#### Zadaća 2.

Zadaća 2 nosi četiri boda. Potrebno je uraditi dva od četiri zadatka. Zadaća se predaje putem Zamgera (jedan .pdf fajl).

Rok predaje: 20.06.2024. 23:59

## Zadatak 1 (2 boda):

Napisati asemblerski zapis sljedeće C++ funkcije za VLIW arhitekturu koja u svakom ciklusu sata pokreće po jednu instrukciju ALU/grananja i po jednu instrukciju čitanja/pisanja iz/u memoriju. Potrebno je odmotati petlju 8 puta.

```
int f(int* a, int* b, int len)
{
    for(int i = 0; i < len; ++i)
    {
        if(a[i] > b[i])
        {
            a[i] = a[i]-b[i];
        }
        else
        {
            a[i] = b[i]-a[i];
        }
    }
}
```

Koliko je ciklusa sata potrebno za izvršenje 128 iteracija petlje?

# Zadatak 2 (2 boda):

Ukoliko se sljedeća sekvenca instrukcija izvršava u oglednoj MIPS arhitekturi sa Tomasulovim algoritmom koja u svakom ciklusu sata pokreće po jednu istrukciju i koja koristi *reorder buffer*:

```
11: addd f2, f1, f4
12: muld f3, f5, f6
13: divd f6, f3, f2
14: subd f3, f1, f3
15: addd f4, f2, f3
16: addd f2, f2, f3
17: muld f7, f5, f9
```

Kašnjenja funkcionalnih jedinica su:

```
čitanje (load) - 1 ciklus
sabiranje - 2 ciklusa
oduzimanje - 2 ciklusa
množenje - 8 ciklusa
dijeljenje - 20 ciklusa
```

Neka su dostupna dva FP sabirača i dva FP množača.

- a) Za svaku od instrukcija iz sekvence potrebno je prikazati njen status u statusnoj tabeli.
- b) Ukoliko je kašnjenje sabirača 4 ciklusa, prikazati novu statusnu tabelu.
- c) Ukoliko je dostupan samo jedan FP sabirač, prikazati novu statusnu tabelu.

### Zadatak 3 (2 boda):

Neka se donja petlja izvršava u oglednom procesoru. Keš podataka je četverostruko grupno-asocijativni kapaciteta 4 KB, pri čemu je veličina jednog bloka u kešu 8 riječi (jedna riječ je veličine 32 bita).

a) Ukoliko je vrijeme odziva keša u slučaju pogotka 10 ns, a vrijeme odziva glavne memorije 50 ns, odrediti koliko vremena se troši na memorijske instrukcije prilikom izvršavanja svake instrukcije i navedene sekvence.

#### Zadatak 4 (2 boda):

Neka se sljedeća sekvenca instrukcija izvršava u oglednom procesoru sa glavnom memorijom veličine 1GB, ukoliko su stranice (u fizičkoj i virtuelnoj memoriji) veličine 4 KB:

```
lw $t1, 0xB2244($0)
lw $t2, 0x21024($0)
lw $t3, 0xB202A($0)
add $t1, $t1, $t2
sub $t0, $t1, $t3
sw $t0, 0x21018($0)
```

Neka su sve fizičke stranice osim 0xA1, 0xB2, 0xC3 zauzete od strane drugih programa. Pri prvoj grešci stranice operativni sistem će dodijeliti slobodnu fizičku stranicu 0xA1, potom 0xB2, i konačno 0xC3.

- a) Odrediti fizičku adresu kojoj će pristupiti svaka od memorijskih operacija iz sekvence.
- b) Prikazati sadržaj potpuno asocijativnog TLB-a koji ima 4 ulaza nakon svakog pristupa memoriji. Pretpostaviti da je na početku TLB prazan i da je politika zamjene u TLB-u LRU (najmanje korišten u zadnje vrijeme).