

Zadaća 1.

Zadaća 1 nosi šest bodova (svaki zadatak po 1.5b).

Zadaća se predaje putem Zamgera (jedan .pdf fajl).

Rok predaje: 20.04.2024. 23:59

Zadatak 1.

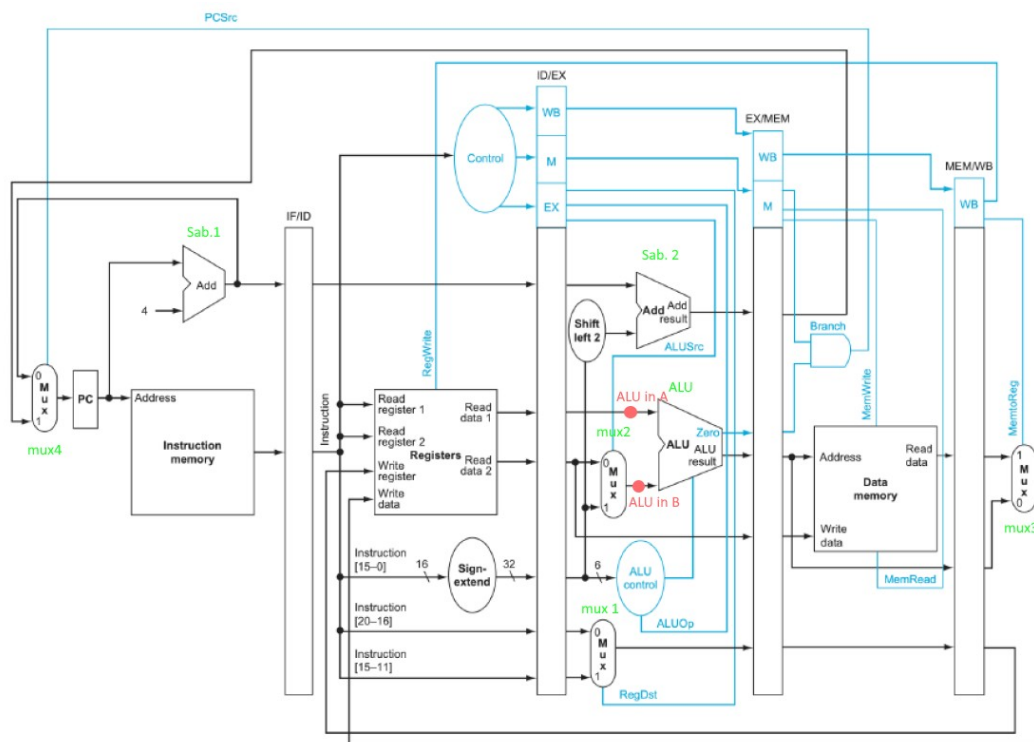
Za prikazanu funkciju napisati i objasniti MIPS asemblerski kod.

```
int f(int array[], int size)
{
    int cnt = 0;
    for (int i = 0; i < size - 1; ++i)
    {
        if (array[i] > array[i + 1])
            ++cnt;
    }
    return cnt;
}
```

Zadatak 2.

Neka se na izlaznom portu memorije instrukcija nalazi instrukcija: *addi r2, r4, 6*.

Pretpostaviti da su u memoriji podataka na svim adresama upisane vrijednosti 0, a vrijednost registra $r_i = i$.



a) Za multipleksere na slici (mux1, mux2, mux3, mux4), sabirač (sab2) i ALU prikazati ulazne i izlazne vrijednosti, kao i vrijednosti kontrolnih signala za multipleksere (mux1, mux2, mux3, mux4) kada je ova instrukcija u odgovarajućim fazama.

b) Koje vrijednosti će se nalaziti na ulaznom portu u skupu registara kada je ova instrukcija u odgovarajućim fazama.

c) Pretpostaviti da je došlo do greške u kontrolnoj jedinici MIPS procesora i da su vrijednosti svih kontrolnih signala 0; koji će se problemi desiti u svakoj od faza izvršenja ove instrukcije?

Zadatak 3.

Sljedeća sekvenca instrukcija se izvršava u oglednoj protočnoj strukturi sa prosljeđivanjem:

```
add r1, r2, r3
sw r1, 6(r10)
andi r4, r1, 5
lw r2, 6(r10)
sub r3, r2, r1
and r5, r4, r3
```

Pretpostaviti da su u memoriji podataka na svim adresama upisane vrijednosti 0, a vrijednost registra $r_i = i$.

a) Napisati raspored faza izvršavanja po ciklusima. Napisati gdje i kada je prosljeđivanje potrebno.

b) Napisati konačne vrijednosti svih registara kojima je promijenjena vrijednost u toku izvršenja sekvence, kao i instrukciju koja je postavila konačnu vrijednost registra.

c) Ukoliko se desi kvar na jedinici za prosljeđivanje podataka takav da jedinica nikada ne detektuje da je potrebno prosljeđivanje podataka, da li će se promijeniti raspored faza izvršavanja po ciklusima ili konačne vrijednosti registara iz podzadataka a) i b)? Ako da, napisati šta je promijenjeno.

d) Ukoliko se na kraju 6. ciklusa desi kvar na jedinici za prosljeđivanje podataka tako da uvijek detektuje da je na ALU ulaz A potrebno proslijediti podatak iz EX/MEM pregradnog registra, koji registri će imati pogrešne vrijednosti nakon izvršavanja sekvence?

Zadatak 4.

Neka se sljedeća sekvenca instrukcija izvršava u oglednoj protočnoj strukturi sa prosljeđivanjem i detekcijom hazarda:

```
add r1, r2, r3
bne r1, r5, lbl
addi r3, r4, -1
lbl2: sw r2, 0(r0)
and r4, r3, r1
lbl: sub r2, r3, r4
addi r3, r3, 4
beq r3, r7, lbl2
sw r2, 0(r0)
```

Neka je vrijednost registra $r_i = i$, i neka se kontrolni hazardi rješavaju zastoјima. Odluka o grananju se donosi u ID fazi izvršenja instrukcije (pretpostaviti da postoје mehanizmi prosljeđivanja podataka u komparator u ID fazi).

Napisati raspored faza izvršavanja po ciklusima. Napisati gdje i kada je prosljeđivanje potrebno.