

數位邏輯設計實驗結報

- 實驗班別：☐資工(星期三)
- 實驗名稱：(實驗十) 多工器與解多工器
- 實驗日期：2022 年 5 月 25 日
- 組別編號：20
- 成員名單：(學號/姓名) 410921202 林芷萱、410921203 林芯卉

一、實驗內容

接收端：

使用一個 1-to-8 解多工器製作接收端，用以接收傳送端傳送的一個訊號位元以及三個選擇位元，並使用八個 LED 燈輸出。以下是 1-to-8 解多工器的真值表

Selection			Input data	Output data							
S_2	S_1	S_0	x	Y_7	Y_6	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0	0	0	0	0
0	0	0	1	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0
0	0	1	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	0	0	0	0
0	1	0	1	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	0	0	0	0	0
0	1	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	0	0	0	0	0	0
1	0	0	1	0	0	0	1	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0	0
1	0	1	1	0	0	1	0	0	0	0	0
1	1	0	0	0	0	0	0	0	0	0	0
1	1	0	1	0	1	0	0	0	0	0	0
1	1	1	0	0	0	0	0	0	0	0	0
1	1	1	1	1	0	0	0	0	0	0	0

▲表一/1-to-8 解多工器真值表

二、程式碼

Verilog code for 1-to-8 Demultiplexer:

```
1 module test(input in, input [2:0]s, output reg [7:0]out); //一個input data & 3個Selection & 8個output data
2 always@(in or s)
3 begin
4     case(s)
5         3'b000 : out = {7'b0000000, in}; //當Selection為000時
6         3'b001 : out = {6'b000000, in, 1'b0}; //當Selection為001時
7         3'b010 : out = {5'b00000, in, 2'b00}; //當Selection為010時
8         3'b011 : out = {4'b0000, in, 3'b000}; //當Selection為011時
9         3'b100 : out = {3'b000, in, 4'b0000}; //當Selection為100時
10        3'b101 : out = {2'b00, in, 5'b00000}; //當Selection為101時
11        3'b110 : out = {1'b0, in, 6'b000000}; //當Selection為110時
12        3'b111 : out = {in, 7'b0000000}; //當Selection為111時
13    endcase
14 end
15 endmodule
```

▲圖一/接收端程式碼

三、實驗結果

圖二中，上面的 DE2-115 實驗平台為傳送端，下面的 DE2-115 實驗平台為接收端，兩實驗平台使用 GPIO 介面連接，訊號透過 GPIO 介面傳送。



▲圖二/實驗結果

