

UNIVERSITÉ DE SHERBROOOKE

Faculté de génie

Département de génie électrique et génie informatique

Électronique analogique et composants

APP5, GEN213

Présenté à

Serge A. Charlebois, ing., Ph.D.

Jean-François Pratte, ing., Ph.D.

Présenté par

Shawn Miller - mils2203

Alexis Juteau - juta1101

Sherbrooke - 14 Mars 2022

Table des matières

1	mandat 1	1
	1.1 cas 1:	1
	1.2 cas 2:	2
	1.3 cas 3:	4
	1.4 cas 4:	6
	1.5 cas 5:	8
	1.6 cas 6:	10
_		
2	mandat 2	12

Table des figures

1	Réponse temporelle du cas 1	1
2	Réponse temporelle du cas 2	2
3	Réponse temporelle du cas 2 avec résistance de bias	3
4	Réponse temporelle du cas 3	4
5	Lieu de bode d'amplitude du cas 3	5
6	Réponse temporelle du cas 4	6
7	Réponse temporelle du cas 5	8
8	Réponse temporelle avec la fréquence maximale sans imperfection du cas 5	9
9	Bode plotter du gain en boucle ouverte et fermée du cas 6	11

1 mandat 1

1.1 cas 1:

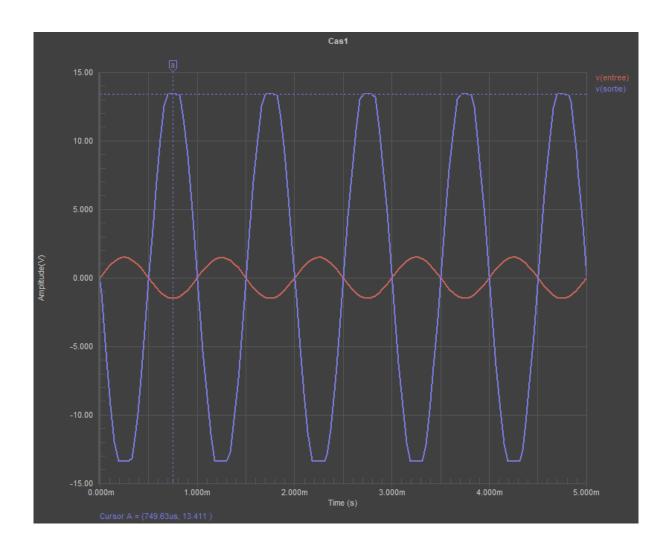


FIGURE 1 – Réponse temporelle du cas 1

Pour l'imperfection du circuit du cas 1, il est possible de remarquer un mauvais gain. Dans la figure 1, on peut voir que le gain est de -10, mais que le signal de la sortie n'est pas un signal sinusoïde de 15V, il est à 13.5V. Ce type d'imperfection est non linéaire, puisque l'amplitude de sortie est limitée. Dans la fiche technique du TL062, une figure représente la tension de sortie de crête maximale par rapport à la tension d'alimentation. Cette figure affirme qu'à 15V une tension d'environ 13.5V sera à la sortie. Pour assurer

un bon fonctionnement du circuit et pour obtenir la tension désirée de 15V, il faudrait monter la tension des alimentations. Mettre les alimentations à 20/-20V permettrait le bon fonctionnement du système. Si on désire changer l'amplificateur, il serait judicieux d'utiliser un rail-to-rail (rail à rail).

$1.2 \quad \cos 2:$

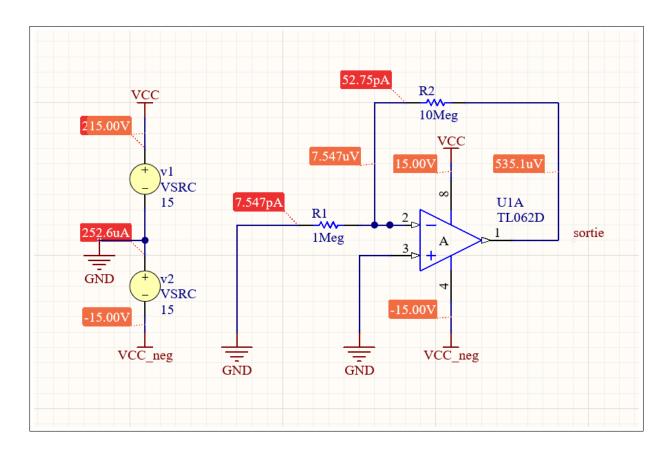


FIGURE 2 – Réponse temporelle du cas 2

A la sortie de l'amplificateur, lorsqu'il n'y a pas de signal d'excitation, on peut remarquer tout de même une tension de sortie à 235 uV. Ce type d'imperfection est dans la famille DC et s'agit d'un courant de polarisation à l'entrée, sois un *input bias current*. Le courant circulant dans R2 représente 52.75pA. Dans la fiche technique la plage de courant représentant le *input bias current* est entre 30 et 400pA, donc le résultat simuler est représentatif au fonctionnement de cet amplificateur. Pour réduire drastiquement la tension de sortie, il est envisageable d'ajouter une résistance de bias. Le résultat obtenu

est beaucoup plus bas, mais il y a toujours une tension à la sortie, puisque l'amplificateur est en marche et qu'il consomme tout de même une puissance statique.

$$V_{+} = I_b * Rb$$

$$V_{-} = I_b * \frac{R1 * R2}{R1 + R2}$$

$$R_{bias} = \frac{R1 * R2}{R1 + R2}$$

$$R_{bias} = \frac{1M * 10M}{1M + 10M}$$

$$R_{bias} = 909k\Omega$$

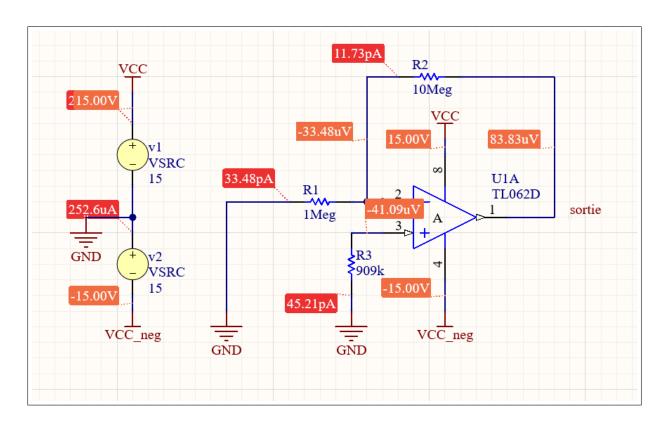


FIGURE 3 – Réponse temporelle du cas 2 avec résistance de bias

1.3 cas 3:

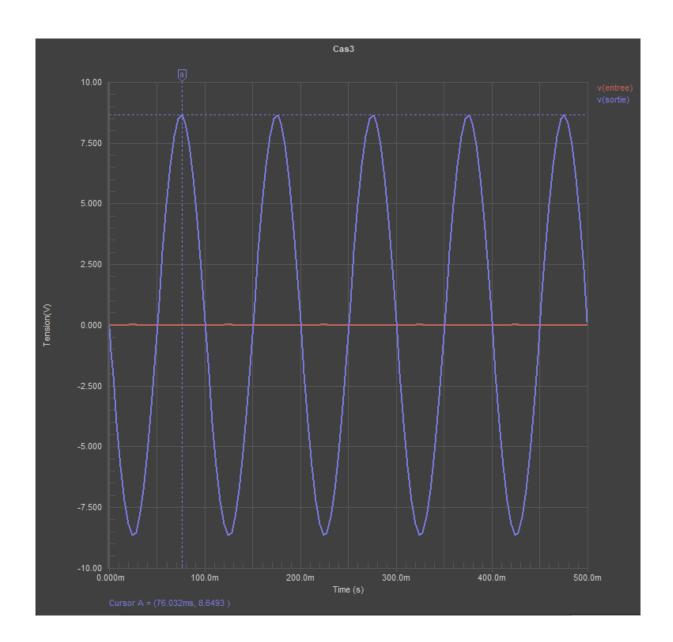


FIGURE 4 – Réponse temporelle du cas 3

Dans ce cas, puisque le gain est de -1000 et que la tension est de 10mV, il devrait y avoir un sinus de 10V crête, mais le sinus se rend environ à 8V crête. Cette imperfection est de la famille des linéaires et représente un gain en boucle ouverte non infini.

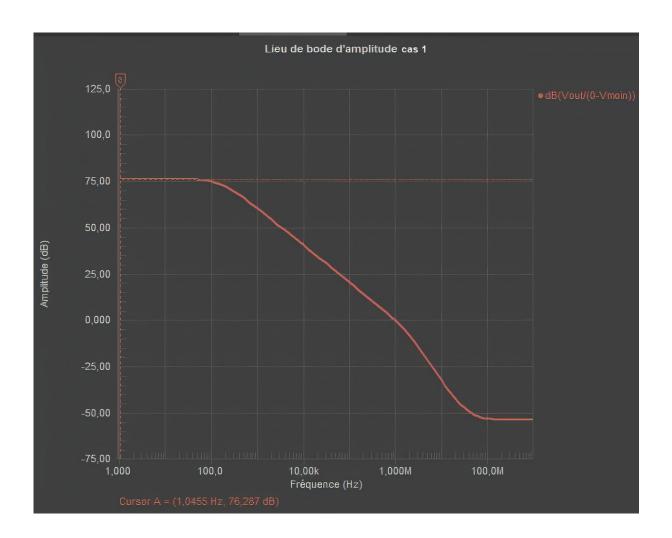


Figure 5 – Lieu de bode d'amplitude du cas 3

À l'aide de la fiche technique, il est possible d'avoir la valeur du gain en boucle ouverte lorsque le signal est de 10Hz avec un gain de 8 V/mV. Ensuite, avec le gain on peut calculer la valeur du gain en boucle fermée à l'aide du Beta et du gain en boucle ouverte avec cette équation :

$$A_{VCL} = \frac{A_{V0OL}}{1 + \beta A_{V0OL}} \tag{1}$$

$$\beta = \frac{R1}{R1 + R2} \tag{2}$$

$$\beta = \frac{100\Omega}{100k\Omega + 100\Omega}$$

$$\beta = 999e^{-6}$$

$$A_{VCL} = \frac{8000}{1 + 999e^{-6} * 8000}$$

$$A_{VCL} = 889.68V/V$$

Maintenant que le gain en boucle fermée est isolé, il est possible de trouver la tension de sortie. Avec un gain de 889.68 et une tension d'entrée de 10mV, la sortie va donnée une tension crête d'environ 8.9V. Avec le signal simulé, la tension atteint environ 9V, donc les résulats d'équations sont validés avec la simulation.

1.4 cas 4:

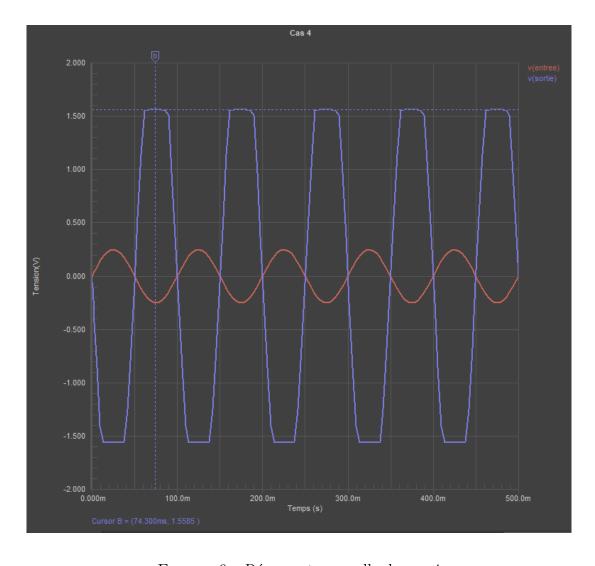


FIGURE 6 – Réponse temporelle du cas 4

Pour l'amplitude de sortie de l'ampli-op, si celui-ci est idéal, dois théoriquement avoir une sortie sinusoïdale qui a une amplitude crête de 2.5V où le gain est de -10. Avec une résistance de charge de 100 ohms, l'amplitude de sortie est d'environ 1.55V crête. Cela correspond à un gain de -6.2. Cette imperfection fait partie de la famille de non-linéarité, puisque son courant est limité par la valeur de la résistance de charge. Elle ne respecte pas les spécifications de la fiche technique. Selon la fiche technique du TL062D, il est indiqué à la page 10, figure 3, la relation entre la résistance de charge et la tension crête maximal de la sortie. Cette figure montre lorsque la résistance de charge est de 100 ohms, la tension maximale de sortie est plus ou moins 1.5V. Pour avoir un amplificateur opérationnel idéal, il faut changer la résistance de charge pour environ 160 ohms. Avec cette valeur, il est possible de respecter le gain de -10.

$1.5 \quad \cos 5:$

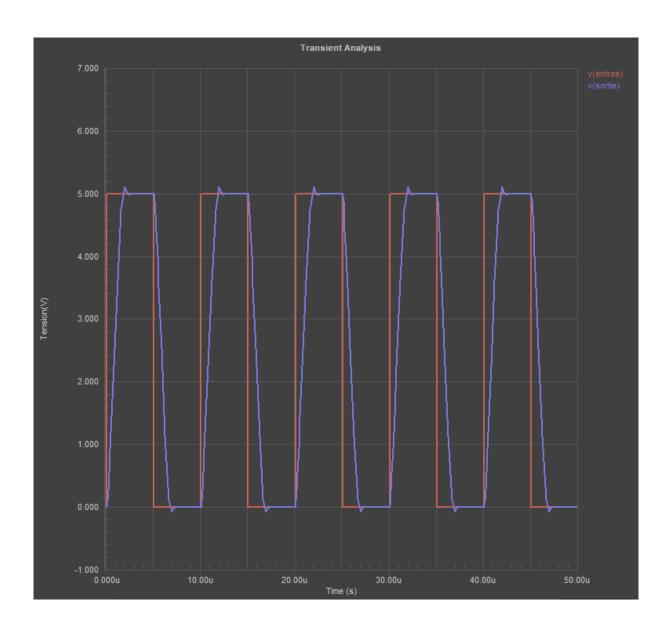


FIGURE 7 – Réponse temporelle du cas 5

Selon la figure ci-dessus, il est possible de voir un délai du temps de monter et du temps de descente de la sortie de l'ampli-op TL062D. Cette imperfection est non-linéaire et est causé par la vitesse de balayage (Slew Rate). Selon la fiche technique, l'amplificateur possède une vitesse de balayage de 3.5V/us typ. Le signal d'entrée possède un temps de montée et de chute de 1ns, sois un équivalent de 5V/ns. Avec le signal simulé, le temps de monté est d'environ 1.75us et un temps de descente d'environ 1.77us. En prenant les données simulées, on obtient une vitesse de balayage d'environ 2.85V/us. Cela représente

une valeur supérieure à la valeur typique qui est indiquée dans la fiche technique.

Pour vérifier la fréquence maximale, d'une onde sinusoïde, sans avoir d'imperfection à la sortie, il faut la calculer avec la valeur de tension maximale à la sortie et la valeur typique de la vitesse de balayage.

$$f_{FP} = \frac{SR}{2\pi * V_{om}} \tag{3}$$

$$f_{FP} = \frac{3.5V/us}{2\pi * 5}$$

$$f_{FP} = 111, 4kHz$$

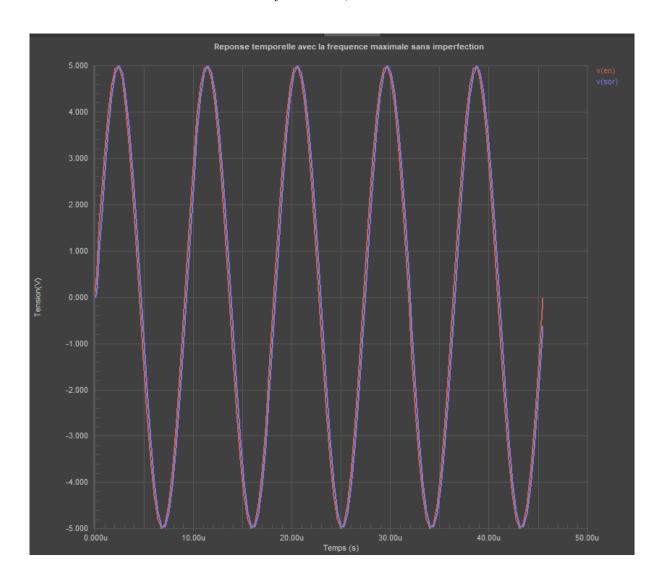


FIGURE 8 – Réponse temporelle avec la fréquence maximale sans imperfection du cas 5

Selon le résultat de cette équation, 111,4kHz est la fréquence maximale pour n'avoir aucun décalage à la sortie de l'ampli. En simulant cette valeur et ceux supérieurs, il vrai de dire qu'après environ 120kHz, un léger décalage commence à se faire voir.

1.6 cas 6:

Analyse d'un circuit amplificateur non-inverseur avec un gain en boucle ouverte de 10e5 V/V et un gain en boucle fermée de +10 V/V. Pour commencer l'analyse, la fréquence de coupure en boucle ouverte et en boucle fermée peuvent être calculées avec le produit gain-largeur de bande et le gain maximal.

$$GBW = A_{V0OL} * f_{B0OL} \tag{4}$$

$$GBW = A_{V0CL} * f_{B0CL} \tag{5}$$

$$1MHz = 10^{5} * f_{B0OL}$$

$$f_{B0OL} = 10Hz$$

$$1MHz = 10 * f_{B0CL}$$

$$f_{B0CL} = 100kHz$$

Maintenant que la fréquence de coupure est calculée, il est possible de calculer la valeur de R2 connaissant R1 à 10kohm. La résistance est calculée avec l'équation du gain en boucle fermée.

$$A_{VCL} = \frac{A_{V0OL}}{1 + \beta A_{V0OL}}$$

$$10 = \frac{10^5}{1 + \beta 10^5}$$

$$\beta = 99.99e^{-3}$$
(6)

Fréquence (Hz)	Gain boucle ou-	Gain boucle
	verte (dB)	fermée (dB)
1	100	20
10	97	20
100	80	20
1000	60	20
10 000	40	20
100 000	20	17
1 000 000	0	0

Table 1 – Gain en boucle ouverte et fermée.

$$\beta = \frac{R1}{R1 + R2}$$

$$99.99e^{-3} = \frac{10k\Omega}{10k\Omega + R2}$$

$$R2 = 90.01k\Omega$$



FIGURE 9 – Bode plotter du gain en boucle ouverte et fermée du cas 6

Après une analyse du diagramme de bode, il est évident que l'imperfection de ce circuit fait partie de la famille linéaire et le gain n'est pas infini avec la fréquence.

2 mandat 2

Le circuit d'amplificateur à source commune doit possèder une consommation de puissance continue de 10mW. Avec cette contrainte, il est possible de trouver la valeur I_{DQ} .

$$I_{DQ} = \frac{P}{V_{DSQ}}$$

$$I_{DQ} = \frac{10mW}{20V}$$

$$I_{DQ} = 0.5mA$$

$$(7)$$

Avec la valeur du courant, la transconductance peut être calculée avec les contraintes suivantes : W = 250um, L = 5um, KP = $75uA/V^2$

$$K = \frac{KP}{2} * \frac{W}{L}$$

$$K = \frac{75uA/V^{2}}{2} * \frac{250um}{5um}$$

$$K = 1.875e^{-3}$$

$$gm = 2 * \sqrt{K * I_{DQ}}$$

$$gm = 2 * \sqrt{1.875e^{-3} * 0.5mA}$$

$$gm = 1.936mS$$
(8)

Maintenant que la transconductance a été trouvée, la résistance totale de la sortie peut être trouvée avec le gain responsable de -7.5V/V. Une fois la résistance totale de sortie calculée, il faut isoler R_D en considérant r_d est négligé et que R_L est de $10k\Omega$

$$A_{V} = \frac{V_{o}}{V_{in}} = -gm * R'_{L}$$

$$-7.5V/V = -1.936mS * R'_{L}$$

$$R'_{L} = 3.87k\Omega$$

$$R'_{L} = \frac{R_{D}R_{L}}{R_{D} + R_{L}}$$

$$(10)$$

$$R'_{L} = \frac{R_{D}10k\Omega}{R_{D} + 10k\Omega}$$
$$R_{D} = 6.32k\Omega$$

Il est aussi possible de trouver la tension V_{gs} avec $V_{to} = 1.5V$.

$$I_{DQ} = K * (V_{gs} - V_{to})^{2}$$

$$0.5mA = 1.875e^{-3} * (V_{gs} - 1.5)^{2}$$

$$V_{gs} = 2.01V$$
(11)

Avec la valeur de R_D , la résistance R_S peut être calculée avec cette équation :

$$V_{DD} = I_{DQ}(R_D + R_S) + V_{DS}$$

$$20V = 0.5mA * (6.32k\Omega + R_S) + 10V$$

$$R_S = 13.68k\Omega$$
(12)

Maintenant, il manque seulement à calculer l'impédance d'entrée avec les résistances R_1 et R_2 pour avoir un gain de 0.99 entre l'entrée du signal et l'entrée de la gate du NMOS. Pour trouver la valeur d'impédance, il faut analyser le circuit équivalent en petit-signal, donc il s'agit d'un diviseur de tension avec la résistance d'entrée à $10k\Omega$.

 $V_{out} = A * V_{DD}$

$$\frac{V_{out}}{V_{in}} = 0.99$$

$$A = \frac{R_1//R_2}{R + R_1//R_2}$$

$$0.99 = \frac{R_1//R_2}{10k\Omega + R_1//R_2}$$

$$R_1//R_2 = 990k\Omega$$
(14)

Maintenant que l'impédance d'entrée est calculée, il faut trouver la valeur des deux résistances R_1 et R_2 avec l'équation du diviseur de tension. Pour trouver ces valeurs,

(13)

il faut calculer le point static entre les résistances, plus précisément V_g .

$$V_{g} = V_{gs} + I_{DQ}R_{S}$$

$$V_{g} = 2.01V + 0.5mA * 13.68k\Omega$$

$$V_{g} = 8.85V$$

$$R_{1} = \frac{1}{\frac{1}{R_{1}//R_{2}} - \frac{1}{R_{2}}}$$

$$\frac{V_{g}}{V_{DD}} = \frac{R_{2}}{\frac{1}{R_{1}//R_{2}} - \frac{1}{R_{2}}} + R_{2}$$

$$\frac{8.85V}{20V} = \frac{R_{2}}{\frac{1}{990k\Omega} - \frac{1}{R_{2}}} + R_{2}$$

$$R_{1} = \frac{1}{\frac{1}{R_{1}//R_{2}} - \frac{1}{R_{2}}}$$

$$R_{1} = \frac{1}{\frac{1}{990k\Omega} - \frac{1}{1.7M\Omega}}$$

$$R_{1} = 2.3M\Omega$$

$$(16)$$

Valeurs à identi-	Résultat
fier	
$\overline{I_{DQ}}$	0.5mA
gm	1.936mS
R_D	$6.32k\Omega$
V_{gs}	2.01V
R_s	$13.68k\Omega$
V_g	8.85V
R_1	$2.3M\Omega$
R_2	$1.7M\Omega$

Table 2 – Résulat des valeurs du circuit.

Références

- [1] S.Charlebois et J-F.Pratte, $GUIDE\ DE\ L'\acute{E}TUDIANT,\, 1^e$ version, Université de Sherbrooke, 2022
- [2] A.R. Hambley, Electrical Engineering Principles and Applications, 7^e édition, Harlow, Angleterre, Pearson Education Limited, 2019