2022 Digital IC Design Homework 2

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| NAME | | 陳柏維 | | | | |
| Student ID | | P76101283 | | | | |
| **Functional Simulation Result** | | | | | | |
| Stage 1 | Pass/Fail | | Stage 2 | Pass/Fail | Stage 3 | Pass/Fail |
| **Stage 1** | | | | | | |
|  | | | | | | |
| **Stage 2** | | | | | | |
|  | | | | | | |
| **Stage 3** | | | | | | |
|  | | | | | | |
| **Description of your design** | | | | | | |
| 根據老師上課教的Controller 起手式2C1S來設計其中的Controller。  Controller 的部分就是根據他的輸入輸出分成 State Reg、Next state logic、Output Logic, 顧名思義第一部分就是用來儲存已經運算好的值，等到Clk來的時候再把他傳給 Output Logic 然後再根據訊號傳給Datapath 運算完之後，再傳給Next state Logic 如此往復。  Controller:  State Reg: 判斷該情況是要reset,set,stop,還是jump,並且給currentstate賦值。  Next state Logic: 根據Datapath 所運算出要不要轉燈號的值來決定 Nextstate 要是什麼情況。  Output Logic: 根據 currentstate 的值來決定module的輸出要是甚麼。  Datapath:  Compare: 用來比較有沒有到達轉跳的次數，如果有就把需要轉跳的情形  傳給Counter。  Counter: 判斷該情況是要reset,set,stop,還是jump,並且決定當前燈號  已經亮了幾次了，是要+1還是要歸零。  大概就是這兩Part 只要完成第一部分後面兩部分就一直加一下條件就可以了。 | | | | | | |