設計內容報告

[1] 原理及架構說明

基於 2 * 2 real matrix 的 close form solution，如果我們能夠有效利用硬體算出三角函數的逼近值，就可以得到矩陣的兩個奇異值，由下列式子說明：

對於任意 2 * 2 real matrix 我們可以寫成 $\begin{pmatrix} a & b \\ c & d \end{pmatrix}$

又根據右方式子我們可以算出旋轉角度 $\begin{cases} \theta_r + \theta_l = \arctan(\dfrac{c+b}{d-a}) \\ \theta_r - \theta_l = \arctan(\dfrac{c-b}{d+a}) \end{cases}$

最後由 $$\begin{pmatrix} \cos\theta_l & \sin\theta_l \\ -\sin\theta_l & \cos\theta_l \end{pmatrix}^T \begin{pmatrix} a & b \\ c & d \end{pmatrix} \begin{pmatrix} \cos\theta_r & \sin\theta_r \\ -\sin\theta_r & \cos\theta_r \end{pmatrix} = \begin{pmatrix} \sigma_1 & 0 \\ 0 & \sigma_2 \end{pmatrix}$$

我們可以得到 $\begin{pmatrix} a & b \\ c & d \end{pmatrix}$ 的 Sigma matrix $\begin{pmatrix} \sigma_1 & 0 \\ 0 & \sigma_2 \end{pmatrix}$ 。

至於算出三角函數逼近值的方法，我們是採用 Cordic 演算法，針對一個二維向量我們知道它的旋轉矩陣形式為 $\begin{bmatrix} x' \\ y' \end{bmatrix} = \begin{bmatrix} \cos\phi & -\sin\phi \\ \sin\phi & \cos\phi \end{bmatrix} \begin{bmatrix} x \\ y \end{bmatrix}$ ， Cordic 演算法則提供了一個向量旋轉的迭代運算方法，它將旋轉角度分解為連續多個已知的小角度，$\phi_i = d_i \arctan 2^{-i}$ 其中 di = +1 or -1 ，使得旋轉可以在多步的加法與移位操作內完成，便利於我們硬體的實現 。針對 Cordic 演算法，有幾點值得一提：

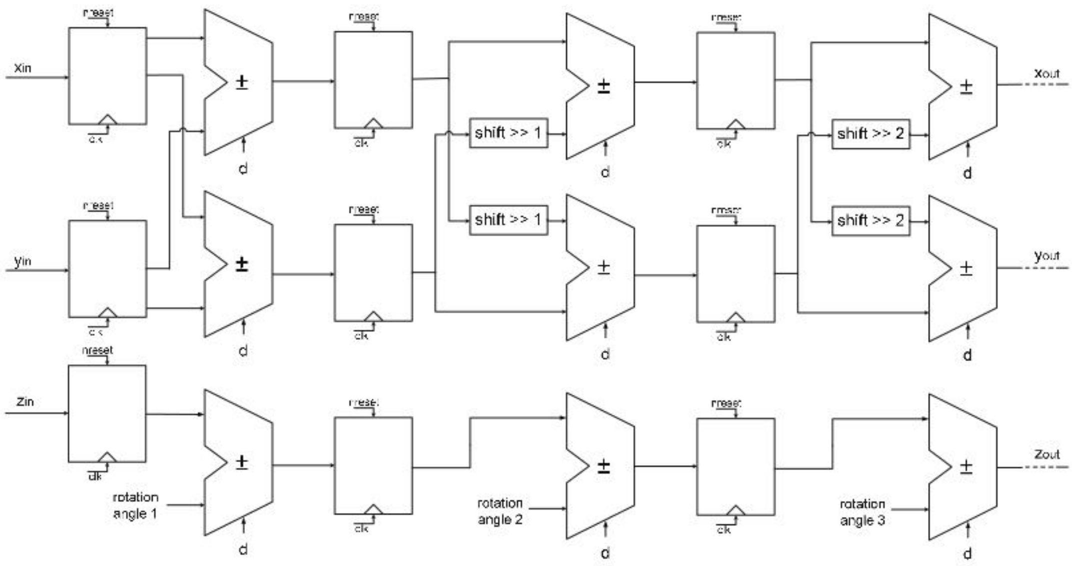
(a) 我們利用 pipeline 的方式提高我們運算的效率（見下圖一）， 在理想的狀態下我們能夠在每個 clock cycle 都輸入 input matrix 並在 output 端得到結果，然而實際上由於輸入輸出端口數量的限制，導致我們沒有辦法呈現這樣的優勢。另外一方面 pipeline 的明顯缺點是面積較大，導致我們最後在最後 P&R 階段被迫減少 pipeline 層數來壓縮面積 。

(b) 因為晶片對外接口的數量限制，我們沒辦法將 pipeline 的優勢發揮出來，所以我們針對 Cordic module 給入了 enable 的訊號，避免 Cordic module 在閒置階段將能量浪費在無意義的計算上。

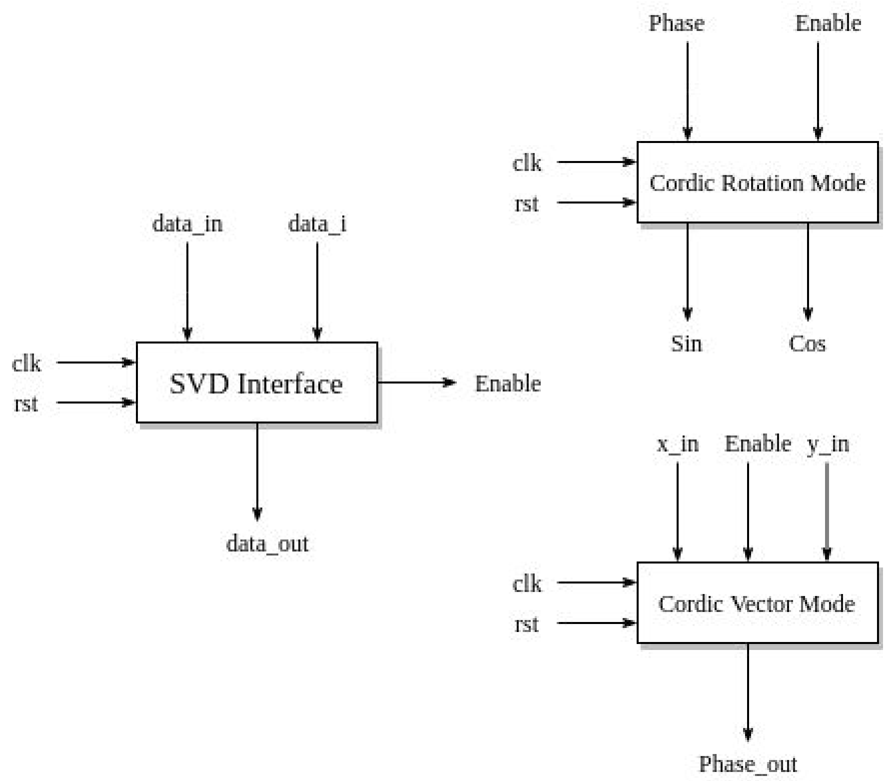
(c) 對於角度的表達方式，我們選擇用 32 個 bits 來表達 360 度，換句話說，我們能夠輕易地利用 angle [31:30] 來判斷當前角度位在平面座標上的哪一個象限，而且在角度的計算方面也非常精準。

我們利用 Cordic 的旋轉模式及向量模式建立模組，以這兩個模組為基礎我們就可以利用 Interface 介面進行 input matrix 的 sigma 運算（見下圖二）。

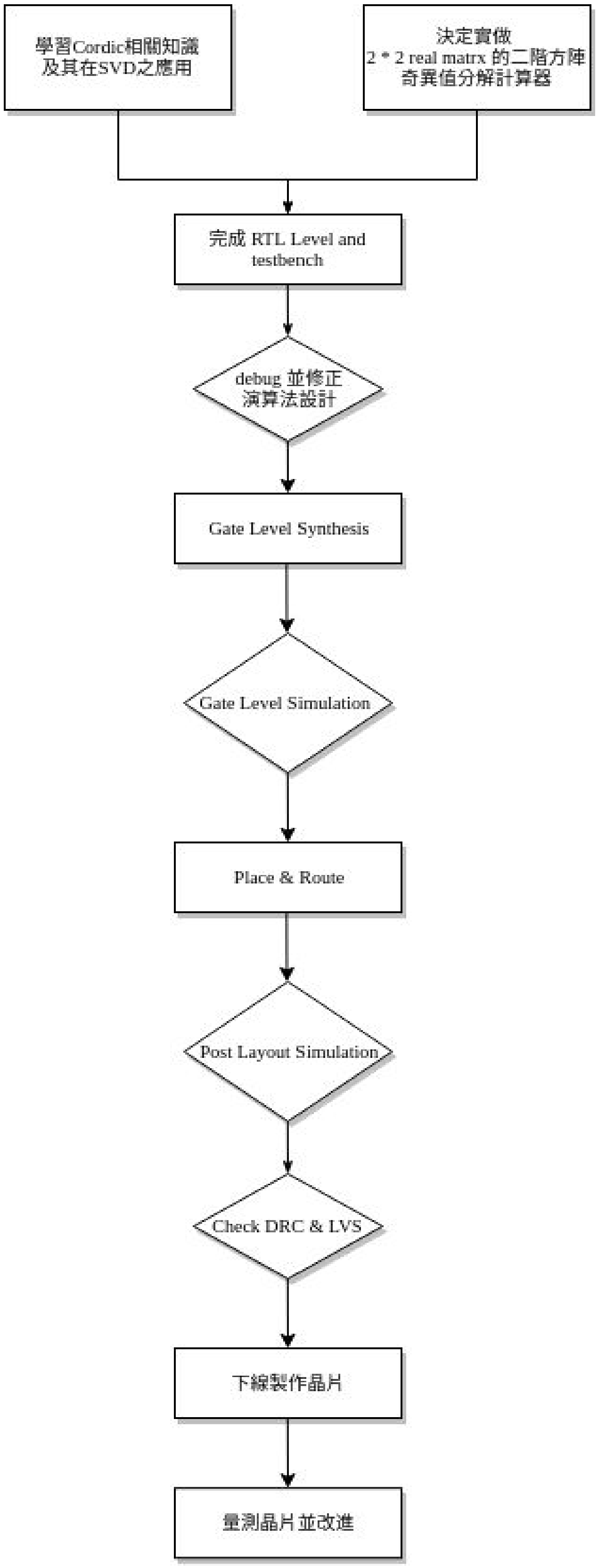
圖一：



圖二：


Phase
Enable
clk
rst
Cordic Rotation Mode
Sin
Cos
data_in
data_i
clk
rst
SVD Interface
Enable
data_out
x_in
Enable
y_in
clk
rst
Cordic Vector Mode
Phase_out

[2] 設計流程圖


學習Cordic相關知識
及其在SVD之應用
決定實做
2 * 2 real matrx 的二階方陣
奇異值分解計算器
完成 RTL Level and
testbench
debug 並修正
演算法設計
Gate Level Synthesis
Gate Level Simulation
Place & Route
Post Layout Simulation
Check DRC & LVS
下線製作晶片
量測晶片並改進