

DCT project implement on FPGA

Do Minh Giang - 20141216

May 2019

1 Introduction about DCT 2 PROJECT

DCT - Discrete Cosine Transform hay còn gọi là biến đổi Cosin rời rạc là thuật toán thể hiện một chuỗi có hạn của các điểm dữ liệu trong việc cộng tổng các hàm cosin thay đổi với các tần số khác nhau. DCT là một thuật toán quan trọng đối với nhiều ứng dụng của khoa học và kĩ thuật, từ những kĩ thuật nén âm thanh mp3 và ảnh JPEG cho đến những cách giải quyết cho những vấn đề số học của phương trình vi phân riêng phần. Ở đây việc implement DCT lên FPGA để thực hiện một số những ứng dụng dành cho khoa học multimedia như nén ảnh nén audio là một trong những ứng dụng thực tiễn nhất trong việc sử dụng hệ thống nhúng.

Project này thể hiện việc thiết kế và implementation của một bộ xử lí IDCT/DCT 1 chiều. Bộ xử lí có thể được sử dụng trong việc biến đổi video/audio CODEC như JPEG với tốc độ nhanh. Bộ xử lí chấp nhận đầu vào với các đầu vào linh hoạt như từ 8 đến 12 bits. Bộ xử lí sử dụng 768 chu kì clocks để xử lí một bộ mã 12 bits và xử lí một bộ mã 8bit trong 512 chu kì clocks. Project sử dụng phần mềm CAD design Quartus II Altera cho mục đích để implement trên kit DE2 150 i chip FPGA cyclone IV 31F07.

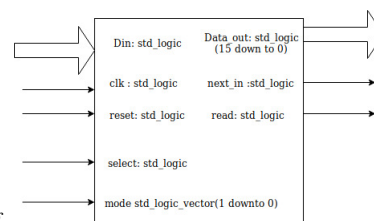


Diagram.jpg

Sơ đồ khối

3 Chi tiết

? X ₀ ?	? A	A	A	A	A	A	A	A	?
? X ₁ ?	? D	E	F	G	-G	-F	-E	-D	?
? X ₂ ?	? B	C	-C	-B	-B	-C	C	B	?
? X ₃ ?	= ? E	-G	-D	-F	F	D	G	-E	?
? X ₄ ?	? A	-A	-A	A	A	-A	-A	A	?
? X ₅ ?	? F	-D	G	E	-E	-G	D	-F	?
? X ₆ ?	? C	-B	B	-C	-C	B	-B	C	?
? X ₇ ?	? G	-F	E	-D	D	-E	F	-G	?

$$X = M \cdot x$$

Ma trận biến đổi DCT thuận

Ma trận trên được dùng để tính hệ số tương quan của thuật toán biến đổi DCT thuận. Với x là giá trị đầu vào.

? x ₀ ?	? A	D	B	E	A	F	C	G	?? X ₀ ?
? x ₁ ?	? A	E	C	-G	-A	-D	-B	-F	?? X ₁ ?
? x ₂ ?	? A	F	-C	-D	-A	-G	B	E	?? X ₂ ?
? x ₃ ?	= ? A	G	-B	-F	A	E	-C	-D	?? X ₃ ?
? x ₄ ?	? A	-G	-B	F	A	-E	-C	D	?? X ₄ ?
? x ₅ ?	? A	-F	-C	D	-A	G	B	-E	?? X ₅ ?
? x ₆ ?	? A	-E	C	G	-A	D	-B	F	?? X ₆ ?
? x ₇ ?	? A	-D	B	-E	A	-F	C	-G	?? X ₇ ?

$$x = M^T \cdot X$$

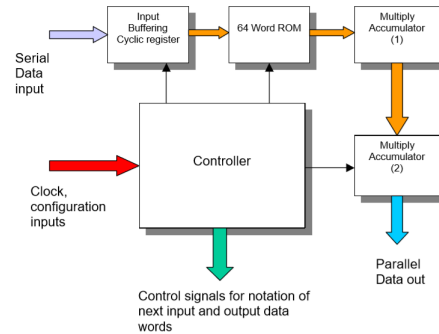
Ma trận biến đổi DCT ngược

Ma trận trên được dùng để tính hệ số tương quan của thuật toán biến đổi DCT ngược. Với X là ma trận biến đổi thuận. Các giá trị A,B,C,D,E,F,G là các giá trị được tính từ công thức biến đổi cosi thuận một chiều như sau. Trong đó G(y) là hệ số tương quan đã tính được. F(v) là giá trị data đầu vào.

$$G(y) = \sum_{v=0}^7 F(v) \cos \left[\frac{(2y+1)v\pi}{16} \right]$$

Công thức

biến đổi cosi 1 chiều



Sơ đồ khối chức năng của project

4 Chức năng

Giá trị đầu vào được đưa vào từng bit một (serial) và được ra ở Dout.

Sau đây là bảng chức năng.

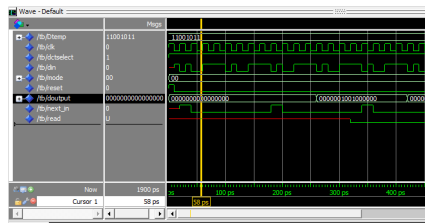
dictselect	When logic '1' the core performs Forward DCT, when logic '0' the core performs Inverse DCT	
Mode(1 downto 0)	This input controls the resolution of the input words to process according to the following values	
	Logic '00'	8 bits
	Logic '01'	9 bits
	Logic '10'	10 bits
	Logic '11'	12 bits

Chức năng của core

Ở chân dictselect ta có thể chọn 1 nếu muốn thực hiện DCT và 0 nếu muốn thực hiện DCT đảo. Chúng ta có thể chọn mode để thực hiện đầu vào tùy thích cố định.

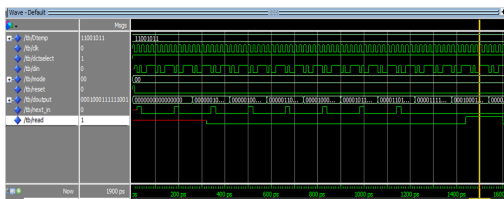
5 Timing

a. Din Do core nhận giá trị data đầu vào là từng bit (serial) mỗi chu kỳ clock và mỗi lần gửi giá trị next in nó lại tiếp tục nhận một word nữa. Mỗi lần đưa giá trị vào thì đến sườn dương tiếp theo core sẽ bắt đầu đưa data in vào xử lý cứ như thế cho đến khi chạm đến MSB của word.



Kết quả mô phỏng

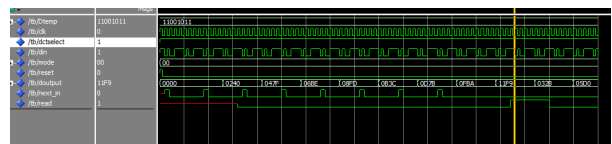
b. Reading out Tín hiệu read out có thể được dùng để điều khiển việc ghi của một register ngoài để lưu lại dữ liệu sau khi đã thực hiện chuyển đổi.



Kết quả mô phỏng

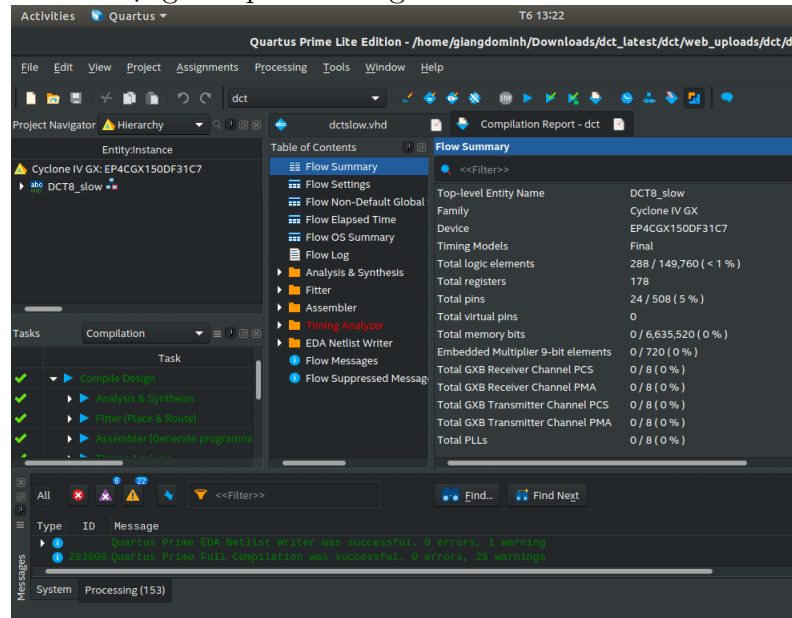
6 Mô phỏng và synthesise

Hình dưới đây thể hiện mô phỏng qua chương trình modelsim với tín hiệu Din vào cố định như sau Din := "11001011"



Kết quả mô phỏng

Kết quả synthesise cho thấy hệ thống sử dụng 288 cổng logic của chip cyclone IV sử dụng 24 chân và sử dụng 178 phần tử register.



Kết quả synthesise