

Systemnahe Informatik

Übungsgruppe Xeon Phi

Dominik Walter

Sommersemester 2018

Cache-Line / Cache-Block

Block-Offset bei *byteweiser Adressierung* (32 Bit):

0-3	4-7	8-11	12-15	16-19	20-23	24-27	28-31
8 Byte ⇒ 3 Bit		8 Byte ⇒ 3 Bit		8 Byte ⇒ 3 Bit		8 Byte ⇒ 3 Bit	
16 Byte ⇒ 4 Bit				16 Byte ⇒ 4 Bit			
32 Byte ⇒ 5 Bit							

Cache-Line / Cache-Block

Block-Offset bei *wortweiser Adressierung* (32 Bit):

0-3	4-7	8-11	12-15	16-19	20-23	24-27	28-31
2 Wörter ⇒ 1 Bit		2 Wörter ⇒ 1 Bit		2 Wörter ⇒ 1 Bit		2 Wörter ⇒ 1 Bit	
4 Wörter ⇒ 2 Bit				4 Wörter ⇒ 2 Bit			
8 Wörter ⇒ 3 Bit							

Cache-Line / Cache-Block

Beispiel: 4-Bit Byte-Offset (\Rightarrow 16 Byte pro Cache-Line)

1 0001	F 1111	2 0010	9 1001	6 0110	F 1111	F 1111	C 1100
Rest							Offset

Cache-Satz

Beispiel: 128 Byte großer Cache mit 16 Byte pro Cache-Line

Slot	Direkt-Abgebildet ⇒ 3 Bit	4-fach Satz-Assoziativ ⇒ 1 Bit	Voll-Assoziativ ⇒ 0 Bit
0	0	0	0
1	1		
2	2		
3	3		
4	4	1	
5	5		
6	6		
7	7		

Cache-Satz

Beispiel: Direkt-Abgebildeter Cache

1 0001	F 1111	2 0010	9 1001	6 0110	F 1111	F 1 111	C 1100
Tag 1F296F, 1						Index 7	Offset 12

Beispiel: 4-Fach Satz-Assoziativer Cache

1 0001	F 1111	2 0010	9 1001	6 0110	F 1111	F 111 1	C 1100
Tag 1F296F, 111						Index 1	Offset 12

Beispiel: Voll-Assoziativer Cache

1 0001	F 1111	2 0010	9 1001	6 0110	F 1111	F 1111	C 1100
Tag 1F296FF						Offset 12	