模拟集成电路设计

## 课程摘要

- 采用当今流行的CMOS工艺,讨论模拟集成电路的分析和设计。
- 建立模拟集成电路设计的基础----工艺和器件模型
- 讨论模拟集成电路分析、设计和仿真的原理
  - 层次化、自下而上的分析方法。
  - 直观的、基于简单分析模型的分析方法。
  - 电路设计步骤
  - 模拟工具的正确使用

## 参考书

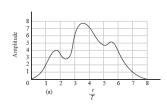
- P.R.Gray "Analysis and Design of Analog Integrated Circuits"
- 2. Behzad Razavi "模拟CMOS集成电路设计"
- 3. Phillip E. Allen "CMOS 模拟集成电路设计"

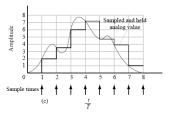
#### 绪论

- 1.1 模拟集成电路设计的特点
- 1.2 模拟集成电路应用
- 1.3 模拟信号处理
- 1.4 混合信号电路举例

## 模拟集成电路的一般概念

- 什么是模拟电路?
  - 模拟信号
  - 模拟信号的采样信号



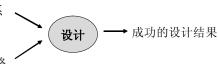


#### 一般概念(续)

• 什么是模拟集成电路设计?

特定模拟电路、或系 统的功能和性能

选择合适的集成电路工艺



## 集成和分立模拟电路的区别

- 器件制备在同一衬底上
  - 器件具有相似的性能参数,易于匹配。
  - 器件参数由几何尺寸决定。
- 器件的品种和参数的限制
  - 无源器件的面积大、参数的范围小、精度差。
  - MOS工艺中的Bipolar晶体管的品种少、性能差。
- 采用计算机仿真验证
  - 无法用电路试验板验证。
  - 计算机验证的直观性差,受仿真方法和器件参数的影响大。

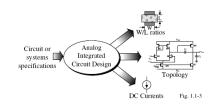
#### 模拟和数字集成电路的区别

- 电路的不同
  - 模拟信号—数字信号; 不规则的形状—规则的形状
- 设计层次
  - 电路级—系统级
- 设计方法
  - 全定制—标准单元
- 器件参数的影响
  - 器件参数的连续性—固定;精确的模型—时序模型;
  - 设计优化 (trade-off / robusting) 软件编程
  - Dynamic range 受电源电压和噪声的限制—没有限制
- CAD
  - 难以利用自动设计工具

#### 模拟集成电路设计的特点

- 直观的设计
  - 模拟设计的复杂性
    - 在速度、功耗、增益、精度、电源电压、线性度等因素间折中
    - 噪声、串扰、电源电压下降、温度对性能的影响大
    - 模拟电路二级效益的建模和仿真存在难题。仿真不能发现所有设计问题。
  - 解决方法: 直观和经验设计
- 鲁棒设计
  - 电路性能随工艺、电源电压、温度而变化,
  - 计算机模拟易于仿真在最坏条件下的电路性能

## 模拟集成电路设计步骤



物理版图设计

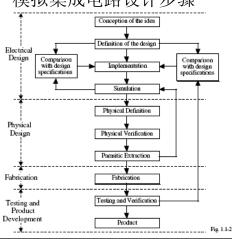
电路设计

根据工艺版图设计规则设计器件、器件之间的互联、 电源和时钟线的分布、与外部的连接。

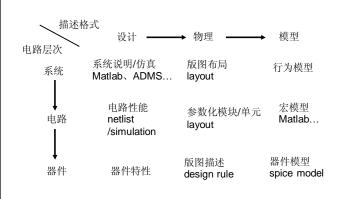
电路测试

电路制备后对电路功能和性能参数的测试验证。

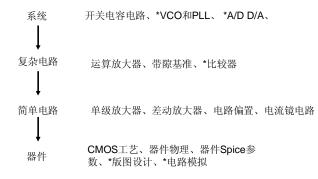
#### 模拟集成电路设计步骤



#### 层次设计



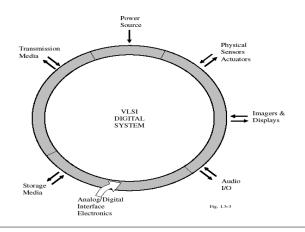
#### 层次设计



## 模拟集成电路的应用

- 模拟电路本质上是不可替代的
  - 自然界是"模拟"的
    - 集成传感器、显示驱动
    - 模数和数模转换
  - 数字信号经过传输后**à**模拟信号
    - 无线和有线通讯
    - 磁盘驱动
  - 高速的数字信号**à**模拟信号
    - SRAM, DRAM

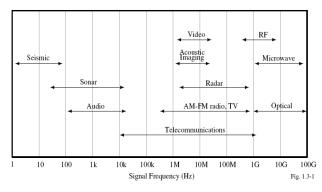
#### 模拟集成电路的"蛋壳"模型



#### 2002年世界模拟IC市场

标准产品类型	市场规模/	占模拟 IC
<b>你</b> 在)	百万美元	总市场份额/%
放大器	1, 873	7.9
接口	1, 973	8.3
电压调整器和基准	3, 536	14.8
数据转换器	1,538	6.4
比较器	168	0.7
总计	9. 089	38.1
专用模拟 IC	市场规模/	占模拟 IC
产品类型	百万美元	总市场份额/%
消费电子	3, 256	13.7
计算机	2, 819	11.8
通讯	4, 798	20.1
汽车电子	2, 829	11.9
工业和其它	1, 058	4.4
总计	14, 759	61.9

## 模拟信号带宽的关系



对模拟电路而言,不同的应用对于不同的信号带宽

## 集成电路工艺的趋势

	Technology	$f_t$	fmax		
	0.35 micron	25GHz	40GHz		
	0.25 micron	40GHz	≈60-70GHz		
	0.18 micron	60GHz	≈90-100GHz		
			Hemts, HBTs	_	
f	t		>		
100GHz					SiGe
30GHz					0.01μm 0.18μm
				0.35um	2444
10GHz		<b>-</b>	0.8μm 0.6	0.5µm µm	
3GHz	GaAs		1μm 0.8μm		
1GHz	Bipolar 2	μm 1.5μm			
1	CMOs 3µm		Carrier Frequen Cellular Telepho		► V
	75 77 79	81 83 85	87 89 91 93	95 97	99 01 Year

## MOS和BIPOLAR器件性能

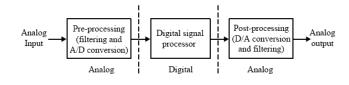
CATEGORY	BIPOLAR	CMOS
Turn-on Voltage	0.5-0.6 V	0.8-1 V
Saturation Voltage	0.2-0.3 V	0.2-0.8 V
$g_m$ at $100 \mu A$	4 mS	0.4 mS (W=10L)
Analog Switch Implementation	Offsets, asymmetric	Good
Power Dissipation	Moderate to high	Low but can be large
Speed	Faster	Fast
Compatible Capacitors	Voltage dependent	Good
AC Performance Dependence	DC variables only	DC variables and geometry
Number of Terminals	3	4
Noise (1/f)	Good	Poor
Noise Thermal	OK	OK
Offset Voltage	< 1 mV	5-10 mV

# 工艺进化对模拟电路的影响

- 优势
  - 面积更小、寄生电容更小
  - 阻抗更大、速度更快
- 劣势
  - 沟道电阻下降、跨导下降
  - 阈值电压下降速度低于电源电压、信号幅度下降
  - 噪声上升、动态幅度下降
  - 更加非线性
  - 更加偏离MOS的平方律电流特性、建模更难

## 模拟信号处理

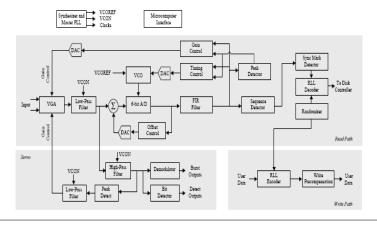
- 首先确定系统中的模拟和数字部分的划分
- 系统分成三个模块
  - 预处理模块:将模拟信号转变为数字信号
  - 数字处理模块: 数字信号处理(DSP)
  - 后加工模块:将数字信号转换为模拟信号



## 系统中的模拟电路

- 预处理模块:
  - 输入信号: 传感器输出、语音信号、射频信号等
  - 滤波器(filter): 根据采样原理, 限制输入模数转换器的信
  - 自动增益控制电路(AGC):控制模数转换器的输入信号的 幅度,是一个可控增益放大器。
  - 模数转换器(ADC或 A/D): 将模拟信号转换为数字信号。
  - 频率综合器或锁相环(PLL): 提供信号采样的精确时钟。
- 后处理模块:
  - 数模转换器:将数字信号转换为模拟信号。
  - 放大: 功率放大, 提高驱动能力。
  - 滤波器: 平滑输出波形。

## 举例—磁盘驱动器数字读/写通道

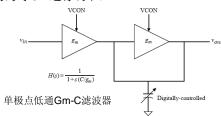


## 磁盘驱动器中的模块电路(1)

- 输入信号:
  - 信号由磁感应转换得到,经片外预放大器放大,为全 差分模拟信号。
- 可变增益放大器(VGA):
  - 数字增益控制回路进行实时控制
- 低通滤波器(low-pass filter):
  - Gm-C滤波器,具有2零点7极点。
  - 零极点的相对位置可编程。
  - 具有高频下增益提升功能。

## 低通滤波器的频率响应

- 调节Gm-C滤波器频率响应的方法
  - 对电容值C进行数字控制——可编程
  - 对跨导Gm进行调节:



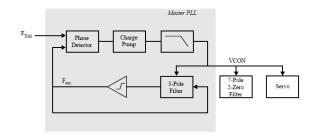
Gm由偏置电流或电压确定,易受工艺、温度和电源 电压变化的影响

## 磁盘驱动器中的模块电路(2)

- 模数转换器(ADC)
  - 6位ADC,
  - 由VCO提供采样时钟。采样频率由数字时钟恢复电路控制。
  - 偏移控制: 采集63个比较器的失调电压,反馈到输入端,抵消由此引起的失真。
- 数字信号处理
  - 有限脉冲响应(FIR)滤波器或均衡器。峰值检测、定时控制和增益控制。
  - 时序检测和Viterbi解码、RLL解码、解扰码。
  - 对于写(发送): 扰码、RLL编码、驱动/DAC/filter ...

## 低通滤波器的频率响应

- 利用PLL得到精确的控制电压
  - PLL可得到精确的频率。
  - PLL的频率和振荡器(VCO)的特征时间常数成反比。~C/Gm
  - 低通滤波器中的电路和VCO的电路是匹配的。



## 小结

- 讨论了什么是模拟集成电路设计。模拟集成电路设计和分立模拟电路与数字电路设计的区别,设计的难点。
- 设计步骤和直观的、层次的、鲁棒的设计。
- 模拟集成电路的应用、不同的信号带宽和工艺对模拟电路的影响。
- 模拟信号处理系统设计和各种典型的模拟电路模块
- VLSI混合模拟信号电路设计举例

## 半导体器件和模型

- 半导体PN结
- MOS器件
  - 基本概念
  - 阈值电压
  - I/V特性
  - 二级效应
  - 器件模型

## 本征半导体

- 特占
  - 原子结构: 是四价元素或Ⅲ/V 族化合物
  - 纯净、不参杂。具有晶格结构。

例: 
$$N_{si} = 10^{23}$$
原子/cm<sup>3</sup>

- 电子的共有化

四价元素→ 形成四价键: 原子的外围四个价电子和 附近原子的价电子形成电子的共有化。

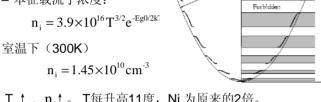
→形成半导体的能带:导带和价带。

## 本征载流子浓度

- 自由载流子:
  - 热激发形成自由载流子
  - 载流子的分布由费米能级和费米函数表示

$$F(E) = \frac{1}{1 + e^{(E - E_F)/kT}}$$

- 本征载流子浓度:



T ↑ , n<sub>:</sub>↑ 。 T每升高11度, Ni 为原来的2倍。

# 参杂半导体

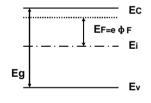
- 掺入三家获五价原子,提供一个载流子。
- N型:掺入五价元素,如磷(P)、砷(As), 提供一个电子, 电子导电。

若: N<sub>D</sub> 是参杂浓度, D代表施主浓度 多子(电子)浓度:  $n_n = N_D$ 少子(空穴)浓度:  $P_n = n_i^2/N_D$ 

• P型: 掺入三价元素,如硼(B), 提供一个空穴, 空穴导电。

若: N<sub>A</sub> 是参杂浓度, A代表施主浓度 多子 (空穴) 浓度:  $P_p = N_A$ 少子(电子)浓度:  $n_n = n_i^2/N_A$ 

## 掺杂半导体的费米势



P型半导体

 $\Phi_{\rm F} = \frac{kT}{a} \ln \frac{N_{\rm A}}{n_{\rm B}}$ 

N型半导体

$$\Phi_{\rm F} = -\frac{kT}{q} \ln \frac{N_{\rm D}}{n_{\rm i}}$$

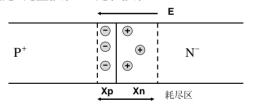
掺杂浓度  $N_{\Delta}, N_{D}$  1,  $|\Phi_F|$  1

N+ 重掺杂 N≈1018-20

N 轻掺杂 N≈1015-16

#### P-N结

- 讨论P-N结反偏和耗尽区电容对了解寄生电容是 十分重要的
  - 假定P是重掺杂, N是轻掺杂。



- 空穴从P扩散到N区,留下固定的负电荷。在N区同样 会留下固定的正电荷,在界面处建立了电场。 扩散电流 = 漂移电流

#### P-N结耗尽区

#### PN结内建势

$$\Phi_{\rm B} = \Phi_{\rm F}(p) - \Phi_{\rm F}(n) = \frac{kT}{q} \ln \frac{N_{\rm A} N_{\rm D}}{n_{\rm i}^2}$$

例: 
$$N_A = 10^{19} cm^{-3}$$

$$N_A = 10^{19} cm^{-3}$$
  $\Phi_F(p) = \frac{kT}{q} \ln \frac{N_A}{n_i} = 26 (mv) \ln \frac{10^{19}}{1.45 \times 10^{10}}$   
= 0.53V

$$N_{\rm D} = 10^{16} \, cm^{-3}$$
  $\Phi_{\rm F}$ 

$$N_D = 10^{16} cm^{-3}$$
  $\Phi_F(n) = -\frac{kT}{q} ln \frac{N_D}{n_i} = 26 (mv) ln \frac{10^{16}}{1.45 \times 10^{10}}$ 

$$\Phi_{\rm B} = \Phi_{\rm F}(p) - \Phi_{\rm F}(n) = 0.53 - (-0.35) = 0.88V$$

#### P-N结耗尽区

$$x_{n} = \left[\frac{2e_{0}e_{si}\Phi_{B}}{q} \frac{N_{A}}{N_{D}(N_{A} + N_{D})}\right]^{1/2} \qquad x_{p} = \left[\frac{2e_{0}e_{si}\Phi_{B}}{q} \frac{N_{D}}{N_{A}(N_{A} + N_{D})}\right]^{1/2}$$

$$N_{A} >> N_{D}$$

$$x_{n} = \left[\frac{2e_{0}e_{si}\Phi_{B}}{qN_{D}}\right]^{1/2} \qquad x_{p} = \left[\frac{2e_{0}e_{si}\Phi_{B}N_{D}}{qN_{A}^{2}}\right]^{1/2} << x_{n}$$

- ③ 加反偏电压  $x_{n} = \left\lceil \frac{2e_{0}e_{si}(\Phi_{B} + |V_{R}|)}{qN_{D}} \right\rceil^{\frac{1}{2}} \qquad \left| V_{R} \right| \uparrow \Rightarrow x_{n} \uparrow \Rightarrow 宽度 \uparrow$

#### P-N结耗尽区

耗尽区电荷和电容:

$$\begin{split} Q_n &= Q_p = qN_D x_n = qN_D \left( \frac{2e_0e_{si} \left( \Phi_B + |V_R| \right)}{qN_D} \right)^{\frac{1}{2}} \\ &= \left[ 2e_0e_{si}qN_D \left( \Phi_B + |V_R| \right) \right]^{\frac{1}{2}} \\ C_j &= \frac{dQ_n}{dV_R} = \left[ \frac{e_0e_{si}qN_D}{2\left( \Phi_B + |V_R| \right)} \right]^{\frac{1}{2}} = \frac{C_{j0}}{\left( 1 + \frac{|V_R|}{\Phi_B} \right)^{\frac{1}{2}}} \\ C_{j0} &= \left[ \frac{e_0e_{si}qN_D}{2\Phi_B} \right]^{\frac{1}{2}} = \frac{e_0e_{si}}{x_n} & \sqrt{N_D} \downarrow \Rightarrow x_n \uparrow, C_{j0} \downarrow \\ \frac{1}{2} \Rightarrow m, \Im \circlearrowleft \psi_R \ncong \circlearrowleft \psi_R \end{cases} \end{split}$$

## 峚伽

已知:  $N_A = 10^{19} cm^{-3}$ ,  $N_D = 10^{16} cm^{-3}$ 

(1) 
$$V_{p} = 0$$

$$x_n = \left[\frac{2e_0 e_{si} \Phi_B}{q N_D}\right]^{\frac{1}{2}} = \sqrt{\frac{2 \times 8.85 \times 10^{-14} \times 11.8 \times 0.9}{1.6 \times 10^{-19} \times 10^{16}}}$$

$$C_{j} = \left[\frac{e_{0}e_{si}qN_{D}}{2\Phi_{B}}\right]^{1/2} = \sqrt{\frac{8.85 \times 10^{-14} \times 11.8 \times 1.6 \times 10^{-19} \times 10^{16}}{2 \times 0.9}}$$

$$=30\times10^{-9} \,\mathrm{F/cm^2} = 0.3 \,\mathrm{fF/m^2}$$

$$1PF = 10^{-12} F$$
,

$$1 \, fF = 10^{-15} \, F$$

## 举例

已知:  $N_A = 10^{19} cm^{-3}$ ,  $N_D = 10^{16} cm^{-3}$ 

(2) 
$$V_R = -5V$$

$$x_{n} = \left[\frac{2e_{0}e_{s}(\Phi_{B} + |V_{R}|)}{qN_{D}}\right]^{\frac{1}{2}} = 0.87 \, mn$$

$$C_{j} = \frac{C_{j0}}{\left(1 + \frac{|V_{R}|}{\Phi_{B}}\right)^{\frac{1}{2}}}$$

$$= \frac{0.3 fF / mm^{2}}{\sqrt{1 + \frac{5}{0.9}}} = 0.12 fF / mm^{2}$$

## 反向击穿

• PN结的击穿电压是由耗尽区所能承受的最大电场Emax决

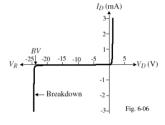
$$V_R = \frac{\varepsilon_{Si}(N_A + N_D)}{2qN_AN_D} \ \ \mathrm{E_{max}} \ \propto \frac{1}{N}$$

$$E_{\text{max}} = 3 \times 10^5 V / cm \Rightarrow BV = 58.2V$$

• 两种击穿机理:

齐纳击穿:隧道击穿,当 PN结两边都是重掺杂时

雪崩击穿:雪崩碰撞倍



#### PN结电流一电压方程

电流方程:

$$i_D = I_S \left[ \exp \left( \frac{qV_D}{kT} \right) - 1 \right]$$

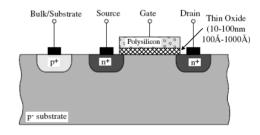
饱和电流: 
$$I_s = qA \left[ \frac{D_p p_{n0}}{L_p} + \frac{D_n n_{p0}}{L_n} \right]$$

例:已知二极管参数,可以求得理论上的饱和电流。若:  $N_A = 5 \times 10^{15} cm^{-3}, N_D = 10^{20} cm^{-3}, D_n = 20 cm^2 / s, D_n = 10 cm^2 / s$  $L_n = 10 \, \text{mm}, L_p = 5 \, \text{mm}, A = 1000 \, \text{mm}^2$  $\Rightarrow I_s = 1.346 \times 10^{-15} A \approx 1 fA$ 

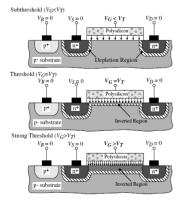
实际的饱和电流可能大于理论值。

## MOS器件

- MOS器件是四端器件
  - 一种载流子导电,是电压控制器件
  - MOS器件的源和漏端在几何上是等效的
  - 有NMOS、PMOS两种器件



## 阈值电压



- 以NMOS为例: D和S接地
- VG<0. 空穴在硅表面积积累
  - 0<VG<VTH 硅表面耗尽:表面只有固定的负
  - 硅表面反型: 自由电子吸引到硅

栅极下硅表面反型层的载流子浓度 = 衬底掺杂浓度

## 理想的阈值电压

强反型条件: 栅极下硅表面反型层的载流子浓度 = 衬底掺杂浓度

$$\Phi = \Phi_B = 2\Phi_F$$

$$x_d = \sqrt{\frac{4e_0 e_{si} \Phi_F}{q N_{sub}}}$$

理想的阈值电压:

$$V_{TH} = \Phi_{MS} + 2\Phi_F - \frac{Q_{dep}}{C_{OX}}$$

$$Q_{dep} = \pm qN_{sub}x_d = \pm\sqrt{4e_0e_{si}qN_{sub}|\Phi_F|}$$
  $C_{ox} = \frac{e_0e_{sio_2}}{t_{ox}}, e_{sio_2} = 3.9$  (PMOS取 + 号,NMOS取 - 号)

## 理想的阈值电压

• 例: 氧化层厚度  $t_{ox} = 50 \stackrel{o}{A} = 50 \times 10^{-4} \, mm$ 

$$C_{ox} = \frac{8.85 \times 10^{-14} \times 10^{-4} \times 3.9}{50 \times 10^{-4}} = 6.9 \times 10^{-15} F / um^2$$
$$= 6.9 fF / mm^2$$

对 NMOS, 
$$Q_{dep} < 0, \Phi_F(p) > 0$$
 对 PMOS,  $Q_{dep} > 0, \Phi_F(n) < 0$ 

Φ<sub>MS</sub> 由金属和栅之间的功函数决定  $\Phi_{MS} = \Phi_{E}(sub) - \Phi_{E}(gate)$ 

## 实际的阈值电压

• 栅氧化中的电荷陷阱

$$V_{TH} = \Phi_{MS} + 2\Phi_F - \frac{Q_{dep}}{C_{OX}} - \frac{Q_{SS}}{C_{ox}}$$

Qss 为氧化层中有效正电荷密度。

Qss有可能使NMOS的Vth为负值,解决的方法是沟道注入。

• 沟道离子注入

注入P型杂质, 使沟道内的P型杂质浓度上升,

则: 
$$Q_{dep} \uparrow (\Theta N_A \uparrow, \Phi_B \uparrow)$$

$$\therefore V_{TH} \uparrow$$

## MOS晶体管的I-V特性

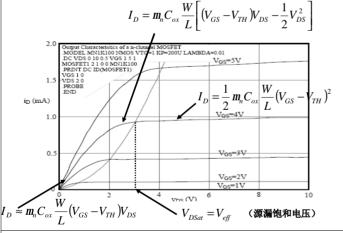
① 推导电流方程

以NMOS为例,源和衬底接地,

$$\begin{split} V_{DS} &= 0 \qquad Q_d\left(x\right) = C_{ox}\left(V_{GS} - V_{TH}\right) \times W \\ V_{DS} &> 0 \qquad Q_d\left(x\right) = C_{ox}\left[V_{GS} - V(x) - V_{TH}\right] \times W \\ I_D &= Q \times v = Q \times mE = Q_d\left(x\right) \times m_n \frac{dV(x)}{dx} \\ \int_0^L I_D dx &= \int_0^{V_{DS}} C_{ox}\left[V_{GS} - V(x) - V_{TH}\right] \times W \times m_n \frac{dV(x)}{dx} dx \\ I_D &= m_n C_{ox} \frac{W}{L}\left[\left(V_{GS} - V_{TH}\right)V_{DS} - \frac{1}{2}V_{DS}^2\right] \end{split}$$

工艺跨导参数  $k = m_n C_{ox}$  跨导参数  $b = m_n C_{ox} \frac{W}{r}$ 过驱动电压  $V_{eff} = (V_{GS} - V_{TH})$ 

# MOS晶体管的I-V特性



## 沟道长度调制

例: 求漏源电流

① 若参数: 
$$m_{n}C_{ox} = 92\text{mA}/V^{2}, W/L = 20\text{m}/2\text{m}, V_{TH} = 0.8V$$

$$V_{GS} = 1.2V, V_{DS} = V_{eff}$$

$$I_{D} = \frac{1}{2} \times 92 \times 10^{-6} \times \left(\frac{20}{2}\right) \times (1.2 - 0.8)^{2} = 73.6\text{mA}$$

② #: 
$$V_{GS} = 1.8V, V_{DS} = V_{eff}$$

$$I_D = \frac{1}{2} \times 92 \times 10^{-6} \times \left(\frac{20}{2}\right) \times (1.8 - 0.8)^2 = 460 \text{ mA}$$

③ 若在条件①  $I = 95 \times 10^{-3} V^{-1}, V_{DS} - V_{eff} = 0.5V$  $I_D = 73.6 \text{ mA} \times (1 + 0.5 \times 95 \times 10^{-3}) = 77.1 \text{ mA}$ 

## MOS晶体管的I-V特性

② 电流方程

a) 三极管区  $V_{DS} \le V_{GS} - V_{TH}$   $I_D = m_n C_{ox} \frac{W}{I_L} \left[ (V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$ 

 $V_{DS} > V_{GS} - V_{TH}$   $I_D = I_{D,\text{max}} = \frac{1}{2} m_n C_{ox} \frac{W}{I} (V_{GS} - V_{TH})^2$ 

c) 深三极管区  $V_{DS} \ll 2(V_{GS} - V_{TH}) \qquad I_D \approx m_n C_{ox} \frac{W}{I} (V_{GS} - V_{TH}) V_{DS}$  $R_{on} = \frac{1}{m_n C_{ox} \frac{W}{I} (V_{GS} - V_{TH})}$ 电压控制的线性电阻:

# 沟道长度调制

- 当  $V_{DS} > V_{ef}$  时,沟道夹断点从漏极向源极移动,有效沟道长度下降,电流增加。

一推导: 
$$L = L - \Delta L \Rightarrow \frac{1}{L} = \frac{1}{L - \Delta L} = \frac{L + \Delta L}{L^2 - \Delta L^2} \approx \frac{1}{L} + \frac{\Delta L}{L^2}$$
假定  $\Delta L/_L = IV_{DS}$ 

$$\Rightarrow I_D = \frac{1}{2} m_n C_{ox} \frac{W}{I} (V_{GS} - V_{TH})^2 (1 + IV_{DS})$$

a) ID和VDS有关,不是一个恒定电流源。  
b) 参数 
$$I \sim \frac{1}{L} \frac{\sqrt{V_{DS} - V_{eff} + \Phi}}{V_{DS}}, L \uparrow \Rightarrow I \downarrow$$

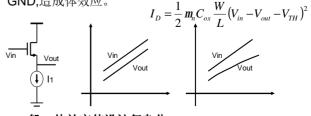
c) 以上公式是长沟道公式,在Level1模型中, λ是常数

## 体效应

当衬底Vb相对源极Vs更负时,Qd增加,Vth增加。

$$V_{TH} = V_{TH0} + g\left(\sqrt{|2\Phi_F + V_{SB}|} - \sqrt{|2\Phi_F|}\right)$$
$$g = \frac{1}{C_{ox}}\sqrt{2e_0e_{si}qN_{sub}}, N \uparrow \Rightarrow g \uparrow \qquad g \sim 0.3 - 0.4V^{1/2}$$

对N阱工艺,NMOS的衬底恒接GND,但源极可能不接 GND,造成体效应。



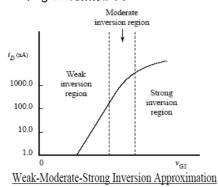
一般,体效应使设计复杂化。

#### 亚阈值导电性

当Vgs下降到Vth或低于Vth时,Id并不是无限小。在Vds 大于200mv左右时,Id与Vgs呈现指数关系。

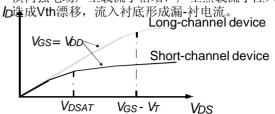
$$I_D = \frac{W}{L} I_0 \exp \frac{q V_{GS}}{nkT}$$

- 漏电,对静态 功耗、动态电 路不利。
- 亚阈值下的模 拟电路,和双 极的I-V特性 相似, W/L很 大。



## 短沟道效应

- 漏源耗尽层比例增大引起Vth下降。
- 短沟道引起漏端感应势垒降低,沟道表面势不是常
- 电场增加使电子碰撞加剧,迁移率下降,甚至速度饱
- 横向强电场产生载流子倍增,产生热载流子注入栅氧

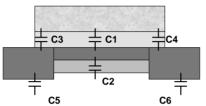


## MOS电容

#### 电容存在于MOS管的任意二极点之间

电容可分为:

- ① 栅-沟道电容:  $C_1 = WLC_{ox}$
- ② 栅-源漏交叠电容:  $C_3 = C_4 = WC_{ov}$ C 是单位长度电容



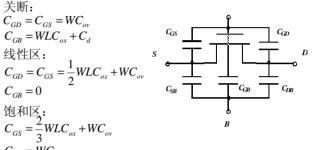
③ 沟道-衬底耗尽层电容:

$$C_2 = C_d = WL\sqrt{qe_0e_{si}N_{sub}/4|\Phi_F|}$$

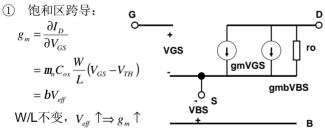
④ 结电容: C<sub>5</sub>、C<sub>6</sub> 底板电容Cj0、侧壁电容Cjsw

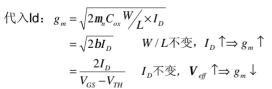
# 不同工作区的MOS电容

- ① 美断:  $C_{GD} = C_{GS} = WC_{ov}$   $C_{GB} = WLC_{ox} + C_{d}$
- ③ 饱和区:  $C_{GS} = \frac{2}{2} WLC_{ox} + WC_{ox}$  $C_{GD} = WC_{ov}$  $C_{GR} = 0$



# MOS管交流小信号特性



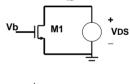


## MOS管交流小信号特性

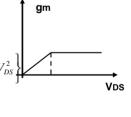
例:  $V_{DS}$ 从无限大减小到零时,

g...的变化。

a) 当:  $V_{DS} \ge V_b - V_{TH}$ , M1饱和。  $I_D = \frac{1}{2} m_n C_{ox} \frac{W}{I} (V_{GS} - V_{TH})^2$  $g_m = \sqrt{2bI_D}$ , g.,.不变



b) 当:  $V_{DS} < V_b - V_{TH}$ , M1在线性区。  $g_{m} = \frac{\partial}{\partial V_{CS}} \left\{ m_{n} C_{ox} (V_{GS} - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^{2} \right\}$  $= m_n C_{ox} \frac{W}{I} V_{DS}$ 



# MOS管交流小信号特性

② 饱和区衬底跨导:

# MOS管交流小信号特性

③ 饱和区输出电导和输出电阻:

$$g_{ds} = \frac{1}{r_0} = \frac{\partial I_{DS}}{\partial V_{DS}} = \frac{1}{2} \, \mathbf{m}_n C_{ox} (V_{GS} - V_{TH})^2 \times I$$

$$= I \bullet I_{DSat}$$

$$\approx I I_D$$

$$r_o = \frac{1}{I I_D} \qquad \qquad L \uparrow \Rightarrow I \downarrow, \Rightarrow r_o \uparrow$$

④ 线性区输出电导和导通电阻:

线性区输出电导和导通电阻:
$$g_{ds} = \frac{1}{R_{on}} = bV_{eff} \qquad R_{on} = \frac{1}{bV_{eff}} \qquad b \uparrow \Rightarrow R_{on} \downarrow V_{eff} \downarrow V_{eff} \uparrow \Rightarrow R_{on} \downarrow V_{eff} \uparrow \Rightarrow R_{on} \downarrow V_{eff} \downarrow V_{eff} \uparrow \Rightarrow R_{on} \downarrow V_{eff} \downarrow V_{eff} \downarrow V_{eff} \downarrow V_{eff} \uparrow V_{eff} \downarrow V_{eff}$$

## MOS管交流小信号特性

#### a) 输出电阻 r<sub>o</sub>

$$\begin{split} L &= 2 \textit{mm}, I = 0.095, I_D = 54 \textit{mA} \\ &\Rightarrow r_o = 194 k \Omega \\ L &= 2 \textit{mm}, I = 0.095, I_D = 460 \textit{mA} \\ &\Rightarrow r_o = 23 k \Omega \end{split}$$

#### b) 导通电阻 $R_{on}$

$$\begin{split} \boldsymbol{b} &= 920\,\text{mA}/V^2, V_{e\!f\!f} = 0.4V, \\ &\Rightarrow R_{on} = 2.7k\Omega \\ \boldsymbol{b} &= 920\,\text{mA}/V^2, V_{e\!f\!f} = 1V, \\ &\Rightarrow R_{on} = 1.1k\Omega \end{split}$$

## SPICE (HSPICE) 模型

#### • LEVEL1

- 最简单,适合长沟道器件,均匀掺杂的预分析

#### • LEVEL2

- 含详细的器件物理二级模型,但公式复杂,模拟效率低,小尺寸管符合不好。

#### • LEVEL3

- 经验模型,公式简单。模拟效率高,精度同LEVEL2。小尺寸管精度不高。

#### • BSIM1 (LEVEL13, 28)

- 经验模型,记入电参数对几何尺寸的依赖性。长沟道管(1um以上的器件)精度高。

## SPICE (HSPICE) 模型

#### • BSIM2 (LEVEL39)

- 与BSIM1形式基本相同
- 改进电流公式, L=0.25um以上的器件精度高。
- 在几何尺寸范围大时,必须分成几个几何尺寸范围,对应几套模型参数,每套参数适用于一个窄范围。

#### • BSIM3 (LEVEL47, 49)

- 基于物理模型,而不是经验公式。
- 在保持物理模型的基础上改进精度和计算效率,适用于不同的尺寸范围。
- 尽可能减少器件模型参数(BSIM2 60个, BSIM3 33个)
- 注意不同工作区域的连续性,以使电路模拟时收敛性好。
- \*基于MOS器件的准二维分析(记入几何和工艺参数)

## LEVEL1 模型

符号	单位	参数意义	NMOS	PMOS
VTO	V	VSB=0时的阈值电压	0.7	-0.8
GAMMA	V1/2	体效应系数	0.45	0.4
PHI	V	2Φ <sub>F</sub>	0.9	0.8
TOX	m	栅氧厚度	9e-9	9e-9
NSUB	cm <sup>-3</sup>	衬底掺杂浓度	9e+14	5e+14
LD	m	源/漏侧扩散长度	0.08e-6	0.09e-6
UO	cm <sup>-2</sup> /V×s	沟道迁移率	350	100
LAMBDA	V <sup>-1</sup>	沟道长度调制系数	0.1	0.2

## LEVEL1 模型

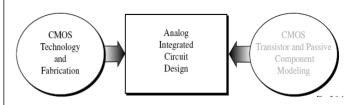
符号	单位	参数意义	NMOS	PMOS
CJ	F/m <sup>2</sup>	单位面积源/漏结电容	0.56e-3	0.94e-3
CJSW	F/m	单位长度源/漏侧壁结电容	0.35e-11	0.32e-11
PB	V	源/漏结内建电势	0.9	0.9
MJ		CJ公式中的幂指数	0.45	0.5
MJSW		CJSW公式中的幂指数	0.2	0.3
CGDO	F/m	单位宽度栅一漏交叠电容	0.4e-9	0.3e-9
CGSO	F/m	单位宽度栅一源交叠电容	0.35e-9	0.32e-9
JS	A/m <sup>2</sup>	源/漏结单位面积漏电流	1.0e-8	0.5e-8

#### CMOS 工艺

- 导论
- 基本的半导体工艺
- CMOS工艺步骤
- CMOS工艺中的器件
- 关于CMOS工艺的其它考虑
- 版图和版图规则

## 导论

• 了解工艺对模拟集成电路的重要性



#### 基本的半导体工艺

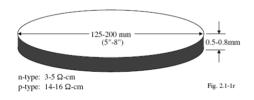
- 硅晶圆 (Silicon Wafer)
  - 单晶生长

柱状晶体: 直径75~300mm, 长度1m。

在晶体生长时参杂: ~ 1015/cm3

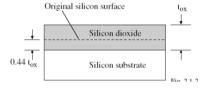
- 切割成硅晶圆片

0.5~0.7 mm厚,厚度由物理强度要求决定。



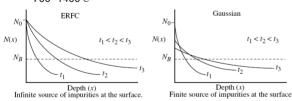
# 氧化

- 氧化 ~ 在硅表面形成二氧化硅 (SiO<sub>2</sub>) 的工艺
  - 用途
    - 阻挡杂质对氧化层下材料的粘污
    - 层与层之间的隔离
  - 生长方式
    - 干法(薄氧100~1000 Å)、湿法(厚氧)
  - 生长的温度: 700~1100 ℃
  - 氧化物在硅表面生长时也深入到硅的内部



# 扩散

- 扩散 ~ 杂质原子由材料表面向材料内部运动的过程, 是一种参杂的方法。
  - 两种扩散机理:
    - 预淀积 (表面无限杂质源)
    - 再分布 (表面无杂质源)
  - 在高温下进行
    - 700~1400℃



# 离子注入

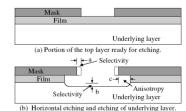
- 离子注入 ~ 杂质的离子由电场加速到很高的速度并注入到材料的内部。
  - 参杂的精确控制
    - 参杂的深度和浓度可控: ±5%。重复性好
  - 在低温下进行
    - 退火温度: 500~800℃
  - 需要退火处理
    - 高速的离子注入会对半导体晶格产生破坏,使注入电子留在电 不活动区。这种损害可以用退火的方法来修复。

## 淀积

- 淀积 ~ 把多种不同材料的薄膜层沉积到材料表面
  - 用途
    - 氮化硅
    - 氧化硅
    - 多晶硅
    - 金属
  - 不同的淀积技术
    - 化学气相
    - 蒸发
    - 溅射

## 刻蚀

- 刻蚀~去除被暴露材料(未保护)的工艺
  - 选择性和各向异性
    - 保护薄膜、
    - 需刻蚀薄层、
    - 底层



- 两种基本的刻蚀技术
  - 湿法刻蚀:不同的化学试剂--〉不同的需刻蚀材料 依赖于时间和温度
  - 干法(等离子、反应离子) 刻蚀: 各向异性的分布。

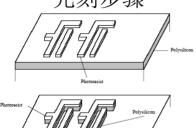
#### 光刻

- 光刻 ~ 将版图数据转换到晶圆上,完成区域选择
  - 掩模: 和版图数据相对应, 使光刻胶部分区域曝光。
  - 光刻胶:在紫外光下会改变性能的有机聚合体。
     正胶 暴露在紫外光下的区域将会去除。
     负胶 未暴露在紫外光下的区域将会去除。
  - 形成图形的材料: 如二氧化硅
  - 曝光方式: 接触式、接近式、投影式(扫描和步进)
  - 光源: UV、电子束
  - 步骤:
    - ・涂胶→预烘→曝光(光刻版)→显影→坚膜→刻蚀→ 去胶。

# Picoremania UV Light: Picoremania

光刻步骤

## 光刻步骤

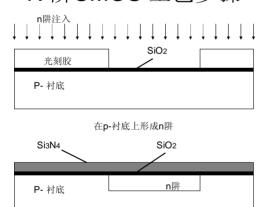




## N 阱CMOS 工艺

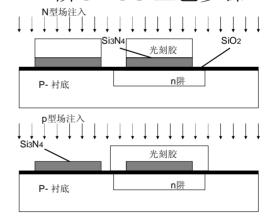
- 在P型衬底上形成N型衬底
- 确定有源区和场区
- 场区隔离
- 制备MOS管
  - 阈值电压调节
  - "自对准"结构
  - LDD轻参杂工艺
- 元件互连
- 钝化

## N 阱CMOS 工艺步骤

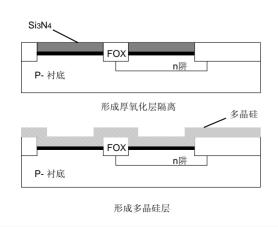


形成有源区和场区

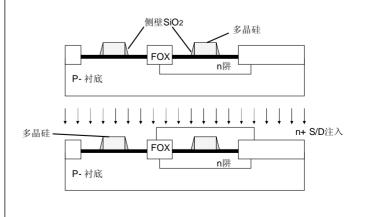
## N 阱CMOS 工艺步骤



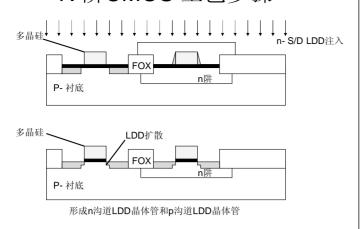
# N 阱CMOS 工艺步骤



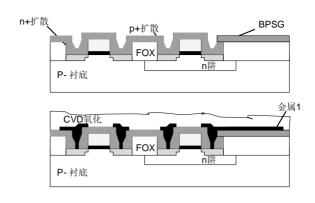
# N 阱CMOS 工艺步骤



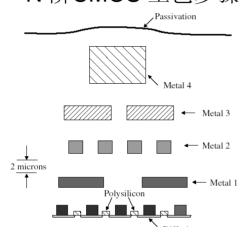
# N 阱CMOS 工艺步骤



# N 阱CMOS 工艺步骤

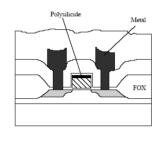


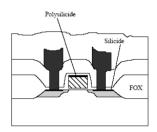
# N 阱CMOS 工艺步骤



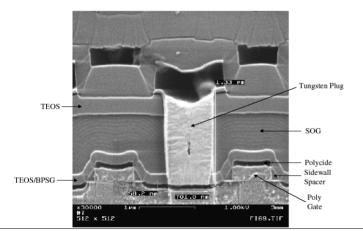
#### 硅化技术

- Polyside/Silicide工艺
  - 减小电阻率: TiSi2、WSi2、TaSi2

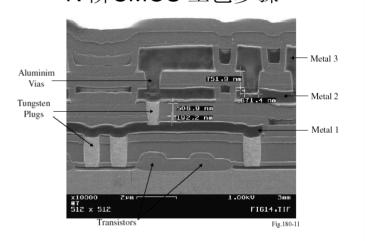




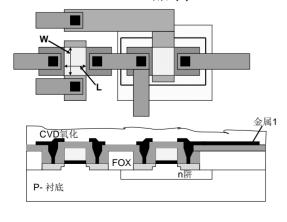
# N 阱CMOS 工艺步骤



# N 阱CMOS 工艺步骤

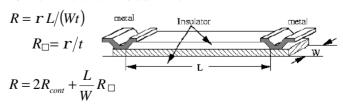


## MOS器件

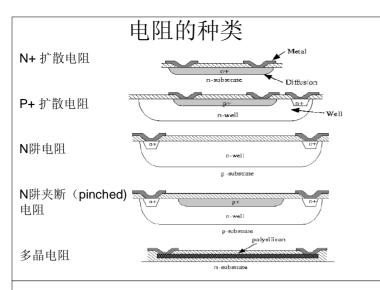


## 薄层电阻

• 每一个电阻层的矩形条构成一个电阻



例: 薄层电阻=10  $\Omega/\Box$ , L = 20um, W= 2 um, R = (20/2)  $\times$ 10 = 100  $\Omega$ 



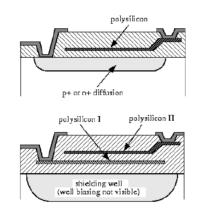
#### 电阻的性能

Type of layer	Sheet Resistance Ω/□	Accuracy %	Temperature Coefficient ppm/°C	Voltage Coefficient ppm/V
n + diff	30 - 50	20 - 40	200 - 1K	50 - 300
p + diff	50 -150	20 - 40	200 - 1K	50 - 300
n - well	2K - 4K	15 - 30	5K	10K
p - well	3K - 6K	15 - 30	5K	10K
pinched n - well	6K - 10K	25 - 40	10K	20K
pinched p - well	9K - 13K	25 - 40	10K	20K
first poly	20 - 40	25 - 40	500 - 1500	20 - 200
second poly	15 - 40	25 - 40	500 - 1500	20 - 200

#### 电容

- 平板电容结构
  - 多晶-扩散、
  - 多晶-多晶、
  - 金属-金属 (MIM)
  - MOS 晶体管

$$C = \frac{e_0 e_{sio_2}}{t_{OX}} WL$$

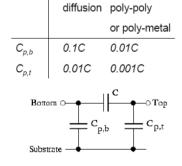


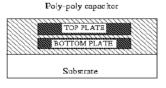
#### 电容的性能

Туре	t <sub>ox</sub> nm	Accuracy	Temperature Coefficient ppm/°C	Voltage Coefficient ppm/V
poly - diff.	15 - 20	7 - 14	20 - 50	60 - 300
poly I - poly II	15 -25	6 - 12	20 - 50	40 - 200
metal - poly	500 - 700	6 - 12	50 - 100	40 - 200
metal - diff.	1200 - 1400	6 - 12	50 - 100	60 - 300
metal I - metal II	800 - 1200	6 - 12	50 - 100	40 - 200

## 寄生电容

#### Parasitic Capacitances:





Poly-diffusion capacitor

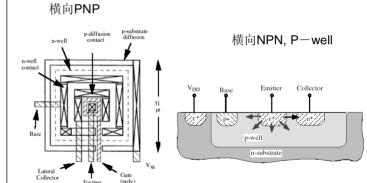
TOP PLATE

BOTTOM PLATE

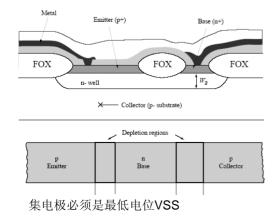
Substrate

Reversely biased junction

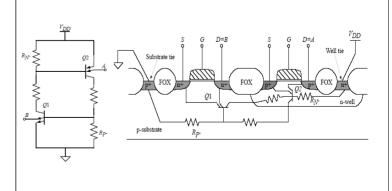
## CMOS工艺中的PNP管

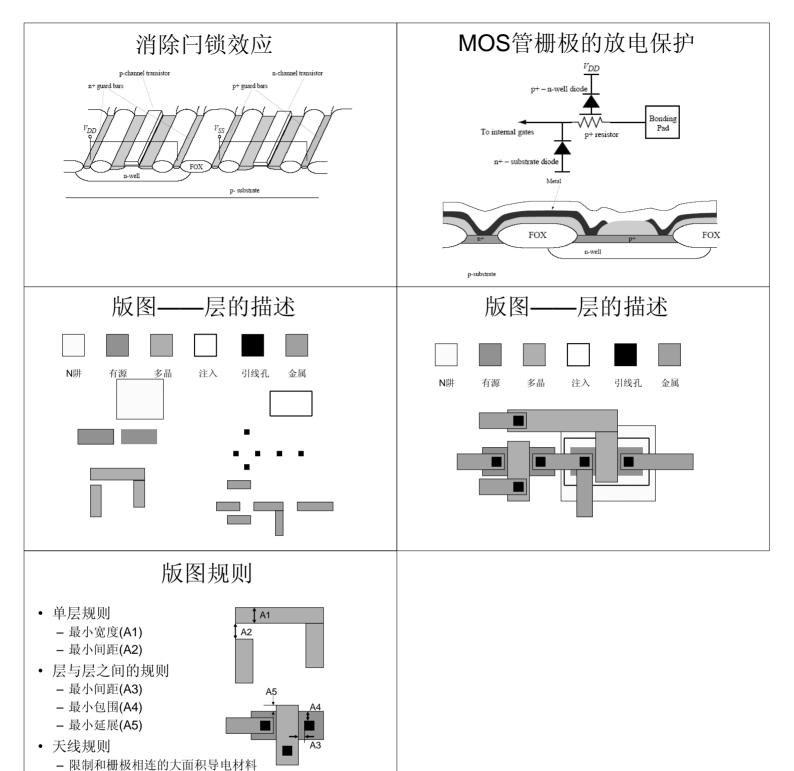


## CMOS工艺中的PNP管



# 闩锁(Latchup) 效应





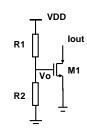
## 单级放大器

- 直流偏置
  - 分压电路
  - 电流镜电路
- 单级放大器
  - 共源放大级
  - 源跟随器

  - 共栅放大级
  - 共源共栅放大级

## 分压电路

• 电阻分压: 提供简单的直流电压偏置

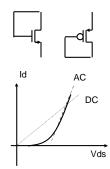


$$I_{out} = \frac{1}{2} m_n C_{ox} \frac{W}{L} \left( \frac{R_2}{R_1 + R_2} V_{DD} - V_{TH} \right)^2$$

- ① 电阻值小,则电流大,面积小。反之,则 电流小,面积大。
- 输出电压受电阻的相对值影响。
- 受Vdd的影响,当Vdd改变时,Vo也改变。
- 若Vgs-Vth很小时,尽管Vo很精确,但Vth 和迁移率随工艺而改变, 使得输出电流很

## 分压电路

• 二极管分压

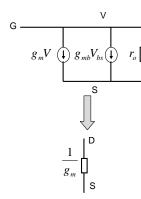


电阻值太大,为节约面积,用MOS管栅源短 接代替电阻——有源电阻。

因为栅源短接, MOS管总是在饱和区

$$I_{out} = \frac{1}{2} \, \mathbf{m}_{n} C_{ox} \, \frac{W}{L} (V_{GS} - V_{TH})^{2}$$
$$= \frac{\mathbf{b}}{2} (V_{DS} - V_{TH})^{2}$$
$$V_{DS} = V_{GS} = V_{T} + \sqrt{\frac{2I_{D}}{\mathbf{b}}}$$

## 分压电路



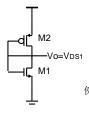
① 若 
$$V_{bs} = 0$$

$$R_{out} = \frac{v}{i} = \frac{V}{g_m V + V/r_o}$$

$$= \frac{1}{g_m + \frac{1}{r_o}} \approx \frac{1}{g_m}$$

② 若 
$$V_{bs} \neq 0$$
 
$$g_m \approx 10 g_{mb} \approx 100 g_{ds}$$
 可忽略

# 分压电路



二级管分压电路: M2采用PMOS,消除体效应。

## 分压电路

同理可得:  $(W/L)_2 = 16/10$ , 取:  $W_2 = 16m$ ,  $L_2 = 10m$  $W_2 = 8 \, m, L_2 = 5 \, m$ 

结论: 
$$\left(\frac{W}{L}\right) = \frac{2I}{\mathbf{m}C_{ox}} \frac{1}{\left(V_{GS} - V_{T}\right)^{2}}$$

给定电压和电流,确定MOS管的宽长比

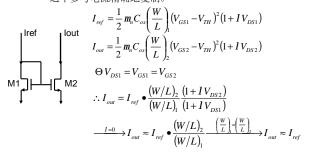


- 例:给定参考电流。通过一个MOS二极管得到偏置。
  - a) 输出电压和VDD没有关系。而和参考电流有关。

#### 电流源电路

概念: 假定有一个精确的参考电流源, 电流镜电路可以将 这个参考电流精确地复制。

 $W = 1 \, m. \, L = 5 \, m$ 

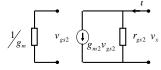


① 精确程度取决于匹配。

#### 电流源电路

小信号输出阻抗:  $r_{out} = \frac{1}{H}$ 

等效电路:



$$\therefore V_{gs2} = 0$$

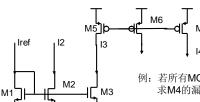
$$\therefore r_{out} = \frac{v_x}{i} = r_{ds2} = \frac{1}{II_{out}}$$

若 $r_{ds2} = 100k\Omega$ ,  $\Delta V = 0.5V$  $\Delta I_{out} = 0.5V / 100k\Omega = 5 \, \text{mA}$ 

增加输出阻抗提高精确程度。

#### 电流源电路

利用一个精确的参考电流产生模拟电路中的所有电流偏置



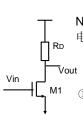
- a 确定lout和lref之间 的放大因子。
- 扩散引入的误差。

 $\Theta I_3 \approx I_{ref} \bullet \frac{(W/L)_3}{(W/L)}$ 

所有晶体管栅长相  $I_4=I_3$  •  $\frac{(W/L)_4}{(W/L)_5}=I_{ref}$  •  $\frac{(W/L)_3}{(W/L)_4}\frac{(W/L)_4}{(W/L)_5}=aI_{ref}$  •  $\frac{(W/L)_3}{(W/L)_5}$ 

## 共源放大器

电阻负载:



M1的栅源之间输出电压信号Vin,通过 NMOS的跨导放大,在漏极得到一个小信号 电流。电流通过负载电阻产生电压输出。

输入栅源电压,输出栅漏电压**à**共源放大。

- <sup>t</sup> 两种分析方法: ① 大信号分析:考虑Vin从小到大变化
- $\stackrel{\text{\tiny LL}}{=} V_{in} < V_{TH}$ ,  $I_D = 0$ ,  $V_{out} = V_{DD}$ °
- b)  $\stackrel{\text{\tiny def}}{=} V_{in} > V_{TH}$ ,  $V_{out} = V_{DS} > V_{in} V_{TH}$

## 共源放大器

饱和区增益:对饱和区方程求导。

$$\begin{split} A_{V} &= \frac{\partial V_{out}}{\partial V_{in}} = -\mu_{n} C_{ox} \frac{W}{L} (V_{in} - V_{TH}) \times R_{D} \\ &= -g_{m} R_{D} \end{split}$$

若代入饱和区公式时,考虑沟道长度调制效应,则:

$$A_{V} = \frac{\partial V_{out}}{\partial V_{in}} = -g_{m} \frac{r_{o} R_{D}}{r_{o} + R_{D}}$$
$$= -g_{m} (r_{o} / / R_{D})$$

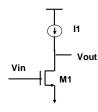
结论: 增益和跨导gm、输出阻抗成正比。

 $g_{m} \uparrow, R_{D} \uparrow \Rightarrow A_{V} \uparrow$ 

gm随Vin线性上升,因此增益是非线性的。

#### 共源放大器

理想电流源负载:



假定I1是理想电流源,M1处在饱和区。

 $\Theta R_D \rightarrow \infty$  $A_V = -g_m r_o$ 

称为晶体管的"本征增益",代表单个晶体管 能达到的最大增益。

一般:  $g_m r_o = 10 \sim 30$ 

问题: Vout=?  $I_1 = \frac{1}{2} \mu_n C_{ox} \left( \frac{W}{L} \right) (V_{in} - V_{TH})^2 (1 + \lambda V_{out})$  $V_{in} \uparrow \Theta \lambda \approx 0, V_{out} \downarrow \downarrow$ 

## 放大器的基本概念

放大器的输入输出特性在一定信号范围内可表示为:

$$y(t) = a_0 + a_1 x(t) + a_2 x^2(t) + \dots$$

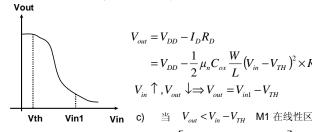
在一个足够窄的范围内: x的变化很小

$$y(t) = a_0 + a_1 x(t)$$

⇒  $\Delta v(t) = a_t \Delta x(t)$  ⇒ 输出随输入增量变化是线性的  $a_1$  是增益。

模拟电路的八边形法则:增益、速度、功耗、电源电 压、线性度、噪声、输入输出阻抗、最大电压摆幅八种 性能参数相互牵制,导致设计成为多维优化问题。 优化的折中方案。

#### 共源放大器

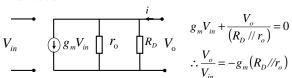


$$\begin{split} V_{out} &= V_{DD} - I_D R_D \\ &= V_{DD} - \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{in} - V_{TH})^2 \times R_D \\ V_{in} \uparrow, V_{out} \downarrow \Rightarrow V_{out} = V_{in1} - V_{TH} \end{split}$$

$$V_{out} = V_{DD} - I_D R_D = V_{DD} - \mu_n C_{ox} \frac{W}{I} \left[ (V_{in} - V_{TH}) V_{out} - \frac{1}{2} V_{out}^2 \right] \times R_D$$

d) 当Vin足够高,
$$V_{out} << V_{in} - V_{TH}$$
 
$$V_{out} = \frac{V_{DD}}{1 + \mu_{n} C_{ox} \frac{W}{L} (V_{in} - V_{TH}) R_{D}} = \frac{V_{DD}}{1 + \frac{R_{D}}{R_{on}}} = \frac{R_{on}}{R_{D} + R_{on}} V_{DD}$$

#### 共源放大器



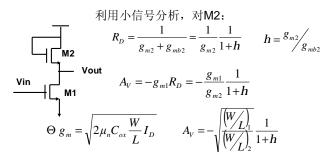
很容易得到增益: 
$$A_V = -g_m \left( R_D /\!/ r_o \right) = -g_m \frac{r_o R_D}{r_o + R_D}$$

输出阻抗:输入为零时,在输出加电压激励,得到电流。

$$V_{in} = 0, \frac{V_o}{V_{in}} = \left(R_D /\!/ r_o\right) \xrightarrow{\lambda = 0, r_o = \infty} \approx R_D$$

#### 共源放大器

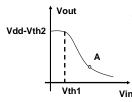
二极管负载:采用NMOS负载,存在体效应。



Av决定于M1和M2的W/L之比,是恒定的。电路的线性度高。

#### 共源放大器

NMOS二极管负载的大信号分析:



- a)  $\stackrel{\text{def}}{=} V_{in} < V_{TH1}, V_{out} = V_{DD} |V_{TH2}|$
- 当  $V_{in} > V_{TH1}$ ,M1、M2 饱和  $\frac{1}{2} m_n C_{ox} \left( \frac{W}{L} \right) (V_{in} - V_{TH1})^2$   $\frac{1}{2} m_n C_{ox} \left( \frac{W}{L} \right) (V_{DD} - V_{out} - V_{TH2})^2$

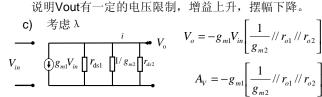
$$\sqrt{\left(\frac{W}{L}\right)}(V_{in}-V_{TH1}) = \sqrt{\left(\frac{W}{L}\right)_2}(V_{DD}-V_{out}-V_{TH2})$$
 对Vin微分可得Av

c) 当  $V_{in} > V_{out} + V_{TH1}$ , M1进入线性区。

## 共源放大器

b) 分析:将Av用另一种形式表达(和 ß 无关)  $\therefore A_{V} = -\frac{g_{m1}}{g_{m2}} = \frac{|V_{GS2} - V_{TH2}|}{V_{GS1} - V_{TH1}} = \frac{V_{DD} - V_{out} - |V_{TH2}|}{V_{in} - V_{TH1}}$ 

当Vin一定时,Veff1恒定。 $V_{GS2} \uparrow \Rightarrow V_{out} \downarrow \Rightarrow A_V \uparrow$ 说明Vout有一定的电压限制,增益上升,摆幅下降。



$$V_o = -g_{m1}V_{in} \left[ \frac{1}{g_{m2}} // r_{o1} // r_{o2} \right]$$

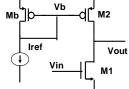
$$A_{V} = -g_{m1} \left[ \frac{1}{g_{m2}} // r_{o1} // r_{o2} \right]$$

## 共源放大器

电流源负载:

对共源放大器,有  $A_V = -g_m R_D$ 





但电阻和二极管负载的电压摆幅受到限制。

用电流源代替电阻,如图:

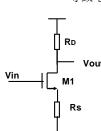
$$r_{out} = r_{o1} / / r_{o2}$$
  
 $A_V = -g_m (r_{o1} / / r_{o2})$ 

MOS管的输出阻抗很大。长沟道器件可以提高增益。  $\Theta L \uparrow, I \downarrow \Rightarrow r_{\circ} \uparrow \Rightarrow A_{\vee} \uparrow$ 

## 共源放大器

带源极负反馈的共源级:

想法: 共源级的增益正比于gm, gm随Vgs的变化明显, 导致电路的线性度下降。



Vin经过Rs的分压,只有一部分落在Vgs 上,造成gm随Vin的变化不明显,提高电 路的线性度。

从电流方程推导增益:

$$\begin{split} &V_{out} = V_{DD} - I_D \times R_D \\ &A_V = \frac{\partial V_{out}}{\partial V_{in}} = -\frac{\partial I_D}{\partial V_{in}} \times R_D = -G_m \times R_D \end{split}$$

Id随Vin的增加缓慢,而不再是平方律关系

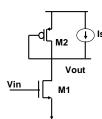
#### 共源放大器

二极管负载:采用PMOS负载,不存在体效应。

忽略沟道长度调制:

a)  $\emptyset_1$ :  $A_V = 10$ ,  $m_n = 2m_r$  $10 = \sqrt{\frac{2(W/L)}{(W/L)}}$   $\Rightarrow \left(\frac{W}{L}\right) = 50\left(\frac{W}{L}\right)_2$  M1的W/L太大,寄身电容增加,影响电路速度。

## 共源放大器



在M2边上并联一个恒流源,M2 的电 流将下降, 跨导下降, 增益提高。

$$\Theta A_V = 10, m_n = 2m_p \Rightarrow \left(\frac{W}{L}\right) = \frac{100}{8} \left(\frac{W}{L}\right) = 12.5 \times \left(\frac{W}{L}\right)$$

- a) 在相同增益条件下,降低了MOS管的W/L比。
- I2 减小, Vgs2减小, Vout的摆幅提高。

#### 共源放大器

对M2,

$$I \propto bV_{eff}^2 = \frac{W}{L}V_{eff}^2$$

若I是恒定值, 当W2 增加时, Veff2下降, Vds2可以 很小, Vout的摆幅很大。一般:

$$V_{dsat} \approx V_{eff} \sim 200 - 300 mV$$

但是, 当L2、W2 同时增加时,则M2的寄生电容值 增加。

c) 对M1,

对给定的I值: 
$$g_{m1} = \sqrt{2bI_D}, \left(\frac{W}{L}\right)_1 \uparrow \Rightarrow g_{m1} \uparrow$$
  $\Theta I \sim \frac{1}{2} bV_{eff}^2, \left(\frac{W}{L}\right)_1 \uparrow \Rightarrow V_{eff} \downarrow$  摆幅增加。

#### 共源放大器

推导Gm:

$$G_{m} = \frac{\partial I_{D}}{\partial V_{in}} = \frac{\partial I_{D}}{\partial V_{GS}} \frac{\partial V_{GS}}{\partial V_{in}} = g_{m} \frac{\partial V_{GS}}{\partial V_{in}}$$

$$\Theta V_{in} = V_{GS} + I_{D} \times R_{S}$$

$$\frac{\partial V_{in}}{\partial V_{GS}} = 1 + \frac{\partial I_{D}}{\partial V_{GS}} \times R_{S} = 1 + g_{m} \times R_{S}$$

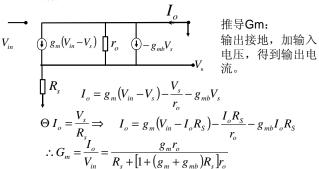
$$\therefore G_{m} = g_{m} \frac{1}{1 + g_{m} R_{s}}$$

$$R_{s} \uparrow \Rightarrow G_{m} \downarrow, R_{s} >> \frac{1}{g_{m}} \Rightarrow G_{m} = \frac{1}{R_{s}}$$

提高线性度的代价是,增益下降,摆幅下降。

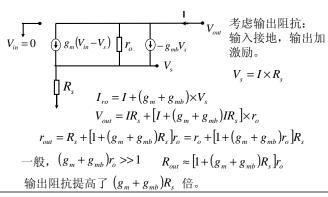
#### 共源放大器

利用小信号等效电路可推导出同样结果,特别是考虑  $\lambda$  和  $\gamma$  的一般情况。



#### 共源放大器

源极负反馈使输出阻抗增加:等效图中忽略了Rd。



#### 共源放大器

考虑λ和γ一般情况下的增益。

$$A_{V} = \frac{V_{out}}{V_{in}} = -\frac{g_{m}r_{o}R_{D}}{R_{D} + r_{o} + R_{s} + (g_{m} + g_{mb})r_{o}R_{s}}$$

$$\underline{\mathbb{E}} = \underline{\mathbb{E}} \perp \underline{\mathbb{E}};$$

$$A_{V} = -\frac{g_{m}r_{o}}{R_{s} + [1 + (g_{m} + g_{mb})R_{s}]r_{o}} \frac{R_{D}\{R_{s} + [1 + (g_{m} + g_{mb})R_{s}]r_{o}\}}{R_{D} + R_{s} + [1 + (g_{m} + g_{mb})R_{s}]r_{o}}$$

$$= -G_{m}\frac{R_{D}r_{out}}{R_{D} + r_{out}}$$

$$= -G_{m}R_{out}$$

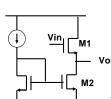
辅助定理: 在线性电路中, 电压增益为  $A_{v} = -G_{m}R_{out}$ 

Gm: 输出与地短接时的等效跨导。 Rout: 输入电压为零时的等效输出阻抗。

#### 源跟随器

电路结构:

源跟随器,或共漏放大器,其特点为:



共源放大器的输出跟一个源跟 随器。 b) 电压放大倍数≤1,是电压缓冲

a) 能驱动较小的输出电阻。例,

- 器。
- c) 输入和输出电平转换。

大信号分析:

当Vin<Vth+Vdsat时,M1 截止。 $V_{in}\uparrow$ ,M1导通, $\Rightarrow V_{out}=V_{in}-V_{TH}$ 

因为体效应, Vth随Vout而改变, 因此, Av < 1, 非线性

#### 共源放大器

Gm随Vin变化的讨论:

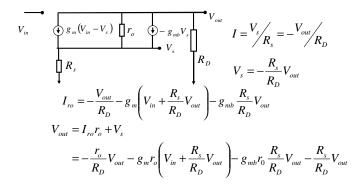
- a) Vin很小时,M1 导通  $\frac{1}{g_m} >> R_s$ ,  $G_m \approx g_m$ ,  $A_V = -g_m R_D$
- b) Vin增加时, $G_m = \frac{g_m}{1 + g_m R_s}$ , $A_V = \frac{-g_m R_D}{1 + g_m R_s}$
- c) Vin很大时, $R_s >> \frac{1}{g_m} \Rightarrow G_m = \frac{1}{R_s}, A_V = -\frac{R_D}{R_s}$

计算Av的等效方法: 从漏极结点看到的电阻除以源极通路上 (Vin=0)的总电阻。

$$A_{v} = -\frac{R_{D}}{\frac{1}{g_{m}} + R_{s}}$$

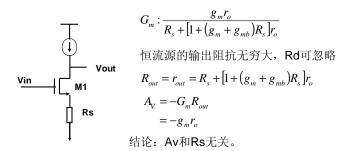
#### 共源放大器

考虑 λ 和 γ 一般情况下的增益。



#### 共源放大器

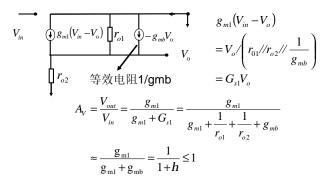
例: 恒流源负载:



因为lo恒定,流过Rs的电流变化为零,导致Rs上的电压没有变化,等效为:  $R_s = 0$ 

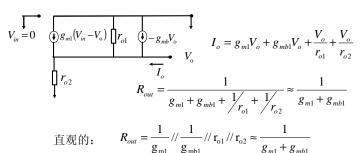
#### 源跟随器

计算增益:



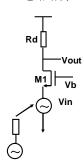
#### 源跟随器

计算输出阻抗:



# 共栅放大器

电路结构:



在共栅级中,信号从MOS 管的源极输入,漏极 输出。栅极接地,在交流分析中,栅极等效接地。 共源级和源跟随器中,信号都是从**MOS** 管的栅 极输入,因此电路的输入阻抗大。而共栅级的输入 阻抗小。

直流分析: 假设Vin从Vdd下降。

- a) 当  $V_{in} \ge V_b V_{TH}$ , M1关断。 $V_{out} = V_{DD}$
- b) 当  $V_{in} \downarrow M1$ 打开。 $\Rightarrow I_D \uparrow$ , $V_{out} \downarrow$  $\Theta V_{\text{out}}$ 很高,  $\Rightarrow M1$ 饱和。
- c)  $\stackrel{\text{def}}{=} V_{in} \downarrow V_{GS1} \uparrow \Rightarrow I_D \uparrow V_{out} \downarrow$ M1最终进入线性区

共栅级结构更适合于电流放大。

#### 共栅放大器

$$\stackrel{\text{"}}{=} r_o >> R_D, \quad g_m r_o >> 1$$

$$A_V = \frac{\left[ \left( g_m + g_{mb} \right) r_o + 1 \right] R_D}{R_D + r_o} = \frac{\left[ \left( g_m + g_{mb} \right) r_o \right] R_D}{r_o}$$

$$\approx \left( g_m + g_{mb} \right) R_D = g_m (1 + h) R_D$$

结果和书上结论一致。

- a) 放大倍数是正值。
- b) 体效应使增益变大了。

c) 
$$\stackrel{\text{de}}{=} R_D \Rightarrow \infty$$

$$r_o + R_D \Rightarrow R_D$$

$$A_V = \frac{[(g_m + g_{mb})r_o + 1]R_D}{R_D + r} \approx [(g_m + g_{mb})r_o + 1] \approx (g_m + g_{mb})r_o$$

#### 共栅放大器

用电阻表示:

$$r_{in} = \frac{1}{g_m + g_{mb} + g_o} \left( 1 + \frac{g_o}{g_D} \right) = \frac{1}{g_m + g_{mb} + g_o} \left( 1 + \frac{R_D}{r_o} \right)$$

$$\approx \frac{1}{g_m + g_{mb}} \left( 1 + \frac{R_D}{r_o} \right)$$

结论: a) 体效应使输入阻抗降低。

a) 体效应使输入阻抗降低。  
b) 当 
$$r_o >> R_D$$
,  $R_D / r_o \approx 0$   $r_{in} \approx \frac{1}{g_m}$  或  $\frac{1}{g_m + g_{mb}}$ 

在忽略沟道长度调制的情况下,从M1源极所看到的输入阻抗相同。

c)  $\stackrel{\text{def}}{=}$   $R_D >> r_o \Rightarrow r_{in} \rightarrow \infty$ 

只有在漏端负载阻抗很小时,共栅级的输入阻抗才会较低。

d) 一般, 
$$R_D \sim r_o \Rightarrow r_{in} \rightarrow \frac{2}{g_m}$$

#### 源跟随器

考虑负载电阻RL,则:

$$\frac{1}{g_{mb}} \Rightarrow \frac{1}{g_{mb}} / / R_L \qquad A_V \approx \frac{g_{m1}}{g_{m1} + \left(g_{mb} + \frac{1}{R_L}\right)}$$

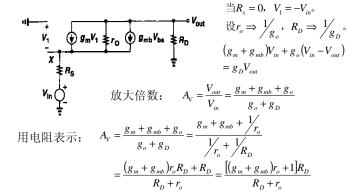
$$R_{out} = \frac{1}{g_{m1}} / / \frac{1}{g_{mb1}} / / R_L \approx \frac{g_{m1}}{g_{m1} + g_{mb1} + \frac{1}{R_L}}$$

比较共源级和源跟随器,若  $R_L \approx \frac{1}{g_{ml}}$ a) 共源级:  $A_V = -g_{ml}R_L \approx 1$ b) 源跟随器:  $A_V \approx g_{ml} \frac{1}{g_{ml} + R_L} = 0.5$ 

源跟随器并不是必须的驱动器

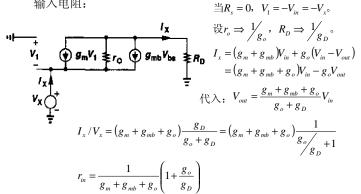
## 共栅放大器

等效电路分析:



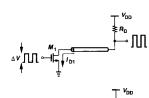
#### 共栅放大器

输入电阻:



#### 共栅放大器

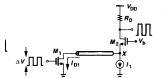
例: M1得到输入电压变化  $\Delta V$ , 通过50  $\Omega$  的传输线传送。



a) 在低频条件下,两种接法的增益  $\Delta I_D = g_{m1} \Delta V \Rightarrow \Delta V_{out} = g_{m1} \Delta V \times R_D$ 

$$A_V = -g_m R_D$$

两种接法的增益相同。



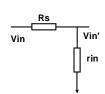
b) 在结点X处的反射最小

$$R_0$$
 条件: 在M2看到的阻抗为50  $\Omega$   $r_{in} = \frac{1}{g_m + g_{mb}} = 50\Omega$ 

调节M2的尺寸和偏置。

#### 共栅放大器

考虑Rs时的增益:



$$G_s(V_{in}-V_{in})=g_{in}V_{in}$$

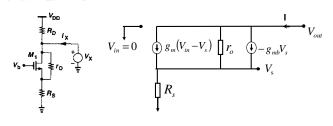
$$V_{in} = \frac{g_{in}}{G_s + g_{in}} V_{in}^{'} \Longrightarrow A_V = \frac{G_s + g_{in}}{g_{in}} A_V$$

$$\begin{array}{l} (\uparrow ) \wedge r_o \wedge R_s \wedge R_D : \\ A_V = \frac{\left[ \left( g_m + g_{mb} \right) r_o + 1 \right] R_D}{\left( g_m + g_{mb} \right) r_o R_s + r_o + R_s + R_D} \end{array}$$

若忽略 
$$r_o$$
、  $g_{mb}$ :  $A_V \approx \frac{G_s + g_{in}}{g_{in}} g_m R_D = \frac{g_m}{1 + g_m R_s} R_D$ 

#### 共栅放大器

共栅级输出阻抗:



和源极负反馈共源级的情况相类似。

$$r_{out} = \{r_o + [1 + (g_m + g_{mb})r_o]R_s\} / / R_D$$

#### 共源共栅放大器

电路结构:

是共源级和共栅级的级联。

M1是输入器件,将Vin 转换为成正比的电流。

M2是共源共栅器件, I1=I2,

共源共栅结构的偏置条件:

若M1饱和,  $V_x \ge V_{in} - V_{TH1}$ 

若M1、M2饱和,则决定于M2栅极偏置

$$\Theta V_{x} = V_{b} - V_{GS2}$$

$$\therefore V_{b} - V_{GS2} \ge V_{in} - V_{TH1} \Rightarrow V_{b} \ge V_{GS2} + (V_{in} - V_{TH1})$$

$$V_{b} \ge V_{GS2} + V_{dsat} = 0.3 + V_{TH1} \sim 1.0V$$

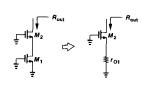
 $\Sigma\Theta V_{out} = V_b - V_{TH2}$ 

 $\therefore V_{out} \geq \left(V_{GS2} - V_{TH2}\right) + \left(V_{in} - V_{GS1}\right) \approx 2V_{dsat} \sim 0.4 - 0.6V$ 

## 共源共栅放大器

电压增益:

思路: 跨导不变,但X点的电压值相对稳定,输出阻抗增加。



~

电路可以看成负反馈共源级。

M1的电流必定流过M2,跨导和共源级相同

渝出阻抗为:

$$r_{out} = r_o + [1 + (g_m + g_{mb})r_o]R_s$$

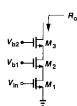
$$r_o \to r_{o2}, R_s \to r_{o1} \Rightarrow r_{out} = r_{o2} + [1 + (g_m + g_{mb})r_{o2}]r_{o1}$$
  
 $g_m r_o >> 1 \approx (g_m + g_{mb})r_{o1}r_{o2}$ 

结论:输出阻抗提高了 $(g_m + g_{mb})r_{ol}$ 倍。

## 共源共栅放大器

电压增益:

$$\begin{split} A_{V} &= -G_{m}R_{out} \\ &= -g_{m1}[(g_{m2} + g_{mb2})r_{o1} + 1]r_{o2} \\ &\approx g_{m1}g_{m2}r_{o1}r_{o2} \approx (g_{m}r_{o})^{2} \end{split}$$

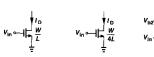


层叠的意义:

- a) 输出的电压摆幅下降。
- b) 屏蔽作用:上面的MOS管"屏蔽"了下面的管。使M1的漏极变化小。
- c) 如图,三层共源共栅的增益上升,但最 小输出电压为三个过驱动电压之和。

## 共源共栅放大器

例:提高增益的方法



a) 提高共源级输入器件的L→4L

 $\Theta I_D \approx (1/2) m_{_H} C_{_{OX}} (W/L) (V_{GS} - V_{TH})^2 \Rightarrow I$ 不变,Veff增加一倍,摆幅下降。

$$g_{\scriptscriptstyle m} r_{\scriptscriptstyle o} = \sqrt{2m_{\scriptscriptstyle n} C_{\scriptscriptstyle ox} \frac{W}{L} I_{\scriptscriptstyle D}} \, \frac{1}{I I_{\scriptscriptstyle D}}, I \propto \frac{1}{L} \Rightarrow g_{\scriptscriptstyle m} r_{\scriptscriptstyle o} \propto \sqrt{L} \qquad \text{\'e} \, \text{\'e} \, \text{\'e} \, \text{\.}$$

D) 共源共惯结构

$$A_V \approx (g_m r_o)^2$$

增益增加 
$$g_m r_o$$
 倍。

Veff增加一倍,摆幅下降。

## 共源共栅放大器

折叠式共源共栅 (folded-cascode)

 $V_{\text{in}} \circ V_{\text{out}}$   $M_1 \longrightarrow V_{\text{out}}$   $M_2 \longrightarrow V_{\text{out}}$   $M_2 \longrightarrow V_{\text{out}}$ 

在共源共栅集中输入器件将电压信号放大为电流信号加到共栅器件的源端。因此,输入器件和共源共栅件可以是不同类型的MOS器件。

如图,M1是输入器件, PMOS M2 是共源共栅器件, NMOS

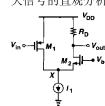
显然,必须提供二路偏置电流,功耗 增加了。

分析: 当Vin↑, Id1↓, Id2↑, Vout↓

- a) Vin和Vout的电平是相近的。
- b) 增益和输出阻抗的计算和套筒式(telescope)相同,略小一些。

## 共源共栅放大器

大信号的直观分析:



V<sub>in1</sub> V<sub>DD</sub> -|V<sub>TH1</sub>| V<sub>I</sub>

假定Vin从电源电压下降。

$$I_{D2} = I_1 \qquad V_{out} = V_{DD} - I_1 R_D$$

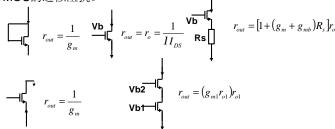
② 当  $V_{in} < V_{DD} - |V_{TH1}|$ , M 1 饱和  $I_{D2} = I_1 - \frac{1}{2} m_p C_{ox} \left( \frac{W}{L} \right) [(V_{DD} - V_{in}) - |V_{TH1}|]$  $V_{in} \uparrow, I_{D1} \uparrow \Rightarrow I_{D2} \downarrow$ 

③ 当  $I_{D1} = I_1$  时,M2 的电流将最终为零。 这时,M1线性。

 $V_{_{in1}} = V_{_{DD}} - \left|V_{_{TH1}}\right| - \sqrt{\frac{2I_{_{1}}}{m_{_{p}}C_{_{ox}}(W/L)_{_{1}}}}$ 

## 小结

- 讨论了单级放大器的电路结构
- 介绍电路的大信号和小信号特性的直观分析方法,近似推导了电路的增益和输入输出阻抗。
- 讨论了通过增大电压放大器的输出阻抗以得到高增益的方法。
- MOS的近似阻抗。

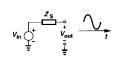


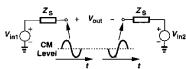
## 差分放大器

- 差分信号的定义
- 基本差动对
  - 定性和定量分析
  - 差分和共模分析
  - 失调电压
- MOS管负载的差动对
- CMOS 差动对

# 差分信号的定义

- 单端信号: 单端信号的参考电位是一个固定的电平。 (一般是地电位)
- 差分信号: 为两个节点的电位之差, 且这两个节点的电位 相对于某一个固定电位大小相等,极性相反。 这一固定的中心电位称为:
  - **à**"共模"电平 (Common-Mode) 严格地说,这两个节点相对于固定电位的阻 抗必须相等。



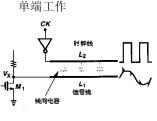


## 单端和差分工作的特点

差动工作相当于单端工作的优点:

Ø 对环境噪声具有更强的抗干扰能力 例如:相邻的时钟线对信号线的干扰。

单端工作

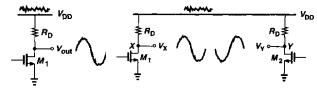


差分工作

L1对L2和L3的干扰幅度大小相等,方向相同。差分信号没有改变。

# 单端和差分工作的特点

例如:对电源噪声同样具有更强的抗干扰能力。



电源对Vx和Vy的干扰幅度大小相等,方向相同。差分信号没有改

(单端)

变 差动信号增大了可得到的电压摆幅。

输出摆幅:

$$V_{\scriptscriptstyle DD} - V_{\scriptscriptstyle e\!f\!f}$$

$$\Theta V_{+} = \left( V_{DD} - V_{eff} \right)$$

$$2(V_{DD} - V_{eff})$$
 (差分)

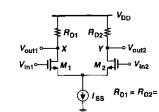
$$V_{\scriptscriptstyle -} = - \! \left( \! V_{\scriptscriptstyle DD} - V_{\scriptscriptstyle e\!f\!f} \, \right)$$

## 单端和差分工作的特点

- 差动放大器的偏置电路更简单。 一路尾电流源可以确定差动放大器的偏置。
- 差动信号具有更高的线性度 差动电路具有"奇对称"的输入输出特性,故由差动 信号驱动的差动电路没有偶次(二次)谐波。呈现 的失真比单端电路小的多。
- 差动电路的面积较大 差动电路采用对管代替单管以得到和单端相同的增 益。因此,电路的面积增加了。但要达到同样的性 能,如线性度、抑制非理想的影响,使用单端设计 得到的面积可能更大。

# 基本差动对

电路结构:



差动对中用Iss 偏置M1和M2。  $\stackrel{\text{def}}{=}$ :  $V_{in1} = V_{in2}$ M1和M2的偏置电流均为 $I_{ss}/2$ 

输出共模电平为

$$V_{CM} = V_{DD} - \frac{I_{ss}}{2} \times R_D$$

使用Iss的目的是使偏置电流和共模电平无关, 抑制 输入共模电平对M1和M2工作及输出电平 的影响。

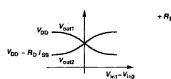
#### 基本差动对的定性分析

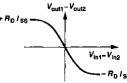
差模分析:  $(V_{in1}-V_{in2}): -\infty \to +\infty$ 

- $\stackrel{\omega}{\rightrightarrows} V_{in1} << V_{in2}, M1 off, \ \ (\Theta \, V_p = V_{in2} V_{TH2})$ M2on,  $I_{D2} = I_{ss}$ ,  $V_x = V_{DD}$ ,  $V_y = V_{DD} - I_{ss}R_D$
- $\stackrel{\cong}{\longrightarrow} V_{in1} \rightarrow V_{in2}, M1on, V_x \downarrow$  $M2on, I_{D2} \downarrow, V_y \uparrow \Rightarrow V_x > V_y$
- $\stackrel{\text{left}}{=} V_{in1} = V_{in2} \quad V_x = V_y = V_{DD} \frac{I_{ss}}{2} R_D$
- d)  $\stackrel{\text{def}}{=} V_{in1} > V_{in2} \quad V_x \downarrow, V_y \uparrow \Rightarrow V_x < V_y$
- e)  $\stackrel{\text{def}}{=} V_{in1} >> V_{in2}$   $V_x = V_{DD} I_{ss}R_D$  $V_{v} = V_{DD}$ , (M2off)

## 基本差动对的定性分析

差模分析:





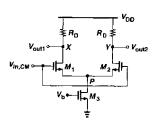
- 输出和输入的最大与最小电平是完全确定 的,和输入共模电平无关。
- ② 小信号增益在Vin1=Vin2时最大,在两边变得 非线性。

定义: 电路的平衡状态

 $V_{in1} = V_{in2}$ 

#### 基本差动对的定性分析

共模分析:



 $V_{in.cm} > V_{GS1} + V_{eff3} \Longrightarrow$ 

 $V_x = V_y = V_{DD} - \frac{1}{2} I_{ss} R_D$ 

分析差动对的输入共模范围, 确定输入信号的动态范围。

输入共模信号  $V_{in1} = V_{in2} = V_{in.cm}$ 如图: Vb很高时, M3导通, 代

- 当vin很小时, M1、M2 off, M3处于线性区。
- b) M1 和M2导通的条件:

和输入共模电平无关。

直观地,M1和M2构成一个源跟随器  $V_{in,cm} \uparrow \Rightarrow V_n \uparrow \Rightarrow M3$ 饱和。

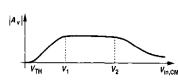
#### 基本差动对的定性分析

共模分析:

c) 当vin继续上升时,

 $V_{in.cm} > V_x + V_{TH1} = V_{DD} - \frac{1}{2} I_{ss} R_D + V_{TH1}$  M1、M2进入线性区。

$$V_{GS1} + (V_{GS3} - V_{TH3}) < V_{in.cm} < \min \left( V_{DD}, V_{DD} - \frac{1}{2} I_{ss} R_D + V_{TH1} \right)$$



如图: 当Vin>Vth时,增益逐渐 增加。在M3饱和后增益稳定。 最后, 当M1线性后, 增益下降。 Vin.cm可大于Vdd, 非对称。

#### PMOS?

## 基本差动对的定性分析

尾电流源Iss的作用:

- a) 若尾电流源是理想电流源, (ro=∞) 则Vout不会变化, Vx=Vy=常量
- b) 若尾电流源不是理想电流源, (ro≠∞) 则Vout会变化, Vx=Vy≠常量
- c) 若尾电流源ro≠∞,且不对称。则Vx≠Vy≠常量。输入 共模电平引起输出差模信号的变化。这是不希望的。

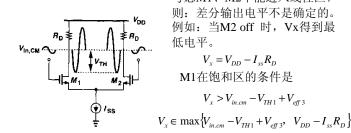
定义共模抑制比(CMRR):

$$CMRR = \left| \frac{A_{DM}}{A_{CM-DM}} \right|$$

ADM是差模增益, ACM-DM是共模引起的输出差模增益

## 基本差动对的定性分析

输出电压摆幅



考虑M1、M2不能进入线性区, 则: 差分输出电平不是确定的。 例如: 当M2 off 时, Vx得到最

$$V_x = V_{DD} - I_{ss}R_D$$
  
M1在饱和区的条件是  
 $V_x > V_{in.cm} - V_{TH1} + V_{eff3}$ 

结论是: Vin.cm ↓, 输出范围 ↑

## 基本差动对的定量分析

差模分析:

考虑对称性。

M1和M2均处于饱和区, $\lambda = 0$  $b = m_n C_{ox} \left( \frac{W}{L} \right)_1 = m_n C_{ox} \left( \frac{W}{L} \right)_2$  $\therefore V_{TH1} = V_{TH2} \qquad \Delta V_{in} = \sqrt{\frac{2I_{D1}}{b}} - \sqrt{\frac{2I_{D2}}{b}}$ (2)

## 基本差动对的定量分析

由式(1)和(2)得到:

$$\begin{cases} I_{D1} = \frac{I_{ss}}{2} + \frac{b\Delta V_{in}}{4} \sqrt{\frac{4I_{ss}}{b} - \Delta V_{in}^{2}} \\ I_{D2} = \frac{I_{ss}}{2} - \frac{b\Delta V_{in}}{4} \sqrt{\frac{4I_{ss}}{b} - \Delta V_{in}^{2}} \\ \Delta I_{D} = I_{D1} - I_{D2} = \frac{b\Delta V_{in}}{2} \sqrt{\frac{4I_{ss}}{b} - \Delta V_{in}^{2}} \end{cases}$$

讨论: a)  $ext{ <math> ext{ <math> ext{ <math> ext{ } ext$ 当  $\Delta V_{in} = \sqrt{\frac{2I_{ss}}{b}}$  时,  $\Delta$  I=Iss 具有最大值。  $\therefore |\Delta V_{in}| \leq \sqrt{\frac{2I_{ss}}{b}}$ 

## 基本差动对的定量分析

b) 跨导:

$$G_{m} = \frac{\partial \Delta I_{D}}{\partial \Delta V_{in}} = \frac{b}{2} \frac{\frac{4I_{ss}}{b} - 2\Delta V_{in}^{2}}{\sqrt{\frac{4I_{ss}}{b} - \Delta V_{in}^{2}}}$$

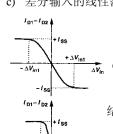
当 △ Vin=0时,Gm最大

$$G_m = \frac{b}{2} \frac{\frac{4I_{ss}}{b}}{\sqrt{\frac{4I_{ss}}{b}}} = \sqrt{bI_{ss}} \Rightarrow A_V = \sqrt{bI_{ss}} \bullet R_D$$

和单管放大器相比,  $g_m = \sqrt{2bI_o}$  但  $I_{ss} = 2I_o$ 两者的增益是相同的,跨导由电流决定。 和M1、M2的跨导比较:  $g_m = \sqrt{2bI_{D1}} = \sqrt{2bI_{D2}} = \sqrt{bI_{ss}}$ 差分级和单管的Gm相同  $A_V = g_m R_D$ 

## 基本差动对的定量分析

c) 差分输入的线性范围:



① 考虑  $|\Delta V_{in}| \leq \sqrt{\frac{2I_{ss}}{b}}$  $\frac{W}{L} \downarrow \Rightarrow b \downarrow \Rightarrow \Delta V_{in} \uparrow$ 

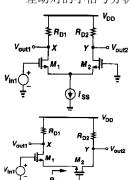
AV<sub>0</sub> Gm下降,则输入范围增加,线性度提高

②  $\stackrel{\text{def}}{=} I_{ss} \uparrow \Rightarrow \Delta V_{in} \uparrow$ ,  $\Delta I_{D} \uparrow$ 

结论: Iss↑或β↓提高输入范围和线性度 ③ 因为, $I_{D1} = I_{D2} = \frac{1}{2}I_{ss}$ 

#### 基本差动对的定量分析

差动对的小信号分析: 采用叠加法



因为电路有两个独立的信号源驱动 故采用叠加法具有普遍性,不需要 假定电路对称。

思路:令Vin2=0,分析Vout1和Vout2 随Vin1 的变化。

将电路简化为熟悉的电路结构。

① Vx随Vin1的变化

计算从P点向右看的等效电阻Rs。

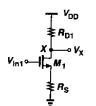
若Iss ( $\lambda = 0$ )  $r_o = \infty$ 

则Iss是理想的,电阻可忽略。

## 基本差动对的定量分析

差动对的小信号分析:

Rs是共栅级的输入电阻。



$$R_{s} = \frac{1}{g_{m} + g_{mb} + \frac{1}{r_{o}}} \left( 1 + \frac{R_{D}}{r_{o}} \right)$$

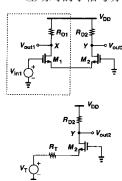
$$r_{o2}, \mathbf{g}_{mb} \quad R_{s} \approx \frac{1}{g_{m2}}$$

简化成源级负反馈共源放大器。

$$A_{V} = \frac{V_{x}}{V_{in1}} = -\frac{g_{m1}}{1 + g_{m1}R_{s}}R_{D} = -\frac{1}{\frac{1}{g_{m1}} + R_{s}}R_{D} = -\frac{R_{D}}{\frac{1}{g_{m1}} + \frac{1}{g_{m2}}}$$

## 基本差动对的定量分析

差动对的小信号分析:



② Vy随Vin1的变化。 左边Vin1是通过一个源跟随器驱动

通过戴维宁定理等效成一个信号 源,成为共栅级电路。

$$V_T = V_{i-1}$$

等效电阻 $R_T$ : Vin1=0 时从P点向右看是共栅级的输入电阻。

$$\therefore R_{\scriptscriptstyle T} = \frac{1}{g_{\scriptscriptstyle m1}}$$

#### 基本差动对的定量分析

则共栅级的增益:

$$A_{V} = \frac{V_{y}}{V_{in1}} = \frac{R_{D}}{\frac{1}{g_{m1}} + \frac{1}{g_{m2}}}$$

③ 综合符: 
$$(V_x - V_y)_{due to Vin1} = \frac{2R_D}{\frac{1}{g_{m1}} + \frac{1}{g_{m2}}} V_{in1} \xrightarrow{g_{m1} = g_{m2} = g_m} = -g_m R_D V_{in1}$$

同样的,由于电路对称,Vin2与Vin1的作用大小相同,极性相反:

$$\left(V_{x}-V_{y}\right)_{due to Vin 2}=g_{m}R_{D}V_{in 2}$$

## 基本差动对的定量分析

④ 双端输入:

$$(V_x - V_y)_{tot} = -g_m R_D (V_{in1} - V_{in2})$$
$$A_V = -g_m R_D$$

结论: 双端输入双端输出:  $A_V = g_m R_D$ 

单端输入双端输出:  $A_V = g_m R_D$ 

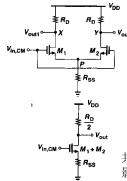
双端输入单端输出:  $A_V = \frac{1}{2} g_m R_D$ 

当  $g_{m1} \neq g_{m2}$ , 电路不对称时,同样可以采用这种分析方法。

差动对的小信号分析方法2: 半边电路概念分析法→ 简化成半边电路。条件是,对称的电路结构。

## 基本差动对的定量分析

共模响应: 考虑非理性条件下, 电路对共模扰动的抑制能力



① 假定电路对称,考虑尾电流源的有限输出阻抗**R**ss。

电路是对称的:  $V_x = V_x$ 

负载电阻:  $R_L = \frac{1}{2}$ 

等效NMOS单管:  $G_m = 2g_m$ 

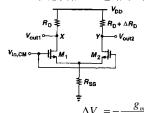
因此,对源极负反馈的共源放大器,有

$$A_{V,CM} = A_V = -\frac{R_D/2}{1/(2g_m) + R_{SS}}$$

共模电平的变化,导致输出电平的改变因而 影响了偏置点、小信号增益、和输出摆幅。

## 基本差动对的定量分析

共模响应: 电路不对称时,输入共模**à**输出差模信号



② 只考虑负载电阻不对称  $R_D$ ,  $R_D + \Delta R_D$  因为M1和M2是相同的,因此,

$$\Delta I_{D1} = \Delta I_{D2} = \Delta I_{D}$$

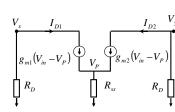
$$\Delta I_{D} = \frac{g_{m}}{1 + 2g_{m}R_{SS}} \Delta V_{in,CM}$$

$$\Delta V_{x} = -\frac{g_{m}(R_{D} + \Delta R_{D})}{1 + 2g_{m}R_{D}} \Delta V_{in,CM}$$

- **Ø** 共模响应有二方面:输出共模电平  $A_{CM-DM} = -\frac{g_m \Delta R_D}{1 + 2g_m R_{SS}}$
- Ø 高频时,有寄生电容,Rss更小。

## 基本差动对的定量分析

共模响应:



③ 考虑  $g_{m1} \neq g_{m2} \Rightarrow I_{D1} \neq I_{D2}$  如图是小信号等效电路

$$(g_{m1} + g_{m2})(V_{in} - V_p) = I_{D1} + I_{D2}$$

$$(g_{m1} + g_{m2})(V_{in} - V_p)R_{ss} = V_p$$

$$\Rightarrow V_p = \frac{(g_{m1} + g_{m2})R_{ss}}{1 + (g_{m1} + g_{m2})R} V_{in}$$

$$\Rightarrow V_x = -I_{D1}R_D = -g_{m1}(V_{in} - V_p)R_D = -\frac{g_{m1}R_D}{1 + (g_{m1} + g_{m2})R_{rx}}V_{in}$$

同理: 
$$V_y = -I_{D2}R_D = -\frac{g_{m2}R_D}{1+(g_1+g_2)R}V_i$$

#### 基本差动对的定量分析

 $V_x - V_y = -\frac{(g_{m1} - g_{m2})R_D}{1 + (g_{m1} + g_{m2})R_{ss}} V_{in,CM}$ 

$$A_{CM-DM} = -\frac{(g_{m1} - g_{m2})R_D}{1 + (g_{m1} + g_{m2})R_{ss}} = -\frac{\Delta g_m R_D}{1 + (g_{m1} + g_{m2})R_{ss}}$$
和  $\Delta R_D$ 结果相似

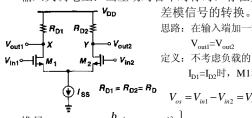
若计入Rss, 只考虑gm的不匹配, 假定Vin1=Vin2。 利用叠加法可得:

$$\left| A_{DM} \right| = -\frac{R_D}{2} \frac{g_{m1} + g_{m2} + 4g_{m1}g_{m2}R_{ss}}{1 + (g_{m1} + g_{m2})R_{ss}}$$

$$\mathbb{W}: CMRR = \frac{A_{DM}}{A_{CM-DM}} = \frac{g_{m1} + g_{m2} + 4g_{m1}g_{m2}R_{ss}}{2\Delta g_m} \approx \frac{g_m}{\Delta g_m} (1 + 2g_m R_{ss})$$

## 基本差动对的定量分析

输入失调电压: 当差动对管不对称时,存在共模信号到



思路: 在输入端加一输入失调电压, 使

定义: 不考虑负载的匹配问题,当  $I_{D1}$ = $I_{D2}$ 时,M1和M2的 $V_{GS}$ 之差。

$$V_{os} = V_{in1} - V_{in2} = V_{GS1} - V_{GS2} = \Delta V_{GS}$$

推导:
$$I_{D1} = \frac{b_1}{2} (V_{GS1} - V_{TH1})^2$$

$$I_{D2} = \frac{b_2}{2} (V_{GS2} - V_{TH2})^2$$

$$I_{D1} = I_{D2} = \frac{I_{ss}}{2} \left( V_{GS2} - V_{TH2} \right)^2$$

$$V_{GS2} = V_{TH2} + \sqrt{\frac{I_{ss}}{b_1}}$$

$$V_{GS2} = V_{TH2} + \sqrt{\frac{I_{ss}}{b_2}}$$

## 基本差动对的定量分析

得到: 
$$V_{os} = V_{GS1} - V_{GS2} = V_{T1} - V_{T2} + \left(\sqrt{\frac{I_{ss}}{b_1}} - \sqrt{\frac{I_{ss}}{b_2}}\right)$$
$$= \Delta V_T + \left(\sqrt{\frac{I_{ss}}{b_1}} - \sqrt{\frac{I_{ss}}{b_2}}\right) \xrightarrow{b_1 = b, b_2 = b + \Delta b}$$
$$= \Delta V_T + \sqrt{\frac{I_{ss}}{b}} \left(1 - \frac{1}{\sqrt{1 + \Delta b/b}}\right)$$

$$\Theta (1+x)^{\frac{1}{2}} = 1 + \frac{1}{2}x$$

$$V_{os} = \Delta V_T + \sqrt{\frac{I_{ss}}{b}} \frac{\Delta b/2b}{1 + \Delta b/2b} \approx \Delta V_T + \sqrt{\frac{I_{ss}}{4b}} \frac{\Delta b}{b}$$

## 基本差动对的定量分析

$$\Theta b = m_n C_{ox} \frac{W}{L}$$

$$\therefore \left| \frac{\Delta b}{b} \right| = \left| \frac{\Delta W}{W} \right| + \left| \frac{\Delta L}{L} \right| \qquad 假定 m_n, C_{ox} 不变。$$

则: 
$$V_{os} = \Delta V_T + \sqrt{\frac{I_{ss}}{4b}} \left( \left| \frac{\Delta W}{W} \right| + \left| \frac{\Delta L}{L} \right| \right)$$

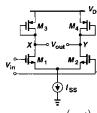
$$\Theta g_m = \sqrt{bI_{ss}} \Rightarrow V_{os} = \Delta V_T + \frac{I_{ss}}{2g_m} \left( \left| \frac{\Delta W}{W} \right| + \left| \frac{\Delta L}{L} \right| \right)$$

结论: a) 和  $\Delta V_T$ 成正比,因此MOS管的失调电压大。

- b) 增加器件的尺寸, Vos 下降。
- c) 版图匹配好, Vos下降。

## MOS管负载的差动对

和单端共源放大器相似,负载电阻可以用MOS管代替。

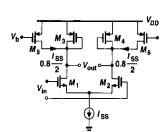


 $R_D = \frac{1}{g_{mp}}$   $A_V \approx -g_{mn} \bullet R_D = -\frac{g_{mn}}{g_{mp}} = -\sqrt{\frac{m_n W_L}{m_p W_L}}$ 和共源级相似,能提供良好的线性度。

 $A_{V}\uparrow,\Rightarrow \left(W_{L}\right)_{v}\downarrow\Rightarrow$  电流一定  $::V_{efb}\uparrow$  摆幅下降。

例: 若  $A_v = 10$ ,  $m_v = 2m_v$  $\binom{W}{I}_{p} = 50 \binom{W}{I}_{p}$  NMOS的面积大。

# MOS管负载的差动对



附加电流源以提高增益,降低 **├─ <sup>レ</sup>₀** NMOS的面积。

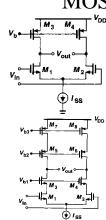
如图: 80%的PMOS电流由电流

$$A_{V} = -\frac{g_{mn}}{g_{mp}} = -\sqrt{\frac{m_{n}(W/L)_{n}}{\frac{1}{5}m_{p}(W/L)_{p}}}$$
$$= -\sqrt{5}\sqrt{\frac{m_{n}(W/L)_{n}}{(W/L)_{n}}}$$

#### 结论:增益提高√5倍。 或面积下降5倍。

$$=-\sqrt{5}\sqrt{\frac{m_n(W/L)_n}{m_p(W/L)_p}}$$

#### MOS管负载的差动对



b) 电流源负载: 提高输出阻抗  $\Theta r_{on}$ 和 $r_{on}$ 大小相当,:: $r_{on}$ 不能忽略。

$$R_D = (r_{op} // r_{on})$$

$$A_V = -g_{mn}(r_{op} // r_{on})$$

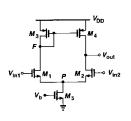
输出共模电平的值不明确。

c) 共源共栅结构: 提高输出阻抗  $R_D \approx (g_{m5}r_{o5})r_{o7}//(g_{m3}r_{o3})r_{o1}$  $A_V \approx -g_{m1}[(g_{m5}r_{o5})r_{o7}//(g_{m3}r_{o3})r_{o1}]$ 

输出摆幅 ↓ ,输出共模电平不明确。

#### CMOS差动对

电路结构:采用PMOS负载,单端输出。



直接单端输出时,Av下降一半,M1 的电流被浪费了。因此采用电流镜电 路,M3将M1电流送到输出端。

当M1的栅极电压增加时, (Vin1↑)

$$M1 \Rightarrow \Delta I \uparrow$$
,  $M 2 \Rightarrow \Delta I \downarrow$ 

 $\Theta I_{D4} = I_{D3} = I_{D1}$   $\therefore M4 \Rightarrow \Delta I \uparrow$ 

输出电流:  $I_{out} = I_{D4} - I_{D2} = I_{D1} - I_{D2} \Rightarrow \Delta I_{out} = 2\Delta I$ 

输出电流的改变由二种机制决定: M2漏电流下降, M4漏电流上升。

#### CMOS差动对

大信号分析:



①  $\stackrel{\text{d}}{=}$   $V_{in1} \ll V_{in2}$ M1、M3截止。 $I_{D3} = 0$  M4截止。 M2、M5在深线性区。

 $\bigcirc$   $\stackrel{\text{def}}{=}$   $V_{in1} = V_{in2}$ M2、M4在饱和区,高增益。

 $3 \quad \stackrel{\text{def}}{=} \quad V_{in1} >> V_{in2}$  $I_{D1}$ , $I_{D3}$ , $I_{D4}$  很大,M2 截止或 $I_{D2}$ 很小。M4进入深线性区,  $I_{D4} = 0 \Longrightarrow V_{out} = V_{DD}$ 

④ 输出共模分析: 输入共模的最小值  $V_{in,CM} > V_{GS2} + V_{eff5}$ M2 在饱和区: $V_{out} > V_{in,CM} - V_{TH2} \Rightarrow$  输入共模尽可能低。

#### CMOS差动对

增益计算:  $A_{v} = -G_{m}R_{out}$ 

跨导: 
$$I_{out} = I_{D4} - I_{D2} = g_m V_{in1} - (g_m V_{in2})$$
  
=  $g_m (V_{in1} - V_{in2})$   
∴  $G_m = g_m$ 

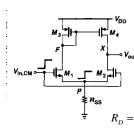
输出阻抗:  $R_{out} = r_{o4} // r_{o2}$  $\therefore A_{v} = -g_{vv} \left( r_{o4} // r_{o2} \right)$ 

a) 书上提供了更清楚的分析方法。

b) 上述分析中Iss是理想的,实际情况下,Iss阻抗的影 响可忽略。

#### CMOS差动对

共模特性:



a) 尾电流源Iss有限阻抗的影响 输入共模增益直接影响输出信 号的大小。

若电路对称,则  $V_{out} = V_F$ 否则, Vout 可能产生偏差, 使

因为,F和Vout可以短接

$$R_{D} = \frac{1}{g_{m3}} / \frac{1}{g_{m4}} / / r_{o_3} / / r_{o_4} = \frac{1}{2g_{m3}} / / \frac{r_{o_3}}{2} \approx \frac{1}{2g_{m3}}$$

$$A_{CM} = -\frac{\frac{1}{2g_{m3}}}{\frac{1}{2g_{m1}} + R_{ss}} = -\frac{1}{1 + 2g_{m1}R_{ss}} \frac{g_{m1}}{g_{m3}}$$

## CMOS差动对

共模抑制比:

$$CMRR = \left| \frac{A_{DM}}{A_{CM}} \right|$$

$$= g_{m1} (r_{o2} // r_{o4}) \frac{(1 + 2g_{m1}R_{ss})g_{m3}}{g_{m1}}$$

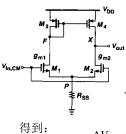
$$= (1 + 2g_{m1}R_{ss})g_{m3} (r_{o2} // r_{o4})$$

Ø 相比双端输出电路, 共模输入对输出信号的影响更严

Ø 高频时,并联在Iss二边的寄生电容使尾电流源的阻抗 下降, CMRR下降。

#### CMOS差动对

b) 器件失配对共模相应的影响



$$\begin{array}{c|c} \mathbf{v_{DD}} & \mathbf{v_{DD}} & \mathbf{z} \\ \mathbf{v_{M_4}} & \Delta I_{D1} = g_{m1} \left( \Delta V_{in,CM} - \Delta V_p \right) \\ \mathbf{v_{out}} & \Delta I_{D2} = g_{m2} \left( \Delta V_{in,CM} - \Delta V_p \right) \\ \mathbf{m_{2}} \\ \mathbf{v_{SS}} & \begin{cases} \Delta I_D = \Delta I_{D1} + \Delta I_{D2} = \left( g_{m1} + g_{m2} \right) \left( \Delta V_{in,CM} - \Delta V_p \right) \\ \Delta I_D = \frac{1}{R_{ss}} \Delta V_p \end{cases}$$

$$\Delta V_{p} = \Delta V_{in,CM} \frac{(g_{m1} + g_{m2})R_{ss}}{1 + (g_{m1} + g_{m2})R_{ss}}$$

$$\Delta V_{in,CM} - \Delta V_{p} = \frac{\Delta V_{in,CM}}{1 + (g_{m1} + g_{m2})R}$$

## CMOS差动对

$$\Theta \Delta I_{D3} = \Delta I_{D1} \ \Delta V_{GS3} = \Delta I_{D1} \left( \frac{1}{g_{m3}} // r_{o3} \right) = \Delta V_{GS4}$$

$$\therefore \Delta I_{D4} = g_{m4} \Delta V_{GS3} = g_{m4} \left( \frac{1}{g_{m3}} // r_{o3} \right) \Delta I_{D1}$$

$$\Theta r_{o2} \rightarrow 0, \therefore R_{out} = r_{o4} // r_{o2} \approx r_{o4}$$

$$\begin{split} \Delta V_{out} &= \left( \Delta I_{D4} - \Delta I_{D2} \right) r_{o4} \\ &= \left[ \frac{g_{m1}}{1 + \left( g_{m1} + g_{m2} \right) R_{ss}} g_{m4} \left( \frac{1}{g_{m3}} / / r_{o3} \right) - \frac{g_{m1}}{1 + \left( g_{m1} + g_{m2} \right) R_{ss}} \right] r_{o4} \Delta V_{in,CM} \\ &= \frac{\Delta V_{out}}{\Delta V_{in,CM}} = \frac{r_{o4}}{1 + \left( g_{m1} + g_{m2} \right) R_{ss}} \left[ g_{m1} \frac{g_{m4}}{g_{m3}} - g_{m1} \right] \end{split}$$

#### CMOS差动对

Ø 负载是对称的:

$$A_{CM} = g_{m4}$$

$$A_{CM} = \frac{r_{o4}}{1 + (g_{m1} + g_{m2})R_{ss}} [g_{m1} - g_{m1}]$$

$$= \frac{\Delta g_{m1,2} r_{o4}}{1 + (g_{m1} + g_{m2})R_{ss}}$$

Ø 只考虑负载不对称的情况

$$\begin{split} g_{m1} &= g_{m2} \\ A_{CM} &= \frac{r_{o4}}{1 + (g_{m1} + g_{m2})R_{ss}} \left[ g_{m1} \frac{g_{m4} - g_{m3}}{g_{m3}} \right] \\ &= \frac{\Delta g_{m3,4} r_{o4}}{1 + (g_{m1} + g_{m2})R_{ss}} \frac{g_{m1}}{g_{m3}} \quad \text{和} \quad \frac{g_{m1}}{g_{m3}} \quad \text{的比值有关}. \end{split}$$

#### CMOS差动对

器件失配对失调电压的影响:由二部分组成。

Ø 输入对管M1、M2 的失配影响

$$V_{os1} = \Delta V_{T1} + \sqrt{\frac{I_{ss}}{4b_{1,2}}} \frac{\Delta b_{1,2}}{b_{1,2}} = \Delta V_{T1} + \frac{I_{ss}}{2g_{m1}} \frac{\Delta b_1}{b_1}$$

2) M3、M4电流镜的失配引起的失调

$$\Delta V_{GS3,4} = \Delta V_{T3} + \frac{I_{ss}}{2g_{m3}} \frac{\Delta b_3}{b_3}$$

等效到M1、M2输入端:  $\Theta \Delta I = g_{m1}V_{os2} = g_{m3}\Delta V_{GS3}$ 

$$V_{os2} = \frac{g_{m3}}{g_{m1}} \Delta V_{GS3,4} = \frac{g_{m3}}{g_{m1}} \Delta V_{T3} + \frac{I_{ss}}{2g_{m1}} \frac{\Delta b_3}{b_3}$$

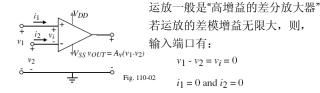
$$V_{os} = \Delta V_{T1} + \frac{g_{m3}}{g_{m1}} \Delta V_{T3} + \frac{I_{ss}}{2g_{m1}} \left( \frac{\Delta b_1}{b_1} + \frac{\Delta b_3}{b_3} \right)$$

#### 运算放大器

- 运算放大器的性能参数
- 一级放大器设计
- 频率补偿
- 二级放大器设计
- 高性能运算放大器
- 比较器

## 运算放大器的性能参数

运放的基本概念:



是一个电压控制的电压源,具有无限大的增益,输入阻抗 无限大,输出阻抗为零。

## 运算放大器的性能参数

运放的性能参数:

①增益:一般指运放的开环直流增益。

在DC条件下,在输入加一小信号,得到输出电压。

 $A_d = 10 \sim 10^5 (20dB - 100dB)$ 

高增益: A<sub>d</sub> ~ 80-100dB

②共模增益: 在输入加共模小信号, 得到输出电压。

$$A_{CM} \sim 20 - 40 dB$$

③共模抑制比: CMRR

 $CMRR \sim 40 - 80dB$ 

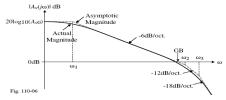
共模增益越小越好, 共模抑制比越大越好。

# 运算放大器的性能参数

④ 小信号频率特性:

有二种表示方法,单位增益带宽和-3dB带宽。 运放的差分和共模信号的输入输出关系可表示为:

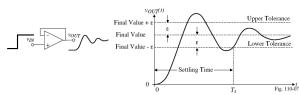
$$\begin{split} V_{out}(s) &= A_{\nu}(s)[V_1(s) - V_2(s)] \pm A_c(s) \left[ \frac{V_1(s) + V_2(s)}{2} \right] \\ \text{对差模输入: } A_{\nu}(s) &= \frac{A_{\nu 0}}{\left[\frac{s}{p_1} - 1\right]\left[\frac{s}{p_2} - 1\right]\left[\frac{s}{p_3} - 1\right]} = \frac{A_{\nu 0} \, p_1 p_2 p_3 \cdots}{(s - p_1)(s - p_2)(s - p_3) \cdots} \end{split}$$



#### 运算放大器的性能参数

⑤大信号频率特性:

在瞬态输入大信号工作时,表征运放的速度。一般也有二种方 法。转换速率(slew rate)和建立时间(settle time )



测试转换速率时,输入阶跃信号可使输出达到最大输出摆 幅。同时,正向和反向的slew rate是不同的。

建立时间测试输出的稳定时间,和负载电容等参数有关。

## 运算放大器的性能参数

⑥输入共模输入范围:

当输入共模电压变化时,运放的差模增益没有明显改变 的输入共模电压范围。

- ⑦输出电压摆幅:没有产生失真(在一定失真范围内)的 输出电压的最大范围。
- ⑧线性度: 在正弦输入时,测试总谐波失真THD。将除基 频外的所有谐波能量之和用基频能量归一化。

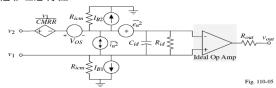
⑩电源抑制比:表征电源噪声对输出的影响。

$$PSRR = \frac{\Delta V_{DD}}{\Delta V_{\rm OUT}} A_{\nu}(s) = \frac{V_o/V_{\rm in} \; (V_{dd}=0)}{V_o/V_{dd} \; (V_{\rm in}=0)}$$

越大越好,是频率的函数,正、负电源的电源抑制比不同。

## 运算放大器的性能参数

其他非理想特性。



 $R_{id}$  = differential input resistance

 $C_{id}$  = differential input capacitance

 $R_{icm}$  = common mode input resistance

 $V_{OS}$  = input-offset voltage

 $I_{B1}$  and  $I_{B2}$  = differential input-bias currents

 $I_{OS}$  = input-offset current ( $I_{OS}$  =  $I_{R1}$ - $I_{R2}$ )

CMRR = common-mode rejection ratio

 $e_n^2$  = voltage-noise spectral density (mean-square volts/Hertz)

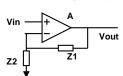
 $i_n^2$  = current-noise spectral density (mean-square amps/Hertz)

#### 运算放大器的性能参数

Boundary Conditions	Requirement
Process Specification	See Tables 3.1-1 and 3.1-2
Supply Voltage	±2.5 V ±10%
Supply Current	$100 \mu A$
Temperature Range	0 to 70°C
Specifications	Value
Gain	≥ 70 dB
Gainbandwidth	≥ 5 MHz
Settling Time	≤ 1 µsec
Slew Rate	≥ 5 V/µsec
Input CMR	≥ ±1.5 V
CMRR	≥ 60 dB
PSRR	≥ 60 dB
Output Swing	≥ ±1.5 V
Output Resistance	N/A, capacitive load only
Offset	≤ ±10 mV
Noise	≤ 100nV/√Hz at 1KHz
Layout Area	≤ 10,000 min. channel length <sup>2</sup>

#### 运放的典型应用

同相放大:缓冲放大。输入和输出幅度rail-to-rail。



若A是放大器的开环增益。

$$\left(V_{in} - \frac{Z_2}{Z_1 + Z_2} V_{out}\right) A = V_{out}$$

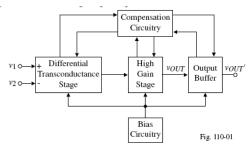
$$\frac{V_{out}}{V_{in}} = \frac{A}{1 + \frac{Z_2}{Z_1 + Z_2} A} = \frac{Z_1 + Z_2}{Z_2} \frac{A}{\frac{Z_1 + Z_2}{Z_2} + A} \approx \left(1 + \frac{Z_1}{Z_2}\right) \left(1 - \frac{1}{bA}\right)$$

反馈系数:  $b = \frac{Z_2}{Z_1 + Z_2}$ 

环路增益: bA

 $\frac{1}{bA}$ 是增益相对误差, $A \uparrow \Rightarrow \frac{1}{bA} \downarrow$ ,  $bA >> 1, \Rightarrow A_v = 1 + Z_1/Z_2$ (由误差确定增益)

## 运放的一般结构



输入级是差分输入,可以提供双端-单端转换。 中间级和输入级结合提供总增益、电平位移、电流和... 输出缓冲提供对低负载电阻的驱动

## 单级放大器

共源共栅级

增益估计:



 $A_o = g_{m2} r_{o2} g_{m1} r_{o1}$  $g_{m2}r_{o2}$  可使增益提高20-40倍。

利用M2的增益提升技术可使增益>80dB。 带宽估计:

引入了一个新极点x,但 $\omega_x$ 可设计在高频 因此主极点没有改变

$$W_{m} = \frac{g_{m1}}{C_{L}} = \frac{\sqrt{2bI_{o}}}{C_{L}}$$
$$= \frac{bV_{eff}}{C_{L}}$$

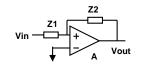
 $W_m \uparrow \Rightarrow I_o \uparrow$ ,

 $V_{eff} \uparrow, W_m \uparrow \Rightarrow V_{DD} \uparrow, W_m \uparrow$ 

输出摆幅低。

#### 运放的典型应用

反相放大:输入共模是在一个固定的电平,例如在图中,

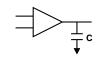


运放输入电平是地。

输入的范围可以较小,

但输出的幅度很大, rail-to-rail

$$A \rightarrow \infty \qquad A_{V} = \frac{V_{out}}{V_{in}} = -\frac{Z_{2}}{Z_{1}}$$



跨导放大器OTA:只是驱动负载电容,

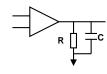
高增益来自高输出阻抗,常应用在SC电路中。

二级运放: 高增益+大摆幅

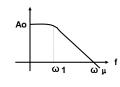
由于有第二级,第一级的输出摆幅可以很小,第一级的负载是第 二级的输入阻抗,通常是电容,故第一级可以用OTA。

## 单级放大器

单级放大器的增益



对共源放大等  $R_{out} < r_o$ 故单级放大器的增益小于本征增益  $A_0 = g_m r_0 \sim 10 - 30$  (20 - 30 dB)

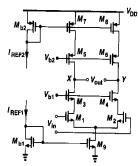


$$W_1 = \frac{1}{R_L C_L} \qquad W_m = \frac{g_m}{C_L}$$

只有单级共源共栅放大器才能达到

## 单级放大器

例: 套筒式运放



设计指标: 差分输出摆幅=3V  $V_{DD} = 3V, A_V = 2000, power = 10mw$  $m_n C_{ox} = 60 \, \text{mA} / V^2$ ,  $m_p C_{ox} = 30 \, \text{mA} / V^2$  $I_n = 0.1V^{-1}, I_p = 0.2V^{-1}(l = 0.5 \, \text{mm})$  $V_{thn} = |V_{thn}| = 0.7V, g = 0$ 

根据power确定电流: 功耗和偏置电流有关,而偏置电

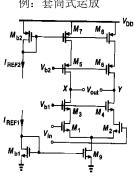
流于带宽及转换速率有关。 一般,  $W_m \to I_o \to Power$  $10mw = 3V \times I_{total} \Rightarrow I_t = 3.33mA$ 

 $I_{m9} = 3mA, I_{mb1,mb2} = 330mA$ 

 $I_{D1} = I_{D2} = 1.5 mA$ 

#### 单级放大器

例: 套筒式运放



根据输出摆幅决定每个管子的 Vdsat (Veff) 。

X、Y的摆幅为1.5v

 $V_{DD} - 1.5V = 1.5V$  $V_{d9} + V_{d1} + V_{d3} + V_{d5} + V_{d7} = 1.5V$ 

 $\Theta I = \frac{1}{2} b V_{eff}^2$ 

M9的电流最大, $V_{dsat9} = 0.5V$ 

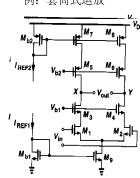
 $\Theta m_n > m_p, b_n > b_p V_{dsat5.7} > V_{dsat1.3}$ 

 $V_{dsat5} = V_{dsat7} = 0.3V$ 

 $V_{dsat1} = V_{dsat3} = 0.2V$ 

#### 单级放大器

例: 套筒式运放



根据Veff和I确定MOS管的宽长

$$\frac{\text{Lf}}{6} I = \frac{1}{2} b V_{\text{eff}}^{2}$$

$$\left(\frac{W}{L}\right)_{1-4} = 1250, \left(\frac{W}{L}\right)_{5-8} = 1111, \left(\frac{W}{L}\right)_{9} = 400$$

$$L = 0.5 \, \text{m}, \left(\frac{W}{L}\right)_{5-8} = 555 \, \text{m} / 0.5 \, \text{m}$$

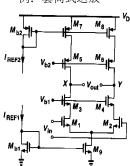
求增益:

 $A_{V} = g_{m1} [(g_{m3}r_{o3}r_{o1}) / (g_{m5}r_{o5}r_{o7})]$ ≈1416 < 2000

结论:必须使增益上升。

#### 单级放大器

例: 套筒式运放



提升增益的方法:和单级放大器的

$$g_m = \sqrt{2bI} \propto \sqrt{\frac{W}{L}I}$$
  $r_o = \frac{1}{II} \propto \frac{L}{I}$ 

 $\therefore A_V = g_m r_o \propto \sqrt{WL} / \sqrt{I}$ 

方法**1**: 减小  $I_D \Rightarrow A_V \uparrow, W_m \downarrow$ 

方法2: 电流不变,增加L、W

例:增加负载:

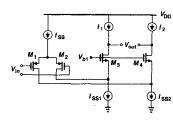
$$\left(\frac{W}{L}\right)_{5-8} = \frac{555m}{0.5m} \to \frac{1111m}{1m}$$

$$I_p = 0.2 \rightarrow 0.1, A_V = 4000$$

 $A_{V} \downarrow \Rightarrow (W/L)_{5-8} \downarrow \Rightarrow V_{dsat5-8} \uparrow \Rightarrow V_{dsat9} \downarrow$  可适当降低Vdsat9

#### 单级放大器

折叠式共源共栅级



特点:输入和输出电平相近,便 于级联或采用单位增益缓冲器 结构。

折叠和套筒式结构的性能比较:

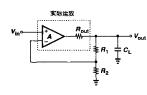
- 1) 折叠式多一路电流, 功耗大
- ◆ /ssz 2) 在偏置电流和管子尺寸相同的 情况下,增益下降2-3倍。

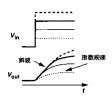
 $r_o = \frac{1}{II} \downarrow \Rightarrow r_{o1} // r_{o5} \downarrow \Rightarrow R_{out} \downarrow$ M5流过二路电流,

- 3) M5的寄生电容增加,折叠点对应的极点更靠近原点。
- 4) 输出摆幅更大, 噪声更大。

#### 放大器的转换速率

实际运放:



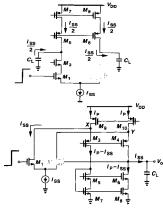


当输入幅度上升到某一特定值后,输入幅度上升不能使输出曲 线的斜率上升,输出斜率达到最大值。

则,运放经历了转换,最大输出斜率表示转换斜率。

转换斜率表示运放能提供的对负载电容充放电的瞬时电流是有 限的。

#### 放大器的转换速率



例: 套筒式差分运放

 $\Theta I_{\text{max}} = I_{ss}$ 

转换速率为: Iss / C,

例: 折叠式差分运放 若  $I_P > I_{ss}$ 

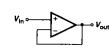
转换速率为: Iss / C,

若  $I_p < I_{ss}$ 

M3关断,X电平下降,M1线 性,M2导通,X电平经历摆幅 后回到平衡态。

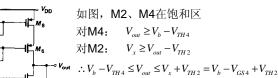
#### 单级放大器

套筒式运放的缺点



不能采用输出和输入短接的方法, 形成 Vout 单位增益缓冲放大器。

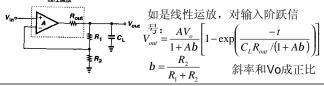
输出和输入的共模范围相差的比较大。





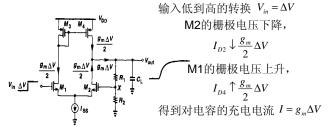
#### 放大器的转换速率





#### 放大器的转换速率

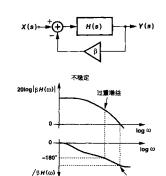
例:实际的差分运放



当输入电压继续增加,使M1抽掉Iss全部电流,M2关断。  $I = g_m \Delta V = Iss$  运放经历输入低到高的转换。转换速率=  $I_{ss}$ 同样,输入高到低的转换速率:  $I_{ss}$ 

#### 运放的频率补偿

基本概念



过量相位

如图是一个基本的负反馈系统 H(s)是放大器,  $b \le 1$ , 和ω无关, 则传递函数 Y(s) = H(s) $\frac{}{X(s)} - \frac{}{1 + bH(s)}$ 

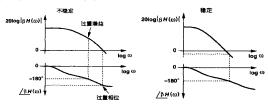
当环路增益 bH(jw₁)=-1 闭环 增益无限大, 电路振荡。 相应的判据:

$$\begin{cases} |bH(jw_1)| = 1 \\ \angle bH(jw_1) = -180^{\circ} \end{cases}$$

负反馈本身有180度相移,所 以,环路总相移为360度。

#### 运放的频率补偿

增益交点GX和相位交点PX:



波特图: 对零(极)点,幅度曲线按+(-)20dB/dec变化。相位在 0.1  $\omega$  时上升(下降),  $\omega$  时+(-)45° , 10  $\omega$  时+(-)90°

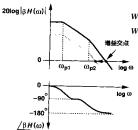
稳定系统: GX<PX

当β增加,PX不变,GX增加,则最坏条件β=βH,常分析最坏条件下的相位和幅度波特图。

#### 运放的频率补偿

多极点系统

例如对二级运放



 $w = w_{p_1}$ ,  $\angle bH = -45^{\circ} \ w = 10w_{p_1}$ ,  $\angle bH = -90^{\circ} \ w = w_{p_2}$ ,  $\angle bH = -135^{\circ} w = 10w_{p_2}$ ,  $\angle bH = -180^{\circ} \$ 是否稳定决定于第二极点的位置。

通过调节反馈系数β,可以使增益 交点减小,使系统稳定。

问题: PX距离GX多远才稳定?

相位裕度PM (phase margin)

 $PM = 180^{\circ} + \angle bH(w = w_1)$ 

ω<sub>1</sub>是GX点

## 运放的频率补偿

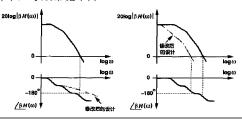
使系统稳定,得到足够的相位裕度的方法是:

①PX 向外推

尽量减少极点数,减少串联的级数;将寄生的次级点向外推,结果降低了总的低频增益或输出摆幅。

②降低增益,使GX向原点移动,结果在保证低频增益和输出摆幅 的条件下,导致带宽下降。

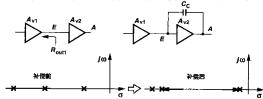




#### 运放的频率补偿

密勒补偿:

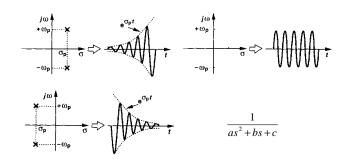
第一级放大具有高输出阻抗,第二级提供适当的增益和缓冲。 密勒电容在结点E建立一个大电容,使极点E向低频移动。



密勒效应以一个中等大小的电容值建立了一个低频极点,同时使输出极点向高频移动,这种效应称为"极点分裂"(pole splitting)。

## 运放的频率补偿

在复平面上画出闭环系统的极点位置是有益的



随着环路增益的变化,在复平面画出各极点的轨迹,称根轨迹 图。可分析系统的稳定性。

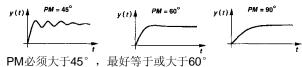
#### 运放的频率补偿

相位裕度PM 和电路的闭环阶跃响应: 稳定性表明达到最终值得时间短。

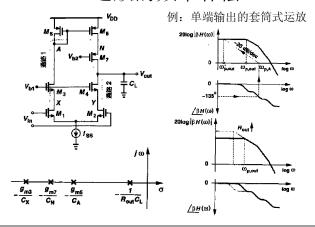
例: 
$$PM = 45^{\circ} \angle bH(w = w_1) = -135^{\circ}$$

$$\frac{Y}{X}(jw) = \frac{H(jw)}{1 + bH(jw)} \qquad \frac{Y}{X}(w = 0) \approx \frac{1}{b} \qquad \frac{Y}{X}(w = w_1) \approx \frac{1.3}{b}$$

闭环响应在GX点有一个过冲,表明有一个减幅振荡过程各种PM条件下的实际响应曲线为:

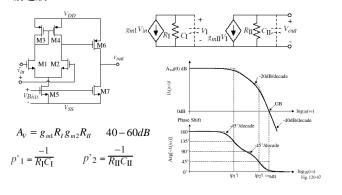


#### 运放的频率补偿



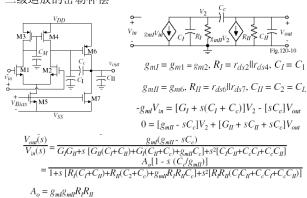
#### 二级运放的频率补偿

#### 二级运放

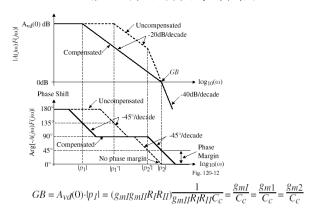


#### 二级运放的频率补偿

#### 二级运放的密勒补偿



#### 二级运放的频率补偿



## 二级运放的频率补偿

例,若设零点大于10GB,为使相位裕度大于60°,第 二极点至少高于2.2GB。

$$PM = 180^{\circ} + \angle bA$$

$$=180^{\circ}-\tan^{-1}\left(\frac{w}{|p_1|}\right)-\tan^{-1}\left(\frac{w}{|p_2|}\right)-\tan^{-1}\left(\frac{w}{|z_1|}\right)=60^{\circ}$$

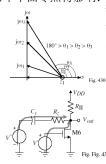
用单位增益频率代替ω得:

$$120^{\circ} = \tan^{-1} \left( \frac{GB}{|p_1|} \right) + \tan^{-1} \left( \frac{GB}{|p_2|} \right) + \tan^{-1} \left( \frac{GB}{|z_1|} \right)$$
$$= \tan^{-1} (A_o) + \tan^{-1} \left( \frac{GB}{|p_2|} \right) + \tan^{-1} (0.1)$$

Ao很大,则  $24.3^{\circ} \approx \tan^{-1} \left( \frac{GB}{|p_2|} \right) \Rightarrow |p_2| \ge 2.2GB$ 

## 二级运放的频率补偿

#### 右半平面零点得影响:



提供负的相移, 使总相移增加, PX下降 使增益增加,GX远离原点。

<sup>80°>θ1>θ2>θ3</sub> 总效应: **GX**↑, **PX**↓, 不稳定。</sup>

零点消除:密勒电容串联电阻

零点消除: 密勒电容串联电阻
$$V_{out} = \frac{-g_{m6}R_{II}(R_z + \frac{1}{sC_c})}{R_{II} + R_z + \frac{1}{sC_c}}V' + \frac{R_{II}}{R_{II} + R_z + \frac{1}{sC_c}}V''$$

$$= \frac{-R_{II}[g_{m6}R_z + \frac{g_{m6}}{sC_c} - 1]}{R_{II} + R_z + \frac{1}{sC_c}}V$$

设计电阻  $R_z = 1/g_{m6}$  消除零点  $C_c(1/g_{m6}-R_z)$  一般  $R_z > 1/g_{m6}$ , 得到左半平面零点

## 二级运放的频率补偿

化節 上式: 
$$D(s) = \left(1 - \frac{s}{p_1}\right) \left(1 - \frac{s}{p_2}\right) = 1 - s \left(\frac{1}{p_1} + \frac{1}{p_2}\right) + \frac{s^2}{p_1 p_2}$$

$$\rightarrow D(s) \approx 1 - \frac{s}{p_1} + \frac{s^2}{p_1 p_2}, \text{ if } |p_2| >> |p_1|$$

$$p_1 = \frac{-1}{R_I(C_I + C_{II}) + R_{II}(C_{II} + C_c) + g_{mII}R_{IR}_{IR}_{IC}_c} \approx \frac{-1}{g_{mII}R_{IR}_{IR}_{IC}_c}$$

$$p_2 = \frac{-[R_I(C_I + C_{II}) + R_{II}(C_{II} + C_c) + g_{mII}R_{IR}_{IR}_{IC}_c]}{R_IR_{II}(C_IC_{II} + C_cC_I + C_cC_{II})} \approx \frac{-g_{mII}C_c}{C_IC_{II} + C_cC_I + C_cC_{II}} \approx \frac{-g_{mII}}{C_{II}}$$

$$z = \frac{g_{mII}}{C_c}$$

$$z = \frac{g_{mII}}{C_c}$$
Closed-loop poles,  $C_c \approx 0$  joo
$$c_c = \frac{-1}{2} = \frac{-g_{mII}}{C_{II}} \approx \frac{-g_{mII}}{C_{II}} \approx \frac{-g_{mII}}{C_{II}}$$

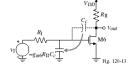
$$z_1 = \frac{g_{mII}}{C_C} = \frac{-g_{mII}}{C_C} = \frac{-g_{mII}}{C_C} = \frac{-g_{mII}}{C_C}$$

#### 二级运放的频率补偿

零、极点的来源:

1.) The Miller pole:

$$|p_1| \approx \frac{1}{R_{\rm I}(g_{m6}R_{\rm II}C_c)}$$



2.) The left-half plane output pole:

$$|p_2| \approx \frac{g_{m6}}{C_{\rm II}}$$



3.) Right-half plane zero

$$v_{out} = \left(\frac{-g_{m6}R_{\Pi}(1/sC_c)}{R_{\Pi} + 1/sC_c}\right)v'' + \left(\frac{R_{\Pi}}{R_{\Pi} + 1/sC_c}\right)v''' = \frac{-R_{\Pi}\left(\frac{g_{m6}}{sC_c} - 1\right)}{R_{\Pi} + 1/sC_c}v''$$

#### 二级运放的频率补偿

设相位裕度为60°

$$\Theta \left| z_1 \right| \ge 10GB \Rightarrow \frac{g_{m6}}{C_C} \ge 10 \left( \frac{g_{m2}}{C_C} \right)$$

$$\therefore g_{m6} > 10g_{m2}$$

$$\Theta\left|p_{2}\right| \geq 2.2GB \Longrightarrow \left(\frac{g_{m6}}{C_{2}}\right) \geq 2.2\left(\frac{g_{m2}}{C_{c}}\right)$$

$$C_C > \frac{2.2C_2}{10} = 0.22C_2$$

镜像极点Cm提供了一个极点和一个零点,但对二级运放得 稳定性得影响很小。

$$p_3 = -\left(\frac{g_{m3}}{C_3}\right) \qquad z_3 = -\left(\frac{2g_{m3}}{C_3}\right)$$

#### 二级运放的性能参数关系

Slew rate  $SR = \frac{I_5}{C_c}$  (Assuming  $I_7 >> I_5$  and  $C_L > C_c$ )

First-stage gain 
$$A_{v1} = \frac{g_{m1}}{g_{ds2} + g_{ds4}} = \frac{2g_{m1}}{I_5(\lambda_2 + \lambda_4)}$$

Second-stage gain 
$$A_{V2} = \frac{g_{m6}}{g_{ds6} + g_{ds7}} = \frac{g_{m6}}{I_6(\lambda_6 + \lambda_7)}$$

Gain-bandwidth  $GB = \frac{g_{m1}}{C_c}$ 

Output pole 
$$p_2 = \frac{-g_{m6}}{C_L}$$

RHP zero 
$$z_1 = \frac{g_{m6}}{C_c}$$

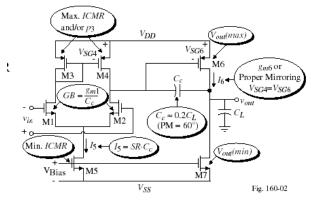
60° phase margin requires that  $g_{m6} = 2.2g_{m2}(C_L/C_c)$  if all other roots are  $\ge 10GB$ .

Positive ICMR 
$$V_{\text{in(max)}} = V_{DD} - \sqrt{\frac{I_5}{\cancel{P}_3}} - |V_{T03}|_{(\text{max})} + V_{T1(\text{min})}$$

Negative ICMR 
$$V_{\text{in(min)}} = V_{SS} + \sqrt{\frac{I_5}{\beta_1}} + V_{T1(\text{max})} + V_{DS5}(\text{sat})$$

Saturation voltage 
$$V_{DS}(\text{sat}) = \sqrt{\frac{2I_{DS}}{\beta}}$$
 (all transistors are saturated)

## 二级运放电路和设计关系



6. Design for  $S_5$  from the minimum input voltage. First calculate  $V_{DS5}(\text{sat})$  then find  $S_5$ .  $V_{DS5}(\text{sat}) = V_{in}(\text{min}) - V_{SS} - \sqrt{\frac{I_5}{\beta_1}} - V_{T1}(\text{max}) \ge 100 \text{ mV} \rightarrow S_5 = \frac{2I_5}{K_5^* |V_{DS5}(\text{sat})|^2}$ 

7. Find  $S_6$  by letting the second pole  $(p_2)$  be equal to 2.2 times GB and assuming that  $V_{SG4} = V_{SG6}$ 

$$g_{m6} = 2.2g_{m2}(C_I/C_C)$$
 and  $\frac{g_{m6}}{g_{m4}} = \frac{\sqrt{2Kp'S_6I_6}}{\sqrt{2Kp'S_4I_4}} = \sqrt{\frac{S_6I_6}{S_4I_4}} = \frac{S_6}{S_4} \rightarrow S_6 = \frac{g_{m6}}{g_{m4}}S_4$ 

8. Calculate  $I_6$  from

$$I_6 = \frac{g_{m6}^2}{2K_{6}^{'}S_6}$$

Check to make sure that  $S_6$  satisfies the  $V_{out}(max)$  requirement and adjust as necessary.

9. Design  $S_7$  to achieve the desired current ratios between  $I_5$  and  $I_6$ .

$$S_7 = (I_6/I_5)S_5$$
 (Check the minimum output voltage requirements)

10. Check gain and power dissipation specifications. 
$$A_{V} = \frac{2g_{m2}g_{m6}}{I_{5}(\lambda_{2} + \lambda_{3})I_{6}(\lambda_{6} + \lambda_{7})} \qquad P_{diss} = (I_{5} + I_{6})(V_{DD} + |V_{SS}|)$$

11. If the gain specification is not met, then the currents,  $I_5$  and  $I_6$ , can be decreased or the W/L ratios of M2 and/or M6 increased. The previous calculations must be rechecked to insure that they are satisfied. If the power dissipation is too high, then one can only reduce the currents  $I_5$  and  $I_6$ . Reduction of currents will probably necessitate increase of some of the W/L ratios in order to satisfy input and output swings.

12. Simulate the circuit to check to see that all specifications are met.

## 二级运放设计步骤

1. From the desired phase margin, choose the minimum value for  $C_c$ , i.e. for a  $60^{\circ}$  phase margin we use the following relationship. This assumes that  $z \ge 10GB$ .  $C_c > 0.22C_L$ 

2. Determine the minimum value for the "tail current" (I<sub>5</sub>) from the largest of the two

$$I_5 = SR \cdot C_c$$
 or  $I_5 \approx 10 \left( \frac{V_{DD} + |V_{SS}|}{2 \cdot T_S} \right)$ 

3. Design for  $S_3$  from the maximum input voltage specification  $I_5$ 

$$S_3 = \frac{I_5}{K_3[V_{DD} - V_{in}(\text{max}) - |V_{T03}|(\text{max}) + V_{T1}(\text{min})]^2}$$

4. Verify that the pole of M3 due to  $C_{gs3}$  and  $C_{gs4}$  (= 0.67W<sub>3</sub>L<sub>3</sub> $C_{ox}$ ) will not be dominant by assuming it to be greater than 10 GB

$$\frac{g_{m3}}{2C_{or2}} > 10GB$$

 $\frac{g_{m3}}{2C_{gs3}} > 10GB.$ 5. Design for  $S_1(S_2)$  to achieve the desired GB.

$$g_{m1} = GB \cdot C_C \rightarrow S_2 = \frac{g_{m2}^2}{K'_2 I_5}$$

$$S_i = \frac{W_i}{L_i} = W/L$$

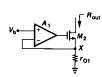
#### 增益提升技术

对单级放大器,共源共栅放大还不能使增益达到80-100dB



采用负反馈提高输出阻抗

对共源共栅而言,因为有了M2,M1漏极的电平随Vout的变化降低,因而提高了输出阻抗。



思路: 使X点电平更稳定。

即,利用负反馈使X点电平恒定为Vb,则输出阻抗可进一步提高。 如图:  $I \uparrow \to V_x \uparrow \to V_{G2} \downarrow \to I \downarrow$ 

因此,X点电平固定。

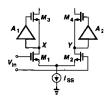
#### 增益提升技术

具体电路结构:



- 1) 因为Vb是虚地,因此可以不用差分放 大器,而采用NMOS共源级。
- **Ø**是负反馈, $I \uparrow \to V_x \uparrow \to V_b \downarrow \to V_{GS2} \downarrow \to I \downarrow$
- ØVb的直流偏置点可调节
- **Ø**输出摆幅下降

$$\Theta V_x = V_{GS3} > V_{TH3} > V_{dsat1}$$

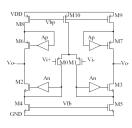


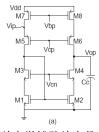


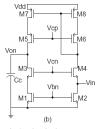
- 2) 差分放大器
- Ø 反馈放大器可以 共用一个差分放 大器

## 增益提升技术

全差分增益自举运算放大器





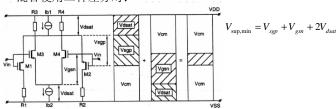


主运放为cascode结构。增益自举辅助放大是一种电流放大器,输出摆幅不受反馈放大器的影响。

电源电压	动态范围	开环增益	单位增益带宽	差分输出摆幅
1.8V	>50dB	>50dB	>700MHz	$1.2V_{pp}$

## 输入共模范围

混合使用二种差分对:

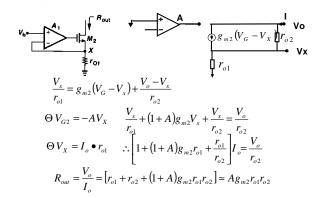


有三个输入共模区:

- •Vin,cm很低时,PMOS工作,NMOS不工作,
- •Vin,cm † , PMOS和NMOS工作,
- •Vin,cm很低时,PMOS不工作,NMOS工作,

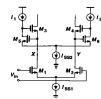
#### 增益提升技术

可以证明,  $R_{out} \approx Ag_{m2}r_{o2}r_{o1}$ 



#### 增益提升技术

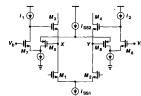
具体电路结构:



Ø X点的电平:

$$\begin{aligned} V_x > V_{dsat1} + V_{dIss1} \\ > V_{GS5} + V_{dIss2} \end{aligned}$$

辅助NMOS 差分放大器引入了附加的输出摆幅损失。

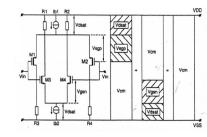


- 3) 采用PMOS差分对作为反馈放大器。
  - **Ø** X点的电平不受反馈放大器的 影响。
  - Ø 采用cascode结构,功耗大。

#### 输入共模范围

虽然输出差模电压很小,但差分放大器的输入共模范围可能 很大,例如在同相放大电路中。

NMOS和PMOS差分对的输入共模范围:



对NMOS:

 $V_{DD} > V_{in,CM} > V_{SS} + V_{GSn} + V_{dsat}$ 

对PMOS:

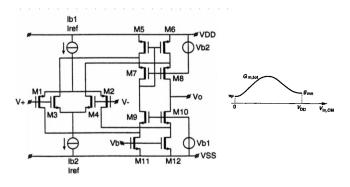
$$V_{SS} < V_{in,CM} < V_{DD} - \left(V_{GSp} \middle| + V_{dsat}\right)$$

Vdd下降,输入共模范围下降,Vdd 的最小值为:

Vdd 的最小值为:  $V_{GSn} + V_{dsat}$ ,  $|V_{GSp}| + V_{dsat}$ ,

#### 输入共模范围

使Gm相加的方法:



#### 输入共模范围

使Gm不变的方法:

$$g_{m} = \sqrt{\textit{m}_{p}C_{ox}\!\left(\frac{W}{L}\right)_{\!p}I_{p}} + \sqrt{\textit{m}_{n}C_{ox}\!\left(\frac{W}{L}\right)_{\!n}I_{n}} = \textit{m}_{p}C_{ox}\!\left(\frac{W}{L}\right)_{\!p}V_{effp} + \textit{m}_{n}C_{ox}\!\left(\frac{W}{L}\right)_{\!n}V_{effn}$$

可以调节电流、宽长比、和过驱动电压使跨导稳定

例,调节尾电流使跨导稳定

使:  $(\sqrt{I_n} + \sqrt{I_p}) = 2\sqrt{I_{ref}} = cons \tan t$  则跨导恒定。

## 输入共模范围

利用3:1电流镜

**⊣Г**м13



输入共模很低时: Vin.cm<Vb4, M16 on In流过M16, M17。

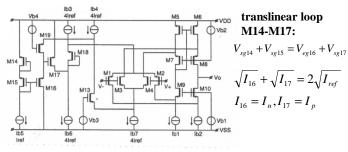
$$I_{p} = 3I_{ref} + I_{ref} = 4I_{ref}$$

$$g_{m} = \sqrt{m_{p}C_{ox}\left(\frac{W}{L}\right)_{p}}I_{p}$$

$$= \sqrt{m_{p}C_{ox}\left(\frac{W}{L}\right)_{x}\left(2\sqrt{I_{ref}}\right)}$$

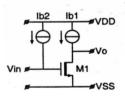
#### 输入共模范围 输出摆幅

利用电流和电压平方根关系:



M13 with Vb4 measure In M18: current limiter M19: bias the drain of M13

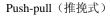
同样的,输出级也可实现rail-to-rail



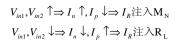
共源级放大: 电流源是恒流源,对共源共栅级,

$$V_{dI} = 0.5V, V_{d1} = 0.2V$$

0.2V < V<sub>o</sub> < V<sub>DD</sub> - 0.5V 基本是rail-to-rail,但不对称。

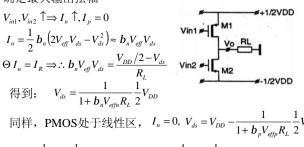


Vin1和Vin2是同相的,



## 输出摆幅

确定最大输出摆幅



同样,PMOS处于线性区, $I_n = 0$ ,  $V_{ds} = V_{DD} - \frac{1}{1 + b_- V_{-cc}R_t} \frac{1}{2} V_{DD}$  $\therefore \frac{1}{1 + b_{v} V_{offr} R_{L}} \frac{1}{2} V_{DD} \le V_{o} \le V_{DD} - \frac{1}{1 + b_{v} V_{offr} R_{L}} \frac{1}{2} V_{DD}$ 

 $V_{eff}$ ,  $b \uparrow \Rightarrow V_o$ 摆幅  $\uparrow$ ,  $R_L \downarrow \Rightarrow V_o$ 摆幅  $\downarrow$ 

#### 输出摆幅

Class-AB 输出级

概念:输出级的有效功率为信号功率和电源提供功率之比 例:从功率效率看,采用class-B,偏置晶体管在一半周期工作,

导通角180度。对正弦波信号,效率50%

问题是: cross-over distortion

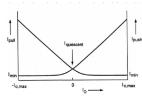
从失真的角度看:采用class-B,偏置晶体管一直工作, 导通角360度。对正弦波信号,效率25%

问题是功率效率太低。

结论: 兼顾功率效率和失真,采用 Class-AB 输出级

#### 输出摆幅

Class-AB 输出级的要求:



在中间, NMOS和PMOS都工作, 但偏置在很低的静态电流, I。

在两边, NMOS或PMOS工作,  $\exists I_{o,\max} >> I_{a}$ 

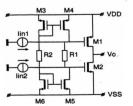
基本偏置方法: Vab是恒定的电 玉源  $V_{eff1} + V_{eff2} = cons \tan t$ 



若M1、M2在饱和区,  $b_n = b_n$  $\sqrt{I_n} + \sqrt{I_n} = cons \tan t = 2\sqrt{I_a}$ 

#### 输出摆幅

Class-AB 输出级具体实现:



利用电阻得到恒定的电压源 M3、M6、R是简单的偏置电路,

得到参考电流  $I_{ref}$  $V_{ab} = I_{ref} \times R$ 

 $\stackrel{\text{def}}{=} V_{in1} \uparrow \Rightarrow V_{in2} \uparrow$ 

同样可得:  $b_n = b_p \sqrt{I_n} + \sqrt{I_p} = cons \tan t = 2\sqrt{I_q}$ 

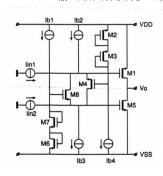
在静态时,M1的栅电压和M3的栅漏电压相同

$$\therefore I_q = \frac{(W/L)_1}{(W/L)_2} I_{ref}$$

输出最大电流有限制:  $V_{G2} < V_{DD} - V_{dsat4} - I_{ref} \times R$ 

#### 输出摆幅

Class-AB 输出级具体实现: 用MOS管产生恒压源



translinear loop: M1-M4, M5-M8  $V_{GS5} + V_{GS8} = V_{GS6} + V_{GS7}$   $\therefore V_{GS} \uparrow \Rightarrow I_8 \downarrow , I_4 \uparrow \Rightarrow V_{G1} \uparrow$   $I_{b2} = I_{b3} = 2I_{b1} = 2I_{b4} = 2I_{ref}$  静态时,M4、M8平分  $I_{b2}$  M7、M8具有相同的电流和衬偏效应  $V_{GS8} = V_{GS7}$   $V_{GS5} = V_{GS7}$ 

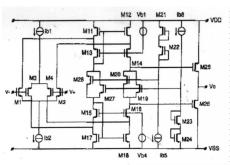
#### 输出摆幅

Class-AB 输出级具体实现: 用MOS管产生恒压源

$$\begin{split} I_{q} = & \left[ \left( \frac{W}{L} \right)_{s} \middle / \left( \frac{W}{L} \right)_{b} \right] I_{b1} = \left[ \left( \frac{W}{L} \right)_{s} \middle / \left( \frac{W}{L} \right)_{2} \right] I_{b1} \\ & \frac{\left( \frac{W}{L} \right)_{s}}{\left( \frac{W}{L} \right)_{s}} = \frac{\left( \frac{W}{L} \right)_{r}}{\left( \frac{W}{L} \right)_{s}} = \frac{\left( \frac{W}{L} \right)_{s}}{\left( \frac{W}{L} \right)_{s}} \\ & \frac{\left( \frac{W}{L} \right)_{s}}{\left( \frac{W}{L} \right)_{s}} = \frac{\left( \frac{W}{L} \right)_{s}}{\left( \frac{W}{L} \right)_{s}} \\ & \frac{\left( \frac{W}{L} \right)_{s}}{\left( \frac{L}{W} \right)_{r}} - a \sqrt{I_{q}} \right)^{2} = 2 \left( \frac{L}{W} \right)_{r} \left( \frac{W}{L} \right)_{s} I_{q} \\ & a = 1 + \sqrt{\left( \frac{W}{L} \right)_{s} \left( \frac{L}{W} \right)_{r}} \\ & I_{\max} = a^{2} I_{q} \qquad I_{\min} = \left[ a - \sqrt{2} (a - 1) \right]^{2} I_{q} \\ & a = 2 \Rightarrow I_{\max} = 4 I_{q} \qquad I_{\min} = 0.34 I_{q} \end{split}$$

## Rail-to-rail 运放

将恒流源移至电流和电路中

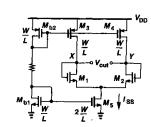


和输入共模电平无关;对电源不敏感;浮动电流源偏差5%

## 共模反馈

共模反馈的必要性:

当运放运用于负反馈系统中,负反馈决定信号的大小,对共 模电压没有影响。共模电压的不确定性来源于输出级的高阻 抗,和偏置电流镜引入的电流偏差。



例:阻抗有限,当漏源电压不同时,复制的电流和参考电流之间有误差。

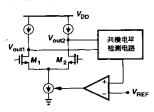
$$I_3 + I_4 \neq I_5$$

若开始时,

$$I_3 + I_4 > I_5 \Rightarrow V_{x,y} \uparrow \Rightarrow V_{o,cm} \uparrow$$
  
 $\Rightarrow I_5 \uparrow \Rightarrow I_3 + I_4 = I_5$ 

## 共模反馈

共模反馈原理:



如图:通过共模电平检测得到共模 电平的改变方向,和参考值比较, 控制偏置电流,使输出共模电平稳 定在正确的电平上。

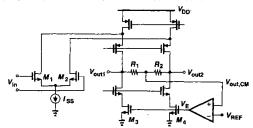
实际可控制负载或尾电流源。

共模反馈可能是运放中一个很难设计的模块,因为:

- ü由于引入反馈回路,必须考虑电路本身的稳定性。
- 必须考虑共模电平反馈是否可以跟上信号的变化。
- ü常常限制了最大输出电平摆幅。

#### 共模反馈

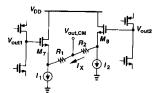
共模反馈电路: 连续时间和开关电容方法



采用电阻检测:  $V_{out,cm} = \frac{V_{out} + V_{out2}}{R_1 + R_2} \xrightarrow{R_1 = R_2 = R} \frac{V_{out1} + V_{out2}}{2R}$ 

电阻必须很大,则输出阻抗不受影响,但面积很大。

## 共模反馈



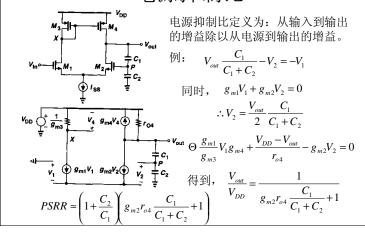
采用源跟随器检测 当  $V_{out}^+ \uparrow \Delta V \quad V_{out}^- \downarrow \Delta V$   $V_{out,cm} = \frac{+\Delta V - \Delta V}{2} = 0$ 当  $V_{out}^+ = V_{out}^- \uparrow \Delta V \quad V_{out,cm} = \Delta V$ 

因此,Vout,cm和输出共模电平同步变化。可用电阻检测问题:1)当 $V_{out}^- > V_{out}^+$   $I_1 = I_7 + \frac{V_{out}^- - V_{out}^+}{R_1 + R_2}$ 

若,R1+R2 很小,而I1不够大,则肯I7=0,M7不能工作。

2) 输出摆幅下降  $V_{out1} > V_{TH7} + V_{eff7} + V_{I1}$ 

#### 电源抑制比

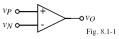


#### 比较器

比较器的概念:

ü像一个一位ADC,输入是模拟信号,输出是数字信号

ü有二种,开环(无补偿的op)和锁存器(正反馈) 或上述二种的结合

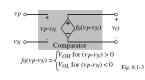


如图是比较器模型。是一个电压控

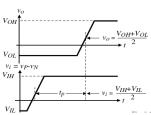
当输入改变△V,输出在Vol和Voh之

当  $\Delta V \rightarrow 0$  表明增益无限大, 比较 器是理想的

$$Gain = A_v = \lim_{\Delta V \to 0} \frac{V_{OH} - V_{OL}}{\Delta V}$$



## 比较器



输入激励和输出响应之间的时延 在ADC电路中,是限制转换率的

摆率:输入电平对时延的影响

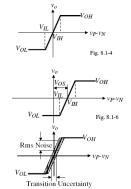
Propagation delay time =  $\frac{\text{Rising propagation delay time} + \text{Falling propagation delay time}}{2}$ 

比较器频响特性:  $A_{\nu}(s) = \frac{A_{\nu}(0)}{\frac{S}{m+1}} = \frac{A_{\nu}(0)}{s_{\tau_c+1}}$  比较器增益低,带宽大

比较器最小输入电压差为比较器精度:  $V_{in,min} = \frac{V_{oh} - V_{ol}}{A(0)}$ 

## 比较器

比较器的参数:



$$A_{v} = \frac{V_{OH} - V_{OL}}{V_{IH} - V_{IL}}$$

$$f_{1}(v_{P}-v_{N}) = \begin{cases} V_{OH} \text{ for } (v_{P}-v_{N}) > V_{IH} \\ A_{v}(v_{P}-v_{N}) \text{ for } V_{IL} < (v_{P}-v_{N}) < V_{IH} \\ V_{OL} \text{ for } (v_{P}-v_{N}) < V_{IL} \end{cases}$$
Fig. 8.1-5

失调: 当Vp=Vn时, 使输出为 (Voh+Vol) /2的输入电压值。

噪声: 造成转换点的不确定。

其他静态参数:输入共模范围、差模 输入电阻、共模输入电阻...

#### 比较器

单极点比较器的上升时延为:

$$\frac{V_{OH}\text{-}V_{OL}}{2} = A_V(0) \left[1 - e^{-tp/\tau_c}\right] V_{in} \quad \rightarrow \quad t_p = \tau_c \ln \left[\frac{1}{1 - \frac{V_{OH}\text{-}V_{OL}}{2A_V(0)V_{in}}}\right]$$

因为最小输入电压为:

$$V_{in}(\min) = \frac{V_{OH} - V_{OL}}{A_{\nu}(0)}$$

$$t_p = \tau_C \ln \left[ \frac{1}{1 - \frac{V_{in}(\min)}{2V_{in}}} \right]$$

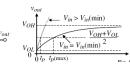
定义k标志输入幅度:

$$k = \frac{V_{in}}{V_{in}(\min)}$$
  $\rightarrow$   $t_p = \tau_c \ln \left[ \frac{2k}{2k-1} \right]$ 

k = 1,  $t_p = 0.693\tau_C$ .

K越大,输入幅度越大,

时延越小,直到摆幅限制



#### 比较器

随着输入的增大,比较器进入大信号模式,传输时延由比较器 的摆率决定:  $t_D = \Delta T = \frac{\Delta V}{SR} = \frac{V_{OH} - V_{OL}}{2.SR}$ 

摆率来自于对负载电容充电的电流限制。  $i = C \frac{dv}{dt}$ 

减小传输时间的重要手段是增加比较器供出或吸入电流的能力。

例: 主极点 10<sup>3</sup> rad / s 增益 10<sup>4</sup> 摆率 IV / s 输出 IV 输入 10 mV 求开环比较器时延

比较器的输入精度:  $1V/10^4 = 0.1 mV$  :: k = 10 mV/0.1 mV = 100单极点比较器的上升时延为:  $t_p = \frac{1}{10^3} ln(\frac{2 \cdot 100}{2 \cdot 100 \cdot 1}) = 10^{-3} ln(\frac{200}{199}) = 5.01 \mu s$ 

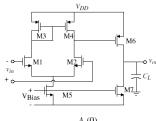
考虑摆率限制:  $t_p = \frac{1}{2.1 \times 106} = 0.5 \mu s$ 

结论: 开环比较器时延大于等于5.01us。

# 二级开环比较器

二级运放可以应用于比较器: 开环、不用补偿, 使比较器 有最大的带宽和较快的响应。

具体电路:

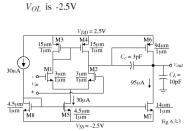


输出级是共源级,决定输出电压

#### 二级开环比较器

例:设电路如图,没有补偿电容,负载电容改为5pF,C1=0.2pF M6的漏源最小电压为零。

$$V_{OH} = 2.5 - (2.5 - 0.0.7) \left[ 1 - \sqrt{1 - \frac{8 \cdot 234 \times 10^{-6}}{50 \times 10^{-6} \cdot 38 (2.5 - 0.0.7)^2}} \right] = 2.2 \text{V}$$



 $A_{\nu}(0) = 7696$ 

$$V_{in}(\text{min}) = \frac{V_{OH} - V_{OL}}{A_{\nu}(0)} = \frac{4.7 \text{V}}{7696} = 0.611 \text{mV}$$

$$p_1 = -\frac{g_{ds2} + g_{ds4}}{C_I} = -\frac{15x10^{-6}(0.04 + 0.05)}{0.2x10^{-12}}$$

$$p_2 = -\frac{g_{ds6} + g_{ds7}}{C_H} = -\frac{95 \times 10^{-6} (0.04 + 0.05)}{5 \times 10^{-12}}$$

 $= -1.71 \times 10^{6} (0.272 \text{MHz})$ 

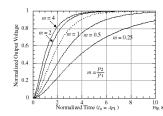
#### 二级开环比较器

具有两个极点的两级开环、输入为Vin的比较器的响应:

$$v_{out}(t) = A_v(0) V_{in} \bigg[ 1 + \frac{p_2 e^{tp_1}}{p_1 - p_2} - \frac{p_1 e^{tp_2}}{p_1 - p_2} \bigg]$$

不发生摆率的条件下,比较器的归一化响应:

$$v_{out}'(t_n) = \frac{v_{out}(t)}{A_1(0)V_{-1}} = 1 - \frac{m}{m-1}e^{-t_n} + \frac{1}{m-1}e^{-nt_n}$$
  $m = \frac{p_2}{p_1} \neq 1$  and  $t_n = -tp_1$ 



最大斜率发生在:

$$t_n(\max) = \frac{ln(m)}{m-1}$$

若线性响应的斜率超出摆率, 则阶跃响应变为摆率受限。

#### \_\_\_\_\_ 二级开环比较器

摆率: 
$$SR^- = \frac{I7}{C_{II}}$$

$$SR^{+} = \frac{I_6 - I_7}{C_{II}} = \frac{0.5\beta_6 (V_{DD} - V_{G6}(\min) - |V_{TP}|)^2 - I_7}{C_{II}}$$

例:  $V_{in} = V_{in,min}$ ,  $I_7 = 100 \, \text{mA}$  负载电容多大时为摆率限制?

$$\Theta \ p_1 = -6.75 \times 10^6 \ rad \ / \ s, \ p_2 = -1.71 \times 10^6 \ rad \ / \ s$$

$$\Rightarrow m = 0.253$$

$$\Rightarrow t_{n,\text{max}} = 1.84s \Rightarrow t_{\text{max}} = t_n / p_1 = 0.273 \,\text{ms}$$

$$\frac{dv_{out}'(t_n(\max))}{dt_n} = -0.338[\exp(-1.84) - \exp(-0.253 \cdot 1.84)] = 0.159 \text{ V/sec}$$

$$\frac{dv_{out}'(t(\text{max}))}{dt} = 1.072\text{V/}\mu\text{s}$$

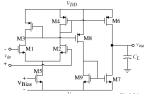
摆率比上述斜率小,则是摆率受限:  $C_L \ge \frac{100 \, \text{mA}}{1.072 V / \text{ms}} = 93.3 pF$ 

若 
$$V_{in} = 100V_{in,min} \Rightarrow \frac{dv_{out}'(t(max))}{dt} = \frac{v_{in}}{v_{in}(min)} \frac{dv_{out}'(t(max))}{dt} = 100 \cdot 1.072 \text{V}/\mu\text{s} = 107.2 \text{V}/\mu\text{s}$$

#### 二级开环比较器

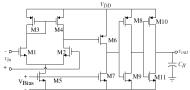
#### 其它电路结构:

推挽输出结构:



第一级电流镜负载改为二极管,则第 一级输出幅度下降,称嵌位比较器 一<sup>c<sub>L</sub></sup> 增益下降,分辨率下降。

推挽输出,摆率增加。



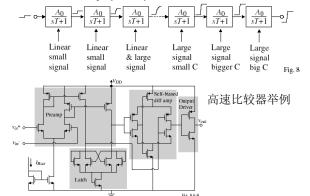
可驱动大电容的比较器:

增加级联的推挽反相器, 反相器的大小逐渐增加。

增益提高。

#### 高速比较器

级联结构:可以是流水线结构



#### 二级开环比较器

低于摆率时的传输时延:

展开公式

$$v_{out}(t_n) = A_v(0)V_{in}\left[1 - \frac{m}{m-1}e^{-t_n} + \frac{1}{m-1}e^{-mt_n}\right]$$

$$v_{out}(t_n) = A_v(0) V_{in} \left[ 1 - \frac{m}{m-1} \left( 1 - t_n + \frac{t_n^2}{2} + \cdots \right) + \frac{1}{m-1} \left( 1 - mt_n + \frac{m^2 t_n^2}{2} + \cdots \right) \right] \approx \frac{mt_n^2 A_v(0) V_{in}}{2}$$

得到归—化传输时延  $l_{pn} \sim \sqrt{\frac{V_{OH} + V_{OL}}{mA_v(0)V_{in}}} = \sqrt{\frac{V_{in}(\min)}{mV_{in}}} = \frac{1}{\sqrt{mk}}$ 

例: 求传输时延, 设 V<sub>in</sub> = 10mV

已知  $V_{in,min} = 0.642 \, mV, m = 0.253 \Rightarrow k = 10/0.642 = 15.576$ 

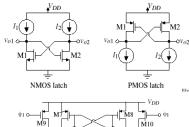
$$\therefore t_{pn} = 0.504 \Rightarrow t_p = 0.504 / 6.75 \times 10^6 = 72.7 ns$$

同样:  $V_{in} = 100 mV \Rightarrow 23.6 ns$ ,  $V_{in} = 1V \Rightarrow 7.5 ns$ ,

## 带正反馈比较器

锁存器结构:

M5



M2 ☐

Fig. 8.5

在初态时,输出平衡。而后 根据输入值快速稳定在某一 稳定态。

需要时钟控制。

简单的低功耗锁存器结构:

M3、M4构成锁存。

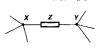
M1、M2根据输入决定锁存 两端的电流,电流越大,反 馈增益越大。

## 放大器的频率特件

- 概述
  - §密勒效应
  - § 极点和结点的关联
- 共源级的频率特性
- 源跟随器的频率特性
- 共栅级的频率特性
- 共源共栅级的频率特性
- 差动放大器的频率特性

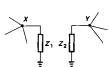
在单级放大器的低频特性分析中,忽略了器件的负载电容。 记入寄生电容后的分析结果复杂、不直观。可采用一些简化电 路结构的方法。

密勒效应:将二端点X、Y之间的阻抗等效成二端点分别对地



流过Z的电流是  $\frac{V_x - V_y}{2}$ 

则,有同样的电流流过



$$\therefore \frac{V_x}{Z_1} = \frac{V_x - V_y}{Z}$$

$$Z_1 = \frac{Z}{1 - V_y / V_x} = \frac{Z}{1 - A_V}$$

#### 概述

同样的,流过Z2的电流

$$\overset{\mathcal{H}}{-} : \frac{V_{y}}{Z_{2}} = \frac{V_{x} - V_{y}}{Z} \Rightarrow Z_{2} = \frac{Z}{1 - V_{x}/V_{y}} = \frac{Z}{1 - A_{V}^{-1}}$$

1) 密勒定理没有指出怎样的电路可以等效。因此,并 不是所以电路都能用密勒定理等效。

例:X和Y间只有一个通路的电路是不能等效的。

2) 在阻抗Z和主通路并联的通常情况下,密勒定理是 有效的。



如图, 可以将输入和输出间的阻抗 等效到输入和输出端进行处理。

## 概述

密勒效应:

3) 如果用密勒定理来获得输入一输出传递函数,

不能用该定理来计算输出阻抗。因为,

求传递函数时, $V_{in} \neq 0$ 

求输出阻抗时,  $V_{in} = 0$ , 外加  $V_{out}$ 

二种情况下,得到的  $A_v = V_x/V_y$  可能是不同的。

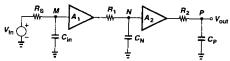
4) Av和频率有关。

在一般的应用中,用低频时的增益近似。

## 概述

极点和结点的关联:

利用密勒定理,可以将每一结点的阻抗看成结点到地的 总电容和总电阻。



A1、A2是理想的, R1、R2是输出电阻, Cin、C<sub>N</sub>是输入电 容,Cp是负载电容。

$$\frac{V_{out}}{V_{in}}(s) = \frac{A_1}{1 + R_s C_{in} s} \frac{A_2}{1 + R_1 C_N s} \frac{1}{1 + R_2 C_p s}$$

是一种近似方法,没有考虑零点。

## 概述

将放大器和输出结点一起考虑:



a) R、C电路  $\frac{V_{out}}{V_{in}}(s) = \frac{\frac{1}{sC}}{R + \frac{1}{sC}} = \frac{1}{1 + RCs}$ 



b) 跨导放大器和输出负载  $A_{V} = g_{m}(R_{L} // C_{L}) = g_{m} \frac{R_{L}(\frac{1}{sC})}{R_{L} + \frac{1}{sC}}$ 

$$= g_m R_L \frac{1}{1 + R_L C_L s}$$

c) 主极点近似 
$$w = \frac{1}{RC}, \ \text{带宽} \ f = \frac{w}{2p} = \frac{1}{2pRC}, \ \text{单位增益带宽} \ \frac{A_o}{2pRC}$$

C<sub>GD</sub>在漏极的密勒等效项:

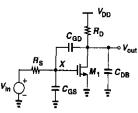
$$Z_{2} = \frac{1}{(1 - A_{V}^{-1})} \frac{1}{C_{GD}s} = \frac{1}{(1 + 1/g_{m}R_{D})C_{GD}s} \approx \frac{1}{C_{GD}s}$$

$$\therefore C_{D} = C_{DB} + C_{GD} \qquad W_{out} = \frac{1}{R_{D}[C_{DB} + C_{GD}]}$$

$$\frac{V_{out}}{V_{in}}(s) = \frac{-g_{m}R_{D}}{(1 + s/W_{in})(1 + s/W_{out})}$$

- **Ø**近似公式是一个双极点的函数,希望是只有一个主极点。
- Ø近似公式中没有考虑零点。
- Ø低频增益近似。

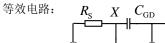
#### 共源级



结构:  $C_{GS}$ 和 $C_{DB}$ 是接地电容。饱和时,  $C_{GS} = \frac{2}{3}C_{ox} + C_{ovs} \quad C_{GD} = +C_{ovd}$   $C_{DB} = C_{j0} + C_{jsv0} + C_{L}$   $C_{GD}$   $C_{DB} = C_{j0} + C_{jsv0} + C_{L}$   $C_{GD}$   $C_{DB} = C_{j0} + C_{jsv0} + C_{L}$   $C_{CD}$   $C_{CD}$ 

$$Z_{1} = \frac{1}{(1 - A_{V})} \frac{1}{C_{GD}s} = \frac{1}{(1 + g_{m}R_{D})C_{GD}s}$$

#### 共源级



等效电路: 
$$R_S$$
  $X$   $C_{GD}$   $V_{in}$   $C_{DB}$   $R_D$   $V_{out}$   $R_D$   $V_{out}$   $R_D$   $V_{out}$   $R_D$   $V_{out}$   $R_D$   $V_{out}$   $R_D$   $R_D$ 

对X点: 
$$\frac{V_x - V_{in}}{R_s} + V_x C_{GS} s + (V_x - V_{out}) C_{GD} s = 0$$
对Vout点: 
$$(V_{out} - V_x) C_{GD} s + g_m V_x + V_{out} \left(\frac{1}{R_D} + C_{DB} s\right) = 0$$
由上面二方程可得:

$$\frac{V_{out}}{V_{in}}(s) = -g_m R_D \frac{\left(1 - s \bullet C_{GD} / g_m\right)}{1 + as + bs^2}$$

## 共源级

低频时,跨导还没有下降,可忽略 
$$\binom{C_{GD}}{g_m}$$
s, $bs^2$ 

$$\frac{V_{out}}{V_{in}}(s) = -g_m R_D \frac{1}{1+as}$$

当频率上升时,可考虑第二个极点。

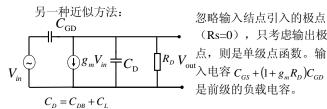
$$\Theta \frac{1}{W_{p_1} W_{p_2}} = b$$

$$W = 1 \qquad R_s \left[ \left( 1 + g_m R \right) \right]$$

$$W_{p2} = \frac{1}{W_{p1}b} = \frac{R_s \left[ \left( 1 + g_m R_D \right) C_{GD} + C_{GS} \right] + R_D \left( C_{GD} + C_{DB} \right)}{R_s R_D \left( C_{GD} C_{GS} + C_{DB} C_{GS} + C_{GD} C_{DB} \right)}$$

若 
$$C_{GS}$$
 很大,  $W_{p2} = \frac{R_s C_{GS}}{R_s R_D (C_{GD} C_{GS} + C_{DB} C_{GS})} = \frac{1}{R_D (C_{GD} + C_{DB})}$ 

#### 共源级



忽略输入结点引入的极点 (Rs=0), 只考虑输出极

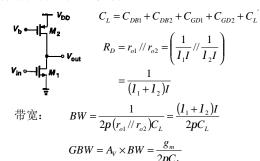
$$(V_{in} - V_{out})C_{GD}s = g_m V_{in} + \left(\frac{1}{R_D} + C_D s\right) V_{out}$$

$$\frac{V_{out}}{V_{in}}(s) = -\frac{g_m - C_{GD}s}{\frac{1}{R_D} + (C_D + C_{GD})s} = -g_m R_D \frac{1 - (g_m/C_{GD})s}{1 + R_D(C_D + C_{GD})s}$$

$$W_1 = \frac{1}{R_D(C_{GD} + C_D)} = \frac{1}{R_D(C_{GD} + C_{DB} + C_L)}$$

#### 共源级

将结果推广到MOS负载:



结论: BW~I

#### 共源级

有二个极点,一个零点。是复杂的公式 ,其中 
$$a = R_s[C_{GS} + C_{GD}(1 + g_m R_D)] + R_D(C_{GD} + C_{DB})$$

$$b = R_s R_D [C_{GS} C_{GD} + C_{GS} C_{DB} + C_{DB} C_{GD}]$$

对分母作适当处理:

$$D = \left(1 + \frac{s}{w_{p1}}\right)\left(1 + \frac{s}{w_{p2}}\right) = \frac{s^2}{w_{p1}w_{p2}} + \left(\frac{1}{w_{p1}} + \frac{1}{w_{p2}}\right)s + 1$$

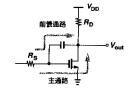
假定: 
$$|\mathbf{w}_{p1}| << |\mathbf{w}_{p2}|$$
  $D \approx \frac{s^2}{\mathbf{w}_{p1}\mathbf{w}_{p2}} + \left(\frac{1}{\mathbf{w}_{p1}}\right) s + 1$ 

$$W_{p1} = \frac{1}{a} = \frac{1}{R_s [C_{GS} + C_{GD}(1 + g_m R_D)] + R_D(C_{GD} + C_{DB})}$$

## 共源级

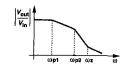
结论: 当输入RC很大时,输入极点是主极点,结果和近似 公式相同。

零点: 直观上, C<sub>GD</sub> 提供了一条 从输入到输出的前馈通道。



高频时: 
$$w_z = \frac{g_m}{C_{GD}} \Rightarrow \frac{V_{out}}{V_{in}} = 0$$
 流过 $\mathbf{M}1$ 和 $\mathbf{C}_{\mathrm{GD}}$ 的电流方向相同,大

直观上,
$$\Theta V_{out}/V_{in}=0 \Rightarrow V_{out}(z)=0$$



$$\therefore g_m V_{GS} = C_{GD} s_z V_{GS} \Rightarrow s_z = \frac{g_m}{C_{GD}}$$

左图是共源级的频率相应曲线。

## 共源级

a) 若  $C_L >> C_{DB} + C_{GD}$   $C_L$  是在输出结点上看到的总电容。 1

$$W_1 = \frac{1}{R_D \left( C_{GD} + C_{DB} + C_L \right)} \approx \frac{1}{R_D C_L}$$

$$BW = \frac{W_1}{2p} \approx \frac{1}{2wR_DC_L}$$

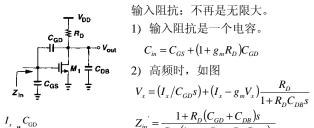
b) 同样可得零点

b) 同样可得零点 
$$w_z = \frac{g_m}{C_{GD}} \qquad \Theta \, C_{GD} = C_{OVD} 很小, \ w_z 很大, \ 可忽略。 \\ \frac{V_{out}}{V_{in}}(s) \approx -\frac{g_m R_D}{1 + R_D (C_D + C_{GD}) s} \\ c) 单位增益带宽$$

$$\frac{g_{m}R_{D}}{1+R_{D}C_{L}s}=1\Rightarrow w_{m}=\frac{g_{m}}{C_{L}}\Rightarrow GBW=\frac{g_{m}}{2pC_{L}}$$

#### 共源级

输入阻抗:不再是无限大。



输入阻抗:不再是无限大。

1) 输入阻抗是一个电容。

$$C_{in} = C_{GS} + (1 + g_m R_D) C_G$$

$$V_x = (I_x/C_{GD}s) + (I_x - g_m V_x) \frac{R_D}{1 + R_D C_{DB}s}$$

$$Z_{in}' = \frac{1 + R_D (C_{GD} + C_{DB})s}{C_{GD} (1 + g_m R_D + R_D C_{DB} s)s}$$

$$Z_{in} = Z_{in} / \frac{1}{C_{GS} s}$$

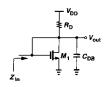
#### 共源级

低频时, s很小,

$$R_{D}(C_{GD} + C_{DB})s << 1 \qquad R_{D}C_{DB}s << 1$$

$$\therefore Z_{in}' = \frac{1 + R_{D}(C_{GD} + C_{DB})s}{C_{GD}(1 + g_{m}R_{D} + R_{D}C_{DB}s)s} \approx \frac{1}{C_{GD}(1 + g_{m}R_{D})s}$$

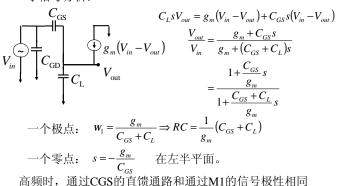
3) 若CGD很大,则零点不能忽略。前馈通路近似为短路



$$Z_{in} = \frac{1}{sC_{GS}} / / \frac{1}{g_m} / / R_D$$

#### 源跟随器

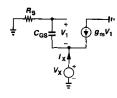
小信号分析:



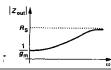
# 源跟随器

输出阻抗:

在输出结点并联的元件有:  $C_{I}$ ,  $C_{SR}$ ,  $1/g_{m}$ 忽略上述并联项,忽略  $C_{GD}$ 



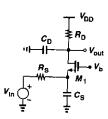
低频时,  $s \to 0$   $Z_{out} \approx 1/g_m$ 



一般情况下, 电路作为缓冲器, Rs很大,输出阻抗随频率上升而 增加。

#### 共栅级

若忽略沟道长度调制效应,输入输出结点是"孤立" 的,易达到宽带。



 $C_D: C_{DB} + C_{GD} \Theta V_b$  交流接地

引入二个极点,没有直馈通路,没有零点

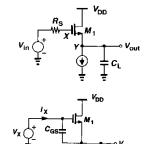
$$W_{in} = \left[ \left( C_{GS} + C_{SB} \right) \times \left( R_s / \frac{1}{g_m + g_{mb}} \right) \right].$$

$$W_{out} = \left[ (C_{GS} + C_{SB}) \times \left( R_s // \frac{1}{g_m + g_{mb}} \right) \right]^{-1}$$

$$A_V = \frac{(g_m + g_{mb})R_D}{1 + (g_m + g_{mb})R_S} \frac{1}{\left( 1 + \frac{C_{GS} + C_{SB}}{g_m + g_{mb} + 1/R_s} s \right)} \frac{1}{1 + (C_{GD} + C_{DB})R_D s}$$

#### 源跟随器

① 源跟随器作为输出级(缓冲、电平移位)时,负 载一般是电容。



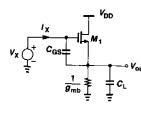
输入可能是高增益级的输出阻抗, 但可以和输入电容一起看作前级的

X和Y之间的CGS使二极点的相互作 用很大,二极点难以和结点对应。 因为: Rs和CGS的值都很大,造成 overshoot 和ringing。

② 假定Rs=0,则忽略一个极 点,频率特性是一个单极

#### 源跟随器

输入阻抗:

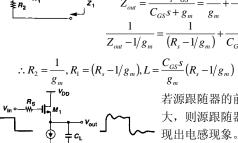


CGD是输入到地的电容,可先忽略。 求得的输入阻抗和CGD并联得到总的

CGS和CL串联,再和一个负阻串联。 $s = jw \Rightarrow \frac{g_m}{C_{GS}C_L s^2} = -\frac{g_m}{C_{GS}C_L w^2}$ 

## 源跟随器

输出阻抗的电感等效:

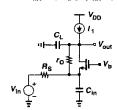


 $Z_{out} = \frac{1 + R_s C_{GS} s}{C_{GS} s + g_m} = \frac{1}{g_m} + \frac{C_{GS} s (R_s - 1/g_m)}{C_{GS} s + g_m}$   $\frac{1}{Z_{out} - 1/g_m} = \frac{1}{(R_s - 1/g_m)} + \frac{1}{C_{GS} s/g_m (R_s - 1/g_m)}$ 

若源跟随器的前级输出阻抗很 大,则源跟随器的输出阻抗表 c<sub>L</sub> 现出电感现象。带大电容负载

#### 共栅级

若计入沟道长度调制效应,输入输出结点不是"孤立"的。 输入阻抗与输出结点有关,很难把极点和结点对应。



例6.7 给出了传递函数和输入阻抗的

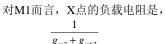
 $=\frac{1}{g_m + g_{mb}} \left( 1 + \frac{1}{C_L r_o s} \right)$ 

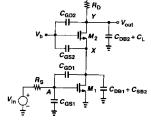
当 $C_L$ 或s很大时,输入阻抗约为:  $Z_{in} \approx \frac{1}{g_{...} + g_{nul}}$ 

输出阻抗和共源共栅级相似,在下面讨论。

#### 共源共栅级

通过共栅器件M2抑制结点X的密勒效应,提高带宽。





MT的和八路型火火:
$$\left(1 + \frac{g_{m1}}{g_{m2} + g_{mb2}}\right) C_{GD1} \xrightarrow{g_{m1} = g_{m2}} \approx 2C_{GL}$$
...

$$W_{in} = \frac{1}{R_s \left[ C_{GS1} + \left( 1 + \frac{g_{m1}}{g_{m2} + g_{mb2}} \right) C_{GD1} \right]}$$

$$\approx \frac{1}{R \left[ C_{GS1} + 2C_{GS1} \right]}$$

#### 共源共栅级

多了一个内部结点X:

$$\begin{split} W_{x} &= \frac{g_{m2} + g_{mb2}}{C_{x}} = \frac{g_{m2} + g_{mb2}}{2C_{GD} + C_{DB1} + C_{SB2} + C_{GS2}} \\ &\left(1 + \frac{g_{m2} + g_{mb2}}{g_{m1}}\right) C_{GD1} - \frac{g_{m1} - g_{m2}}{1} \approx 2C_{GD} \\ & \hat{m}$$
 出结点: $W_{out} = \frac{1}{R_{D}(C_{DB2} + C_{GD2} + C_{L})} \end{split}$ 

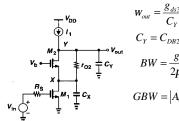
有三个极点,其中 $w_{in}$ 一般不考虑。

设计时w、选择在高频处。

则: Wout 是主极点, 传输函数是单极点函数。

#### 共源共栅级

若 $R_D$ 由M3来代替,考虑 $W_x$  和 $W_{out}$ 



$$W_{out} = \frac{8 ds_3}{C_Y}$$

$$C_Y = C_{DB2} + C_{GD2} + C_L + C_{GD3} + C_{DB3}$$

$$BW = \frac{8 ds_3}{2pC_Y} = \frac{1}{2pr_{o3}C_Y}$$

$$GBW = |A_V|BW = g_{m1}r_{o3} \frac{1}{2pr_{o3}C_Y} = \frac{g_{m3}}{2pC_Y}$$

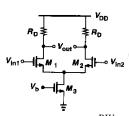
而因为 X点的负载电阻

$$R = \frac{1}{g_{m2}} \left( 1 + \frac{r_{o3}}{r_{o2}} \right)$$

$$R = \frac{1}{g_{m2}} \left( 1 + \frac{r_{o3}}{r_{o2}} \right) \qquad \therefore W_x = \frac{g_{m2}}{\left( 1 + \frac{r_{o3}}{r_{o2}} \right)} \frac{1}{C_x}$$

## 差动对

可分别讨论差分信号和共模信号的频率特性。



① 对于双端输出的对称差动对 可采用半边电路等效,则频率特 性和共源级相同。

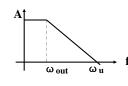
--o **V**<sub>In2</sub> **V**<sub>In1</sub> 例如: 输入结点有密勒项

$$SW = \frac{1}{2pR_DC_L}$$
  $GBW = A_V \times BW = \frac{g_m}{2pC_L}$ 

② 共模频率特性 如果只考虑  $\Delta g_m$ ,则可利用差分对公式

## 共源共栅级

若要满足电路的相位补偿条件,必须:



$$\frac{g_{m2}}{\left(1 + \frac{r_{o3}}{r_{o2}}\right)} \frac{1}{C_x} > \frac{g_{m3}}{2pC_{\gamma}}$$

•  $\mathbf{f}$  调节 $C_L$ 满足电路的相位补偿条件。  $\Theta C_L \uparrow \Rightarrow C_Y \uparrow \Rightarrow W_m \downarrow$ 

共源共栅级的输出阻抗

忽略Cy和CGD1,则输出阻抗相当于源极负反馈的共源级 的情况。

$$Z_{out} = (1 + g_{m2}r_{o2})Z_x + r_{o2}$$
  $Z_x = r_{o1} // \frac{1}{C_x s}$  有一个极点,  $f \downarrow \Rightarrow Z_{out} \downarrow$  对电流源的应用有影响。

## 差动对

$$A_{V,CM} = -\frac{\Delta g_m R_D}{1 + (g_{m1} + g_{m2}) R_{ss}}$$

$$\Theta R_D \Rightarrow R_D // C_L s, \ R_{ss} \Rightarrow r_{o3} // C_p s,$$

$$\therefore A_{V,CM} = -\frac{\Delta g_m (R_D // C_L s)}{1 + (g_{m1} + g_{m2}) (r_{o3} // C_p s)}$$

a) 一般要求M3在饱和区内,I很大,V<sub>DS</sub>很小。

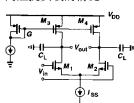
$$I = \frac{1}{2}bV_{eff}^2$$
  $I \uparrow, V_{eff} \downarrow \Rightarrow b \uparrow \Rightarrow \frac{W}{L} \uparrow \Rightarrow L \uparrow, W \uparrow$  即M3的宽长比很大,寄生电容 $C_p$ 很大。

b)  $R_p // C_r s$ 代表输出(差模)极点, $r_{o3} // C_p s$ 代表P点 (共模) 极点。

 $W_{out} << W_p$  共模抑制比下降不明显。

#### 差动对

高阻抗负载的情况



对偏置点G,M3、M4将大小相

方向相反的电流导入G,则G点可 **→** 近似交流接地。

负载电容是各管的漏级电容和栅漏

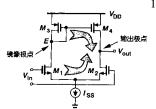
$$\therefore R_D \Rightarrow (r_{o1} // r_{o3}) // C_L s,$$

上述公式可适用。
$$BW = \frac{1}{2p(r_{o1}//r_{o3})C_L} = \frac{(I_1 + I_3)I}{2pC_L} \qquad A_{V,CM} = -\frac{\Delta g_m((r_{o1}//r_{o3})//C_Ls)}{1 + (g_{m1} + g_{m2})(r_{o5}//C_ps)}$$

 $(r_{ol} // r_{o3})$  很大, $C_L$  很大,则输出极点是主极点。

#### 差动对

CMOS差动对



1) 和双端输出(全对称)的电路相 比,引入了一个镜像极点E。

$$R_E \rightarrow \frac{1}{g_{m3}}$$
 $C_E = C_{GS3} + C_{GS4} + C_{DB3} + C_{DB1} + (C_{GD1} + C_{GD4})$ 的密勒项

2) 输出极点 
$$\mathbf{W}_{out} = \frac{1}{(r_{ou}//r_{out})C_L} = \frac{1}{(r_{oz}//r_{o.4})C_L}$$

## 差动对

3) 零点: 电路从输入到输出有二个通道,引入了零点对通道M1、M3、M4: 对通道M2:

$$\begin{split} &\frac{A_o}{\left(1 + \frac{s}{W_{out}}\right)}\left(1 + \frac{s}{W_E}\right) & \frac{A_o}{\left(1 + \frac{s}{W_{out}}\right)} \\ &\frac{V_{out}}{V_{in}} = \frac{A_o}{\left(1 + s/W_{out}\right)}\left(1 + \frac{1}{\left(1 + s/W_E\right)}\right) = \frac{A_o\left(2 + s/W_E\right)}{\left(1 + s/W_{out}\right)\left(1 + s/W_E\right)} \end{split}$$

 $\therefore s = -2w_E = -2g_{m3}/C_E$  零点在左半平面。

4) 主极点近似

$$\frac{g_{mp3}}{C_E} > \frac{g_{m1}}{2pC_L}$$

#### 例1: 电流漏共源级的性能

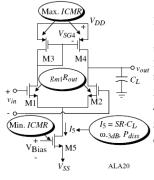
已知:  $W1=2~\mu$ ,  $L1=1~\mu$  ,  $W2=1~\mu$ ,  $L2=1~\mu$ , VDD=5, VGG1=3~v, Cgd1=Cgd2=100fF, Cbd1=200fF, Cbd2=100fF, Cgs2=200fF, CL=

1pF。计算输出摆幅和小信号性能。



		i			
	VT0	Threshold Voltage (V <sub>BS</sub> = 0)	0.7± 0.15	-0.7 ± 0.15	V
	K'	meter (in saturation)	110.0 ± 10%	50.0 ± 10%	μΑ/V2
U7	γ	Bulk threshold parameter	0.4	0.57	(V)1/2
	λ	Channel length modulation parameter		0.05 (L=1 μm) 0.01 (L=2 μm)	(V)-1
	$2 \phi F $	Surface potential at strong inversion	0.7	0.8	V

## 例2: CMOS差动对的性能



#### Procedure:

- 1.) Pick  $I_{SS}$  to satisfy the slew rate knowing  $C_L$  or the power dissipation
- 2.) Check to see if  $R_{out}$  will satisfy the frequency response, if not change  $I_{SS}$  or modify circuit
- 3.) Design  $W_3/L_3$  ( $W_4/L_4$ ) to satisfy the upper ICMR
- 4.) Design  $W_1/L_1$  ( $W_2/L_2$ ) to satisfy the gain
- 5.) Design  $W_5/L_5$  to satisfy the lower *ICMR*
- 6.) Iterate where necessary

#### 例2: CMOS差动对的性能

1) 由压摆率 $SR \ge 10V/\mu s$  (CL=5pF),  $SR = I_5/C_L \Rightarrow I_5 > 10(V/ms) \times 5pF = 50mA$  由功率  $1mW = 5V \times I_5 \Rightarrow I_5 < 200mA$   $\therefore 50mA < I_5 < 200mA$ 

2) 考虑Rout 是否满足带宽。  $\frac{1}{2pR_{out}C_L} > 100kHz \Rightarrow R_{out} < \frac{1}{2p \times 100 \times 10^3 \times 5 \times 10^{-12}} = 318k\Omega$   $R_{out} = \frac{2}{(I_n + I_n)I_5} < 318k\Omega \Rightarrow I_5 > 70mA \quad 取: \quad I_5 = 100mA$ 

#### 例2: CMOS差动对的性能

3) 最大输入共模电压

$$\begin{aligned} V_{G1} &= V_{DD} - V_{SG3} - V_{DS1} + V_{GS1} = V_{DD} - V_{GS3} + V_{Tn} \\ V_{SG3} &= V_{DD} - V_{G1} + V_{Tn} = 2.5 - 2 + 0.7 = 1.2V \\ V_{SG3} &= \left| V_{Tp3} \right| + \sqrt{\frac{2I}{b}} = 0.7V + \sqrt{\frac{2 \times 50 \, \text{mA}}{50 \left( \text{mA} / V^2 \right) \left( W / L \right)_3}} = 1.2V \\ \Rightarrow \left( \frac{W}{L} \right)_b &= \left( \frac{W}{L} \right)_b = 8 \end{aligned}$$

4) 增益 
$$A_V = g_{m1}R_{out} = \sqrt{2bI_1} \frac{1}{(I_n + I_p)I_1} = \frac{1}{(I_n + I_p)}\sqrt{\frac{2b}{I_1}}$$

$$100 = \frac{1}{0.04 + 0.05} \sqrt{\frac{2 \times 110}{50} \left(\frac{W}{L}\right)_1} = 23.3 \sqrt{\frac{W}{L}} \Rightarrow \left(\frac{W}{L}\right)_1 = 18.4$$

#### 例2: CMOS差动对的性能

5) 最小输入共模电压

$$V_{DSS} = V_{G1} - V_{GS1} - V_{SS}$$

$$= 1.5 - (-2.5) - \left(\sqrt{\frac{2 \times 50 \, \text{mA}}{110 (\text{mA}/V^2) \times 18.4}} + 0.7\right) = 0.078V$$

$$\Rightarrow \left(\frac{W}{L}\right)_{S} = \frac{2 \times 100 \, \text{mA}}{110 (\text{mA}/V^2) \times (0.078)^2} = 299$$

6) 选择 
$$\left(\frac{W}{L}\right) = 25$$

$$V_{DSS} = 0.11V, \Rightarrow \left(\frac{W}{L}\right)_{S} = 150$$

M5 很容易进入线性区。

#### 噪声

- •噪声的统计特性
- 噪声类型
  - § 热噪声
  - § 闪烁噪声
- 电路中的噪声
- 单级放大器中的噪声
  - § 共源级
  - §源跟随器
  - § 共栅级
  - § 共源共栅级
  - §差动放大器的频率特性

#### 噪声的统计特性

ü 噪声平均功耗

对一个周期性的电压 v(t) , 在一个负载电阻R上消耗的 平均功耗:  $1\sqrt{x}/v^2(t)$ 

平均功耗:  $P_{av} = \frac{1}{T} \int_{-T/2}^{T/2} \frac{v^2(t)}{R} dt$ 

则,随机信号x(t)的平均功耗  $P_{av}$  定义为:

$$P_{av} = \lim_{T \to \infty} \frac{1}{T} \int_{-T/2}^{T/2} \frac{x^{2}(t)}{R} dt$$

测量时间很长,  $T \rightarrow \infty$ 。X(t) 是电压值。

定义:  $P_{av} = \lim_{T \to \infty} \frac{1}{T} \int_{-T/2}^{T/2} x^2(t) dt$  单位是V<sup>2</sup>,只和信号有关

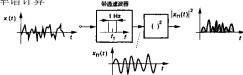
**ü** 均方根电压 (rms)  $\sqrt{P_{av}}$  単位是V。

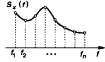
#### 噪声的统计特性

ü 功率谱—频域表示

既然噪声是一种信号,则它随频率的改变而变化,具有 自己的噪声谱。

功率谱计算





S(f): f附近1Hz带宽内信号具有的平均功率。

S(f) 的区间为[-∞, +∞], 双边噪声谱。

#### 噪声的统计特性

噪声谱和均方根功率的关系

$$V_n^2(rms) = \int_0^\infty \overline{V}_n^2(f) df$$

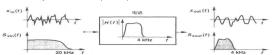
 $\overline{V}_n^2(f)$  为噪声谱,单位是 $V^2/Hz$ 。

噪声谱的另一种表示为  $V_{x}(f)$ , 单位是  $V/\sqrt{Hz}$ .

ü 噪声传输

定理: 若把噪声谱为Sx(f)的信号加到传输函数为H(s)的 线性时不变 系统上。则输出谱是:

$$S_{y}(f) = S_{x}(f) |H(f)|^{2}$$



## 噪声的统计特性

- ü 噪声的影响
- a) 信号是非理想的,包含信息本身和另一些成分例如:由非对称电路引入的共模→差模,噪声。
- b) 当信号幅度下降时,噪声本身没有下降,则信噪比下降
- c) 噪声问题常和功耗、速度、线性度等参数相互制约。
- ü 什么是噪声?

噪声是一个随机过程,噪声的值在任何时候都不可能被 预测。

ü 噪声的统计模型

在很多情况下,噪声的平均功率可以被预测,电路中的大多数噪声显示出固定的平均功耗。

#### 噪声的统计特性

ü 信噪比 (SNR)

假定一个结点的信号Vs,具有功耗  $V^2_{s(rms)}$  和噪声功耗 $V^2_{n(rms)}$  信噪比定义为:

$$SNR = 10 \log \left[ \frac{signal\ power}{noise\ power} \right] = 10 \log \left[ \frac{V_{s(rms)}}{V_{n(rms)}} \right] = 20 \log \left[ \frac{V_{s(rms)}}{V_{n(rms)}} \right]$$

当信号和噪声的均方根电压值相等时,SNR=0

ü dBm表示

dB单位表示两个功耗的相对的比值。

同时,知道绝对值是有意义的,dBm是一种表示方法。

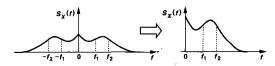
定义: 所有的功率值以1mw作为参考标准。

例: 信号 1mw→0dbm,

1mw  $\rightarrow -30$ dbm

#### 噪声的统计特性

单边功率谱



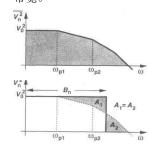
因为x(t) 是实数,可以证明Sx(f) 是fx的偶函数。将双边谱折叠, $[0, +\infty]$ 的Sx(f)\*2 **à** 单边谱。例,白噪声,在所有频率下具有相同的值。



#### 噪声的统计特性

ü 噪声带宽

如果一个理想的滤波器(brick-wall filter)和一个电路输出的噪声谱的  $\overline{V}_n^2(f)$  相同,则这个滤波器的带宽就是噪声带宽。



$$V_o^2 B_n = \int_0^\infty \overline{V_n^2}(f) df$$

例: 一个单极点系统的噪声 带宽等于该极点对应频 率的 π/2倍。

$$\mathbb{B}_n = \frac{p}{2} f_1$$

#### 噪声的统计特性

ü 相关和非相关噪声源

有二个噪声源:  $x_1(t)$   $x_2(t)$ 

$$P_{av} = \lim_{T \to \infty} \frac{1}{T} \int_{-T/2}^{T/2} [x_1(t) + x_2(t)]^2 dt$$

$$= P_{av1} + P_{av2} + \lim_{T \to \infty} \frac{1}{T} \int_{-T/2}^{T/2} 2x_1(t) \times x_2(t) dt$$

第三项表示二个噪声源之间的相关性, 若二者非相关,

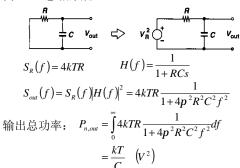
则:  $\lim_{T} \frac{1}{T} \int_{-T/2}^{T/2} x_1(t) \times x_2(t) dt = 0$ 

$$P_{av} = P_{av1} + P_{av2}$$

在大多数情况下,噪声源是非相关的,可以使用叠加 原理。

## 噪声类型

例: RC电路的噪声



结论:噪声和R无关,和C成反比。

## 噪声类型

MOS晶体管噪声:

沟道噪声:

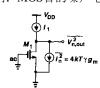
用电流源模拟。其中系数 γ 和体效应无关。



 $\overline{I_n^2} = 4kTgg_m$ 

对长沟道, γ=2/3。短沟道的γ增加。

例: MOS管的噪声电压



$$\overline{V_{n}^{2}} = \overline{I_{n}^{2}} r_{o}^{2} = 4kT \left(\frac{2}{3}\right) g_{m} r_{o}^{2}$$

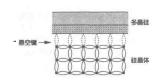
$$e^{\int_{n}^{2} = 4kT \gamma g_{m}}$$

- b) 噪声和输入的位置无关。

## 噪声类型

2. 闪烁噪声 (1/f 噪声):

产生的原因: 栅氧化和硅界面有悬挂键(Si一侧)



à能级 à 载流子的随机俘获和释放

à在漏电流中产生"闪烁"噪声。

用一个和栅极串联的电压源模拟

$$\overline{V_n^2} = \frac{K}{C WL} \frac{1}{f}$$



- a) 和频率成反比。  $f \uparrow \Rightarrow \overline{V_n^2} \downarrow$
- b) 和W、L成反比。 $WL \downarrow \Rightarrow \overline{V_{*}^{2}} \downarrow$
- c) K是一个和工艺有关的常数。

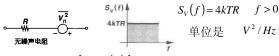
$$10^{-25}V^2F$$

## 噪声类型

电路噪声可分成器件噪声和环境噪声。环境噪声包含电源 或地线、衬底等的随机干扰。只考虑器件的噪声。

1. 热噪声

电阻噪声:导体中的电子的随机运动引起的,和温度成正比



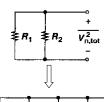
 $T \uparrow \Rightarrow S_{v}(f) \uparrow$  ; 是白噪声; 噪声是随机量, 极 特点: 性并不重要,但在电路分析中应保持不变。



 $\Theta \frac{\overline{V_n^2}}{R} = \overline{I_n^2}$  平均功率不变  $\Rightarrow \overline{I_n^2} = \frac{4kT}{R}$ 

#### 噪声类型

例: 电阻并联。

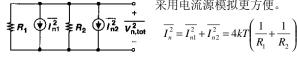


直观地, 二个电阻等效为一个电阻, 即:一个噪声源。

$$\overline{V_{n,out}^2} = 4kTR = 4kT(R_1 // R_2)$$

是二个非相关的噪声源,

采用电流源模拟更方便。

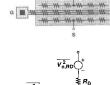


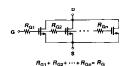
$$\overline{I_n^2} = \overline{I_{n1}^2} + \overline{I_{n2}^2} = 4kT \left(\frac{1}{R_1} + \frac{1}{R_2}\right)$$

$$\overline{V_{n,out}^2} = \overline{I_{n,out}^2} (R_1 // R_2)^2 = 4kT (R_1 // R_2)$$

#### 噪声类型

MOS的栅极寄生电阻噪声:





分布电阻

$$R_{\rm l} = \frac{1}{3} R_G$$

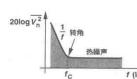
$$\overline{V_n^2} = 4kT \left(\frac{1}{3} R_G\right) (g_m r_o)^2$$

减少栅电阻的方法:

折叠、二边加孔。

## 噪声类型

闪烁噪声的转角频率:



对一个MOS器件,热噪声和闪烁噪声 哪一个是更重要的? 可以用闪烁噪声的 频率表示。

在低频时, 1/f 噪声是主要的。 (log) 在高频时,热噪声是主要的。

转折频率点:  $\overline{I_n^2} = \frac{K}{C_m W L} \frac{1}{f_c} g_m^2 = 4kT g g_m$ 

$$f_C = \frac{K}{C_{ox}WL} \frac{g_m}{4kTg} = \frac{3}{8kT} \frac{K}{C_{ox}} \frac{g_m}{WL}$$

对于短沟道器件,  $f_c \sim 500kHz-1MHz$ 

#### 电路的噪声

考虑量化一个电路的噪声影响:

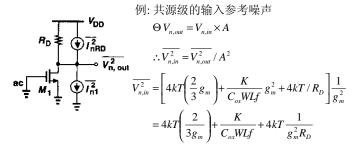
#### ① 测量电路的输出噪声

方法: 将输入置为零, 计算电路中各种噪声源在输出 产生的总噪声。输出噪声是实际的噪声,可采 用仿真和实验的测量方法。



#### 电路的噪声

输入参考电压可表示在一定SNR条件下,输入信号有多小。 表示输入信号被噪声损坏的程度。



#### 电路的噪声

#### b) 噪声电流源

使输入开路,  $\rightarrow$  根据输入噪声  $\overline{I_{n,n}^2}$  , 推导输出噪声,  $\rightarrow$  求输 入开路时器件噪声产生的输出噪声, →二种输出噪声相等, 得 到输入噪声电流源。

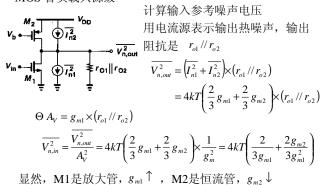
#### c) 噪声源的相关性

输入参考噪声电压源和电流源是相关的,同时用电压源和电 流源表示输入参考噪声,并没有将噪声重复计算。

利用输入参考噪声电压源和电流源在输出产生的总噪声,必 须采用电压叠加的方式,就像对待二个独立的激励源一样,而 不能采用功耗叠加的方法。

#### 单级放大器中的噪声

MOS 管负载共源级



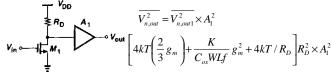
#### 电路的噪声

#### ② 电路的输入参考噪声

输出噪声和电路的增益有关,无法对不同电路的噪 声性能进行合理的比较。 将输出噪声等效到输入端,用 一个输入参考噪声电压进行比较。

输入参考噪声电压是一个虚拟量,不能测量到。 例: 共源级+理想放大器

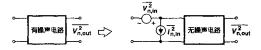
M1和R<sub>D</sub>产生的输出噪声为



但是,输入信号也放大了A1倍,SNR不变。

#### 电路的噪声

可以证明: 同时用  $\overline{V_{n,n}^2}$  和  $\overline{I_{n,n}^2}$  表示任何线性端口电路的噪声是 充分和必要的。



若输入阻抗很小,信号源的阻抗很大,则用电压源模拟输入参 考噪声时,噪声→0。故必须有一个串联电压源和一个并联电流源 怎样计算?

#### a) 噪声电压源

输入为零→得到输入噪声→等效到输入电压源→验证:输入 短路, 计算输出噪声, →得到相同的输出噪声。

#### 单级放大器中的噪声

1) 共源级(前面的例子)



显然, M1作为恒流源和电压放大应用时的设计要求是不同 的。

#### 单级放大器中的噪声

若接负载C<sub>I</sub>,则总的噪声是在0→f区间内的积分。

$$\begin{split} \overline{V_{n,out}^2} &= 4kT \bigg(\frac{2}{3}\,g_{m1} + \frac{2}{3}\,g_{m2}\,\bigg) \times \frac{\left(r_{o1} / / \, r_{o2}\right)^2}{1 + \left(r_{o1} / / \, r_{o2}\right)^2 \left(2pfC_L\right)^2} \quad (1Hz) \\ \overline{V_{n,out,tot}^2} &= \int\limits_0^\infty \overline{V_{n,out}^2} \, df = \frac{2}{3} \big(g_{m1} + g_{m2}\big) \big(r_{o1} / / \, r_{o2}\big) \frac{kT}{C_L} \\ \\ \mathbb{Q} = \widehat{\Lambda} \, \oplus \, \mathbb{Q} \, \mathbb{Q}$$

若输入是正弦波,信号功率为 
$$\left[ \frac{g_{ml}(r_{ol} // r_{o2}) V_m}{\sqrt{2}} \right]^2$$
 
$$SNR = \left[ \frac{g_{ml}(r_{ol} // r_{o2}) V_m}{\sqrt{2}} \right]^2 / 2 / 3 (g_{ml} + g_{m2}) (r_{ol} // r_{o2}) \frac{kT}{C_L}$$
 
$$= \frac{3C_L}{4kT} \frac{g_{ml}^2(r_{ol} // r_{o2})}{(g_{ml} + g_{m2})} V_m^2 \qquad \text{负载C}_L \uparrow \text{, SNR} \uparrow \text{, 带宽} \downarrow$$

#### 单级放大器中的噪声

2) 共栅级:特点是输入阻抗很小,同时考虑输入噪声电压和电流



## 单级放大器中的噪声

偏置电流源引入的噪声



M2 的影响:

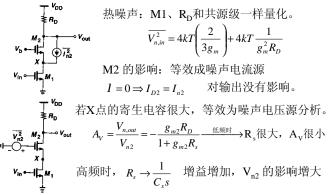
输入接地时,M2对输出噪声没有

M3的影响:

负载的噪声影响类似于共源级,要求: g<sub>m3</sub>↓

## 单级放大器中的噪声

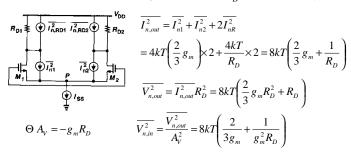
3) 共源共栅级:输入阻抗很大,忽略输入噪声电流源。



#### 单级放大器中的噪声

5) 差动放大器:

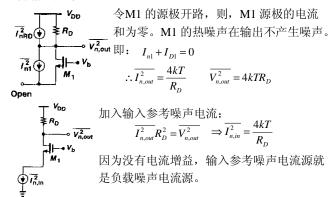
考虑M1、M2和Rp, 用电流源表示



输入参考噪声电压是共源级的二倍,器件增加导致噪声增加。

#### 单级放大器中的噪声

计算输入参考噪声电流



#### 单级放大器中的噪声

1/f 噪声的影响:

输入接地:

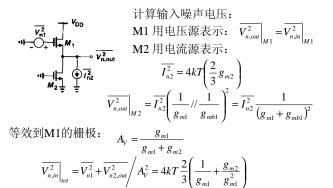


输入开路: M1没有影响, 类似共源共栅级

$$\overline{V_{n,out}^2} = \frac{1}{C_{ox}f} \left( \frac{K_N}{(WL)_2} g_{mn2}^2 + \frac{K_P}{(WL)_3} g_{mp}^2 \right) R_{out}^2$$

#### 单级放大器中的噪声

4) 源跟随器:同样,输入阻抗很大,可忽略输入噪声电流源。

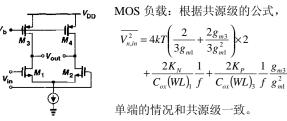


#### 单级放大器中的噪声

5) 差动放大器: 1/f 噪声等效在栅极。

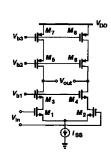
$$\overline{V_{n,in}^2} = \frac{\overline{V_{n,out}^2}}{A_V^2} = 8kT \left( \frac{2}{3g_m} + \frac{1}{g_m^2 R_D} \right) + \frac{2K}{C_{ox}WL} \frac{1}{f}$$

MOS 负载和单端输出的差动对的情况:



## 单级放大器中的噪声

套筒式结构:



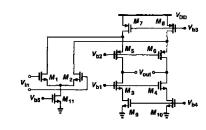
在共源共栅级中,低频时,共栅器件的 噪声影响可忽略。故只有M1、M7的噪 声对输出有影响。

又,共源共栅级的噪声公式和共源级相同。

$$\begin{split} \overline{V_{n,in}^2} &= 4kT \Biggl( \frac{2}{3g_{m1}} + \frac{2g_{m7}}{3g_{m1}^2} \Biggr) \times 2 \\ &+ \frac{2K_N}{C_{ox}(WL)_1} \frac{1}{f} + \frac{2K_P}{C_{ox}(WL)_7} \frac{1}{f} \frac{g_{m7}}{g_{m1}^2} \end{split}$$

## 单级放大器中的噪声

折叠结构:



M1、M2是输入对管, M9、

M10是负载。

M7、M8是电流源。

M7、M8的噪声:  

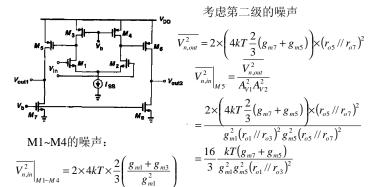
$$V_{n,out}^2 = 2 \times \left(4kT \frac{3}{3}g_{m7}\right) \times R_{out}^2$$

$$\overline{V_{n,in}^2}\Big|_{M7,8} = 2 \times \left(4kT \frac{2}{3} \frac{g_{m7}}{g_{m1}^2}\right)$$

折叠结构比套筒式多了一项M7,8的噪声。

## 单级放大器中的噪声

二级运放的情况: 计算输入参考噪声



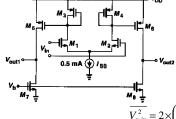
# 单级放大器中的噪声

总的热噪声: 
$$\overline{V_{n,in}^2}\Big|_{tot} = \frac{16}{3}kT\frac{1}{g_{ml}^2}\left(g_{m1} + g_{m3} + \frac{g_{m5} + g_{m7}}{g_{m5}^2(r_{01}/r_{o3})^2}\right)$$

第二级的噪声可忽略。

 $\begin{array}{ll} \text{($W/L$)}_1 = 50/0.6, (W/L)_3 = 10/0.6, \\ (W/L)_5 = 20/0.6, (W/L)_7 = 56/0.6, \end{array}$ 

 $m_n C_{ox} = 75 \,\text{mA}/V^2, m_p C_{ox} = 30 \,\text{mA}/V^2.$ 



$$\frac{A_{V1} \approx g_{m1}/g_{m3} = 3.54}{V_{n,in}^2} = 4kT(2/3)(g_{m5} + g_{m7})/g_{m5}^2 A_{v1}^2$$
$$= 2.29 \times 10^{-18} V^2/Hz$$

 $\frac{\overline{V_{n,in}^2}}{\overline{V_{n,in}^2}} = 2 \times \left( \overline{V_{n,in}^2} \Big|_{M1} + \overline{V_{n,in}^2} \Big|_{M1} + \overline{V_{n,in}^2} \right) = 2.66 \times 10^{-17} V^2 / Hz$