

Hi3518EV200 经济型 HD IP Camera SoC

产品简介

文档版本 02

发布日期 2015-12-28

版权所有 © 深圳市海思半导体有限公司2015。保留一切权利。

非经本公司书面许可,任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部,并不得以任何形式传播。

商标声明



(上) HISILICON、海思和其他海思商标均为深圳市海思半导体有限公司的商标。

本文档提及的其他所有商标或注册商标,由各自的所有人拥有。

注意

您购买的产品、服务或特性等应受海思公司商业合同和条款的约束,本文档中描述的全部或部分产品、服务或特性可 能不在您的购买或使用范围之内。除非合同另有约定,海思公司对本文档内容不做任何明示或默示的声明或保证。 由于产品版本升级或其他原因,本文档内容会不定期进行更新。除非另有约定,本文档仅作为使用指导,本文档中的 所有陈述、信息和建议不构成任何明示或暗示的担保。

深圳市海思半导体有限公司

地址: 深圳市龙岗区坂田华为基地华为电气生产中心 邮编: 518129

网址: http://www.hisilicon.com

客户服务电话: +86-755-28788858

客户服务传真: +86-755-28357515

客户服务邮箱: support@hisilicon.com



Hi3518EV200经济型HD IP Camera SoC

主要特点

处理器内核

• ARM926@ 540MHz, 32KB I-Cache, 32KB D-Cache

视频编码

- H.264 MP/HP Level4.0
- H.264 Baseline
- MJPEG/JPEG Baseline 编码

视频编码处理性能

- H.264 编码可支持最大分辨率为 2M Pixel
- H.264&JPEG多码流实时编码能力:
 720P@30fps+VGA@30fps+QVGA@30fps+720P @1fpsJPEG抓拍
- 支持 JPEG 抓拍 2M@5fps
- CBR/VBR 两种码率控制模式,且输出码率范围为: 2 kbit/s~100Mbit/s
- 编码帧率支持 1/16~30fps
- 支持 8 个感兴趣区域(ROI)编码
- 支持 8 个区域的编码前处理 OSD 叠加

智能视频分析

集成智能分析加速引擎,支持智能运动侦测、周界防范、视频诊断等多种智能分析应用

视频与图形处理

- 支持 3D 去噪、图像增强、边缘增强等前处理功能
- 支持视频、图形输出抗闪烁处理
- 支持视频 1/15~16x 缩放功能
- 支持图形 1/2~2x 缩放功能
- 8个区域的编码前处理 OSD 叠加
- 2层(视频层、图形层1)视频后处理硬件图像叠加

ISP

- 支持 2x2 Pattern RGB-IR sensor
- 支持 3A 功能, 3A 的控制用户可调节
- 强光抑制、背光补偿、gamma、色彩增强
- 支持坏点校正、去噪、数字防抖
- 支持去雾
- 支持镜头畸变校正
- 支持图像 90 度/270 度旋转
- 支持图像 mirror、flip
- 支持 build-in WDR 和 tone mapping
- 提供 PC 端 ISP tuning tools

音频编解码

- 通过软件实现多协议语音编解码
- 协议支持 G.711、ADPCM、G.726
- 支持回波抵消/噪声抑制/自动增益功能

安全引擎

- 硬件实现 AES/DES/3DES/RSA 加解密算法
- 硬件实现 HASH 防篡改算法
- 内部集成 512Bit OTP 存储空间和硬件随机数发生器

视频接口

输入

- 支持8/10/12/14 bit RGB Bayer/ RGB-IR输入,时钟 频率最高100MHz
- 支持BT.601、BT.656、BT.1120
- 支持4 x Lane MIPI/Hispi/LVDS接口.
- 支持与SONY、Aptina、OmniVision、Panasonic等主流高清CMOS对接.
- 兼容多种sensor电平
- 提供可编程sensor时钟输出
- 支持输入最大分辨率为2M (1920*1080) Pixel
- 输出
 - 支持1路BT.656, 支持8bit串行LCD输出

音频接口

- 集成 Audio codec, 支持 16bit 语音输入和输出
- 支持单声道 mic 差分输入,降低底噪
- 支持 I2S 输入

外围接口

- 支持 POR
- 集成高精度 RTC
- 集成 4 通道 SAR-ADC
- 3个UART接口
- IR 接口、I²C 接口、SPI 主接口、GPIO 接口
- 4 个 PWM 接口
- 2个 SDIO 接口,其中一个支持 SD3.0
- 1个USB 2.0接口,支持 Host/Device 模式
- 支持 RMII 模式;支持 TSO 网络加速;支持 10/100Mbit/s 全双工或半双工模式,提供 PHY 时钟输出

外部存储器接口

- DDR2 SDRAM 接口
 - 内嵌512Mb,16bit DDR2
 - 最高频率支持到360MHz
- SPI Nor Flash 接口
 - 1, 2, 4bit SPI Nor Flash
- SPI NAND Flash 接口
 - 最大容量支持4Gbit
- 支持 eMMC5.0 接口
 - 最大容量支持64GByte
- 可选择从 SPI Nor Flash 或 SPI NAND Flash 或 eMMC 启动

SDK

- 提供基于 Linux-3.4.x SDK 包
- 提供 H.264 的高性能 PC 解码库

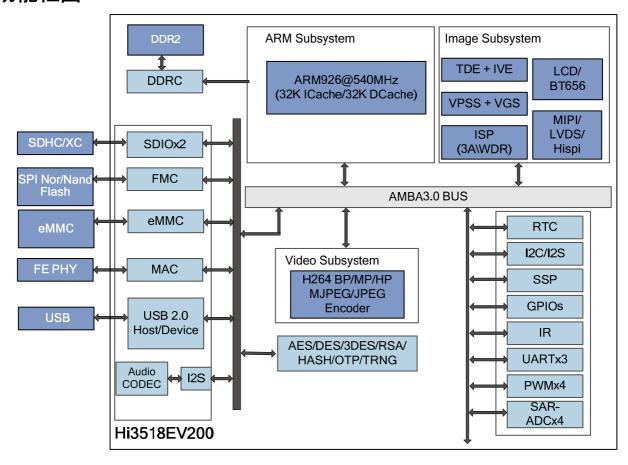
芯片物理规格

- 功耗
 - 700mW典型功耗(包含DDR2)
 - 支持多级省电模式
- 工作电压
 - 内核电压为1.1V
 - IO电压为3.3V, 容限电压为3.8V
- 対装
 - 10mm x 10mm,192 pin 0.65管脚间距,TFBGA RoHS封装



Hi3518EV200经济型HD IP Camera SoC

功能框图



Hi3518EV200作为新一代HD IP摄像机SOC,集成新一代ISP,优化后的编码前图像处理算法和新一代H.264编码器,同时采用先进低功耗工艺和低功耗架构设计,这一切将使得Hi3518EV200在低码率,高图像质量,低功耗方面持续引领行业水平。创新性的硬件支持90度/270度旋转功能和镜头几何校正功能,可以满足监控应用的各种场景需求。Hi3518EV200还支持3A算法,客户可以基于此实现包含一体机机芯在内的各种机型设计。集成POR、RTC、Audio Codec 并支持多种sensor电平及各种时钟输出等功能,将极大的降低基于Hi3518EV200的HD IP摄像机ebom成本。与海思DVR/NVR芯片相似的SDK设计,能够支撑客户快速产品量产,并实现DVR/NVR和IP摄像机的系统布局。



Hi3518EV200经济型HD IP Camera SoC

Hi3518EV200 HD IP 摄像机解决方案

