

Ejercicio 1. Practica 4

David Prieto Araujo

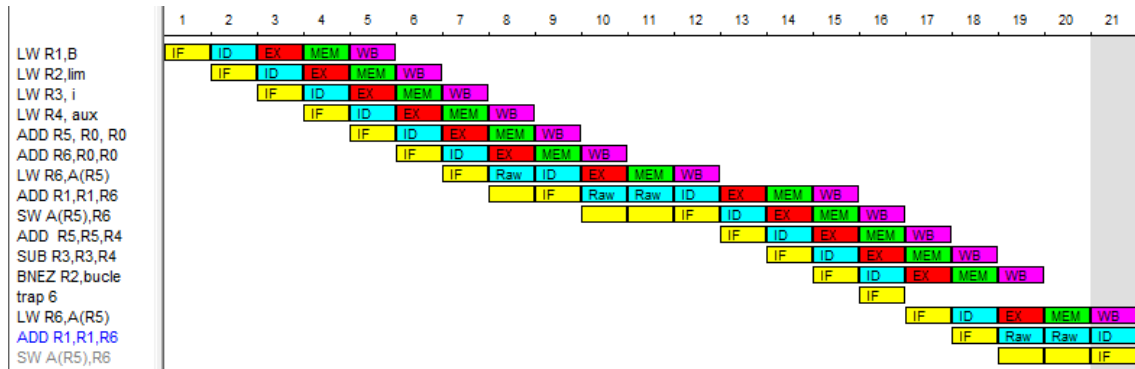
Enunciado:

Para $i = 0$ hasta $i = 9$, con $i = i + 1$

$B = \sum A[i]$

-Análisis:

->Sin adelantamientos: 20 ciclos y 12 instrucciones



Se producen 3 detenciones y 5 RAW(Read after write):

Det1: A(R5) – ciclo 8

Det2: R1 y R6 – ciclos 10 y 11

Det3: R1 y R6 – ciclos 19 y 20

-Sus estadísticas:

Ejecución

20 Ciclos

12 Instrucciones

1.667 Ciclos de reloj por instrucción (CPI)

Configuración hardware

Memoria

20 Kbytes, distribuida en 64 bancos

Direcciones de comienzo por defecto

0x00000100 Código

0x00001000 Datos

Unidades funcionales escalares

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	4
Multiplicación FP	SI	7
División FP	NO	25

Unidades funcionales vectoriales

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	7
Multiplicación FP	SI	8
División FP	NO	21
Carga/Almac. Vectorial	SI	13

Traps

0 Traps

Parones

5 RAW (lectura después de escritura)
0 WAW (escritura después de escritura)
0 WAR (escritura después de lectura)
0 Estructurales

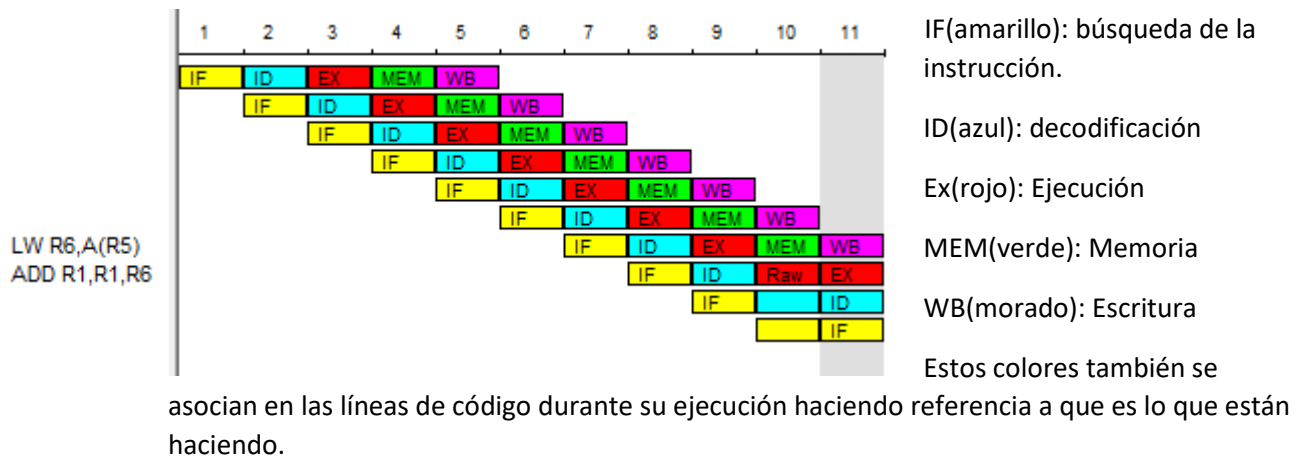
Estado de la memoria

	Tamaño	Dirección de comienzo
Código	0052 Bytes	0x00000100
Datos	0052 Bytes	0x00001000

->Mediante el uso de un BYPASS o adelantamiento

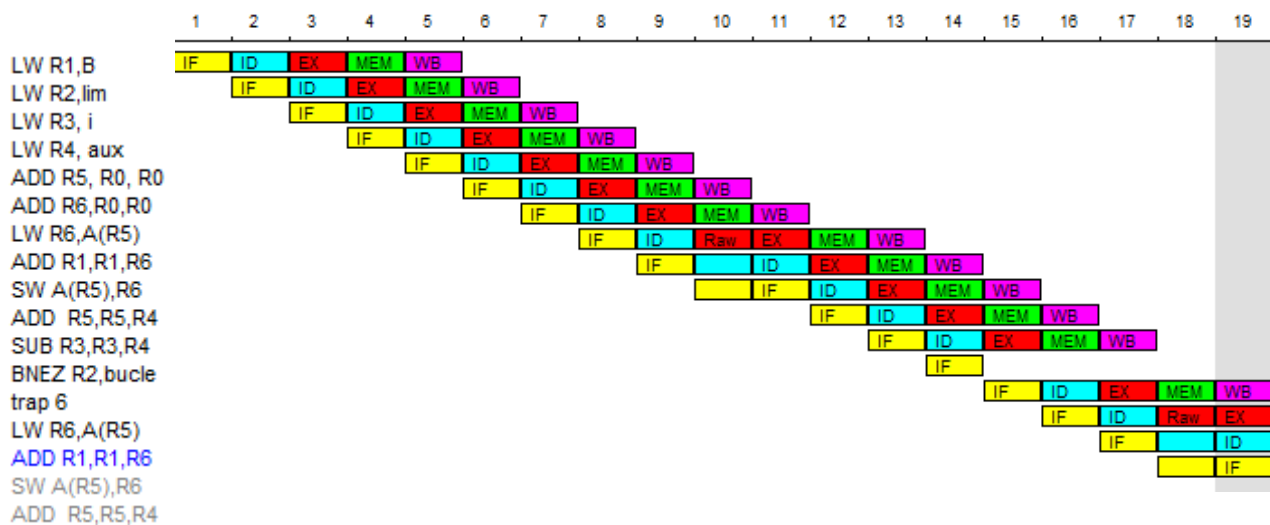
-Numero de ciclos del reloj: 18 ciclos para 12 instrucciones.

Se producen dos adelantamientos de memoria a la alu. El primero se produce del ciclo 9 al ciclo 11.



Det1: A(R5) – ciclo 10

En el ciclo 10 se puede observar un RAW(Riesgo de tipo Read after write), donde la instrucción anterior está terminando de escribir la instrucción y para ello la instrucción donde se ejecuta el RAW debe tener un paron de un ciclo para poder continuar y así poder ejecutar su instrucción.



Det2: R1 y R6 – ciclo 18

En el ciclo 17, vuelve a ocurrir lo mismo, un RAW debido a que en la instrucción anterior se esta terminando la escritura de la instrucción en R6.

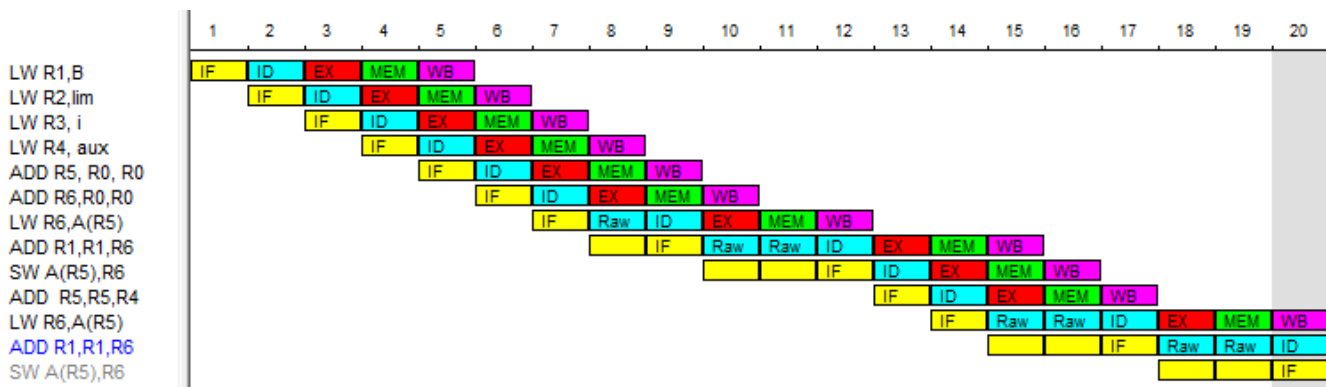
El segundo adelantamiento de memoria se produce del ciclo 16 al 19.

-Estadísticas:

Ejecución			Traps		
18 Ciclos			0 Traps		
12 Instrucciones					
1.500 Ciclos de reloj por instrucción (CPI)			Parones		
Configuración hardware			2 RAW (lectura después de escritura)		
Memoria			0 WAW (escritura después de escritura)		
20 Kbytes, distribuida en 64 bancos			0 WAR (escritura después de lectura)		
Direcciones de comienzo por defecto			0 Estructurales		
0x00000100 Código			Estado de la memoria		
0x00001000 Datos					
Unidades funcionales escalares				Tamaño	Dirección de comienzo
Unidad funcional	Segmentación	Latencia	Código	0052 Bytes	0x00000100
Suma/Resta FP	SI	4	Datos	0052 Bytes	0x00001000
Multiplicación FP	SI	7			
División FP	NO	25			
Unidades funcionales vectoriales					
Unidad funcional	Segmentación	Latencia			
Suma/Resta FP	SI	7			
Multiplicación FP	SI	8			
División FP	NO	21			
Carga/Almac. Vectorial	SI	13			

-Técnicas de optimización:

->Sin coma flotante y sin adelantamiento: 19 ciclos para 10 instrucciones

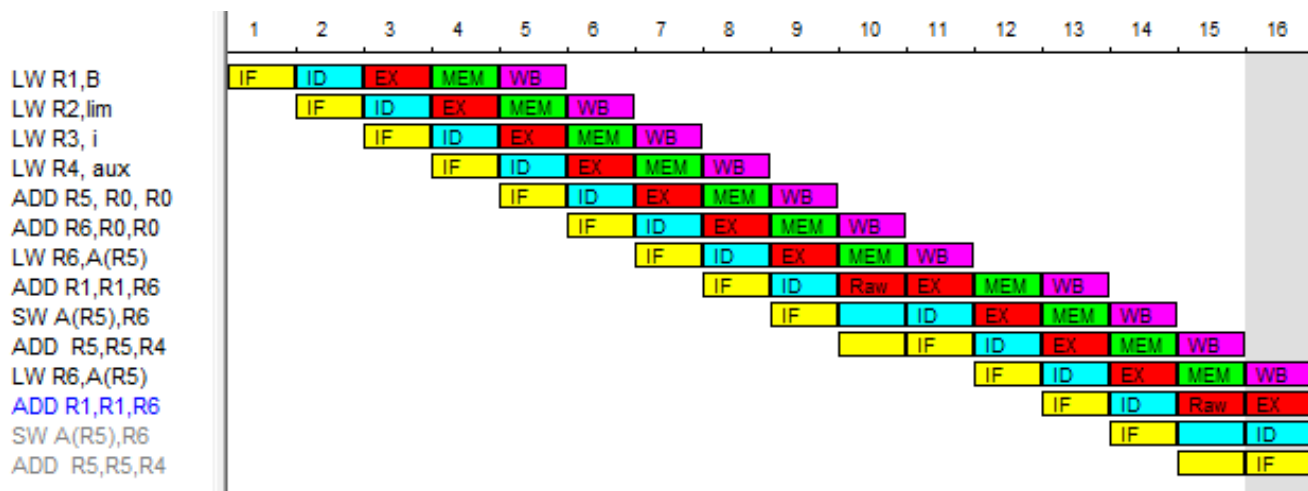


Se producen 7 parones en total y 4 detenciones:

Estadísticas:

Ejecución			Traps		
19 Ciclos			0 Traps		
10 Instrucciones			Parones		
1.900 Ciclos de reloj por instrucción (CPI)			7 RAW (lectura después de escritura)		
Configuración hardware			0 WAW (escritura después de escritura)		
Memoria			0 WAR (escritura después de lectura)		
20 Kbytes, distribuida en 64 bancos			0 Estructurales		
Direcciones de comienzo por defecto			Estado de la memoria		
0x00000100	Código			Tamaño	Dirección de comienzo
0x00001000	Datos				
Unidades funcionales escalares			Código	0172 Bytes	0x00000100
			Datos	0052 Bytes	0x00001000
Unidad funcional	Segmentación	Latencia			
Suma/Resta FP	SI	4			
Multiplicación FP	SI	7			
División FP	NO	25			
Unidades funcionales vectoriales					
Unidad funcional	Segmentación	Latencia			
Suma/Resta FP	SI	7			
Multiplicación FP	SI	8			
División FP	NO	21			
Carga/Almac. Vectorial	SI	13			

->Sin coma flotante y con adelantamiento: 15 ciclos para 10 instrucciones



Se producen dos parones y se reduce a 15 ciclos.

Estadísticas:

Ejecución

15 Ciclos
10 Instrucciones
1.500 Ciclos de reloj por instrucción (CPI)

Configuración hardware

Memoria

20 Kbytes, distribuida en 64 bancos

Direcciones de comienzo por defecto

0x00000100 Código
0x00001000 Datos

Unidades funcionales escalares

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	4
Multiplicación FP	SI	7
División FP	NO	25

Unidades funcionales vectoriales

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	7
Multiplicación FP	SI	8
División FP	NO	21
Carga/Almac. Vectorial	SI	13

Traps

0 Traps

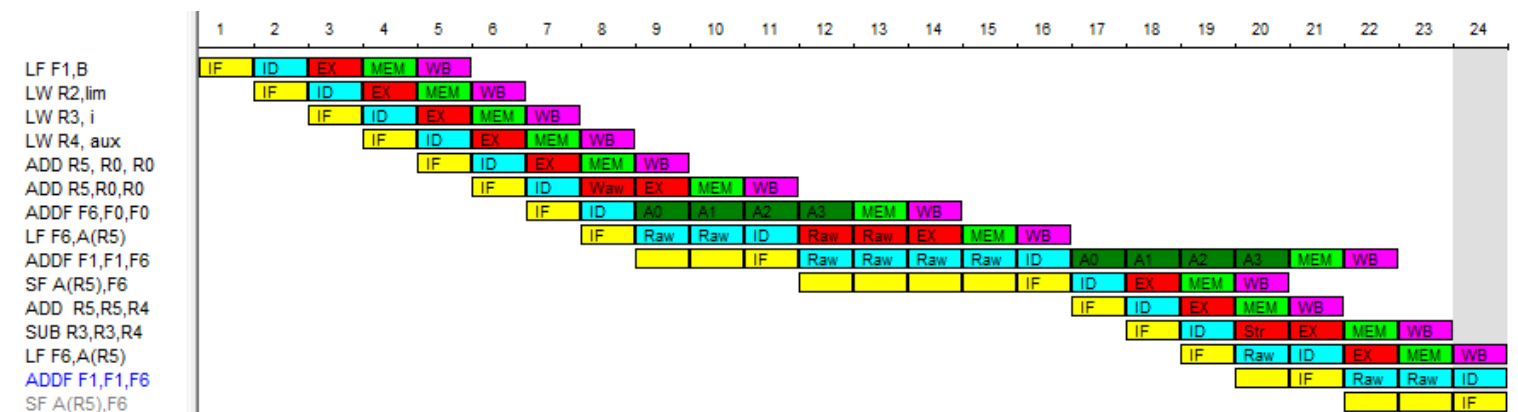
Parones

2 RAW (lectura después de escritura)
0 WAW (escritura después de escritura)
0 WAR (escritura después de lectura)
0 Estructurales

Estado de la memoria

	Tamaño	Dirección de comienzo
Código	0172 Bytes	0x00000100
Datos	0052 Bytes	0x00001000

->Coma flotante sin adelantamiento: 23 ciclos para 12 instrucciones

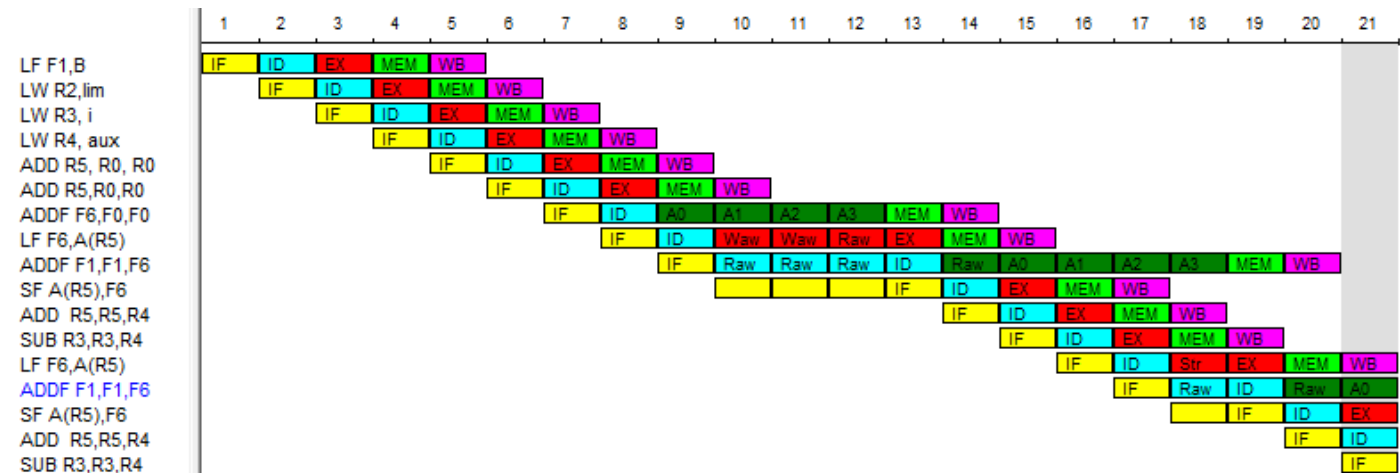


13 parones, 7 detenciones.

Estadísticas:

Ejecución			Traps		
23 Ciclos			0 Traps		
12 Instrucciones			Parones		
1.917 Ciclos de reloj por instrucción (CPI)			11 RAW (lectura después de escritura)		
Configuración hardware			1 WAW (escritura después de escritura)		
Memoria			0 WAR (escritura después de lectura)		
20 Kbytes, distribuida en 64 bancos			1 Estructurales		
Direcciones de comienzo por defecto			Estado de la memoria		
0x00000100	Código		Tamaño	Dirección de comienzo	
0x00001000	Datos		Código	0212 Bytes	0x00000100
			Datos	0052 Bytes	0x00001000
Unidades funcionales escalares					
Unidad funcional	Segmentación	Latencia			
Suma/Resta FP	SI	4			
Multipliación FP	SI	7			
División FP	NO	25			
Unidades funcionales vectoriales					
Unidad funcional	Segmentación	Latencia			
Suma/Resta FP	SI	7			
Multipliación FP	SI	8			
División FP	NO	21			
Carga/Almac. Vectorial	SI	13			

->Coma flotante con adelantamiento: 20 ciclos para 12 instrucciones



Se producen 10 parones y 6 detenciones.

Estadísticas:

Ejecución

20 Ciclos

12 Instrucciones

1.667 Ciclos de reloj por instrucción (CPI)

Configuración hardware

Memoria

20 Kbytes, distribuida en 64 bancos

Direcciones de comienzo por defecto

0x00000100 Código

0x00001000 Datos

Unidades funcionales escalares

Unidad funcionalSegmentaciónLatencia

Suma/Resta FPSI4

Multiplicación FPSI7

División FPNO25

Unidades funcionales vectoriales

Unidad funcionalSegmentaciónLatencia

Suma/Resta FPSI7

Multiplicación FPSI8

División FPNO21

Carga/Almac. VectorialSI13

Traps

0 Traps

Parones

7 RAW (lectura después de escritura)

2 WAW (escritura después de escritura)

0 WAR (escritura después de lectura)

1 Estructurales

Estado de la memoria

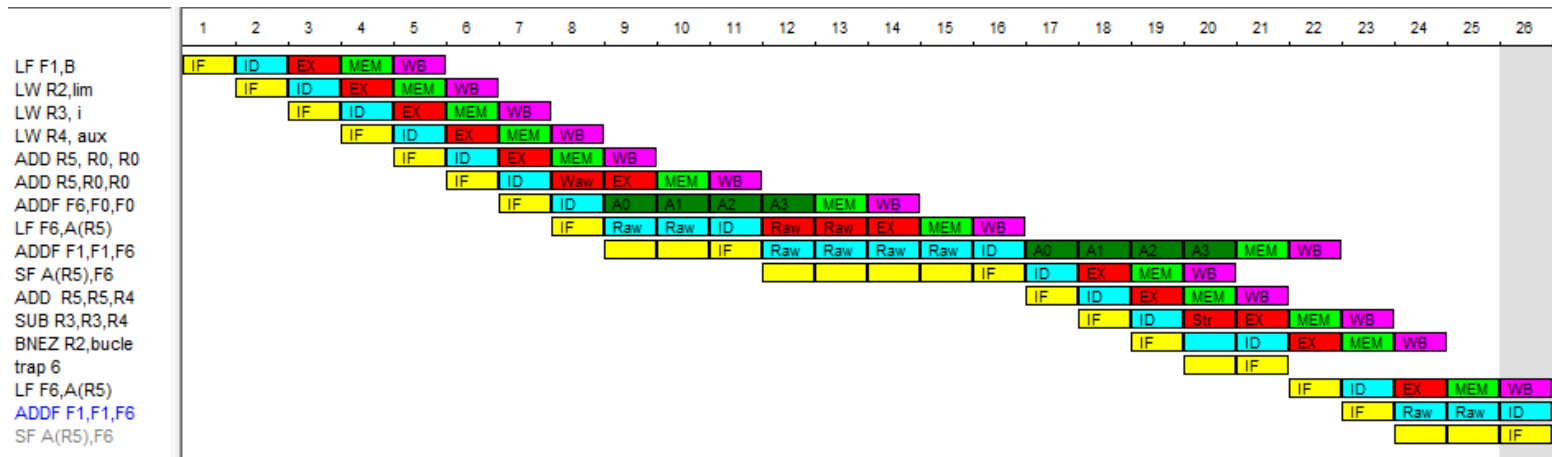
CódigoTamañoDirección de comienzo

Datos0212 Bytes0x00000100

Datos0052 Bytes0x00001000

-**Instrucciones multiciclo:** Se ha cambiado parte del código para emplear tipo float en vez de tipo palabra(ambas de precisión simple de 32 bits).

->Sin adelantamiento: 25 ciclos para 13 instrucciones



Se producen 12 parones, 10 por RAW, 2 por WAW y uno por ST, además de los ciclos de espera de más por ser en coma flotante.

Det1: Ciclo 8, la instrucción anterior sigue cargada en memoria(add r5,r0,r0)

Det2: Ciclos 8 y 9 debido a (add f6,f0,f0)

Det3: Ciclos 12 y 13. Justo a continuación de la anterior aparece esta en la misma línea ya que la anterior instrucción se estaba cargando en memoria.

Det4: Ciclos 12,13,14,15. Se produce ya que la anterior instrucción(lf f6,a(r5)) tuvo que esperar a que la anterior suya acabara para poder cargarse en memoria.

Det5: Ciclo 20, su anterior instrucción(add r5,r5,r4) sigue cargada en memoria.

Det6: Ciclos 24 y 25. Su anterior instrucción(lf f6,a(r5)) se empieza a ejecutar(primer parón) y después de se carga en memoria(segundo parón) y una vez que empieza a hacer la escritura de la instrucción ya se empieza a decodificar esta(addf f1,f1,f6)

-Estadísticas:

Ejecución

25 Ciclos
13 Instrucciones
1.923 Ciclos de reloj por instrucción (CPI)

Configuración hardware

Memoria

20 Kbytes, distribuida en 64 bancos

Direcciones de comienzo por defecto

0x00000100 Código

0x00001000 Datos

Unidades funcionales escalares

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	4
Multiplicación FP	SI	7
División FP	NO	25

Unidades funcionales vectoriales

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	7
Multiplicación FP	SI	8
División FP	NO	21
Carga/Almac. Vectorial	SI	13

Traps

0 Traps

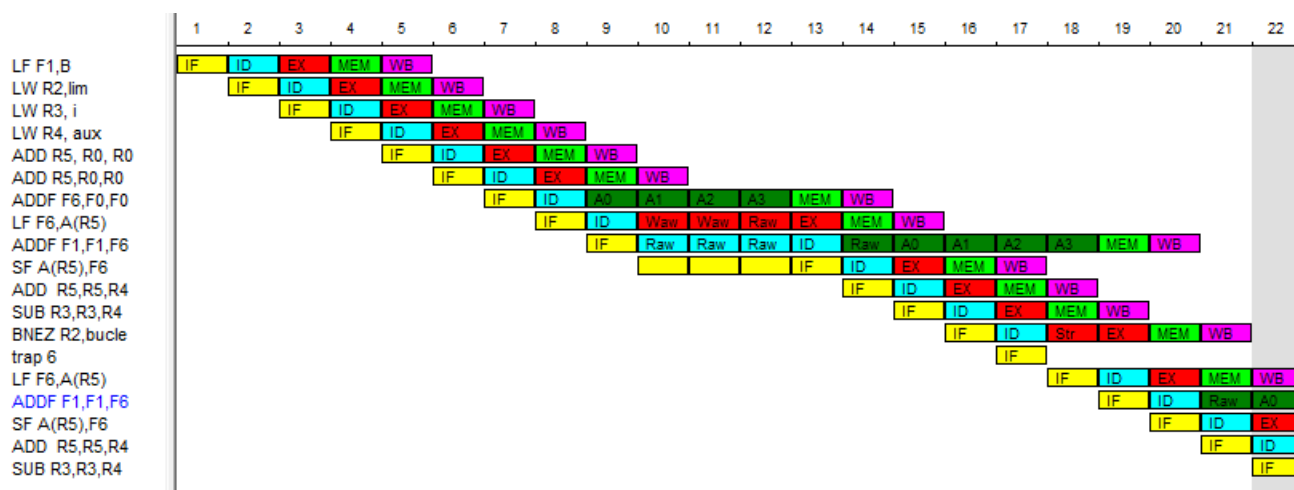
Parones

10 RAW (lectura después de escritura)
1 WAW (escritura después de escritura)
0 WAR (escritura después de lectura)
1 Estructurales

Estado de la memoria

	Tamaño	Dirección de comienzo
Código	0056 Bytes	0x00000100
Datos	0052 Bytes	0x00001000

->Mediante adelantamiento: 21 ciclos para 13 instrucciones



Donde ha habido 9 parones, 6 por RAW(Read after write), 2 por WAW(write after write) y uno ST(Tipo estructural).

Además, los 'A0','A1'... son los ciclos de más que lleva debido al ser en suma flotante.

Sus estadísticas son:

Ejecución

21 Ciclos
13 Instrucciones
1.615 Ciclos de reloj por instrucción (CPI)

Configuración hardware

Memoria

20 Kbytes, distribuida en 64 bancos

Direcciones de comienzo por defecto

0x00000100 Código
0x00001000 Datos

Unidades funcionales escalares

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	4
Multipliación FP	SI	7
División FP	NO	25

Unidades funcionales vectoriales

Unidad funcional	Segmentación	Latencia
Suma/Resta FP	SI	7
Multipliación FP	SI	8
División FP	NO	21
Carga/Almac. Vectorial	SI	13

Traps

0 Traps

Parones

6 RAW (lectura después de escritura)
2 WAW (escritura después de escritura)
0 WAR (escritura después de lectura)
1 Estructurales

Estado de la memoria

	Tamaño	Dirección de comienzo
Código	0056 Bytes	0x00000100
Datos	0052 Bytes	0x00001000