

《汇编语言与接口技术》基本概念和基础知识复习（加强版）

1. 目前，主流的计算机硬件系统结构仍然是冯诺依曼结构，这种以**二进制**和**程序控制**为基础的计算机结构主要包括**控制器、运算器、存储器和接口**。

【计算机系统、计算机硬件系统、微处理器、微处理器】

2. 按存取方式划分，常常将存储器分为只读存储器 ROM 和随机存取存储器 RAM。存储器扩展有位扩展和字扩展（搞清楚二者的区别）。

3. 8086CPU 内部包括通用寄存器、段寄存器等 14 个 16 位寄存器。

【通用寄存器的使用特性、某些寄存器的使用限制】

4. 指令执行部件 EU 负责指令的译码、执行和数据的运算。

5. 系统总线（bus）上传输的信息包括数据信息、数据信息和控制信息，因此，系统总线包括 3 种不同功能的总线，即**数据总线、地址总线、控制总线**。其中，地址总线是**单向三态形式**的总线。

【8086 是 16 位处理器，总线的内部和外部条数都是 16 条】

6. 8086 最小模式下的地址总线形式为 $AD_0 \sim AD_{15}$ 、 $A_{16} \sim A_{19}$ 共 20 根地址线，寻址空间为 1MB。

【8086 的地址（物理地址）是通过两个 16 位的寄存器进行拼接而形成的 20 位逻辑物理地址，整个可控寻址空间 1M】

7. 将十六进制数转换成二进制数，只需要将每位十六进制数用四位二进制数表示即可。

【四位一组；BCD 码分为压缩形和非压缩形；非压缩形占据更大存储空间】

8. 位是二进制存储的最小单位，用 bit 表示；8086CPU 的字长为 16 位；内存容量是指内存中存储单元的总数，通常以字节为单位， $1KB=1024byte$ 。**【1byte=8bit】**

9. 执行一条指令的时间称为指令周期，指令周期是由若干总线周期构成。

【总线周期由四个基本时钟周期构成；总线作用： 数据传送、仲裁控制、出错处理、总线驱动】

10. 熟悉各种类型的寻址方式，例如指令“**MOV AX, TAB[SI]**”中源操作数的寻址方式为相对寄存器寻址，其中 **TAB** 表示位移量。累加器 **AX** 不能作间址寄存器。

【六种寻址方式：立即寻址、直接寻址、间接寻址（寄存器寻址属于间接寻址，只有 SI、DI、BX、BP 能用于间接寻址，其中 BP 默认和 SS 搭配使用，SI、DI、BX 默认使用 DS）、基址寻址（必须使用基址寄存器 BX/BP）、变址寻址（必须使用 SI/DI）、基址变址寻址】

【六种寻址方式公式： 立即寻址 $MOV\ AX, 5H$ 直接寻址 $MOV\ AX, W$ (W 是一个变量)

间接寻址 $MOV\ AX, [BX]$ 基址寻址 $EA=[BX/BP]+偏移量$

变址寻址 $EA=[DI/SI]+偏移量$ 基址变址寻址 $EA=[BX/BP]+[SI/DI]+位移量$ 】

11.从数值常量中取数据属于立即寻址，从变量中取数据属于直接寻址方式。

12.单操作数指令经常隐含操作数，例如 DAA 调整指令的隐含操作数是 AL。

13.立即数不能做目的的操作数；双操作数指令的两个操作数不能同时是存储器操作数。

14.通过地址加法器将逻辑地址计算成为物理地址，例如逻辑地址为 20A8H:2008H，则物理地址为 22A88。一个存储单元可以拥有多个逻辑地址，但只可能拥有一个唯一的物理地址。

15.转移指令经常用于分支结构和循环结构程序设计，其中循环转移指令 LOOP 中隐含了 CX 计数操作，该指令的功能是：执行 LOOP 指令时，处理器先将 CX 中的计数值减 1，若不为 0 则转到 LABEL 指定的地址执行，否则顺序执行 LOOP 后续指令。

16.基本 I/O 功能调用的作用，例如 01、02、09、0A 号调用功能分别为单字符输入、单字符输出、字符串输出、字符串输入。

17. 变量和标号都有段值、偏移值、类型三重属性。

18. 取源操作数的地址可以使用 LEA 或者 OFFSET 操作符

19. I/O 设备编址有两种方式，在 8086 系统中 I/O 端口的编址采用**独立编址**方式。

【IO 设备有统一编址（存储器映像编址）和独立编址，其中采用独立编址便于接口的设计，独立编址一般占用系统的低地址】

20. CPU 与外设的数据传输控制方式一般有**程序控制方式、中断控制方式和 DMA 方式**等三种方式。

【程序控制方式中有传送、查询两种主要方式，查询方式中断效率最低；DMA 方式要依赖于一定的硬件平台（中断控制器，8259A）；8259A 是一种分级中断控制器，级数计算公式为： $8+7*(n-1)$ （n 为片数），8259A 有四个寄存器：】

21. 串行通信中根据数据传送方向的不同，**可分为单工、半双工、全双工三种**；8251A 是可编程的串行通信接口电路，其命令字包括方式控制字和命令控制字。

22. 并行接口 8255A 有 3 种工作方式，其中方式 0 属于基本输入输出方式，而只有端口 A 可以工作于方式 2。

【A₀和 A₁, C 口在很大程度上辅助 A/B 口进行工作】

23. 一片 8255A 接口芯片有 3 个 8 位并行输入/输出口，其中端口 C 既可以作为数据端口，也可以作为控制端口。

24. 除了数据总线缓冲器和读写控制逻辑以外，可编程中断控制器 8259A 还包括 4 个寄存器，即**中断请求寄存器（IRR）、中断服务寄存器（ISR）、优先权裁决器（PR）、中断屏蔽器（IMR）**。

25. 由 CPU 引脚 **NMI 和 INTR** 引起的中断称为**外部中断**，其中由 **INTR** 引起的中断为**可屏蔽中断**。

26. 宏和子程序都是一段相对独立的完成某种功能的、可供调用的程序模块，用于简化源程序的结构和设计。**宏调用在汇编时进行程序语句的展开，而子程序调用则在程序执行时由 CALL 指令转向子程序体。**

27. 堆栈中数据的存取遵循“先进后出”的原则，**堆栈操作是字操作**。

28. 简单 I/O 端口读写操作中，可根据译码电路确定端口地址或端口地址范围，可复习有关上机作业以加深理解。

【分析和了解 2-4、3-8 译码器，注意片选信号、高/低地址、选通信号】

29. 定时计数器 8253 及并行接口电路 8255 的端口地址选择，根据其两位地址线的定义和当前指令功能确定，参考表 7.1、表 7.4 以及 例 7.1、例 7.2、例 7.4 和 p286 习题 3。

30. 完整程序段的编写，一定要确定段定义格式（简化格式或完整格式），不能混用。