

## 全國高級中等學校 102 學年度工業類科學生技藝競賽

### 職類：09 數位電子\_術科試題 2

#### ● 競賽說明及注意事項：

1. 競賽項目：依據公告的元件和試題規定，在時限內完成試題指定工作。
  - ◇ 電路設計：依據系統功能與動作要求，完成電路設計。可用麵包板試做，最後將答案依繪圖技術繪製在指定位置。
  - ◇ 電路製作：依據提供的電路圖、自行設計之電路圖和 PCB Layout，完成電路製作；依數位電子乙級技能檢定之「裝配規則」與「焊接規則」完成元件配置與焊接；PCB 焊接，電源及電阻、電容部分請用裸銅線，其他 IC 接腳可用 OK 線為原則。
  - ◇ 功能測試：依據動作要求完成功能測試；如果相關的測試點沒焊上，就無法給測該部分功能，該部分功能就不給分；只評焊接完成之電路功能，麵包板上電路之功能不予評分。
2. 通電檢驗若發生短路現象(無熔絲開關跳脫或是插座保險絲燒毀)，應立即停止工作，不得重修並退出比賽。
3. 選手只允許依照【選手自備器具材料清單】器材的名稱與規格，自行攜帶使用；必要時可提出要求在大會提供元件的數量上更換，每一元件扣競賽成績總分 10 分，且同一元件只能更換一次，超過大會提供元件的數量時不得要求。
4. 除了圖面不清楚及正常理由外，一律不准發問。
5. 評分方式依評分項目內容及標準逐項評分。
6. 不清楚之處，由裁判團議定，並由裁判長或指定裁判給予宣佈說明。
7. 競賽期間不得與其他選手相互交談，否則該項成績以零分計算。

競賽地點：臺北市立松山高級工農職業學校

競賽日期：民國 102 年 11 月 27~28 日

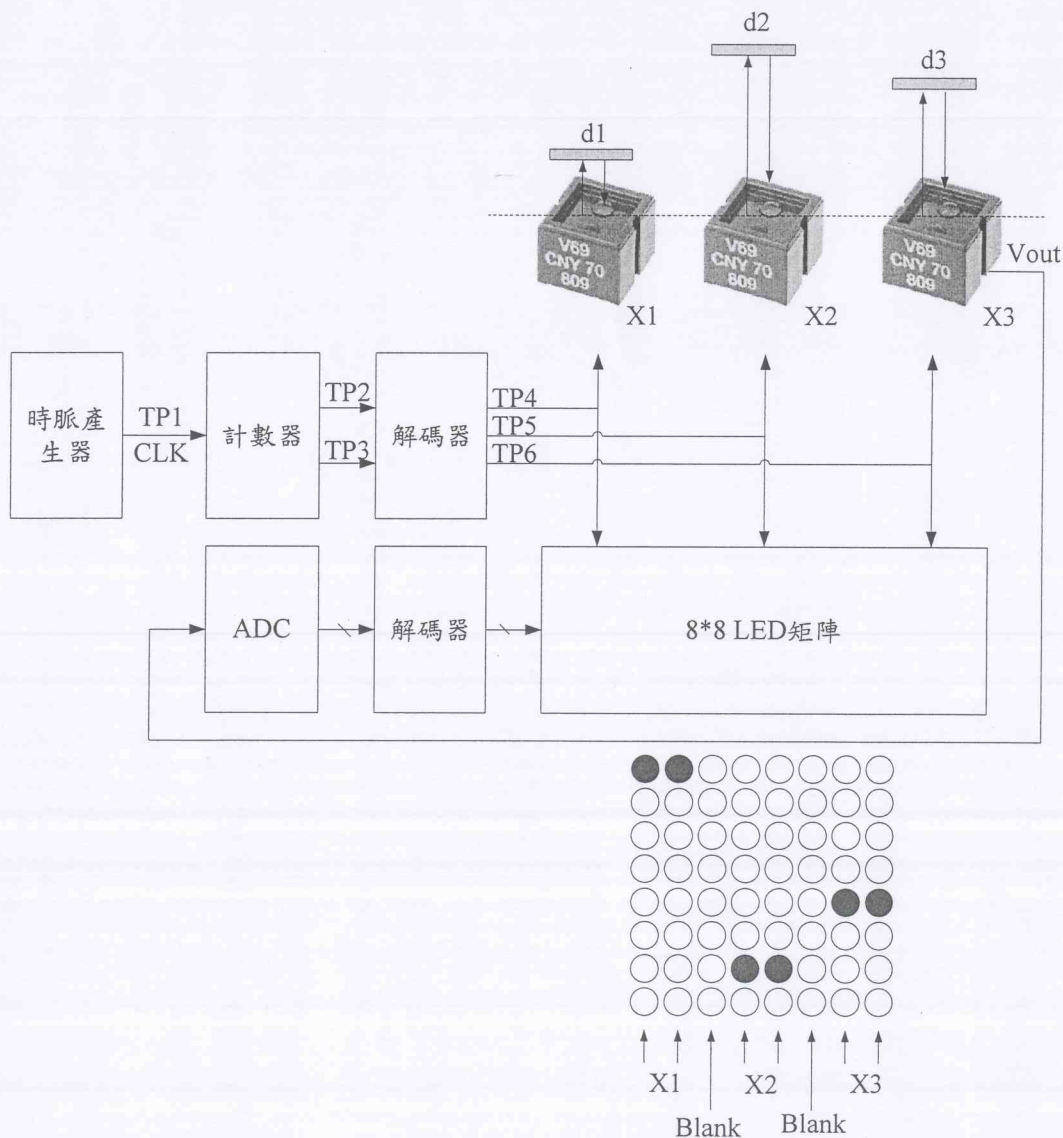
競賽時間：4 小時

## A、題目說明：

## 主題：多通道距離感測電路

本題目為一多通道距離感測電路，方塊圖如圖一所示。主功能為偵測三個感測器對反射物的距離變化，並將對應的距離變化顯示在 8\*8 LED 矩陣上。全功能呈現時功能分數滿分。部分功能時，分別給予部分功能分數，所以焊接與設計時必須考慮如何呈現部分功能。如果相關的測試點沒焊上，就無法給測該部分功能，該部分功能就不給分。

- ◇ 功能1：矩陣掃描時脈產生器(TP1~TP6)：可以產生正確的TP1~TP6波形。
- ◇ 功能2：光感測器電路：三個感測器必須可以個別正確感測距離變化，並將輸出送到矩陣顯示電路正確顯示。
- ◇ 功能3：矩陣顯示電路：調整VR1和VR2使矩陣可以正確顯示三個光感測器(X1~X3)對反射物的距離變化(d1~d3)，並顯示在正確的矩陣位置上，如圖一，X1的變化顯示在矩陣的第1和第2行，X2的變化顯示在矩陣的第4和第5行。X3的變化顯示在矩陣的第7和第8行，第3行和第6行不亮。距離最近時在第1列點亮，距離漸遠時，必須從第2列到第8列依序點亮。



圖一、方塊圖

**B、選手必須完成之工作項目如下：**

**設計要求：**

1. 請使用一個 74HC138 IC 設計矩陣掃描時脈產生器電路(Block1)，必須符合圖二之時序圖，請將答案寫在答案紙上。
2. 請使用三個光感測器 CNY-70 及若干電阻，設計光感測器電路(Block2)，必須符合功能要求，請將答案寫在答案紙上。

**組裝要求：**

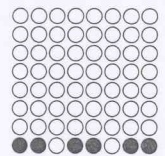
1. 依照所給之電路圖、自行設計之電路圖和 PCB Layout，完成全部電路之焊接與完成測試。
2. 電源及電阻、電容部分請用裸銅線，其他 IC 接腳可用 OK 線。

**量測要求：**

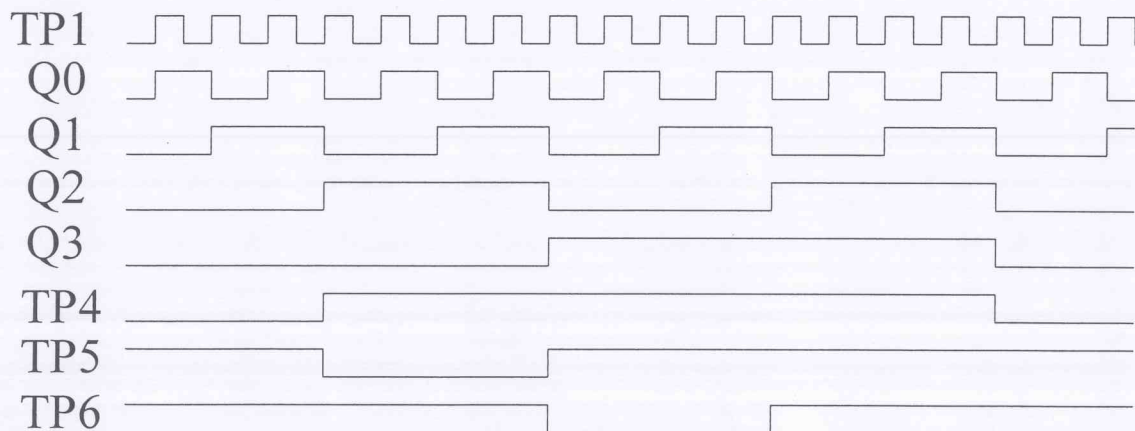
1. 無。

**功能測試：**

1. 調整電源供應器輸出+5V，接至 P1 輸入電源，無遮蔽時矩陣顯示器應顯示如下。



2. TP1 應輸出一脈波，頻率為  $700\text{Hz} \pm 20\%$ 。
3. TP1，Q0~Q3, TP4~TP6 波形應顯示如下。



圖二、時序圖

4. 遮蔽 X1 時，矩陣的第 1 和第 2 行應作相對應的變化。
5. 遮蔽 X2 時，矩陣的第 4 和第 5 行應作相對應的變化。
6. 遮蔽 X3 時，矩陣的第 7 和第 8 行應作相對應的變化。



## 參考資料

## ● 74HC193

| Operating mode | Inputs |    |     |     |    |    |    |    | Outputs    |    |    |    |                  |                  |
|----------------|--------|----|-----|-----|----|----|----|----|------------|----|----|----|------------------|------------------|
|                | MR     | PL | CPU | CPD | D0 | D1 | D2 | D3 | Q0         | Q1 | Q2 | Q3 | TCU              | TCD              |
| Reset (clear)  | H      | X  | X   | L   | X  | X  | X  | X  | L          | L  | L  | L  | H                | L                |
| Parallel load  | H      | X  | X   | H   | X  | X  | X  | X  | L          | L  | L  | L  | H                | H                |
|                | L      | L  | X   | L   | L  | L  | L  | L  | L          | L  | L  | L  | H                | L                |
|                | L      | L  | X   | H   | L  | L  | L  | L  | L          | L  | L  | L  | H                | H                |
|                | L      | L  | L   | X   | H  | H  | H  | H  | H          | H  | H  | H  | L                | H                |
| Count up       | L      | L  | H   | X   | H  | H  | H  | H  | H          | H  | H  | H  | H                | H                |
| Count down     | L      | H  | H   | ↑   | X  | X  | X  | X  | count up   |    |    |    | H <sup>[2]</sup> | H                |
|                |        |    |     |     |    |    |    |    | count down |    |    |    | H                | H <sup>[3]</sup> |

[1] H = HIGH voltage level  
L = LOW voltage level  
X = don't care  
↑ = LOW-to-HIGH clock transition.

[2] TCU = CPU at terminal count up (HHHH).

[3] TCD = CPD at terminal count down (LLLL).

| Symbol | Pin | Description                                      |
|--------|-----|--|
| D0     | 15  | data input 0                                     |
| D1     | 1   | data input 1                                     |
| D2     | 10  | data input 2                                     |
| D3     | 9   | data input 3                                     |
| Q0     | 3   | flip-flop output 0                               |
| Q1     | 2   | flip-flop output 1                               |
| Q2     | 6   | flip-flop output 2                               |
| Q3     | 7   | flip-flop output 3                               |
| CPD    | 4   | count down clock input <sup>[1]</sup>            |
| CPU    | 5   | count up clock input <sup>[1]</sup>              |
| GND    | 8   | ground (0 V)                                     |
| PL     | 11  | asynchronous parallel load input (active LOW)    |
| TCU    | 12  | terminal count up (carry) output (active LOW)    |
| TCD    | 13  | terminal count down (borrow) output (active LOW) |
| MR     | 14  | asynchronous master reset input (active HIGH)    |
| Vcc    | 16  | supply voltage                                   |

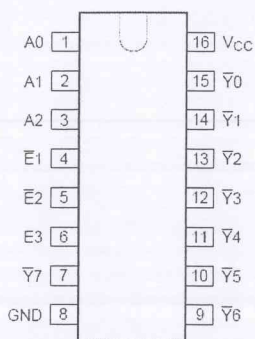
[1] LOW-to-HIGH, edge triggered.

## ● 74HC138

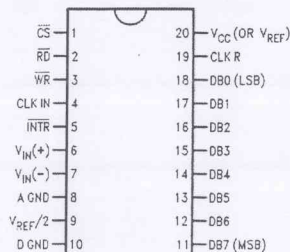
Table 3. Function table<sup>[1]</sup>

| Control |    |    | Input |    |    | Output |    |    |    |    |    |    |    |
|---------|----|----|-------|----|----|--------|----|----|----|----|----|----|----|
| E1      | E2 | E3 | A2    | A1 | A0 | Y7     | Y6 | Y5 | Y4 | Y3 | Y2 | Y1 | Y0 |
| H       | X  | X  | X     | X  | X  | H      | H  | H  | H  | H  | H  | H  | H  |
| X       | H  | X  |       |    |    |        |    |    |    |    |    |    |    |
| X       | X  | L  |       |    |    |        |    |    |    |    |    |    |    |
| L       | L  | H  | L     | L  | L  | H      | H  | H  | H  | H  | H  | H  | L  |
|         |    |    | L     | L  | H  | H      | H  | H  | H  | H  | L  | L  | H  |
|         |    |    | L     | H  | L  | H      | H  | H  | H  | H  | L  | H  | H  |
|         |    |    | L     | H  | H  | H      | H  | H  | H  | L  | H  | H  | H  |
|         |    |    | H     | L  | L  | H      | H  | H  | L  | H  | H  | H  | H  |
|         |    |    | H     | L  | H  | H      | H  | L  | H  | H  | H  | H  | H  |
|         |    |    | H     | H  | L  | H      | L  | H  | H  | H  | H  | H  | H  |
|         |    |    | H     | H  | H  | L      | H  | H  | H  | H  | H  | H  | H  |

[1] H = HIGH voltage level;  
L = LOW voltage level;  
X = don't care.



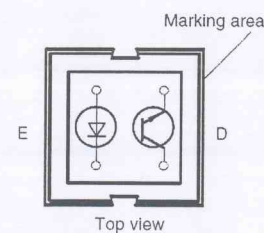
## ● ADC0804



## ● CNY70

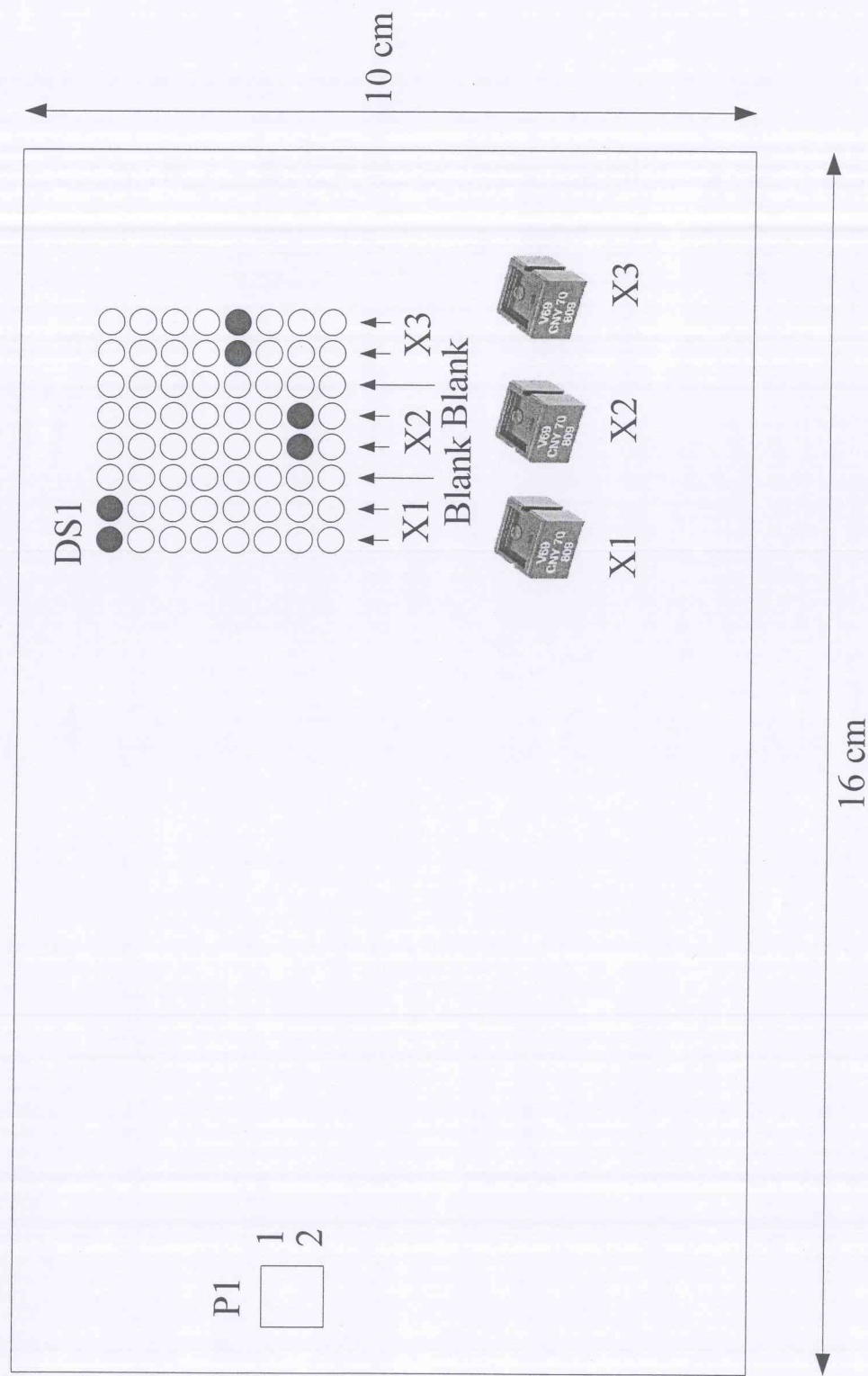


21835

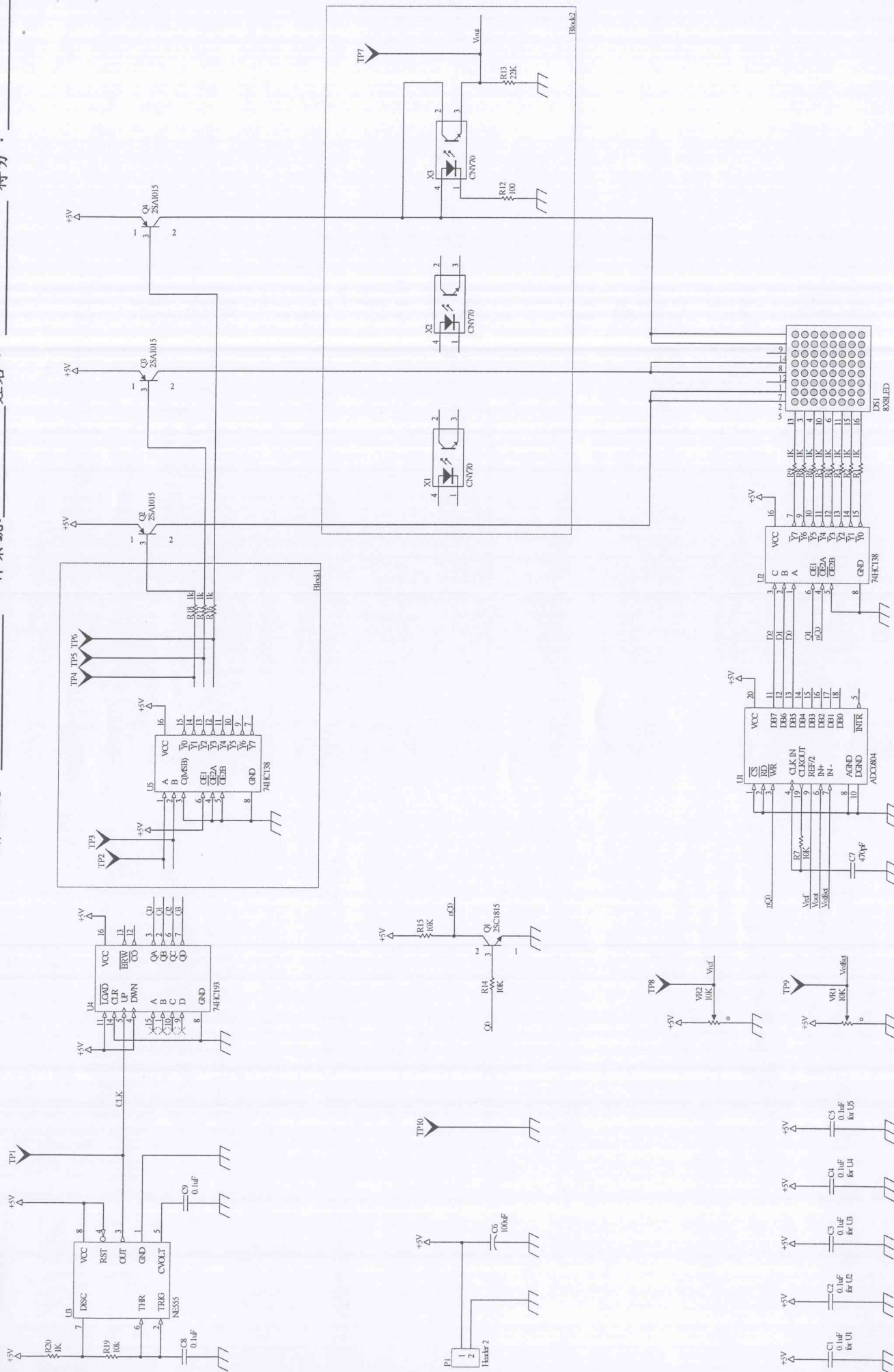


19158\_1

## PCB Layout



參考電路圖





評分標準表

|      |      |      |              |    |  |
|------|------|------|--------------|----|--|
| 職 類  | 數位電子 | 競賽日期 | 102 年 11 月 日 | 得分 |  |
| 選手編號 |      | 選手姓名 |              |    |  |

| 項次  | 評審內容   | 配分    | 實得分數 | 備註   |
|-----|--|-------|------|--|
| 1   | 電路設計與繪圖  | 20 分  |      |  |
| 1.1 | 矩陣掃描時脈產生器電路  | 10 分  |      |  |
| 1.2 | 光感測器電路   | 10 分  |      | 一個 5 分。  |
| 2   | 電路功能   | 65 分  |      |  |
| 2.1 | 功能 1：矩陣掃描時脈產生器：TP1~TP6。  | 27 分  |      | TP1, 4 分(有焊 TP 點才可測部分功能)   |
|     |  |       |      | TP2, 4 分(有焊 TP 點才可測部分功能)   |
|     |  |       |      | TP3, 4 分(有焊 TP 點才可測部分功能)   |
|     |  |       |      | TP4, 5 分(有焊 TP 點才可測部分功能)   |
|     |  |       |      | TP5, 5 分(有焊 TP 點才可測部分功能)   |
|     |  |       |      | TP6, 5 分(有焊 TP 點才可測部分功能)   |
| 2.2 | 功能 2：光感測器電路：三個感測器必須可以個別正確感測距離變化，並將輸出送到矩陣顯示電路正確顯示。  | 14 分  |      | X1 可正確感測距離變化，5 分   |
|     |  |       |      | X2 可正確感測距離變化，5 分   |
|     |  |       |      | X3 可正確感測距離變化，4 分   |
| 2.3 | 功能 3：矩陣顯示電路：調整 VR1 和 VR2 使矩陣可以正確顯示三個光感測器 (X1~X3) 對反射物的距離變化 (d1~d3)，並顯示在正確的矩陣位置上，如圖一，X1 的變化顯示在矩陣的第 1 和第 2 行，X2 的變化顯示在矩陣的第 4 和第 5 行。X3 的變化顯示在矩陣的第 7 和第 8 行，第 3 行和第 6 行不亮。距離最近時在第 1 列點亮，距離漸遠時，必須從第 2 列到第 8 列依序點亮。 | 24 分  |      | VR1 和 VR2 調整適當，4 分   |
|     |  |       |      | X1 的變化顯示在矩陣的第 1 和第 2 行，3 分   |
|     |  |       |      | X1 距離最近時在第 1 列點亮，距離漸遠時，必須從第 2 列到第 8 列依序點亮，3 分                          |
|     |  |       |      | X2 的變化顯示在矩陣的第 4 和第 5 行，3 分   |
|     |  |       |      | X2 距離最近時在第 1 列點亮，距離漸遠時，必須從第 2 列到第 8 列依序點亮，3 分                          |
|     |  |       |      | X3 的變化顯示在矩陣的第 7 和第 8 行，3 分   |
|     |  |       |      | X3 距離最近時在第 1 列點亮，距離漸遠時，必須從第 2 列到第 8 列依序點亮，3 分                          |
|     |  |       |      | 第 3 行和第 6 行不亮，2 分  |
| 3   | 電路組裝   | 15 分  |      |  |
| 3.1 | 系統佈局與元件配置、方向性、折腳   | 8 分   |      | 全功能：5-8 分，部分功能：0-6 分<br>X1, X2, X3, DS1, P1 沒有按照 PCB Layout 規定，一個扣 2 分 |
| 3.2 | 焊接技術   | 7 分   |      | 全功能：3-7 分，部分功能：0-5 分   |
| 4   | 扣分   |       |      | 簽名：  |
| 總 分 |  | 100 分 |      |  |

簽名：