09

全國高級中等學校 102 學年度工業類科學生技藝競賽

職類:09數位電子 術科試題1

• 競賽說明及注意事項:

- 1. 競賽項目:依據公告的元件和試題規定,在時限內完成試題指定工作。
 - ◆電路設計:依據系統功能與動作要求,完成電路設計。可用麵包板試做,最後 將答案依繪圖技術繪製在指定位置。
 - ◆ 電路製作:依據提供的電路圖、自行設計之電路圖和 PCB Layout,完成電路製作;依數位電子乙級技能檢定之「裝配規則」與「焊接規則」完成元件配置與焊接; PCB 焊接,電源及電阻、電容部分請用裸銅線,其他 IC 接腳可用 OK 線為原則。
 - ◆ 功能測試:依據動作要求完成功能測試;如果相關的測試點沒焊上,就無法給 測該部分功能,該部分功能就不給分;只評焊接完成之電路功能,麵 包板上電路之功能不予評分。
 - ◆ 量測技術:依試題要求,使用適當儀器觀測信號並將答案紀錄在答案紙上,波 形之時序和標示正確才給分
- 2. 通電檢驗若發生短路現象(無熔絲開關跳脫或是插座保險絲燒毀),應立即停止工作,不得重修並退出比賽。
- 3. 選手只允許依照【選手自備器具材料清單】器材的名稱與規格,自行攜帶使用;必要時可提出要求在大會提供元件的數量上更換,每一元件扣競賽成績總分 10 分, 且同一元件只能更換一次,超過大會提供元件的數量時不得要求。
- 4. 除了圖面不清楚及正常理由外,一律不准發問。
- 5. 評分方式依評分項目內容及標準逐項評分。
- 6. 不清楚之處,由裁判團議定,並由裁判長或指定裁判給予宣佈說明。
- 7. 競賽期間不得與其他選手相互交談,否則該項成績以零分計算。

競賽地點:臺北市立松山高級工農職業學校

競賽日期:民國 102 年 11 月 27~28 日

競賽時間:4.5 小時

A、題目說明:

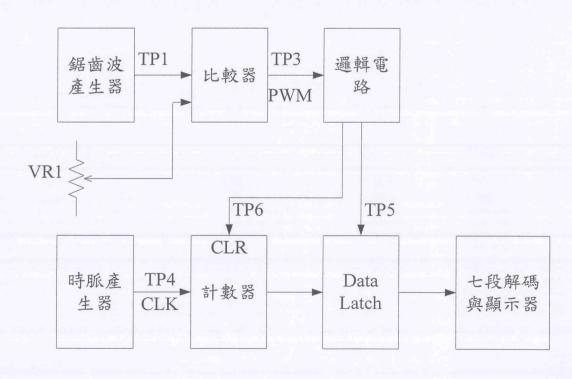
主題:PWM 產生器

本題目為一PWM產生器,方塊圖如圖一所示。主功能為產生一脈波寬度調變(PWM)信號,並將其工作周期轉換為數位值輸出,並顯示在七段顯示器上。全功能呈現時功能分數滿分。部分功能時,分別給予部分功能分數,所以焊接與設計時必須考慮如何呈現部分功能。如果相關的測試點沒焊上,就無法給測該部分功能,該部分功能就不給分。

- ◆ 功能1:鋸齒波產生(TP1):可以產生一頻率為10 Hz且振幅為1.7至3.3V的鋸齒波訊號。
- ◆ 功能2:PWM產生(TP3):可以產生一由VR1調整工作周期的PWM信號。
- ◆ 功能3: 時脈產生器(CLK): 可以產生一時脈訊號(TP4), 使功能5之七段顯示器顯示正常。
- ◆ 功能4: 邏輯電路(TP5, TP6): 經由邏輯電路產生適當的計數器的CLR信號(TP6)和 Data Latch的栓鎖信號(TP5),使功能5之七段顯示器顯示正常。
- ◆ 功能5:七段解碼與顯示器:使七段顯示器顯示目前的PWM信號(TP3)的工作周期, 如表一之規定。

表一、PWM信號(TP3)的工作周期與七段顯示器關係表(誤差±2)

Duty Cycle	0	10	20	30	40	50	60	70	80	90	99
顯示值	0	10	20	30	40	50	60	70	80	90	99



圖一、方塊圖

B、選手必須完成之工作項目如下:

設計要求:

- 1. 請使用 LM324 設計鋸齒波產生器(Block1),產生一頻率為 10 Hz (誤差需小於±1Hz)且振幅為 1.7 至 3.3V 的鋸齒波訊號(TP1), TP2 應為一頻率為 10 Hz 的脈波,請完成線路並將答案寫在答案紙上。
- 2. 請使用 NE555 設計脈波產生器(Block2),產生一時脈訊號(TP4),使功能 5 之七段顯示器顯示正常。請決定 CLK 的頻率、計算 C2 的數值並將答案寫在答案紙上。
- 3. 請設計邏輯電路(Block3),產生適當的計數器的 CLR 信號(TP6)和 Data Latch 的栓鎖信號 (TP5),使功能 5 之七段顯示器顯示正常。請完成線路並請將答案寫在答案紙上。
- 4. 請設計計數器電路(Block4),使功能 5 之七段顯示器顯示正常。<u>請完成線路並請將答案寫</u> 在答案紙上。

組裝要求:

- 1. 依照所給之電路圖、自行設計之電路圖和 PCB Layout,完成全部電路之焊接與完成測試。
- 2. 電源及電阻、電容部分請用裸銅線,其他 IC 接腳可用 OK 線。

功能測試:

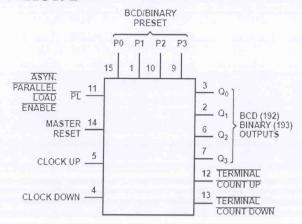
- 1. 調整電源供應器輸出+5V,接至P1輸入電源。
- 2. TP1 需輸出一頻率為 10 Hz (誤差需小於±1Hz)且振幅為 1.7 至 3.3V 的鋸齒波訊號。
- 3. TP3 需產生一PWM 訊號。
- 4. 調整 VR1, PWM 信號(TP3)的工作周期和顯示器數值符合表一之規定。

量測要求:

1. 調整 VR1,使 PWM 信號(TP3)的工作周期=50%,請量測 TP1-TP6的波形,請將答案寫在 答案紙上並標示清楚電壓和時間關係。(請畫 2 個鋸齒波周期)

参考資料

7.4HC192

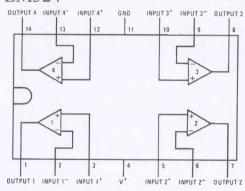


TRUTH TABLE

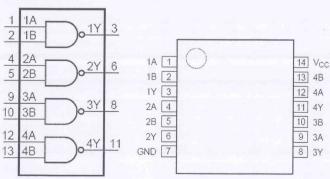
CLOCK UP	CLOCK	RESET	PARALLEL LOAD	FUNCTION
1	Н	L	Н	Count Up
Н	1	L	Н	Count Down
Х	X	н	Х	Reset
X	Х	L	L	Load Preset Inputs

H = High Voltage Level, L = Low Voltage Level, X = Don't Care, \uparrow = Transition from Low to High Level

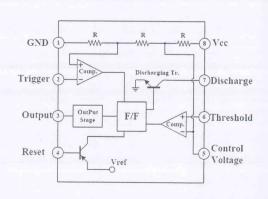
LM324



• 74HC00

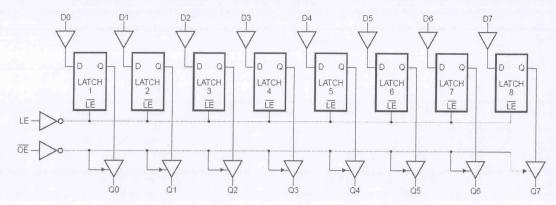


• NE555

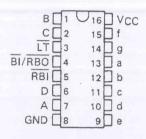


• 74HC573



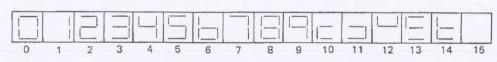


• 74LS47









NUMERICAL DESIGNATIONS AND RESULTANT DISPLAYS

'46A, '47A, 'LS47 FUNCTION TABLE (T1)

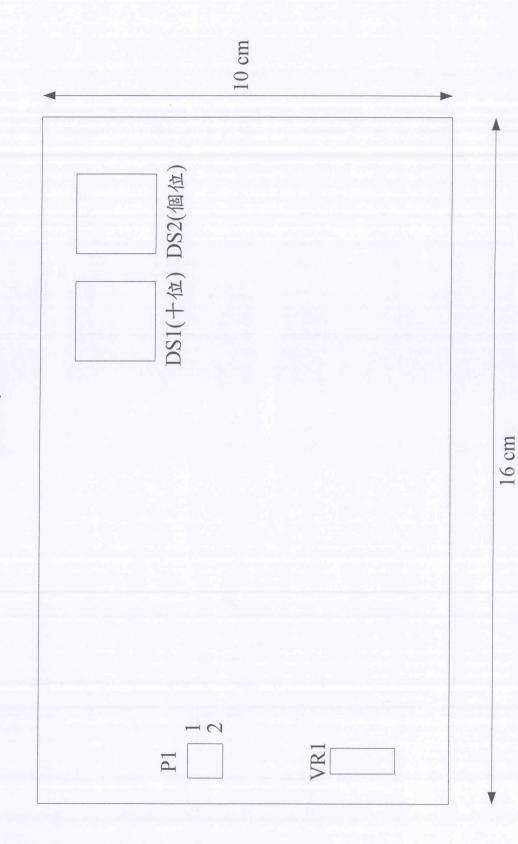
OR FUNCTION	INPUTS					BI/RBO†	OUTPUTS						NOTE		
	LT	RBI	D	С	В	А		а	ь	c	d	е	f	g	
0	Н	Н	L	L	L	L	Н	ON	ON	ON	ON	ON	ON	OFF	
1	Н	×	L	L	L	Н	н	OFF	ON	ON	OFF	OFF	OFF	OFF	
2	Н	×	L	L	Н	L	Н	ON	ON	OFF	ON	ON	OFF	ON	
3	Н	×	L	L	Н	Н	Н	ON	ON	ON	ON	OFF	OFF	ON	
4	Н	×	L	Н	L	L	Н	OFF	ON	ON	OFF	OFF	ON	ON	
5	Н	X	L	Н	L	Н	Н	ON	OFF	ON	ON	OFF	ON	ON	
6	Н	×	L	Н	Н	L	н	OFF	OFF	ON	ON	ON	ON	ON	
7	Н	×	L	Н	Н	Н	н	ON	ON	ON	OFF	OFF	OFF	OFF	
8	Н	X	Н	L	L	L	Н	ON	ON	ON	ON	ON	ON	ON	1
9	н	×	Н	L	L	Н	н	ON	ON	ON	OFF	OFF	ON	ON	
10	Н	×	Н	L	Н	L	Н	OFF	OFF	OFF	ON	ON	OFF	ON	
11	Н	X	Н	L	H	Н	Н	OFF	OFF	ON	ON	OFF	OFF	ON	
12	Н	X	Н	Н	L	L	Н	OFF	ON	OFF	OFF	OFF	ON	ON	
13	Н	×	Н	Н	L	Н	Н	ON	OFF	OFF	ON	OFF	ON	ON	
14	Н	×	Н	Н	Н	L	Н	OFF	OFF	OFF	ON	ON	ON	ON	
15	Н	X	Н	Н	Н	Н	н	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
81	×	X	X	X	Х	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	2
RBI	Н	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	3
LT	L	X	X	X	×	×	н	ON	ON	ON	ON	ON	ON	ON	4

H = high level, L = low level, X = irrelevant

- NOTES: 1. The blanking input (日) must be open or held at a high logic level when output functions 0 through 15 are desired. The ripple-blanking input (吊田) must be open or high if blanking of a decimal zero is not desired.
 - 2. When a low logic level is applied directly to the blanking input (BI), all segment outputs are off regardless of the level of any other input.
 - 3. When ripple-blanking input (RBI) and inputs A, B, C, and D are at a low level with the lamp test input high, all segment outputs go off and the ripple-blanking output (RBO) goes to a low level (response condition).
 - 4. When the blanking input/ripple blanking output (BI/RBO) is open or held high and a low is applied to the lamp-test input, all segment outputs are on.

[†]BI/RBO is wire AND logic serving as blanking input (BI) and/or ripple-blanking output (RBO).

PCB Layout



全國高級中等學校 102 學年度工業類科學生技藝競賽_數位電子_術科試題全國高級中等學校 102 學年度工業類科學生技藝競賽_數位電子_術科答案卷

大會編號	:	工作桌號:		得分:
			請量測 TP1-TP6 的波形 期) (共 20 分, TP1 和 TP2	, 請將答案寫在答案紙上 各4分,其餘各3分)
TP1				
TP2				
TP3				
TP4				
TP5				
TP6				

評分標準表

職類	數位電子	競賽日期	102年11月 日	19.0	
選手編號		選手姓名		- 得分	

項次	評審內容	配分	實得分數	備註
1	電路設計與繪圖	20 分		
1.1	鋸齒波產生器	5分		
1.2	時脈產生器	5分		頻率3分、電容值2分
1.3	邏輯電路	5分		
1.4	計數器電路	5分		
2	電路功能	45 分		
2.1	功能1:鋸齒波產生(TP1):可以產生一頻率 為10 Hz (誤差需小於±1Hz)且振幅為1.7至 3.3V的鋸齒波訊號。	10分		誤差需小於±1Hz才給分,5分(完全正確才給分) 振幅誤差需小於±0.1V才給分, 5分(完全正確才給分)
2.2	功能2:PWM產生(TP3):可以產生一由VR1 調整工作周期的PWM信號。	10分-		可以由 VR1 調整 0%-100%,5 分(完全正確才給分) 可以由 VR1 調整部分工作周期 變化,5分(完全正確才給分)
	功能 3:時脈產生器(CLK):可以產生一時脈 訊號(TP4),使功能 5 之七段顯示器顯示正常。	5分		七段顯示器顯示正常,5分 只有脈波2分
2.3	功能4: 邏輯電路(TP5, TP6) :經由邏輯電路 產生適當的計數器的CLR信號(TP6)和Data Latch的栓鎖信號(TP5),使功能5之七段顯示 器顯示正常。	10分-		Data Latch(TP5) , 5 分(完全正確 才給分) CLR(TP6), 5 分(完全正確才給分)
2.4	功能5:七段解碼與顯示器:使七段顯示器顯示目前的PWM信號(TP3)的工作周期,如表一之規定。	10 分		一個狀態錯誤扣1分,扣完10分為止。 計數功能正常,5分(完全正確才給分)
3	電路組裝	15分		
3.1	系統佈局與元件配置、方向性、折腳	8分		全功能: 5-8 分, 部分功能: 0-6 分 VR1, P1, DS1, DS2 沒有按照 PCB Layout 規定, 一個扣 2 分
3.2	焊接技術	7分		全功能:3-7分,部分功能:0-5分
4	量測技術	20 分		時序和標示正確才給分
5	扣分			簽名:
	總	100分		

簽名: