# Руководство по выполнению лабораторной работы, шаг 3

# Общее описание

# Цель работы

• Добавление команды умножения в процессор schoolRISCV

# Порядок выполнения

# Обзор файлов проекта

#### Посмотрите каталоги

- doc
- program/p0 program
- src

#### Контрольные вопросы:

- Как закодирована команда MUL в процессоре RISCV ?
- В каком файле расположены макросы для определения различных констант?
- В каком компоненте расположено ALU ?
- В каком компоненте формируется сигнал aluControl?
- В каком компоненте формируются сигналы cmdOp, cmdF3, cmdF7?

#### Изменение теста

Измените тест так что бы при выполнении с параметром test\_id=1 проверялся вывод на младшую цифру индикатора. Тест должен быть пройден при условии что младшая цифра индикатора равна шести.

#### Изменение программы

#### Измените программу:

- Загрузите в регистр А1 значение 2
- Загрузите в регистр А2 значение 3
- Загрузите в регистр АО результат умножения А1 на А2
- Запишите в регистр Т5 значение из А0
- Проведите сборку программы

## Выполнение моделирования

Проведите моделирование в системе Icarus Verilog

./c\_run\_1.sh

#### Контрольные вопросы:

- Какое значение выводится на display number[3:0] ?
- Какая команда выполняется внутри компонента sr\_alu?

## Проведение синтеза до добавления команды умножения

- Проведите синтез и посмотрите результат на плате.
- Скопируйте содержимое каталога boards/rzrd/output в каталог output\_0

# Добавление команды умножения

- Сформируйте макросы ALU\_MUL, RVOP\_MUL, RVF3\_MUL, RVF7\_MUL
- Сформируйте команду на выполнение умножения в ALU
- Сформируйте команду умножения в ALU
- Проведите моделирование

#### Контрольные вопросы:

- Какие сигналы используются для декодирования инструкции RISC-V?
- При выполнении каких инструкций выполняется команда ALU ADD?
- При выполнении каких инструкций выполняется команда ALU SUB?

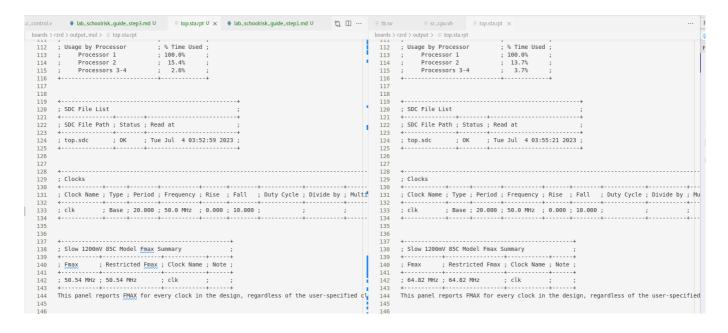
# Проведение синтеза после добавления команды умножения

- Проведите синтез и посмотрите результат на плате.
- Скопируйте содержимое каталога boards/rzrd/output в каталог output\_mul
- Сравните файлы top.fit.rpt из каталогов output\_mul и output\_0

```
67
                                                                                                                                                                      ; Fitter Summary
; Fitter Summary
                                                                                                                                                                                                                                    ; Successful - Tue Jul 4 03:52:55 2023
; 21.1.1 Build 850 06/23/2022 SJ Lite Edition
 Fitter Status
                                                                                                                                                                        Quartus Prime Version
Revision Name
  Quartus Prime Version
Revision Name
                                                                                                                                                                                                                                    ; top
; top_board
                                                             ; top
; top_board
                                                                                                                                                                        Top-level Entity Name
Family
  Top-level Entity Name
                                                                                                                                                                                                                                       Cyclone IV E
EP4CE6E22C8
  Family
                                                                Cyclone IV E
                                                                                                                                                                        Taility ;
Device ;
Timing Models ;
Total logic elements ;
Total combinational functions ;
  Device
                                                                EP4CE6E22C8
                                                                                                                                                                                                                                       Final
523 / 6,272 ( 8 % )
484 / 6,272 ( 8 % )
  Total logic elements ;
Total combinational functions ;
Dedicated logic registers ;
                                                                Final
610 / 6,272 ( 10 % )
570 / 6,272 ( 9 % )
294 / 6,272 ( 5 % )
                                                                                                                                                                                                                                       294 / 6,272 ( 5 % )
                                                                                                                                                                               Dedicated logic registers
                                                                                                                                                                        | Dedicated logic registers | 294 / b,2/2 |
| Total registers | 28 / 92 ( 30 % |
| Total pins | 28 / 92 ( 30 % |
| Total virtual pins | 0 / 276,480 ( |
| Embedded Multiplier 9-bit elements | 0 / 30 ( 0 % )
  Total registers
Total pins
Total virtual pins
Total memory bits
                                                                294
                                                                                                                                                                                                                                       28 / 92 ( 30 % )
                                                                28 / 92 ( 30 % )
                                                                0 / 276,480 ( 0 % )
6 / 30 ( 20 % )
0 / 2 ( 0 % )
  Embedded Multiplier 9-bit elements ;
                                                                                                                                                                        Total PLLs
                                                                                                                                                                                                                                     ; 0 / 2 ( 0 % )
  Total PLLs
```

#### Контрольные вопросы:

- Как изменились занимаемые ресурсы ?
- Сравните файлы top.sta.rpt из каталогов output mul и output 0



#### Контрольные вопросы:

• Как изменился параметр Fmax ?