#### Universidad Carlos III de Madrid

# INFORME DE LA TERCERA PRÁCTICA DE LABORATORIO

Diseño de circuitos electrónicos para comunicaciones

Autores:

Markel Serrano y Daniel Theran

## 1. Apartado 1

En este apartado se pedía realizar el montaje del siguiente circuito esquemático:

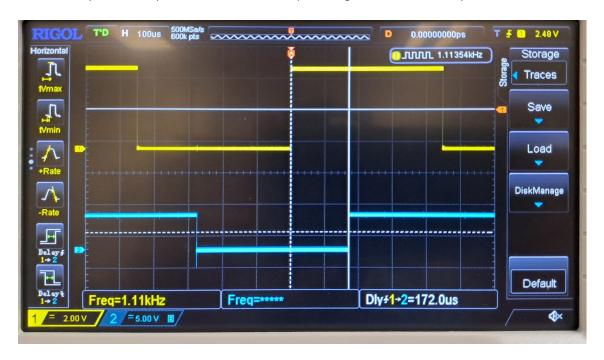


Figura 1: Circuito esquemático a montar: Amplificador sintonizado

Como de puede observar, se trata de un circuito con una etapa diferencia adaptada (puesto que no tenemos manera de invertir la señal e introducir exactamente las tensiones positivas y negativas en ambos lados del diferencial) que junto con las bobinas y condensador que unen las dos etapas se obtiene un amplificador de tensión sintonizado. La tensión de salida será la resta del lado izquierdo y derecho del condensador  $C_1$ , la cual podremos medir con las herramientas que nos presta el osciloscopio.

### 2. Apartado 2

Después de montar el circuito y comprobar que las conexiones son correctas y corresponden con el circuito esquemático (figura 1), el siguiente paso es proceder a realizar medidas para diferentes valores de entrada tanto de frecuencia como de amplitud.

En la siguiente tabla, podemos ver las medidas realizadas y los resultados obtenidos tanto de ganancia como de señal de salida.

Frecuencia de referencia (kHz)	Frecuencia de salida de VCO (kHz)	Retardo (us)	Amplitud de entrada \
1.24	15.6	172	2.12
1.511	23.8	144	2.35
1.911	29.4	124	2.61
2.378	35.7	114	2.91
2.901	41.7	102	3.27
3.142	47.2	100	3.44

Tabla 1: Tabla de resultados reales de la práctica

De la tabla anterior, se puede recalcar que en el polo de funcionamiento del amplificador  $(f_0=11kHz)$  es cuando el amplificador tiene un mejor desempeño aplicando una ganancia de aproximadamente 30. Si nos vamos alejando poco a poco de dicho polo, vemos como la ganancia cae rápidamente, por lo que podemos intuir que su comportamiento en el dominio de Laplace será un filtro paso banda de segundo orden.

Para ver ésto más en profundidad, en el apartado siguiente se dibujará el diagrama de bode del amplificador y se comparará con su diagrama ideal.

#### 3. Apartado 3

En este apartado se dibujará el diagrama de bode del amplificador sintonizado construido a partir de los valores obtenidos y además se comparará con su función ideal.

El diagrama de bode obtenido del circuito construido es el siguiente:

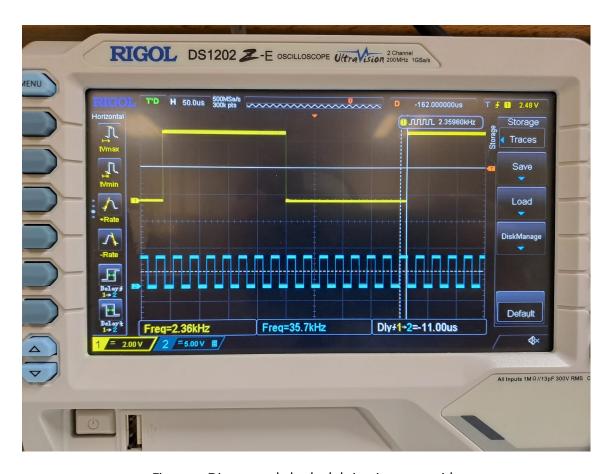


Figura 2: Diagrama de bode del circuito construido

Como se puede observar, tenemos un pico de ganancia máxima en la frecuencia del polo de funcionamiento del amplificador, en 11 kHz, alrededor de él la ganancia aplicada recae rápidamente.

Un diagrama de bode de un filtro paso banda de segundo orden ideal, sería el siguiente:

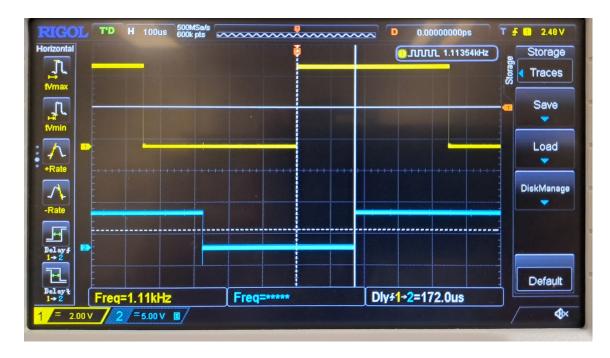


Figura 3: Diagrama de bode un filtro paso banda ideal de segundo orden

Podemos observar que el comportamiento en cuanto a la magnitud del filtro y el diagrama de bode real del amplificador son muy similares, por lo que concluimos que el funcionamiento del amplificador es el adecuado teniendo en cuenta los datos medidos.

Cabe recalcar que para que los diagramas de bode reales e ideales mostrados sean más similares, es necesario obtener más valores de medida en saltos más pequeños en eje de frecuencias. Por otro lado, el comportamiento de la fase en el diagrama de bode real no corresponde con la fase ideal debido a que para representar correctamente el comportamiento del amplificador habría que calcular la función de transferencia en el dominio de Laplace y usar herramientas como Matlab para representarlo (de la misma manera como se calculo el diagrama de bode ideal con una función de transferencia genérica de un filtro paso banda ideal).

#### 4. Apartado 4

La diferencia entre los resultados medidos en el laboratorio y los resultados de la simulación se debe principalmente a la resistencia parásita que aparece en las bobinas reales. Por tanto, para una mayor exactitud entre los resultados reales y los simulados, basta con añadir una resistencia en serie con dichas bobinas.

Utilizando los valores de 11 kHz y con una tensión de entrada de 100 mV (valores con los que se obtiene la máxima ganancia en el circuito real), se puede medir que el valor real es:  $G_{R_{f0}} \approx 30$  mientras que el valor ideal según al simulación es:  $G_{If0} \approx 86$ . Para obtener resultamos similares a los reales en la simulación, colocamos una resistencia en serie con cada una de las bobinas y vamos variando su valor hasta obtener aquel que haga que la ganacia ideal sea la misma o muy parecida que la real.

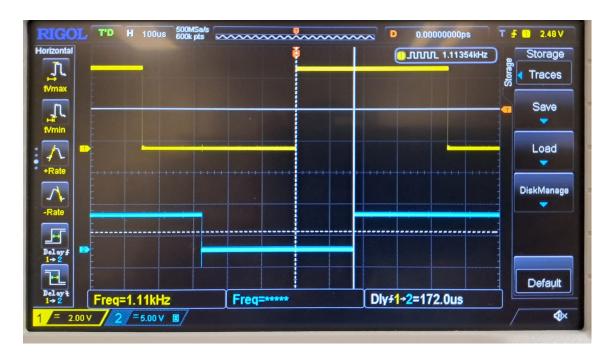


Figura 4: Simulación para la obtención de la resistencia parásita de las bobinas.

Por lo tanto, obtenemos así una resistencia parásita en las bobinas de:  $R_L \approx 10{,}7\Omega$ .