

Unidad II

Electronica digital

David A. Trejo Pizzo

Departamento de sistemas

dtrejopizzo@gmail.com

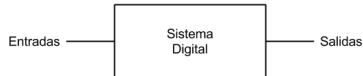
Marzo, 2015

Estructura

- 1 Introducción
- 2 Álgebra de Boole
- 3 Compuertas
- 4 Logica combinacional
- 5 Logica secuencial

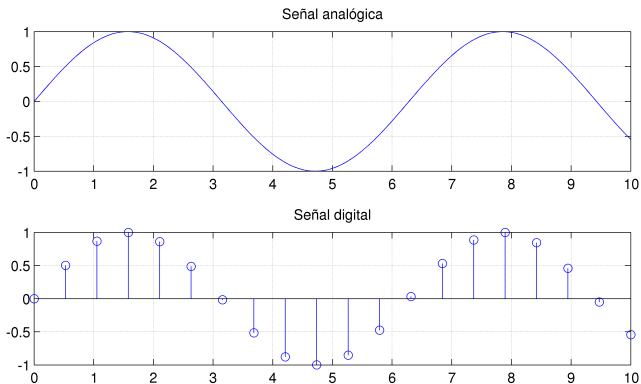
Sistemas digitales

- Las tensiones tienen solo dos valores: Alto (H) y Bajo (L).
- Se producen cambios de una franja a la otra, llamados flancos.
- Cuatro elementos principales: nivel alto, nivel bajo, flanco positivo o de subida y flanco negativo o de bajada.



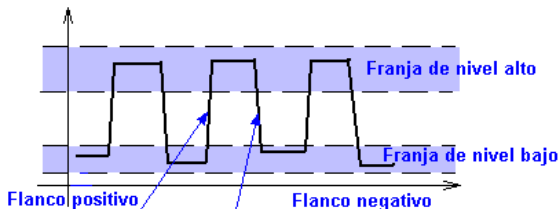
Teorema de muestreo

- Una señal limitada en banda de energía se puede recuperar de forma exacta a partir de sus muestras tomadas a una tasa de $f_s = 2W$ muestras por segundo.



Tensiones digitales

- Las tensiones tienen solo dos valores: Alto (H) y Bajo (L).
- Se producen cambios de una franja a la otra, llamados flancos.
- Cuatro elementos principales: nivel alto, nivel bajo, flanco positivo o de subida y flanco negativo o de bajada.



Postulados

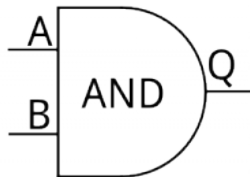
	Suma	Producto
Conmutativa	$A+B=B+A$	$AB=BA$
Asociativa	$A+(B+C)=(A+B)+C$	$A(BC)=(AB)C$
Distributiva	$A+(BC)=(A+B)(A+C)$	$A(B+C)=(AB)+(AC)$
Neutro	$A+0=A$	$A*1=A$
Complementario	$A+\bar{A}=1$	$A*\bar{A}=0$

Teoremas

	Suma	Producto
Idempotencia	$A + A = A$ $A + 1 = 1$	$A * A = A$ $A * 0 = 0$
Absorcion	$A + (A * B) = A$	$A * (A + B) = A$
De Morgan	$\overline{(A + B)} = \overline{A} * \overline{B}$	$\overline{(A * B)} = \overline{A} + \overline{B}$
Doble negacion	$\overline{(\overline{A})} = A$ $A + (\overline{A} * B) = A + B$ $(AB) + (A\overline{B}) = A$	$\overline{(\overline{A})} = A$ $A * (\overline{A} + B) = A * B$ $(A + B) * (A + \overline{B}) = A$

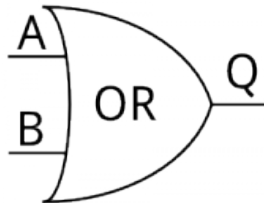
Compuerta AND

A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1



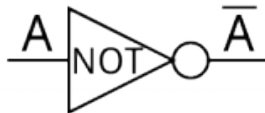
Compuerta OR

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1



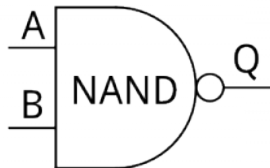
Compuerta NOT

A	Q
0	1
1	0



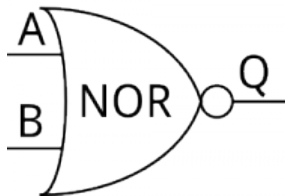
Compuerta NAND

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0



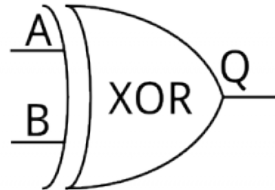
Compuerta NOR

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0



Compuerta XOR

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

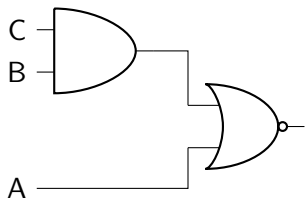


Escalas de integración

Es una clasificación por el número de transistores que han sido fabricados dentro de un circuito integrado. Las clases son:

Nombre	Significado	Transistores
SSI	Pequeña escala de integración	<50
MSI	Media escala de integración	50-500
LSI	Larga escala de integración	500-50000
VLSI	Muy larga escala de integración	50000-500000
ULSI	Ultra larga escala de integración	>500000

Analisis de circuitos combinacionales



$$f = \overline{(C \times B) + A}$$

Tabla de verdad: 2^n , n =entradas

C	B	A	f
0	0	0	1
0	0	1	0
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	0

Simplificacion de circuitos combinacionales

Suma de productos (SOP)

	$\overline{B}\overline{A}$	$\overline{B}A$	BA	$B\overline{A}$
\overline{C}	1	0	0	1
C	1	0	0	0

$$f_{SOP} = (\overline{C} * \overline{A}) + (\overline{B} * \overline{A})$$

Producto de sumas (POS)

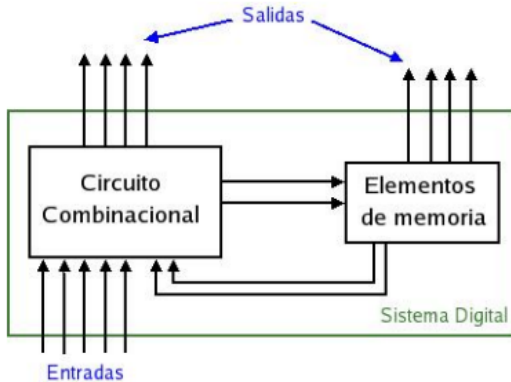
	$\overline{B}\overline{A}$	$\overline{B}A$	BA	$B\overline{A}$
\overline{C}	1	0	0	1
C	1	0	0	0

$$f_{POS} = \overline{A} * (\overline{C} + \overline{B})$$

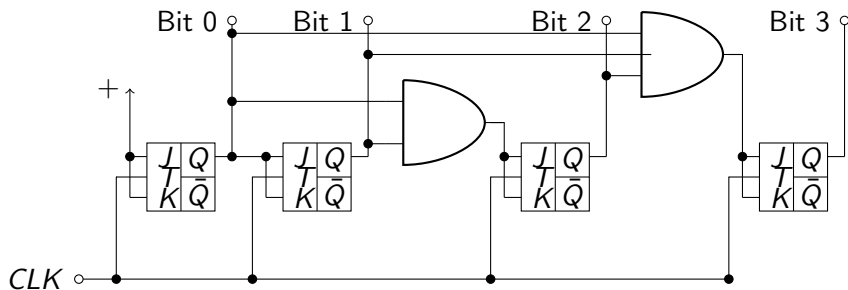
Circuito secuencial

- Hasta ahora solo hemos visto los circuitos combinacionales, cuyas salidas dependen exclusivamente de las entradas.
- Sin embargo, en los sistemas digitales, es indispensable el poder contar con memoria o bien, con estados internos. De esta manera se puede actuar en base a la historia.
- En general, un circuito secuencial esta compuesto por circuitos combinacionales y elementos de memoria. Se dice que en un circuito secuencial la salida actual depende de la entrada actual y del estado actual del circuito.

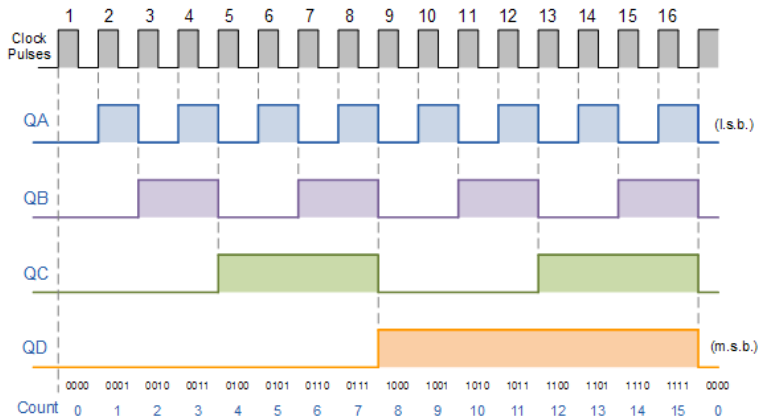
Circuito secuencial



Contador de 4 bits sincrónico con FF JK



Forma de onda en el tiempo



Explicación

- Se puede observar que los pulsos de reloj alimentan directamente a cada uno de los FF JK en cadena y que tanto las entradas J y K están unidas entre sí en modo de conmutación.
- Las entradas J y K del FFB están conectados directamente a la salida de control de calidad del FFA, pero las entradas J y K del FFC y FFD se alimentan con las señales de la entrada y salida de la etapa anterior. Esto genera la lógica requerida para las entradas JK de la siguiente etapa.
- A continuación, ya que no hay retardo de propagación inherente en contadores sincrónicos, porque todas las etapas contadoras se activan en paralelo al mismo tiempo, la frecuencia máxima de funcionamiento de este tipo de contador sera mayor que la de un circuito contador asíncrono similar.