

基本信息

姓名：杜彬
电子邮箱：dubin-career@qq.com
手机号：13683280457
地址：北京市东城区永康胡同一号院
意向工作地：北京



教育背景

北京理工大学	硕士	2015.09 - 2017.06	电子与通信工程
大连理工大学	学士	2011.09 - 2015.07	通信工程

工作经历

- **北京立芯软件科技有限公司** 资深软件工程师 2021.07 - 2025.9
工作内容：(1) ASIC 数字后端 EDA 软件物理优化 (physical opt) 算法研发，涉及 rewire/buffer/size/relocate/useful skew/layer opt 等；(2) physical opt 算法性能优化，涉及算法分析、并行化改造和 runtime 瓶颈分析等。
- **上海复旦微电子集团股份有限公司** 软件工程师 2017.07 - 2021.07
工作内容：(1) FPGA 配套 EDA 软件 GUI 新特性开发、已有功能维护升级与故障修复；(2) 数字前端 EDA 逻辑综合算法开发及优化，涉及 area opt/tech map 等。

项目经验

- **ASIC 数字后端物理优化算法性能优化 (北京立芯软件)** 2024.04 - 至今
具体职责：领导 3 人小组，负责已有物理优化算法的性能优化；分析现有算法的 runtime 瓶颈，进行算法升级；对批量优化进行并行化改造 (多线程)，并保证时序和功能的一致性。
- **ASIC 数字后端物理优化框架升级 (北京立芯软件)** 2023.10 - 2024.04
具体职责：将不同的优化算子 (buffer/size/restructure 等) 进行改造 (基于 timing window)，放到统一的框架中进行时序更新和效果评估，增强物理优化的效果。
- **ASIC 数字后端物理优化算法研发 (北京立芯软件)** 2021.07 - 2023.10
具体职责：调研物理优化 (physical opt) 相关算法并用 C++ 实现，例如 rewire 算法、buffer 算法、useful skew 算法和 layer opt 算法。
- **FPGA 配套 EDA 软件逻辑综合算法研发 (上海复旦微电子)** 2019.09 - 2021.07
具体职责：(1) 调研逻辑综合 (logic syn) 相关算法并用 C++ 进行实现；(2) 优化已有算法性能，例如完成拓扑排序的非递归实现改造；(3) 实现部分器件的 tech map 功能，例如从加法逻辑到 carry chain；(4) 使用 lex/yacc 实现简单的 parser 分析网表文件中的 hierarchy 结构；(5) 维护工具中已有的综合功能，进行故障修复。
- **FPGA 配套 EDA 软件 PSOC 工具 GUI 开发 (上海复旦微电子)** 2018.08 - 2019.09
具体职责：(1) 维护 PSOC 工具 GUI 并进行功能升级，使用 C++ Qt5 的 Model/View 框架实现相同参数在不同界面中的同步；(2) 使用 Graphics View 框架实现可视化 IP cores 连接。
- **FPGA 配套 EDA 软件 Core Inserter 工具 GUI 开发 (上海复旦微电子)** 2017.07 - 2018.08
具体职责：调研同类工具，使用 C++ Qt5 设计界面并完成功能，与编程下载模块进行交互。
- **遥感图像处理算法及其可编程片上系统 (SoPC) 实现 (北京理工雷科-实习)** 2015.09 - 2017.07
具体职责：(1) 独立完成遥感图像处理算法设计，以第一作者身份完成一篇 EI 会议论文；(2) 把算法移植到具有可编程片上系统 (SoPC) 的 FPGA 开发板上，并将其中部分 C 语言功能模块改写成 Verilog 进行硬件加速。