

名称	地址	占用地址空间（16bit）	描述
EVA			
GPTCONA	0x7400	1	通用定时器全局控制寄存器A
T1CNT	0x7401	1	定时器1
T1CMPR	0x7402	1	定时器1
T1PR	0x7403	1	定时器1
T1CON	0x7404	1	定时器1
T2CNT	0x7405	1	定时器2
T2CMPR	0x7406	1	定时器2
T2PR	0x7407	1	定时器2
T2CON	0x7408	1	定时器2
EXTCONA	0x7409	1	扩展控制寄存器A
COMCONA	0x7411	1	比较控制寄存器A
CAPFIFOA	0x7422	1	捕捉单元FIFO
CAP1FIFO	0x7423	1	2级深度FIFO1 堆栈
CAP2FIFO	0x7424	1	2级深度FIFO2 堆栈
CAP3FIFO	0x7425	1	2级深度FIFO3 堆栈
CAP1FBOT	0x7427	1	FIFO1
CAP2FBOT	0x7428	1	FIFO2
CAP3FBOT	0x7429	1	FIFO3
EVAIFRA	0x742C	1	中断标志寄存器A
EVAIFRB	0x742D	1	中断标志寄存器B
EVAIFRC	0x742E	1	中断标志寄存器C
EVAIMRA	0x742F	1	中断屏蔽寄存器A
EVAIMRB	0x7430	1	中断标志寄存器B
EVAIMRC	0x7431	1	中断标志寄存器C
EVB			
GPTCONB	0x7500	1	通用定时器全局控制寄存器B
T3CNT	0x7501	1	定时器3
T3CMPR	0x7502	1	定时器3
T3PR	0x7503	1	定时器3
T3CON	0x7504	1	定时器3
T4CNT	0x7505	1	定时器4
T4CMPR	0x7506	1	定时器4
T4PR	0x7507	1	定时器4
T4CON	0x7508	1	定时器4
EXTCONB	0x7509	1	扩展控制寄存器B
COMCONB	0x7511	1	比较控制寄存器B
ACTRB	0x7513	1	比较操作控制寄存器B
DBTCONB	0x7515	1	死区定时器控制寄存器B
CMPR4	0x7517	1	比较寄存器4
CMPR5	0x7518	1	比较寄存器5
CMPR6	0x7519	1	比较寄存器6
CAPCONB	0x7520	1	捕捉单元控制寄存器B
CAPFIOB	0x7522	1	捕捉单元 FIFO 状态寄存器 B
CAP4FIFO	0x7523	1	2 级深度 FIFO4 堆栈
CAP5FIFO	0x7524	1	2 级深度 FIFO5 堆栈
CAP6FIFO	0x7525	1	2 级深度 FIFO6 堆栈
CAP4FBOT	0x7527	1	FIFO4 栈底寄存器
CAP5FBOT	0x7528	1	FIFO5 栈底寄存器
CAP6FBOT	0x7529	1	FIFO6 栈底寄存器
EVBI FRA	0x752C	1	中断标志寄存器 A
EVBI FRB	0x752D	1	中断标志寄存器B
EVBI FRC	0x752E	1	中断标志寄存器C
EVBI MRA	0x752F	1	中断屏蔽寄存器A
EVBI MRB	0x7530	1	中断屏蔽寄存器B
EVBI MRC	0x7531	1	中断屏蔽寄存器 C

GPTCONA(通用定时器全局控制寄存器A)

15	14	13	12	11	10	9	8
Reserved	T2STAT	T1STAT	T2CTRIPE	T1CTRIPE	T2TOADC	T1TOADC	
7	6	5	4	3	2	1	0
T1TOADC	TCOMPOE	T2CMPOE	T1CMPOE	T2PIN		T1PIN	
GPTCONA 功能定义							
位(Bit)	名称	功能描述					
15	Reserved	Reserved					
14	T2STAT	通用定时器 2 的状态 0— 递减计数 1— 递增计数					
13	T1STAT	通用定时器 1 的状态 0— 递减计数 1— 递增计数					
12	T2CTRIPE	T2CTRIPE使能位, 使能或禁止定时器2 的比较输出。当EXTCON (0)=1 时该位激活;当EXTCON=0 时该位保留。0 禁止T2CTRIPE, T2CTPIR 不影响定时器2 的比较输出、GPTCDN(5)或PDPINTA 标志。1 使能 T2CTRIPE,定时器 2 变为高阻状态, GPTCON (5)变为 0, PDPINT 标志置 1。					
11	T1CTRIPE	T1CTRIPE使能位, 使能或禁止定时器1的比较输出。 当EXTCON (0)=1时该位激活;当EXTCON=0 时该位保留。 0 禁止T1CTRIPE , T1CTPIR 不影响定时器1 的比较输出、GPTCDN(4) 或PDPINTA(EVIFRA(0))标志。1 使能 T1CTRIPE,定时器 1 变为高阻状态, GPTCON (4)变为 0, PDPINTA(EVIFRA(0))标志置 1。					
10~9	T2TOADC	定时器2事件启动 ADC 00不启动ADC 01下溢中断启动ADC 10周期中断启动ADC 11比较中断启动ADC					
8~7	T1TOADC	定时器1事件启动ADC 00不启动ADC 01下溢中断启动ADC 10周期中断启动ADC 11比较中断启动ADC					
6	TCOMPOE	比较输出使能位, 禁止或使能定时器比较输出。只有当EXTCON (0) =1 时才激活该位, 当EXTCON(0)=0 时该位保留。当PDPIN/T1CTRIPE 为低电平且EVIMRA(0) =1 时激活该位, 它会变为0 0 定时器比较输出 T1/2PWM_T1/2CMPR 为高阻; 1 定时器比较输出 T 1/2PWM_T1/2CMPR 由各自的定时器比较逻辑驱动。					
5	T2CMPOE	定时器2比较输出使能位, 使能或禁止定时器2 的比较输出T2PWM_T2CMP。 EXTCON(0)=1 时激活该位, EXTCON(0)=0 时该位保留。如果T2CMPOE有效, T2CTRIPE为低电平且被使能, 则T2CMPOE变为0 0 定时器 2 比较输出 T2PWM_T2CMP 为高阻。 1 定时器 2 比较输出 T2PWM_T2CMP 由定时器 2 比较逻辑驱动					
4	T1CMPOE	定时器1比较输出使能位, 使能或禁止定时器1 的比较输出T1PWM_T1CMP。 EXTCON(0)=1 时激活该位, EXTCON(0)=0 时该位保留。如果T1CMPOE 有效, T1CTRIPE为低电平且被使能, 则T1CMPOE 变为0 0 定时器 2 比较输出 T1PWM_T1CMP 为高阻。 1 定时器 2 比较输出 T1PWM_T1CMP 由定时器 1 比较逻辑驱动					
3~2	T2PIN	定时器 2 比较输出极性。00 强制低 01 低有效 01 高有效 11 强制高					
1~0	T1PIN	定时器 2 比较输出极性。00 强制低 01 低有效 01 高有效 11 强制高					
通用定时器计数寄存器(TxCNT,其中x=1,2,3,4)							
位	名称	功能描述					
15~0	TxCNT	定时器 x 当前计数值					
通用定时器比较寄存器(TxCMPR,其中x=1,2,3,4)							
位	名称	功能描述					
15~0	TxCMPR	定时器x计数的比较值					
通用定时器周期寄存器(TxPR,其中x=1,2,3,4)							
位	名称	功能描述					
15~0	TxPR	定时器x计数的比较值					
通用定时器控制寄存器(TxCON,其中x=1,2,3,4)							
15	14	13	12	11	10	9	8
FREE	SOFT	Reserved	TMODE1	TMODE0	TPS2	TPS1	TPS0
7	6	5	4	3	2	1	0
T2SWT1	TENABLE	TCLKS1	TCLKS0	TCLD1	TCLD0	TECMPR	SELT1PR
位(Bit)	名称	功能描述					
15~14	FREE ,SOFT	仿真控制位; 00一旦仿真挂起, 立即停止 01一旦仿真挂起, 在当前周期结束后停止 10 操作受仿真挂起的影响 11 操作不受仿真挂起的影响					
13	Reserved	Reserved					
12~11	TMODE1~TMODE0	计数模式选择; 00停止/保持 01 连续增/减模式 10连续增模式 11定向增/减模式					
10~8	TPS2~TPS0	输入时钟预定标因子: 000 X/1 100 X/16 001 X/2 101 X/32 010 X/ 4 110 X/64 011 X/8 111 X/128 (X=器件CPU 时钟频率)					
7	T2SWT1 T4SWT3	T2SWT1 对应EVA(用定时器2 启动定时器1), 使用定时器2 的使能位启动定时器1。 这一位在T1CON 中是保留位。T4SWT 对应EVB(定时器4 启动定时器3), 使用定时器4 的使能位启动定时器3。这一位在T3CON 中是保留位。 0 使用自身的使能位。 1 使用TICON的使能位(EVA.中)或T3CON的使能位(EVB中), 忽略自身的使能位					

6	TENABLE	定时器使能位: 0禁止定时器操作(定时器保持并且预定标因子为0 1使能定时器操作					
5~4	TCLKS(1,0)	时钟源选择: 00 内部时钟 01 外部时钟 10 保留 11 QEP 电路					
3~2	TCLD(1,0)	定时器比较寄存器装载条件: 01 计数器值等于0 01 计数器值等于0 或等于周期寄存器的值 10 立即 11 保留					
1	TECMPR	定时器比较使能: 0 禁止定时器比较操作 1 使能定时器比较操作 0 SELT1PR 在EVA 中是SELTIPR(选择周期寄存器), 当T2CON 中的此位为1, 将忽略定时器2 的SELT3PR 周期寄存器, 选用定时器1 的周期寄存器。这一位在T1CON 中是保留位。在EVB 中是SELT3PR(选择周期寄存器), 当T4CON 中的此位为1, 将忽略定时器4 的周期寄存器, 选用定时器3 的周期寄存器。这一位在T3CON 中是保留位。 0 选用自身周期寄存器。1 选用 T1PR 或 T3PR 作为周期寄存器, 忽略自身寄存器					
比较控制寄存器(COMCONA)							
15	14	13	12	11	10	9	8
CENABLE	CLD1	CLD0	SVENABLE	ACTRLD1	ACTRLD0	FCOMPOE	PDPINTA
7	6	5	4	3	2	1	0
FCMP3OE	FCMP2OE	FCMP1OE	Reserved	Reserved	C3TRIPE	C2TRIPE	C1TRIPE
位(Bit)	名称	功能描述					
15	CENABLE	比较使能 0 禁止比较操作,所有阴影寄存器(CMPRx, ACTRA)变为透明 1使能比较操作					
14~13	CLD1~CLD0	比较器寄存器CMPRx 重载条件 00 当T3CNT=0 (下溢) 01 当T3CNT=0 或T3CNT=T3PR (下溢或周期匹配) 10 立即 11 保留, 结果不可预测					
12	EVENABLE	使能空间向量PWM0 禁止空间向量PWM 模式 1 使能空间向量PWM 模式					
11~10	ACTRLD1~ACTRLD0	控制寄存器重载条件 00当T3CNT=0(下溢) 01当T3 CNT=0 或T3CNT=T 3PR(即下溢或周期匹配) 10 立即 11保留					
9	FCMOPE	全比较输出使能位:激活该位同时使能或禁止所有的比较输出。当EXTCONA(0)=0 时该位激活;当EXTCONA(0)=1 时该位保留。当PDPINTA/T1CTRIP为低电平且EVAIFRA(0)=1时激活该位, 它会变为0 0 全比较输出, PWM 1/2/3/4/5/6,处于高阻 1 全比较输出, PWM 1/2/3/4/5/6,由相应的比较逻辑驱动。					
8	PDPINTA	该位反映PDPINTA					
7	FCMP3OE	全比较器3激活该位可以使能或禁止全比较器3 的输出, PWM5/6。只有当EXTCONA(0)=1时该位有效, 当有效时如果C3TRIP 为低且被使能, 该位复位到0 0 全比较3 输出, PWM5/6 处于高阻 1 全比较3 输出, PWM5/6 由全比较3 逻辑驱动					
6	FCMP2OE	全比较器2 激活该位可以使能或禁止全比较器2 的输出, PWM3/4。只有当EXTCONA(0)=1 时该位有效, 当有效时如果C2TRIP 为低且被使能, 该位复位到0 0 全比较2 输出, PWM3/4 处于高阻 1 全比较2 输出, PWM3/4 由全比较2 逻辑驱动					
5	FCMP1OE	全比较器1 输出使能位 激活该位可以使能或禁止全比较器1 的输出, PWM1/2。只有当EXTCONA(0)=1时该位有效 , 当有效时如果C1TRIP 为低且被使能, 该位复位到0 0 全比较1 输出, PWM1/2 处于高阻 1 全比较1 输出, PWM1/2 由全比较1 逻辑驱动					
4~3	Reserved	Reserved					
2	C3TRIPE	全比较器3 输出切换使能位 激活该位可以使能或禁止全比较器3 的输出关闭功能。只有当EXTCONA(0)=0时该位有效, 当EXTCONA(0)=1 时该位保留 0 完全比较器3 的输出关闭功能被禁止, C3TRIP 状态不影响比较器3 的输出、COMCONA(8)以及PDPINTA 标志(EVAIFRA(0)) 1 完全比较器3 的输出关闭功能被使能, 当T3TRIP 是低时, 完全比较器3 的两个输出引脚输出高阻状态, COMCONA(8)复位为0, 并且PDPINTA 的标志置1					
1	C2TRIPE	全比较器2 输出切换使能位 激活该位可以使能或禁止全比较器3 的输出关闭功能。只有当EXTCONA(0)=0时该位有效, 当EXTCONA(0)=1 时该位保留 0 完全比较器2 的输出关闭功能被禁止, C2TRIP 状态不影响比较器2 的输出、COMCONA(7)以及PDPINTA 标志(EVAIFRA(0)) 1 完全比较器2 的输出关闭功能被使能, 当T2TRIP 是低时, 完全比较器2 的两个输出引脚输出高阻状态, COMCONA(7)复位为0, 并且PDPINTA 的标志置1					
0	C1TRIPE	全比较器1位 激活该位可以使能或禁止全比较器1 的输出关闭功能。只有当EXTCONA(0)=0时该位有效, 当EXTCONA(0)=1 时该位保留 0 完全比较器1 的输出关闭功能被禁止, C1TRIP 状态不影响比较器1 的输出、COMCONA(6)以及PDPINTA 标志(EVAIFRA(0)) 1 完全比较器 1 的输出关闭功能被使能, 当 T1TRIP 是低时, 完全比较器 1 的两个输出引脚输出高阻状态, COMCONA(6)复位为 0, 并且 PDPINTA 的标志置 1					
比较操作寄存器(ACTRA)							
15	14	13	12	11	10	9	8
SVRDIR	D2	D1	D0	CMP6ACT1	CMP6ACT0	CMP5ACT1	CMP5ACT0

7	6	5	4	3	2	1	0
CMP4ACT1	CMP4ACT0	CMP3ACT1	CMP3ACT0	CMP2ACT1	CMP2ACT0	CMP1ACT1	CMP1ACT0
位(Bit)	名称	功能描述					
15	SVRDIR	空间矢量 PWM 只有产生 SVPWM 输出时使用 0 正向 (CCW) 1 负向 (CW)					
14~12	D2~D0	基本空间矢量位 只有在产生SVPWM 输出时使用					
11~10	CMP6ACT1~CMP6ACT0	比较输出引脚6 上的动作 00强制低 01低有效 10高有效 11强制高					
9~8	CMP5ACT1~ MP5ACT0	比较输出引脚 5 00 强制低 01 低有效 10 高有效 11 强制高					
7~6	CMP4ACT1~CMP4ACT0	比较输出引脚4 上的动作 00强制低 01低有效 10高有效 11强制高					
5~4	CMP3ACT1~ MP3ACT0	比较输出引脚3 上的动作 00强制低 01低有效 10高有效 11强制高					
3~2	CMP2ACT1~ MP2ACT0	比较输出引脚2 上的动作 00强制低 01低有效 10高有效 11强制高					
1~0	CMP1ACT1~CMP1ACT0	比较输出引脚1 上的动作 00强制低 01低有效 10高有效 11强制高					
死区定时器控制寄存器(DBTCONA)							
15	14	13	12	11	10	9	8
Reserved	Reserved	Reserved	Reserved	DBT3	DBT2	DBT1	DBT0
7	6	5	4	3	2	1	0
EDBT3	EDBT2	EDBT1	DBTPS2	DBTPS1	DBTPS0	Reserved	Reserved
15~12	Reserved	Reserved					
11~8	DBT3~DBT0	死区定时器周期, 定义 3					
7	EDBT3	死区定时器 3 使能 (比较单元 3 的 PWM5 和 6) 0 屏蔽 1 使能					
6	EDBT2	死区定时器2使能 (比较单元2 的PWM3 和4) 0 屏蔽 1 使能					
5	EDBT1	死区定时器 1 使能 (比较单元 1 的 PWM1 和 2) 0 屏蔽 1 使能					
4~2	DBPTS2~DBPTS0	死区定时器预定标控制位 000 X/1 100 X/16 001 X/2 101 X/32 010 X/ 4 110 X/64 011 X/8 111 X/128 (X=器件 CPU 时钟频率)					
1~0	Reserved	Reserved					
EV 扩展控制寄存器(EXTCONA)							
15	14	13	12	11	10	9	8
RReserved	RReserved	RReserved	RReserved	RReserved	RReserved	RReserved	RReserved
7	6	5	4	3	2	1	0
Reserved	Reserved	Reserved	Reserved	EVSOCE	QEPIE	QEPIQUAL	INDCOE
位(Bit)	名称	功能描述					
15~4	Reserved	Reserved					
3	EVSOCE	EV 启动转换输出的使能位。该位可以使能或禁止EV 的ADC 启动转换输出(例如, EVASOCn 对应EVA, EVBSOCn 对应EVB)。当使能该位时, 由选择EV 的启动ADC 转换事件产生一个32xHSPCLK 负极性脉冲。这一位不影响送往ADC 模块的EVTOADC信号。 0 禁止 EVSOC 输出。EVSOC 处于高阻状态。 1 使能 EVSOC 输出。					
2	QEPIE	QEP 索引的使能位。该位可将禁止或使能索引输出CAP3_QEPI1.当CAP3_QEPI1 作为索引输出被使能后, 将会使定时器作为QEP 计数器进行复位。 0 禁止CAP3_QEPI1作为索引输出。CAP3_QEPI1的变化不会影响定时器设为QEP计数器。 1 使能CAP3_QEPI1作为索引输出。任何在CAP3_QEPI1上的0到1变化(EXTCONA[1]=0)或当CAP1_QEP1和CAP2_QEP2 为高电平时(EXTCON[1]=1), 一个0到1的变化将会使定时器作为QEP计数器复位为0					
1	QEPIQUAL	CAP3_QEPI1 索引确认模式。该位可以打开或关闭QEP 索引确认器。 0 关闭CAP3_QEPI1 索引确认模式。CAP3_QEPI1 可以不受影响地通过确认器 1 关闭CAP3_QEPI1 索引确认模式。当CAP1_QEP1 和CAP2_QEP2 为高电平时, 一个0到1的变化可以通过确认器。否则, 确认器的输出将保持为低。					
0	INDCOE	比较输出的单独使能模式。置1 允许独立的使能或禁止比较输出。 0 禁止单独使能比较输出模式。定时器1 和2 的比较输出可以通过GPTCONA(6)同时禁止或使能。全比较1、2 和3 的输出可以通过GPTCON(9)同时禁止或使能。 GPTCONA (12,11,5,4)和COMCONA(7~5,2~0)都保留。EVAIFRA(0)可以同时使能或禁止所有的比较输出。EVAIMR(0)可以同时使能或禁止PDP 和 PDPINT 信号的直接路径 1 单独使能比较输出模式。通过GPTCONA(5,4)和COMCONA(7-5)可以单独使能或禁止比较输出。通过GPCONA(12,11)和COMCONA (2~0)可单独使能或禁止比较输出。当任何输入为低电平, EVIFRA(0)置1 并使能。EVAIMRA(0)功能是禁止或使能中断					
捕捉单元控制寄存器(CAPCONA)							
15	14	13	12	11	10	9	8
CAPRES	CAPQEPN	CAP3EN	Reserved	CAP3TSEL	CAP12TSEL	CAP3TOADC	
7	6	5	4	3	2	1	0
CAP1EDGE		CAP2EDGE			CAP3EDGE		
位(Bit)	名称	功能描述					
15	CAPRES	捕获单元复位, 读总返回 00 将所有捕获单元的寄存器清 0 1 无操作					
14~13	CAPQEPN	捕获单元1 和2 使能 00 禁止捕获单元1 和2, FIFO 堆栈保留其内容 10 保留 01 使能捕获单元1和2 11 保留					
12	CAP3EN	捕获单元 30 禁止捕获单元 3, FIFO 堆栈保留其内容 1 使能捕获单元 3					

11	Reserved	保留
10	CAP3TSEL	为捕获单元 3 0 选择通用目的定时器 2 1 选择通用目的定时器 1
9	CAP12TSEL	为捕获单元 1 0 选择通用目的定时器 2 1 选择通用目的定时器 1
8	CAP3TOADC	捕获单元 3 0 无操作 1 但 CAP3INT 标志置位时启动 ADC
7~6	CAP1EDGE	捕获单元 1 00 不检测 10 检测下降沿 01 检测上升沿 11 两个边沿都检测
5~4	CAP2EDGE	捕获单元 2 00 不检测 10 检测下降沿 01 检测上升沿 11 两个边沿都检测
3~2	CAP3EDGE	捕获单元 3 00 不检测 10 检测下降沿 01 检测上升沿 11 两个边沿都检测
1~0	Reserved	Reserved

捕捉单元结果及状态寄存器(CAPFIFOA)

15	14	13	12	11	10	9	8
Reserved		CAP3FIFO		CAP2FIFO		CAP1FIFO	
7	6	5	4	3	2	1	0
Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
位(Bit)	名称	功能描述					
15~14	Reserved	Reserved					
13~12	CAP3FIFO	CAP3FIFO 00 空 01 有 1 个入口 10 有 2 个入口 11 有 2 个入口并且已经捕获另一个, 第一个已经丢弃					
11~10	CAP2FIFO	CAP2FIFO 00 空 01 有 1 个入口 10 有 2 个入口 11 有 2 个入口并且已经捕获另一个, 第一个已经丢弃					
9~8	CAP1FIFO	CAP1FIFO 00 空 01 有 1 个入口 10 有 2 个入口 11 有 2 个入口并且已经捕获另一个, 第一个已经丢弃					
7~0	Reserved	Reserved					

EVA 中断标志寄存器A(EVAIFRA)

15	14	13	12	11	10	9	8
Reserved	Reserved	Reserved	Reserved	Reserved	T1OFINT	T1UFINT	T1CINT
7	6	5	4	3	2	1	0
T1PINT	Reserved	Reserved	Reserved	CMP3INT	CMP2INT	CMP1INT	PDPINT
位(Bit)	名称	功能描述					
15~11	Reserved	Reserved					
10	T1OFINT	通用定时器 1 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
9	T1UFINT	通用定时器 1 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
8	T1CINT	通用定时器 1 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
7	T1PINT	通用定时器 1 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
6~4	Reserved	Reserved					
3	CMP3INT	比较器 3 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
2	CMP2INT	比较器 2 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
1	CMP1INT	比较器 1 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
0	PDPINT	驱动功率保护中断标志 该位与EXTCONA(0)的设置有关,当EXTCONA(0)=0 时其定义和240x 相同; EXTCONA(0)=1 时, 当任何比较输出为低且被使能时该位置位 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					

EVA 中断标志寄存器B(EVAIFRB)

15	14	13	12	11	10	9	8
Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
7	6	5	4	3	2	1	0
Reserved	Reserved	Reserved	Reserved	T2OFINT	T2UFINT	T2CINT	T2PINT
位(Bit)	名称	功能描述					
15~4	Reserved	Reserved					
3	T2OFINT	通用定时器 2 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
2	T2UFINT	通用定时器 2 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
1	T2CINT	通用定时器 2 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
0	T2PINT	通用定时器 2 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					

EVA 中断标志寄存器C(EVAIFRC)

15	14	13	12	11	10	9	8
Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
7	6	5	4	3	2	1	0
Reserved	Reserved	Reserved	Reserved	Reserved	CAP3INT	CAP2INT	CAP1INT

位(Bit)	名称	功能描述					
15~3	Reserved	Reserved					
2	CAP3INT	捕捉单元 3 中断 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
1	CAP2INT	捕捉单元 2 中断 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
0	CAP1INT	捕捉单元 1 中断 读: 0 标志复位 写: 0 没有影响 1 标志置位 1 复位标志					
EVA 中断屏蔽寄存器 A(EVAIMRA)							
15	14	13	12	11	10	9	8
Reserved	Reserved	Reserved	Reserved	Reserved	T1OFINT	T1UFINT	T1CINT
7	6	5	4	3	2	1	0
T1PINT	Reserved	Reserved	Reserved	CMP3INT	CMP2INT	CMP1INT	PDPINTA
位(Bit)	名称	功能描述					
15~11	Reserved	Reserved 使能: 0 为禁止; 1 为使能					
10	T1OFINT	T1OFINT 使能: 0 为禁止; 1 为使能					
9	T1UFINT	T1UFINT 使能: 0 为禁止; 1 为使能					
8	T1CINT	T1CFINT 使能: 0 为禁止; 1 为使能					
7	T1PINT	T1PINT 使能: 0 为禁止; 1 为使能					
6~4	Reserved	Reserved					
3	CMP3INT	CMP3INT 使能: 0 为禁止; 1 为使能					
2	CMP2INT	CMP2INT 使能: 0 为禁止; 1 为使能					
1	CMP1INT	CMP1INT 使能: 0 为禁止; 1 为使能					
0	PDPINTA	PDPINTA使能 该位与EXTCONA(0)的设置有关,当EXTCONT(0)=0 时其定义和240x 相同,也就是该位使能/禁止PDP 中断和 PDPINT 引脚连接的比较输出缓冲的通道。 EXTCONA(0)=1 时, 该位只是 PDP 中断的使能/禁止位 0 为禁止; 1 为使能					
EVA 中断屏蔽寄存器 B(EVAIMRB)							
15	14	13	12	11	10	9	8
Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
7	6	5	4	3	2	1	0
Reserved	Reserved	Reserved	Reserved	T2OFINT	T2UFINT	T2CINT	T2PINT
位(Bit)	名称	功能描述					
15~4	Reserved	Reserved 使能: 0 为禁止; 1 为使能					
3	T2OFINT	T2OFINT 使能: 0 为禁止; 1 为使能					
2	T2UFINT	T2UFINT 使能: 0 为禁止; 1 为使能					
1	T2CINT	T2CFINT 使能: 0 为禁止; 1 为使能					
0	T2PINT	T2PINT 使能: 0 为禁止; 1 为使能					
EVA 中断屏蔽寄存器 C(EVAIMRC)							
15	14	13	12	11	10	9	8
Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved	Reserved
7	6	5	4	3	2	1	0
Reserved	Reserved	Reserved	Reserved	Reserved	CAP3INT	CAP2INT	CAP1INT
位(Bit)	名称	功能描述					
15~3	Reserved	Reserved					
2	CAP3INT	CAP3INT 使能: 0 为禁止; 1 为使能					
1	CAP2INT	CAP2INT 使能: 0 为禁止; 1 为使能					
0	CAP1INT	CAP1INT 使能: 0 为禁止; 1 为使能					
GPIO MUX 寄存器							
名称	地址	大小 (*16)	寄存器描述				
GPAMUX	0x0000 70C0	1	GPIO A MUX 控制寄存器				
GPADIR	0x0000 70C1	1	GPIO A 方向控制寄存器				
GPAQUAL	0x0000 70C2	1	GPIO A 输入限定控制寄存器				
Reserved	0x0000 70C3	1	——				
GPBMUX	0x0000 70C4	1	GPIO B MUX 控制寄存器				

GPBDIR	0x0000 70C5	1	GPIO B 方向控制寄存器				
GPBQUAL	0x0000 70C6	1	GPIO B 输入限定控制寄存器				
Reserved	0x0000 70C7~ 0x0000 70CB	5	——				
GPDMUX	0x0000 70CC	1	GPIO D MUX 控制寄存器				
GPDDIR	0x0000 70CD	1	GPIO D 方向控制寄存器				
GPDQUAL	0x0000 70CE	1	GPIO D 输入限定控制寄存器				
Reserved	0x0000 70CF	1	——				
GPEMUX	0x0000 70D0	1	GPIO E MUX 控制寄存器				
GPEDIR	0x0000 70D1	1	GPIO E 方向控制寄存器				
GPEQUAL	0x0000 70D2	1	GPIO E 输入限定控制寄存器				
Reserved	0x0000 70D3	1	——				
GPFMUX	0x0000 70D4	1	GPIO F MUX 控制寄存器				
GPFDIR	0x0000 70D5	1	GPIO F 方向控制寄存器				
Reserved	0x0000 70D6~ 0x0000 70D7	2	——				
GPGUX	0x0000 70D8	1	GPIO G MUX 控制寄存器				
GPGDIR	0x0000 70D9	1	GPIO G 方向控制寄存器				
Reserved	0x000070DA~ 0x0000 70DF	6	——				
GPIO 数据寄存器							
名称	地址	大小（*16）	寄存器描述				
GPADAT	0x0000 70E0	1	GPIO A 数据寄存器				
GPASET	0x0000 70E1	1	GPIO A 置 1 寄存器				
GPACLEAT	0x0000 70E2	1	GPIO A 清 0 寄存器				
GPATOGGLE	0x0000 70E3	1	GPIO A 翻转寄存器				
GPBDAT	0x0000 70E4	1	GPIO B 数据寄存器				
GPBSET	0x0000 70E5	1	GPIO B 置 1 寄存器				
GPBCLEAR	0x0000 70E6	1	GPIO B 清 0 寄存器				
GPBTPGGLE	0x0000 70E7	1	GPIO B 翻转寄存器				
Reserved	0x0000 70E8~ 0x0000 70EB	4	——				
GPDDAT	0x0000 70EC	1	GPIO D 数据寄存器				
GPDSET	0x0000 70ED	1	GPIO D 置 1 寄存器				
GPDCLEAR	0x0000 70EE	1	GPIO D 清 0 寄存器				
GPDTOGGLE	0x0000 70EF	1	GPIO D 翻转寄存器				
GPEDAT	0x0000 70F0	1	GPIO E 数据寄存器				
GPESET	0x0000 70F1	1	GPIO E 置 1 寄存器				
GPGCLEAR	0x0000 70F2	1	GPIO E 清 0 寄存器				
GPGTOGGLE	0x0000 70F3	1	GPIO E 翻转寄存器				
GPFDAT	0x0000 70F4	1	GPIO F 数据寄存器				
GPFSET	0x0000 70F5	1	GPIO F 置 1 寄存器				
GPFCEAT	0x0000 70F6	1	GPIO F 清 0 寄存器				
GPFTOGGLE	0x0000 70F7	1	GPIO F 翻转寄存器				
GPGDAT	0x0000 70F8	1	GPIO G 数据寄存器				
GPFSET	0x0000 70F9	1	GPIO G 置 1 寄存器				
GPGCLEAR	0x0000 70FA	1	GPIO G 清 0 寄存器				
GPGTOGGLE	0x0000 70FB	1	GPIO G 翻转寄存器				
GPIO A MUX 控制和 GPIO A 方向控制寄存器位定义							
GPAMUX 位	外围名称（位=1）		GPIO 名称（位=0）	GPADIR 位	类型	复位值	是否有输入限制
EVA 外围							
0	PWM1(O)		GPIOA0	0	R/W	0	是
1	PWM2(O)		GPIOA1	1	R/W	0	是
2	PWM3(O)		GPIOA2	2	R/W	0	是

3	PWM4(O)	GPIOA3	3	R/W	0	是
4	PWM5(O)	GPIOA4	4	R/W	0	是
5	PWM6(O)	GPIOA5	5	R/W	0	是
6	T1PWM_T1CMP(O)	GPIOA6	6	R/W	0	是
7	T1PWM_T2CMP(O)	GPIOA7	7	R/W	0	是
8	CAP1_QEP1(I)	GPIOA8	8	R/W	0	是
9	CAP2_QEP2(I)	GPIOA9	9	R/W	0	是
10	CAP3_QEPI1(I)	GPIOA10	10	R/W	0	是
11	TDIRA(I)	GPIOA11	11	R/W	0	是
12	TCLKINA(I)	GPIOA12	12	R/W	0	是
13	C1TRIP(I)	GPIOA13	13	R/W	0	是
14	C2TRIP(I)	GPIOA14	14	R/W	0	是
15	C3TRIP(I)	GPIOA15	15	R/W	0	是
GPIO A 输入限制控制寄存器GPAQUAL						
158			70			
Reserved			QPALPRD			
R-0			R/W-0			
保留			指定受限制的采样周期 0x00 无输入限制，即与SYSCLKOUT 同步； 0x01 QPALPRD=2 个SYSCLKOUT 周期 0x02 QPALPRD=4 个SYSCLKOUT 周期 · · · · 0xff QPALPRD=510 个 SYSCLKOUT 周期			
GPIO B MUX 控制和GPIOB 方向控制寄存器位定义						
GPBMUX位	外围名称（位=1）	GPIO 名称（位=0）	GPBDIR位	类型	复位值	是否有输入限制
EVB 外围						
0	PWM7(O)	GPIOB0	0	R/W	0	是
1	PWM8(O)	GPIOB1	1	R/W	0	是
2	PWM9(O)	GPIOB2	2	R/W	0	是
3	PWM10(O)	GPIOB3	3	R/W	0	是
4	PWM11(O)	GPIOB4	4	R/W	0	是
5	PWM12(O)	GPIOB5	5	R/W	0	是
6	T3PWM_T4CMP(O)	GPIOB6	6	R/W	0	是
7	T3PWM_T4CMP(O)	GPIOB7	7	R/W	0	是
8	CAP4_QEP3(I)	GPIOB8	8	R/W	0	是
9	CAP5_QEP4(I)	GPIOB9	9	R/W	0	是
10	CAP6_QEPI2(I)	GPIOB10	10	R/W	0	是
11	TDIRB(I)	GPIOB11	11	R/W	0	是
12	TCLKINB(I)	GPIOB12	12	R/W	0	是
13	C4TRIP(I)	GPIOB13	13	R/W	0	是
14	C5TRIP(I)	GPIOB14	14	R/W	0	是
15	C6TRIP(I)	GPIOB15	15	R/W	0	是
GPIO D MUX 控制和GPIO D 方向控制寄存器位定义						
GPDMUX 位	外围名称（位=1）	GPIO 名称（位=0）	GPDDIR位	类型	复位值	是否有输入限制
EVA 外围						
0	T1CTRIP_PDPINTA(1)	GPIOB0	0	R/W	0	是
1	T2CTRIP	(1)	GPIOB1	1	R/W	0
2	保留	GPIOB2	2	R/W	0	—
3	保留	GPIOB3	3	R/W	0	—
4	保留	GPIOB4	4	R/W	0	—
5	T3CTRIP_PDPINTB(1)	GPIOB5	5	R/W	0	是
6	T4CTRIP	(1)	GPIOB6	6	R/W	0
7	保留	GPIOB7	7	R/W	0	—
8	保留	GPIOB8	8	R/W	0	—

9	保留	GPIOB9	9	R/W	0	—
10	保留	GPIOB10	10	R/W	0	—
11	保留	GPIOB11	11	R/W	0	—
12	保留	GPIOB12	12	R/W	0	—
13	保留	GPIOB13	13	R/W	0	—
14	保留	GPIOB14	14	R/W	0	—
15	保留	GPIOB15	15	R/W	0	—
GPIO E MUX 控制和GPIO E 方向控制寄存器位定义						
GPOMUX 位	外围名称（位=1）	GPIO 名称（位=0）	GPEDIR位	类型	复位值	是否有输入限制
EVA 外围						
0	XINT1_XBIO(1)	GPIOE0	0	R/W	0	是
1	XINT1_	ADCSOC(1)	GPIOE1	1	R/W	0
2	XNMI_XINT13(1)	GPIOE2	2	R/W	0	是
3	保留	GPIOE3	3	R/W	0	—
4	保留	GPIOE4	4	R/W	0	—
5	保留	GPIOE5	5	R/W	0	—
6	保留	GPIOE6	6	R/W	0	—
7	保留	GPIOE7	7	R/W	0	—
8	保留	GPIOE8	8	R/W	0	—
9	保留	GPIOE9	9	R/W	0	—
10	保留	GPIOE10	10	R/W	0	—
11	保留	GPIOE11	11	R/W	0	—
12	保留	GPIOE12	12	R/W	0	—
13	保留	GPIOE13	13	R/W	0	—
14	保留	GPIOE14	14	R/W	0	—
15	保留	GPIOE15	15	R/W	0	—
GPIO F MUX 控制和GPIO F 方向控制寄存器位定义						
GPFMUX 位	外围名称（位=1）	GPIO 名称（位=0）	GPFDIR位	类型	复位值	是否有输入限制
SPI 外围						
0	SPISIMO(O)	GPIOF0	0	R/W	0	无
1	SPISIMO	(I)	GPIOF1	1	R/W	0
2	SPICLK(I/O)	GPIOF2	2	R/W	0	无
3	SPISTE(I/O)	GPIOF3	3	R/W	0	无
4	SCITXDA(O)	GPIOF4	4	R/W	0	无
5	SCIRXDA(I)	GPIOF5	5	R/W	0	无
6	CANTX(O)	GPIOF6	6	R/W	0	无
7	CANTX(I)	GPIOF7	7	R/W	0	无
8	MCLKX(I/O)	GPIOF8	8	R/W	0	无
9	MCLKR(I/O)	GPIOF9	9	R/W	0	无
10	MFSX(I/O)	GPIOF10	10	R/W	0	无
11	MFSR(I/O)	GPIOF11	11	R/W	0	无
12	MDX(O)	GPIOF12	12	R/W	0	无
13	MDR(I/O)	GPIOF13	13	R/W	0	无
14	XF(O)	GPIOF14	14	R/W	0	无
15	保留	GPIOF15	15	R/W	0	—
GPIO G MUX 控制和GPIO G 方向控制寄存器位定义						
GPGMUX 位	外围名称（位=1）	GPIO 名称（位=0）	GPGDIR位	类型	复位值	是否有输入限制
0	保留	GPIOG0	0	R	0	—
1	保留	GPIOG1	1	R	0	—
2	保留	GPIOG2	2	R	0	—
3	保留	GPIOG3	3	R	0	—
4	SCITXDB(O)	GPIOG4	4	R/W	0	无
5	SCIRXDB(I)	GPIOG5	5	R/W	0	无
6	保留	GPIOG6	6	R	0	—
7	保留	GPIOG7	7	R	0	—
8	保留	GPIOG8	8	R	0	—
9	保留	GPIOG9	9	R	0	—

10	保留	GPIOG10	10	R	0	—
11	保留	GPIOG11	11	R	0	—
12	保留	GPIOG12	12	R	0	—
13	保留	GPIOG13	13	R	0	—
14	保留	GPIOG14	14	R	0	—
15	保留	GPIOG15	15	R	0	—

eCAN 控制和状态寄存器						
名称	地址（32bit）		占用地址空间（32bit）	描述		
CANME	0x0000	6000	1	邮箱使能寄存器		
CANMD	0x0000	6002	1	邮箱方向寄存器		
CANTRS	0x0000	6004	1	发送请求置位寄存器		
CANTRR	0x0000	6006	1	发送请求复位寄存器		
CANTA	0x0000	6008	1	传输相应寄存器		
CANAA	0x0000	600A	1	异常中断相应寄存器		
CANRMP	0x0000	600C	1	接收消息挂起寄存器		
CANRML	0x0000	600E	1	接收消息丢失寄存器		
CANRFP	0x0000	6000	1	远程帧挂起寄存器		
CANGAM	0x0000	6002	1	全局接收屏蔽寄存器		
CANMC	0x0000	6004	1	主设备控制寄存器		
CANBTC	0x0000	6006	1	位定时配置寄存器		
CANES	0x0000	6008	1	错误和状态寄存器		
CANTEC	0x0000	600A	1	发送错误计数寄存器		
CANREC	0x0000	600C	1	接收错误计数寄存器		
CANGIF0	0x0000	600E	1	全局中断标志寄存器0		
CANGIM	0x0000	6000	1	全局中断屏蔽寄存器		
CANGIF1	0x0000	6002	1	全局中断标志寄存器1		
CANMIM	0x0000	6004	1	邮箱中断屏蔽寄存器		
CANMIL	0x0000	6006	1	邮箱中断优先级寄存器		
CANOPC	0x0000	6008	1	覆盖保护控制寄存器		
CANTIOC	0x0000	600A	1	TX		
CANRIOC	0x0000	600C	1	RX		
CANTSC	0x0000	600E	1	分时邮递计数器（SCC		
CANTOC	0x0000	6000	1	超时控制寄存器（SCC		
CANTOS	0x0000	6002	1	超时状态寄存器（SCC		
CANMC	0x0000	6004	1	主设备控制寄存器		
CANBTC	0x0000	6006	1	位定时配置寄存器		
CANES	0x0000	6008	1	错误和状态寄存器		
CANTEC	0x0000	600A	1	发送错误计数寄存器		
CANREC	0x0000	600C	1	接收错误计数寄存器		
CANGIF0	0x0000	600E	1	全局中断标志寄存器0		

1、邮箱使能寄存器（CANME）

邮箱使能寄存器位信息

31-0 CANME(31:0) R/W-0 注：R/W-0 表示该位可读可写且复位值为0		
位	名称	功能描述
31~0	CANME(31:0)	邮箱使能控制位 上电后，所有在CANME 中的位被清除。被屏蔽掉的邮箱映射的存储空间可当做一般寄存器用。 1 CAN 模块中相应的邮箱被使能。在写标识符之前必须将所有的邮箱屏蔽。如果相应的CANME 位置位，将不能对消息对象的标识符进行写操作。 0 相关的邮箱 RAM 区域被屏蔽，但其映射的存储空间可以作为一般存储器使用。

2、邮箱数据方向寄存器（CANMD）

邮箱数据方向寄存器位信息

CANMD(31:0) R/W-0		
位	名称	功能描述
31~0	CANMD(31:0)	邮箱方向控制位，上电后，所有位清零 0 相应的邮箱配置为发送邮箱 1 相应的邮箱配置为接收邮箱

3、发送请求置位寄存器（CANTRS）

发送请求置位寄存器位描述

TRS(31:0) RS-0		
位	名称	功能描述
31~0	TRS(31:0)	发送请求置位 1 TRS 置位发送邮箱中的消息，所有轮流发送消息的 TRS 可同时置位 0 没有操作

4、发送请求复位寄存器（CANTRR）

发送请求复位寄存器位信息

TRS(31:0) RS-0		
----------------	--	--

		1 CPU请求向在SCC模式下的配置寄存器CANBTC和接受屏蔽寄存器CANGAM、LAM0和LAM3)写配置信息。该位置1后,在对CANBTC 寄存器进行操作之前,CPU 必须等到CANES 寄存器的CCE标志为1。在总线静止状态下,如果ABO没有置1,CCR 位也会被置1。可以通过清除此位退出BO状态。 0 CPU 请求正常操作。只有在配置寄存器 CANBTTC 被配置为允许的值后才可以实现该操作。必须经过总线静止恢复顺序后,才可脱离总线禁止状态
11	PDR	掉电模式请求 从低功耗模式唤醒后,该位被eCAN 模块自动清除,并且受EALLOW 保护。 1 局部掉电模式请求 0 不请求局部掉电模式(正常操作) 注:如果应用程序将油箱的 TRSn 置位,然后立即将 PDR 置位,CAN 模块进入进入低功耗模式(LPM),但不发送数据帧。这主要是因为数据传送到发送缓冲的邮箱 RAM 中大约需要 80 个 CPU 周期。因此应用程序必须保证在写 PDR 位之前挂起的发送全部已经完成。TAn 位可以保证发送完成。
10	DBO	数据字节顺序
9	WUBA	总线唤醒
8	CDR	改变数据区请求 该位允许快速更新数据消息。 1 CPU 请求向由 MBNR(4: 0) (MC (4: 0)) 表示的邮箱数据区写数据。在 CPU 访问邮箱完成后,必须将 CDR 位清除。CDR 置位时,CAN 模块不会发送邮箱里的内容。在从邮箱中。在从邮箱中读取数据然后将其存储到发送缓冲器,由状态机检测该位。 0 CPU 请求正常操作
7	ABO	自动总线连接位 该位受EALLOW 保护。 1 在总线脱离状态下,检测到128×11 隐性位后,模块将自动恢复总线的连接状态; 0 总线脱离状态只有在检测到 128×11 连续的隐性位并且已经清除 CCR 位后才跳出。
6	STM	自测度模式使能位该位受EALLOW 保护。 1 模块工作在自测度模式。在这种工作模式下,CAN 模块产生自己的应答信号(ACK),因此,模块不连接到总线上也可以使能操作。消息不发送,但读回的数据存放在相应的邮箱里。接收的帧的 MSGID 不保存到 STR 中的 MBR; 0 没有响应
5	SRES	模块软件复位 该位只能进行写操作,读操作结果总是0。 1 进行写操作,导致模块软件复位(除保护寄存器外的所有参数复位到默认值);邮箱的内容和错误计数器不变;取消挂起和正在发送的操作,且不扰乱通信; 0 没有影响
4~0	MBNR(4: 0)	邮箱编号 1 MNR4 只有在eCAN 模式下才使用,在标准模式保留; 0 邮箱的编号,CPU 请求向其数据区写数据,该区域与 CDR 结合使用

12、位定时配置寄存器（CANBTC）

位定时配置寄存器信息

31~24	23	22	21	20	19	18	17	16
Reserved	BRP.7	BRP.6	BRP.5	BRP.4	BRP.3	BRP.2	BRP.1	BRP.0
15~ 1 1	10	9 ~ 8		7	6 ~ 3		2 ~ 0	
Reserved	SBG	SJW		SAM	TSEG1T		SEEG2	
位	名称	功能描述						
31~24	保留							
23~16	BRP7~0	通信波特率预设置 该位确定通信速率的预定标值,TQ 值定义为TQ = (BRP + 1) / SYSCLK 其中, SYSCLK 为 CAN 模块的系统时钟, BRP 是预定标值。当 CAN 模块访问时,该值自动加 1,增加的值由 BRP (BRP+1) 确定, BRP1~256 可编程。						
15~11	保留							
10	SBG	同步边缘选择 0 = 下降沿同步 1 = 下降沿和上升沿都同步						
9~8	SJW	同步跳转宽度控制位 当CAN 通信节点重新同步时, SJW 表示定义了一个通信位可以延长或缩短的TQ 值的数量。SJW 可以在1~4 之间进行调整。 SJW 定义了同步跳转宽度的寄存器值,当 CAN 模块访问时,该值自动加 1。增加的值由 SJW 确定。						
7	SAM	数据采样次数设置 该参数设置CAN模块确定CAN 总线数据的采样次数,当SAM 置位时,CAN 模块对总线上的每位数据进行3 次采样,其中多数的值作为最终的结果。 1 CAN 模块采样 3 次,以多数为准。只有 BRP>4 时,才选用 3 次采样模式 0 CAN 模块在每个采样点只采 1 次						
6~3	TSEG1	时间段1 CAN总线上一位占用时间长度由参数TSEG1、TSEG2和BRP确定,所有CAN总线上的控制器要有相同的通信波特率和位宽度。不同时钟频率的控制器必须通过上述参数调整波特率和位占用时间长度。 TSEG1 的长度以TQ 为单位,TSEG1是PROP_SEG 和PHASE_SEG1 之和: TSEG1=PROP_SEG+ PHASE_SEG1 其中, PROP_SEG 和PHASE_SEG1 是以TQ 为单位的两端长度。 TSEG1 (CANBTC 寄存器的位 6~3) 确定时间段 1 的寄存器值,当 CAN 模块访问时该值自动加 1,增加的值由 TSEG1 确定。TSEG1 的值必须大于等于 TSEG2 和 IPT 的值。						
2~0	TSEG2	时间段2 TSEG2 以TQ 为单位定义PHASE_SEG2 的长度,TSEG2在1~8 个TQ 范围内可编程,TSEG2 必须小于等于TSEG1,大于等于IPT。 TSEG2 (CANBTC 寄存器的位 2~0) 确定时间段 2 的寄存器值。当 CAN 模块访问时该值自动加 1,增加的值由 TSEG2 确定。						

13、错误和状态寄存器（CANES）

错误和状态寄存器位信息

31~ 2 5	24	23	22	21	20	19	18	17	16
Reserved	FE	BE	SA1	CRCE	SE	ACKE	BO	EP	EW

8	WLIFx	警告级中断标志	1 至少有 1 个	0 没有错误计数器达到了警告级别
7~5	保留			
4~0	MIVx.4~0	邮箱中断向量	在标准 CAN 模式，只有位 3~0 有效。中断向量给出了使全局邮箱中断标志置位的邮箱的编号。除非对应的 MIFn 被清除或有更高优先级的邮箱产生中断，否则中断向量一直保持不变。在 32 个邮箱中，邮箱 31 拥有最高优先级。在标准 CAN 模式，邮箱 15 拥有最高优先级，邮箱 16~31 无效。如果在 TA/RMP 寄存器中没有标志位置位，并且 GMIFx 被清除，则邮箱中断向量不确定。	

17、全局中断屏蔽寄存器（CANGIM）

全局中断屏蔽寄存器位信息

31~18	17	16	15	14	13	12	11	10	9	8	7~3	2	1	0
Reserved	MTOM	TCOM	Reserved	AAIM	WDIM	WUIM	RMLIM	BOIM	EPIM	WLIM	Reserved	GIL	I1EN	IOEN
位	名称	功能描述												
31~18	Reserved	读不确定，写没有影响												
17	MTOM	邮箱超时中断屏蔽									1 使能 0 屏蔽			
16	TCOM	定时邮递计数器上溢中断屏蔽									1 使能 0 屏蔽			
15	保留													
14	AAIM	中止应答中断屏蔽									1 使能 0 屏蔽			
13	WDIM	拒绝写中断屏蔽									1 使能 0 屏蔽			
12	WUIM	唤醒中断屏蔽									1 使能 0 屏蔽			
11	RMLIM	接收消息丢失中断屏蔽									1 使能 0 屏蔽			
10	BOIM	总线关闭中断屏蔽									1 使能 0 屏蔽			
9	EPIM	消极错误中断屏蔽									1 使能 0 屏蔽			
8	WLIM	警告级中断屏蔽									1 使能 0 屏蔽			
7~3	保留													
2	GIL	TCOF、WDIF、WUIF、BOIF、EPIF和WLIF 的全局中断级 1 所有全局中断映射到 ECAN1INT 中断线上 0 所有全局中断映射到 ECAN0INT 中断线上												
1	I1EN	中断1 1 如果相应的中断屏蔽位置位，使能ECAN1INT 中断线上的所有中断 0 ECAN1INT 中断线上的所有中断被屏蔽												
0	IOEN	中断0 1 如果相应的中断屏蔽位置位，使能ECAN0INT 中断线上的所有中断 0 ECAN0INT 中断线上的所有中断被屏蔽												

18、邮箱中断屏蔽寄存器（CANMIM）

邮箱中断屏蔽寄存器位信息

CANMIM[31~ 0]		
位	名称	功能描述
31~0	MIM 31~0	邮箱中断屏蔽 上电后，所有中断屏蔽位被清零，屏蔽所有中断。这些位允许每个邮箱中断被独立使能。 1 邮箱中断使能。如果消息被成功的发送或消息没有任何错误地被接收，都会产生中断 0 邮箱中断被屏蔽

19、邮箱中断级别寄存器（CANMIL）

邮箱中断级别寄存器位信息

CANMIL [31~ 0]		
位	名称	功能描述
31~0	MIL 31~0	邮箱中断级别 任何一个邮箱的中断级别都可以独立地选择 1 邮箱中断产生在 ECAN1INT 上 0 邮箱中断产生在 ECAN0INT 上

20、覆盖保护控制寄存器（CANOPC）

覆盖保护控制寄存器位信息

CANOPC[31~16]		
位	名称	功能描述
31~0	OPC 31~0	覆盖保护控制位 1 如果 OPC[n]=1，邮箱中原有信息受保护，不会被新的消息覆盖 0 如果 OPC[n]=0，新的消息将油箱中旧的消息覆盖

21、TXIO 控制寄存器（CANTIOC）

TXIO 控制位信息

31~4	3	2	1	0
Reserved	TXFUNC	TXDIR	TXOUT	TXIN
位	名称	功能描述		
31~4	Reserved	读不确定，写没有影响		
3	TXFUNC	作为CAN模块的功能使用，必须置1。 1 CANTX 引脚作为 CAN 模块的发送引脚 0 保留		
2	TXDIR	1 该引脚作为输出 0 该引脚作为输入		
1	TXOUT	如果该引脚配置为输出，该值作为 CANTX 的输出值		
0	TXIN	1 当 CANTX 引脚配置为输入时，CANTX 引脚上位高电平 0 当 CANTX 引脚配置为输入时，CANTX 引脚上位低电平		

22、RXIO 控制寄存器（CANRIOC）

RXIO 控制位信息

3 1 ~ 4	3	2	1	0
Reserved	RXFUNC	RXDIR	RXOUT	RXIN
位	名称	功能描述		
31~4	Reserved	读不确定，写没有影响		
3	RXFUNC	作为CAN模块的功能使用，必须置1。 1 CANRX 引脚作为 CAN 模块的发送引脚 0 保留		
2	RXDIR	1 该引脚作为输出 0 该引脚作为输入		
1	RXOUT	如果该引脚配置为输出，该值作为 CANTX 的输出值		
0	RXIN	1 当CANRX 引脚配置为输入时，CANTX 引脚上位高电平 0 当 CANRX 引脚配置为输入时，CANTX 引脚上位低电平		

23、超时控制寄存器（CANTOC）

超时控制寄存器位信息

TOC[31~0]				
	R/WP-0	R/WP-0	R/S-0	R/W-0
位	名称	功能描述		
31~0	TOC	超时控制寄存器		
	31~0	1 必须通过 CPU 将 TOC[n]位置位，使能邮箱 n 的超时功能。在将 TOC[n]置位前，要将与 TSC 相关的超时值装到相应的 MOTO 寄存器 0 超时功能屏蔽，TOS[n]位从不置位		

24、超时状态寄存器（CANTOS）

超时状态寄存器位信息

TOS[31~0]				
	R/WP-0	R/WP-0	R/S-0	R/W-0
位	名称	功能描述		
31~0	TOS	超时状态寄存器		
	31~0	1 邮箱n 超时，TSC 寄存器中的值大于或等于相应邮箱的超时寄存器的值，TOC[n]置位 0 没有超时产生，或者邮箱超时功能被屏蔽		

WDRSZT 时钟、锁相环、看门狗和低功耗模式寄存器

名称	地址	占用地址空间（16bit）	描述
Reserved	0x0000 7010 0x0000 7019	10	
HISPCP	0x0000 701A	1	高速外设时钟设置寄存器
LOSPCP	0x0000 701B	1	慢速外设时钟设置寄存器
PCKLCR	0x0000 701C	1	外设时钟控制寄存器
Reserved	0x0000 701D	1	保留
LPMCR0	0x0000 701E	1	低功耗模式控制寄存器 0
LPMCR1	0x0000 701F	1	低功耗模式控制寄存器 1
Reserved	0x0000 7020	1	保留
PLLCR	0x0000 7021	1	PLL 控制寄存器
SCSR	0x0000 7022	1	系统控制和状态寄存器
WDCNTR	0x0000 7023	1	看门狗计数寄存器
Reserved	0x0000 7024	1	
WDKEY	0x0000 7025	1	看门狗复位 KEY 寄存器
Reserved	0x0000 7026 0x0000 7028	3	保留
WDCR	0x0000 7029	1	看门狗控制寄存器
Reserved	0x0000 702A 0x0000 702F	6	保留

时钟和系统控制

1、PCLKCR(外设时钟控制寄存器)

15	14	13	12	11	10	9	8
Reserved	ECANENCLK	Reserved	MCBSPENCLK	SCIBENCLK	SCIAENCLK	Reserved	SPIAENCLK
7	6	5	4	3	2	1	0
Reserved	Reserved	Reserved	Reserved	ADCENCLK	Reserved	EVBenCLK	EVAENCLK
位(Bit)	名称	功能描述					
15	Reserved (R-0)	Reserved					
14	ECANENCLK (R/w-0)	置 1 将使能 CAN 外设的系统时钟；对于低功耗操作，由用户清 0 或复位后清 0					
13	Reserved (R/w-0)	Reserved					
12	MCBSPENCLK(R/w-0)	置 1 将使能 McBSP 外设的低速时钟；对于低功耗操作，由用户清 0 或复位后清 0					
11	SCIBENCLK (R/w-0)	置1 将使能SCI-B 外设的低速时钟；对于低功耗操作，由用户清0 或复位后清0					

10	SCIAENCLK (R/w-0)	置1 将使能SCI-A 外设的低速时钟；对于低功耗操作，由用户清0 或复位后清0
9	Reserved (R-0)	Reserved
8	SPIAENCLK (R/w-0)	置1 将使能SPI 外设的低速时钟；对于低功耗操作，由用户清0 或复位后清0
7~4	Reserved (R-0)	Reserved
3	ADCENCLK (R/w-0)	置1 将使能ADC 外设的高速时钟；对于低功耗操作，由用户清0 或复位后清0
2	Reserved (R-0)	Reserved
1	EVBENCLK (R/w-0)	置1 将使能EVB 外设的高速时钟；对于低功耗操作，由用户清0 或复位后清0
0	EVAENCLK (R/w-0)	置1 将使能EVA 外设的高速时钟；对于低功耗操作，由用户清0 或复位后清0

2、SCSR（系统控制与状态寄存器，包含看门狗的覆盖位和看门狗中断使能/无效位）

15-3	2	3	4
Reserved	WDINTS	WDENINT	WDOVERRIDE
位(Bit)	名称	功能描述	
15-3	Reserved (R-0)	保留	
2	WDINTS (R-1)	看门狗中断状态位。该位反映了来自看门狗模块 \overline{WDINT} 的信号的当前状态。	
1	WDENINT (R/w-0)	如果该位置1，看门狗复位（ \overline{WDRST} ）输出信号无效并且看门狗中断（ \overline{WDINT} ）输出信号有效。如果该位清0，看门狗复位（ \overline{WDRST} ）输出信号有效并且看门狗中断（ \overline{WDINT} ）输出信号无效。这是复位后的默认状态（ \overline{XRS} ）	
0	WDOVERRIDE(R/w-1)	如果该位置1，允许用户改变看门狗控制（WDCR）寄存器中的看门狗无效（WDDIS）位的状态。如果 WDOVERRIDE 位清0，用户不能通过向该位写1 来修改它，写0 无效。如果该位清0，那么它将保持在本状态直到复位发生。该位的当前状态用户可读。	

3、HISPCP（高速外设时钟预定标寄存器）

15-3		2-0
Reserved		HSPCLK
位(Bit)	名称	功能描述
15-3	Reserved (R-0)	保留
2-0	HSPCLK	这几位对与SYCLKOUT 有关的高速外设时钟（HSPCLK）的速率进行配置。 如果HISPCP≠0，HSPCLK=SYCLKOUT/(HISPCP*2) 如果HISPCP=0，HSPCLK=SYCLKOUT 000高速时钟=SYCLKOUT/1 001高速时钟=SYCLKOUT/2 010高速时钟=SYCLKOUT/4 011高速时钟=SYCLKOUT/6 100高速时钟=SYCLKOUT/8 101高速时钟=SYCLKOUT/10 110 高速时钟=SYCLKOUT/12 111 高速时钟=SYCLKOUT/14 注：公式中 HISPCP 表示 HISPCP 中 2-0 的值

4、LOSPCP（低速外设时钟预定标寄存器）

15-3		2-0
Reserved		LOSPCP
位(Bit)	名称	功能描述
15-3	Reserved (R-0)	保留
2-0	LOSCLK (R/W-010)	这几位对与SYCLKOUT 有关的高速外设时钟（LSPCLK）的速率进行配置。 如果LOSPCP≠0，HSPCLK=SYCLKOUT/(HISPCP*2) 如果HISPCP=0，HSPCLK=SYCLKOUT 000低速时钟=SYCLKOUT/1 001低速时钟=SYCLKOUT/2 010低速时钟=SYCLKOUT/4 011低速时钟=SYCLKOUT/6 100低速时钟=SYCLKOUT/8 101低速时钟=SYCLKOUT/10 110 低速时钟=SYCLKOUT/12 111 低速时钟=SYCLKOUT/14 注：公式中 HISPCP 表示 LOSPCP 中 2~0 的值

锁相环时钟模块

5、PLLCR 寄存器

15-3	2-0
Reserved	LOSPCP

功能定义

位(Bit)	名称	功能描述
15- 4	Reserved (R-0)	保留
3-0	DIV (R/W-0)	DIV 控制PLL 被旁路或者不被旁路，并且不被旁路时，设置PLL 时钟的比例。 0000 CLKIN=OSCCLK/2 （PLL 被旁路） 0001 CLKIN=（OSCCLK*1.0）/2 0010 CLKIN=（OSCCLK*2.0）/2 0011 CLKIN=（OSCCLK*3.0）/2 0100 CLKIN=（OSCCLK*4.0）/2 0101 CLKIN=（OSCCLK*5.0）/2 0110 CLKIN=（OSCCLK*6.0）/2 0111 CLKIN=（OSCCLK*7.0）/2 1000 CLKIN=（OSCCLK*8.0）/2 1001 CLKIN=（OSCCLK*9.0）/2 1010 CLKIN=（OSCCLK*10.0）/2 1011-1111 保留 注：通过 \overline{XRS} 复位线，PLLCR 寄存器复位成已知状态；如果调试器发出一个复位，PLL 时钟速率不能改变

低功耗方式模块

6、LPMCR0（低功耗方式控制寄存器0）

15-8	7-2	1-0
保留	QUALSTDBY	LPM

位(Bit)	名称	类型	复位	功能描述
15-8	Reversed	(R=0)		当从备用方式唤醒 LPM 时，选择 OSCCLK 时钟周期数，以证明选择的输入端合格。
7-2	QUALSTDBY	(R/W-1)		000000=2 OSCCLKS • • • 111111=65OSCCLKS
1-0	LPM	(R/W-0)		这些位设置器件的低功耗方式

7、LPMCR0（低功耗方式控制寄存器0）

15	14	13	12	11	10	9	8
CANRX	SCIRXB	SCIRXA	C6TRIP	C5TRIP	C4TRIP	C3TRIP	C2TRIP
7	6	5	4	3	2	1	0
C1TRIP	T4CTRIP	T3CTRIP	T2CTRIP	T1CTRIP	WDINT	XNMI	XIN

以上各位均为R/W-0
 如果各个位都置1，将使选择的信号从备用方式唤醒器件；如果各个位都置0，信号无效
 看门狗模块

8、WDCNTR（看门狗计数器寄存器）

15-8		7-0
保留		WDCNTR
位(Bit)	名称	功能描述
15-8	Reserved (R-0)	保留
7-0	WDCNTR	这些位包含WD 计数器的当前值。8 位计数器以WDCLK 速率连续增加。如果计数器溢出，看门狗初始化复位状态。如果一个有效地组合写WDKEY 寄存器，那么计数器复位成 0 。

9、WDKEY（看门狗复位密钥寄存器）

15-8		7-0
保留		WDKEY
位(Bit)	名称	功能描述
15-8	Reserved(R=0)	保留
7-0	WDKEY	紧跟着 0xAA 写入 0x55 将清除 WDCNTR 位。写其他任何值则会立即门狗复位。从 WDCR 寄存器读取返回来的值。

10、WDCR（看门狗控制寄存器）

15-8	7	6	5-3	2-0
保留	WDFLAG	WDDIS	WDCHK	WDPS
位(Bit)	名称	功能描述		
15-8	Reserved	(R=0) 保留		
7	WDFLAG (R/W-0)	看门狗复位状态标志位。如果该位置位，表示一个看门狗复位（ \overline{WDRST} ）产生了复位条件。如果为 0，则是一个外部器件加电复位条件。该位保持锁存状态直到用户写一个 1，清除此条件。写 0 无效。		
6	WDDIS	向该位写 1 将使看门狗模块无效。写 0 将使看门狗模块使能。仅当 SCSR2 寄存器中的 WDOVERRIDE 置 1 时，该位可以修改。复位时，看门狗模块使能。		
5-3	WDCHK（2-0）	无论何时执行写此寄存器的操作，用户必须总是将这些位写成1，0，1，写其他值将使核立即复位（如果看门狗被复位）。		
2-0	WDPS（2-0）	这些位相对于OSCCLK/512，来配置看门狗计数器的时钟（WDCLK）。 000 WDCLK=OSCCLK/512/1 001 WDCLK=OSCCLK/512/1 010 WDCLK=OSCCLK/512/2 011 WDCLK=OSCCLK/512/4 100 WDCLK=OSCCLK/512/8 101 WDCLK=OSCCLK/512/16 110 WDCLK=OSCCLK/512/32 111 WDCLK=OSCCLK/512/64 当 XRS 线为低电平时，WDFLAG 位被强迫拉低。如果在 WDRST 信号的上升沿被检测到并且 XRS 信号为高电平，WDFLAG 位置 1。当 WDRST 变高时，如果 XRS 信号变为低电平，那么 WDFLAG 位将保持为 0，		

（注：以上各表注明该位的类型，其中R=可读；W=可写；-x=复位后的值。）
 片内外设的中断扩展（PIE）寄存器

名称	地址	占用地址空间（16bit）	描述	
PIEVECT		CE0	1	PIE
PIEACKx		CE1	1	PIE
PIEIFRx		12	PIE中断标志寄存器（12	个）
PIEIERx		12	PIE中断使能寄存器（12	个）
IFR		1	CPU中断标志寄存器	
IER		1	CPU中断使能寄存器	
DBGIER		1	CPU调试中断使能寄存器	
XINT1CR		0x0000	7070	1
XINT2CR		0x0000	7071	1

XMNICR	0x0000	7077	1
XINT1CTR	0x0000	7078	1
XINT2CTR	0x0000	7079	1
XNMICTR	0x0000	707f	1

1、PIECTRL（PIE 中断配置寄存器）

15-1		0
PIEVECT		ENPIE
位(Bit)	名称	功能描述
15-1	PIEVECT （R-0）	这些位指示了从 PIE 向量表取回的向量地址。最低位忽略，只显示位1 到位15地址。用户可以读取向量值，以确定取回的矢量是由哪一个中断产生的。
0	ENPIE（R/w-0）	从 PIE 块中取回向量使能。当该位为1 时，所有向量取自PIE 向量表。如果该置0，PIE 无效，向量取自引导ROM 的CPU 向量表或者XINTF7 区外部接口。甚至当PIE 块无效时，PIE 块寄存器（PIEACK、PIEIFR、PIEIER）也被访问。

2、PIEACK（PIE 中断应答寄存器）

15-12		11-0
Reserved		PIEACK
位(Bit)	名称	功能描述
15-12	Reserved （R-0）	保留
11-0	WDINTS（R/w-1）	如果在组中断中有一个中断是未处理的，向各自的中断位写 1，使PIE 块驱动一个脉冲进入核中断输入。读取该寄存器，它将显示出在各个中断中是否有未处理的中断。位0 到位11 涉及到了INT1以及INT 2 。

3、PIEIFRx（PIE 中断标志寄存器，x=1~12）

15-8		7--0
Reserved		INTx.8~~INTx.1
位(Bit)	名称	功能描述
15-8	15-8 Reserved (R-0)	保留
7-0	INTx.8- INTx.1（R/w-0）	这些位指示出一个中断当前是否激活。它们的表现非常像核中断标志寄存器。当中断激活时，各个寄存器位置1。当一个中断被处理完成或向该寄存器位写0时，该位清0.该寄存器还可以被读取以确定哪个中断被激活或者未处理。X=1~12，INTx 表示CPU 的INT1~INT12

4、PIEIERx（PIE 中断使能寄存器（12 个）

15-8		7--0
Reserved		INTx.8~INTx.1
位(Bit)	名称	功能描述
15-8	15-8 Reserved (R-0)	保留
7-0	INTx.8- INTx.1（R/w-0）	这些寄存器位在一个组里单独使能，它们的行为非常像核中断使能寄存器。把某位置1，可以使能中断服务；将某位置0，将使该位中断服务无效。

5、IFR（CPU 中断标志寄存器）

15	14	13	12	11	10	9	8
RTOSINT	DLOGINT	INT14	INT13	INT12	INT11	INT10	INT9
7	6	5	4	3	2	1	0
INT8	INT7	INT6	INT5	INT4	INT3	INT2	INT1
位(Bit)	名称	功能描述					
15	RTOSINT（R/w-0）	实时操作系统标志。该位是 RTOS 中断的标志位。0：没有未处理的RTOS 中断。1：至少有一个RTOS 中断未处理。向该位写0 把它清0 并清除中断请求。					
14	DLOGINT（R/w-0）	数据记录中断标志。该位是数据记录中断的标志位。0：没有未处理的DLOGINT 中断。1：至少有一个DLOGINT 中断未处理。向该位写0 把它清0 并清除中断请求。					
13~0	INT14~INT0（R/w-0）	中断 x(x=14~1)标志。该位是连接到CPU 中断级INTx 的中断标志。 0：没有未处理的INTx 中断； 1：至少有一个未处理的INTx 中断。向该位写0 把它清为0 并清除中断请求。					

6、IER（CPU 中断使能寄存器）

15	14	13	12	11	10	9	8
RTOSINT	DLOGINT	INT14	INT13	INT12	INT11	INT10	INT9
7	6	5	4	3	2	1	0
INT8	INT7	INT6	INT5	INT4	INT3	INT2	INT1
位(Bit)	名称	功能描述					
15	RTOSINT（R/w-0）	实时操作系统中断使能。该位使 CPU RTOS 中断使能或无效。 0：INT6 级无效；1：INT6 级使能。					
14	DLOGINT（R/w-0）	数据记录中断使能。该位使 CPU 数据记录中断使能或无效。 0：INT6 级无效；1：INT6 级使能。					
13~0	INT14~INT0（R/w-0）	中断 x(x=14~1)使能。该位使CPU 中断级INTx 使能或无效。 0：INTx 级无效；1：INTx 级使能。					

7、DBGIER（CPU 调试中断使能寄存器，仅当CPU 暂停实时仿真方式时，使用该寄存器）

15	14	13	12	11	10	9	8
RTOSINT	DLOGINT	INT14	INT13	INT12	INT11	INT10	INT9
7	6	5	4	3	2	1	0
INT8	INT7	INT6	INT5	INT4	INT3	INT2	INT1
位(Bit)	名称	功能描述					
15	RTOSINT (R/w-0)	实时操作系统中断使能。该位使 CPU RTOS 中断使能或无效。 0：INT6 级无效；1：INT6 级使能。					
14	DLOGINT (R/w-0)	数据记录中断使能。该位使 CPU 数据记录中断使能或无效。 0：INT6 级无效；1：INT6 级使能。					
13~0	INT14 -INT0 (R/w-0)	中断 x(x=14~1)使能。该位使CPU 中断级INTx 使能或无效。0：INTx 级无效；1：INTx 级使能。					

8、XINT1CR/ XINT2CR（外部中断1/2 控制寄存器）

15-3	2	1	0
Reserved	Polarity	Reserved	Enable

功能定义

位(Bit)	名称	功能描述
15-3	Reserved (R-0)	读返回0；写无效
2	polarity	该读/写位决定了中断产生在引脚信号的上升沿还是下降沿。 0：中断产生在下降沿（高到低转换）1：中断产生在上升沿（低到高转换）
1	Reserved	读返回 0；写无效
0	Enable	该读/写位使外部中断信号XINT1（2）使能或者不使能 0：中断无效 1：中断使能

9、XMNICR（外部NMI 中断控制寄存器）

15-3	2	1	0
Reserved	Polarity	Reserved	Enable

功能定义

位(Bit)	名称	功能描述
15-3	Reserved (R-0)	读返回0；写无效
2	polarity	该读/写位决定了中断产生在引脚信号的上升沿还是下降沿。0：中断产生在下降沿（高到低转换）1：中断产生在上升沿（低到高转换）
1	Reserved	读返回0；写无效
0	Enable	该读/写位使外部中断信号XINT1（2）使能或者不使能 0：中断无效 1：中断使能

10、XINT1CTR/XINT2CTR（外部中断1/2 计数器）

15-0		
INTCTR[15:0]		
位(Bit)	名称	功能描述
15-0	INTCTR[15: 0] (R=0)	这是一个自由运行的16 位增计数器，时钟速率为SYSCLKOUT。检测到一个有效的中断沿时，该计数器复位为0x0000,然后继续计数直到检测到下一个有效的中断沿。当中断无效时，计数器将停止。当达到最大值时，将返回0。该计数器是一个只读寄存器，只能通过一个有效的中断边沿或复位为 0。

11、XNMICTR（外部NMI 中断计数器寄存器）

15-0		
INTCTR[15:0]		
位(Bit)	名称	功能描述
15-0	INTCTR[15:0] (R=0)	这是一个自由运行的16 位增计数器，时钟速率为SYSCLKOUT。检测到一个有效的中断沿时，该计数器复位为0x0000,然后继续计数直到检测到下一个有效的中断沿。当中断无效时，计数器将停止。当达到最大值时，将返回0。该计数器是一个只读寄存器，只能通过一个有效的中断边沿或复位为 0。

（注：以上各表注明该位的类型，其中 R=可读；W=可写；-x=复位后的值。）

串行通信接口

SCI-A 寄存器

名称	地址	大小（*16）	描述
SCICCR	0x0000 7050		SCI-A 通信控制寄存器
SCICTL1	0x0000 7051		SCI-A 控制寄存器1
SCIHBAUD	0x0000 7052		SCI-A 波特率寄存器，高字节
SCILBAUD	0x0000 7053		SCI-A 波特率寄存器，低字节
SCICTL2	0x0000 7054		SCI-A 控制寄存器2
SCIRXST	0x0000 7055		SCI-A 接收状态寄存器
SCIRXEMU	0x0000 7056		SCI-A 接收仿真数据缓冲寄存器
SCIRXBUF	0x0000 7057		SCI-A 接收数据缓冲寄存器

SCITXBUF	0x0000 7059		SCI-A 发送数据缓冲寄存器
SCIFFTX	0x0000 705A		SCI-A FIFO 发送寄存器
SCIFFRX	0x0000 705B		SCI-A FIFO 接收寄存器
SCIFFCT	0x0000 705C		SCI-A FIFO 控制寄存器
SCIPRI	0x0000 705F		SCI-A 优先级控制寄存器

SCI-B 寄存器

名称	地址	大小 (*16)	描述
SCICCR	0x0000 7750		SCI-B 通信控制寄存器
SCICTL1	0x0000 7751		SCI-B 控制寄存器1
SCIHBAUD	0x0000 7752		SCI-B 波特率寄存器，高字节
SCILBAUD	0x0000 7753		SCI-B 波特率寄存器，低字节
SCICTL2	0x0000 7754		SCI-B 控制寄存器2
SCIRXEMU	0x0000 7756		SCI-B 接收仿真数据缓冲寄存器
SCIRXBUF	0x0000 7757		SCI-B 接收数据缓冲寄存器
SCITXBUF	0x0000 7759		SCI-B 发送数据缓冲寄存器
SCIFFRX	0x0000 775B		SCI-B FIFO 接收寄存器
SCIFFCT	0x0000 775C		SCI-B FIFO 控制寄存器
SCIPRI	0x0000 775F		SCI-B 优先级控制寄存器

SCI 通信控制寄存器（SCICCR）

位	名称	功能描述			
7	STOP BITS	0 一个停止位 1 两个停止位			
6	EVEN/ODD PARITY	0 奇校验 1 偶校验			
5	PARITY ENABLE	0 禁止奇偶校验 1 使能奇偶校验			
4	LOOPBACK ENA	0 禁止自测试模式 1 使能自测试模式			
3	ADDR/IDLE MODE	0 选择空闲线多处理器模式 1 选择地址位多处理器模式			
2~0	SCI CHAR2~0	SCICCHAR2	SCICCHAR1	SCICCHAR0	字符长度
		0	0	0	1
		0	0	1	2
		0	1	0	3
		0	1	1	4
		1	0	0	5
		1	0	1	6
		1	1	0	7
		1	1	1	8

SCI 控制寄存器1（SCICTL1）

位	名称	功能描述
7	保留	保留
6	RX ERR INT ENA	0 禁止接收错误中断1 使能接收错误中断
5	SW RESET	SCI 软件复位位
4	保留	保留
3	TXWAKE	0 发送特征没有选定 1 发送特征取决于空闲线模式或地址位模式
2	SLEEP	0 禁止休眠模式 1 使能休眠模式
1	TXENA	0 禁止发送 1 使能发送
0	RXENA	0 禁止传送 1 使能传送

SCI 控制寄存器2（SCICTL2）

位	名称	功能描述
7	TXRDY	0 SCITXBUF 满 1 SCITXBUF 空，准备好接收下一个字符
6	TX EMPTY	0 SCITXBUF 或TXSHF 寄存器或两者都装入了数据 1 SCITXBUF 或TXSHF 寄存器都空
5~2	保留	保留
1	RX/BK INT ENA	0 禁止RXRDY/BRKDT 中断 1 使能RXRDY/BRKDT 中断
0	TX INT ENA	0 禁止TXRDY 中断 1 使能TXRDY 中断

SCI 控制寄存器2（SCICTL2）

位	名称	功能描述
7	TXRDY	0 SCITXBUF 满 1 SCITXBUF 空，准备好接收下一个字符
6	TX EMPTY	0 SCITXBUF 或TXSHF 寄存器或两者都装入了数据 1 SCITXBUF 或TXSHF 寄存器都空
5~2	保留	保留
1	RX/BK INT ENA	0 禁止RXRDY/BRKDT 中断 1 使能RXRDY/BRKDT 中断
0	TX INT ENA	0 禁止TXRDY 中断 1 使能TXRDY 中断

SCI 接收状态寄存器（SCIRXST）

位	名称	功能描述
7	RX ERROR	0 无错误标志位被置位 1 有错误标志位被置位
6	RXRDY	0 SCIRXBUF 中无数据更新 1 SCIRXBUF 中新数据准备好，可以读
5	BRKDT	0 不满足中断条件 1 满足中断条件

4	FE	0 未检测到帧错误	1 检测到帧错误
3	OE	0 未检测到超时错误	1 检测到超时错误
2	PE	0 未检测到奇偶校验错误或者禁止奇偶校验	1 检测到奇偶校验错误
1	RXWAKE	SCI 接收器唤醒检测标志位	
0	保留	保留	

接收数据缓冲寄存器 (SCIRXBUF)

位	名称	功能描述
15	SCIFFFE	0 接收字符时,产生帧错误 1 接收字符时,不产生帧错误
14	SCIFFPE	0 接收字符时,产生奇偶校验错误 1 接收字符时,不产生奇偶校验错误
13~8	保留	保留
7~0	RXDT7~0	接收到的字符位

SCI 优先级控制寄存器 (SCIPRI)

位	名称	功能描述
7~5	保留	保留
4~3	SOFT	00 立即停止在当前悬挂处10 停止前完成当前接收/发送操作 X1 自由运行。继续SCI 操作，不顾仿真悬挂
2~0	保留	保留

ADC 模块相关寄存器

名称	地址	占用地址空间（16bit）	描述
ADCTRL1	0x0000 7100	1	ADC 控制寄存器 1
ADCTRL2	0x0000 7101	1	ADC 控制寄存器 2
ACDMAXCONV	0x0000 7102	1	最大转换通道寄存器
ADCCHSELSEQ1	0x0000 7103	1	通道选择排序控制寄存器 1
ADCCHSELSEQ2	0x0000 7104	1	通道选择排序控制寄存器 2
ADCCHSELSEQ3	0x0000 7105	1	通道选择排序控制寄存器 3
ADCCHSELSEQ4	0x0000 7106	1	通道选择排序控制寄存器 4
ADCASEQSR	0x0000 7107	1	自动排序状态寄存器
ADCRESULT0	0x0000 7108	1	ADC 结果寄存器 0
ADCRESULT1	0x0000 7109	1	ADC 结果寄存器 1
ADCRESULT2	0x0000 710A	1	ADC 结果寄存器 2
ADCRESULT3	0x0000 710B	1	ADC 结果寄存器 3
ADCRESULT4	0x0000 710C	1	ADC 结果寄存器 4
ADCRESULT5	0x0000 710D	1	ADC 结果寄存器 5
ADCRESULT6	0x0000 710E	1	ADC 结果寄存器 6
ADCRESULT7	0x0000 710F	1	ADC 结果寄存器 7
ADCRESULT8	0x0000 7110	1	ADC 结果寄存器 8
ADCRESULT9	0x0000 7111	1	ADC 结果寄存器 9
ADCRESULT10	0x0000 7112	1	ADC 结果寄存器 10
ADCRESULT11	0x0000 7113	1	ADC 结果寄存器 11
ADCRESULT12	0x0000 7114	1	ADC 结果寄存器 12
ADCRESULT13	0x0000 7115	1	ADC 结果寄存器 13
ADCRESULT14	0x0000 7116	1	ADC 结果寄存器 14
ADCRESULT15	0x0000 7117	1	ADC 结果寄存器 15
ADCTRL3	0x0000 7118	1	ADC 控制寄存器 3
ADCST	0x0000 7119	1	ADC 状态寄存器
Reserved	0x0000 711A 0x0000 711F	6	保留

1、ADCTRL1(ADC 控制寄存器1)

15	14	13	12	11	10	9	8
Reserved	RESET	SUSMOD1	SUSMOD0	ACQ_PS3	ACQ_PS2	ACQ_PS1	ACQ_PS0
7	6	5	4	3	2	1	0
CPS	CONT_RUN	SEQ1_OVRD	SEQ_CASC	Reserved			
位(Bit)	名称	功能描述					
15	Reserved R-0	Reserved					
14	RESET R/W-0	<p>ADC 模块软件复位。此位导致整个ADC 模块的主复位。当将器件复位引脚拉低时（或上电复位后），所有寄存器位和序列发生器状态机制复位到初始状态。这是一个一次效应位，也即将此位置1 后，将立即自行清除此位。此位的读数总是返回0 值。ADC 复位也有2 个时钟周期的延迟（即在复位ADC 的指令后经过2 个ADC 时钟周期之前，不应修改其它ADC 控制寄存器位）。</p> <p>0 无影响 1 复位整个ADC 模块（然后由ADC 逻辑电路将该位设置回0）</p> <p>注： 在系统复位期间将复位ADC 模块。如果需要在其它任何时间复位ADC 模块，可通过向此位写入1 来实现。经历2 个ADC 时钟域周期后，可向ADCCTRL1寄存器位写入适当的值。下例假定100MHz 的DSP 时钟和12.5MHz 的ADCCLK。</p> <p>汇编代码：</p>					

		MOV ADCTRL1, #01xxxxxxxxxxxxb; 复位ADC (RESET = 1) RPT #14 NOP; 提供每次写入ADCTRL1 所需的延迟 MOV ADCTRL1, #00xxxxxxxxxxxxb; 将ADCTRL1 配置为用户所需的值。 请注意, 如果默认配置已足够, 则无需第二个MOV。
13~12	SUSMOD[1..0] R/W-0	仿真挂起模式。这些位决定出现仿真挂起(例如, 因调试器触及断点)时发生的事件。 00 模式0。忽略仿真挂起。 01 模式1。完成当前序列、锁定最终结果且更新状态机制之后, 序列发生器和其它轮询程序逻辑停止。 10 模式2。完成当前转换、锁定结果且更新状态机制之后, 序列发生器和其它轮询程序逻辑停止。 11 模式3。仿真挂起时, 序列发生器和其它轮询程序逻辑立即停止。
11~8	ACQ_PS[3..0] R/W-0	采集窗口大小。此位字段控制SOC 脉宽, 后者确定采样开关关闭的时间段。SOC 脉宽为ADCTRL1[11:8] + 1 乘以ADCLK 周期。
7	CPS R/W-0	内核时钟预分频器。预分频器用于对器件外设时钟HSPCLK 进行分频。 0 ADCCLK = Fclk/1 1 ADCCLK = Fclk/2 注: Fclk = 被预分频的HSPCLK (ADCCLKPS[3:0])
6	CONT_RUN R/W-0	连续运行。此位决定序列发生器工作是处于连续转换模式还是启动/停止模式。 可在当前转换序列有效时写入此位。此位在当前转换序列结束时生效; 即, 为了采取有效的操作, 在发生EOS 之前, 可用软件设置/清除此位。在连续转换模式下, 不必复位序列发生器; 但是, 在启动/停止模式下必须复位序列发生器, 以使转换器进入状态CONV00。 0 启动/停止模式。到达EOS 后序列发生器停止。除非执行了序列发生器复位, 否则序列发生器在遇到下一个SOC 时将从结束时的状态启动。 1 连续转换模式。到达EOS 后, 序列发生器的行为取决于SEQ_OVRD 位的状态。如果清除此位, 则序列发生器将再次从其复位状态启动(对SEQ1 和级联模式为CONV00, 对SEQ2 为CONV08)。如果设置了SEQ_OVRD, 则序列发生器将再次从其当前位置启动, 而不会进行复位。
5	SEQ_OVRD R/W-0	序列发生器覆盖。可通过覆盖MAX_CONVn 设置的转换结束时的回绕, 来提供连续运行模式的附加序列发生器灵活性。 0 禁用- 允许序列发生器在MAX_CONVn 设置的转换结束时回绕。 1 启用- 覆盖序列发生器在MAX_CONVn 设置的转换结束时的回绕。仅在序列发生器结束时发生回绕。
4	SEQ_CASC R/W-0	级联的序列发生器操作。此位决定SEQ1 和SEQ2 是作为2 个8 状态序列发生器工作还是作为单个16 状态序列发生器工作(SEQ)。 0 双序列发生器模式。SEQ1 和SEQ2 作为2 个8 状态序列发生器工作。 1 级联模式。SEQ1 和SEQ2 作为单个16 状态序列发生器工作(SEQ)。
3~0	Reserved R-0	读取返回0。写入无影响。

2、ADCTRL2(ADC 控制寄存器2)

15	14	13	12	11	10	9	8
EVB_SOC_SEQ	RST_SEQ1	SOC_SEQ1	Reserved	INT_ENA_SEQ1	INT_MOD_SEQ1	Reserved	EVA_SOC_SEQ1
7	6	5	4	3	2	1	0
EXT_SOC_SEQ1	RST_SEQ2	SOC_SEQ2	Reserved	INT_ENA_SEQ2	INT_MOD_SEQ2	Reserved	EVB_SOC_SEQ2
位(Bit)	名称	功能描述					
15	EVB_SOC_SEQ R/W-0	为级联序列发生器启用EVB SOC (注: 此位只在级联模式中有效。) 0 无操作 1 设置此位, 允许由EVB SOC 信号启动级联的序列发生器。可以对事件管理器模块编程从而在各种情况下启动转换。					
14	RST_SEQ1 R/W-0	复位序列发生器1, 将1 写入此位将使SEQ1 或级联序列发生器立即复位到初始的“触发前”状态, 即在CONV00 等待触发信号。将异常中止当前活动的转换序列。 0 无操作 1 立即将序列发生器复位到状态CONV00					
13	SOC_SEQ1 R/W-0	序列发生器1 (SEQ1) 的转换开始触发器。可通过以下触发器设置此位: <ul style="list-style-type: none"> S/W - 通过软件将1 写入此位 EVA - 事件管理器A EVB - 事件管理器B (只有在级联模式中起作用) EXT - 外部引脚触发(ie. The ADCSOC pin) 当触发发生时, 有三种可能: 情形1: SEQ1 空闲且已清除SOC 位, 则SEQ1 立即启动(受仲裁器控制), 且允许为任何挂起的触发请求。情形2: SEQ1 忙且已清除SOC 位, 则设置此位以指出触发请求正被挂起。当完成当前转换后最终启动SEQ1 时, 将清除此位。情形3: SEQ1 忙且设置了SOC 位, 将忽略(丢失)此情况下出现的任何触发信号。 0 清除暂挂的SOC 触发器。 注: 如果序列发生器已启动, 则自动清除此位; 因此, 写入0 无影响, 即不能通过清除此位来停止已启动的序列发生器。 1 从当前停止的位置启动SEQ1 (即空闲模式)					
12	Reserved R/W-0	读取返回0 值。写入无影响。					
11	INT_ENA_SEQ1 R/W-0	启用SEQ1 中断。此位启用INT SEQ1 对CPU 的中断请求。 0 禁用INT_SEQ1 的中断请求。 1 启用INT_SEQ1 的中断请求。					
10	INT_MOD_SEQ1 R/W-0	SEQ1 中断模式。此位选择SEQ1 中断模式。它影响SEQ1 转换序列结束时的INT SEQ1 设置。 0 每个SEQ1 序列结束时设置INT_SEQ1。 1 每隔一个SEQ1 序列结束时设置INT_SEQ1。					
9	Reserved R/W-0	读取返回0 值。写入无影响。					

8	EVA_SOC_SEQ1 R/W-0	SEQ1 的事件管理器A 的 SOC 屏蔽位。 0 SEQ1 不能由EVA 触发器启动。 1 允许由EVA 触发器启动SEQ1。可以对EVA 时间管理器编程，采用各种情况启动转换。
7	EXT_SOC_SEQ1 R/W-0	SEQ1 的外部信号转换开始位 0 无操作 1 外部ADCSOC 引脚信号启动ADC 自动转换序列
6	RST_SEQ2 R/W-0	复位SEQ2 0 无操作 1 立即将SEQ2 复位到“触发前”状态，即在CONV08 等待触发信号。将异常中止当前活动的转换序列。
5	SOC_SEQ2 R/W-0	序列发生器2 (SEQ2) 的转换开始触发器。(仅适用于双序列发生器模式；在级联模式中被忽略。) 可通过以下触发器设置此位： • S/W - 通过软件将1 写入此位 • EVB – 事件管理器B 当触发发生时，有三种可能： 情形1： SEQ2 空闲且已清除SOC 位，则SEQ2 立即启动（受仲裁器控制），且允许为任何挂起的触发请求。情形2： SEQ2 忙且已清除SOC 位，则设置此位以指出触发请求正被挂起。当完成当前转换后最终启动SEQ2 时，将清除此位。情形3： SEQ2 忙且设置了SOC 位，将忽略（丢失）此情况下出现的任何触发信号。 0 清除暂挂的SOC 触发器 注：如果序列发生器已启动，则自动清除此位；因此，写入0 无影响，即不能通过清除此位来停止已启动的序列发生器。 1 从当前停止的位置启动SEQ2（即空闲模式）
4	Reserved R/W-0	读取返回0 值。写入无影响。
3	INT_ENA_SEQ2 R/W-0	启用SEQ2 中断。此位启用或禁用INT_SEQ2 对CPU 的中断请求。 0 禁用INT_SEQ2 的中断请求。 1 启用INT_SEQ2 的中断请求。
2	INT_MOD_SEQ2 R/W-0	SEQ2 中断模式。此位选择SEQ2 中断模式。它影响SEQ2 转换序列结束时的 INT_SEQ2 设置。 0 每个SEQ2 序列结束时设置INT_SEQ2。 1 每隔一个SEQ2 序列结束时设置INT_SEQ2。
1	Reserved R/W-0	读取返回0 值。写入无影响。
0	EVB_SOC_SEQ2 R/W-0	SEQ2 的事件管理器B 的 SOC 屏蔽位。 0 SEQ2 不能由EVB 触发器启动。 1 允许由EVB 触发器启动SEQ2。可以对EVB 时间管理器编程，采用各种情况启动转换。

3、ADCTRL3(ADC 控制寄存器3)

15	14	13	12	11	10	9	8
Reserved							EXTREF
7	6	5	4	3	2	1	0
ADCBGRFDN[1..0]		ADCPWDN	ADCCLKPS[3..0]				SMODE_SEL
位(Bit)	名称	功能描述					
15~9	Reserved R-0	读取返回0 值。写入无影响。					
8	EXTREF R/W-0	使能ADCRDFM 和ADCREFP 作为参考输入 ADCREFP(2V)和ADCREFM(1V)引脚是内部参考源的输出引脚 ADCREFP(2V)和ADCREFM(1V)引脚是外部参考源的输入引脚					
7~6	ADCBGRFDN[1..0] R/W-0	ADC 带隙和参考断电。这些位控制模拟内核内的带隙和参考电路中的上电和断电。 00 带隙和参考电路断电。 11 带隙和参考电路上电。					
5	ADCPWDN R/W-0	ADC 断电。此位控制模拟内核内除带隙和参考电路外的所有模拟电路的上电和断电。 0 内核内除带隙和参考电路外的所有模拟电路断电。 1 内核内的模拟电路上电。					
4~1	ADCCLKPS[3..0] R/W-0	内核时钟除法器。除了在ADCCLKPS[3..0] 为0000 时HSPCLK 直通外，将28x外设时钟HSPCLK 除以2*ADCCLKPS[3..0]。将分频后的时钟进一步除以ADCTRL1[7]+1，以产生内核时钟ADCLK。 ADCCLKPS [3:0] 内核时钟除法器ADCLK 0000 0 HSPCLK/(ADCTRL1[7] + 1) 0001 1 HSPCLK/[2*(ADCTRL1[7] + 1)] 0010 2 HSPCLK/[4*(ADCTRL1[7] + 1)] 0011 3 HSPCLK/[6*(ADCTRL1[7] + 1)] 0100 4 HSPCLK/[8*(ADCTRL1[7] + 1)] 0101 5 HSPCLK/[10*(ADCTRL1[7] + 1)] 0110 6 HSPCLK/[12*(ADCTRL1[7] + 1)] 0111 7 HSPCLK/[14*(ADCTRL1[7] + 1)] 1000 8 HSPCLK/[16*(ADCTRL1[7] + 1)] 1001 9 HSPCLK/[18*(ADCTRL1[7] + 1)] 1010 10 HSPCLK/[20*(ADCTRL1[7] + 1)] 1011 11 HSPCLK/[22*(ADCTRL1[7] + 1)] 1100 12 HSPCLK/[24*(ADCTRL1[7] + 1)] 1101 13 HSPCLK/[26*(ADCTRL1[7] + 1)] 1110 14 HSPCLK/[28*(ADCTRL1[7] + 1)] 1111 15 HSPCLK/[30*(ADCTRL1[7] + 1)]					
0	SMODE_SEL R/W-0	采样模式选择。此位选择顺序采样模式或同步采样模式。 0 选择顺序采样模式。 1 选择同步采样模式。					

4、MAXCONV(最大转换通道寄存器)

15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
Reserved		MAXCONV2_[2..0]			MAXCONV1_[3..0]		
位(Bit)	名称	功能描述					
15~7	Reserved R-0	读取返回0 值。写入无影响。					
6~0	MAXCONVn R/W-0	MAX_CONVn 该字段定义自动转换过程中执行的最大转换数。该字段及其操作随序列发生器模式（双/级联）变化。					

		对于SEQ1 操作，使用位MAX_CONV1[2:0]。 对于SEQ2 操作，使用位MAX_CONV2[2:0]。 对于SEQ 操作，使用位MAX_CONV1[3:0]。自动转换总是从初始状态开始，并在条件允许的情况下持续到结束状态。按顺序填充结果缓冲器。可以编程为任何处于1 与(MAXCONVn +1) 之间的转换数。
--	--	---

5、AUTO_SEQ_SR(自动排序状态寄存器)

15	14	13	12	11	10	9	8
Reserved				SEQ_CNTR[3..0]			
7	6	5	4	3	2	1	0
Reserved		SEQ2_STATE[2..0]		SEQ1_STATE[3..0]			
位(Bit)	名称		功能描述				
15~12	Reserved R-0		Reserved				
11~8	SEQ_CNTR[3..0] R-0		定序计数器状态位。SEQ_CNTR[3..0] 4 位计数状态字段由SEQ1、SEQ2 和级联序列发生器使用。SEQ2 与级联模式无关。序列发生器计数器位字段SEQ_CNTR[3..0] 在转换序列开始时初始化为MAX_CONV 中的值。在自动转换序列中的每次转换（或同步采样模式下的每对转换）之后，序列发生器计数器减1。可在倒数过程的任何时间读取SEQ_CNTR[3..0] 位，以检查序列发生器的状态。此值结合SEQ1 和SEQ2 忙位，可唯一标识活动序列发生器在任意时刻的进度或状态。				
7	Reserved R-0		Reserved				
6~0	SEQ2_PTR[2..0] R-0 SEQ1_PTR[3..0] R-0		SEQ2_STATE 和SEQ1_STATE 位字段分别为SEQ2 和SEQ1 的指针。				

6、ADC_ST_FLG(ADC 状态和标志寄存器)

15	14	13	12	11	10	9	8
Reserved							
7	6	5	4	3	2	1	0
EOS_BUF2	EOS_BUF1	INT_SEQ2_CLR	INT_SEQ1_CLR	SEQ2_BSY	SEQ1_BSY	INT_SEQ2	INT_SEQ1
位(Bit)	名称		功能描述				
15~8	Reserved R-0		Reserved				
7	EOS_BUF2 R-0		SEQ2 的序列缓冲结束位。在中断模式0（即当ADCTRL2[2]=0 时）中，不使用此位且保留为0。在中断模式1（即当ADCTRL2[2]=1 时）中，它在每个SEQ2 序列结束时进行切换。此位在器件复位时清除，且不受序列发生器复位或清除相应中断标志的影响。				
6	EOS_BUF1 R-0		SEQ1 的序列缓冲结束位。在中断模式0（即当ADCTRL2[10]=0 时）中，不使用此位且保留为0。在中断模式1（即当ADCTRL2[10]=1 时）中，它在每个SEQ1 序列结束时进行切换。此位在器件复位时清除，且不受序列发生器复位或清除相应中断标志的影响。				
5	INT_SEQ2_CLR R/W-0		中断清除位。此位的读数总是返回0 值。清除操作是将1 写入此位后的一次性事件。0将0写入此位无影响。1将1写入此位会清除SEQ2中断标志位INT_SEQ2。此位不影响EOS_BUF2位。				
4	INT_SEQ1_CLR R/W-0		中断清除位。此位的读数总是返回0 值。清除操作是将1 写入此位后的一次性事件。0将0写入此位无影响。1将1写入此位会清除SEQ1中断标志位INT_SEQ1。此位不影响OS_BUF1 位。				
3	SEQ2_BSY R-0		SEQ2 忙状态位。 0 SEQ2 空闲，正在等待触发信号。1 SEQ2 正忙。写入此位无影响。				
2	SEQ1_BSY R-0		SEQ1 忙状态位。写入此位无影响。 0 SEQ1 空闲，正在等待触发信号。 1 SEQ1 正忙。				
1	INT_SEQ2 R-0		SEQ2 中断标志位。写入此位无影响。在中断模式0 中（即当ADCTRL2[2]=0 时），在每个SEQ2 序列结束时设置此位。在中断模式1 中（即当ADCTRL2[2]=1 时），如果已设置EOS_BUF2，则在SEQ2 序列结束时设置此位。 0 无SEQ2 中断事件。 1 发生SEQ2 中断事件。				
0	INT_SEQ1 R-0		SEQ1 中断标志位。写入此位无影响。在中断模式0 中（即当ADCTRL2[10]=0 时），在每个SEQ1 序列结束时设置此位；在中断模式1 中（即当ADCTRL2[10]=1 时），如果已设置EOS_BUF1，则在SEQ1 序列结束时设置此位。 0 无SEQ1 中断事件。 1 发生SEQ1 中断事件。				

7、ADCCHSELSEQ[4..1](ADC 输入通道选择排序控制寄存器)

	Bit15~12		Bit11~8		Bit7~4		Bit3~0	
ADCCHSELSEQ1 R/W-0	CONV03		CONV02		CONV01		CONV00	
ADCCHSELSEQ2 R/W-0	CONV07		CONV06		CONV05		CONV04	
ADCCHSELSEQ3 R/W-0	CONV11		CONV10		CONV09		CONV08	
ADCCHSELSEQ4 R/W-0	CONV15		CONV14		CONV13		CONV12	
CONVxx	ADC 输入通道选择			CONVxx	ADC 输入通道选择			
0000	ADCINA0			1000	ADCINB0			
0001	ADCINA1			1001	ADCINB1			
0010	ADCINA2			1010	ADCINB2			
0011	ADCINA3			1011	ADCINB3			
0100	ADCINA4			1100	ADCINB4			
0101	ADCINA5			1101	ADCINB5			
0110	ADCINA6			1110	ADCINB6			
0111	ADCINA7			1111	ADCINB7			

8、RESULTn(ADC 转换结果缓冲寄存器) R-0

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
HSB											LSB	X	X	X	X

SPI 模块寄存器

名称	地址	占用地址空间(16bit)	描述
SP1CCR	0x0000 7040	1	SP1 配置控制寄存器
SP1CTL	0x0000 7041	1	SP1 操作控制寄存器
SP1ST	0x0000 7042	1	SP1 状态寄存器
SP1BRR	0x0000 7044	1	SP1 波特率控制寄存器
SP1EMU	0x0000 7046	1	SP1 仿真缓冲寄存器
SP1RXBUF	0x0000 7047	1	SP1 串行输入缓冲寄存器
SP1TXBUF	0x0000 7048	1	SP1 串行输出缓冲寄存器
SP1DAT	0x0000 7040	1	SP1 串行数据寄存器
SP1FFTX	0x0000 704A	1	SP1 FIFO 发送寄存器
SP1FFRX	0x0000 704B	1	SP1 FIFO 接收寄存器
SP1FFCT	0x0000 704C	1	SP1 FIFO 控制寄存器
SP1PRI	0x0000 704F	1	SP1 优先级控制寄存器

SP1CCR 配置控制寄存器 7040H

SPI SW Reset	CLOCK POLARITY	Reserved	SPILBK	SPI CHAR3	SPI CHAR2	SPI CHAR1	SPI CHAR0
R/W-0	R/W-0	R-0	R-0	R-0	R-0	R-0	R-0
位名称		功能描述				位名称	
7		SPI SW Reset				SPI 软件复位位	
6		POLARITY CLOCK				移位时钟极性位	
5		Reserved					
4		SPILBK				SPI 自测试位	
3-0		SPI CHAR3-0				字符长度控制位	

SP1CTL SP1 操作控制寄存器 7041H

7-5	4	3	2	1	0
Reserved	OVERRUN INT ENA	CLOCK PHASE	MASTER/SLAVE	TALK	SPI INT ENA
R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位	名称	功能描述			
7-5	保留				
4	OVERRUN INT ENA	超时中断使能			
3	CLOCK PHASE	SPI 时钟相位选择			
2	MASTER/SLAVE	SPI 网络模式控制 0— 从动模式 1— 主动模式			
1	TALK	主动/从动发送模式			
0	ENA SPI INT	SPI 中断使能位			

SP1ST 状态寄存器 7042H

7	6	5	4-0
RECEIVER OVERRUN FLAG	SPI INT FLAG	TX BUF FULL FLAG	Reserved
R/C-0	R/C-0	R/C-0	R/C-0
位名称	功能描述	位名称	
7	RECEIVER OVERRUN FLAG	SPI 接收溢出标志	
6	SPI INT FLAG	SPI 中断标志	
5	TX BUF FULL FLAG	SPI 发送缓冲满标志	
4-0	Reserved	保留	

SP1BRR 波特率选择寄存器 7044H

7	6	5	4	3	2	1	0
Reserved	SPI BIT	SPI BIT	SPI BIT	SPI BIT	SPI BIT	SPI BIT	SPI BIT
	RATE6	RATE5	RATE4	RATE3	RATE2	RATE1	
R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位	名称	功能描述					
7	保留						
6-0	RATE6-0	SPI 波特率控制位 当 SPIBRR=3-127 时 SPI 波特率= LSPCLK/ (SPIBRR+1) 当 SPIBRR=0.1.2 时 SPI 波特率= LSPCLK/ 4					

SP1EMU 仿真缓冲寄存器 7046H

15-0							
ERXB15~~~~~ERXB0 R-0							
位	名称						功能描述

15-0			ERXB15-0			仿真缓冲器接收数据位									
SP1RXBUF 串行接收缓冲寄存器 7047H															
15-0															
RXB15~~~~~ RXB0 R-0															
位		名称		功能描述											
15-0		RXB15-0		接收数据位											
SP1RXBUF 串行发送缓冲寄存器 7048H															
15-0															
TXB15~~~~~ TXB0 R/W-0															
位		名称		功能描述											
15-0		TXB15-0		发送数据缓冲位											
SP1DAT SP1 串行数据寄存器 7049H															
15-0															
SDAT15~~~~~ SDAT0 R/W-0															
位		名称		功能描述											
15-0		SDAT15-0		串行数据位											
SP1FFTX SP1 FIFO 接收寄存器 704AH															
15		14		13		12-8		7		6		5		4-0	
RXFF OVF Flag		RXFFOVF CLR		TXFIFO Reset		RXFFST4-0		RXFF INT Flag		RXFFINT CLR		TXFFIR ENA		RXFFIL4-0	
R-0		W-0		R/W-1		R-0		R-0		W-0		R/W-0		R/W-1	
位		名称		功能描述											
15		RXFF OVF Flag		0 接收 FIFO 未溢出只读 1 接收 FIFO 溢出											
14		RXFF OVF CLR		写 0, 无影响 写 1 清除 RXFF OVF Flag 位											
13		TXFIFO Reset		写 0, 复位是 FIFO 指针位 0 1 重新使能发送 FIFO 操作											
12-8				00000 接收 FIFO 是空 00001 接收 FIFO 是 1 个字节 00010 接收 FIFO 是 2 个字节……											
7		RXFF INT Flag		0 RXFIFO 未产生中断 1 RXFIFO 产生中断											
6		RXFF INT CLR		写 1 清除 RXFF INT 中断位											
5		RXFFI ENA		0 基于 TXFFIVL 匹配的 TXFIFO 中断将被禁止 1 基于 TXFFIVL 匹配的 TXFIFO 中断将被使能											
4-0		TXFFIL4-0		发送 FIFO 中断级别位 当 FIFO 状态位和 FIFO 级别位匹配时将发生中断											
SP1FFRX SP1 FIFO 接收寄存器 704BH															
15				14				13				12-8			
RXFF OVF Flag				RXFFOVF CLR				RXFIFO Reset				RXFFST4-0			
R-0				W-0				R/W-1				R-0			
7				6				5				4-0			
RXFF INT Flag				RXFF INT CLR				RXFFIR ENA				RXFFIL4-0			
R-0				W-0				R/W-0				R/W-1			
位		名称		功能描述											
15		RXFF OVF Flag		0 接收 FIFO 未溢出只读 1 接收 FIFO 溢出											
14		RXFF OVF CLR		写 0, 无影响 写 1 清除 RXFF OVF Flag 位											
13		TXFIFO Reset		写 0, 复位是 FIFO 指针位 0 1 重新使能发送 FIFO 操作											
12-8				00000 接收 FIFO 是空 00001 接收 FIFO 是 1 个字节 00010 接收 FIFO 是 2 个字节 ……											
7		RXFF INT Flag		0 RXFIFO 未产生中断 1 RXFIFO 产生中断											
6		RXFF INT CLR		写 1 清除 RXFF INT 中断位											
5		RXFFI ENA		0 基于 RXFFIVL 匹配的 RXFIFO 中断将被禁止 1 基于 RXFFIVL 匹配的 RXFIFO 中断将被使能											
4-0		TXFFIL4-0		接收 FIFO 中断级别位 当 FIFO 状态位和 FIFO 级别位匹配时, 接收 FIFO 将产生中断											
SP1FFCT SP1 FIFO 控制寄存器 704CH															
15-8						7-0									
Reserved R-0						FFTSDLY7—0 R/W-0									
位				名称				功能描述							
15--8				保留位											
7-0				FFTSDLY				FIFO 发送延迟位							
SP1PRI 优先级控制寄存器 704Fh															
7-6				5				4				3-0			
Reserved				SPI SUSP SOFT				SPI SUSP FREE				Reserved			
R-0				R/W				R/W-0				R-0			
位				名称				功能描述							
7.6				保留											
5.4				SPI SUSP SOFT SPI SUSP FREE				00 10 标准 SPI 模式							
3-0				保留											