

郑州大学

硕士学位论文

FED阴极制备及其驱动电路研究

姓名：王广军

申请学位级别：硕士

专业：电路与系统

指导教师：邓记才

20070501

摘 要

场致电子发射显示器(FED)是一种新型的主动发光型平板显示器件,它结合了 CRT 和其他平板显示器件的优点,被认为是一种最有潜力的平板显示器。现在发射阴极的制备以及驱动电路是场致发射显示器走向商品化研究的核心。

本论文利用微波等离子体增强化学气相沉积(MPCVD)法制备了碳纳米管薄膜,并以此为阴极开发了二极管七段 FED 数码管和点阵式 FED 显示屏的驱动电路。主要研究内容包括:

1. 碳纳米管阴极的制备及其场发射特性研究:

研究了利用 MPCVD 法在陶瓷衬底上制备碳纳米管的实验方法,在此基础上对碳纳米管薄膜的场发射性能进行了研究,制备出了场发射性能良好的碳纳米管薄膜。所制备的碳纳米管薄膜的开启电场为 $1.16\text{V}/\mu\text{m}$, 在 $2.1\text{V}/\mu\text{m}$ 场强下的电流密度可达 $1.5\text{mA}/\text{cm}^2$ 。场发射稳定性好,发射点分布均匀,具有良好的场发射性能。

2. 七段 FED 数码管驱动电路的研究:

研究了 FED 的驱动特性,采用分立元件和阴极接负电压的方法设计了七段 FED 数码管的高压驱动电路,正负电源供电大大降低了对阳极高压的要求;利用实验室制作的七段 FED 数码管在设计的驱动电路上进行了测试,实验结果表明电路工作稳定,能够实现对 FED 数码管的驱动要求。

3. 点阵式 FED 显示屏驱动电路的研究:

研究了点阵驱动原理,并根据点阵式 FED 显示屏的特点,利用 Altera 公司的复杂可编程逻辑器件(CPLD)和高压高速驱动芯片 IR2110 设计了点阵式 FED 显示屏驱动电路,并在设计的电路上实现了滚动字符显示,为以后开发和研制具有灰度控制功能的 FED 显示器驱动电路打下了良好的理论和实践基础。

关键词:微波等离子体增强化学气相沉积、碳纳米管、场致电子发射、驱动电路

Abstract

Field emission display (FED) is a new-style active light-emitting Flat Panel Display (FPD). It colligates the advantages of Cathode Ray Tube (CRT) and the other Flat Panel Display (FPD). So far, it has become the most potential device in FPD. Now the main problem of FED research is both the preparation of emission cathode and the design of driving circuit.

In the thesis, carbon nano-tubes (CNTs) are synthesized by microwave plasma enhance chemical vapor deposition (MPCVD). The driving circuit of nixie tube and matrix FED was designed using CNTs as cathode. The main results of the thesis are as follows:

1. The preparation of CNTs and study of its field emission properties

The experiment method to synthesize CNTs on porcelain substrate was explored by MPCVD, then the field emission properties of CNTs was studied. The results indicated the CNTs had excellent field emission character. The turn-on field is $1.16\text{V}/\mu\text{m}$ and the current density is $1.5\text{mA}/\text{cm}^2$ at $2.1\text{ V}/\mu\text{m}$. It has good field emission capability with good stability and uniform emission points.

2. The design of the driving circuit for nixie tube

This paper designed the output high voltage driving circuit with single electronic elements and negative voltage at cathode based on FED's driving character and the designed circuit reduced the voltage of FED anode effectively. The circuit was tested and the result proved that the designed circuit worked stably and met the driving demand.

3. Researching the driving circuit of matrix FED

According to matrix FED's character, matrix FED driving circuit was designed by using Altera company's complex programmable logic device (CPLD) and high-voltage, high-speed drive chip IR2110. The circuit realized scrolling characters display. All that we have done builds up theory and practice foundation for developing and researching FED driving circuit with gray degree.

Keywords: microwave plasma enhance chemical vapor deposition (MPCVD), carbon nano-tubes (CNTs), field emission display (FED), driving circuit.

引 言

在当今信息化的社会,电子显示器是人机对话的窗口,是电子设备最常用的信息输出终端。电子显示器可分为主动发光型和非主动发光型两大类。主动发光型又称为能动型或发光型显示,它利用光信息发光,直接进行显示,如阴极射线管显示器(CRT)、等离子体显示器(PDP)、电致发光显示器(ELD)、真空荧光管显示器(VFD)、光发射二极管显示器(LED)、场致发射显示器(FED)等。非主动发光型又称为被动型或受光型显示,其本身并不发光,而是通过反射、散射、干涉等现象,对其他光源所发出的光进行控制,如液晶显示器(LCD)、电化学显示器(ECD)、电泳成像显示器(EPID)、悬浮颗粒显示器(APD)、旋转球显示器(TBD)等^[1]。

显示器的种类很多,他们在不同领域有各自的优势。其中最具有代表性的显示器有CRT、LCD、PDP以及FED。

CRT显示器是历史上最悠久的一种,发明于1897年,因其色彩好、分辨率高、对比度好、亮度高以及经济实用等特点,所以至今在显示器市场中占有很大的份额。但是,20世纪80年代以来,集成电路(IC)、大规模集成电路(LSIC)以及超大规模集成电路(VLSIC)技术的发展,各种半导体器件具有的固体化、低压和低功耗特性,都促进了电子器件的小型化和轻量化。由于CRT体积庞大、重量大、阳极电压高、功耗大以及电磁辐射等方面的问题,越来越不适应当前信息化装置的发展要求,从而受到了平板显示器强有力的竞争。

平板显示器件(如LCD、PDP、FED等)因具有重量轻、体积小、低功耗、无辐射等优点,所以在大屏幕显示、便携式计算机等领域得到了广泛的应用,但是平板显示器目前在亮度、色彩饱和度、视角宽度以及工作温度等方面还存在一定缺陷。

液晶显示器(LCD)可看作第二代显示器,其优点是:功耗低、体积小、无辐射、图像无闪烁无失真、色彩柔和等;其缺点是:可视角度小、亮度不是太高、响应速度慢、存在坏点。尽管如此,随着LCD技术的不断完善,其在市场上占据越来越大的份额。

等离子体显示器(PDP)的出现到现在已有很长的历史,但是直到90年代初才突破彩色化、亮度、寿命等关键技术,进入彩色PDP的实用化阶段。其优点是:亮度均匀、无辐射、抗电磁干扰能力强、响应速度快、易于实现大屏幕显示等;其缺点是:功耗大、亮度和光效率低、工作时易发生像素间串扰、价格昂贵等^[2]。目前市场上的平板显示器件主要是LCD和PDP。

场致电子发射显示器(FED)是一种新型的主动发光型平板显示器件,和CRT利用灯丝加热升温使电子获得足够能量而逸出阴极的热发射不同,FED是一种通过外加电场使电子克服导体表面的势垒而逸出^[3]的冷发射。FED结合了CRT的高画质^[4]和其他平板显示器件的优点,具有相对低的工作电压、高亮度、宽视角、好的色彩饱和度、高速响应、很宽的工作温度等优点,被认为是一种最有潜力的平板显示器^[5-6];其缺点是:在目前情况下,成本居高不下、使用寿命短、亮度均匀性较难控制等。虽然FED还有一些缺陷需要去改善,但是由于FED综合了CRT高画质和LCD薄型低功耗的双重技术而被称作显示器的“未来之王”^[7]。

第一章 场致发射显示 (FED) 技术综述

1.1 场电子发射原理

固体中含有大量的电子, 这些电子被一定的表面势垒束缚在材料内部, 在常态下电子本身的能量不能使其逸出材料表面, 只有使电子获得外加的能量才能使电子从内部向真空逸出, 这种现象称为电子发射。通过电场、磁场等手段来调制或控制由固体中发射出电子, 可制作各种真空电子器件, 如电子枪、行波管、微波管、调速管、气体放电器件、真空显示器件、光电转换成像器等。

根据电子获得外加能量或克服阻碍他们逸出的力的方式, 电子发射可分为热电子发射、光电子发射、次级电子发射、场致电子发射四种类型。场致电子发射可分为外场致发射和内场致发射。

非场致电子发射中, 自由电子是依靠吸收外界能量来获得穿过表面势垒的能量, 而表面势垒高度在发射过程中并没有改变。场致电子发射的基本原理是指: 利用物质内部产生的强电场, 使电子从一种物质逸入到另一种物质或真空的发射(内场致发射)^[8]; 或者依靠外部电场压抑材料的表面势垒, 使势垒变低、变窄, 当势垒窄到可与电子波长相比拟时, 自由电子就可穿透表面势垒进入真空^[8,9](外场致发射), 即电子隧道效应。

电子的场致发射可以看作是在材料表面发生的电子透射行为, 电子从表面透射出去的几率(电子透射系数)是电子能量和表面势垒的函数。根据肖特基效应, 在外电场作用下, 材料的表面势垒会降低, 电子的逸出功减小, 有利于其逸出。因此, 电子透射系数也是电子能量与外加电场场强的函数。

1928 年, R.H.Fowler 和 L.W.Nordheim^[10]以量子理论为依据, 推导出金属场致电子发射的电流密度与功函数之间的关系式, 即场发射的理论公式(简称 F-N 公式)如下:

$$J = (AE^2 / \varphi) \exp(B\varphi^{3/2} / E)$$

式中, J 是从金属表面发射出电子的电流密度, 单位为 A/cm^2 ; E 是发射面上的局域场强, 单位 V/cm ; φ 是金属表面的功函数, 它决定了材料表面势垒的高低,

单位为 eV ； A 、 B 为常数，其中 $B = -6.83 \times 10^7$ 。

从该式可以看出，场发射电流密度 J 是金属表面场强 E 和金属功函数 ϕ 的函数。 E 是发射点的局域电场， $E = \beta E_0$ ， E_0 为薄膜表面的宏观电场， β 称为场增强因子，它与发射体的几何形状和环境有关。因此，根据 E 和 ϕ 对场发射的影响，选择场发射材料时，一方面要从材料本身出发（例如寻找低功函数），另一方面要在结构设计上下功夫。

尽管 F-N 公式是根据金属材料的性质推导出来的，但半导体的场发射与金属没有本质的区别，所以它也可适用于半导体场发射材料。

从 F-N 方程也可导出发射电流 I 和所加电压 U 的关系：

$$I/U^2 \propto \exp(-B\phi^{3/2}d/\beta U)$$

取对数可得到：

$$\ln(I/U^2) = (-B\phi^{3/2}d/\beta)(1/U)$$

可以看出， $\ln(I/U^2)$ 与 $1/U$ 成直线关系，称为 F-N 曲线，这也是场致电子发射的一个典型特征，常作为判断一个发射是否为场发射的判据。该曲线的斜率为 $S = -B\phi^{3/2}d/\beta$ ，如果已知 S 、 ϕ 、 d ，就可以求出场增强因子 β 。

1.2 场电子发射平板显示技术

FED 平板显示技术重要包括两点：一是阴极场发射阵列的制备，二是 FED 驱动电路的设计，不同结构的 FED 其驱动电路也不尽相同。

1.2.1 FED 结构

FED 器件按结构分为二极管型 FED 和三极管型 FED^[11-14]，二者结构如图 1.1 所示。对于三极管型 FED，其阴极所需强电场是靠栅极-阴极两端施加电压产生的，阳极上所施加的固定高压仅用来加速电子，通常为几百伏到几千伏；由场发射阴极构成列电极，控制栅极（或称门电极）构成行电极，当要禁止阴极场致发射时，应使栅极电位低于阴极电位；对栅极进行逐行选址，选中行对应的栅极施加

高电位, 其余行施加低电位, 阴极上施加与所需显示图像相对应的脉冲, 当所对应列上需显示时, 对应的阴极为低电平; 当所对应列上无显示时, 对应的阴极为高电平; 如此逐行、逐帧循环即可实现视频显示^[15]。而对于二极管型 FED, 由于没有栅极, 其阳极电压既用于产生强电场又用于加速电子。通常由场发射阴极构成的列电极, 而阳极构成行电极。由于阳-阴极间距相对较大, 因此所需驱动电压较高, 在 500V 以上, 有些甚至达上千伏, 其驱动电路难以集成。

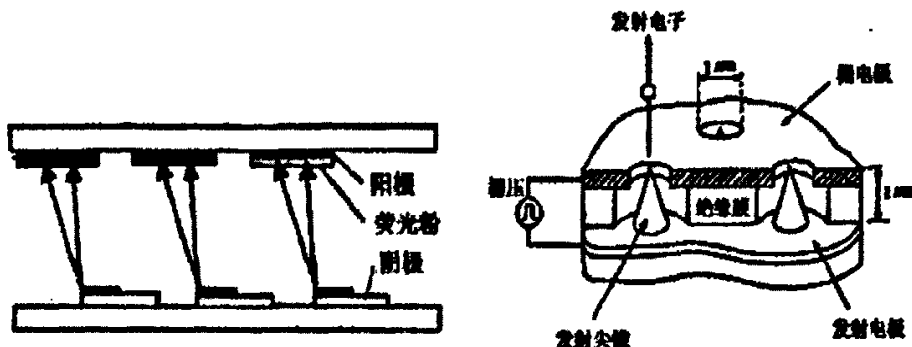


图 1.1 二极管型 FED 和三极管型 FED 结构图

1.2.2 场发射阴极的发展

场致电子发射 (FED) 最早是伍德于 1897 年发现的, 但因为发射的稳定性和寿命问题没有解决, 所以一直没有得到实际应用^[8]。直到 1928 年, R.H.Fowler 和 L.W.Nordheim 提出了金属场发射理论, 根据此理论, 一般的材料只有在大于 $1 \times 10^7 V/cm$ 的场强下, 才会有电子从光滑表面发射, 为了在金属表面得这样强的电场, 就必须把金属做成尖端形状, 称为金属尖端的外场致电子发射。随着 FED 技术的不断发展, 现在的阴极场发射阵列主要有四种类型: (1) 金属微尖锥型场发射阵列 (也叫 Spindt 阵列); (2) 硅微尖锥型场发射阵列; (3) 金刚石和类金刚石 (非晶碳) 薄膜型场发射阵列; (4) 碳纳米管薄膜型场发射阵列。

金属微尖锥型场发射阵列在 1968 年由美国斯坦福大学的 C.A.Spindt 提出来的^[16-17], 这种场发射阵列一般用金属钼制成。根据尖端效应, 相同的电压下表面越尖锐的地方, 其场增强因子 β 就越大。Spindt 阵列就是靠外加电压使阵列尖端处形成局域电场而导致电子发射出去, 并在电场加速下到达阳极而发光的。

硅微尖锥型场发射阵列是后来发展起来的另一种微尖锥 FED 阴极。由于钼

锥制造技术与硅工艺不相容,而且生产成本低。因此,硅锥阵列的制造和发射特性的研究又成为热点^[18-20],但是,由于硅尖锥易受污染和损坏,发射电流也有限,也难于实现在大面积上制作均匀而且形状一致的尖锥,所以探索新的设备和工艺技术成为其当今发展的关键所在。

第三种是金刚石和类金刚石薄膜型场发射阵列。自 1979 年 Himpsel 发现金刚石 (111) 面具有负电子亲和势以来,金刚石等碳基薄膜场发射研究又成为研究的热点^[21-23]。当金刚石表面碳原子与氢结合时,表面附近形成的电子亲和势是负值,即材料导带中的电子不用穿过任何势垒就可逸出到真空中,因此金刚石被认为一种很有希望的场发射材料^[24-26]。但是,由于金刚石材料具有高的电阻^[27],电子在材料内部的传输比较难,因此材料导带中电子的补给非常困难。加上金刚石薄膜在大面积生长和场发射一致性方面也存在问题,所以导致金刚石材料的场致发射性能受到很大限制。因此对其他类型的碳质材料的研究^[28-32],就成为解决这些问题的一种途径。这类材料场发射开启电场以及阈值电场较低、发射电流较大、导电性较好。所以,近几年来纳米级尺度的各种碳基薄膜材料的研究又成为场致发射显示中重点研究的阴极材料^[33-36]。

第四种是碳纳米管薄膜型场发射阵列。碳纳米管薄膜阴极是目前被认为最有希望的场发射体^[2,37-38]。碳纳米管具有纳米级尖端、大的长径比、电子逸出功低、发射电流大、工作电压低、发射特性稳定、化学稳定性好、使用寿命长、制备工艺简单、易于实现批量生产等特性,并且大面积、均匀的阴极制作技术已有较大突破。因此,它成为当今国内外 FED 阴极研究的热点。

1.2.3 场发射显示驱动技术的发展

迄今为止,场发射显示器件能够达到商业化水平的只有基于微尖端型电子源的 FED。近十年发展起来的基于薄膜型、碳纳米管材料电子源的 FED 尚处于实验室研究阶段。虽然这类 FED 有样机展示,但是归于这些新型器件的驱动技术方面的文章尚少,一般只有相关的测试电路。而驱动电路无论是在技术含量还是在价格比例上,所占的份额均很大。以等离子体彩色电视为例,驱动集成电路系统占总成本的 70%-80%。

1.3 开题思想及研究内容

场致发射显示器 (FED) 综合了 CRT 和其他平板显示器的优点, 被认为是最理想的显示器之一。其发射阴极的制备以及驱动电路是场致发射显示器走向商品化研究的核心。目前, 发射阴极的制备主要是寻找合适的场发射阴极材料以及合适的阴极结构, 驱动电路则是最大限度利用现有的集成芯片去设计符合 FED 特性的电路。

根据目前 FED 的研究情况以及通过查阅大量的资料, 本课题研究主要包括以下几个方面:

- (1) FED 阴极的制备。利用等离子体增强化学气相沉积法生长场发射性能良好的碳纳米管薄膜。
- (2) 设计用单片机 AT89C51 实现控制的七段 FED 数码管显示驱动电路。
- (3) 设计用 CPLD EPM7128S 实现控制的点阵式 FED 显示屏驱动电路。在此电路中, 利用高压驱动芯片设计后级匹配功率放大器是关键。

第二章 场电子发射冷阴极的制备

场发射冷阴极的作用是发射电子,对其的基本要求是发射稳定、发射点分布均匀、寿命长等,因此场发射冷阴极的性能对于场发射显示器件的性能有着重要的影响,本章将利用等离子体增强化学气相沉积方法制备碳纳米管冷阴极,并研究其场发射性能。

2.1 场发射冷阴极制备方法

场发射冷阴极材料有多种类型:高熔点金属冷阴极发射体、碳基薄膜、纳米碳材料(如碳纳米管)以及半导体场发射材料等。由于碳基材料稳定性高,且易于制备,因此是目前冷阴极材料的研究重点,特别是纳米碳材料如纳米金刚石、碳纳米管(CNTs)、碳纳米纤维(CNFs)等具有优异的场发射性能而成为近年研究的热点。在纳米碳材料中碳纳米管具有许多独特的优点:化学稳定性好、机械强度高、易制备、长径比大、发射阈值电压低、发射电流大,因此碳纳米管是一种理想的场发射材料,本节介绍碳纳米管的常用制备方法。

1. 电弧放电法

该方法的原理实在真空反应容器里充入一定量的惰性气体,阳极的石墨电极在电弧放电产生的高温下(3000℃以上)蒸发,使碳原子变为等离子态,在载体气体中,这些等离子态的原子或原子团相互碰撞,根据一定的实验条件可在阴极附近沉积出碳纳米管、金刚石等希望得到的冷阴极。

1991年 Iijima 首先利用直流电弧放电法制备出了碳纳米管,它是通过电极放电使石墨气化,在高温下碳原子或石墨碎片相互碰撞或联结而生成碳纳米管。为了生成碳纳米管,必须在生成过程中防止与其它原子的结合,方法是在电弧放电室内冲入惰性气体。弧光放电法所生成的碳灰中,除碳纳米管外,其中大部分为石墨片。电弧放电法具有简单快速的特点,但其所生长的碳质薄膜纯度较低。

2. 化学气相沉积法

化学气相沉积方法是一种催化热解法, 该方法是通过高温分解碳氢化合物, 通过化学反应的方法来制备碳质薄膜。与其他方法相比, 其反应设备简单且易于设计, 成本低、副产物较少, 通过调控反应条件(温度、压强、时间、材料)可以很容易控制反应过程, 比电弧放电法反应温度低, 反应物在衬底上驻留时间长, 便于反应, 具有实现大规模生产的工业潜力。但其生长温度相对于等离子增强化学气相沉积法仍然较高, 难于实现与传统微电子工艺的高度兼容。

3. 等离子增强化学气相沉积(PECVD)法

PECVD^[39]相对于普通 CVD 有许多独特的优点, PECVD 技术包括很多种, 常用来制作碳质薄膜的主要有: 直流辉光放电等离子增强化学气相沉积, 射频等离子增强化学气相沉积, 微波等离子增强化学气相沉积等等。与化学气相沉积法相比, 等离子体内部的自建电场使得 PECVD 技术生长的碳质薄膜定向程度高, 而且等离子体含有大量高活性的化学基团, 可显著降低薄膜沉积的温度范围。

a. 直流辉光放电等离子增强化学气相沉积(dc-PECVD)

这种技术是在两个电极之间加上一定的直流电压, 通过电极间的辉光放电, 产生等离子体。一般情况下是将其中一电极(如阳极)和反应室接地, 另一电极加负偏压(称为阴极)。在薄膜的沉积过程中, 通常将衬底置于某一电极上。

dc-PECVD 是一种两极结构, 受此结构的影响不可避免的存在着如下缺点:

(1) 由于使用电极将能量耦合到等离子体中, 所以在电极表面会产生较高的鞘层电位。在鞘层电位的作用下, 离子高速撞击衬底和阴极, 电位过高时将造成阴极溅射。(2) 当功率过高且等离子体密度较大时, 辉光放电会转化为弧光放电, 损坏放电电极。因此, 限制了所使用的电源功率和产生的等离子体密度。

b. 射频等离子增强化学气相沉积(rf-PECVD)

rf-PECVD 系统各式各样, 但根据其能量耦合方式的不同可分为以下两种: 电容耦合和电感耦合。

电容耦合 rf-PECVD 是将射频功率加载到相对放置的两个平板电极上, 两个电极中接地的称为阳极, 接射频电压的称为阴极。该系统一般以氩气或氢气为载

气,利用电极间产生的等离子体激发反应气体分子,在衬底上沉积碳质薄膜。由于电容耦合 rf-PECVD 系统如 dc-PECVD 系统一样,也是一种二电极结构,所以它存在着同样的缺点,即所使用的电源功率和产生的等离子体密度受限。为了在衬底附近产生更多的活性基团粒子,研究者在系统的改装上进行了多种尝试,主要是对所用的磁场和电场采取不同的配置。

电感耦合 rf-PECVD 是将高频线圈放置于反应容器之外,利用它产生的交变磁场在反应室内感应交变的电流,使反应气体产生高密度等离子体。在反应气流的下游方向放置衬底,即可获得薄膜的沉积。由于它属于一种无电极放电技术,可以避免二电极结构通常存在的一些缺点,因而产生的等离子化程度和密度也较高。

c. 微波等离子增强化学气相沉积 (MPCVD)

这也是一种无电极等离子体技术,它使用波导或微波天线两种方式将微波能量耦合到 CVD 装置中产生等离子体。微波电场与等离子体中的电子发生相互作用,后者在周期变化的电场中往复震荡,从而获得能量加速,同时不断与气体分子发生碰撞,产生新的电子和离子,以维持等离子体放电过程。由于微波本身可以用作加热源,所以与其他 PECVD 装置相比,这种系统可以省去额外的加热器,直接通过改变微波功率和加热时间来控制衬底温度。

本文采用 PECVD 中的 MPCVD 系统来制备碳纳米管薄膜,因此下面重点介绍 PECVD 的原理及其碳膜制备方法。

2.2 PECVD 的原理

PECVD 方法是一种气体放电的物理过程和化学反应相结合的技术,它利用辉光放电的物理作用来激活气体分子,获得化学活性较高的等离子体,等离子体的存在可以促使气体分子的电离、分解、激发和化合过程,促进反应活性基团的生成,因而显著降低了反应沉积温度,使得某些原来需要在高温进行的反应过程得以在低温实现。在辉光放电所形成的等离子体中,由于电子和离子的质量相差悬殊,二者通过碰撞交换能量的过程比较缓慢,所以在等离子体内部,各种带电粒子各自达到其热力学平衡状态,于是在这样的等离子体中没有统一的温度,只有所谓的电子气温度和离子温度。此时电子气的温度约比普通气体分子的平均温

度高 10-100 倍,电子能量约为 1-10eV,相当于温度 10^4 - 10^5 K;而气体温度在 10^3 K 以下;一般情况原子、分子、离子等粒子的温度只有 25-300℃左右。所以从宏观上来看,这种等离子体的温度不高,但其内部却处于受激发的状态,其电子能量足以使气体分子键断裂,并导致具有化学活性的物质产生,等离子体受激,使得薄膜有效生长的激活能减小,使本来需要在高温下才能进行的化学反应,当处于等离子体场中时,由于激活反应气体而大大降低了反应温度,从而能在较低的温度下形成固体薄膜。由此可见,PECVD 既包括了化学气相沉积技术,又有辉光放电的增强作用。在 PECVD 过程中,除了有热化学反应外,还存在着极其复杂的等离子体化学反应。

因此,PECVD 和普通 CVD 比较有以下优势:

- (1) 可以低温成膜。对基体影响小,可以避免高温成膜造成的膜层晶粒粗大以及膜层和基体间生成脆性相等问题;
- (2) PECVD 在较低压强下进行,通过反应物中的分子、原子、等离子体粒团与电子之间的碰撞、散射、电离等作用,可以提高膜厚及成分的均匀性,得到的薄膜针孔少、组织致密、内应力小、不易产生裂纹;
- (3) 扩大了化学气相沉积的应用范围,特别是提供了在不同的基体上制取各种金属薄膜、非晶态无机薄膜、有机聚合物薄膜的可能性;
- (4) 膜层对基体的附着力大于普通 CVD。

但是必须指出,PECVD 中的实际化学反应过程十分复杂,沉积薄膜的性质与沉积条件密切相关,许多参量如工作频率、功率、压力、衬底温度、反应气体比例、反应器的几何形状和抽速都有可能影响薄膜的质量,而且许多因素相互影响,某些因素难以控制。MPCVD 是 PECVD 的一种,它除了具有上述优点外,还具有无电极污染、制备的碳膜质良好、实验条件易于控制及可重复性好等优点。

2.3 碳纳米管薄膜的制备及其场发射性能

自上世纪 90 年代初碳纳米管(CNTs)发现以来,研究人员对碳纳米管进行了广泛而深入的研究,分别采用多种方法制备出了无序、有序及阵列 CNTs 薄膜。作为场发射阴极材料 CNTs 具备如下的优势:(1) 纳米级尖端和很高的长径比;(2) 具有很高的化学稳定性;(4) 具有很高的机械强度,薄膜材料不容易被破

坏；(5) 较低的开启电场和阈值电场。这些优势使 CNTs 作为较理想的场发射材料应用于场发射电子枪、平板显示器等设备和器件中。

如前所述, CNTs 场发射体的制备有多种方法, 但不管哪种方法, 研究的都是以尽可能简便的过程制备出场发射性能优良、发射点分布均匀的 CNTs 膜为目标。为此必须优化 CNTs 制备的关键条件, 本文采用 MPCVD 催化方法来制备 CNTs 膜, 实验的过程包括催化剂膜制备、CNTs 的优化生长及其场发射性能测试, 具体如下。

2.3.1 实验设备简介

实验中用到的实验装置主要有: 直流磁控溅射装置、微波等离子体增强化学气相沉积系统、扫描电子显微镜、场发射性能测试等实验装置。

1. 直流磁控溅射装置

为了在陶瓷衬底上沉积碳纳米管, 需要在陶瓷上先后制作导电层和催化剂膜, 方法是采用直流磁控溅射法进行沉积, 导电层可用不同的金属, 如 Fe、Ti、Mo 等, 用不锈钢靶沉积催化剂膜, 其主要成分是 Fe、Cr、Ni。

磁控溅射的原理是辉光放电产生的正离子在电场的加速下打向被溅射的靶电极, 具有足够动能的高能离子($10^2 \sim 10^4 \text{ eV}$)与靶表面的原子发生碰撞而将后者溅射出来, 溅射出来的原子沿着确定的方向射向衬底, 从而实现衬底上薄膜的沉积, 磁控溅射在此基础上又引入与电场正交的磁场, 电子在磁场中做螺旋运动进一步促进了气体的离化, 从而大大提高了溅射速率

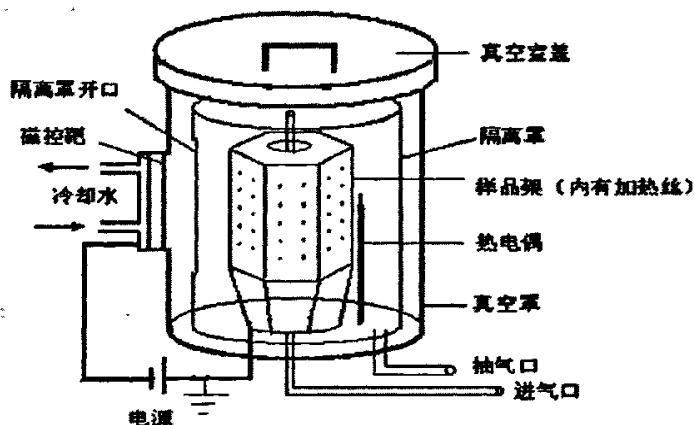


图 2.1 直流磁控溅射装置

本实验中直流磁控溅射装置基本结构如图 2.1, 一对电极分别为溅射材料靶和与之相对的用于安放衬底的样品架电极, 工作中靶电极接负电压, 样品架电极接电源地, 如图中所示。样品架为可绕中心轴旋转的正六棱柱体, 使用加热丝对衬底进行加热, 加热范围为 0~400℃; 为确保镀膜的质量, 溅射前用机械泵和分子泵将真空室内抽至小于 $3 \times 10^{-3} \text{Pa}$ 的真空度, 然后通入惰性气体 Ar 至一定气压, Ar 在溅射电源电压下电离产生辉光放电并形成等离子体, 正离子在电场加速下射向靶材, 从靶面溅射出来的主要是原子, 这些原子射向对面衬底并沉积成膜。当然溅射过程中也会产生部分原子团、离子和二次电子等, 磁场的作用使二次电子被约束在靶表面作螺旋运动, 并通过与惰性气体碰撞促进了等离子体的产生, 避免了二次电子对基底薄膜的强烈轰击造成的溅射产率降低, 保证了薄膜生长的速度和质量。

2. 微波等离子体增强化学气相沉积 (MPCVD) 系统

本文采用了微波 PECVD 催化合成碳纳米管, 使用 Fe-Cr-Ni 作为催化剂, 合成气源为甲烷和氢气的混合气体, 其中甲烷为碳源, 氢气为稀释气体。

微波 PECVD 法利用微波信号去激发产生等离子体, 由于微波的频率很高, 等离子体内的离子和电子不断改变运动方向而产生相互碰撞, 这强化了气体分子的电离、分解、激发和化合过程, 促进并生成大量高活性的化学基团, 因而能显著降低反应沉积温度, 使得某些原来需要在高温进行的反应过程得以在低温实现。其优点为: 无电极污染、热损失少; 等离子体辅助使生长温度降低, 从而可以在熔点低的金属电极、玻璃等基体上成膜, 实现场发射阴极的原位生长, 可与纳电子器件和传统的微电子加工工艺相结合; 实验条件易于控制, 容易生长出合乎应用要求的阴极材料; 同时生长的碳质薄膜定向程度较高、质量好、与基底的附着力强。

实验中使用的微波 PECVD 装置如图 2.2, 主要由微波源、真空系统及气流控制系统组成, 微波源产生的 2.45GHz 微波信号经波导管输入反应室, 通入的碳源气体 (CH_4 、 C_2H_2 等) 和辅助气体 (H_2 、Ar 等) 在微波电磁场的激发下离解成等离子体, 并产生高活性含碳基团, 各种含碳活性基团在温度梯度的作用下不断向基体表面扩散并进行化学反应而在衬底上沉积成膜。通过改变碳源气体与辅助气体的流量比、反应压强、微波功率等方法可沉积得到所希望的各种碳基薄

膜材料。

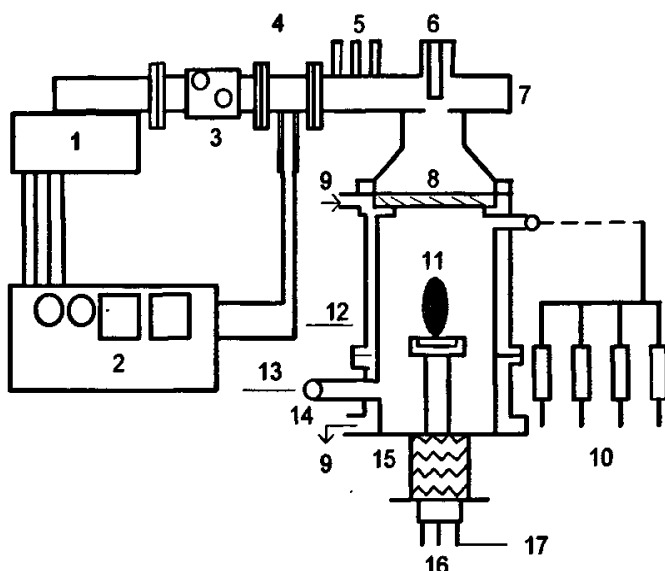


图 2.2 微波 PECVD

1. 微波管, 2. 微波电源, 3. 水冷却环形器及水负载, 4. 定向微波计, 5. 三螺钉阻抗调配器, 6. 耦合天线, 7. 微波模式转换器, 8. 石英真空窗, 9. 冷却水, 10. 气体流量管道, 11. 球状等离子体, 12. 不锈钢反应外腔, 13. 真空泵, 14. 气压控制, 15. 线性定位, 16. 基片操纵, 17. 直流偏压电源

3. 扫描电子显微镜 (SEM)

制备的 CNTs 形貌可用 SEM 来测试和分析, SEM 由电子枪、聚光镜和物镜等组成。聚光镜、物镜将电子枪发出的电子会聚到试样上, 经过试样内的多次弹性散射和非弹性散射后, 在样品表面外形成多种信号, 这些信号经探测器探测后送到显像管。同时显像管内的电子束作同步扫描, 于是试样的二次电子和背散射电子信号在显像管荧光屏上显示样品的放大像。

SEM 的突出优点是可以方便地观察样品的表面微观形貌, 主要用来表征薄膜的表面形貌和结构, 如微观结构、颗粒大小、均匀性等。

4. 场发射性能测试实验装置

制备的 CNTs 场发射性能通过场发射测试装置来测量, 本实验是用二极管场发射结构来测试所制备 CNTs 阴极的场发射性能, 其测试装置的组成及与外部供电电路的连接如图 2.3 所示。

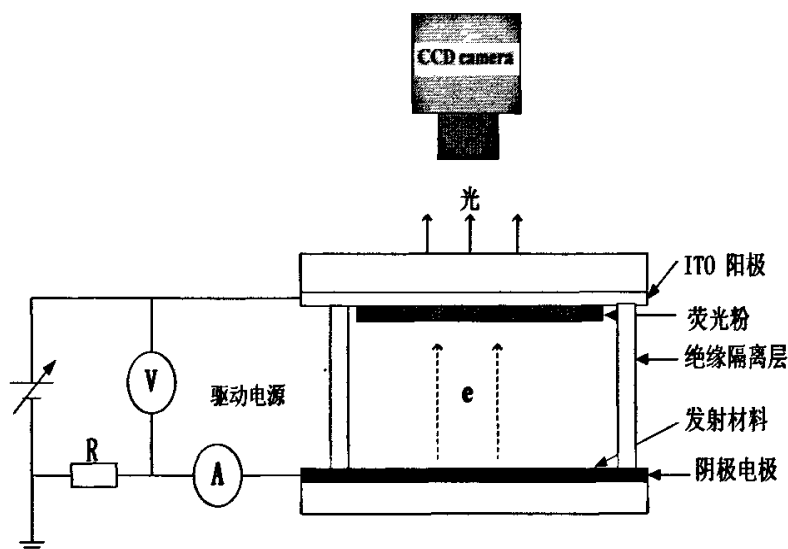


图 2.3 场发射性能测试实验装置

场电子发射性能测试实验装置配有真空系统，本实验测试是在真空度 $5 \times 10^{-5} \text{Pa}$ 下进行的。在图中，阴阳极间采用厚度为 $540 \mu\text{m}$ 的云母片作为绝缘层。实验中一般用涂覆有荧光粉的 ITO 透明导电玻璃作阳极，其作用主要是收集阴极发射出的电子并参与形成电场。在外加直流电源驱动电压的作用下，阴极发射出的电子到达阳极并轰击阳极上的荧光粉使之发光，用肉眼即可观察到其发光光斑。电流表、电压表分别用来记录场发射所获得的电流值和外加电压值，根据测试结果可做出阴极发射的 I-V 特性曲线图和 F-N 曲线图。另外，在真空系统外还配有 CCD 摄像头来记录场发射电子的光斑分布情况。

2.3.2 CNTs 薄膜的制备

1. 实验

本实验采用 Fe-Cr-Ni 膜作为导电层和催化剂膜进行纳米管制备和相应的场发射实验，实验进程如下：

A: 用丙酮和去离子水对陶瓷片分别超声清洗 20min，然后放入直流磁控溅射真空室溅射镀膜，溅射采用不锈钢靶，在陶瓷片上沉积 Fe-Cr-Ni 膜作为制备 CNTs 的导电层和催化剂，溅射条件见表 2-1，溅射时间 20min。

表2-1 溅射条件

背底气压 (Pa)	$<3 \times 10^{-3}$
工作气压 (Pa)	0.75
Ar 流量 (sccm)	40
衬底温度 (°C)	350
溅射电流 (A)	0.9

B:将镀有 Fe-Cr-Ni 膜的衬底放入 MPCVD 系统进行碳膜沉积,沉积条件为:微波功率 1600W、 H_2/CH_4 流量为 100sccm/8sccm、沉积时间 10min、工作压强 6kPa。

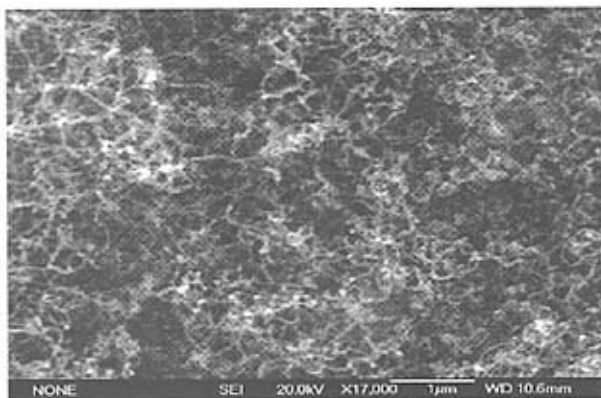
C:对制备的碳膜用扫描电子显微镜(SEM)、X 射线衍射谱(XRD)和拉曼光谱(Raman)进行表面形貌与结构分析。场发射测试采用二极管结构,以制备的碳膜样品为阴极,镀有荧光粉/ITO 玻璃为阳极,阴阳极间距 540 μ m,测试电路连接采用图 2.3 方法,测试真空度为 5×10^{-5} Pa,发射点分布采用摄取的 CCD 图像分析。

2.3.3 实验结果分析

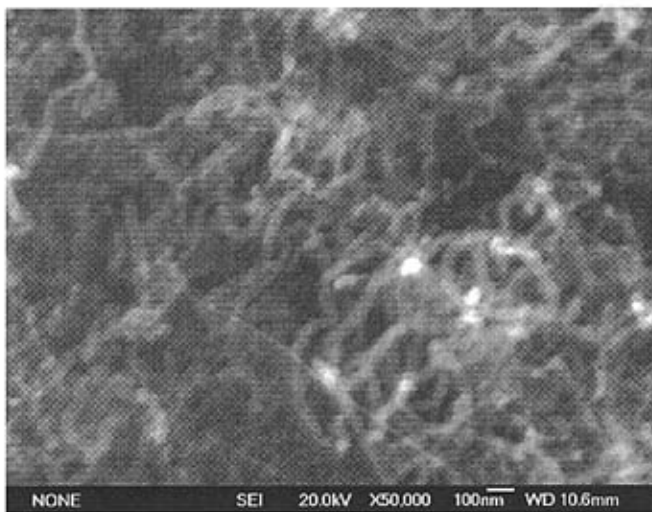
1. SEM 形貌分析

我们对碳膜的表面形状进行了 SEM 观察,如图 2.4 所示

从图中可以看出:溅射 Fe-Cr-Ni 膜上生长的碳膜为碳纳米管结构,其形状呈匍匐的无序状态,碳纳米管直径粗细比较均匀,约为 30-50nm,为多壁碳纳米管。另外本实验中纳米管的生长速度较快,5~10min 生长时间制备的碳纳米管就可以获得较佳的场发射性能。



(a) $\times 17,000$



(b) $\times 50,000$

图 2.4 样品的 SEM 照片

2. X 射线衍射谱

图 2.5 是样品的 X 射线衍射谱测试结果，从图中可以看出在衍射角为 26° 附近存在一衍射峰，此峰对应碳纳米管(002)面，表明制备的碳膜为碳纳米管结构，这与 SEM 图像的结果是一致的。

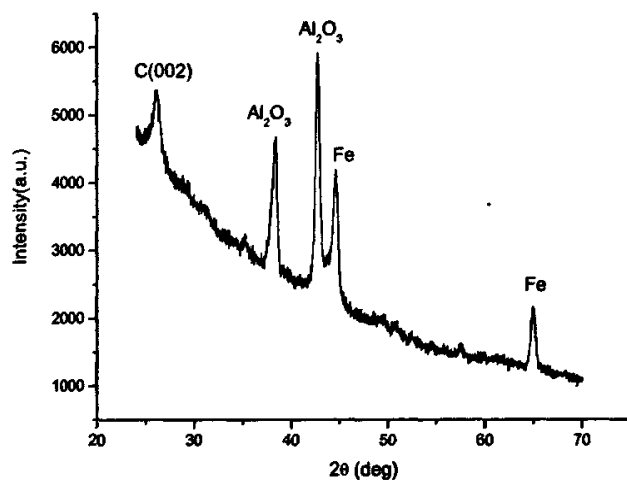


图 2.5 样品的 XRD 谱

3. Raman 光谱分析

样品的 Raman 光谱如图 2.6，从图中可以看出，样品的 Raman 谱在 1330cm^{-1} 和 1579cm^{-1} 附近处存在两个强峰。其中， 1579cm^{-1} 附近处的强峰是 E_{2g} 振动模引

起的 G 峰, 此峰证实了样品的石墨片结构; 1330cm^{-1} 附近处的强峰是 D 峰, 被认为是非晶碳粒子、卷曲石墨片中的缺陷、管尖端的缺陷以及无序性诱发的, 此外在 1616cm^{-1} 处还存在一个 G 峰, 它也是与石墨结构中的无序相关的。 D 峰与 G 峰的存在, 表明制备的碳膜为 CNTs。众所周知, 对于碳纳米管 D 带和 G 带的相对强度 (I_D/I_G) 可以反映出样品的无序程度或缺陷密集度, 图中 D 峰较高, 说明 CNTs 的无序度很高, 这种无序主要是碳管的纳米结构、管体弯曲及催化剂颗粒引起的。

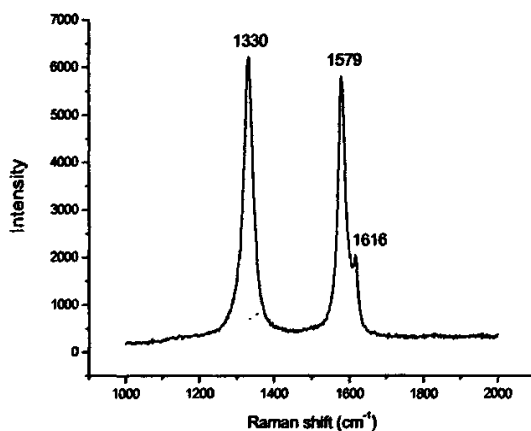


图 2.6 样品的 Raman 光谱

综上所述, 样品的 Raman 光谱、XRD 谱和 SEM 图像分析表明采用 MPCVD 系统所制备的碳膜为 CNTs 薄膜, 且 CNTs 成无序生长, 分布均匀。

2.3.4 CNTs 场致电子发射特性

为了研究 CNTs 的场发射性能, 对制备的 CNTs 薄膜进行了场发射性能测试。

1. 场发射性能的主要指标

1) 开启电场 E_{to} (Turn-on Field): 实验中开启电场的定义是当场发射电流密度达到 $10\mu\text{A}/\text{cm}^2$ 时对应的电场强度, 它的大小表明了材料在外加电场作用下发射电子的难易程度, 开启电场越小, 表明材料中的电子越容易发射出来, 需要的电压也就越低。

2) 阈值电场 (Threshold Field): 当场发射电流密度达到 $10\text{mA}/\text{cm}^2$ 时的电场强度定义为阈值电场^[40], 这是基于场发射显示器对场发射电流密度的需要确

定的。也有文献取电流密度达到 $1\text{mA}/\text{cm}^2$ 时对应的电场强度为阈值电场^[41]。在本实验中取场发射电流密度达 $10\text{mA}/\text{cm}^2$ 时的电场强度为阈值电场。

3) 电流密度ECD(Emission current density): 场发射电流密度是材料场发射电流与发射面积的比值, ECD的大小显示了材料的场发射强度, ECD越大, 表明材料单位面积场发射能力越强。如将其制成场致发射平板显示器或发光器件, 则ECD的大小将决定显示亮度的明暗程度。

为了便于比较电流密度的大小, 需要区分两种类型的电流密度:

a. 局域ECD: 适用于小面积的发射体 (nm^2 量级), 从某种程度上属于均匀发射。

b. 宏观ECD: 大面积上的平均ECD (mm^2 或 cm^2 量级), 它包含了很多的发射点。

本实验中测试的电流密度皆为宏观 ECD

4) 场发射点密度和场发射均匀性: 阴极的场发射点密度可以间接利用阳极表面的发光光点密度来分析。在外加电场作用下, 电子从材料中发射出来, 经加速形成高速电子撞击荧光粉后产生光点, 发光点即对应场发射点, 通过对荧光屏上光斑分布图的测量就可得到场发射点密度。同时通过光点分布图也可判断出场发射的均匀性。

2. CNTs场致电子发射特性

为了使测试结果具有较高的可靠性, 我们在同一条件下制备了三个样品, 对三个样品的场发射测试结果如表2-2所示:

表2-2 纳米管场发射实验结果比较

序号	B	C	D
E_{10} $\text{V}/\mu\text{m}$	1.16	1.20	1.29
$J(\text{mA}/\text{cm}^2)$ $E=2.1\text{ V}/\mu\text{m}$	1.5	1.15	1.10

比较表中 B、C、D 三个样品, 我们可以 看出, B 号样品的开启电场最小, 仅为 $1.16\text{V}/\mu\text{m}$; C 号样品的开启电场值处于中间, 为 $1.20\text{V}/\mu\text{m}$, 其在 $E=2.1\text{ V}/\mu\text{m}$ 时的电流密度为 $1.15\text{ mA}/\text{cm}^2$; 图 2.7 为样品 C 的场发射 I-E 特性曲线。

利用 Fowler-Nordheim 方程可以得到与图 2.7I-E 特性曲线对应的 F-N 曲线, 如图 2.8 所示, 得到的 F-N 曲线近似为直线, 表明测得的电子发射为场致电子发

射。

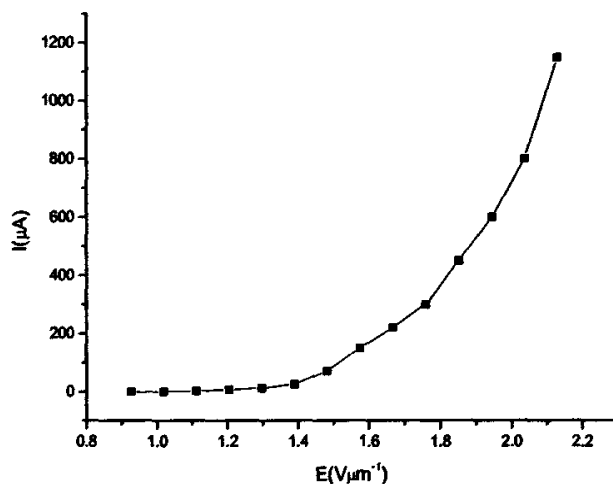


图 2.7 样品 C 的场发射 I-E 曲线

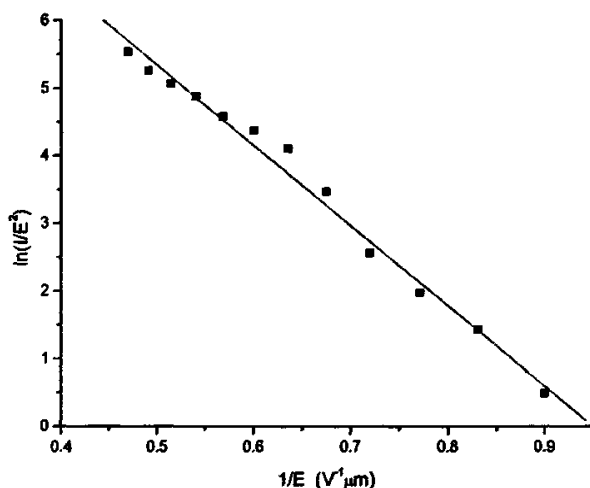


图 2.8 样品 C 的 F-N 曲线

场发射点的分布通过 CCD 图片进行了分析，不同电场下的光点分布如图 2.9 所示：对应的电场分别是：1.5V/μm、1.7V/μm、2.2V/μm、2.5V/μm。因为直径较小的碳纳米管的尖端半径也较小，所以其场强因子较大，进而可知，当所加电场较低时，直径较小的碳纳米管最先发射电子，随着电场逐渐增大，直径较大的碳纳米管也依次开始发射电子。从图中可以看出：当电场等于 2.2V/μm 时表面的发光点就基本分布均匀，随所加电场的增大，发光点逐渐变亮、密度增大。均匀

的发光点说明制备的 CNTs 膜分布均匀性较好,能够较好满足场发射数码管阴极的需要。

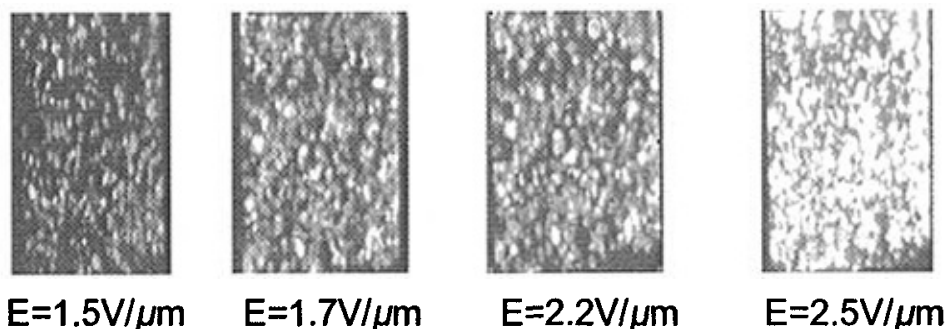


图 2.9 不同电场下的光点分布图

2.4 本章小结

本章主要介绍了在陶瓷衬底上用 MPCVD 法制备碳纳米管薄膜的方法;对实验参数进行了优化;对制备的碳纳米管薄膜进行了场电子发射测试,对实验结果进行了分析。得出了以下结论:

- (1) 制备碳纳米管薄膜的实验参数为:微波功率 1600W、 H_2/CH_4 流量为 100sccm/8sccm、沉积时间 10min、工作压强 6kPa;
- (2) 本方法制备的碳纳米管薄膜的开启电场为 $1.16V/\mu m$, 在 $2.1 V/\mu m$ 场强下电流密度可达 $1.5mA/cm^2$, 场发射稳定性好, 发光图像均匀, 具有良好的场发射性能。

第三章 七段 FED 数码管驱动电路设计

前面我们已经制备好了场电子发射的阴极，在制备好阴极的基础上，我们制作了七段 FED 数码管。本章主要介绍七段 FED 数码管的驱动电路设计。

3.1 七段 FED 数码管驱动原理

场致发射显示器显示驱动的基本原理是：在阴极和阳极加上电压，当极间的场强达到 10^7V/cm 时，阴极内的电子克服阻挡电子逃逸的势垒而逃逸出去成为自由电子。大量的自由电子在阳极加速电场的加速收集下使其碰撞涂敷于阳极上的荧光体激发发光^[42]。本电路是为驱动七段 FED 数码管显示而设计的，图 3.1 是驱动电路原理图。

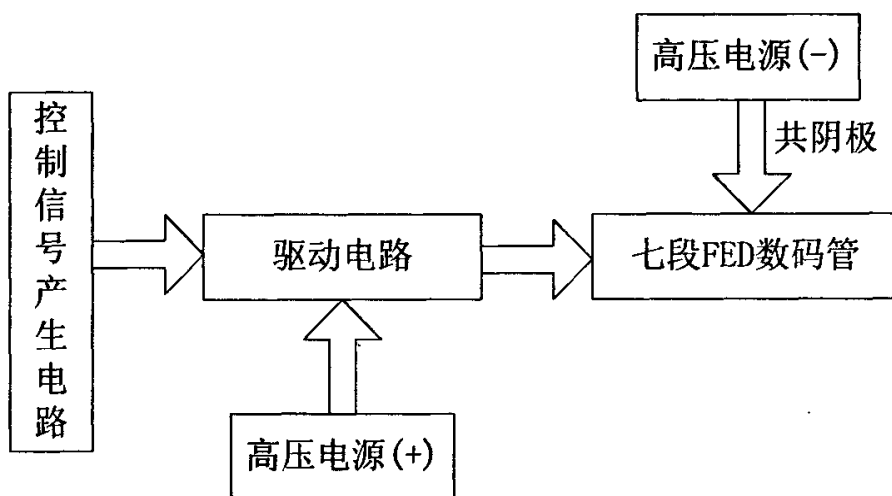


图 3.1 七段 FED 数码管驱动电路原理图

将共阴极的 FED 数码管阴极接负直流电压（此电压幅值要小于发射开启电压），显示段阳极接正直流电压。与单电源供电的驱动方式相比，本电路所采用的阴极加负电压的接法可大大降低阳极电压。当某一段需要显示时，其阴、阳两极之间的电压差为正负直流电压幅值之和，可达到正常发光电压。而不显示段阴、阳两极之间的电压差尚达不到发射开启电压，不会发光。因此用 FED 数码管显示想要的数字符号，驱动电路必须具备两个基本功能：一是让显示段有一定的亮度，且此亮度不被干扰，这就要求系统的驱动电路能够给显示段阴阳极间提供足够高

的工作电压；二是给字符段提供一定的控制信号，确定数码管的哪一段在什么时候发光，这就要求电路系统提供显示控制信号^[43]。

3.2 电路功能及硬件电路设计

3.2.1. 电路功能

本显示驱动电路主要是实现对数码管的驱动控制，既在前级数字控制信号产生电路和后级FED数码显示之间，找到一种可靠的驱动方式，使得数码管显示0-9和A-F，在此用三个按键来实现显示控制，一是复位按键，其作用是使单片机复位并使数码管显示0，二是自动控制按键，其作用是使数码管从0到F以一定的时间间隔循环显示，三是手动控制按键，其作用是每按键一次，数码管从0到F顺序显示。

3.2.2. 硬件电路设计

(1) 单片机控制电路：MPU采用AT89C51，省去了程序存储器和锁存器，减小了体积，降低了功耗，增强了保密性，性能价格比高；

(2) 单个字符段的扫描电路：我们制作的七段FED数码管是共阴极的，只对阳极的数码段电压进行控制，阳极电压为高则该字段发光，阳极电压为低则该字段不发光。图3.2为单个字符段的扫描电路，在此电路中，开关功率管是核心器件，它自身的性能参数将决定着整个后级驱动器的性能和质量指标^[44]。

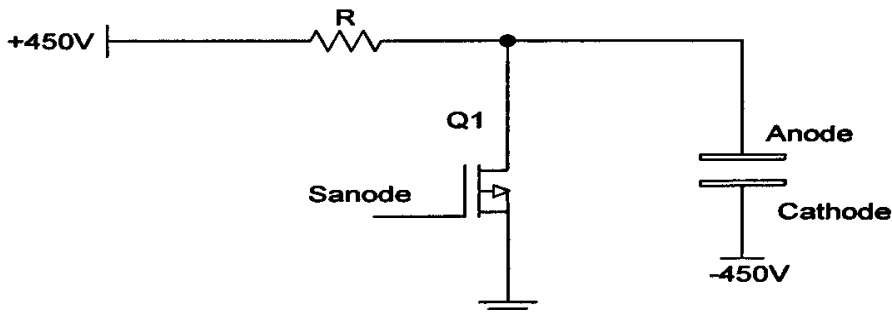


图3.2 单个字符段扫描电路

由于FED在工作时阳极与阴极的工作电压较高，一般为600-1000V，因此其需要的开关管要求有较高的耐压能力和一定的耗散功率。开关管另一个重要参数是

其工作效率，为了提高工作效率，一般使其工作在饱和或截止状态下。另外还必须保证所使用的开关管有高的稳定性和可靠性，这是整个显示系统保持稳定工作的前提。

再则，用作后级放大器的开关管还必须具有较高的开关频率特性。因为如果来实现FED数码管的动态显示，控制脉冲宽度很小一般在微秒数量级，只有功率开关管的开关速度足够快，信号才会不失真变形。根据这一目的，我们除了选用具有较高特征频率参数的管子外，还需在电路上作些改进。为加快管子从截止到导通的启动时间，其基极驱动电压必须是上升沿陡峭的脉冲电压，为此可在基极电阻上并联一个电容来改善开关管的开关特性。总之，所选的功率开关管应具有以下几个特点：

- ①较小的饱和电阻；
- ②较大的电流容量(I_{cm})；
- ③高耐压(V_{cbo} 和 V_{CEO})；
- ④高的开关速度；
- ⑤工作稳定可靠。

综合上述要求，我们选择场效应管IRF840。其主要参数如表3-1所示。

表3-1 场效应管IRF840的主要参数

	Parameter	Max.	Units
$I_D @ T_C = 25^\circ\text{C}$	Continuous Drain Current, $V_{GS} @ 10\text{ V}$	8.0	A
$I_D @ T_C = 100^\circ\text{C}$	Continuous Drain Current, $V_{GS} @ 10\text{ V}$	5.1	
I_{DM}	Pulsed Drain Current ①	32	
$P_D @ T_C = 25^\circ\text{C}$	Power Dissipation	125	W
	Linear Derating Factor	1.0	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
E_{AS}	Single Pulse Avalanche Energy ②	510	mJ
I_{AR}	Avalanche Current ①	8.0	A
E_{AR}	Repetitive Avalanche Energy ①	13	mJ
dv/dt	Peak Diode Recovery dv/dt ③	3.5	V/ns
T_J T_{STG}	Operating Junction and Storage Temperature Range	-55 to +150	°C
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting Torque, 6-32 or M3 screw	10 lbf·in (1.1 N·m)	

(3) 光藕电路：为使功率开关管IRF840绝对饱和导通，基极电压需大于10V而小于20V，但从单片机输出的控制信号电平幅值仅为5V，远不能使IRF840饱和导通，为此需进一步对控制信号进行放大，这里我们使用光电耦合器件TLP521-1，其输入电压为5-24V，输出最高可达55V；TLP521-1的响应速度约为2-3 μs ，完全

可以满足静态和动态数码显示的要求。

光电耦合器件可以传送从直流到几十兆赫兹的信号,而且失真很小。光电耦合器件能很容易把不同电位的两组电路耦合起来,完成电平匹配和电位隔离等功能^[45-46]。本电路中使用耦合有三个重要作用:一、对单片机输出的显示控制信号进行放大;二、使数字集成电路(低电压)部分与后级匹配功率放大器系统(高电压)隔离开来,保护单片机免受强电的损害;三、前级控制部分与后级驱动实现隔离,有利于电路整体的抗干扰性能。

(4) 七段FED数码管显示电路:数码管采用本实验室制作的FED数码管;图 3.3是整个七段FED数码管的显示驱动电路图。

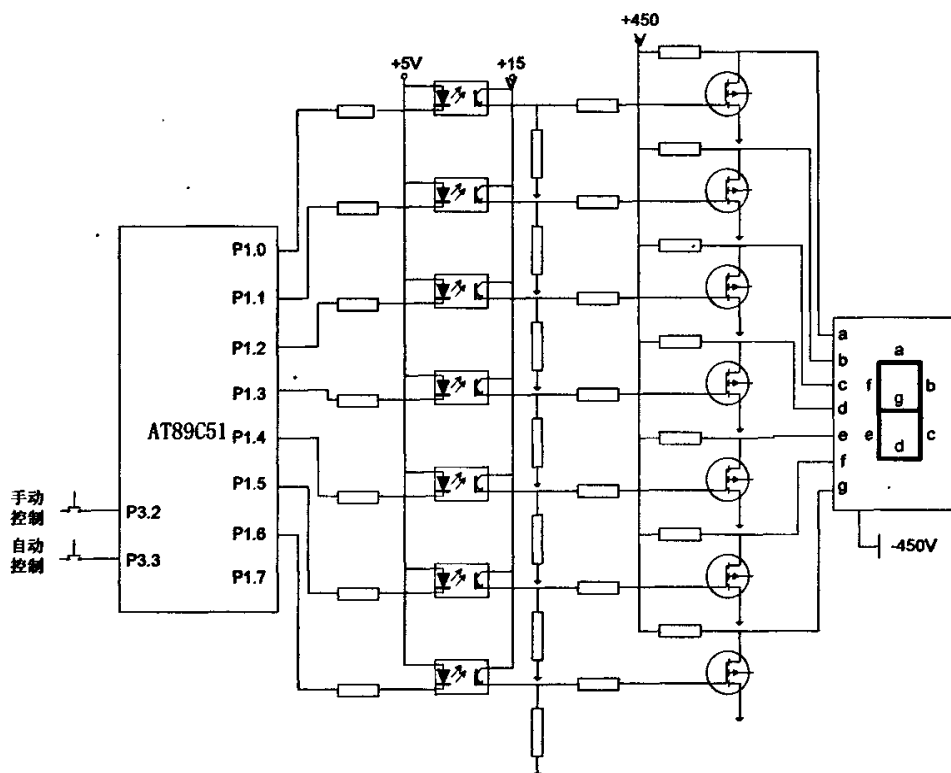


图 3.3 整个七段 FED 数码管的显示驱动电路

3.3 数码字符显示软件设计

图 3.4 是软件设计的流程图,其工作过程如下,开始单片机上电复位, FED 数码管显示数字 0,然后开 CPU 中断,开 INT1、INT0 中断,中断等待;当按下

自动控制按键 S1，程序跳转到自动显示子程序，数码管从数字 0 到字符 F 以设定的时间间隔循环显示，因为复位中断的优先级比 INT1、INT0 中断高，所以在此过程中，如果按下复位按键 S3，则单片机进行复位，数码管显示数字 0；当按下手动控制按键 S3，程序跳转到手动显示子程序，每按键一次，数码管从数字 0 到字符 F 顺序的显示，同理，在此过程中，如果按下复位按键 S3，则单片机进行复位，数码管显示数字 0。

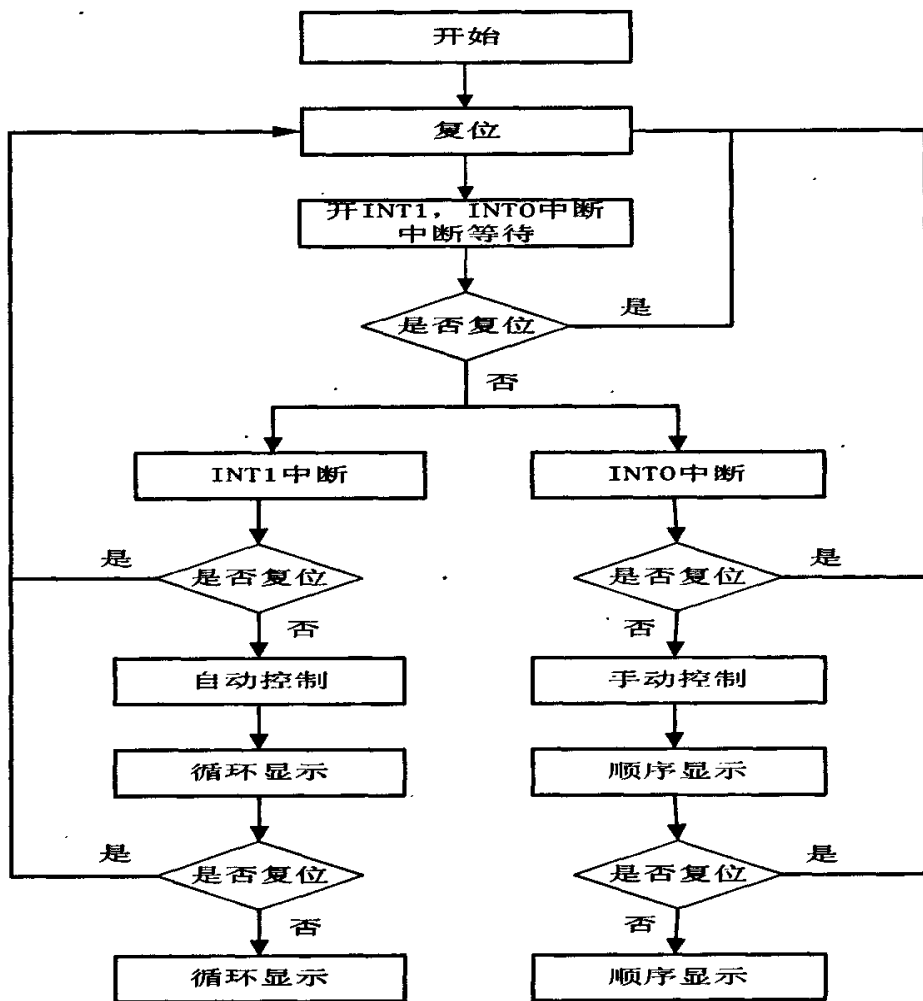


图 3.4 字符显示流程图

3.4 实验结果

按图 3.3 制作了驱动电路，用单片机仿真器将控制程序下载到 AT89C51 中，

当按下自动控制键 S1, FED 数码管从数字 0 到字符 F 以设定的时间间隔 (1 秒) 循环显示, 每按下手动控制键 S2, FED 数码管从数字 0 到字符 F 顺序的显示, 当按下复位键 S3, 单片机复位, FED 数码管显示数字 0。数字显示效果如图 3.5 所示。

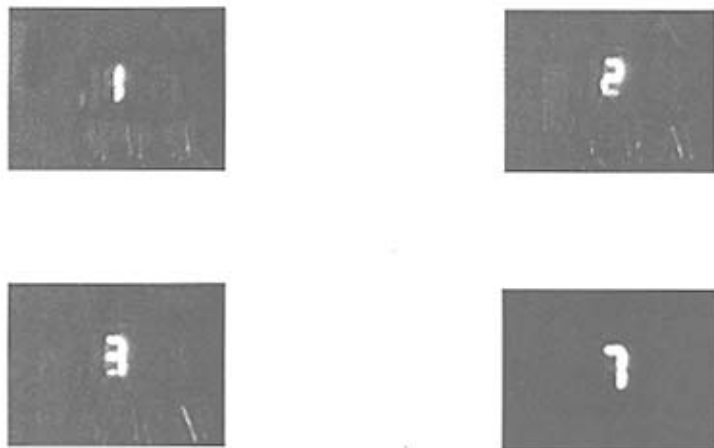


图 3.5 数字显示效果图

第四章 点阵式 FED 显示屏驱动电路设计

在七段 FED 数码管研制的基础上，我们又开发出了 16*16 点阵式 FED 显示屏的驱动电路。相对于数码显示而言，点阵式显示屏的驱动电路在数字控制系统需要更多的控制线，在后级高压驱动开关电路上需要更高的工作频率，这就需要我们重新设计整个驱动电路。图 4.1 是点阵式 FED 显示屏驱动电路原理图：

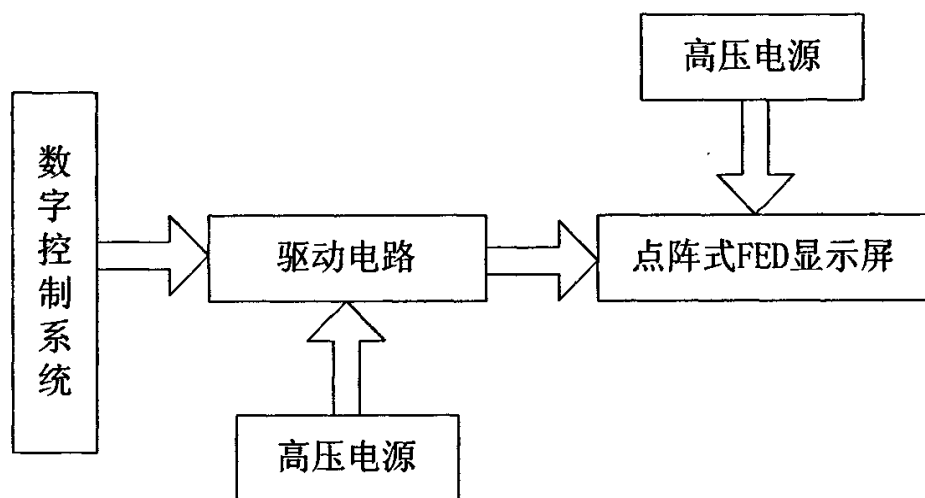


图 4.1 点阵式 FED 显示屏驱动电路原理图

4.1 概述

点阵式FED显示屏驱动原理与FED数码管显示原理相似：即在阴极和阳极加上电压，当极间的场强达到开启电场时，阴极内的电子克服阻挡电子逃逸的势垒而逃逸出去成为自由电子。大量的自由电子在阳极加速电场的加速收集下，使其碰撞涂敷于阳极上的荧光体激发发光。场致发射显示屏的阴极，可由为数众多的微细电子源依阵列状排列而成，相对于每一个像素，都有数个或一个阴极与之对应构成面电子源。阴极为冷阴极，施加一定电压后吸引出电子，电子不偏转地碰撞所面对的像素的荧光体而发光显示图像。若想在FED显示器上显示一幅图像，驱动电路系统必须具备两个基本功能：一是在扫描信号的控制下，依次选通每一个像素，即寻址功能；二是控制每个像素的导通时间，即实现灰度级的控制。

4.1.1 矩阵寻址原理

图 4.2 是平面 FED 像素点阵排列示意图。大小相等的发光点在纵、横方向作等距排列成 m 列 n 行的矩阵。即 n 行电极与 m 列电极垂直交叉放置，每对电极交叉点就构成了一个小小的像素单元，形成 $n \times m$ 像素点阵。改变每个像素的发光强度，这个像素点阵就可以显示具有灰度等级的图像。为实现这一目的，驱动电路必须采用矩阵寻址驱动方法。

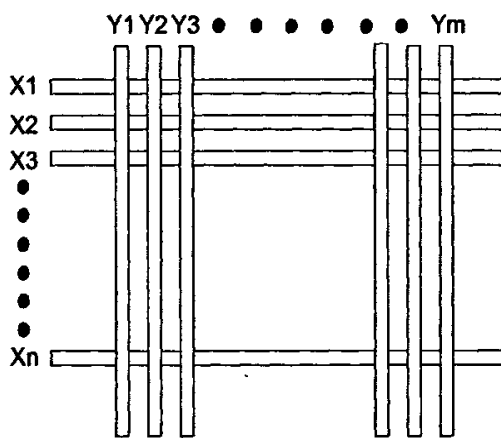


图 4.2 平面 FED 像素点阵排列

图 4.3 是 FED 显示器矩阵寻址驱动的原理所采用的逻辑电路构成，阳极（X 方向）和阴极（Y 方向）由数字控制系统提供工作信号，依次向阳极 X_1 、 X_2 、…… X_n 和阴极 Y_1 、 Y_2 、…… Y_n 各电极发出控制信号，触发后级开关电路。阳极的开关电路只要有控制信号就导通，而阴极的开关电路必须在控制信号和图像信号的共同作用下才导通。阳极和阴极的开关电路使 X_i 、 Y_j 同时导通，图像信号通过开关电路加到一对电极 (X_i , Y_j) 上，使其对应的像素发光，而且每一瞬间只有一个像素发光^[47]。如果像素每秒钟发光 50 次以上，就不会感到闪烁感了。因此看出，阳极的控制信号起着垂直“偏转”的作用，阴极的控制信号起着水平“偏转”的作用。在阴极的控制信号作用下从左至右扫描一行，在阳极的控制信号作用下自上而下地进行扫描。在图像信号的控制下，有选择性地使某些像素发光，这样就可以显示图形和图像了。

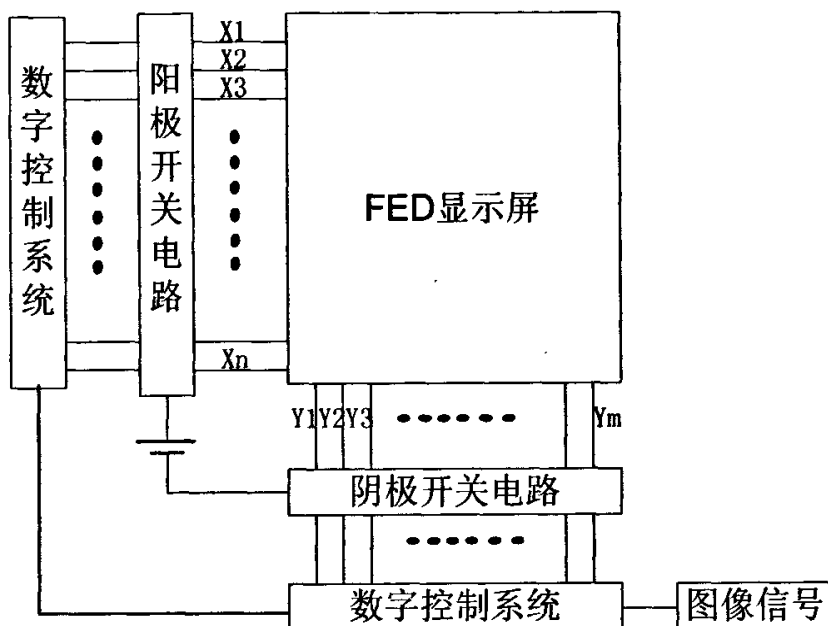


图4.3 FED显示器矩阵逻辑电路

4.1.2 矩阵寻址方法

矩阵寻址方法又分为逐点扫描和逐行扫描两种形式，逐点寻址扫描方式是先选中某一行 X_i ，而后在列电极上按照时间顺序分别把信号传递给 Y_1 、 Y_2 、..... Y_n 列。接着换选中另一行 X_{i+1} ，列同样按顺序把信号加到相应的列电极上。当扫描速度(或频率)足够快时，显示屏上将出现整幅光栅。

逐行顺序寻址扫描方式是在某一时刻选中某一行 X_i ，与此同时所有列上的信号同时从一行贮存器释放给相应的列电极显示，而后再换成另一行 X_{i+1} 进行显示。这就是所谓的“一次一行”显示。当逐行扫描的频率足够高时，将在显示器上呈现整幅光栅。

这两种扫描电路各有特点。逐点扫描电路简单易行，列电极只要一条控制线即可；逐行扫描电路虽然较复杂，但是其占空比大，有利于发光显示，提高显示亮度。根据FED的光、电特性分析，采用逐行扫描方式有利于FED的发光显示，因此，本研究课题所构造的驱动电路采用了逐行扫描的电路形式。

4.2 电路功能及硬件电路设计

在上一章七段 FED 数码管的讨论中,已经设计利用分立元件搭建高压驱动模块的基本思想。前面应用的是单片机 AT89C51 和场效应管 IRF840 的组合,对于切换速度比较慢的数码显示尚可满足要求,但对于 16*16 点阵式动态字符频繁的切换已经远远不能满足要求。究其原因,一是 16*16 点阵式 FED 所需要的控制线增加,单片机 AT89C51 已经不能满足设计要求;二是场效应管 IRF840 的开关频率不能满足动态字符频繁的切换。因此我们要找到一个合适的驱动方法,实现字符的动态显示(包括滚动显示和跳跃显示)。

4.2.1 数字控制电路

数字控制电路是整个驱动电路的一个重要部分,其主要作用是为 FED 显示屏提供控制信号和图像信号。

1. 控制芯片介绍

控制芯片的选择,我们采用 Altera 公司的 CPLD(EPM7128SLC84-15)芯片。此芯片结构是由 8 个相似的逻辑阵列块(Logic Array Block, LAB)、一个可编程内连矩阵(PIA)和多个输入/输出控制块(I/O Block)组成^[48]。每个 LAB 有 16 个宏单元(Macro cell)、2 个独立的全局时钟和一个全局清除。来自直接输入引脚 Input 或任何一个 I/O 引脚的输入信号,既可有 6~12 条(根据芯片封装确定)进入 LAB,又可以有 6~12 条进入可编程内连矩阵 PIA。PIA 在芯片的中央,相当于中转调度控制,它既可接收来自 I/O 控制块(6~12)、逻辑阵列块(16)和全局的时钟、清零和使能信号,又可将 36 个信号发送至 LAB 的宏单元中的与阵列,6 个使能信号发送到 I/O 控制块用以控制它的三态输出缓冲器。

(1) 宏单元(Macro cell)

EPM7128S 的每个逻辑阵列块 LAB 中有 16 个宏单元,宏单元在组态功能上与 GAL 的 OLMC 相似,能够单独地组态为时序逻辑或组合逻辑工作方式。宏单元由三个功能块组成:与逻辑阵列、乘积项选择矩阵和可编程寄存器。与逻辑阵列实现组合逻辑,为每个宏单元提供 5 个乘积项;乘积项选择矩阵将乘积项分配至或门、异或门实现组合逻辑函数。另外,这些乘积项还可作为宏单元中触发

器的清除、置位、时钟和时钟使能控制输入。

每个宏单元有一个乘积项反相后反馈回与阵列,这个乘积项能够连到同一个 LAB 中任何其它乘积项上,称它为可共享乘积项。宏单元中的触发器可以编程为 D、T、JK 或 RS 触发器,以实现时序逻辑电路。若适当地编程寄存器旁路数据选择器,可将触发器断开,以实现组合逻辑电路。触发器的清除、置位、时钟和时钟使能控制可来自全局信号或乘积项信号。

(2) 扩展乘积项

大多数的逻辑函数由 5 个乘积项之和就可实现,这样用一个宏单元即可。对于较为复杂的逻辑函数需要附加乘积项,那么用一个宏单元是不够的,若用另一个宏单元的输出,会增加系统的延时。EPM7128S 结构中提供了共享和并联扩展乘积项,它可作为附加的乘积项直接送到该 LAB 的每个宏单元中。

a. 共享扩展乘积项

每个 LAB 最多有 16 个共享扩展乘积项。共享扩展乘积项就是由每个宏单元提供一个未投入使用的乘积项,并将它们反相后反馈到与阵列,便于集中使用。

b. 并联扩展乘积项

并联扩展乘积项是一些宏单元没有使用的乘积项,它可分配到邻近的宏单元去快速实现复杂的逻辑函数。并联扩展乘积项最多可达 20 个乘积项直接馈送到宏单元的或逻辑,其中 5 个乘积项是由宏单元本身提供的,15 个并联扩展乘积项是由 LAB 中邻近宏单元提供。在一个 LAB 中有两组宏单元,每组有 8 个,顺序编号是 1 到 8,并且具有两条借出或借用并联扩展项的链。

(3) 可编程内连矩阵 PIA

EPM7128S 的专用输入引脚、I/O 引脚和宏单元输出均可送到 PIA,PIA 可把这些信号送到各个 LAB。

(4) I/O 控制块

允许每个 I/O 引脚单独地配置为输入、输出和双向工作方式。所有引脚都有一个三态缓冲器,它的使能端可直接连在地(GND)、电源(Vcc)上,或 6 个全局使能信号中的一个。6 个使能信号由下列信号驱动:两个输出使能信号、一个 I/O 引脚的集合或一个宏单元输出的集合,并且也可以是这些信号反相后的信号。当三态缓冲器的控制端接到 GND 时,其输出为高阻状态并且 I/O 引脚可作

为专用输入引脚使用。当三态缓冲器控制端连到电源 VCC 上时输出被使能。每一个 I/O 引脚的输出缓冲器可以调整输出电压摆率，当电压摆率控制端编程后，设置成快的电压摆率，提供了较高的速度转换，这种设置仅用在系统中影响速度的关键输出端，且具有相应的抗噪声措施。当电压摆率控制端没有编程，则电压摆率设置在低噪声状态，这将减少噪声和地线上的毛刺。

其特性是采用 CMOS 和 E²PROM 工艺，传输延迟仅为 5ns；内部具有丰富的资源--128 个触发器、2500 个用户可编程门；而且具有 68 个用户可编程的 IO 口，输入引脚可以兼容 3.3V/5V 逻辑电平，输出可以配置为 3.3V/5V 逻辑电平输出，掉电后程序不丢失，在设计调试阶段可以被快速而有效地重新编程，并且可以被重复编程和擦除 100 次^[49]。

2. 硬件开发平台

为了对这款芯片开发，我们同时采用了 Altera 公司提供的软件开发平台 Quartus II 来进行芯片的逻辑设计。Quartus II 提供了完整的多平台设计环境，能满足各种特定设计的需要，也是单芯片可编程系统（SOPC）设计的综合性环境和 SOPC 开发的基本设计工具，并为 Altera DSP 开发包进行系统模型设计提供了集成综合环境^[50]。

图 4.4 是利用 Quartus II 进行 CPLD/FPGA 开发的基本流程框图。从图中可以看出，Quartus II 软件实现了从设计输入到下载的所有功能。

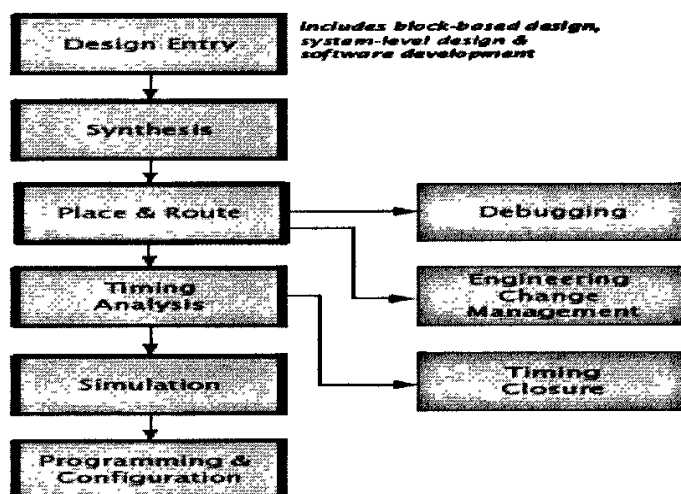


图 4.4 CPLD/FPGA 开发的基本流程

下面介绍 Quartus II 的主要工具，如图 4.5 所示：

在设计输入阶段，Quartus II 提供了多种输入编辑器，支持硬件描述语言，图形描述的输入。同时还通过 Mega Wizard 提供参数化的模型库。

综合阶段，除了自身的综合器，Quartus II 还支持多种主流的第三方的综合工具。这些综合工具可以无缝的衔接到 Quartus II 的设计开发流程中。

布局布线主要由 Quartus II 的 Fitter 等工具完成。

Quartus II 软件同时也支持增量编译，LogicLock。

Quartus II 的时序分析工具提供设计实现中的各种时序分析报告，用以对设计做进一步的时序优化。

Quartus II 也包含一个仿真器，并可以图形模式进行波形仿真，用以实现设计逻辑的功能和时序仿真。

Quartus II 软件的编程器不仅具有汇编下载功能，也支持编程文件格式的转换，以支持目标系统不同的下载方式。

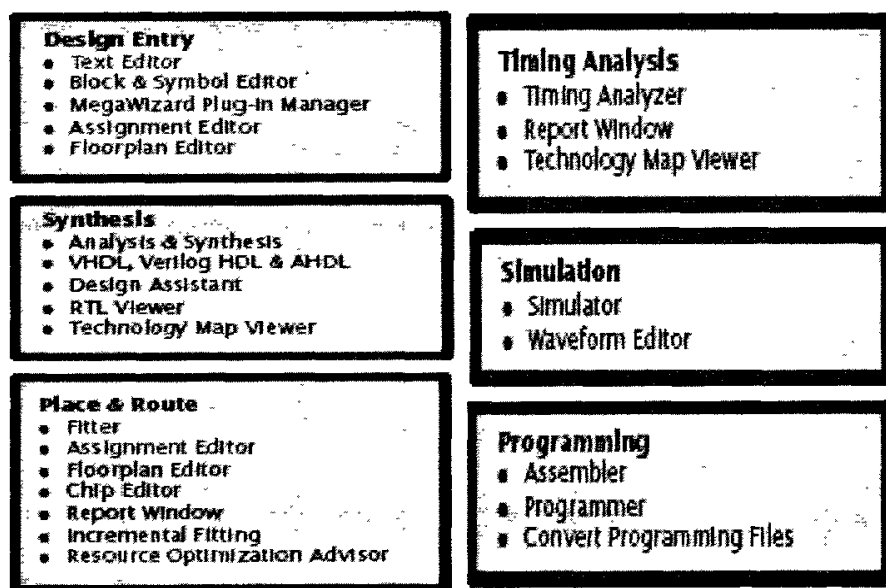


图 4.5 Quartus II 的主要工具

图 4.6 是 Quartus II 软件的开发设计流程图，Quartus II 支持网表作为设计输入，同时也可输出网表文件到第三方工具进行分析和仿真。

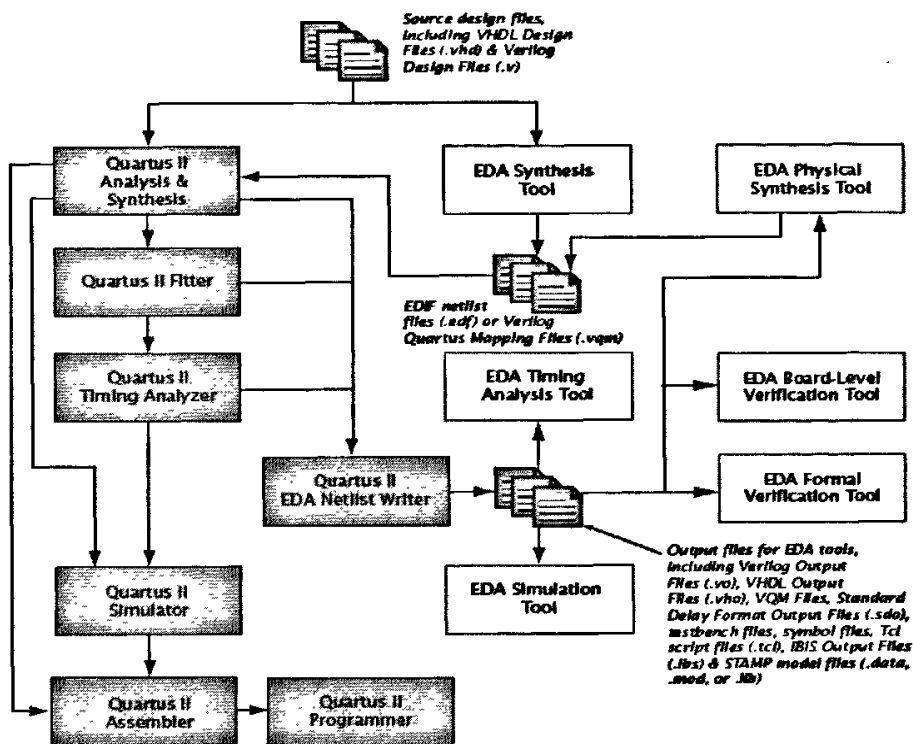


图 4.6 Quartus II 软件的开发设计流程图

在程序下载方面，我们采用并口下载线 Byte Blaster 进行下载。Byte Blaster 下载线提供两种下载模式：JATG(Joint Test Action Group)和(Passive Serial)。JATG 模式是一种工业模式，它支持大量 Altera 公司的 CPLD 和 FPGA 的程序下载，包括我们使用的芯片，在此我们这种模式进行程序下载。图 4.7 是 JATG 模式下载连接图。

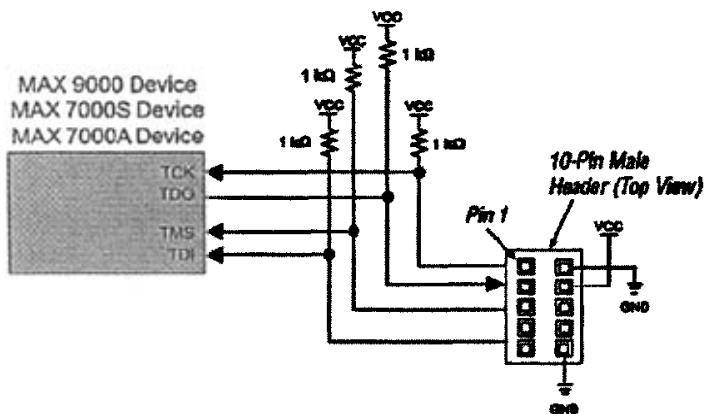


图 4.7 JATG 模式下载连接图

3. 硬件描述语言 (VHDL)

VHDL 的英文全名是 VHSIC (Very High Speed Integrated Circuit Hardware Description Language), 于 1983 年由美国国防部 (DOD) 发起建立, 由 IEEE (The Institute of Electrical and Electronics Engineers) 进一步发展, 并在 1987 年作为 “IEEE 标准 1076” 发布。从此, VHDL 成为硬件描述语言的业界标准之一。自 IEEE 公布了 VHDL 的标准版本 (IEEE Std 1076) 之后, 各 EDA 公司相继推出了自己的 VHDL 设计环境, 或宣布自己的设计工具支持 VHDL。此后, VHDL 在电子设计领域得到了广泛应用, 并逐步取代了原有的非标准硬件描述语言。

VHDL 作为一个规范语言和建模语言, 随着它的标准化, 出现了一些支持该语言的行为仿真器, 其基本思想是在高层次上描述系统和元件的行为。但到了 20 世纪 90 年代初, 人们发现, VHDL 不仅可以作为系统模拟的建模工具, 而且可以作为电路系统的设计根工具, 可以利用软件工具将 VHDL 源码自动地转化为文本方式表达的基本逻辑元件连接图, 即网表文件。这种方法显然对于电路自动设计是一个极大的推进。很快, 电子设计领域出现了第一个软件设计工具, 即 VHDL 逻辑综合器, 它可以标准地将 VHDL 的部分语句描述转化为具体电路实现的网表文件。

1983 年, IEEE 对 VHDL 进行了修订, 从更高的抽象层次和系统描述能力上扩展了 VHDL 的内容, 公布了新版本的 VHDL, 即 IEEE 标准的 1076-1993 版本。现在, VHDL 和 Verilog 作为 IEEE 的工业标准硬件描述语言, 得到众多 EDA 公司的支持, 在电子过程领域, 已成为事实上的通用硬件描述语言。现在公布的最新 VHDL 标准版本是 IEEE 1076-2002。

VHDL 具有很强的电路描述和建模能力, 能从多个层次对数字系统进行建模和描述, 从而大大简化了硬件设计任务, 提高了设计效率和可靠性。

VHDL 具有与具体硬件电路无关和与设计平台无关的特性, 并且具有良好的电路行为描述和系统描述的能力, 并在语言易读性和层次化结构化设计方面, 表现了强大的生命力和应用潜力。因此, VHDL 在支持各种模式的设计方法、自顶向下与自底向上或混合方法方面, 在面对当今许多电子产品生命周期的缩短, 需要多次重新设计以融入最新技术, 改变工艺等方面都表现了良好的适应性。用 VHDL 进行电子系统设计的一个很大的优点是设计者可以专心致力于其功能的

实现,而不需要对不影响功能的与工艺有关的因素花费过多的时间和精力。

4.2.2 高压输出驱动电路

1. 单管驱动电路的改进: FED 是一种容性器件,在单管驱动电路中,相当于一个电阻和电容串联在整个回路中,形成 RC 电路。这样 FED 的充电时间常数 τ 与电路中的 R、C 有关, $\tau=RC$ 。当显示屏封接完成以后,每个像素的电容 C 在一定的电场中是一个固定的值,无法改变。所以充电时间常数 τ 只由电阻 R 决定, R 越大 τ 越大, R 越小则 τ 越小。

在七段 FED 数码管的驱动电路中,为了减小功耗和发热量,分压电阻的阻值越大越好。分压电阻越大,意味着充电时间越长,当扫描频率增加,高电平的维持时间可能比充电时间还要短, FED 显示屏就不能充分显示应该显示的信息。经测量,当分压电阻的阻值为 20M 欧姆时,高电平的充电时间在 1ms 左右,所以当 FED 屏的行扫描频率在 2KHZ 以上时,高电平的维持时间比充电时间还要短,这样 FED 屏就不能正常显示了。但是,在该电路的放电过程中就不存在这样的问题,因为电子通过场效应管很快的放掉了。所以我们就考虑,用两个场效应管组合,各自导通电阻小,几乎可以忽略;截止电阻又很大,可以有效增加切换幅值,解决高压充电时间过长的问题。

2. 芯片 IR2110 的应用

通过上面的分析,我们采用两个场效应管的组合来改进驱动的性能,问题是如何同时控制两个串联的场效应管。解决的办法是采用 IR2110 实现对双场效应管的悬浮驱动。

IR2110 采用 CMOS 工艺制作,逻辑电源电压范围为 5V~20V,适应 TTL 或 CMOS 逻辑信号输入,具有独立的高端和低端 2 个输出通道。由于逻辑信号均通过电平耦合电路连接到各自的通道上,容许逻辑电路参考地(USS)与功率电路参考地(COM)之间有 -5V 和 +5V 的偏移量,并且能屏蔽小于 50ns 的脉冲,这样有较理想的抗噪声效果。采用 CMOS 施密特触发输入,以提高电路抗干扰能力^[51]。采用 DIP14 封装形式,芯片引脚输出如图 4.8 所示。

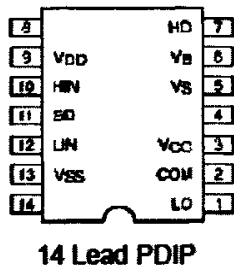


图 4.8 芯片 IR2110 引脚输出

引脚 1 和 7 是两路独立的输出,分别是 LO(低端输出) 和 HO(高端输出), 引脚 3 和 6 分别是 VCC(低端电源电压) 和 VB(高端浮置电源电压), 引脚 9 (VDD) 是逻辑电路电源电压, 引脚 2 (COM) 是低端电源公共端, 引脚 5 和 13 分别是 VS(高端浮置电源公共端) 和 VSS(逻辑电路接地端), 引脚 10 (HIN) 是逻辑输入控制端, 引脚 11 (SD) 是输入关闭端, 引脚 12 (LIN) 是低端逻辑输入。

IR2110 浮置电源采用自举电路,其高端工作电压可达 500 V , 工作频率可达 500 kHz。两路通道均带有滞后欠压锁定功能。其动态传输延迟时间参数如表 4-1 所示, 推荐典型工作参数如表 4-2 所示。

4-1 动态传输延迟时间参数

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	—	—	—	10		Figure 5

表 4-2 典型工作参数表

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply absolute voltage	$V_S + 10$	$V_S + 20$	V
V_S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V_{HO}	High side floating output voltage	V_S	V_B	
V_{CC}	Low side fixed supply voltage	10	20	
V_{LO}	Low side output voltage	0	V_{CC}	
V_{DD}	Logic supply voltage	$V_{SS} + 3$	$V_{SS} + 20$	
V_{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V_{IN}	Logic input voltage (HIN, LIN & SD)	V_{SS}	V_{DD}	
T_A	Ambient temperature	-40	125	°C

IR2110 的功能图如图 4.9 所示, 从图中可知, IR2110 驱动器将逻辑输入信

号送到相应相位的低阻抗输出，高端输出 H_O 和低端基准输出 L_O 分别以浮置电位 V_{BS} 和 V_{CC} 固定电位为基准。逻辑电路为两路输出提供相应的控制脉冲。 H_O 和 L_O 输出分别与 H_{IN} 和 L_{IN} 输入同相位。当 SD 输入高电平时两路均关闭。当 V_{DD} 低于欠压阈值时，欠压 UV 检测电路关闭两路输出。同样，当 V_{BS} 低于规定的欠压点时，欠压检测电路也会使高端输出中断。逻辑输入采用带有 $0.1V_{DD}$ 滞后的斯密特触发电路，以提高抗干扰能力。高抗噪电平移位电路将逻辑信号传送到输出驱动级。

低端延时电路可简化控制脉冲定时要求，两路输出的传播延时是匹配的。当 V_s 为 0 或接近 0V 时，高端输出信号，高端功率 MOSFET 导通；当 V_s 为 500V 或接近 500V 时，高端功率 MOSFET 关断。输出驱动 MOSFET 接成源极跟随器，另一只输出驱动 MOSFET 接成共源极电路，高端的脉冲发生器驱动 HV 电平转换器并触发 RS 门锁置位或复位。由于每个高压 DMOS 电平转换器仅在很狭窄的脉冲持续期内才导通，所以功耗很低。

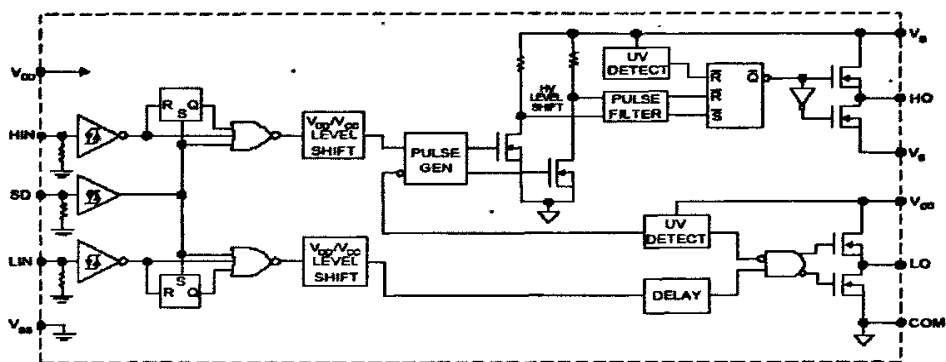


图 4.9 IR2110 的功能图

图 4.10 为 IR2110 驱动两个场效应管的电路连接图^[52]。场效应管 T_1 、 T_2 构成驱动输出级，高压 MOS 驱动芯片 IR2110 实现对 T_1 、 T_2 的逻辑控制，当 T_1 饱和时高压直接传送到阳极（或阴极），由于 T_1 导通电阻很小，因此对像素电容迅速充电，电平上升沿小；当 T_2 导通时，像素电容迅速放电，下降沿也很小。本电路的优点是耐压高、信号响应速度快，当驱动信号脉宽较窄时也能得到较理想的脉冲电压输出，在控制系统作用下通过脉宽调制可以实现显示灰度的线形变化。图中场效应管的选取主要取决于耐压和速度，我们选用了高压高速场效应管 2SK1413（N 型场效应管）。这种组合情况下的工作频率大于 20K，满足当前字符扫描的要求。

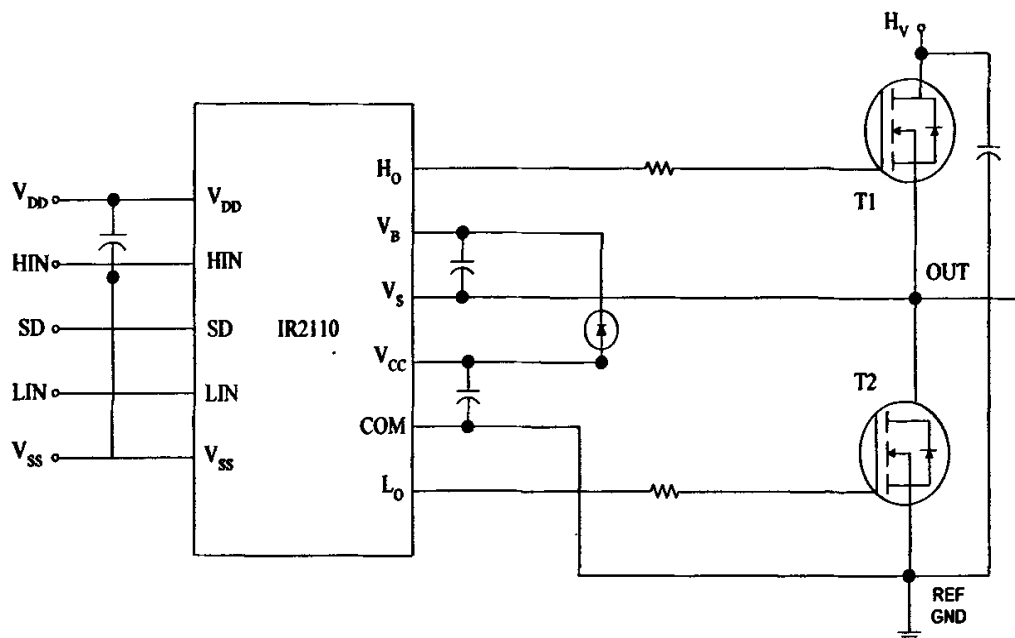


图 4.10 IR2110 驱动两个场效应管的电路连接图

一个 IR2110 和两个高压场效应管可以控制一路阴极或阳极。虽然从信号的数量上看，IR2110 有 3 个输入信号、两个输出信号，但是其控制的两个场效应不能同时导通，即 HIN 和 LIN、HO 和 LO 信号正好相反。这样同单管驱动电路一样，在程序中只要设定一个变量就可以控制一路阴极或阳极。图 4.11 是 IR2110 基本信号的工作时序。

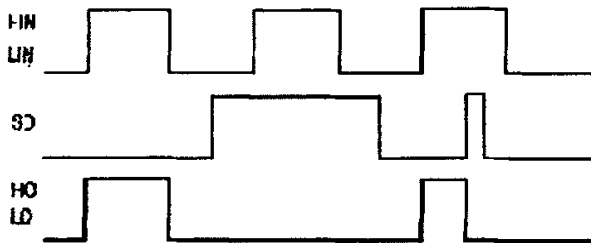


图 4.11 IR2110 基本信号的工作时序

3. 基于 IR2110 的高压悬浮驱动模块

虽然高压浮动驱动芯片 IR2110 的驱动电压达到了 500V，但是目前二极管场致发射显示器的显示驱动电压为 600-1000V，所以仅仅靠 IR2110 仍不能满足要求。但是在前边设计的驱动系统中，阳极和阴极的电压都是在 H_V 和地之间跳变， H_V 为驱动芯片的驱动电压的上限，这样驱动系统的驱动能力完全受驱动芯

片的限制,在此我们采用一种电压悬浮技术,在芯片驱动电压有限的情况下,进一步提高系统的驱动电压。

在电路设计中,为了满足阳极电压驱动的需要,采用了悬浮供电技术,即把阳极驱动电路向上悬浮一定的电压,如图 4.12 所示。

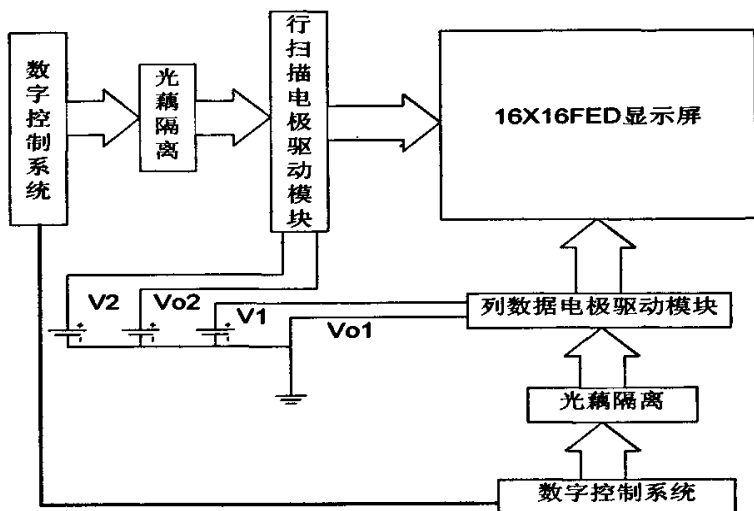


图 4.12 高压悬浮原理图

- (1) V01, 阴极驱动电路的地, 也是整个电路系统的参考地;
- (2) V1, 阴极上加的高压, ($V1 - V01$) 是阴极驱动芯片的电压上限;
- (3) V02, 阳极驱动电路的地, ($V02 - V01$) 是阳极悬浮在系统参考地之上的电压;
- (4) V2, 阳极上加的高压, ($V2 - V02$) 是阳极驱动芯片的电压上限。

这样,实际加在 FED 显示器上的驱动电压由 V2 决定,其电压可以高于驱动芯片的上限电压。阳极浮动电压由 V02 决定,特别注意,阳极浮动电压不能高于 FED 的开启电压,否则 FED 显示屏将永远开启。在此,我们将 V02 和 V1 的电压值都取 500V,这样 V2 的电压就可以达到 1000V,将驱动系统的驱动电压提高 IR2110 驱动电压 (500V) 的两倍,同时也满足了 FED 显示器件的高压要求。

虽然 FED 显示器件的驱动高压得到了解决,但是也带来了一个问题:逻辑控制信号都是由同一个 CPLD 控制芯片产生的,如何分别传送逻辑控制信号?在此,我们采用光电耦合器件 TLP521-1 来隔离驱动系统的数字部分和模拟部分。

4. 整个驱动电路原理图如图 4.13 所示

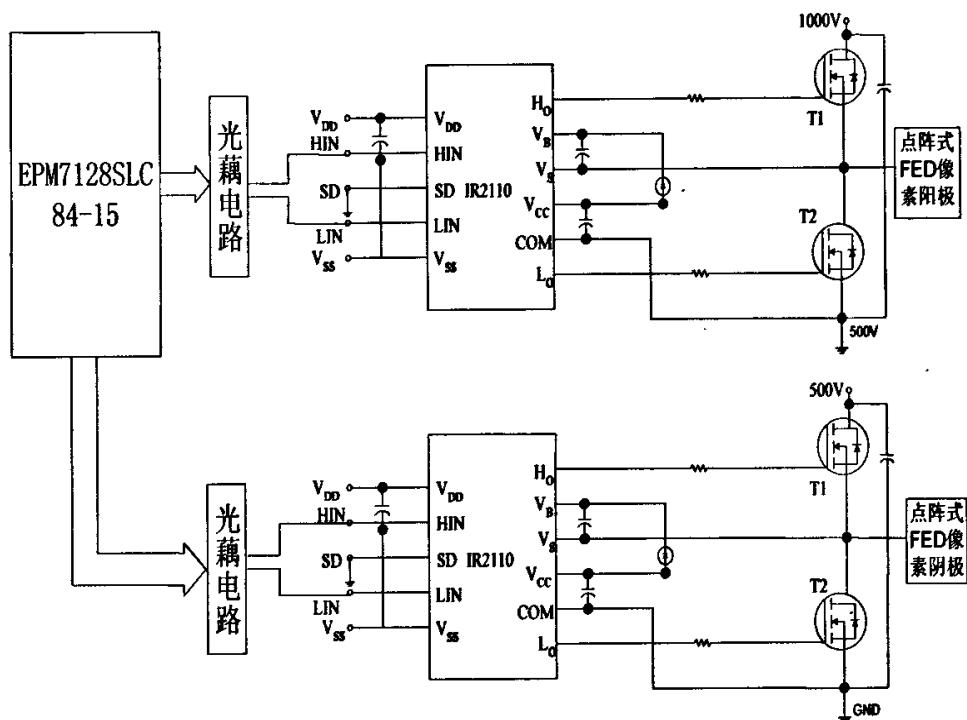


图 4.13 整个驱动电路原理图

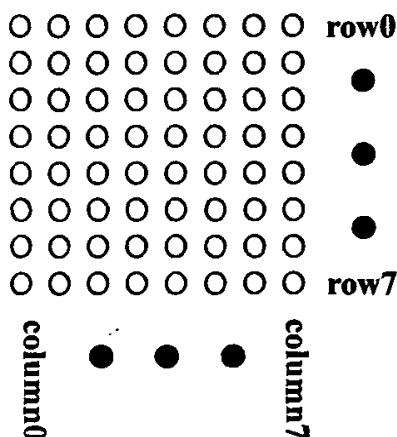
4.3 动态字符显示程序设计

4.3.1 滚动字符显示原理

本文采用行扫描、列施加数据信号的基本驱动方法。任意时间只有一行施加高压有效信号，其余各行均为低压信号。列施加对应该行的数据信号，低压有效。以 8*8 FED 点阵列显示（图 4.14）为例说明字符显示原理，8 行顺序扫描结束后，将完成一帧字符的显示。一帧扫描结束后，行扫描从第一行重新开始，周而复始。若列数据保持不变，则显示静态字符。反之，列数据发生变化，则显示内容将发生变化，如果保持前后帧内容的连贯性，就可以显示动态字符^[53]。字符滚动的速度 V 由 R 、 D 、 F 决定，

$$V = D \times \frac{F}{R}$$

其中 R 是同样的显示数据重复的帧数，D 为不同帧起始行距，F 为帧频。
假设帧频 F 为 60Hz，重复帧数 R 为 5 帧，起始行距 D 为 1，则字符滚动速度为 $1 \times 60 / 5 = 12$ 行/秒。一般而言，要显示阿拉伯数字、英文字母或是其他特殊符号时，8*8 的显示器即够用，但是若要显示图形或是中文字，则需要用更高分辨率的 FED 显示器件。



4.14 8*8 FED 点阵列显示器

4.3.2 程序设计

1. 行扫描设计

程序设计的目的是使行和列按照一定的时序输出对应的波形。以 16*16 FED 点阵列显示器为例。行控制信号，按照先后顺序，重复输出占空比为 1/16 的方波即可。列控制端必须在对应行下输出对应的数据。所以必须有信号 `scan_row` (0~15) 记录当前所处的行。

行信号：

行 1 在 `scan_row=0` 时输出高电平，其余时间为低电平；

行 2 在 `scan_row=1` 时输出高电平，其余时间为低电平；

.....

行 15 在 `scan_row=14` 时输出高电平，其余时间为低电平；

行 16 在 scan_row=15 时输出高电平, 其余时间为低电平;

2. 片内 ROM 设计

要实现字符显示, 列数据必须预先存储, 在 VHDL 程序代码中可以定义一个字符 ROM 的常数表格 (table), 存储十六进制的字符码, 本文中显示字符是“郑州大学”, 此表格大小为 64 (4*16) 位。定义 rom_type 的数据类型为 16 位 unsigned 数值所组成的数组^[54]:

```
type rom_type is array of unsigned (15 downto 0);
constant font_tab:rom_type(0 to 63):=
( x"4100",x"227C",x"1444 ",x"7F44",x"0848",x"0848",x"0950",x"FFC8",
  x"0844",x"0842",x"0842",x"1462",x"1254",x"2248",x"4040",x"0040", --- '郑'
  x"1004",x"1084",x"1084",x"1084",x"54A4",x"5294",x"5294",x"9084",
  x"1084",x"1084",x"1084",x"1084",x"2084",x"2084",x"4004",x"0004", --- '州'
  x"0100",x"0100",x"0100",x"0100",x"0104",x"FFFE",x"0100",x"0280",
  x"0280",x"0240",x"0440",x"0420",x"0810",x"100E",x"6004",x"0000", --- '大'
  x"2208",x"1108",x"1110",x"0020",x"7FFE",x"4002",x"8004",x"1FE0",
  x"0040",x"0184",x"FFFE",x"0100",x"0100",x"0100",x"0500",x"0500"); --- '学'
```

3. 字符显示寻址方法

如果显示静止字符, 则 16*16 点阵列只能显示单一字符, 此时一个地址对应一行数据, 根据地址信号, 输出对应数据, 数据端直接连接列控制极(用信号 scan_code 表示), 此时 ROM 的地址可以直接用扫描行 scan_row 的值;

$$scan_address = scan_row$$

对于静态字符显示, 使用四位地址就可以了。如果要显示滚动字符, 行控制信号没有任何改变, 需要调整列控制端数据的输出。列控制端数据除了要和行控制信号对应外, 还要考虑当前所要显示的字符, 在此引入控制信号 idisp_code 和 scan_count, idisp_code 信号用于控制字符的滚动, 比如前 1 到 5 帧(用时钟信号 scan_1hz 控制扫描时间), 对应的 idisp_code=0; 6 到 10 帧, 对应的 idisp_code=1, 依次类推; scan_count 信号用于表示每帧所显示的字符数据, 在时钟信号 clk_1m 的控制下, 从 0 依次递增, 到 15 重新返回到 0。此时, 地址线的宽度将决定可以显示的字符个数, 本文采用 6 为地址线, 即可以存储 $2^6=64$ 行数据, 每行数据

宽度为 16 位,则可以存储 4 个 16*16 点阵字符。另外 idisp_code 的取值范围为 64/D。通过调整两个时钟信号 scan_1hz 和 clk_1m 之间的关系,控制重复帧显示的时间,当新的一帧开始并且 scan_count=15 时, idisp_code=idisp_code+1; 此时对应于列控制端 (scan_code) 数据, ROM 的地址则表示为:

$$scan_address = idisp_code + scan_code$$

4. 显示速度控制设计

在本文中,通过改变扫描频率、同样的显示数据重复的帧数 R 和不同帧起始行距 D 可以控制字符滚动速度以及实现字符跳变显示。考虑变量 D 的影响,他反映了前后两非重复帧数据之间的差异程度,对于滚动字符,为保证前后滚动的连续性,一般取 D=1。可以知道,如果 D 取值越大,则前后两非重复帧内容的差异就越大,连贯性越差,如果 D=16,则显示的内容就一下跳变到下一个完整的字符。看到的就不再是滚动效果,而是字符跳变了。再考虑扫描频率,扫描频率由每行持续的时间决定,而 scan_row 由系统时钟分频计数产生。帧频可由下面的公式推出:

$$f = counter \times F \times line$$

其中 f 为晶振频率, counter 为计数量, F 为帧频, line 为扫描行数。比如在本文中, f=12M, line=16, 则当 counter=12500 时, 就可以产生帧频 F 为 60Hz。同时由 $V=D \cdot F/R$ 可以看出,调整扫描频率和重复帧数 R 则可以控制字符滚动的速度。

5. 程序流程图

整个程序设计流程如图 4.15 所示,外部 12MHz 的时钟信号通过两个分频器分别产生 1Hz 和 1280Hz 两个时钟,分别用来作为行扫描地址和列扫描地址变化的控制时钟。当设定的帧扫描时间到时,下帧的行扫描地址和列扫描地址相加产生显示字符地址,没有到时则产生本帧的显示字符地址。产生的地址对应到片内 ROM,读取字符数据,进行显示。

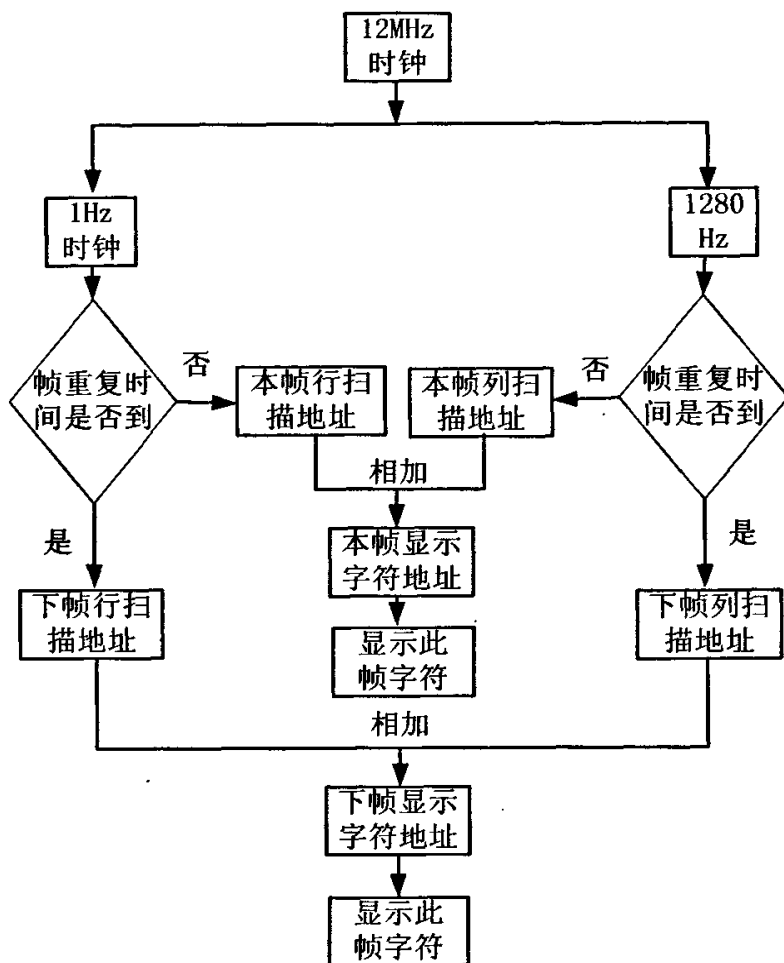


图 4.15 程序流程图

4.4 实验结果

为了验证设计的正确性，我们用工具软件 Quartus II 对程序进行了仿真验证，字符滚动显示正常。仿真波形如图 4.16 所示，开始显示从“4100”到“0040”，即‘郑’字的全部显示，等到控制信号来到之后，向上滚动一行，显示“227C”到“1004”，即‘郑’字的第一行消失，而下个字符‘大’的第一行显示。以此类推，实现了滚动显示。

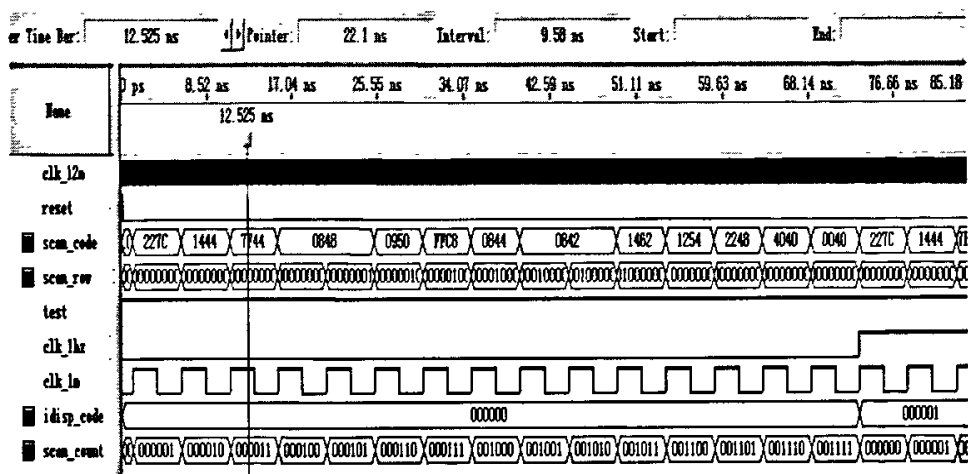


图 4.16 仿真波形图

本驱动电路的设计和程序的设计具有较好的灵活性，在硬件电路上，下载电路通用性强，后级驱动电路扩展性好，只要对 CPLD 芯片 IO 做适当的调整、扩展后级驱动电路以及采用不同分辨率的点阵式 FED 就可以实现 32*32、64*64、128*128 等多种显示方式；同样，软件程序设计上，只要改变控制滚动速度的参数和 ROM 存储的内容，就可以实现不同速度、各种字符的显示。

第五章 结论与展望

场致电子发射显示器(FED)是一种新型的主动发光型平板显示器件, FED结合了CRT的高画质^[4]和其他平板显示器件的优点, 具有相对低的工作电压、高亮度、宽视角、好的色彩饱和度、高速响应、很宽的工作温度等优点, 被认为是一种最有潜力的平板显示器。其发射阴极的制备以及驱动电路是场致发射显示器走向商品化研究的核心。我们对FED的发射阴极及其驱动电路进行了研究, 得出了以下结论:

(1) 在陶瓷衬底上用MPCVD法制备出了碳纳米管薄膜, 优化后的实验参数为: 微波功率1600W、 H_2/CH_4 流量为100sccm/8sccm、沉积时间10min、工作压强6kPa; 本方法制备的碳纳米管薄膜的开启电场为 $1.16V/\mu m$, 在 $2.1V/\mu m$ 场强下电流密度可达 $1.5mA/cm^2$, 场发射稳定性好, 发射点分布均匀, 具有良好的场发射性能;

(2) 因FED显示器件的工作电压在600-1000V之间, 我们采用分立元件和阴极接负电压的方法设计了七段FED数码管的后级高压驱动电路, 相对与传统的设计方法, 大大降低了对阳极电压的要求;

(3) 设计了点阵式FED显示屏的驱动电路。首先, FED的工作电压较高; 其次, 相对于七段FED数码管驱动电路, 点阵显示屏的驱动控制线增加, 刷新频率较高, 我们利用高压高速的驱动芯片IR2110来满足对刷新频率的要求, 利用高压悬浮的方法实现了高达1000V的工作电压。软件仿真和实验测试证明, 电路符合要求。

综上所述, 本文制备的FED阴极和输出驱动电路, 可以实现字符的静态显示和动态显示, 为以后开发和研制具有灰度控制的FED显示器打下了良好的理论和实践基础。这也正是本文的主要意义所在。

参考文献

- [1] 田民波. 电子显示. 北京:清华大学出版社, 2001, 1~226.
- [2] 赵永岐. 数字时代的显示器件及其在 HDTV 中的应用. 中国有线电视, 2003, (23):58~62.
- [3] 陈祖平. 真空微电子学综述. 光电子技术, 1995, (2):109~115.
- [4] Park J H, Moon J S, Yoo J B, et al. Effects of binders and organic vehicles on the emission properties of carbon nanotube paste[J]. Diamond & Related Materials, 2005, (14):1463~1468.
- [5] Tae Joo Park, Doo Seok Jeong, Cheol Seong Hwang, et al. Fabrication of ultra thin IrO_2 top electrode for improving thermal stability of metal-insulator-metal field emission cathodes[J]. Thin Solid Films, 2005, (471):236~242.
- [6] Fei Zhao, Peimin Guo, Guobao Li, Fuhui Liao, et al. Luminescent properties of Eu^{3+} , Tb^{3+} or Bi^{3+} activated yttrium germinates[J]. Materials Research Bulletin, 2003, (38):931~940.
- [7] 朱长存、史永胜. 场致发射显示的研究现状与发展. 真空电子技术, 2002, (5):15~17.
- [8] 刘学恂. 阴极电子学. 北京: 科学出版社, 1980, 255~257, 289~292.
- [9] 成会明. 纳米碳管制备、结构、物化及应用. 化学工业出版社, 2002 年 8 月第 1 版, 287~333.
- [10] Liao M Y, Zhang Z G, Wang W L, et al. Field emission current from diamond film deposited on molybdenum. J. Appl. Phys, 1998, 84(2):1081.
- [11] Nalin Kumar, et al. Diamond-based field emission flat-panel display [J]. Solid State Technology, 1995, 38(5):71~74.
- [12] Ghis A, Meyer R, Rambaud P, Levy F, Leroux T. Sealed vacuum devices: fluorescent microtip displays [J]. IEEE Trans Electron, Dev 1993, 38:2320.
- [13] Lee C G, Jung J E, Jin Y W, Jo S H, Lee S J. The Full-Color Video Images with Uniquely-Gated Carbon Nano-tubs Field Emission Display[C]. SID 02 DIGEST, 1125~1127.

- [14] Tuck R A. Printable large-area FED [J]. Information Display, 2000, 16(6):14.
- [15] 仲雪飞、尹涵春、屠彦等. 一种场发射显示板及其驱动方法[P]. 中国, 03149669. 5. 2003. 08. 05.
- [16] Spindt C A, Holland C E et al. Field emitter arrays for vacuum microelectronics[J]. IEEE Trans Electron Devices, 1991, 38(10):2355~2362.
- [17] Brodie I, Spindt C A. Advances in electronic and electron physics. Vacuum Microelectronic, Academic Press Inc. 1992.
- [18] Jenkins D W. Emission area of a field emitter array. IEEE Trans ED, 1993, 40(3):666~671.
- [19] Marcus R B. Formation of silicon tips with <1nm radius. Appl Phys Lett, 1990, 56(3):236~237.
- [20] 袁璟、唐国洪、陈得英、周全生. 真空微电子器件中的场致发射阴极硅锥尖的制备工艺研究. 电子器件, 1994, 17(3):94~98.
- [21] Hlmann S Bu, Blank E, Haubner R, Lux B. Characterization of ballas diamond depositions. Diamond and Relat. Mater, 1999, (8):194~201.
- [22] Koenigsfeld N, Philosoph B, Kalish R. Field emission controlled by the substrate/CVD diamond interface. Diamond and Relat. Mater, 2000, (9):1218~1221.
- [23] Sun Z, Shi X, Liu E. High rate deposition of diamond-like carbon film by magnetically enhanced plasma CVD. Thin Solid Film, 1999, 146~150, 355~356.
- [24] Pate B B. The diamond (111) surface a dilemma resolved [J]. Phys, 1983, (117):783~785.
- [25] Prins J F. Bipolar transistor action in ion implanted diamond [J]. Appl Phys Lett, 1982, (41):950~952.
- [26] Okano K. Synthesis of n-type semi conducting diamond film using diphosphorus pentoxide as the doping source [J]. Appl Phys, 1991, (51):1731~1733.
- [27] Robertson J. Mechanism of electron field emission from diamond, diamond-like carbon, and nanostructured carbon [J]. Vac Sci Technol, 1999, B 17(2):659~665.
- [28] Suk Jae Chung, Sung Hoon Lim, Jin Jang. Field emission from carbon nanotubes grown by layer-by-layer deposition method using plasma chemical vapor deposition [J]. Thin Solid Films, 2001, (383):73~77.

- [29]CHOI Y C, BAE D J, LEE Y H, et al. Growth of carbon nanotubes by microwave plasma-enhanced chemical vapor deposition at low temperature [J]. J Vac Sci Technol A,2000,18(4):1864~1868.
- [30]Kiyoshi Yase, Mutsumasa Kyotani, Motoo. Angular-resolved EELS of a carbon nanotube Thin Solid Films,1996,(273):222~224.
- [31]张兆祥、张耿民、候士敏、刘惟敏。碳纳米管的薄膜场发射。真空科学与技术, 2003, 23 (1): 27~32.
- [32]Kim U, Pcioneck R, Aslam D M, Tomanek D. Stnthesis of high-density carbon nanotube films by microwave plasma chemical vapor deposition. Doamond and Related Materials,2001,(10):1647~1951.
- [33]Satake N, Hirata T, et al. Production of carbon nanotubes by controllong radio-frequency glow discharge with reactive gases. Physical B,2002,(323):290~292.
- [34]Wang H, Lin J, et al. Controlled synthesis of aligned carbon nanotube arrays on catalyst patterned silicon substrates by plasma-enhanced chemical vapor deposition. Applied Surface Science,2001,(181):248~254.
- [35]Sudheer Kumar, Rauthan C M S, et al. Versatile microwave PECVD technique for deposition of DLC and other ordered carbon nanostructures. Vacuum,2001,(63):433~439.
- [36]Yabe Y, Ohtake Y, et al. Synthesis of well-aligned carbon nanotubes by radio frequency plasma enhance CVD method. Diamond and Related Materials,2004,(13):1292~1295.
- [37]王小菊、林祖伦。场发射显示器阴极的制备方法及研究现状。现代显示, 2005, (3):46~50.
- [38]邓江、林祖伦、张义德。场发射显示器研究现状。现代显示, 2005, (4) :8~11.
- [39]李社强、江南、王太宏。低温等离子体增强化学气相沉积技术制备碳纳米管。真空技术, 2004, 41 (4) :40~46..
- [40] Zhu W, Kochanshi G P, Jin S, et al. Electron field emission from chemical vapor deposited diamond. J Vac Sci Technol,1996,B14(3):2011~2019.
- [41] Lee C J, Lee T J, Lyu S C, et al. Field Emission from Well-Aligned Zinc Oxide Nanowires Grown at Low Temperature. Appl Phys Lett, 2002, 81(19):3648~3650.

- [42] TsutomuImai, JunjiShiokawa, HiroshiChiba. MPEG-1AudioReal-TimeEncoding System. IEEETransactionsonConsumerElectronics, Aug1998, 44(3).
- [43] 林志贤. 场致发射显示器(FED)视频驱动电路. 福州大学, 2000:9~45.
- [44] 苏开才 等编著. 现代功率电子技术. 国防工业出版社, 1995. 9.
- [45] 李冬梅. HP 光藕的特点及其应用(上). 电子产品世界, 1999 (1):10~12.
- [46] 中国光学、光电子行业协会光电器件专业协会 编. 国内外半导体光电耦合器件实用手册. 电子工业出版社, 1992. 12.
- [47] 刘榴娣等编, 显示技术, 北京理工大学出版社, 1993.
- [48] 谭会生, 张昌凡 编著. EDA 技术及应用. 西安电子科技大学出版社. 2001 年 9 月第一版, 19~25.
- [49] 倪曼, 张军, 胡思正. 基于 CPLD 的新型场发射平板显示器的控制驱动系统[J]. EDA 技术专栏, 2002 (7): 39-42.
- [50] 潘松, 黄继业 编著. EDA 技术实用教程. 科学出版社. 2002 年 10 月第一版, 13~26.
- [51] 楚斌 IR2110 功率驱动集成芯片应用. 电子工程师, 2004, (10):33~34.
- [52] 宗耿, 张晓兵, 雷威, 等. 32×32 矩阵式 FED 的驱动电路. 电子器件, 2004, 27(3):436~439.
- [53] 林明权. VHDL 数字控制系统设计范例[M]. 电子工业出版社, 2003.
- [54] 潘松, 王国栋. VHDL 实用教程[M]. 成都电子科技大学出版社, 2004.

致 谢

硕士三年期间的理论学习和实验研究,使我理论知识和实验能力有了很大的提高,在此基础上完成了我的毕业论文。值此毕业答辩之际,我要对这三年来给予我指导、帮助、关心的各位老师和同学表示由衷的感谢。

首先要特别感谢我的导师邓记才副教授,在学习和工作上,他以其深厚的理论知识和丰富的实践经验给我以悉心指导,使我得以顺利地完成论文,邓老师严谨的治学态度给我留下了深刻的印象,他的工作作风将是我永远的学习榜样,在学习及科研上对我的谆谆教导也必将使我受益终身;在生活和做人上,邓老师也给了我许多真知灼见,这些都将成为我人生道路上的宝贵财富。

非常感谢课题组的王忠勇教授、程明教授、范文兵副教授在我学习和实验上给予的诸多帮助。

衷心感谢信息工程学院的王福源教授、刘平教授、杨守义教授、穆晓敏教授、齐林教授、张端金教授、邹澎教授、禹延光教授、宋家友副教授、叶会英副教授、张天义老师、高明磊老师、俎慧敏老师、郭淑艳老师等对我的培养和教育。

感谢史晓鹏、路新华、董红政、毕立恒、杨晓光、王辉、刘春风、李亚萍、高向川、石申同、安永帅、焦文谭、张俊安、李永亮、薛琦、王晓东、曾波、时伟、李平、郭常盈、蔡艳艳、胡海涛、王峰等同学给予我的关心和帮助。

特别感谢我的父母,感谢他们多年的养育之恩,为了成就我的学业,他们付出了许多,也为我操碎了心,在此谨祝二老身体健康!

最后衷心感谢所有曾经帮助过我的老师、朋友和亲人。

王广军

2007年5月

硕士期间发表论文

1. 邓记才, 王广军, 刘军海, 张兵临, 碳基薄膜场发射中的电阻效应, 半导体光电, 2007, 28(3).
2. 邓记才, 王广军, 毕立恒, CPLD 在 LED 点阵显示器中实现字符滚动的应用, 自动化技术与应用, 2007, 7.

作者: [王广军](#)
学位授予单位: [郑州大学](#)

本文读者也读过(10条)

1. [白俊兵](#), [朱长纯](#), [崔万照](#) [全彩色FED驱动电路的研究](#)[会议论文]-2003
2. [邓记才](#), [张兵临](#), [姚宁](#), [DENG Ji-cai](#), [ZHANG Bing-lin](#), [YAO Ning](#) [场致发射平板显示器常用驱动电路分析](#)[期刊论文]-[电视技术](#)2005(12)
3. [刘立军](#) [纳米金刚石场致发射显示器驱动电路设计](#)[学位论文]2008
4. [胡彦萍](#), [刘兴亮](#), [HU Yan-ping](#), [LIU Xing-liang](#) [完全谐振式PDP能量恢复电路](#)[期刊论文]-[机械与电子](#)2008(7)
5. [袁寿财](#), [朱长纯](#), [汪李明](#) [碳纳米管阴极平板显示器高压驱动电路研究](#)[会议论文]-2008
6. [叶会英](#), [邓记才](#), [禹延光](#), [姚建铨](#) [偏振模色散仿真器特性研究](#)[期刊论文]-[激光杂志](#)2004, 25(5)
7. [邓记才](#), [张兵临](#), [方莉俐](#), [姚宁](#), [DENG Ji-cai](#), [ZHANG Bing-lin](#), [FANG Li-li](#), [YAO Ning](#) [基于开关选通控制网络的FED驱动电路设计](#)[期刊论文]-[液晶与显示](#)2006, 21(3)
8. [王彦杰](#), [邓记才](#), [李玖玲](#), [WANG Yanjie](#), [DENG Jicai](#), [LI Jiuling](#) H. 264运动估计算法优化研究[期刊论文]-[电子工程师](#)2009, 35(1)
9. [焦文潭](#), [邓记才](#), [张俊安](#), [于云昊](#), [JIAO Wen-tan](#), [DENG Ji-cai](#), [ZHANG Jun-an](#), [YU Yun-hao](#) [基于FPGA的CATV信号场强仪设计](#)[期刊论文]-[微计算机信息](#)2008, 24(28)
10. [王忠勇](#), [宋豫冀](#), [姜显扬](#) [EAS远程监控系统的实现](#)[期刊论文]-[微计算机信息\(测控仪表自动化\)](#)2002(8)

本文链接: http://d.g.wanfangdata.com.cn/Thesis_Y1061551.aspx