Máy tính sử dụng cache 128KB tổ chức theo kiểu ánh xạ liên kết tập hợp 4 line - 1024 set (4096 line). Địa chỉ bộ nhớ chính 32 bit đánh địa chỉ theo byte.

- c. Tính thử số bit cho trường địa chỉ trong cache nếu dùng phương pháp
- Ánh xạ trực tiếp
- Ánh xa toàn phần
- Ánh xạ tập hợp 2 line (2-way set associative)

Ánh xạ trực tiếp

Tag - Line - Word (32bit)

- N = 32 bit
- 4096 line -> \$2^{12}\$ line -> 12 bit L
- 1 Line = 32 byte = \$2^5\$ -> 5 bit W
- Tag = T = N (W + L) = 15 bit T
- => **Tag Line Word: 15 bit T 12 bit L 5 bit W**

Ánh xạ toàn phần

Tag - Word (32 bit)

- -N = 32 bit
- 1 Line = 32 byte = \$2^5\$ -> 5 bit W
- Tag = T = N W = 27 bit T
- => **Tag Word: 27 bit T 5 bit W**

Ánh xạ tập hợp 2 line

Tag - Set - Word (32 bit)

- N = 32 bit
- 1 Line = 32 byte = \$2^5\$ -> 5 bit W
- 4096 Line -> 2048 set = \$2^{11}\$ set -> 11 bit S
- Tag = T = N (W + S) = 16 bit
- => **Tag Set Word: 16 bit T 11 bit S 5 bit W**