

- ① ¿Qué es un bus? Desarrolle los mecanismos de Arbitraje y temporización.
- ② Describa las características que presentan los conjuntos de instrucciones de las arquitecturas RISC.
- ③ Describa la estructura de un módulo E/S. Desarrolle como es el funcionamiento del DMA; los usos que de él se hacen.
- ④ Describa los algoritmos de reemplazo de bloques y las políticas de escritura en una memoria cache.
- ⑤ Describa las limitaciones existentes al paralelismo a nivel de instrucciones.

Arquitectura de Computadoras Set 14 A y N:

Legajo N°.....

- 1.- En un cauce segmentado, con secuencia de instrucciones independientes ¿Qué consecuencias trae el paso de una instrucción de salto? Analice los casos de salto incondicional y de salto condicional. Mencione que posibles soluciones se pueden aplicar para evitar o disminuir las consecuencias.
- 2.- Describa cómo se debe implementar la estructura de pila en un procesador tipo RISC cuyos registros son genéricos (basarse en el procesador MIPS). ¿Cómo se deberá trabajar el anidamiento de procedimientos/funciones?
- 3.- Describa las funciones que se utilizan en la política de ubicación de bloques en memoria Cache. Analice las políticas de escritura de datos desde el punto de vista de la coherencia de los mismos en la jerarquía.
- 4.- ¿Qué características definen un procesador como superescalar? Describa las políticas de emisión de instrucciones en un cauce segmentado.
- 5.- ¿cuáles son las arquitecturas que pueden encontrarse en la configuración MIMD de la taxonomía de Flynn?