

# Final de Arquitectura de computadoras

- [Plan de estudios](#)
- [Página web](#)
- [Git de Facundo Quiroga](#)

## Contenidos mínimos

- Lenguaje ensamblador
- Jerarquías de memoria
- Interrupciones
- Vinculación de los módulos de un procesador vía memoria y vía interrupciones
- Acceso a memoria por DMA
- Máquinas algorítmicas
- Nociones de procesadores de alta prestación y máquinas no Von Neumann
- Sistemas embebidos

## Programa analítico

### Unidad 1 : Arquitectura y Organización de Computadoras

Concepto de Arquitectura. Relación con Organización de Computadoras. Repaso del modelo de von Neumann. Descripción del funcionamiento de un sistema basado en un microprocesador. Buses, teoría de operación, buses síncronos y asíncronos. Ejemplos. Repaso de ejecución de instrucciones. Ejecución solapada ("pipeline"). Su aplicación en procesadores contemporáneos. Análisis de prestaciones. Arquitecturas reconfigurables: conceptos. Sistemas embebidos: conceptos.

### Unidad 2 : Subsistema Unidad Central de Procesos

Repaso de máquinas que ejecutan instrucciones. Ejemplificación en procesadores típicos: IA32. Análisis del conjunto de instrucciones de procesadores de uso comercial. Concepto de máquinas CISC y RISC. Lineamientos básicos en el diseño de un procesador RISC. Análisis de prestaciones. Ejemplos: procesadores MIPS y ARM. Interrupciones: tratamiento general. Interrupciones por software y por hardware, vectores, descripción y tratamiento particular de cada una. Relación entre las interrupciones y el manejo de operaciones de E/S.

### Unidad 3 : Subsistema E/S

Concepto de E/S y su relación con la CPU, tipos de puertas. Concepto de puerta de Entrada y Salida paralelo. Concepto de puerta de Entrada y Salida serie. Tipos de transmisión serie. Descripción del formato de transmisión serie asíncrona y síncrona. Descripción funcional de una puerta de E/S serie asíncrona, acceso a registros internos para control y determinación del estado de operación de la puerta. Mapeado del subsistema E/S y la memoria. Administración de las puertas por encuesta (polling) o por interrupción. Tratamiento de la CPU de las operaciones de E/S, por interrupción o por software. Transferencias de E/S por hardware, DMA, implementación.

## Unidad 4 : Subsistema Memoria

Repaso de la organización jerárquica de la memoria, memoria principal y memoria secundaria. Memoria caché, concepto y descripción, análisis de prestaciones, métodos de implementación típicos, múltiples niveles. Ejemplos. Conceptos de memoria virtual.

## Unidad 5 : Paralelismo y mejora de prestaciones

Concepto de procesamiento paralelo. Paralelismo a nivel instrucción. Procesadores superescalares. Ejemplos. Clasificación de arquitecturas paralelo: taxonomía de Flynn. Ejemplos de aplicación. Arquitecturas Multiprocesador. Memoria compartida o distribuida. Análisis de prestaciones.

## Bibliografía

- Computer Organization and Architecture, 10/E. William Stallings. Editorial Pearson (2015).
- Organización y Arquitectura de Computadoras – Diseño para optimizar prestaciones, 5º edición ó superior. William Stallings. Editorial Prentice Hall (2003).
- Diseño y evaluación de arquitecturas de computadoras, 1º edición. María Beltrán Pardo y Antonio Guzmán Sacristán. Editorial Prentice Hall (2010).
- Computer Organization and Embedded Systems, 6th edition. Carl Hamacher, Zvonko Vranesic, Safwat Zaky, Naraig Manjikian. Editorial Mc Graw Hill (2012).
- Organización de Computadoras, Andrew Tanenbaum. Editorial Prentice Hall (2000).
- Arquitectura de computadores - Un enfoque cuantitativo, John Hennessy & David Patterson. Editorial Mc Graw Hill (1999).

## Metodología de final

(Tradicional)

En el examen final se interroga sobre todas las unidades del Programa y se espera la contestación de todas ellas. Se proponen 5 puntos que solicitan descripciones de determinados tópicos teóricos. Los enunciados típicos contienen las palabras ‘cómo’, ‘analice’, ‘describa’ ó ‘compare’. Las respuestas deben ser adecuadas al enunciado. El tiempo para el examen tiene un máximo de 3 hs reloj.