Plan 2003 - ??/??/??

- 1. ¿Qué es un bus? Desarrolle los mecanismos de arbitraje y temporizado.
- Describa las características que presentan los conjuntos de instrucciones de las arquitecturas RISC.
- 3. Describa las estructura de un módulo de E/S. Desarrolle como es el funcionamiento del DMA y los usos que de él se hacen.
- 4. Describa los algoritmos de reemplazo de bloques y las políticas de escritura en una memoria caché.
- 5. Describa las limitaciones existentes al paralelismo a nivel de instrucciones.

Plan 2003 - ??/??/??

- 1. Explique el mecanismo de interrupción. Describa el tratamiento de múltiples interrupciones.
- 2. ¿Qué es una Pila o Stack?. Describa su funcionamiento y explique 2 usos típicos.
- 3. ¿Cuáles son las características mas comunes de las arquitecturas RISC?.
- 4. ¿Cómo es la estructura de un módulo de E/S?. Relación CPU-E/S: describa las posibles técnicas para realizar operaciones de E/S.
- 5. Describa los algoritmos de reemplazo de bloques y las políticas de escritura en una memoria cache.
- 6. Mencione las limitaciones existentes al paralelismo a nivel de instrucciones.

Plan 2003 - 08/03/06

- 1. Describa el mecanismo de interrupción. Explique características y tratamiento de interrupciones múltiples.
- 2. ¿Qué es segmentación de cauce?¿Qué ventajas proporciona su implementación?
- 3. Describa las características funcionales del Acceso Directo a Memoria (DMA).
- 4. Memoria Caché. Describa el mapeo asociativo por conjuntos. Analice las políticas de escritura desde el punto de vista de la coherencia de datos.
- 5. Describa tres características qué usted considere las más importantes de las arquitecturas RISC.
- 6. ¿Qué son los procesadores superescalares?

Plan 2003 - 28/03/07

- 1. ¿Cuál es el propósito de permitir interrupciones al ciclo de instrucción? Describa como funcionan y para qué puede usarse las instrucciones de interrupción por software.
- 2. ¿Qué es una pila o stack? Describa el funcionamiento de una pila si hay subrutinas anidadas que realicen pasaje de parámetros por referencia.
- 3. ¿Cómo es la estructura de un módulo de E/S? Desarrolle el funcionamiento de DMA y los usos que de él se hacen.
- 4. ¿Cuál es la justificación por la cual 2 niveles de memoria caché son mejores que uno solo?
- 5. ¿Qué características tiene los procesadores superescalares?

Plan 2003 - 26/03/09

- 1. Explique los métodos de pasaje de argumentos a procedimientos o funciones. Describa el comportamiento con anidamiento de múltiples procedimiento/funciones.
- 2. ¿Cómo es la estructura de un módulo de E/S? Describa las características funcionales del Acceso Directo a Memoria (DMA).
- 3. Describa los elementos a tener en cuenta en el diseño de una memoria caché. Analice ventajas y desventajas de poseer varios niveles de caché.
- 4. ¿Qué es la segmentación de cauce de instrucciones?¿Cuanto mejora el rendimiento? Describa al menos 2 técnicas para disminuir la influencia de los saltos de un cauce segmentado.
- 5. ¿Qué características posee un procesador superescalar?

Alternativa x Informática

Plan 2003 - ??/03/10

- 1. ¿Que es un bus? describa los diferentes tipos de modos de arbitraje y sincronizacion. Mencione las principales diferencias entre un bus PCI y SCSI.
- 2. ¿Qué es una interrupción? ¿Cual es la función de un controlador de interrupciones?
- 3. ¿Como es la estructura de un modulo de E/S? Describa las posibles técnicas que puede utilizar una CPU para realizar operaciones E/S.
- 4. Describa los algoritmos de reemplazo de Bloque y políticas de escritura en la cache.
- 5. ¿Qué es la segmentación de cause? Describa tipos de dependencias que afectan el funcionamiento de los cauces.
- 6. Describa las características que diferencian los procesadores RISC respectos a los CISC.

Plan 2003 - 25/03/10

- 1. ¿Qué es un bus? Describa tipos, arbitraje y técnicas de sincronización. Mencione diferencias entre bus PCI y bus SCSI.
- 2. ¿Qué es una interrupción? ¿Cuál es la función del PIC?
- 3. Estructura de un módulo de E/S. describa técnicas que usa la CPU para realizar operaciones de E/S.
- 4. Describa algoritmos de reemplazo de bloque y políticas de escritura en caché.
- 5. ¿Qué es la segmentación de cauce? Describa tipos de dependencias que afectarían el funcionamiento de cauces. ¿Cuánto mejora el rendimiento?