

Miércoles 9 de octubre de 2024  
4 temas, se aprueba con 3 bien.

Tema 1

Describir la actividad de la pila durante un llamado y retorno de subrutina. Cómo se modifica la estructura de datos si se pasan parámetros por la pila. Especificar.

Tema 2

Describir las características funcionales del acceso directo a memoria (DMA) y los principales registros que contiene el controlador (DMAC).

Tema 3

Describir las formas de detección e identificación de múltiples interrupciones. Analizar el tratamiento de atención de múltiples interrupciones para casos de interrupciones de igual o distinto nivel de prioridad. Hacer diagramas explicativos para ambas situaciones.

Tema 4

Describir las políticas de asignación de bloques de la memoria principal en la memoria caché y las políticas de escritura en una memoria caché en aciertos.