Módulo de E/S

# Identificación del módulo que interrumpe

* Diferentes líneas para cada módulo
  + PC
  + Limita el número de dispositivos
* Consulta software (Poll o encuesta)
  + Ocurrido un pedido de interrupción la CPU consulta a cada módulo para determinar quien fue el demandante.
  + Resulta lento.
* Conexión en cadena (daisy chain) “hard poll”
  + La línea de reconocimiento de interrupción se conecta encadenando los módulos, la línea de pedido es compartida.
  + Una vez enviada la confirmación de parte de la CPU el módulo responderá colocando un vector (palabra), en el bus, que lo identifica.
  + La CPU emplea el vector como puntero para acceder a la rutina de servicio.

# Interrupciones múltiples

* Todas las líneas de interrupción tienen un orden de prioridad
* Las líneas con más prioridad pueden interrumpir a las líneas con menor prioridad.
* Si existe un maestro del bus, solo él puede interrumpir.

# Análisis

* Las operaciones de E/S mediante interrupciones son más efectivas que las programadas.
* Pero ambas necesitan la intervención directa de la CPU.
  + La velocidad de transferencia es limitada.
  + La CPU permanece ocupada mucho tiempo durante la operación.

# Desventajas DMA

* Se puede degradar el rendimiento de la CPU si el DMAC hace uso intensivo del bus
  + Si el bus está ocupado en una transferencia DMA, la CPU no puede acceder a memoria para leer instrucc. / datos
* El problema se reduce con el uso de memoria cache
  + La mayor parte del tiempo, la CPU lee instruc. de la cache, por lo que no necesita usar el bus de memoria.
  + El DMAC puede aprovechar estos intervalos en los que la CPU está leyendo instrucciones de la cache (y por tanto no usa el bus de memoria) para realizar las transferencias.
* En caso de computadores sin cache
  + El procesador no utiliza el bus en todas las fases de la ejecución de una instrucción.
  + El DMAC puede aprovechar las fases de ejecución de una instrucción en las que la CPU no utiliza el bus para realizar sus transferencias.

# Tipos de transferencias

* Si el DMAC sólo toma el control del bus durante los intervalos de tiempo en los que la CPU no hace uso del mismo el rendimiento del sistema no sufrirá degradación alguna
* Se distinguen dos tipos de transferencias:
  + Por ráfagas (burst)
  + Por robo de ciclo (cycle-stealing)

## **DMA modo ráfaga**

* El DMAC solicita el control del bus a la CPU
* Cuando la CPU concede el bus, el DMAC no lo libera hasta haber finalizado la transferencia de todo el bloque de datos completo.
* VENTAJAS: La transferencia se realiza de forma rápida.
* DESVENTAJAS: Durante el tiempo que dura la transferencia la CPU no puede utilizar el bus con memoria, lo que puede degradar el rendimiento del sistema.

## **DMA modo robo de ciclo**

* El DMAC solicita el control del bus a la CPU.
* Cuando la CPU concede el bus al DMAC, se realiza la transferencia de una única palabra y después el DMAC libera el bus.
* El DMAC solicita el control del bus tantas veces como sea necesario hasta finalizar la transferencia del bloque completo
* VENTAJAS: No se degrada el rendimiento del sistema.
* DESVENTAJAS: La transferencia tarda más tiempo en llevarse a cabo.
* Para la CPU no es una interrupción: El procesador no debe guardar el contexto.
* Si bien el trabajo de la CPU es lento, no será tanto como si ella realizara la transferencia.
* Por lo tanto, para transferencia de E/S de múltiples palabras, es la técnica más eficiente.

# Canales de E/S

Los dispositivos de E/S son cada vez más sofisticados. Ej: tarjetas gráficas 3D.

Evolución:

1. La CPU controla directamente los periféricos.

2. Se agrega un módulo de E/S o controlador.

3. Idem 2 más llamado de interrupción.

4. El módulo de E/S provee el acceso directo a memoria (DMA).

5. El módulo de E/S tiene su propio procesador con su pequeño conjunto de instrucciones.

6. El módulo además tiene su memoria local o sea se convierte en una computadora en sí mismo.

## Características de Canales de E/S

* Representan una extensión al concepto de DMA
  + Tienen la habilidad de ejecutar instrucciones de E/S
* Completo control de la transferencia de datos
  + por lo tanto la CPU no ejecuta instrucciones de E/S
* Programa almacenado en memoria principal
* La CPU inicia la transferencia de E/S
  + Ordena ejecutar el programa que está en memoria
  + El programa especifica dispositivos, áreas de memoria a usar, prioridades y acciones ante errores

## Tipos de canales de E/S

Selector

* Controla varios dispositivos de alta velocidad y uno por vez, por lo tanto el canal se dedica para la transferencia de datos de ese dispositivo.
* El canal selecciona un dispositivo y efectúa la transferencia.
* Los dispositivos son manejados por un controlador o módulo de E/S
* Por lo tanto el canal de E/S ocupa el lugar de la CPU en el control de esos controladores.

Multiplexor

* Puede manejar E/S con varios dispositivos a la vez.
* Multiplexor de bytes: Acepta y transmite caracteres.
* Multiplexor de bloques: Intercala bloques de datos desde distintos dispositivos.

**Fuentes**:

* “Clase 03”
* “Capítulo 6.2 - Módulo de E/S” (Stalling 5ta ed. Pág 180, 183, 186)
* “Capítulo 6.5 - Acceso directo a memoria - Funcionamiento del DMA” (Stalling 5ta ed. Pág 195)