

Hacer una cruz en la opción que considere correcta. Se aprueba con 7 respuestas correctas. Les respuestas equivocadas no restan puntos. Si en una pregunta ellie 2 opciones y una es correcta y otra no, se considera incorrecta.

1) ¿En una memoria de 512 palabras de tamaño, donde cada palabra es de 16 bits, cuantas lineas de dirección llegarán al decodificador?

a)

b) 9.

c) 512

- 2) ¿Cuál es una característica clave de la memoria SRAM en comparación con la DRAM? a) SRAM es más rápida que la DRAM.
 - (b) SRAM ocupa menos espacio y es más barata. c) SRAM necesita ser refrescada regularmente.
- 3) Se desea una memoria de 256 palabras de 16 bits cada una y se dispone de 4 chips de 8 bits de datos y 128 celdas cada uno. ¿Se podrá solucionar el problema?

a) No, deben ser chips de 16 bits.

(b) Si, configurando un arreglo 2 y 1/2D de 2 chips por 2 chips.

c) No, deben ser chips de 256 palabras

4) ¿Por qué motivos la memoria cache mejora el tiempo de acceso a la memoria?

a) Porque aumenta el tamaño disponible de memoria.

- (b)) Por los principios de localidad espacial y temporal de referencia, además de ser más rápida que la memoria principal.
- c) Por duplicar el contenido entero de la memoria principal, siendo más rápida.
- 5) La localidad espacial se basa en:

a) Tamaño pequeño de la memoria.

Ejecución de lazos de repetición en el código.

(c) Ejecución secuencial del código.

- 6) ¿Cómo se transfiere la información entre memoria principal, cache y CPU?
 - (a) Entre CPU y Caché por palabra y entre Caché y memoria principal por bloques.
 - b) Entre la CPU y la caché por palabra y entre la CPU y la memoria principal por bloques.
 - c) Siempre de a un byte.
- 7) Respecto del mapeo de la memoria principal sobre la cache, ¿cuáles son los métodos empleados?

