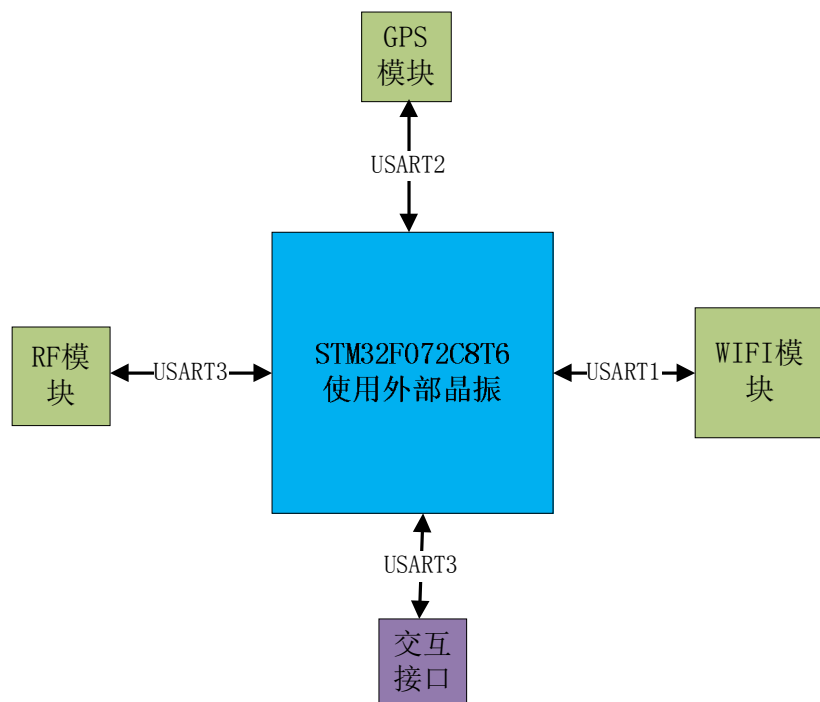


Gateway 硬件电路设计需求

2019-12-09

说明：本硬件开发仅开发连接模块的 MCU 底板部分

一：Gateway 框图



二：Gateway 硬件预定义

MCU 芯片：STM32F072C8T6，使用外部晶振 8MHz

WIFI 模块：ESP8266(由需求方提供模块)----排针模块

RF 模块：LORA(由需求方提供模块) ----排针模块

GPS 模块：GPS(由需求方提供模块) ----排针模块

交互接口：TX,RX,GND,5V 接口同时支持邮票孔和通孔形式。

软件调试接口：单线模式(GND,5V,SWCLK,SWDIO,RST)，见 MCU 引脚配置图

LED 指示灯：一个贴片 LED 灯（蓝色），放于模块插入后不影响查看的位置。

三：引脚定义

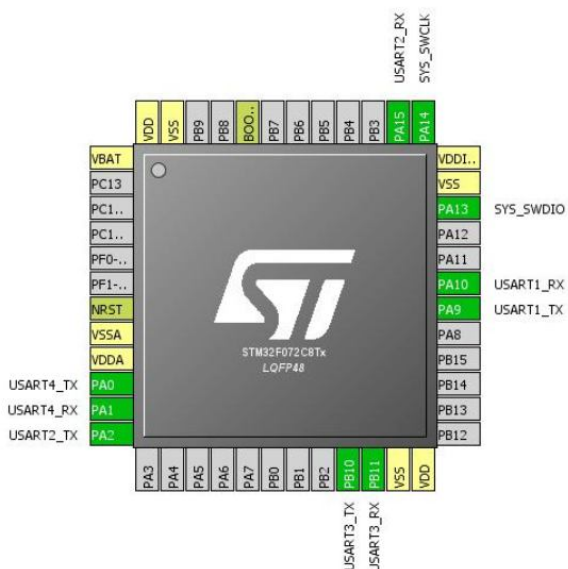
1: MCU 芯片: (如下图所示)

USART1: 连接 WIFI 模块（最大支持波特率 0.5Mhz）

USART2: 连接 GPS 模块

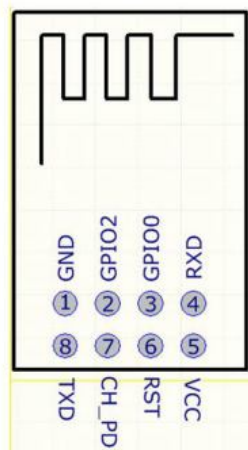
USART3: 连接 RF 模块

USART4: 输入输出指令口



Pin Number LQFP48	Pin Name (function after reset)	Pin Type	Alternate Function(s)	Label
1	VBAT	Power		
7	NRST	Reset		
8	VSSA	Power		
9	VDDA	Power		
10	PA0	I/O	USART4_TX	
11	PA1	I/O	USART4_RX	
12	PA2	I/O	USART2_TX	
21	PB10	I/O	USART3_TX	
22	PB11	I/O	USART3_RX	
23	VSS	Power		
24	VDD	Power		
30	PA9	I/O	USART1_TX	
31	PA10	I/O	USART1_RX	
34	PA13	I/O	SYS_SWDI0	
35	VSS	Power		
36	VDDIO2	Power		
37	PA14	I/O	SYS_SWCLK	
38	PA15	I/O	USART2_RX	
44	BOOT0	Boot		
47	VSS	Power		
48	VDD	Power		

2: WIFI 模块（使用 3.3V 供电）



序号	Pin 脚名称	功能说明
1	GND	GND
2	GPIO2	通用 IO，内部已上拉
3	GPIO0	1)工作模式选择： 悬空：Flash Boot，工作模式 下拉：UART DownLoad，下载模式
4	RXD	串口 0 数据接收端 RXD
5	VCC	3.3V，模块供电
6	RST	1) 外部复位管脚,低电平复位 2) 可以悬空或者接外部 MCU
7	CH_PD	芯片使能,高电平使能,低电平失能
8	TXD	串口 0 数据发送端 TXD

说明：CH_PD 接高电平，GPIO0 接高电平，GPIO2 接高电平

3: RF 模块（使用 3.3V 供电）

模块与 MCU/ARM 设备电气连接，如图 2.2.1 所示：

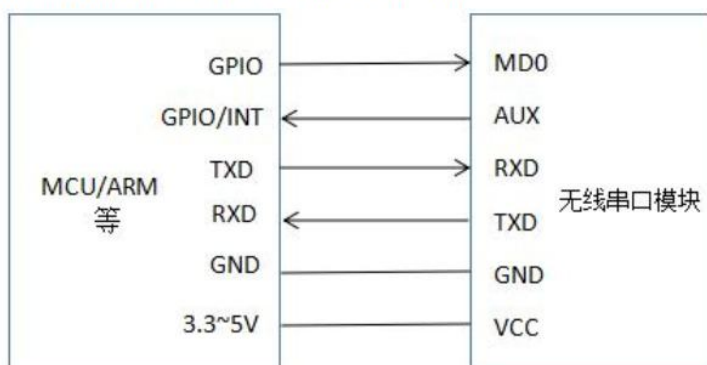


图 2.2.1 模块连接图

注意：

- (1) 无线串口模块为 TTL 电平，请与 TTL 电平的 MCU 进行连接。
- (2) 模块的引脚电平是 3.3V，与 5V 的单片机通信需要做电平转换适配。
- (3) MD0、AUX 引脚悬空下为低电平。

4: GPS 模块（使用 5V 供电）



GPS模块和单片机的接线图



四：硬件设计说明

本次仅开发连接模块的 MCU 底板部分。

- 1): 要求底板大小与上面模块覆盖区域大小相似，且尽可能做的小。MCU 与模块放于底板的同一侧面。
- 2): 系统使用电压 5V，要求交互接口输入的电压有一定的宽度可以适应大部分的常规电压输入（例如 5~12V）。系统电压需要滤除噪音，尽可能保证给无线模块提供干净的电压。
- 3): 软件调试口应在所有模块接入后方便连线调试（过孔）。
- 4): 接口必须有清晰的丝印。本次硬件版本丝印设置为 GATEWAY-V2.0.0