



Arhitecturi si Prelucrari Paralele APP

Nicolae Tapus

Cuprins curs APP

INTRODUCERE

NIVELURILE DE PARALELISM

- NIVEL DE JOB
- NIVEL DE TASK-URI
- NIVEL DE PROCES
- NIVEL DE VARIABILA
- NIVEL DE INSTRUCȚIUNE
- NIVEL DE BIT

RELATIA INTRE ALGORITMI PARALELI SI ARHITECTURI PARALELE

INDICATORI DE PERFORMANTELE AI CALCULULUI PARALEL

- RATA DE EXECUTIE
- VITEZA DE PRELUCRARE - V_p
- EFICIENȚA E_p
- REDONDANȚA R_p
- UTILIZAREA U_p

LIMITE ALE CALCULULUI PARALEL

- Amdahl
- Guftanson
- Sun and Ni
- Worlton

MODELE SI TAXONOMII ALE CALCULULUI PARALEL

- TAXONOMIA LUI FLYNN -BAZATA PE RELATIA DINTRE FLUXUL DE INSTRUCȚIUNI SI FLUXUL DE DATE
- TAXONOMIA LUI SHORE
- STRUCTURALA

Cuprins curs APP

CARACTERISTICILE GENERALE ALE MODELELOR CALCULULUI PARALEL

STRUCTURA CU ACCES ALEATOR RAM (RANDOM ACCES MACHINE)

- ▶ STRUCTURA PIPELINE
- ▶ PROCESOARE DE VECTORI
- ▶ PROCESOARE DE MASIVE
- ▶ MULTIPROCESOARE CU MEMORIE DIVIZATA
- ▶ STRUCTURA PARALELA CU ACCES ALEATOR (PRAM)
- ▶ MULTIPROCESOARE CU TRANSFER PRIN MESAJE
- ▶ PROCESARE SISTOLICA
- ▶ PROCESARE DATA FLOW

CONTROLUL SARCINILOR CONCURENTE

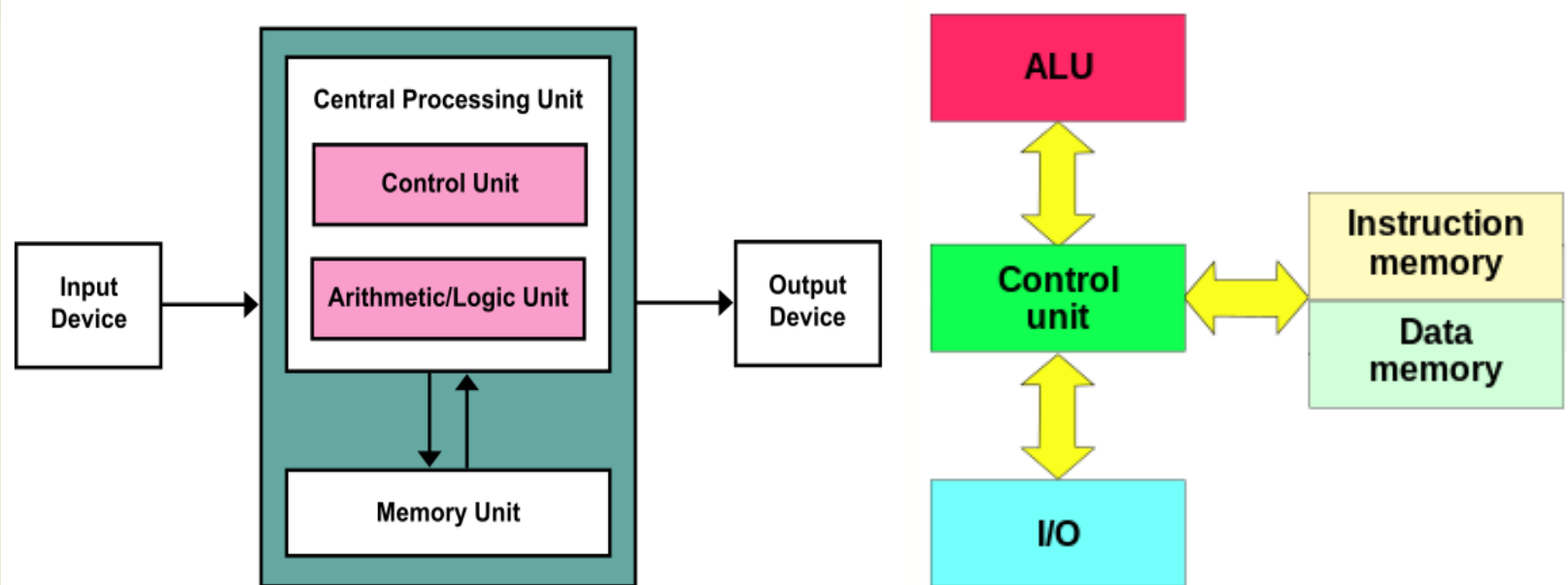
- ▶ Definiții și concepte de bază : sistem de sarcini, secvența de control
- ▶ Proprietatea de determinare a sistemelor de sarcini (procese)
- ▶ Teorema de necesitate și suficiență ca un sistem de sarcini să fie determinat
- ▶ Paralelism maxim într-un sistem de sarcini
- ▶ Analiza situațiilor de blocare
- ▶ Excluderea mutuală

PARALELISMUL LA NIVEL DE MICROOPERATII ELEMENTARE

- ▶ Sisteme microprogramate
- ▶ Noțiuni și concepte de bază
- ▶ Microinstrucțiuni complete
- ▶ Calculul limitei inferioare pentru nivelurile de alocare microoperații
- ▶ Algoritmi pentru partitionarea unui micro-subloc de microoperații
- ▶ Codificarea minimă a unui set de microoperații

Arhitectura Von Neumann

- Arhitectura a fost proiectată de matematicianul și fizicianul renumit John Von Neumann în 1945.
- Arhitectura Von Neumann este un model teoretic al calculatorului bazat pe conceptul de program stocat unde programele și datele sunt stocate în aceeași memorie.
- Conceptul Von Neumann a dominat arhitecturile calculatoarelor.
- Acest concept a stat la baza sistemelor secventiale, monoprosesor.
- Reamintim ca o structura Von Neumann este caracterizată de:
 - un singur element de procesare CPU care conține: unitatea de aritmetică și logică (ALU), unitatea de comandă (CU) și registrele generale;
 - memoria este formată din locații de dimensiune fixă cu organizare liniară și adresabilă pe un singur nivel;
 - memoria principală utilizată pentru a stoca datele și instrucțiunile programului
 - reprezentarea internă a datelor și instrucțiunilor se face sub aceeași formă (binară).
 - execută operațiile elementare în mod secvențial;
 - limbajul mașinii este în general de nivel scăzut având instrucțiuni ce controlează operații simple și acționează asupra unor operanți elementari;
 - capacitățile de intrare-ieșire sunt reduse;



Arhitectura Von Newmann

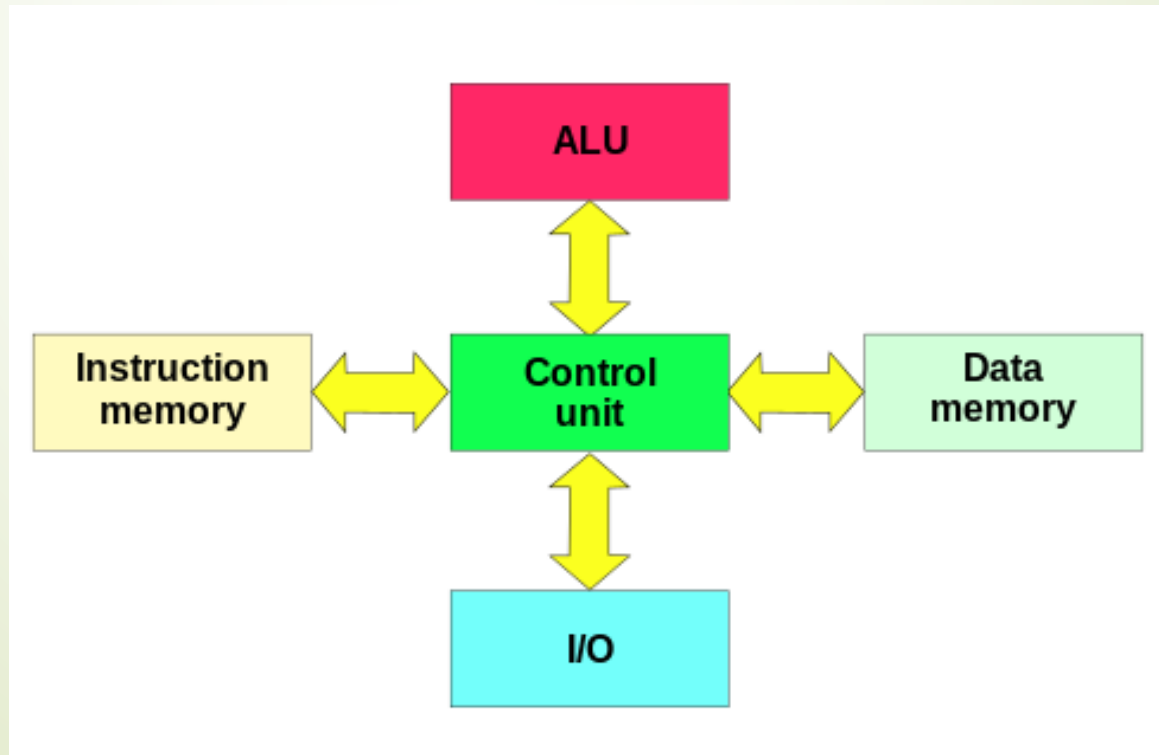


Arhitectura Harvard

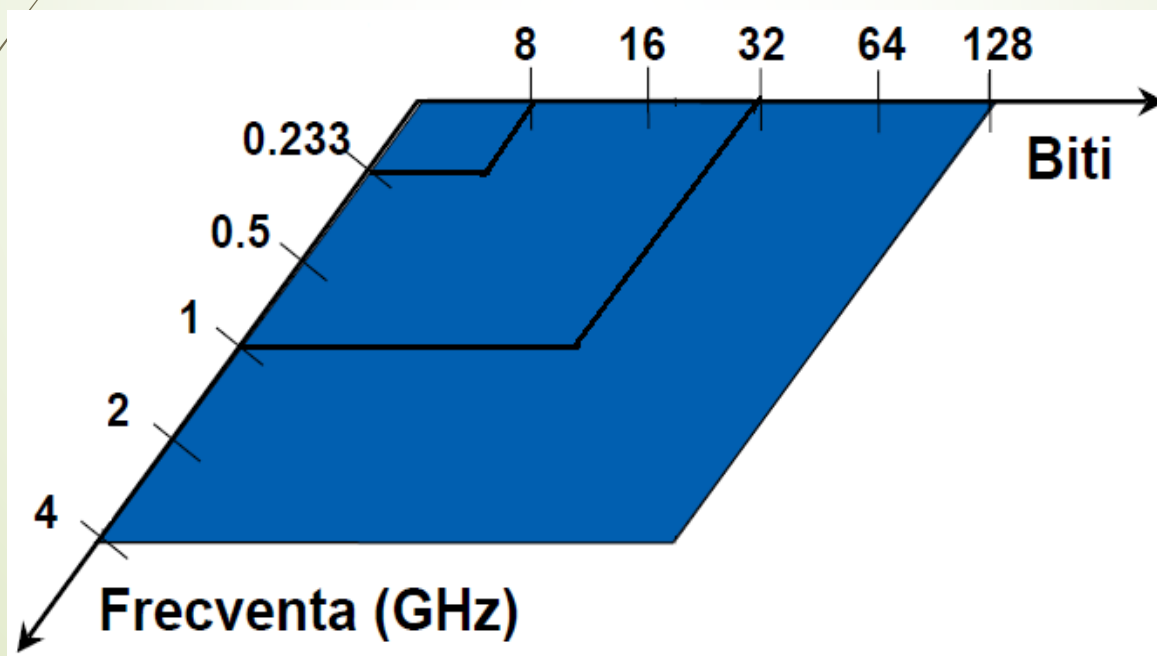
- Este o arhitectură a calculatoarelor cu stocare separată fizic și căi de semnal pentru datele și instrucțiunile de program.
- Spre deosebire de arhitectura Von Neumann care utilizează o singură magistrală atât pentru preluarea instrucțiunilor din memorie, cât și pentru transferul datelor, arhitectura Harvard are un spațiu separat
 - de memorie pentru date
 - de memorie pentru instrucțiuni.

Arhitectura Harvard

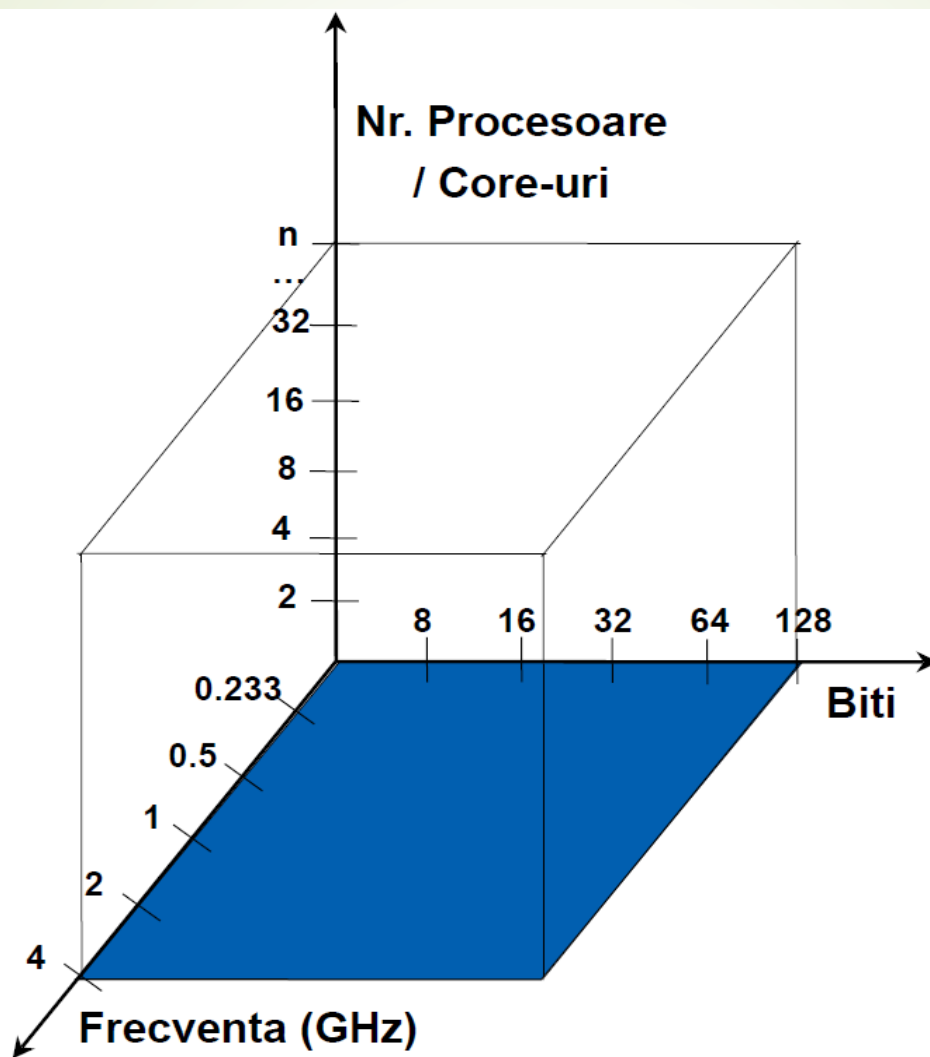
- Arhitectura modificată Harvard este **utilizată** în mod obișnuit în **microcontrolere și DSP** (Digital Signal Processing).
- În arhitectura Harvard, unitatea de **procesare poate finaliza o instrucțiune** într-un **singur ciclu** dacă există strategii de implementare adecvate.
- <https://ro.sawakinome.com/articles/technology/unassigned-2474.html>



Evaluare primara a puterii de calcul



Evaluare putere de calcul primara sistem multiprocessor



Calcul paralel

În sensul cel mai simplu, calculul paralel este **utilizarea simultană** a mai multor resurse de calcul pentru a rezolva o problemă de calcul:

- O problemă este împărțită în **părți discrete** care pot fi rezolvate **concomitant**
- Fiecare parte este descompusă în continuare într-o **serie de instrucțiuni**
- Instrucțiunile din fiecare parte se execută **simultan** pe **diferite procesoare**
- Este utilizat un mecanism general de control / coordonare

Practic, toate computerele independente de astăzi sunt paralele dintr-o perspectivă hardware:

- Unități funcționale multiple (cache L1, cache L2, ramură, prefetch, decodare, virgulă mobilă, procesare grafică (GPU), număr întreg etc.)
- Unități / **nuclee** de execuție multiple
- Mai multe **fire de hardware**

Posibilitati executie sarcini

1

2

3

4

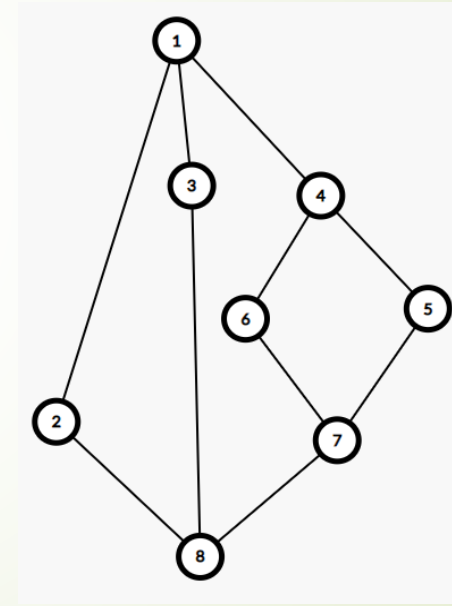
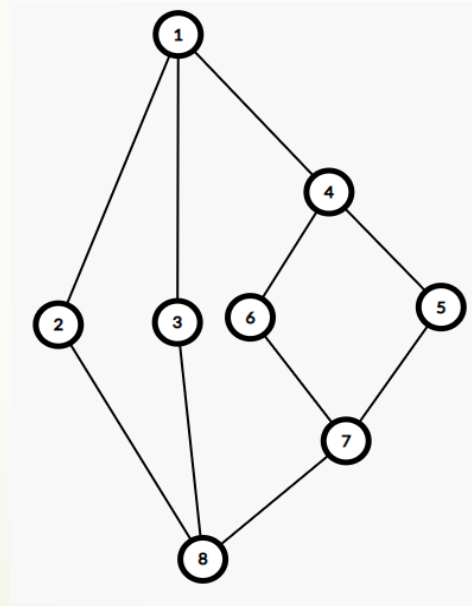
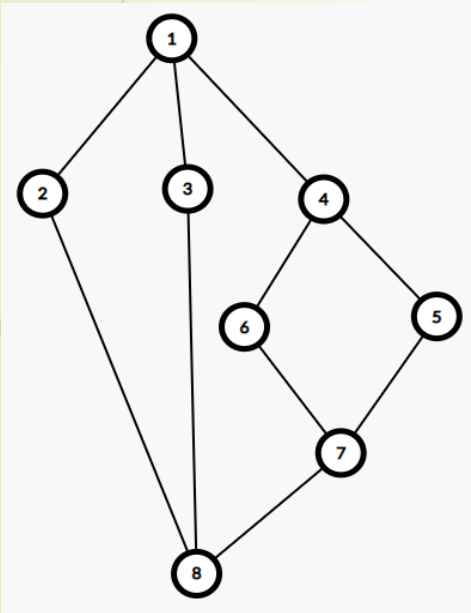
5

6

7

8

Paralel



Dependenta de date intre Sarcini

1

2

3

4

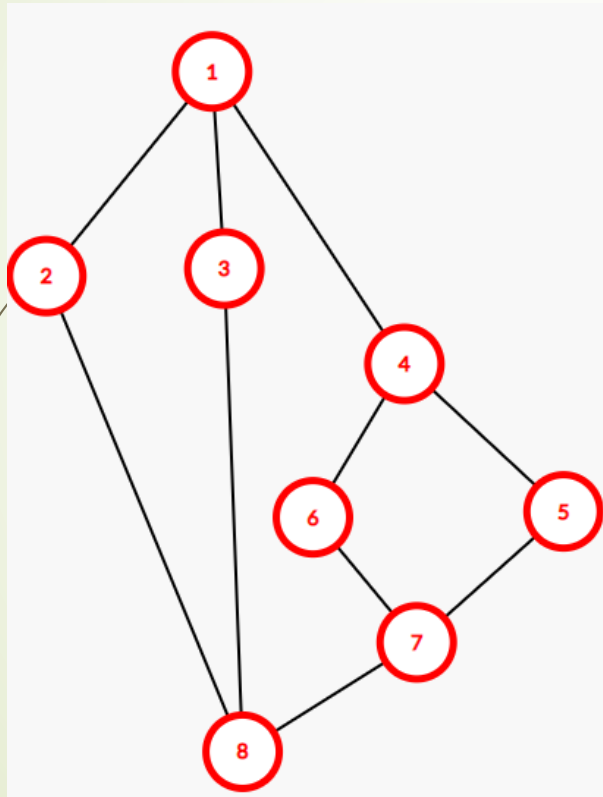
5

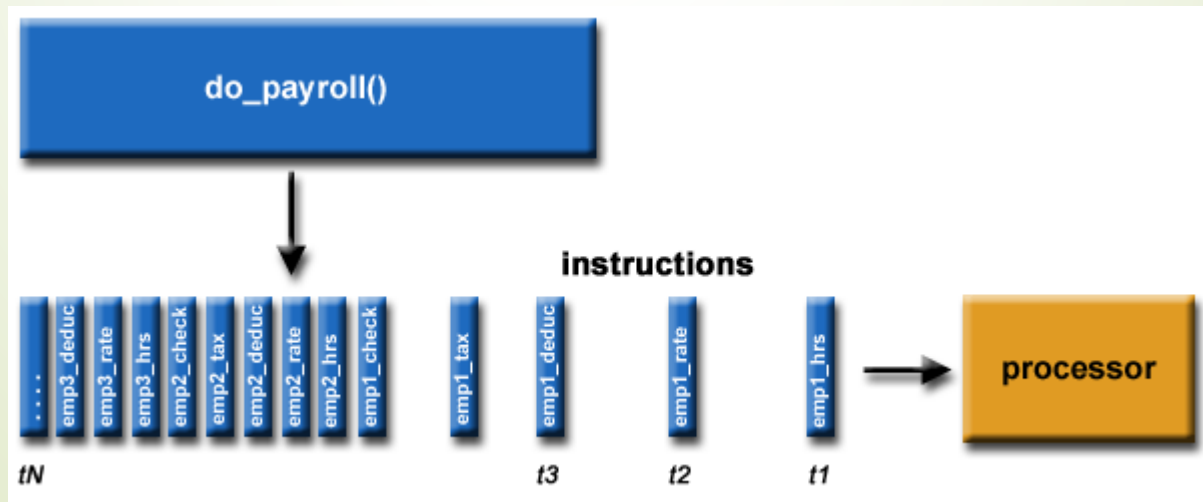
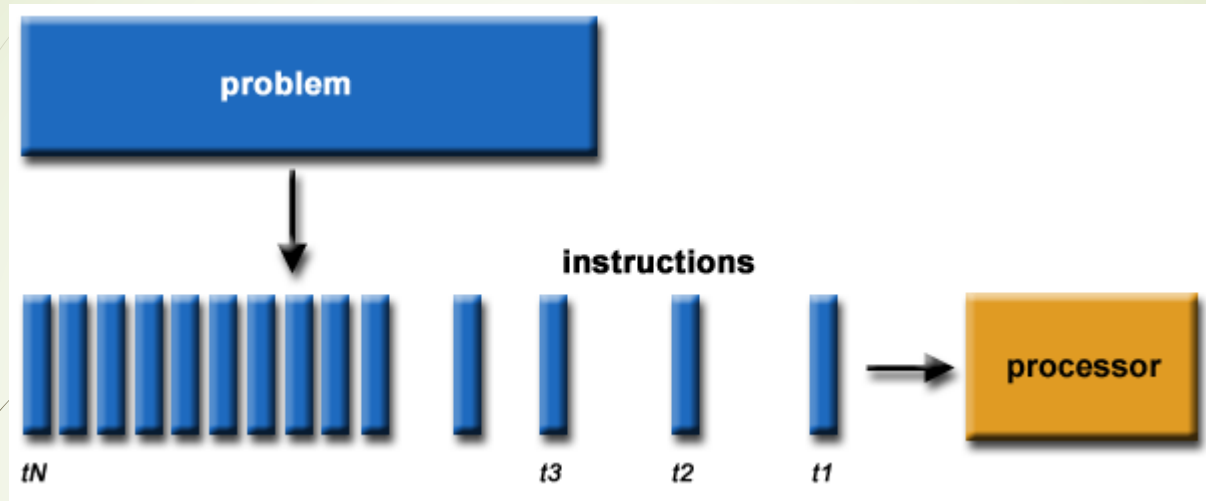
6

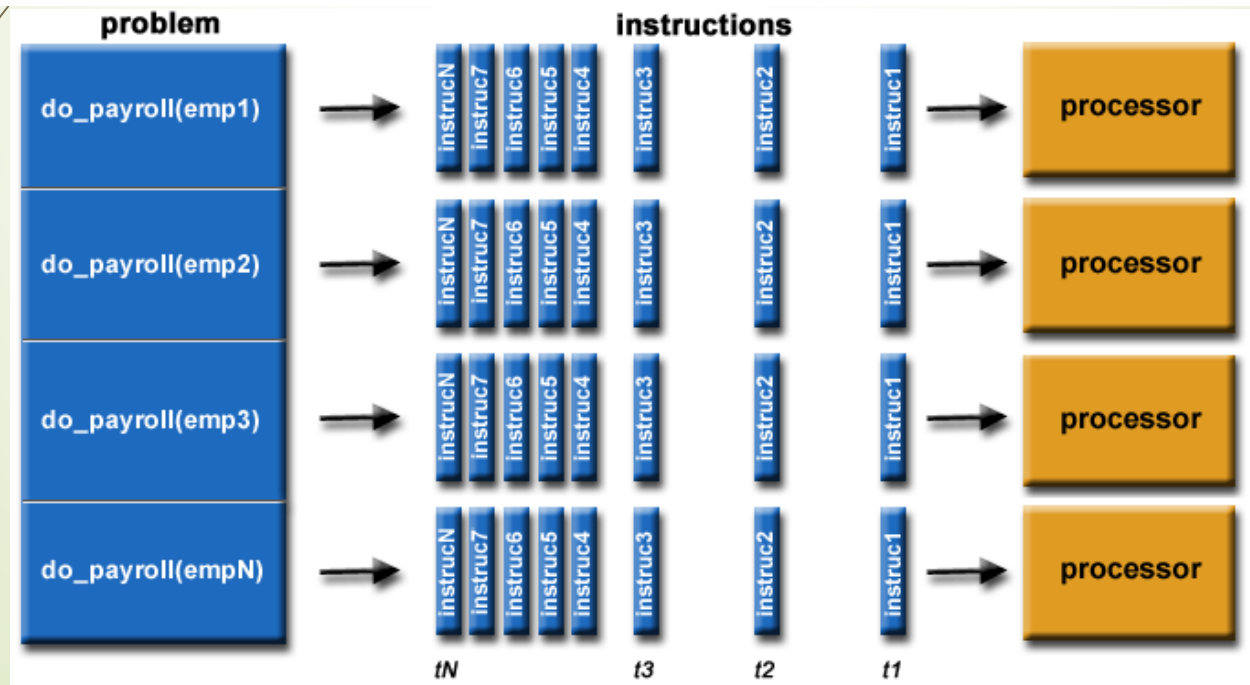
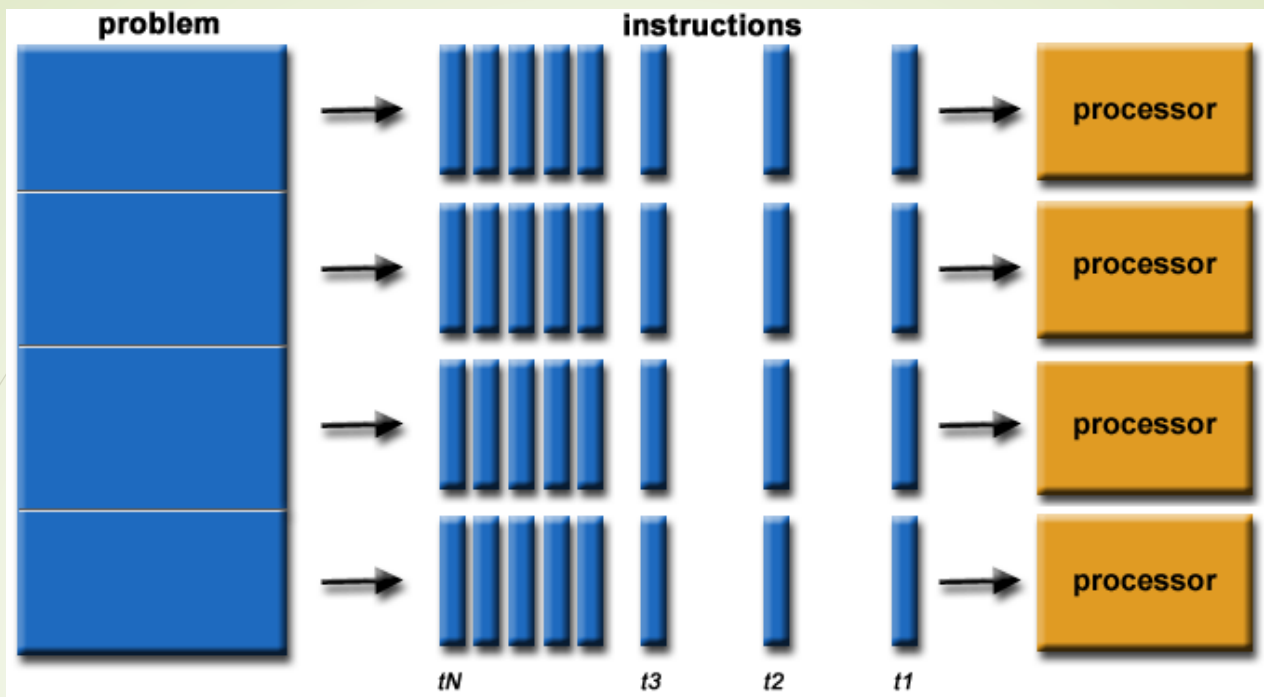
7

8

Serial










Tunnel Vision by Experts

- “I think there is a world market for maybe five computers.”
 - Thomas Watson, chairman of IBM, 1943.
- “There is no reason for any individual to have a computer in their home”
 - Ken Olson, president and founder of digital equipment corporation, 1977.
- “640K [of memory] ought to be enough for anybody.”
 - Bill Gates, chairman of Microsoft, 1981.

1930

Ce va fi în anul 2000 ?

Cu mașinăriile și iscodirile, lumea înaintează în pas uriaș. Cine va trăi, va vedea adevărate minuni, în fața căror toate cele de azi vor păli. Ce va fi peste câteva sute de ani — se întreabă omul mirat. Ce va fi într'un timp mai apropiat? Ce va fi în anul 2000, adică peste 70 de ani? Adevărate minuni vor fi atunci, mai ales în trei direcții:

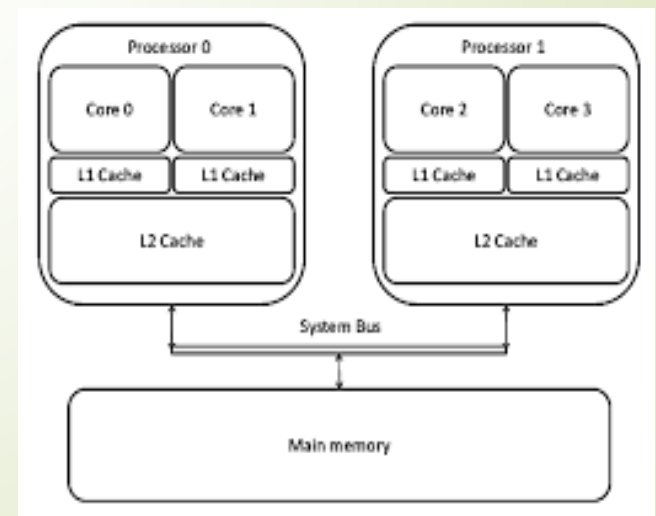
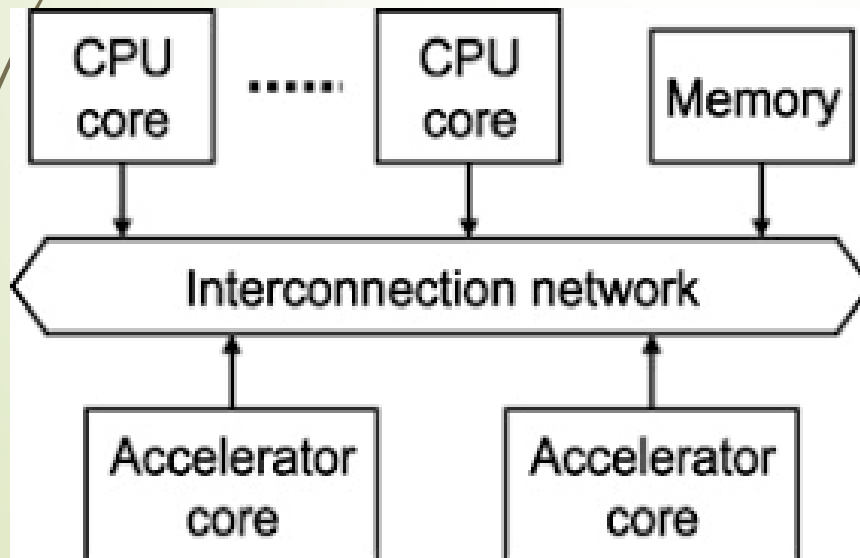
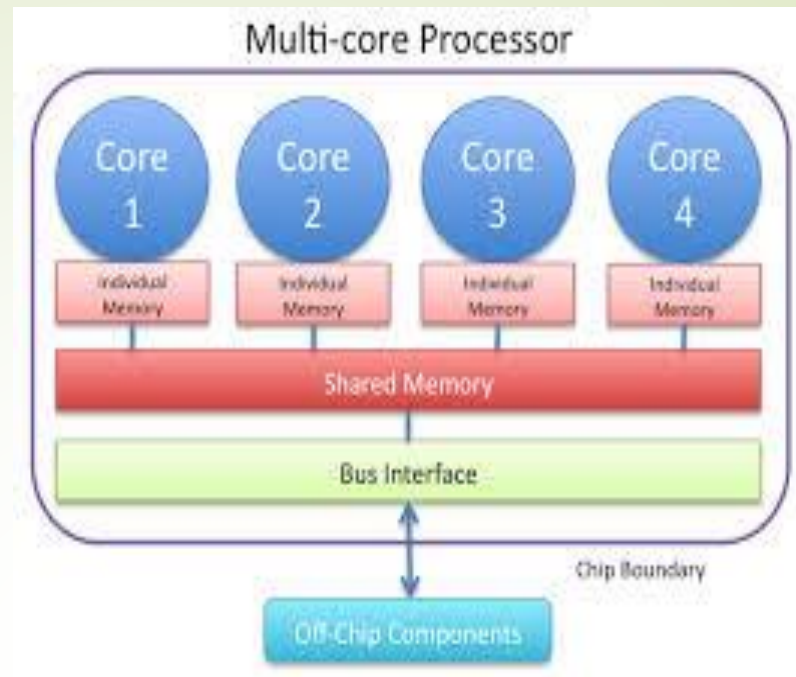


Electricitatea, va lua așisderea o neînchipuită desvoltare. Deja până acum, la America, electricitatea împlinește toate lipsurile oamenilor. Orașe întregi se încălzesc, ferb, se luminează și lucră numai cu electricitatea. Se va căuta o cale de a se produce electricitatea mai ieftin.

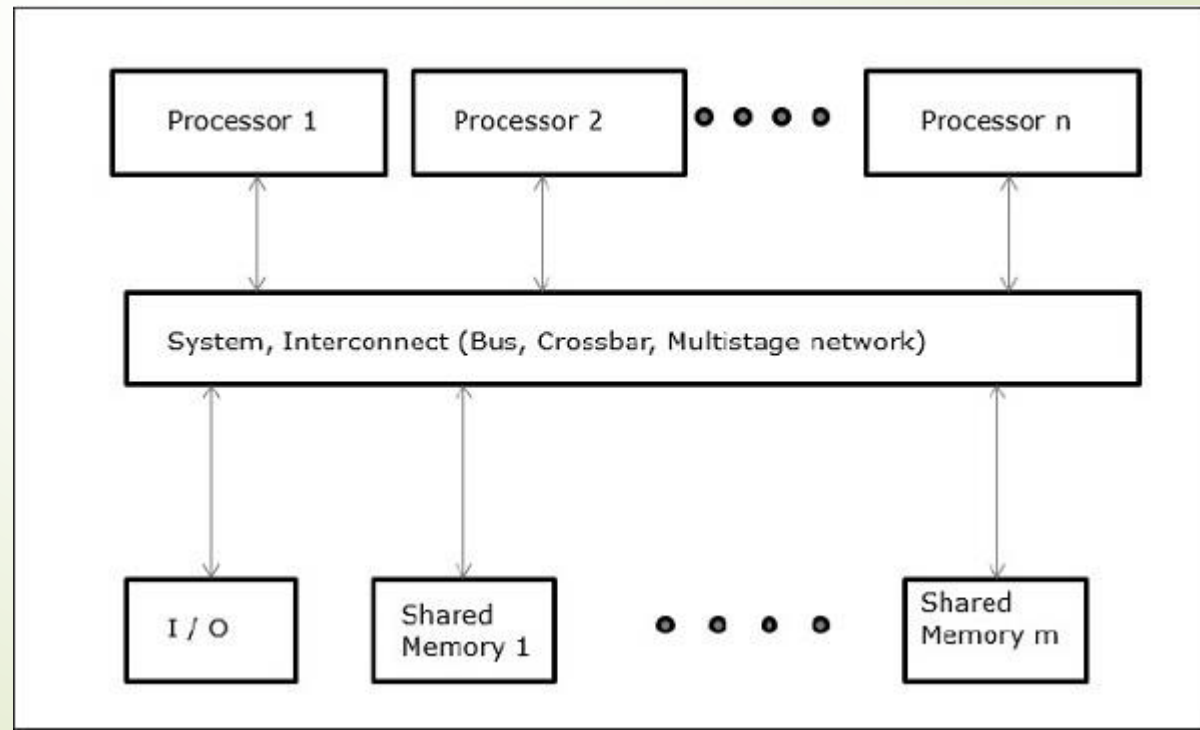
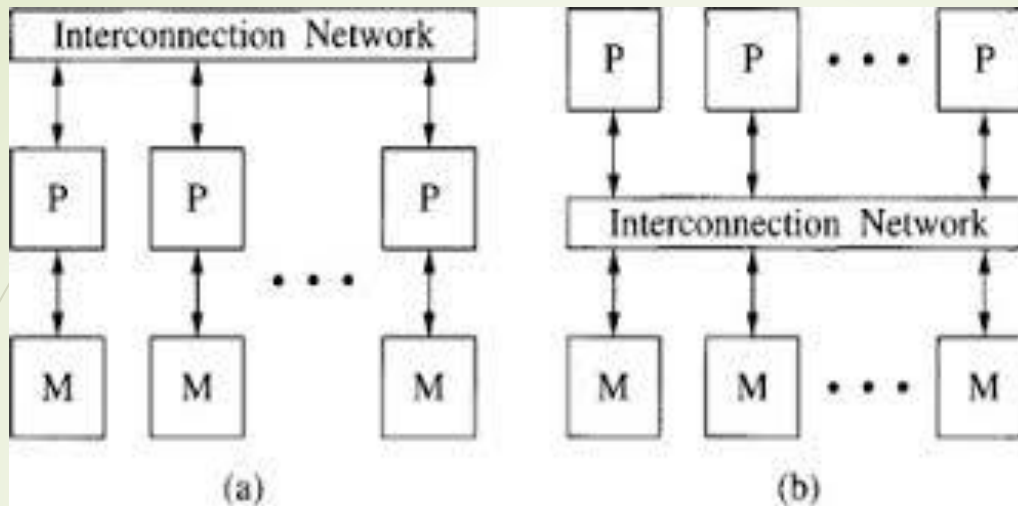
De mult tot încearcă învățații să prindă căldura soarelui și să o prefacă în electricitate și în magazie de electrică. Când va reuși acest lucru, cu ajutorul acestei uriașe uzini electrice se vor face adevărate minuni.

Radiofonia. O altă minune a zilelor noastre și mai ales a zilelor de mâine e și radiofonia care duce glasul omului peste țări și mări fără nici o sârmă. Radiofonia duce și chipul omului. Radiofonia a prins unele din tainele magnetismului și electricității pământului și aierului. Ca mâine va prinde și mai multe, făcând adevărate minuni. Deja la America se lucrează la astfel de aparate radiofonice cu ajutorul căror poți vorbi cu oricine dela orice depărtare și poți să-l vezi ca și când ai vorbi cu el, față în față.

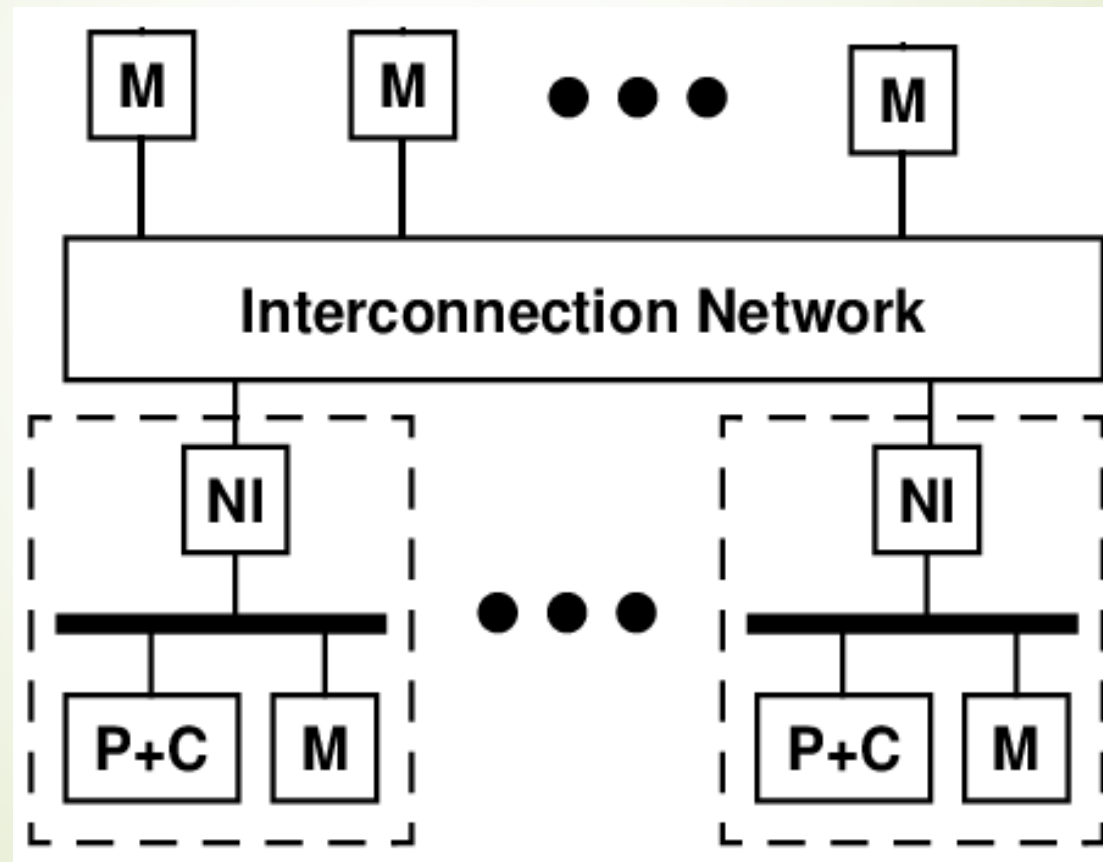
Structuri multicore



Sisteme UMA

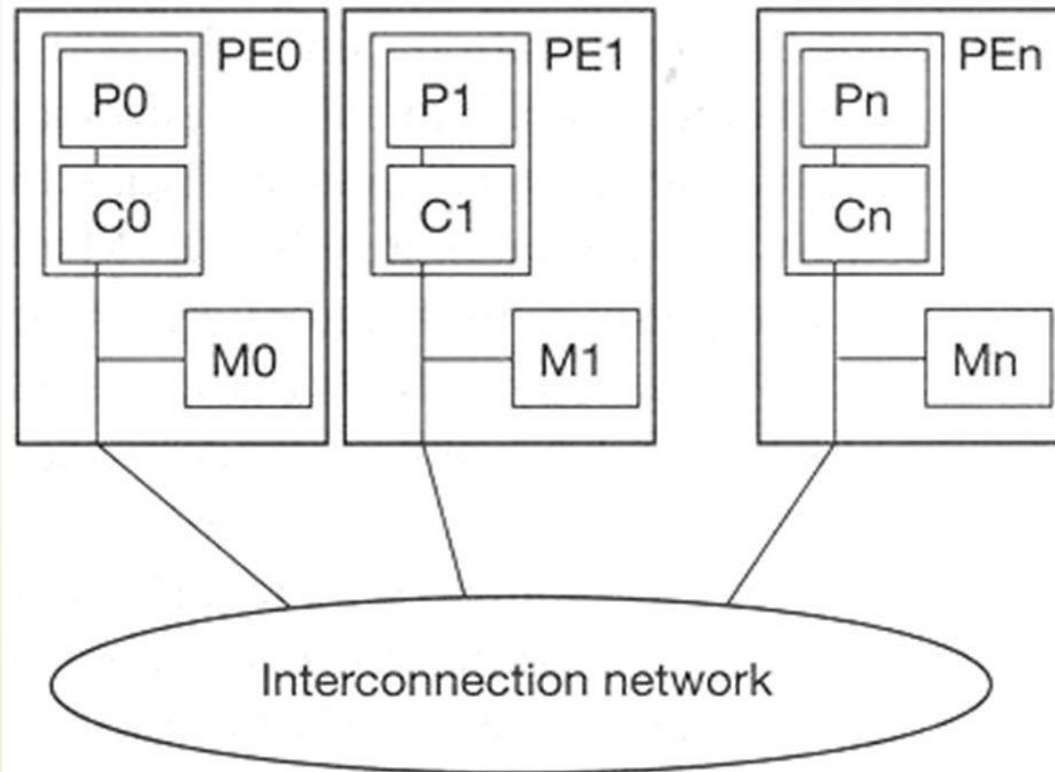


Sisteme NUMA

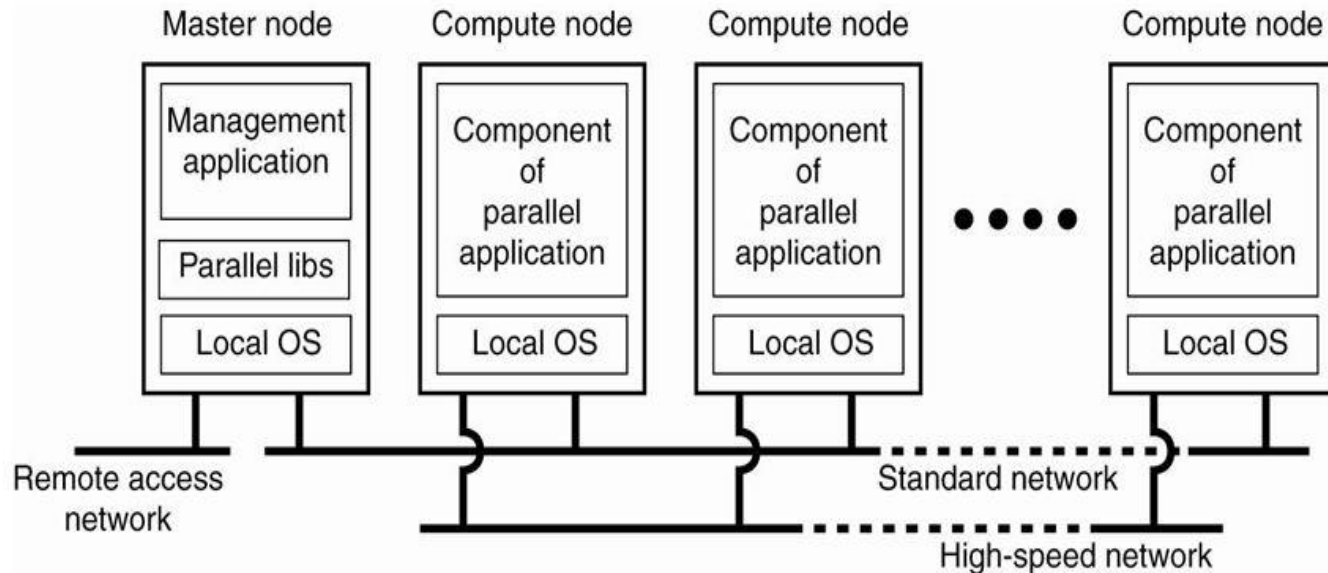


CC NUMA

Structure of CC-NUMA Architectures



Cluster Computing Systems

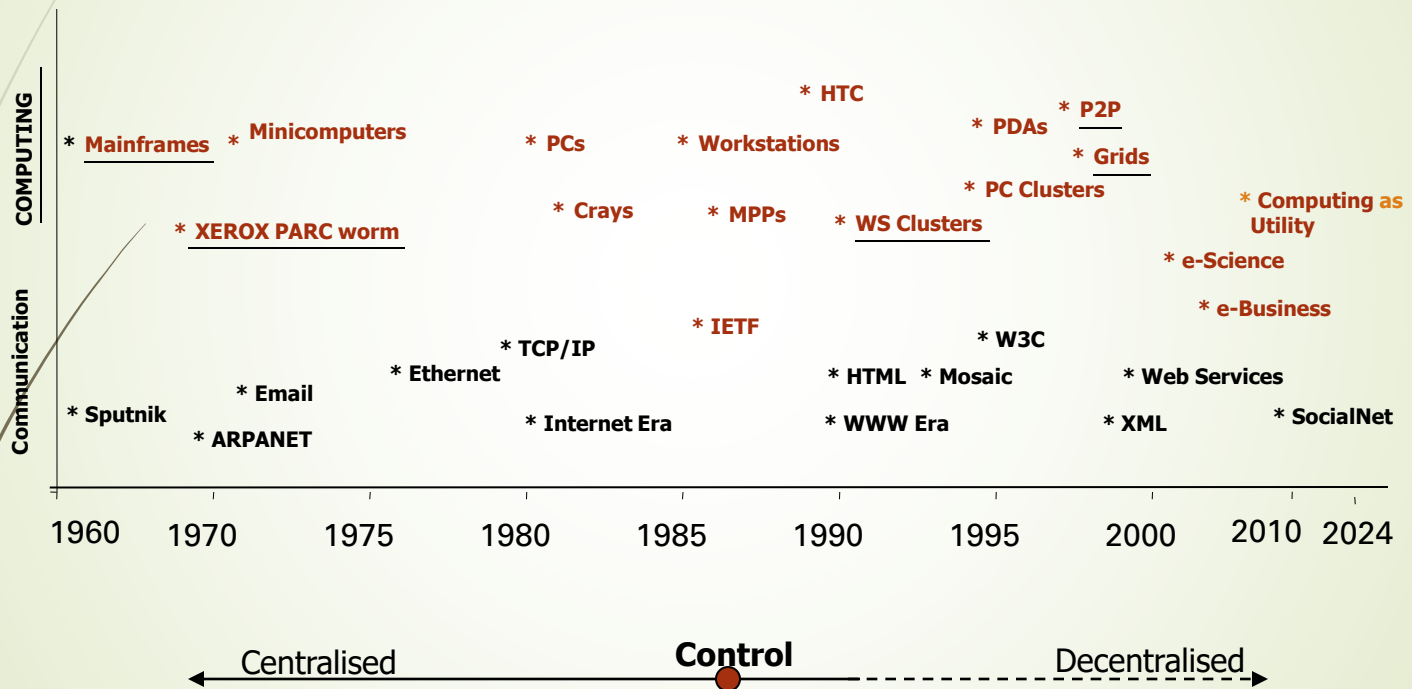


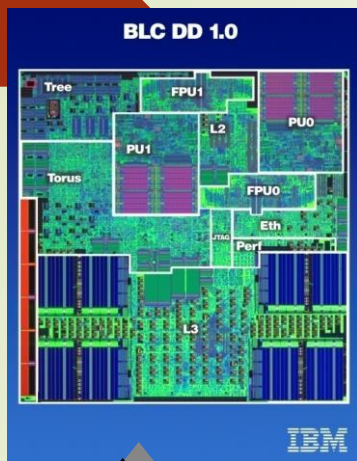
An example of a cluster computing system.

Cluster Computing



Evolutie sisteme de calcul si Interconectivitate: 1960-2024!





BlueGene/L Compute ASIC

Chip
(2 processors)
2.8/5.6 GF/s
4 MB (cache)

Compute Card
(2 chips, 2x1x1)
4 processors

Node Card
(32 chips, 4x4x2)
16 Compute Cards
64 processors

90/180 GF/s
16 GB DDR

5.6/11.2 GF/s
1 GB DDR

2.9/5.7 TF/s
0.5 TB DDR

Rack
(32 Node boards, 8x8x16)
2048 processors

System
(64 racks, 64x32x32)
131,072 procs

Data Center

IBM BlueGene/L

131,072 Processors



	System	Cores	Rmax (PFlop/s)	Rpeak (PFlop/s)	Power (kW)
1	Frontier - HPE Cray EX235a, AMD Optimized 3rd Generation EPYC 64C 2GHz, AMD Instinct MI250X, Slingshot-11, HPE DOE/SC/Oak Ridge National Laboratory United States	8,699,904	1,206.00	1,714.81	22,786
2	Aurora - HPE Cray EX - Intel Exascale Compute Blade, Xeon CPU Max 9470 52C 2.4GHz, Intel Data Center GPU Max, Slingshot-11, Intel DOE/SC/Argonne National Laboratory United States	9,264,128	1,012.00	1,980.01	38,698
3	Eagle - Microsoft NDv5, Xeon Platinum 8480C 48C 2GHz, NVIDIA H100, NVIDIA Infiniband NDR, Microsoft Azure Microsoft Azure United States	2,073,600	561.20	846.84	
4	Supercomputer Fugaku - Supercomputer Fugaku, A64FX 48C 2.2GHz, Tofu interconnect D, Fujitsu RIKEN Center for Computational Science Japan	7,630,848	442.01	537.21	29,899
5	LUMI - HPE Cray EX235a, AMD Optimized 3rd Generation EPYC 64C 2GHz, AMD Instinct MI250X, Slingshot-11, HPE EuroHPC/CSC Finland	2,752,704	379.70	531.51	7,107

Green500 Data

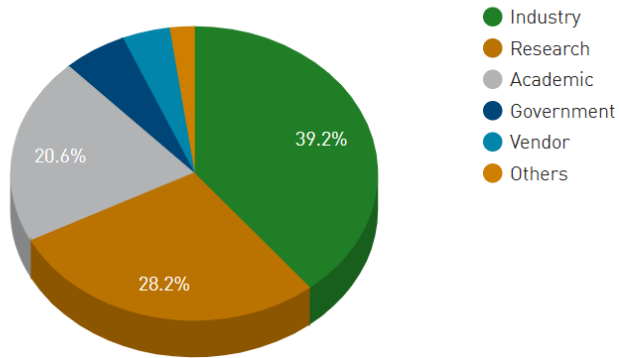
Rank	TOP500 Rank	System	Cores	Rmax (PFlop/s)	Power (kW)	Energy Efficiency (GFlops/watts)
1	189	JEDI - BullSequana XH3000, Grace Hopper Superchip 72C 3GHz, NVIDIA GH200 Superchip, Quad-Rail NVIDIA InfiniBand NDR200, ParTec/EVIDEN EuroHPC/FZJ Germany	19,584	4.50	67	72.733
2	128	Isambard-AI phase 1 - HPE Cray EX254n, NVIDIA Grace 72C 3.1GHz, NVIDIA GH200 Superchip, Slingshot-11, HPE University of Bristol United Kingdom	34,272	7.42	117	68.835
3	55	Helios GPU - HPE Cray EX254n, NVIDIA Grace 72C 3.1GHz, NVIDIA GH200 Superchip, Slingshot-11, HPE Cyfronet Poland	89,760	19.14	317	66.948
4	328	Henri - ThinkSystem SR670 V2, Intel Xeon Platinum 8362 32C 2.8GHz, NVIDIA H100 80GB PCIe, Infiniband HDR, Lenovo Flatiron Institute United States	8,288	2.88	44	65.396



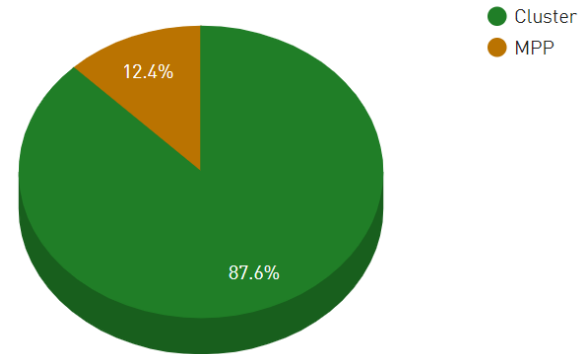
MAY 2024



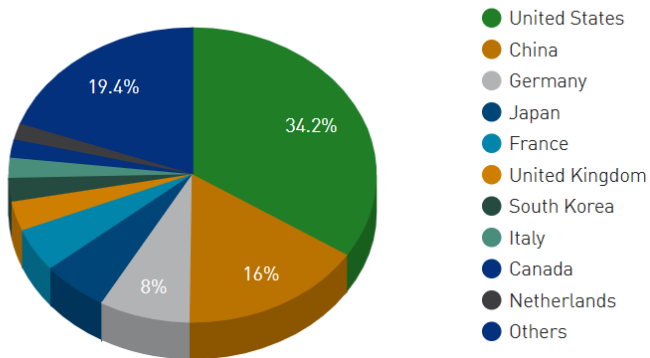
Segments System Share



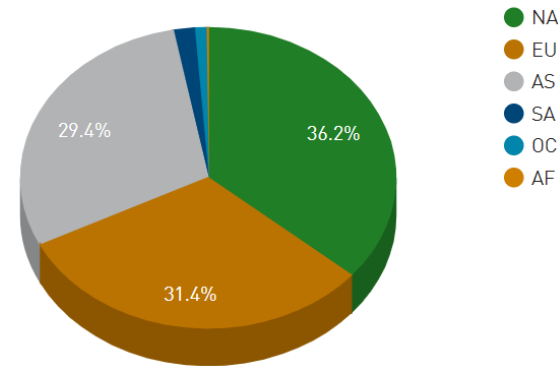
Architecture System Share



Countries System Share

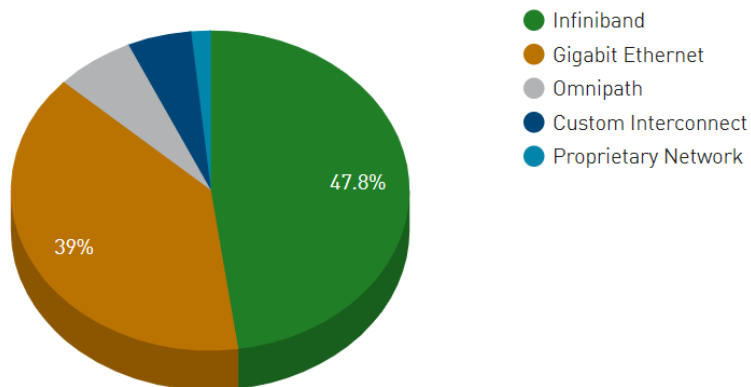


Continents System Share

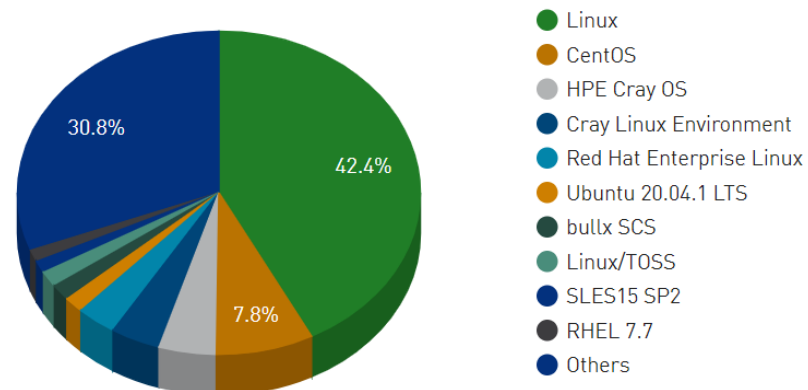




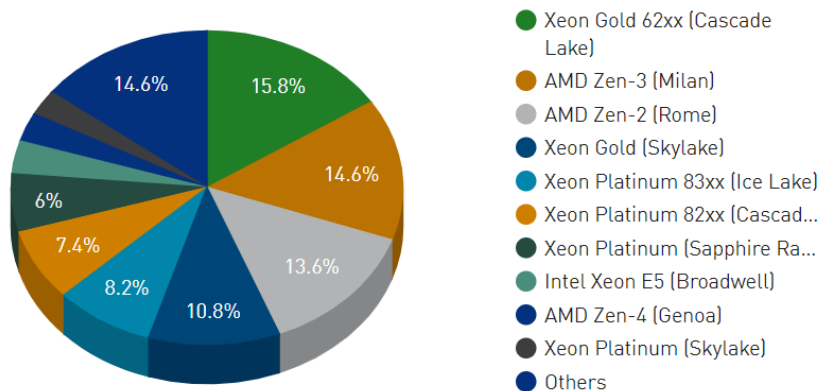
Interconnect Family System Share



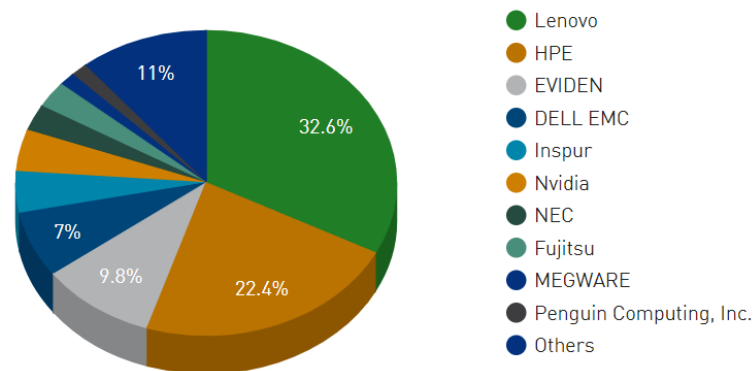
Operating System System Share



Processor Generation System Share

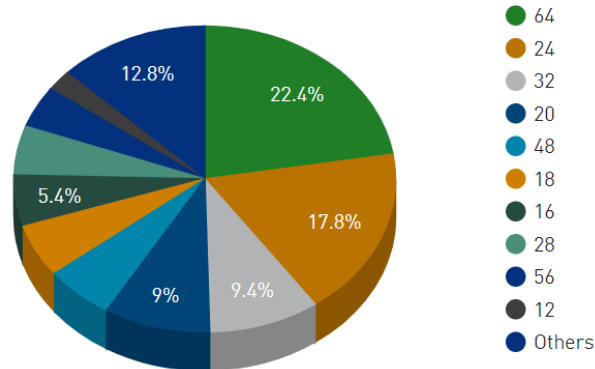


Vendors System Share



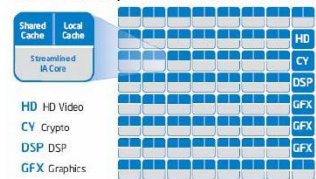


Cores per Socket System Share

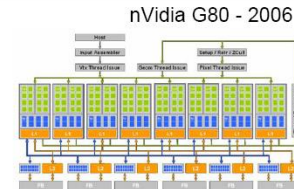
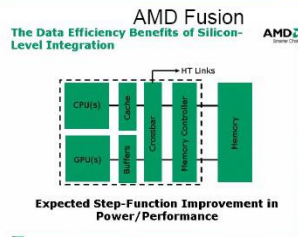


Industry presentations show changing trends in processors

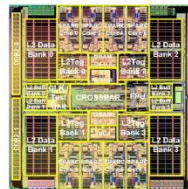
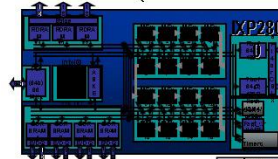
Intel's Microprocessor Research Lab



Intel's Visual Computing Group - Larabee



Intel Network Processor
1 GPP Core
16 ASPs (128 threads)

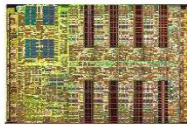
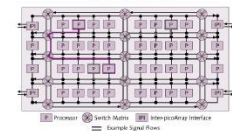


Sun Niagara
8 GPP cores (32 threads)



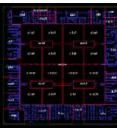
Intel 4004 (1971):
4-bit processor,
2312 transistors,
~100 KIPS,
10 micron PMOS,
11 mm² chip

IBM Cell
1 GPP (2 threads)
8 ASPs



Picochip DSP
1 GPP core
248 ASPs

Cisco CRS-1
188 Tensilica GPPs



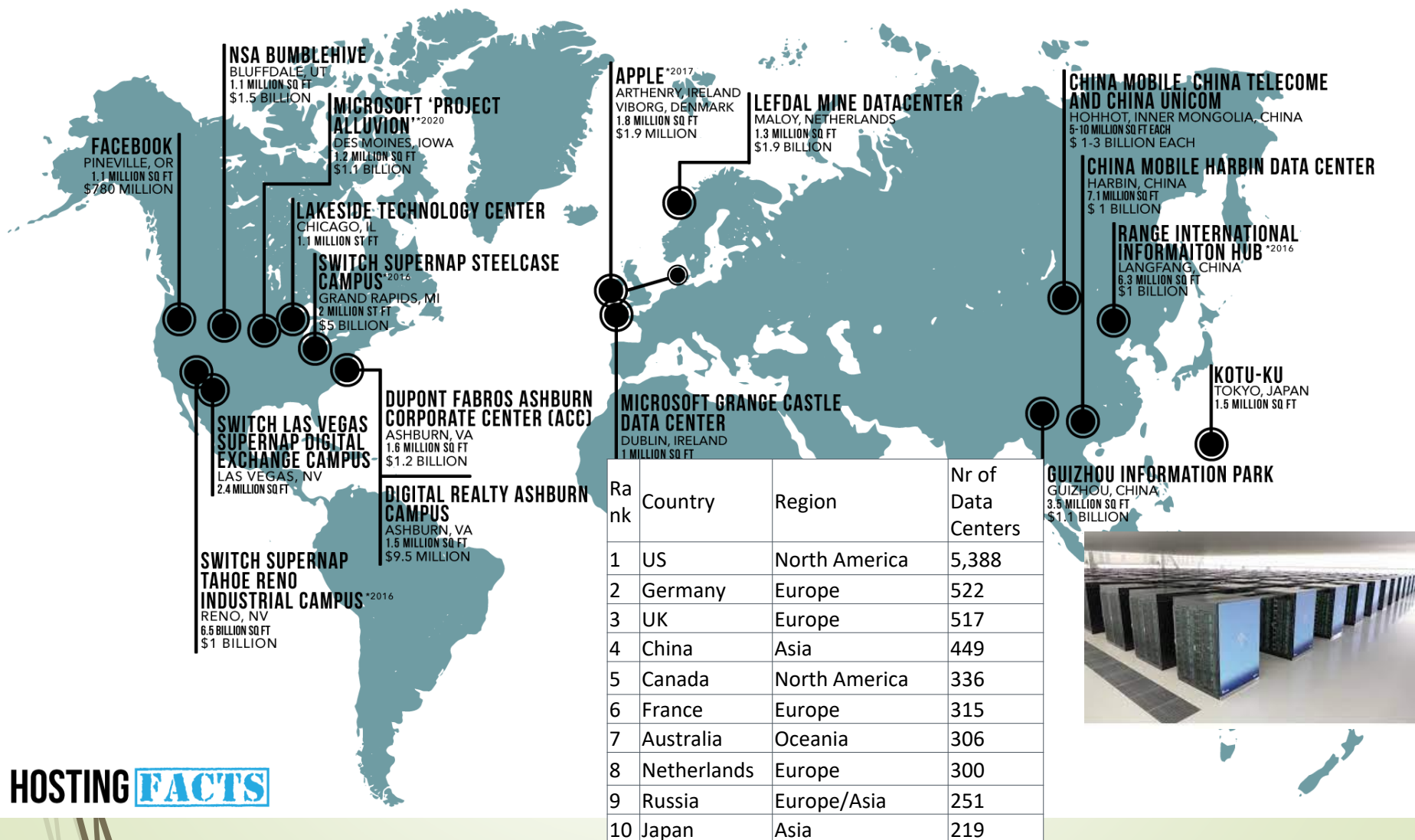
1000s of
processor
cores per
die

**"The Processor is
the new Transistor"
[Rowen]**

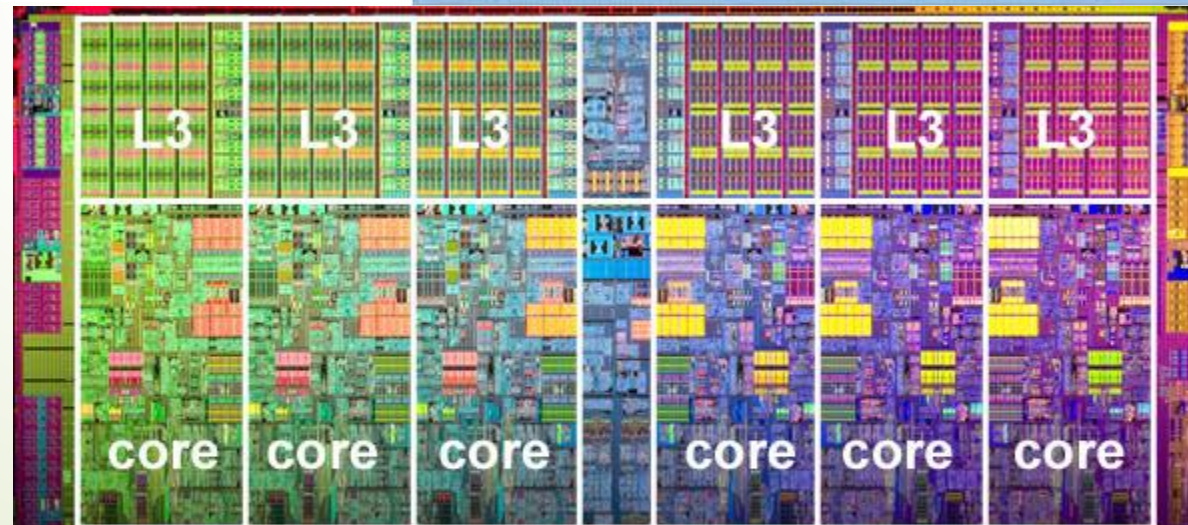
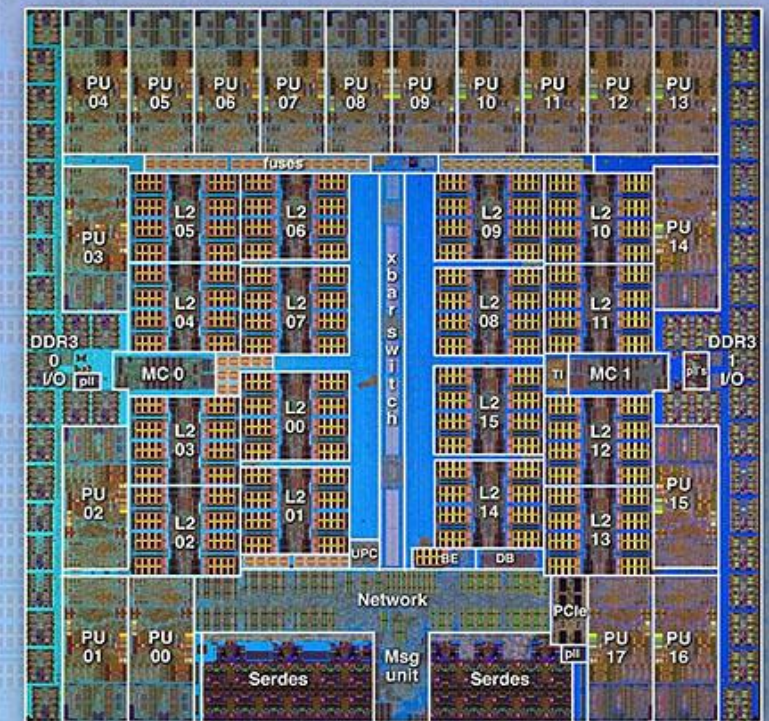
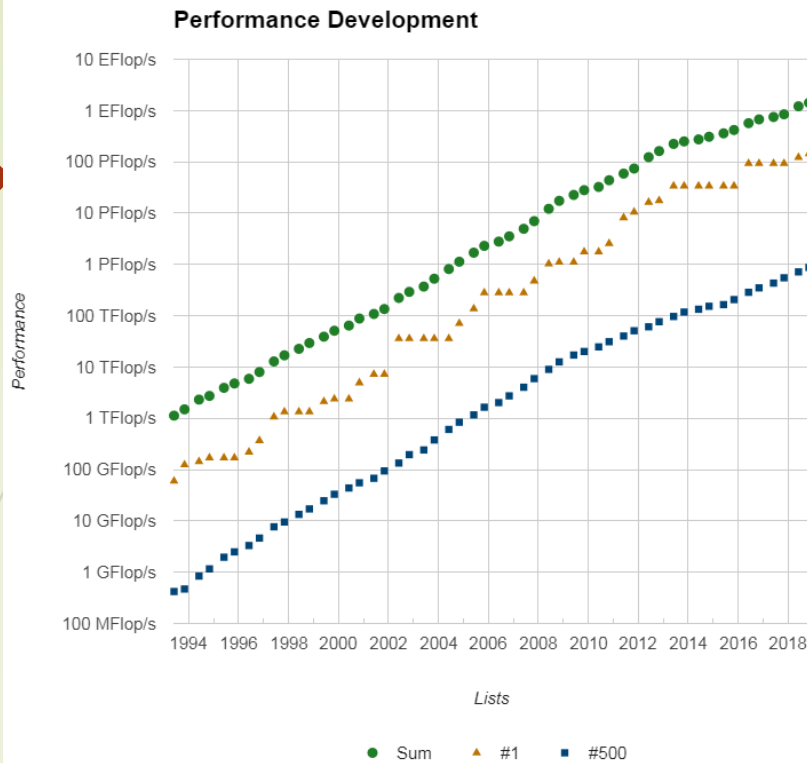
Taken from publicly available information

Infrastructurile de cercetare deschise

- *În ultimele decenii a devenit o practică concentrarea aparaturii și echipamentelor în zone dedicate, uneori în condiții speciale cu un microclimat special în infrastructură de cercetare si servicii*
- *Infrastructura poate fi deschisă pentru un cercetător dintr-o altă entitate, participant la un proiect CD executat în parteneriat.*
- *Prin Roadmap-ul național aferent perioadei 2017-2025 se urmărește realizarea unei liste de infrastructuri de cercetare prioritare la nivel național, bazată pe documente de politica a domeniului (Strategia Națională CDI)*

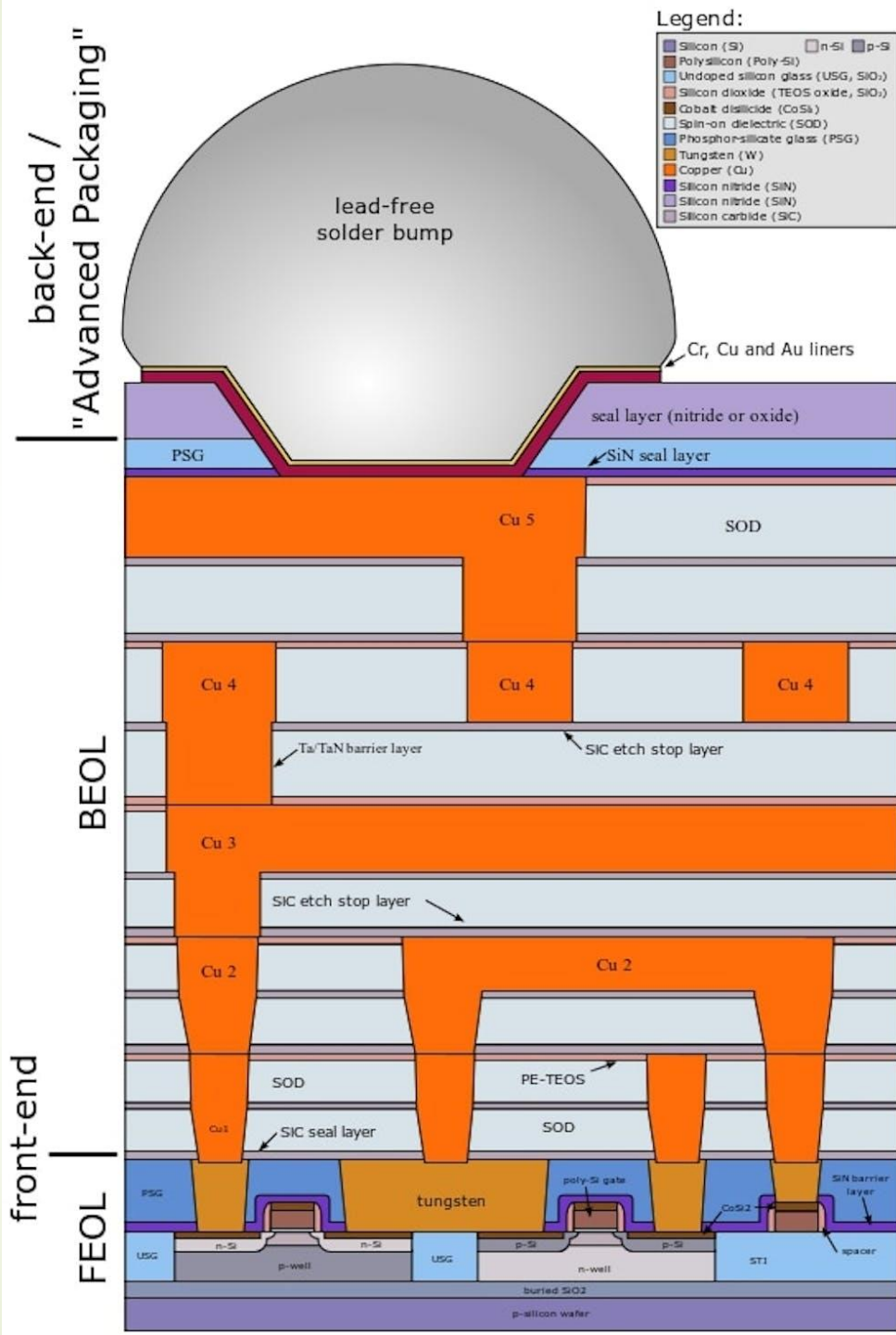
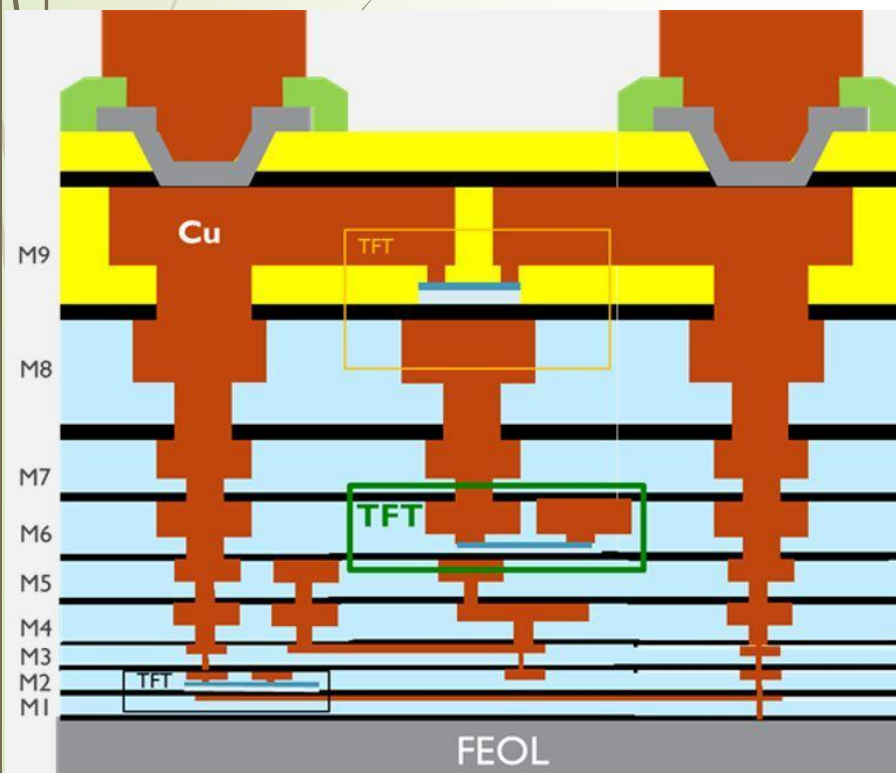


IBM BG/Q Compute Chip with 18 cores (PU) and 16 L2 Cache units (L2)a



Intel Xeon processor with 6 cores and 6 L3 cache units

Noul design de 2 nm al IBM poate împacheta peste 50 de miliarde de tranzistori pe un cip



IBM Q System One, IBM's "commercial-use" quantum computer

