

ГУАП

КАФЕДРА № 44

ОТЧЕТ
ЗАЩИЩЕН С ОЦЕНКОЙ
ПРЕПОДАВАТЕЛЬ

доц., канд. техн. наук, доц.

должность, уч. степень, звание

подпись, дата

О.О. Жаринов

инициалы, фамилия

ОТЧЕТ О ЛАБОРАТОРНОЙ РАБОТЕ №3

РАЗРАБОТКА СЧЁТЧИКА С ЗАДАННЫМ ОСНОВАНИЕМ СЧЁТА НА
ПЛИС С ИСПОЛЬЗОВАНИЕМ ЯЗЫКОВ ОПИСАНИЯ
АППАРАТУРЫ

по курсу: СХЕМОТЕХНИКА

РАБОТУ ВЫПОЛНИЛ

СТУДЕНТ гр. №

4143

подпись, дата

Д.В. Пономарев

инициалы, фамилия

Санкт-Петербург 2024

Цель работы

Разработать проект счетчика с заданным основанием счета в среде программирования Quartus, с использованием языков описания аппаратуры.

Индивидуальное задание

Содержание индивидуального задания варианта №24 продемонстрировано на рисунке 1, где для удобства необходимые данные выделены жёлтым цветом.

Таблица вариантов заданий

Вар.	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
М	15	17	18	19	20	21	22	23	24	14	3	5	6	7	9
Вар.	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30
М	10	11	12	13	25	26	27	28	29	30	31	33	34	35	36

Рисунок 1 – Индивидуальное задание

Ход работы

В качестве языка описания аппаратуры был выбран Verilog.

Поставленная цель была достигнута двумя способами.

Первый способ: код реализует счетчик, который увеличивает значение *y* на каждом положительном фронте тактового сигнала *clk*, за исключением случаев, когда сигнал сброса *rst* активен. В этом случае значение счетчика *y* сбрасывается в 0. Когда значение счетчика достигает 28 (5'b11100), оно также сбрасывается в 0.

Листинг программы

Листинг первой программы представлен ниже (простого варианта).

```
module lab1 (  
    input clk, rst,  
    output reg [4:0] y  
);  
  
    always @(posedge(clk),posedge(rst))  
    begin  
        if (rst) y <= 0;  
        else if (y == 5'b11100) y <=0;  
        else y <= y+1;
```

end

endmodule

ПЛИС

Результат назначения выводов ПЛИС показан на рисунке 3.

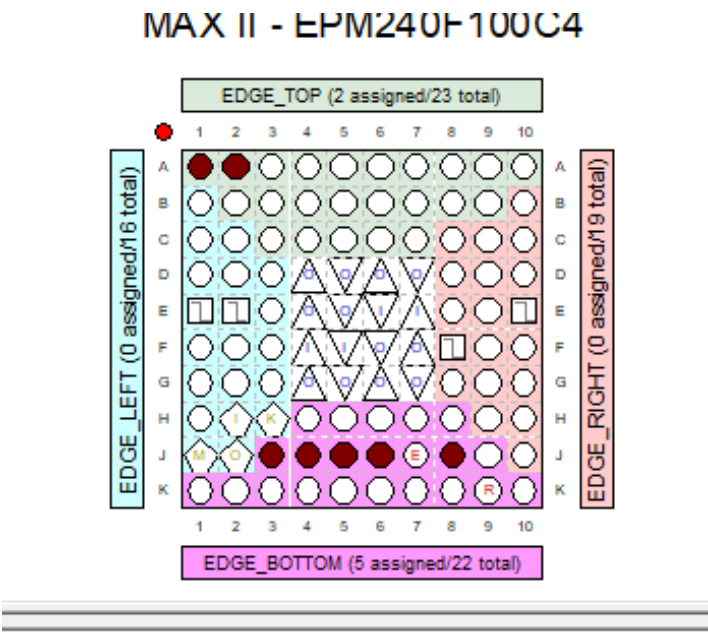


Рисунок 3 – Назначение выводов ПЛИС

Временная диаграмма

Результат функциональной симуляции первой программы на временной диаграмме продемонстрирован на рисунках 4 - 5, тогда как результат временной – на рисунках 5 – 6 соответственно.

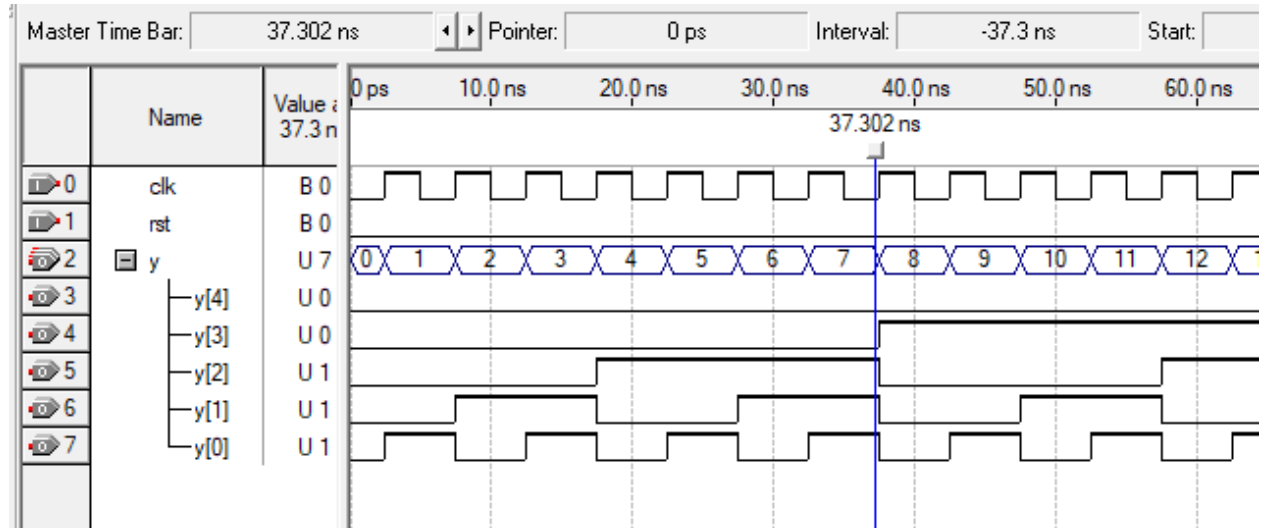


Рисунок 4 – Функциональная симуляция

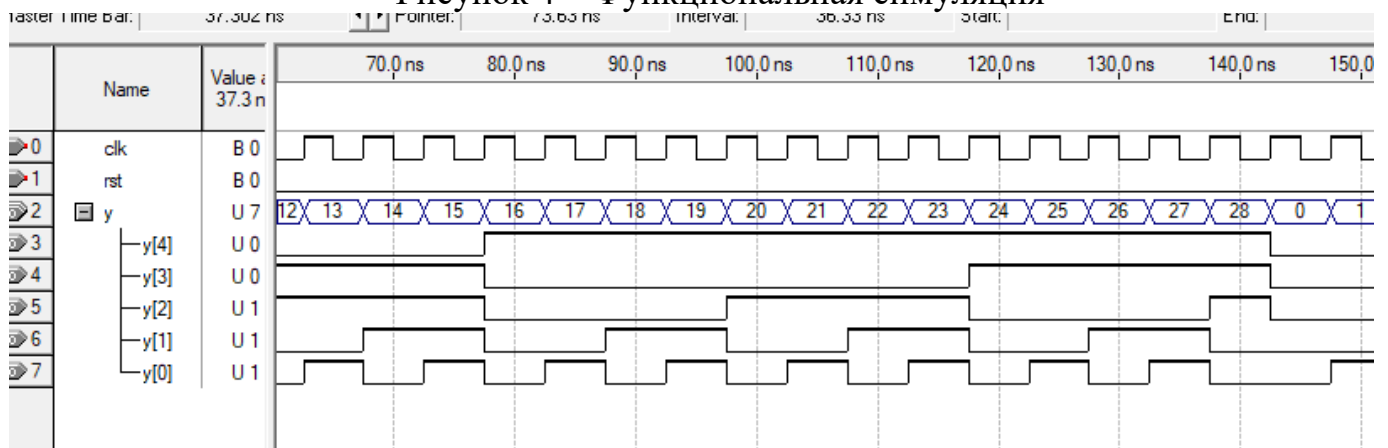


Рисунок 5 – Функциональная симуляция

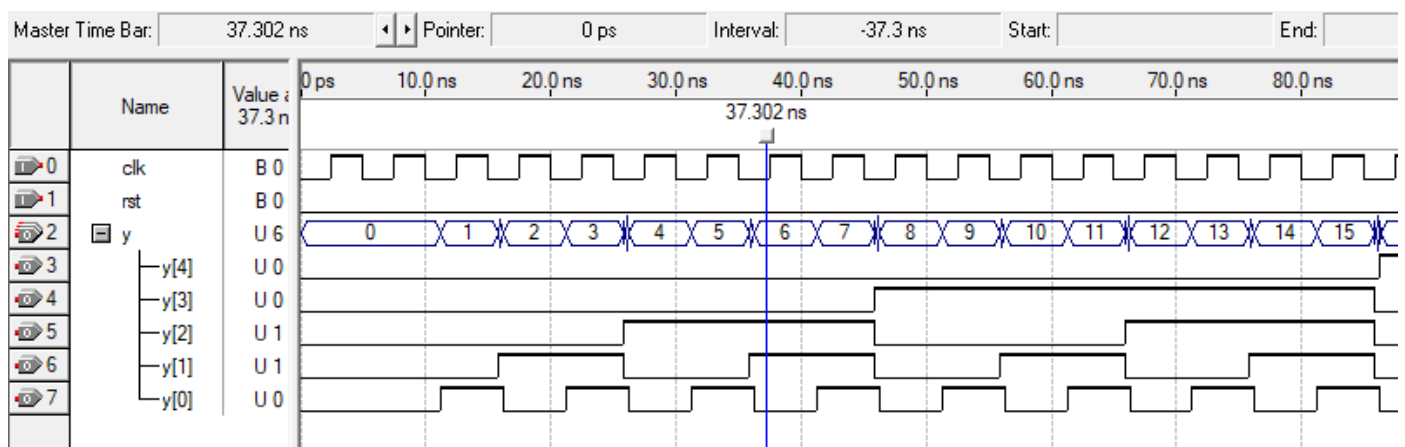


Рисунок 6 – Временная симуляция

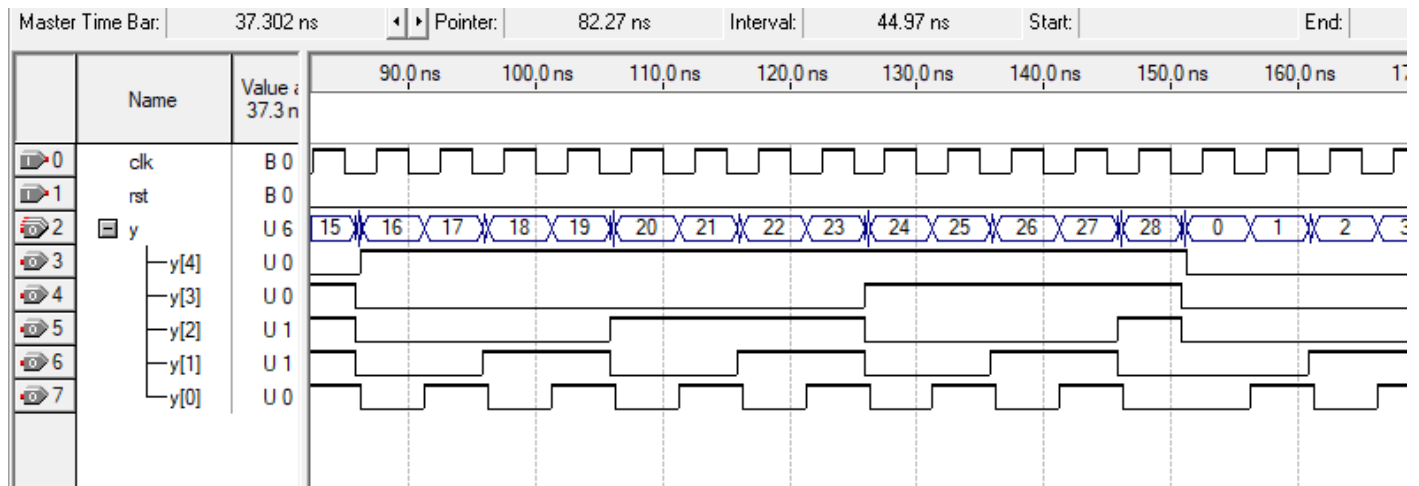


Рисунок 7 – Временная симуляция

Листинг программы

Приступим к разработке второй программы. Она реализует счетчик с использованием конечного автомата. Параметры S_IDLE и S_COUNTING определяют два состояния конечного автомата: S_IDLE для режима увеличения счетчика и S_COUNTING для режима сброса счетчика. Если сигнал сброса rst активен, счетчик y сбрасывается в 0, и состояние автомата устанавливается в S_IDLE. В противном случае, если сигнал сброса не активен, происходит переход между двумя состояниями конечного автомата в зависимости от текущего состояния и значения счетчика y. В состоянии S_IDLE значение счетчика увеличивается на 1 при каждом такте clk, пока не достигнет значения 28 (5'b11100). После этого состояние переходит в S_COUNTING, и счетчик сбрасывается в 0. В состоянии S_COUNTING счетчик остается сброшенным в 0 до тех пор, пока не достигнет значения 28, после чего возвращается в состояние S_IDLE.

Листинг кода продемонстрирован ниже.

```
module lab1 (
    input clk, rst,
    output reg [4:0] y
);

    reg [1:0] state;
```

```

parameter [1:0] S_IDLE = 2'b00;
parameter [1:0] S_COUNTING = 2'b01;

always @(posedge clk or posedge rst) begin
    if (rst) begin
        y <= 0;
        state <= S_IDLE;
    end
    else begin
        case(state)
            S_IDLE: begin
                if (y == 5'b11100) begin
                    y <= 0;
                    state <= S_COUNTING;
                end
                else begin
                    y <= y + 1;
                    state <= S_IDLE;
                end
            end
            S_COUNTING: begin
                if (y == 5'b11100) begin
                    y <= 0;
                    state <= S_IDLE;
                end
                else begin
                    y <= y + 1;
                    state <= S_COUNTING;
                end
            end
        endcase
    end
end

```

```

        endcase
    end
end

```

```

endmodule

```

ПЛИС

Результат назначения выводов ПЛИС такой же как у первого кода.

Временная диаграмма

Результат функциональной симуляции первой программы на временной диаграмме такой же как у этой, поэтому на скриншотах только временна, результат временной – на рисунках 8 – 9 соответственно.

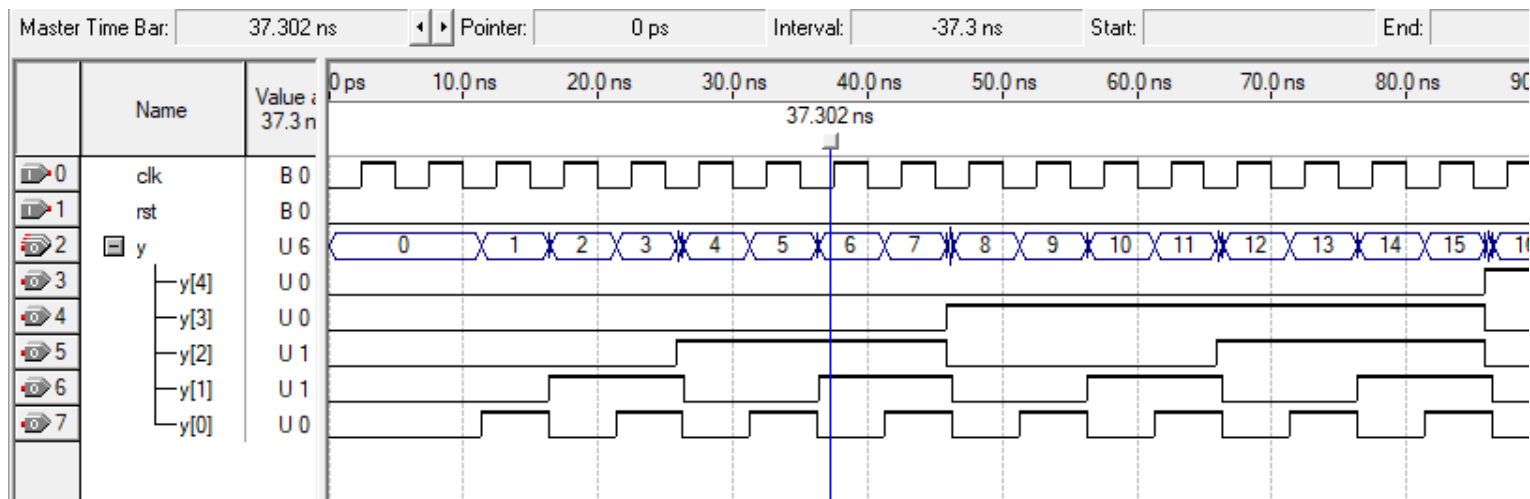


Рисунок 8 – Временная симуляция

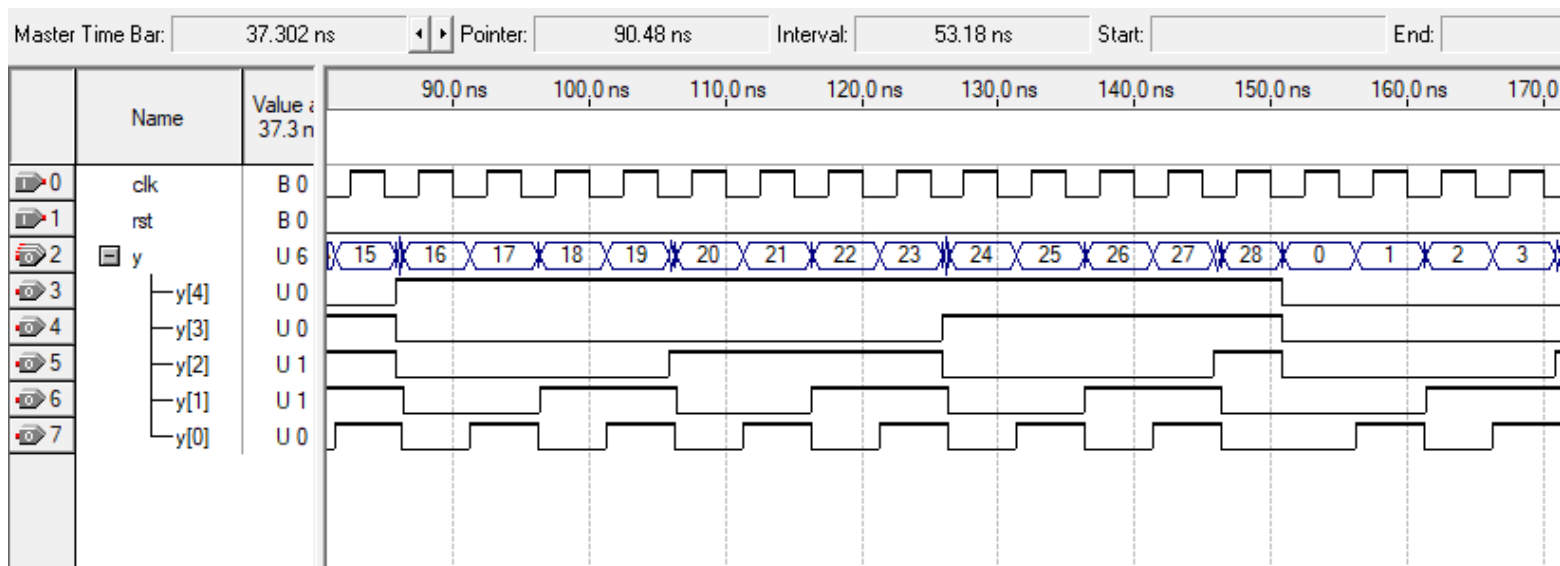


Рисунок 9 – Временная симуляция

Выводы

В данной лабораторной работе был разработан проект счетчика с заданным основанием счета в среде программирования Quartus, с использованием языков описания аппаратуры.

Список используемых источников

1. Проектирование встраиваемых систем на ПЛИС. / З.Наваби; перев. с англ. В.В. Соловьева. – М.: ДМК Пресс, 2016. - 464 с.
2. Цифровая схемотехника и архитектура компьютера / Д.М. Харрис, С.Л. Харрис; пер. с англ. Imagination Technologies. – М.: ДМК Пресс, 2018. - 792 с.
3. Методические указания: [Электронный ресурс] // Санкт-Петербургский государственный университет аэрокосмического приборостроения. URL.: <https://pro.guap.ru/inside/student/tasks/0fdb98383428d337ebd147c885592f56/download>. (Дата обращения: 16.02.24).
4. Лекционный курс: [Электронный ресурс] // Санкт-Петербургский государственный университет аэрокосмического приборостроения. URL.: <https://lms.guap.ru/new/course/view.php?id=9962>. (Дата обращения: 16.02.24).