

XR829 Application Guide

Version 1.1

2018-07-30

目录

- 总体介绍

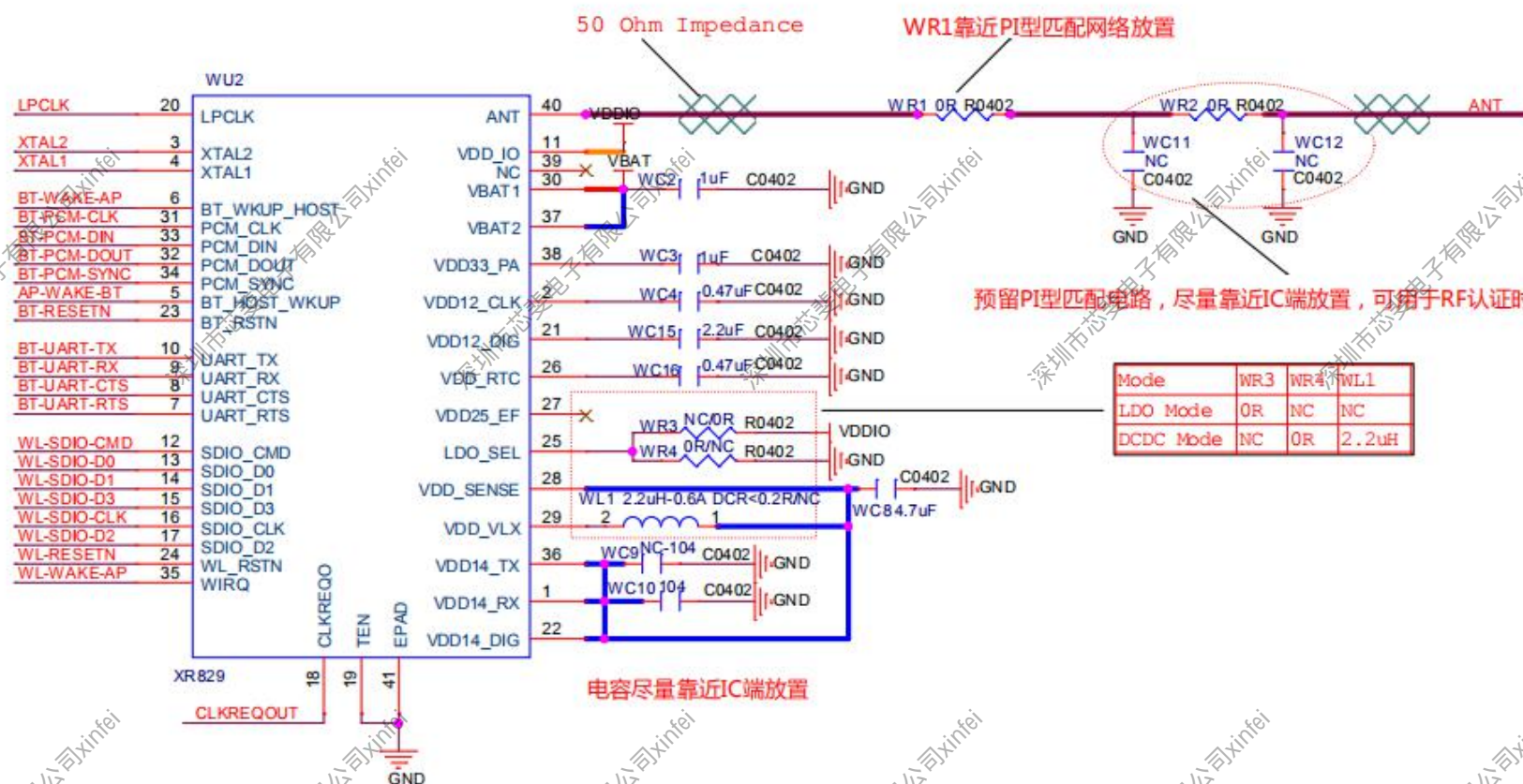
- XR829电路原理图

1. 总体介绍

- XR829是一款全集成2.4GHz Wi-Fi&Bluetooth二合一芯片。
- 支持WLAN 802.11 b/g/n , 支持SDIO 2.0接口。
- 支持BT V4.2双模(BT/BLE)工作模式 , HCI (最高4M波特率UART) 和PCM接口。

2. XR829电路原理图

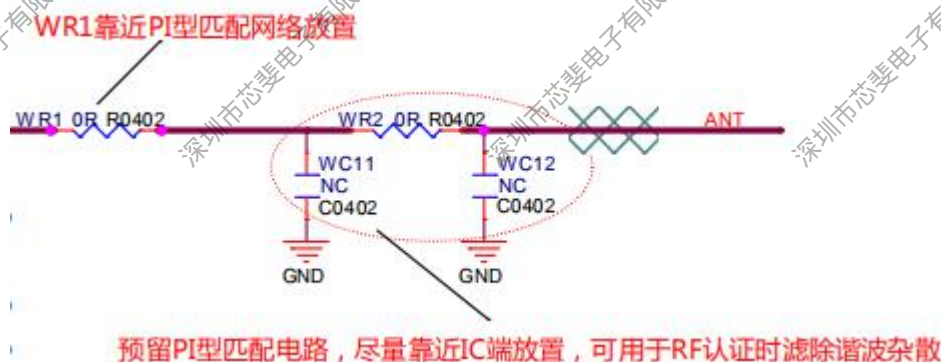
- XR829外围参考电路如下图所示：



Note: NC - No Connect; (对于值为 "xx/NC" 或 "NC/xx" 的器件而言，默认贴 "/" 前的值)

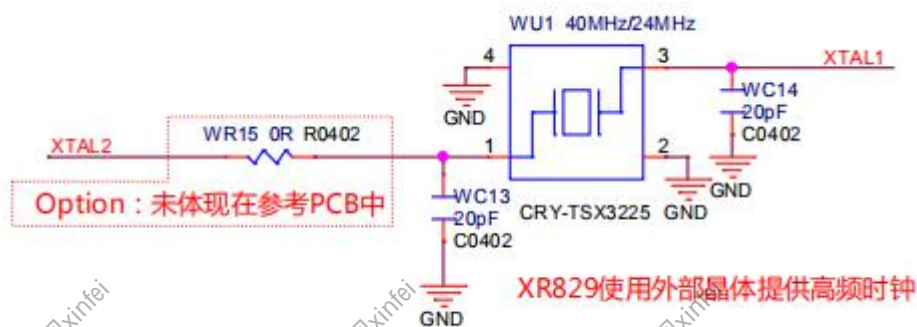
2. XR829电路原理图

- XR829射频输出端口 (ANT pin) 无需匹配电路，但可预留天线PI型匹配电路，如下图所示。
- 为了方便天线PI型匹配电路的调试，在射频输出端口与天线间预留0Ω电阻WR1，如下图所示。



2. XR829电路原理图

- XR829支持不同频率的有源晶振和无源晶体，详见XR829数据手册。
- 使用无源晶体时可以通过调整**外部电容**使频率误差达到设计要求。以下面图示无源晶体为例：
 - » 晶体两边匹配电容默认值为20 pF，如下图WC13和WC14。
 - » 若频率误差偏大，可适当增加电容容值；反之则减小电容容值。
 - » 频率误差越接近0 ppm，输出频率精度越高。

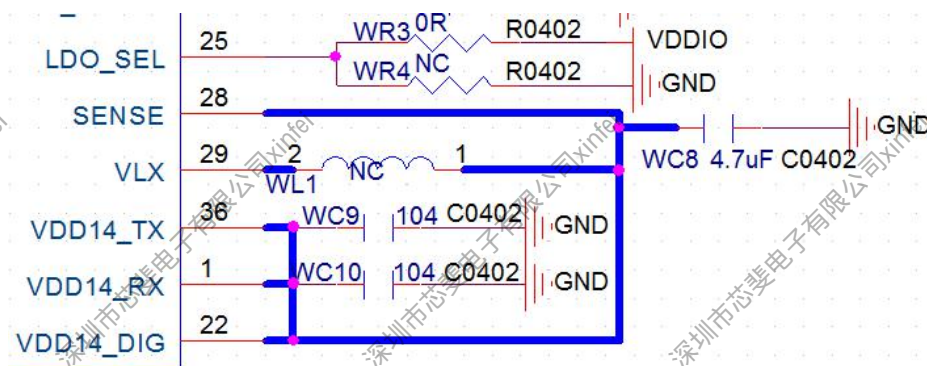


2. XR829电路原理图

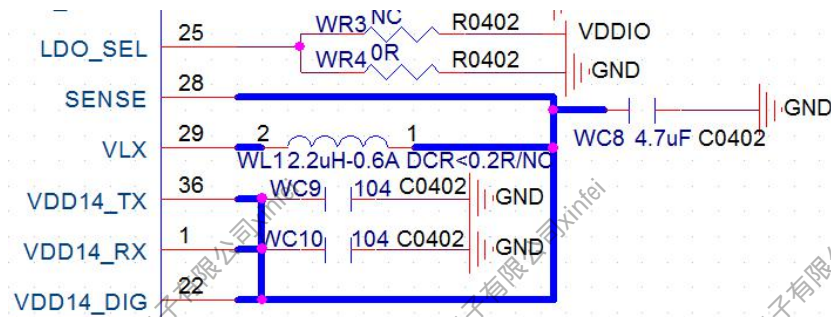
- CLKREQOUT信号在搭配珠海全志科技股份有限公司部分AP芯片（集成有DCXO模块）的省晶振方案中使用，如不使用，该pin NC。
- XR829的LPCLK信号仅支持外部32K/32.768K时钟输入。
- XR829的SDIO接口在AP端需要上拉电阻，默认选择33K Ohm。
- BT-WAKE-AP和WL-WAKE-AP需要连接到AP上有中断功能的GPIO。

2. XR829电路原理图

- VDD14_xx可通过LDO和DCDC两种方式提供；
 - » LDO方式：LDO_SEL上拉至VDDIO，同时断开VLX与SENSE之间的连接，可参考下图连接。



- » DCDC方式：LDO_SEL下拉至GND，同时电感WL1使VLX管脚与SENSE管脚之间构成反馈回路，WL使用2.2uH以上，可参考下图连接。



Note: NC: No Connect;

2. XR829电路原理图

- XR829供电电压：

Symbol	Voltage Range(V)			Max Current(mA)
	Min	Typ	Max	
VBAT	3	3.6	5.5	400
VDDIO	1.62	1.8/3.3	3.6	10

(注意供电电源的电流驱动能力；)

- 为了优化总的电源功耗，需特别注意电源端的电源效率。
 - VBAT可以直接电池或5V电源供电，VDDIO由各AP平台上PMU供电，这样总供电效率高。
 - VBAT也可以和VDDIO连在一起，由PMU供电。
- WC8靠近WL1管脚放置，其他电容靠近相应芯片pin脚放置。