

XR829 PCB Layout Guide L2

Version 1.3

2019-8-15

Outline

- Stack-up
- Placement
- Routing

Stack-up

- 本Guide主要针对二层板并且单面贴设计，叠层如下图所示。
- PCB具体厚度根据实际情况和阻抗要求适当调整。

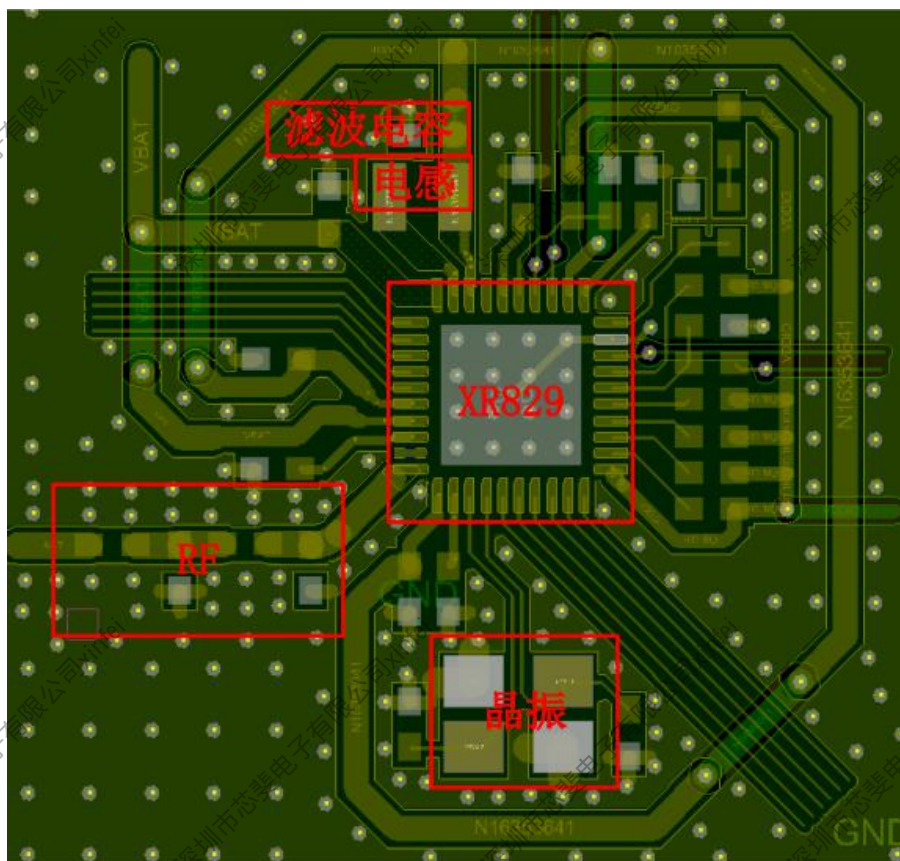
层	厚度
TOP	1.8 (0.5oz+Plating)
Core	44 (mil)
BOT	1.8 (0.5+Plating)
完成板厚: 1.2 (+0.12/-0.12) MM	

Placement (1/2)

- XR829总体布局需靠板边放置以使RF线缩短。
- XR829总体布局远离DDR，PMU，AP（主控芯片），USB，MIPI，HDMI等干扰源。不但利用散热，而且可以防止其对XR829的干扰。
- 天线辐射区域尽量保证没有金属器件。

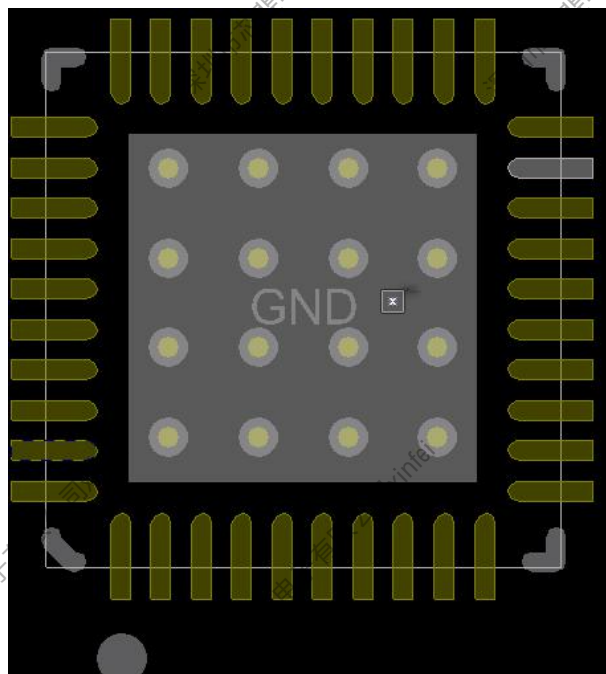
Placement (2/2)

- 高频晶振靠近XR829相应pin，并且晶振和RF线尽量分开，防止晶振对RF的干扰。
- DCDC电感WL1靠近XR829，滤波电容WC8靠近电感放置。其他电容靠近相应pin脚。



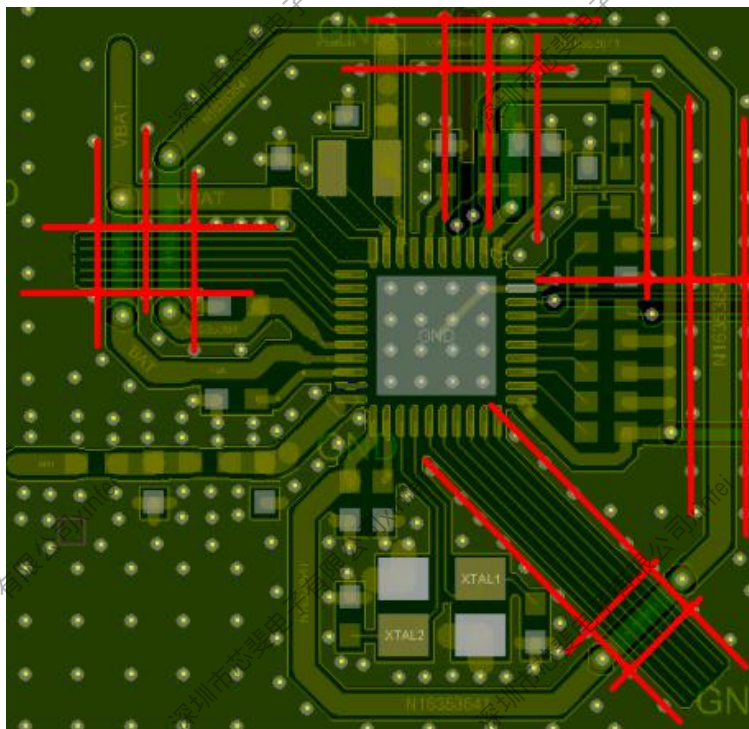
Routing (1/6)

- XR829推荐PCB封装如下图所示；
- 中间需要开窗处理；
- 有均匀的GND过孔以便E-PAD充分连接GND平面。



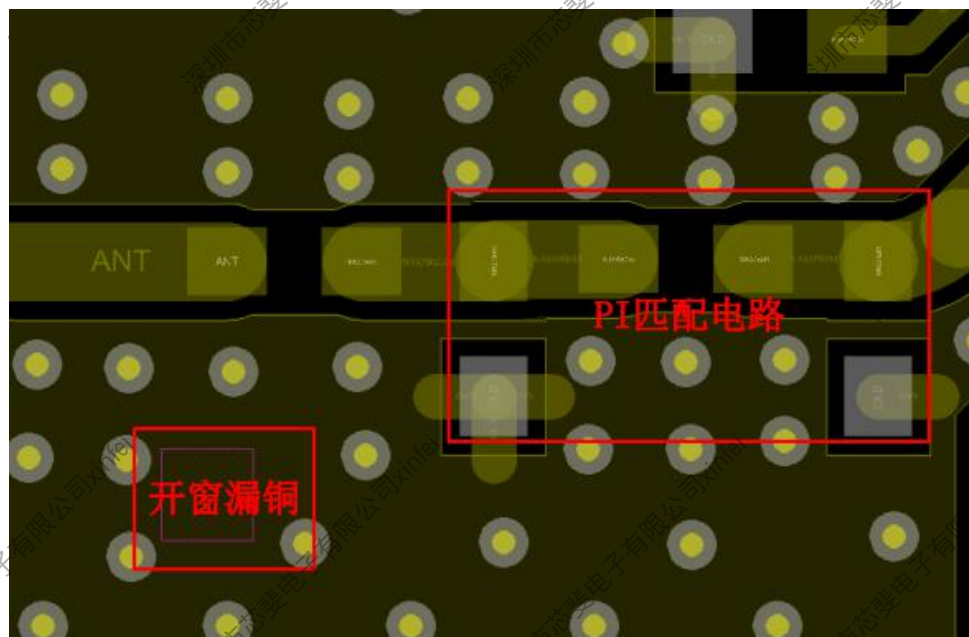
Routing (2/6)

- 本参考板为两层板单面贴，走线尽可能在Top层，若无法避免走线需要换层到Bottom层，要求Bottom走线尽量短，相邻两层板的走线应尽量互相垂直或斜交。
- 两层板地线设计成栅状，即在PCB一层布较多的平行地平面/线，另一层为垂直地平面/线，然后在它们交叉的地方用过孔连接起来。



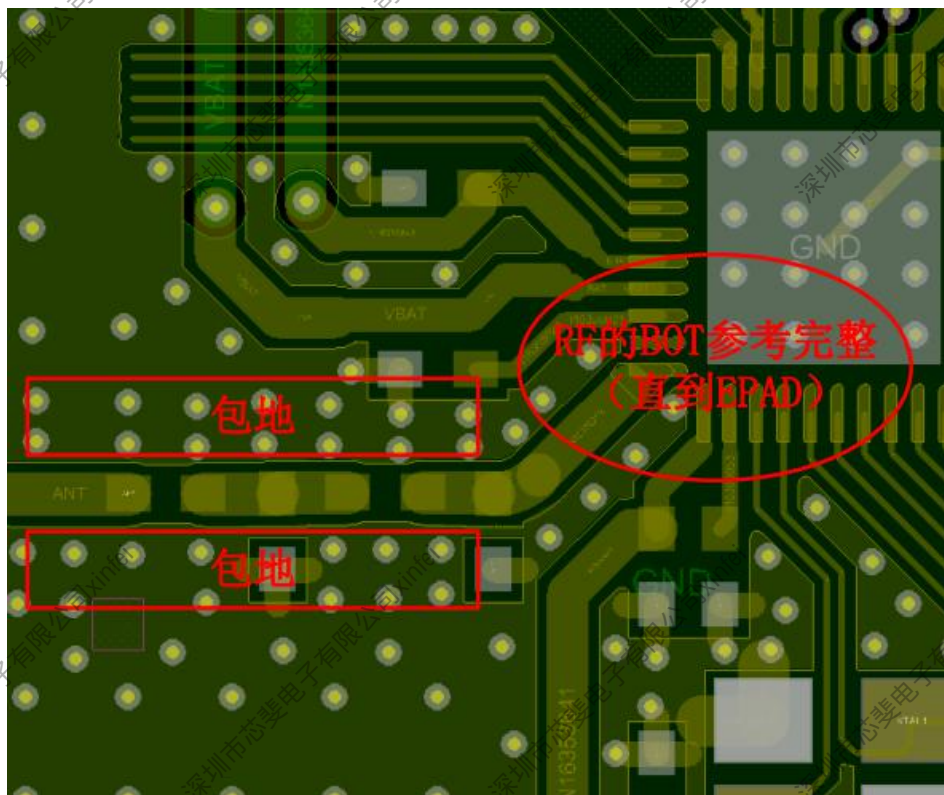
Routing (3/6)

- RF线需要圆滑，不要换层。
- 天线的PI型匹配电路要走顺，并联元件焊盘和走线重合为好，避免阻抗突变。
- XR829的ANT pin和PI匹配电路之间串联的0R电阻旁可以漏一块GND属性铜皮，方便调试天线。



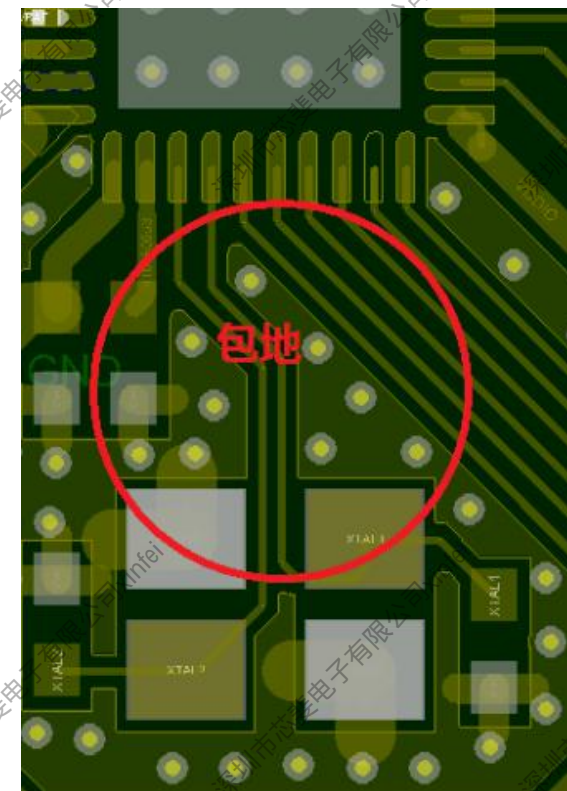
Routing (4/6)

- RF线有完整的参考地，从IC端出来就进行包地处理，两边均匀的打GND过孔。
- RF线的参考地和EPAD需要良好的连接，如下图所示，RF线两边的电源线从TOP层出一段再换层走线，确保BOT层参考地完整，直至EPAD。



Routing (5/6)

- RF线必须50 Ohm阻抗控制，可以参考TOP和BOT层的GND平面，建议RF线与焊盘同宽，避免阻抗突变。
- 高频晶振靠近XR829放置，使HXTAL1和HXTAL2长度均小于400mil，电容分别靠近晶振的XTAL1和XTAL2 pin脚，如右下图所示。
- 高频晶振线和LPCLK（仅支持外部32KHz/32.768KHz时钟）低频时钟线两边包地，并保证参考层完整。



Routing (6/6)

- SD-D0、SD-D1、SD-D2、SD-D3、SD-CMD、SD-CLK需要进行等长约束（200mil以内），走线长度控制在20cm以内。
- VBAT端最大电流400mA，线宽尽量保持大于25mil。
- VDDIO端最大电流10mA，线宽尽量保持大于15mil。
- SENSE、VLX、VDD14_TX、VDD14_RX、VDD14_DIG端总的最大电流为300mA，线宽尽量保持大于20mil。
- 建议：为了增加整板地平面的完整性和屏蔽效果，可以在RF区域增加地过孔。