Cursul 3 - Electronica Digitala -

 $Iuliu\text{-}Octavian\ Vasilescu$

18 martie 2021

4) Poarta AND - folosind un singur switch controlat

• Daca IN1 = 1 si IN2 = 0, switch-ul va fi deconectat, iar rezistenta R va tine iesirea legata la masa, deci OUT = 0.

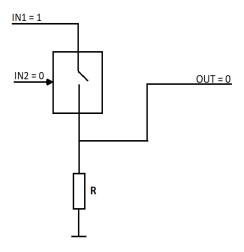


Figure 1: Switch deconectat

• Daca IN1 = 0 si IN2 = 1, switch-ul va conecta intrarea 1 la iesire, deci OUT = 0.

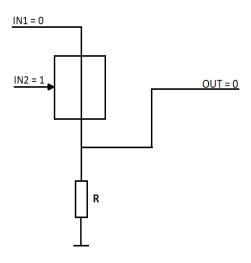


Figure 2: Switch conectat

- Vom lua un exemplu (Figura 3) si vom analiza cazul in care IN1 = 1 si IN2 = 1. Aici ambele switch-uri sunt conectate, avem fir de la VCC pana la R si fir de la R pana la masa. Deoarece iesirea este conectata in acel punct, OUT = 0.
- Un caz special este in momentul in care IN1 = 0 si IN2 = 0. Aici ambele switch-uri sunt deconectate, iar rezistenta R nu este conectata la nimic, deci iesirea ar avea o valoare nedefinita.

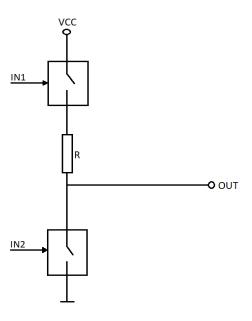


Figure 3: Exemplu

In continuarea cursului, dorim sa testam rezistenta circuitelor digitale la zgomotul care este introdus pe fir. Pentru acest aspect vom analiza doua astfel de circuite.

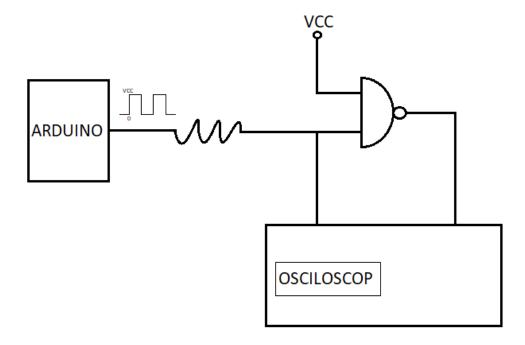


Figure 4: Circuit digital

In circuitul digital anterior, prima intrare a portii NAND este conectata la $V_{CC} = 5V$ ("1" logic), iar a doua intrare este conectata la un Arduino, pentru a genera un semnal dreptunghiular care variaza in timp (de la 0 la V_{CC}). Intre cele doua componente este adaugat un fir mai lung peste care introducem zgomot. Pentru a observa ce se intampla la iesirea circuitului vom conecta atat intrarea, cat si iesirea la un osciloscop(acesta ne va arata variatia semnalelor in timp).

Peste fir introducem un zgomot care va denatura semnalele logice.

Alegem pentru analiza doua circuite digitale discrete cu 14 pini: 74LS00 (din familia Low Power Schottky) si 74HC00 (din familia High Speed CMOS); din specificatiile acestora, luam:

• Pentru 74LS00 • Pentru 74HC00 $\begin{cases} V_{IH} = 2V \\ V_{IL} = 0.8V \\ V_{OH} = 3.4V \\ V_{OL} = 0.35V \end{cases}$ • Pentru 74HC00 $\begin{cases} V_{IH} = 3.15V \\ V_{IL} = 1.35V \\ V_{OH} = 5V \\ V_{OL} = 0V \end{cases}$

Calculam marginile de zgomot (cat zgomot putem aplica asupra circuitului fara a strica natura semnalului). Inputul circuitelor este un semnal intre 0 si V_{CC} (semnalul generat de Arduino) peste care vom adauga zgomot.

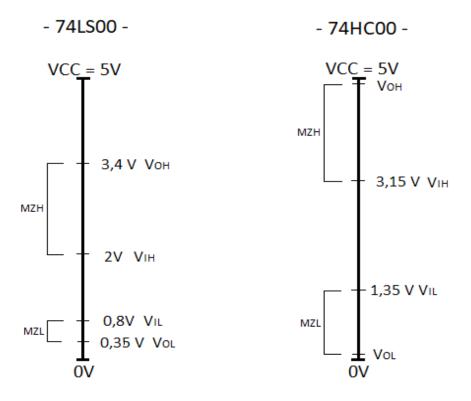


Figure 5: Comparatie intre 74LS00 si 74HC00

Analizam circuitele: care dintre ele va rezista mai mult la zgomot?

Circuitul 74HC00 prezinta o simetrie mai pronuntata in comparatie cu 74LS00, cu marginile de zgomot mai mari, deci ne asteptam la o toleranta la zgomot simetrica si mai ridicata;

Pentru LS, nivelul de jos e foarte aproape de $0 \Rightarrow$ zgomotul maxim pe care il va tolera este aproximativ 0.8V si este mult mai afectat de zgomot;

- MZL poate fi interpretata ca 0 logic;
- MZH poate fi interpretata ca 1 logic;
 - ⇒ determina un comportament asimetric: netolerant la zgomot pe 0 logic, dar foarte tolerant la zgomot pe 1 logic;

Pentru HC, avem o comportare simetrica si considerabil mai buna datorita marginilor de zgomot simetrice.

 $\sqrt{\text{video demo in curs la } 21.33}$

CARACTERISTICI STATICE. CIRCUITE DIGITALE

Caracteristicile statice redau iesirea pentru o anumita intrare (fac legatura intre intrare si iesire). Pentru a le analiza vom alege o poarta simpla si anume NOT (Figura 6).

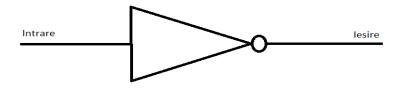


Figure 6: NOT

Pentru poarta NOT avem tensiunea de intrare intre 0 si V_{CC} , iar tensiunea de iesire, de asemenea, tot intre 0 si V_{CC} .

In cazul caracteristicii ideale, avem la o intrare de 0V ("0" logic) o iesire egala cu V_{CC} ("1" logic), iar pentru o intrare egala cu V_{CC} ("1" logic) avem o iesire de 0V ("0" logic). Pentru o intrare intre 0 si jumatate din valoarea lui V_{CC} vom avea in mod constant rezultatul V_{CC} ("1" logic). In momentul in care ajungem in punctul indicat de jumatatea lui V_{CC} , graficul va scadea instantaneu spre valoare de 0V ("0" logic) si isi va mentine aceasta valoare in intreg intervalul [$V_{CC}/2, V_{CC}$].

In mod real, o intrare cuprinsa intre 0V si V_{IL} corespunde iesirii "1" logic reprezentata de valoarea V_{OH} . In momentul in care intrarea ajunge la V_{IL} graficul incepe sa scada pana cand ajungem la o intrare egala cu V_{IH} (scadere in intervalul $[V_{OH}, V_{OL}]$). Apoi, pentru o intrare in intervalul $[V_{IH}, V_{CC}]$ vom avea un raspuns egal cu V_{OL} ("0" logic).

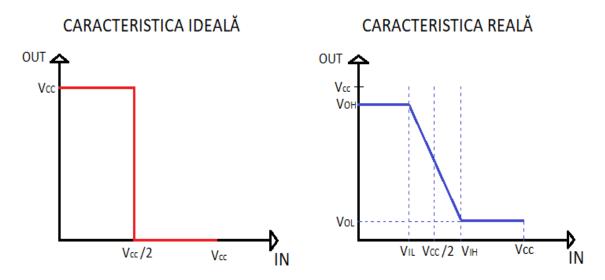


Figure 7: Caracteristicile statice

In Figura 8 vom observa care este efectul unei porti NOR asupra unui semnal.

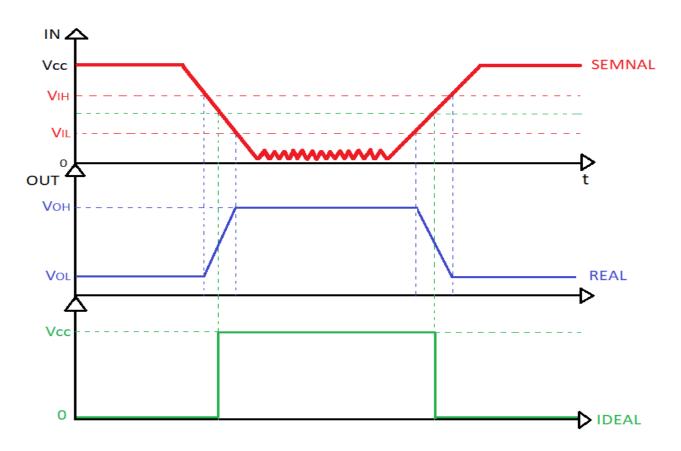


Figure 8: Efectul portii NOR asupra unui semnal

PORTI LOGICE CU TRANZISTOARE BIPOLARE

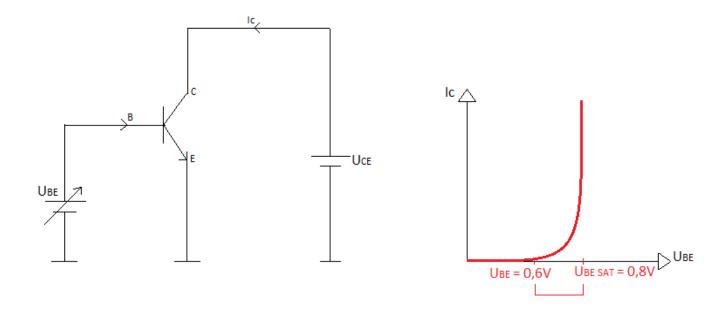


Figure 9: Circuit cu tranzistor si graficul sau

In Figura 9 avem un circuit format dintr-o sursa de tensiune pe care o variem (U_{BE}) , un tranzistor si o tensiune de alimentare (U_{CE}) . Dorim sa observam cum se comporta curentul I_C in functie de tensiunea baza-emitor (U_{BE}) .

In graficul din Figura 9 observam ca pana la o tensiune egala cu U_{BE} , curentul de colector este 0, iar intre U_{BE} si U_{BE} si

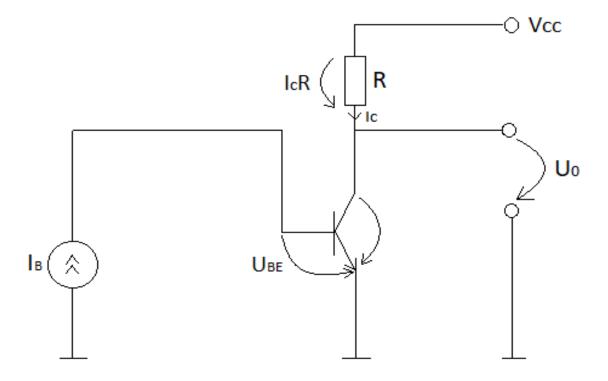


Figure 10: Circuit

In Figura 10 am ales un alt circuit pentru a-l analiza si avem urmatoarele:

- Daca \Rightarrow Tranzistorul este \Rightarrow $U_O = U_{CC} I_C \cdot R = I_B > 0$ si $U_{CE} > U_{BE}$ in RAN $= U_{CC} I_B \cdot \beta \cdot R$
- La un moment dat \Rightarrow Tranzistorul este \Rightarrow U_O = U_{CE SAT} in SAT

Oricat am creste I_B din momentul atingerii saturatiei, $U_O = U_{CE\ SAT} = constanta$

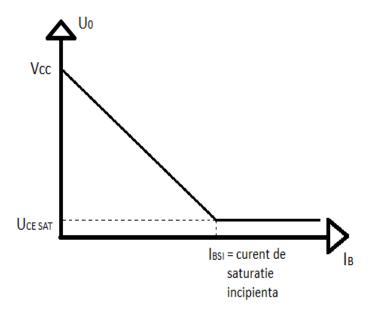


Figure 11: Graficul lui \mathbf{I}_B in momentul saturatiei

Mai departe, ne dorim sa construim o poarta NOT.

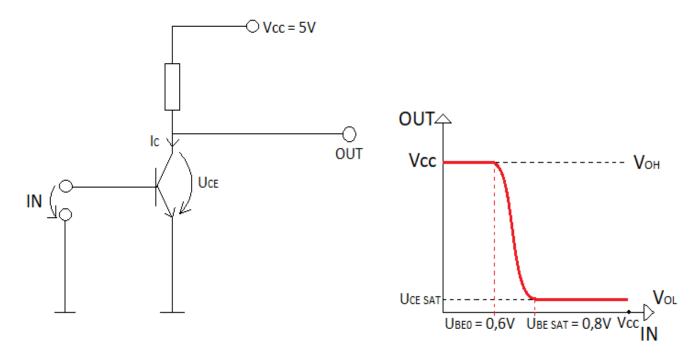


Figure 12: NOT

In Figura 12 avem implementarea dorita si graficul caracteristicii sale, din care observam care sunt nivelele logice si cat de buna este o astfel de poarta.

$$\Rightarrow$$
 Calculam $U_O = U_{CE\ SAT} = 0.2V$

 $I_{BSI} = curent de saturatie incipienta$

$$\mathbf{U}_O = \mathbf{U}_{CE} = \mathbf{U}_{CC}$$
 - $\mathbf{I}_C \cdot R$

$$\begin{cases} U_{IL} = U_{BE0} = 0.6V \\ U_{OL} = U_{CESAT} = 0.2V \\ U_{IH} = U_{BESAT} = 0.8V \\ U_{OH} = V_{CC} = 5V \\ \\ MZL = U_{IL} - U_{OL} = 0.4V \\ MZH = U_{OH} - U_{IH} = V_{CC} - 0.8V = 4.2V \\ MZ = min(MZL, MZH) = 0.4V \end{cases}$$

Ce ar trebui sa adaugam la intrarea circuitului astfel incat graficul sa isi pastreze forma, dar sa fie translatat spre mijloc?

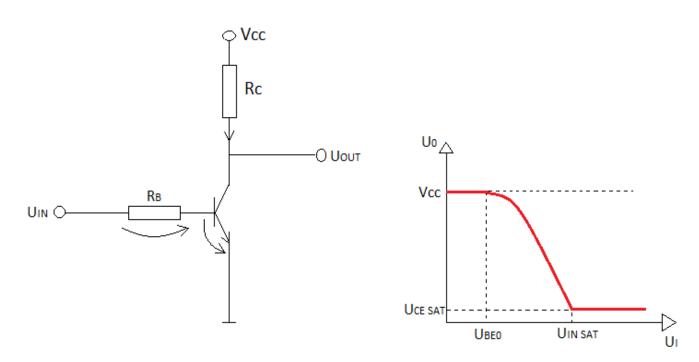


Figure 13: Solutie

Verificam daca adaugarea rezistentei R_B este o solutie buna pentru problema noastra.

• SAT
$$\Rightarrow$$
 • Tranzistorul este \Rightarrow • $I_C = 0$ $U_{OUT} = V_{CC}$

• Tranzistor SAT
$$\Rightarrow$$
 • $U_{OUT} = U_{CE\ SAT} \Rightarrow$ • $U_{OUT} = V_{CC}$ - - $I_{C\ SAT} \cdot R_{C}$

$$\Rightarrow I_{CSAT} = \frac{V_{CC} - U_{CESAT}}{R_C}$$

Calculam curentul minim de baza pentru care se satureaza tranzistorul:

$$\Rightarrow I_{BSI} = \frac{I_{CSAT}}{\beta}$$

$$\mathbf{U}_{IN} = \mathbf{I}_B \cdot \mathbf{R}_B + \mathbf{U}_{BE}$$

$$\mathbf{I}_B = \mathbf{I}_{BSI}$$
 $\mathbf{U}_{BE} = \mathbf{U}_{BESAT}$

Tensiunea de intrare la care tranzistorul se satureaza va fi(tensiunea de iesire ajunge la U_{CESAT} si nu mai coboara):

$$\mathbf{U}_{INSAT} = \frac{V_{CC} - U_{CESAT}}{R_C \cdot \beta} \cdot R_B + \mathbf{U}_{BESAT}$$

Observam in graficul din Figura 13 faptul ca doar partea cu MZH a fost modificata, deci nu este o solutie completa.

O solutie valida pentru problema propusa este adaugarea unei diode la intrarea in tranzistor. Aceasta ar translata graficul cu 0.6V la dreapta.

Deoarece doar adaugarea unei rezistente produce o liniarizare a caracteristicii (o face mai lenta), pentru a merge tot pe aceasta idee vom construi un divizor de tensiune (Figura 14).

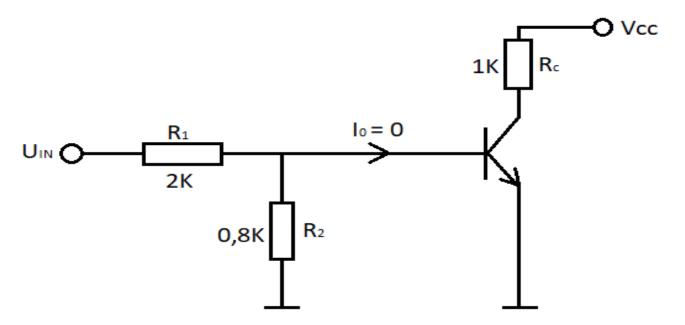


Figure 14: Solutie folosind divizor de tensiune

•
$$U_{BE} < 0.6V$$
 \Rightarrow $I_{B} = 0$ \Rightarrow $U_{BE} = U_{IN} \cdot \frac{R_{2}}{R_{1} + R_{2}}$

• Exercitiu:

$$\begin{cases} U_{IL} = ? \\ U_{OL} = ? \\ U_{IH} = ? \\ U_{OH} = ? \end{cases}$$