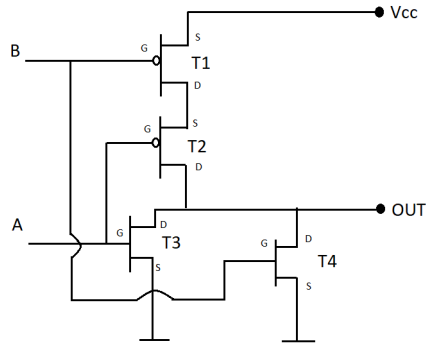


Curs 11
Electronica Digitala
UNIVERSITATEA POLITEHNICA
BUCURESTI
FACULTATEA DE AUTOMATICA SI
CALCULATOARE

23 Aprilie 2021

1 Porti logice cu mai multe intrari

1.1 Poarta NOR



	A	B	T1	T2	T3	T4	OUT
1	0	0	LIN	LIN	BL	BL	Vcc
2	0	Vcc	BL	BL	BL	LIN	0
3	Vcc	0	SAT	BL	LIN	BL	0
4	Vcc	Vcc	BL	BL	LIN	LIN	0

Pentru a vedea starea unui tranzistor ne intereseaza diferenta de potential dintre poarta si sursa.

In situatia nr. 1, din cauza faptului ca la intrarea A avem 0 volti, tranzistoarele T3 SI T4 sunt blocate. Pe de alta parte, avand 0V si la B, la intrarea tranzistoarelor T1 si T2 avem $V_{cc} > V_T$, deci acestea sunt in conductie, intrand in regiunea liniara si comportandu-se ca niste rezistente. Astfel la Out avem Vcc.

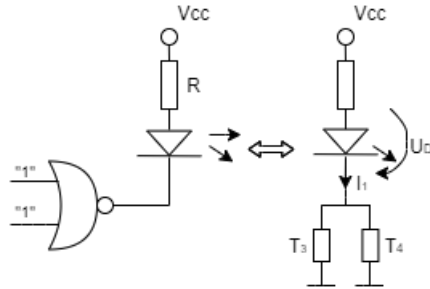
In situatia nr. 2, similar cu cazul de mai sus, T3 este blocat. Avand Vcc pe B, potentialul pe poarta tranzistorului T1 va fi 0, deci si acesta este blocat. Astfel, circuitul este intrerupt la T1, starea lui T2 devenind irelevanta. Singurul tranzistor in regiunea liniara este T4, avand pe poarta Vcc.

In cazul nr. 3, avand Vcc pe A, T3 va fi in regiunea liniara, comportandu-se ca o rezistenta. T2 va fi blocat deoarece, avand pe poarta Vcc, tensiunea maxima dintre drena si sursa va fi de 0V. T4 este blocat si el avand tensiunea pe poarta 0V, iar T1 va fi saturat.

In cazul nr. 4, avand Vcc pe ambele intrari, T1 si T2 sunt blocate, iar T3 si T4 sunt in conductie, comportandu-se ca 2 rezistente.

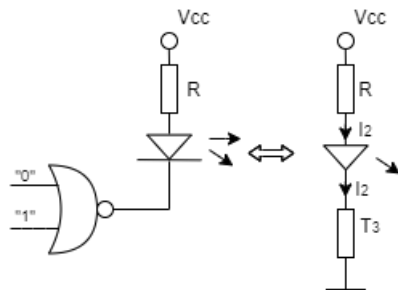
Astfel am obtinut o poarta NOR.

Daca de o porta NOR atasam un consumator(LED) vom avea urmatoarea schema:



In situatia avem 1 logic pe fiecare intrare a portii, atunci, respectand tabelul de mai sus, doar T3 si T4 vor fi in conductie, avand comportament de rezistente.

Daca pe o intrare este 1 logic, iar pe cealalta 0, atunci doar T3 se va afla in conductie si vom avea urmatoarea figura echivalenta:



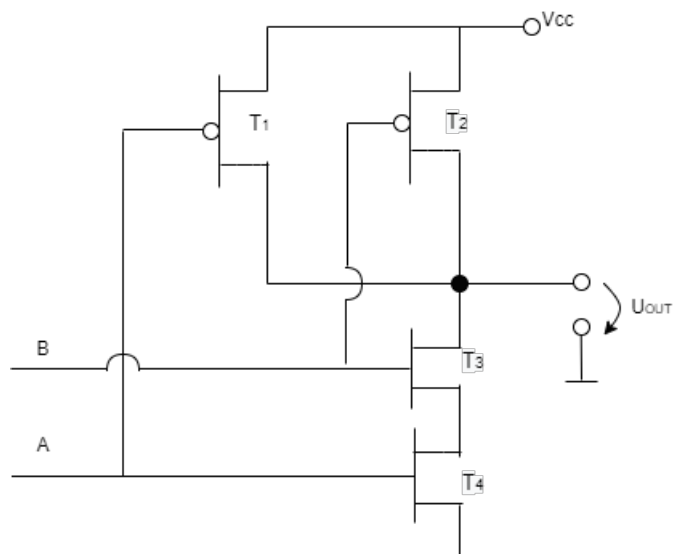
LED-ul se va aprinde in cazurile 2-4 din tabel. Totusi, in cazul 4, consumatorul va lumina cel mai tare, deoarece, avand T3 si T4 ca rezistente in paralel, va trece mai mult curent prin el decat in cazurile 2 si 3 exemplificate prin al doilea desen. Deci vom avea:

$$I1 = \frac{V_{cc} - U_D}{R + T3 || T4}$$

$$I2 = \frac{V_{cc} - U_D}{R + T3}$$

$$\text{Deci, } I1 > I2$$

1.2 Poarta NAND



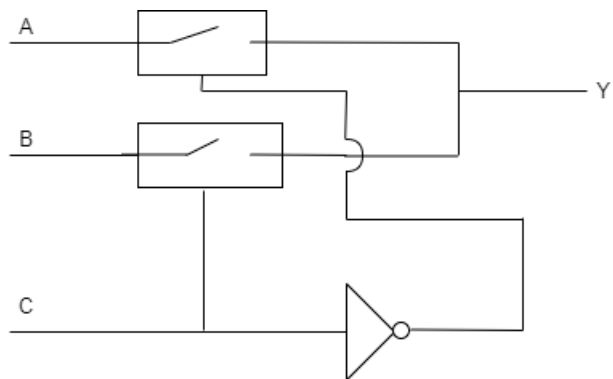
	A	B	T1	T2	T3	T4	OUT
1	0	0	LIN	LIN	BL	BL	Vcc
2	0	Vcc	BL	LIN	LIN	BL	Vcc
3	Vcc	0	LIN	BL	BL	LIN	Vcc
4	Vcc	Vcc	BL	BL	LIN	LIN	0

Limitari:

- cu T3 si T4 in serie, practic avem 2 rezistente care se inseriaza si astfel zona de jos a circuitului are conductia mai slaba.

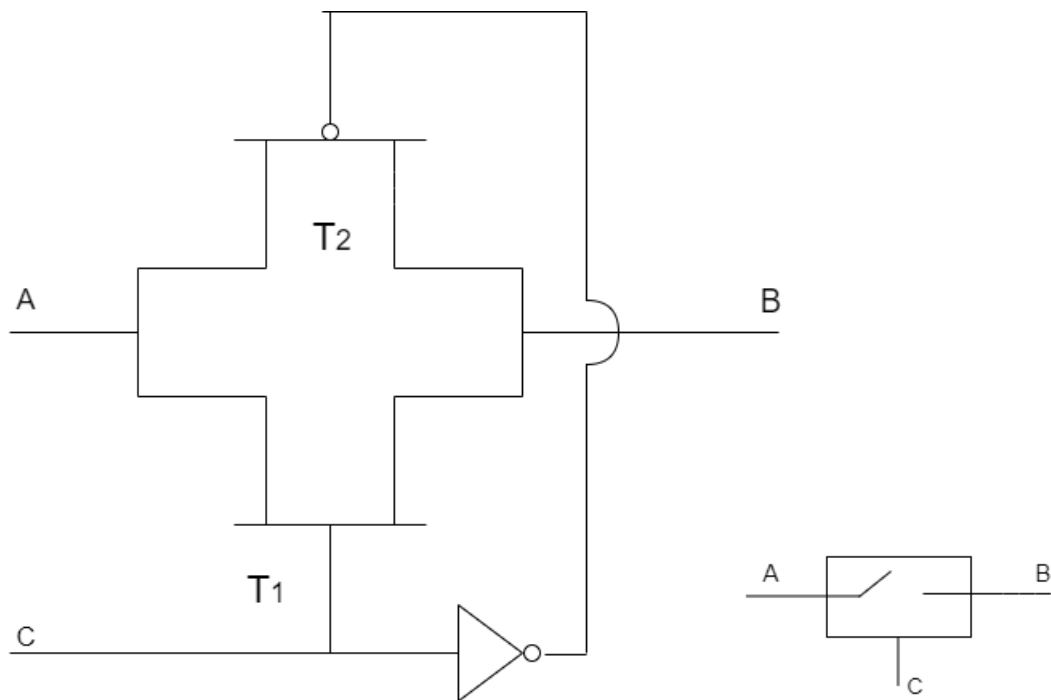
1.3 Poarta de transfer bidirectionala

Este echivalenta cu un switch ideal comandat de un nivel logic. Semnalele pot trece ambele directii. In practica se foloseste in implementarea magistralelor de date, unde elemente precum memoria, procesorul sau diferite periferice trebuie conectate pe rand la acestea. O alta utilitate o are in multiplexoare si demultiplexoare. In schema de mai jos este implementat un mux 2:1 :



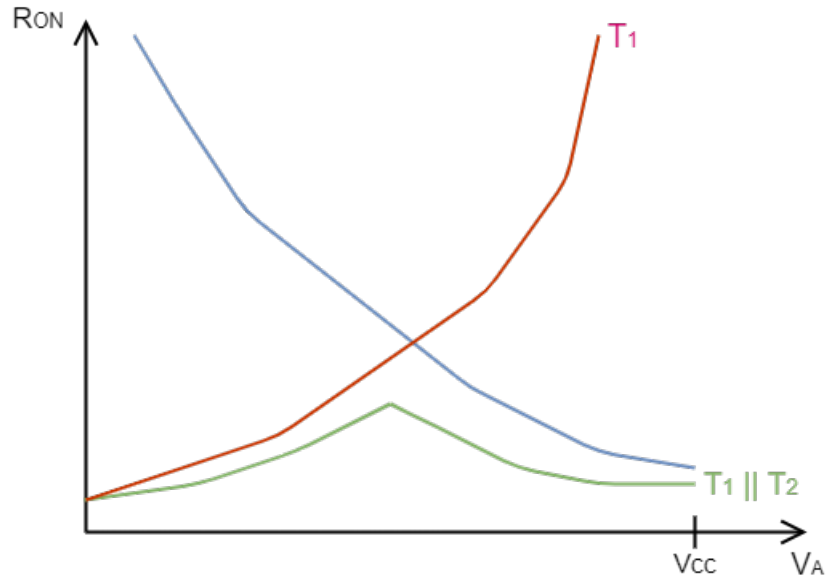
In figura de mai sus, pt $C = 1$ A este conectat, iar pentru $C = 0$, B este conectat la Y.

1.3.1 Construcție cu tranzistoare MOS



In imagine este reprezentata implementarea portii cu tranzistoare MOS. Atunci cand T1 are 0V si T2 are Vcc, switch-ul este ON. In caz contrar, este

OFF. Pentru $C = 0$, tranzistoarele sunt blocate. Pentru $C = 1$, in functie de A si B, unul dintre ele este in conductie. Astfel, poarta este de fapt controlata de semnalul C.

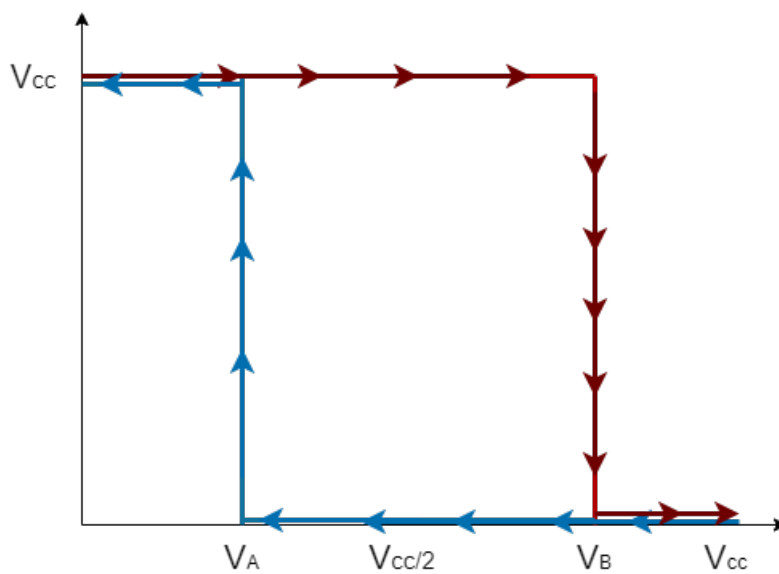


Pentru T1, daca acesta are la poarta V_{cc} , cu cat tensiunea de intrare e mai mica, cu atat este tensiunea de poarta mai mare decat cea de sursa. Astfel, T1 conduce din ce in ce mai bine. Daca in schimb tensiunea de intrare creste, cu atat scade tensiunea dintre poarta si sursa, iar T1 conduce mai putin.

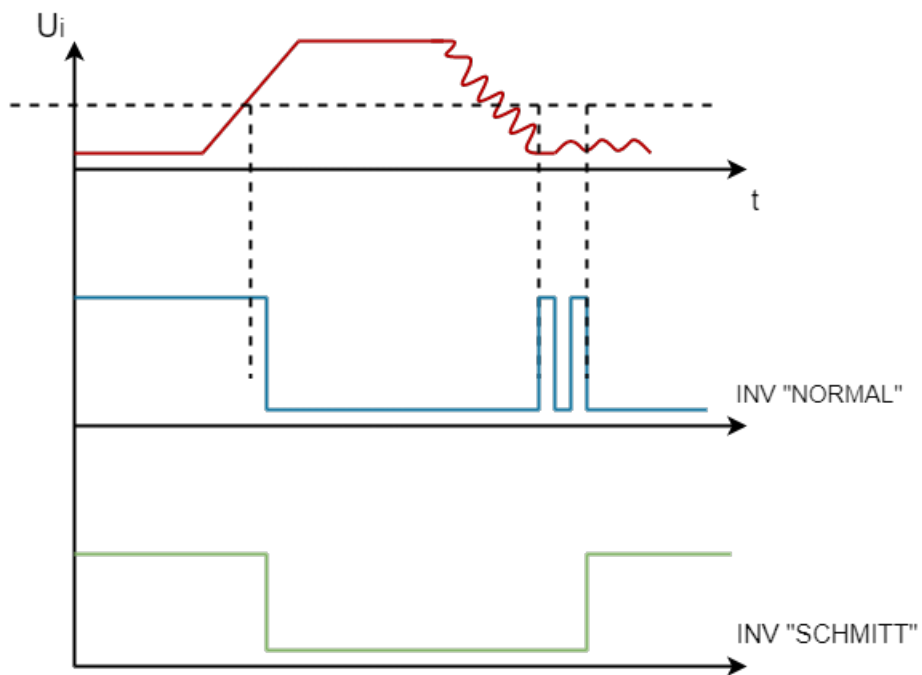
In cazul tranzistorului T2, daca la poarta avem 0V, pe masura ce scade potentialul A, scade si tensiunea dintre poarta si sursa, astfel T2 conduce mai putin. Daca diferenta dintre sursa si poarta este mare, atunci T2 va conduce mai bine (conduce cel mai bine cu V_{cc} pe intrarea A).

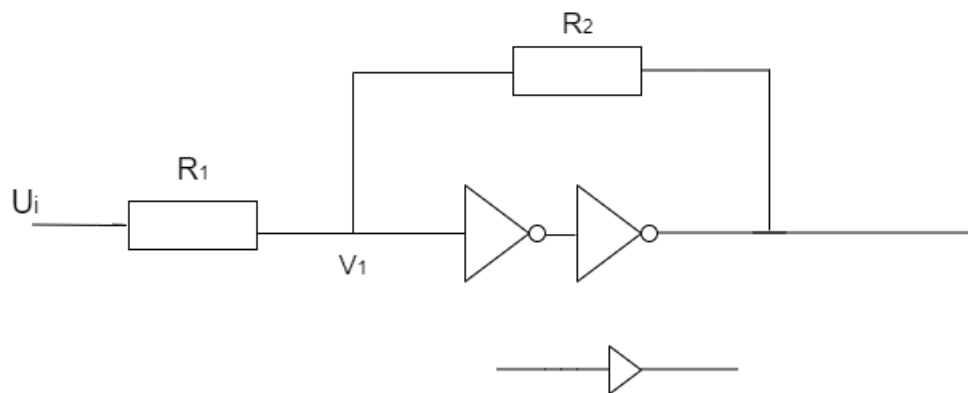
1.4 Poarta cu histerezis de tip Schmitt

In ceea ce priveste aceasta poarta, interesanta este caracteristica statica care are histerezis, adica memorie. In comparatie cu alte tipuri de porti aceasta are 2 praguri logice la care comuta.



Daca la intrare are 0V, atunci la iesire are V_{cc} si comuta pe V_B .
Daca la intrare are V_{cc} , atunci la iesire are 0V si comuta pe V_A .
Cel mai important detaliu privind aceasta poarta este toleranta sa la zgomot, data de existenta celor 2 praguri logice.



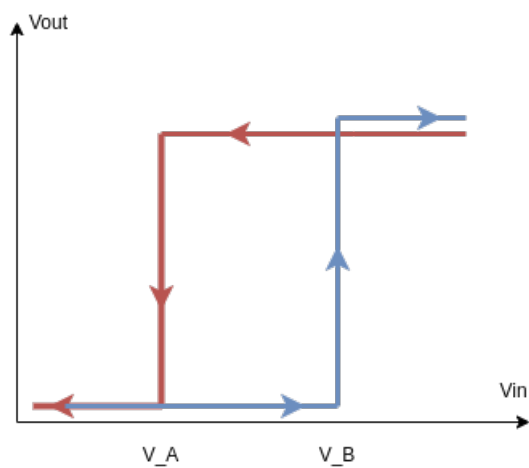


Daca scade potentialul de intrare, cat timp se ramane sub pragul logic al portii, la iesire vom avea 0 logic. Tensiunea de intrare va fi divizata de divizorul de tensiune format din R1 si R2, astfel incat, pentru a ajunge la $V_{cc}/2$ la comutare, la intrare vom avea nevoie de o valoare mai mare decat $V_{cc}/2$.

Deci, daca:

$$V_{out} = 0V \Rightarrow V1 = U_i * \frac{R2}{R1 + R2}$$

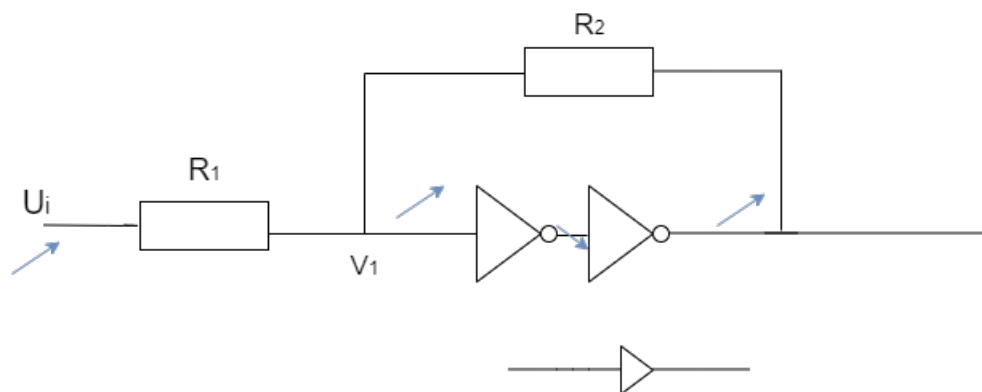
$$V_{out} = V_{cc} \Rightarrow V1 = U_i * \frac{R2}{R1 + R2} + V_{cc} * \frac{R1}{R1 + R2}$$



$$V_B = U_i \Rightarrow V_1 = \frac{R_1 + R_2}{R_2} * \frac{V_{cc}}{2}$$

$$V_A = U_i \Rightarrow V_1 = V_A * \frac{R_2}{R_1 + R_2} + V_{cc} * \frac{R_1}{R_1 + R_2}$$

Astfel, avem reactie pozitiva.



1.4.1 Implementarea in practica a portii de tip Schmitt

