

Curs 6

Electronică Digitală

UNIVERSITATEA POLITEHNICA BUCUREȘTI
FACULTATEA DE AUTOMATICĂ ȘI CALCULATOARE

Iuliu-Octavian Vasilescu

30 Martie 2021

Contents

1	Calculatorul Apollo	3
1.1	Interiorul calculatorului [2]	3
1.2	Circuite integrate	4
1.2.1	Interiorul circuitului integrat [4]	4
1.2.2	Spatele circuitului integrat [5]	4
1.2.3	Familii de circuite integrate [7]	6
1.2.4	Interiorul unui circuit CMOS [8]	8
1.2.5	Procese succesive pentru a construi circuite integrate pe bază de siliciu	11
2	Tranzistorul MOSFET	12
2.1	Modelul SAH al tranzistorul MOS [15]	14

1 Calculatorul Apollo

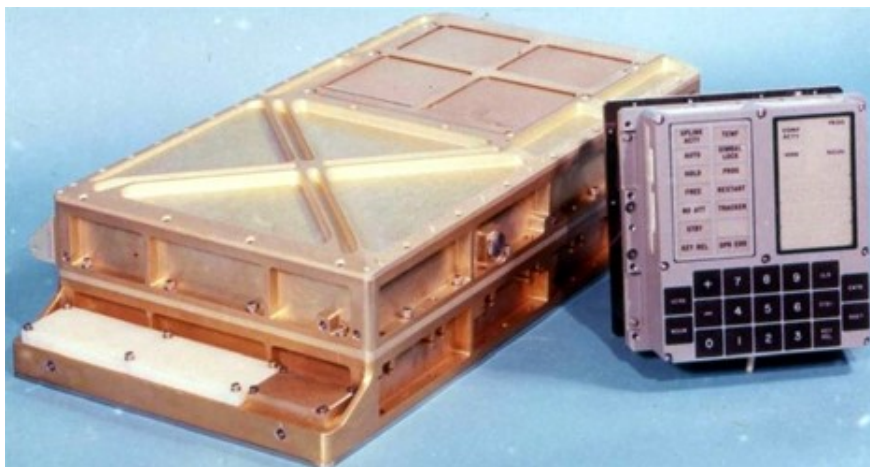


Figure 1: Calculatorul **Apollo**

- A calculat în permanență traiectoria și, în particular, *aselenizarea*.
- Este reprezentat prin **calculatorul propriu zis** (în partea stângă) și **interfața grafică** (taste numerice, leduri care indică starea și un display cu 3 cifre).
- A format în jur de **4000** de porți logice.
- Avea toate trăsăturile unui calculator modern: *multitasking*, *multithreading* și *real time* (capacitatea garantată de a termina la timp calculele).

1.1 Interiorul calculatorului [2]

Conține circuite integrate (Fig. 2) (cele negre cu câte 10 picioare), în interiorul cărora se află 2 porți logice de tip **NOR** făcute cu tranzistoare bipolare.

- Poarta **NOR** conține 3 tranzistoare conectate în paralel (Fig. 3).
- Dacă **toate tranzistoarele** sunt **blocante** (0 logic la intrare), atunci ieșirea va reieși 1 logic, prin rezistența R_C .
- Dacă **oricare din tranzistoare** e în **conducție** (1 logic), se va atrage potențialul de ieșire către 0 (scurtcircuit).
- În fiecare circuit integrat de pe plăcuță sunt câte **2 porți NOR**.
- Sub carcasa din plastic, în interiorul lui se află placuța ceramică din Fig. 4.

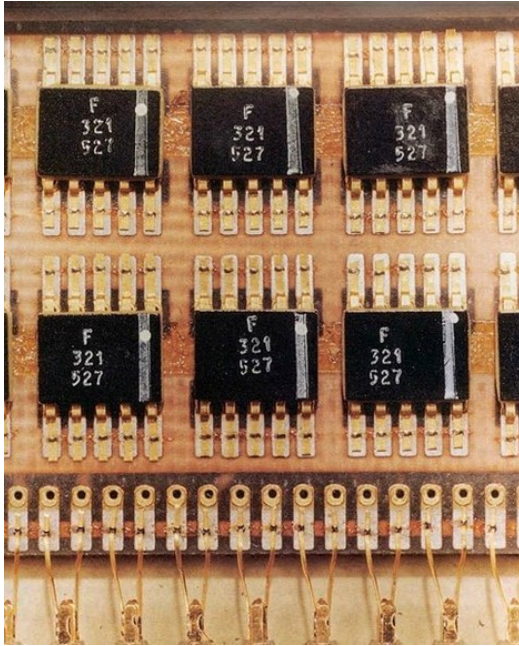


Figure 2: Interiorul calculatorului Apollo

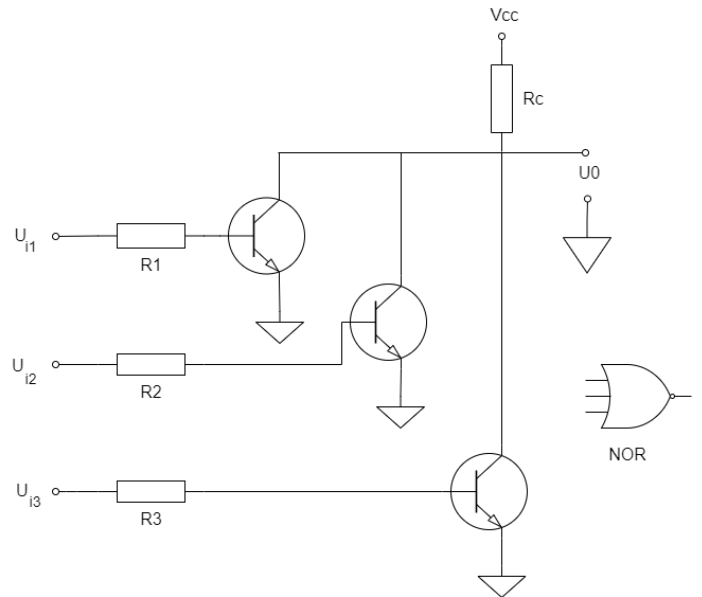


Figure 3: Schema porții NOR cu 3 intrări

1.2 Circuite integrate

1.2.1 Interiorul circuitului integrat [4]

- *Metalizările* leagă circuitul propriu zis și **fac posibilă trecerea curentului** prin firele de aur care duc la pinii cipului.
- *Ieșirile* sunt **conectate la colectoarele** celor 3 tranzistoare.
- *Intrările* sunt **conectate** prin rezistoare **la bazele** tranzistoarelor.
- *Rezistoarele* sunt **zone controlate** (atât ca lungime, cât și ca grosime) **din metale** care nu conduc foarte bine.
- *Scara* este aproximativ **2:2 mm**.
- Pentru a rezista în timp oxidării, **circuitul este înglobat în carcasa de plastic**, iar pe spatele ei sunt realizate conexiunile între porți pentru a construi computerul.

1.2.2 Spatele circuitului integrat [5]

- *Cipurile* sunt lipite pe față, iar pe spate se află *pinii auriți*.
- *Conexiunile* dintre diferitele porți logice au fost realizate **manual** pentru a implementa schema care a fost proiectată pentru calculator.
- *Calculatoarele moderne* **nu sunt diferite conceptual** față de acesta: tot porți logice, însă **conexiunile sunt realizate din cupru imprimat sau în interiorul unui cip (tot din cupru)**.

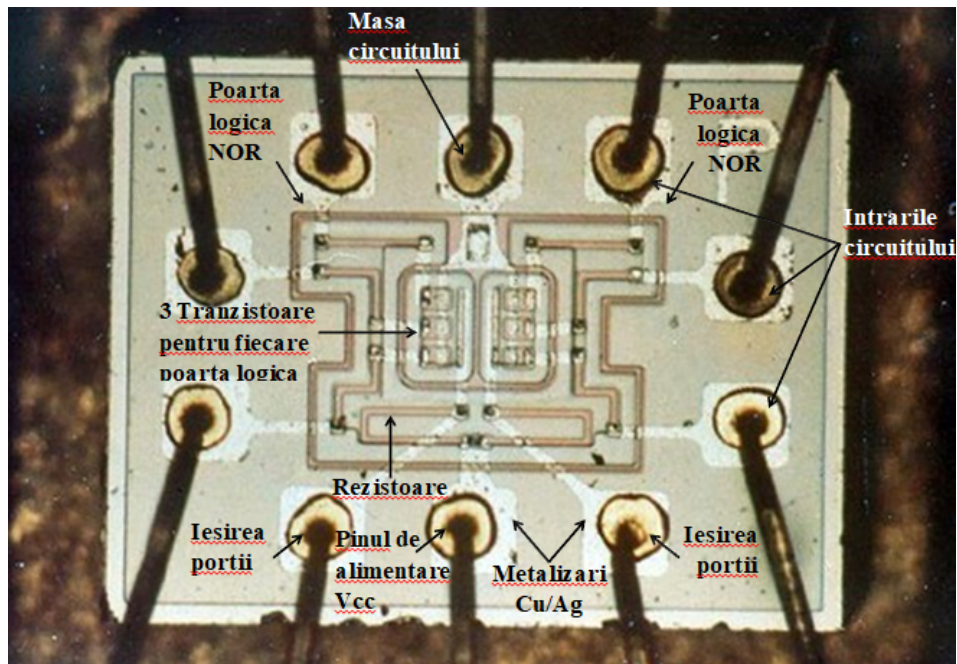


Figure 4: Interiorul circuitului integrat

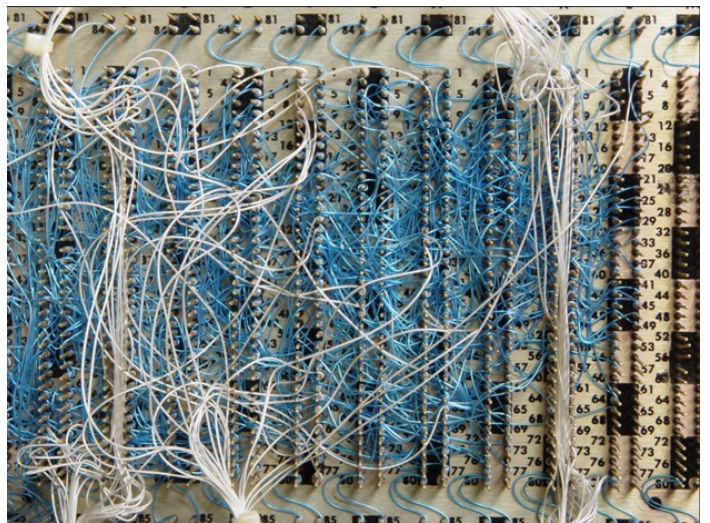
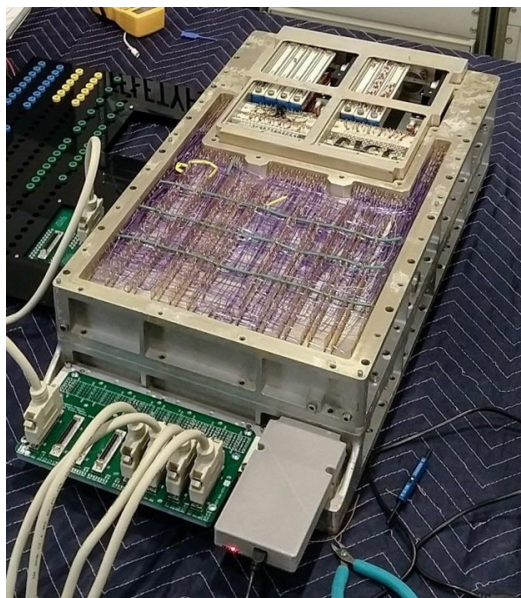


Figure 5: Spatele plăcuțelor cu circuite integrate

- Metoda de învârtire a firelor *wire wrap* încă este folosită pentru prototipuri, cu avantajul rezistenței în timp.

1.2.3 Familii de circuite integrate [7]

Porțile logice **RTL** reprezintă tehnologia anilor '60, urmate de apariția celor **TTL** cu mai multe tranzistoare într-o singură poartă. A devenit din ce în ce mai ușor de construit tranzistoare cu **performanțe controlate**, astfel încât să se poată pune mai multe la un loc cu garanția că toate funcționează bine. Dacă există o anumită **probabilitate ca un transistor să fie fabricat defect**, la mai multe tranzistoare probabilitățile se înmulțesc și **scade probabilitatea ca întregul circuit să funcționeze corect**.

Familia **SN7400** se folosește încă și astăzi în diferite variante, în care există multiple circuite integrate cu diferite porți logice.

Normal inputs / Push-Pull outputs

Configuration	Buffer	Inverter
Hex 1-Input	74x34	74x04

Configuration	AND	NAND	OR	NOR	XOR	XNOR
Quad 2-Input	74x08	74x00	74x32	74x02	74x86	74x7266
Triple 3-Input	74x11	74x10	74x4075	74x27	n/a	n/a
Dual 4-Input	74x21	74x20	74x4072	74x29	n/a	n/a
Single 8-Input	n/a	74x30	74x4078	74x4078	n/a	n/a

Schmitt-Trigger inputs / Push-Pull outputs

Configuration	Buffer	Inverter
Hex 1-Input	74x7014	74x14

Configuration	AND	NAND	OR	NOR
Quad 2-Input	74x7001	74x132	74x7032	74x7002
Dual 4-Input	n/a	74x13	n/a	n/a

Normal inputs / Open-Collector outputs

Configuration	Buffer	Inverter
Hex 1-Input	74x07	74x05

Configuration	AND	NAND	OR	NOR	XOR	XNOR
Quad 2-Input	74x09	74x03	n/a	74x33	74x136	74x266
Triple 3-Input	74x15	74x12	n/a	n/a	n/a	n/a
Dual 4-Input	n/a	74x22	n/a	n/a	n/a	n/a

Figure 6: Lista circuitelor integrate din familia **7400**

X = nivelul de tehnologie

! Pentru mai multe informații, vezi *List of 7400-series integrated circuits*.

De la familia originală (Fig. 6) tehnologia a evoluat, însă **s-a păstrat același format de pachete și de denumiri**. Astfel încât dacă se proiectează un circuit cu un anumit număr de cipuri, să se poată beneficia de tehnologia următoare **fără a reproiecta circuitul**. Prin înlocuirea cipurilor cu cele mai moderne **se obțin performanțe superioare**.

Bipolar [\[edit \]](#)

- 74 – Standard TTL. The original logic family had no letters between the "74" and the part number. 10 ns gate delay, 10 mW dissip
- 74L – Low-power. Larger resistors allowed 1 mW dissipation at the cost of a very slow 33 ns gate delay. Obsolete, replaced by 74
- 74H – High-speed. 6 ns gate delay but 22 mW power dissipation. Used in 1970s era supercomputers. Still produced but generally
- 74S – Schottky (high-speed). Implemented with Schottky diode clamps at the inputs to prevent charge storage, this provides fast
- 74LS – Low-power Schottky. Implemented using the same technology as 74S but with reduced power consumption and switching
- 74AS – Advanced Schottky, the next iteration of the 74S series with greater speed and fan-out despite lower power consumption.
- 74ALS – Advanced low-power Schottky. Same technology as 74AS but with the speed/power tradeoff of 74LS. 4 ns, 1.2 mW, 4.5-
- 74F – Fast. Fairchild's version of TI's 74AS. 3.4 ns, 6 mW, 4.5–5.5 V. Introduced in 1978.

CMOS [\[edit \]](#)

- 74C – Standard CMOS 4–15 V operation similar to buffered 4000 (4000B) series. Input and output levels not compatible with TTL
- 74HC – High-speed CMOS, similar performance to 74LS, input/output levels not compatible with TTL, 12 ns. 2.0–6.0 V. Released
- 74HCT – High speed CMOS TTL-compatible, 74HC technology with compatible logic levels to bipolar TTL parts. Released in earl
- 74AC – Advanced high-speed CMOS, performance generally between 74S and 74F. Released in late 1980s.
- 74ACT – Advanced high-speed CMOS TTL-compatible, performance generally between 74S and 74F. Compatible logic levels to I
- 74ACQ – Advanced CMOS with Quiet outputs. ^[clarification needed]
- 74AHC – Advanced high-speed CMOS, three times as fast as 74HC, tolerant of 5.5 V on input. ^[24]
- 74AHCT – Advanced high-speed CMOS, TTL-compatible inputs. ^[24]
- 74ALVC – Low-voltage CMOS – 1.8–3.3 V, < 3 ns at 3.3 V.
- 74ALVT – Low-voltage TTL-compatible – 2.5–3.3 V, 5 V tolerant inputs, high output current ($I_{OH} / I_{OL} = -32 \text{ mA} / +64 \text{ mA}$), < 3 ns ;
- 74AUC – Low-voltage – 0.8–2.5 V, < 2.5 ns at 1.8 V.
- 74AUP – Low-voltage – 0.8–3.6 V (3.3 V typically), 15.6/8.2/4.3 ns at 1.2/1.8/3.3 V, partial power-down specified (IOFF), inputs pr
- 74AVC – Low-voltage – 1.2–3.3 V, < 3.2 ns at 1.8 V, bus hold, IOFF. ^[26]
- 74AXC – Low-voltage – 0.65–3.6 V, < 3.2 ns at 1.8 V, bus hold, IOFF. ^[27]
- 74FC – Fast CMOS, performance similar to 74F.
- 74FCT – Fast CMOS TTL-compatible, 74FC technology with TTL-compatible logic levels.
- 74LCX – CMOS with 3 V supply and 5 V tolerant inputs.
- 74LV – Low-voltage CMOS – 2.0–5.5 V supply and 5 V tolerant inputs. ^[28]
- 74LVC – Low voltage – 1.65–3.3 V and 5 V tolerant inputs, < 5.5 ns at 3.3 V, < 9 ns at 2.5 V.
- 74LV-A – 2.5–5 V, 5 V tolerant inputs, < 10 ns at 3.3 V, bus hold, IOFF, low noise.
- 74LVT – Low-voltage – 3.3 V supply, 5 V tolerant inputs, high output current < 64 mA, < 3.5 ns at 3.3 V, IOFF, low noise. ^[29]
- 74LVQ – Low-voltage – 3.3 V.
- 74LVX – Low-voltage – 3.3 V with 5 V tolerant inputs.
- 74VHC – Very-high-speed CMOS – 74S performance in CMOS technology and power. ^[30]
- 74VHCT – Very high-speed CMOS TTL-compatible, over-voltage tolerant inputs. ^[30]

Figure 7: Lista familiilor derivate

Exemple de circuite:

- **74L** - s-au **mărit rezistențele** și s-au **micșorat curenții**, astfel încât s-a **redus puterea disipată**, dar poarta a devenit **mai lentă**;
- **74H** - varianta opusă celei anterioare; s-au **micșorat rezistențele** și s-au **mărit curenții**, astfel încât poarta a devenit **mai rapidă**, dar **puterea disipată a crescut**;
- **74S** - varianta diodei *Schottky*; **mărește foarte mult viteza** fără a crește puterea disipată.

Circuitele **CMOS** reprezintă variantele moderne folosite **în toate calculatoarele și microprocesoarele** de astăzi. Acestea folosesc un alt tip de tranzistor față de cel bipolar, însă s-a păstrat aceeași denumire a cipurilor.

! Pentru mai multe informații, vezi *7400-series integrated circuits*.

1.2.4 Interiorul unui circuit CMOS [8]

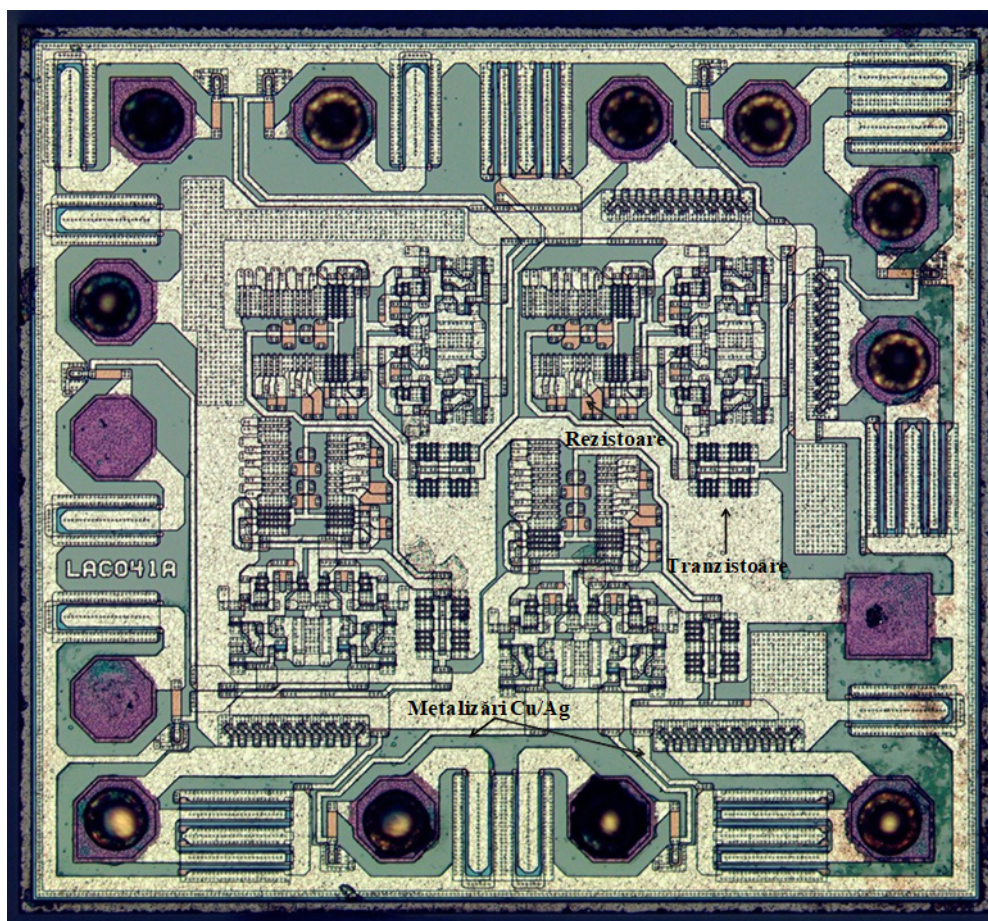


Figure 8: Interiorul porții NAND 74AHC00D

CUM SE FABRICĂ CIRCUITELE INTEGRATE?

Materialul de bază este **siliciul**, dopat în diferite feluri pentru a obține diferitele regiuni semiconductoare.

Componente [Fig. 9]:

- *b-silicon wafer* - zonă de siliciu **de bază** pe care este construit circuitul;
- *n-Si, p-Si* - zone de siliciu care au fost **dopate diferit prin difuzie**;

- *CU* - zone pentru **interconexiuni**;
- *zone albastre* - zone de **oxid de metal** care sunt izolatoare;
- *lead-free solder bump* - zone de interconexiune cu care se face **legătura către exteriorul (pinii) cipului**.

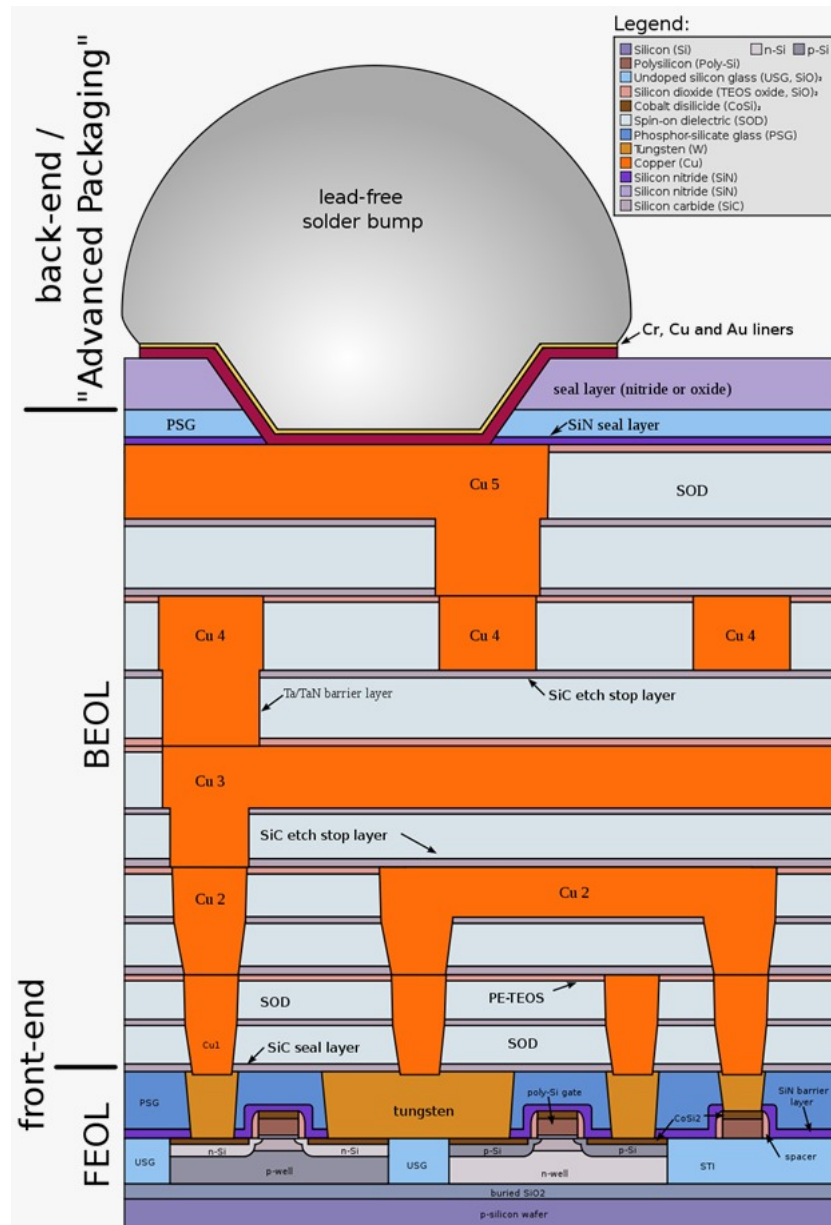


Figure 9: Secțiunea circuitului integrat

NICE TO KNOW

Pornind de la un **siliciu pur**, prin **difuzie** se dopează cu elemente de *grupa a III-a sau a V-a* pentru a obține *zone n și zone p*. La interfața lor se obțin **joncțiuni**, astfel dacă se alătură mai multe joncțiuni una lângă alta în forma dorită **obținem tranzistoare**.

Schema circuitului (Fig. 8) este un **graf de conexiuni**, nu unul planar. Este nevoie de mai multe straturi pentru a se putea realiza toate conexiunile fără a realiza și conexiuni nedorite.

CUM SE CONSTRUIEȘTE PRACTIC CIPUL?

Se adaugă strat cu strat, pornind de la o bază de siliciu pur (*wafer* - Fig. 10).

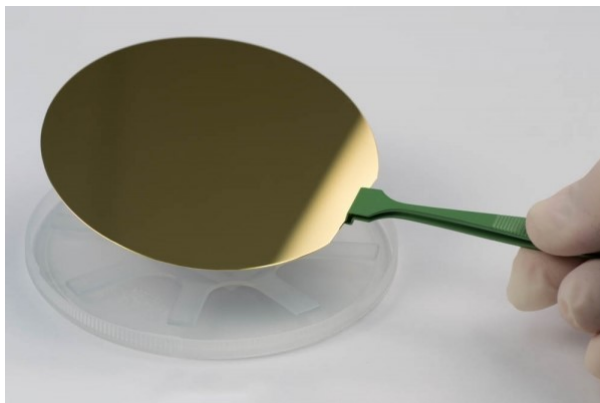


Figure 10: Baza de siliciu pur

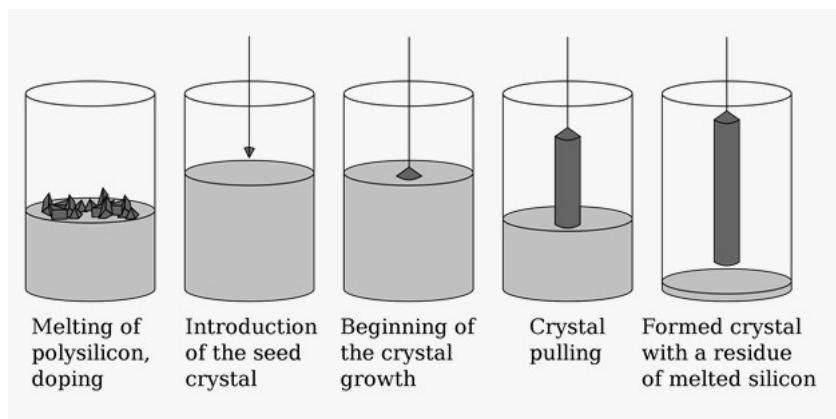


Figure 11: Metoda de construire a bazei de siliciu

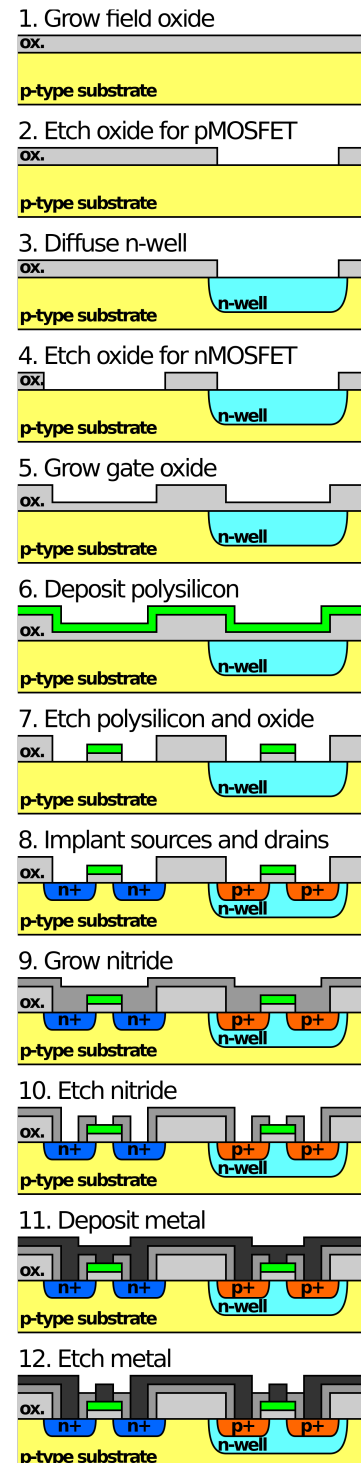
Se pornește de la **siliciu topit** în care se adaugă *un mic cristal de siliciu*, rezultat dintr-o fabricare anterioară, iar apoi, la o temperatură apropiată de cea de solidificare a siliciului, el **se depune într-o structură cristalină aproape perfectă**. La interfața dintre zona solidă și cea topită se depun în continuare atomi de siliciu și se obține acest cilindru (Fig. 11) aproape perfect. Acesta din urmă obținut *se taie felii* ce vor reprezenta **baza următoarelor circuite integrate**.

1.2.5 Procese succesive pentru a construi circuite integrate pe bază de siliciu

- Se pornește de la un siliciu peste care se depune un **strat protector de oxid** (acest lucru se realizează **natural**, prin oxidare cu oxigen)
- **ETCHING** = se distruge selectiv stratul de oxid în zonele în care ne interesează. Se prindează **DOAR** pe zonele pe care vrem să păstrăm oxidul o vopsea/cerneală specială, iar zonele care nu au fost protejate de vopsea sunt tratate cu un acid care elimină oxidul.
- Se elimină vopseaua
- Se difuzează impurități pentru a obține **zonele n** (cele care ne interesează)
- Se repetă aceleași procedee, construindu-se **LAYER CU LAYER**

NICE TO KNOW

- Prețul circuitelor integrate crește exponențial cu dimensiunea fizică deoarece tot exponențial crește și probabilitatea de defect într-un astfel de circuit.
- Cu cât sunt mai complexe, cu atât prețul este mai mare.



2 Tranzistorul MOSFET

MOSFET = metal-oxide-semiconductor
field-effect transistor (MOS transistor, or MOS)

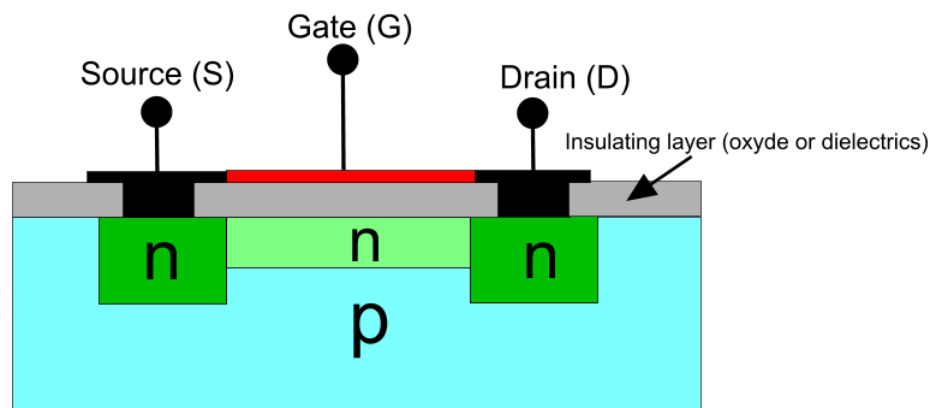


Figure 12: Schema funcționare MOSFET

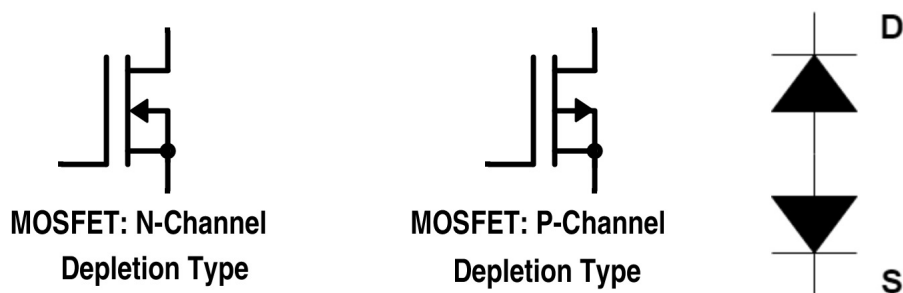


Figure 13: Simboluri N-MOS și P-MOS și reprezentarea cu diode

- Construcțiile ***N-MOS*** (purătorii principali de curent sunt electronii liberi) și ***P-MOS*** sunt simetrice.
- Folosind cunoștințele pe care le avem deja despre tranzistorii bipolari, putem spune că în cazul MOSFET-ului avem de fapt **2 diode în antifază**.
- Dacă nu se aplică **niciun potențial pe poartă(G)**, avem un dispozitiv prin care **NU trece curentul** (diodele sunt cele care împiedică trecerea acestuia).
- Zona izolatoare este cea de oxid de siliciu (ultima tehnologie descoperită care a dus la fabricarea unui MOSFET funcțional).
- Există 3 zone: o zonă metalică, o zonă de oxid și o zonă de semiconductor.

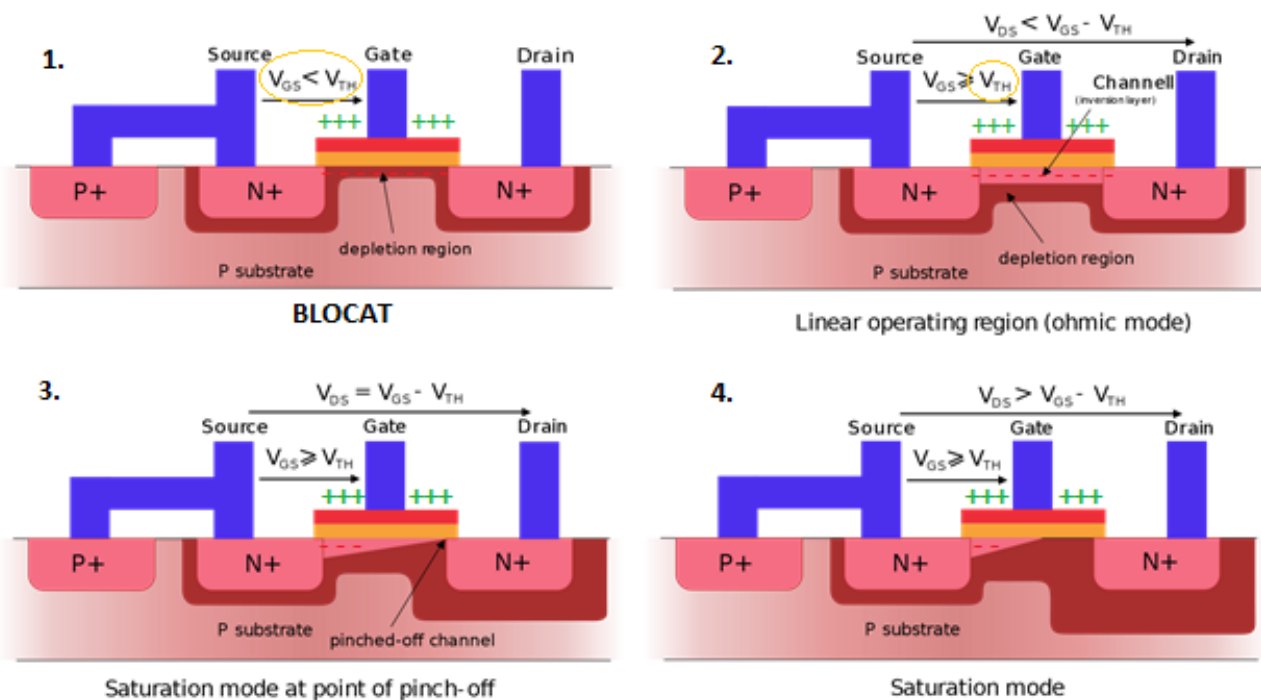


Figure 14: Stări ale tranzistorului MOS

REMEMBER

- Știm de la tranzistorii bipolari că între regiunile semi-conductoare de tipuri diferite există o migrație de purtători, de goluri și electroni (**difuzie** = tendința de a se duce în locuri în care sunt mai puține).
- Odată ce ajung electronii din N în P și invers, aceștia se recombina.
- Există o zonă de barieră fără purtători liberi.

Ce se întâmplă cu tranzistorul MOS? [14]

- 1. Când se aplică un potențial pozitiv față de sursă(S) pe poarta tranzistorului(G), se generează o mulțime de sarcini pozitive. Izolatorul va funcționa acum pe baza de condensator (care trebuie încărcat) între substrat și poartă. Astfel apar sarcini negative pe substrat (sus avem pozitive, jos negative), iar electronii se recombina cu golurile din zona P.
- Pentru **tensiuni pozitive mai mici decât tensiunea de prag**, va fi o zonă fără purtători, deci tranzistorul nostru este **blocat**.
- 2. Dacă insist și aplic un potențial mai mare pe poartă, din ce în ce mai mulți purtători pozitivi se vor aduna pe poartă. Aceștia atrag din ce în ce mai multi electroni, care vor depăși la un moment dat numărul de goluri din substrat și formează un canal (o zonă de purtători liberi), pe unde curentul poate trece.

- Dacă aplic o diferență de potențial între sursă și drenă, curentul începe să circule. **Cu cât potențialul pe poartă este mai mare, cu atât am mai mulți electroni adunați între cele 2 zone, iar curentul circulă mai ușor prin canal.**
- **3 & 4.** Dacă măresc potențialul între sursă și drenă (dioda polarizată invers), măresc continuu zona de barieră, punând astfel presiune asupra canalului, acesta îngustându-se din ce în ce mai mult până ajunge să se închidă. În acest moment curentul se limitează deoarece am ajuns la **zona de saturație**.

Ce e diferit față de tranzistorul bipolar?

- Nu mai există curent efectiv care trece din poartă (G) către tranzistor.
- Curentul dintre sursă (S) și drenă (D) crește odată cu potențialul aplicat pe poartă (putem controla astfel curentul între sursă și drenă), deci este mult mai **eficient** pentru că nu trebuie să se consume curent pentru a pune tranzistorul MOS în funcțiune. În concluzie, ce trece prin el este doar **curent util**.
- Totuși, se depune puțin mai mult efort la pornire și oprire deoarece trebuie să încărcăm, respectiv să descărcăm condensatorul.

2.1 Modelul SAH al tranzistorului MOS [15]

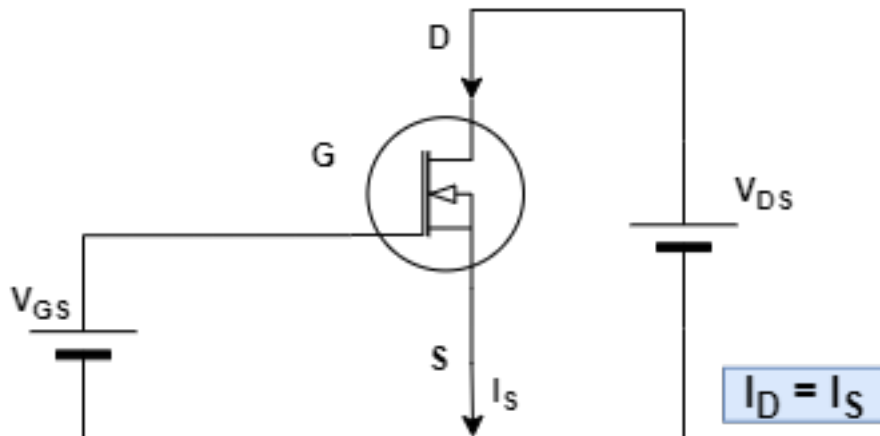


Figure 15: Model SAH

$$I_D = \begin{cases} 0 & V_{GS} < V_T & \text{BLOCAT} \\ k((V_{GS} - V_T)V_{DS} - \frac{(V_{DS})^2}{2}) & V_{GS} > V_T, V_{DS} \leq V_{GS} - V_T & \text{LINIAR} \\ k \frac{(V_{GS} - V_T)^2}{2} & V_{GS} > V_T, V_{DS} > V_{GS} - V_T & \text{SATURAȚIE} \end{cases}$$