dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X

带高速 PWM、运放和高级模拟功能的 16 位单片机和数字信号控制器

工作条件

- 3.0V 至 3.6V， -40ºC 至 +85ºC， DC 至 70 MIPS
- 3.0V 至 3.6V， -40ºC 至 +125ºC， DC 至 60 MIPS

内核：16 位 dsPIC33E/PIC24E CPU

- 高效代码型 （C 和汇编）架构
- 两个 40 位宽累加器
- 带双数据取操作的单周期 （MAC/MPY）
- 单周期混合符号乘法和硬件除法
- 32 位乘法支持

时钟管理

- 1.0% 精度内部振荡器
- 可编程 PLL 和振荡器时钟源
- 故障保护时钟监视器 （Fail-Safe Clock Monitor， FSCM）
- 独立看门狗定时器 （Watchdog Timer， WDT）
- 快速唤醒和启动

功耗管理

- 低功耗管理模式 （休眠、空闲和打盹）
- 集成上电复位和欠压复位
- 0.6 mA/MHz 动态电流 （典型值）
- 30 µA IPD 电流 （典型值）

高速 PWM

- 最多具有 3 个使用独立时序的 PWM 对
- 上升沿和下降沿死区
- 7.14 ns PWM 分辨率
- PWM 支持：
  - 直流 / 直流、交流 / 直流、逆变器、 PFC 和照明
  - BLDC、 PMSM、 ACIM 和 SRM
- 可编程故障输入
- 用于 ADC 转换的灵活触发配置

高级模拟特性

- ADC 模块：
  - 可配置为 10 位 1.1 Msps， 4 个 S/H；或配置为 12 位 500 ksps， 1 个 S/H
  - 在 28 引脚器件上具有 6 路模拟输入，在 64 引脚器件上最多具有 16 路模拟输入
- 灵活、独立的 ADC 触发源
- 最多具有 3 个直接连接到 ADC 模块的运放 / 比较器：
  - 额外的专用比较器
  - 具有 32 个电压点的可编程参考电压
- 充电时间测量单元 （Charge Time Measurement Unit， CTMU）：
  - 支持 mTouch™ 电容触摸传感
  - 提供高分辨率的时间测量 （1 ns）
  - 片上温度测量

定时器 / 输出比较 / 输入捕捉

- 12 个通用定时器：
  - 5 个 16 位定时器 / 计数器，最多两个 32 位定时器 / 计数器
  - 4 个可配置为定时器 / 计数器的 OC 模块
  - 带有两个可配置定时器 / 计数器的 PTG 模块
  - 可配置为定时器 / 计数器的 32 位正交编码器接口 （Quadrature Encoder Interface， QEI）模块
- 4 个 IC 模块
- 外设引脚选择 （Peripheral Pin Select， PPS），用于支持功能重映射
- 外设触发信号发生器 （Peripheral Trigger Generator， PTG），用于调度复杂序列

通信接口

- 两个 UART 模块 （17.5 Mbps）
  - 支持 LIN/J2602 协议和 IrDA®
- 两个 4 线 SPI 模块 （15 Mbps）
- ECAN™ 模块 （1 Mbaud） CAN 2.0B 支持
- 两个带有 SMBus 支持的 I^2C™ 模块 （最高 1 Mbaud）
- PPS，用于支持功能重映射
- 可编程循环冗余校验 （Cyclic Redundancy Check，CRC）

直接存储器访问 （Direct Memory Access， DMA）

- 带有用户可选优先级仲裁功能的 4 通道 DMA
- UART、 SPI、 ADC、 ECAN、 IC、 OC 和定时器

输入 / 输出

- 灌电流 / 拉电流为 12 mA 或 6 mA，对于标准 VOH/VOL 取决于具体引脚，对于非标准 VOH1 最高分别为 22 mA 或 14 mA
- 5V 耐压引脚
- 可选的漏极开路、上拉和下拉
- 最高 5 mA 过压钳位电流
- 所有 I/O 引脚上均具有电平变化通知中断

认证和 B 类支持

- 计划支持 AEC-Q100 REVG （等级 1， -40ºC 至 +125ºC）
- 计划支持 AEC-Q100 REVG （等级 0， -40ºC 至 +150ºC）
- B 类安全库， IEC 60730

调试器开发支持

- 在线和在应用编程
- 两个程序断点和两个复杂数据断点
- 符合 IEEE 1149.2 的 （JTAG）边界扫描
- 跟踪和运行时观察

© 2012-2013 Microchip Technology Inc.

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 产品系列

表 1 （通用系列）和表 2 （电机控制系列）中列出了每款器件的器件名称、引脚数、存储容量和可用的外设，表后还附有它们的引脚图。

表 1： dsPIC33EPXXXGP50X 和 PIC24EPXXXGP20X 通用系列

器件	页擦除大小（指令数）	闪存程序存储器（KB）	RAM （KB）	可重映射的外设							I²C™	CRC 发生器	10 位 /12 位 ADC（通道数）	运放 / 比较器	CTMU	PTG	I/O 引脚数	引脚数	封装
				16 位 /32 位定时器	输入捕捉	输出比较	UART	SPI(2)	ECAN™ 技术	外部中断(3)									
PIC24EP32GP202	512	32	4	5	4	4	2	2	—	3	2	1	6	2/3(1)	有	有	21	28	SPDIP, SOIC, SSOP(4), QFN-S
PIC24EP64GP202	1024	64	8																
PIC24EP128GP202	1024	128	16																
PIC24EP256GP202	1024	256	32																
PIC24EP512GP202	1024	512	48																
PIC24EP32GP203	512	32	4	5	4	4	2	2	—	3	2	1	8	3/4	有	有	25	36	VTLA
PIC24EP64GP203	1024	64	8																
PIC24EP32GP204	512	32	4	5	4	4	2	2	—	3	2	1	9	3/4	有	有	35	44	VTLA(4), TQFP, QFN
PIC24EP64GP204	1024	64	8																
PIC24EP128GP204	1024	128	16																
PIC24EP256GP204	1024	256	32																
PIC24EP512GP204	1024	512	48																
PIC24EP64GP206	1024	64	8	5	4	4	2	2	—	3	2	1	16	3/4	有	有	53	64	TQFP, QFN
PIC24EP128GP206	1024	128	16																
PIC24EP256GP206	1024	256	32																
PIC24EP512GP206	1024	512	48																
dsPIC33EP32GP502	512	32	4	5	4	4	2	2	1	3	2	1	6	2/3(1)	有	有	21	28	SPDIP, SOIC, SSOP(4), QFN-S
dsPIC33EP64GP502	1024	64	8																
dsPIC33EP128GP502	1024	128	16																
dsPIC33EP256GP502	1024	256	32																
dsPIC33EP512GP502	1024	512	48																
dsPIC33EP32GP503	512	32	4	5	4	4	2	2	1	3	2	1	8	3/4	有	有	25	36	VTLA
dsPIC33EP64GP503	1024	64	8																
dsPIC33EP32GP504	512	32	4	5	4	4	2	2	1	3	2	1	9	3/4	有	有	35	44	VTLA(4), TQFP, QFN
dsPIC33EP64GP504	1024	64	8																
dsPIC33EP128GP504	1024	128	16																
dsPIC33EP256GP504	1024	256	32																
dsPIC33EP512GP504	1024	512	48																
dsPIC33EP64GP506	1024	64	8	5	4	4	2	2	1	3	2	1	16	3/4	有	有	53	64	TQFP, QFN
dsPIC33EP128GP506	1024	128	16																
dsPIC33EP256GP506	1024	256	32																
dsPIC33EP512GP506	1024	512	48																

注 1： 在 28 引脚器件上，比较器 4 不具有外部连接。详情请参见**第 25.0 节 “运放 / 比较器模块”**。
2： 只有 SPI2 是可重映射的。
3： INT0 是不可重映射的。
4： 对于带有 512 KB 闪存程序存储器的器件，不提供 SSOP 和 VTLA 封装。

© 2012-2013 Microchip Technology Inc.

表 2： dsPIC33EPXXXMC20X/50X和 PIC24EPXXXMC20X 电机控制系列

器件	页擦除大小（指令数）	闪存程序存储器（KB）	RAM （KB）	可重映射的外设									I²C™	CRC 发生器	10 位 /12 位 ADC（通道数）	运放 / 比较器	CTMU	PTG	I/O 引脚数	引脚数	封装
				16 位 /32 位定时器	输入捕捉	输出比较	电机控制 PWM[4]（通道数）	正交编码器接口	UART	SPI[2]	ECAN™ 技术	外部中断 [3]									
PIC24EP32MC202	512	32	4	5	4	4	6	1	2	2	—	3	2	1	6	2/3[1]	有	有	21	28	SPDIP, SOIC, SSOP[5], QFN-S
PIC24EP64MC202	1024	64	8																		
PIC24EP128MC202	1024	128	16																		
PIC24EP256MC202	1024	256	32																		
PIC24EP512MC202	1024	512	48																		
PIC24EP32MC203	512	32	4	5	4	4	6	1	2	2	—	3	2	1	8	3/4	有	有	25	36	VTLA
PIC24EP64MC203	1024	64	8																		
PIC24EP32MC204	512	32	4	5	4	4	6	1	2	2	—	3	2	1	9	3/4	有	有	35	44	VTLA[5], TQFP, QFN
PIC24EP64MC204	1024	64	8																		
PIC24EP128MC204	1024	128	16																		
PIC24EP256MC204	1024	256	32																		
PIC24EP512MC204	1024	512	48																		
PIC24EP64MC206	1024	64	8	5	4	4	6	1	2	2	—	3	2	1	16	3/4	有	有	53	64	TQFP, QFN
PIC24EP128MC206	1024	128	16																		
PIC24EP256MC206	1024	256	32																		
PIC24EP512MC206	1024	512	48																		
dsPIC33EP32MC202	512	32	4	5	4	4	6	1	2	2	—	3	2	1	6	2/3[1]	有	有	21	28	SPDIP, SOIC, SSOP[5], QFN-S
dsPIC33EP64MC202	1024	64	8																		
dsPIC33EP128MC202	1024	128	16																		
dsPIC33EP256MC202	1024	256	32																		
dsPIC33EP512MC202	1024	512	48																		
dsPIC33EP32MC203	512	32	4	5	4	4	6	1	2	2	—	3	2	1	8	3/4	有	有	25	36	VTLA
dsPIC33EP64MC203	1024	64	8																		
dsPIC33EP32MC204	512	32	4	5	4	4	6	1	2	2	—	3	2	1	9	3/4	有	有	35	44	VTLA[5], TQFP, QFN
dsPIC33EP64MC204	1024	64	8																		
dsPIC33EP128MC204	1024	128	16																		
dsPIC33EP256MC204	1024	256	32																		
dsPIC33EP512MC204	1024	512	48																		
dsPIC33EP64MC206	1024	64	8	5	4	4	6	1	2	2	—	3	2	1	16	3/4	有	有	53	64	TQFP, QFN
dsPIC33EP128MC206	1024	128	16																		
dsPIC33EP256MC206	1024	256	32																		
dsPIC33EP512MC206	1024	512	48																		
dsPIC33EP32MC502	512	32	4	5	4	4	6	1	2	2	1	3	2	1	6	2/3[1]	有	有	21	28	SPDIP, SOIC, SSOP[5], QFN-S
dsPIC33EP64MC502	1024	64	8																		
dsPIC33EP128MC502	1024	128	16																		
dsPIC33EP256MC502	1024	256	32																		
dsPIC33EP512MC502	1024	512	48																		
dsPIC33EP32MC503	512	32	4	5	4	4	6	1	2	2	1	3	2	1	8	3/4	有	有	25	36	VTLA
dsPIC33EP64MC503	1024	64	8																		

注 1： 在 28 引脚器件上，比较器 4 不具有外部连接。详情请参见第 25.0 节 “运放 / 比较器模块”。
2： 只有 SPI2 是可重映射的。
3： INT0 是不可重映射的。
4： 只有 PWM 故障是可重映射的。
5： 对于带有 512 KB 闪存程序存储器的器件，不提供 SSOP 和 VTLA 封装。

表 2： dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 电机控制系列 （续）

器件	页擦除大小（指令数）	闪存程序存储器（KB）	RAM（KB）	可重映射的外设									I²C™	CRC 发生器	10 位 /12 位 ADC（通道数）	运放 / 比较器	CTMU	PTG	I/O 引脚数	引脚数	封装
				16 位 /32 位定时器	输入捕捉	输出比较	电机控制 PWM(4)（通道数）	正交编码器接口	UART	SPI(2)	ECAN™ 技术	外部中断 (3)									
dsPIC33EP32MC504	512	32	4	5	4	4	6	1	2	2	1	3	2	1	9	3/4	有	有	35	44	VTLA(5), TQFP, QFN
dsPIC33EP64MC504	1024	64	8																		
dsPIC33EP128MC504	1024	128	16																		
dsPIC33EP256MC504	1024	256	32																		
dsPIC33EP512MC504	1024	512	48																		
dsPIC33EP64MC506	1024	64	8	5	4	4	6	1	2	2	1	3	2	1	16	3/4	有	有	53	64	TQFP, QFN
dsPIC33EP128MC506	1024	128	16																		
dsPIC33EP256MC506	1024	256	32																		
dsPIC33EP512MC506	1024	512	48																		

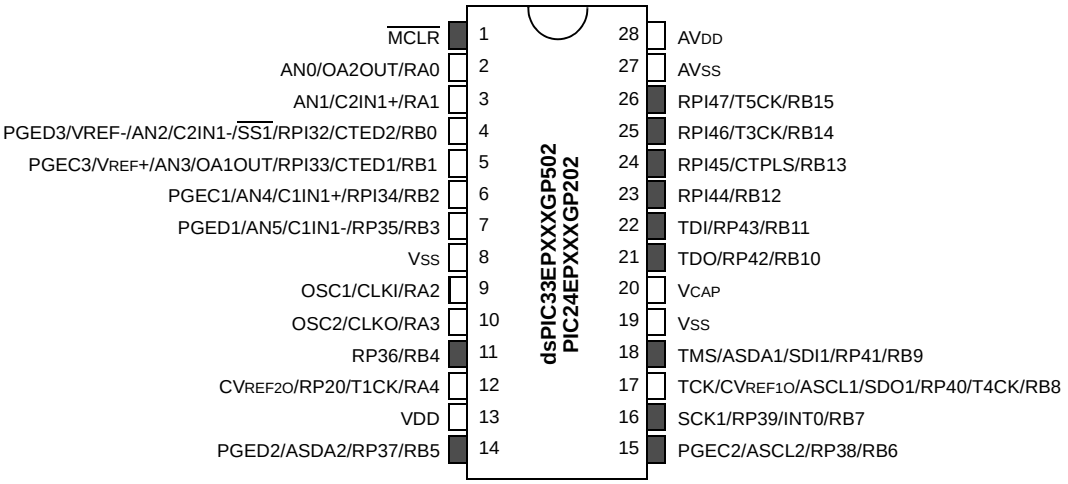
注 1： 在 28 引脚器件上，比较器 4 不具有外部连接。详情请参见**第 25.0 节 “运放 / 比较器模块”**。
2： 只有 SPI2 是可重映射的。
3： INT0 是不可重映射的。
4： 只有 PWM 故障是可重映射的。
5： 对于带有 512 KB 闪存程序存储器的器件，不提供 SSOP 和 VTLA 封装。

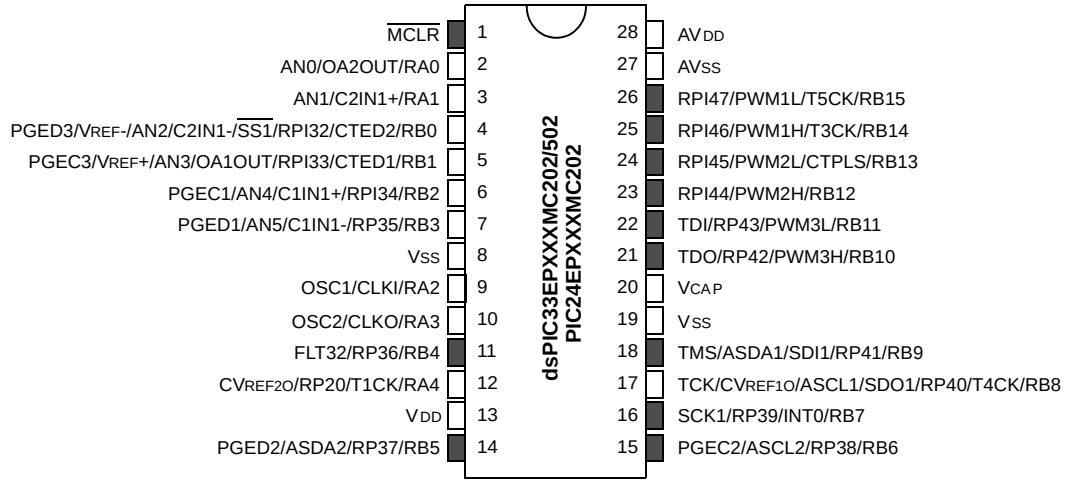
© 2012-2013 Microchip Technology Inc.

引脚图

28 引脚 SPDIP/SOIC/SSOP(1,2)

■ = 引脚最高可承受 5V 的电压





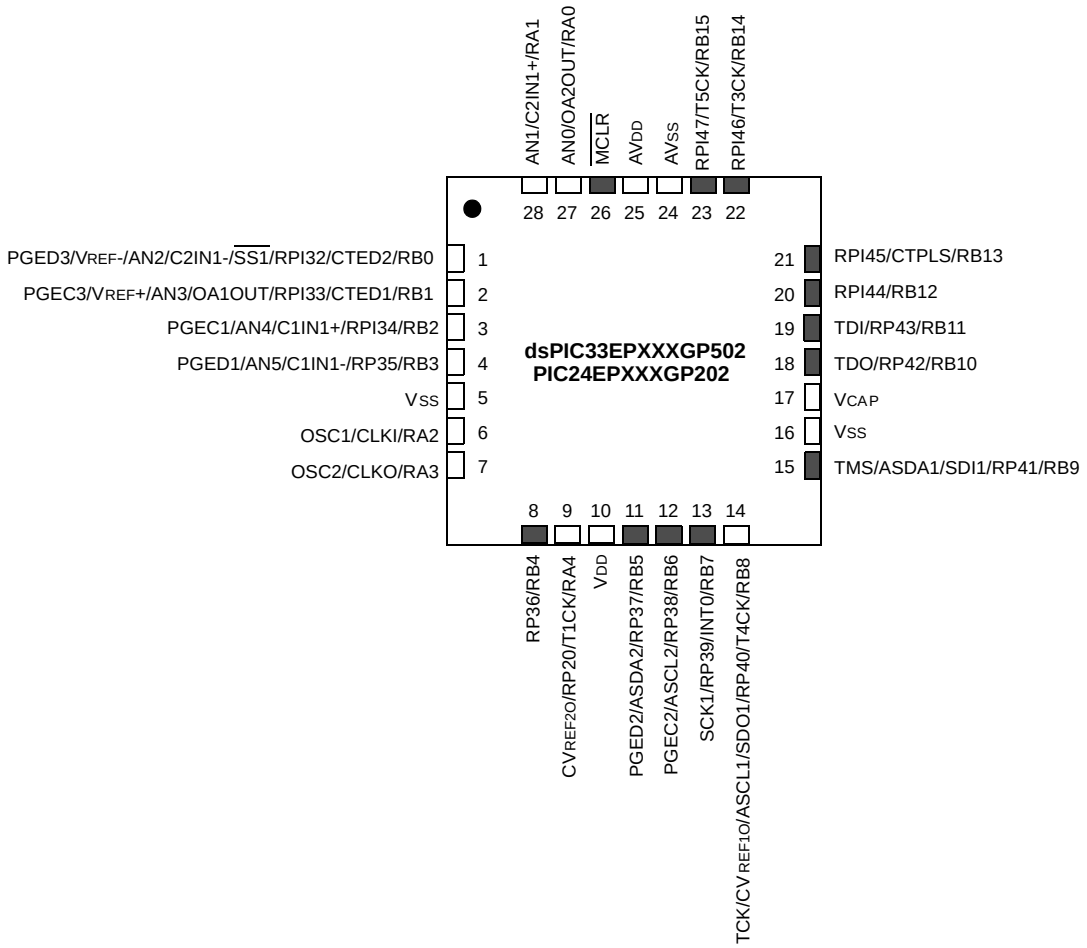
注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

引脚图 （续）

28 引脚 QFN-S(1,2,3)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

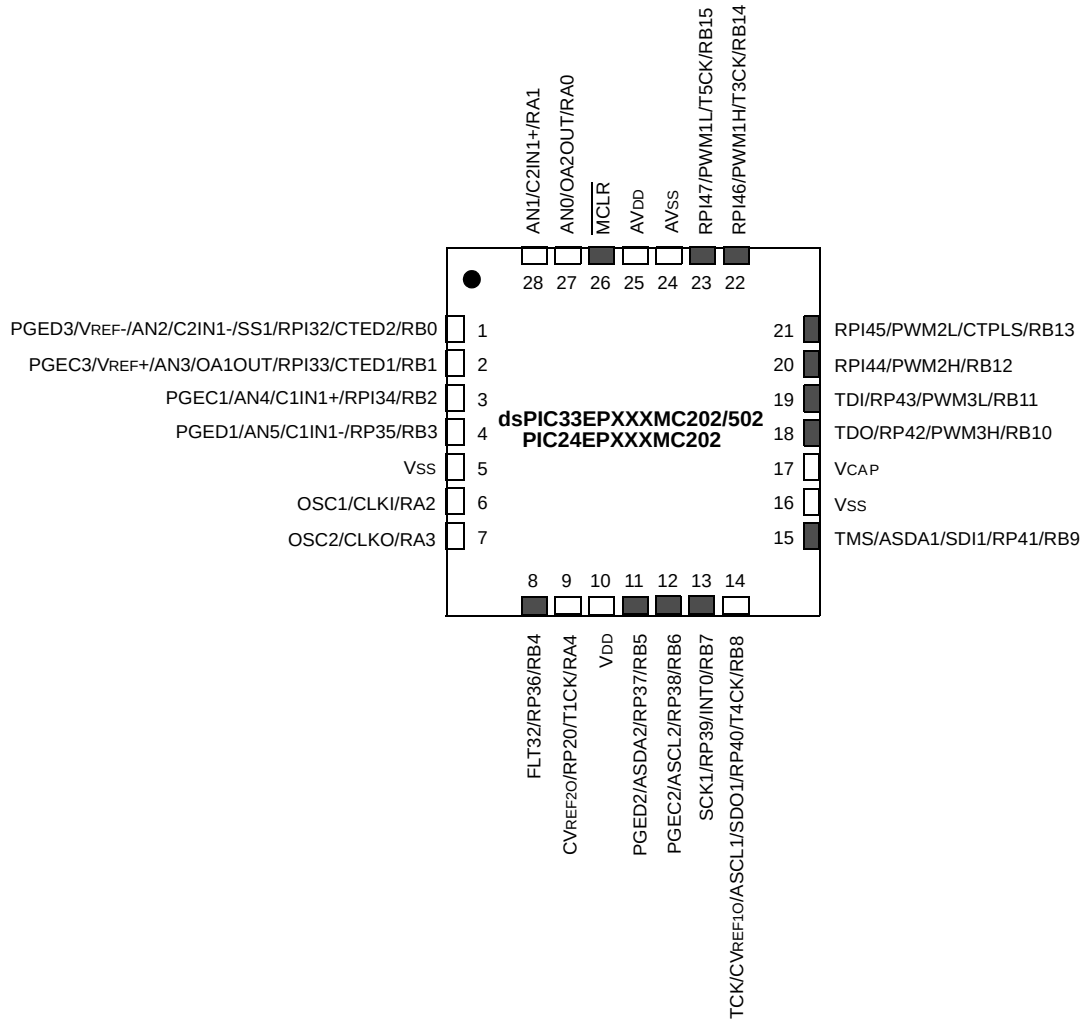
3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

© 2012-2013 Microchip Technology Inc.

引脚图 （续）

28 引脚 QFN-S(1,2,3)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

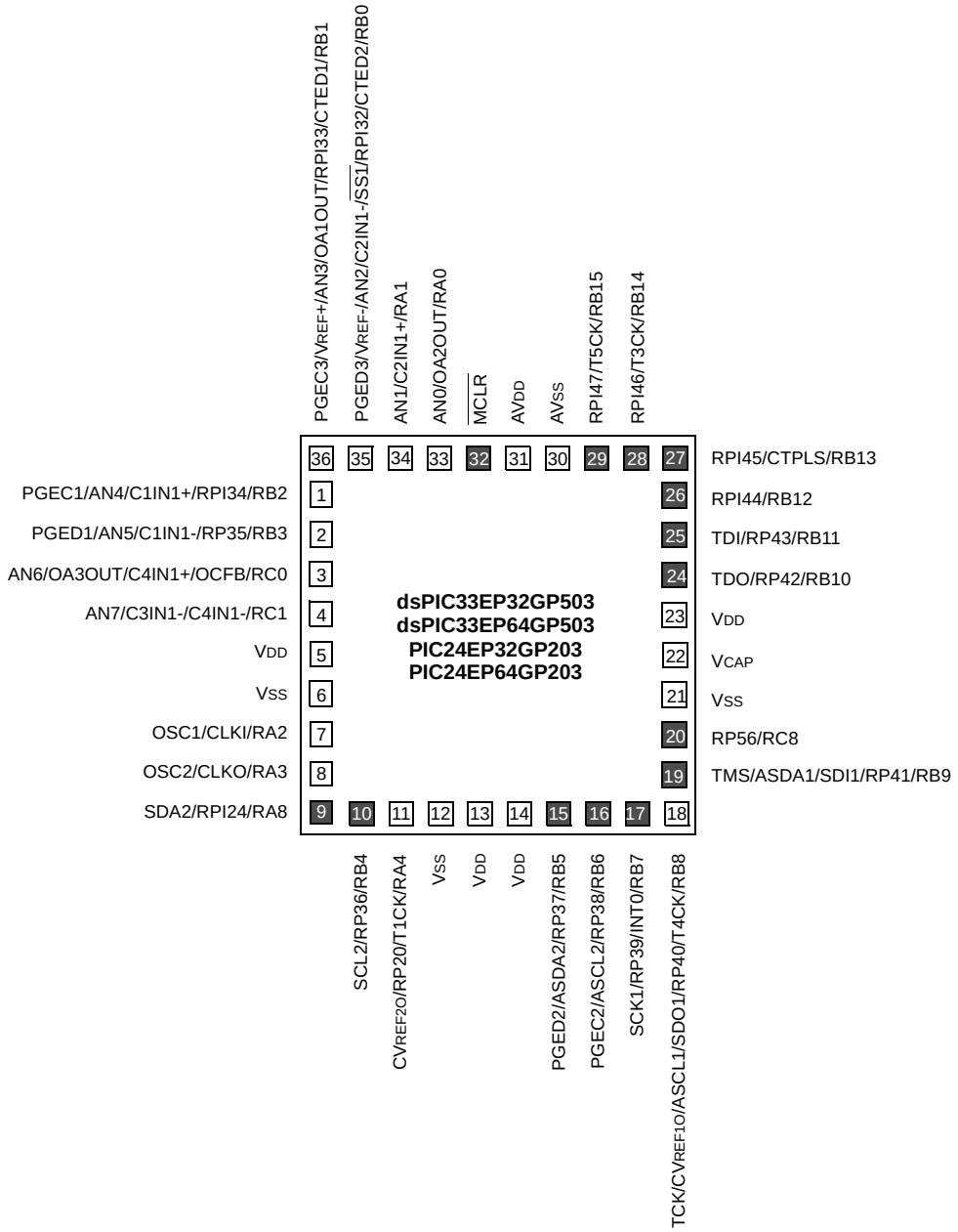
2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

引脚图 （续）

36 引脚 VTLA(1,2,3)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

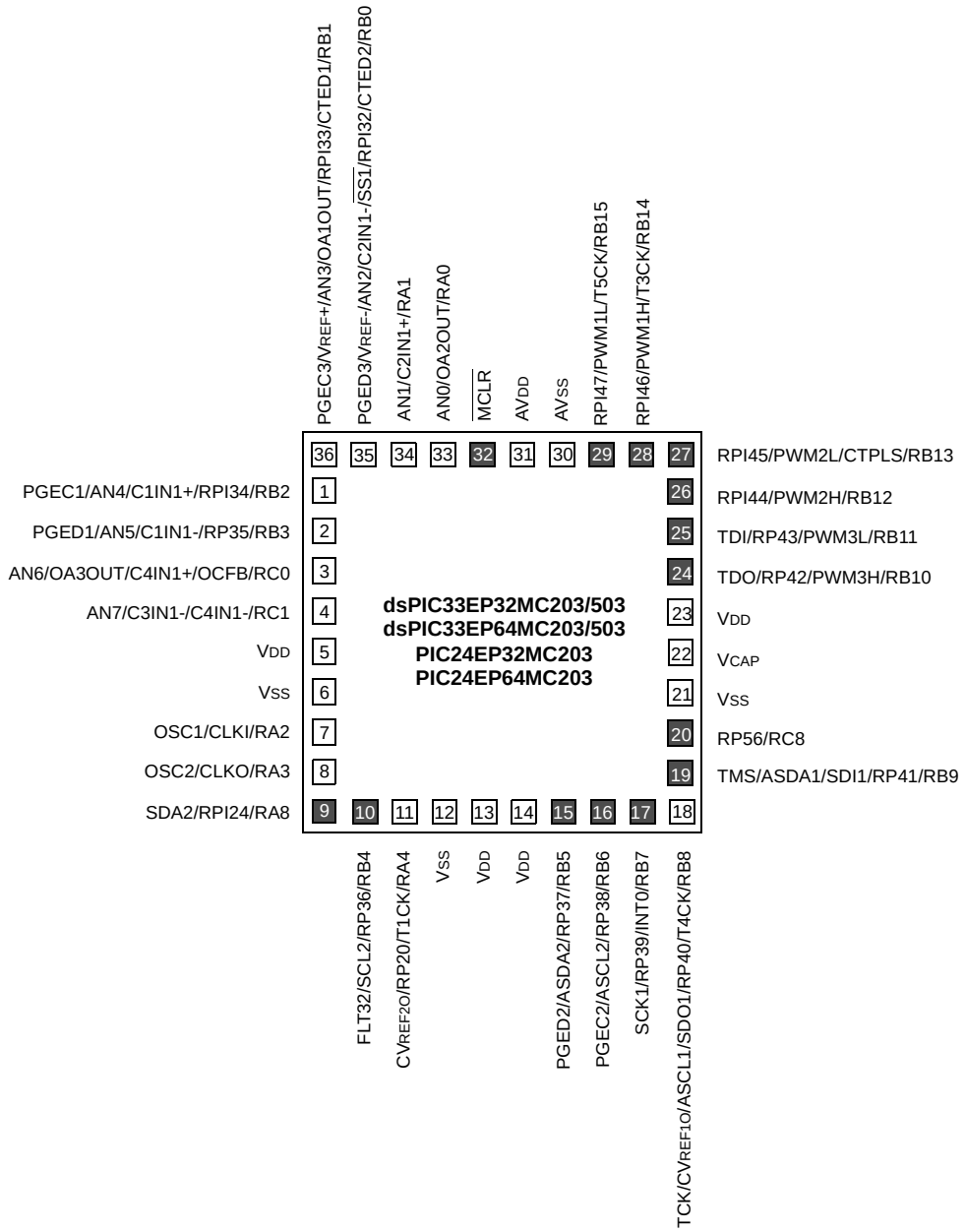
3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

© 2012-2013 Microchip Technology Inc.

引脚图 （续）

36 引脚 VTLA(1,2,3)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

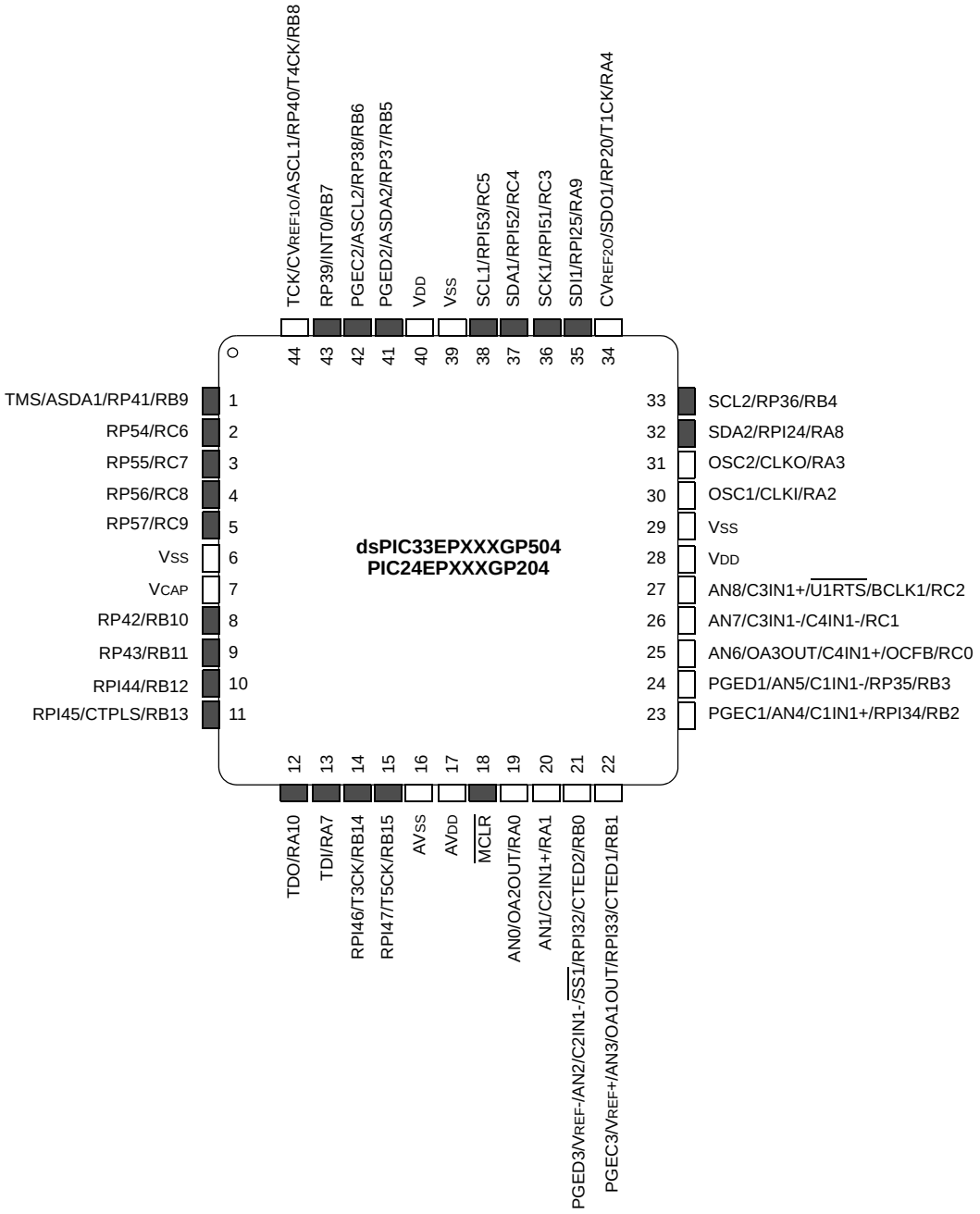
2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

引脚图 （续）

44 引脚 TQFP(1,2)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

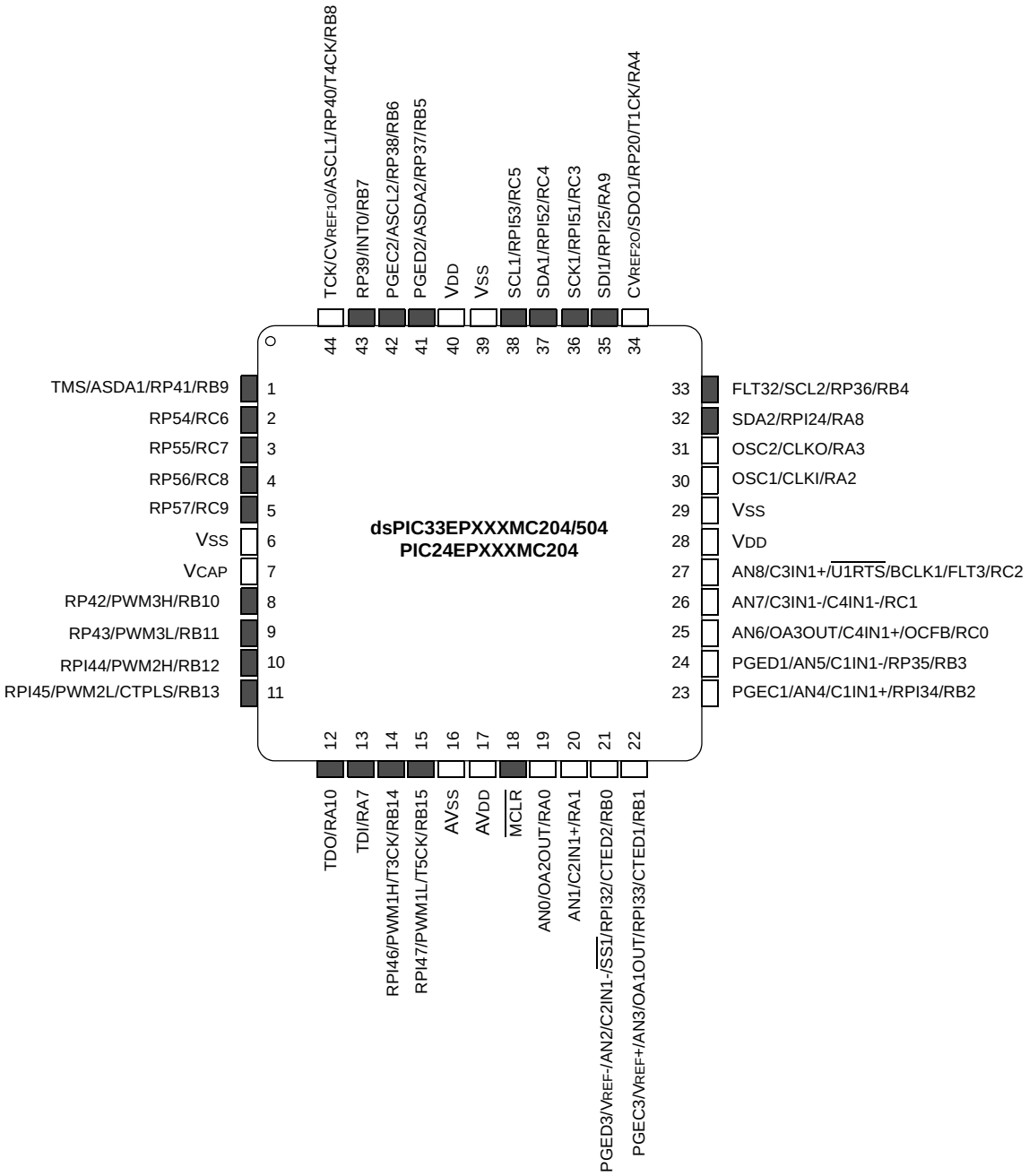
2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

© 2012-2013 Microchip Technology Inc.

引脚图 （续）

44 引脚 TQFP(1,2)

■ = 引脚最高可承受 5V 的电压



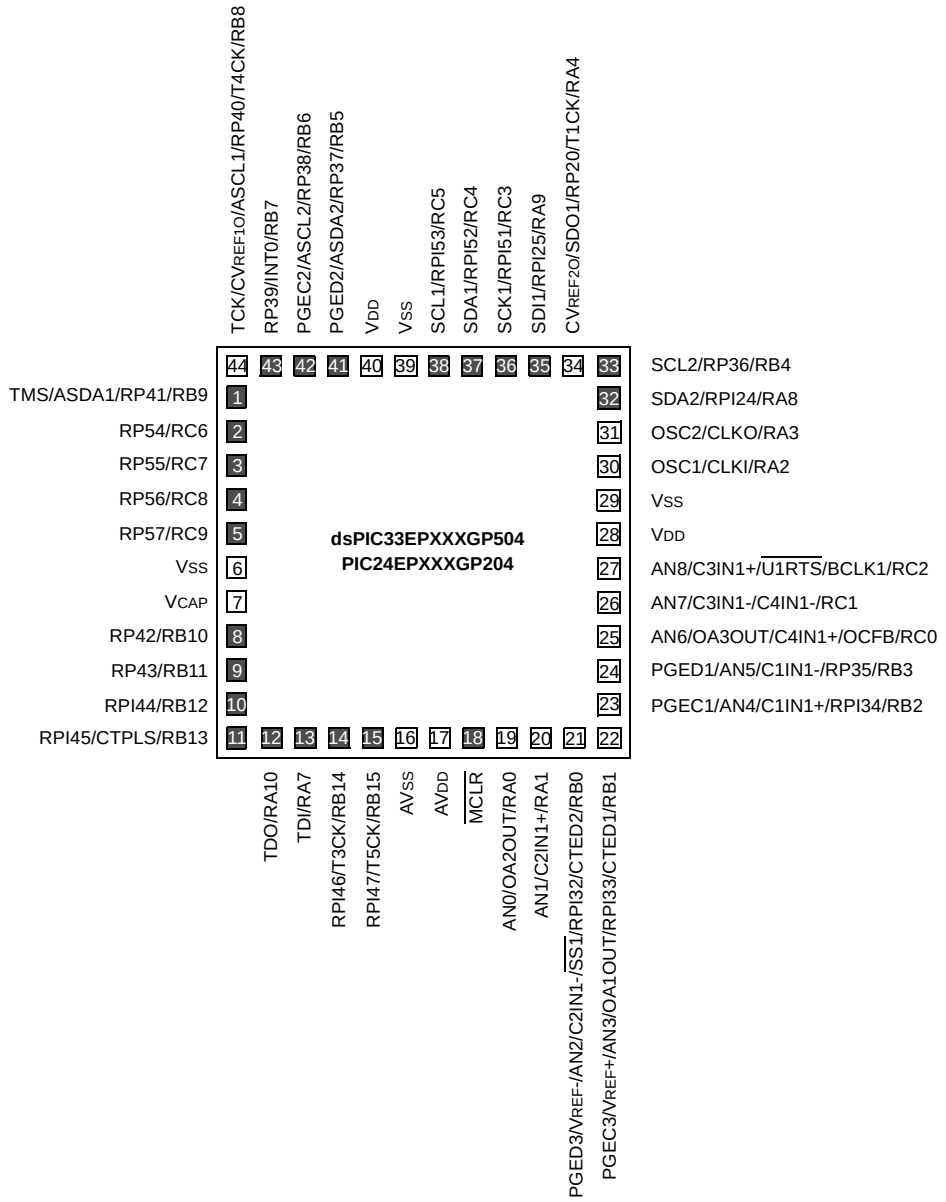
注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

引脚图 （续）

44 引脚 VTLA(1,2,3)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

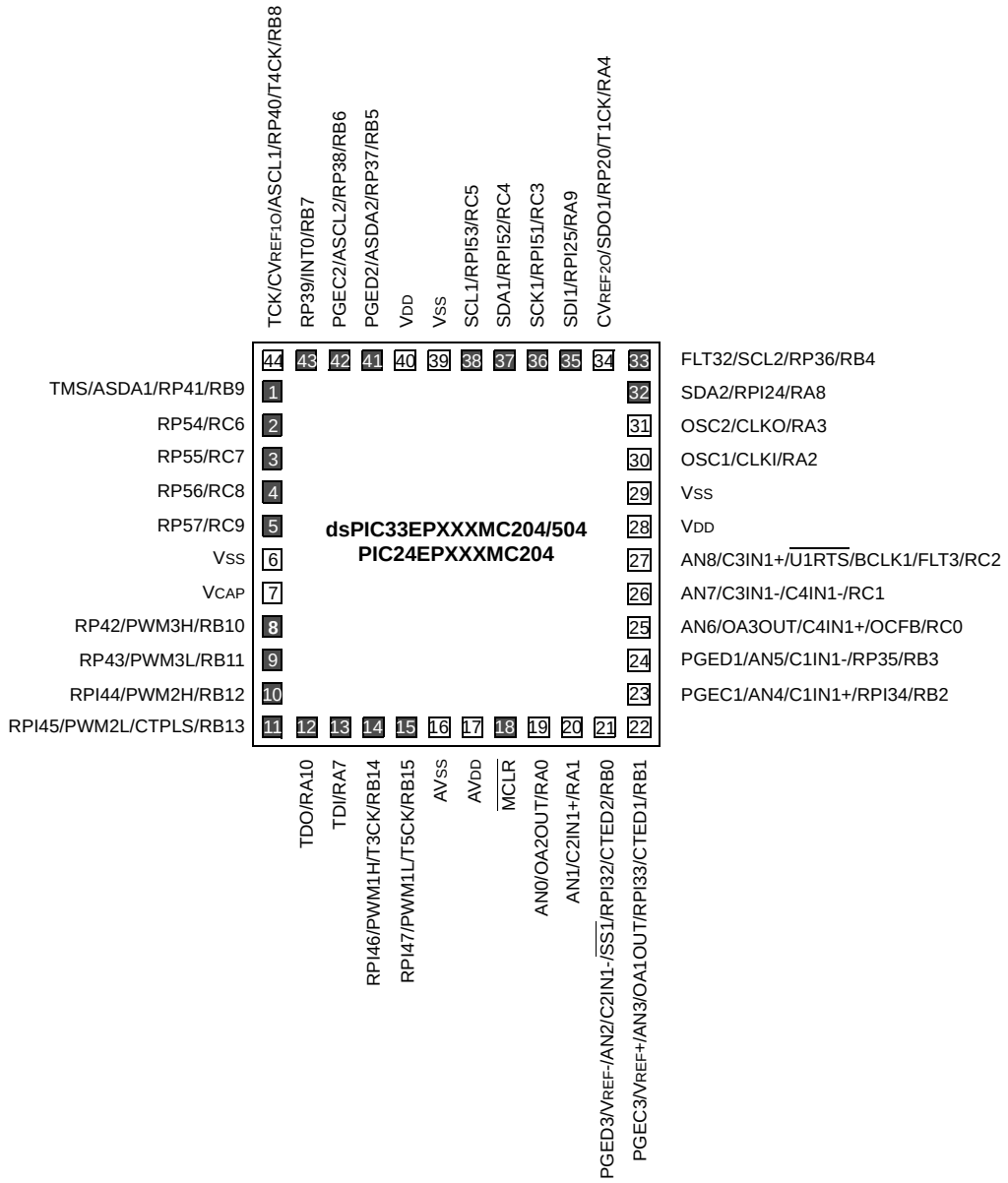
3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

© 2012-2013 Microchip Technology Inc.

引脚图 （续）

44 引脚 VTLA(1,2,3)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

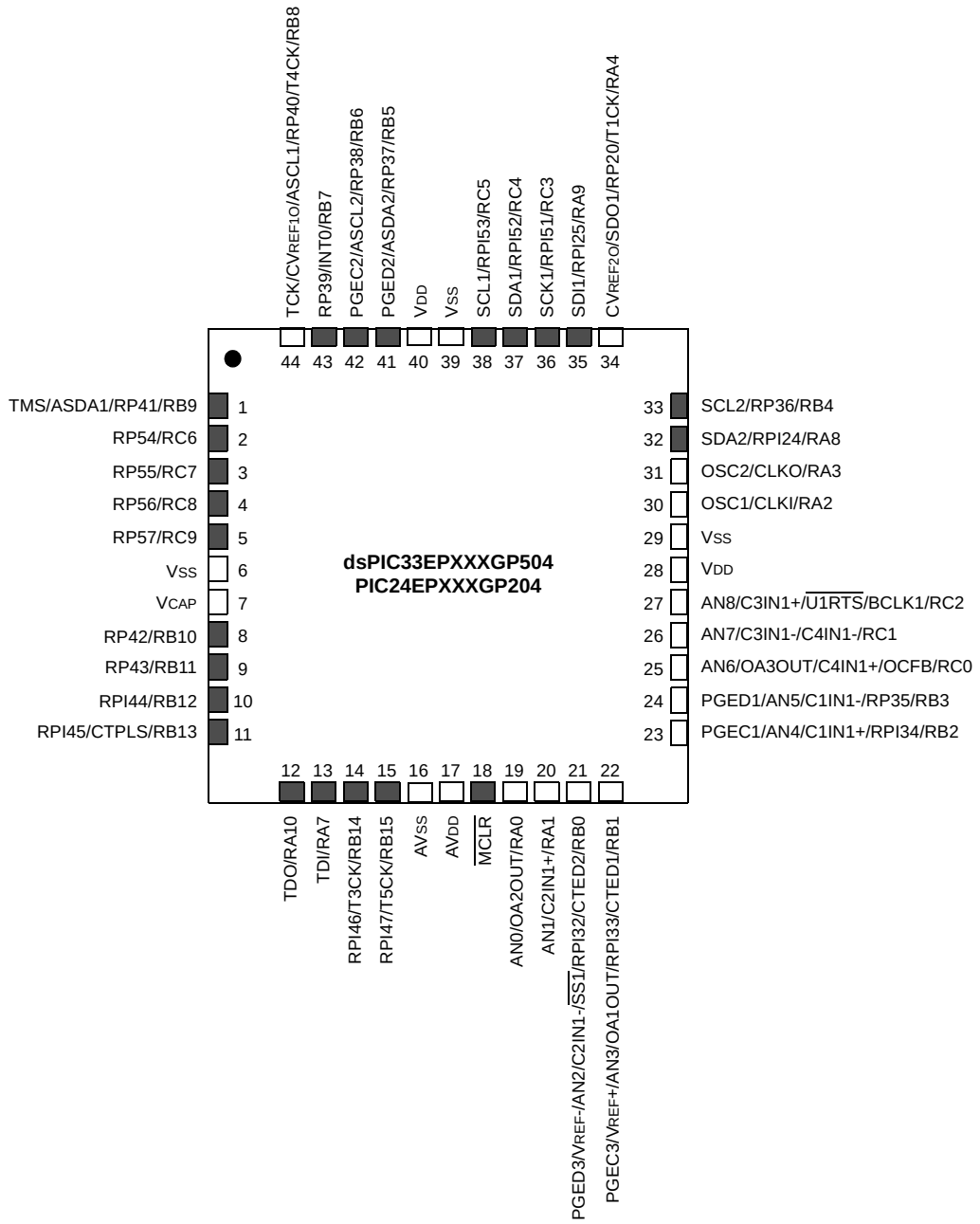
2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

引脚图 （续）

44 引脚 QFN(1,2,3)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

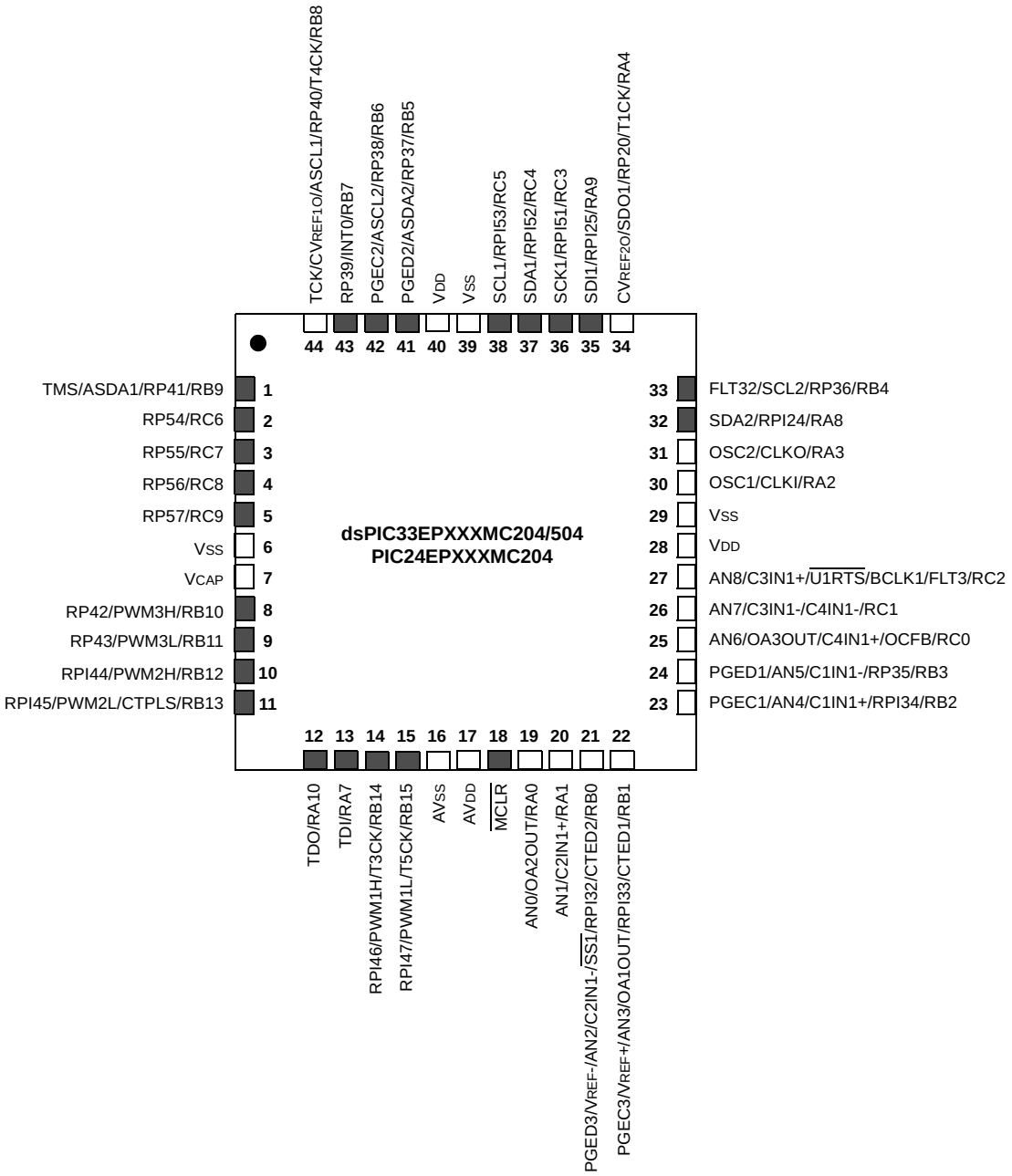
3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

© 2012-2013 Microchip Technology Inc.

引脚图 （续）

44 引脚 QFN(1,2,3)

■ = 引脚最高可承受 5V 的电压



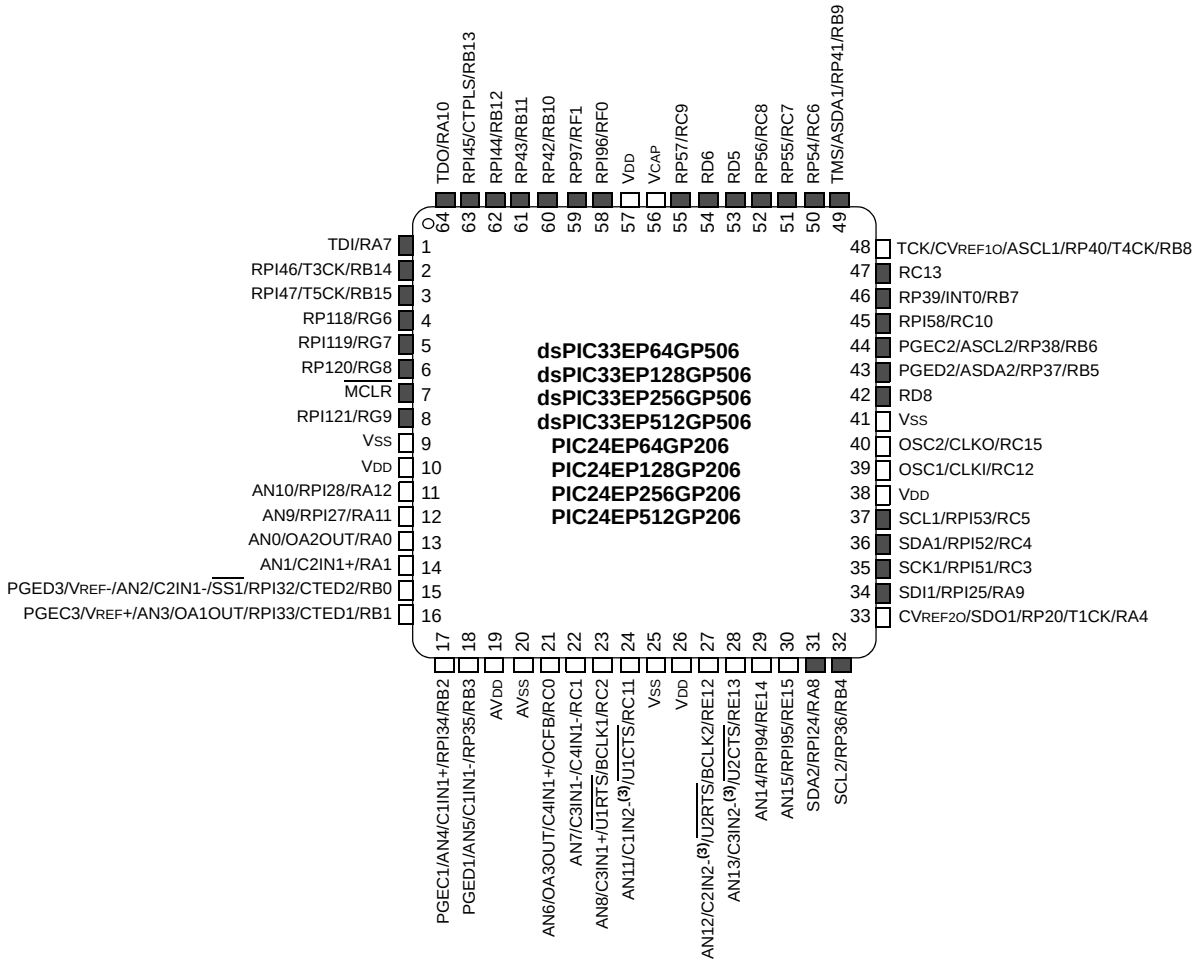
注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

引脚图 （续）

64 引脚 TQFP(1,2,3)



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.2 节 “配置模拟和数字端口引脚”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

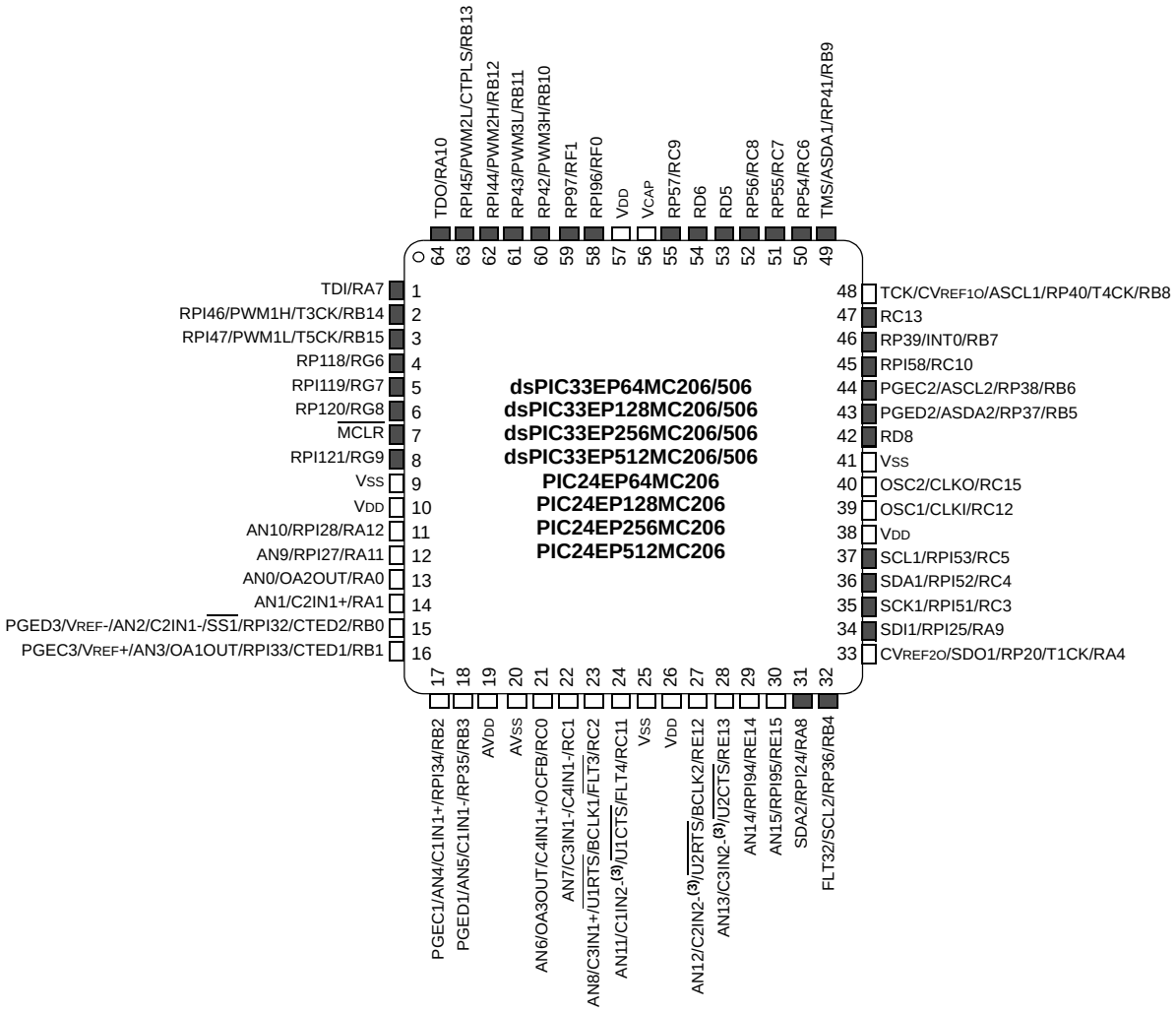
3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

© 2012-2013 Microchip Technology Inc.

引脚图 （续）

64 引脚 TQFP(1,2,3)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

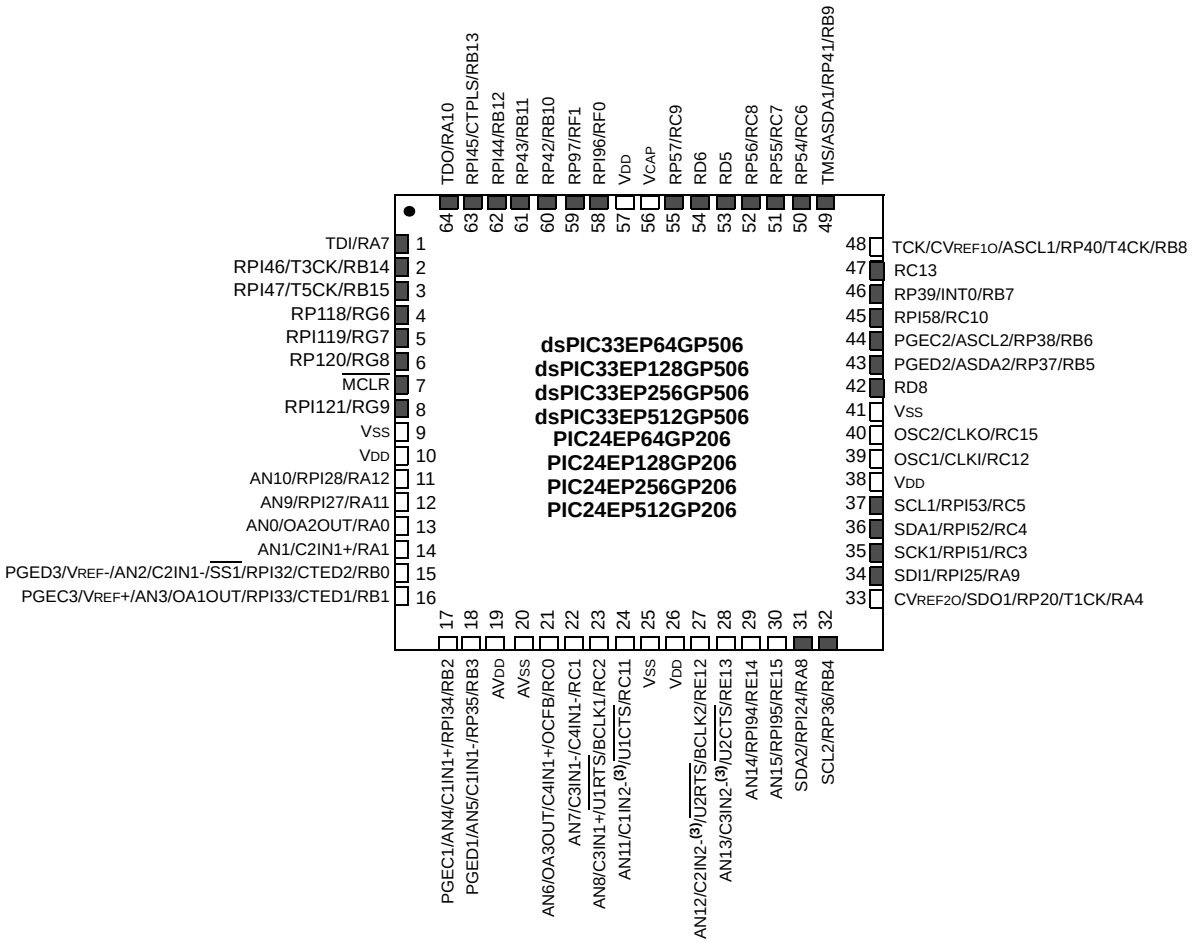
2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

3： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

引脚图 （续）

64 引脚 QFN(1,2,3,4)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

3： 当 OPMODE （CMxCON<10>） = 1 时，该引脚不能用作输入。

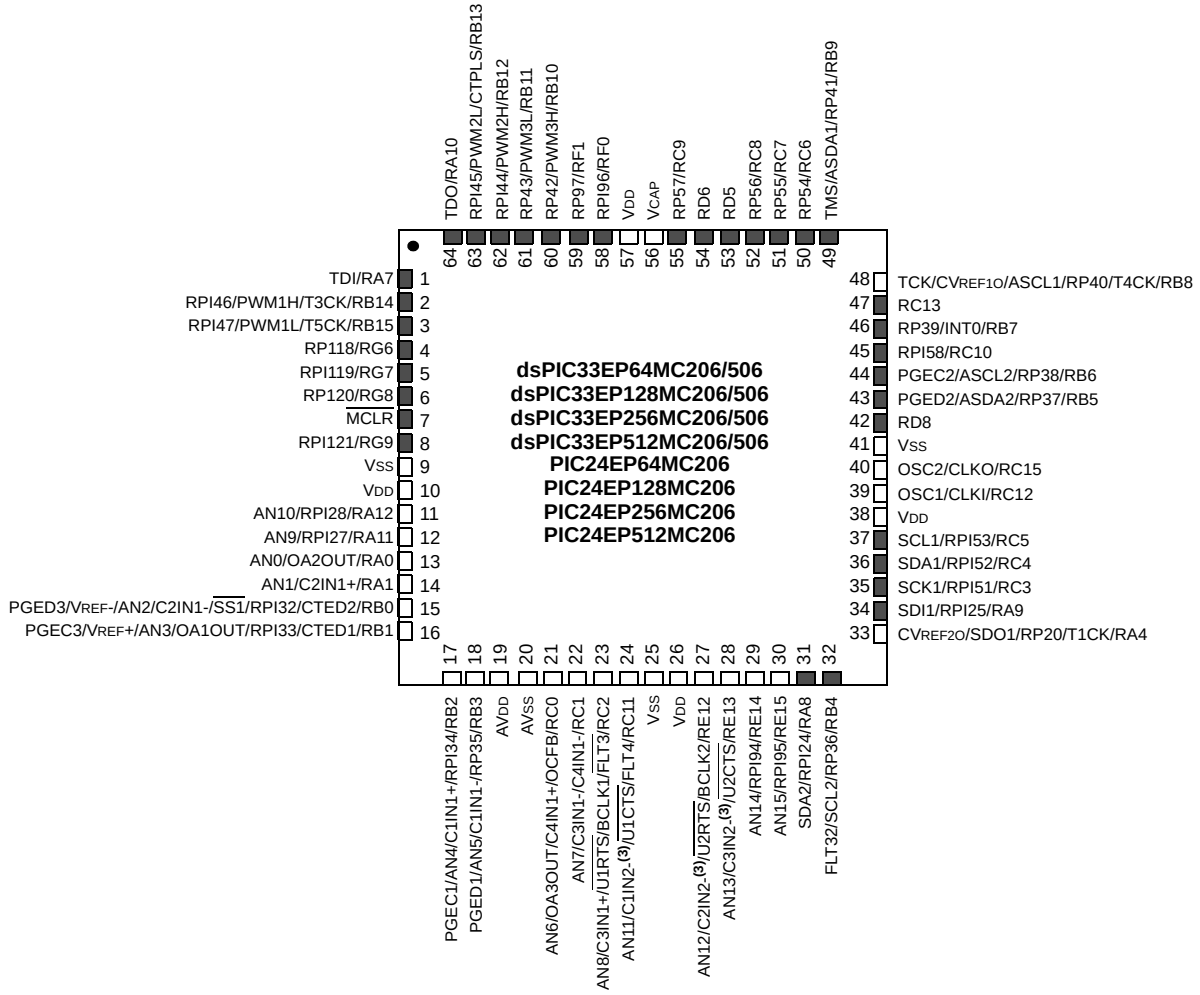
4： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

© 2012-2013 Microchip Technology Inc.

引脚图 （续）

64 引脚 QFN(1,2,3,4)

■ = 引脚最高可承受 5V 的电压



注 1： RPn/RPIn 引脚可由任何可重映射的外设使用，但存在一些限制。关于可用外设和限制信息，请参见 **第 11.4 节 “外设引脚选择 （PPS）”**。

2： 每个 I/O 端口引脚 （RAx-RGx）都可用作电平变化通知引脚 （CNAx-CNGx）。更多信息，请参见 **第 11.0 节 “I/O 端口”**。

3： 当 OPMODE （CMxCON<10>） = 1 时，该引脚不能用作输入。

4： 器件底部的金属焊盘未连接到任何引脚，建议在外部连接到 VSS。

目录

1.0 器件概述 23
2.0 16 位数字信号控制器和单片机入门指南 27
3.0 CPU 33
4.0 存储器构成 43
5.0 闪存程序存储器 117
6.0 复位 121
7.0 中断控制器 125
8.0 直接存储器访问 （DMA） 137
9.0 振荡器配置 151
10.0 节能特性 161
11.0 I/O 端口 171
12.0 Timer1 201
13.0 Timer2/3 和 Timer4/5 205
14.0 输入捕捉 211
15.0 输出比较 217
16.0 高速 PWM 模块 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件） 223
17.0 正交编码器接口 （QEI）模块 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件） 247
18.0 串行外设接口 （SPI） 263
19.0 I^2C™ 271
20.0 通用异步收发器 （UART） 279
21.0 增强型 CAN （ECAN™）模块 （仅限 dsPIC33EPXXXGP/MC50X 器件） 285
22.0 充电时间测量单元 （CTMU） 313
23.0 10 位 /12 位模数转换器 （ADC） 319
24.0 外设触发信号发生器 （PTG）模块 335
25.0 运放 / 比较器模块 353
26.0 可编程循环冗余校验 （CRC）发生器 371
27.0 特殊功能 377
28.0 指令集汇总 385
29.0 开发支持 395
30.0 电气特性 399
31.0 高温电气特性 465
32.0 器件直流和交流特性曲线图 473
33.0 封装信息 477
附录 A：版本历史 503
索引 513
Microchip 网站 521
变更通知客户服务 521
客户支持 521
产品标识体系 523

© 2012-2013 Microchip Technology Inc.

致 客 户

我们旨在提供最佳文档供客户正确使用 Microchip 产品。为此，我们将不断改进出版物的内容和质量，使之更好地满足您的需求。出版物的质量将随新文档及更新版本的推出而得到提升。

如果您对本出版物有任何问题和建议，请通过电子邮件联系我公司 TRC 经理，电子邮件地址为 **CTRC@microchip.com**。我们期待您的反馈。

最新数据手册

欲获得本数据手册的最新版本，请访问我公司网站：

http://www.microchip.com

查看数据手册中任意一页下边角处的文献编号即可确定其版本。文献编号中紧跟数字串后的字母是版本号，例如：DS300000000A_CN 是文档的 A 版本。

勘误表

现有器件可能带有一份勘误表，描述了实际运行与数据手册中记载内容之间存在的细微差异以及建议的变通方法。一旦我们了解到器件 / 文档存在某些差异时，就会发布勘误表。勘误表上将注明其所适用的硅片版本和文件版本。

欲了解某一器件是否存在勘误表，请通过以下方式之一查询：

- Microchip 网站 **http://www.microchip.com**
- 当地 Microchip 销售办事处 （见最后一页）

在联络销售办事处时，请说明您所使用的器件型号、硅片版本和数据手册版本 （包括文献编号）。

客户通知系统

欲及时获知 Microchip 产品的最新信息，请到我公司网站 **www.microchip.com** 上注册。

参考资料来源

本器件数据手册基于《dsPIC33E/PIC24E 系列参考手册》的以下各章。有关特定模块或器件功能的具体工作，应将这些文档作为通用参考资料。

> **注 1：** 要访问下面列出的文档，请浏览至 Microchip 网站（www.microchip.com）dsPIC33EP64MC506 产品页面的文档部分，或者从以下列表中选择系列参考手册章节。
>
> 除了参数、特性和其他文档之外，产品页面中还提供了到相关系列参考手册章节的链接。

- **第 1 章 “简介”**（DS70573）
- **第 2 章 “CPU”**（DS70359）
- **第 3 章 “数据存储器”**（DS70595）
- **第 4 章 “程序存储器”**（DS70613）
- **第 5 章 “闪存编程”**（DS70609）
- **第 6 章 “中断”**（DS70600）
- **第 7 章 “振荡器”**（DS70580）
- **第 8 章 “复位”**（DS70602）
- **第 9 章 “看门狗定时器和节能模式”**（DS70615）
- **第 10 章 “I/O 端口”**（DS70598）
- **第 11 章 “定时器”**（DS70362）
- **第 12 章 “输入捕捉”**（DS70352）
- **第 13 章 “输出比较”**（DS70358）
- **第 14 章 “高速 PWM”**（DS70645）
- **第 15 章 “正交编码器接口 （QEI）”**（DS70601）
- **第 16 章 “模数转换器 （ADC）”**（DS70621）
- **第 17 章 “UART”**（DS70582）
- **第 18 章 “串行外设接口 （SPI）”**（DS70569）
- **第 19 章 “I2C™”**（DS70330）
- **第 21 章 “增强型控制器局域网 （ECAN™）”**（DS70353）
- **第 22 章 “直接存储器访问 （DMA）”**（DS70348）
- **第 23 章 “CodeGuard™ 安全”**（DS70634）
- **第 24 章 “编程和诊断”**（DS70608）
- **第 26 章 “运放 / 比较器”**（DS70357）
- **第 27 章 “可编程循环冗余校验 （CRC）”**（DS70346）
- **第 30 章 “器件配置”**（DS70618）
- **第 32 章 “外设触发信号发生器 （PTG）”**（DS70669）
- **第 33 章 “充电时间测量单元 （CTMU）”**（DS70661）

© 2012-2013 Microchip Technology Inc.

1.0 器件概述

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见 《dsPIC33E/PIC24E 系列参考手册》的相关章节，该文档可从 Microchip 网站（www.microchip.com）下载。

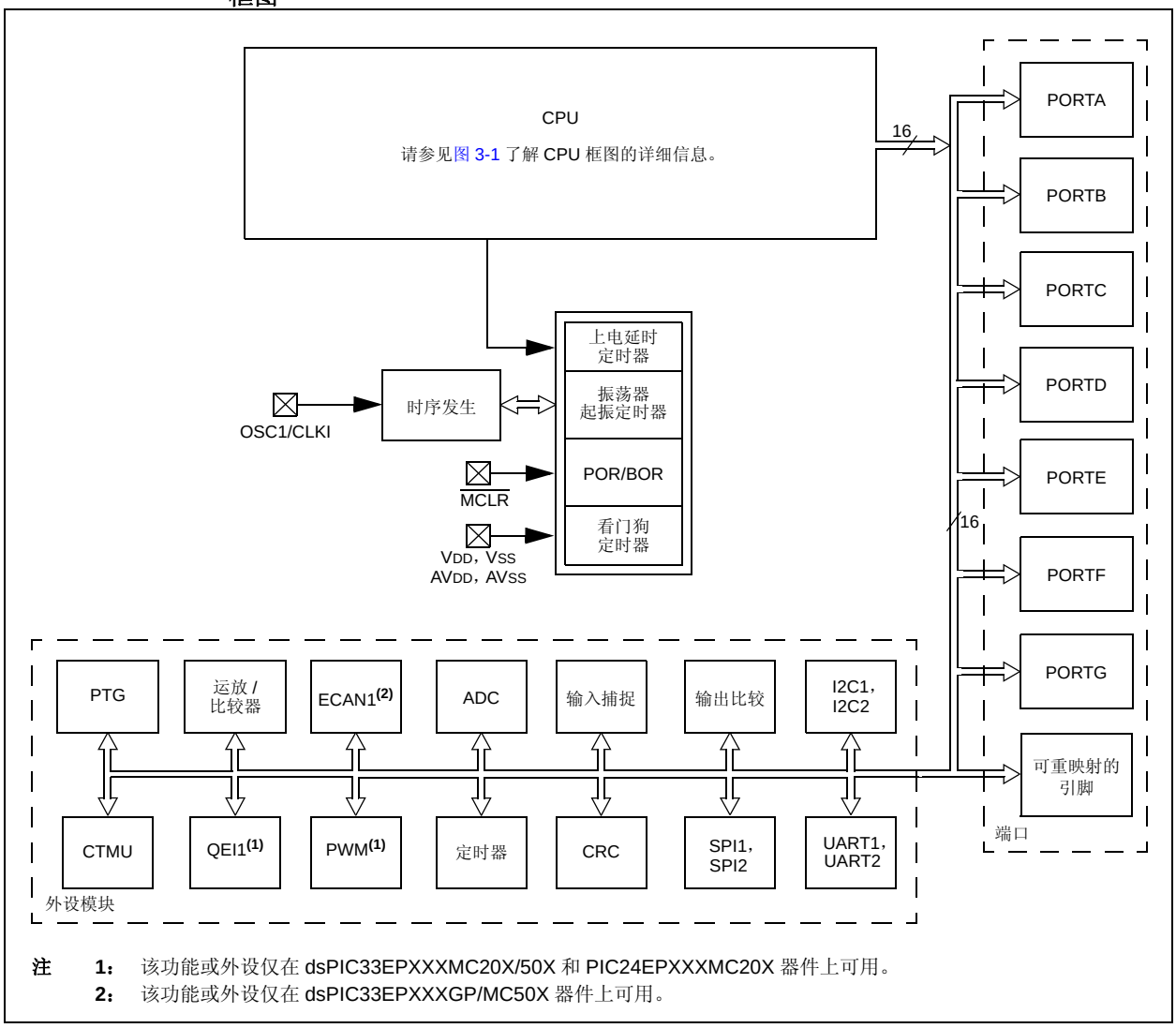
2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

本文档包含 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 数字信号控制器 （Digital Signal Controller， DSC）和单片机 （MCU）的具体信息。

dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件在其高性能 16 位 MCU 架构中，融合了丰富的数字信号处理器 （Digital Signal Processor， DSP）功能。

图 1-1 给出了内核和外设模块的一般框图。表 1-1 列出了引脚图中显示的各引脚的功能。

图 1-1： dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 框图



注 1： 该功能或外设仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。
2： 该功能或外设仅在 dsPIC33EPXXXGP/MC50X 器件上可用。

表 1-1： 引脚 I/O 说明

引脚名称 (4)	引脚类型	缓冲器类型	支持 PPS 功能？	说明
AN0-AN15	I	模拟	否	模拟输入通道。
CLKI	I	ST/ CMOS	否	外部时钟源输入。总是与 OSC1 引脚功能相关联。
CLKO	O	—	否	晶振输出。在晶振模式下，该引脚与晶振或谐振器相连。也可选择在 RC 和 EC 模式下用作 CLKO。总是与 OSC2 引脚功能相关联。
OSC1	I	ST/ CMOS	否	晶振输入。配置为 RC 模式时为 ST 缓冲器输入；否则为 CMOS 输入。
OSC2	I/O	—	否	晶振输出。在晶振模式下，该引脚与晶振或谐振器相连。也可选择在 RC 和 EC 模式下用作 CLKO。
REFCLKO	O	—	是	参考时钟输出。
IC1-IC4	I	ST	是	捕捉输入 1 至 4。
OCFA OCFB OC1-OC4	I I O	ST ST —	是 否 是	比较故障 A 输入 （对于比较通道）。 比较故障 B 输入 （对于比较通道）。 比较输出 1 至 4。
INT0 INT1 INT2	I I I	ST ST ST	否 是 是	外部中断 0。 外部中断 1。 外部中断 2。
RA0-RA4, RA7-RA12	I/O	ST	否	PORTA 是双向 I/O 端口。
RB0-RB15	I/O	ST	否	PORTB 是双向 I/O 端口。
RC0-RC13, RC15	I/O	ST	否	PORTC 是双向 I/O 端口。
RD5, RD6, RD8	I/O	ST	否	PORTD 是双向 I/O 端口。
RE12-RE15	I/O	ST	否	PORTE 是双向 I/O 端口。
RF0, RF1	I/O	ST	否	PORTF 是双向 I/O 端口。
RG6-RG9	I/O	ST	否	PORTG 是双向 I/O 端口。
T1CK T2CK T3CK T4CK T5CK	I I I I I	ST ST ST ST ST	否 是 否 否 否	Timer1 外部时钟输入。 Timer2 外部时钟输入。 Timer3 外部时钟输入。 Timer4 外部时钟输入。 Timer5 外部时钟输入。
CTPLS CTED1 CTED2	O I I	ST ST ST	否 否 否	CTMU 脉冲输出。 CTMU 外部边沿输入 1。 CTMU 外部边沿输入 2。
$\overline{\text{U1CTS}}$ U1RTS U1RX U1TX BCLK1	I O I O O	ST — ST — ST	否 否 是 是 否	UART1 允许发送。 UART1 请求发送。 UART1 接收。 UART1 发送。 UART1 IrDA® 波特率时钟输出。

图注： CMOS = CMOS 兼容输入或输出　　模拟 = 模拟输入　　P = 电源
ST = CMOS 电平的施密特触发器输入　　O = 输出　　I = 输入
PPS = 外设引脚选择　　TTL = TTL 输入缓冲器

注 1： 该引脚仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

2： 该引脚仅在 dsPIC33EPXXXGP/MC50X 器件上可用。

3： 这是 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件在复位时的默认故障。更多信息，请参见 **第 16.0 节 “高速 PWM 模块 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）”**。

4： 并非所有引脚都在所有封装类型上可用。关于引脚可用性，请参见 **“引脚图”** 部分。

© 2012-2013 Microchip Technology Inc.

表 1-1： 引脚 I/O 说明 （续）

引脚名称 (4)	引脚类型	缓冲器类型	支持 PPS 功能？	说明
$\overline{\text{U2CTS}}$	I	ST	否	UART2 允许发送。
$\overline{\text{U2RTS}}$	O	—	否	UART2 请求发送。
U2RX	I	ST	是	UART2 接收。
U2TX	O	—	是	UART2 发送。
BCLK2	O	ST	否	UART2 IrDA 波特率时钟输出。
SCK1	I/O	ST	否	SPI1 的同步串行时钟输入 / 输出。
SDI1	I	ST	否	SPI1 数据输入。
SDO1	O	—	否	SPI1 数据输出。
$\overline{\text{SS1}}$	I/O	ST	否	SPI1 从同步或帧脉冲 I/O。
SCK2	I/O	ST	是	SPI2 的同步串行时钟输入 / 输出。
SDI2	I	ST	是	SPI2 数据输入。
SDO2	O	—	是	SPI2 数据输出。
$\overline{\text{SS2}}$	I/O	ST	是	SPI2 从同步或帧脉冲 I/O。
SCL1	I/O	ST	否	I2C1 的同步串行时钟输入 / 输出。
SDA1	I/O	ST	否	I2C1 的同步串行数据输入 / 输出。
ASCL1	I/O	ST	否	I2C1 的备用同步串行时钟输入 / 输出。
ASDA1	I/O	ST	否	I2C1 的备用同步串行数据输入 / 输出。
SCL2	I/O	ST	否	I2C2 的同步串行时钟输入 / 输出。
SDA2	I/O	ST	否	I2C2 的同步串行数据输入 / 输出。
ASCL2	I/O	ST	否	I2C2 的备用同步串行时钟输入 / 输出。
ASDA2	I/O	ST	否	I2C2 的备用同步串行数据输入 / 输出。
TMS	I	ST	否	JTAG 测试模式选择引脚。
TCK	I	ST	否	JTAG 测试时钟输入引脚。
TDI	I	ST	否	JTAG 测试数据输入引脚。
TDO	O	—	否	JTAG 测试数据输出引脚。
C1RX(2)	I	ST	是	ECAN1 总线接收引脚。
C1TX(2)	O	—	是	ECAN1 总线发送引脚。
FLT1(1), FLT2(1)	I	ST	是	PWM 故障输入 1 和 2。
FLT3(1), FLT4(1)	I	ST	否	PWM 故障输入 3 和 4。
FLT32(1,3)	I	ST	否	PWM 故障输入 32 （B 类故障）。
DTCMP1-DTCMP3(1)	I	ST	是	PWM 死区补偿输入 1 至 3。
PWM1L-PWM3L(1)	O	—	否	PWM 低端输出 1 至 3。
PWM1H-PWM3H(1)	O	—	否	PWM 高端输出 1 至 3。
SYNCI1(1)	I	ST	是	PWM 同步输入 1。
SYNCO1(1)	O	—	是	PWM 同步输出 1。
INDX1(1)	I	ST	是	正交编码器 Index1 脉冲输入。
HOME1(1)	I	ST	是	正交编码器 Home1 脉冲输入。
QEA1(1)	I	ST	是	在 QEI1 模式下为正交编码器 A 相输入。在定时器模式下为附属定时器外部时钟 / 门控输入。
QEB1(1)	I	ST	是	在 QEI1 模式下为正交编码器 B 相输入。在定时器模式下为附属定时器外部时钟 / 门控输入。
CNTCMP1(1)	O	—	是	正交编码器比较输出 1。

图注： CMOS = CMOS 兼容输入或输出　　模拟 = 模拟输入　　P = 电源
ST = CMOS 电平的施密特触发器输入　　O = 输出　　I = 输入
PPS = 外设引脚选择　　TTL = TTL 输入缓冲器

注 1： 该引脚仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。
2： 该引脚仅在 dsPIC33EPXXXGP/MC50X 器件上可用。
3： 这是 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件在复位时的默认故障。更多信息，请参见 **第 16.0 节 “高速 PWM 模块 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）”**。
4： 并非所有引脚都在所有封装类型上可用。关于引脚可用性，请参见 “引脚图” 部分。

表 1-1： 引脚 I/O 说明 （续）

引脚名称 (4)	引脚类型	缓冲器类型	支持 PPS 功能？	说明
C1IN1- C1IN2- C1IN1+ OA1OUT C1OUT	I I I O O	模拟 模拟 模拟 模拟 —	否 否 否 否 是	运放 / 比较器 1 的反相输入 1。 比较器 1 的反相输入 2。 运放 / 比较器 1 的同相输入 1。 运放 1 的输出。 比较器 1 的输出。
C2IN1- C2IN2- C2IN1+ OA2OUT C2OUT	I I I O O	模拟 模拟 模拟 模拟 —	否 否 否 否 是	运放 / 比较器 2 的反相输入 1。 比较器 2 的反相输入 2。 运放 / 比较器 2 的同相输入 1。 运放 2 的输出。 比较器 2 的输出。
C3IN1- C3IN2- C3IN1+ OA3OUT C3OUT	I I I O O	模拟 模拟 模拟 模拟 —	否 否 否 否 是	运放 / 比较器 3 的反相输入 1。 比较器 3 的反相输入 2。 运放 / 比较器 3 的同相输入 1。 运放 3 的输出。 比较器 3 的输出。
C4IN1- C4IN1+ C4OUT	I I O	模拟 模拟 —	否 否 是	比较器 4 的反相输入 1。 比较器 4 的同相输入 1。 比较器 4 的输出。
CVREF1O CVREF2O	O O	模拟 模拟	否 否	运放 / 比较器参考电压输出。 输出运放 / 比较器参考电压的一半。
PGED1 PGEC1 PGED2 PGEC2 PGED3 PGEC3	I/O I I/O I I/O I	ST ST ST ST ST ST	否 否 否 否 否 否	编程 / 调试通信通道 1 使用的数据 I/O 引脚。 编程 / 调试通信通道 1 使用的时钟输入引脚。 编程 / 调试通信通道 2 使用的数据 I/O 引脚。 编程 / 调试通信通道 2 使用的时钟输入引脚。 编程 / 调试通信通道 3 使用的数据 I/O 引脚。 编程 / 调试通信通道 3 使用的时钟输入引脚。
$\overline{MCLR}$	I/P	ST	否	主复位输入。此引脚为低电平有效的器件复位输入端。
AVDD	P	P	否	模拟模块的正电源。此引脚必须始终连接。
AVSS	P	P	否	模拟模块的参考地。此引脚必须始终连接。
VDD	P	—	否	外设逻辑和 I/O 引脚的正电源。
VCAP	P	—	否	CPU 逻辑滤波电容连接。
VSS	P	—	否	逻辑和 I/O 引脚的参考地。
VREF+	I	模拟	否	模拟参考电压 （高电压）输入。
VREF-	I	模拟	否	模拟参考电压 （低电压）输入。

图注： CMOS = CMOS 兼容输入或输出　模拟 = 模拟输入　P = 电源
ST = CMOS 电平的施密特触发器输入　O = 输出　I = 输入
PPS = 外设引脚选择　TTL = TTL 输入缓冲器

注 1： 该引脚仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

2： 该引脚仅在 dsPIC33EPXXXGP/MC50X 器件上可用。

3： 这是 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件在复位时的默认故障。更多信息，请参见 **第 16.0 节 “高速 PWM 模块 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）”**。

4： 并非所有引脚都在所有封装类型上可用。关于引脚可用性，请参见 “引脚图” 部分。

© 2012-2013 Microchip Technology Inc.

2.0 16 位数字信号控制器和单片机入门指南

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见 《dsPIC33E/PIC24E 系列参考手册》的相关章节，该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

2.1 基本连接要求

在开始使用 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 系列器件进行开发之前，需要注意最基本的器件引脚连接要求。下面列出了必须始终连接的引脚名称：

- 所有 VDD 和 VSS 引脚
  （见**第 2.2 节 “去耦电容”**）
- 所有 AVDD 和 AVSS 引脚 （不论是否使用 ADC 模块）
  （见**第 2.2 节 “去耦电容”**）
- VCAP
  （见**第 2.3 节 “CPU 逻辑滤波电容连接 （VCAP）”**）
- $\overline{\text{MCLR}}$ 引脚
  （见**第 2.4 节 “主复位 （MCLR）引脚”**）
- PGECx/PGEDx 引脚，用于进行在线串行编程（In-Circuit Serial Programming™， ICSP™）和调试 （见**第 2.5 节 “ICSP 引脚”**）
- OSC1 和 OSC2 引脚 （使用外部振荡器源时）
  （见**第 2.6 节 “外部振荡器引脚”**）

此外，可能还需要连接以下引脚：

- VREF+/VREF- 引脚 （在实现 ADC 模块的外部参考电压时使用）

注： 不论是否使用 ADC 参考电压源，都必须始终连接 AVDD 和 AVSS 引脚。

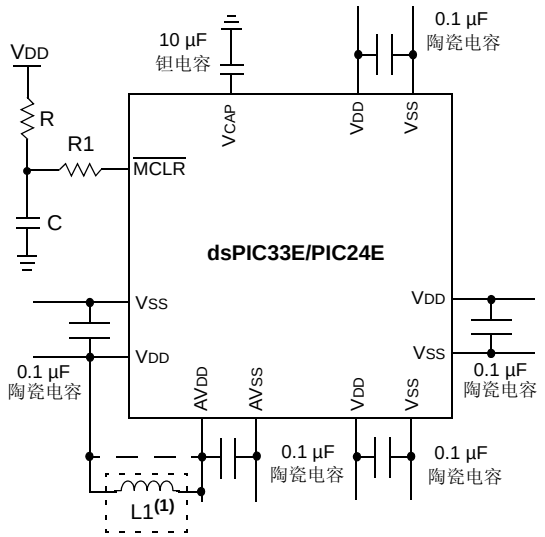
2.2 去耦电容

需要在每对电源引脚（例如，VDD/VSS 和 AVDD/AVSS）上使用去耦电容。

使用去耦电容时，需要考虑以下标准：

- **电容的类型和电容值：**建议使用参数为 0.1 µF （100 nF）、 10-20V 的电容。该电容应具有低 ESR，谐振频率为 20 MHz 或更高。建议使用陶瓷电容。
- **在印刷电路板上的放置：**去耦电容应尽可能靠近引脚。建议将电容与器件放置在电路板的同一层。如果空间受限，可以使用过孔将电容放置在 PCB 的另一层，但请确保从引脚到电容的走线长度小于 0.25 英寸 （6 毫米）。
- **高频噪声处理：**如果电路板遇到高频噪声（频率高于数十 MHz），则另外添加一个陶瓷电容，与上述去耦电容并联。第二个电容的电容值可以介于 0.001 µF 和 0.01 µF 之间。请将第二个电容放置在靠近主去耦电容的位置。在高速电路设计中，需要考虑尽可能靠近电源和接地引脚放置一对电容。例如， 0.1 µF 电容与 0.001 µF 电容并联。
- **最大程度提高性能：**对于从电源电路开始的电路板布线，需要将电源和返回走线先连接到去耦电容，然后再与器件引脚连接。这可以确保去耦电容是电源链中的第一个元件。同等重要的是尽可能减小电容和电源引脚之间的走线长度，从而降低 PCB 走线电感。

图 2-1： 建议的最基本连接



注 1： 作为一种选项，可以不使用硬线连接，而是替换为在 VDD 和 AVDD 之间使用电感 （L1），从而改善 ADC 噪声抑制性能。电感阻抗应小于 1Ω，并且电感额定电流大于 10 mA。

其中：

$$f = \frac{F_{CNV}}{2}$$ （即，ADC 转换速率 /2）

$$f = \frac{1}{(2\pi\sqrt{LC})}$$

$$L = \left(\frac{1}{(2\pi f\sqrt{C})}\right)^2$$

2.2.1 大容量电容

对于电源走线长度超出 6 英寸的电路板，建议对集成电路 （包括 DSC）使用大容量电容来提供本地电源。大容量电容的电容值应根据连接电源与器件的走线电阻和应用中器件消耗的最大电流确定。也就是说，选择的大容量电容需要满足器件的可接受电压骤降要求。典型值的范围为 4.7 µF 至 47 µF。

2.3 CPU 逻辑滤波电容连接 （VCAP）

需要在 VCAP 引脚上使用低 ESR （< 1Ω）电容，以稳定稳压器的输出电压。VCAP 引脚一定不能与 VDD 连接，并且必须使用大于 4.7 µF （建议 10 µF）、16V 的电容接地。可以使用陶瓷电容或钽电容。更多信息，请参见**第 30.0 节 “电气特性”**。

该电容的位置应靠近 VCAP 引脚。建议走线长度不要超出 0.25 英寸 （6 毫米）。详情请参见**第 27.3 节 “片上稳压器”**。

2.4 主复位 （$\overline{\text{MCLR}}$）引脚

$\overline{\text{MCLR}}$ 引脚提供两种特定的器件功能：

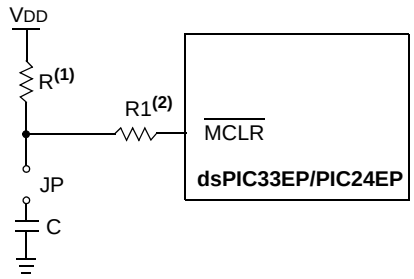
- 器件复位
- 器件编程和调试

在器件编程和调试过程中，必须考虑到引脚上可能会增加的电阻和电容。器件编程器和调试器会驱动 $\overline{\text{MCLR}}$ 引脚。因此，特定电压 （VIH 和 VIL）和快速信号跳变一定不能受到不利影响。所以，需要根据应用和 PCB 需求来调整 R 和 C 的具体值。

例如，如图 2-2 所示，在编程和调试操作期间，建议将电容 C 与 $\overline{\text{MCLR}}$ 引脚隔离。

将图 2-2 中所示的元件放置在距离 $\overline{\text{MCLR}}$ 引脚 0.25 英寸 （6 毫米）范围内。

图 2-2： $\overline{\text{MCLR}}$ 引脚连接示例



注 1： 建议 R ≤ 10 kΩ。建议的起始值为 10 kΩ。请确保满足 $\overline{\text{MCLR}}$ 引脚 VIH 和 VIL 规范。

2： R1 ≤ 470Ω 用于限制由于静电放电 （Electrostatic Discharge， ESD）或电过载 （Electrical Overstress， EOS）导致 $\overline{\text{MCLR}}$ 引脚损坏时从外部电容 C 流入 $\overline{\text{MCLR}}$ 的任何电流。请确保满足 $\overline{\text{MCLR}}$ 引脚 VIH 和 VIL 规范。

© 2012-2013 Microchip Technology Inc.

2.5 ICSP 引脚

PGECx 和 PGEDx 引脚用于进行 ICSP 和调试。建议尽可能减小 ICSP 连接器与器件 ICSP 引脚之间的走线长度。如果 ICSP 连接器会遇到 ESD 事件，则建议添加一个串联电阻，电阻值为几十欧姆，不要超出 100Ω。

建议不要在 PGECx 和 PGEDx 引脚上连接上拉电阻、串联二极管和电容，因为它们会影响编程器 / 调试器与器件的通信。如果应用需要此类分立元件，则在编程和调试期间应将它们从电路中去除。或者，请参见相应器件闪存编程规范中的交流 / 直流特性与时序要求信息，了解关于容性负载限制、引脚输入高电压 （VIH）和输入低电压 （VIL）要求的信息。

请确保编程到器件中的 “通信通道选择”（即 PGECx/PGEDx 引脚）符合与 MPLAB® PICkit™ 3、MPLAB ICD 3 或 MPLAB REAL ICE™ 的 ICSP 物理连接。

关于ICD 2、ICD 3和REAL ICE连接要求的更多信息，请参见 Microchip 网站上提供的以下文档。

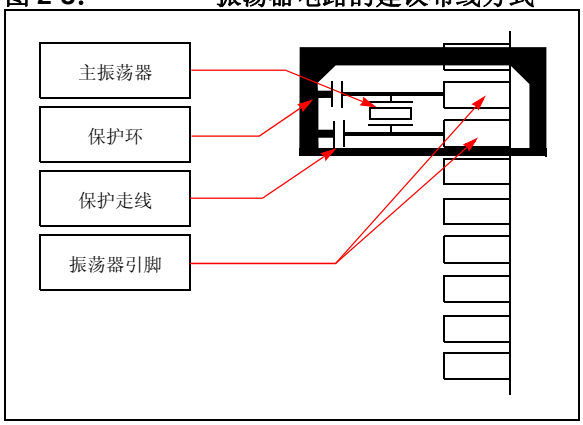
- *“Using MPLAB® ICD 3 ”*（海报）（DS51765）
- *“MPLAB® ICD 3 Design Advisory ”*（DS51764）
- 《MPLAB® REAL ICE™ 在线仿真器用户指南》（DS51616A_CN）
- *“Using MPLAB® REAL ICE™ In-Circuit Emulator ”*（海报）（DS51749）

2.6 外部振荡器引脚

许多 DSC 都有至少两个振荡器可供选择：高频主振荡器和低频辅助振荡器。详情请参见**第9.0节“振荡器配置”**。

振荡器电路与器件应放置在电路板的同一层。此外，请将振荡器电路放置在靠近相应振荡器引脚的位置，它们之间的距离不要超出 0.5 英寸（12 毫米）。负载电容应靠近振荡器本身，位于电路板的同一层。请在振荡器电路周围使用接地覆铜区，以将其与周围电路隔离。接地覆铜区应与 MCU 地直接连接。不要在接地覆铜区内安排任何信号走线或电源走线。此外，如果使用双面电路板，请避免在电路板上晶振所在位置的背面有任何走线。图 2-3 给出了一个建议的布线图。

图 2-3： 振荡器电路的建议布线方式



2.7 器件启动时的振荡器值条件

如果目标器件的 PLL 被使能且配置为器件启动时使用的振荡器，则振荡器源的最高频率必须限制为3 MHz < FIN < 5.5 MHz，以符合器件的 PLL 启动条件。这意味着，如果外部振荡器频率超出该范围，应用必须首先在FRC模式下启动。如果 POR 之后的默认 PLL 设置的振荡器频率超出该范围，将违反器件工作速度。

器件上电之后，应用固件可以将 PLL SFR、CLKDIV 和 PLLDBF 初始化为适当的值，然后执行时钟切换，切换为振荡器 + PLL 时钟源。注意，必须在器件配置字中使能时钟切换。

2.8 未用 I/O

未用I/O引脚应配置为输出，并驱动为逻辑低电平状态。

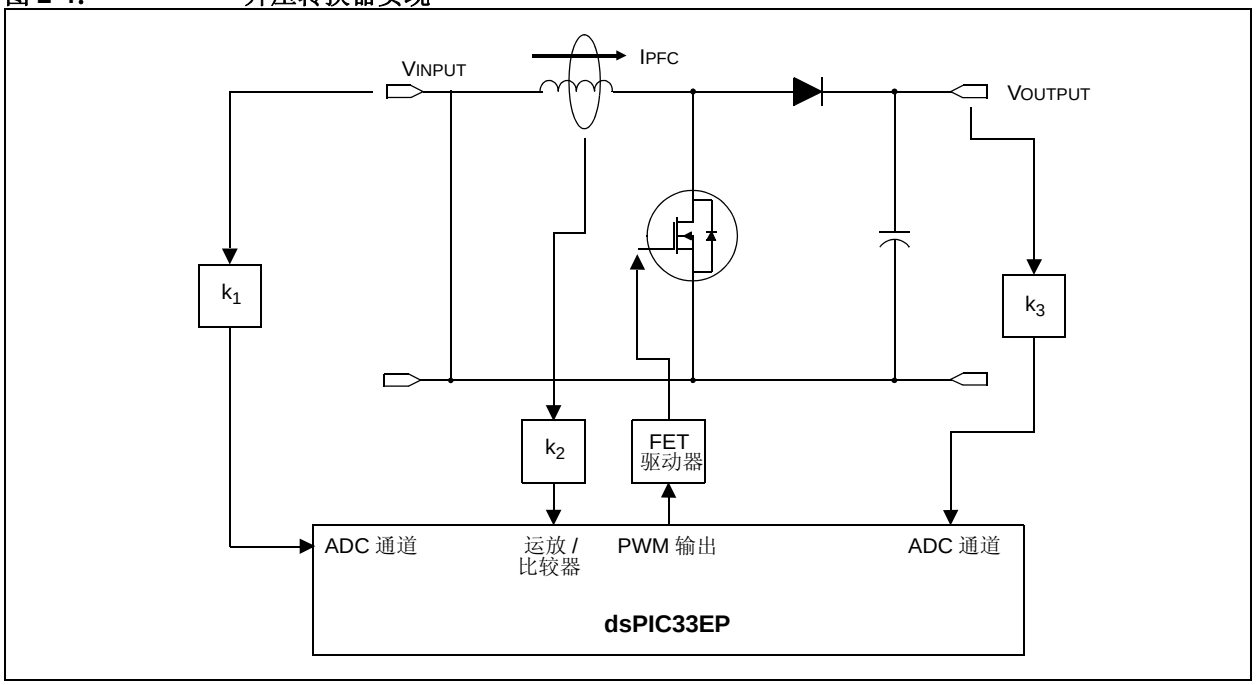
或者，在 Vss 和未用引脚之间连接一个 1k 至 10k 的电阻，并将输出驱动为逻辑低电平。

2.9 应用示例

- 感应加热
- 不间断电源（Uninterruptable Power Supply，UPS）
- 直流 / 交流逆变器
- 压缩机电机控制
- 洗衣机三相电机控制
- BLDC 电机控制
- 汽车 HVAC、冷却风扇和燃油泵
- 步进电机控制
- 音频和流体传感器监视
- 相机镜头焦点和稳定度控制
- 语音 （播放、免提套件、电话答录机和 VoIP）
- 消费类音频
- 工业和建筑控制 （安防系统和门禁控制）
- 条码阅读
- 联网：LAN 交换机和网关
- 数据存储设备管理
- 智能卡和智能卡阅读器

图 2-4 至图 2-8 给出了典型应用连接的示例。

图 2-4： 升压转换器实现



© 2012-2013 Microchip Technology Inc.

图 2-5： 单相同步降压转换器

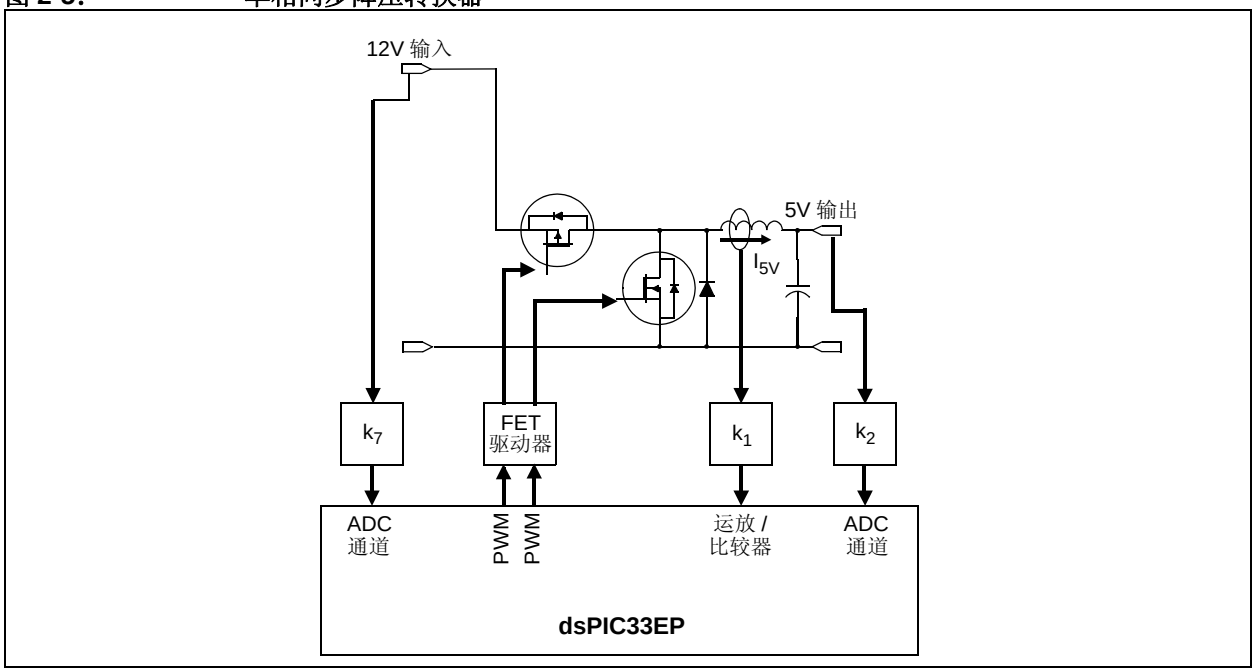


图 2-6： 多相同步降压转换器

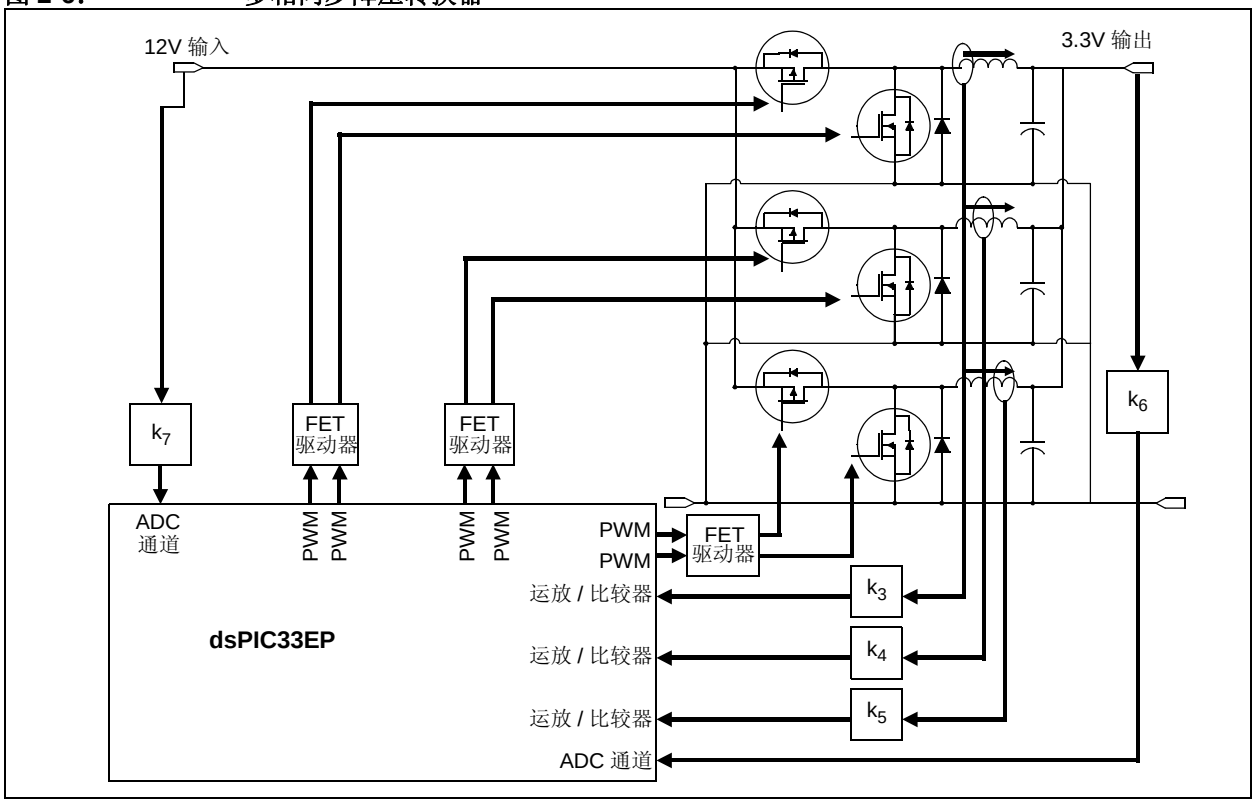


图 2-7： 交错式 PFC

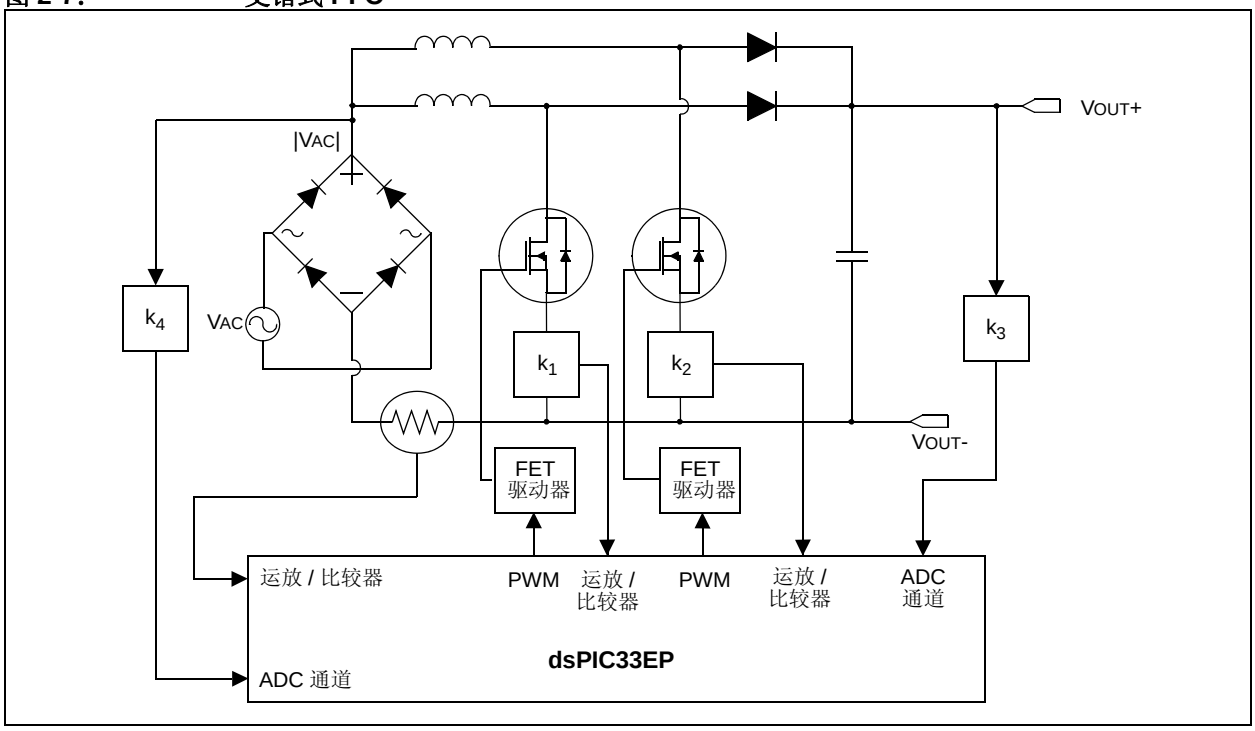
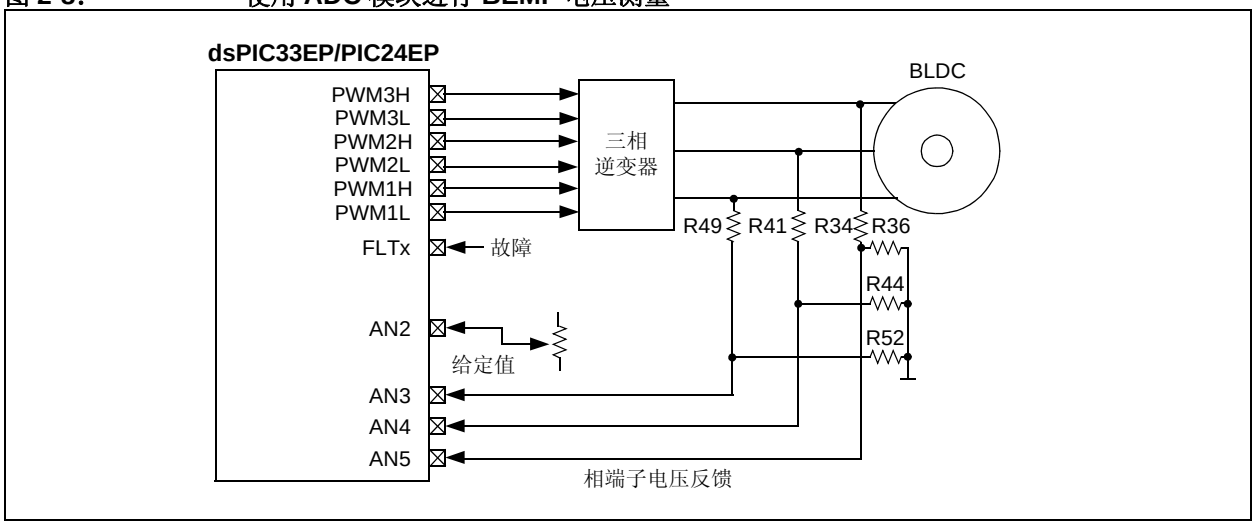


图 2-8： 使用 ADC 模块进行 BEMF 电压测量



© 2012-2013 Microchip Technology Inc.

3.0 CPU

注 1：本数据手册总结了 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 2 章“CPU”**（DS70359），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节“存储器构成”**。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 的 CPU 采用 16 位数据总线的改进型哈佛架构，具有增强指令集，以及对数字信号处理的重要支持。CPU 具有 24 位指令字，指令字包含长度可变的操作码字段。程序计数器（Program Counter，PC）为 23 位宽，可以寻址最大 4M x 24 位的用户程序存储空间。

指令预取机制可帮助维持吞吐量，并使指令的执行具有可预测性。除了改变程序流的指令、双字传送（`MOV.D`）指令、PSV 访问和表指令以外，大多数指令都以单周期有效执行速率执行。使用 `DO` 和 `REPEAT` 指令支持无开销的程序循环结构，这两条指令在任何时间都可以被中断。

3.1 寄存器

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件在编程模型中有 16 个 16 位工作寄存器。每个工作寄存器都可以充当数据、地址或地址偏移量寄存器。第 16 个工作寄存器（W15）作为软件堆栈指针工作，用于中断和调用。

3.2 指令集

dsPIC33EPXXXGP50X 和 dsPIC33EPXXXMC20X/50X 器件的指令集具有两类指令：MCU 类指令和 DSP 类指令。PIC24EPXXXGP/MC20X 器件的指令集只具有 MCU 类指令，不支持 DSP 类指令。这两类指令无缝地集成到架构中，并从单个执行单元执行。指令集包含多种寻址模式，指令的设计可使 C 编译器的效率达到最优。

3.3 数据空间寻址

基本数据空间可以作为 64 KB（32K 字）寻址。

数据空间包括两个存储器范围，称为 X 和 Y 数据存储器。每个存储器范围均可通过各自独立的地址发生单元（Address Generation Unit，AGU）访问。MCU 类指令只通过 X 存储区 AGU 进行操作，可将整个存储器映射作为一个线性数据空间访问。在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上，某些 DSP 指令通过 X 和 Y 的 AGU 进行操作以支持双操作数读操作，这样会将数据地址空间分成两部分。X 和 Y 数据空间具有特定于器件的存储器单元，**第 4.2 节“数据地址空间”**的数据存储器映射中对它们进行了进一步的介绍。

可选择将数据存储空间的高 32 KB 映射到任何 32 KB 对齐的程序字边界处的程序空间（Program Space，PS）。程序空间到数据空间的映射功能（称为程序空间可视性（Program Space Visibility，PSV））让任何指令都能像访问数据空间一样访问程序空间。此外，基本数据空间地址与读页寄存器或写页寄存器（DSRPAG 或 DSWPAG）配合使用，可构成扩展数据空间（Extended Data Space，EDS）地址。EDS 可以作为 8M 字或 16 MB 寻址。关于 EDS、PSV 和表访问的更多详细信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 3 章“数据存储器”**（DS70595）和**第 4 章“程序存储器”**（DS70613）。

在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上，X 和 Y 地址空间都支持无开销循环缓冲区（模寻址）。模寻址省去了 DSP 算法的软件边界检查开销。X AGU 的循环寻址可以用于任何 MCU 类指令。X AGU 还支持位反转寻址，大幅简化了基 2 FFT 算法对输入或输出数据的重新排序。PIC24EPXXXGP/MC20X 器件不支持模寻址和位反转寻址。

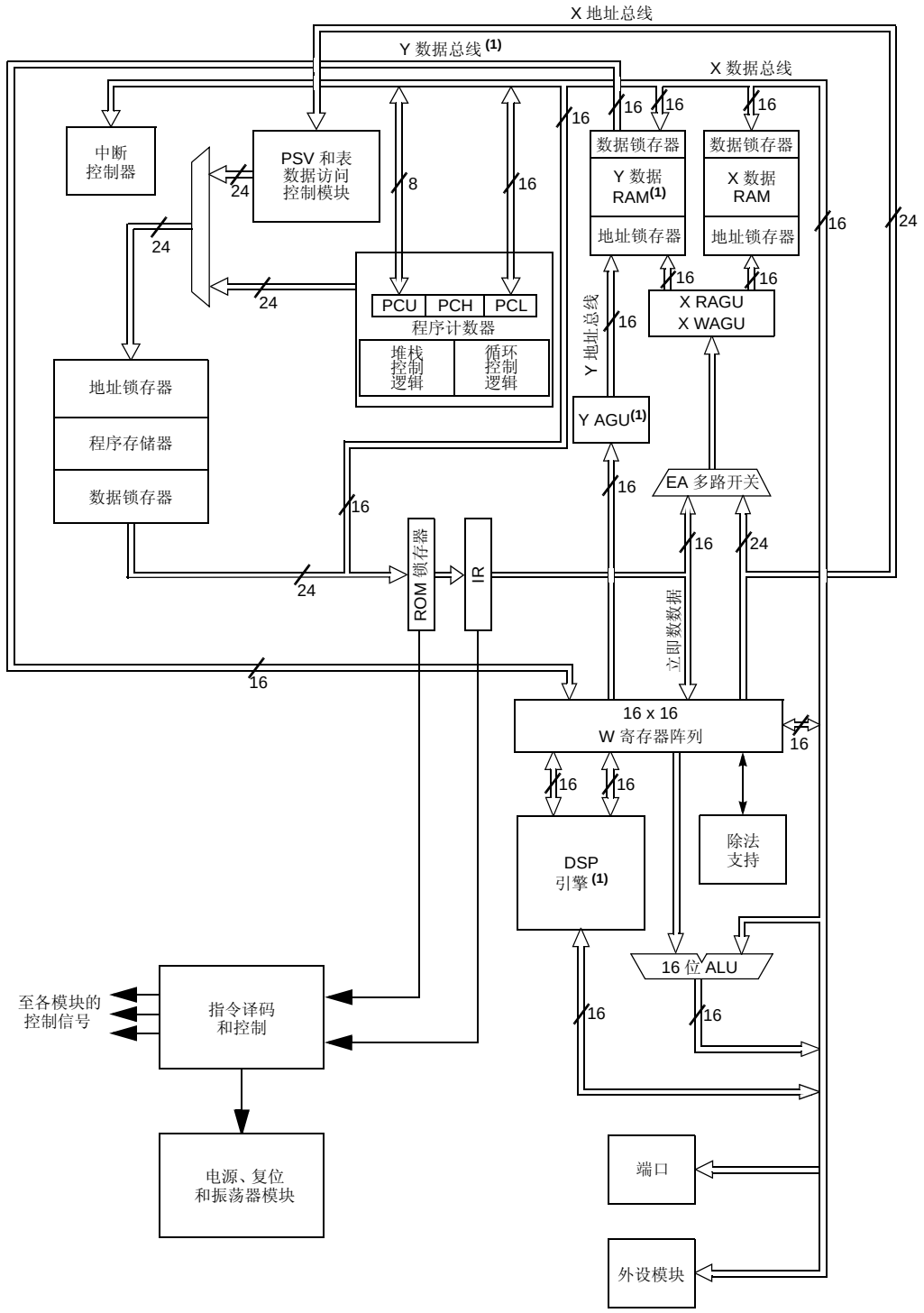
3.4 寻址模式

CPU 支持以下寻址模式：

- 固有寻址（无操作数）
- 相对寻址
- 立即数寻址
- 存储器直接寻址
- 寄存器直接寻址
- 寄存器间接寻址

根据每条指令的功能要求，每条指令与预定义的寻址模式组相关联。对于每条指令，支持最多 6 种寻址模式。

图 3-1： dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X CPU 框图



注 1： 该功能在 PIC24EPXXXGP/MC20X 器件上不可用。

© 2012-2013 Microchip Technology Inc.

3.5 编程模型

图3-2给出了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 的编程模型。编程模型中的所有寄存器都是存储器映射的，并且可以通过指令直接操作。表 3-1 列出了对每个寄存器的说明。

除了编程模型中包含的寄存器，dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件还包含用于模寻址 （仅限 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）、位反转寻址（仅限 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）和中断的控制寄存器。这些寄存器将在本文档后续章节中进行说明。

与编程模型相关的所有寄存器都是存储器映射的，如表 4-1 中所示。

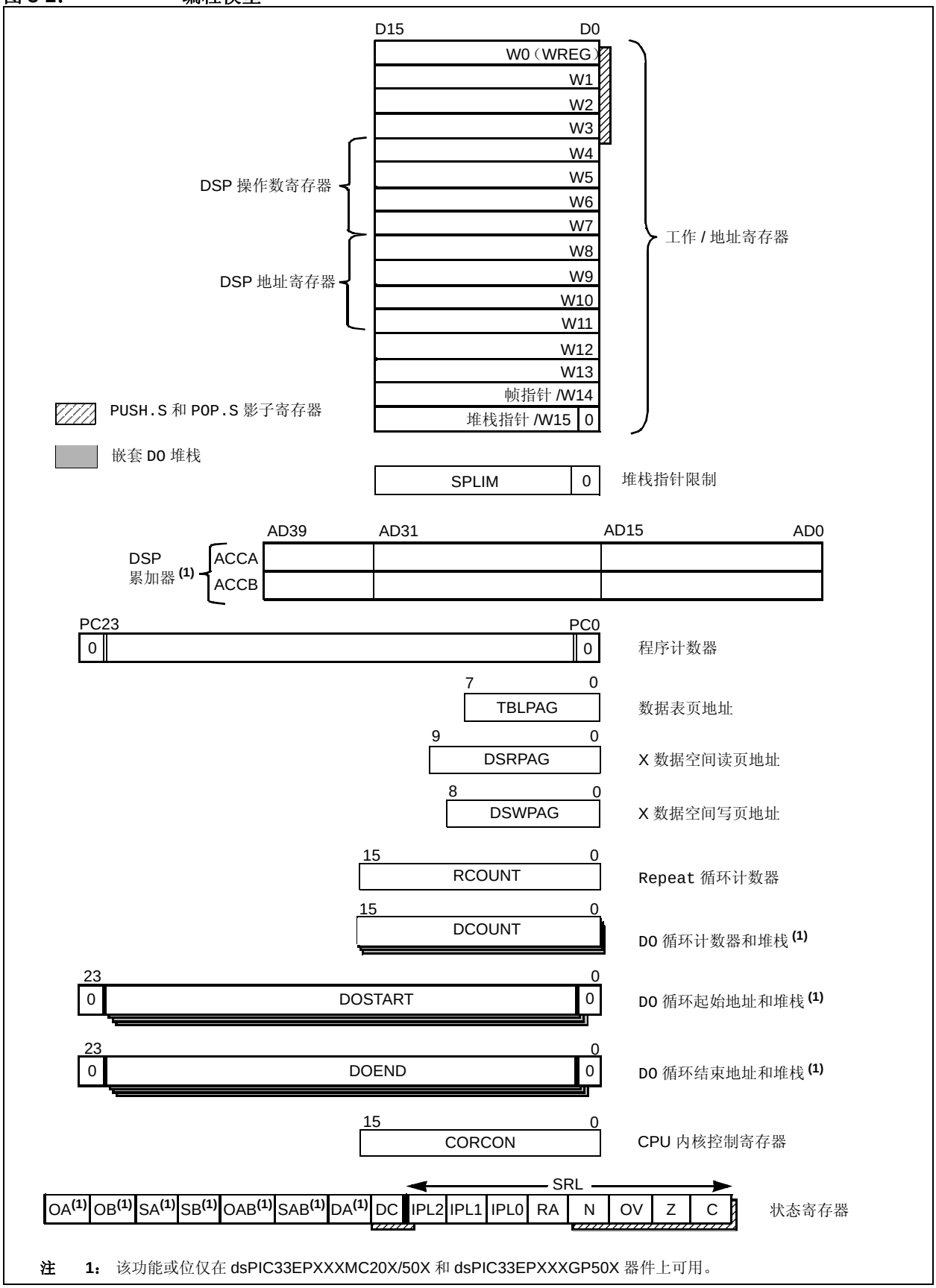
表 3-1： 编程模型的寄存器说明

寄存器名称	说明
W0 至 W15	工作寄存器阵列
ACCA 和 ACCB	40 位 DSP 累加器
PC	23 位程序计数器
SR	ALU 和 DSP 引擎状态寄存器
SPLIM	堆栈指针限制值寄存器
TBLPAG	表存储器页地址寄存器
DSRPAG	扩展数据空间 （EDS）读页寄存器
DSWPAG	扩展数据空间 （EDS）写页寄存器
RCOUNT	REPEAT 循环计数寄存器
DCOUNT(1)	DO 循环计数寄存器
DOSTARTH(1,2) 和 DOSTARTL(1,2)	DO 循环起始地址寄存器 （高字节和低字节）
DOENDH(1) 和 DOENDL(1)	DO 循环结束地址寄存器 （高字节和低字节）
CORCON	包含 DSP 引擎以及 DO 循环控制和陷阱状态位

注 1： 该寄存器仅在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上可用。

2： DOSTARTH 和 DOSTARTL 寄存器是只读的。

图 3-2： 编程模型



注 1： 该功能或位仅在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上可用。

© 2012-2013 Microchip Technology Inc.

3.6 CPU 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

3.6.1 主要资源

- **第 2 章 “CPU”**（DS70359）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

3.7 CPU 控制寄存器

寄存器 3-1： SR：CPU 状态寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/C-0	R/C-0	R-0	R/W-0
OA(1)	OB(1)	SA(1,4)	SB(1,4)	OAB(1)	SAB(1)	DA(1)	DC
bit 15							bit 8

R/W-0(2,3)	R/W-0(2,3)	R/W-0(2,3)	R-0	R/W-0	R/W-0	R/W-0	R/W-0
IPL<2:0>			RA	N	OV	Z	C
bit 7							bit 0

图注：	C = 可清零位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **OA：**累加器 A 溢出状态位 (1)
1 = 累加器 A 已溢出
0 = 累加器 A 未溢出

bit 14 **OB：**累加器 B 溢出状态位 (1)
1 = 累加器 B 已溢出
0 = 累加器 B 未溢出

bit 13 **SA：**累加器 A 饱和 “粘住”状态位 (1,4)
1 = 累加器 A 饱和或在某时已经饱和
0 = 累加器 A 未饱和

bit 12 **SB：**累加器 B 饱和 “粘住”状态位 (1,4)
1 = 累加器 B 饱和或在某时已经饱和
0 = 累加器 B 未饱和

bit 11 **OAB：**OA 和 OB 组合的累加器溢出状态位 (1)
1 = 累加器 A 或 B 已溢出
0 = 累加器 A 和 B 都未溢出

bit 10 **SAB：**SA 和 SB 组合的累加器 “粘住”状态位 (1)
1 = 累加器 A 或 B 饱和或在过去某时已经饱和
0 = 累加器 A 和 B 都未饱和

bit 9 **DA：**DO 循环活动位 (1)
1 = 正在进行 DO 循环
0 = 不在进行 DO 循环

bit 8 **DC：**MCU ALU 半进位 / $\overline{\text{借位}}$标志位
1 = 结果的第 4 个低位 （对于字节大小的数据）或第 8 个低位 （对于字大小的数据）发生了进位
0 = 结果的第 4 个低位 （对于字节大小的数据）或第 8 个低位 （对于字大小的数据）未发生进位

注 1： 该位仅在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上可用。

2： IPL<2:0> 位与 IPL<3> 位 （CORCON<3>）组合形成 CPU 中断优先级。如果 IPL<3> = 1，那么括号中的值表示 IPL。当 IPL<3> = 1 时，禁止用户中断。

3： 当 NSTDIS 位 （INTCON1<15>）= 1 时， IPL<2:0> 状态位是只读的。

4： 对 SR 寄存器的数据写操作可以修改 SA 和 SB 位，方法是向 SA 和 SB 写入数据或清零 SAB 位。要避免可能出现的 SA 或 SB 位写竞争条件，不要使用位操作来修改 SA 和 SB 位。

© 2012-2013 Microchip Technology Inc.

寄存器 3-1： SR：CPU 状态寄存器 （续）

bit 7-5 **IPL<2:0>**：CPU 中断优先级状态位 (2,3)
111 = CPU 中断优先级为 7 （15）；禁止用户中断
110 = CPU 中断优先级为 6 （14）
101 = CPU 中断优先级为 5 （13）
100 = CPU 中断优先级为 4 （12）
011 = CPU 中断优先级为 3 （11）
010 = CPU 中断优先级为 2 （10）
001 = CPU 中断优先级为 1 （9）
000 = CPU 中断优先级为 0 （8）

bit 4 **RA**：REPEAT 循环活动位
1 = 正在进行 REPEAT 循环
0 = 不在进行 REPEAT 循环

bit 3 **N**：MCU ALU 负标志位
1 = 结果为负
0 = 结果为非负 （零或正值）

bit 2 **OV**：MCU ALU 溢出标志位
该位用于有符号的算术运算 （以二进制补码方式进行）。它表示量值上的溢出，这种溢出将导致符号位改变状态。
1 = 有符号算术运算中发生溢出 （本次算术运算）
0 = 未发生溢出

bit 1 **Z**：MCU ALU 全零标志位
1 = 影响 Z 位的任何运算在过去某时已将该位置 1
0 = 影响 Z 位的最近一次运算已将该位清零 （即运算结果非零）

bit 0 **C**：MCU ALU 进位 / $\overline{\text{借位}}$标志位
1 = 结果的最高有效位发生了进位
0 = 结果的最高有效位未发生进位

注 **1**： 该位仅在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上可用。
2： IPL<2:0> 位与 IPL<3> 位 （CORCON<3>）组合形成 CPU 中断优先级。如果 IPL<3> = 1，那么括号中的值表示 IPL。当 IPL<3> = 1 时，禁止用户中断。
3： 当 NSTDIS 位 （INTCON1<15>）= 1 时， IPL<2:0> 状态位是只读的。
4： 对 SR 寄存器的数据写操作可以修改 SA 和 SB 位，方法是向 SA 和 SB 写入数据或清零 SAB 位。要避免可能出现的 SA 或 SB 位写竞争条件，不要使用位操作来修改 SA 和 SB 位。

寄存器 3-2： CORCON：内核控制寄存器

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-0
VAR	—	US<1:0>(1)		EDT(1,2)	DL<2:0>(1)		
bit 15							bit 8

R/W-0	R/W-0	R/W-1	R/W-0	R/C-0	R-0	R/W-0	R/W-0
SATA(1)	SATB(1)	SATDW(1)	ACCSAT(1)	IPL3(3)	SFA	RND(1)	IF(1)
bit 7							bit 0

图注：	C = 可清零位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **VAR**：可变异常处理延时控制位
1 = 使能可变异常处理延时
0 = 使能固定异常处理延时

bit 14 **未实现**：读为 0

bit 13-12 **US<1:0>**：DSP 乘法无符号 / 有符号控制位 (1)
11 = 保留
10 = DSP 引擎执行混合符号乘法运算
01 = DSP 引擎执行无符号乘法运算
00 = DSP 引擎执行有符号乘法运算

bit 11 **EDT**：DO 循环提前终止控制位 (1,2)
1 = 在当前循环迭代结束时终止执行 DO 循环
0 = 无影响

bit 10-8 **DL<2:0>**：DO 循环嵌套层级状态位 (1)
111 = 正在进行 7 层 DO 循环嵌套
•
•
•
001 = 正在进行 1 层 DO 循环嵌套
000 = 正在进行 0 层 DO 循环嵌套

bit 7 **SATA**：ACCA 饱和使能位 (1)
1 = 使能累加器 A 饱和
0 = 禁止累加器 A 饱和

bit 6 **SATB**：ACCB 饱和使能位 (1)
1 = 使能累加器 B 饱和
0 = 禁止累加器 B 饱和

bit 5 **SATDW**：DSP 引擎的数据空间写饱和使能位 (1)
1 = 使能数据空间写饱和
0 = 禁止数据空间写饱和

bit 4 **ACCSAT**：累加器饱和模式选择位 (1)
1 = 9.31 饱和 （超饱和）
0 = 1.31 饱和 （正常饱和）

注 1： 该位仅在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上可用。
2： 该位将总是读为 0。
3： IPL3 位与 IPL<2:0> 位 （SR<7:5>）组合形成 CPU 中断优先级。

© 2012-2013 Microchip Technology Inc.

寄存器 3-2： CORCON：内核控制寄存器 （续）

bit 3 **IPL3：**CPU 中断优先级状态位 3[3]
1 = CPU 中断优先级大于 7
0 = CPU 中断优先级等于或小于 7

bit 2 **SFA：**堆栈帧有效状态位
1 = 堆栈帧有效。无论 DSRPAG 和 DSWPAG 值如何， W14 和 W15 都寻址 0x0000 至 0xFFFF
0 = 堆栈帧无效。 W14 和 W15 寻址 EDS 或基本数据空间

bit 1 **RND：**舍入模式选择位 [1]
1 = 使能有偏 （常规）舍入
0 = 使能无偏 （收敛）舍入

bit 0 **IF：**整数或小数乘法器模式选择位 [1]
1 = 使能整数模式的 DSP 乘法运算
0 = 使能小数模式的 DSP 乘法运算

注 **1：** 该位仅在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上可用。
2： 该位将总是读为 0。
3： IPL3 位与 IPL<2:0> 位 （SR<7:5>）组合形成 CPU 中断优先级。

3.8 算术逻辑单元 （ALU）

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 的 ALU 为 16 位宽，能进行加法、减法、移位和逻辑运算。除非另外声明，算术运算一般采用二进制补码方式进行。根据不同的运算，ALU 可能会影响 SR 寄存器中的进位标志位 （C）、全零标志位 （Z）、负标志位 （N）、溢出标志位 （OV）和半进位标志位（DC）的值。在减法运算中，C 和 DC 状态位分别作为借位位和半借位位。

根据所使用的指令模式，ALU 可执行 8 位或 16 位运算。根据指令的寻址模式， ALU 运算的数据可以来自 W 寄存器阵列或数据存储器。同样，ALU 的输出数据可被写入 W 寄存器阵列或数据存储单元。

关于每条指令所影响的 SR 位的信息，请参见 《16 位 MCU 和 DSC 程序员参考手册》（DS70157E_CN）。

内核 CPU 融入了对乘法和除法的硬件支持。这包括专门的硬件乘法器以及支持 16 位除数除法的硬件。

3.8.1 乘法器

通过使用高速 17 位 x 17 位乘法器，ALU 支持无符号、有符号或混合符号乘法运算的几种 MCU 乘法模式：

- 16 位有符号 x 16 位有符号
- 16 位无符号 x 16 位无符号
- 16 位有符号 x 5 位 （立即数）无符号
- 16 位有符号 x 16 位无符号
- 16 位无符号 x 5 位 （立即数）无符号
- 16 位无符号 x 16 位有符号
- 8 位无符号 x 8 位无符号

3.8.2 除法器

除法模块支持具有以下数据长度的 32 位 /16 位和 16 位 / 16 位有符号和无符号整数除法运算：

- 32 位有符号 /16 位有符号除法
- 32 位无符号 /16 位无符号除法
- 16 位有符号 /16 位有符号除法
- 16 位无符号 /16 位无符号除法

所有除法指令的商都存放在 W0 中，余数放在 W1 中。16 位有符号和无符号 DIV 指令可为 16 位除数指定任一 W 寄存器（Wn），为 32 位被除数指定任意两个连续的 W 寄存器（W(m + 1):Wm）。除法运算中处理除数的每一位需要一个周期，因此 32 位 /16 位和 16 位 /16 位指令的执行周期数相同。

3.9 DSP 引擎 （仅限 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）

DSP 引擎由一个高速 17 位 x 17 位乘法器、一个 40 位桶形移位寄存器和一个 40 位加法器 / 减法器 （带两个目标累加器、舍入逻辑和饱和逻辑）组成。

DSP 引擎还能执行固有、不需要其他数据的累加器 - 累加器操作。这些指令是 ADD、 SUB 和 NEG。

通过 CPU 内核控制寄存器 （CORCON）中的各个位，可以对 DSP 引擎的操作进行多种选择，这些选择如下：

- 小数或整数 DSP 乘法 （IF）
- 有符号、无符号或混合符号 DSP 乘法 （US）
- 常规或收敛舍入 （RND）
- ACCA 自动饱和使能 / 禁止 （SATA）
- ACCB 自动饱和使能 / 禁止 （SATB）
- 对于写数据存储器的自动饱和使能 / 禁止（SATDW）
- 累加器饱和模式选择 （ACCSAT）

表 3-2： DSP 指令汇总

指令	代数运算	ACC 回写
CLR	$A = 0$	是
ED	$A = (x - y)^2$	否
EDAC	$A = A + (x - y)^2$	否
MAC	$A = A + (x \cdot y)$	是
MAC	$A = A + x^2$	否
MOVSAC	A 中内容将不发生改变	是
MPY	$A = x \cdot y$	否
MPY	$A = x^2$	否
MPY.N	$A = -x \cdot y$	否
MSC	$A = A - x \cdot y$	是

© 2012-2013 Microchip Technology Inc.

4.0 存储器构成

> **注：** 本数据手册总结了 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 4 章 “程序存储器”**（DS70613），该文档可从 Microchip 网站 （www.microchip.com）下载。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 架构具有独立的程序和数据存储空间以及总线。这一架构同时还允许在代码执行过程中从数据空间 （Data Space， DS）直接访问程序存储器。

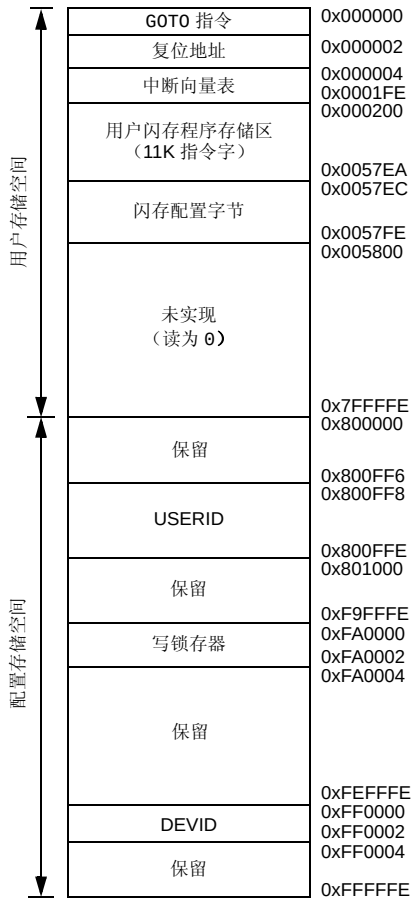
4.1 程序地址空间

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件的程序存储空间可存储 4M 个指令字。可通过由程序执行过程中 23 位 PC 或者第 4.8 节 “程序存储空间与数据存储空间的接口”中所述的表操作或数据空间重映射得到的 24 位值寻址这一空间。

用户应用只能访问程序存储空间的低半地址范围（0x000000 至 0x7FFFFF）。使用 TBLRD 指令时，情况有所不同，该指令使用 TBLPAG<7> 来读取配置存储空间中的器件 ID。

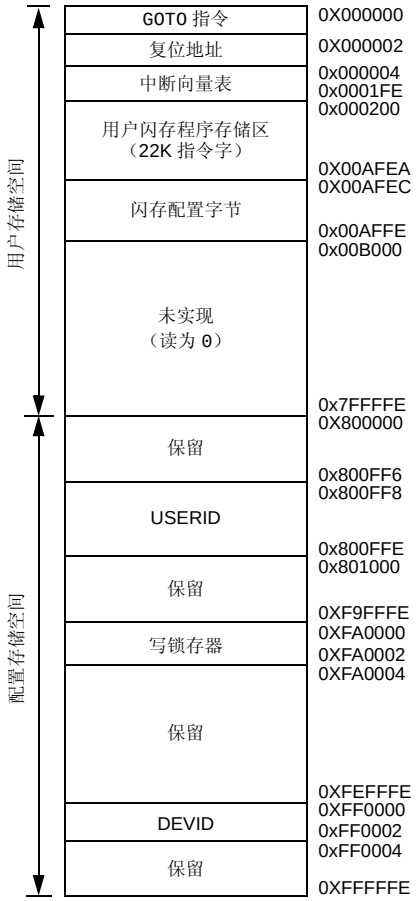
图 4-1 至图 4-5 给出了程序存储器映射，它们按器件系列和存储器大小列出。

图 4-1： dsPIC33EP32GP50X、 dsPIC33EP32MC20X/50X 和 PIC24EP32GP/MC20X 器件的程序存储器映射



注： 存储区未按比例显示。

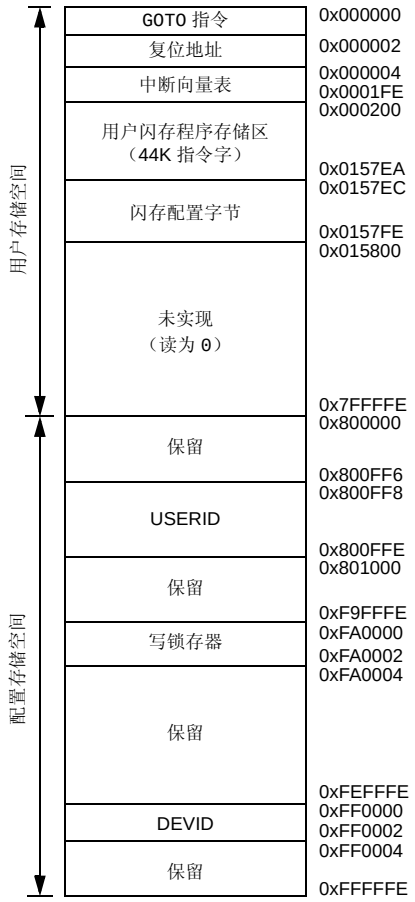
图 4-2： dsPIC33EP64GP50X、 dsPIC33EP64MC20X/50X 和 PIC24EP64GP/MC20X 器件的程序存储器映射



注： 存储区未按比例显示。

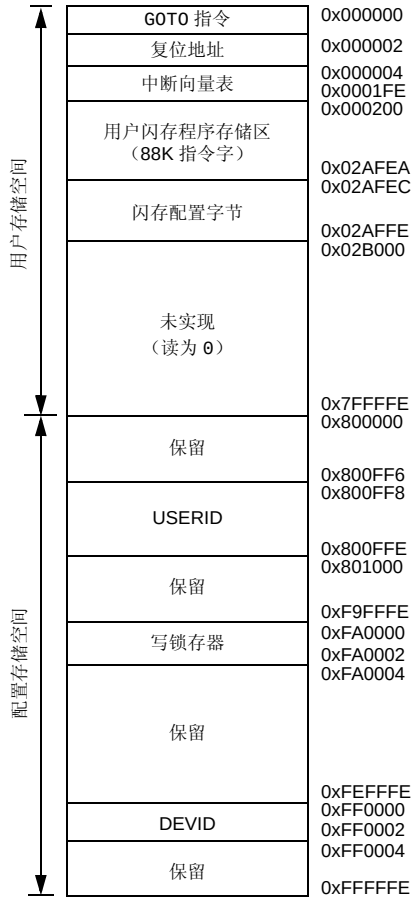
© 2012-2013 Microchip Technology Inc.

图 4-3： dsPIC33EP128GP50X、dsPIC33EP128MC20X/50X 和 PIC24EP128GP/MC20X 器件的程序存储器映射



注： 存储区未按比例显示。

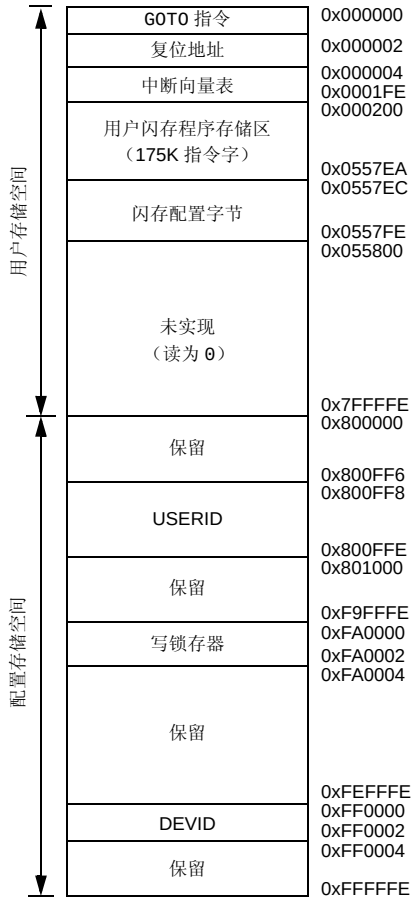
图 4-4： dsPIC33EP256GP50X、dsPIC33EP256MC20X/50X 和 PIC24EP256GP/MC20X 器件的程序存储器映射



注： 存储区未按比例显示。

© 2012-2013 Microchip Technology Inc.

图 4-5： dsPIC33EP512GP50X、dsPIC33EP512MC20X/50X 和 PIC24EP512GP/MC20X 器件的程序存储器映射



注： 存储区未按比例显示。

4.1.1 程序存储器构成

程序存储空间由可字寻址的块构成。虽然它被视为24位宽，但将程序存储器的每个地址视作一个低位字和一个高位字的组合更加合理，其中高位字的高字节部分未实现。低位字的地址始终为偶数，而高位字的地址为奇数（图 4-6）。

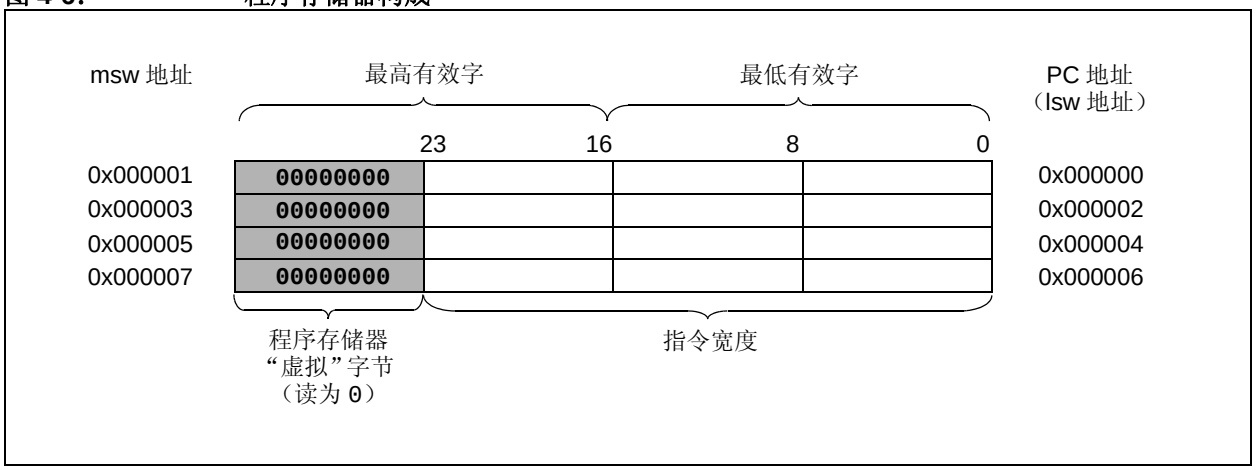
程序存储器地址始终在低位字处按字对齐，并且在代码执行过程中地址将递增或递减 2。这种寻址模式也与数据存储空间寻址兼容，且为访问程序存储空间中的数据提供了可能。

4.1.2 中断向量和陷阱向量

所有dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件中从 0x000000 至 0x000200 之间的地址空间都是保留的，用来存储硬编码的程序执行向量。提供了一个硬件复位向量将代码执行从器件复位时 PC 的默认值重定位到代码实际起始处。用户应用程序可在闪存地址 0x000000 处编写一条 `GOTO` 指令，以将代码的实际起始地址设置为闪存地址 0x000002。

关于中断向量表（Interrupt Vector Table，IVT）更详细的讨论，请参见**第 7.1 节 “中断向量表”**。

图 4-6： 程序存储器构成



© 2012-2013 Microchip Technology Inc.

4.2 数据地址空间

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 的 CPU 具有独立的 16 位宽数据存储空间。使用独立的地址发生单元（AGU）对数据空间执行读写操作。图 4-7 至图 4-16 给出了数据存储器映射，它们按器件系列和存储器大小列出。

数据存储空间中的所有有效地址（Effective Address，EA）均为 16 位宽，并且指向数据空间内的字节。这种构成方式使得基本数据空间地址范围为 64 KB（32K 字）。

基本数据空间地址与读页寄存器或写页寄存器（DSRPAG 或 DSWPAG）配合使用可构成扩展数据空间，该空间的全部地址范围为 16 MB。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件实现了最多 52 KB 的数据存储器（用于特殊功能寄存器的 4 KB 数据存储器和用于 RAM 的最多 48 KB 数据存储器）。如果 EA 指向了该区域以外的存储单元，则将返回一个全零的字或字节。

4.2.1 数据空间宽度

数据存储空间组织为可字节寻址的 16 位宽的块。在数据存储器和寄存器中的数据是以16位字为单位对齐的，但所有数据空间 EA 都将解析为字节。每个字的最低有效字节（Least Significant Byte， LSB）具有偶地址，而最高有效字节（Most Significant Byte， MSB）则具有奇地址。

4.2.2 数据存储器构成和对齐方式

为维持与 PIC® MCU 器件的向后兼容性和提高数据存储空间的使用效率，dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 指令集同时支持字和字节操作。字节访问会在内部对按字对齐的存储空间的所有有效地址计算进行调整。例如，对于执行后修改寄存器间接寻址模式 [Ws++] 的结果，字节操作时，内核将其识别为值 Ws + 1 ；而字操作时，内核将其识别为值 Ws + 2。

数据字节读取将读取包含字节的整个字，使用任何 EA 的 LSb 来确定要选取的字节。选定的字节被放在数据总线的 LSB。这就是说，数据存储器和寄存器被组织为两个并行的字节宽的实体，它们共享（字）地址译码，但写入线相互独立。数据字节写操作只写入阵列或寄存器中与字节地址匹配的那一侧。

所有字访问必须按偶地址对齐。不支持不对齐的字数据取操作，所以在混合字节和字操作时，或者从 8 位 MCU 代码移植时，必须要小心。如果试图进行不对齐的读或写操作，将产生地址错误陷阱。如果在读操作时产生错误，正在执行的指令将完成；而如果在写操作时产生错误，指令仍将执行，但不会进行写入。无论是哪种情况，都会执行陷阱，允许系统和 / 或用户应用程序检查地址错误发生之前的机器状态。

所有装入 W 寄存器的字节都将被装入 LSB。MSB 不变。

提供了一条符号扩展（SE）指令，允许用户应用程序将 8 位有符号数据转换为 16 位有符号值。或者，对于 16 位无符号数据，用户应用程序可以通过在适当地址处执行一条零扩展（ZE）指令清零任何 W 寄存器的 MSB。

4.2.3 SFR 空间

Near 数据空间的前 4 KB 存储单元（从 0x0000 至 0x0FFF）主要被特殊功能寄存器（Special Function Register，SFR）占用。dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 的内核和外设模块使用这些寄存器来控制器件的工作。

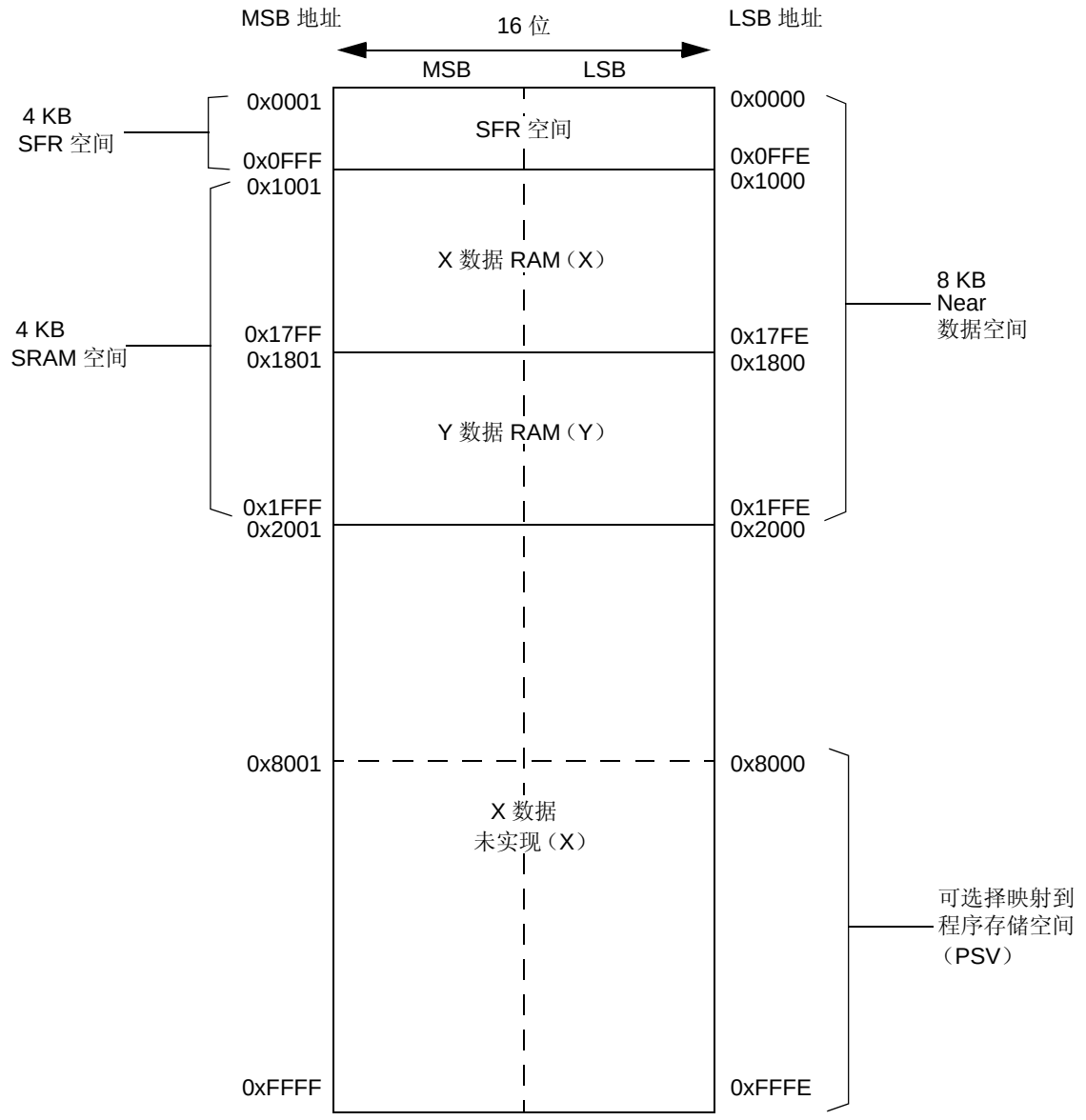
SFR 分布在受其控制的模块中，通常一个模块会使用一组 SFR。大部分 SFR 空间包含未用的地址单元；它们读为 0。

> **注：** 不同器件的实际外设功能集和中断也各不相同。关于具体器件的信息，请参见相应器件的数据表和引脚图。

4.2.4 NEAR 数据空间

在 0x0000 和 0x1FFF 之间的 8 KB 的区域被称为 Near 数据空间。可以使用所有存储器直接寻址指令中的13位绝对地址字段直接寻址这一空间中的存储单元。此外，还可以使用 MOV 指令寻址整个数据空间，MOV 指令支持使用 16 位地址字段的存储器直接寻址模式或使用工作寄存器作为地址指针的间接寻址模式。

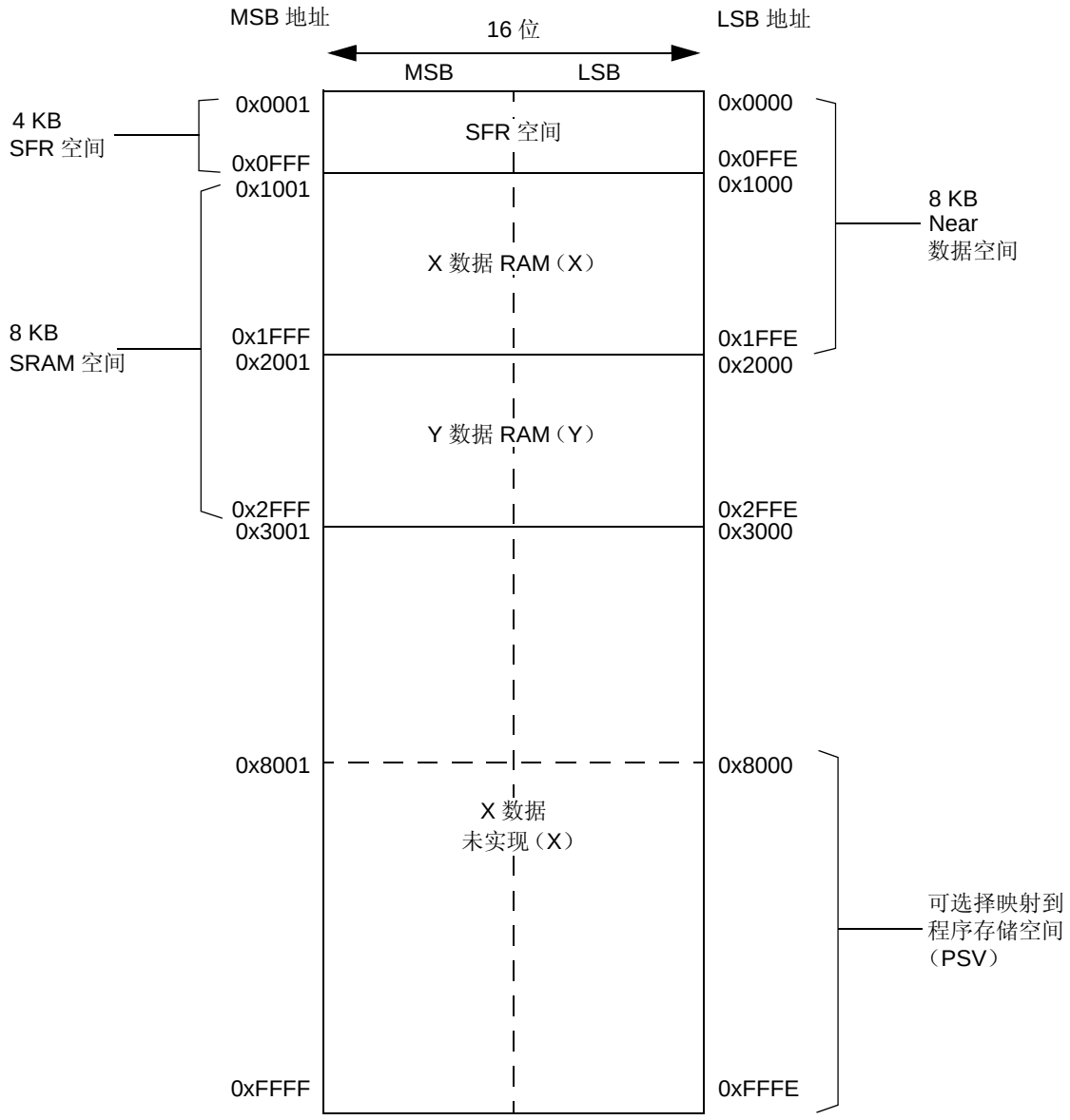
图 4-7： dsPIC33EP32MC20X/50X 和 dsPIC33EP32GP50X 器件的数据存储器映射



注： 存储区未按比例显示。

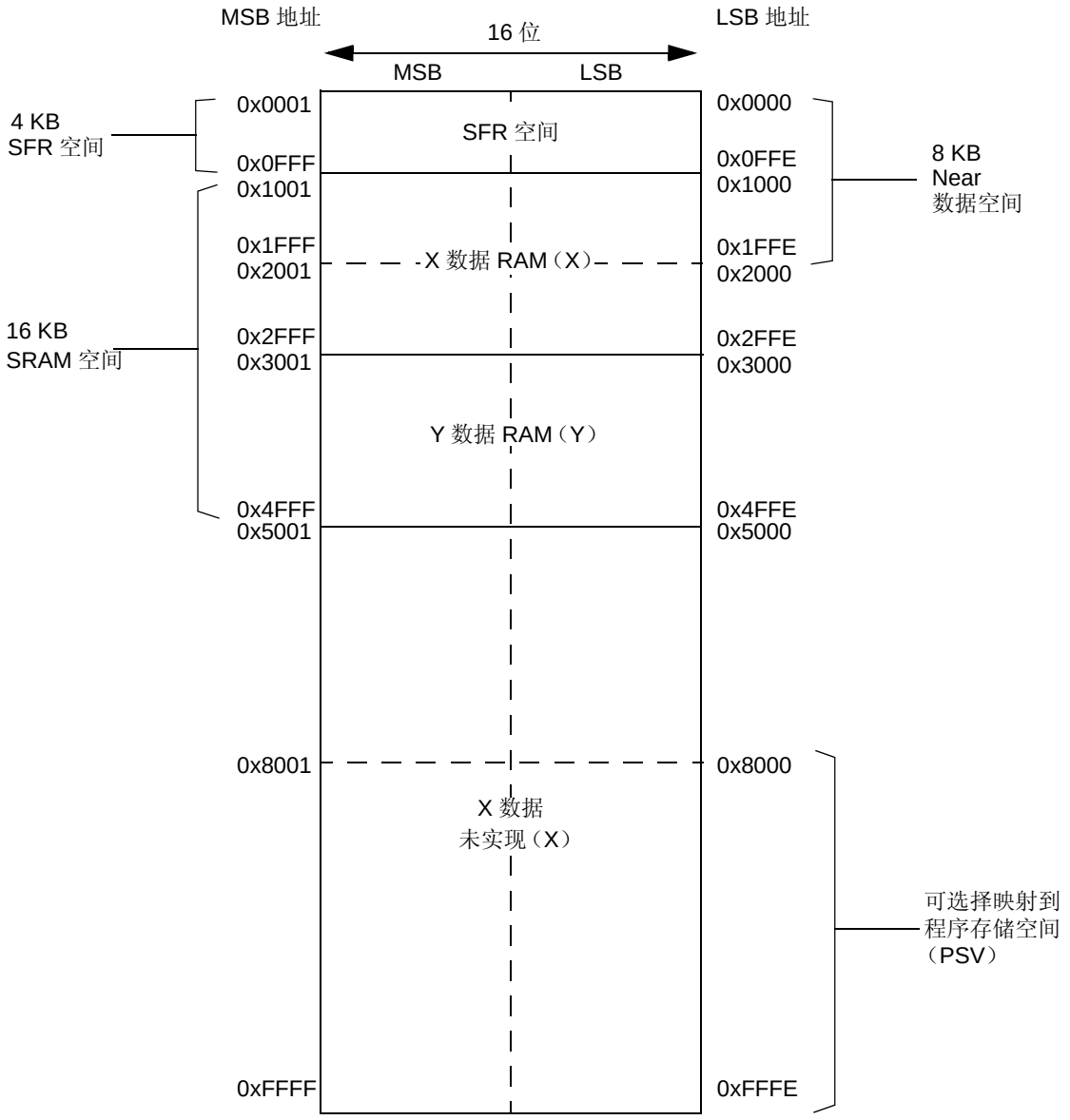
© 2012-2013 Microchip Technology Inc.

图 4-8： dsPIC33EP64MC20X/50X 和 dsPIC33EP64GP50X 器件的数据存储器映射



注： 存储区未按比例显示。

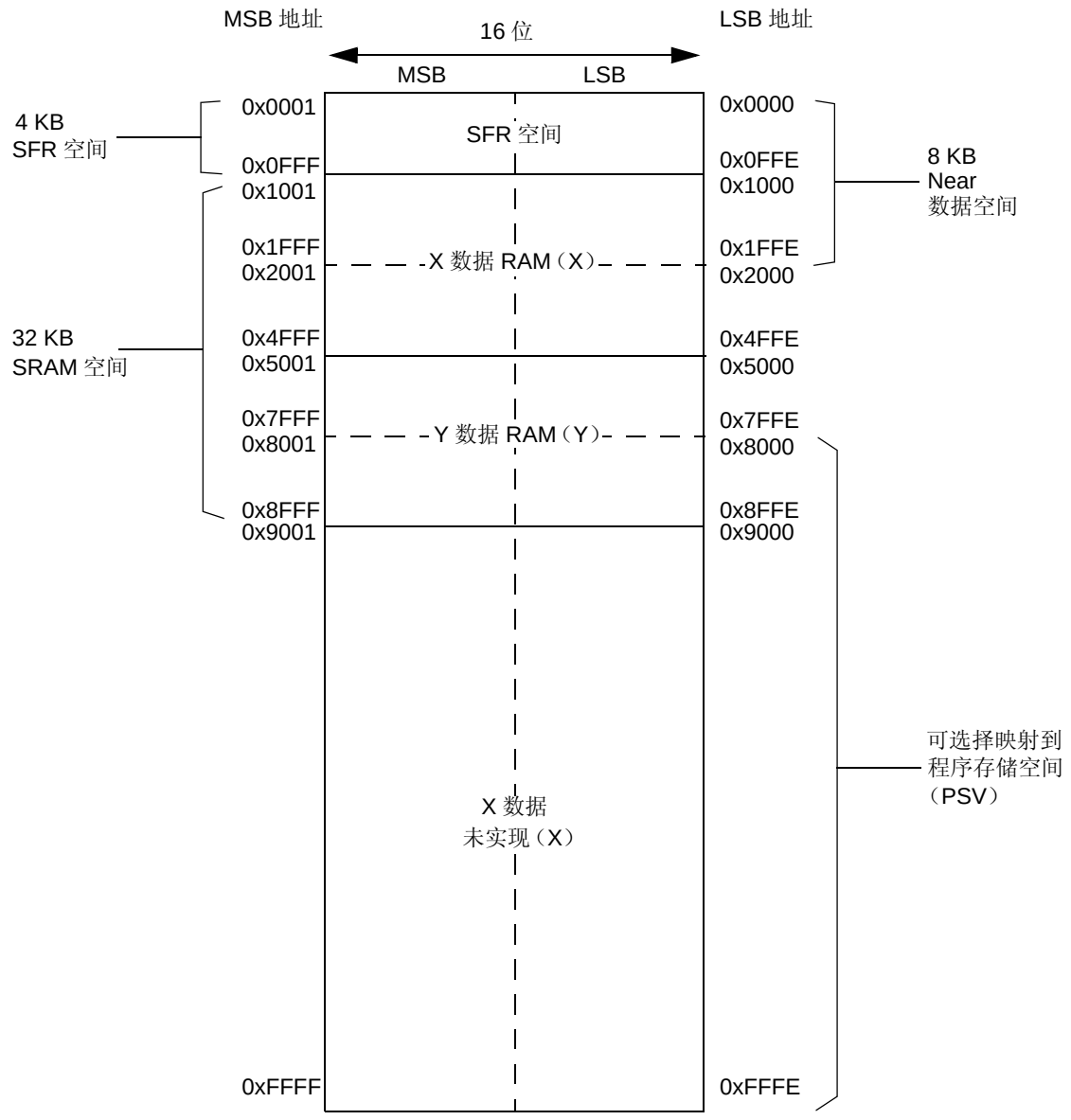
图 4-9： dsPIC33EP128MC20X/50X 和 dsPIC33EP128GP50X 器件的数据存储器映射



注： 存储区未按比例显示。

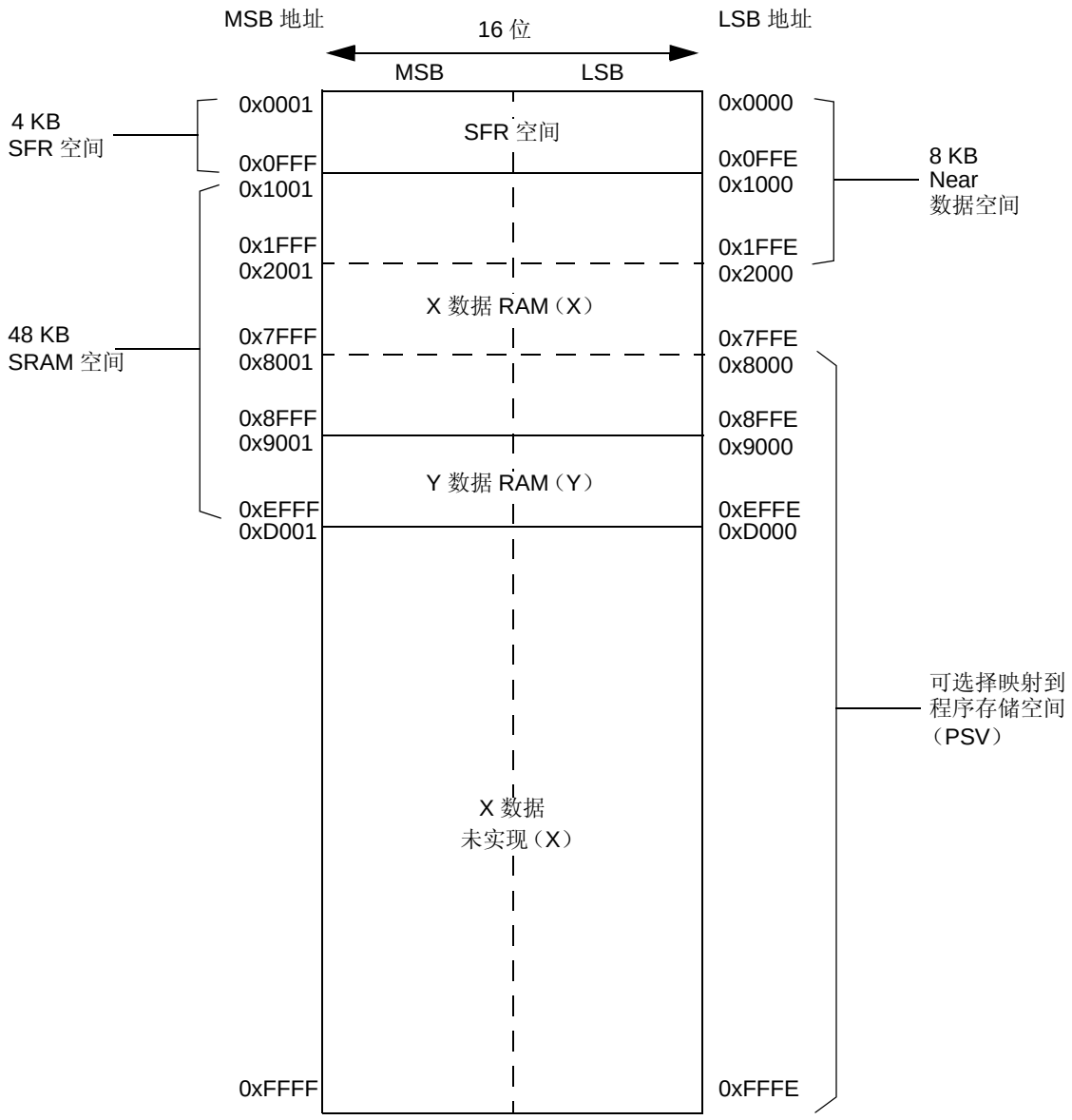
© 2012-2013 Microchip Technology Inc.

图 4-10： dsPIC33EP256MC20X/50X 和 dsPIC33EP256GP50X 器件的数据存储器映射



注： 存储区未按比例显示。

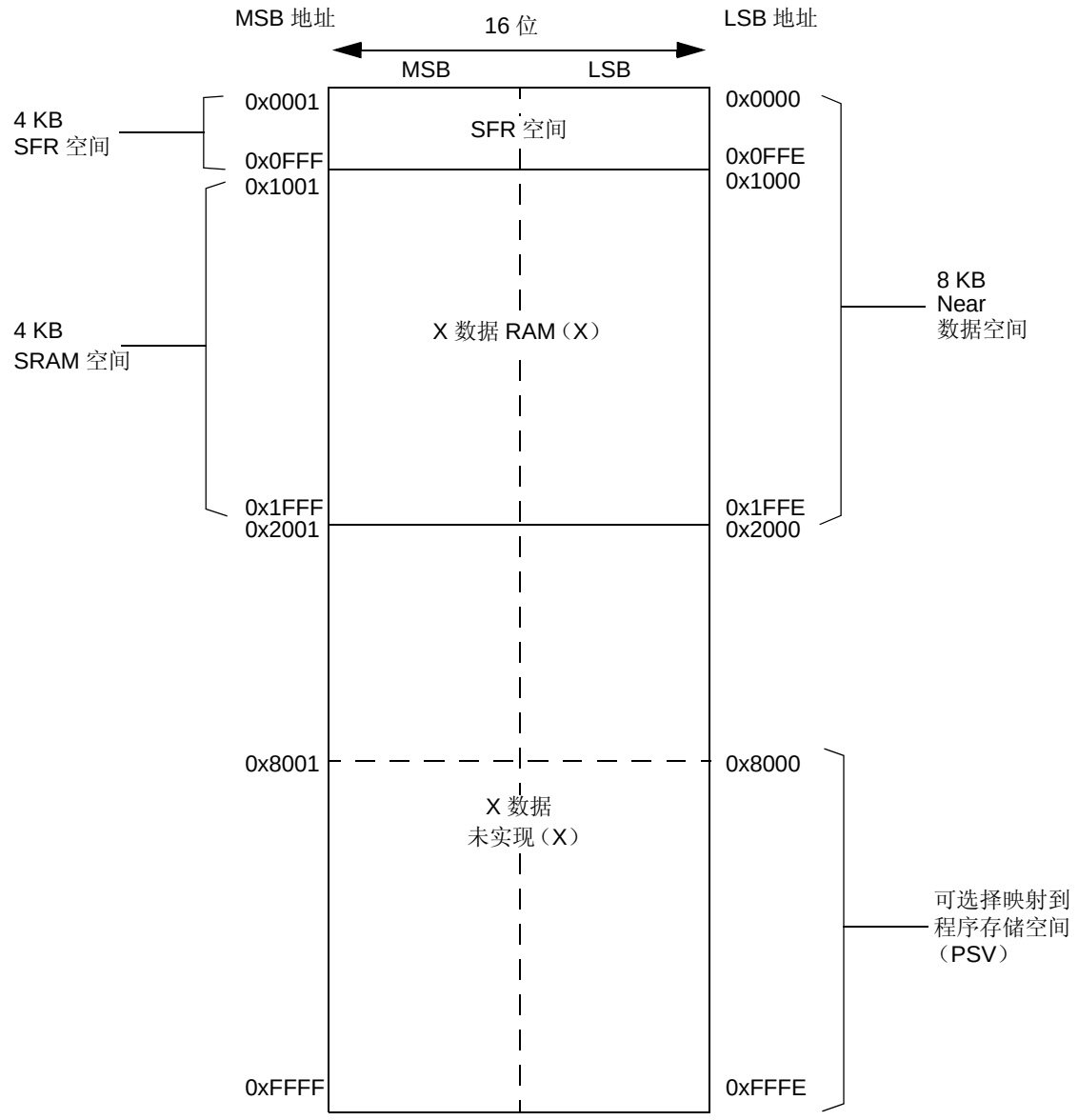
图 4-11： dsPIC33EP512MC20X/50X 和 dsPIC33EP512GP50X 器件的数据存储器映射



注： 存储区未按比例显示。

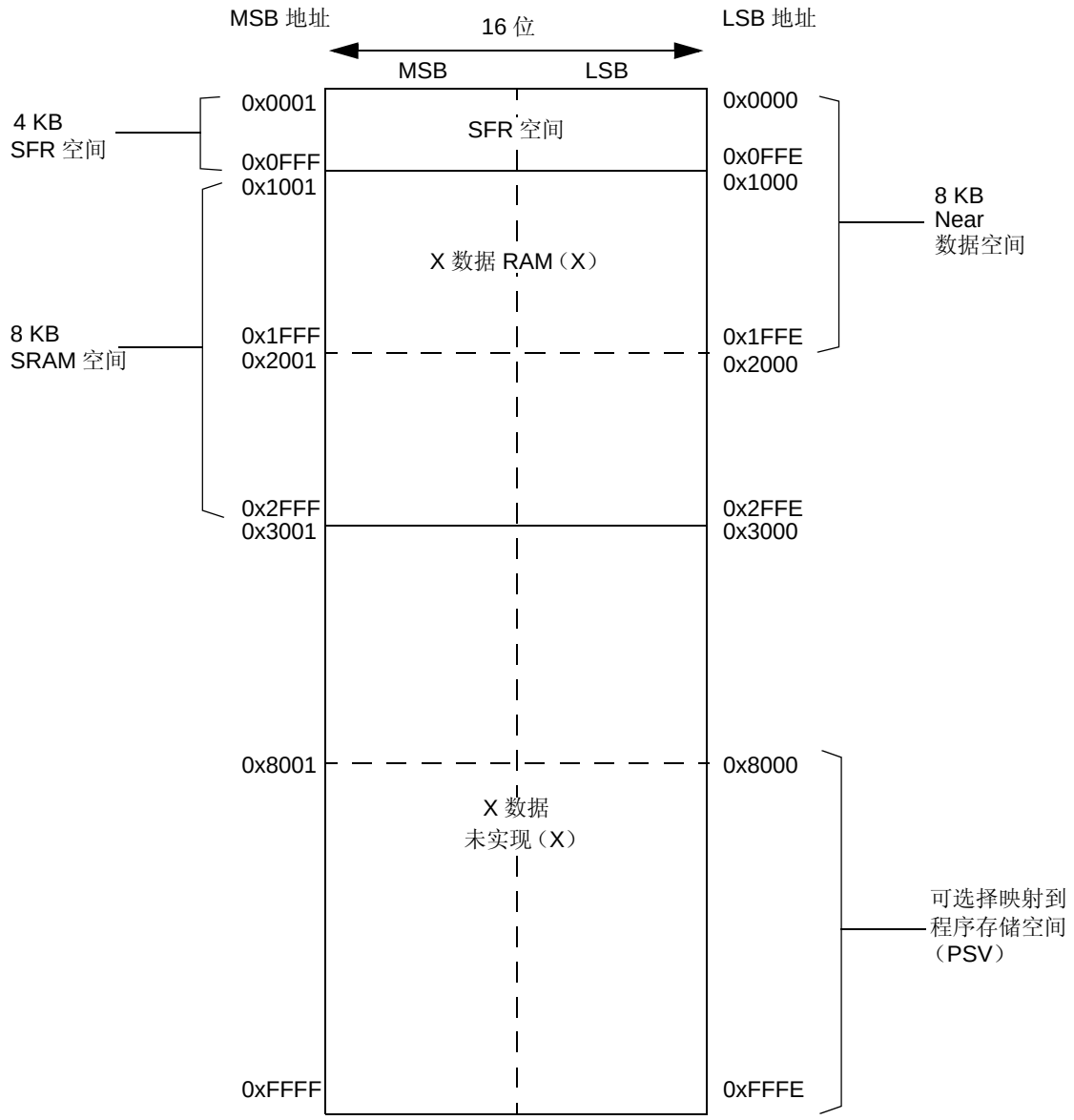
© 2012-2013 Microchip Technology Inc.

图 4-12： PIC24EP32GP/MC20X/50X 器件的数据存储器映射



注： 存储区未按比例显示。

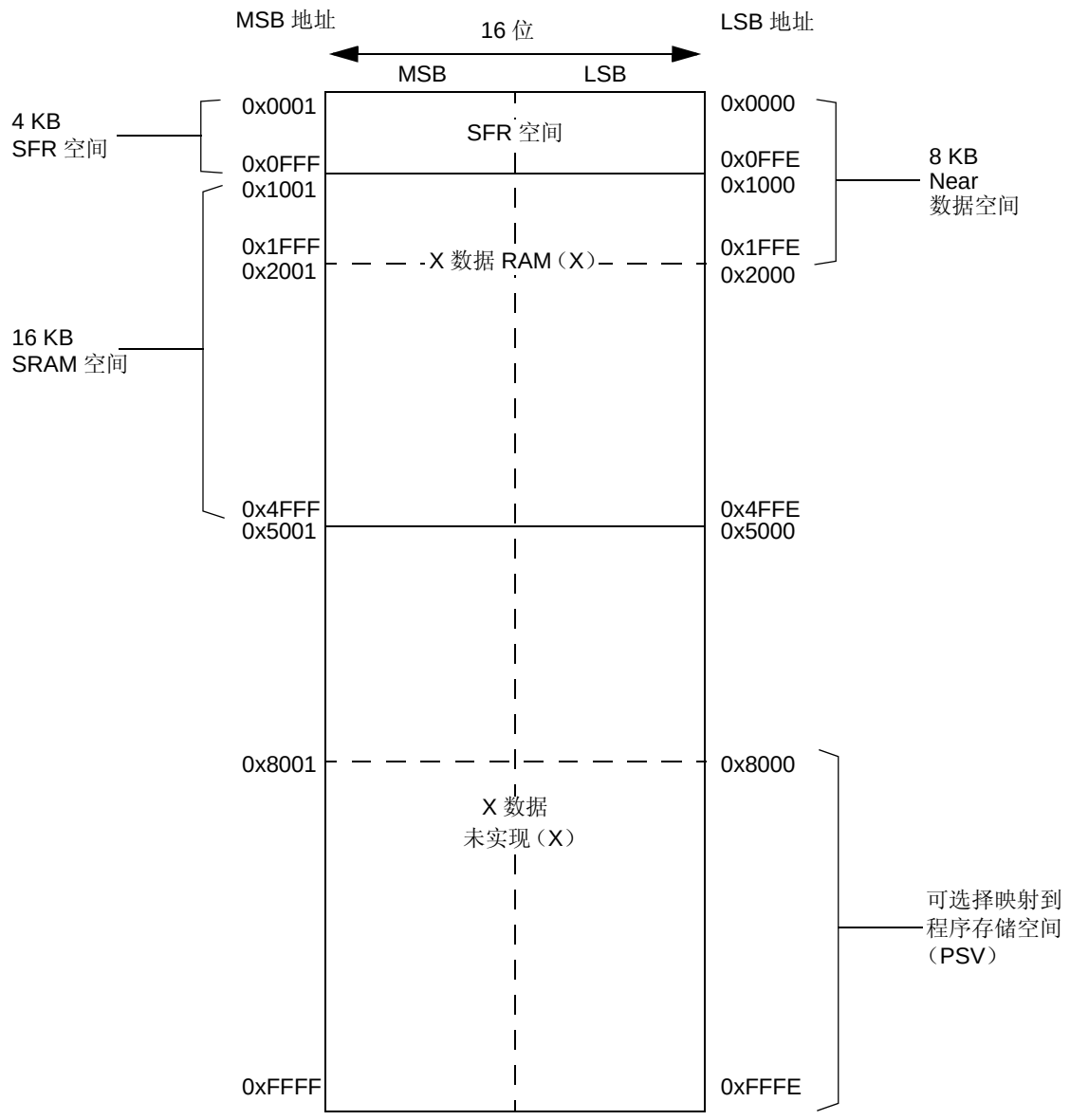
图 4-13： PIC24EP64GP/MC20X/50X 器件的数据存储器映射



注： 存储区未按比例显示。

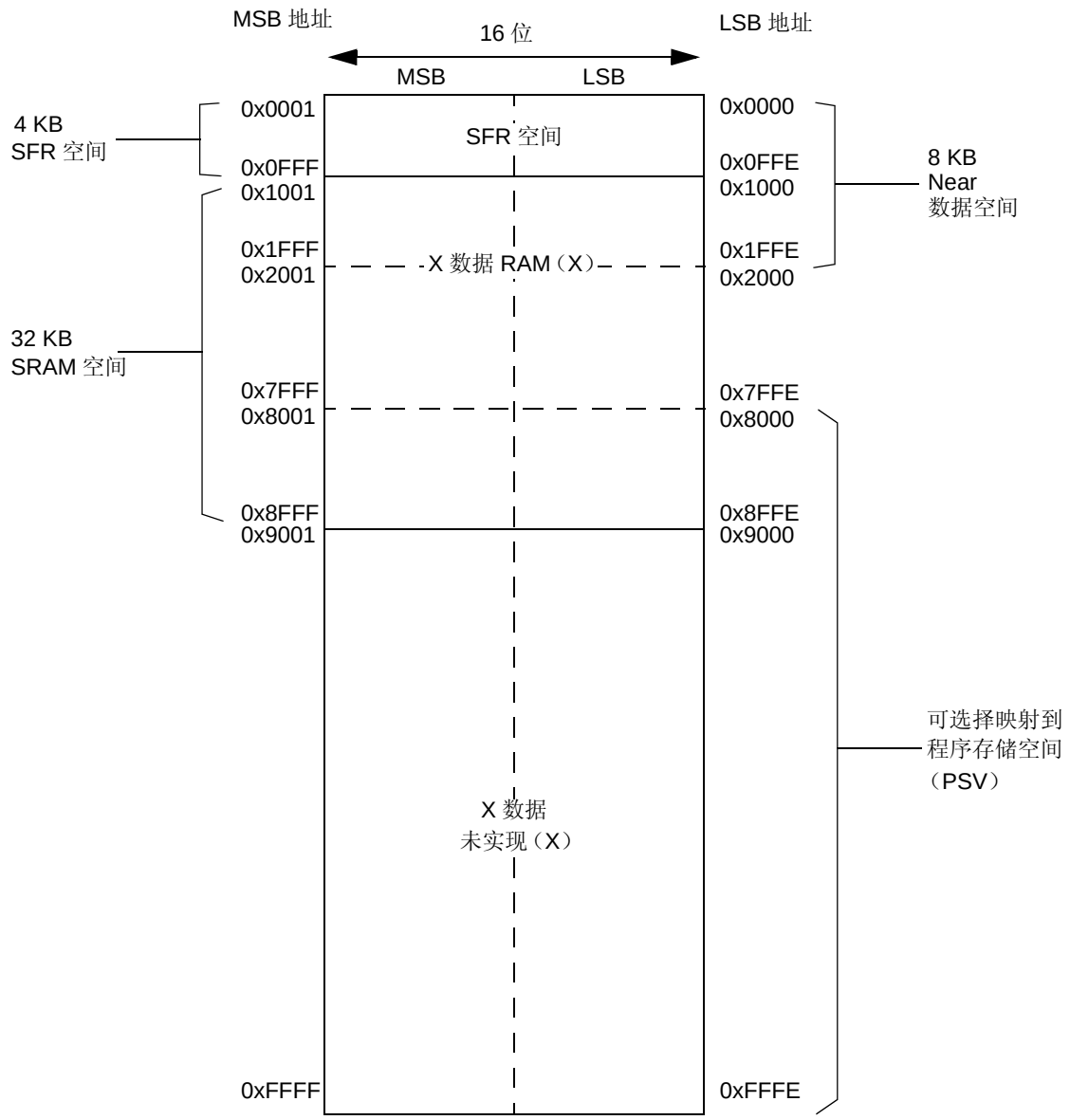
© 2012-2013 Microchip Technology Inc.

图 4-14： PIC24EP128GP/MC20X/50X 器件的数据存储器映射



注： 存储区未按比例显示。

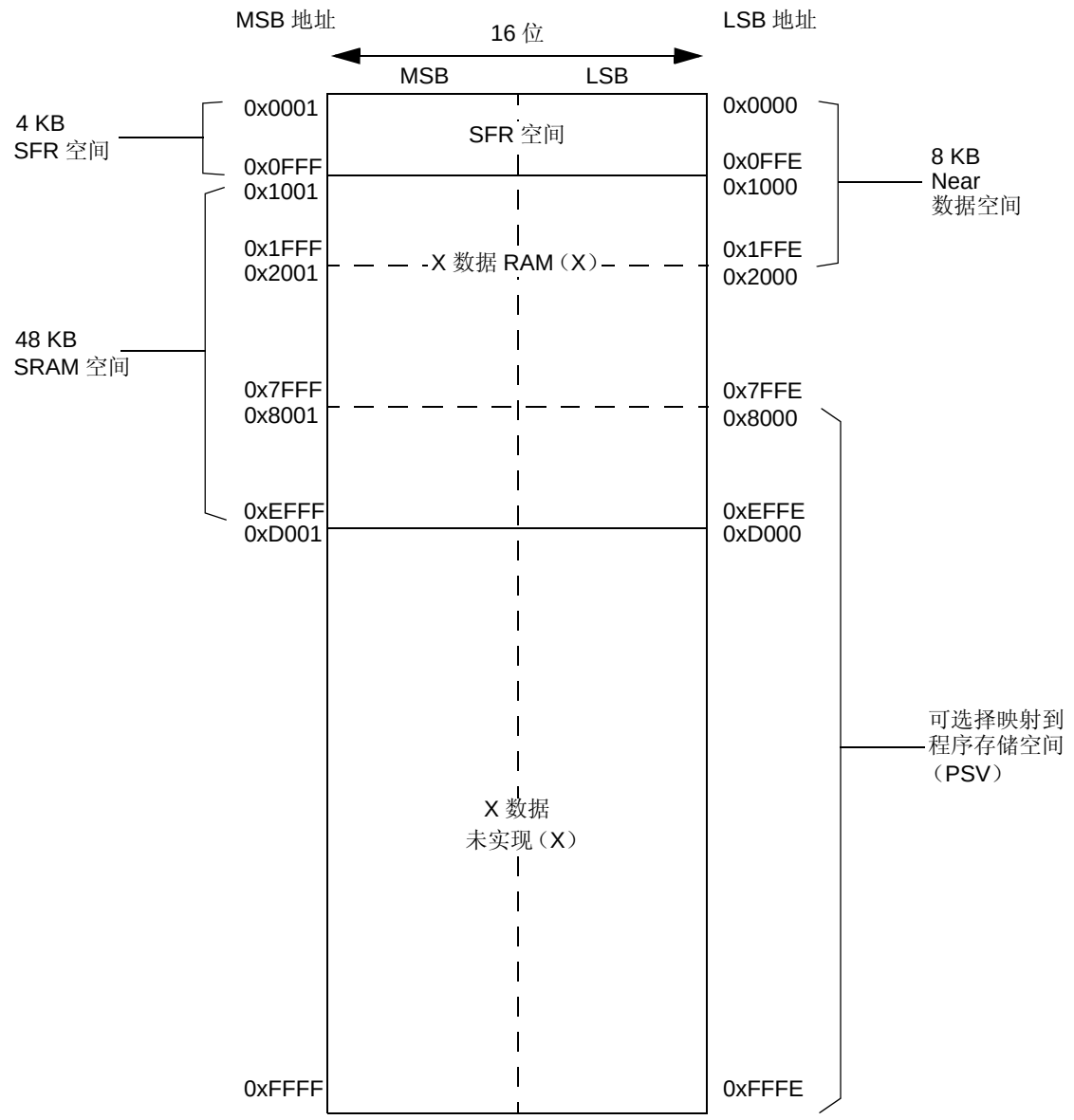
图 4-15： PIC24EP256GP/MC20X/50X 器件的数据存储器映射



注： 存储区未按比例显示。

© 2012-2013 Microchip Technology Inc.

图 4-16： PIC24EP512GP/MC20X/50X 器件的数据存储器映射



注： 存储区未按比例显示。

4.2.5 X 和 Y 数据空间

dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 的内核有两个数据空间 X 和 Y。这两个数据空间可以看作是独立的 （对于某些 DSP 指令），或者看作是一个统一的线性地址范围 （对于 MCU 指令）。使用两个地址发生单元（AGU）和独立的数据总线来访问这两个数据空间。此特性允许某些指令同时从 RAM 中取两个字，因此提高了 DSP 算法的执行效率，如有限冲激响应（Finite Impulse Response，FIR）滤波器设计和快速傅立叶变换 （Fast Fourier Transform， FFT）。

X 数据空间可用于所有指令，并且支持所有寻址模式。X 数据空间的读数据总线和写数据总线是独立的。所有将数据空间视为组合的 X 和 Y 地址空间的指令均将 X 读数据总线作为读数据路径。X 读数据总线也是双操作数 DSP （MAC 类）指令的 X 数据预取路径。

MAC 类指令（CLR、ED、EDAC、MAC、MOVSAC、MPY、MPY.N 和 MSC）将同时使用 X 数据空间和 Y 数据空间，从而提供两条可同时对数据进行读操作的路径。

X 和 Y 数据空间都支持所有指令的模寻址，但要受到寻址模式的限制。位反转寻址模式只是在写 X 数据空间时才支持。PIC24EPXXXGP/MC20X 器件中不存在模寻址和位反转寻址。

所有数据存储器写操作 （包括 DSP 指令中的数据存储器写操作）均将数据空间视为组合的 X 和 Y 地址空间。X 和 Y 数据空间的分界取决于具体的器件，且不能由用户编程。

4.3 存储器资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

4.3.1 主要资源

- **第 4 章 “程序存储器”**（DS70613）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

4.4 特殊功能寄存器映射

表 4-1： CPU 内核寄存器映射 （仅限 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
W0	0000	W0 （WREG）																xxxx
W1	0002	W1																xxxx
W2	0004	W2																xxxx
W3	0006	W3																xxxx
W4	0008	W4																xxxx
W5	000A	W5																xxxx
W6	000C	W6																xxxx
W7	000E	W7																xxxx
W8	0010	W8																xxxx
W9	0012	W9																xxxx
W10	0014	W10																xxxx
W11	0016	W11																xxxx
W12	0018	W12																xxxx
W13	001A	W13																xxxx
W14	001C	W14																xxxx
W15	001E	W15																xxxx
SPLIM	0020	SPLIM																0000
ACCAL	0022	ACCAL																0000
ACCAH	0024	ACCAH																0000
ACCAU	0026	ACCA<39> 的符号扩展								ACCAU								0000
ACCBL	0028	ACCBL																0000
ACCBH	002A	ACCBH																0000
ACCBU	002C	ACCB<39> 的符号扩展								ACCBU								0000
PCL	002E	PCL<15:0>															—	0000
PCH	0030	—	—	—	—	—	—	—	—	—	PCH<6:0>							0000
DSRPAG	0032	—	—	—	—	—	—	DSRPAG<9:0>										0001
DSWPAG	0034	—	—	—	—	—	—	—	DSWPAG<8:0>									0001
RCOUNT	0036	RCOUNT<15:0>																0000
DCOUNT	0038	DCOUNT<15:0>																0000
DOSTARTL	003A	DOSTARTL<15:1>															—	0000
DOSTARTH	003C	—	—	—	—	—	—	—	—	—	—	DOSTARTH<5:0>						0000
DOENDL	003E	DOENDL<15:1>															—	0000
DOENDH	0040	—	—	—	—	—	—	—	—	—	—	DOENDH<5:0>						0000

图注： x = 复位时的未知值，— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-1： CPU 内核寄存器映射 （仅限 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）（续）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
SR	0042	OA	OB	SA	SB	OAB	SAB	DA	DC	IPL2	IPL1	IPL0	RA	N	OV	Z	C	0000
CORCON	0044	VAR	—	US<1:0>		EDT	DL<2:0>			SATA	SATB	SATDW	ACCSAT	IPL3	SFA	RND	IF	0020
MODCON	0046	XMODEN	YMODEN	—	—	BWM<3:0>				YWM<3:0>				XWM<3:0>				0000
XMODSRT	0048	XMODSRT<15:0>															—	0000
XMODEND	004A	XMODEND<15:0>															—	0001
YMODSRT	004C	YMODSRT<15:0>															—	0000
YMODEND	004E	YMODEND<15:0>															—	0001
XBREV	0050	BREN	XBREV<14:0>															0000
DISICNT	0052	—	—	DISICNT<13:0>														0000
TBLPAG	0054	—	—	—	—	—	—	—	—	TBLPAG<7:0>								0000
MSTRPR	0058	MSTRPR<15:0>																0000

图注： x = 复位时的未知值，— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-2： CPU 内核寄存器映射 （仅限 PIC24EPXXXGP/MC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
W0	0000	W0 （WREG）																xxxx
W1	0002	W1																xxxx
W2	0004	W2																xxxx
W3	0006	W3																xxxx
W4	0008	W4																xxxx
W5	000A	W5																xxxx
W6	000C	W6																xxxx
W7	000E	W7																xxxx
W8	0010	W8																xxxx
W9	0012	W9																xxxx
W10	0014	W10																xxxx
W11	0016	W11																xxxx
W12	0018	W12																xxxx
W13	001A	W13																xxxx
W14	001C	W14																xxxx
W15	001E	W15																xxxx
SPLIM	0020	SPLIM<15:0>																0000
PCL	002E	PCL<15:1>															—	0000
PCH	0030	—	—	—	—	—	—	—	—	—	PCH<6:0>							0000
DSRPAG	0032	—	—	—	—	—	—	DSRPAG<9:0>										0001
DSWPAG	0034	—	—	—	—	—	—	—	DSWPAG<8:0>									0001
RCOUNT	0036	RCOUNT<15:0>																0000
SR	0042	—	—	—	—	—	—	—	DC	IPL2	IPL1	IPL0	RA	N	OV	Z	C	0000
CORCON	0044	VAR	—	—	—	—	—	—	—	—	—	—	—	IPL3	SFA	—	—	0020
DISICNT	0052	—	—	DISICNT<13:0>														0000
TBLPAG	0054	—	—	—	—	—	—	—	—	TBLPAG<7:0>								0000
MSTRPR	0058	MSTRPR<15:0>																0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-3：　中断控制器寄存器映射（仅限 PIC24EPXXXGP20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	全部复位
IFS0	0800	—	DMA1IF	AD1IF	U1TXIF	U1RXIF	SPI1IF	SPI1EIF	T3IF	T2IF	OC2IF	IC2IF	DMA0IF	T1IF	OC1IF	IC1IF	INT0IF	0000
IFS1	0802	U2TXIF	U2RXIF	INT2IF	T5IF	T4IF	OC4IF	OC3IF	DMA2IF	—	—	—	INT1IF	CNIF	CMIF	MI2C1IF	SI2C1IF	0000
IFS2	0804	—	—	—	—	—	—	—	—	—	IC4IF	IC3IF	DMA3IF	—	—	SPI2IF	SPI2EIF	0000
IFS3	0806	—	—	—	—	—	—	—	—	—	—	—	—	—	MI2C2IF	SI2C2IF	—	0000
IFS4	0808	—	—	CTMUIF	—	—	—	—	—	—	—	—	—	CRCIF	U2EIF	U1EIF	—	0000
IFS8	0810	JTAGIF	ICDIF	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IFS9	0812	—	—	—	—	—	—	—	—	—	PTG3IF	PTG2IF	PTG1IF	PTG0IF	PTGWDTIF	PTGSTEPIF	—	0000
IEC0	0820	—	DMA1IE	AD1IE	U1TXIE	U1RXIE	SPI1IE	SPI1EIE	T3IE	T2IE	OC2IE	IC2IE	DMA0IE	T1IE	OC1IE	IC1IE	INT0IE	0000
IEC1	0822	U2TXIE	U2RXIE	INT2IE	T5IE	T4IE	OC4IE	OC3IE	DMA2IE	—	—	—	INT1IE	CNIE	CMIE	MI2C1IE	SI2C1IE	0000
IEC2	0824	—	—	—	—	—	—	—	—	—	IC4IE	IC3IE	DMA3IE	—	—	SPI2IE	SPI2EIE	0000
IEC3	0826	—	—	—	—	—	—	—	—	—	—	—	—	—	MI2C2IE	SI2C2IE	—	0000
IEC4	0828	—	—	CTMUIE	—	—	—	—	—	—	—	—	—	CRCIE	U2EIE	U1EIE	—	0000
IEC8	0830	JTAGIE	ICDIE	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC9	0832	—	—	—	—	—	—	—	—	—	PTG3IE	PTG2IE	PTG1IE	PTG0IE	PTGWDTIE	PTGSTEPIE	—	0000
IPC0	0840	—	T1IP<2:0>			—	OC1IP<2:0>			—	IC1IP<2:0>			—	INT0IP<2:0>			4444
IPC1	0842	—	T2IP<2:0>			—	OC2IP<2:0>			—	IC2IP<2:0>			—	DMA0IP<2:0>			4444
IPC2	0844	—	U1RXIP<2:0>			—	SPI1IP<2:0>			—	SPI1EIP<2:0>			—	T3IP<2:0>			4444
IPC3	0846	—	—	—	—	—	DMA1IP<2:0>			—	AD1IP<2:0>			—	U1TXIP<2:0>			0444
IPC4	0848	—	CNIP<2:0>			—	CMIP<2:0>			—	MI2C1IP<2:0>			—	SI2C1IP<2:0>			4444
IPC5	084A	—	—	—	—	—	—	—	—	—	—	—	—	—	INT1IP<2:0>			0004
IPC6	084C	—	T4IP<2:0>			—	OC4IP<2:0>			—	OC3IP<2:0>			—	DMA2IP<2:0>			4444
IPC7	084E	—	U2TXIP<2:0>			—	U2RXIP<2:0>			—	INT2IP<2:0>			—	T5IP<2:0>			4444
IPC8	0850	—	—	—	—	—	—	—	—	—	SPI2IP<2:0>			—	SPI2EIP<2:0>			0044
IPC9	0852	—	—	—	—	—	IC4IP<2:0>			—	IC3IP<2:0>			—	DMA3IP<2:0>			0444
IPC12	0858	—	—	—	—	—	MI2C2IP<2:0>			—	SI2C2IP<2:0>			—	—	—	—	0440
IPC16	0860	—	CRCIP<2:0>			—	U2EIP<2:0>			—	U1EIP<2:0>			—	—	—	—	4440
IPC19	0866	—	—	—	—	—	—	—	—	—	CTMUIP<2:0>			—	—	—	—	0040
IPC35	0886	—	JTAGIP<2:0>			—	ICDIP<2:0>			—	—	—	—	—	—	—	—	4400
IPC36	0888	—	PTG0IP<2:0>			—	PTGWDTIP<2:0>			—	PTGSTEPIP<2:0>			—	—	—	—	4440
IPC37	088A	—	—	—	—	—	PTG3IP<2:0>			—	PTG2IP<2:0>			—	PTG1IP<2:0>			0444
INTCON1	08C0	NSTDIS	OVAERR	OVBERR	—	—	—	—	—	—	DIV0ERR	DMACERR	MATHERR	ADDRERR	STKERR	OSCFAIL	—	0000
INTCON2	08C2	GIE	DISI	SWTRAP	—	—	—	—	—	—	—	—	—	—	INT2EP	INT1EP	INT0EP	8000
INTCON3	08C4	—	—	—	—	—	—	—	—	—	—	DAE	DOOVR	—	—	—	—	0000
INTCON4	08C6	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	SGHT	0000
INTTREG	08C8	—	—	—	—	ILR<3:0>				VECNUM<7:0>								0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-4：　中断控制器寄存器映射 （仅限 PIC24EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
IFS0	0800	—	DMA1IF	AD1IF	U1TXIF	U1RXIF	SPI1IF	SPI1EIF	T3IF	T2IF	OC2IF	IC2IF	DMA0IF	T1IF	OC1IF	IC1IF	INT0IF	0000
IFS1	0802	U2TXIF	U2RXIF	INT2IF	T5IF	T4IF	OC4IF	OC3IF	DMA2IF	—	—	—	INT1IF	CNIF	CMIF	MI2C1IF	SI2C1IF	0000
IFS2	0804	—	—	—	—	—	—	—	—	—	IC4IF	IC3IF	DMA3IF	—	—	SPI2IF	SPI2EIF	0000
IFS3	0806	—	—	—	—	—	QEI1IF	PSEMIF	—	—	—	—	—	—	MI2C2IF	SI2C2IF	—	0000
IFS4	0808	—	—	CTMUIF	—	—	—	—	—	—	—	—	—	CRCIF	U2EIF	U1EIF	—	0000
IFS5	080A	PWM2IF	PWM1IF	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IFS6	080C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IF	0000
IFS8	0810	JTAGIF	ICDIF	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IFS9	0812	—	—	—	—	—	—	—	—	—	PTG3IF	PTG2IF	PTG1IF	PTG0IF	PTGWDTIF	PTGSTEPIF	—	0000
IEC0	0820	—	DMA1IE	AD1IE	U1TXIE	U1RXIE	SPI1IE	SPI1EIE	T3IE	T2IE	OC2IE	IC2IE	DMA0IE	T1IE	OC1IE	IC1IE	INT0IE	0000
IEC1	0822	U2TXIE	U2RXIE	INT2IE	T5IE	T4IE	OC4IE	OC3IE	DMA2IE	—	—	—	INT1IE	CNIE	CMIE	MI2C1IE	SI2C1IE	0000
IEC2	0824	—	—	—	—	—	—	—	—	—	IC4IE	IC3IE	DMA3IE	—	—	SPI2IE	SPI2EIE	0000
IEC3	0826	—	—	—	—	—	QEI1IE	PSEMIE	—	—	—	—	—	—	MI2C2IE	SI2C2IE	—	0000
IEC4	0828	—	—	CTMUIE	—	—	—	—	—	—	—	—	—	CRCIE	U2EIE	U1EIE	—	0000
IEC5	082A	PWM2IE	PWM1IE	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC6	082C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IE	0000
IEC8	0830	JTAGIE	ICDIE	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC9	0832	—	—	—	—	—	—	—	—	—	PTG3IE	PTG2IE	PTG1IE	PTG0IE	PTGWDTIE	PTGSTEPIE	—	0000
IPC0	0840	—	T1IP<2:0>			—	OC1IP<2:0>			—	IC1IP<2:0>			—	INT0IP<2:0>			4444
IPC1	0842	—	T2IP<2:0>			—	OC2IP<2:0>			—	IC2IP<2:0>			—	DMA0IP<2:0>			4444
IPC2	0844	—	U1RXIP<2:0>			—	SPI1IP<2:0>			—	SPI1EIP<2:0>			—	T3IP<2:0>			4444
IPC3	0846	—	—	—	—	—	DMA1IP<2:0>			—	AD1IP<2:0>			—	U1TXIP<2:0>			0444
IPC4	0848	—	CNIP<2:0>			—	CMIP<2:0>			—	MI2C1IP<2:0>			—	SI2C1IP<2:0>			4444
IPC5	084A	—	—	—	—	—	—	—	—	—	—	—	—	—	INT1IP<2:0>			0004
IPC6	084C	—	T4IP<2:0>			—	OC4IP<2:0>			—	OC3IP<2:0>			—	DMA2IP<2:0>			4444
IPC7	084E	—	U2TXIP<2:0>			—	U2RXIP<2:0>			—	INT2IP<2:0>			—	T5IP<2:0>			4444
IPC8	0850	—	—	—	—	—	—	—	—	—	SPI2IP<2:0>			—	SPI2EIP<2:0>			0044
IPC9	0852	—	—	—	—	—	IC4IP<2:0>			—	IC3IP<2:0>			—	DMA3IP<2:0>			0444
IPC12	0858	—	—	—	—	—	MI2C2IP<2:0>			—	SI2C2IP<2:0>			—	—	—	—	0440
IPC14	085C	—	—	—	—	—	QEI1IP<2:0>			—	PSEMIP<2:0>			—	—	—	—	0440
IPC16	0860	—	CRCIP<2:0>			—	U2EIP<2:0>			—	U1EIP<2:0>			—	—	—	—	4440
IPC19	0866	—	—	—	—	—	—	—	—	—	CTMUIP<2:0>			—	—	—	—	0040
IPC23	086E	—	PWM2IP<2:0>			—	PWM1IP<2:0>			—	—	—	—	—	—	—	—	4400
IPC24	0870	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IP<2:0>			4004

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-4：　中断控制器寄存器映射 （仅限 PIC24EPXXXMC20X 器件）（续）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
IPC35	0886	—	JTAGIP<2:0>			—	ICDIP<2:0>			—	—	—	—	—	—	—	—	4400
IPC36	0888	—	PTG0IP<2:0>			—	PTGWDTIP<2:0>			—	PTGSTEPIP<2:0>			—	—	—	—	4440
IPC37	088A	—	—	—	—	—	PTG3IP<2:0>			—	PTG2IP<2:0>			—	PTG1IP<2:0>			0444
INTCON1	08C0	NSTDIS	OVAERR	OVBERR	—	—	—	—	—	—	DIV0ERR	DMACERR	MATHERR	ADDRERR	STKERR	OSCFAIL	—	0000
INTCON2	08C2	GIE	DISI	SWTRAP	—	—	—	—	—	—	—	—	—	—	INT2EP	INT1EP	INT0EP	8000
INTCON3	08C4	—	—	—	—	—	—	—	—	—	—	DAE	DOOVR	—	—	—	—	0000
INTCON4	08C6	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	SGHT	0000
INTTREG	08C8	—	—	—	—	ILR<3:0>				VECNUM<7:0>								0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-5：　中断控制器寄存器映射 （仅限 dsPIC33EPXXXGP50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
IFS0	0800	—	DMA1IF	AD1IF	U1TXIF	U1RXIF	SPI1IF	SPI1EIF	T3IF	T2IF	OC2IF	IC2IF	DMA0IF	T1IF	OC1IF	IC1IF	INT0IF	0000
IFS1	0802	U2TXIF	U2RXIF	INT2IF	T5IF	T4IF	OC4IF	OC3IF	DMA2IF	—	—	—	INT1IF	CNIF	CMIF	MI2C1IF	SI2C1IF	0000
IFS2	0804	—	—	—	—	—	—	—	—	—	IC4IF	IC3IF	DMA3IF	C1IF	C1RXIF	SPI2IF	SPI2EIF	0000
IFS3	0806	—	—	—	—	—	—	—	—	—	—	—	—	—	MI2C2IF	SI2C2IF	—	0000
IFS4	0808	—	—	CTMUIF	—	—	—	—	—	—	C1TXIF	—	—	CRCIF	U2EIF	U1EIF	—	0000
IFS6	080C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IF	0000
IFS8	0810	JTAGIF	ICDIF	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IFS9	0812	—	—	—	—	—	—	—	—	—	PTG3IF	PTG2IF	PTG1IF	PTG0IF	PTGWDTIF	PTGSTEPIF	—	0000
IEC0	0820	—	DMA1IE	AD1IE	U1TXIE	U1RXIE	SPI1IE	SPI1EIE	T3IE	T2IE	OC2IE	IC2IE	DMA0IE	T1IE	OC1IE	IC1IE	INT0IE	0000
IEC1	0822	U2TXIE	U2RXIE	INT2IE	T5IE	T4IE	OC4IE	OC3IE	DMA2IE	—	—	—	INT1IE	CNIE	CMIE	MI2C1IE	SI2C1IE	0000
IEC2	0824	—	—	—	—	—	—	—	—	—	IC4IE	IC3IE	DMA3IE	C1IE	C1RXIE	SPI2IE	SPI2EIE	0000
IEC3	0826	—	—	—	—	—	—	—	—	—	—	—	—	—	MI2C2IE	SI2C2IE	—	0000
IEC4	0828	—	—	CTMUIE	—	—	—	—	—	—	C1TXIE	—	—	CRCIE	U2EIE	U1EIE	—	0000
IEC8	0830	JTAGIE	ICDIE	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC9	0832	—	—	—	—	—	—	—	—	—	PTG3IE	PTG2IE	PTG1IE	PTG0IE	PTGWDTIE	PTGSTEPIE	—	0000
IPC0	0840	—	T1IP<2:0>			—	OC1IP<2:0>			—	IC1IP<2:0>			—	INT0IP<2:0>			4444
IPC1	0842	—	T2IP<2:0>			—	OC2IP<2:0>			—	IC2IP<2:0>			—	DMA0IP<2:0>			4444
IPC2	0844	—	U1RXIP<2:0>			—	SPI1IP<2:0>			—	SPI1EIP<2:0>			—	T3IP<2:0>			4444
IPC3	0846	—	—	—	—	—	DMA1IP<2:0>			—	AD1IP<2:0>			—	U1TXIP<2:0>			0444
IPC4	0848	—	CNIP<2:0>			—	CMIP<2:0>			—	MI2C1IP<2:0>			—	SI2C1IP<2:0>			4444
IPC5	084A	—	—	—	—	—	—	—	—	—	—	—	—	—	INT1IP<2:0>			0004
IPC6	084C	—	T4IP<2:0>			—	OC4IP<2:0>			—	OC3IP<2:0>			—	DMA2IP<2:0>			4444
IPC7	084E	—	U2TXIP<2:0>			—	U2RXIP<2:0>			—	INT2IP<2:0>			—	T5IP<2:0>			4444
IPC8	0850	—	C1IP<2:0>			—	C1RXIP<2:0>			—	SPI2IP<2:0>			—	SPI2EIP<2:0>			4444
IPC9	0852	—	—	—	—	—	IC4IP<2:0>			—	IC3IP<2:0>			—	DMA3IP<2:0>			0444
IPC11	0856	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IPC12	0858	—	—	—	—	—	MI2C2IP<2:0>			—	SI2C2IP<2:0>			—	—	—	—	0440
IPC16	0860	—	CRCIP<2:0>			—	U2EIP<2:0>			—	U1EIP<2:0>			—	—	—	—	4440
IPC17	0862	—	—	—	—	—	C1TXIP<2:0>			—	—	—	—	—	—	—	—	0400
IPC19	0866	—	—	—	—	—	—	—	—	—	CTMUIP<2:0>			—	—	—	—	0040
IPC35	0886	—	JTAGIP<2:0>			—	ICDIP<2:0>			—	—	—	—	—	—	—	—	4400
IPC36	0888	—	PTG0IP<2:0>			—	PTGWDTIP<2:0>			—	PTGSTEPIP<2:0>			—	—	—	—	4440
IPC37	088A	—	—	—	—	—	PTG3IP<2:0>			—	PTG2IP<2:0>			—	PTG1IP<2:0>			0444

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-5：　中断控制器寄存器映射（仅限 dsPIC33EPXXXGP50X 器件）（续）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
INTCON1	08C0	NSTDIS	OVAERR	OVBERR	COVAERR	COVBERR	OVATE	OVBTE	COVTE	SFTACERR	DIV0ERR	DMACERR	MATHERR	ADDRERR	STKERR	OSCFAIL	—	0000
INTCON2	08C2	GIE	DISI	SWTRAP	—	—	—	—	—	—	—	—	—	—	INT2EP	INT1EP	INT0EP	8000
INTCON3	08C4	—	—	—	—	—	—	—	—	—	—	DAE	DOOVR	—	—	—	—	0000
INTCON4	08C6	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	SGHT	0000
INTTREG	08C8	—	—	—	—	ILR<3:0>				VECNUM<7:0>								0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-6：　中断控制器寄存器映射（仅限 dsPIC33EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
IFS0	0800	—	DMA1IF	AD1IF	U1TXIF	U1RXIF	SPI1IF	SPI1EIF	T3IF	T2IF	OC2IF	IC2IF	DMA0IF	T1IF	OC1IF	IC1IF	INT0IF	0000
IFS1	0802	U2TXIF	U2RXIF	INT2IF	T5IF	T4IF	OC4IF	OC3IF	DMA2IF	—	—	—	INT1IF	CNIF	CMIF	MI2C1IF	SI2C1IF	0000
IFS2	0804	—	—	—	—	—	—	—	—	—	IC4IF	IC3IF	DMA3IF	—	—	SPI2IF	SPI2EIF	0000
IFS3	0806	—	—	—	—	—	QEI1IF	PSEMIF	—	—	—	—	—	—	MI2C2IF	SI2C2IF	—	0000
IFS4	0808	—	—	CTMUIF	—	—	—	—	—	—	—	—	—	CRCIF	U2EIF	U1EIF	—	0000
IFS5	080A	PWM2IF	PWM1IF	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IFS6	080C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IF	0000
IFS8	0810	JTAGIF	ICDIF	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IFS9	0812	—	—	—	—	—	—	—	—	—	PTG3IF	PTG2IF	PTG1IF	PTG0IF	PTGWDTIF	PTGSTEPIF	—	0000
IEC0	0820	—	DMA1IE	AD1IE	U1TXIE	U1RXIE	SPI1IE	SPI1EIE	T3IE	T2IE	OC2IE	IC2IE	DMA0IE	T1IE	OC1IE	IC1IE	INT0IE	0000
IEC1	0822	U2TXIE	U2RXIE	INT2IE	T5IE	T4IE	OC4IE	OC3IE	DMA2IE	—	—	—	INT1IE	CNIE	CMIE	MI2C1IE	SI2C1IE	0000
IEC2	0824	—	—	—	—	—	—	—	—	—	IC4IE	IC3IE	DMA3IE	—	—	SPI2IE	SPI2EIE	0000
IEC3	0826	—	—	—	—	—	QEI1IE	PSEMIE	—	—	—	—	—	—	MI2C2IE	SI2C2IE	—	0000
IEC4	0828	—	—	CTMUIE	—	—	—	—	—	—	—	—	—	CRCIE	U2EIE	U1EIE	—	0000
IEC5	082A	PWM2IE	PWM1IE	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC6	082C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IE	0000
IEC8	0830	JTAGIE	ICDIE	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC9	0832	—	—	—	—	—	—	—	—	—	PTG3IE	PTG2IE	PTG1IE	PTG0IE	PTGWDTIE	PTGSTEPIE	—	0000
IPC0	0840	—	T1IP<2:0>			—	OC1IP<2:0>			—	IC1IP<2:0>			—	INT0IP<2:0>			4444
IPC1	0842	—	T2IP<2:0>			—	OC2IP<2:0>			—	IC2IP<2:0>			—	DMA0IP<2:0>			4444
IPC2	0844	—	U1RXIP<2:0>			—	SPI1IP<2:0>			—	SPI1EIP<2:0>			—	T3IP<2:0>			4444
IPC3	0846	—	—	—	—	—	DMA1IP<2:0>			—	AD1IP<2:0>			—	U1TXIP<2:0>			0444
IPC4	0848	—	CNIP<2:0>			—	CMIP<2:0>			—	MI2C1IP<2:0>			—	SI2C1IP<2:0>			4444
IPC5	084A	—	—	—	—	—	—	—	—	—	—	—	—	—	INT1IP<2:0>			0004
IPC6	084C	—	T4IP<2:0>			—	OC4IP<2:0>			—	OC3IP<2:0>			—	DMA2IP<2:0>			4444
IPC7	084E	—	U2TXIP<2:0>			—	U2RXIP<2:0>			—	INT2IP<2:0>			—	T5IP<2:0>			4444
IPC8	0850	—	—	—	—	—	C1RXIP<2:0>			—	SPI2IP<2:0>			—	SPI2EIP<2:0>			0444
IPC9	0852	—	—	—	—	—	IC4IP<2:0>			—	IC3IP<2:0>			—	DMA3IP<2:0>			0444
IPC12	0858	—	—	—	—	—	MI2C2IP<2:0>			—	SI2C2IP<2:0>			—	—	—	—	0440
IPC14	085C	—	—	—	—	—	QEI1IP<2:0>			—	PSEMIP<2:0>			—	—	—	—	0440
IPC16	0860	—	CRCIP<2:0>			—	U2EIP<2:0>			—	U1EIP<2:0>			—	—	—	—	4440
IPC19	0866	—	—	—	—	—	—	—	—	—	CTMUIP<2:0>			—	—	—	—	0040
IPC23	086E	—	PWM2IP<2:0>			—	PWM1IP<2:0>			—	—	—	—	—	—	—	—	4400
IPC24	0870	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IP<2:0>			0004

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-6：　中断控制器寄存器映射 （仅限 dsPIC33EPXXXMC20X 器件）（续）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
IPC35	0886	—	JTAGIP<2:0>			—	ICDIP<2:0>			—	—	—	—	—	—	—	—	4400
IPC36	0888	—	PTG0IP<2:0>			—	PTGWDTIP<2:0>			—	PTGSTEPIP<2:0>			—	—	—	—	4440
IPC37	088A	—	—	—	—	—	PTG3IP<2:0>			—	PTG2IP<2:0>			—	PTG1IP<2:0>			0444
INTCON1	08C0	NSTDIS	OVAERR	OVBERR	COVAERR	COVBERR	OVATE	OVBTE	COVTE	SFTACERR	DIV0ERR	DMACERR	MATHERR	ADDRERR	STKERR	OSCFAIL	—	0000
INTCON2	08C2	GIE	DISI	SWTRAP	—	—	—	—	—	—	—	—	—	—	INT2EP	INT1EP	INT0EP	8000
INTCON3	08C4	—	—	—	—	—	—	—	—	—	—	DAE	DOOVR	—	—	—	—	0000
INTCON4	08C6	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	SGHT	0000
INTTREG	08C8	—	—	—	—	ILR<3:0>				VECNUM<7:0>								0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-7：　中断控制器寄存器映射 （仅限 dsPIC33EPXXXMC50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
IFS0	0800	—	DMA1IF	AD1IF	U1TXIF	U1RXIF	SPI1IF	SPI1EIF	T3IF	T2IF	OC2IF	IC2IF	DMA0IF	T1IF	OC1IF	IC1IF	INT0IF	0000
IFS1	0802	U2TXIF	U2RXIF	INT2IF	T5IF	T4IF	OC4IF	OC3IF	DMA2IF	—	—	—	INT1IF	CNIF	CMIF	MI2C1IF	SI2C1IF	0000
IFS2	0804	—	—	—	—	—	—	—	—	—	IC4IF	IC3IF	DMA3IF	C1IF	C1RXIF	SPI2IF	SPI2EIF	0000
IFS3	0806	—	—	—	—	—	QEI1IF	PSEMIF	—	—	—	—	—	—	MI2C2IF	SI2C2IF	—	0000
IFS4	0808	—	—	CTMUIF	—	—	—	—	—	—	C1TXIF	—	—	CRCIF	U2EIF	U1EIF	—	0000
IFS5	080A	PWM2IF	PWM1IF	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IFS6	080C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IF	0000
IFS8	0810	JTAGIF	ICDIF	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IFS9	0812	—	—	—	—	—	—	—	—	—	PTG3IF	PTG2IF	PTG1IF	PTG0IF	PTGWDTIF	PTGSTEPIF	—	0000
IEC0	0820	—	DMA1IE	AD1IE	U1TXIE	U1RXIE	SPI1IE	SPI1EIE	T3IE	T2IE	OC2IE	IC2IE	DMA0IE	T1IE	OC1IE	IC1IE	INT0IE	0000
IEC1	0822	U2TXIE	U2RXIE	INT2IE	T5IE	T4IE	OC4IE	OC3IE	DMA2IE	—	—	—	INT1IE	CNIE	CMIE	MI2C1IE	SI2C1IE	0000
IEC2	0824	—	—	—	—	—	—	—	—	—	IC4IE	IC3IE	DMA3IE	C1IE	C1RXIE	SPI2IE	SPI2EIE	0000
IEC3	0826	—	—	—	—	—	QEI1IE	PSEMIE	—	—	—	—	—	—	MI2C2IE	SI2C2IE	—	0000
IEC4	0828	—	—	CTMUIE	—	—	—	—	—	—	C1TXIE	—	—	CRCIE	U2EIE	U1EIE	—	0000
IEC5	082A	PWM2IE	PWM1IE	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC6	082C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IE	0000
IEC7	082E	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC8	0830	JTAGIE	ICDIE	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
IEC9	0832	—	—	—	—	—	—	—	—	—	PTG3IE	PTG2IE	PTG1IE	PTG0IE	PTGWDTIE	PTGSTEPIE	—	0000
IPC0	0840	—	T1IP<2:0>			—	OC1IP<2:0>			—	IC1IP<2:0>			—	INT0IP<2:0>			4444
IPC1	0842	—	T2IP<2:0>			—	OC2IP<2:0>			—	IC2IP<2:0>			—	DMA0IP<2:0>			4444
IPC2	0844	—	U1RXIP<2:0>			—	SPI1IP<2:0>			—	SPI1EIP<2:0>			—	T3IP<2:0>			4444
IPC3	0846	—	—	—	—	—	DMA1IP<2:0>			—	AD1IP<2:0>			—	U1TXIP<2:0>			0444
IPC4	0848	—	CNIP<2:0>			—	CMIP<2:0>			—	MI2C1IP<2:0>			—	SI2C1IP<2:0>			4444
IPC5	084A	—	—	—	—	—	—	—	—	—	—	—	—	—	INT1IP<2:0>			0004
IPC6	084C	—	T4IP<2:0>			—	OC4IP<2:0>			—	OC3IP<2:0>			—	DMA2IP<2:0>			4444
IPC7	084E	—	U2TXIP<2:0>			—	U2RXIP<2:0>			—	INT2IP<2:0>			—	T5IP<2:0>			4444
IPC8	0850	—	C1IP<2:0>			—	C1RXIP<2:0>			—	SPI2IP<2:0>			—	SPI2EIP<2:0>			4444
IPC9	0852	—	—	—	—	—	IC4IP<2:0>			—	IC3IP<2:0>			—	DMA3IP<2:0>			0444
IPC12	0858	—	—	—	—	—	MI2C2IP<2:0>			—	SI2C2IP<2:0>			—	—	—	—	0440
IPC14	085C	—	—	—	—	—	QEI1IP<2:0>			—	PSEMIP<2:0>			—	—	—	—	0440
IPC16	0860	—	CRCIP<2:0>			—	U2EIP<2:0>			—	U1EIP<2:0>			—	—	—	—	4440
IPC17	0862	—	—	—	—	—	C1TXIP<2:0>			—	—	—	—	—	—	—	—	0400
IPC19	0866	—	—	—	—	—	—	—	—	—	CTMUIP<2:0>			—	—	—	—	0040

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-7：　中断控制器寄存器映射（仅限 dsPIC33EPXXXMC50X 器件）（续）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
IPC23	086E	—	PWM2IP<2:0>			—	PWM1IP<2:0>			—	—	—	—	—	—	—	—	4400
IPC24	0870	—	—	—	—	—	—	—	—	—	—	—	—	—	PWM3IP<2:0>			0004
IPC35	0886	—	JTAGIP<2:0>			—	ICDIP<2:0>			—	—	—	—	—	—	—	—	4400
IPC36	0888	—	PTG0IP<2:0>			—	PTGWDTIP<2:0>			—	PTGSTEPIP<2:0>			—	—	—	—	4440
IPC37	088A	—	—	—	—	—	PTG3IP<2:0>			—	PTG2IP<2:0>			—	PTG1IP<2:0>			0444
INTCON1	08C0	NSTDIS	OVAERR	OVBERR	COVAERR	COVBERR	OVATE	OVBTE	COVTE	SFTACERR	DIV0ERR	DMACERR	MATHERR	ADDRERR	STKERR	OSCFAIL	—	0000
INTCON2	08C2	GIE	DISI	SWTRAP	—	—	—	—	—	—	—	—	—	—	INT2EP	INT1EP	INT0EP	8000
INTCON3	08C4	—	—	—	—	—	—	—	—	—	—	DAE	DOOVR	—	—	—	—	0000
INTCON4	08C6	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	SGHT	0000
INTTREG	08C8	—	—	—	—	ILR<3:0>				VECNUM<7:0>								0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-8： TIMER1 至 TIMER5 寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TMR1	0100	Timer1 寄存器																xxxx
PR1	0102	周期寄存器 1																FFFF
T1CON	0104	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>		—	TSYNC	TCS	—	0000
TMR2	0106	Timer2 寄存器																xxxx
TMR3HLD	0108	Timer3 保持寄存器（仅适用于 32 位定时器操作）																xxxx
TMR3	010A	Timer3 寄存器																xxxx
PR2	010C	周期寄存器 2																FFFF
PR3	010E	周期寄存器 3																FFFF
T2CON	0110	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>		T32	—	TCS	—	0000
T3CON	0112	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>		—	—	TCS	—	0000
TMR4	0114	Timer4 寄存器																xxxx
TMR5HLD	0116	Timer5 保持寄存器（仅适用于 32 位定时器操作）																xxxx
TMR5	0118	Timer5 寄存器																xxxx
PR4	011A	周期寄存器 4																FFFF
PR5	011C	周期寄存器 5																FFFF
T4CON	011E	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>		T32	—	TCS	—	0000
T5CON	0120	TON	—	TSIDL	—	—	—	—	—	—	TGATE	TCKPS<1:0>		—	—	TCS	—	0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-9：　输入捕捉 1 至输入捕捉 4 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
IC1CON1	0140	—	—	ICSIDL	ICTSEL<2:0>			—	—	—	ICI<1:0>		ICOV	ICBNE	ICM<2:0>			0000
IC1CON2	0142	—	—	—	—	—	—	—	IC32	ICTRIG	TRIGSTAT	—	SYNCSEL<4:0>					000D
IC1BUF	0144	输入捕捉 1 缓冲寄存器																xxxx
IC1TMR	0146	输入捕捉 1 定时器																0000
IC2CON1	0148	—	—	ICSIDL	ICTSEL<2:0>			—	—	—	ICI<1:0>		ICOV	ICBNE	ICM<2:0>			0000
IC2CON2	014A	—	—	—	—	—	—	—	IC32	ICTRIG	TRIGSTAT	—	SYNCSEL<4:0>					000D
IC2BUF	014C	输入捕捉 2 缓冲寄存器																xxxx
IC2TMR	014E	输入捕捉 2 定时器																0000
IC3CON1	0150	—	—	ICSIDL	ICTSEL<2:0>			—	—	—	ICI<1:0>		ICOV	ICBNE	ICM<2:0>			0000
IC3CON2	0152	—	—	—	—	—	—	—	IC32	ICTRIG	TRIGSTAT	—	SYNCSEL<4:0>					000D
IC3BUF	0154	输入捕捉 3 缓冲寄存器																xxxx
IC3TMR	0156	输入捕捉 3 定时器																0000
IC4CON1	0158	—	—	ICSIDL	ICTSEL<2:0>			—	—	—	ICI<1:0>		ICOV	ICBNE	ICM<2:0>			0000
IC4CON2	015A	—	—	—	—	—	—	—	IC32	ICTRIG	TRIGSTAT	—	SYNCSEL<4:0>					000D
IC4BUF	015C	输入捕捉 4 缓冲寄存器																xxxx
IC4TMR	015E	输入捕捉 4 定时器																0000

图注：　x = 复位时的未知值，— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-10：　输出比较 1 至输出比较 4 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
OC1CON1	0900	—	—	OCSIDL	OCTSEL<2:0>			—	ENFLTB	ENFLTA	—	OCFLTB	OCFLTA	TRIGMODE	OCM<2:0>			0000
OC1CON2	0902	FLTMD	FLTOUT	FLTTRIEN	OCINV	—	—	—	OC32	OCTRIG	TRIGSTAT	OCTRIS	SYNCSEL<4:0>					000C
OC1RS	0904	输出比较 1 辅助寄存器																xxxx
OC1R	0906	输出比较 1 寄存器																xxxx
OC1TMR	0908	定时器值 1 寄存器																xxxx
OC2CON1	090A	—	—	OCSIDL	OCTSEL<2:0>			—	ENFLTB	ENFLTA	—	OCFLTB	OCFLTA	TRIGMODE	OCM<2:0>			0000
OC2CON2	090C	FLTMD	FLTOUT	FLTTRIEN	OCINV	—	—	—	OC32	OCTRIG	TRIGSTAT	OCTRIS	SYNCSEL<4:0>					000C
OC2RS	090E	输出比较 2 辅助寄存器																xxxx
OC2R	0910	输出比较 2 寄存器																xxxx
OC2TMR	0912	定时器值 2 寄存器																xxxx
OC3CON1	0914	—	—	OCSIDL	OCTSEL<2:0>			—	ENFLTB	ENFLTA	—	OCFLTB	OCFLTA	TRIGMODE	OCM<2:0>			0000
OC3CON2	0916	FLTMD	FLTOUT	FLTTRIEN	OCINV	—	—	—	OC32	OCTRIG	TRIGSTAT	OCTRIS	SYNCSEL<4:0>					000C
OC3RS	0918	输出比较 3 辅助寄存器																xxxx
OC3R	091A	输出比较 3 寄存器																xxxx
OC3TMR	091C	定时器值 3 寄存器																xxxx
OC4CON1	091E	—	—	OCSIDL	OCTSEL<2:0>			ENFLTC	ENFLTB	ENFLTA	OCFLTC	OCFLTB	OCFLTA	TRIGMODE	OCM<2:0>			0000
OC4CON2	0920	FLTMD	FLTOUT	FLTTRIEN	OCINV	—	—	—	OC32	OCTRIG	TRIGSTAT	OCTRIS	SYNCSEL<4:0>					000C
OC4RS	0922	输出比较 4 辅助寄存器																xxxx
OC4R	0924	输出比较 4 寄存器																xxxx
OC4TMR	0926	定时器值 4 寄存器																xxxx

图注：　x = 复位时的未知值，— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-11： PTG 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PTGCST	0AC0	PTGEN	—	PTGSIDL	PTGTOGL	—	PTGSWT	PTGSSEN	PTGIVIS	PTGSTRT	PTGWTO	—	—	—	—	PTGITM<1:0>		0000
PTGCON	0AC2	PTGCLK<2:0>			PTGDIV<4:0>					PTGPWD<3:0>				—	PTGWDT<2:0>			0000
PTGBTE	0AC4	ADCTS<4:1>				IC4TSS	IC3TSS	IC2TSS	IC1TSS	OC4CS	OC3CS	OC2CS	OC1CS	OC4TSS	OC3TSS	OC2TSS	OC1TSS	0000
PTGHOLD	0AC6	PTGHOLD<15:0>																0000
PTGT0LIM	0AC8	PTGT0LIM<15:0>																0000
PTGT1LIM	0ACA	PTGT1LIM<15:0>																0000
PTGSDLIM	0ACC	PTGSDLIM<15:0>																0000
PTGC0LIM	0ACE	PTGC0LIM<15:0>																0000
PTGC1LIM	0AD0	PTGC1LIM<15:0>																0000
PTGADJ	0AD2	PTGADJ<15:0>																0000
PTGL0	0AD4	PTGL0<15:0>																0000
PTGQPTR	0AD6	—	—	—	—	—	—	—	—	—	—	—	PTGQPTR<4:0>					0000
PTGQUE0	0AD8	STEP1<7:0>								STEP0<7:0>								0000
PTGQUE1	0ADA	STEP3<7:0>								STEP2<7:0>								0000
PTGQUE2	0ADC	STEP5<7:0>								STEP4<7:0>								0000
PTGQUE3	0ADE	STEP7<7:0>								STEP6<7:0>								0000
PTGQUE4	0AE0	STEP9<7:0>								STEP8<7:0>								0000
PTGQUE5	0AE2	STEP11<7:0>								STEP10<7:0>								0000
PTGQUE6	0AE4	STEP13<7:0>								STEP12<7:0>								0000
PTGQUE7	0AE6	STEP15<7:0>								STEP14<7:0>								0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-12： PWM 寄存器映射 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PTCON	0C00	PTEN	—	PTSIDL	SESTAT	SEIEN	EIPU	SYNCPOL	SYNCOEN	SYNCEN	SYNCSRC<2:0>			SEVTPS<3:0>				0000
PTCON2	0C02	—	—	—	—	—	—	—	—	—	—	—	—	—	PCLKDIV<2:0>			0000
PTPER	0C04	PTPER<15:0>																00F8
SEVTCMP	0C06	SEVTCMP<15:0>																0000
MDC	0C0A	MDC<15:0>																0000
CHOP	0C1A	CHPCLKEN	—	—	—	—	—	CHOPCLK<9:0>										0000
PWMKEY	0C1E	PWMKEY<15:0>																0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-13： PWM 发生器 1 寄存器映射 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PWMCON1	0C20	FLTSTAT	CLSTAT	TRGSTAT	FLTIEN	CLIEN	TRGIEN	ITB	MDCS	DTC<1:0>		DTCP	—	MTBS	CAM	XPRES	IUE	0000
IOCON1	0C22	PENH	PENL	POLH	POLL	PMOD<1:0>		OVRENH	OVRENL	OVRDAT<1:0>		FLTDAT<1:0>		CLDAT<1:0>		SWAP	OSYNC	C000
FCLCON1	0C24	—	CLSRC<4:0>					CLPOL	CLMOD	FLTSRC<4:0>					FLTPOL	FLTMOD<1:0>		0000
PDC1	0C26	PDC1<15:0>																FFF8
PHASE1	0C28	PHASE1<15:0>																0000
DTR1	0C2A	—	—	DTR1<13:0>														0000
ALTDTR1	0C2C	—	—	ALTDTR1<13:0>														0000
TRIG1	0C32	TRGCMP<15:0>																0000
TRGCON1	0C34	TRGDIV<3:0>				—	—	—	—	—	—	TRGSTRT<5:0>						0000
LEBCON1	0C3A	PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	—	—	—	—	BCH	BCL	BPHH	BPHL	BPLH	BPLL	0000
LEBDLY1	0C3C	—	—	—	—	LEB<11:0>												0000
AUXCON1	0C3E	—	—	—	—	BLANKSEL<3:0>				—	—	CHOPCLK<3:0>				CHOPHEN	CHOPLEN	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-14： PWM 发生器 2 寄存器映射 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PWMCON2	0C40	FLTSTAT	CLSTAT	TRGSTAT	FLTIEN	CLIEN	TRGIEN	ITB	MDCS	DTC<1:0>		DTCP	—	MTBS	CAM	XPRES	IUE	0000
IOCON2	0C42	PENH	PENL	POLH	POLL	PMOD<1:0>		OVRENH	OVRENL	OVRDAT<1:0>		FLTDAT<1:0>		CLDAT<1:0>		SWAP	OSYNC	C000
FCLCON2	0C44	—	CLSRC<4:0>					CLPOL	CLMOD	FLTSRC<4:0>					FLTPOL	FLTMOD<1:0>		00F8
PDC2	0C46	PDC2<15:0>																0000
PHASE2	0C48	PHASE2<15:0>																0000
DTR2	0C4A	—	—	DTR2<13:0>														0000
ALTDTR2	0C4C	—	—	ALTDTR2<13:0>														0000
TRIG2	0C52	TRGCMP<15:0>																0000
TRGCON2	0C54	TRGDIV<3:0>				—	—	—	—	—	—	TRGSTRT<5:0>						0000
LEBCON2	0C5A	PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	—	—	—	—	BCH	BCL	BPHH	BPHL	BPLH	BPLL	0000
LEBDLY2	0C5C	—	—	—	—	LEB<11:0>												0000
AUXCON2	0C5E	—	—	—	—	BLANKSEL<3:0>				—	—	CHOPSEL<3:0>				CHOPHEN	CHOPLEN	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-15： PWM 发生器 3 寄存器映射 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PWMCON3	0C60	FLTSTAT	CLSTAT	TRGSTAT	FLTIEN	CLIEN	TRGIEN	ITB	MDCS	DTC<1:0>		DTCP	—	MTBS	CAM	XPRES	IUE	0000
IOCON3	0C62	PENH	PENL	POLH	POLL	PMOD<1:0>		OVRENH	OVRENL	OVRDAT<1:0>		FLTDAT<1:0>		CLDAT<1:0>		SWAP	OSYNC	C000
FCLCON3	0C64	—	CLSRC<4:0>					CLPOL	CLMOD	FLTSRC<4:0>					FLTPOL	FLTMOD<1:0>		00F8
PDC3	0C66	PDC3<15:0>																0000
PHASE3	0C68	PHASE3<15:0>																0000
DTR3	0C6A	—	—	DTR3<13:0>														0000
ALTDTR3	0C6C	—	—	ALTDTR3<13:0>														0000
TRIG3	0C72	TRGCMP<15:0>																0000
TRGCON3	0C74	TRGDIV<3:0>				—	—	—	—	—	—	TRGSTRT<5:0>						0000
LEBCON3	0C7A	PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	—	—	—	—	BCH	BCL	BPHH	BPHL	BPLH	BPLL	0000
LEBDLY3	0C7C	—	—	—	—	LEB<11:0>												0000
AUXCON3	0C7E	—	—	—	—	BLANKSEL<3:0>				—	—	CHOPSEL<3:0>				CHOPHEN	CHOPLEN	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-16： QEI1 寄存器映射 （仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
QEI1CON	01C0	QEIEN	—	QEISIDL	PIMOD<2:0>			IMV<1:0>		—	INTDIV<2:0>			CNTPOL	GATEN	CCM<1:0>		0000
QEI1IOC	01C2	QCAPEN	FLTREN	QFDIV<2:0>			OUTFNC<1:0>		SWPAB	HOMPOL	IDXPOL	QEBPOL	QEAPOL	HOME	INDEX	QEB	QEA	000x
QEI1STAT	01C4	—	—	PCHEQIRQ	PCHEQIEN	PCLEQIRQ	PCLEQIEN	POSOVIRQ	POSOVIEN	PCIIRQ	PCIIEN	VELOVIRQ	VELOVIEN	HOMIRQ	HOMIEN	IDXIRQ	IDXIEN	0000
POS1CNTL	01C6	POSCNT<15:0>																0000
POS1CNTH	01C8	POSCNT<31:16>																0000
POS1HLD	01CA	POSHLD<15:0>																0000
VEL1CNT	01CC	VELCNT<15:0>																0000
INT1TMRL	01CE	INTTMR<15:0>																0000
INT1TMRH	01D0	INTTMR<31:16>																0000
INT1HLDL	01D2	INTHLD<15:0>																0000
INT1HLDH	01D4	INTHLD<31:16>																0000
INDX1CNTL	01D6	INDXCNT<15:0>																0000
INDX1CNTH	01D8	INDXCNT<31:16>																0000
INDX1HLD	01DA	INDXHLD<15:0>																0000
QEI1GECL	01DC	QEIGEC<15:0>																0000
QEI1ICL	01DC	QEIIC<15:0>																0000
QEI1GECH	01DE	QEIGEC<31:16>																0000
QEI1ICH	01DE	QEIIC<31:16>																0000
QEI1LECL	01E0	QEILEC<15:0>																0000
QEI1LECH	01E2	QEILEC<31:16>																0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-17： I2C1 和 I2C2 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
I2C1RCV	0200	—	—	—	—	—	—	—	—	I2C1 接收寄存器								0000
I2C1TRN	0202	—	—	—	—	—	—	—	—	I2C1 发送寄存器								00FF
I2C1BRG	0204	—	—	—	—	—	—	—	波特率发生器									0000
I2C1CON	0206	I2CEN	—	I2CSIDL	SCLREL	IPMIEN	A10M	DISSLW	SMEN	GCEN	STREN	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN	1000
I2C1STAT	0208	ACKSTAT	TRSTAT	—	—	—	BCL	GCSTAT	ADD10	IWCOL	I2COV	D_A	P	S	R_W	RBF	TBF	0000
I2C1ADD	020A	—	—	—	—	—	—	I2C1 地址寄存器										0000
I2C1MSK	020C	—	—	—	—	—	—	I2C1 地址掩码										0000
I2C2RCV	0210	—	—	—	—	—	—	—	—	I2C2 接收寄存器								0000
I2C2TRN	0212	—	—	—	—	—	—	—	—	I2C2 发送寄存器								00FF
I2C2BRG	0214	—	—	—	—	—	—	—	波特率发生器									0000
I2C2CON	0216	I2CEN	—	I2CSIDL	SCLREL	IPMIEN	A10M	DISSLW	SMEN	GCEN	STREN	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN	1000
I2C2STAT	0218	ACKSTAT	TRSTAT	—	—	—	BCL	GCSTAT	ADD10	IWCOL	I2COV	D_A	P	S	R_W	RBF	TBF	0000
I2C2ADD	021A	—	—	—	—	—	—	I2C2 地址寄存器										0000
I2C2MSK	021C	—	—	—	—	—	—	I2C2 地址掩码										0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-18： UART1 和 UART2 寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
U1MODE	0220	UARTEN	—	USIDL	IREN	RTSMD	—	UEN<1:0>		WAKE	LPBACK	ABAUD	URXINV	BRGH	PDSEL<1:0>		STSEL	0000
U1STA	0222	UTXISEL1	UTXINV	UTXISEL0	—	UTXBRK	UTXEN	UTXBF	TRMT	URXISEL<1:0>		ADDEN	RIDLE	PERR	FERR	OERR	URXDA	0110
U1TXREG	0224	—	—	—	—	—	—	—	UART1 发送寄存器									xxxx
U1RXREG	0226	—	—	—	—	—	—	—	UART1 接收寄存器									0000
U1BRG	0228	波特率发生器预分频器																0000
U2MODE	0230	UARTEN	—	USIDL	IREN	RTSMD	—	UEN<1:0>		WAKE	LPBACK	ABAUD	URXINV	BRGH	PDSEL<1:0>		STSEL	0000
U2STA	0232	UTXISEL1	UTXINV	UTXISEL0	—	UTXBRK	UTXEN	UTXBF	TRMT	URXISEL<1:0>		ADDEN	RIDLE	PERR	FERR	OERR	URXDA	0110
U2TXREG	0234	—	—	—	—	—	—	—	UART2 发送寄存器									xxxx
U2RXREG	0236	—	—	—	—	—	—	—	UART2 接收寄存器									0000
U2BRG	0238	波特率发生器预分频器																0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-19： SPI1 和 SPI2 寄存器映射

SFR 名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
SPI1STAT	0240	SPIEN	—	SPISIDL	—	—	SPIBEC<2:0>			SRMPT	SPIROV	SRXMPT	SISEL<2:0>			SPITBF	SPIRBF	0000
SPI1CON1	0242	—	—	—	DISSCK	DISSDO	MODE16	SMP	CKE	SSEN	CKP	MSTEN	SPRE<2:0>			PPRE<1:0>		0000
SPI1CON2	0244	FRMEN	SPIFSD	FRMPOL	—	—	—	—	—	—	—	—	—	—	—	FRMDLY	SPIBEN	0000
SPI1BUF	0248	SPI1 发送和接收缓冲寄存器																0000
SPI2STAT	0260	SPIEN	—	SPISIDL	—	—	SPIBEC<2:0>			SRMPT	SPIROV	SRXMPT	SISEL<2:0>			SPITBF	SPIRBF	0000
SPI2CON1	0262	—	—	—	DISSCK	DISSDO	MODE16	SMP	CKE	SSEN	CKP	MSTEN	SPRE<2:0>			PPRE<1:0>		0000
SPI2CON2	0264	FRMEN	SPIFSD	FRMPOL	—	—	—	—	—	—	—	—	—	—	—	FRMDLY	SPIBEN	0000
SPI2BUF	0268	SPI2 发送和接收缓冲寄存器																0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-20： ADC1 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
ADC1BUF0	0300	ADC1 数据缓冲区 0																xxxx
ADC1BUF1	0302	ADC1 数据缓冲区 1																xxxx
ADC1BUF2	0304	ADC1 数据缓冲区 2																xxxx
ADC1BUF3	0306	ADC1 数据缓冲区 3																xxxx
ADC1BUF4	0308	ADC1 数据缓冲区 4																xxxx
ADC1BUF5	030A	ADC1 数据缓冲区 5																xxxx
ADC1BUF6	030C	ADC1 数据缓冲区 6																xxxx
ADC1BUF7	030E	ADC1 数据缓冲区 7																xxxx
ADC1BUF8	0310	ADC1 数据缓冲区 8																xxxx
ADC1BUF9	0312	ADC1 数据缓冲区 9																xxxx
ADC1BUFA	0314	ADC1 数据缓冲区 10																xxxx
ADC1BUFB	0316	ADC1 数据缓冲区 11																xxxx
ADC1BUFC	0318	ADC1 数据缓冲区 12																xxxx
ADC1BUFD	031A	ADC1 数据缓冲区 13																xxxx
ADC1BUFE	031C	ADC1 数据缓冲区 14																xxxx
ADC1BUFF	031E	ADC1 数据缓冲区 15																xxxx
AD1CON1	0320	ADON	—	ADSIDL	ADDMABM	—	AD12B	FORM<1:0>		SSRC<2:0>			SSRCG	SIMSAM	ASAM	SAMP	DONE	0000
AD1CON2	0322	VCFG<2:0>			—	—	CSCNA	CHPS<1:0>		BUFS	SMPI<4:0>					BUFM	ALTS	0000
AD1CON3	0324	ADRC	—	—	SAMC<4:0>					ADCS<7:0>								0000
AD1CHS123	0326	—	—	—	—	—	CH123NB<1:0>		CH123SB	—	—	—	—	—	CH123NA<1:0>		CH123SA	0000
AD1CHS0	0328	CH0NB	—	—	CH0SB<4:0>					CH0NA	—	—	CH0SA<4:0>					0000
AD1CSSH	032E	CSS31	CSS30	—	—	—	CSS26	CSS25	CSS24	—	—	—	—	—	—	—	—	0000
AD1CSSL	0330	CSS15	CSS14	CSS13	CSS12	CSS11	CSS10	CSS9	CSS8	CSS7	CSS6	CSS5	CSS4	CSS3	CSS2	CSS1	CSS0	0000
AD1CON4	0332	—	—	—	—	—	—	—	ADDMAEN	—	—	—	—	—	DMABL<2:0>			0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-21： 当 WIN （C1CTRL<0>） = 0 或 1 时的 ECAN1 寄存器映射 （仅限 dsPIC33EPXXXMC/GP50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
C1CTRL1	0400	—	—	CSIDL	ABAT	CANCKS	REQOP<2:0>			OPMODE<2:0>			—	CANCAP	—	—	WIN	0480
C1CTRL2	0402	—	—	—	—	—	—	—	—	—	—	—	DNCNT<4:0>					0000
C1VEC	0404	—	—	—	FILHIT<4:0>					—	ICODE<6:0>							0040
C1FCTRL	0406	DMABS<2:0>			—	—	—	—	—	—	—	—	FSA<4:0>					0000
C1FIFO	0408	—	—	FBP<5:0>						—	—	FNRB<5:0>						0000
C1INTF	040A	—	—	TXBO	TXBP	RXBP	TXWAR	RXWAR	EWARN	IVRIF	WAKIF	ERRIF	—	FIFOIF	RBOVIF	RBIF	TBIF	0000
C1INTE	040C	—	—	—	—	—	—	—	—	IVRIE	WAKIE	ERRIE	—	FIFOIE	RBOVIE	RBIE	TBIE	0000
C1EC	040E	TERRCNT<7:0>								RERRCNT<7:0>								0000
C1CFG1	0410	—	—	—	—	—	—	—	—	SJW<1:0>		BRP<5:0>						0000
C1CFG2	0412	—	WAKFIL	—	—	—	SEG2PH<2:0>			SEG2PHTS	SAM	SEG1PH<2:0>			PRSEG<2:0>			0000
C1FEN1	0414	FLTEN15	FLTEN14	FLTEN13	FLTEN12	FLTEN11	FLTEN10	FLTEN9	FLTEN8	FLTEN7	FLTEN6	FLTEN5	FLTEN4	FLTEN3	FLTEN2	FLTEN1	FLTEN0	FFFF
C1FMSKSEL1	0418	F7MSK<1:0>		F6MSK<1:0>		F5MSK<1:0>		F4MSK<1:0>		F3MSK<1:0>		F2MSK<1:0>		F1MSK<1:0>		F0MSK<1:0>		0000
C1FMSKSEL2	041A	F15MSK<1:0>		F14MSK<1:0>		F13MSK<1:0>		F12MSK<1:0>		F11MSK<1:0>		F10MSK<1:0>		F9MSK<1:0>		F8MSK<1:0>		0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-22： 当 WIN （C1CTRL<0>） = 0 时的 ECAN1 寄存器映射 （仅限 dsPIC33EPXXXMC/GP50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
	0400-041E	请参见当 WIN = x 时的定义																
C1RXFUL1	0420	RXFUL15	RXFUL14	RXFUL13	RXFUL12	RXFUL11	RXFUL10	RXFUL9	RXFUL8	RXFUL7	RXFUL6	RXFUL5	RXFUL4	RXFUL3	RXFUL2	RXFUL1	RXFUL0	0000
C1RXFUL2	0422	RXFUL31	RXFUL30	RXFUL29	RXFUL28	RXFUL27	RXFUL26	RXFUL25	RXFUL24	RXFUL23	RXFUL22	RXFUL21	RXFUL20	RXFUL19	RXFUL18	RXFUL17	RXFUL16	0000
C1RXOVF1	0428	RXOVF15	RXOVF14	RXOVF13	RXOVF12	RXOVF11	RXOVF10	RXOVF9	RXOVF8	RXOVF7	RXOVF6	RXOVF5	RXOVF4	RXOVF3	RXOVF2	RXOVF1	RXOVF0	0000
C1RXOVF2	042A	RXOVF31	RXOVF30	RXOVF29	RXOVF28	RXOVF27	RXOVF26	RXOVF25	RXOVF24	RXOVF23	RXOVF22	RXOVF21	RXOVF20	RXOVF19	RXOVF18	RXOVF17	RXOVF16	0000
C1TR01CON	0430	TXEN1	TXABT1	TXLARB1	TXERR1	TXREQ1	RTREN1	TX1PRI<1:0>		TXEN0	TXABAT0	TXLARB0	TXERR0	TXREQ0	RTREN0	TX0PRI<1:0>		0000
C1TR23CON	0432	TXEN3	TXABT3	TXLARB3	TXERR3	TXREQ3	RTREN3	TX3PRI<1:0>		TXEN2	TXABAT2	TXLARB2	TXERR2	TXREQ2	RTREN2	TX2PRI<1:0>		0000
C1TR45CON	0434	TXEN5	TXABT5	TXLARB5	TXERR5	TXREQ5	RTREN5	TX5PRI<1:0>		TXEN4	TXABAT4	TXLARB4	TXERR4	TXREQ4	RTREN4	TX4PRI<1:0>		0000
C1TR67CON	0436	TXEN7	TXABT7	TXLARB7	TXERR7	TXREQ7	RTREN7	TX7PRI<1:0>		TXEN6	TXABAT6	TXLARB6	TXERR6	TXREQ6	RTREN6	TX6PRI<1:0>		xxxx
C1RXD	0440	ECAN1 接收到的数据字																xxxx
C1TXD	0442	ECAN1 待发送的数据字																xxxx

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-23： 当 WIN （C1CTRL<0>） = 1 时的 ECAN1 寄存器映射 （仅限 dsPIC33EPXXXMC/GP50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
	0400-041E	请参见当 WIN = x 时的定义																
C1BUFPNT1	0420	F3BP<3:0>				F2BP<3:0>				F1BP<3:0>				F0BP<3:0>				0000
C1BUFPNT2	0422	F7BP<3:0>				F6BP<3:0>				F5BP<3:0>				F4BP<3:0>				0000
C1BUFPNT3	0424	F11BP<3:0>				F10BP<3:0>				F9BP<3:0>				F8BP<3:0>				0000
C1BUFPNT4	0426	F15BP<3:0>				F14BP<3:0>				F13BP<3:0>				F12BP<3:0>				0000
C1RXM0SID	0430	SID<10:3>								SID<2:0>			—	MIDE	—	EID<17:16>		xxxx
C1RXM0EID	0432	EID<15:8>								EID<7:0>								xxxx
C1RXM1SID	0434	SID<10:3>								SID<2:0>			—	MIDE	—	EID<17:16>		xxxx
C1RXM1EID	0436	EID<15:8>								EID<7:0>								xxxx
C1RXM2SID	0438	SID<10:3>								SID<2:0>			—	MIDE	—	EID<17:16>		xxxx
C1RXM2EID	043A	EID<15:8>								EID<7:0>								xxxx
C1RXF0SID	0440	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF0EID	0442	EID<15:8>								EID<7:0>								xxxx
C1RXF1SID	0444	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF1EID	0446	EID<15:8>								EID<7:0>								xxxx
C1RXF2SID	0448	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF2EID	044A	EID<15:8>								EID<7:0>								xxxx
C1RXF3SID	044C	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF3EID	044E	EID<15:8>								EID<7:0>								xxxx
C1RXF4SID	0450	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF4EID	0452	EID<15:8>								EID<7:0>								xxxx
C1RXF5SID	0454	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF5EID	0456	EID<15:8>								EID<7:0>								xxxx
C1RXF6SID	0458	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF6EID	045A	EID<15:8>								EID<7:0>								xxxx
C1RXF7SID	045C	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF7EID	045E	EID<15:8>								EID<7:0>								xxxx
C1RXF8SID	0460	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF8EID	0462	EID<15:8>								EID<7:0>								xxxx
C1RXF9SID	0464	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF9EID	0466	EID<15:8>								EID<7:0>								xxxx
C1RXF10SID	0468	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF10EID	046A	EID<15:8>								EID<7:0>								xxxx
C1RXF11SID	046C	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-23：　当 WIN （C1CTRL<0>） = 1 时的 ECAN1 寄存器映射 （仅限 dsPIC33EPXXXMC/GP50X 器件）（续）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
C1RXF11EID	046E	EID<15:8>								EID<7:0>								xxxx
C1RXF12SID	0470	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF12EID	0472	EID<15:8>								EID<7:0>								xxxx
C1RXF13SID	0474	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF13EID	0476	EID<15:8>								EID<7:0>								xxxx
C1RXF14SID	0478	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF14EID	047A	EID<15:8>								EID<7:0>								xxxx
C1RXF15SID	047C	SID<10:3>								SID<2:0>			—	EXIDE	—	EID<17:16>		xxxx
C1RXF15EID	047E	EID<15:8>								EID<7:0>								xxxx

图注：　x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-24： CRC 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
CRCCON1	0640	CRCEN	—	CSIDL	VWORD<4:0>					CRCFUL	CRCMPT	CRCISEL	CRCGO	LENDIAN	—	—	—	0000
CRCCON2	0642	—	—	—	DWIDTH<4:0>					—	—	—	PLEN<4:0>					0000
CRCXORL	0644	X<15:1>															—	0000
CRCXORH	0646	X<31:16>																0000
CRCDATL	0648	CRC 数据输入低位字																0000
CRCDATH	064A	CRC 数据输入高位字																0000
CRCWDATL	064C	CRC 结果低位字																0000
CRCWDATH	064E	CRC 结果高位字																0000

图注： — = 未实现，读为 0。可编程 CRC 模块的操作中不使用阴影位。

表 4-25： 外设引脚选择输出寄存器映射 （仅限 dsPIC33EPXXXGP/MC202/502 和 PIC24EPXXXGP/MC202 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPOR0	0680	—	—	RP35R<5:0>						—	—	RP20R<5:0>						0000
RPOR1	0682	—	—	RP37R<5:0>						—	—	RP36R<5:0>						0000
RPOR2	0684	—	—	RP39R<5:0>						—	—	RP38R<5:0>						0000
RPOR3	0686	—	—	RP41R<5:0>						—	—	RP40R<5:0>						0000
RPOR4	0688	—	—	RP43R<5:0>						—	—	RP42R<5:0>						0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-26： 外设引脚选择输出寄存器映射 （仅限 dsPIC33EPXXXGP/MC203/503 和 PIC24EPXXXGP/MC203 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPOR0	0680	—	—	RP35R<5:0>						—	—	RP20R<5:0>						0000
RPOR1	0682	—	—	RP37R<5:0>						—	—	RP36R<5:0>						0000
RPOR2	0684	—	—	RP39R<5:0>						—	—	RP38R<5:0>						0000
RPOR3	0686	—	—	RP41R<5:0>						—	—	RP40R<5:0>						0000
RPOR4	0688	—	—	RP43R<5:0>						—	—	RP42R<5:0>						0000
RPOR5	068A	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
RPOR6	068C	—	—	—	—	—	—	—	—	—	—	RP56R<5:0>						0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-27：　外设引脚选择输出寄存器映射 （仅限 dsPIC33EPXXXGP/MC204/504 和 PIC24EPXXXGP/MC204 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPOR0	0680	—	—	RP35R<5:0>						—	—	RP20R<5:0>						0000
RPOR1	0682	—	—	RP37R<5:0>						—	—	RP36R<5:0>						0000
RPOR2	0684	—	—	RP39R<5:0>						—	—	RP38R<5:0>						0000
RPOR3	0686	—	—	RP41R<5:0>						—	—	RP40R<5:0>						0000
RPOR4	0688	—	—	RP43R<5:0>						—	—	RP42R<5:0>						0000
RPOR5	068A	—	—	RP55R<5:0>						—	—	RP54R<5:0>						0000
RPOR6	068C	—	—	RP57R<5:0>						—	—	RP56R<5:0>						0000

图注：　x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

表 4-28：　外设引脚选择输出寄存器映射 （仅限 dsPIC33EPXXXGP/MC206/506 和 PIC24EPXXXGP/MC206 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPOR0	0680	—	—	RP35R<5:0>						—	—	RP20R<5:0>						0000
RPOR1	0682	—	—	RP37R<5:0>						—	—	RP36R<5:0>						0000
RPOR2	0684	—	—	RP39R<5:0>						—	—	RP38R<5:0>						0000
RPOR3	0686	—	—	RP41R<5:0>						—	—	RP40R<5:0>						0000
RPOR4	0688	—	—	RP43R<5:0>						—	—	RP42R<5:0>						0000
RPOR5	068A	—	—	RP55R<5:0>						—	—	RP54R<5:0>						0000
RPOR6	068C	—	—	RP57R<5:0>						—	—	RP56R<5:0>						0000
RPOR7	068E	—	—	RP97R<5:0>						—	—	—	—	—	—	—	—	0000
RPOR8	0690	—	—	RP118R<5:0>						—	—	—	—	—	—	—	—	0000
RPOR9	0692	—	—	—	—	—	—	—	—	—	—	RP120R<5:0>						0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-29：　外设引脚选择输入寄存器映射（仅限 PIC24EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPINR0	06A0	—	INT1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR1	06A2	—	—	—	—	—	—	—	—	—	INT2R<6:0>							0000
RPINR3	06A6	—	—	—	—	—	—	—	—	—	T2CKR<6:0>							0000
RPINR7	06AE	—	IC2R<6:0>							—	IC1R<6:0>							0000
RPINR8	06B0	—	IC4R<6:0>							—	IC3R<6:0>							0000
RPINR11	06B6	—	—	—	—	—	—	—	—	—	OCFAR<6:0>							0000
RPINR12	06B8	—	FLT2R<6:0>							—	FLT1R<6:0>							0000
RPINR14	06BC	—	QEB1R<6:0>							—	QEA1R<6:0>							0000
RPINR15	06BE	—	HOME1R<6:0>							—	INDX1R<6:0>							0000
RPINR18	06C4	—	—	—	—	—	—	—	—	—	U1RXR<6:0>							0000
RPINR19	06C6	—	—	—	—	—	—	—	—	—	U2RXR<6:0>							0000
RPINR22	06CC	—	SCK2INR<6:0>							—	SDI2R<6:0>							0000
RPINR23	06CE	—	—	—	—	—	—	—	—	—	SS2R<6:0>							0000
RPINR26	06D4	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
RPINR37	06EA	—	SYNCI1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR38	06EC	—	DTCMP1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR39	06EE	—	DTCMP3R<6:0>							—	DTCMP2R<6:0>							0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

表 4-30：　外设引脚选择输入寄存器映射（仅限 PIC24EPXXXGP20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPINR0	06A0	—	INT1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR1	06A2	—	—	—	—	—	—	—	—	—	INT2R<6:0>							0000
RPINR3	06A6	—	—	—	—	—	—	—	—	—	T2CKR<6:0>							0000
RPINR7	06AE	—	IC2R<6:0>							—	IC1R<6:0>							0000
RPINR8	06B0	—	IC4R<6:0>							—	IC3R<6:0>							0000
RPINR11	06B6	—	—	—	—	—	—	—	—	—	OCFAR<6:0>							0000
RPINR18	06C4	—	—	—	—	—	—	—	—	—	U1RXR<6:0>							0000
RPINR19	06C6	—	—	—	—	—	—	—	—	—	U2RXR<6:0>							0000
RPINR22	06CC	—	SCK2INR<6:0>							—	SDI2R<6:0>							0000
RPINR23	06CE	—	—	—	—	—	—	—	—	—	SS2R<6:0>							0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-31：　外设引脚选择输入寄存器映射 （仅限 dsPIC33EPXXXGP50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPINR0	06A0	—	INT1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR1	06A2	—	—	—	—	—	—	—	—	—	INT2R<6:0>							0000
RPINR3	06A6	—	—	—	—	—	—	—	—	—	T2CKR<6:0>							0000
RPINR7	06AE	—	IC2R<6:0>							—	IC1R<6:0>							0000
RPINR8	06B0	—	IC4R<6:0>							—	IC3R<6:0>							0000
RPINR11	06B6	—	—	—	—	—	—	—	—	—	OCFAR<6:0>							0000
RPINR18	06C4	—	—	—	—	—	—	—	—	—	U1RXR<6:0>							0000
RPINR19	06C6	—	—	—	—	—	—	—	—	—	U2RXR<6:0>							0000
RPINR22	06CC	—	SCK2INR<6:0>							—	SDI2R<6:0>							0000
RPINR23	06CE	—	—	—	—	—	—	—	—	—	SS2R<6:0>							0000
RPINR26	06D4	—	—	—	—	—	—	—	—	—	C1RXR<6:0>							0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

表 4-32：　外设引脚选择输入寄存器映射 （仅限 dsPIC33EPXXXMC50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPINR0	06A0	—	INT1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR1	06A2	—	—	—	—	—	—	—	—	—	INT2R<6:0>							0000
RPINR3	06A6	—	—	—	—	—	—	—	—	—	T2CKR<6:0>							0000
RPINR7	06AE	—	IC2R<6:0>							—	IC1R<6:0>							0000
RPINR8	06B0	—	IC4R<6:0>							—	IC3R<6:0>							0000
RPINR11	06B6	—	—	—	—	—	—	—	—	—	OCFAR<6:0>							0000
RPINR12	06B8	—	FLT2R<6:0>							—	FLT1R<6:0>							0000
RPINR14	06BC	—	QEB1R<6:0>							—	QEA1R<6:0>							0000
RPINR15	06BE	—	HOME1R<6:0>							—	INDX1R<6:0>							0000
RPINR18	06C4	—	—	—	—	—	—	—	—	—	U1RXR<6:0>							0000
RPINR19	06C6	—	—	—	—	—	—	—	—	—	U2RXR<6:0>							0000
RPINR22	06CC	—	SCK2INR<6:0>							—	SDI2R<6:0>							0000
RPINR23	06CE	—	—	—	—	—	—	—	—	—	SS2R<6:0>							0000
RPINR26	06D4	—	—	—	—	—	—	—	—	—	C1RXR<6:0>							0000
RPINR37	06EA	—	SYNCI1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR38	06EC	—	DTCMP1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR39	06EE	—	DTCMP3R<6:0>							—	DTCMP2R<6:0>							0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-33：　外设引脚选择输入寄存器映射（仅限 dsPIC33EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RPINR0	06A0	—	INT1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR1	06A2	—	—	—	—	—	—	—	—	—	INT2R<6:0>							0000
RPINR3	06A6	—	—	—	—	—	—	—	—	—	T2CKR<6:0>							0000
RPINR7	06AE	—	IC2R<6:0>							—	IC1R<6:0>							0000
RPINR8	06B0	—	IC4R<6:0>							—	IC3R<6:0>							0000
RPINR11	06B6	—	—	—	—	—	—	—	—	—	OCFAR<6:0>							0000
RPINR12	06B8	—	FLT2R<6:0>							—	FLT1R<6:0>							0000
RPINR14	06BC	—	QEB1R<6:0>							—	QEA1R<6:0>							0000
RPINR15	06BE	—	HOME1R<6:0>							—	INDX1R<6:0>							0000
RPINR18	06C4	—	—	—	—	—	—	—	—	—	U1RXR<6:0>							0000
RPINR19	06C6	—	—	—	—	—	—	—	—	—	U2RXR<6:0>							0000
RPINR22	06CC	—	SCK2INR<6:0>							—	SDI2R<6:0>							0000
RPINR23	06CE	—	—	—	—	—	—	—	—	—	SS2R<6:0>							0000
RPINR37	06EA	—	SYNCI1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR38	06EC	—	DTCMP1R<6:0>							—	—	—	—	—	—	—	—	0000
RPINR39	06EE	—	DTCMP3R<6:0>							—	DTCMP2R<6:0>							0000

图注：　— = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-34： NVM 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
NVMCON	0728	WR	WREN	WRERR	NVMSIDL	—	—	—	—	—	—	—	—	NVMOP<3:0>				0000
NVMADR	072A	NVMADR<15:0>																0000
NVMADRU	072C	—	—	—	—	—	—	—	—	NVMADR<23:16>								0000
NVMKEY	072E	—	—	—	—	—	—	—	—	NVMKEY<7:0>								0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-35： 系统控制寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
RCON	0740	TRAPR	IOPUWR	—	—	VREGSF	—	CM	VREGS	EXTR	SWR	SWDTEN	WDTO	SLEEP	IDLE	BOR	POR	注 1
OSCCON	0742	—	COSC<2:0>			—	NOSC<2:0>			CLKLOCK	IOLOCK	LOCK	—	CF	—	—	OSWEN	注 2
CLKDIV	0744	ROI	DOZE<2:0>			DOZEN	FRCDIV<2:0>			PLLPOST<1:0>		—	PLLPRE<4:0>					0030
PLLFBD	0746	—	—	—	—	—	—	—	PLLDIV<8:0>									0030
OSCTUN	0748	—	—	—	—	—	—	—	—	—	—	TUN<5:0>						0000

图注： — = 未实现，读为 0。复位值以十六进制显示。
注 1： RCON 寄存器的复位值取决于复位类型。
2： OSCCON 寄存器的复位值取决于配置熔丝。

表 4-36： 参考时钟寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
REFOCON	074E	ROON	—	ROSSLP	ROSEL	RODIV<3:0>				—	—	—	—	—	—	—	—	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-37： PMD 寄存器映射 （仅限 PIC24EPXXXGP20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PMD1	0760	T5MD	T4MD	T3MD	T2MD	T1MD	—	—	—	I2C1MD	U2MD	U1MD	SPI2MD	SPI1MD	—	—	AD1MD	0000
PMD2	0762	—	—	—	—	IC4MD	IC3MD	IC2MD	IC1MD	—	—	—	—	OC4MD	OC3MD	OC2MD	OC1MD	0000
PMD3	0764	—	—	—	—	—	CMPMD	—	—	CRCMD	—	—	—	—	—	I2C2MD	—	0000
PMD4	0766	—	—	—	—	—	—	—	—	—	—	—	—	REFOMD	CTMUMD	—	—	0000
PMD6	076A	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
PMD7	076C	—	—	—	—	—	—	—	—	—	—	—	DMA0MD DMA1MD DMA2MD DMA3MD	PTGMD	—	—	—	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-38： PMD 寄存器映射 （仅限 PIC24EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PMD1	0760	T5MD	T4MD	T3MD	T2MD	T1MD	QEI1MD	PWMMD	—	I2C1MD	U2MD	U1MD	SPI2MD	SPI1MD	—	—	AD1MD	0000
PMD2	0762	—	—	—	—	IC4MD	IC3MD	IC2MD	IC1MD	—	—	—	—	OC4MD	OC3MD	OC2MD	OC1MD	0000
PMD3	0764	—	—	—	—	—	CMPMD	—	—	CRCMD	—	—	—	—	—	I2C2MD	—	0000
PMD4	0766	—	—	—	—	—	—	—	—	—	—	—	—	REFOMD	CTMUMD	—	—	0000
PMD6	076A	—	—	—	—	—	PWM3MD	PWM2MD	PWM1MD	—	—	—	—	—	—	—	—	0000
PMD7	076C	—	—	—	—	—	—	—	—	—	—	—	DMA0MD DMA1MD DMA2MD DMA3MD	PTGMD	—	—	—	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-39： PMD 寄存器映射 （仅限 dsPIC33EPXXXGP50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PMD1	0760	T5MD	T4MD	T3MD	T2MD	T1MD	—	—	—	I2C1MD	U2MD	U1MD	SPI2MD	SPI1MD	—	C1MD	AD1MD	0000
PMD2	0762	—	—	—	—	IC4MD	IC3MD	IC2MD	IC1MD	—	—	—	—	OC4MD	OC3MD	OC2MD	OC1MD	0000
PMD3	0764	—	—	—	—	—	CMPMD	—	—	CRCMD	—	—	—	—	—	I2C2MD	—	0000
PMD4	0766	—	—	—	—	—	—	—	—	—	—	—	—	REFOMD	CTMUMD	—	—	0000
PMD6	076A	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	—	0000
PMD7	076C	—	—	—	—	—	—	—	—	—	—	—	DMA0MD DMA1MD DMA2MD DMA3MD	PTGMD	—	—	—	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-40： PMD 寄存器映射 （仅限 dsPIC33EPXXXMC50X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PMD1	0760	T5MD	T4MD	T3MD	T2MD	T1MD	QEI1MD	PWMMD	—	I2C1MD	U2MD	U1MD	SPI2MD	SPI1MD	—	C1MD	AD1MD	0000
PMD2	0762	—	—	—	—	IC4MD	IC3MD	IC2MD	IC1MD	—	—	—	—	OC4MD	OC3MD	OC2MD	OC1MD	0000
PMD3	0764	—	—	—	—	—	CMPMD	—	—	CRCMD	—	—	—	—	—	I2C2MD	—	0000
PMD4	0766	—	—	—	—	—	—	—	—	—	—	—	—	REFOMD	CTMUMD	—	—	0000
PMD6	076A	—	—	—	—	—	PWM3MD	PWM2MD	PWM1MD	—	—	—	—	—	—	—	—	0000
PMD7	076C	—	—	—	—	—	—	—	—	—	—	—	DMA0MD DMA1MD DMA2MD DMA3MD	PTGMD	—	—	—	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-41： PMD 寄存器映射 （仅限 dsPIC33EPXXXMC20X 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
PMD1	0760	T5MD	T4MD	T3MD	T2MD	T1MD	QEI1MD	PWMMD	—	I2C1MD	U2MD	U1MD	SPI2MD	SPI1MD	—	—	AD1MD	0000
PMD2	0762	—	—	—	—	IC4MD	IC3MD	IC2MD	IC1MD	—	—	—	—	OC4MD	OC3MD	OC2MD	OC1MD	0000
PMD3	0764	—	—	—	—	—	CMPMD	—	—	CRCMD	—	—	—	—	—	I2C2MD	—	0000
PMD4	0766	—	—	—	—	—	—	—	—	—	—	—	—	REFOMD	CTMUMD	—	—	0000
PMD6	076A	—	—	—	—	—	PWM3MD	PWM2MD	PWM1MD	—	—	—	—	—	—	—	—	0000
PMD7	076C	—	—	—	—	—	—	—	—	—	—	—	DMA0MD DMA1MD DMA2MD DMA3MD	PTGMD	—	—	—	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-42： 运放 / 比较器寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
CMSTAT	0A80	PSIDL	—	—	—	C4EVT	C3EVT	C2EVT	C1EVT	—	—	—	—	C4OUT	C3OUT	C2OUT	C1OUT	0000
CVRCON	0A82	—	CVR2OE	—	—	—	VREFSEL	—	—	CVREN	CVR1OE	CVRR	CVRSS	CVR<3:0>				0000
CM1CON	0A84	CON	COE	CPOL	—	—	OPMODE	CEVT	COUT	EVPOL<1:0>		—	CREF	—	—	CCH<1:0>		0000
CM1MSKSRC	0A86	—	—	—	—	SELSRCC<3:0>				SELSRCB<3:0>				SELSRCA<3:0>				0000
CM1MSKCON	0A88	HLMS	—	OCEN	OCNEN	OBEN	OBNEN	OAEN	OANEN	NAGS	PAGS	ACEN	ACNEN	ABEN	ABNEN	AAEN	AANEN	0000
CM1FLTR	0A8A	—	—	—	—	—	—	—	—	—	CFSEL<2:0>			CFLTREN	CFDIV<2:0>			0000
CM2CON	0A8C	CON	COE	CPOL	—	—	OPMODE	CEVT	COUT	EVPOL<1:0>		—	CREF	—	—	CCH<1:0>		0000
CM2MSKSRC	0A8E	—	—	—	—	SELSRCC<3:0>				SELSRCB<3:0>				SELSRCA<3:0>				0000
CM2MSKCON	0A90	HLMS	—	OCEN	OCNEN	OBEN	OBNEN	OAEN	OANEN	NAGS	PAGS	ACEN	ACNEN	ABEN	ABNEN	AAEN	AANEN	0000
CM2FLTR	0A92	—	—	—	—	—	—	—	—	—	CFSEL<2:0>			CFLTREN	CFDIV<2:0>			0000
CM3CON(1)	0A94	CON	COE	CPOL	—	—	OPMODE	CEVT	COUT	EVPOL<1:0>		—	CREF	—	—	CCH<1:0>		0000
CM3MSKSRC(1)	0A96	—	—	—	—	SELSRCC<3:0>				SELSRCB<3:0>				SELSRCA<3:0>				0000
CM3MSKCON(1)	0A98	HLMS	—	OCEN	OCNEN	OBEN	OBNEN	OAEN	OANEN	NAGS	PAGS	ACEN	ACNEN	ABEN	ABNEN	AAEN	AANEN	0000
CM3FLTR(1)	0A9A	—	—	—	—	—	—	—	—	—	CFSEL<2:0>			CFLTREN	CFDIV<2:0>			0000
CM4CON	0A9C	CON	COE	CPOL	—	—	—	CEVT	COUT	EVPOL<1:0>		—	CREF	—	—	CCH<1:0>		0000
CM4MSKSRC	0A9E	—	—	—	—	SELSRCC<3:0>				SELSRCB<3:0>				SELSRCA<3:0>				0000
CM4MSKCON	0AA0	HLMS	—	OCEN	OCNEN	OBEN	OBNEN	OAEN	OANEN	NAGS	PAGS	ACEN	ACNEN	ABEN	ABNEN	AAEN	AANEN	0000
CM4FLTR	0AA2	—	—	—	—	—	—	—	—	—	CFSEL<2:0>			CFLTREN	CFDIV<2:0>			0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

注 1： 这些寄存器在 dsPIC33EPXXXGP502/MC502/MC202 和 PIC24EP256GP/MC202 （28 引脚）器件上不可用。

表 4-43： CTMU 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
CTMUCON1	033A	CTMUEN	—	CTMUSIDL	TGEN	EDGEN	EDGSEQEN	IDISSEN	CTTRIG	—	—	—	—	—	—	—	—	0000
CTMUCON2	033C	EDG1MOD	EDG1POL	EDG1SEL<3:0>				EDG2STAT	EDG1STAT	EDG2MOD	EDG2POL	EDG2SEL<3:0>				—	—	0000
CTMUICON	033E	ITRIM<5:0>						IRNG<1:0>		—	—	—	—	—	—	—	—	0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-44： JTAG 接口寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
JDATAH	0FF0	—	—	—	—	JDATAH<27:16>												xxxx
JDATAL	0FF2	JDATAL<15:0>																0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-45： DMAC 寄存器映射

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
DMA0CON	0B00	CHEN	SIZE	DIR	HALF	NULLW	—	—	—	—	—	AMODE<1:0>		—	—	MODE<1:0>		0000
DMA0REQ	0B02	FORCE	—	—	—	—	—	—	—	IRQSEL<7:0>								00FF
DMA0STAL	0B04	STA<15:0>																0000
DMA0STAH	0B06	—	—	—	—	—	—	—	—	STA<23:16>								0000
DMA0STBL	0B08	STB<15:0>																0000
DMA0STBH	0B0A	—	—	—	—	—	—	—	—	STB<23:16>								0000
DMA0PAD	0B0C	PAD<15:0>																0000
DMA0CNT	0B0E	—	—	CNT<13:0>														0000
DMA1CON	0B10	CHEN	SIZE	DIR	HALF	NULLW	—	—	—	—	—	AMODE<1:0>		—	—	MODE<1:0>		0000
DMA1REQ	0B12	FORCE	—	—	—	—	—	—	—	IRQSEL<7:0>								00FF
DMA1STAL	0B14	STA<15:0>																0000
DMA1STAH	0B16	—	—	—	—	—	—	—	—	STA<23:16>								0000
DMA1STBL	0B18	STB<15:0>																0000
DMA1STBH	0B1A	—	—	—	—	—	—	—	—	STB<23:16>								0000
DMA1PAD	0B1C	PAD<15:0>																0000
DMA1CNT	0B1E	—	—	CNT<13:0>														0000
DMA2CON	0B20	CHEN	SIZE	DIR	HALF	NULLW	—	—	—	—	—	AMODE<1:0>		—	—	MODE<1:0>		0000
DMA2REQ	0B22	FORCE	—	—	—	—	—	—	—	IRQSEL<7:0>								00FF
DMA2STAL	0B24	STA<15:0>																0000
DMA2STAH	0B26	—	—	—	—	—	—	—	—	STA<23:16>								0000
DMA2STBL	0B28	STB<15:0>																0000
DMA2STBH	0B2A	—	—	—	—	—	—	—	—	STB<23:16>								0000
DMA2PAD	0B2C	PAD<15:0>																0000
DMA2CNT	0B2E	—	—	CNT<13:0>														0000
DMA3CON	0B30	CHEN	SIZE	DIR	HALF	NULLW	—	—	—	—	—	AMODE<1:0>		—	—	MODE<1:0>		0000
DMA3REQ	0B32	FORCE	—	—	—	—	—	—	—	IRQSEL<7:0>								00FF
DMA3STAL	0B34	STA<15:0>																0000
DMA3STAH	0B36	—	—	—	—	—	—	—	—	STA<23:16>								0000
DMA3STBL	0B38	STB<15:0>																0000
DMA3STBH	0B3A	—	—	—	—	—	—	—	—	STB<23:16>								0000
DMA3PAD	0B3C	PAD<15:0>																0000
DMA3CNT	0B3E	—	—	CNT<13:0>														0000
DMAPWC	0BF0	—	—	—	—	—	—	—	—	—	—	—	—	PWCOL3	PWCOL2	PWCOL1	PWCOL0	0000
DMARQC	0BF2	—	—	—	—	—	—	—	—	—	—	—	—	RQCOL3	RQCOL2	RQCOL1	RQCOL0	0000
DMAPPS	0BF4	—	—	—	—	—	—	—	—	—	—	—	—	PPST3	PPST2	PPST1	PPST0	0000
DMALCA	0BF6	—	—	—	—	—	—	—	—	—	—	—	—	LSTCH<3:0>				000F
DSADRL	0BF8	DSADR<15:0>																0000
DSADRH	0BFA	—	—	—	—	—	—	—	—	DSADR<23:16>								0000

图注： — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-46： PORTA 寄存器映射 （仅限 PIC24EPXXXGP/MC206 和 dsPIC33EPXXXGP/MC206/506 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISA	0E00	—	—	—	TRISA12	TRISA11	TRISA10	TRISA9	TRISA8	TRISA7	—	—	TRISA4	—	—	TRISA1	TRISA0	1F93
PORTA	0E02	—	—	—	RA12	RA11	RA10	RA9	RA8	RA7	—	—	RA4	—	—	RA1	RA0	0000
LATA	0E04	—	—	—	LATA12	LATA11	LATA10	LATA9	LATA8	LATA7	—	—	LATA4	—	—	LA1TA1	LA0TA0	0000
ODCA	0E06	—	—	—	ODCA12	ODCA11	ODCA10	ODCA9	ODCA8	ODCA7	—	—	ODCA4	—	—	ODCA1	ODCA0	0000
CNENA	0E08	—	—	—	CNIEA12	CNIEA11	CNIEA10	CNIEA9	CNIEA8	CNIEA7	—	—	CNIEA4	—	—	CNIEA1	CNIEA0	0000
CNPUA	0E0A	—	—	—	CNPUA12	CNPUA11	CNPUA10	CNPUA9	CNPUA8	CNPUA7	—	—	CNPUA4	—	—	CNPUA1	CNPUA0	0000
CNPDA	0E0C	—	—	—	CNPDA12	CNPDA11	CNPDA10	CNPDA9	CNPDA8	CNPDA7	—	—	CNPDA4	—	—	CNPDA1	CNPDA0	0000
ANSELA	0E0E	—	—	—	ANSA12	ANSA11	—	—	—	—	—	—	ANSA4	—	—	ANSA1	ANSA0	1813

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-47： PORTB 寄存器映射 （仅限 PIC24EPXXXGP/MC206 和 dsPIC33EPXXXGP/MC206/506 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISB	0E10	TRISB15	TRISB14	TRISB13	TRISB12	TRISB11	TRISB10	TRISB9	TRISB8	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	FFFF
PORTB	0E12	RB15	RB14	RB13	RB12	RB11	RB10	RB9	RB8	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx
LATB	0E14	LATB15	LATB14	LATB13	LATB12	LATB11	LATB10	LATB9	LATB8	LATB7	LATB6	LATB5	LATB4	LATB3	LATB2	LATB1	LATB0	xxxx
ODCB	0E16	ODCB15	ODCB14	ODCB13	ODCB12	ODCB11	ODCB10	ODCB9	ODCB8	ODCB7	ODCB6	ODCB5	ODCB4	ODCB3	ODCB2	ODCB1	ODCB0	0000
CNENB	0E18	CNIEB15	CNIEB14	CNIEB13	CNIEB12	CNIEB11	CNIEB10	CNIEB9	CNIEB8	CNIEB7	CNIEB6	CNIEB5	CNIEB4	CNIEB3	CNIEB2	CNIEB1	CNIEB0	0000
CNPUB	0E1A	CNPUB15	CNPUB14	CNPUB13	CNPUB12	CNPUB11	CNPUB10	CNPUB9	CNPUB8	CNPUB7	CNPUB6	CNPUB5	CNPUB4	CNPUB3	CNPUB2	CNPUB1	CNPUB0	0000
CNPDB	0E1C	CNPDB15	CNPDB14	CNPDB13	CNPDB12	CNPDB11	CNPDB10	CNPDB9	CNPDB8	CNPDB7	CNPDB6	CNPDB5	CNPDB4	CNPDB3	CNPDB2	CNPDB1	CNPDB0	0000
ANSELB	0E1E	—	—	—	—	—	—	—	ANSB8	—	—	—	—	ANSB3	ANSB2	ANSB1	ANSB0	010F

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

表 4-48： PORTC 寄存器映射 （仅限 PIC24EPXXXGP/MC206 和 dsPIC33EPXXXGP/MC206/506 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISC	0E20	TRISC15	—	TRISC13	TRISC12	TRISC11	TRISC10	TRISC9	TRISC8	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	BFFF
PORTC	0E22	RC15	—	RC13	RC12	RC11	RC10	RC9	RC8	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx
LATC	0E24	LATC15	—	LATC13	LATC12	LATC11	LATC10	LATC9	LATC8	LATC7	LATC6	LATC5	LATC4	LATC3	LATC2	LATC1	LATC0	xxxx
ODCC	0E26	ODCC15	—	ODCC13	ODCC12	ODCC11	ODCC10	ODCC9	ODCC8	ODCC7	ODCC6	ODCC5	ODCC4	ODCC3	ODCC2	ODCC1	ODCC0	0000
CNENC	0E28	CNIEC15	—	CNIEC13	CNIEC12	CNIEC11	CNIEC10	CNIEC9	CNIEC8	CNIEC7	CNIEC6	CNIEC5	CNIEC4	CNIEC3	CNIEC2	CNIEC1	CNIEC0	0000
CNPUC	0E2A	CNPUC15	—	CNPUC13	CNPUC12	CNPUC11	CNPUC10	CNPUC9	CNPUC8	CNPUC7	CNPUC6	CNPUC5	CNPUC4	CNPUC3	CNPUC2	CNPUC1	CNPUC0	0000
CNPDC	0E2C	CNPDC15	—	CNPDC13	CNPDC12	CNPDC11	CNPDC10	CNPDC9	CNPDC8	CNPDC7	CNPDC6	CNPDC5	CNPDC4	CNPDC3	CNPDC2	CNPDC1	CNPDC0	0000
ANSELC	0E2E	—	—	—	—	ANSC11	—	—	—	—	—	—	—	—	ANSC2	ANSC1	ANSC0	0807

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-49： PORTD 寄存器映射 （仅限 PIC24EPXXXGP/MC206 和 dsPIC33EPXXXGP/MC206/506 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISD	0E30	—	—	—	—	—	—	—	TRISD8	—	TRISD6	TRISD5	—	—	—	—	—	0160
PORTD	0E32	—	—	—	—	—	—	—	RD8	—	RD6	RD5	—	—	—	—	—	xxxx
LATD	0E34	—	—	—	—	—	—	—	LATD8	—	LATD6	LATD5	—	—	—	—	—	xxxx
ODCD	0E36	—	—	—	—	—	—	—	ODCD8	—	ODCD6	ODCD5	—	—	—	—	—	0000
CNEND	0E38	—	—	—	—	—	—	—	CNIED8	—	CNIED6	CNIED5	—	—	—	—	—	0000
CNPUD	0E3A	—	—	—	—	—	—	—	CNPUD8	—	CNPUD6	CNPUD5	—	—	—	—	—	0000
CNPDD	0E3C	—	—	—	—	—	—	—	CNPDD8	—	CNPDD6	CNPDD5	—	—	—	—	—	0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

表 4-50： PORTE 寄存器映射 （仅限 PIC24EPXXXGP/MC206 和 dsPIC33EPXXXGP/MC206/506 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISE	0E40	TRISE15	TRISE14	TRISE13	TRISE12	—	—	—	—	—	—	—	—	—	—	—	—	F000
PORTE	0E42	RE15	RE14	RE13	RE12	—	—	—	—	—	—	—	—	—	—	—	—	xxxx
LATE	0E44	LATE15	LATE14	LATE13	LATE12	—	—	—	—	—	—	—	—	—	—	—	—	xxxx
ODCE	0E46	ODCE15	ODCE14	ODCE13	ODCE12	—	—	—	—	—	—	—	—	—	—	—	—	0000
CNENE	0E48	CNIEE15	CNIEE14	CNIEE13	CNIEE12	—	—	—	—	—	—	—	—	—	—	—	—	0000
CNPUE	0E4A	CNPUE15	CNPUE14	CNPUE13	CNPUE12	—	—	—	—	—	—	—	—	—	—	—	—	0000
CNPDE	0E4C	CNPDE15	CNPDE14	CNPDE13	CNPDE12	—	—	—	—	—	—	—	—	—	—	—	—	0000
ANSELE	0E4E	ANSE15	ANSE14	ANSE13	ANSE12	—	—	—	—	—	—	—	—	—	—	—	—	0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

表 4-51： PORTF 寄存器映射 （仅限 PIC24EPXXXGP/MC206 和 dsPIC33EPXXXGP/MC206/506 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISF	0E50	—	—	—	—	—	—	—	—	—	—	—	—	—	—	TRISF1	TRISF0	0173
PORTF	0E52	—	—	—	—	—	—	—	—	—	—	—	—	—	—	RF1	RF0	xxxx
LATF	0E54	—	—	—	—	—	—	—	—	—	—	—	—	—	—	LATF1	LATF0	xxxx
ODCF	0E56	—	—	—	—	—	—	—	—	—	—	—	—	—	—	ODCF1	ODCF0	0000
CNENF	0E58	—	—	—	—	—	—	—	—	—	—	—	—	—	—	CNIEF1	CNIEF0	0000
CNPUF	0E5A	—	—	—	—	—	—	—	—	—	—	—	—	—	—	CNPUF1	CNPUF0	0000
CNPDF	0E5C	—	—	—	—	—	—	—	—	—	—	—	—	—	—	CNPDF1	CNPDF0	0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-52： PORTG 寄存器映射 （仅限 PIC24EPXXXGP/MC206 和 dsPIC33EPXXXGP/MC206/506 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISG	0E60	—	—	—	—	—	—	TRISG9	TRISG8	TRISG7	TRISG6	—	—	—	—	—	—	03C0
PORTG	0E62	—	—	—	—	—	—	RG9	RG8	RG7	RG6	—	—	—	—	—	—	xxxx
LATG	0E64	—	—	—	—	—	—	LATG9	LATG8	LATG7	LATG6	—	—	—	—	—	—	xxxx
ODCG	0E66	—	—	—	—	—	—	ODCG9	ODCG8	ODCG7	ODCG6	—	—	—	—	—	—	0000
CNENG	0E68	—	—	—	—	—	—	CNIEG9	CNIEG8	CNIEG7	CNIEG6	—	—	—	—	—	—	0000
CNPUG	0E6A	—	—	—	—	—	—	CNPUG9	CNPUG8	CNPUG7	CNPUG6	—	—	—	—	—	—	0000
CNPDG	0E6C	—	—	—	—	—	—	CNPDG9	CNPDG8	CNPDG7	CNPDG6	—	—	—	—	—	—	0000

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-53： PORTA 寄存器映射 （仅限 PIC24EPXXXGP/MC204 和 dsPIC33EPXXXGP/MC204/504 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISA	0E00	—	—	—	—	—	TRISA10	TRISA9	TRISA8	TRISA7	—	—	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	079F
PORTA	0E02	—	—	—	—	—	RA10	RA9	RA8	RA7	—	—	RA4	RA3	RA2	RA1	RA0	0000
LATA	0E04	—	—	—	—	—	LATA10	LATA9	LATA8	LATA7	—	—	LATA4	LATA3	LATA2	LA1TA1	LA0TA0	0000
ODCA	0E06	—	—	—	—	—	ODCA10	ODCA9	ODCA8	ODCA7	—	—	ODCA4	ODCA3	ODCA2	ODCA1	ODCA0	0000
CNENA	0E08	—	—	—	—	—	CNIEA10	CNIEA9	CNIEA8	CNIEA7	—	—	CNIEA4	CNIEA3	CNIEA2	CNIEA1	CNIEA0	0000
CNPUA	0E0A	—	—	—	—	—	CNPUA10	CNPUA9	CNPUA8	CNPUA7	—	—	CNPUA4	CNPUA3	CNPUA2	CNPUA1	CNPUA0	0000
CNPDA	0E0C	—	—	—	—	—	CNPDA10	CNPDA9	CNPDA8	CNPDA7	—	—	CNPDA4	CNPDA3	CNPDA2	CNPDA1	CNPDA0	0000
ANSELA	0E0E	—	—	—	—	—	—	—	—	—	—	—	ANSA4	—	—	ANSA1	ANSA0	0013

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-54： PORTB 寄存器映射 （仅限 PIC24EPXXXGP/MC204 和 dsPIC33EPXXXGP/MC204/504 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISB	0E10	TRISB15	TRISB14	TRISB13	TRISB12	TRISB11	TRISB10	TRISB9	TRISB8	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	FFFF
PORTB	0E12	RB15	RB14	RB13	RB12	RB11	RB10	RB9	RB8	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx
LATB	0E14	LATB15	LATB14	LATB13	LATB12	LATB11	LATB10	LATB9	LATB8	LATB7	LATB6	LATB5	LATB4	LATB3	LATB2	LATB1	LATB0	xxxx
ODCB	0E16	ODCB15	ODCB14	ODCB13	ODCB12	ODCB11	ODCB10	ODCB9	ODCB8	ODCB7	ODCB6	ODCB5	ODCB4	ODCB3	ODCB2	ODCB1	ODCB0	0000
CNENB	0E18	CNIEB15	CNIEB14	CNIEB13	CNIEB12	CNIEB11	CNIEB10	CNIEB9	CNIEB8	CNIEB7	CNIEB6	CNIEB5	CNIEB4	CNIEB3	CNIEB2	CNIEB1	CNIEB0	0000
CNPUB	0E1A	CNPUB15	CNPUB14	CNPUB13	CNPUB12	CNPUB11	CNPUB10	CNPUB9	CNPUB8	CNPUB7	CNPUB6	CNPUB5	CNPUB4	CNPUB3	CNPUB2	CNPUB1	CNPUB0	0000
CNPDB	0E1C	CNPDB15	CNPDB14	CNPDB13	CNPDB12	CNPDB11	CNPDB10	CNPDB9	CNPDB8	CNPDB7	CNPDB6	CNPDB5	CNPDB4	CNPDB3	CNPDB2	CNPDB1	CNPDB0	0000
ANSELB	0E1E	—	—	—	—	—	—	—	ANSB8	—	—	—	—	ANSB3	ANSB2	ANSB1	ANSB0	010F

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

表 4-55： PORTC 寄存器映射 （仅限 PIC24EPXXXGP/MC204 和 dsPIC33EPXXXGP/MC204/504 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISC	0E20	—	—	—	—	—	—	TRISC9	TRISC8	TRISC7	TRISC6	TRISC5	TRISC4	TRISC3	TRISC2	TRISC1	TRISC0	03FF
PORTC	0E22	—	—	—	—	—	—	RC9	RC8	RC7	RC6	RC5	RC4	RC3	RC2	RC1	RC0	xxxx
LATC	0E24	—	—	—	—	—	—	LATC9	LATC8	LATC7	LATC6	LATC5	LATC4	LATC3	LATC2	LATC1	LATC0	xxxx
ODCC	0E26	—	—	—	—	—	—	ODCC9	ODCC8	ODCC7	ODCC6	ODCC5	ODCC4	ODCC3	ODCC2	ODCC1	ODCC0	0000
CNENC	0E28	—	—	—	—	—	—	CNIEC9	CNIEC8	CNIEC7	CNIEC6	CNIEC5	CNIEC4	CNIEC3	CNIEC2	CNIEC1	CNIEC0	0000
CNPUC	0E2A	—	—	—	—	—	—	CNPUC9	CNPUC8	CNPUC7	CNPUC6	CNPUC5	CNPUC4	CNPUC3	CNPUC2	CNPUC1	CNPUC0	0000
CNPDC	0E2C	—	—	—	—	—	—	CNPDC9	CNPDC8	CNPDC7	CNPDC6	CNPDC5	CNPDC4	CNPDC3	CNPDC2	CNPDC1	CNPDC0	0000
ANSELC	0E2E	—	—	—	—	—	—	—	—	—	—	—	—	—	ANSC2	ANSC1	ANSC0	0007

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-56： PORTA 寄存器映射 （仅限 PIC24EPXXXGP/MC203 和 dsPIC33EPXXXGP/MC203/503 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISA	0E00	—	—	—	—	—	—	—	TRISA8	—	—	—	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	011F
PORTA	0E02	—	—	—	—	—	—	—	RA8	—	—	—	RA4	RA3	RA2	RA1	RA0	0000
LATA	0E04	—	—	—	—	—	—	—	LATA8	—	—	—	LATA4	LATA3	LATA2	LA1TA1	LA0TA0	0000
ODCA	0E06	—	—	—	—	—	—	—	ODCA8	—	—	—	ODCA4	ODCA3	ODCA2	ODCA1	ODCA0	0000
CNENA	0E08	—	—	—	—	—	—	—	CNIEA8	—	—	—	CNIEA4	CNIEA3	CNIEA2	CNIEA1	CNIEA0	0000
CNPUA	0E0A	—	—	—	—	—	—	—	CNPUA8	—	—	—	CNPUA4	CNPUA3	CNPUA2	CNPUA1	CNPUA0	0000
CNPDA	0E0C	—	—	—	—	—	—	—	CNPDA8	—	—	—	CNPDA4	CNPDA3	CNPDA2	CNPDA1	CNPDA0	0000
ANSELA	0E0E	—	—	—	—	—	—	—	—	—	—	—	ANSA4	—	—	ANSA1	ANSA0	0013

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-57： PORTB 寄存器映射 （仅限 PIC24EPXXXGP/MC203 和 dsPIC33EPXXXGP/MC203/503 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISB	0E10	TRISB15	TRISB14	TRISB13	TRISB12	TRISB11	TRISB10	TRISB9	TRISB8	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	FFFF
PORTB	0E12	RB15	RB14	RB13	RB12	RB11	RB10	RB9	RB8	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx
LATB	0E14	LATB15	LATB14	LATB13	LATB12	LATB11	LATB10	LATB9	LATB8	LATB7	LATB6	LATB5	LATB4	LATB3	LATB2	LATB1	LATB0	xxxx
ODCB	0E16	ODCB15	ODCB14	ODCB13	ODCB12	ODCB11	ODCB10	ODCB9	ODCB8	ODCB7	ODCB6	ODCB5	ODCB4	ODCB3	ODCB2	ODCB1	ODCB0	0000
CNENB	0E18	CNIEB15	CNIEB14	CNIEB13	CNIEB12	CNIEB11	CNIEB10	CNIEB9	CNIEB8	CNIEB7	CNIEB6	CNIEB5	CNIEB4	CNIEB3	CNIEB2	CNIEB1	CNIEB0	0000
CNPUB	0E1A	CNPUB15	CNPUB14	CNPUB13	CNPUB12	CNPUB11	CNPUB10	CNPUB9	CNPUB8	CNPUB7	CNPUB6	CNPUB5	CNPUB4	CNPUB3	CNPUB2	CNPUB1	CNPUB0	0000
CNPDB	0E1C	CNPDB15	CNPDB14	CNPDB13	CNPDB12	CNPDB11	CNPDB10	CNPDB9	CNPDB8	CNPDB7	CNPDB6	CNPDB5	CNPDB4	CNPDB3	CNPDB2	CNPDB1	CNPDB0	0000
ANSELB	0E1E	—	—	—	—	—	—	—	ANSB8	—	—	—	—	ANSB3	ANSB2	ANSB1	ANSB0	010F

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

表 4-58： PORTC 寄存器映射 （仅限 PIC24EPXXXGP/MC203 和 dsPIC33EPXXXGP/MC203/503 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISC	0E20	—	—	—	—	—	—	—	TRISC8	—	—	—	—	—	—	TRISC1	TRISC0	0107
PORTC	0E22	—	—	—	—	—	—	—	RC8	—	—	—	—	—	—	RC1	RC0	xxxx
LATC	0E24	—	—	—	—	—	—	—	LATC8	—	—	—	—	—	—	LATC1	LATC0	xxxx
ODCC	0E26	—	—	—	—	—	—	—	ODCC8	—	—	—	—	—	—	ODCC1	ODCC0	0000
CNENC	0E28	—	—	—	—	—	—	—	CNIEC8	—	—	—	—	—	—	CNIEC1	CNIEC0	0000
CNPUC	0E2A	—	—	—	—	—	—	—	CNPUC8	—	—	—	—	—	—	CNPUC1	CNPUC0	0000
CNPDC	0E2C	—	—	—	—	—	—	—	CNPDC8	—	—	—	—	—	—	CNPDC1	CNPDC0	0000
ANSELC	0E2E	—	—	—	—	—	—	—	—	—	—	—	—	—	—	ANSC1	ANSC0	0007

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

© 2012-2013 Microchip Technology Inc.

表 4-59： PORTA 寄存器映射 （仅限 PIC24EPXXXGP/MC202 和 dsPIC33EPXXXGP/MC202/502 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISA	0E00	—	—	—	—	—	—	—	—	—	—	—	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	001C
PORTA	0E02	—	—	—	—	—	—	—	—	—	—	—	RA4	RA3	RA2	RA1	RA0	0000
LATA	0E04	—	—	—	—	—	—	—	—	—	—	—	LATA4	LATA3	LATA2	LA1TA1	LA0TA0	0000
ODCA	0E06	—	—	—	—	—	—	—	—	—	—	—	ODCA4	ODCA3	ODCA2	ODCA1	ODCA0	0000
CNENA	0E08	—	—	—	—	—	—	—	—	—	—	—	CNIEA4	CNIEA3	CNIEA2	CNIEA1	CNIEA0	0000
CNPUA	0E0A	—	—	—	—	—	—	—	—	—	—	—	CNPUA4	CNPUA3	CNPUA2	CNPUA1	CNPUA0	0000
CNPDA	0E0C	—	—	—	—	—	—	—	—	—	—	—	CNPDA4	CNPDA3	CNPDA2	CNPDA1	CNPDA0	0000
ANSELA	0E0E	—	—	—	—	—	—	—	—	—	—	—	ANSA4	—	—	ANSA1	ANSA0	0013

图注： — = 未实现，读为 0。复位值以十六进制显示。

表 4-60： PORTB 寄存器映射 （仅限 PIC24EPXXXGP/MC202 和 dsPIC33EPXXXGP/MC202/502 器件）

寄存器名称	地址	Bit 15	Bit 14	Bit 13	Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0	所有复位时的状态
TRISB	0E10	TRISB15	TRISB14	TRISB13	TRISB12	TRISB11	TRISB10	TRISB9	TRISB8	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	FFFF
PORTB	0E12	RB15	RB14	RB13	RB12	RB11	RB10	RB9	RB8	RB7	RB6	RB5	RB4	RB3	RB2	RB1	RB0	xxxx
LATB	0E14	LATB15	LATB14	LATB13	LATB12	LATB11	LATB10	LATB9	LATB8	LATB7	LATB6	LATB5	LATB4	LATB3	LATB2	LATB1	LATB0	xxxx
ODCB	0E16	ODCB15	ODCB14	ODCB13	ODCB12	ODCB11	ODCB10	ODCB9	ODCB8	ODCB7	ODCB6	ODCB5	ODCB4	ODCB3	ODCB2	ODCB1	ODCB0	0000
CNENB	0E18	CNIEB15	CNIEB14	CNIEB13	CNIEB12	CNIEB11	CNIEB10	CNIEB9	CNIEB8	CNIEB7	CNIEB6	CNIEB5	CNIEB4	CNIEB3	CNIEB2	CNIEB1	CNIEB0	0000
CNPUB	0E1A	CNPUB15	CNPUB14	CNPUB13	CNPUB12	CNPUB11	CNPUB10	CNPUB9	CNPUB8	CNPUB7	CNPUB6	CNPUB5	CNPUB4	CNPUB3	CNPUB2	CNPUB1	CNPUB0	0000
CNPDB	0E1C	CNPDB15	CNPDB14	CNPDB13	CNPDB12	CNPDB11	CNPDB10	CNPDB9	CNPDB8	CNPDB7	CNPDB6	CNPDB5	CNPDB4	CNPDB3	CNPDB2	CNPDB1	CNPDB0	0000
ANSELB	0E1E	—	—	—	—	—	—	—	ANSB8	—	—	—	—	ANSB3	ANSB2	ANSB1	ANSB0	010F

图注： x = 复位时的未知值， — = 未实现，读为 0。复位值以十六进制显示。

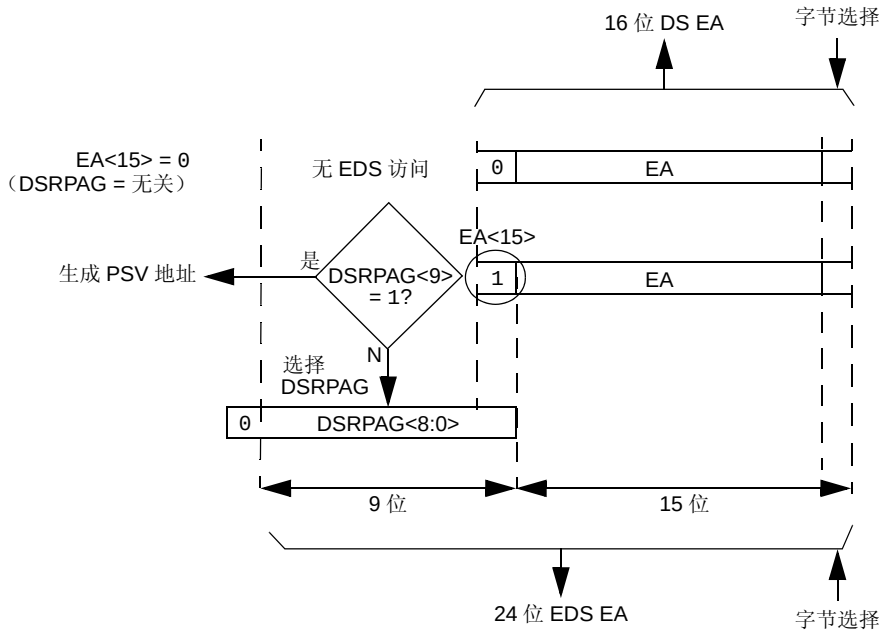
© 2012-2013 Microchip Technology Inc.

4.4.1 分页存储器方案

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 架构通过分页方案来扩展可用数据空间，分页方案支持使用 MOV 指令以线性方式（对有效地址（EA）执行前修改或后修改）来访问可用数据空间。基本数据空间地址的高半部分与数据空间页寄存器（10 位读页寄存器（DSRPAG）或 9 位写页寄存器（DSWPAG））配合使用，构成扩展数据空间（EDS）地址或程序空间可视性（PSV）地址。数据空间页寄存器位于 SFR 空间中。

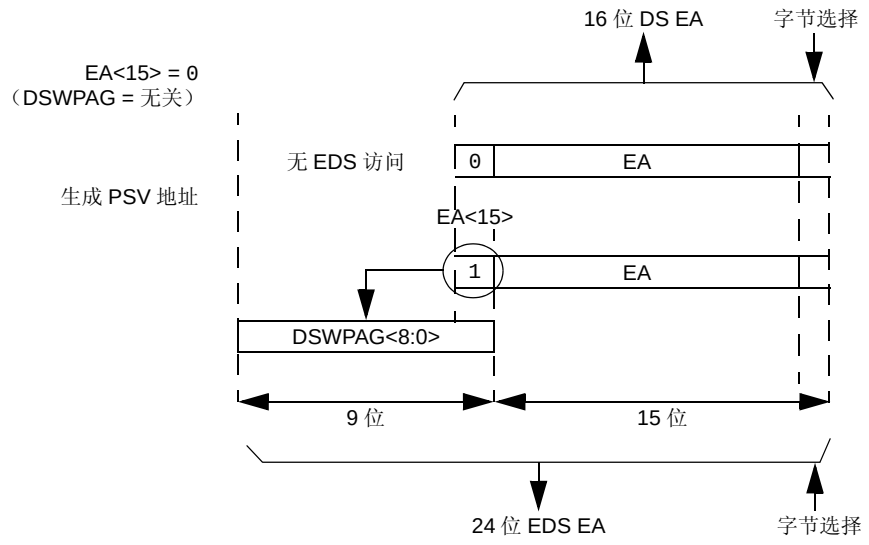
例 4-1 说明了 EDS 地址的构造方式。当 DSRPAG<9> = 0 且基址位 EA<15> = 1 时，DSRPAG<8:0> 位与 EA<14:0> 相连构成 24 位的 EDS 读地址。类似地，当基址位 EA<15> = 1 时， DSWPAG<8:0> 与 EA<14:0> 相连构成 24 位的 EDS 写地址。

例 4-1： 扩展数据空间（EDS）的读地址生成方式



注：当 DSRPAG = 0x000 时，DS 读访问会强制产生地址错误陷阱。

例 4-2： 扩展数据空间 （EDS）的写地址生成方式



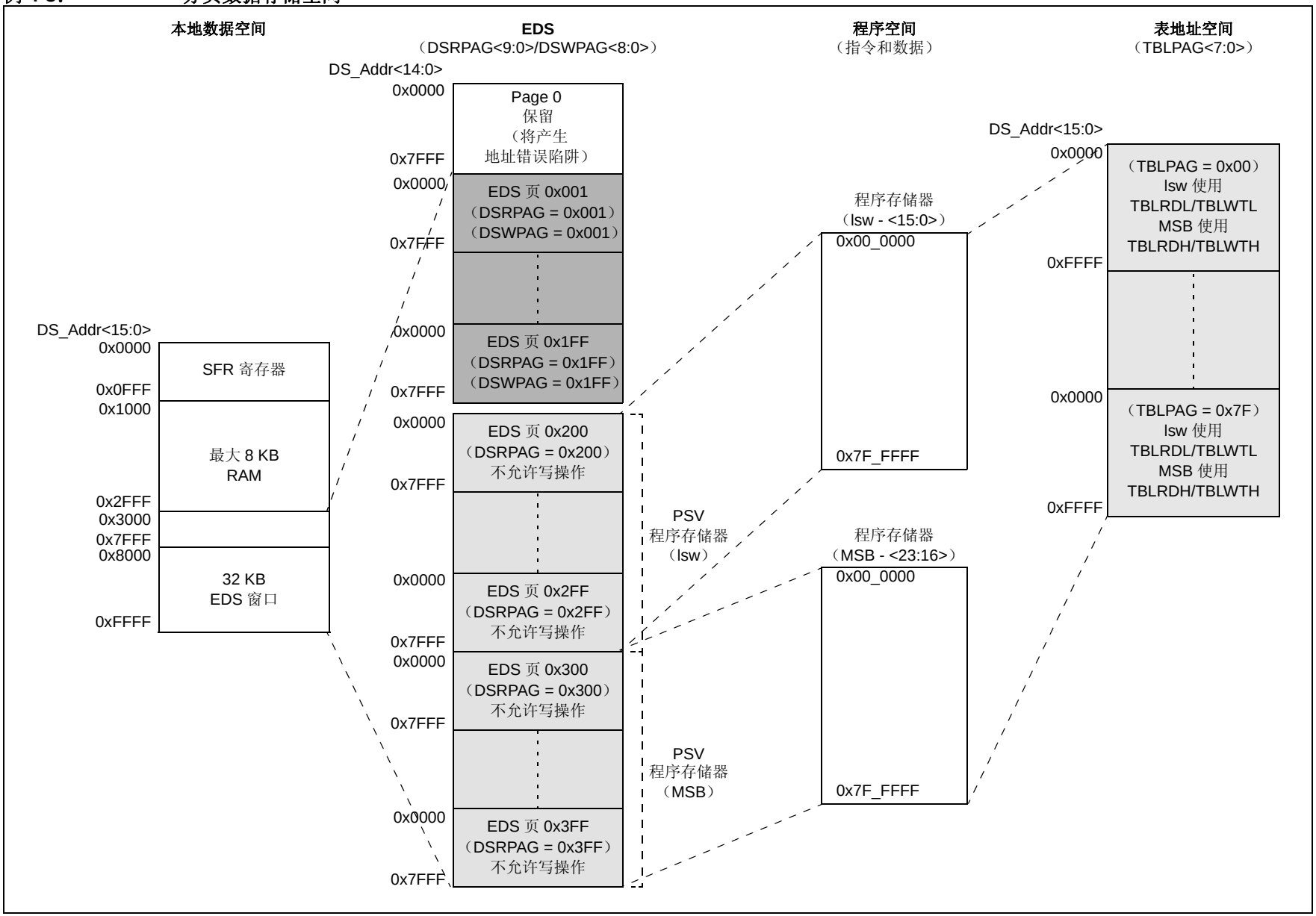
注：当 DSRPAG = 0x000 时，DS 读访问会强制产生地址错误陷阱。

通过分页存储器方案可以访问 EDS 和 PSV 存储区中的多个 32 KB 窗口。数据空间页寄存器 DSxPAG 与数据空间地址高半部分组合使用时，最多可以提供额外的16 MB EDS 地址空间和 8 MB （仅限 DSRPAG） PSV 地址空间。分页数据存储空间如例 4-3 所示。

DSRPAG 为 0x200 或更大时，可以访问程序空间（PS）。仅支持通过使用 DSRPAG 对 PS 执行读操作。不支持对 PS 执行写操作，所以 DSWPAG 仅针对 DS（包括EDS）。数据空间和EDS可以分别使用DSRPAG 和 DSWPAG 读取和写入。

© 2012-2013 Microchip Technology Inc.

例 4-3： 分页数据存储空间



© 2012-2013 Microchip Technology Inc.

为读访问和写访问分配不同的页寄存器使架构可以支持数据存储器中不同页之间的数据传送。实现方式是将 DSRPAG 寄存器值设置为要读取的页，将 DSWPAG 寄存器配置为需要写入的页。通过分别配置 DSRPAG 和 DSWPAG 寄存器来寻址 PSV 和 EDS 空间，数据也可以从不同的 PSV 传送到 EDS 页。数据可以通过单条指令在页之间传送。

发生 EDS 或 PSV 页上溢或下溢时， EA<15> 会由于寄存器间接 EA 计算而清零。在以下情况下，EDS 或 PSV 页中的 EA 会在页边界处发生上溢或下溢：

- 初始地址（在修改之前）寻址某个 EDS 或 PSV 页
- EA 计算使用执行前修改或后修改的寄存器间接寻址模式。但是，这不包括寄存器偏移寻址

通常在检测到上溢时，DSxPAG 寄存器会递增，EA<15> 位会置 1，以使基址保持在 EDS 或 PSV 窗口内。在检测到下溢时， DSxPAG 寄存器会递减， EA<15> 位会置 1，以使基址保持在 EDS 或 PSV 窗口内。这可以产生线性的 EDS 和 PSV 地址空间，但仅在使用寄存器间接寻址模式时。

在进入和退出 Page 0、EDS 和 PSV 空间的边界时，会出现上述操作的例外情形。表 4-61 列出了不同边界处上溢和下溢情形的影响。

在以下情形中，发生上溢或下溢时，EA<15> 位会置 1，DSxPAG 不会发生修改；因此， EA 会折回到当前页的起始位置：

- 带寄存器偏移量的寄存器间接寻址
- 模寻址
- 位反转寻址

表 4-61： PAGE 0、 EDS 和 PSV 空间边界处的上溢和下溢情形 (2,3,4)

O/U，R/W	操作	之前			之后		
		DSxPAG	DS EA<15>	页说明	DSxPAG	DS EA<15>	页说明
O，读	[++Wn] 或 [Wn++]	DSRPAG = 0x1FF	1	EDS：最后一个页	DSRPAG = 0x1FF	0	见注 1
O，读		DSRPAG = 0x2FF	1	PSV：最后一个 lsw 页	DSRPAG = 0x300	1	PSV：第一个 MSB 页
O，读		DSRPAG = 0x3FF	1	PSV：最后一个 MSB 页	DSRPAG = 0x3FF	0	见注 1
O，写		DSWPAG = 0x1FF	1	EDS：最后一个页	DSWPAG = 0x1FF	0	见注 1
U，读	[--Wn] 或 [Wn--]	DSRPAG = 0x001	1	PSV 页	DSRPAG = 0x001	0	见注 1
U，读		DSRPAG = 0x200	1	PSV：第一个 lsw 页	DSRPAG = 0x200	0	见注 1
U，读		DSRPAG = 0x300	1	PSV：第一个 MSB 页	DSRPAG = 0x2FF	1	PSV：最后一个 lsw 页

图注： O = 上溢，U = 下溢，R = 读，W = 写

注 1： 寄存器间接地址现在寻址基本数据空间 （0x0000-0x8000）中的某个存储单元。

2： DSxPAG = 0x000 时的 EDS 访问会产生地址错误陷阱。

3： 仅支持通过使用 DSRPAG 对 PS 执行读操作。尝试使用 DSWPAG 对 PS 执行写操作会产生地址错误陷阱。

4： 偏移量很大时，不支持伪线性寻址。

© 2012-2013 Microchip Technology Inc.

4.4.2 扩展 X 数据空间

无论数据空间页寄存器的内容如何，总是可以访问介于0x0000和0x2FFF之间的基本地址空间低地址单元部分。它可以通过寄存器间接寻址指令进行间接寻址。它可以视为位于默认的 EDS Page 0（即，EDS 地址范围 0x000000 至 0x002FFF，并且对于该地址范围，基址位 EA<15> = 0）中。但是，Page 0 不能通过基本数据空间高 32 KB（0x8000 至 0xFFFF）结合 DSRPAG = 0x000 或 DSWPAG = 0x000 来进行访问。因此在复位时，DSRPAG 和 DSWPAG 会被初始化为 0x001。

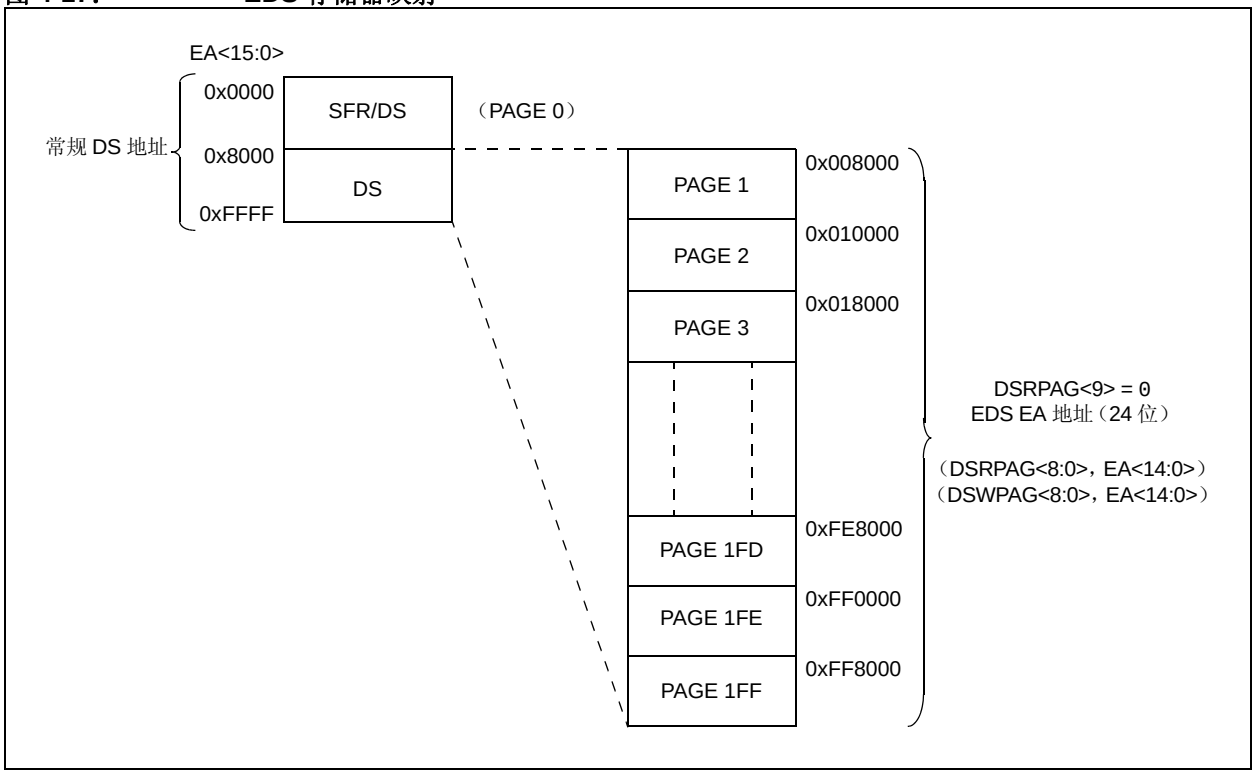
> **注 1：** DSxPAG 不应用于访问 Page 0。DSxPAG 设置为 0x000 时进行 EDS 访问会产生地址错误陷阱。
>
> **2：** 用软件清零 DSxPAG 没有任何作用。

包括 EDS 和 PSV 页在内的其余页只能使用 DSRPAG 或 DSWPAG 寄存器结合基本数据空间高 32 KB（0x8000 至 0xFFFF）进行访问，并且此时基址位 EA<15> = 1。

例如，当 DSRPAG = 0x001 或 DSWPAG = 0x001 时，对数据空间高 32 KB（0x8000 至 0xFFFF）的访问会映射到 EDS 地址范围 0x008000 至 0x00FFFF。当 DSRPAG = 0x002 或 DSWPAG = 0x002 时，对数据空间高 32 KB 的访问会映射到 EDS 地址范围 0x010000 至 0x017FFF，如此类推；如图 4-17 中的 EDS 存储器映射所示。

关于使用数据空间页寄存器访问 PSV 页的更多信息，请参见《dsPIC33E/PIC24E 系列参考手册》的**第 4 章“程序存储器”**（DS70613）中的**第 4.5 节“自数据空间的程序空间可视性”**。

图 4-17： EDS 存储器映射



4.4.3 数据存储器仲裁和总线主器件优先级

系统中的总线主器件的 EDS 访问需要进行仲裁。

数据存储器（包括 EDS）的仲裁器会在 CPU、DMA 和 ICD 模块之间进行仲裁。在多个总线主器件同时访问总线时，仲裁器会确定哪个总线主器件的访问优先级最高。其他总线主器件会被暂挂，并在优先级最高的总线主器件访问总线之后进行处理。

默认情况下， CPU 为总线主器件 0 （M0），优先级最高，ICD 为总线主器件 4（M4），优先级最低。其他总线主器件 （DMA 控制器）分别分配为 M3 （M1 和 M2 保留，不能使用）。用户应用程序可以通过设置 EDS 总线主器件优先级控制（MSTRPR）寄存器中的相应位来升高或降低 DMA 控制器的优先级，使之高于 CPU 优先级。所有优先级升高的总线主器件将维持相对于彼此的相同优先级关系 （即， M1 优先级最高， M3 优先级最低， M2 居中）。同样，优先级低于 CPU 的所有总线主器件也会维持相对于彼此的相同优先级关系。表 4-62 以表格形式列出了不同 MSTRPR 值时的总线主器件优先级方案。

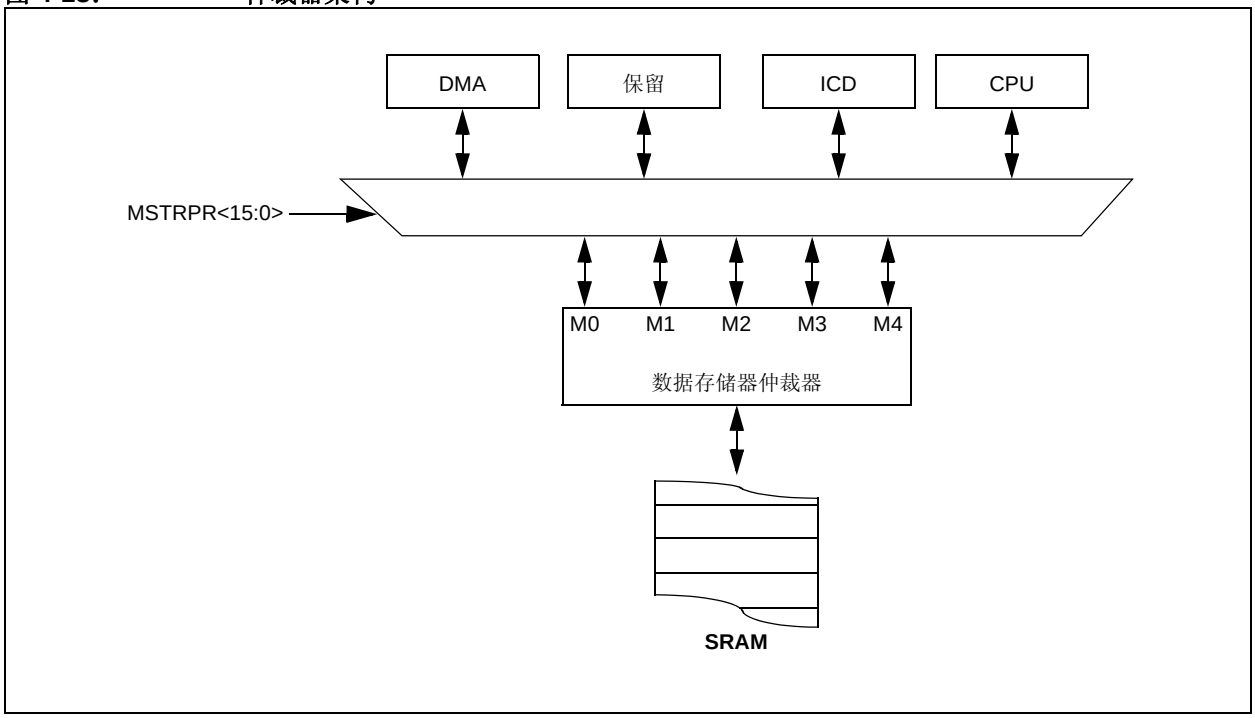
这种总线主器件优先级控制使用户应用程序可以控制系统的实时响应：或者在初始化期间静态进行，或者在响应实时事件时动态进行。

表 4-62： 数据存储器总线仲裁器优先级

优先级	MSTRPR<15:0> 位设置 (1)	
	0x0000	0x0020
M0 （最高）	CPU	DMA
M1	保留	CPU
M2	保留	保留
M3	DMA	保留
M4 （最低）	ICD	ICD

注 1： MSTRPR<15:0> 的所有其他值均保留。

图 4-18： 仲裁器架构



© 2012-2013 Microchip Technology Inc.

4.4.4 软件堆栈

W15 寄存器作为专用的软件堆栈指针（Stack Pointer，SP），并被异常处理、子程序调用和返回自动修改；但是， W15 可以被任何指令以与所有其他 W 寄存器相同的方式引用。这样就简化了对堆栈指针的读、写和操作（例如，创建堆栈帧）。

> **注：** 为了防止不对齐的堆栈访问， W15<0> 被硬件固定设置为 0。

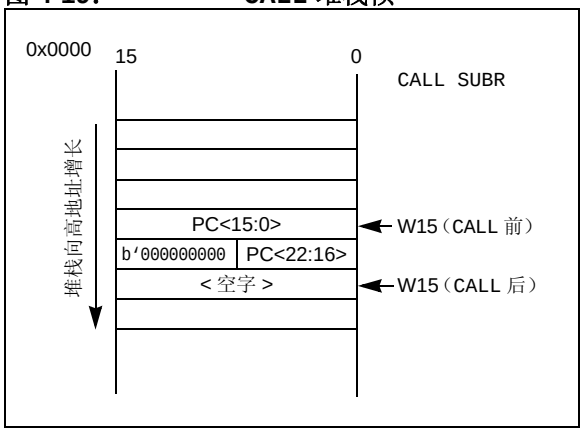
所有复位均将 W15 初始化为 0x1000。该地址确保在所有 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件中， SP 指向有效的 RAM 并允许不可屏蔽陷阱异常使用堆栈。这些可能在 SP 被用户软件初始化之前发生。在初始化期间，可以将 SP 再编程以指向数据空间内的任何存储单元。

堆栈指针总是指向第一个可用的空字并从低地址到高地址填充软件堆栈。图 4-19 显示了它如何在弹出堆栈（读）时预递减，以及在压入堆栈 （写）时后递增。

当 PC 压入堆栈时， PC<15:0> 被压入第一个可用的堆栈字，然后 PC<22:16> 被压入第二个可用的堆栈单元。对于任何 CALL 指令执行期间的 PC 压栈，压栈前 PC 的 MSB 被零扩展，如图 4-19 所示。异常处理期间，PC 的 MSB 与 CPU 状态寄存器 SR 的低 8 位组合。这样就能在中断处理期间自动保存 SRL 的内容。

> **注 1：** 为了维持系统堆栈指针 （W15）一致性，W15 永远不会受 （EDS）分页影响，因此被限制在地址范围 0x0000 至 0xFFFF。当 W14 用作堆栈帧指针 （SFA = 1）时，这同样适用于 W14。
>
> **2：** 由于堆栈可置于 X 和 Y 空间中并能访问这两个空间，因此在使用堆栈、特别是涉及到 C 语言开发环境中的局部自动变量时必须小心。

图 4-19： CALL 堆栈帧



4.5 指令寻址模式

表 4-63 给出了基本的寻址模式，这些寻址模式经过优化可以支持各指令的具体功能。MAC 类指令中提供的寻址模式与其他指令类型中的寻址模式有所不同。

4.5.1 文件寄存器指令

大多数文件寄存器指令使用一个 13 位地址字段（f）来直接寻址数据存储器中的前 8192 字节（Near 数据空间）。大多数文件寄存器指令使用工作寄存器 W0，W0 在这些指令中表示为 WREG。目标寄存器通常是同一个文件寄存器或 WREG（MUL 指令除外，它将结果写入寄存器或寄存器对）。使用 MOV 指令能够获得更大的灵活性，可以访问整个数据空间。

4.5.2 MCU 指令

三操作数 MCU 指令的形式是：

操作数 3 = 操作数 1< 功能 > 操作数 2

其中，操作数 1 始终是工作寄存器（即，寻址模式只能是寄存器直接寻址），称为 Wb。操作数 2 可以是一个 W 寄存器，取自数据存储器，或为一个 5 位立即数。结果可以保存在 W 寄存器或数据存储单元中。MCU 指令支持以下寻址模式：

- 寄存器直接寻址
- 寄存器间接寻址
- 执行后修改的寄存器间接寻址
- 执行前修改的寄存器间接寻址
- 5 位或 10 位立即数寻址

注： 并非所有指令都支持上述所有的寻址模式。各条指令可能支持这些寻址模式中的某些模式。

表 4-63： 支持的基本寻址模式

寻址模式	说明
文件寄存器直接寻址	明确指定文件寄存器的地址。
寄存器直接寻址	直接访问寄存器的内容。
寄存器间接寻址	Wn 的内容形成有效地址（EA）。
执行后修改的寄存器间接寻址	Wn 的内容形成 EA。然后用一个常量值来修改 Wn（递增或递减）。
执行前修改的寄存器间接寻址	先用一个有符号常量值修改 Wn（递增或递减），再由此时的 Wn 内容形成 EA。
带寄存器偏移量的寄存器间接寻址（寄存器变址寻址）	Wn 和 Wb 的和形成 EA。
带立即数偏移量的寄存器间接寻址	Wn 和立即数的和形成 EA。

© 2012-2013 Microchip Technology Inc.

4.5.3 传送指令和累加器指令

与其他指令相比，传送指令（适用于dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件）和DSP累加器类指令（适用于dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）提供了更为灵活的寻址模式。除了大多数 MCU 指令支持的寻址模式以外，传送指令和累加器指令还支持带寄存器偏移量的寄存器间接寻址模式，这也称为寄存器变址寻址模式。

> **注：** 对于 MOV 指令，指令中指定的寻址模式对于源寄存器和目标寄存器 EA，可以是不同的。然而，4 位 Wb（寄存器偏移量）字段为源寄存器和目标寄存器所共用 （但通常只由其中之一使用）。

概括地说，传送指令和累加器指令支持以下寻址模式：

- 寄存器直接寻址
- 寄存器间接寻址
- 执行后修改的寄存器间接寻址
- 执行前修改的寄存器间接寻址
- 带寄存器偏移量的寄存器间接寻址 （变址寻址）
- 带立即数偏移量的寄存器间接寻址
- 8 位立即数寻址
- 16 位立即数寻址

> **注：** 并非所有指令都支持上述所有的寻址模式。各条指令可能支持这些寻址模式中的某些模式。

4.5.4 MAC 指令（仅限 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）

双源操作数 DSP 指令（CLR、ED、EDAC、MAC、MPY、MPY.N、MOVSAC 和 MSC），也称为 MAC 指令，它们使用一组简化的寻址模式，允许用户应用程序通过寄存器间接寻址表有效地对数据指针进行操作。

双源操作数预取寄存器必须是集合 {W8, W9, W10, W11} 的成员。对于数据读取操作，W8 和 W9 始终用于 X RAGU，而 W10 和 W11 始终用于 Y AGU。从而，产生的有效地址（无论是在修改之前还是之后），对于 W8 和 W9 必须是 X 数据空间中的有效地址，对于 W10 和 W11 则必须是 Y 数据空间中的有效地址。

> **注：** 带寄存器偏移量的寄存器间接寻址模式仅可用于 W9 （在 X 空间中）和 W11 （在 Y 空间中）。

概括地说， MAC 类指令支持以下寻址模式：

- 寄存器间接寻址
- 执行后修改 （修改量为 2）的寄存器间接寻址
- 执行后修改 （修改量为 4）的寄存器间接寻址
- 执行后修改 （修改量为 6）的寄存器间接寻址
- 带寄存器偏移量的寄存器间接寻址 （变址寻址）

4.5.5 其他指令

除了上述的各种寻址模式之外，一些指令使用各种长度的立即数常量。例如， BRA （跳转）指令使用 16 位有符号立即数来直接指定跳转的目标，而 DISI 指令则使用一个 14 位无符号立即数字段。在一些指令中，例如 ULNK，操作数的来源和运算结果已经暗含在操作码中。某些操作，例如 NOP，没有任何操作数。

4.6 模寻址（仅限 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）

模寻址模式是一种使用硬件来自动支持循环数据缓冲区的方法。目的是在执行紧密循环代码时（这在许多 DSP 算法中很典型），不需要用软件来执行数据地址边界检查。

可以在数据空间或程序空间中进行模寻址（因为这两种空间的数据指针机制本质上是相同的）。X（也提供指向程序空间的指针）和 Y 数据空间中都可支持一个循环缓冲区。模寻址可以对任何W寄存器指针进行操作。然而，最好不要将 W14 或 W15 用于模寻址，因为这两个寄存器分别用作堆栈帧指针和堆栈指针。

一般来说，任何特定的循环缓冲区只能配置为单向工作，因为根据缓冲区的方向，对缓冲区起始地址（对于递增缓冲区）或结束地址（对于递减缓冲区）有一定限制。

使用限制的唯一例外是那些长度为 2 的幂的缓冲区。这些缓冲区满足起始和结束地址判据，它们可以双向操作（即，在低地址边界和高地址边界上都将进行地址边界检查）。

4.6.1 起始地址和结束地址

模寻址机制要求指定起始地址和结束地址，并将它们装入16位模缓冲区地址寄存器：XMODSRT、XMODEND、YMODSRT 和 YMODEND（见表 4-1）。

> **注：** Y 空间模寻址的EA计算使用字长度的数据（每个 EA 的 LSb 始终清零）。

循环缓冲区的长度不直接指定。它由相应的起始地址和结束地址之差决定。循环缓冲区的最大可能长度为 32K 字（64 KB）。

4.6.2 W 地址寄存器选择

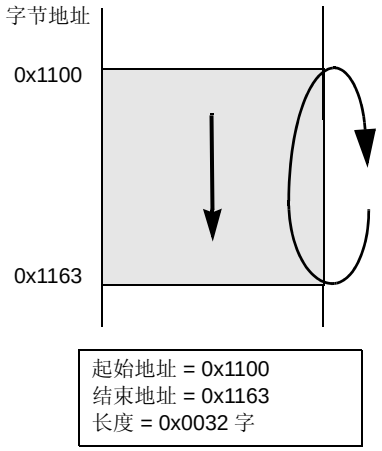
模寻址和位反转寻址控制寄存器 MODCON<15:0> 包含使能标志以及指定W地址寄存器的W寄存器字段。XWM 和 YWM 字段选择对哪些寄存器进行模寻址：

- 如果 XWM = 1111，则禁止 X RAGU 和 X WAGU 模寻址
- 如果 YWM = 1111，则禁止 Y AGU 模寻址

要进行模寻址的 X 地址空间指针 W 寄存器（XWM）存储在 MODCON<3:0> 中（见表 4-1）。当 XWM 被设置为除 1111 之外的任何值且 XMODEN 位（MODCON<15>）置 1 时， X 数据空间的模寻址被使能。

要进行模寻址的 Y 地址空间指针 W 寄存器（YWM）存储在 MODCON<7:4> 中。当 YWM 被设置为除 1111 之外的任何值且 YMODEN 位（MODCON<14>）置 1 时，Y 数据空间的模寻址被使能。

图 4-20： 模寻址操作示例




```
MOV     #0x1100, W0
MOV     W0, XMODSRT     ;set modulo start address
MOV     #0x1163, W0
MOV     W0, MODEND      ;set modulo end address
MOV     #0x8001, W0
MOV     W0, MODCON      ;enable W1, X AGU for modulo

MOV     #0x0000, W0     ;W0 holds buffer fill value

MOV     #0x1110, W1     ;point W1 to buffer

DO      AGAIN, #0x31    ;fill the 50 buffer locations
MOV     W0, [W1++]      ;fill the next location
AGAIN:  INC W0, W0      ;increment the fill value
```


© 2012-2013 Microchip Technology Inc.

4.6.3 模寻址的应用

模寻址可以应用于与任何 W 寄存器相关的有效地址（EA）计算中。地址边界检查功能检查地址是否等于：

- 上边界地址 （对于递增缓冲区）
- 下边界地址 （对于递减缓冲区）

重要的是要意识到，地址边界检查功能不仅会检查地址是否正好在地址边界上，而且会检查地址是否大于上边界地址（对于递增缓冲区）、或小于下边界地址（对于递减缓冲区）。因此，地址变化可能会越过边界，但仍然可以正确调整。

注：	只有在使用执行前修改或执行后修改寻址模式来计算有效地址时，模修正有效地址才被写回寄存器。如果使用了地址偏移量（例如，[W7 + W2]），会进行模寻址修正，但寄存器的内容保持不变。

4.7 位反转寻址 （仅限 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件）

位反转寻址模式用来简化基 2 FFT 算法的数据重新排序。它为 X AGU 所支持，仅限于数据写入。

地址修改量可以是常量或寄存器的内容，可视为将其位顺序反转。源地址和目标地址仍然是正常的顺序。于是，唯一需要反转的操作数就是地址修改量。

4.7.1 位反转寻址的实现

只有满足下列所有条件，才能使能位反转寻址模式：

- MODCON 寄存器中 BWM 位（W 寄存器选择）的值是除 1111 以外的任何值（不能使用位反转寻址访问堆栈）
- XBREV 寄存器中的 BREN 位置 1
- 使用的寻址模式是预递增或后递增的寄存器间接寻址模式

如果位反转缓冲区的长度为 $M = 2^N$ 字节，则数据缓冲区起始地址的最后 “N”位必须为零。

XB<14:0> 是位反转地址修改量或 “中心点”（pivot point），通常是一个常量。对于 FFT 计算，其值等于 FFT 数据缓冲区长度的一半。

注：	所有位反转 EA 的计算都使用字长度数据（每个 EA 的 LSb 始终清零）。为了产生兼容（字节）地址，要相应地调整 XB 的值。

使能位反转寻址时，仅对预递增或后递增的寄存器间接寻址、且仅对字长度数据写入，才会进行位反转寻址。对于任何其他寻址模式或对于字节长度数据，不会进行位反转寻址，而是生成正常的地址。在进行位反转寻址时， W 地址指针将始终加上地址修改量 （XB），与寄存器间接寻址模式相关的偏移量将被忽略。此外，由于要求是字长度数据，EA 的 LSb 被忽略（且始终清零）。

注：	可以使用同一个 W 寄存器同时使能模寻址和位反转寻址，但当使能时，对于写操作位反转寻址总是优先。

如果通过将 BREN 位 （XBREV<15>）置 1 使能了位反转寻址，那么，在写 XBREV 寄存器之后，不应立即进行要使用被指定为位反转指针的 W 寄存器的间接读操作。

图 4-21： 位反转寻址示例

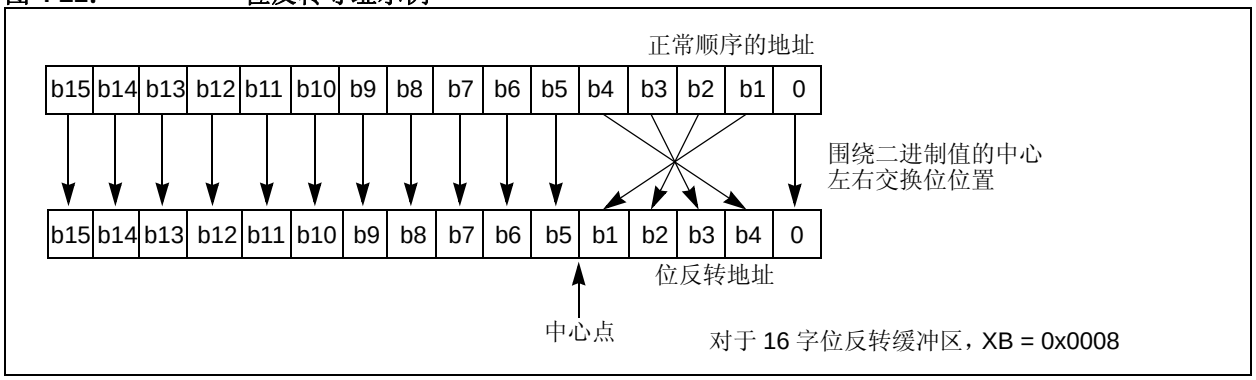


表 4-64： 位反转寻址序列 （16 项）

正常地址					位反转地址				
A3	**A2**	**A1**	**A0**	十进制	**A3**	**A2**	**A1**	**A0**	十进制
0	0	0	0	0	0	0	0	0	0
0	0	0	1	1	1	0	0	0	8
0	0	1	0	2	0	1	0	0	4
0	0	1	1	3	1	1	0	0	12
0	1	0	0	4	0	0	1	0	2
0	1	0	1	5	1	0	1	0	10
0	1	1	0	6	0	1	1	0	6
0	1	1	1	7	1	1	1	0	14
1	0	0	0	8	0	0	0	1	1
1	0	0	1	9	1	0	0	1	9
1	0	1	0	10	0	1	0	1	5
1	0	1	1	11	1	1	0	1	13
1	1	0	0	12	0	0	1	1	3
1	1	0	1	13	1	0	1	1	11
1	1	1	0	14	0	1	1	1	7
1	1	1	1	15	1	1	1	1	15

© 2012-2013 Microchip Technology Inc.

4.8 程序存储空间与数据存储空间的接口

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 架构采用 24 位宽的程序空间 （PS）和 16 位宽的数据空间 （DS）。该架构也是一种改进型哈佛结构，这意味着数据也能存放在程序空间内。要成功使用该数据，在访问数据时必须确保这两种存储空间中的信息是对齐的。

除了正常执行外， dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X器件的架构还提供了两种可在操作过程中访问程序空间的方法：

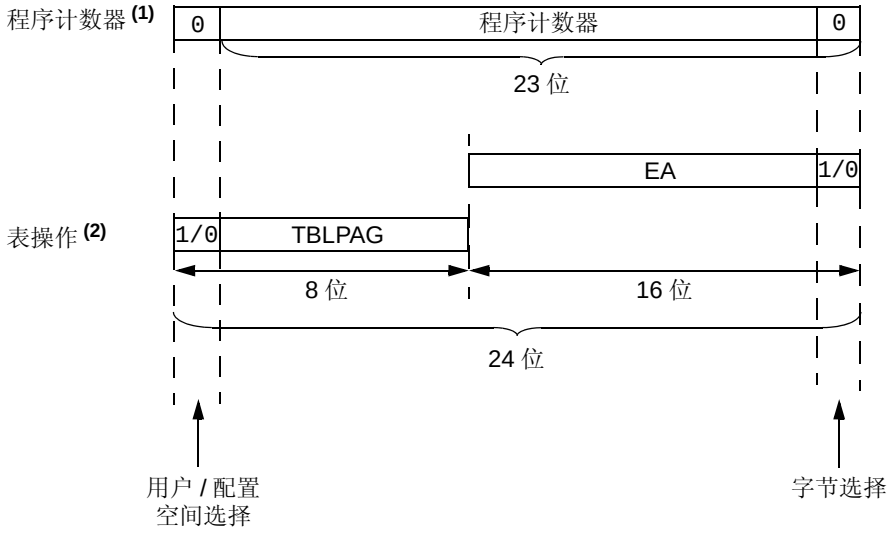
- 使用表指令访问程序空间中任意位置的各个字节或字
- 将程序空间的一部分重映射到数据空间（程序空间可视性）

表指令允许应用程序读写程序存储器的一小块区域。这一功能对于访问需要定期更新的数据表来说非常理想。也可通过表操作访问一个程序字的所有字节。重映射方法允许应用程序访问一大块数据，但只限于读操作，它非常适合于在一个大的静态数据表中进行查找。这一方法只能访问程序字的低位字。

表 4-65： 程序空间地址构成

访问类型	访问空间	程序空间地址				
		<23>	<22:16>	<15>	<14:1>	<0>
指令访问（代码执行）	用户	0	PC<22:1>			0
		0xx xxxx xxxx xxxx xxxx xxx0				
TBLRD/TBLWT（读 / 写字节或字）	用户	TBLPAG<7:0>		数据 EA<15:0>		
		0xxx xxxx		xxxx xxxx xxxx xxxx		
	配置	TBLPAG<7:0>		数据 EA<15:0>		
		1xxx xxxx		xxxx xxxx xxxx xxxx		

图 4-22： 访问程序空间内数据的地址生成方式



注 1： 程序空间地址的最低有效位（LSb）始终固定为 0，从而确保程序和数据空间中的数据是字对齐的。
2： 表操作不要求字对齐。允许对配置存储空间执行表读操作。

4.8.1 使用表指令访问程序存储器中的数据

TBLRDL 和 TBLWTL 指令提供了直接读或写程序空间内任何地址的低位字的方法，无需通过数据空间。TBLRDH 和 TBLWTH 指令是可以将一个程序空间字的最高 8 位作为数据读写的惟一方法。

对于每个连续的 24 位程序字，PC 的递增量为 2。这使得程序存储器地址能够直接映射到数据空间地址。于是，程序存储器可以看作是两个 16 位宽字的地址空间，它们并排放置，具有相同的地址范围。TBLRDL 和 TBLWTL 访问存有最低有效数据字的空间，而 TBLRDH 和 TBLWTH 则访问存有最高数据字节的空间。

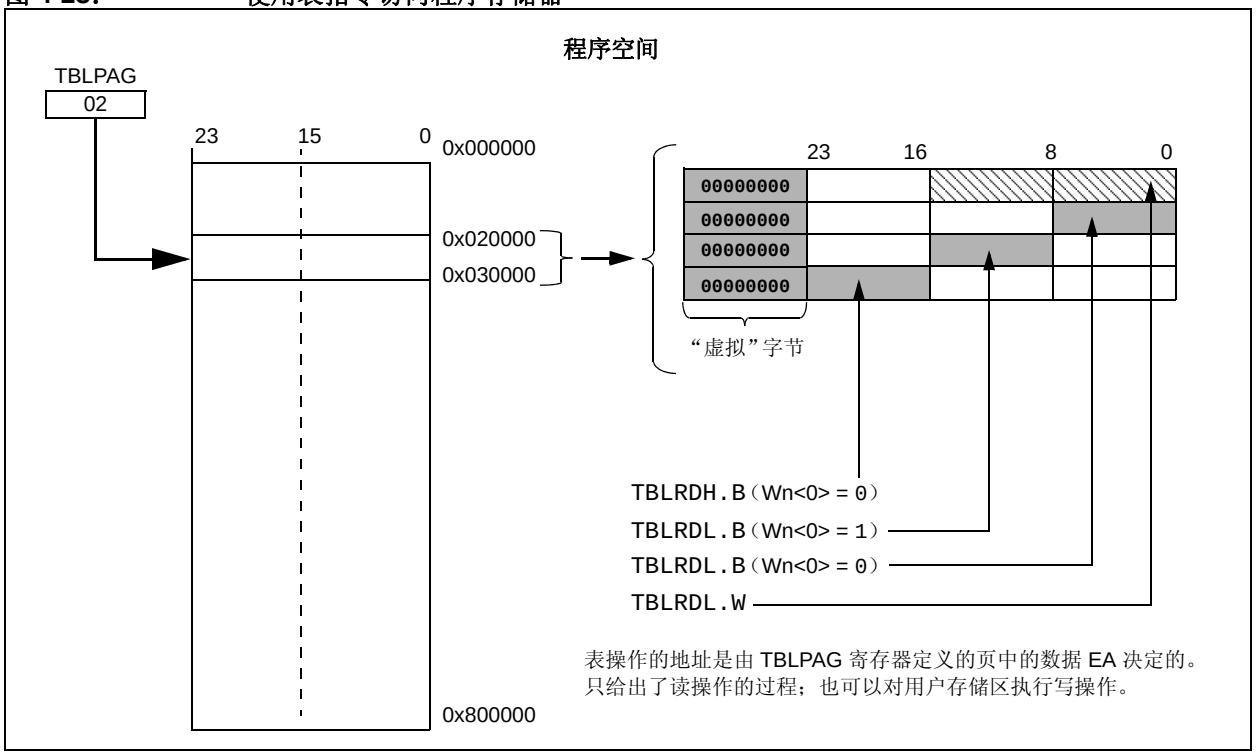
提供了两条表指令来对程序空间执行字节或字（16 位）长度的数据读写。读和写都可以采用字节或字操作的形式。

- TBLRDL （表读低位字）：
  - 在字模式下，该指令将程序空间地址中的低位字（P<15:0>）映射到数据地址（D<15:0>）中
  - 在字节模式下，低位程序字的高字节或低字节被映射到数据地址的低字节中。当字节选择位为 1 时映射高字节；当字节选择位为 0 时映射低字节。
- TBLRDH （表读高位字）：
  - 在字模式下，该指令将程序地址中的整个高位字 （P<23:16>）映射到数据地址中。“虚拟”字节 （D<15:8>）始终为 0。
  - 在字节模式下，该指令将程序字的高字节或低字节映射到数据地址的 D<7:0> 中，就如同 TBLRDL 指令。当选择最高位 “虚拟”字节（字节选择位 = 1）时，数据将始终为 0。

表指令 TBLWTH 和 TBLWTL 以类似的方式向程序空间地址写入各字节或字。**第 5.0 节“闪存程序存储器”**对这两条指令的详细操作给出了说明。

对于所有的表操作，要访问程序存储空间的哪个区域是由表页寄存器（TBLPAG）决定的。TBLPAG 可寻址器件的整个程序存储空间，包括用户应用程序空间和配置空间。当 TBLPAG<7> = 0 时，表页位于用户存储空间中。当 TBLPAG<7> = 1 时，表页位于配置存储空间中。

图 4-23： 使用表指令访问程序存储器



© 2012-2013 Microchip Technology Inc.

5.0 闪存程序存储器

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X系列 器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 5 章 “闪存编程”**（DS70609），该文档可从 Microchip 网站 （www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件包含用于存储和执行应用代码的内部闪存程序存储器。在整个 VDD 范围内，正常操作期间，存储器都是可读写、可擦除的。

可采用两种方式对闪存进行编程：

- 在线串行编程 （ICSP™）功能
- 运行时自编程 （Run-Time Self-Programming，RTSP）

ICSP 允许在最终的应用电路中对dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X器件进行串行编程。只需要使用5根线就可以完成编程，它们分别是编程时钟线和编程数据线 （备用编程引脚对之一：PGECx/PGEDx）、电源线 （VDD）、地线 （VSS）和主复位线（MCLR）。这允许用户在生产电路板时使用未编程器件，而仅在产品交付之前才对器件进行编程，从而可以使用最新版本的固件或者定制固件进行编程。

使用 TBLRD （表读）和 TBLWT （表写）指令来实现 RTSP。通过 RTSP，用户应用程序可以按单个程序存储字的方式写入程序存储器数据，以及按块或 “页” （1024 条指令， 3072 字节）的方式擦除程序存储器。

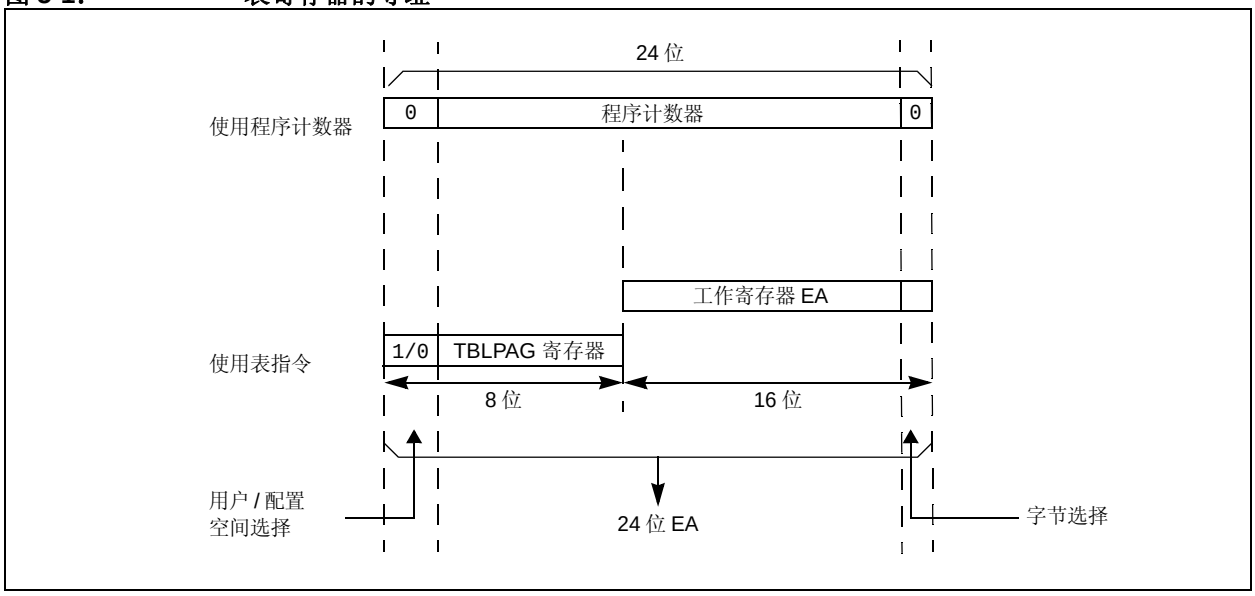
5.1 表指令和闪存编程

闪存的所有编程都是通过表读和表写指令完成的，与使用的编程方法无关。这些指令允许器件在正常工作模式下从数据存储器直接读写程序存储空间。程序存储器中 24 位目标地址由 TBLPAG 寄存器的 bit<7:0> 和表指令中指定 W 寄存器中的有效地址 （EA）组成，如图 5-1 所示。

TBLRDL 和 TBLWTL 指令用于读或写程序存储器的 bit<15:0>。TBLRDL 和 TBLWTL 能以字或字节模式访问程序存储器。

TBLRDH 和 TBLWTH 指令用于读或写程序存储器的 bit<23:16>。 TBLRDH 和 TBLWTH 同样能以字或字节模式访问程序存储器。

图 5-1： 表寄存器的寻址



5.2 RTSP 工作原理

RTSP 允许用户应用程序一次擦除存储器的一页，以及一次编程两个指令字。关于每款器件的页大小，请参见通用和电机控制系列表 （分别为表 1 和表 2）。

关于对闪存进行擦除和编程操作的更多信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 5 章 “闪存编程”**（DS70609）。

5.3 编程操作

在 RTSP 模式下，对内部闪存进行编程或擦除需要执行完整的编程序列。处理器暂停 （等待）直到编程操作完成。

关于擦除和编程时间，请参见 **第 30.0 节“电气特性”**的表 30-14 中的参数 D137a 和 D137b（页擦除时间），以及 D137b 和 D138b （字写周期）。

将 WR 位 （NVMCON<15>）置 1 启动操作，当操作完成时 WR 位会自动清零。

5.3.1 闪存程序存储器的编程算法

编程器每次可以对闪存程序存储器的两个相邻字（24 位 x 2）进行编程，即每次间隔一个字地址边界 （0x000002、0x000006 和 0x00000A 等）。要实现该目的，需要先擦除包含用户希望更改存储单元的地址的页。

为防止意外操作，必须向 NVMKEY 写入启动序列，用于允许执行任何擦除或编程操作。在执行编程命令后，用户应用程序必须等待一段编程时间，直到编程操作完成。编程序列启动后紧跟的两条指令应该为 NOP 指令。

关于使用 RTSP 进行编程的详细信息和代码示例，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 5 章“闪存编程”**（DS70609）。

5.4 闪存资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> **注：** 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

5.4.1 主要资源

- **第 5 章 “闪存编程”**（DS70609）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

5.5 控制寄存器

有 4 个 SFR 用于读写闪存程序存储器：NVMCON、NVMKEY、 NVMADRU 和 NVMADR。

NVMCON 寄存器 （寄存器 5-1）控制要擦除的块、要编程的存储器类型以及编程周期的启动。

NVMKEY （寄存器 5-4）是一个只写寄存器，用于写保护。要启动编程或擦除序列，用户应用程序必须将 0x55 和 0xAA 连续写入 NVMKEY 寄存器。

有两个 NVM 地址寄存器: NVMADRU 和 NVMADR。这两个寄存器连接在一起时，构成要进行编程操作的选定字的 24 位有效地址 （EA），或者要进行擦除操作的选定页的 24 位有效地址 （EA）。

NVMADRU 寄存器用于保存 EA 的高 8 位，而 NVMADR 寄存器用于保存 EA 的低 16 位。

© 2012-2013 Microchip Technology Inc.

寄存器 5-1： NVMCON：非易失性存储器 （NVM）控制寄存器

R/SO-0[1]	R/W-0[1]	R/W-0[1]	R/W-0	U-0	U-0	U-0	U-0
WR	WREN	WRERR	NVMSIDL[2]	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	R/W-0[1]	R/W-0[1]	R/W-0[1]	R/W-0[1]
—	—	—	—	NVMOP<3:0>[3,4]			
bit 7							bit 0

图注：	SO = 只可置 1 位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **WR：**写控制位 [1]
1 = 启动闪存编程或擦除操作。操作是自定时的，一旦操作完成，该位即由硬件清零
0 = 编程或擦除操作完成，并处于停止状态

bit 14 **WREN：**写使能位 [1]
1 = 使能闪存编程 / 擦除操作
0 = 禁止闪存编程 / 擦除操作

bit 13 **WRERR：**写序列错误标志位 [1]
1 = 试图执行不合法的编程或擦除序列，或者发生终止 （试图将 WR 位置 1 时自动置 1 该位）
0 = 编程或擦除操作正常完成

bit 12 **NVMSIDL：**NVM 空闲模式停止控制位 [2]
1 = 在空闲模式下闪存稳压器进入待机模式
0 = 在空闲模式下闪存稳压器继续工作

bit 11-4 **未实现：**读为 0

bit 3-0 **NVMOP<3:0>：**NVM 操作选择位 [1,3,4]
1111 = 保留
1110 = 保留
1101 = 保留
1100 = 保留
1011 = 保留
1010 = 保留
0011 = 存储器页擦除操作
0010 = 保留
0001 = 存储器双字编程操作 [5]
0000 = 保留

注 **1：** 这些位只能在 POR 时复位。
2： 如果该位置 1，可实现最小功耗（IIDLE），并且在退出空闲模式时、在闪存开始工作之前会有一定延时（TVREG）。
3： NVMOP<3:0> 的所有其他组合均未实现。
4： 在任意 NVM 操作正在进行时，执行 PWRSAV 指令会被忽略。
5： 在执行该操作期间，会对 4 字边界上两个相邻的字编程。

寄存器 5-2： NVMADRU：非易失性存储器高位字地址寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
NVMADRU<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **未实现：**读为 0

bit 7-0 **NVMADRU<7:0>：**非易失性存储器高位字写地址位
选择闪存程序存储器中要进行编程或擦除的存储单元的最高 8 位。用户应用程序可以读写该寄存器。

寄存器 5-3： NVMADR：非易失性存储器低位字地址寄存器

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
NVMADR<15:8>							
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
NVMADR<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **NVMADR<15:0>：**非易失性存储器低位字写地址位
选择闪存程序存储器中要进行编程或擦除的存储单元的低 16 位。用户应用程序可以读写该寄存器。

寄存器 5-4： NVMKEY：非易失性存储器密钥寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

W-0	W-0	W-0	W-0	W-0	W-0	W-0	W-0
NVMKEY<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **未实现：**读为 0

bit 7-0 **NVMKEY<7:0>：**密钥寄存器 （只写）位

© 2012-2013 Microchip Technology Inc.

6.0 复位

> 注 1：本数据手册总结了 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 8 章“复位”**（DS70602），该文档可从 Microchip 网站（www.microchip.com）下载。
>
> 2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节“存储器构成”**。

复位模块结合了所有复位源并控制器件的主复位信号 SYSRST。下面列出了器件的复位源：

- POR：上电复位
- BOR：欠压复位
- MCLR：主复位引脚复位
- SWR：RESET 指令
- WDTO：看门狗定时器超时复位
- CM：配置不匹配复位
- TRAPR：陷阱冲突复位
- IOPUWR：非法条件器件复位
  - 非法操作码复位
  - 未初始化的 W 寄存器复位
  - 安全性复位

图 6-1 给出了复位模块的简化框图。

任何有效的复位源都将使 SYSRST 信号有效。在系统复位时，一些与 CPU 和外设相关的寄存器被强制为已知的复位状态，而有一些寄存器不受影响。

> 注： 如需了解寄存器复位状态的信息，请参见本手册中的特定外设章节或**第 4.0 节“存储器构成”**。

任何类型的器件复位都会将RCON寄存器中相应的状态位置 1，以指示复位类型（见寄存器 6-1）。

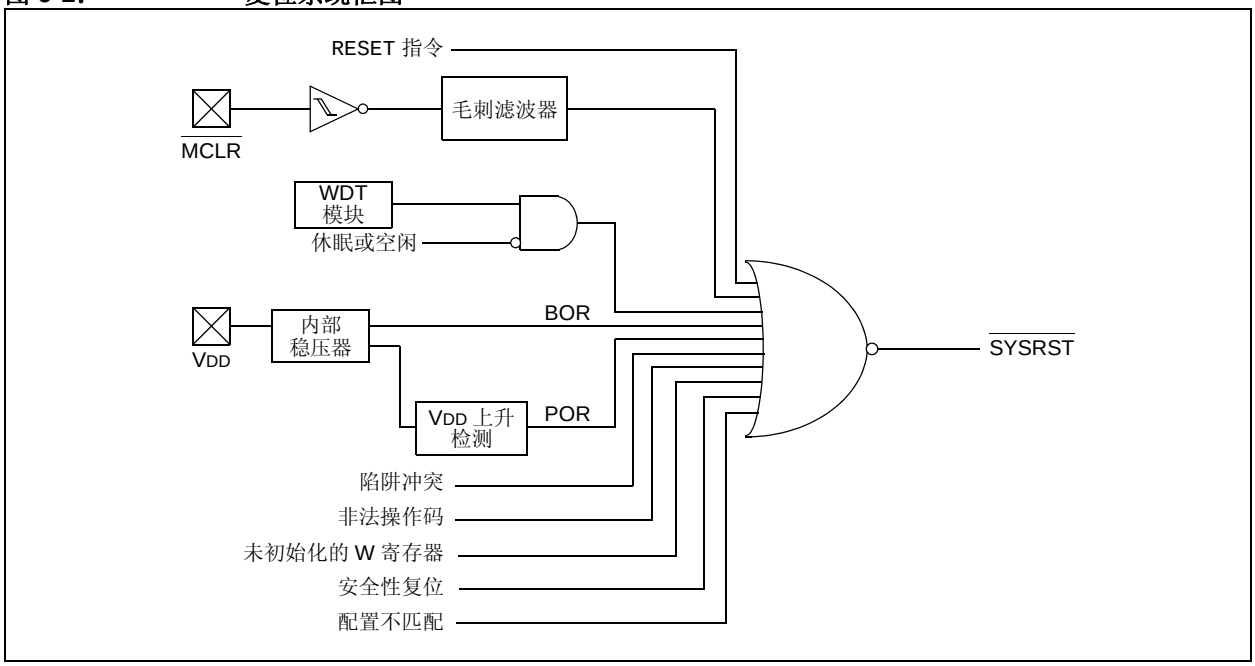
POR 将清零除 POR 和 BOR 位（RCON<1:0>）之外的所有位， POR 和 BOR 位在 POR 时被置 1。用户应用程序可在代码执行过程中的任何时间置 1 或清零任何位。RCON 寄存器中的位仅用作状态位。用软件将某个复位状态位置 1 不会导致器件发生复位。

RCON 寄存器还包含与看门狗定时器和器件节能状态相关的其他位。本手册的其他章节中将讨论这些位的功能。

> 注： RCON 寄存器中的状态位应该在被读取后清零，这样在器件复位后 RCON 寄存器的下一个值才有意义。

对于所有复位，默认时钟源由 FOSCSEL 配置寄存器中的 FNOSC<2:0> 位决定。在复位时， FNOSC<2:0> 位的值会装入 NOSC<2:0>（OSCCON<10:8>），然后后者相应地初始化系统时钟。

图 6-1： 复位系统框图



6.1 复位资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

6.1.1 主要资源

- **第 8 章 “复位”**（DS70602）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

寄存器 6-1： RCON：复位控制寄存器 (1)

R/W-0	R/W-0	U-0	U-0	R/W-0	U-0	R/W-0	R/W-0
TRAPR	IOPUWR	—	—	VREGSF	—	CM	VREGS
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1
EXTR	SWR	SWDTEN(2)	WDTO	SLEEP	IDLE	BOR	POR
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **TRAPR：**陷阱复位标志位
1 = 发生了陷阱冲突复位
0 = 未发生陷阱冲突复位

bit 14 **IOPUWR：**非法操作码或访问未初始化的 W 寄存器复位标志位
1 = 检测到非法操作码、非法地址模式或将未初始化的 W 寄存器用作地址指针而导致复位
0 = 未发生非法操作码或未初始化的 W 寄存器复位

bit 13-12 **未实现：**读为 0

bit 11 **VREGSF：**休眠模式下闪存稳压器待机位
1 = 在休眠模式下闪存稳压器继续工作
0 = 在休眠模式下闪存稳压器进入待机模式

bit 10 **未实现：**读为 0

bit 9 **CM：**配置不匹配标志位
1 = 发生了配置不匹配复位
0 = 未发生配置不匹配复位

bit 8 **VREGS：**休眠模式下稳压器待机位
1 = 在休眠模式下稳压器继续工作
0 = 在休眠模式下稳压器进入待机模式

bit 7 **EXTR：**外部复位 （$\overline{\text{MCLR}}$）引脚位
1 = 发生了主复位 （引脚）复位
0 = 未发生主复位 （引脚）复位

bit 6 **SWR：**软件 RESET （指令）标志位
1 = 执行了 RESET 指令
0 = 未执行 RESET 指令

bit 5 **SWDTEN：**软件使能 / 禁止 WDT 位 (2)
1 = 使能 WDT
0 = 禁止 WDT

bit 4 **WDTO：**看门狗定时器超时标志位
1 = 发生了 WDT 超时
0 = 未发生 WDT 超时

注 1： 所有复位状态位都可以用软件置 1 或清零。用软件将这些位中的某一位置 1 不会导致器件复位。
2： 如果 FWDTEN 配置位为 1 （未编程），则 WDT 总是使能，而与 SWDTEN 位的设置无关。

寄存器 6-1： RCON：复位控制寄存器 (1) （续）

bit 3 **SLEEP**：从休眠模式唤醒标志位
1 = 器件处于休眠模式
0 = 器件不处于休眠模式

bit 2 **IDLE**：从空闲模式唤醒标志位
1 = 器件处于空闲模式
0 = 器件不处于空闲模式

bit 1 **BOR**：欠压复位标志位
1 = 发生了欠压复位
0 = 未发生欠压复位

bit 0 **POR**：上电复位标志位
1 = 发生了上电复位
0 = 未发生上电复位

注 1： 所有复位状态位都可以用软件置 1 或清零。用软件将这些位中的某一位置 1 不会导致器件复位。
2： 如果 FWDTEN 配置位为 1 （未编程），则 WDT 总是使能，而与 SWDTEN 位的设置无关。

© 2012-2013 Microchip Technology Inc.

7.0 中断控制器

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 6 章 “中断”**（DS70600），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 的中断控制器将诸多外设中断请求信号缩减为一个送往 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X CPU 的中断请求信号。

中断控制器具有以下特性：

- 多达 8 个处理器异常和软件陷阱
- 8 个可由用户选择的优先级
- 中断向量表 （IVT），其中每个中断或异常源对应一个唯一的向量
- 在指定的用户优先级内具有固定的优先级
- 固定的中断进入和返回延时

7.1 中断向量表

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 的中断向量表（IVT）（如图 7-1 所示）位于程序存储器中，起始单元地址是 000004h。IVT 包含 7 个不可屏蔽陷阱向量和多达 246 个中断源。一般来说，每个中断源都有自己的中断向量。每个中断向量都包含一个 24 位宽的地址。每个中断向量单元中编程的值是其相关的中断服务程序 （Interrupt Service Routine， ISR）的起始地址。

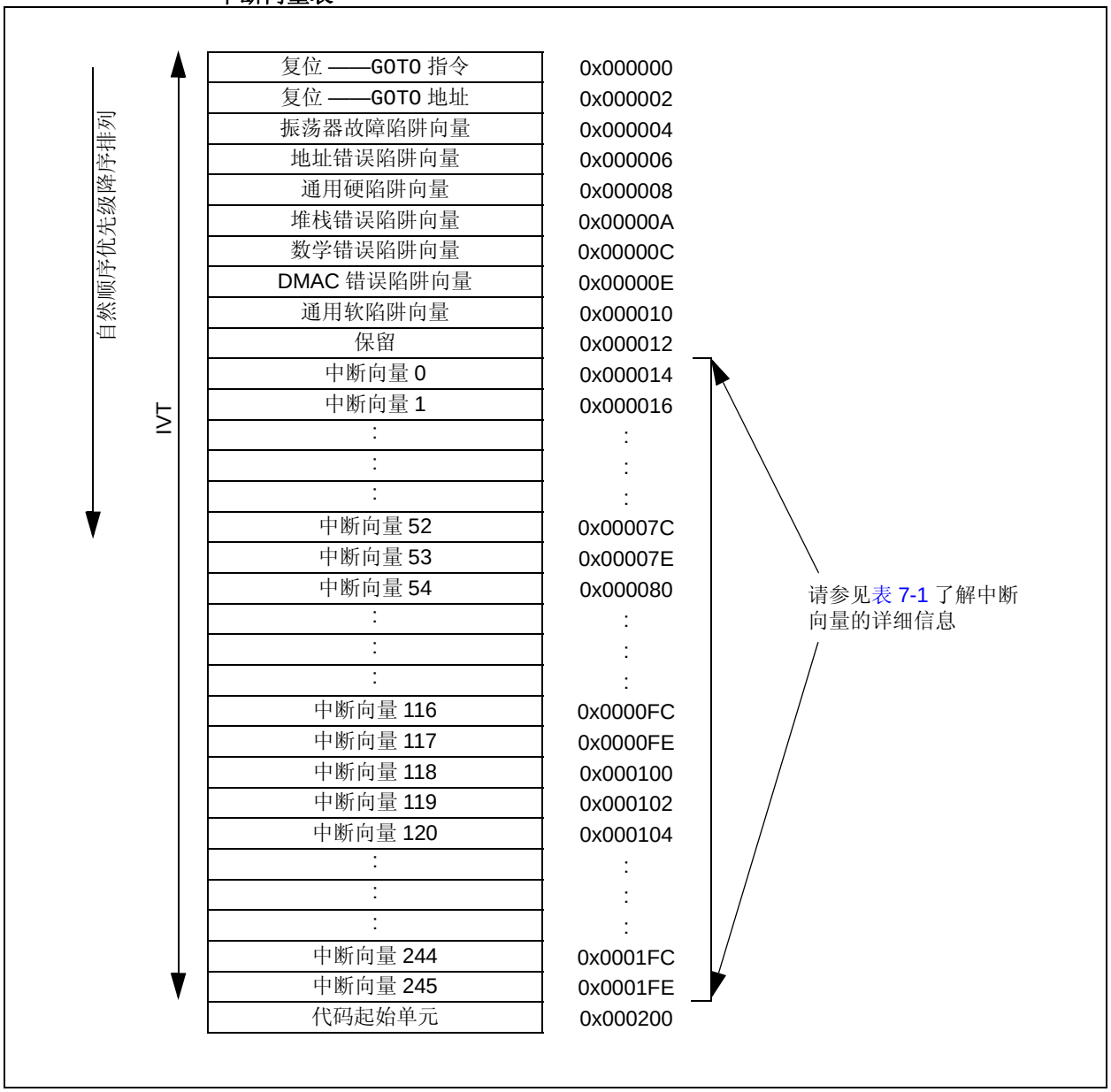
中断向量根据其自然优先级区分优先顺序。自然优先级与中断向量在向量表中的位置有关。一般来说，较低地址的中断向量具有较高的自然优先级。例如，与向量 0 相关的中断比任何其他向量地址的中断具有更高的自然优先级。

7.2 复位过程

器件复位不是真正的异常，因为复位过程中并不涉及到中断控制器。作为对复位的响应， dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件清零其寄存器，强制 PC 为零。然后器件从地址 0x000000 处开始执行程序。用户可以在复位地址处编程一条 GOTO 指令，将程序执行重定向到相应的启动程序。

注： 应使用包含 RESET 指令的默认中断处理程序的地址编程 IVT 中所有未实现或未使用的向量单元。

图 7-1： dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 中断向量表



© 2012-2013 Microchip Technology Inc.

表 7-1：　　中断向量详细信息

中断源	向量编号	中断请求（IRQ）编号	IVT 地址	中断位的位置		
				标志	允许	优先级
最高自然顺序优先级						
INT0—— 外部中断 0	8	0	0x000014	IFS0<0>	IEC0<0>	IPC0<2:0>
IC1—— 输入捕捉 1	9	1	0x000016	IFS0<1>	IEC0<1>	IPC0<6:4>
OC1—— 输出比较 1	10	2	0x000018	IFS0<2>	IEC0<2>	IPC0<10:8>
T1——Timer1	11	3	0x00001A	IFS0<3>	IEC0<3>	IPC0<14:12>
DMA0——DMA 通道 0	12	4	0x00001C	IFS0<4>	IEC0<4>	IPC1<2:0>
IC2—— 输入捕捉 2	13	5	0x00001E	IFS0<5>	IEC0<5>	IPC1<6:4>
OC2—— 输出比较 2	14	6	0x000020	IFS0<6>	IEC0<6>	IPC1<10:8>
T2——Timer2	15	7	0x000022	IFS0<7>	IEC0<7>	IPC1<14:12>
T3——Timer3	16	8	0x000024	IFS0<8>	IEC0<8>	IPC2<2:0>
SPI1E——SPI1 错误	17	9	0x000026	IFS0<9>	IEC0<9>	IPC2<6:4>
SPI1——SPI1 传输完成	18	10	0x000028	IFS0<10>	IEC0<10>	IPC2<10:8>
U1RX——UART1 接收器	19	11	0x00002A	IFS0<11>	IEC0<11>	IPC2<14:12>
U1TX——UART1 发送器	20	12	0x00002C	IFS0<12>	IEC0<12>	IPC3<2:0>
AD1——ADC1 转换完成	21	13	0x00002E	IFS0<13>	IEC0<13>	IPC3<6:4>
DMA1——DMA 通道 1	22	14	0x000030	IFS0<14>	IEC0<14>	IPC3<10:8>
保留	23	15	0x000032	—	—	—
SI2C1——I2C1 从事件	24	16	0x000034	IFS1<0>	IEC1<0>	IPC4<2:0>
MI2C1——I2C1 主事件	25	17	0x000036	IFS1<1>	IEC1<1>	IPC4<6:4>
CM—— 比较器组合事件	26	18	0x000038	IFS1<2>	IEC1<2>	IPC4<10:8>
CN—— 输入电平变化中断	27	19	0x00003A	IFS1<3>	IEC1<3>	IPC4<14:12>
INT1—— 外部中断 1	28	20	0x00003C	IFS1<4>	IEC1<4>	IPC5<2:0>
保留	29-31	21-23	0x00003E-0x000042	—	—	—
DMA2——DMA 通道 2	32	24	0x000044	IFS1<8>	IEC1<8>	IPC6<2:0>
OC3—— 输出比较 3	33	25	0x000046	IFS1<9>	IEC1<9>	IPC6<6:4>
OC4—— 输出比较 4	34	26	0x000048	IFS1<10>	IEC1<10>	IPC6<10:8>
T4——Timer4	35	27	0x00004A	IFS1<11>	IEC1<11>	IPC6<14:12>
T5——Timer5	36	28	0x00004C	IFS1<12>	IEC1<12>	IPC7<2:0>
INT2—— 外部中断 2	37	29	0x00004E	IFS1<13>	IEC1<13>	IPC7<6:4>
U2RX——UART2 接收器	38	30	0x000050	IFS1<14>	IEC1<14>	IPC7<10:8>
U2TX——UART2 发送器	39	31	0x000052	IFS1<15>	IEC1<15>	IPC7<14:12>
SPI2E——SPI2 错误	40	32	0x000054	IFS2<0>	IEC2<0>	IPC8<2:0>
SPI2——SPI2 传输完成	41	33	0x000056	IFS2<1>	IEC2<1>	IPC8<6:4>
C1RX——CAN1 接收数据就绪 (1)	42	34	0x000058	IFS2<2>	IEC2<2>	IPC8<10:8>
C1——CAN1 事件 (1)	43	35	0x00005A	IFS2<3>	IEC2<3>	IPC8<14:12>
DMA3——DMA 通道 3	44	36	0x00005C	IFS2<4>	IEC2<4>	IPC9<2:0>
IC3—— 输入捕捉 3	45	37	0x00005E	IFS2<5>	IEC2<5>	IPC9<6:4>
IC4—— 输入捕捉 4	46	38	0x000060	IFS2<6>	IEC2<6>	IPC9<10:8>
保留	47-56	39-48	0x000062-0x000074	—	—	—
SI2C2——I2C2 从事件	57	49	0x000076	IFS3<1>	IEC3<1>	IPC12<6:4>
MI2C2——I2C2 主事件	58	50	0x000078	IFS3<2>	IEC3<2>	IPC12<10:8>
保留	59-64	51-56	0x00007A-0x000084	—	—	—
PSEM——PWM 特殊事件匹配 (2)	65	57	0x000086	IFS3<9>	IEC3<9>	IPC14<6:4>

注　1：该中断源仅在 dsPIC33EPXXXGP50X 和 dsPIC33EPXXXMC50X 器件上可用。
　　2：该中断源仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

表 7-1： 中断向量详细信息 （续）

中断源	向量编号	中断请求（IRQ）编号	IVT 地址	中断位的位置		
				标志	允许	优先级
QEI1——QEI1 位置计数器比较 (2)	66	58	0x000088	IFS3<10>	IEC3<10>	IPC14<10:8>
保留	67-72	59-64	0x00008A-0x000094	—	—	—
U1E——UART1 错误中断	73	65	0x000096	IFS4<1>	IEC4<1>	IPC16<6:4>
U2E——UART2 错误中断	74	66	0x000098	IFS4<2>	IEC4<2>	IPC16<10:8>
CRC——CRC 发生器中断	75	67	0x00009A	IFS4<3>	IEC4<3>	IPC16<14:12>
保留	76-77	68-69	0x00009C-0x00009E	—	—	—
C1TX——CAN1 发送数据请求 (1)	78	70	0x000A0	IFS4<6>	IEC4<6>	IPC17<10:8>
保留	79-84	71-76	0x0000A2-0x0000AC	—	—	—
CTMU——CTMU 中断	85	77	0x0000AE	IFS4<13>	IEC4<13>	IPC19<6:4>
保留	86-101	78-93	0x0000B0-0x0000CE	—	—	—
PWM1——PWM 发生器 1(2)	102	94	0x0000D0	IFS5<14>	IEC5<14>	IPC23<10:8>
PWM2——PWM 发生器 2(2)	103	95	0x0000D2	IFS5<15>	IEC5<15>	IPC23<14:12>
PWM3——PWM 发生器 3(2)	104	96	0x0000D4	IFS6<0>	IEC6<0>	IPC24<2:0>
保留	105-149	97-141	0x0001D6-0x00012E	—	—	—
ICD——ICD 应用	150	142	0x000142	IFS8<14>	IEC8<14>	IPC35<10:8>
JTAG——JTAG 编程	151	143	0x000130	IFS8<15>	IEC8<15>	IPC35<14:12>
保留	152	144	0x000134	—	—	—
PTGSTEP——PTG 步阶	153	145	0x000136	IFS9<1>	IEC9<1>	IPC36<6:4>
PTGWDT——PTG 看门狗超时	154	146	0x000138	IFS9<2>	IEC9<2>	IPC36<10:8>
PTG0——PTG 中断 0	155	147	0x00013A	IFS9<3>	IEC9<3>	IPC36<14:12>
PTG1——PTG 中断 1	156	148	0x00013C	IFS9<4>	IEC9<4>	IPC37<2:0>
PTG2——PTG 中断 2	157	149	0x00013E	IFS9<5>	IEC9<5>	IPC37<6:4>
PTG3——PTG 中断 3	158	150	0x000140	IFS9<6>	IEC9<6>	IPC37<10:8>
保留	159-245	151-245	0x000142-0x0001FE	—	—	—
最低自然顺序优先级						

注 1： 该中断源仅在 dsPIC33EPXXXGP50X 和 dsPIC33EPXXXMC50X 器件上可用。
2： 该中断源仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

© 2012-2013 Microchip Technology Inc.

7.3 中断资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

7.3.1 主要资源

- **第 6 章 “中断”**（DS70600）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

7.4 中断控制和状态寄存器

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件实现了以下用于中断控制器的寄存器：

- INTCON1
- INTCON2
- INTCON3
- INTCON4
- INTTREG

7.4.1 INTCON1 至 INTCON4

INTCON1、INTCON2、INTCON3 和 INTCON4 控制全局中断功能。

INTCON1 包含中断嵌套禁止位 （NSTDIS）以及处理器陷阱源的控制和状态标志。

INTCON2寄存器控制外部中断请求信号的行为，并且还包含全局中断允许位 （GIE）。

INTCON3 包含 DMA 和 DO 堆栈溢出状态陷阱源的状态标志。

INTCON4寄存器包含软件生成的硬陷阱状态位（SGHT）。

7.4.2 IFSx

IFSx 寄存器维护所有中断请求标志。每个中断源都具有一个中断标志状态位，该状态位由相应的外设中断或外部中断信号置 1，通过软件进行清零。

7.4.3 IECx

IECx寄存器维护所有中断允许位。这些控制位用于单独允许外设中断或外部信号中断。

7.4.4 IPCx

IPCx 寄存器用于设置每个中断源的中断优先级（Interrupt Priority Level，IPL）。可以为每个用户中断源分配 8 个优先级之一。

7.4.5 INTTREG

INTTREG 寄存器包含相关的中断向量编号和新的 CPU 中断优先级，分别锁存在 INTTREG 寄存器中的向量编号（VECNUM<7:0>）和中断优先级（ILR<3:0>）位域中。新的中断优先级是等待处理中断的优先级。

中断源按表 7-1 中的顺序分配给 IFSx、IECx 和 IPCx 寄存器。例如， INT0 （外部中断 0）向量编号为 8、自然顺序优先级为 0。所以 INT0IF 位在 IFS0<0> 中，INT0IE 位在 IEC0<0> 中， INT0IP 位在 IPC0 的第一个位置（IPC0<2:0>）中。

7.4.6 状态 / 控制寄存器

尽管这些寄存器不是中断控制硬件的特定组成部分，但其中两个CPU控制寄存器仍包含控制中断功能的位。关于这些寄存器的更多信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 2 章 “CPU”**（DS70359）。

- CPU状态寄存器SR包含IPL<2:0>位（SR<7:5>）。这些位指示当前CPU中断优先级。用户软件可以通过写 IPLx 位来更改当前 CPU 中断优先级。
- CORCON 寄存器包含 IPL3 位，这个位与 IPL<2:0> 位一起指示当前 CPU 优先级。IPL3 是只读位，所以用户软件不能屏蔽陷阱事件。

在下面各页中的寄存器 7-3 至寄存器 7-7 说明了所有的中断寄存器。

寄存器 7-1： SR：CPU 状态寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/C-0	R/C-0	R-0	R/W-0
OA	OB	SA	SB	OAB	SAB	DA	DC
bit 15							bit 8

R/W-0(3)	R/W-0(3)	R/W-0(3)	R-0	R/W-0	R/W-0	R/W-0	R/W-0
IPL<2:0>(2)			RA	N	OV	Z	C
bit 7							bit 0

图注：	C = 可清零位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 7-5 IPL<2:0>：CPU 中断优先级状态位 (2,3)

111 = CPU 中断优先级为 7 （15）；禁止用户中断
110 = CPU 中断优先级为 6 （14）
101 = CPU 中断优先级为 5 （13）
100 = CPU 中断优先级为 4 （12）
011 = CPU 中断优先级为 3 （11）
010 = CPU 中断优先级为 2 （10）
001 = CPU 中断优先级为 1 （9）
000 = CPU 中断优先级为 0 （8）

注 1： 如需了解整个寄存器的详细信息，请参见寄存器 3-1。

2： IPL<2:0> 位与 IPL<3> 位 （CORCON<3>）组合形成 CPU 中断优先级。如果 IPL<3> = 1，那么括号中的值表示 IPL。当 IPL<3> = 1 时，禁止用户中断。

3： 当 NSTDIS 位 （INTCON1<15>） = 1 时， IPL<2:0> 状态位是只读的。

© 2012-2013 Microchip Technology Inc.

寄存器 7-2： CORCON：内核控制寄存器 (1)

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-0
VAR	—	US<1:0>		EDT	DL<2:0>		
bit 15							bit 8

R/W-0	R/W-0	R/W-1	R/W-0	R/C-0	R-0	R/W-0	R/W-0
SATA	SATB	SATDW	ACCSAT	**IPL3**(2)	SFA	RND	IF
bit 7							bit 0

图注：	C = 可清零位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **VAR**：可变异常处理延时控制位
1 = 使能可变异常处理延时
0 = 使能固定异常处理延时

bit 3 **IPL3**：CPU 中断优先级状态位 3(2)
1 = CPU 中断优先级大于 7
0 = CPU 中断优先级等于或小于 7

注 **1**： 如需了解整个寄存器的详细信息，请参见寄存器 3-2。
2： IPL3 位与 IPL<2:0> 位 （SR<7:5>）组合形成 CPU 中断优先级。

寄存器 7-3： INTCON1：中断控制寄存器 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
NSTDIS	OVAERR(1)	OVBERR(1)	COVAERR(1)	COVBERR(1)	OVATE(1)	OVBTE(1)	COVTE(1)
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0
SFTACERR(1)	DIV0ERR	DMACERR	MATHERR	ADDRERR	STKERR	OSCFAIL	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **NSTDIS：**中断嵌套禁止位
1 = 禁止中断嵌套
0 = 使能中断嵌套

bit 14 **OVAERR：**累加器 A 溢出陷阱标志位 (1)
1 = 陷阱由累加器 A 溢出引起
0 = 陷阱不是由累加器 A 溢出引起

bit 13 **OVBERR：**累加器 A 溢出陷阱标志位 (1)
1 = 陷阱由累加器 B 溢出引起
0 = 陷阱不是由累加器 B 溢出引起

bit 12 **COVAERR：**累加器 A 灾难性溢出陷阱标志位 (1)
1 = 陷阱由累加器 A 灾难性溢出引起
0 = 陷阱不是由累加器 A 灾难性溢出引起

bit 11 **COVBERR：**累加器 B 灾难性溢出陷阱标志位 (1)
1 = 陷阱由累加器 B 灾难性溢出引起
0 = 陷阱不是由累加器 B 灾难性溢出引起

bit 10 **OVATE：**累加器 A 溢出陷阱允许位 (1)
1 = 允许累加器 A 溢出陷阱
0 = 禁止陷阱

bit 9 **OVBTE：**累加器 B 溢出陷阱允许位 (1)
1 = 允许累加器 B 溢出陷阱
0 = 禁止陷阱

bit 8 **COVTE：**灾难性溢出陷阱允许位 (1)
1 = 允许累加器 A 或 B 的灾难性溢出陷阱
0 = 禁止陷阱

bit 7 **SFTACERR：**累加器移位错误状态位 (1)
1 = 数学错误陷阱由非法累加器移位引起
0 = 数学错误陷阱不是由非法累加器移位引起

bit 6 **DIV0ERR：**被零除错误状态位
1 = 数学错误陷阱由被零除引起
0 = 数学错误陷阱不是由被零除引起

bit 5 **DMACERR：**DMAC 陷阱标志位
1 = 发生了 DMAC 陷阱
0 = 未发生 DMAC 陷阱

注 1： 这些位仅在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上可用。

© 2012-2013 Microchip Technology Inc.

寄存器 7-3： INTCON1：中断控制寄存器 1 （续）

bit 4 **MATHERR：**数学错误状态位
1 = 发生了数学错误陷阱
0 = 未发生数学错误陷阱

bit 3 **ADDRERR：**地址错误陷阱状态位
1 = 发生了地址错误陷阱
0 = 未发生地址错误陷阱

bit 2 **STKERR：**堆栈错误陷阱状态位
1 = 发生了堆栈错误陷阱
0 = 未发生堆栈错误陷阱

bit 1 **OSCFAIL：**振荡器故障陷阱状态位
1 = 发生了振荡器故障陷阱
0 = 未发生振荡器故障陷阱

bit 0 **未实现：**读为 0

注 1： 这些位仅在 dsPIC33EPXXXMC20X/50X 和 dsPIC33EPXXXGP50X 器件上可用。

寄存器 7-4： INTCON2：中断控制寄存器 2

R/W-1	R/W-0	R/W-0	U-0	U-0	U-0	U-0	U-0
GIE	DISI	SWTRAP	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	INT2EP	INT1EP	INT0EP
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **GIE**：全局中断允许位
1 = 允许中断并将相关的 IE 位置 1
0 = 禁止中断，但仍然允许陷阱

bit 14 **DISI**：DISI 指令状态位
1 = DISI 指令有效
0 = DISI 指令无效

bit 13 **SWTRAP**：软件陷阱状态位
1 = 允许软件陷阱
0 = 禁止软件陷阱

bit 12-3 **未实现**：读为 0

bit 2 **INT2EP**：外部中断 2 边沿检测极性选择位
1 = 下降沿中断
0 = 上升沿中断

bit 1 **INT1EP**：外部中断 1 边沿检测极性选择位
1 = 下降沿中断
0 = 上升沿中断

bit 0 **INT0EP**：外部中断 0 边沿检测极性选择位
1 = 下降沿中断
0 = 上升沿中断

© 2012-2013 Microchip Technology Inc.

寄存器 7-5： INTCON3：中断控制寄存器 3

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
—	—	DAE	DOOVR	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-6 **未实现：**读为 0

bit 5 **DAE：**DMA 地址错误软陷阱状态位
1 = 发生了 DMA 地址错误软陷阱
0 = 未发生 DMA 地址错误软陷阱

bit 4 **DOOVR：**DO 堆栈溢出软陷阱状态位
1 = 发生了 DO 堆栈溢出软陷阱
0 = 未发生 DO 堆栈溢出软陷阱

bit 3-0 **未实现：**读为 0

寄存器 7-6： INTCON4：中断控制寄存器 4

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
—	—	—	—	—	—	—	SGHT
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-1 **未实现：**读为 0

bit 0 **SGHT：**软件生成的硬陷阱状态位
1 = 发生了软件生成的硬陷阱
0 = 未发生软件生成的硬陷阱

寄存器 7-7： INTTREG：中断控制和状态寄存器

U-0	U-0	U-0	U-0	R-0	R-0	R-0	R-0
—	—	—	—	ILR<3:0>			
bit 15							bit 8

U-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
VECNUM<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **未实现：**读为 0

bit 11-8 **ILR<3:0>：**新的 CPU 中断优先级位
1111 = CPU 中断优先级为 15
•
•
•
0001 = CPU 中断优先级为 1
0000 = CPU 中断优先级为 0

bit 7-0 **VECNUM<7:0>：**待处理中断向量编号位
11111111 = 255，保留；不要使用
•
•
•
00001001 = 9， IC1—— 输入捕捉 1
00001000 = 8， INT0—— 外部中断 0
00000111 = 7，保留；不要使用
00000110 = 6，通用软错误陷阱
00000101 = 5， DMAC 错误陷阱
00000100 = 4，数学错误陷阱
00000011 = 3，堆栈错误陷阱
00000010 = 2，通用硬陷阱
00000001 = 1，地址错误陷阱
00000000 = 0，振荡器故障陷阱

© 2012-2013 Microchip Technology Inc.

8.0 直接存储器访问 （DMA）

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作 无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见 《dsPIC33E/PIC24E 系列参考手册》中的**第 22 章 “直接存储器访问 （DMA）”**（DS70348），该文档可从 Microchip 网站 （www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第4.0节 “存储器构成”**。

DMA 控制器在外设数据寄存器和数据空间 SRAM 之间传输数据。

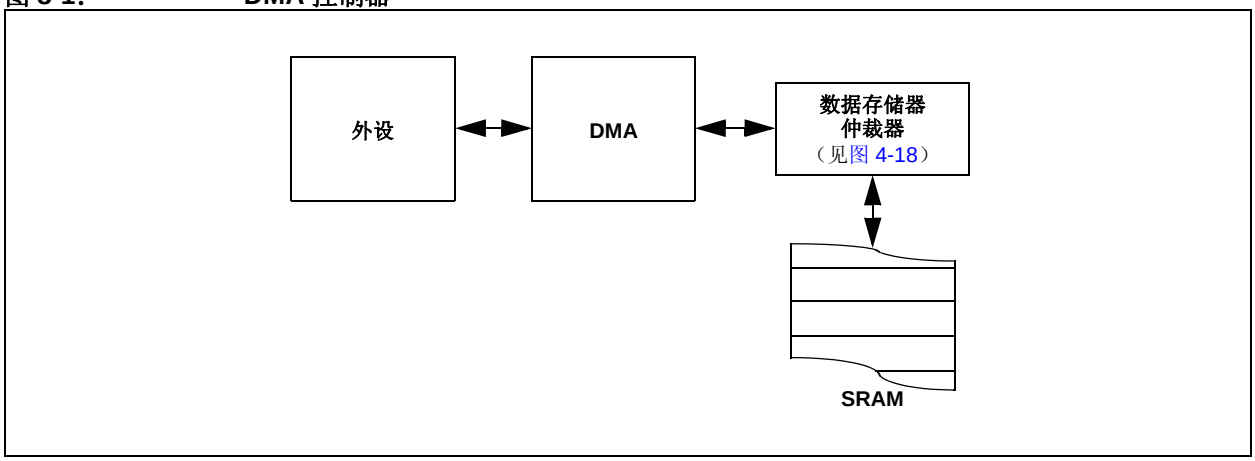
此外， DMA 可以访问整个数据存储空间。当 CPU 或 DMA 尝试访问 SRAM 时，将会使用数据存储器总线仲裁器，这可能导致 DMA 或 CPU 暂停。

DMA 控制器支持 4 个独立通道。每个通道都可以配置为向选定外设发送数据或从选定外设接收数据。DMA控制器支持的一些外设包括：

- ECAN™
- 模数转换器（Analog-to-Digital Converter，ADC）
- 串行外设接口（Serial Peripheral Interface，SPI）
- UART
- 输入捕捉
- 输出比较

关于受支持外设的完整列表，请参见表 8-1。

图 8-1： DMA 控制器



此外，DMA 传输可以通过定时器和外部中断进行触发。每个 DMA 通道都是单向的。要对某个外设进行读和写操作，必须分配两个 DMA 通道。如果有多个通道接收到数据传输请求，则基于通道编号的简单固定优先级机制会指定哪个通道完成传输，哪个或哪些通道保持等待状态。每个 DMA 通道会传送数据块，之后向 CPU 发出中断，指示数据块已可进行处理。

DMA 控制器具有以下功能：

- 4 个 DMA 通道
- 带后递增的寄存器间接寻址模式
- 不带后递增的寄存器间接寻址模式
- 外设间接寻址模式 （外设生成目标地址）
- 在传输完一半或整个数据块后发出中断给 CPU
- 字节或字传输
- 固定优先级通道仲裁
- 手动 （软件）或自动 （外设 DMA 请求）启动传输
- 单数据块或自动重复数据块传输模式
- “乒乓”（Ping-Pong）模式（每个数据块传输完成后，在两个 SRAM 起始地址之间进行自动切换）
- 每个通道的DMA请求可以从任何支持的中断源选择
- 调试支持功能

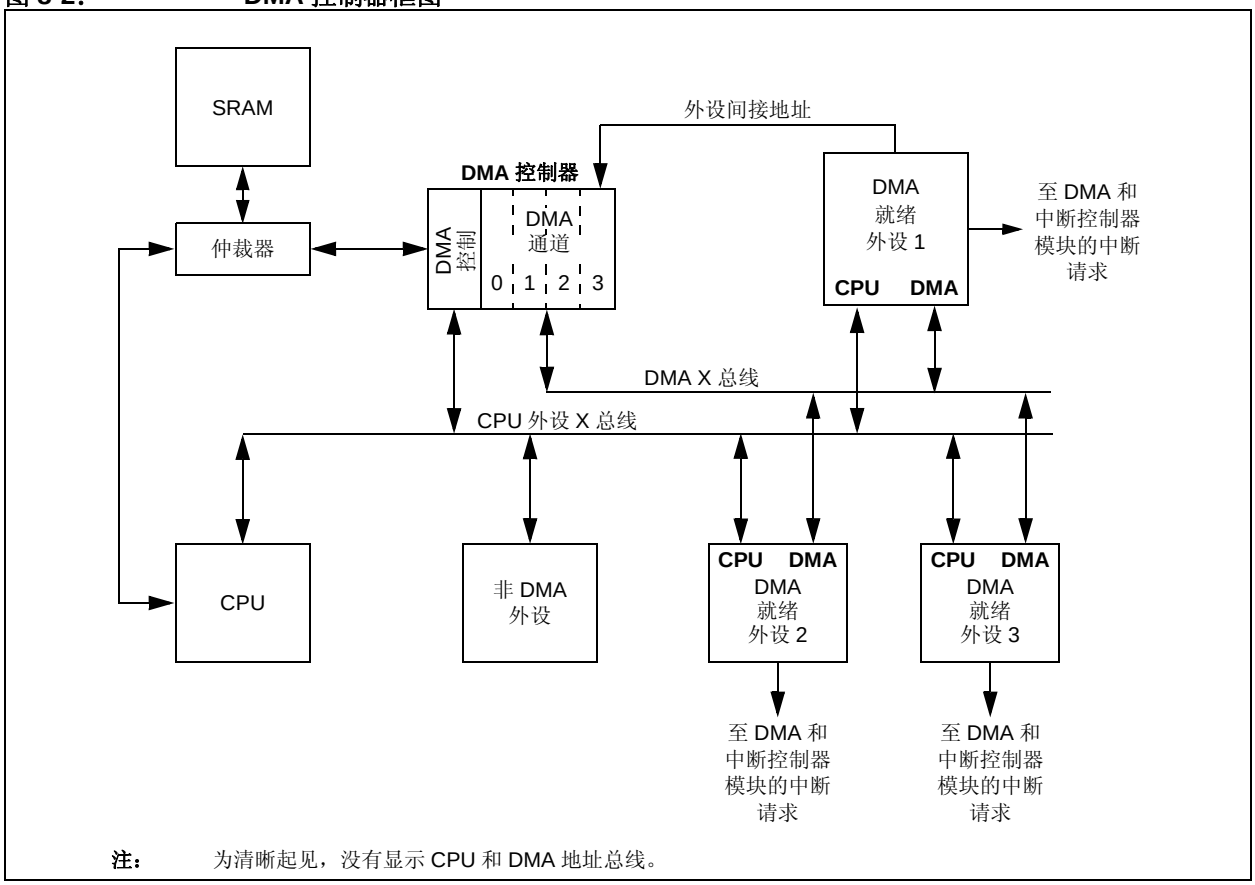
表 8-1 中列出了可以使用 DMA 的外设。

表 8-1： DMA 通道与外设的关联

外设与 DMA 的关联	DMAxREQ 寄存器 IRQSEL<7:0> 位	DMAxPAD 寄存器（要从外设读取的值）	DMAxPAD 寄存器（要向外设写入的值）
INT0—— 外部中断 0	00000000	—	—
IC1—— 输入捕捉 1	00000001	0x0144 （IC1BUF）	—
IC2—— 输入捕捉 2	00000101	0x014C （IC2BUF）	—
IC3—— 输入捕捉 3	00100101	0x0154 （IC3BUF）	—
IC4—— 输入捕捉 4	00100110	0x015C （IC4BUF）	—
OC1—— 输出比较 1	00000010	—	0x0906 （OC1R） 0x0904 （OC1RS）
OC2—— 输出比较 2	00000110	—	0x0910 （OC2R） 0x090E （OC2RS）
OC3—— 输出比较 3	00011001	—	0x091A （OC3R） 0x0918 （OC3RS）
OC4—— 输出比较 4	00011010	—	0x0924 （OC4R） 0x0922 （OC4RS）
TMR2——Timer2	00000111	—	—
TMR3——Timer3	00001000	—	—
TMR4——Timer4	00011011	—	—
TMR5——Timer5	00011100	—	—
SPI1 传输完成	00001010	0x0248 （SPI1BUF）	0x0248 （SPI1BUF）
SPI2 传输完成	00100001	0x0268 （SPI2BUF）	0x0268 （SPI2BUF）
UART1RX——UART1 接收器	00001011	0x0226 （U1RXREG）	—
UART1TX——UART1 发送器	00001100	—	0x0224 （U1TXREG）
UART2RX——UART2 接收器	00011110	0x0236 （U2RXREG）	—
UART2TX——UART2 发送器	00011111	—	0x0234 （U2TXREG）
ECAN1—— 接收数据就绪	00100010	0x0440 （C1RXD）	—
ECAN1—— 发送数据请求	01000110	—	0x0442 （C1TXD）
ADC1——ADC1 转换完成	00001101	0x0300 （ADC1BUF0）	—

© 2012-2013 Microchip Technology Inc.

图 8-2： DMA 控制器框图



注： 为清晰起见，没有显示 CPU 和 DMA 地址总线。

8.1 DMA 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> **注：** 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

8.1.1 主要资源

- **第 22 章 “直接存储器访问 （DMA）”**（DS70348）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

8.2 DMAC 寄存器

每个DMAC通道x（其中，x = 0至3）均包含以下寄存器：

- 16 位 DMA 通道控制寄存器 （DMAxCON）
- 16 位 DMA 通道 IRQ 选择寄存器 （DMAxREQ）
- 32 位 DMA RAM 主起始地址寄存器 （DMAxSTA）
- 32 位 DMA RAM 辅助起始地址寄存器（DMAxSTB）
- 16 位 DMA 外设地址寄存器 （DMAxPAD）
- 14 位 DMA 传输计数寄存器 （DMAxCNT）

还有一些状态寄存器（DMAPWC、DMARQC、DMAPPS、DMALCA 和 DSADR）是所有 DMAC 通道共用的。这些状态寄存器提供关于写冲突和请求冲突的信息，以及最近地址和通道访问信息。

中断标志（DMAxIF）位于中断控制器的 IFSx 寄存器中。对应的中断允许控制位 （DMAxIE）位于中断控制器的 IECx 寄存器中，对应的中断优先级控制位（DMAxIP）位于中断控制器的 IPCx 寄存器中。

寄存器 8-1： DMAxCON：DMA 通道 x 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0
CHEN	SIZE	DIR	HALF	NULLW	—	—	—
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0
—	—	AMODE<1:0>		—	—	MODE<1:0>	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **CHEN**：DMA 通道使能位
1 = 使能通道
0 = 禁止通道

bit 14 **SIZE**：DMA 数据传输长度位
1 = 字节
0 = 字

bit 13 **DIR**：DMA 传输方向位 （源 / 目标总线选择）
1 = 从 RAM 地址读取，写入外设地址
0 = 从外设地址读取，写入 RAM 地址

bit 12 **HALF**：DMA 数据块传输中断选择位
1 = 当传送了一半数据时，发出中断
0 = 当传送了所有数据时，发出中断

bit 11 **NULLW**：空数据外设写模式选择位
1 = 除将外设地址中的数据写入 RAM 外，还将空数据写入外设地址 （DIR 位也必须清零）
0 = 正常工作

bit 10-6 未实现：读为 0

bit 5-4 **AMODE<1:0>**：DMA 通道寻址模式选择位
11 = 保留
10 = 外设间接寻址模式
01 = 不带后递增的寄存器间接寻址模式
00 = 带后递增的寄存器间接寻址模式

bit 3-2 未实现：读为 0

bit 1-0 **MODE<1:0>**：DMA 通道工作模式选择位
11 = 单数据块，使能乒乓模式 （与每个 DMA 缓冲区之间传输一块数据）
10 = 连续数据块，使能乒乓模式
01 = 单数据块，禁止乒乓模式
00 = 连续数据块，禁止乒乓模式

© 2012-2013 Microchip Technology Inc.

寄存器 8-2： DMAxREQ：DMA 通道 x IRQ 选择寄存器

R/S-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
FORCE(1)	—	—	—	—	—	—	—
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
IRQSEL<7:0>							
bit 7							bit 0

图注：	S = 可置 1 位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **FORCE**：强制 DMA 传输位 (1)
1 = 强制进行单次 DMA 传输 （手动模式）
0 = 自动按照 DMA 请求启动 DMA 传输

bit 14-8 **未实现**：读为 0

bit 7-0 **IRQSEL<7:0>**：DMA 外设 IRQ 编号选择位
01000110 = ECAN1—— 发送数据请求 (2)
00100110 = IC4—— 输入捕捉 4
00100101 = IC3—— 输入捕捉 3
00100010 = ECAN1—— 接收数据就绪 (2)
00100001 = SPI2 传输完成
00011111 = UART2TX——UART2 发送器
00011110 = UART2RX——UART2 接收器
00011100 = TMR5——Timer5
00011011 = TMR4——Timer4
00011010 = OC4—— 输出比较 4
00011001 = OC3—— 输出比较 3
00001101 = ADC1——ADC1 转换完成
00001100 = UART1TX——UART1 发送器
00001011 = UART1RX——UART1 接收器
00001010 = SPI1—— 传输完成
00001000 = TMR3——Timer3
00000111 = TMR2——Timer2
00000110 = OC2—— 输出比较 2
00000101 = IC2—— 输入捕捉 2
00000010 = OC1—— 输出比较 1
00000001 = IC1—— 输入捕捉 1
00000000 = INT0—— 外部中断 0

注 1： FORCE 位不能被用户软件清零。当强制的 DMA 传输完成或通道被禁止 （CHEN = 0）时， FORCE 位由硬件清零。

2： 该选择仅在 dsPIC33EPXXXGP/MC50X 器件上可用。

寄存器 8-3： DMAxSTAH：DMA 通道 x 起始地址寄存器 A （高位字）

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STA<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **未实现：**读为 0

bit 7-0 **STA<23:16>：**主起始地址位 （源地址或目标地址）

寄存器 8-4： DMAxSTAL：DMA 通道 x 起始地址寄存器 A （低位字）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STA<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STA<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **STA<15:0>：**主起始地址位 （源地址或目标地址）

© 2012-2013 Microchip Technology Inc.

寄存器 8-5： DMAxSTBH：DMA 通道 x 起始地址寄存器 B （高位字）

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STB<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **未实现：**读为 0

bit 7-0 **STB<23:16>：**辅助起始地址位 （源地址或目标地址）

寄存器 8-6： DMAxSTBL：DMA 通道 x 起始地址寄存器 B （低位字）

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STB<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STB<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **STB<15:0>：**辅助起始地址位 （源地址或目标地址）

寄存器 8-7： DMAxPAD：DMA 通道 x 外设地址寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PAD<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PAD<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PAD<15:0>：**外设地址寄存器位

注 **1：** 如果使能了通道 （即通道处于工作状态），写入该寄存器可能导致 DMA 通道的行为不可预测，应该避免。

寄存器 8-8： DMAxCNT：DMA 通道 x 传输计数寄存器 (1)

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	CNT<13:8>(2)					
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CNT<7:0>(2)							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-0 **CNT<13:0>：**DMA 传输计数寄存器位 (2)

注 **1：** 如果使能了通道 （即通道处于工作状态），写入该寄存器可能导致 DMA 通道的行为不可预测，应该避免。

2： DMA 传输的次数 = CNT<13:0> + 1。

© 2012-2013 Microchip Technology Inc.

寄存器 8-9： DSADRH：DMA 最近访问的 RAM 地址高位字寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
DSADR<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **未实现：**读为 0

bit 7-0 **DSADR<23:16>：**DMA 最近访问的 DMA 地址位

寄存器 8-10： DSADRL：DMA 最近访问的 RAM 地址低位字寄存器

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
DSADR<15:8>							
bit 15							bit 8

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
DSADR<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **DSADR<15:0>：**DMA 最近访问的 DMA 地址位

寄存器 8-11： DMAPWC：DMA 外设写冲突状态寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	R-0	R-0	R-0	R-0
—	—	—	—	PWCOL3	PWCOL2	PWCOL1	PWCOL0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-4 **未实现：**读为 0

bit 3 **PWCOL3：**DMA 通道 3 外设写冲突标志位
1 = 检测到写冲突
0 = 未检测到写冲突

bit 2 **PWCOL2：**DMA 通道 2 外设写冲突标志位
1 = 检测到写冲突
0 = 未检测到写冲突

bit 1 **PWCOL1：**DMA 通道 1 外设写冲突标志位
1 = 检测到写冲突
0 = 未检测到写冲突

bit 0 **PWCOL0：**DMA 通道 0 外设写冲突标志位
1 = 检测到写冲突
0 = 未检测到写冲突

© 2012-2013 Microchip Technology Inc.

寄存器 8-12： DMARQC：DMA 请求冲突状态寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	R-0	R-0	R-0	R-0
—	—	—	—	RQCOL3	RQCOL2	RQCOL1	RQCOL0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-4 **未实现：**读为 0

bit 3 **RQCOL3：**DMA 通道 3 传输请求冲突标志位
1 = 用户强制进行传输，并检测到基于中断的请求冲突
0 = 未检测到请求冲突

bit 2 **RQCOL2：**DMA 通道 2 传输请求冲突标志位
1 = 用户强制进行传输，并检测到基于中断的请求冲突
0 = 未检测到请求冲突

bit 1 **RQCOL1：**DMA 通道 1 传输请求冲突标志位
1 = 用户强制进行传输，并检测到基于中断的请求冲突
0 = 未检测到请求冲突

bit 0 **RQCOL0：**DMA 通道 0 传输请求冲突标志位
1 = 用户强制进行传输，并检测到基于中断的请求冲突
0 = 未检测到请求冲突

寄存器 8-13： DMALCA：上一次工作的 DMA 通道状态寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	R-1	R-1	R-1	R-1
—	—	—	—	LSTCH<3:0>			
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-4 **未实现：**读为 0

bit 3-0 **LSTCH<3:0>：**上一次工作的 DMAC 通道状态位
1111 = 自系统复位以来没有发生 DMA 传输
1110 = 保留
•
•
•
0100 = 保留
0011 = 上次数据传输是通过通道 3 进行处理的
0010 = 上次数据传输是通过通道 2 进行处理的
0001 = 上次数据传输是通过通道 1 进行处理的
0000 = 上次数据传输是通过通道 0 进行处理的

© 2012-2013 Microchip Technology Inc.

寄存器 8-14： DMAPPS：DMA 乒乓状态寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	R-0	R-0	R-0	R-0
—	—	—	—	PPST3	PPST2	PPST1	PPST0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-4 **未实现：**读为 0

bit 3 **PPST3：**DMA 通道 3 乒乓模式状态标志位
1 = 选择 DMASTB3 寄存器
0 = 选择 DMASTA3 寄存器

bit 2 **PPST2：**DMA 通道 2 乒乓模式状态标志位
1 = 选择 DMASTB2 寄存器
0 = 选择 DMASTA2 寄存器

bit 1 **PPST1：**DMA 通道 1 乒乓模式状态标志位
1 = 选择 DMASTB1 寄存器
0 = 选择 DMASTA1 寄存器

bit 0 **PPST0：**DMA 通道 0 乒乓模式状态标志位
1 = 选择 DMASTB0 寄存器
0 = 选择 DMASTA0 寄存器

注：

© 2012-2013 Microchip Technology Inc.

9.0 振荡器配置

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 系列 器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 7 章 “振荡器”**（DS70580），该文档可从 Microchip 网站 （www.microchip.com）下载。

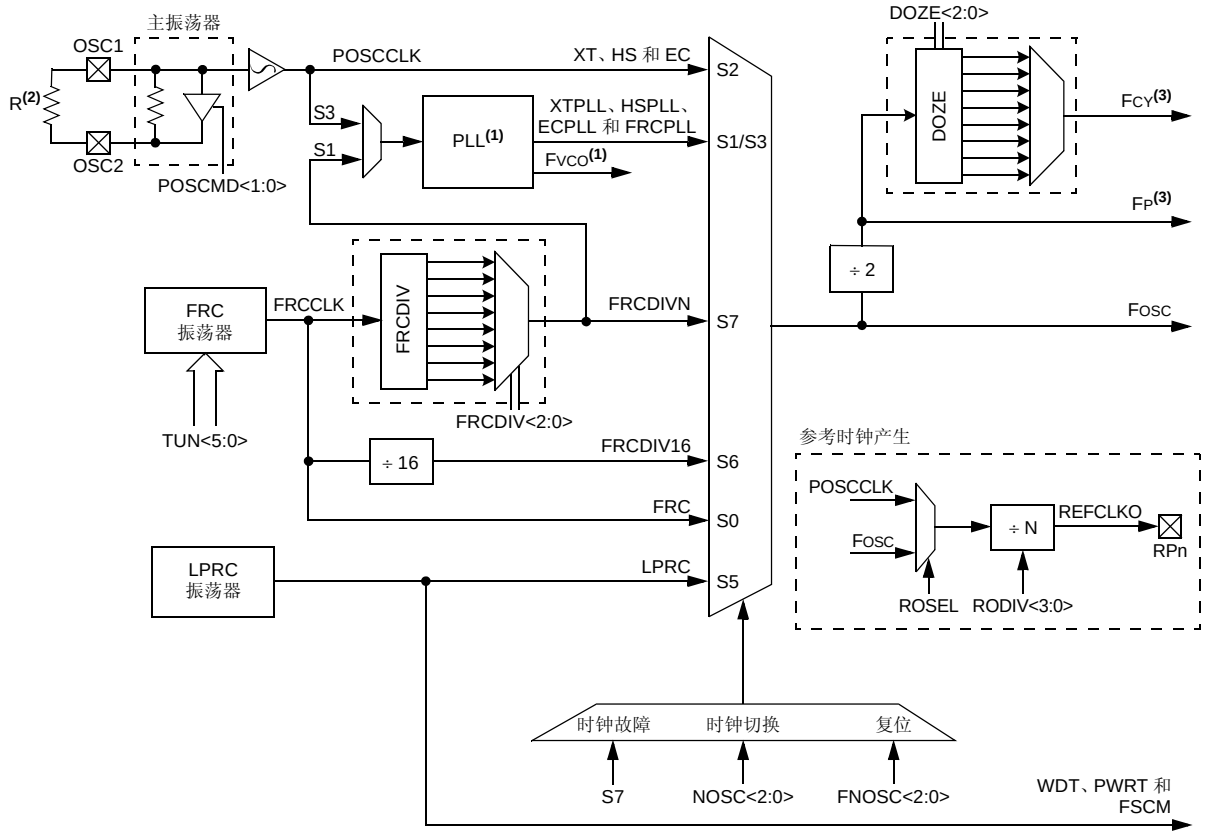
2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 振荡器系统提供：

- 片上锁相环 （Phase-Locked Loop， PLL），可基于选定的内部和外部振荡器源升高内部工作频率
- 在各种时钟源之间进行动态时钟切换
- 用于节省系统功耗的打盹模式
- 故障保护时钟监视器 （FSCM），可检测时钟故障，并允许安全地恢复或关闭应用
- 用于时钟源选择的配置位

图 9-1 给出了振荡器系统的简化框图。

图 9-1： 振荡器系统框图



注 1： 请参见图 9-2 了解 PLL 和 FVCO 的详细信息。
2： 如果对振荡器使用 XT 或 HS 模式，则必须在外部并联阻值为 1 MΩ 的电阻。
3： FP 指代所有外设的时钟源，而 FCY 指代 CPU 的时钟源。在本文档中， FCY 和 FP 可互换使用 （打盹模式除外）。所用打盹模式时钟分频比小于等于 1:2 时， FP 和 FCY 将不同。

9.1 CPU 时钟系统

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 系列器件提供 6 种系统时钟选项：

- 快速 RC （FRC）振荡器
- 带锁相环 （PLL）的 FRC 振荡器
- 带后分频器的 FRC 振荡器
- 主 （XT、 HS 或 EC）振荡器
- 带 PLL 的主振荡器
- 低功耗 RC （LPRC）振荡器

指令执行速度或器件工作频率 FCY 由公式 9-1 计算。

公式 9-1： 器件工作频率

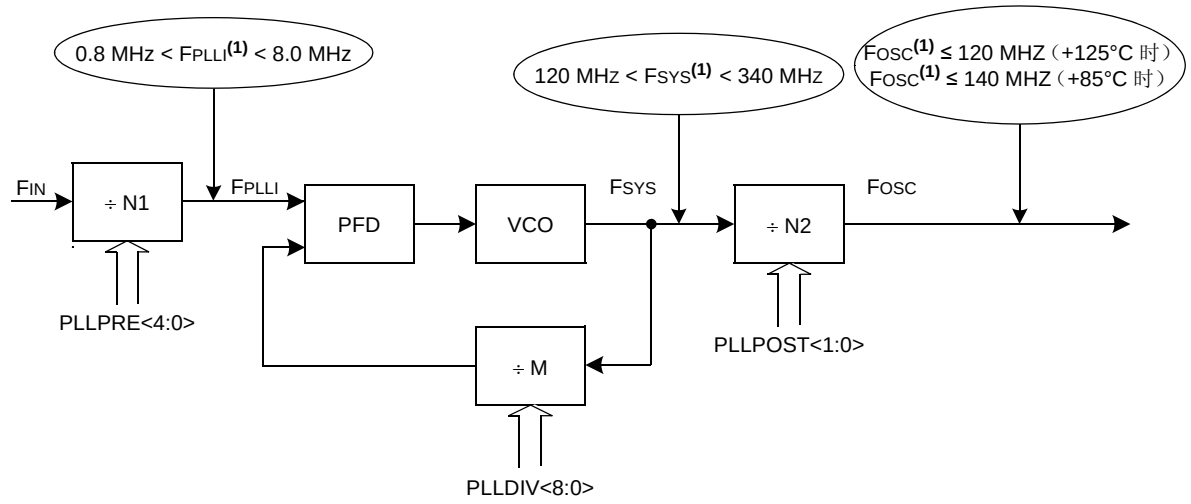
$$F_{CY} = F_{osc}/2$$

图 9-2 给出了 PLL 模块的框图。

公式 9-2 给出了输入频率 （FIN）和输出频率 （FOSC）之间的关系。

公式 9-3 给出了输入频率（FIN）和 VCO 频率（FSYS）之间的关系。

图 9-2： PLL 框图



注 1： 该频率范围必须始终得到满足。

公式 9-2： FOSC 计算

$$F_{OSC} = F_{IN} \times \left(\frac{M}{N1 \times N2}\right) = F_{IN} \times \left(\frac{(PLLDIV + 2)}{(PLLPRE + 2) \times 2(PLLPOST + 1)}\right)$$

其中：

$N1 = PLLPRE + 2$

$N2 = 2 \times (PLLPOST + 1)$

$M = PLLDIV + 2$

公式 9-3： FVCO 计算

$$F_{SYS} = F_{IN} \times \left(\frac{M}{N1}\right) = F_{IN} \times \left(\frac{(PLLDIV + 2)}{(PLLPRE + 2)}\right)$$

© 2012-2013 Microchip Technology Inc.

表 9-1： 用于时钟选择的配置位值

振荡器模式	振荡器源	POSCMD<1:0>	FNOSC<2:0>	参见注
N 分频的快速 RC 振荡器 （FRCDIVN）	内部	xx	111	1, 2
低功耗 RC 振荡器 （LPRC）	内部	xx	101	1
带 PLL 的主振荡器 （HS）（HSPLL）	主	10	011	
带 PLL 的主振荡器 （XT）（XTPLL）	主	01	011	
带 PLL 的主振荡器 （EC）（ECPLL）	主	00	011	1
主振荡器 （HS）	主	10	010	
主振荡器 （XT）	主	01	010	
主振荡器 （EC）	主	00	010	1
带 PLL 的 N 分频快速 RC 振荡器 （FRC）（FRCPLL）	内部	xx	001	1
快速 RC 振荡器 （FRC）	内部	xx	000	1

注 1： OSC2 引脚功能由 OSCIOFNC 配置位决定。
2： 这是未编程 （已擦除）器件的默认振荡器模式。

9.2 振荡器资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> 注： 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

9.2.1 主要资源

- **第 7 章 “振荡器”**（DS70580）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

9.3 振荡器控制寄存器

寄存器 9-1： OSCCON：振荡器控制寄存器 (1)

U-0	R-0	R-0	R-0	U-0	R/W-y	R/W-y	R/W-y
—	COSC<2:0>			—	NOSC<2:0>(2)		
bit 15							bit 8

R/W-0	R/W-0	R-0	U-0	R/W-0	U-0	U-0	R/W-0
CLKLOCK	IOLOCK	LOCK	—	CF(3)	—	—	OSWEN
bit 7							bit 0

图注：	y = 在 POR 时由配置位设置的值		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-12 **COSC<2:0>：**当前振荡器选择位 （只读）
111 = n 分频的快速 RC 振荡器 （FRC）
110 =16 分频的快速 RC 振荡器 （FRC）
101 = 低功耗 RC 振荡器 （LPRC）
100 = 保留
011 = 带 PLL 的主振荡器 （XT、 HS 和 EC）
010 = 主振荡器 （XT、 HS 和 EC）
001 = 带 PLL 的 N 分频快速 RC 振荡器 （FRC）（FRCPLL）
000 = 快速 RC 振荡器 （FRC）

bit 11 **未实现：**读为 0

bit 10-8 **NOSC<2:0>：**新振荡器选择位 (2)
111 = n 分频的快速 RC 振荡器 （FRC）
110 =16 分频的快速 RC 振荡器 （FRC）
101 = 低功耗 RC 振荡器 （LPRC）
100 = 保留
011 = 带 PLL 的主振荡器 （XT、 HS 和 EC）
010 = 主振荡器 （XT、 HS 和 EC）
001 = 带 PLL 的 N 分频快速 RC 振荡器 （FRC）（FRCPLL）
000 = 快速 RC 振荡器 （FRC）

bit 7 **CLKLOCK：**时钟锁定使能位
1 = 如果（FCKSM0 = 1），那么时钟和 PLL 配置被锁定；如果（FCKSM0 = 0），那么时钟和 PLL 配置可以被修改
0 = 时钟和 PLL 选择未被锁定，配置可以被修改

bit 6 **IOLOCK：**I/O 锁定使能位
1 = I/O 被锁定
0 = I/O 未被锁定

bit 5 **LOCK：**PLL 锁定状态位 （只读）
1 = 指示 PLL 处于锁定状态，或 PLL 起振定时器延时结束
0 = 指示 PLL 处于失锁状态，起振定时器在进行延时或 PLL 被禁止

注 1： 对该寄存器进行写操作需要解锁序列。详情请参见 《dsPIC33E/PIC24E 系列参考手册》中的**第 7 章 “振荡器”**（DS70580），该文档可从 Microchip 网站下载。

2： 不允许直接在使能 PLL 的任何主振荡器模式和 FRCPLL 之间进行时钟切换，这适用于两者之间任意方向的时钟切换。在这些情况下，应用必须首先切换到 FRC 模式将其作为两个 PLL 模式之间的过渡时钟源。

3： 该位只能用软件清零。用软件将该位置 1 （= 1）具有与实际振荡器故障相同的效果，并会触发振荡器故障陷阱。

© 2012-2013 Microchip Technology Inc.

寄存器 9-1： OSCCON：振荡器控制寄存器 (1) （续）

bit 4	**未实现：**读为 0
bit 3	**CF：**时钟故障检测位 (3) 1 = FSCM 已检测到时钟故障 0 = FSCM 未检测到时钟故障
bit 2-1	**未实现：**读为 0
bit 0	**OSWEN：**振荡器切换使能位 1 = 请求切换为由 NOSC<2:0> 位指定的振荡器 0 = 振荡器切换完成

注 1： 对该寄存器进行写操作需要解锁序列。详情请参见 《dsPIC33E/PIC24E 系列参考手册》中的**第 7 章 “振荡器”**（DS70580），该文档可从 Microchip 网站下载。

2： 不允许直接在使能 PLL 的任何主振荡器模式和 FRCPLL 之间进行时钟切换，这适用于两者之间任意方向的时钟切换。在这些情况下，应用必须首先切换到 FRC 模式将其作为两个 PLL 模式之间的过渡时钟源。

3： 该位只能用软件清零。用软件将该位置 1 （= 1）具有与实际振荡器故障相同的效果，并会触发振荡器故障陷阱。

寄存器 9-2： CLKDIV：时钟分频比寄存器

R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0
ROI	DOZE<2:0>(1)			DOZEN(2,3)	FRCDIV<2:0>		
bit 15							bit 8

R/W-0	R/W-1	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PLLPOST<1:0>		—	PLLPRE<4:0>				
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **ROI：**中断恢复位
1 = 中断将清零 DOZEN 位
0 = 中断对 DOZEN 位没有影响

bit 14-12 **DOZE<2:0>：**处理器时钟分频比选择位 (1)
111 = FCY 被 128 分频
110 = FCY 被 64 分频
101 = FCY 被 32 分频
100 = FCY 被 16 分频
011 = FCY 被 8 分频 （默认）
010 = FCY 被 4 分频
001 = FCY 被 2 分频
000 = FCY 被 1 分频

bit 11 **DOZEN：**打盹模式使能位 (2,3)
1 = DOZE<2:0> 位域指定外设时钟与处理器时钟之间的频率比
0 = 处理器时钟与外设时钟频率比被强制为 1:1

bit 10-8 **FRCDIV<2:0>：**内部快速 RC 振荡器后分频比位
111 = FRC 被 256 分频
110 = FRC 被 64 分频
101 = FRC 被 32 分频
100 = FRC 被 16 分频
011 = FRC 被 8 分频
010 = FRC 被 4 分频
001 = FRC 被 2 分频
000 = FRC 被 1 分频 （默认）

bit 7-6 **PLLPOST<1:0>：**PLL VCO 输出分频比选择位 （也表示为 “N2”， PLL 后分频比）
11 = 输出被 8 分频
10 = 保留
01 = 输出被 4 分频 （默认）
00 = 输出被 2 分频

bit 5 **未实现：**读为 0

注 1： 只有 DOZEN 位清零时，才能写入 DOZE<2:0> 位。如果 DOZEN = 1，则对 DOZE<2:0> 的所有写操作都会被忽略。

2： 该位在 ROI 位置 1 和产生中断时清零。

3： 如果 DOZE<2:0> = 000，则 DOZEN 位不能置 1。如果 DOZE<2:0> = 000，则用户软件将 DOZEN 位置 1 的任何尝试都会被忽略。

© 2012-2013 Microchip Technology Inc.

寄存器 9-2： CLKDIV：时钟分频比寄存器 （续）

bit 4-0 **PLLPRE<4:0>**：PLL 相位检测器输入分频比选择位 （也表示为 “N1”， PLL 预分频比）

11111 = 输入被 33 分频

•

•

•

00001 = 输入被 3 分频

00000 = 输入被 2 分频 （默认）

注 **1**： 只有 DOZEN 位清零时，才能写入 DOZE<2:0> 位。如果 DOZEN = 1，则对 DOZE<2:0> 的所有写操作都会被忽略。

2： 该位在 ROI 位置 1 和产生中断时清零。

3： 如果 DOZE<2:0> = 000，则 DOZEN 位不能置 1。如果 DOZE<2:0> = 000，则用户软件将 DOZEN 位置 1 的任何尝试都会被忽略。

寄存器 9-3： PLLFBD：PLL 反馈分频比寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
—	—	—	—	—	—	—	PLLDIV<8>
bit 15							bit 8

R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0
PLLDIV<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-9 **未实现：**读为 0

bit 8-0 **PLLDIV<8:0>：**PLL 反馈分频比位 （也表示为 “M”， PLL 倍频比）

111111111 = 513
•
•
•
000110000 = 50 （默认）
•
•
•
000000010 = 4
000000001 = 3
000000000 = 2

© 2012-2013 Microchip Technology Inc.

寄存器 9-4： OSCTUN：FRC 振荡器调节寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	TUN<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-6 **未实现：**读为 0

bit 5-0 **TUN<5:0>：**FRC 振荡器调节位

011111 = 最大频率偏差 1.453% （7.477 MHz）
011110 = 中心频率 + 1.406% （7.474 MHz）
• • •
000001 = 中心频率 + 0.047% （7.373 MHz）
000000 = 中心频率 （标称值 7.37 MHz）
111111 = 中心频率 -0.047% （7.367 MHz）
• • •
100001 = 中心频率 -1.453% （7.263 MHz）
100000 = 最小频率偏差 -1.5% （7.259 MHz）

寄存器 9-5： REFOCON：参考振荡器控制寄存器

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ROON	—	ROSSLP	ROSEL	RODIV<3:0>(1)			
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **ROON：**参考振荡器输出使能位
1 = 在 REFCLK(2) 引脚上使能参考振荡器输出
0 = 禁止参考振荡器输出

bit 14 **未实现：**读为 0

bit 13 **ROSSLP：**参考振荡器在休眠模式下运行位
1 = 参考振荡器输出在休眠模式下继续运行
0 = 参考振荡器输出在休眠模式下被禁止

bit 12 **ROSEL：**参考振荡器源选择位
1 = 晶振被用作参考时钟
0 = 系统时钟被用作参考时钟

bit 11-8 **RODIV<3:0>：**参考振荡器分频比位 (1)
1111 = 参考时钟被 32,768 分频
1110 = 参考时钟被 16,384 分频
1101 = 参考时钟被 8,192 分频
1100 = 参考时钟被 4,096 分频
1011 = 参考时钟被 2,048 分频
1010 = 参考时钟被 1,024 分频
1001 = 参考时钟被 512 分频
1000 = 参考时钟被 256 分频
0111 = 参考时钟被 128 分频
0110 = 参考时钟被 64 分频
0101 = 参考时钟被 32 分频
0100 = 参考时钟被 16 分频
0011 = 参考时钟被 8 分频
0010 = 参考时钟被 4 分频
0001 = 参考时钟被 2 分频
0000 = 参考时钟

bit 7-0 **未实现：**读为 0

注 1： 在写入这些位之前，必须先禁止参考振荡器输出 （ROON = 0）。
2： 该引脚是可重映射的。更多信息，请参见**第 11.4 节 “外设引脚选择 （PPS）”**。

© 2012-2013 Microchip Technology Inc.

10.0 节能特性

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 9 章 “看门狗定时器和节能模式”**（DS70615），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件提供了管理功耗的功能，该功能是通过有选择地管理 CPU 和外设的时钟来实现的。一般来说，较低的时钟频率和减少时钟所驱动外设的数目可降低功耗。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件可通过以下 4 种方式管理功耗：

- 时钟频率
- 基于指令的休眠模式和空闲模式
- 软件控制的打盹模式
- 用软件有选择地进行外设控制

可以组合使用这些方法从而在保证关键应用特性（如对于时序敏感的通信）的情况下有选择地调节应用的功耗。

10.1 时钟频率和时钟切换

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和PIC24EPXXXGP/MC20X器件的时钟频率范围较宽，用户可根据应用需要进行选择。如果未锁定系统时钟配置，用户只需更改 NOSCx 位（OSCCON<10:8>）即可选择低功耗或高精度振荡器。在工作期间更改系统时钟的过程以及相应的限制，已在**第 9.0 节 “振荡器配置”**中进行了详细的讨论。

10.2 基于指令的节能模式

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件有两种特殊的节能模式，通过执行特殊的 PWRSAV 指令可以进入这两种模式。休眠模式下时钟停止工作并暂停所有代码执行；空闲模式下 CPU 暂停工作并暂停代码执行，但是允许外设模块继续工作。PWRSAV 指令的汇编语法如例 10-1 所示。

注： SLEEP_MODE 和 IDLE_MODE 是在所选器件的汇编包含文件中定义的常量。

在被允许的中断产生、WDT 超时或器件复位时，器件会退出休眠和空闲模式。器件退出这两种模式称为“唤醒”。

例 10-1： PWRSAV 指令语法

```
PWRSAV  #SLEEP_MODE    ; Put the device into Sleep mode
PWRSAV  #IDLE_MODE     ; Put the device into Idle mode
```

10.2.1 休眠模式

休眠模式具有以下特征：

- 系统时钟源关闭。如果使用了片上振荡器，也要关闭它。
- 如果没有 I/O 引脚消耗电流，则器件电流消耗将降至最低。
- 因为系统时钟源被禁止，所以故障保护时钟监视器在休眠模式下不工作。
- 如果 WDT 被使能，则 LPRC 时钟将在休眠模式下继续运行。
- 如果 WDT 被使能，则它在进入休眠模式之前被自动清零。
- 有些器件功能或外设能在休眠模式下继续工作。包括 I/O 端口上的输入电平变化通知 （Input Change Notification， ICN）功能或使用外部时钟输入的外设等。
- 任何需要使用系统时钟源来工作的外设在休眠模式下将被禁止。

当发生以下任何事件时，器件将被从休眠模式唤醒：

- 产生任何已被单独允许的中断
- 任何形式的器件复位
- WDT 超时

从休眠模式唤醒时，处理器将使用在进入休眠模式时处于工作状态的时钟源重新开始工作。

为了实现最佳的节能效果，可以通过清零 VREGS （RCON<8>）和 VREGSF （RCON<11>）位，将内部稳压器和闪存稳压器配置为在休眠模式下进入待机状态（默认配置）。

如果应用需要更快的唤醒速度，并且可以接受更高的电流要求，可以将 VREGS （RCON<8>）和 VREGSF （RCON<11>）位置 1，使内部稳压器和闪存稳压器在休眠模式下保持工作状态。

10.2.2 空闲模式

空闲模式具有以下特征：

- CPU 停止执行指令。
- WDT 被自动清零。
- 系统时钟源保持工作状态。默认情况下，所有外设模块将继续使用系统时钟源正常工作，也可以有选择地禁止它们（见**第 10.4 节 “外设模块禁止”**）。
- 如果 WDT 或 FSCM 被使能，则 LPRC 也将保持工作状态。

当发生以下任何事件时，器件将被从空闲模式唤醒：

- 产生任何已被单独允许的中断
- 任何器件复位
- WDT 超时

从空闲模式唤醒时，重新为 CPU 提供时钟并开始执行指令 （2-4 个时钟周期后），且从 PWRSAV 指令之后的下一条指令或中断服务程序 （ISR）中的第一条指令开始执行。

所有外设还都具有在进入空闲模式时停止工作的选项，以提高节能效果。该选项可在每个外设的控制寄存器中进行选择；例如， Timer1 控制寄存器中的 TSIDL 位（T1CON<13>）。

10.2.3 在节能指令执行期间的中断

在执行 PWRSAV 指令时产生的任何中断都将延迟到进入休眠或空闲模式后才起作用，并导致器件从休眠或空闲模式唤醒。

© 2012-2013 Microchip Technology Inc.

10.3 打盹模式

更改时钟速度和使用某种节能模式是降低功耗的首选策略。然而，有些情况下不可行。例如，某些应用可能必须保持不间断的同步通信，即便在它不执行任何其他操作时也不例外。降低系统时钟速度可能会带来通信错误，而使用节能模式可能会完全停止通信。

打盹模式是另一种简单有效的节能方法，它可以在器件仍然执行代码的情况下降低功耗。在该模式下，系统时钟以相同的时钟源和相同的速度继续工作。外设模块时钟速度保持不变，但 CPU 时钟速度降低了。保持这两个时钟域同步，可以保持外设访问 SFR 的能力，同时 CPU 以较慢的速度执行代码。

通过将 DOZEN 位（CLKDIV<11>）置 1 使能打盹模式。外设与内核的时钟速度之比是由 DOZE<2:0> 位（CLKDIV<14:12>）决定的。有 8 种可能的配置，从 1:1 至 1:128，其中 1:1 是默认设置。

在事件驱动的应用中，程序可以使用打盹模式有选择地降低功耗。这样就可以实现不间断地运行对时序敏感的功能 （如同步通信），而 CPU 保持空闲等待事件调用中断服务程序。通过将 ROI 位 （CLKDIV<15>）置 1，可以使器件在产生中断时自动返回到全速 CPU 工作模式。默认情况下，中断事件对打盹模式工作没有影响。

例如，假设器件的工作速度为 20 MIPS，并已基于这一工作速度将 ECAN 模块的速度配置为 500 kbps。如果现在将器件置于时钟频率比为 1:4 的打盹模式下，那么 ECAN 模块将继续按要求的 500 kbps 比特率通信，而 CPU 则以 5 MIPS 的速度开始执行指令。

10.4 外设模块禁止

外设模块禁止（Peripheral Module Disable， PMD）寄存器通过停止所有提供给模块的时钟源提供一种禁止外设模块的方法。当通过相应的 PMD 控制位禁止外设时，外设就进入了功耗最低的状态。与外设相关的控制和状态寄存器也会被禁止，因此写入这些寄存器不起作用，且读取值无效。

只有在 PMD 寄存器中的相应位被清零且特定的 dsPIC® DSC 器件支持某个外设时，才会使能相应的外设模块。如果外设存在于器件中，则默认情况下，它是通过 PMD 寄存器使能的。

注：	如果 PMD 位置 1，则对应的模块将在一个指令周期的延时后被禁止。类似地，如果 PMD 位清零，则对应的模块将在一个指令周期的延时后被使能 （假设已将模块控制寄存器配置为使能模块的工作）。

10.5 节能资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

10.5.1 主要资源

- **第 9 章 “看门狗定时器和节能模式”**（DS70615）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

寄存器 10-1： PMD1：外设模块禁止控制寄存器 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0
T5MD	T4MD	T3MD	T2MD	T1MD	QEI1MD(1)	PWMMD(1)	—
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0
I2C1MD	U2MD	U1MD	SPI2MD	SPI1MD	—	C1MD(2)	AD1MD
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **T5MD**：Timer5 模块禁止位
1 = 禁止 Timer5 模块
0 = 使能 Timer5 模块

bit 14 **T4MD**：Timer4 模块禁止位
1 = 禁止 Timer4 模块
0 = 使能 Timer4 模块

bit 13 **T3MD**：Timer3 模块禁止位
1 = 禁止 Timer3 模块
0 = 使能 Timer3 模块

bit 12 **T2MD**：Timer2 模块禁止位
1 = 禁止 Timer2 模块
0 = 使能 Timer2 模块

bit 11 **T1MD**：Timer1 模块禁止位
1 = 禁止 Timer1 模块
0 = 使能 Timer1 模块

bit 10 **QEI1MD**：QEI1 模块禁止位 (1)
1 = 禁止 QEI1 模块
0 = 使能 QEI1 模块

bit 9 **PWMMD**：PWM 模块禁止位 (1)
1 = 禁止 PWM 模块
0 = 使能 PWM 模块

bit 8 **未实现**：读为 0

bit 7 **I2C1MD**：I2C1 模块禁止位
1 = 禁止 I2C1 模块
0 = 使能 I2C1 模块

bit 6 **U2MD**：UART2 模块禁止位
1 = 禁止 UART2 模块
0 = 使能 UART2 模块

bit 5 **U1MD**：UART1 模块禁止位
1 = 禁止 UART1 模块
0 = 使能 UART1 模块

bit 4 **SPI2MD**：SPI2 模块禁止位
1 = 禁止 SPI2 模块
0 = 使能 SPI2 模块

注 1： 该位仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。
2： 该位仅在 dsPIC33EPXXXGP50X 和 dsPIC33EPXXXMC50X 器件上可用。

© 2012-2013 Microchip Technology Inc.

寄存器 10-1： PMD1：外设模块禁止控制寄存器 1 （续）

bit 3	**SPI1MD**：SPI1 模块禁止位 1 = 禁止 SPI1 模块 0 = 使能 SPI1 模块
bit 2	**未实现**：读为 0
bit 1	**C1MD**：ECAN1 模块禁止位 (2) 1 = 禁止 ECAN1 模块 0 = 使能 ECAN1 模块
bit 0	**AD1MD**：ADC1 模块禁止位 1 = 禁止 ADC1 模块 0 = 使能 ADC1 模块

注 1： 该位仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

2： 该位仅在 dsPIC33EPXXXGP50X 和 dsPIC33EPXXXMC50X 器件上可用。

寄存器 10-2： PMD2：外设模块禁止控制寄存器 2

U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	—	IC4MD	IC3MD	IC2MD	IC1MD
bit 15							bit 8

U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	—	OC4MD	OC3MD	OC2MD	OC1MD
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **未实现：**读为 0

bit 11 **IC4MD：**输入捕捉 4 模块禁止位
1 = 禁止输入捕捉 4 模块
0 = 使能输入捕捉 4 模块

bit 10 **IC3MD：**输入捕捉 3 模块禁止位
1 = 禁止输入捕捉 3 模块
0 = 使能输入捕捉 3 模块

bit 9 **IC2MD：**输入捕捉 2 模块禁止位
1 = 禁止输入捕捉 2 模块
0 = 使能输入捕捉 2 模块

bit 8 **IC1MD：**输入捕捉 1 模块禁止位
1 = 禁止输入捕捉 1 模块
0 = 使能输入捕捉 1 模块

bit 7-4 **未实现：**读为 0

bit 3 **OC4MD：**输出比较 4 模块禁止位
1 = 禁止输出比较 4 模块
0 = 使能输出比较 4 模块

bit 2 **OC3MD：**输出比较 3 模块禁止位
1 = 禁止输出比较 3 模块
0 = 使能输出比较 3 模块

bit 1 **OC2MD：**输出比较 2 模块禁止位
1 = 禁止输出比较 2 模块
0 = 使能输出比较 2 模块

bit 0 **OC1MD：**输出比较 1 模块禁止位
1 = 禁止输出比较 1 模块
0 = 使能输出比较 1 模块

© 2012-2013 Microchip Technology Inc.

寄存器 10-3： PMD3：外设模块禁止控制寄存器 3

U-0	U-0	U-0	U-0	U-0	R/W-0	U-0	U-0
—	—	—	—	—	CMPMD	—	—
bit 15							bit 8

R/W-0	U-0	U-0	U-0	U-0	U-0	R/W-0	U-0
CRCMD	—	—	—	—	—	I2C2MD	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-11 **未实现：**读为 0

bit 10 **CMPMD：**比较器模块禁止位
1 = 禁止比较器模块
0 = 使能比较器模块

bit 9-8 **未实现：**读为 0

bit 7 **CRCMD：**CRC 模块禁止位
1 = 禁止 CRC 模块
0 = 使能 CRC 模块

bit 6-2 **未实现：**读为 0

bit 1 **I2C2MD：**I2C2 模块禁止位
1 = 禁止 I2C2 模块
0 = 使能 I2C2 模块

bit 0 **未实现：**读为 0

寄存器 10-4： PMD4：外设模块禁止控制寄存器 4

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	R/W-0	R/W-0	U-0	U-0
—	—	—	—	REFOMD	CTMUMD	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-4 **未实现：**读为 0

bit 3 **REFOMD：**参考时钟模块禁止位
1 = 禁止参考时钟模块
0 = 使能参考时钟模块

bit 2 **CTMUMD：**CTMU 模块禁止位
1 = 禁止 CTMU 模块
0 = 使能 CTMU 模块

bit 1-0 **未实现：**读为 0

寄存器 10-5： PMD6：外设模块禁止控制寄存器 6

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	PWM3MD(1)	PWM2MD(1)	PWM1MD(1)
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-11 **未实现：**读为 0

bit 10 **PWM3MD：**PWM3 模块禁止位 (1)
1 = 禁止 PWM3 模块
0 = 使能 PWM3 模块

bit 9 **PWM2MD：**PWM2 模块禁止位 (1)
1 = 禁止 PWM2 模块
0 = 使能 PWM2 模块

bit 8 **PWM1MD：**PWM1 模块禁止位 (1)
1 = 禁止 PWM1 模块
0 = 使能 PWM1 模块

bit 7-0 **未实现：**读为 0

注 1： 该位仅在 dsPIC33EPXXXMC50X/20X 和 PIC24EPXXXMC20X 器件上可用。

© 2012-2013 Microchip Technology Inc.

寄存器 10-6： PMD7：外设模块禁止控制寄存器 7

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	U-0	U-0	U-0
—	—	—	DMA0MD(1) DMA1MD(1) DMA2MD(1) DMA3MD(1)	PTGMD	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-5 **未实现：**读为 0

bit 4 **DMA0MD：**DMA0 模块禁止位 (1)
1 = 禁止 DMA0 模块
0 = 使能 DMA0 模块

DMA1MD：DMA1 模块禁止位 (1)
1 = 禁止 DMA1 模块
0 = 使能 DMA1 模块

DMA2MD：DMA2 模块禁止位 (1)
1 = 禁止 DMA2 模块
0 = 使能 DMA2 模块

DMA3MD：DMA3 模块禁止位 (1)
1 = 禁止 DMA3 模块
0 = 使能 DMA3 模块

bit 3 **PTGMD：**PTG 模块禁止位
1 = 禁止 PTG 模块
0 = 使能 PTG 模块

bit 2-0 **未实现：**读为 0

注 1： 这一个位用于使能和禁止所有 4 个 DMA 通道。

注：

© 2012-2013 Microchip Technology Inc.

11.0 I/O 端口

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 10 章 “I/O 端口”**（DS70598），该文档可从 Microchip 网站 （www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

许多器件引脚都由外设和并行 I/O 端口所共用。所有 I/O 输入端口都为施密特触发器输入，提高了抗噪声能力。

11.1 并行 I/O （PIO）端口

与某个外设共用一个引脚的并行 I/O 端口通常服从于该外设。外设的输出缓冲器数据和控制信号提供给一对多路开关。这对多路开关用于选择 I/O 引脚的输出数据和控制信号是来自外设还是相应的端口。该逻辑同时会阻止 “环通”（loop through，即一个端口的数字输出可以驱动共用同一个引脚的外设的输入）。图 11-1 显示了端口是如何与其他外设复用的以及与这些外设连接的相关 I/O 引脚。

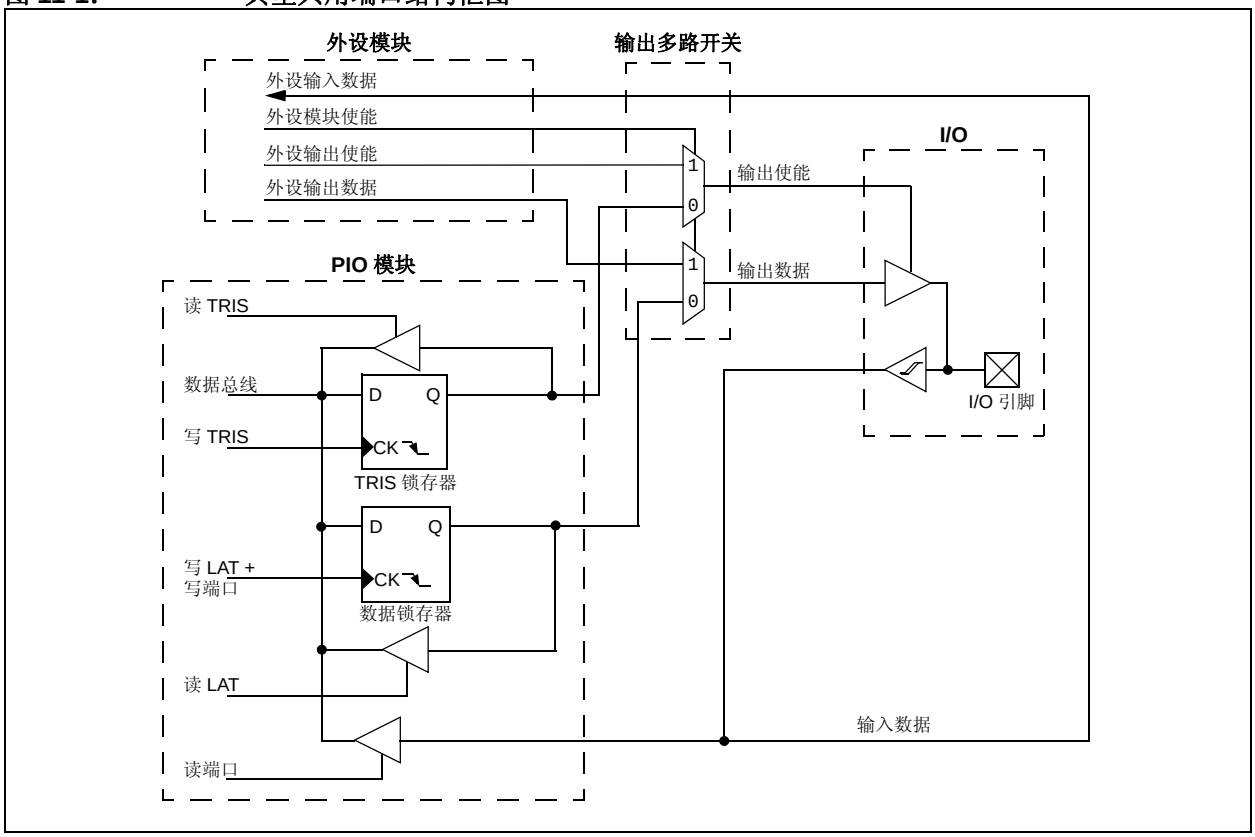
当外设使能，并且外设正在驱动相关引脚时，禁止将该引脚作为通用输出引脚。可以读该 I/O 引脚，但并行端口引脚的输出驱动器将被禁止。如果使能某外设但该外设没有驱动相应的引脚，则该引脚可由端口驱动。

所有端口引脚都有8个寄存器与其作为数字I/O时的操作直接相关。数据方向寄存器 （TRISx）决定引脚是输入还是输出。如果数据方向位为 1，则引脚为输入。复位后，所有端口引脚均定义为输入。读锁存器（LATx）时，读到的是锁存器中的值；写锁存器时，写入的是锁存器。读端口 （PORTx）时，读到的是端口引脚的值；而写端口引脚时，写入的是锁存器。

对于特定器件无效的任何位及其相关的数据和控制寄存器都将被禁止。这意味着对应的 LATx 和 TRISx 寄存器以及端口引脚都将读为零。

当端口引脚与另一个外设共用或与定义为仅输入的功能共用时，它将被视为专用端口，因为没有任何其他的竞争输出源。

图 11-1： 典型共用端口结构框图



11.1.1 漏极开路配置

除 PORT、 LAT 和 TRIS 寄存器用于数据控制外，端口引脚也可被单独地配置为数字输出或漏极开路输出。这是由与每个端口相关的漏极开路控制寄存器 ODCx 控制的。将其中的任何位置 1 即可将相应的引脚配置为漏极开路输出。

漏极开路特性允许通过使用外部上拉电阻，产生除 VDD 之外的输出。任意引脚上允许的最大漏极开路电压与该特定引脚的最大 VIH 规范相同。

关于可用的 5V 耐压引脚，请参见 **“引脚图”** 部分；关于每个引脚的最大 VIH 规范，请参见表 30-11。

11.2 配置模拟和数字端口引脚

ANSELx 寄存器用于控制模拟端口引脚的操作。如果要将端口引脚用作模拟输入或输出，则相应的 ANSEL 和 TRIS 位必须置 1。要将端口引脚用于数字模块（例如，定时器和 UART 等）的 I/O 功能，相应的 ANSELx 位必须清零。

ANSELx 寄存器具有默认值 0xFFFF；因此，在默认情况下，所有共用模拟功能的引脚都是模拟（非数字）引脚。

在引脚 I/O 说明中列出了模拟功能会受 ANSELx 寄存器影响的引脚，其缓冲器类型为 “模拟”（见表 1-1）。

如果 TRIS 位清零 （输出），而 ANSELx 位置 1，则会通过一个模拟外设 （如 ADC 模块或比较器模块）转换数字输出电平 （VOH 或 VOL）。

当读取 PORT 寄存器时，所有配置为模拟输入通道的引脚均读为零 （低电平）。

配置为数字输入的引脚将不会对模拟输入进行转换。对于任何定义为数字输入的引脚（包括 ANx 引脚），加在引脚上的模拟电压可能导致输入缓冲器消耗的电流超出器件规范。

11.2.1 I/O 端口写 / 读时序

端口方向改变或端口写操作与同一端口的读操作之间需要间隔一个指令周期。通常该指令是 NOP 指令，如例 11-1 所示。

11.3 输入电平变化通知 （ICN）

I/O 端口的输入电平变化通知功能允许器件在选定输入引脚的状态变化 （Change-of-State， COS）时，向处理器发出中断请求。该特性可检测输入状态变化，即使在休眠模式下、禁止时钟时。每个 I/O 端口引脚都可以选择 （使能）为在发生状态变化时产生中断请求。

有 3 个控制寄存器与每个 I/O 端口的 CN 功能关联。CNENx 寄存器包含每个输入引脚的 CN 中断允许控制位。将其中任一位置 1 将允许相应引脚的 CN 中断。

每个 I/O 引脚都有与之相连的一个弱上拉和一个弱下拉。上拉和下拉充当连接到该引脚的拉电流或灌电流源，当连接了按钮或键盘设备时，不再需要使用外部电阻。可使用包含每个引脚控制位的 CNPUx 和 CNPDx 寄存器分别使能各个上拉和下拉。将任一控制位置 1 均可使能相应引脚的弱上拉和 / 或下拉功能。

注：	当端口引脚被配置为数字输出时，电平变化通知引脚的上拉和下拉应始终被禁止。

例 11-1： 端口写 / 读示例

```
MOV    0xFF00, W0    ; Configure PORTB<15:8>
                     ; as inputs
MOV    W0, TRISB     ; and PORTB<7:0>
                     ; as outputs
NOP                  ; Delay 1 cycle
BTSS   PORTB, #13    ; Next Instruction
```


© 2012-2013 Microchip Technology Inc.

11.4 外设引脚选择 （PPS）

通用器件的主要挑战是提供尽可能多的外设功能，同时将其与 I/O 引脚功能的冲突降到最小。在低引脚数器件上，这一挑战更为严峻。在需要多个外设复用一个引脚的应用中，要在应用程序代码中进行变通比较困难，换句话说彻底重新设计可能是惟一的选择。

外设引脚选择配置提供了这些选择的替代方法，使得用户可以在较宽的 I/O 引脚范围内选择和配置外设功能。通过增加特定器件上可用的引脚配置选项，用户可以让器件更好地适合他们的整个应用，而不必通过修改应用来适应器件。

外设引脚选择配置功能对固定的一部分数字 I/O 引脚进行操作。用户可以将大多数数字外设的输入和 / 或输出独立地映射到这些 I/O 引脚中的任何一个。一旦建立外设映射，就同时包含了硬件保护，以防止对外设映射的意外或错误更改。

11.4.1 可用的引脚

可用引脚的数目取决于特定器件及其引脚数。支持外设引脚选择功能的引脚在它们的引脚全称中包含标号“RPn”或“RPIn”，其中“n”是可重映射的引脚编号。“RP”用于表示支持可重映射输入和输出功能的引脚，而“RPI”表示仅支持可重映射输入功能的引脚。

11.4.2 可用的外设

外设引脚选择管理的外设都是仅数字功能的外设。这些外设包括一般串行通信 （UART 和 SPI）、通用定时器时钟输入、与定时器相关的外设 （输入捕捉和输出比较）以及电平变化中断输入。

相比较而言，一些仅数字功能的外设模块不能使用外设引脚选择功能。这是因为这类外设功能需要特定端口上的特殊 I/O 电路，且不能很容易地连接到多个引脚。这些模块包括 I^2C™ 和 PWM。类似的要求排除了所有带模拟输入的模块，例如 ADC 转换器。

可重映射和不可重映射外设之间的主要差异在于可重映射外设与默认的 I/O 引脚无关。必须始终在使用外设前将其分配给特定的 I/O 引脚。相反，不可重映射外设始终在默认引脚上可用，假设该外设有效且与其他外设没有冲突。

当给定 I/O 引脚上的可重映射外设有效时，它的优先级高于所有其他数字 I/O 和与该引脚相关的数字通信外设。优先级与被映射外设的类型无关。可重映射外设的优先级永远不会高于与该引脚相关的任何模拟功能。

11.4.3 控制外设引脚选择

外设引脚选择功能由两组 SFR 控制：一组映射外设输入，另一组映射外设输出。因为它们是分别控制的，所以可以不受限制地将特定外设的输入和输出 （如果外设同时具有输入和输出）配置在任何可选择的功能引脚上。

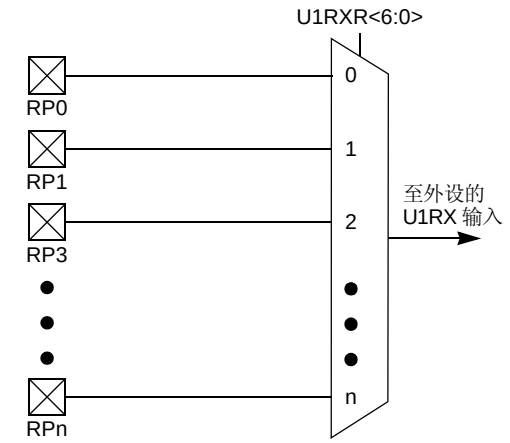
外设与外设可选择引脚之间的关系用两种不同的方式进行处理，这取决于被映射的是输入还是输出。

11.4.4 输入映射

外设引脚选择选项的输入在外设基础上进行映射。即，与外设相关的控制寄存器指示要被映射的引脚。RPINRx 寄存器用于配置外设输入映射（见寄存器 11-1 至寄存器 11-17）。每个寄存器包含 7 位位域组，每组都与可重映射外设之一相关。用适当的 7 位值编程给定外设的位域，会将具有对应值的 RPn 引脚映射到该外设。对于任何给定的器件，任何位域的值的有效范围与器件所支持的外设引脚选择的最大数目相对应。

例如，图 11-2 给出了 U1RX 输入的可重映射引脚选择的图示。

图 11-2： U1RX 的可重映射输入



注： 对于仅用作输入的引脚，外设引脚选择功能的优先级并不高于 TRISx 设置。因此，将 RPn 引脚配置为输入时，也必须将 TRISx 寄存器中的相应位配置为输入（设置为 1）。

11.4.4.1 虚拟连接

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件支持与运放 / 比较器模块（见**第 25.0 节 “运放 / 比较器模块”**中的图 25-1）和 PTG 模块（见**第 24.0 节 “外设触发信号发生器（PTG）模块”**）输出的虚拟（内部）连接。

此外，dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件还支持与经滤波的 QEI 模块输入：FINDX1、FHOME1、FINDX2 和 FHOME2 的虚拟连接（见**第 17.0 节 “正交编码器接口（QEI）模块（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）”**中的图 17-1）。

虚拟连接提供了一种简单方式来进行外设间的连接，而无需使用物理引脚。例如，通过将 RPINR12 寄存器的 FLT1R<6:0> 位设置为值 ‘b0000001，可以让模拟比较器的输出 C1OUT 与 PWM 故障 1 输入连接，这使模拟比较器无需使用器件上的实际物理引脚就可以触发 PWM 故障。

与 QEI 模块的虚拟连接使外设可以与 QEI 数字滤波器输入连接。要利用该滤波器，必须使能 QEI 模块，并且其输入必须与物理 RPn 引脚连接。例 11-2 说明了如何将输入捕捉模块与 QEI 数字滤波器进行连接。

例 11-2： 将 IC1 与 dsPIC33EPXXXMC206 器件引脚 43 上的 HOME1 QEI1 数字滤波器输入进行连接

```
RPINR15 = 0x2500;      /* Connect the QEI1 HOME1 input to RP37 (pin 43) */
RPINR7 = 0x009;        /* Connect the IC1 input to the digital filter on the FHOME1 input */

QEI1IOC = 0x4000;      /* Enable the QEI digital filter */
QEI1CON = 0x8000;      /* Enable the QEI module */
```


© 2012-2013 Microchip Technology Inc.

表 11-1： 可选择的输入源 （将输入映射到功能）

输入名称 (1)	功能名称	寄存器	配置位
外部中断 1	INT1	RPINR0	INT1R<6:0>
外部中断 2	INT2	RPINR1	INT2R<6:0>
Timer2 外部时钟	T2CK	RPINR3	T2CKR<6:0>
输入捕捉 1	IC1	RPINR7	IC1R<6:0>
输入捕捉 2	IC2	RPINR7	IC2R<6:0>
输入捕捉 3	IC3	RPINR8	IC3R<6:0>
输入捕捉 4	IC4	RPINR8	IC4R<6:0>
输出比较故障 A	OCFA	RPINR11	OCFAR<6:0>
PWM 故障 1(3)	FLT1	RPINR12	FLT1R<6:0>
PWM 故障 2(3)	FLT2	RPINR12	FLT2R<6:0>
QEI1 A 相 (3)	QEA1	RPINR14	QEA1R<6:0>
QEI1 B 相 (3)	QEB1	RPINR14	QEB1R<6:0>
QEI1 索引 (3)	INDX1	RPINR15	INDX1R<6:0>
QEI1 起始位置 (3)	HOME1	RPINR15	HOM1R<6:0>
UART1 接收	U1RX	RPINR18	U1RXR<6:0>
UART2 接收	U2RX	RPINR19	U2RXR<6:0>
SPI2 数据输入	SDI2	RPINR22	SDI2R<6:0>
SPI2 时钟输入	SCK2	RPINR22	SCK2R<6:0>
SPI2 从选择	$\overline{SS2}$	RPINR23	SS2R<6:0>
CAN1 接收 (2)	C1RX	RPINR26	C1RXR<6:0>
PWM 同步输入 1(3)	SYNCI1	RPINR37	SYNCI1R<6:0>
PWM 死区补偿 1(3)	DTCMP1	RPINR38	DTCMP1R<6:0>
PWM 死区补偿 2(3)	DTCMP2	RPINR39	DTCMP2R<6:0>
PWM 死区补偿 3(3)	DTCMP3	RPINR39	DTCMP3R<6:0>

注 1： 除非另外声明，否则所有输入都使用施密特触发器输入缓冲器。
2： 该输入源仅在 dsPIC33EPXXXGP/MC50X 器件上可用。
3： 该输入源仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

表 11-2： 可选择输入源的输入引脚选择

外设引脚选择输入寄存器值	输入 / 输出	引脚分配
000 0000	I	Vss
000 0001	I	C1OUT(1)
000 0010	I	C2OUT(1)
000 0011	I	C3OUT(1)
000 0100	I	C4OUT(1)
000 0101	—	—
000 0110	I	PTGO30(1)
000 0111	I	PTGO31(1)
000 1000	I	FINDX1(1,2)
000 1001	I	FHOME1(1,2)
000 1010	—	—
000 1011	—	—
000 1100	—	—
000 1101	—	—
000 1110	—	—
000 1111	—	—
001 0000	—	—
001 0001	—	—
001 0010	—	—
001 0011	—	—
001 0100	I/O	RP20
001 0101	—	—
001 0110	—	—
001 0111	—	—
001 1000	I	RPI24
001 1001	I	RPI25
001 1010	—	—
001 1011	I	RPI27
001 1100	I	RPI28
001 1101	—	—
001 1110	—	—
001 1111	—	—
010 0000	I	RPI32
010 0001	I	RPI33
010 0010	I	RPI34
010 0011	I/O	RP35
010 0100	I/O	RP36
010 0101	I/O	RP37
010 0110	I/O	RP38
010 0111	I/O	RP39

外设引脚选择输入寄存器值	输入 / 输出	引脚分配
010 1101	I	RPI45
010 1110	I	RPI46
010 1111	I	RPI47
011 0000	—	—
011 0001	—	—
011 0010	—	—
011 0011	I	RPI51
011 0100	I	RPI52
011 0101	I	RPI53
011 0110	I/O	RP54
011 0111	I/O	RP55
011 1000	I/O	RP56
011 1001	I/O	RP57
011 1010	I	RPI58
011 1011	—	—
011 1100	—	—
011 1101	—	—
011 1110	—	—
011 1111	—	—
100 0000	—	—
100 0001	—	—
100 0010	—	—
100 0011	—	—
100 0100	—	—
100 0101	—	—
100 0110	—	—
100 0111	—	—
100 1000	—	—
100 1001	—	—
100 1010	—	—
100 1011	—	—
100 1100	—	—
100 1101	—	—
100 1110	—	—
100 1111	—	—
101 0000	—	—
101 0001	—	—
101 0010	—	—
101 0011	—	—
101 0100	—	—

图注： 阴影行表示未实现的 PPS 输入寄存器值。

注 1： 关于选择该引脚分配的更多信息，请参见第 11.4.4.1 节 “虚拟连接”。

2： 这些输入仅在 dsPIC33EPXXXGP/MC50X 器件上可用。

© 2012-2013 Microchip Technology Inc.

表 11-2： 可选择输入源的输入引脚选择 （续）

外设引脚选择输入寄存器值	输入 / 输出	引脚分配
010 1000	I/O	RP40
010 1001	I/O	RP41
010 1010	I/O	RP42
010 1011	I/O	RP43
010 1100	I	RPI44
101 1010	—	—
101 1011	—	—
101 1100	—	—
101 1101	—	—
101 1110	I	RPI94
101 1111	I	RPI95
110 0000	I	RPI96
110 0001	I/O	RP97
110 0010	—	—
110 0011	—	—
110 0100	—	—
110 0101	—	—
110 0110	—	—
110 0111	—	—
110 1000	—	—
110 1001	—	—
110 1010	—	—
110 1011	—	—
110 1100	—	—

外设引脚选择输入寄存器值	输入 / 输出	引脚分配
101 0101	—	—
101 0110	—	—
101 0111	—	—
101 1000	—	—
101 1001	—	—
110 1101	—	—
110 1110	—	—
110 1111	—	—
111 0000	—	—
111 0001	—	—
111 0010	—	—
111 0011	—	—
111 0100	—	—
111 0101	—	—
111 0110	I/O	RP118
111 0111	I	RPI119
111 1000	I/O	RP120
111 1001	I	RPI121
111 1010	—	—
111 1011	—	—
111 1100	—	—
111 1101	—	—
111 1110	—	—
111 1111	—	—

图注： 阴影行表示未实现的 PPS 输入寄存器值。

注 1： 关于选择该引脚分配的更多信息，请参见第 11.4.4.1 节 “虚拟连接”。

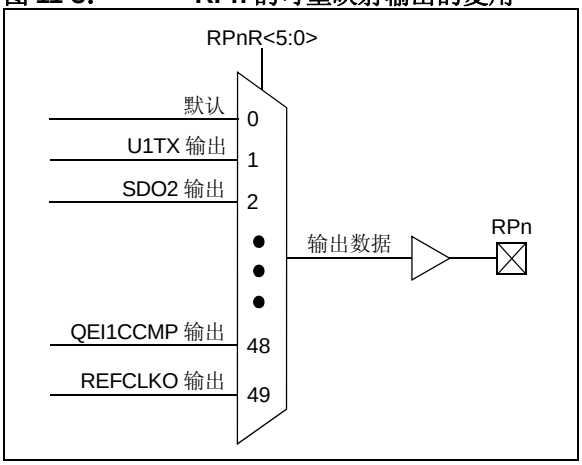
2： 这些输入仅在 dsPIC33EPXXXGP/MC50X 器件上可用。

11.4.4.2 输出映射

与输入相比，外设引脚选择选项的输出在引脚基础上进行映射。在这种情况下，与特定引脚相关的控制寄存器指示要被映射的外设输出。 RPORx 寄存器用于控制输出映射。像 RPINRx 寄存器一样，每个寄存器包含 6 位位域组，每组都与一个 RPn 引脚相关（见寄存器 11-18 至寄存器 11-27）。位域的值与外设之一相对应，并且该外设的输出被映射到该引脚 （见表 11-3 和图 11-3）。

空输出与输出寄存器的复位值 0 相关。这样做可确保在默认情况下，可重映射输出保持与所有输出引脚之间的断开状态。

图 11-3： RPn 的可重映射输出的复用



11.4.4.3 映射限制

外设选择引脚的控制机制不局限于固定外设配置的小范围内。在任何外设映射 SFR 之间没有互锁或硬件强制的锁定。也就是说，任何或所有 RPn 引脚上的外设映射的任何组合都是可能的。这包括外设输入和输出到引脚的多对一或一对多映射。从配置角度来看，这种映射在技术上是可行的，但从电气角度来看可能不受支持。

表 11-3： 可重映射引脚 （RPn）的输出选择

功能	RPnR<5:0>	输出名称
默认端口	000000	RPn 连接到默认引脚
U1TX	000001	RPn 连接到 UART1 发送
U2TX	000011	RPn 连接到 UART2 发送
SDO2	001000	RPn 连接到 SPI2 数据输出
SCK2	001001	RPn 连接到 SPI2 时钟输出
$\overline{SS2}$	001010	RPn 连接到 SPI2 从选择
C1TX(2)	001110	RPn 连接到 CAN1 发送
OC1	010000	RPn 连接到输出比较 1 输出
OC2	010001	RPn 连接到输出比较 2 输出
OC3	010010	RPn 连接到输出比较 3 输出
OC4	010011	RPn 连接到输出比较 4 输出
C1OUT	011000	RPn 连接到比较器输出 1
C2OUT	011001	RPn 连接到比较器输出 2
C3OUT	011010	RPn 连接到比较器输出 3
SYNCO1(1)	101101	RPn 连接到 PWM 主时基同步输出
QEI1CCMP(1)	101111	RPn 连接到 QEI1 计数器比较器输出
REFCLKO	110001	RPn 连接到参考时钟输出
C4OUT	110010	RPn 连接到比较器输出 4

注 1： 该功能仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

2： 该功能仅在 dsPIC33EPXXXGP/MC50X 器件上可用。

© 2012-2013 Microchip Technology Inc.

11.5 I/O 有用技巧

1. 在某些情况下，一些引脚（如表 30-11 的“注入电流”下所定义）到 VDD 和 VSS 具有内部保护二极管。“注入电流”一词也称为“钳位电流”。在指定引脚上，在用户采取了足够外部电流限制措施的情况下，允许 I/O 引脚输入电压大于或小于数据手册中关于 VSS 和 VDD 电源的绝对最大值。请注意，当用户应用对高端或低端内部输入钳位二极管进行正向偏置时，所产生的电流会注入内部通过 VDD 和 VSS 电源轨进行钳位的器件，该电流可能影响 ADC 精度（4 至 6 个计数）。
2. 在发生任何复位之后，与任意模拟输入引脚（即 ANx）共用的 I/O 引脚默认情况下总是模拟引脚。因此，将某个引脚配置为模拟输入引脚时，将会自动禁止数字输入引脚缓冲器，如果尝试通过读取 PORTx 或 LATx 来读取数字输入电平，无论引脚上的数字逻辑电平如何，将总是返回 0。要在共用 ANx 引脚上使用引脚作为数字 I/O 引脚，用户应用程序需要配置 I/O 端口模块中的模拟引脚配置寄存器（即 ANSELx），方法是将对应于该 I/O 端口引脚的相应位设置为 0。

注：	虽然在使能模拟功能时无法使用数字输入引脚，但在使能模拟功能的情况下可以使用数字 I/O 输出功能（TRISx = 0x0）。但建议不要这样做，特别是如果模拟输入连接到外部模拟电压源，这会在模拟信号和输出引脚驱动器之间产生信号争用。

3. 大多数 I/O 引脚具有多种功能。参见数据手册中的器件引脚图，分配给任意引脚的功能的优先级按照由从左到右阅读引脚名称的方式来指示。在命名约定中，最左侧功能名称的优先级高于其右侧的所有功能。例如：AN16/T2CK/T7CK/RC1。这表明在该示例中 AN16 的优先级最高，将优先于列表中其右侧的所有其他功能。只要左侧的任何功能使能，其右侧的其他功能即使使能，也不会起作用。该规则适用于对于给定引脚列出的所有功能。
4. 每个引脚都具有内部弱上拉电阻和下拉电阻，它们可以分别使用 CNPUx 和 CNPDx 寄存器进行配置。由于具有这些电阻，在一些应用中可以不需要外部电阻。内部上拉最高可至 ~(VDD – 0.8)，而不是 VDD。该值仍然高于 CMOS 和 TTL 器件的最小 VIH。
5. 直接驱动 LED 时，I/O 引脚的拉电流或灌电流可以高于 VOH/IOH 和 VOL/IOL 直流特性规范中规定的值。施加相应的 IOH 和 IOL 额定电流只是为了使相应输出保持大于等于 VOH 和小于等于 VOL 电压。但对于 LED，不同于外部连接器件的数字输入，它们不需要受相同的最小 VIH/VIL 电压限制。I/O 引脚输出可以安全地灌入或拉出小于数据手册中绝对最大值部分中所列值的任何电流。例如：

   VOH = 2.4V @ IOH = -8 mA， VDD = 3.3V

   任意 8 mA I/O 引脚的最大输出拉电流 = 12 mA。

   从技术上说，允许 LED 拉电流 < 12 mA。更多信息，请参见**第 30.0 节“电气特性”**中的 VOH/IOH 图。
6. 外设引脚选择（PPS）引脚映射规则如下：
   a) 在任意时刻，给定引脚上只能有一个“输出”功能处于活动状态，无论它是专用还是可重映射功能（一个引脚，一个输出）。
   b) 可以将某个“可重映射输出”功能分配给多个引脚，并在外部将它们短接或连接在一起，以提高电流驱动能力。
   c) 如果在某个引脚上使能了任何“专用输出”功能，它将优先于任何可重映射“输出”功能。
   d) 如果在某个引脚上使能了任何“专用数字”（输入或输出）功能，则可以将任意数量的“输入”可重映射功能映射到同一引脚。
   e) 如果在某个给定引脚上使能了任何“专用模拟”功能，则将禁止任何一种“数字输入”，但用户可以审慎地使能单个“数字输出”并使之处于活动状态，前提是它不会与外部模拟输入信号发生信号争用。例如，可以使用 ADC 转换数字输出逻辑电平，或翻转比较器上的数字输出或 ADC 输入，前提是没有类似用于内置自检的外部模拟输入。
   f) 可以同时将任意数量的“输入”可重映射功能映射到相同引脚，包括映射到具有来自专用或可重映射“输出”的单个输出的任意引脚。

g) TRIS 寄存器*仅*控制数字 I/O 输出缓冲器。任何其他专用或可重映射的活动 “输出” 将自动改写 TRIS 设置。 TRIS 寄存器不控制数字逻辑 “输入” 缓冲器。可重映射数字 “输入” 不会自动改写 TRIS 设置，这意味着对于仅分配有可重映射输入功能的引脚，必须将 TRIS 位设置为输入。

h) 发生任意复位之后，默认情况下将使能所有模拟引脚，并且引脚上相应的数字输入缓冲器会被禁止。只有模拟引脚选择寄存器会控制数字输入缓冲器，TRIS 寄存器*不会*。为了使用某个引脚上的任何 “数字输入”，用户必须使用模拟引脚选择寄存器禁止相应引脚上的模拟功能，没有例外。

11.6 I/O 端口资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> **注：** 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

11.6.1 主要资源

- **第 2 章 “I/O 端口”**（DS70598）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

11.7 外设引脚选择寄存器

寄存器 11-1： RPINR0：外设引脚选择输入寄存器 0

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	INT1R<6:0>						
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **INT1R<6:0>：**将外部中断 1 （INT1）分配给对应 RPn 引脚的位（请参见表 11-2 了解输入引脚选择编号）

1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7-0 **未实现：**读为 0

寄存器 11-2： RPINR1：外设引脚选择输入寄存器 1

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	INT2R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-7 **未实现：**读为 0

bit 6-0 **INT2R<6:0>：**将外部中断 2 （INT2）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

寄存器 11-3： RPINR3：外设引脚选择输入寄存器 3

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	T2CKR<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-7 **未实现：**读为 0

bit 6-0 **T2CKR<6:0>：**将 Timer2 外部时钟 （T2CK）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

© 2012-2013 Microchip Technology Inc.

寄存器 11-4： RPINR7：外设引脚选择输入寄存器 7

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	IC2R<6:0>						
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	IC1R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **IC2R<6:0>：**将输入捕捉 2 （IC2）分配给对应 RPn 引脚的位（请参见表 11-2 了解输入引脚选择编号）

1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7 **未实现：**读为 0

bit 6-0 **IC1R<6:0>：**将输入捕捉 1 （IC1）分配给对应 RPn 引脚的位（请参见表 11-2 了解输入引脚选择编号）

1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

寄存器 11-5： RPINR8：外设引脚选择输入寄存器 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	IC4R<6:0>						
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	IC3R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **IC4R<6:0>：**将输入捕捉 4 （IC4）分配给对应 RPn 引脚的位（请参见表 11-2 了解输入引脚选择编号）

1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7 **未实现：**读为 0

bit 6-0 **IC3R<6:0>：**将输入捕捉 3 （IC3）分配给对应 RPn 引脚的位（请参见表 11-2 了解输入引脚选择编号）

1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

© 2012-2013 Microchip Technology Inc.

寄存器 11-6： RPINR11：外设引脚选择输入寄存器 11

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	OCFAR<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-7 **未实现：**读为 0

bit 6-0 **OCFAR<6:0>：**将输出比较故障 A （OCFA）分配给对应 RPn 引脚的位（请参见表 11-2 了解输入引脚选择编号）

1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

寄存器 11-7： RPINR12：外设引脚选择输入寄存器 12
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	FLT2R<6:0>						
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	FLT1R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **FLT2R<6:0>：**将 PWM 故障 2 （FLT2）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7 **未实现：**读为 0

bit 6-0 **FLT1R<6:0>：**将 PWM 故障 1 （FLT1）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

© 2012-2013 Microchip Technology Inc.

寄存器 11-8： RPINR14：外设引脚选择输入寄存器 14
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	QEB1R<6:0>						
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	QEA1R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **QEB1R<6:0>：**将 B 相输入 （QEB）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7 **未实现：**读为 0

bit 6-0 **QEA1R<6:0>：**将 A 相输入 （QEA）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

寄存器 11-9： RPINR15：外设引脚选择输入寄存器 15
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	HOME1R<6:0>						
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	INDX1R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **HOME1R<6:0>：**将 QEI1 HOME1 （HOME1）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7 **未实现：**读为 0

bit 6-0 **IND1XR<6:0>：**将 QEI1 INDEX1 （INDX1）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

© 2012-2013 Microchip Technology Inc.

寄存器 11-10： RPINR18：外设引脚选择输入寄存器 18

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	U1RXR<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-7 **未实现：**读为 0

bit 6-0 **U1RXR<6:0>：**将 UART1 接收 （U1RX）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

寄存器 11-11： RPINR19：外设引脚选择输入寄存器 19

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	U2RXR<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-7 **未实现：**读为 0

bit 6-0 **U2RXR<6:0>：**将 UART2 接收 （U2RX）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

寄存器 11-12： RPINR22：外设引脚选择输入寄存器 22

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	SCK2INR<6:0>						
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	SDI2R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **SCK2INR<6:0>:** 将 SPI2 时钟输入 （SCK2）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7 **未实现：**读为 0

bit 6-0 **SDI2R<6:0>：**将 SPI2 数据输入 （SDI2）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

© 2012-2013 Microchip Technology Inc.

寄存器 11-13： RPINR23：外设引脚选择输入寄存器 23

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	SS2R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-7 **未实现：**读为 0

bit 6-0 **SS2R<6:0>:** 将 SPI2 从选择 （$\overline{SS2}$）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

寄存器 11-14： RPINR26：外设引脚选择输入寄存器 26 (仅限 dsPIC33EPXXXGP/MC50X 器件）

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	C1RXR<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-7 **未实现：**读为 0

bit 6-0 **C1RXR<6:0>：**将 CAN1 接收输入 （CRX1）分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

寄存器 11-15： RPINR37：外设引脚选择输入寄存器 37
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	SYNCI1R<6:0>						
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **SYNCI1R<6:0>：**将 PWM 同步输入 1 分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7-0 **未实现：**读为 0

© 2012-2013 Microchip Technology Inc.

寄存器 11-16： RPINR38：外设引脚选择输入寄存器 38
（仅限 dsPIC33EPXXXMC20X 和 PIC24EPXXXMC20X 器件）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	DTCMP1R<6:0>						
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **DTCMP1R<6:0>：**将 PWM 死区补偿输入 1 分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7-0 **未实现：**读为 0

寄存器 11-17： RPINR39：外设引脚选择输入寄存器 39
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	DTCMP3R<6:0>						
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	DTCMP2R<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-8 **DTCMP3R<6:0>：**将 PWM 死区补偿输入 3 分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

bit 7 **未实现：**读为 0

bit 6-0 **DTCMP2R<6:0>：**将 PWM 死区补偿输入 2 分配给对应 RPn 引脚的位
（请参见表 11-2 了解输入引脚选择编号）
1111001 = 输入连接到 RPI121
.
.
.
0000001 = 输入连接到 CMP1
0000000 = 输入连接到 Vss

© 2012-2013 Microchip Technology Inc.

寄存器 11-18： RPOR0：外设引脚选择输出寄存器 0

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP35R<5:0>					
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP20R<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP35R<5:0>：**将外设输出功能分配给 RP35 输出引脚的位（请参见表 11-3 了解外设功能编号）

bit 7-6 **未实现：**读为 0

bit 5-0 **RP20R<5:0>：**将外设输出功能分配给 RP20 输出引脚的位（请参见表 11-3 了解外设功能编号）

寄存器 11-19： RPOR1：外设引脚选择输出寄存器 1

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP37R<5:0>					
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP36R<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP37R<5:0>：**将外设输出功能分配给 RP37 输出引脚的位（请参见表 11-3 了解外设功能编号）

bit 7-6 **未实现：**读为 0

bit 5-0 **RP36R<5:0>：**将外设输出功能分配给 RP36 输出引脚的位（请参见表 11-3 了解外设功能编号）

寄存器 11-20： RPOR2：外设引脚选择输出寄存器 2

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP39R<5:0>					
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP38R<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP39R<5:0>：**将外设输出功能分配给 RP39 输出引脚的位
（请参见表 11-3 了解外设功能编号）

bit 7-6 **未实现：**读为 0

bit 5-0 **RP38R<5:0>：**将外设输出功能分配给 RP38 输出引脚的位
（请参见表 11-3 了解外设功能编号）

寄存器 11-21： RPOR3：外设引脚选择输出寄存器 3

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP41R<5:0>					
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP40R<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP41R<5:0>：**将外设输出功能分配给 RP41 输出引脚的位
（请参见表 11-3 了解外设功能编号）

bit 7-6 **未实现：**读为 0

bit 5-0 **RP40R<5:0>：**将外设输出功能分配给 RP40 输出引脚的位
（请参见表 11-3 了解外设功能编号）

© 2012-2013 Microchip Technology Inc.

寄存器 11-22： RPOR4：外设引脚选择输出寄存器 4

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP43R<5:0>					
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP42R<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP43R<5:0>：**将外设输出功能分配给 RP43 输出引脚的位
（请参见表 11-3 了解外设功能编号）

bit 7-6 **未实现：**读为 0

bit 5-0 **RP42R<5:0>：**将外设输出功能分配给 RP42 输出引脚的位
（请参见表 11-3 了解外设功能编号）

寄存器 11-23： RPOR5：外设引脚选择输出寄存器 5

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP55R<5:0>					
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP54R<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP55R<5:0>：**将外设输出功能分配给 RP55 输出引脚的位
（请参见表 11-3 了解外设功能编号）

bit 7-6 **未实现：**读为 0

bit 5-0 **RP54R<5:0>：**将外设输出功能分配给 RP54 输出引脚的位
（请参见表 11-3 了解外设功能编号）

寄存器 11-24： RPOR6：外设引脚选择输出寄存器 6

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP57R<5:0>					
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP56R<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP57R<5:0>：**将外设输出功能分配给 RP57 输出引脚的位
（请参见表 11-3 了解外设功能编号）

bit 7-6 **未实现：**读为 0

bit 5-0 **RP56R<5:0>：**将外设输出功能分配给 RP56 输出引脚的位
（请参见表 11-3 了解外设功能编号）

寄存器 11-25： RPOR7：外设引脚选择输出寄存器 7

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP97R<5:0>					
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP97R<5:0>：**将外设输出功能分配给 RP97 输出引脚的位
（请参见表 11-3 了解外设功能编号）

bit 7-0 **未实现：**读为 0

© 2012-2013 Microchip Technology Inc.

寄存器 11-26： RPOR8：外设引脚选择输出寄存器 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP118R<5:0>					
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **RP118R<5:0>：**将外设输出功能分配给 RP118 输出引脚的位
（请参见表 11-3 了解外设功能编号）

bit 7-0 **未实现：**读为 0

寄存器 11-27： RPOR9：外设引脚选择输出寄存器 9

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	RP120R<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-6 **未实现：**读为 0

bit 5-0 **RP120R<5:0>：**将外设输出功能分配给 RP120 输出引脚的位
（请参见表 11-3 了解外设功能编号）

注：

© 2012-2013 Microchip Technology Inc.

12.0 TIMER1

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 11 章 “定时器”**（DS70362），该文档可从 Microchip 网站 （www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第4.0节 “存储器构成”**。

Timer1 模块是一个 16 位定时器，可作为自由运行的间隔定时器 / 计数器。

Timer1 模块具有不同于其他定时器的独特特性，如下：

- 可以依靠外部时钟源以异步计数器模式工作
- 可选择将外部时钟输入 （T1CK）与内部器件时钟同步，时钟同步在预分频之后执行

图 12-1 给出了 Timer1 的框图。

Timer1 模块可以工作于以下模式之一：

- 定时器模式
- 门控定时器模式
- 同步计数器模式
- 异步计数器模式

在定时器和门控定时器模式下，输入时钟来自于内部指令周期时钟 （FCY）。在同步和异步计数器模式下，输入时钟来自于 T1CK 引脚上的外部时钟输入。

定时器模式由以下位决定：

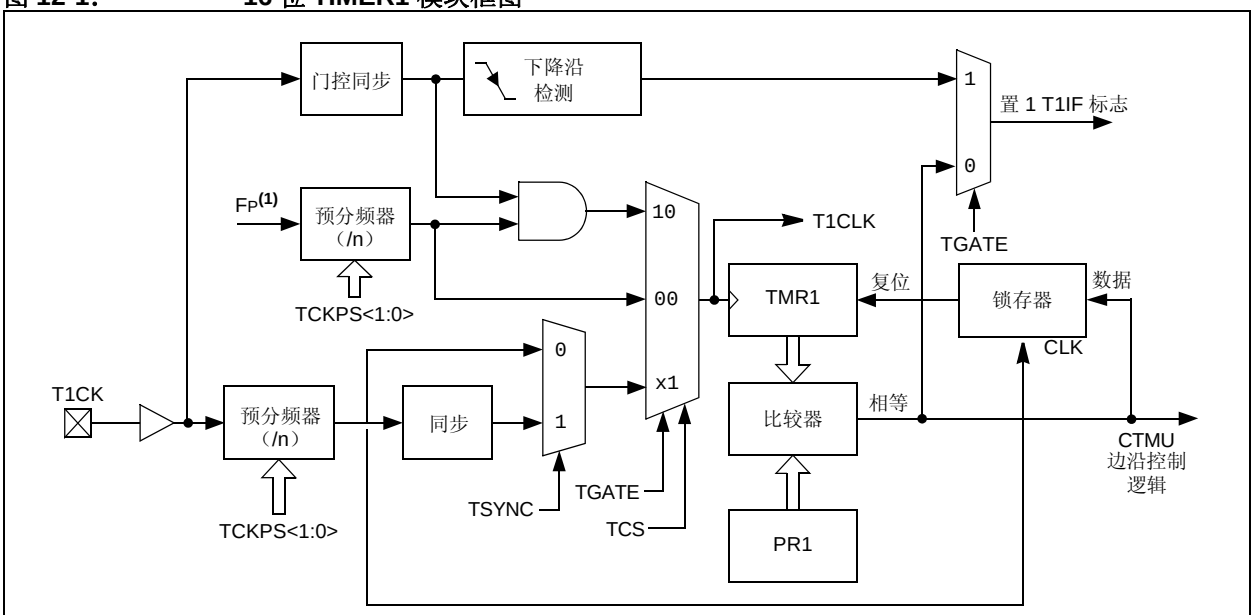
- 定时器时钟源控制位 （TCS）：T1CON<1>
- 定时器同步控制位 （TSYNC）：T1CON<2>
- 定时器门控控制位 （TGATE）：T1CON<6>

表 12-1 给出了不同工作模式的定时器控制位的设置。

表 12-1： 定时器模式设置

模式	TCS	TGATE	TSYNC
定时器	0	0	x
门控定时器	0	1	x
同步计数器	1	x	1
异步计数器	1	x	0

图 12-1： 16 位 TIMER1 模块框图



注 1： FP 是外设时钟。

12.1 Timer1 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

12.1.1 主要资源

- **第 11 章 “定时器”**（DS70362）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

12.2 Timer1 控制寄存器

寄存器 12-1： T1CON：TIMER1 控制寄存器

R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON(1)	—	TSIDL	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	U-0
—	TGATE	TCKPS<1:0>		—	TSYNC(1)	TCS(1)	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **TON：**Timer1 使能位 (1)
1 = 启动 16 位 Timer1
0 = 停止 16 位 Timer1

bit 14 **未实现：**读为 0

bit 13 **TSIDL：**Timer1 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12-7 **未实现：**读为 0

bit 6 **TGATE：**Timer1 门控时间累加使能位
当 TCS = 1 时：
该位被忽略。
当 TCS = 0 时：
1 = 使能门控时间累加
0 = 禁止门控时间累加

bit 5-4 **TCKPS<1:0>：**Timer1 输入时钟预分频比选择位
11 = 1:256
10 = 1:64
01 = 1:8
00 = 1:1

bit 3 **未实现：**读为 0

bit 2 **TSYNC：**Timer1 外部时钟输入同步选择位 (1)
当 TCS = 1 时：
1 = 同步外部时钟输入
0 = 不同步外部时钟输入
当 TCS = 0 时：
该位被忽略。

bit 1 **TCS：**Timer1 时钟源选择位 (1)
1 = 来自 T1CK 引脚的外部时钟 （上升沿触发计数）
0 = 内部时钟 （FP）

bit 0 **未实现：**读为 0

注 1： 将 Timer1 使能为外部同步计数器模式（TCS = 1， TSYNC = 1， TON = 1）时，用户软件试图对 TMR1 寄存器进行的任何写操作都会被忽略。

注：

© 2012-2013 Microchip Technology Inc.

13.0 TIMER2/3 和 TIMER4/5

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 11 章 “定时器”**（DS70362），该文档可从 Microchip 网站 （www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

Timer2/3 和 Timer4/5 模块为 32 位定时器，也可被配置为 4 个具有可选工作模式的独立 16 位定时器。

作为 32 位定时器，Timer2/3 和 Timer4/5 具有三种工作模式：

- 具有所有 16 位工作模式 （异步计数器模式除外）的两个独立16位定时器（例如，Timer2和Timer3）
- 单个 32 位定时器
- 单个 32 位同步计数器

这些定时器还支持以下功能：

- 定时器门控操作
- 可选择的预分频比设置
- 空闲和休眠模式期间的定时器工作
- 在 32 位周期寄存器匹配时产生中断
- 输入捕捉和输出比较模块的时基 （仅限 Timer2 和 Timer3）
- ADC1 事件触发（仅限 32 位定时器对、Timer3 和 Timer5）

所有 4 个 16 位定时器都能单独用作同步定时器或计数器。它们也提供前面所列的功能，但事件触发功能除外，它仅由Timer2/3实现。通过设置T2CON、T3CON、T4CON和T5CON寄存器中的相应位来确定工作模式和使能特性。T2CON和T4CON的通用形式如寄存器 13-1 所示。 T3CON 和 T5CON 如寄存器 13-2 所示。

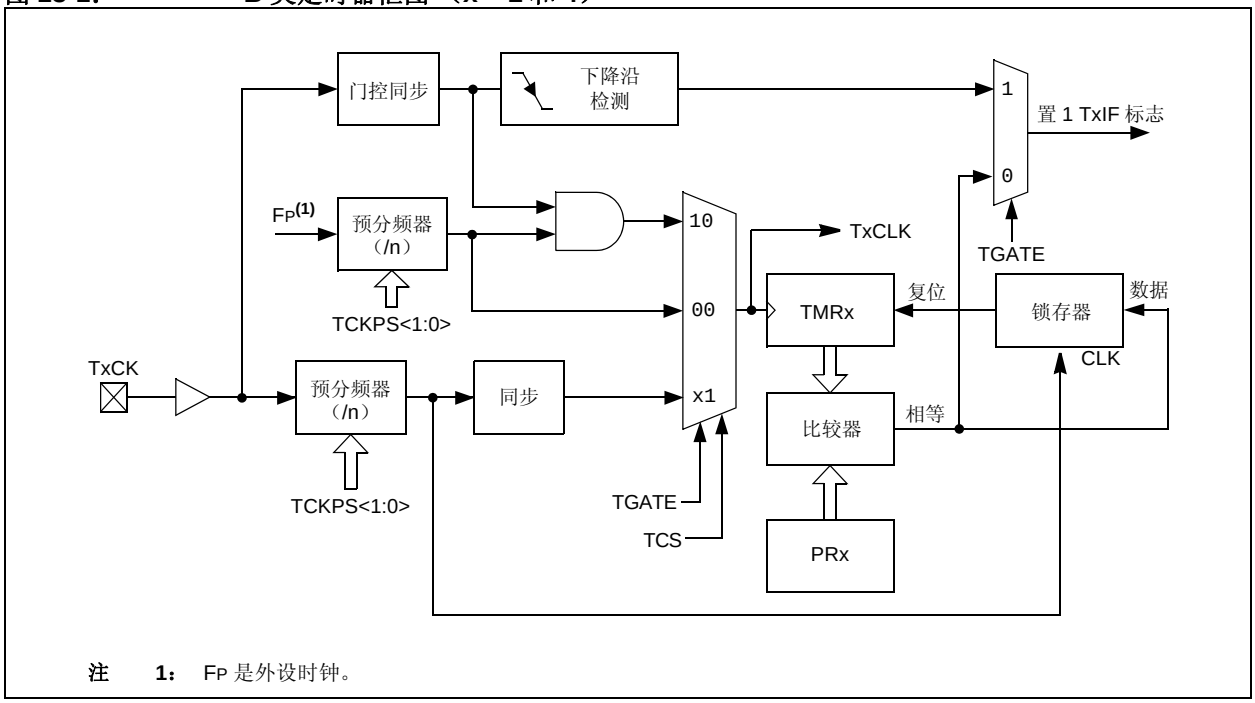
对于32位定时器/计数器工作，Timer2和Timer4是32位定时器的低位字 （lsw），而 Timer3 和 Timer5 是高位字 （msw）。

注： 对于 32 位工作， T3CON 和 T5CON 寄存器中的控制位将被忽略。设置和控制只使用 T2CON 和 T4CON 寄存器中的控制位。32 位定时器模块采用 Timer2 和 Timer4 时钟和门控输入，但中断由 Timer3 和 Timer5 中断标志位产生。

图 13-3 给出了示例 32 位定时器对 （Timer2/3 和 Timer4/5）的框图。

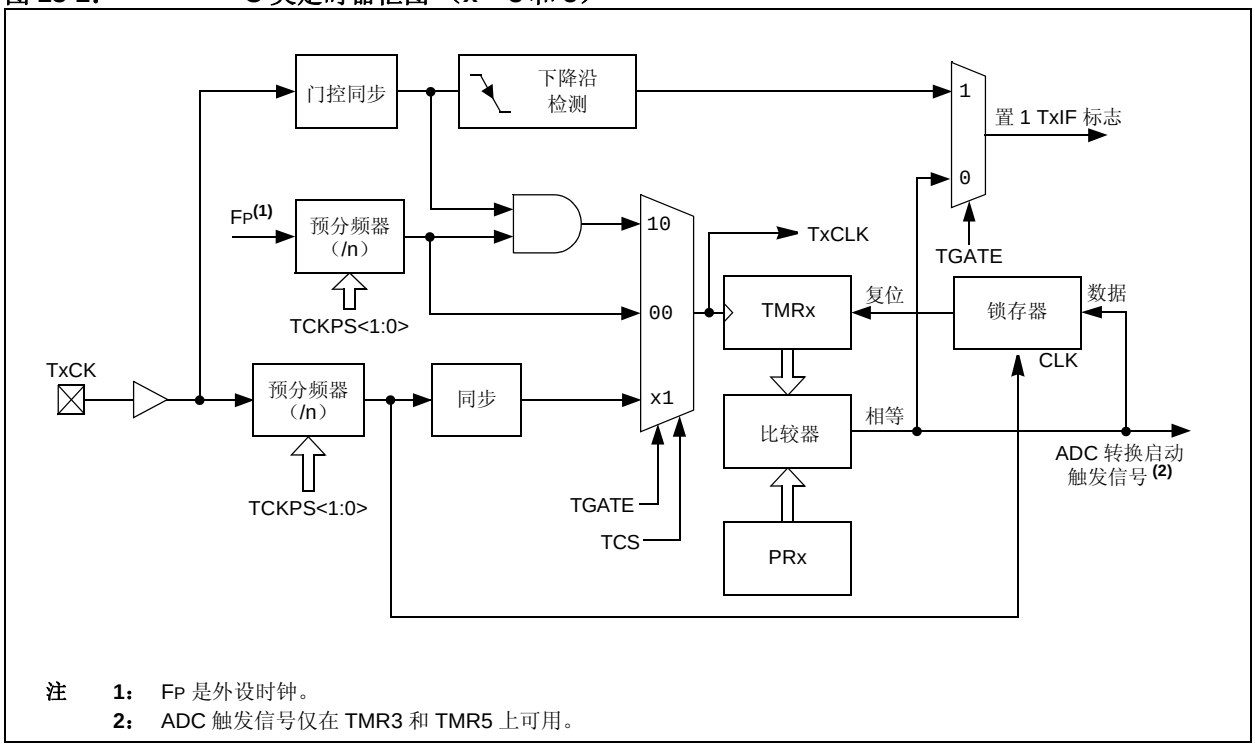
注： 只有 Timer2、 Timer3、 Timer4 和 Timer5 能触发 DMA 数据传输。

图 13-1： B 类定时器框图 （x = 2 和 4）



注 1： FP 是外设时钟。

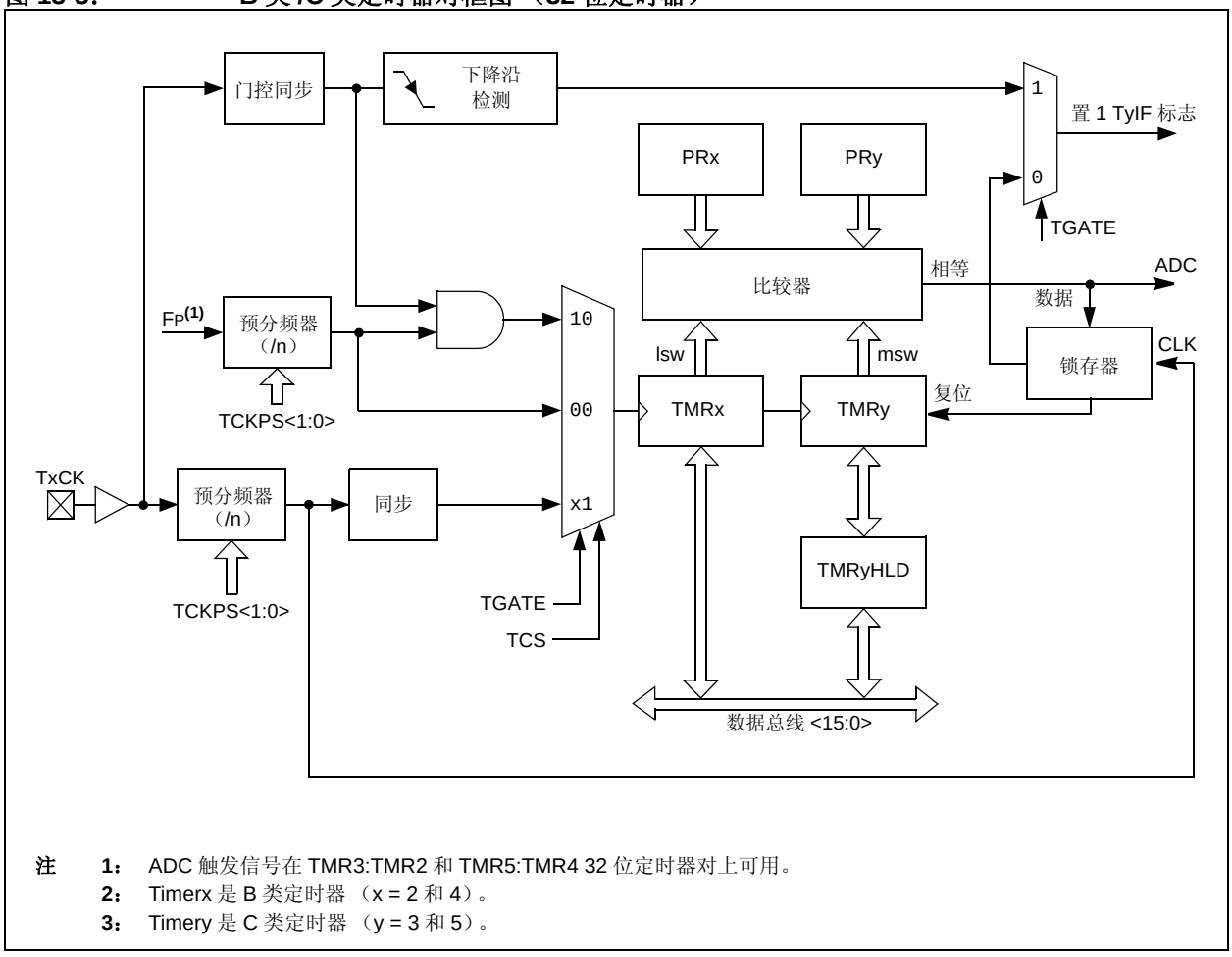
图 13-2： C 类定时器框图 （x = 3 和 5）



注 1： FP 是外设时钟。
2： ADC 触发信号仅在 TMR3 和 TMR5 上可用。

© 2012-2013 Microchip Technology Inc.

图 13-3： B 类 /C 类定时器对框图 （32 位定时器）



注 1： ADC 触发信号在 TMR3:TMR2 和 TMR5:TMR4 32 位定时器对上可用。
2： Timerx 是 B 类定时器 （x = 2 和 4）。
3： Timery 是 C 类定时器 （y = 3 和 5）。

13.1 Timerx 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> **注：** 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

13.1.1 主要资源

- **第 11 章 “定时器”**（DS70362）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

13.2 定时器控制寄存器

寄存器 13-1： TxCON：（TIMER2 和 TIMER4）控制寄存器

R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON	—	TSIDL	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	U-0
—	TGATE	TCKPS<1:0>		T32	—	TCS(1)	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **TON**：Timerx 使能位
当 T32 = 1 时：
1 = 启动 32 位 Timerx/y
0 = 停止 32 位 Timerx/y
当 T32 = 0 时：
1 = 启动 16 位 Timerx
0 = 停止 16 位 Timerx

bit 14 **未实现**：读为 0

bit 13 **TSIDL**：Timerx 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12-7 **未实现**：读为 0

bit 6 **TGATE**：Timerx 门控时间累加使能位
当 TCS = 1 时：
该位被忽略。
当 TCS = 0 时：
1 = 使能门控时间累加
0 = 禁止门控时间累加

bit 5-4 **TCKPS<1:0>**：Timerx 输入时钟预分频比选择位
11 = 1:256
10 = 1:64
01 = 1:8
00 = 1:1

bit 3 **T32**：32 位定时器模式选择位
1 = Timerx 和 Timery 形成一个 32 位定时器
0 = Timerx 和 Timery 作为两个 16 位定时器

bit 2 **未实现**：读为 0

bit 1 **TCS**：Timerx 时钟源选择位 (1)
1 = 来自 TxCK 引脚的外部时钟 （上升沿触发计数）
0 = 内部时钟 （FP）

bit 0 **未实现**：读为 0

注 1： TxCK 引脚并非在所有定时器上都可用。关于可用引脚，请参见 “引脚图” 部分。

© 2012-2013 Microchip Technology Inc.

寄存器 13-2： TyCON：（TIMER3 和 TIMER5）控制寄存器

R/W-0	U-0	R/W-0	U-0	U-0	U-0	U-0	U-0
TON(1)	—	TSIDL(2)	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	U-0
—	TGATE(1)	TCKPS<1:0>(1)		—	—	TCS(1,3)	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **TON：**Timery 使能位 (1)
1 = 启动 16 位 Timery
0 = 停止 16 位 Timery

bit 14 **未实现：**读为 0

bit 13 **TSIDL：**Timery 空闲模式停止位 (2)
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12-7 **未实现：**读为 0

bit 6 **TGATE：**Timery 门控时间累加使能位 (1)
当 TCS = 1 时：
该位被忽略。
当 TCS = 0 时：
1 = 使能门控时间累加
0 = 禁止门控时间累加

bit 5-4 **TCKPS<1:0>：**Timery 输入时钟预分频比选择位 (1)
11 = 1:256
10 = 1:64
01 = 1:8
00 = 1:1

bit 3-2 **未实现：**读为 0

bit 1 **TCS：**Timery 时钟源选择位 (1,3)
1 = 来自 TyCK 引脚的外部时钟 （上升沿触发计数）
0 = 内部时钟 （FP）

bit 0 **未实现：**读为 0

注 1： 当使能 32 位工作 （T2CON<3> = 1）时，这些位对 Timery 的工作没有影响；所有定时器功能都通过 TxCON 进行设置。

2： 当在 Timerx 控制寄存器中使能 32 位定时器工作 （T32 （TxCON<3>）= 1）时， TSIDL 必须清零以在空闲模式下运行 32 位定时器。

3： TyCK 引脚并非在所有定时器上都可用。关于可用引脚，请参见 “引脚图” 部分。

注：

© 2012-2013 Microchip Technology Inc.

14.0 输入捕捉

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 12 章 “输入捕捉”**（DS70352），该文档可从 Microchip 网站 （www.microchip.com）下载。

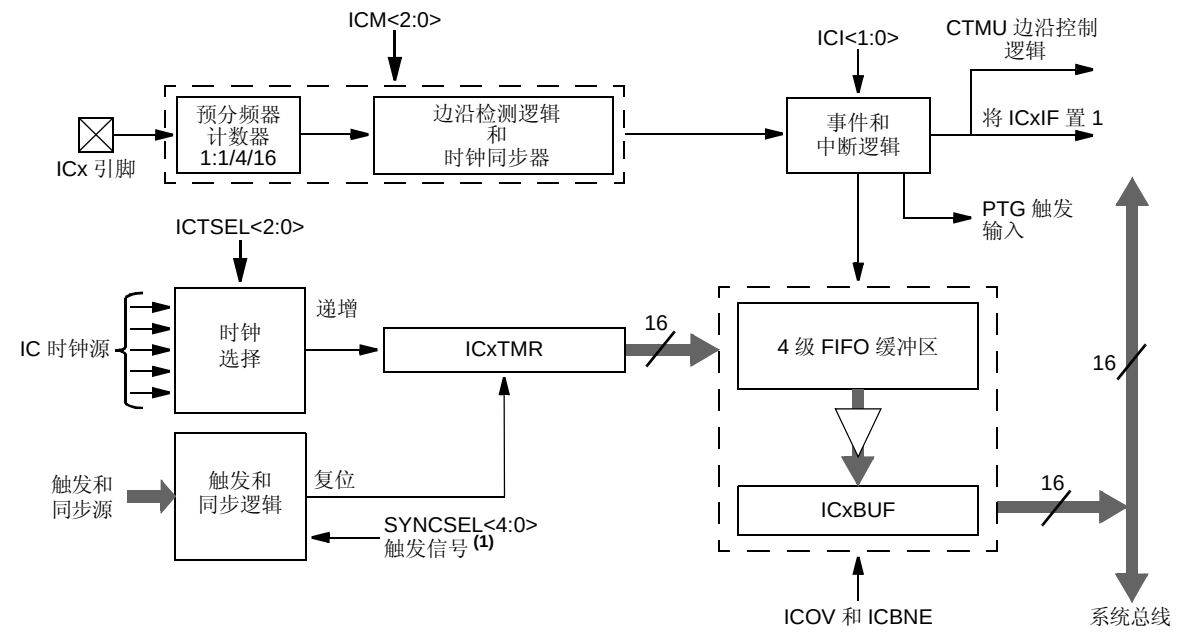
2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

输入捕捉模块在需要频率（周期）和脉冲测量的应用中很有用。 dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件支持最多 4 个输入捕捉通道。

输入捕捉模块的主要特性包括：

- 硬件可配置，可通过级联两个相邻的模块，配置为所有 32 位工作模式
- 输出比较操作有同步和触发两种模式，最多有31个用户可选择的触发 / 同步源可供使用
- 用于捕捉和保持几个事件的定时器值的 4 级 FIFO 缓冲区
- 中断产生可配置
- 每个模块最多有 6 个时钟源可供使用，可驱动一个单独的内部 16 位计数器

图 14-1： 输入捕捉 x 模块框图



注 1： 默认情况下会使能触发 / 同步源，并将 Timer3 设置为源。为使 ICx 模块正确工作，必须使能该定时器，否则要将触发 / 同步源更改为其他源选项。

14.1 输入捕捉资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL： http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

14.1.1 主要资源

- **第 12 章 “输入捕捉”**（DS70352）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

14.2 输入捕捉寄存器

寄存器 14-1： ICxCON1：输入捕捉 x 控制寄存器 1

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0
—	—	ICSIDL	ICTSEL<2:0>			—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/HC/HS-0	R/HC/HS-0	R/W-0	R/W-0	R/W-0
—	ICI<1:0>		ICOV	ICBNE	ICM<2:0>		
bit 7							bit 0

图注：	HC = 硬件清零位	HS = 硬件置 1 位	
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13 **ICSIDL：**输入捕捉在空闲模式下停止的控制位
1 = 在 CPU 空闲模式下输入捕捉将停止工作
0 = 在 CPU 空闲模式下输入捕捉将继续工作

bit 12-10 **ICTSEL<2:0>：**输入捕捉定时器选择位
111 = 外设时钟 （FP）是 ICx 的时钟源
110 = 保留
101 = 保留
100 = T1CLK 是 ICx 的时钟源 （仅支持同步时钟）
011 = T5CLK 是 ICx 的时钟源
010 = T4CLK 是 ICx 的时钟源
001 = T2CLK 是 ICx 的时钟源
000 = T3CLK 是 ICx 的时钟源

bit 9-7 **未实现：**读为 0

bit 6-5 **ICI<1:0>：**每次中断的捕捉次数选择位 （如果 ICM<2:0> = 001 或 111，则不使用该位域）
11 = 每 4 次捕捉事件产生一次中断
10 = 每 3 次捕捉事件产生一次中断
01 = 每 2 次捕捉事件产生一次中断
00 = 每次捕捉事件产生一次中断

bit 4 **ICOV：**输入捕捉溢出状态标志位 （只读）
1 = 发生了输入捕捉缓冲区溢出
0 = 未发生输入捕捉缓冲区溢出

bit 3 **ICBNE：**输入捕捉缓冲区非空状态位 （只读）
1 = 输入捕捉缓冲区非空，至少可以再读一个捕捉值
0 = 输入捕捉缓冲区为空

bit 2-0 **ICM<2:0>：**输入捕捉模式选择位
111 = 处于 CPU 休眠和空闲模式时，输入捕捉仅用作中断引脚 （只检测上升沿，所有其他控制位都不适用）
110 = 未使用 （模块被禁止）
101 = 捕捉模式，每 16 个上升沿捕捉一次 （预分频捕捉模式）
100 = 捕捉模式，每 4 个上升沿捕捉一次 （预分频捕捉模式）
011 = 捕捉模式，每个上升沿捕捉一次 （简单捕捉模式）
010 = 捕捉模式，每个下降沿捕捉一次 （简单捕捉模式）
001 = 捕捉模式，每个边沿 （上升沿和下降沿）捕捉一次 （边沿检测模式，在该模式下不使用 ICI<1:0>）
000 = 输入捕捉模块关闭

寄存器 14-2： ICxCON2：输入捕捉 x 控制寄存器 2

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
—	—	—	—	—	—	—	IC32
bit 15							bit 8

R/W-0	R/W/HS-0	U-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-1
ICTRIG(2)	TRIGSTAT(3)	—	SYNCSEL<4:0>(4)				
bit 7							bit 0

图注：	HS = 硬件置 1 位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-9 **未实现：**读为 0

bit 8 **IC32：**输入捕捉 32 位定时器模式选择位 （级联模式）
1 = 奇编号 IC 和偶编号 IC 构成一个 32 位输入捕捉模块 (1)
0 = 禁止级联模块操作

bit 7 **ICTRIG：**输入捕捉触发操作选择位 (2)
1 = 输入源用于触发输入捕捉定时器 （触发模式）
0 = 输入源用于将输入捕捉定时器与另一个模块的定时器同步 （同步模式）

bit 6 **TRIGSTAT：**定时器触发状态位 (3)
1 = ICxTMR 已触发并正在运行
0 = ICxTMR 未触发并保持清零

bit 5 **未实现：**读为 0

注 1： 必须将奇编号和偶编号 IC 中的 IC32 位都置 1 以使能级联模式。
2： 通过 ICxCON2 寄存器的 SYNCSEL<4:0> 位选择输入源。
3： 该位由选定的输入源 （通过 SYNCSEL<4:0> 位选择）置 1。该位可用软件读取、置 1 和清零。
4： 不要使用 ICx 模块作为它自己的同步源或触发源。
5： 该选项只能选择作为触发源，不能作为同步源。
6： 每个输入捕捉 x （ICx）模块都具有一个 PTG 输入源。更多信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。
PTGO8 = IC1
PTGO9 = IC2
PTGO10 = IC3
PTGO11 = IC4

© 2012-2013 Microchip Technology Inc.

寄存器 14-2： ICxCON2：输入捕捉 x 控制寄存器 2 （续）

bit 4-0 **SYNCSEL<4:0>：**同步和触发操作的输入源选择位 (4)

11111 = ICx 无同步或触发源
11110 = 保留
11101 = 保留
11100 = CTMU 模块同步或触发 ICx
11011 = ADC1 模块同步或触发 ICx(5)
11010 = CMP3 模块同步或触发 ICx(5)
11001 = CMP2 模块同步或触发 ICx(5)
11000 = CMP1 模块同步或触发 ICx(5)
10111 = 保留
10110 = 保留
10101 = 保留
10100 = 保留
10011 = IC4 模块同步或触发 ICx
10010 = IC3 模块同步或触发 ICx
10001 = IC2 模块同步或触发 ICx
10000 = IC1 模块同步或触发 ICx
01111 = Timer5 同步或触发 ICx
01110 = Timer4 同步或触发 ICx
01101 = Timer3 同步或触发 ICx （默认）
01100 = Timer2 同步或触发 ICx
01011 = Timer1 同步或触发 ICx
01010 = PTGOx 模块同步或触发 ICx(6)
01001 = 保留
01000 = 保留
00111 = 保留
00110 = 保留
00101 = 保留
00100 = OC4 模块同步或触发 ICx
00011 = OC3 模块同步或触发 ICx
00010 = OC2 模块同步或触发 ICx
00001 = OC1 模块同步或触发 ICx
00000 = ICx 无同步或触发源

注 **1：** 必须将奇编号和偶编号 IC 中的 IC32 位都置 1 以使能级联模式。
2： 通过 ICxCON2 寄存器的 SYNCSEL<4:0> 位选择输入源。
3： 该位由选定的输入源 （通过 SYNCSEL<4:0> 位选择）置 1。该位可用软件读取、置 1 和清零。
4： 不要使用 ICx 模块作为它自己的同步源或触发源。
5： 该选项只能选择作为触发源，不能作为同步源。
6： 每个输入捕捉 x （ICx）模块都具有一个 PTG 输入源。更多信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。
PTGO8 = IC1
PTGO9 = IC2
PTGO10 = IC3
PTGO11 = IC4

注：

© 2012-2013 Microchip Technology Inc.

15.0 输出比较

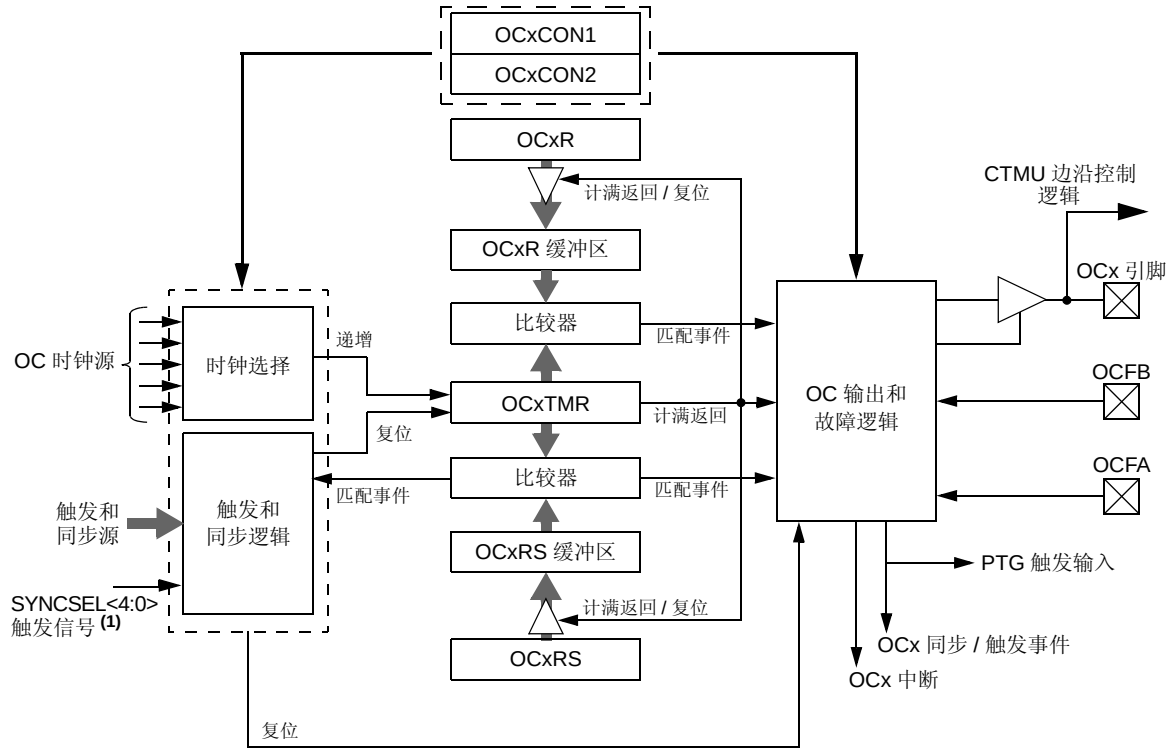
注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 13 章 “输出比较”**（DS70358），该文档可从 Microchip 网站 （www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

输出比较模块可以选择 8 个可用时钟源之一作为其时基。模块将定时器的值与一个或两个比较寄存器的值（取决于所选的工作模式）作比较。当定时器值与比较寄存器值匹配时，输出引脚的状态发生改变。输出比较模块通过在发生比较匹配事件时改变输出引脚的状态，产生单个输出脉冲或连续输出脉冲。输出比较模块还能在发生比较匹配事件时产生中断，并触发 DMA 数据传输。

注： 关于 OCxR 和 OCxRS 寄存器的限制信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 13 章 “输出比较”**（DS70358）。

图 15-1： 输出比较 x 模块框图



注 1： 默认情况下会使能触发 / 同步源，并将 Timer2 设置为源。为使 OCx 模块正确工作，必须使能该定时器，否则要将触发 / 同步源更改为其他源选项。

15.1 输出比较资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

15.1.1 主要资源

- **第 13 章 “输出比较”**（DS70358）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

15.2 输出比较控制寄存器

寄存器 15-1： OCxCON1：输出比较 x 控制寄存器 1

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
—	—	OCSIDL	OCTSEL<2:0>			—	ENFLTB
bit 15							bit 8

R/W-0	U-0	R/W-0, HSC	R/W-0, HSC	R/W-0	R/W-0	R/W-0	R/W-0
ENFLTA	—	OCFLTB	OCFLTA	TRIGMODE	OCM<2:0>		
bit 7							bit 0

图注：	HSC = 硬件置 1/ 清零位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13 **OCSIDL：**在空闲模式下停止输出比较 x 的控制位
1 = 输出比较 x 在 CPU 空闲模式下停止工作
0 = 输出比较 x 在 CPU 空闲模式下继续工作

bit 12-10 **OCTSEL<2:0>：**输出比较 x 时钟选择位
111 = 外设时钟 （FP）
110 = 保留
101 = PTGOx 时钟 (2)
100 = T1CLK 是 OCx 的时钟源 （仅支持同步时钟）
011 = T5CLK 是 OCx 的时钟源
010 = T4CLK 是 OCx 的时钟源
001 = T3CLK 是 OCx 的时钟源
000 = T2CLK 是 OCx 的时钟源

bit 9 **未实现：**读为 0

bit 8 **ENFLTB：**故障 B 输入使能位
1 = 使能输出比较故障 B 输入 （OCFB）
0 = 禁止输出比较故障 B 输入 （OCFB）

bit 7 **ENFLTA：**故障 A 输入使能位
1 = 使能输出比较故障 A 输入 （OCFA）
0 = 禁止输出比较故障 A 输入 （OCFA）

bit 6 **未实现：**读为 0

bit 5 **OCFLTB：**PWM 故障 B 条件状态位
1 = OCFB 引脚上产生了 PWM 故障 B 条件
0 = OCFB 引脚上未产生 PWM 故障 B 条件

bit 4 **OCFLTA：**PWM 故障 A 条件状态位
1 = OCFA 引脚上产生了 PWM 故障 A 条件
0 = OCFA 引脚上未产生 PWM 故障 A 条件

注 1： OCxR 和 OCxRS 仅在 PWM 模式下是双重缓冲的。

2： 每个输出比较 x 模块 （OCx）都具有一个 PTG 时钟源。更多信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。
PTGO4 = OC1
PTGO5 = OC2
PTGO6 = OC3
PTGO7 = OC4

寄存器 15-1： OCxCON1：输出比较 x 控制寄存器 1 （续）

bit 3 **TRIGMODE：**触发状态模式选择位

1 = TRIGSTAT （OCxCON2<6>）在 OCxRS = OCxTMR 时或者用软件清零
0 = TRIGSTAT 只能用软件清零

bit 2-0 **OCM<2:0>：**输出比较 x 模式选择位

111 = 中心对齐 PWM 模式：当 OCxTMR = OCxR 时输出设置为高电平，当 OCxTMR = OCxRS(1) 时输出设置为低电平
110 = 边沿对齐 PWM 模式：当 OCxTMR = 0 时输出设置为高电平，当 OCxTMR = OCxR(1) 时输出设置为低电平
101 = 双比较连续脉冲模式：将 OCx 引脚初始化为低电平，在 OCxTMR 与 OCxR 和 OCxRS 交替匹配时连续翻转 OCx 状态
100 = 双比较单脉冲模式：将 OCx 引脚初始化为低电平，在一个周期内 OCxTMR 分别与 OCxR 和 OCxRS 匹配时翻转 OCx 状态
011 = 单比较模式：与 OCxR 匹配的比较事件使 OCx 引脚的电平连续翻转
010 = 单比较单脉冲模式：将 OCx 引脚初始化为高电平，与 OCxR 匹配的比较事件强制 OCx 引脚为低电平
001 = 单比较单脉冲模式：将 OCx 引脚初始化为低电平，与 OCxR 匹配的比较事件强制 OCx 引脚为高电平
000 = 禁止输出比较通道

注 **1：** OCxR 和 OCxRS 仅在 PWM 模式下是双重缓冲的。

2： 每个输出比较 x 模块 （OCx）都具有一个 PTG 时钟源。更多信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。
PTGO4 = OC1
PTGO5 = OC2
PTGO6 = OC3
PTGO7 = OC4

© 2012-2013 Microchip Technology Inc.

寄存器 15-2： OCxCON2：输出比较 x 控制寄存器 2

R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	R/W-0
FLTMD	FLTOUT	FLTTRIEN	OCINV	—	—	—	OC32
bit 15							bit 8

R/W-0	R/W-0, HS	R/W-0	R/W-0	R/W-1	R/W-1	R/W-0	R/W-0
OCTRIG	TRIGSTAT	OCTRIS	SYNCSEL<4:0>				
bit 7							bit 0

图注：	HS = 硬件置 1 位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **FLTMD：**故障模式选择位
1 = 故障模式将保持到故障源消除；对应的 OCFLTx 位用软件清零并且新的 PWM 周期开始
0 = 故障模式将保持到故障源消除，并且新的 PWM 周期开始

bit 14 **FLTOUT：**故障输出位
1 = PWM 输出在发生故障时被驱动为高电平
0 = PWM 输出在发生故障时被驱动为低电平

bit 13 **FLTTRIEN：**故障输出状态选择位
1 = 发生故障时 OCx 引脚为三态
0 = 发生故障时 OCx 引脚的 I/O 状态由 FLTOUT 位定义

bit 12 **OCINV：**输出比较 x 反相位
1 = OCx 输出反相
0 = OCx 输出不反相

bit 11-9 **未实现：**读为 0

bit 8 **OC32：**级联两个 OCx 模块使能位 （32 位操作）
1 = 使能级联模块操作
0 = 禁止级联模块操作

bit 7 **OCTRIG：**输出比较 x 触发 / 同步选择位
1 = OCx 由 SYNCSELx 位指定的触发源触发
0 = OCx 由 SYNCSELx 位指定的同步源同步

bit 6 **TRIGSTAT：**定时器触发状态位
1 = 定时器源已触发并正在运行
0 = 定时器源未触发并保持清零

bit 5 **OCTRIS：**输出比较 x 输出引脚方向选择位
1 = OCx 为三态
0 = 输出比较 x 模块驱动 OCx 引脚

注 1： 不要使用 OCx 模块作为它自己的同步或触发源。

2： 当 OCy 模块关闭时，它会发送一个触发输出信号。如果 OCx 模块使用 OCy 模块作为触发源，则在禁止 OCy 模块之前，必须先取消选择它作为触发源。

3： 每个输出比较 x 模块 （OCx）都具有一个 PTG 触发 / 同步源。更多信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。
PTGO0 = OC1
PTGO1 = OC2
PTGO2 = OC3
PTGO3 = OC4

寄存器 15-2： OCxCON2：输出比较 x 控制寄存器 2 （续）

bit 4-0 **SYNCSEL<4:0>：**触发 / 同步源选择位

11111 = OCxRS 比较事件用于进行同步
11110 = INT2 引脚同步或触发 OCx
11101 = INT1 引脚同步或触发 OCx
11100 = CTMU 模块同步或触发 OCx
11011 = ADC1 模块同步或触发 OCx
11010 = CMP3 模块同步或触发 OCx
11001 = CMP2 模块同步或触发 OCx
11000 = CMP1 模块同步或触发 OCx
10111 = 保留
10110 = 保留
10101 = 保留
10100 = 保留
10011 = IC4 输入捕捉事件同步或触发 OCx
10010 = IC3 输入捕捉事件同步或触发 OCx
10001 = IC2 输入捕捉事件同步或触发 OCx
10000 = IC1 输入捕捉事件同步或触发 OCx
01111 = Timer5 同步或触发 OCx
01110 = Timer4 同步或触发 OCx
01101 = Timer3 同步或触发 OCx
01100 = Timer2 同步或触发 OCx （默认）
01011 = Timer1 同步或触发 OCx
01010 = PTGOx 同步或触发 OCx(3)
01001 = 保留
01000 = 保留
00111 = 保留
00110 = 保留
00101 = 保留
00100 = OC4 模块同步或触发 OCx(1,2)
00011 = OC3 模块同步或触发 OCx(1,2)
00010 = OC2 模块同步或触发 OCx(1,2)
00001 = OC1 模块同步或触发 OCx(1,2)
00000 = OCx 无同步或触发源

注 1： 不要使用 OCx 模块作为它自己的同步或触发源。

2： 当 OCy 模块关闭时，它会发送一个触发输出信号。如果 OCx 模块使用 OCy 模块作为触发源，则在禁止 OCy 模块之前，必须先取消选择它作为触发源。

3： 每个输出比较 x 模块 （OCx）都具有一个 PTG 触发 / 同步源。更多信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。
PTGO0 = OC1
PTGO1 = OC2
PTGO2 = OC3
PTGO3 = OC4

© 2012-2013 Microchip Technology Inc.

16.0 高速 PWM 模块（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 14 章“高速 PWM”**（DS70645），该文档可从 Microchip 网站 （www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节“存储器构成”**。

dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件支持最多具有 6 个输出的专用脉宽调制 （Pulse-Width Modulation， PWM）模块。

高速 PWMx 模块具有以下主要特性：

- 3 个 PWM 发生器
- 每个 PWM 发生器具有两个 PWM 输出
- 每个 PWM 对具有独立的周期和占空比
- 占空比、死区、相移和频率分辨率为 8.32 ns
- 6 个 PWM 输出具有独立的故障输入和限流输入
- 冗余输出
- 中心对齐 PWM 模式
- 输出改写控制
- 斩波模式 （也称为门控模式）
- 特殊事件触发器
- 输入时钟预分频器
- PWMxL 和 PWMxH 输出引脚交换
- 每个 PWM 发生器具有独立的 PWM 频率、占空比和相移更改
- 死区补偿
- 增强的前沿消隐（Leading-Edge Blanking，LEB）功能
- 频率分辨率增强
- PWM 捕捉功能

注： 在边沿对齐 PWM 模式下，占空比、死区、相移和频率分辨率为 8.32 ns。

高速 PWMx 模块最多包含 3 个 PWM 发生器。每个 PWM 发生器都提供了两个 PWM 输出：PWMxH 和 PWMxL。主控时基发生器提供同步信号，作为用于同步各 PWM 输出的公共时基。各个 PWM 输出均可在器件输出引脚上提供。输入故障信号和限流信号（在使能时）可以通过将 PWM 输出置为已知的“安全”状态来监视并保护系统。

每个 PWMx 都可以向 ADC 模块产生触发信号，使之在 PWM 周期中的特定时刻对模拟信号进行采样。此外，高速PWMx模块还可以根据两个主控时基中的任意一个向 ADC 模块产生特殊事件触发信号。

高速 PWMx 模块可以将自身与外部信号进行同步，也可以用作任意外部器件的同步源。利用 PPS 的 SYNCI1 输入引脚可以将高速 PWMx 模块与外部信号同步。SYNCO1 引脚是向外部器件提供同步信号的输出引脚。

图 16-1 显示了高速 PWMx 模块的架构概览，以及它与 CPU 和其他外设的相互连接。

16.1 PWM 故障

PWMx 模块具有多个外部故障输入，包括：FLT1 和 FLT2，它们可以使用 PPS 功能进行重映射； FLT3 和 FLT4，仅在尺寸较大的 44 引脚和 64 引脚封装上可用；以及 FLT32，它已实现了B类安全特性，并在所有dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件的固定引脚上提供。

这些故障提供了一种安全可靠的方式，在故障输入置为有效时安全地关闭 PWM 输出。

16.1.1 复位时的 PWM 故障

在发生任意复位事件时， PWMx 模块会保持 B 类故障 FLT32 的所有权。发生复位时，该故障以锁定模式使能，以保证应用安全上电。应用软件必须先清除 PWM 故障，然后才能使能高速电机控制 PWMx 模块。要清除故障条件，必须先将 FLT32 引脚从外部拉为低电平，或者在 CNPDx 寄存器中使能内部下拉电阻。

注： 可以使用FLTMOD<1:0>位（FCLCON<1:0>）更改故障模式，与 FLT32 的状态无关。

16.1.2 写保护寄存器

在dsPIC33EPXXXMC20X/50X和PIC24EPXXXMC20X器件上，为 IOCONx 和 FCLCONx 寄存器实现了写保护功能。写保护功能可以防止对于这些寄存器的任何意外写操作。该保护功能可以通过 PWMLOCK 配置位（FOSCSEL<6>）进行控制。写保护功能的默认状态是使能 （PWMLOCK = 1） 。写保护功能可以通过配置 PWMLOCK = 0 来禁止。

要对这些锁定的寄存器进行写访问，用户应用程序必须向 PWMKEY 寄存器中连续写入两个值 （0xABCD 和 0x4321）来执行解锁操作。对 IOCONx 或 FCLCONx 寄存器的写访问必须是紧接在解锁过程之后的下一个 SFR 访问。在解锁过程和后续写访问之间不能有任何其他 SFR 访问。要写入 IOCONx 以及 FCLCONx 寄存器，需要两次解锁操作。

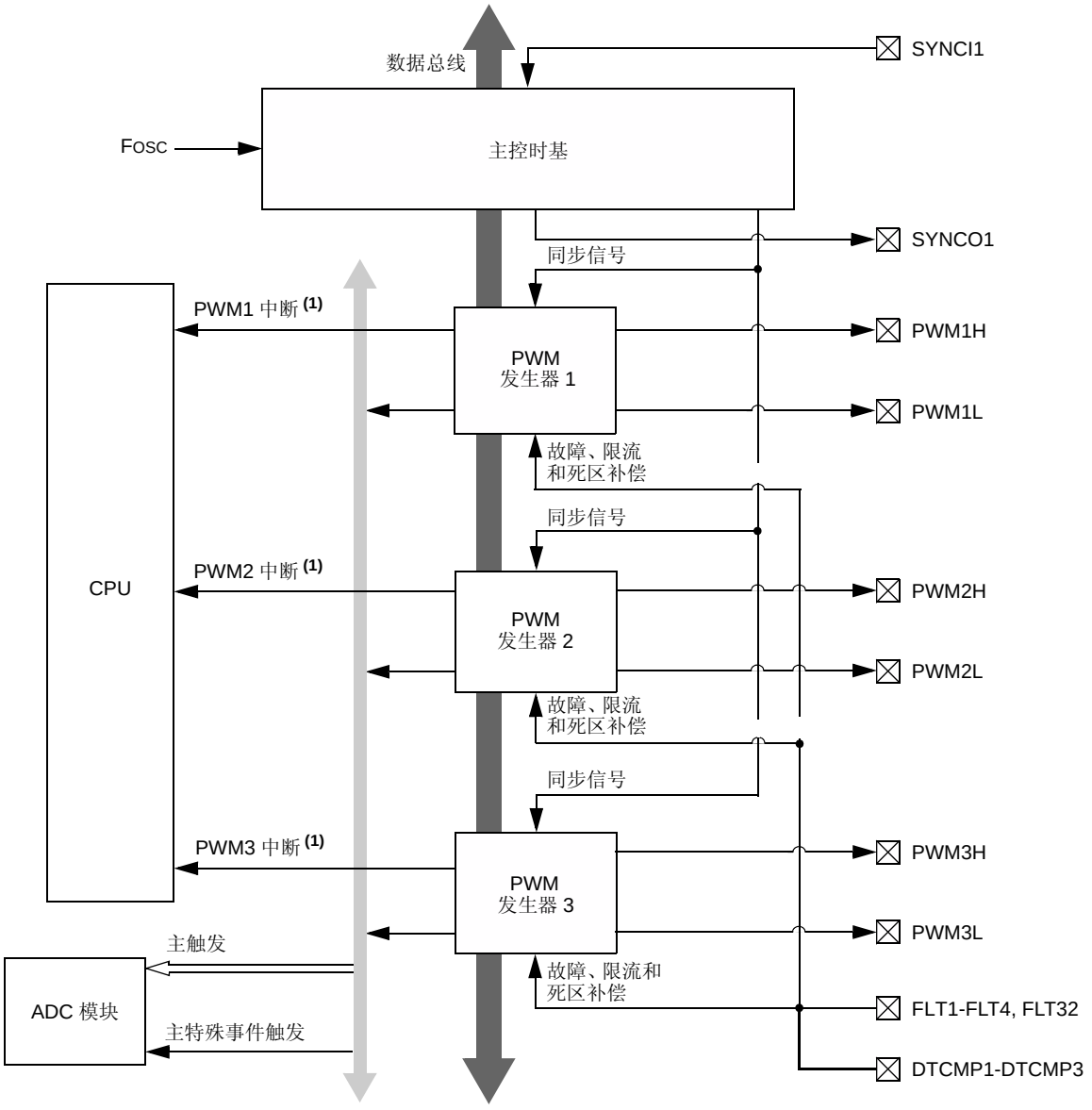
正确的解锁序列如例 16-1 所示。

例 16-1： PWMx 写保护寄存器的解锁序列

```
; FLT32 pin must be pulled low externally in order to clear and disable the fault
; Writing to FCLCON1 register requires unlock sequence

mov #0xabcd,w10        ; Load first unlock key to w10 register
mov #0x4321,w11        ; Load second unlock key to w11 register
mov #0x0000,w0         ; Load desired value of FCLCON1 register in w0
mov w10, PWMKEY        ; Write first unlock key to PWMKEY register
mov w11, PWMKEY        ; Write second unlock key to PWMKEY register
mov w0,FCLCON1         ; Write desired value to FCLCON1 register

; Set PWM ownership and polarity using the IOCON1 register
; Writing to IOCON1 register requires unlock sequence

mov #0xabcd,w10        ; Load first unlock key to w10 register
mov #0x4321,w11        ; Load second unlock key to w11 register
mov #0xF000,w0         ; Load desired value of IOCON1 register in w0
mov w10, PWMKEY        ; Write first unlock key to PWMKEY register
mov w11, PWMKEY        ; Write second unlock key to PWMKEY register
mov w0,IOCON1          ; Write desired value to IOCON1 register
```

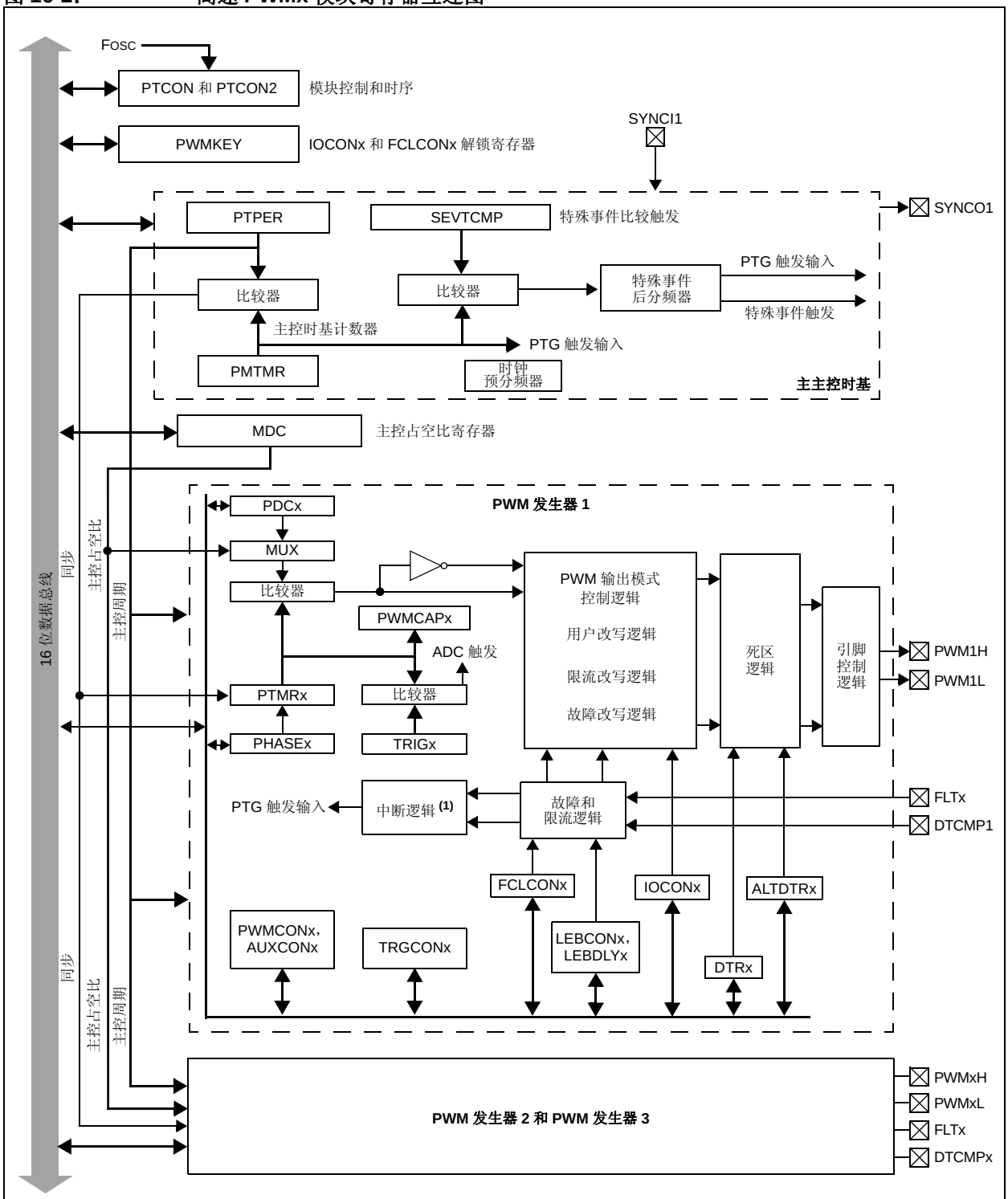

© 2012-2013 Microchip Technology Inc.

图 16-1： 高速 PWMx 模块架构概览



注 1： PWM 中断通过对给定 PWM 发生器的 FLTSTAT、 CLSTAT 和 TRGSTAT 状态位进行逻辑或而产生。更多信息，请参见 《dsPIC33E/PIC24E 系列参考手册》的**第 14 章 “高速 PWM”**（DS70645）。

图 16-2： 高速 PWMx 模块寄存器互连图



注 1： PWM 中断通过对给定 PWM 发生器的 FLTSTAT、 CLSTAT 和 TRGSTAT 状态位进行逻辑或而产生。更多信息，请参见 《dsPIC33E/PIC24E 系列参考手册》的**第 14 章 “高速 PWM”**（DS70645）。

© 2012-2013 Microchip Technology Inc.

16.2 PWM 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

16.2.1 主要资源

- **第 14 章 “高速 PWM”**（DS70645）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

16.3 PWMx 控制寄存器

寄存器 16-1： PTCON：PWMx 时基控制寄存器

R/W-0	U-0	R/W-0	HS/HC-0	R/W-0	R/W-0	R/W-0	R/W-0
PTEN	—	PTSIDL	SESTAT	SEIEN	EIPU(1)	SYNCPOL(1)	SYNCOEN(1)
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SYNCEN(1)	SYNCSRC<2:0>(1)			SEVTPS<3:0>(1)			
bit 7							bit 0

图注：	HC = 硬件清零位	HS = 硬件置 1 位	
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **PTEN：**PWMx 模块使能位
1 = 使能 PWMx 模块
0 = 禁止 PWMx 模块

bit 14 **未实现：**读为 0

bit 13 **PTSIDL：**PWMx 时基空闲模式停止位
1 = PWMx 时基在 CPU 空闲模式下暂停
0 = PWMx 时基在 CPU 空闲模式下运行

bit 12 **SESTAT：**特殊事件中断状态位
1 = 特殊事件中断处于待处理状态
0 = 特殊事件中断不处于待处理状态

bit 11 **SEIEN：**特殊事件中断允许位
1 = 允许特殊事件中断
0 = 禁止特殊事件中断

bit 10 **EIPU：**使能立即周期更新位 (1)
1 = 立即更新有效周期寄存器
0 = 在 PWMx 周期边界处更新有效周期寄存器

bit 9 **SYNCPOL：**同步输入和输出极性位 (1)
1 = SYNCI1/SYNCO1 极性反相 （低电平有效）
0 = SYNCI1/SYNCO1 为高电平有效

bit 8 **SYNCOEN：**主时基同步使能位 (1)
1 = 使能 SYNCO1 输出
0 = 禁止 SYNCO1 输出

bit 7 **SYNCEN：**外部时基同步使能位 (1)
1 = 使能主时基的外部同步
0 = 禁止主时基的外部同步

注 1： 只有 PTEN = 0 时，才能更改这些位。此外，在使用 SYNCI1 功能时，用户应用程序必须使用稍大于外部同步输入信号期望周期的值设定周期寄存器。

2： 关于该选择的信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。

© 2012-2013 Microchip Technology Inc.

寄存器 16-1： PTCON：PWMx 时基控制寄存器 （续）

bit 6-4 **SYNCSRC<2:0>：**同步源选择位 (1)

111 = 保留
•
•
•
100 = 保留
011 = PTGO17(2)
010 = PTGO16(2)
001 = 保留
000 = 来自 PPS 的 SYNCI1 输入

bit 3-0 **SEVTPS<3:0>：**PWMx 特殊事件触发信号输出后分频比选择位 (1)

1111 = 1:16，后分频器在每发生十六个比较匹配事件时产生特殊事件触发信号
•
•
•
0001 = 1:2，后分频器在每发生两个比较匹配事件时产生特殊事件触发信号
0000 = 1:1，后分频器在每次发生比较匹配事件时产生特殊事件触发信号

注 **1：** 只有 PTEN = 0 时，才能更改这些位。此外，在使用 SYNCI1 功能时，用户应用程序必须使用稍大于外部同步输入信号期望周期的值设定周期寄存器。

2： 关于该选择的信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。

寄存器 16-2： PTCON2：PWMx 主主控时钟分频比选择寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	PCLKDIV<2:0>(1)		
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-3 **未实现：**读为 0

bit 2-0 **PCLKDIV<2:0>：**PWMx 输入时钟预分频比选择位 (1)

111 = 保留
110 = 64 分频
101 = 32 分频
100 = 16 分频
011 = 8 分频
010 = 4 分频
001 = 2 分频
000 = 1 分频，最大 PWMx 时序分辨率 （上电默认值）

注 1： 只有 PTEN = 0 时，才能更改这些位。在工作期间改变时钟选择会产生不可预测的结果。

© 2012-2013 Microchip Technology Inc.

寄存器 16-3： PTPER：PWMx 主主控时基周期寄存器

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
PTPER<15:8>							
bit 15							bit 8

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-0	R/W-0	R/W-0
PTPER<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTPER<15:0>：**主主控时基 （PMTMR）周期值位

寄存器 16-4： SEVTCMP：PWMx 主特殊事件比较寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SEVTCMP<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SEVTCMP<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **SEVTCMP<15:0>：**特殊事件比较计数值位

寄存器 16-5： CHOP：PWMx 斩波时钟发生器寄存器

R/W-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0
CHPCLKEN	—	—	—	—	—	CHOP<9:8>	
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CHOP<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **CHPCLKEN：**使能斩波时钟发生器位
1 = 使能斩波时钟发生器
0 = 禁止斩波时钟发生器

bit 14-10 **未实现：**读为 0

bit 9-0 **CHOP<9:0>：**斩波时钟分频比位
斩波时钟信号的频率由以下表达式给出：
斩波频率 = (FP/PCLKDIV<2:0)/(CHOP<9:0> + 1)

寄存器 16-6： MDC：PWMx 主控占空比寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
MDC<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
MDC<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **MDC<15:0>：**PWMx 主控占空比值位

© 2012-2013 Microchip Technology Inc.

寄存器 16-7： PWMCONx：PWMx 控制寄存器

HS/HC-0	HS/HC-0	HS/HC-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
FLTSTAT(1)	CLSTAT(1)	TRGSTAT	FLTIEN	CLIEN	TRGIEN	ITB(2)	MDCS(2)
bit 15							bit 8

R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
DTC<1:0>		DTCP(3)	—	MTBS	CAM(2,4)	XPRES(5)	IUE(2)
bit 7							bit 0

图注：	HC = 硬件清零位	HS = 硬件置 1 位	
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **FLTSTAT：**故障中断状态位 (1)
1 = 故障中断处于待处理状态
0 = 没有故障中断处于待处理状态
该位通过设置 FLTIEN = 0 进行清零。

bit 14 **CLSTAT：**限流中断状态位 (1)
1 = 限流中断处于待处理状态
0 = 没有限流中断处于待处理状态
该位通过设置 CLIEN = 0 进行清零。

bit 13 **TRGSTAT：**触发中断状态位
1 = 触发中断处于待处理状态
0 = 没有触发中断处于待处理状态
该位通过设置 TRGIEN = 0 进行清零。

bit 12 **FLTIEN：**故障中断允许位
1 = 允许故障中断
0 = 禁止故障中断，并且 FLTSTAT 位清零

bit 11 **CLIEN：**限流中断允许位
1 = 允许限流中断
0 = 禁止限流中断，并且 CLSTAT 位清零

bit 10 **TRGIEN：**触发中断允许位
1 = 触发事件产生中断请求
0 = 禁止触发事件中断，并且 TRGSTAT 位清零

bit 9 **ITB：**独立时基模式位 (2)
1 = PHASEx 寄存器为该 PWM 发生器提供时基周期
0 = PTPER 为该 PWM 发生器提供时序

bit 8 **MDCS：**主控占空比寄存器选择位 (2)
1 = MDC 寄存器为该 PWM 发生器提供占空比信息
0 = PDCx 寄存器为该 PWM 发生器提供占空比信息

注 1： 必须用软件清零相应的中断状态，以及中断控制器中对应的 IFSx 位。
2： 使能 PWMx （PTEN = 1）之后，不应更改这些位。
3： 要使 DTCP 生效，必须设置 DTC<1:0> = 11 ；否则， DTCP 会被忽略。
4： 只有使能独立时基模式 （ITB = 1）时才能使用中心对齐模式。如果 ITB = 0，则 CAM 位会被忽略。
5： 要在外部周期复位模式下工作， ITB 位必须为 1，且 FCLCONx 寄存器中的 CLMOD 位必须为 0。

寄存器 16-7： PWMCONx：PWMx 控制寄存器 （续）

bit 7-6 **DTC<1:0>**：死区控制位
11 = 死区补偿模式
10 = 禁止死区功能
01 = 对于互补输出模式施加负死区
00 = 对于所有输出模式施加正死区

bit 5 **DTCP**：死区补偿极性位 (3)
当设置为 1 时：
如果 DTCMPx = 0，则缩短 PWMxL，延长 PWMxH。
如果 DTCMPx = 1，则缩短 PWMxH，延长 PWMxL。
当设置为 0 时：
如果 DTCMPx = 0，则缩短 PWMxH，延长 PWMxL。
如果 DTCMPx = 1，则缩短 PWMxL，延长 PWMxH。

bit 4 **未实现**：读为 0

bit 3 **MTBS**：主控时基选择位
1 = PWM 发生器使用辅助主控时基进行同步，并使用它作为 PWM 发生逻辑的时钟源（如果辅助时基可用）
0 = PWM 发生器使用主主控时基进行同步，并使用它作为 PWM 发生逻辑的时钟源

bit 2 **CAM**：中心对齐模式使能位 (2,4)
1 = 使能中心对齐模式
0 = 使能边沿对齐模式

bit 1 **XPRES**：外部 PWMx 复位控制位 (5)
1 = 如果 PWM 发生器处于独立时基模式，则限流源复位该 PWM 发生器的时基
0 = 外部引脚不影响 PWMx 时基

bit 0 **IUE**：立即更新使能位 (2)
1 = 立即更新有效 MDC/PDCx/DTx/ALTDTRx/PHASEx 寄存器
0 = 更新有效 MDC/PDCx/DTx/ALTDTRx/PHASEx 寄存器与 PWMx 周期边界同步

注 1： 必须用软件清零相应的中断状态，以及中断控制器中对应的 IFSx 位。
2： 使能 PWMx （PTEN = 1）之后，不应更改这些位。
3： 要使 DTCP 生效，必须设置 DTC<1:0> = 11 ；否则， DTCP 会被忽略。
4： 只有使能独立时基模式 （ITB = 1）时才能使用中心对齐模式。如果 ITB = 0，则 CAM 位会被忽略。
5： 要在外部周期复位模式下工作， ITB 位必须为 1，且 FCLCONx 寄存器中的 CLMOD 位必须为 0。

© 2012-2013 Microchip Technology Inc.

寄存器 16-8： PDCx：PWMx 发生器占空比寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PDCx<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PDCx<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PDCx<15:0>：**PWMx 发生器 # 占空比值位

寄存器 16-9： PHASEx：PWMx 主相移寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PHASEx<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PHASEx<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PHASEx<15:0>：**PWM 发生器的 PWMx 相移值或独立时基周期位

注 1： 如果 ITB（PWMCONx<9>）= 0，则依工作模式适用以下情况：互补、冗余和推挽输出模式（PMOD<1:0>（IOCON<11:10>） = 00、 01 或 10）， PHASEx<15:0> = PWMxH 和 PWMxL 输出的相移值

2： 如果 ITB（PWMCONx<9>）= 1，则依工作模式适用以下情况：互补、冗余和推挽输出模式（PMOD<1:0>（IOCONx<11:10>） = 00、 01 或 10）， PHASEx<15:0> = PWMxH 和 PWMxL 的独立时基周期值

寄存器 16-10： DTRx：PWMx 死区寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	DTRx<13:8>					
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
DTRx<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-0 **DTRx<13:0>：**PWMx 死区单元的无符号 14 位死区值位

寄存器 16-11： ALTDTRx：PWMx 备用死区寄存器

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	ALTDTRx<13:8>					
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ALTDTRx<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-0 **ALTDTRx<13:0>：**PWMx 死区单元的无符号 14 位死区值位

© 2012-2013 Microchip Technology Inc.

寄存器 16-12： TRGCONx：PWMx 触发控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0
TRGDIV<3:0>				—	—	—	—
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	TRGSTRT<5:0>(1)					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **TRGDIV<3:0>**：触发器 # 输出分频比位

1111 = 每发生 16 个触发事件时触发输出
1110 = 每发生 15 个触发事件时触发输出
1101 = 每发生 14 个触发事件时触发输出
1100 = 每发生 13 个触发事件时触发输出
1011 = 每发生 12 个触发事件时触发输出
1010 = 每发生 11 个触发事件时触发输出
1001 = 每发生 10 个触发事件时触发输出
1000 = 每发生 9 个触发事件时触发输出
0111 = 每发生 8 个触发事件时触发输出
0110 = 每发生 7 个触发事件时触发输出
0101 = 每发生 6 个触发事件时触发输出
0100 = 每发生 5 个触发事件时触发输出
0011 = 每发生 4 个触发事件时触发输出
0010 = 每发生 3 个触发事件时触发输出
0001 = 每发生 2 个触发事件时触发输出
0000 = 每次发生触发事件时触发输出

bit 11-6 **未实现**：读为 0

bit 5-0 **TRGSTRT<5:0>**：触发后分频比开始使能选择位 (1)

111111 = 使能模块之后，在产生第一个触发事件之前先等待 63 个 PWM 周期
•
•
•
000010 = 使能模块之后，在产生第一个触发事件之前先等待 2 个 PWM 周期
000001 = 使能模块之后，在产生第一个触发事件之前先等待 1 个 PWM 周期
000000 = 使能模块之后，在产生第一个触发事件之前先等待 0 个 PWM 周期

注 1： 辅助 PWM 发生器无法产生 PWMx 触发中断。

寄存器 16-13： IOCONx：PWMx I/O 控制寄存器 (2)

R/W-1	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PENH	PENL	POLH	POLL	PMOD<1:0>(1)		OVRENH	OVRENL
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
OVRDAT<1:0>		FLTDAT<1:0>		CLDAT<1:0>		SWAP	OSYNC
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **PENH：**PWMxH 输出引脚所有权位
1 = PWMx 模块控制 PWMxH 引脚
0 = GPIO 模块控制 PWMxH 引脚

bit 14 **PENL：**PWMxL 输出引脚所有权位
1 = PWMx 模块控制 PWMxL 引脚
0 = GPIO 模块控制 PWMxL 引脚

bit 13 **POLH：**PWMxH 输出引脚极性位
1 = PWMxH 引脚为低电平有效
0 = PWMxH 引脚为高电平有效

bit 12 **POLL：**PWMxL 输出引脚极性位
1 = PWMxL 引脚为低电平有效
0 = PWMxL 引脚为高电平有效

bit 11-10 **PMOD<1:0>：**PWMx # I/O 引脚模式位 (1)
11 = 保留；不要使用
10 = PWMx I/O 引脚对处于推挽输出模式
01 = PWMx I/O 引脚对处于冗余输出模式
00 = PWMx I/O 引脚对处于互补输出模式

bit 9 **OVRENH：**PWMxH 引脚改写使能位
1 = OVRDAT<1> 控制 PWMxH 引脚上的输出
0 = PWMx 发生器控制 PWMxH 引脚

bit 8 **OVRENL：**PWMxL 引脚改写使能位
1 = OVRDAT<0> 控制 PWMxL 引脚上的输出
0 = PWMx 发生器控制 PWMxL 引脚

bit 7-6 **OVRDAT<1:0>：**使能改写时 PWMxH 和 PWMxL 引脚数据位
如果 OVERENH = 1，则 PWMxH 被驱动为由 OVRDAT<1> 指定的状态。
如果 OVERENL = 1，则 PWMxL 被驱动为由 OVRDAT<0> 指定的状态。

bit 5-4 **FLTDAT<1:0>：**使能 FLTMOD 时 PWMxH 和 PWMxL 引脚数据位
如果故障有效，则 PWMxH 被驱动为由 FLTDAT<1> 指定的状态。
如果故障有效，则 PWMxL 被驱动为由 FLTDAT<0> 指定的状态。

bit 3-2 **CLDAT<1:0>：**使能 CLMOD 时 PWMxH 和 PWMxL 引脚数据位
如果限流有效，则 PWMxH 被驱动为由 CLDAT<1> 指定的状态。
如果限流有效，则 PWMxL 被驱动为由 CLDAT<0> 指定的状态。

注 1： 使能 PWMx 模块 （PTEN = 1）之后，不应更改这些位。
2： 如果 PWMLOCK 配置位 （FOSCSEL<6>）为 1，则只有在执行解锁序列之后才能写入 IOCONx 寄存器。

© 2012-2013 Microchip Technology Inc.

寄存器 16-13： IOCONx：PWMx I/O 控制寄存器 (2) （续）

bit 1 **SWAP**：交换 PWMxH 和 PWMxL 引脚位
1 = PWMxH 输出信号连接到 PWMxL 引脚； PWMxL 输出信号连接到 PWMxH 引脚
0 = PWMxH 和 PWMxL 引脚映射到它们各自对应的引脚

bit 0 **OSYNC**：输出改写同步位
1 = 通过 OVRDAT<1:0> 位进行的输出改写与 PWMx 时基同步
0 = 通过 OVDDAT<1:0> 位进行的输出改写在下一个 CPU 时钟边界发生

注 **1**： 使能 PWMx 模块 （PTEN = 1）之后，不应更改这些位。
2： 如果 PWMLOCK 配置位 （FOSCSEL<6>）为 1，则只有在执行解锁序列之后才能写入 IOCONx 寄存器。

寄存器 16-14： TRIGx：PWMx 主触发比较值寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
TRGCMP<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
TRGCMP<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **TRGCMP<15:0>：**触发控制值位

当主 PWMx 采用本地时基时，该寄存器包含可触发 ADC 模块的比较值。

© 2012-2013 Microchip Technology Inc.

寄存器 16-15： FCLCONx：PWMx 故障限流控制寄存器 (1)

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	CLSRC<4:0>					CLPOL(2)	CLMOD
bit 15							bit 8

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-0	R/W-0	R/W-0
FLTSRC<4:0>					FLTPOL(2)	FLTMOD<1:0>	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14-10 **CLSRC<4:0>：**PWM 发生器 # 的限流控制信号源选择位
11111 = 故障 32
11110 = 保留
•
•
•
01100 = 保留
01011 = 比较器 4
01010 = 运放 / 比较器 3
01001 = 运放 / 比较器 2
01000 = 运放 / 比较器 1
00111 = 保留
00110 = 保留
00101 = 保留
00100 = 保留
00011 = 故障 4
00010 = 故障 3
00001 = 故障 2
00000 = 故障 1 （默认）

bit 9 **CLPOL：**PWM 发生器 # 的限流极性位 (2)
1 = 选定的限流源为低电平有效
0 = 选定的限流源为高电平有效

bit 8 **CLMOD：**PWM 发生器 # 的限流模式使能位
1 = 使能限流模式
0 = 禁止限流模式

注 1： 如果 PWMLOCK 配置位 （FOSCSEL<6>）为 1，则只有在执行解锁序列之后才能写入 IOCONx 寄存器。
2： 只有 PTEN = 0 时，才能更改这些位。在工作期间改变时钟选择会产生不可预测的结果。

寄存器 16-15： FCLCONx：PWMx 故障限流控制寄存器 (1)

bit 7-3 **FLTSRC<4:0>**：PWM 发生器 # 的故障控制信号源选择位

11111 = 故障 32 （默认）
11110 = 保留
•
•
•
01100 = 保留
01011 = 比较器 4
01010 = 运放 / 比较器 3
01001 = 运放 / 比较器 2
01000 = 运放 / 比较器 1
00111 = 保留
00110 = 保留
00101 = 保留
00100 = 保留
00011 = 故障 4
00010 = 故障 3
00001 = 故障 2
00000 = 故障 1

bit 2 **FLTPOL**：PWM 发生器 # 的故障极性位 (2)

1 = 选定的故障源为低电平有效
0 = 选定的故障源为高电平有效

bit 1-0 **FLTMOD<1:0>**：PWM 发生器 # 的故障模式位

11 = 禁止故障输入
10 = 保留
01 = 选定的故障源将 PWMxH 和 PWMxL 引脚强制为 FLTDAT 值 （周期）
00 = 选定的故障源将 PWMxH 和 PWMxL 引脚强制为 FLTDAT 值 （锁定状态）

注 1： 如果 PWMLOCK 配置位 （FOSCSEL<6>）为 1，则只有在执行解锁序列之后才能写入 IOCONx 寄存器。
2： 只有 PTEN = 0 时，才能更改这些位。在工作期间改变时钟选择会产生不可预测的结果。

© 2012-2013 Microchip Technology Inc.

寄存器 16-16： LEBCONx：PWMx 前沿消隐控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0
PHR	PHF	PLR	PLF	FLTLEBEN	CLLEBEN	—	—
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	BCH(1)	BCL(1)	BPHH	BPHL	BPLH	BPLL
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **PHR：**PWMxH 上升沿触发使能位
1 = PWMxH 的上升沿将触发前沿消隐计数器
0 = 前沿消隐忽略 PWMxH 的上升沿

bit 14 **PHF：**PWMxH 下降沿触发使能位
1 = PWMxH 的下降沿将触发前沿消隐计数器
0 = 前沿消隐忽略 PWMxH 的下降沿

bit 13 **PLR：**PWMxL 上升沿触发使能位
1 = PWMxL 的上升沿将触发前沿消隐计数器
0 = 前沿消隐忽略 PWMxL 的上升沿

bit 12 **PLF：**PWMxL 下降沿触发使能位
1 = PWMxL 的下降沿将触发前沿消隐计数器
0 = 前沿消隐忽略 PWMxL 的下降沿

bit 11 **FLTLEBEN：**故障输入前沿消隐使能位
1 = 对选定故障输入应用前沿消隐
0 = 不对选定故障输入应用前沿消隐

bit 10 **CLLEBEN：**限流前沿消隐使能位
1 = 对选定限流输入应用前沿消隐
0 = 不对选定限流输入应用前沿消隐

bit 9-6 **未实现：**读为 0

bit 5 **BCH：**选定消隐信号高电平消隐使能位 (1)
1 = 当选定消隐信号为高电平时 （对限流和 / 或故障输入信号）进行状态消隐
0 = 当选定消隐信号为高电平时不进行消隐

bit 4 **BCL：**选定消隐信号低电平消隐使能位 (1)
1 = 当选定消隐信号为低电平时 （对限流和 / 或故障输入信号）进行状态消隐
0 = 当选定消隐信号为低电平时不进行消隐

bit 3 **BPHH：**PWMxH 高电平消隐使能位
1 = 当 PWMxH 输出为高电平时 （对限流和 / 或故障输入信号）进行状态消隐
0 = 当 PWMxH 输出为高电平时不进行消隐

bit 2 **BPHL：**PWMxH 低电平消隐使能位
1 = 当 PWMxH 输出为低电平时 （对限流和 / 或故障输入信号）进行状态消隐
0 = 当 PWMxH 输出为低电平时不进行消隐

bit 1 **BPLH：**PWMxL 高电平消隐使能位
1 = 当 PWMxL 输出为高电平时 （对限流和 / 或故障输入信号）进行状态消隐
0 = 当 PWMxL 输出为高电平时不进行消隐

bit 0 **BPLL：**PWMxL 低电平消隐使能位
1 = 当 PWMxL 输出为低电平时 （对限流和 / 或故障输入信号）进行状态消隐
0 = 当 PWMxL 输出为低电平时不进行消隐

注 1： 消隐信号通过 AUXCONx 寄存器中的 BLANKSELx 位进行选择。

寄存器 16-17： LEBDLYx：PWMx 前沿消隐延时寄存器

U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	—	LEB<11:8>			
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
LEB<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **未实现：**读为 0

bit 11-0 **LEB<11:0>：**限流输入和故障输入前沿消隐延时位

© 2012-2013 Microchip Technology Inc.

寄存器 16-18： AUXCONx：PWMx 附属控制寄存器

U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	—	BLANKSEL<3:0>			
bit 15							bit 8

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	CHOPSEL<3:0>				CHOPHEN	CHOPLEN
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **未实现：**读为 0

bit 11-8 **BLANKSEL<3:0>：**PWMx 状态消隐源选择位

选定的状态消隐信号将阻止限流和 / 或故障输入信号 （如果通过 LEBCONx 寄存器中的 BCH 和 BCL 位使能）

1001 = 保留
•
•
•
0100 = 保留
0011 = 选择 PWM3H 作为状态消隐源
0010 = 选择 PWM2H 作为状态消隐源
0001 = 选择 PWM1H 作为状态消隐源
0000 = 不进行状态消隐

bit 7-6 **未实现：**读为 0

bit 5-2 **CHOPSEL<3:0>：**PWMx 斩波时钟源选择位

选定信号将使能和禁止 （斩波）选定的 PWMx 输出。

1001 = 保留
•
•
•
0100 = 保留
0011 = 选择 PWM3H 作为斩波时钟源
0010 = 选择 PWM2H 作为斩波时钟源
0001 = 选择 PWM1H 作为斩波时钟源
0000 = 选择斩波时钟发生器作为斩波时钟源

bit 1 **CHOPHEN：**PWMxH 输出斩波使能位

1 = 使能 PWMxH 斩波功能
0 = 禁止 PWMxH 斩波功能

bit 0 **CHOPLEN：**PWMxL 输出斩波使能位

1 = 使能 PWMxL 斩波功能
0 = 禁止 PWMxL 斩波功能

注：

© 2012-2013 Microchip Technology Inc.

17.0 正交编码器接口 （QEI）模块（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 15 章 “正交编码器接口 （QEI）”**（DS70601），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

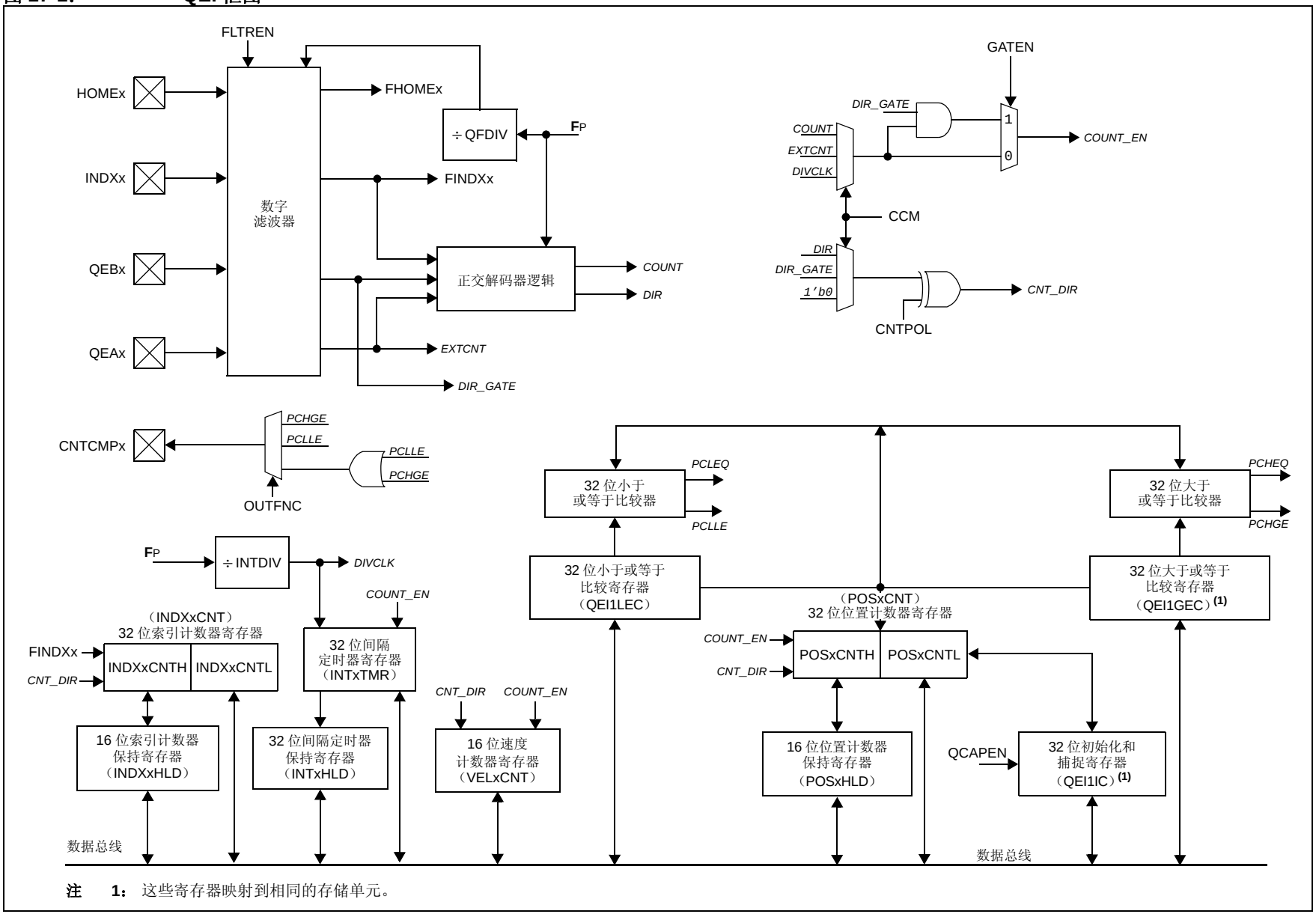
本章介绍了正交编码器接口 （QEI）模块和相关的工作模式。QEI 模块提供了与用于获得机械位置数据的增量式编码器的接口。

QEI 模块的工作特性包括：

- 32 位位置计数器
- 32 位索引脉冲计数器
- 32 位间隔定时器
- 16 位速度计数器
- 32 位位置初始化 / 捕捉 / 比较高位字寄存器
- 32 位位置比较低位字寄存器
- x4 正交计数模式
- 外部递增 / 递减计数模式
- 外部门控计数模式
- 外部门控定时器模式
- 内部定时器模式

图 17-1 给出了 QEI 的框图。

图 17-1： QEI 框图



注 1： 这些寄存器映射到相同的存储单元。

2012-2013 Microchip Technology Inc.

17.1 QEI 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

17.1.1 主要资源

- **第 15 章 “正交编码器接口”**（DS70601）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

17.2 QEI 控制寄存器

寄存器 17-1： QEI1CON：QEI 控制寄存器

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIEN	—	QEISIDL	PIMOD<2:0>(1)			IMV1(2)	IMV0(2)
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	INTDIV<2:0>(3)			CNTPOL	GATEN	CCM<1:0>	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **QEIEN：**正交编码器接口模块计数器使能位
1 = 使能模块计数器
0 = 禁止模块计数器，但可以读取或写入 SFR

bit 14 **未实现：**读为 0

bit 13 **QEISIDL：**QEI 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12-10 **PIMOD<2:0>：**位置计数器初始化模式选择位 (1)
111 = 保留
110 = 对位置计数器使用模计数模式
101 = 在位置计数器等于 QEI1GEC 寄存器时复位位置计数器
100 = 起始位置事件之后的第二个索引事件使用 QEI1IC 寄存器的内容初始化位置计数器
011 = 起始位置事件之后的第一个索引事件使用 QEI1IC 寄存器的内容初始化位置计数器
010 = 下一个索引输入事件使用 QEI1IC 寄存器的内容初始化位置计数器
001 = 每个索引输入事件都复位位置计数器
000 = 索引输入事件不会影响位置计数器

bit 9 **IMV1：**相位 B 索引匹配值位 (2)
1 = 当 QEB = 1 时，发生相位 B 匹配
0 = 当 QEB = 0 时，发生相位 B 匹配

bit 8 **IMV0：**相位 A 索引匹配值位 (2)
1 = 当 QEA = 1 时，发生相位 A 匹配
0 = 当 QEA = 0 时，发生相位 A 匹配

bit 7 **未实现：**读为 0

注 1： 当 CCM<1:0> = 10 或 11 时，所有 QEI 计数器都作为定时器工作， PIMOD<2:0> 位会被忽略。

2： 当 CCM<1:0> = 00，且 QEA 和 QEB 值与索引匹配值 （IMV）匹配时， POSCNTH 和 POSCNTL 寄存器会复位。用于索引匹配的 QEA/QEB 信号具有所应用的交换和极性值，这些值由 SWPAB 和 QEAPOL/QEBPOL 位决定。

3： 选定的时钟速率应至少为期望的最大正交计数速率的两倍。

© 2012-2013 Microchip Technology Inc.

寄存器 17-1： QEI1CON：QEI 控制寄存器 （续）

bit 6-4 **INTDIV<2:0>**：定时器输入时钟预分频比选择位 （间隔定时器、主定时器 （位置计数器）、速度计数器和索引计数器内部时钟分频比选择）(3)

111 = 预分频比为 1:128
110 = 预分频比为 1:64
101 = 预分频比为 1:32
100 = 预分频比为 1:16
011 = 预分频比为 1:8
010 = 预分频比为 1:4
001 = 预分频比为 1:2
000 = 预分频比为 1:1

bit 3 **CNTPOL**：位置和索引计数器 / 定时器方向选择位

1 = 除非由外部递增 / 递减信号修改，否则计数器方向为负
0 = 除非由外部递增 / 递减信号修改，否则计数器方向为正

bit 2 **GATEN**：外部计数门控使能位

1 = 外部门控信号控制位置计数器的操作
0 = 外部门控信号不会影响位置计数器 / 定时器的操作

bit 1-0 **CCM<1:0>**：计数器控制模式选择位

11 = 选择带可选外部计数的内部定时器模式
10 = 选择带可选外部计数的外部时钟计数
01 = 选择带外部递增 / 递减方向的外部时钟计数
00 = 选择正交编码器接口 （x4 模式）计数模式

注 **1**： 当 CCM<1:0> = 10 或 11 时，所有 QEI 计数器都作为定时器工作， PIMOD<2:0> 位会被忽略。

2： 当 CCM<1:0> = 00，且 QEA 和 QEB 值与索引匹配值 （IMV）匹配时， POSCNTH 和 POSCNTL 寄存器会复位。用于索引匹配的 QEA/QEB 信号具有所应用的交换和极性值，这些值由 SWPAB 和 QEAPOL/QEBPOL 位决定。

3： 选定的时钟速率应至少为期望的最大正交计数速率的两倍。

寄存器 17-2： QEI1IOC：QEI I/O 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QCAPEN	FLTREN	QFDIV<2:0>			OUTFNC<1:0>		SWPAB
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R-x	R-x	R-x	R-x
HOMPOL	IDXPOL	QEBPOL	QEAPOL	HOME	INDEX	QEB	QEA
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **QCAPEN：**位置计数器输入捕捉使能位
1 = 起始位置输入的正边沿检测触发位置捕捉事件
0 = 起始位置输入的正边沿检测不触发位置捕捉事件

bit 14 **FLTREN：**QEAx/QEBx/INDXx/HOMEx 数字滤波器使能位
1 = 使能输入引脚数字滤波器
0 = 禁止输入引脚数字滤波器 （被旁路）

bit 13-11 **QFDIV<2:0>：**QEAx/QEBx/INDXx/HOMEx 数字输入滤波器时钟分频选择位
111 = 1:128 时钟分频
110 = 1:64 时钟分频
101 = 1:32 时钟分频
100 = 1:16 时钟分频
011 = 1:8 时钟分频
010 = 1:4 时钟分频
001 = 1:2 时钟分频
000 = 1:1 时钟分频

bit 10-9 **OUTFNC<1:0>：**QEI 模块输出功能模式选择位
11 = 当 QEI1LEC ≥ POSxCNT ≥ QEI1GEC 时， CTNCMPx 引脚变为高电平
10 = 当 POSxCNT ≤ QEI1LEC 时， CTNCMPx 引脚变为高电平
01 = 当 POSxCNT ≥ QEI1GEC 时， CTNCMPx 引脚变为高电平
00 = 禁止输出

bit 8 **SWPAB：**QEA 和 QEB 输入交换位
1 = QEAx 和 QEBx 输入在正交解码器逻辑之前交换
0 = QEAx 和 QEBx 输入不交换

bit 7 **HOMPOL：**HOMEx 输入极性选择位
1 = 输入反相
0 = 输入不反相

bit 6 **IDXPOL：**INDXx 输入极性选择位
1 = 输入反相
0 = 输入不反相

bit 5 **QEBPOL：**QEBx 输入极性选择位
1 = 输入反相
0 = 输入不反相

bit 4 **QEAPOL：**QEAx 输入极性选择位
1 = 输入反相
0 = 输入不反相

bit 3 **HOME：**极性控制之后 HOMEx 输入引脚的状态位
1 = 引脚处于逻辑 1
0 = 引脚处于逻辑 0

© 2012-2013 Microchip Technology Inc.

寄存器 17-2： QEI1IOC：QEI I/O 控制寄存器 （续）

bit 2 **INDEX：**极性控制之后 INDXx 输入引脚的状态位
1 = 引脚处于逻辑 1
0 = 引脚处于逻辑 0

bit 1 **QEB：**极性控制和 SWPAB 引脚交换之后 QEBx 输入引脚的状态位
1 = 引脚处于逻辑 1
0 = 引脚处于逻辑 0

bit 0 **QEA：**极性控制和 SWPAB 引脚交换之后 QEAx 输入引脚的状态位
1 = 引脚处于逻辑 1
0 = 引脚处于逻辑 0

寄存器 17-3： QEI1STAT：QEI 状态寄存器

U-0	U-0	HS, R/C-0	R/W-0	HS, R/C-0	R/W-0	HS, R/C-0	R/W-0
—	—	PCHEQIRQ	PCHEQIEN	PCLEQIRQ	PCLEQIEN	POSOVIRQ	POSOVIEN
bit 15							bit 8

HS, R/C-0	R/W-0	HS, R/C-0	R/W-0	HS, R/C-0	R/W-0	HS, R/C-0	R/W-0
PCIIRQ(1)	PCIIEN	VELOVIRQ	VELOVIEN	HOMIRQ	HOMIEN	IDXIRQ	IDXIEN
bit 7							bit 0

图注：	HS = 硬件置 1 位	C = 可清零位	
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13 **PCHEQIRQ：**位置计数器大于或等于比较状态位
1 = POSxCNT ≥ QEI1GEC
0 = POSxCNT < QEI1GEC

bit 12 **PCHEQIEN：**位置计数器大于或等于比较中断允许位
1 = 允许中断
0 = 禁止中断

bit 11 **PCLEQIRQ：**位置计数器小于或等于比较状态位
1 = POSxCNT ≤ QEI1LEC
0 = POSxCNT > QEI1LEC

bit 10 **PCLEQIEN：**位置计数器小于或等于比较中断允许位
1 = 允许中断
0 = 禁止中断

bit 9 **POSOVIRQ：**位置计数器溢出状态位
1 = 发生了溢出
0 = 未发生溢出

bit 8 **POSOVIEN：**位置计数器溢出中断允许位
1 = 允许中断
0 = 禁止中断

bit 7 **PCIIRQ：**位置计数器 （归位）初始化过程完成状态位 (1)
1 = POSxCNT 已重新初始化
0 = POSxCNT 未重新初始化

bit 6 **PCIIEN：**位置计数器 （归位）初始化过程完成中断允许位
1 = 允许中断
0 = 禁止中断

bit 5 **VELOVIRQ：**速度计数器溢出状态位
1 = 发生了溢出
0 = 未发生溢出

bit 4 **VELOVIEN：**速度计数器溢出中断允许位
1 = 允许中断
0 = 禁止中断

bit 3 **HOMIRQ：**起始位置事件状态的状态标志位
1 = 发生了起始位置事件
0 = 未发生起始位置事件

注 1： 该状态位仅适用于 PIMOD<2:0> 模式 011 和 100。

© 2012-2013 Microchip Technology Inc.

寄存器 17-3： QEI1STAT：QEI 状态寄存器 （续）

bit 2 **HOMIEN：**起始位置输入事件中断允许位
1 = 允许中断
0 = 禁止中断

bit 1 **IDXIRQ：**索引事件状态的状态标志位
1 = 发生了索引事件
0 = 未发生索引事件

bit 0 **IDXIEN：**索引输入事件中断允许位
1 = 允许中断
0 = 禁止中断

注 1： 该状态位仅适用于 PIMOD<2:0> 模式 011 和 100。

寄存器 17-4： POSxCNTH：位置计数器高位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
POSCNT<31:24>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
POSCNT<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **POSCNT<31:16>：**用于构成 32 位位置计数器寄存器 （POSxCNT）高位字的位

寄存器 17-5： POSxCNTL：位置计数器低位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
POSCNT<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
POSCNT<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **POSCNT<15:0>：**用于构成 32 位位置计数器寄存器 （POSxCNT）低位字的位

寄存器 17-6： POSxHLD：位置计数器保持寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
POSHLD<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
POSHLD<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **POSHLD<15:0>：**用于读取和写入 POSxCNTH 的保持寄存器位

© 2012-2013 Microchip Technology Inc.

寄存器 17-7： VELxCNT：速度计数器寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
VELCNT<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
VELCNT<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **VELCNT<15:0>：**速度计数器位

寄存器 17-8： INDXxCNTH：索引计数器高位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INDXCNT<31:24>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INDXCNT<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **INDXCNT<31:16>：**用于构成 32 位索引计数器寄存器 （INDXxCNT）高位字的位

寄存器 17-9： INDXxCNTL：索引计数器低位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INDXCNT<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INDXCNT<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **INDXCNT<15:0>：**用于构成 32 位索引计数器寄存器 （INDXxCNT）低位字的位

寄存器 17-10： INDXxHLD：索引计数器保持寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INDXHLD<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INDXHLD<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **INDXHLD<15:0>：**用于读取和写入 INDXxCNTH 的保持寄存器位

寄存器 17-11： QEI1ICH：初始化 / 捕捉高位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIIC<31:24>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIIC<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **QEIIC<31:16>：**用于构成 32 位初始化 / 捕捉寄存器 （QEI1IC）高位字的位

寄存器 17-12： QEI1ICL：初始化 / 捕捉低位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIIC<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIIC<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **QEIIC<15:0>：**用于构成 32 位初始化 / 捕捉寄存器 （QEI1IC）低位字的位

© 2012-2013 Microchip Technology Inc.

寄存器 17-13： QEI1LECH：小于或等于比较高位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEILEC<31:24>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEILEC<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **QEILEC<31:16>：**用于构成 32 位小于或等于比较寄存器 （QEI1LEC）高位字的位

寄存器 17-14： QEI1LECL：小于或等于比较低位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEILEC<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEILEC<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **QEILEC<15:0>：**用于构成 32 位小于或等于比较寄存器 （QEI1LEC）低位字的位

寄存器 17-15： QEI1GECH：大于或等于比较高位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIGEC<31:24>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIGEC<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **QEIGEC<31:16>：**用于构成 32 位大于或等于比较寄存器 （QEI1GEC）高位字的位

寄存器 17-16： QEI1GECL：大于或等于比较低位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIGEC<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
QEIGEC<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **QEIGEC<15:0>：**用于构成 32 位大于或等于比较寄存器 （QEI1GEC）低位字的位

寄存器 17-17： INTxTMRH：间隔定时器高位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTTMR<31:24>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTTMR<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **INTTMR<31:16>：**用于构成 32 位间隔定时器寄存器 （INTxTMR）高位字的位

© 2012-2013 Microchip Technology Inc.

寄存器 17-18： INTxTMRL：间隔定时器低位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTTMR<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTTMR<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **INTTMR<15:0>：**用于构成 32 位间隔定时器寄存器 （INTxTMR）低位字的位

寄存器 17-19： INTxHLDH：间隔定时器保持高位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTHLD<31:24>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTHLD<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **INTHLD<31:16>：**用于读取和写入 INTxTMRH 的保持寄存器位

寄存器 17-20： INTxHLDL：间隔定时器保持低位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTHLD<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
INTHLD<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **INTHLD<15:0>：**用于读取和写入 INTxTMRL 的保持寄存器位

注：

© 2012-2013 Microchip Technology Inc.

18.0 串行外设接口 （SPI）

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 18 章 “串行外设接口（SPI）”**（DS70569），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节 “存储器构成”**。

SPI 模块是用于同其他外设或单片机进行通信的同步串行接口。这些外设可以是串行 EEPROM、移位寄存器、显示驱动器和 ADC 转换器等。SPI 模块与 Motorola® 的 SPI 和 SIOP 接口兼容。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件系列在单个器件上提供两个 SPI 模块。这两个模块（指定为 SPI1 和 SPI2）在功能上是相同的。每个 SPI 模块都包含一个 8 字 FIFO 缓冲区，并允许 DMA 总线连接。将 SPI 模块与 DMA 配合使用时，可以禁止 FIFO 操作。

注： 在本章中， SPI 模块统称为 SPIx，或分别称为 SPI1 和 SPI2。特殊功能寄存器也使用类似的符号表示。例如， SPIxCON 指 SPI1 和 SPI2 模块的控制寄存器。

SPI1 模块使用专用的引脚，这使得在使用 SPI1 时可以达到更高的速度。SPI2 模块利用外设引脚选择（PPS）功能来实现 SPI2 模块引脚配置的更大灵活性，但这会导致 SPI2 的最高速度较低。更多信息，请参见**第 30.0 节 “电气特性”**。

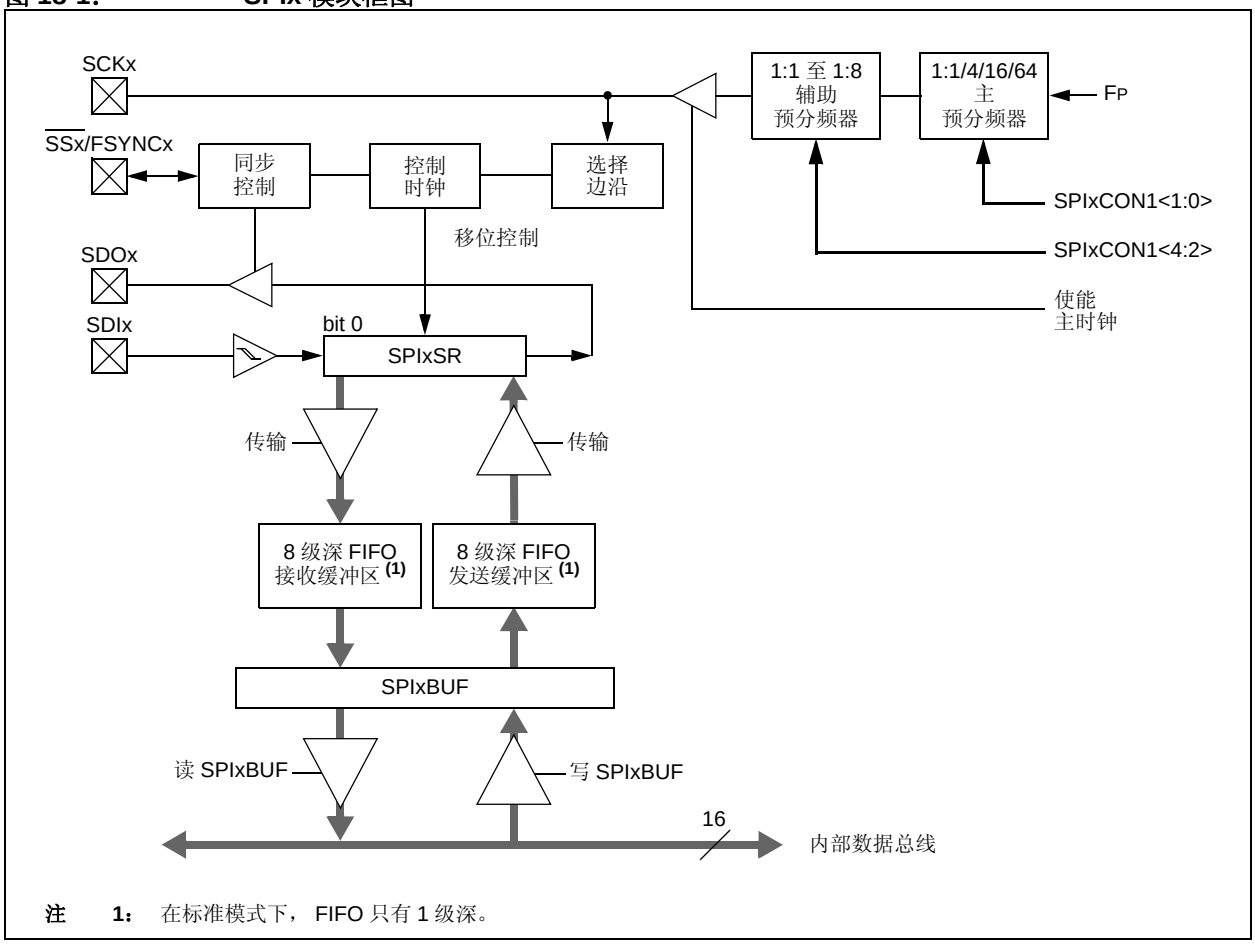
SPIx 串行接口由以下 4 个引脚组成：

- SDIx：串行数据输入
- SDOx：串行数据输出
- SCKx：移位时钟输入或输出
- $\overline{\text{SSx}}$/FSYNCx：低电平有效从选择或帧同步 I/O 脉冲

可将 SPIx 模块配置为使用 2、3 或 4 个引脚进行工作。在 3 引脚模式下，不使用 $\overline{\text{SSx}}$。在 2 引脚模式下，不使用 SDOx 和 $\overline{\text{SSx}}$。

图 18-1 给出了标准模式和增强型模式下 SPIx 模块的框图。

图 18-1： SPIx 模块框图



注 1： 在标准模式下， FIFO 只有 1 级深。

© 2012-2013 Microchip Technology Inc.

18.1 SPI 有用技巧

1. 在帧模式下，有可能主器件不会在从器件之前初始化：
   a) 如果 FRMPOL（SPIxCON2<13>）= 1，则在 $\overline{SSx}$ 上使用下拉电阻。
   b) 如果 FRMPOL = 0，则在 $\overline{SSx}$ 上使用上拉电阻。

注：	这可以确保初始化之后的第一次帧传输不会发生移位或损坏。

2. 在非帧 3 线模式下 （即，不使用来自主器件的 $\overline{SSx}$）：
   a) 如果 CKP （SPIxCON1<6>） = 1，则总是在 $\overline{SSx}$ 上放置一个上拉电阻。
   b) 如果 CKP = 0，则总是在 $\overline{SSx}$ 上放置一个下拉电阻。

注：	这可以确保在上电和初始化期间，主器件 / 从器件不会由于错误的SCKx电平跳变（导致从器件对于数据发送和接收累加数据移位误差，显现为损坏数据）而失去同步。

3. FRMEN （SPIxCON2<15>） = 1 且 SSEN （SPIxCON1<7>）= 1 是互斥且无效的。在帧模式下，SCKx 是连续的，$\overline{SSx}$ 引脚上的帧同步脉冲有效，指示数据帧的开始。

注：	并不是所有第三方器件都支持帧模式时序。详细信息请参见**第 30.0 节 “电气特性”**中的 SPIx 规范。

4. 仅在主模式下，可以将 SMP 位（SPIxCON1<9>）设置为 1，从而实现最快的 SPIx 数据速率。SMP 位只能在 MSTEN 位（SPIxCON1<5>）置 1 的同时或之后置 1。

为了避免无效的从器件读取数据送到主器件，用户主器件软件必须保证有足够的时间让从器件软件填充其写缓冲区，之后才通过用户应用程序启动主器件读/写周期。建议总是在下一个主器件事务周期之前预先装入 SPIxBUF 发送寄存器。SPIxBUF 将传输到 SPIx 移位寄存器，并且在数据传输开始时立即清空。

18.2 SPI 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

18.2.1 主要资源

- **第 18 章 “串行外设接口 （SPI）”**（DS70569）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

18.3 SPIx 控制寄存器

寄存器 18-1： SPIxSTAT：SPIx 状态和控制寄存器

R/W-0	U-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0
SPIEN	—	SPISIDL	—	—	SPIBEC<2:0>		
bit 15							bit 8

R/W-0	R/C-0, HS	R/W-0	R/W-0	R/W-0	R/W-0	R-0, HS, HC	R-0, HS, HC
SRMPT	SPIROV	SRXMPT	SISEL<2:0>			SPITBF	SPIRBF
bit 7							bit 0

图注：	C = 可清零位	HS = 硬件置 1 位	HC = 硬件清零位
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **SPIEN：**SPIx 使能位
1 = 使能模块并将 SCKx、 SDOx、 SDIx 和 $\overline{\text{SSx}}$ 配置为串口引脚
0 = 禁止模块

bit 14 **未实现：**读为 0

bit 13 **SPISIDL：**SPIx 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12-11 **未实现：**读为 0

bit 10-8 **SPIBEC<2:0>：**SPIx 缓冲区元素计数位 （在增强型缓冲区模式下有效）
主模式：
在等待的 SPIx 传输的数目。
从模式：
未读的 SPIx 传输的数目。

bit 7 **SRMPT：**SPIx 移位寄存器 （SPIxSR）空位 （在增强型缓冲区模式下有效）
1 = SPIx 移位寄存器为空，准备发送或接收数据
0 = SPIx 移位寄存器非空

bit 6 **SPIROV：**SPIx 接收溢出标志位
1 = 一个新字节/字已完全接收并丢弃；在此之前用户应用程序还未读先前保存在SPIxBUF寄存器中的数据
0 = 未发生溢出

bit 5 **SRXMPT：**SPIx 接收 FIFO 空位 （在增强型缓冲区模式下有效）
1 = 接收 FIFO 为空
0 = 接收 FIFO 非空

bit 4-2 **SISEL<2:0>：**SPIx 缓冲区中断模式位 （在增强型缓冲区模式下有效）
111 = 当 SPIx 发送缓冲区已满时产生中断 （SPITBF 位置 1）
110 = 当最后一位移入 SPIxSR 时产生中断，此时发送 FIFO 为空
101 = 当最后一位移出 SPIxSR 时产生中断，发送完成
100 = 当一个数据移入 SPIxSR 时产生中断，此时发送 FIFO 有一个空存储单元
011 = 当 SPIx 接收缓冲区已满时产生中断 （SPIRBF 位置 1）
010 = 当 SPIx 接收缓冲区为 3/4 满或更满时产生中断
001 = 当接收缓冲区中有数据时产生中断 （SRMPT 位置 1）
000 = 当接收缓冲区中的最后一个数据被读取时产生中断；此时缓冲区为空 （SRXMPT 位置 1）

© 2012-2013 Microchip Technology Inc.

寄存器 18-1： SPIxSTAT：SPIx 状态和控制寄存器 （续）

bit 1 **SPITBF：**SPIx 发送缓冲区满状态位

1 = 发送尚未开始， SPIxTXB 为满
0 = 发送已开始， SPIxTXB 为空

标准缓冲区模式：
当内核通过写SPIxBUF存储单元装入SPIxTXB时，该位由硬件自动置1。当SPIx模块将数据从SPIxTXB传输到 SPIxSR 时，该位由硬件自动清零。

增强型缓冲区模式：
当 CPU 通过写 SPIxBUF 存储单元装入最后的可用缓冲单元时，该位由硬件自动置 1。当有缓冲单元可用于 CPU 写操作时，该位由硬件自动清零。

bit 0 **SPIRBF：**SPIx 接收缓冲区满状态位

1 = 接收完成， SPIxRXB 已满
0 = 接收未完成， SPIxRXB 为空

标准缓冲区模式：
当 SPIx 将数据从 SPIxSR 传输到 SPIxRXB 时，该位由硬件自动置 1。当内核通过读 SPIxBUF 存储单元读 SPIxRXB 时，该位由硬件自动清零。

增强型缓冲区模式：
当 SPIx 通过将数据从 SPIxSR 传送到缓冲区而填充最后一个未读的缓冲单元时，该位由硬件自动置 1。当有缓冲单元可用于从 SPIxSR 进行传输时，该位由硬件自动清零。

寄存器 18-2： SPIxCON1：SPIx 控制寄存器 1

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	DISSCK	DISSDO	MODE16	SMP	CKE(1)
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SSEN(2)	CKP	MSTEN	SPRE<2:0>(3)			PPRE<1:0>(3)	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-13 **未实现：**读为 0

bit 12 **DISSCK：**禁止 SCKx 引脚位 （仅限 SPIx 主模式）
1 = 禁止内部 SPIx 时钟，引脚用作 I/O
0 = 使能内部 SPIx 时钟

bit 11 **DISSDO：**禁止 SDOx 引脚位
1 = 模块不使用 SDOx 引脚；引脚用作 I/O
0 = SDOx 引脚由模块控制

bit 10 **MODE16：**字 / 字节通信选择位
1 = 采用字宽 （16 位）通信
0 = 采用字节宽 （8 位）通信

bit 9 **SMP：**SPIx 数据输入采样阶段位
主模式：
1 = 在数据输出时间的末端采样输入数据
0 = 在数据输出时间的中间采样输入数据
从模式：
当在从模式下使用 SPIx 时，必须将 SMP 清零。

bit 8 **CKE：**SPIx 时钟边沿选择位 (1)
1 = 串行输出数据在时钟从工作状态转变为空闲状态时变化 （见 bit 6）
0 = 串行输出数据在时钟从空闲状态转变为工作状态时变化 （见 bit 6）

bit 7 **SSEN：**从选择使能位 （从模式） (2)
1 = $\overline{SSx}$ 引脚用于从模式
0 = 模块不使用 $\overline{SSx}$ 引脚；引脚由端口功能控制

bit 6 **CKP：**时钟极性选择位
1 = 空闲状态时时钟信号为高电平；工作状态时为低电平
0 = 空闲状态时时钟信号为低电平；工作状态时为高电平

bit 5 **MSTEN：**主模式使能位
1 = 主模式
0 = 从模式

注 1： 在帧 SPI 模式下不使用 CKE 位。在帧 SPI 模式 （FRMEN = 1）下，将该位编程为 0。
2： 当 FRMEN = 1 时，该位必须清零。
3： 不要将主预分频比和辅助预分频比都设置为 1:1。

© 2012-2013 Microchip Technology Inc.

寄存器 18-2： SPIxCON1：SPIx 控制寄存器 1 （续）

bit 4-2 **SPRE<2:0>**：辅助预分频比位 （主模式）(3)

111 = 辅助预分频比 1:1
110 = 辅助预分频比 2:1
•
•
•
000 = 辅助预分频比 8:1

bit 1-0 **PPRE<1:0>**：主预分频比位 （主模式）(3)

11 = 主预分频比 1:1
10 = 主预分频比 4:1
01 = 主预分频比 16:1
00 = 主预分频比 64:1

注 **1**： 在帧 SPI 模式下不使用 CKE 位。在帧 SPI 模式 （FRMEN = 1）下，将该位编程为 0。
2： 当 FRMEN = 1 时，该位必须清零。
3： 不要将主预分频比和辅助预分频比都设置为 1:1。

寄存器 18-3： SPIxCON2：SPIx 控制寄存器 2

R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0	U-0
FRMEN	SPIFSD	FRMPOL	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0
—	—	—	—	—	—	FRMDLY	SPIBEN
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **FRMEN：**帧 SPIx 支持位
1 = 使能帧 SPIx 支持 （$\overline{SSx}$ 引脚用作帧同步脉冲输入 / 输出）
0 = 禁止帧 SPIx 支持

bit 14 **SPIFSD：**帧同步脉冲方向控制位
1 = 帧同步脉冲输入 （从器件）
0 = 帧同步脉冲输出 （主器件）

bit 13 **FRMPOL：**帧同步脉冲极性位
1 = 帧同步脉冲为高电平有效
0 = 帧同步脉冲为低电平有效

bit 12-2 **未实现：**读为 0

bit 1 **FRMDLY：**帧同步脉冲边沿选择位
1 = 帧同步脉冲与第一个位时钟一致
0 = 帧同步脉冲比第一个位时钟提前

bit 0 **SPIBEN：**增强型缓冲区使能位
1 = 使能增强型缓冲区
0 = 禁止增强型缓冲区 （标准模式）

© 2012-2013 Microchip Technology Inc.

19.0 I²C™

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E系列参考手册》中的**第19章“I²C™”**（DS70330），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第4.0节“存储器构成”**。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 系列器件包含两个 I²C 模块：I2C1 和 I2C2。

I²C 模块通过 16 位接口为 I²C 串行通信标准的从模式和多主器件模式提供完全的硬件支持。

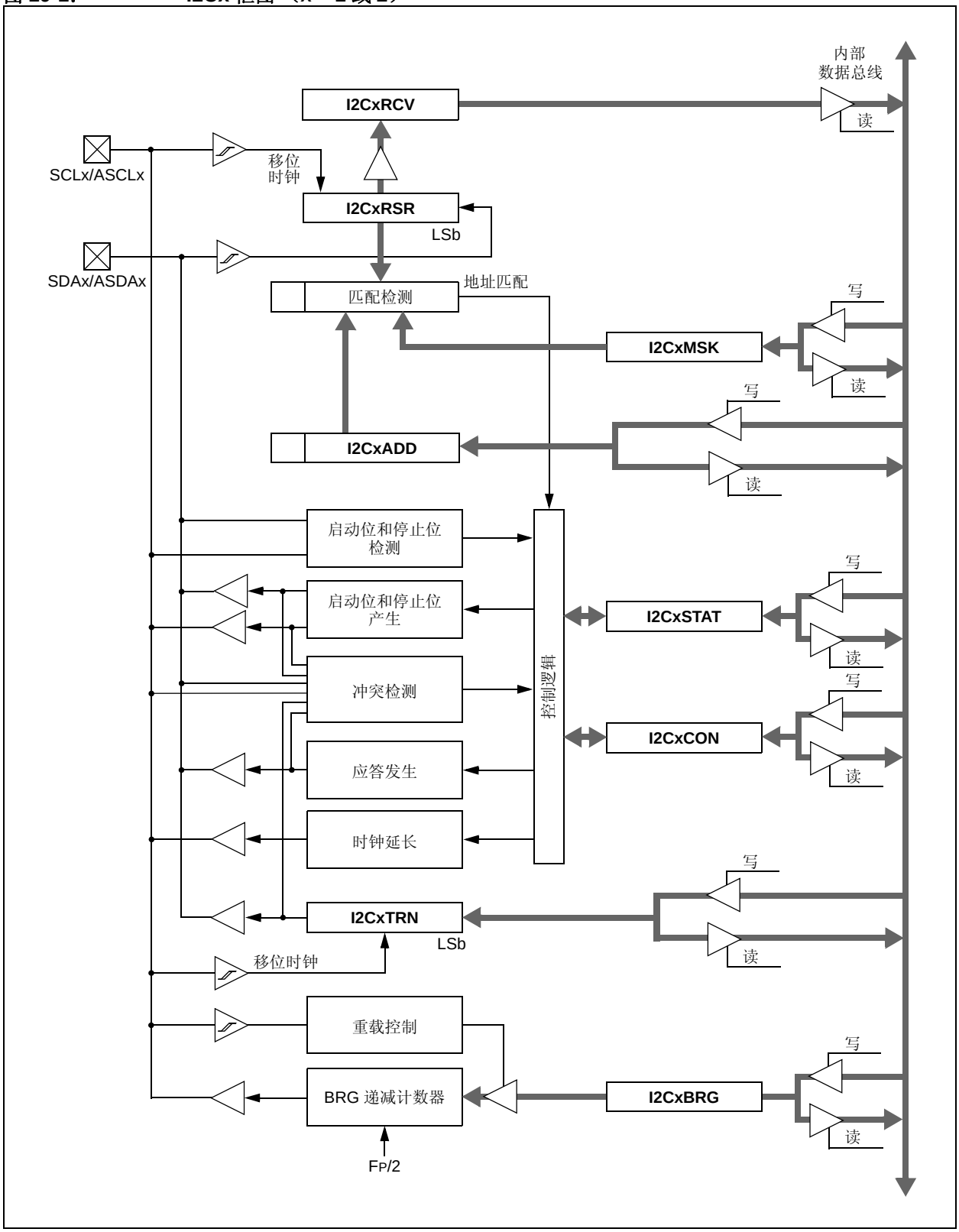
I²C 模块有一个双引脚接口：

- SCLx 引脚是时钟线
- SDAx 引脚是数据线

I²C 模块提供以下主要特性：

- I²C 接口支持主 / 从工作模式
- I²C 从模式支持 7 位和 10 位寻址
- I²C 主模式支持 7 位和 10 位寻址
- I²C 端口允许主器件和从器件之间的双向传输
- I²C 端口的串行时钟同步可以用作握手机制来暂停和恢复串行传输（SCLREL 控制）
- I²C 支持多主器件工作；检测总线冲突并相应地进行仲裁
- 智能平台管理接口（Intelligent Platform Management Interface， IPMI）支持
- 系统管理总线（System Management Bus，SMBus）支持

图 19-1： I2Cx 框图 （x = 1 或 2）



© 2012-2013 Microchip Technology Inc.

19.1 I²C 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

19.1.1 主要资源

- **第 19 章 “I²C”**（DS70330）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

19.2 I²C 控制寄存器

寄存器 19-1： I2CxCON：I2Cx 控制寄存器

R/W-0	U-0	R/W-0	R/W-1, HC	R/W-0	R/W-0	R/W-0	R/W-0
I2CEN	—	I2CSIDL	SCLREL	IPMIEN(1)	A10M	DISSLW	SMEN
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0, HC	R/W-0, HC	R/W-0, HC	R/W-0, HC	R/W-0, HC
GCEN	STREN	ACKDT	ACKEN	RCEN	PEN	RSEN	SEN
bit 7							bit 0

图注：	HC = 硬件清零位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **I2CEN**：I2Cx 使能位
1 = 使能 I2Cx 模块，并将 SDAx 和 SCLx 引脚配置为串口引脚
0 = 禁止 I2Cx 模块；所有 I²C™ 引脚由端口功能控制

bit 14 **未实现**：读为 0

bit 13 **I2CSIDL**：I2Cx 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12 **SCLREL**：SCLx 释放控制位 （作为 I²C 从器件工作时）
1 = 释放 SCLx 时钟
0 = 保持 SCLx 时钟为低电平 （时钟延长）
如果 STREN = 1：
该位可读可写（即软件可以写入 0 来启动时钟延长或写入 1 来释放时钟）。在每个从器件数据字节发送开始时由硬件清零。在每个从器件地址字节接收结束时由硬件清零。在每个从器件数据字节接收结束时由硬件清零。
如果 STREN = 0：
该位可读且可被置 1（即软件只能写入 1 来释放时钟）。在每个从器件数据字节发送开始时由硬件清零。在每个从器件地址字节接收结束时由硬件清零。

bit 11 **IPMIEN**：智能外设管理接口 （IPMI）使能位 (1)
1 = 使能 IPMI 模式；应答所有地址
0 = 禁止 IPMI 模式

bit 10 **A10M**：10 位从器件地址位
1 = I2CxADD 为 10 位从器件地址
0 = I2CxADD 为 7 位从器件地址

bit 9 **DISSLW**：禁止压摆率控制位
1 = 禁止压摆率控制
0 = 使能压摆率控制

bit 8 **SMEN**：SMBus 输入电平位
1 = 使能符合 SMBus 规范的 I/O 引脚门限值
0 = 禁止 SMBus 输入门限值

bit 7 **GCEN**：广播呼叫使能位 （作为 I²C 从器件工作时）
1 = 允许在 I2CxRSR 中接收到广播呼叫地址时产生中断 （已使能模块接收）
0 = 禁止广播呼叫地址

注 1： 当执行主器件操作时，请确保 IPMIEN 位为 0。

© 2012-2013 Microchip Technology Inc.

寄存器 19-1： I2CxCON：I2Cx 控制寄存器 （续）

bit 6 **STREN**：SCLx 时钟延长使能位 （作为 I^2C 从器件工作时）
与 SCLREL 位配合使用。
1 = 使能软件或接收时钟延长
0 = 禁止软件或接收时钟延长

bit 5 **ACKDT**：应答数据位 （作为 I^2C 主器件工作时，适用于主器件接收过程）
当软件启动应答序列时将发送的值。
1 = 在应答时发送 NACK
0 = 在应答时发送 ACK

bit 4 **ACKEN**：应答序列使能位 （作为 I^2C 主器件工作时，适用于主器件接收过程）
1 = 在SDAx和SCLx引脚上发出应答序列，并发送ACKDT数据位。在主器件应答序列结束时硬件清零。
0 = 应答序列不在进行中

bit 3 **RCEN**：接收使能位 （作为 I^2C 主器件工作时）
1 = 使能 I^2C 接收模式。在主器件接收完数据字节的第 8 位时由硬件清零。
0 = 接收序列不在进行中

bit 2 **PEN**：停止条件使能位 （作为 I^2C 主器件工作时）
1 = 在 SDAx 和 SCLx 引脚上发出停止条件。在主器件停止序列结束时由硬件清零。
0 = 停止条件不在进行中

bit 1 **RSEN**：重复启动条件使能位 （作为 I^2C 主器件工作时）
1 = 在 SDAx 和 SCLx 引脚上发出重复启动条件。在主器件重复启动序列结束时由硬件清零。
0 = 重复启动条件不在进行中

bit 0 **SEN**：启动条件使能位 （作为 I^2C 主器件工作时）
1 = 在 SDAx 和 SCLx 引脚上发出启动条件。在主器件启动序列结束时由硬件清零。
0 = 启动条件不在进行中

注 1： 当执行主器件操作时，请确保 IPMIEN 位为 0。

寄存器 19-2： I2CxSTAT：I2Cx 状态寄存器

R-0, HSC	R-0, HSC	U-0	U-0	U-0	R/C-0, HS	R-0, HSC	R-0, HSC
ACKSTAT	TRSTAT	—	—	—	BCL	GCSTAT	ADD10
bit 15							bit 8

R/C-0, HS	R/C-0, HS	R-0, HSC	R/C-0, HSC	R/C-0, HSC	R-0, HSC	R-0, HSC	R-0, HSC
IWCOL	I2COV	D_A	P	S	R_W	RBF	TBF
bit 7							bit 0

图注：	C = 可清零位	HS = 硬件置 1 位	HSC = 硬件置 1/ 清零位
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **ACKSTAT：**应答状态位 （作为 I^2C™ 主器件工作时，适用于主器件发送操作）
1 = 接收到来自从器件的 NACK
0 = 接收到来自从器件的 ACK
在从器件应答结束时由硬件置 1 或清零。

bit 14 **TRSTAT：**发送状态位 （作为 I^2C 主器件工作时，适用于主器件发送操作）
1 = 主器件正在进行发送 （8 位 + ACK）
0 = 主器件不在进行发送
在主器件发送开始时由硬件置 1。在从器件应答结束时由硬件清零。

bit 13-11 **未实现：**读为 0

bit 10 **BCL：**主器件总线冲突检测位
1 = 主器件工作期间检测到了总线冲突
0 = 未检测到总线冲突
在检测到总线冲突时由硬件置 1。

bit 9 **GCSTAT：**广播呼叫状态位
1 = 接收到广播呼叫地址
0 = 未接收到广播呼叫地址
当地址与广播呼叫地址匹配时由硬件置 1。在检测到停止条件时由硬件清零。

bit 8 **ADD10：**10 位地址状态位
1 = 10 位地址匹配
0 = 10 位地址不匹配
当与匹配的 10 位地址的第 2 个字节匹配时由硬件置 1。在检测到停止条件时由硬件清零。

bit 7 **IWCOL：**I2Cx 写冲突检测位
1 = 因为 I^2C 模块忙，尝试写 I2CxTRN 寄存器失败
0 = 未检测到冲突
当模块忙时写 I2CxTRN 会使硬件将该位置 1 （用软件清零）。

bit 6 **I2COV：**I2Cx 接收溢出标志位
1 = 当 I2CxRCV 寄存器仍然保存原先的字节时接收到了新字节
0 = 未溢出
尝试将数据从 I2CxRSR 传输到 I2CxRCV 时由硬件置 1 （用软件清零）。

bit 5 **D_A：**数据 / 地址位 （作为 I^2C 从器件工作时）
1 = 指示上次接收的字节为数据
0 = 指示上次接收的字节为器件地址
器件地址匹配时由硬件清零。在作为从器件接收到数据字节时由硬件置 1。

bit 4 **P：**停止位
1 = 指示上次检测到停止位
0 = 上次未检测到停止位
当检测到启动、重复启动或停止条件时由硬件置 1 或清零。

© 2012-2013 Microchip Technology Inc.

寄存器 19-2： I2CxSTAT：I2Cx 状态寄存器 （续）

bit 3 **S**：启动位
1 = 指示上次检测到启动 （或重复启动）位
0 = 上次未检测到启动位
当检测到启动、重复启动或停止条件时由硬件置 1 或清零。

bit 2 **R_W**：读 / 写信息位 （作为 I^2C 从器件工作时）
1 = 读 —— 指示数据自从器件输出
0 = 写 —— 指示数据输入到从器件
接收到 I^2C 器件地址字节后由硬件置 1 或清零。

bit 1 **RBF**：接收缓冲区满状态位
1 = 接收完成， I2CxRCV 已满
0 = 接收未完成， I2CxRCV 为空
用接收到的字节写 I2CxRCV 时由硬件置 1。用软件读 I2CxRCV 时由硬件清零。

bit 0 **TBF**：发送缓冲区满状态位
1 = 发送正在进行中， I2CxTRN 为满
0 = 发送完成， I2CxTRN 为空
用软件写 I2CxTRN 时由硬件置 1。数据发送完成时由硬件清零。

寄存器 19-3： I2CxMSK：I2Cx 从模式地址掩码寄存器

U-0	U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0
—	—	—	—	—	—	AMSK9	AMSK8
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
AMSK7	AMSK6	AMSK5	AMSK4	AMSK3	AMSK2	AMSK1	AMSK0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-10 **未实现：**读为 0

bit 9-0 **AMSK<9:0>：**地址掩码选择位

对于 10 位地址：
1 = 使能输入报文的地址中 bit Ax 的掩码；在此位置上不需要位匹配
0 = 禁止 bit Ax 的掩码；在此位置上需要位匹配

对于 7 位地址 （仅 I2CxMSK<6:0>）：
1 = 使能输入报文的地址中 bit Ax + 1 的掩码；在此位置上不需要位匹配
0 = 禁止 bit Ax + 1 的掩码；在此位置上需要位匹配

© 2012-2013 Microchip Technology Inc.

20.0 通用异步收发器 （UART）

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E系列参考手册》中的**第17章“UART”**（DS70580），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节“存储器构成”**。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 系列器件包含两个 UART 模块。

通用异步收发器 （Universal Asynchronous Receiver Transmitter， UART）模块是 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件系列提供的串行 I/O 模块之一。UART 是可以与外设 （如个人计算机、 LIN/J2602、 RS-232 和RS-485接口）通信的全双工异步系统。模块还通过 $\overline{\text{UxCTS}}$和$\overline{\text{UxRTS}}$引脚支持硬件流控制选项，其中还包括 IrDA® 编码器和解码器。

注： 使用 $\overline{\text{UxRTS}}$ 和 $\overline{\text{UxCTS}}$ 的硬件流控制并非在所有引脚数的器件上都可用。关于可用性，请参见 **“引脚图”** 部分。

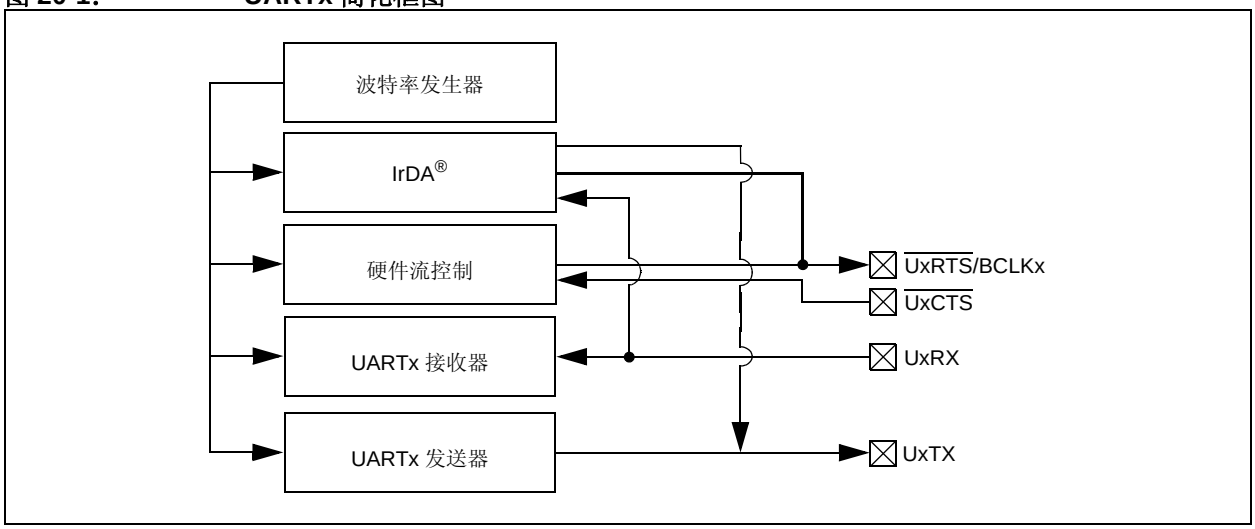
UARTx 模块的主要特性有：

- 通过 UxTX 和 UxRX 引脚进行全双工 8 位或 9 位数据传输
- 偶校验、奇校验或无奇偶校验选项（对于8位数据）
- 一个或两个停止位
- 通过 $\overline{\text{UxCTS}}$ 和 $\overline{\text{UxRTS}}$ 引脚支持硬件流控制选项
- 完全集成的波特率发生器，具有 16 位预分频器
- 当器件工作在 70 MIPS 下 16 倍模式时，波特率范围为从 67 bps 至 4.375 Mbps
- 当器件工作在 70 MIPS 下 4 倍模式时，波特率范围为从 267 bps 至 17.5 Mbps
- 4 级深度先进先出 （First-In First-Out， FIFO）发送数据缓冲区
- 4 级深度 FIFO 接收数据缓冲区
- 奇偶校验、帧和缓冲区溢出错误检测
- 支持带地址检测的 9 位模式 （第 9 位 = 1）
- 发送和接收中断
- 所有 UART 错误条件下可分别产生中断
- 用于诊断支持的环回模式
- 支持同步字符和间隔字符
- 支持自动波特率检测
- IrDA® 编码器和解码器逻辑
- 用于 IrDA 支持的 16 倍波特率时钟输出

图 20-1 给出了 UART 模块的简化框图。UARTx 模块由以下至关重要的硬件组件组成：

- 波特率发生器
- 异步发送器
- 异步接收器

图 20-1： UARTx 简化框图



20.1 UART 有用技巧

1. 在多节点直接连接 UART 网络中，UART 接收输入会对 URXINV 位（UxMODE<4>）定义的互补逻辑电平作出反应；该位用于定义空闲状态，它的默认值为逻辑高电平（即，URXINV = 0）。由于远程器件不会在同一时间初始化，所以很有可能由于RX线悬空，有一个器件触发启动位检测，导致在器件初始化之后接收到的第一个字节变为无效。要避免这种情况，用户应根据 URXINV 位的值，在 RX 引脚上使用上拉或下拉电阻。
   a) 如果 URXINV = 0，则在 RX 引脚上使用上拉电阻。
   b) 如果 URXINV = 1，则在 RX 引脚上使用下拉电阻。
2. 由于 UARTx 模块 UxRX 引脚上的活动而从休眠模式唤醒时接收的第一个字符将是无效的。在休眠模式下，外设时钟被禁止。从休眠模式唤醒之后，在振荡器系统重启并稳定之前，波特率位采样时钟相对于输入 UxRX 位时序不再同步，导致第一个字符无效。这是可以预料的。

20.2 UART 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> **注：** 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

20.2.1 主要资源

- **第 17 章 “UART”**（DS70582）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

20.3 UARTx 控制寄存器

寄存器 20-1： UxMODE：UARTx 模式寄存器

R/W-0	U-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0
UARTEN(1)	—	USIDL	IREN(2)	RTSMD	—	UEN<1:0>	
bit 15							bit 8

R/W-0, HC	R/W-0	R/W-0, HC	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
WAKE	LPBACK	ABAUD	URXINV	BRGH	PDSEL<1:0>		STSEL
bit 7							bit 0

图注：	HC = 硬件清零位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **UARTEN：**UARTx 使能位 (1)
1 = 使能 UARTx； UARTx 根据 UEN<1:0> 的定义控制所有 UARTx 引脚
0 = 禁止 UARTx；由端口锁存器控制所有 UARTx 引脚； UARTx 的功耗最小

bit 14 **未实现：**读为 0

bit 13 **USIDL：**UARTx 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12 **IREN：**IrDA® 编码器和解码器使能位 (2)
1 = 使能 IrDA 编码器和解码器
0 = 禁止 IrDA 编码器和解码器

bit 11 **RTSMD：**$\overline{\text{UxRTS}}$ 引脚模式选择位
1 = $\overline{\text{UxCTS}}$ 引脚处于单工模式
0 = $\overline{\text{UxCTS}}$ 引脚处于流控制模式

bit 10 **未实现：**读为 0

bit 9-8 **UEN<1:0>：**UARTx 引脚使能位
11 = 使能并使用 UxTX、 UxRX 和 BCLKx 引脚； $\overline{\text{UxCTS}}$ 引脚由端口锁存器控制 (3)
10 = 使能并使用 UxTX、 UxRX、 $\overline{\text{UxCTS}}$ 和 $\overline{\text{UxCTS}}$ 引脚 (4)
01 = 使能并使用 UxTX、 UxRX 和 $\overline{\text{UxCTS}}$ 引脚； $\overline{\text{UxCTS}}$ 引脚由端口锁存器控制 (4)
00 = 使能并使用 UxTX 和 UxRX 引脚； $\overline{\text{UxCTS}}$ 和 $\overline{\text{UxCTS}}$/BCLKx 引脚由端口锁存器控制

bit 7 **WAKE：**在休眠模式下检测到启动位唤醒使能位
1 = UARTx 将继续采样 UxRX 引脚；在出现下降沿时产生中断；在之后的上升沿由硬件清零该位
0 = 禁止唤醒

bit 6 **LPBACK：**UARTx 环回模式选择位
1 = 使能环回模式
0 = 禁止环回模式

注 **1：** 关于使能 UARTx 模块进行接收或发送操作的信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 17 章 “UART”**（DS70582）。
2： 该功能仅在 16 倍 BRG 模式 （BRGH = 0）下可用。
3： 该功能仅在 44 引脚和 64 引脚器件上可用。
4： 该功能仅在 64 引脚器件上可用。

寄存器 20-1： UxMODE：UARTx 模式寄存器 （续）

bit 5 **ABAUD：**自动波特率使能位
1 = 使能对下一个字符的波特率测量 —— 需要在接收其他数据前接收同步字段 （55h）；完成时由硬件清零
0 = 禁止波特率测量或测量已完成

bit 4 **URXINV：**UARTx 接收极性翻转位
1 = UxRX 的空闲状态为 0
0 = UxRX 的空闲状态为 1

bit 3 **BRGH：**高波特率使能位
1 = BRG 在每个位周期内产生 4 个时钟信号 （4 倍波特率时钟，高速模式）
0 = BRG 在每个位周期内产生 16 个时钟信号 （16 倍波特率时钟，标准模式）

bit 2-1 **PDSEL<1:0>：**奇偶校验和数据选择位
11 = 9 位数据，无奇偶校验
10 = 8 位数据，奇校验
01 = 8 位数据，偶校验
00 = 8 位数据，无奇偶校验

bit 0 **STSEL：**停止位选择位
1 = 2 个停止位
0 = 1 个停止位

注 **1：** 关于使能 UARTx 模块进行接收或发送操作的信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 17 章 “UART”**（DS70582）。
2： 该功能仅在 16 倍 BRG 模式 （BRGH = 0）下可用。
3： 该功能仅在 44 引脚和 64 引脚器件上可用。
4： 该功能仅在 64 引脚器件上可用。

© 2012-2013 Microchip Technology Inc.

寄存器 20-2： UxSTA：UARTx 状态和控制寄存器

R/W-0	R/W-0	R/W-0	U-0	R/W-0, HC	R/W-0	R-0	R-1
UTXISEL1	UTXINV	UTXISEL0	—	UTXBRK	UTXEN(1)	UTXBF	TRMT
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R-1	R-0	R-0	R/C-0	R-0
URXISEL<1:0>		ADDEN	RIDLE	PERR	FERR	OERR	URXDA
bit 7							bit 0

图注：	HC = 硬件清零位	C = 可清零位	
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15,13 **UTXISEL<1:0>**：UARTx 发送中断模式选择位
11 = 保留；不要使用
10 = 当一个字符被传输到发送移位寄存器 （Transmit Shift Register， TSR）导致发送缓冲区为空时，产生中断
01 = 当最后一个字符被移出发送移位寄存器，所有发送操作执行完毕时产生中断
00 = 当一个字符被传输到发送移位寄存器 （这意味着发送缓冲区中至少有一个字符）时产生中断

bit 14 **UTXINV**：UARTx 发送极性翻转位
如果 IREN = 0：
1 = UxTX 的空闲状态为 0
0 = UxTX 的空闲状态为 1
如果 IREN = 1：
1 = IrDA 编码的 UxTX 空闲状态为 1
0 = IrDA 编码的 UxTX 空闲状态为 0

bit 12 **未实现**：读为 0

bit 11 **UTXBRK**：UARTx 发送间隔位
1 = 在下次发送时发送同步间隔字符 —— 启动位，后跟 12 个 0 位，然后是停止位；完成时由硬件清零
0 = 禁止或已完成同步间隔字符的发送

bit 10 **UTXEN**：UARTx 发送使能位 (1)
1 = 使能发送， UARTx 控制 UxTX 引脚
0 = 禁止发送，中止所有等待的发送，缓冲区被复位；由端口控制 UxTX 引脚

bit 9 **UTXBF**：UARTx 发送缓冲区满状态位 （只读）
1 = 发送缓冲区已满
0 = 发送缓冲区未满，至少还可再写入一个字符

bit 8 **TRMT**：发送移位寄存器空位 （只读）
1 = 发送移位寄存器为空，同时发送缓冲区为空 （上一次发送已完成）
0 = 发送移位寄存器非空，发送在进行中或在发送缓冲区中排队

bit 7-6 **URXISEL<1:0>**：UARTx 接收中断模式选择位
11 = 当 UxRSR 传输使接收缓冲区为满 （即有 4 个数据字符）时，中断标志位置 1
10 = 当 UxRSR 传输使接收缓冲区 3/4 满 （即有 3 个数据字符）时，中断标志位置 1
0x = 当接收到任一字符且将字符从 UxRSR 传输到接收缓冲区时，中断标志位置 1 ；接收缓冲区有一个或多个字符

注 1： 关于使能 UARTx 模块进行发送操作的信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 17 章 “UART”**（DS70582）。

寄存器 20-2： UxSTA：UARTx 状态和控制寄存器 （续）

bit 5 **ADDEN**：地址字符检测位 （接收到数据的 bit 8 = 1）
1 = 使能地址检测模式；如果没有选择 9 位模式，这个控制位将无效
0 = 禁止地址检测模式

bit 4 **RIDLE**：接收器空闲位 （只读）
1 = 接收器空闲
0 = 接收器工作

bit 3 **PERR**：奇偶校验错误状态位 （只读）
1 = 检测到当前字符 （接收 FIFO 顶部的字符）的奇偶校验错误
0 = 未检测到奇偶校验错误

bit 2 **FERR**：帧错误状态位 （只读）
1 = 检测到当前字符 （接收 FIFO 顶部的字符）的帧错误
0 = 未检测到帧错误

bit 1 **OERR**：接收缓冲区溢出错误状态位 （只可清零 / 只读）
1 = 接收缓冲区已溢出
0 = 接收缓冲区未溢出；清零原来置 1 的 OERR 位（1 → 0 的跳变）将使接收缓冲区和 UxRSR 复位为空状态

bit 0 **URXDA**：UARTx 接收缓冲区中是否有数据标志位 （只读）
1 = 接收缓冲区中有数据，至少还有一个字符可被读取
0 = 接收缓冲区为空

注 1： 关于使能 UARTx 模块进行发送操作的信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 17 章“UART”**（DS70582）。

© 2012-2013 Microchip Technology Inc.

21.0 增强型 CAN （ECAN™）模块（仅限 dsPIC33EPXXXGP/MC50X 器件）

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 21 章“增强型控制器局域网（ECAN™）”**（DS70353），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节“存储器构成”**。

21.1 概述

增强型控制器局域网（Enhanced Controller Area Network， ECAN）模块是一个串行接口，用于同其他 CAN 模块或单片机进行通信。此接口 / 协议是针对允许在噪声环境下通信而设计的。 dsPIC33EPXXXGP/MC50X 器件包含一个 ECAN 模块。

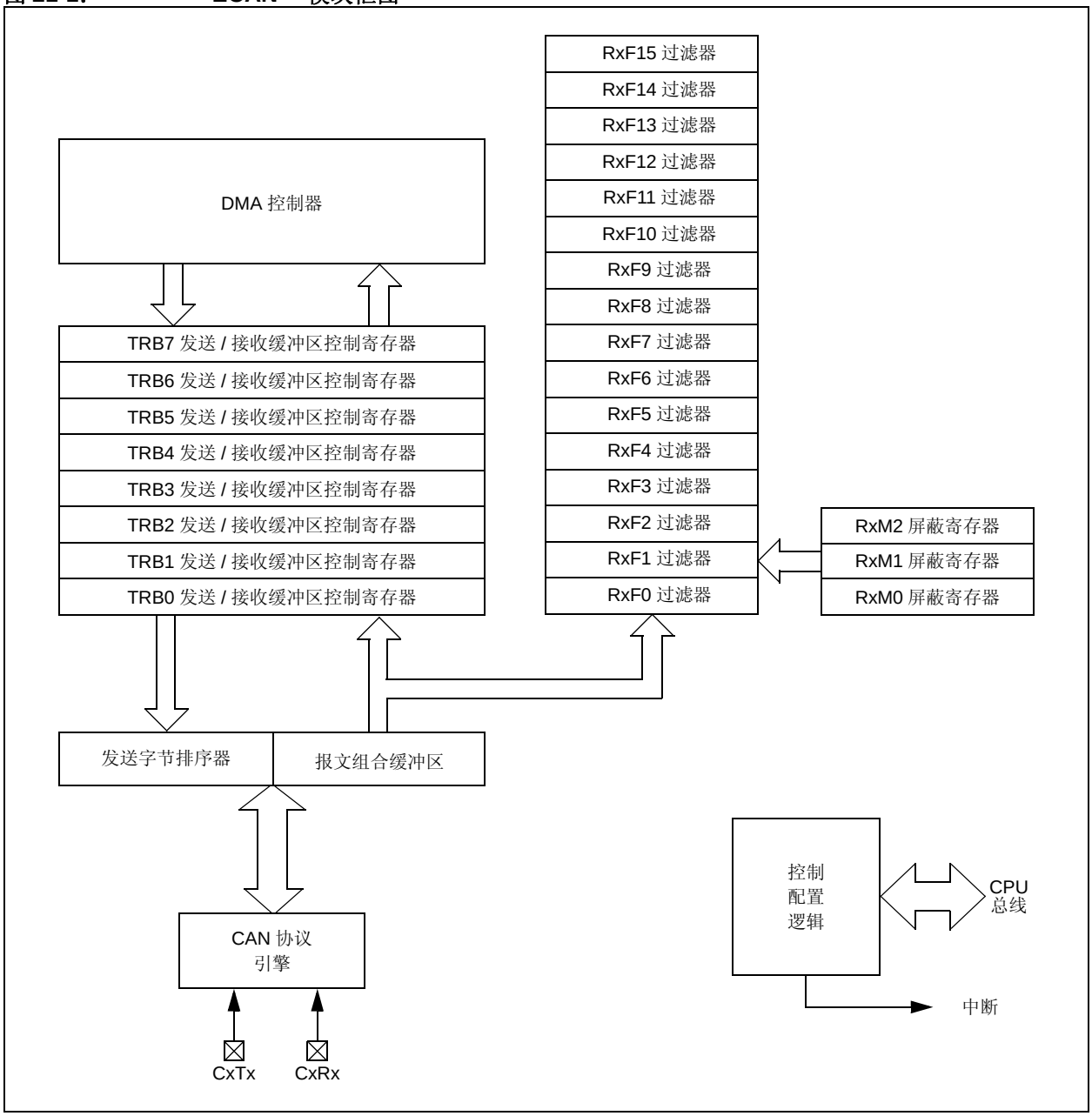
ECAN 模块是一个通信控制器，实现了 BOSCH CAN 规范中定义的 CAN 2.0 A/B 协议。该模块支持 CAN 1.2、CAN 2.0A、 CAN 2.0B Passive 和 CAN 2.0B Active 版本的协议。该模块实现了一种完整的 CAN 系统。但是本数据手册不讨论CAN规范。读者可参阅BOSCH CAN规范了解更多详细信息。

ECAN 模块具有以下特性：

- 实现了CAN协议CAN 1.2、CAN 2.0A和CAN 2.0B
- 支持标准数据帧和扩展数据帧
- 0-8 字节数据长度
- 最高 1 Mb/s 的可编程比特率
- 自动响应远程发送请求
- 最多 8 个发送缓冲区，具有可由应用程序指定的优先级和中止功能（每个缓冲区最多包含 8 个字节的数据）
- 最多 32 个接收缓冲区 （每个缓冲区最多包含 8 个字节的数据）
- 最多 16 个完全（标准 / 扩展标识符）的接收过滤器
- 3 个完全接收过滤屏蔽寄存器
- DeviceNet™ 寻址支持
- 集成了低通滤波器的可编程唤醒功能
- 支持自检操作的可编程环回模式
- 通过中断功能在出现任何 CAN 接收器和发送器错误状态时发出中断信号
- 可编程时钟源
- 与输入捕捉模块 （IC2）的可编程连接，以进行时间标记和网络同步
- 低功耗休眠和空闲模式

CAN 总线模块由协议引擎与报文缓冲 / 控制模块组成。CAN 协议引擎处理在 CAN 总线上接收和发送报文的所有功能。通过首先装载相应的数据寄存器发送报文。可通过读取相应的寄存器检测状态和错误。将对在CAN总线上检测到的任何报文进行错误检测，并随后将其与过滤器进行比较以判断是否要将其接收并存储到接收寄存器之一中。

图 21-1： ECAN™ 模块框图



© 2012-2013 Microchip Technology Inc.

21.2 工作模式

用户可以选择 ECAN 模块工作在以下几种工作模式之一。这些模式包括：

- 初始化模式
- 禁止模式
- 正常工作模式
- 监听模式
- 监听所有报文模式
- 环回模式

可通过设置 REQOP<2:0> 位（CxCTRL1<10:8>）请求所需模式。通过监视 OPMODE<2:0> 位（CxCTRL1<7:5>）可以确认进入的模式。通常在总线上检测到至少 11 个连续隐性位表明总线空闲时才允许改变模式，在此之前不会改变模块的工作模式和 OPMODEx 位。

21.3 ECAN 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

21.3.1 主要资源

- **第 21 章 “增强型控制器局域网 （ECAN™）”**（DS70353）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

21.4 ECAN 控制寄存器

寄存器 21-1： CxCTRL1：ECANx 控制寄存器 1

U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-0	R/W-0
—	—	CSIDL	ABAT	CANCKS	REQOP<2:0>		
bit 15							bit 8

R-1	R-0	R-0	U-0	R/W-0	U-0	U-0	R/W-0
OPMODE<2:0>			—	CANCAP	—	—	WIN
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13 **CSIDL：**ECAN 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12 **ABAT：**中止所有等待发送的位
1 = 通知所有发送缓冲区中止发送
0 = 模块将在所有发送中止时清零该位

bit 11 **CANCKS：**ECAN 模块时钟 （F_{CAN}）源选择位
1 = F_{CAN} 等于 2 * F_P
0 = F_{CAN} 等于 F_P

bit 10-8 **REQOP<2:0>：**请求工作模式位
111 = 设置监听所有报文模式
110 = 保留
101 = 保留
100 = 设置配置模式
011 = 设置监听模式
010 = 设置环回模式
001 = 设置禁止模式
000 = 设置正常工作模式

bit 7-5 **OPMODE<2:0>：**工作模式位
111 = 模块工作在监听所有报文模式下
110 = 保留
101 = 保留
100 = 模块工作在配置模式下
011 = 模块工作在监听模式下
010 = 模块工作在环回模式下
001 = 模块工作在禁止模式下
000 = 模块工作在正常工作模式下

bit 4 **未实现：**读为 0

bit 3 **CANCAP：**CAN 报文接收定时器捕捉事件使能位
1 = 使能基于 CAN 报文接收的输入捕捉
0 = 禁止 CAN 捕捉

bit 2-1 **未实现：**读为 0

bit 0 **WIN：**SFR 映射窗口选择位
1 = 使用过滤器窗口
0 = 使用缓冲区窗口

© 2012-2013 Microchip Technology Inc.

寄存器 21-2： CxCTRL2：ECANx 控制寄存器 2

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	R-0	R-0	R-0	R-0	R-0
—	—	—	DNCNT<4:0>				
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-5 **未实现：**读为 0

bit 4-0 **DNCNT<4:0>：**DeviceNet™ 过滤器位编号位

10010-11111 = 无效选择
10001 = 最多可将数据字节 3 的 bit 6 与 EID<17> 作比较
•
•
•
00001 = 最多可将数据字节 1 的 bit 7 与 EID<0> 作比较
00000 = 不比较数据字节

寄存器 21-3： CxVEC：ECANx 中断编码寄存器

U-0	U-0	U-0	R-0	R-0	R-0	R-0	R-0
—	—	—	FILHIT<4:0>				
bit 15							bit 8

U-0	R-1	R-0	R-0	R-0	R-0	R-0	R-0
—	ICODE<6:0>						
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-13 **未实现：**读为 0

bit 12-8 **FILHIT<4:0>：**选中过滤器的编号位

10000-11111 = 保留
01111 = 过滤器 15
•
•
•
00001 = 过滤器 1
00000 = 过滤器 0

bit 7 **未实现：**读为 0

bit 6-0 **ICODE<6:0>：**中断标志编码位

1000101-1111111 = 保留
1000100 = FIFO 几乎满中断
1000011 = 接收器溢出中断
1000010 = 唤醒中断
1000001 = 错误中断
1000000 = 无中断
•
•
•
0010000-0111111 = 保留
0001111 = RB15 缓冲区中断
•
•
•
0001001 = RB9 缓冲区中断
0001000 = RB8 缓冲区中断
0000111 = TRB7 缓冲区中断
0000110 = TRB6 缓冲区中断
0000101 = TRB5 缓冲区中断
0000100 = TRB4 缓冲区中断
0000011 = TRB3 缓冲区中断
0000010 = TRB2 缓冲区中断
0000001 = TRB1 缓冲区中断
0000000 = TRB0 缓冲区中断

© 2012-2013 Microchip Technology Inc.

寄存器 21-4： CxFCTRL：ECANx FIFO 控制寄存器

R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	U-0	U-0
DMABS<2:0>			—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	FSA<4:0>				
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-13 **DMABS<2:0>**：DMA 缓冲区大小位
111 = 保留
110 = RAM 中有 32 个缓冲区
101 = RAM 中有 24 个缓冲区
100 = RAM 中有 16 个缓冲区
011 = RAM 中有 12 个缓冲区
010 = RAM 中有 8 个缓冲区
001 = RAM 中有 6 个缓冲区
000 = RAM 中有 4 个缓冲区

bit 12-5 **未实现**：读为 0

bit 4-0 **FSA<4:0>**：FIFO 区域从哪个缓冲区开始位
11111 = 读缓冲区 RB31
11110 = 读缓冲区 RB30
•
•
•
00001 = 发送 / 接收缓冲区 TRB1
00000 = 发送 / 接收缓冲区 TRB0

寄存器 21-5： CxFIFO：ECANx FIFO 状态寄存器

U-0	U-0	R-0	R-0	R-0	R-0	R-0	R-0
—	—	FBP<5:0>					
bit 15							bit 8

U-0	U-0	R-0	R-0	R-0	R-0	R-0	R-0
—	—	FNRB<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13-8 **FBP<5:0>：**FIFO 缓冲区指针位
011111 = RB31 缓冲区
011110 = RB30 缓冲区
•
•
•
000001 = TRB1 缓冲区
000000 = TRB0 缓冲区

bit 7-6 **未实现：**读为 0

bit 5-0 **FNRB<5:0>：**FIFO 下一个读缓冲区指针位
011111 = RB31 缓冲区
011110 = RB30 缓冲区
•
•
•
000001 = TRB1 缓冲区
000000 = TRB0 缓冲区

© 2012-2013 Microchip Technology Inc.

寄存器 21-6： CxINTF：ECANx 中断标志寄存器

U-0	U-0	R-0	R-0	R-0	R-0	R-0	R-0
—	—	TXBO	TXBP	RXBP	TXWAR	RXWAR	EWARN
bit 15							bit 8

R/C-0	R/C-0	R/C-0	U-0	R/C-0	R/C-0	R/C-0	R/C-0
IVRIF	WAKIF	ERRIF	—	FIFOIF	RBOVIF	RBIF	TBIF
bit 7							bit 0

图注：	C = 可写位，但只能写入 0 来清零该位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **未实现：**读为 0

bit 13 **TXBO：**发送器处于错误状态总线关闭位
1 = 发送器处于总线关闭状态
0 = 发送器不处于总线关闭状态

bit 12 **TXBP：**发送器处于错误状态总线被动位
1 = 发送器处于总线被动状态
0 = 发送器不处于总线被动状态

bit 11 **RXBP：**接收器处于错误状态总线被动位
1 = 接收器处于总线被动状态
0 = 接收器不处于总线被动状态

bit 10 **TXWAR：**发送器处于错误状态警告位
1 = 发送器处于错误警告状态
0 = 发送器不处于错误警告状态

bit 9 **RXWAR：**接收器处于错误状态警告位
1 = 接收器处于错误警告状态
0 = 接收器不处于错误警告状态

bit 8 **EWARN：**发送器或接收器处于错误状态警告位
1 = 发送器或接收器处于错误状态警告状态
0 = 发送器或接收器不处于错误状态警告状态

bit 7 **IVRIF：**收到无效报文中断标志位
1 = 产生了中断请求
0 = 未产生中断请求

bit 6 **WAKIF：**总线唤醒活动中断标志位
1 = 产生了中断请求
0 = 未产生中断请求

bit 5 **ERRIF：**错误中断标志位 （CxINTF<13:8> 寄存器中的多个中断源）
1 = 产生了中断请求
0 = 未产生中断请求

bit 4 **未实现：**读为 0

bit 3 **FIFOIF：**FIFO 几乎满中断标志位
1 = 产生了中断请求
0 = 未产生中断请求

bit 2 **RBOVIF：**接收缓冲区溢出中断标志位
1 = 产生了中断请求
0 = 未产生中断请求

寄存器 21-6： CxINTF：ECANx 中断标志寄存器 （续）

bit 1 **RBIF：**接收缓冲区中断标志位
1 = 产生了中断请求
0 = 未产生中断请求

bit 0 **TBIF：**发送缓冲区中断标志位
1 = 产生了中断请求
0 = 未产生中断请求

© 2012-2013 Microchip Technology Inc.

寄存器 21-7： CxINTE：ECANx 中断允许寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
IVRIE	WAKIE	ERRIE	—	FIFOIE	RBOVIE	RBIE	TBIE
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **未实现：**读为 0

bit 7 **IVRIE：**收到无效报文中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 6 **WAKIE：**总线唤醒活动中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 5 **ERRIE：**错误中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 4 **未实现：**读为 0

bit 3 **FIFOIE：**FIFO 几乎满中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 2 **RBOVIE：**接收缓冲区溢出中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 1 **RBIE：**接收缓冲区中断允许位
1 = 允许中断请求
0 = 禁止中断请求

bit 0 **TBIE：**发送缓冲区中断允许位
1 = 允许中断请求
0 = 禁止中断请求

寄存器 21-8： CxEC：ECANx 发送 / 接收错误计数寄存器

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
TERRCNT<7:0>							
bit 15							bit 8

R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0
RERRCNT<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **TERRCNT<7:0>**：发送错误计数位

bit 7-0 **RERRCNT<7:0>**：接收错误计数位

寄存器 21-9： CxCFG1：ECANx 波特率配置寄存器 1

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SJW<1:0>		BRP<5:0>					
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **未实现**：读为 0

bit 7-6 **SJW<1:0>**：同步跳转宽度位

11 = 长度为 4 x T_Q
10 = 长度为 3 x T_Q
01 = 长度为 2 x T_Q
00 = 长度为 1 x T_Q

bit 5-0 **BRP<5:0>**：波特率预分频比位

11 1111 = $T_Q = 2 \times 64 \times 1/F_{CAN}$
•
•
•
00 0010 = $T_Q = 2 \times 3 \times 1/F_{CAN}$
00 0001 = $T_Q = 2 \times 2 \times 1/F_{CAN}$
00 0000 = $T_Q = 2 \times 1 \times 1/F_{CAN}$

© 2012-2013 Microchip Technology Inc.

寄存器 21-10： CxCFG2：ECANx 波特率配置寄存器 2

U-0	R/W-x	U-0	U-0	U-0	R/W-x	R/W-x	R/W-x
—	WAKFIL	—	—	—	SEG2PH<2:0>		
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
SEG2PHTS	SAM	SEG1PH<2:0>			PRSEG<2:0>		
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14 **WAKFIL：**选择是否使用 CAN 总线线路滤波器唤醒的位
1 = 使用 CAN 总线线路滤波器来唤醒
0 = 不使用 CAN 总线线路滤波器来唤醒

bit 13-11 **未实现：**读为 0

bit 10-8 **SEG2PH<2:0>：**相位缓冲段 2 位
111 = 长度为 8 x TQ
•
•
•
000 = 长度为 1 x TQ

bit 7 **SEG2PHTS：**相位缓冲段 2 时间选择位
1 = 可自由编程
0 = SEG1PHx 位的最大值与信息处理时间 （Information Processing Time， IPT）中的较大值

bit 6 **SAM：**CAN 总线线路采样位
1 = 在采样点对总线线路采样三次
0 = 在采样点对总线线路采样一次

bit 5-3 **SEG1PH<2:0>：**相位缓冲段 1 位
111 = 长度为 8 x TQ
•
•
•
000 = 长度为 1 x TQ

bit 2-0 **PRSEG<2:0>：**传播时间段位
111 = 长度为 8 x TQ
•
•
•
000 = 长度为 1 x TQ

寄存器 21-11： CxFEN1：ECANx 接收过滤器使能寄存器 1

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
FLTEN15	FLTEN14	FLTEN13	FLTEN12	FLTEN11	FLTEN10	FLTEN9	FLTEN8
bit 15							bit 8

R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1	R/W-1
FLTEN7	FLTEN6	FLTEN5	FLTEN4	FLTEN3	FLTEN2	FLTEN1	FLTEN0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **FLTEN<15:0>：**使能过滤器 n 接收报文位
1 = 使能过滤器 n
0 = 禁止过滤器 n

寄存器 21-12： CxBUFPNT1：ECANx 过滤器 0-3 缓冲区指针寄存器 1

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F3BP<3:0>				F2BP<3:0>			
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F1BP<3:0>				F0BP<3:0>			
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **F3BP<3:0>：**过滤器 3 的接收缓冲区屏蔽位
1111 = 满足过滤条件的数据被接收到接收 FIFO 缓冲区中
1110 = 满足过滤条件的数据被接收到接收缓冲区 14 中
•
•
•
0001 = 满足过滤条件的数据被接收到接收缓冲区 1 中
0000 = 满足过滤条件的数据被接收到接收缓冲区 0 中

bit 11-8 **F2BP<3:0>：**过滤器 2 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

bit 7-4 **F1BP<3:0>：**过滤器 1 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

bit 3-0 **F0BP<3:0>：**过滤器 0 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

© 2012-2013 Microchip Technology Inc.

寄存器 21-13： CxBUFPNT2：ECANx 过滤器 4-7 缓冲区指针寄存器 2

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F7BP<3:0>				F6BP<3:0>			
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F5BP<3:0>				F4BP<3:0>			
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **F7BP<3:0>**：过滤器 7 的接收缓冲区屏蔽位
1111 = 满足过滤条件的数据被接收到接收 FIFO 缓冲区中
1110 = 满足过滤条件的数据被接收到接收缓冲区 14 中
•
•
•
0001 = 满足过滤条件的数据被接收到接收缓冲区 1 中
0000 = 满足过滤条件的数据被接收到接收缓冲区 0 中

bit 11-8 **F6BP<3:0>**：过滤器 6 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

bit 7-4 **F5BP<3:0>**：过滤器 5 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

bit 3-0 **F4BP<3:0>**：过滤器 4 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

寄存器 21-14： CxBUFPNT3：ECANx 过滤器 8-11 缓冲区指针寄存器 3

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F11BP<3:0>				F10BP<3:0>			
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F9BP<3:0>				F8BP<3:0>			
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **F11BP<3:0>**：过滤器 11 的接收缓冲区屏蔽位
1111 = 满足过滤条件的数据被接收到接收 FIFO 缓冲区中
1110 = 满足过滤条件的数据被接收到接收缓冲区 14 中
•
•
•
0001 = 满足过滤条件的数据被接收到接收缓冲区 1 中
0000 = 满足过滤条件的数据被接收到接收缓冲区 0 中

bit 11-8 **F10BP<3:0>**：过滤器 10 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

bit 7-4 **F9BP<3:0>**：过滤器 9 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

bit 3-0 **F8BP<3:0>**：过滤器 8 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

寄存器 21-15： CxBUFPNT4：ECANx 过滤器 12-15 缓冲区指针寄存器 4

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F15BP<3:0>				F14BP<3:0>			
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F13BP<3:0>				F12BP<3:0>			
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **F15BP<3:0>：**过滤器 15 的接收缓冲区屏蔽位
1111 = 满足过滤条件的数据被接收到接收 FIFO 缓冲区中
1110 = 满足过滤条件的数据被接收到接收缓冲区 14 中
•
•
•
0001 = 满足过滤条件的数据被接收到接收缓冲区 1 中
0000 = 满足过滤条件的数据被接收到接收缓冲区 0 中

bit 11-8 **F14BP<3:0>：**过滤器 14 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

bit 7-4 **F13BP<3:0>：**过滤器 13 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

bit 3-0 **F12BP<3:0>：**过滤器 12 的接收缓冲区屏蔽位 （与 bit<15:12> 的值相同）

© 2012-2013 Microchip Technology Inc.

寄存器 21-16： CxRXFnSID：ECANx 接收过滤器 n 标准标识符寄存器 (n = 0-15)

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
SID10	SID9	SID8	SID7	SID6	SID5	SID4	SID3
bit 15							bit 8

R/W-x	R/W-x	R/W-x	U-0	R/W-x	U-0	R/W-x	R/W-x
SID2	SID1	SID0	—	EXIDE	—	EID17	EID16
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-5 **SID<10:0>**：标准标识符位
1 = 报文地址位 SIDx 必须为 1 才能与过滤器匹配
0 = 报文地址位 SIDx 必须为 0 才能与过滤器匹配

bit 4 **未实现**：读为 0

bit 3 **EXIDE**：扩展标识符使能位
如果 MIDE = 1：
1 = 只与具有扩展标识符地址的报文匹配
0 = 只与具有标准标识符地址的报文匹配
如果 MIDE = 0：
忽略 EXIDE 位。

bit 2 **未实现**：读为 0

bit 1-0 **EID<17:16>**：扩展标识符位
1 = 报文地址位 EIDx 必须为 1 才能与过滤器匹配
0 = 报文地址位 EIDx 必须为 0 才能与过滤器匹配

寄存器 21-17： CxRXFnEID：ECANx 接收过滤器 n 扩展标识符寄存器 （n = 0-15）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID15	EID14	EID13	EID12	EID11	EID10	EID9	EID8
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID7	EID6	EID5	EID4	EID3	EID2	EID1	EID0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **EID<15:0>：**扩展标识符位
1 = 报文地址位 EIDx 必须为 1 才能与过滤器匹配
0 = 报文地址位 EIDx 必须为 0 才能与过滤器匹配

寄存器 21-18： CxFMSKSEL1：ECANx 过滤器 7-0 屏蔽选择寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F7MSK<1:0>		F6MSK<1:0>		F5MSK<1:0>		F4MSK<1:0>	
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F3MSK<1:0>		F2MSK<1:0>		F1MSK<1:0>		F0MSK<1:0>	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **F7MSK<1:0>：**过滤器 7 的屏蔽源位
11 = 保留
10 = 接收屏蔽寄存器 2 包含屏蔽值
01 = 接收屏蔽寄存器 1 包含屏蔽值
00 = 接收屏蔽寄存器 0 包含屏蔽值

bit 13-12 **F6MSK<1:0>：**过滤器 6 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 11-10 **F5MSK<1:0>：**过滤器 5 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 9-8 **F4MSK<1:0>：**过滤器 4 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 7-6 **F3MSK<1:0>：**过滤器 3 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 5-4 **F2MSK<1:0>：**过滤器 2 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 3-2 **F1MSK<1:0>：**过滤器 1 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 1-0 **F0MSK<1:0>：**过滤器 0 的屏蔽源位 （与 bit<15:14> 的值相同）

© 2012-2013 Microchip Technology Inc.

寄存器 21-19： CxFMSKSEL2：ECANx 过滤器 15-8 屏蔽选择寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F15MSK<1:0>		F14MSK<1:0>		F13MSK<1:0>		F12MSK<1:0>	
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
F11MSK<1:0>		F10MSK<1:0>		F9MSK<1:0>		F8MSK<1:0>	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-14 **F15MSK<1:0>：**过滤器 15 的屏蔽源位
11 = 保留
10 = 接收屏蔽寄存器 2 包含屏蔽值
01 = 接收屏蔽寄存器 1 包含屏蔽值
00 = 接收屏蔽寄存器 0 包含屏蔽值

bit 13-12 **F14MSK<1:0>：**过滤器 14 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 11-10 **F13MSK<1:0>：**过滤器 13 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 9-8 **F12MSK<1:0>：**过滤器 12 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 7-6 **F11MSK<1:0>：**过滤器 11 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 5-4 **F10MSK<1:0>：**过滤器 10 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 3-2 **F9MSK<1:0>：**过滤器 9 的屏蔽源位 （与 bit<15:14> 的值相同）

bit 1-0 **F8MSK<1:0>：**过滤器 8 的屏蔽源位 （与 bit<15:14> 的值相同）

寄存器 21-20： CxRXMnSID：ECANx 接收过滤器屏蔽器 n 标准标识符寄存器 （n = 0-2）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
SID10	SID9	SID8	SID7	SID6	SID5	SID4	SID3
bit 15							bit 8

R/W-x	R/W-x	R/W-x	U-0	R/W-x	U-0	R/W-x	R/W-x
SID2	SID1	SID0	—	MIDE	—	EID17	EID16
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-5 **SID<10:0>**：标准标识符位
1 = 过滤器比较操作包含 SIDx 位
0 = 过滤器比较操作与 SIDx 位无关

bit 4 **未实现**：读为 0

bit 3 **MIDE**：标识符接收模式位
1 = 只匹配与过滤器中 EXIDE 位对应的报文类型 （标准或扩展地址）
0 = 如果过滤器匹配则与标准或扩展地址报文匹配 （即，如果 （过滤器 SID） = （报文 SID），或如果 （过滤器 SID/EID） = （报文 SID/EID））

bit 2 **未实现**：读为 0

bit 1-0 **EID<17:16>**：扩展标识符位
1 = 过滤器比较操作包含 EIDx 位
0 = 过滤器比较操作与 EIDx 位无关

寄存器 21-21： CxRXMnEID：ECANx 接收过滤器屏蔽器 n 扩展标识符寄存器 （n = 0-2）

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID15	EID14	EID13	EID12	EID11	EID10	EID9	EID8
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID7	EID6	EID5	EID4	EID3	EID2	EID1	EID0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **EID<15:0>**：扩展标识符位
1 = 过滤器比较操作包含 EIDx 位
0 = 过滤器比较操作与 EIDx 位无关

© 2012-2013 Microchip Technology Inc.

寄存器 21-22： CxRXFUL1：ECANx 接收缓冲区满寄存器 1

R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0
RXFUL15	RXFUL14	RXFUL13	RXFUL12	RXFUL11	RXFUL10	RXFUL9	RXFUL8
bit 15							bit 8

R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0
RXFUL7	RXFUL6	RXFUL5	RXFUL4	RXFUL3	RXFUL2	RXFUL1	RXFUL0
bit 7							bit 0

图注：	C = 可写位，但只能写入 0 来清零该位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **RXFUL<15:0>：**接收缓冲区 n 满位
1 = 缓冲区已满 （由模块置 1）
0 = 缓冲区为空 （由用户软件清零）

寄存器 21-23： CxRXFUL2：ECANx 接收缓冲区满寄存器 2

R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0
RXFUL31	RXFUL30	RXFUL29	RXFUL28	RXFUL27	RXFUL26	RXFUL25	RXFUL24
bit 15							bit 8

R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0
RXFUL23	RXFUL22	RXFUL21	RXFUL20	RXFUL19	RXFUL18	RXFUL17	RXFUL16
bit 7							bit 0

图注：	C = 可写位，但只能写入 0 来清零该位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **RXFUL<31:16>：**接收缓冲区 n 满位
1 = 缓冲区已满 （由模块置 1）
0 = 缓冲区为空 （由用户软件清零）

寄存器 21-24： CxRXOVF1：ECANx 接收缓冲区溢出寄存器 1

R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0
RXOVF15	RXOVF14	RXOVF13	RXOVF12	RXOVF11	RXOVF10	RXOVF9	RXOVF8
bit 15							bit 8

R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0
RXOVF7	RXOVF6	RXOVF5	RXOVF4	RXOVF3	RXOVF2	RXOVF1	RXOVF0
bit 7							bit 0

图注：	C = 可写位，但只能写入 0 来清零该位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **RXOVF<15:0>**：接收缓冲区 n 溢出位
1 = 模块尝试对一个已满的缓冲区执行写操作 （由模块置 1）
0 = 无溢出条件 （由用户软件清零）

寄存器 21-25： CxRXOVF2：ECANx 接收缓冲区溢出寄存器 2

R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0
RXOVF31	RXOVF30	RXOVF29	RXOVF28	RXOVF27	RXOVF26	RXOVF25	RXOVF24
bit 15							bit 8

R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0	R/C-0
RXOVF23	RXOVF22	RXOVF21	RXOVF20	RXOVF19	RXOVF18	RXOVF17	RXOVF16
bit 7							bit 0

图注：	C = 可写位，但只能写入 0 来清零该位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **RXOVF<31:16>**：接收缓冲区 n 溢出位
1 = 模块尝试对一个已满的缓冲区执行写操作 （由模块置 1）
0 = 无溢出条件 （由用户软件清零）

© 2012-2013 Microchip Technology Inc.

寄存器 21-26： CxTRmnCON：ECANx 发送 / 接收缓冲区 mn 控制寄存器（m = 0,2,4,6 ； n = 1,3,5,7）

R/W-0	R-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
TXENn	TXABTn	TXLARBn	TXERRn	TXREQn	RTRENn	TXnPRI<1:0>	
bit 15							bit 8

R/W-0	R-0	R-0	R-0	R/W-0	R/W-0	R/W-0	R/W-0
TXENm	TXABTm(1)	TXLARBm(1)	TXERRm(1)	TXREQm	RTRENm	TXmPRI<1:0>	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 请参见 bit<7:0> 的定义，控制缓冲区 n

bit 7 **TXENm：**发送 / 接收缓冲区选择位
1 = 缓冲区 TRBn 是发送缓冲区
0 = 缓冲区 TRBn 是接收缓冲区

bit 6 **TXABTm：**报文中止位 (1)
1 = 中止报文
0 = 成功完成报文发送

bit 5 **TXLARBm：**报文仲裁失败位 (1)
1 = 报文在发送过程中仲裁失败
0 = 报文在发送过程中没有仲裁失败

bit 4 **TXERRm：**在发送过程中检测到错误位 (1)
1 = 报文发送时发生总线错误
0 = 报文发送时未发生总线错误

bit 3 **TXREQm：**报文发送请求位
1 = 请求发送报文；当报文发送成功时，该位会自动清零。
0 = 清零该位将请求中止报文

bit 2 **RTRENm：**自动远程发送使能位
1 = 当接收到远程发送时，将 TXREQ 置 1
0 = 当接收到远程发送时， TXREQ 不受影响

bit 1-0 **TXmPRI<1:0>：**报文发送优先级位
11 = 最高报文优先级
10 = 中高报文优先级
01 = 中低报文优先级
00 = 最低报文优先级

注 1： 当 TXREQ 置 1 时清零该位。

注： 缓冲区、 SID、 EID、 DLC、数据字段和接收状态寄存器位于 DMA RAM 中。

21.5 ECAN 报文缓冲区

ECAN 报文缓冲区是 RAM 存储区的一部分。它们不是 ECAN 特殊功能寄存器。用户应用程序必须直接写入为 ECAN 报文缓冲区配置的 RAM 区。缓冲区的位置和大小由用户应用程序定义。

缓冲区 21-1： ECAN™ 报文缓冲区字 0

U-0	U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	—	SID10	SID9	SID8	SID7	SID6
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
SID5	SID4	SID3	SID2	SID1	SID0	SRR	IDE
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-13 **未实现：**读为 0

bit 12-2 **SID<10:0>：**标准标识符位

bit 1 **SRR：**替代远程请求位

当 IDE = 0 时：
1 = 报文将请求远程发送
0 = 正常报文

当 IDE = 1 时：
SRR 位必须设置为 1

bit 0 **IDE：**扩展标识符位
1 = 报文将发送扩展标识符
0 = 报文将发送标准标识符

缓冲区 21-2： ECAN™ 报文缓冲区字 1

U-0	U-0	U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x
—	—	—	—	EID17	EID16	EID15	EID14
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID13	EID12	EID11	EID10	EID9	EID8	EID7	EID6
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **未实现：**读为 0

bit 11-0 **EID<17:6>：**扩展标识符位

© 2012-2013 Microchip Technology Inc.

缓冲区 21-3： ECAN™ 报文缓冲区字 2

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
EID5	EID4	EID3	EID2	EID1	EID0	RTR	RB1
bit 15							bit 8

U-x	U-x	U-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	—	RB0	DLC3	DLC2	DLC1	DLC0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-10 **EID<5:0>：**扩展标识符位

bit 9 **RTR：**远程发送请求位
当 IDE = 1 时：
1 = 报文将请求远程发送
0 = 正常报文
当 IDE = 0 时：
RTR 位被忽略。

bit 8 **RB1：**保留位 1
用户必须按 CAN 协议将该位设置为 0。

bit 7-5 **未实现：**读为 0

bit 4 **RB0：**保留位 0
用户必须按 CAN 协议将该位设置为 0。

bit 3-0 **DLC<3:0>：**数据长度编码位

缓冲区 21-4： ECAN™ 报文缓冲区字 3

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
字节 1							
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
字节 0							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **字节 1<15:8>：**ECAN 报文字节 1 位

bit 7-0 **字节 0<7:0>：**ECAN 报文字节 0 位

缓冲区 21-5： ECAN™ 报文缓冲区字 4

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
字节 3							
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
字节 2							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **字节 3<15:8>：**ECAN 报文字节 3 位

bit 7-0 **字节 2<7:0>：**ECAN 报文字节 2 位

缓冲区 21-6： ECAN™ 报文缓冲区字 5

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
字节 5							
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
字节 4							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **字节 5<15:8>：**ECAN 报文字节 5 位

bit 7-0 **字节 4<7:0>：**ECAN 报文字节 4 位

© 2012-2013 Microchip Technology Inc.

缓冲区 21-7： ECAN™ 报文缓冲区字 6

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
字节 7							
bit 15							bit 8

R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
字节 6							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **字节 7<15:8>：**ECAN 报文字节 7 位

bit 7-0 **字节 6<7:0>：**ECAN 报文字节 6 位

缓冲区 21-8： ECAN™ 报文缓冲区字 7

U-0	U-0	U-0	R/W-x	R/W-x	R/W-x	R/W-x	R/W-x
—	—	—	FILHIT<4:0>(1)				
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-13 **未实现：**读为 0

bit 12-8 **FILHIT<4:0>：**选中过滤器的编码位 (1)
对导致写入该缓冲区的过滤器的编号进行编码。

bit 7-0 **未实现：**读为 0

注 1： 模块只能针对接收缓冲区执行写操作，不用于发送缓冲区。

注：

© 2012-2013 Microchip Technology Inc.

22.0 充电时间测量单元（CTMU）

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 33 章“充电时间测量单元（CTMU）”**（DS70661），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节“存储器构成”**。

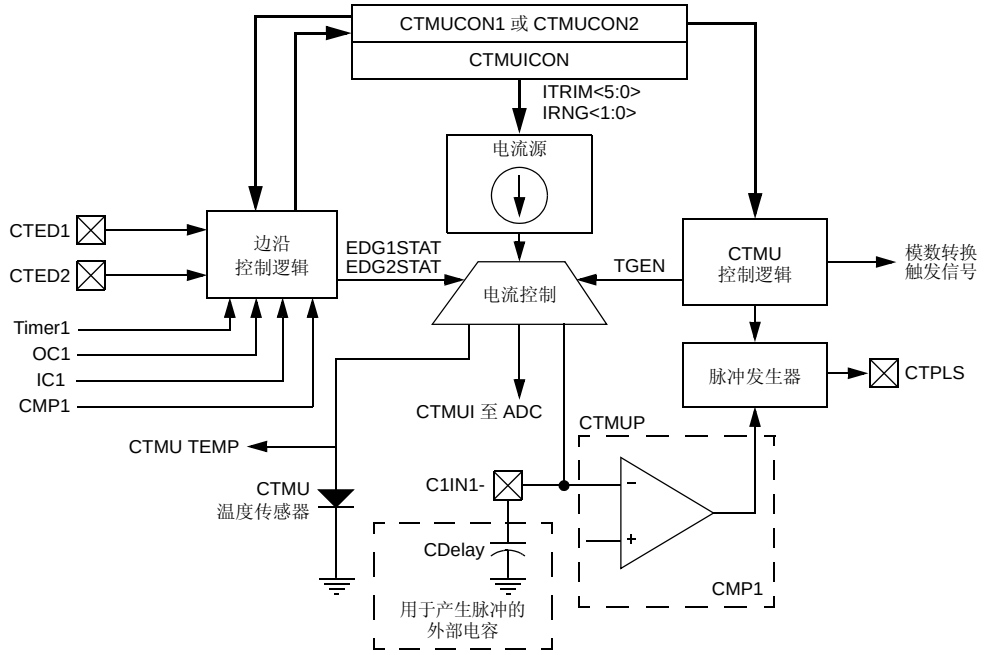
充电时间测量单元是一个灵活的模拟模块，它提供脉冲源之间的精确时间差测量，以及异步脉冲生成。它的主要特性包括：

- 4 个边沿输入触发源
- 每个边沿源的极性控制
- 边沿顺序控制
- 边沿响应控制
- 精确时间测量的分辨率为 1 ns
- 适合电容测量的精确电流源
- 使用内置二极管进行片上温度测量

CTMU 可与其他片上模拟模块一起，用于精确测量时间、电容以及电容的相对变化，或生成独立于系统时钟的输出脉冲。

CTMU 模块是与电容式传感器接口的理想选择。CTMU 通过 3 个寄存器 CTMUCON1、CTMUCON2 和 CTMUICON 进行控制。CTMUCON1 和 CTMUCON2 用于使能模块，并控制边沿源选择、边沿源极性选择和边沿顺序。CTMUICON 寄存器用于控制电流源的选择和微调。

图 22-1： CTMU 框图



电流控制选择	TGEN	EDG1STAT 和 EDG2STAT
CTMU TEMP	0	EDG1STAT = EDG2STAT
CTMUI 至 ADC	0	EDG1STAT ≠ EDG2STAT
CTMUP	1	EDG1STAT ≠ EDG2STAT
无连接	1	EDG1STAT = EDG2STAT

22.1 CTMU 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> **注：** 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

22.1.1 主要资源

- **第 33 章 “充电时间测量单元 （CTMU）”** （DS70661）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

22.2 CTMU 控制寄存器

寄存器 22-1： CTMUCON1：CTMU 控制寄存器 1

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CTMUEN	—	CTMUSIDL	TGEN	EDGEN	EDGSEQEN	IDISSEN(1)	CTTRIG
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **CTMUEN：**CTMU 使能位
1 = 使能模块
0 = 禁止模块

bit 14 **未实现：**读为 0

bit 13 **CTMUSIDL：**CTMU 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12 **TGEN：**延时产生使能位
1 = 使能边沿延时产生
0 = 禁止边沿延时产生

bit 11 **EDGEN：**边沿使能位
1 = 使用硬件模块触发边沿 （TMRx 和 CTEDx 等）
0 = 使用软件触发边沿 （手动将 EDGxSTAT 置 1）

bit 10 **EDGSEQEN：**边沿顺序使能位
1 = 边沿 1 事件必须在边沿 2 事件之前发生
0 = 无需边沿顺序

bit 9 **IDISSEN：**模拟电流源控制位 (1)
1 = 模拟电流源输出接地
0 = 模拟电流源输出未接地

bit 8 **CTTRIG：**ADC 触发信号控制位
1 = CTMU 触发 ADC 转换启动
0 = CTMU 不触发 ADC 转换启动

bit 7-0 **未实现：**读为 0

注 1： ADC 模块的采样 / 保持电容并不会在采样 / 转换周期之间自动放电。对于在进行电容测量时需要使用 ADC 的软件，必须在进行测量之前先对 ADC 电容进行放电。当 IDISSEN 位设置为 1 时，将会执行该功能。在 ADC 采样时必须先将 IDISSEN 位置 1，对电容阵列放电。

寄存器 22-2： CTMUCON2：CTMU 控制寄存器 2

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
EDG1MOD	EDG1POL	EDG1SEL<3:0>				EDG2STAT	EDG1STAT
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	U-0
EDG2MOD	EDG2POL	EDG2SEL<3:0>				—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **EDG1MOD：**边沿 1 边沿采样模式选择位
1 = 边沿 1 是边沿敏感的
0 = 边沿 1 是电平敏感的

bit 14 **EDG1POL：**边沿 1 极性选择位
1 = 边沿 1 设定为正边沿响应
0 = 边沿 1 设定为负边沿响应

bit 13-10 **EDG1SEL<3:0>：**边沿 1 源选择位
1xxx = 保留
01xx = 保留
0011 = CTED1 引脚
0010 = CTED2 引脚
0001 = OC1 模块
0000 = Timer1 模块

bit 9 **EDG2STAT：**边沿 2 状态位
指示边沿 2 的状态，并且可以通过写入它来控制边沿源。
1 = 已发生边沿 2 事件
0 = 未发生边沿 2 事件

bit 8 **EDG1STAT：**边沿 1 状态位
指示边沿 1 的状态，并且可以通过写入它来控制边沿源。
1 = 已发生边沿 1 事件
0 = 未发生边沿 1 事件

bit 7 **EDG2MOD：**边沿 2 边沿采样模式选择位
1 = 边沿 2 是边沿敏感的
0 = 边沿 2 是电平敏感的

bit 6 **EDG2POL：**边沿 2 极性选择位
1 = 边沿 2 设定为正边沿响应
0 = 边沿 2 设定为负边沿响应

bit 5-2 **EDG2SEL<3:0>：**边沿 2 源选择位
1111 = 保留
01xx = 保留
0100 = CMP1 模块
0011 = CTED2 引脚
0010 = CTED1 引脚
0001 = OC1 模块
0000 = IC1 模块

bit 1-0 未实现：读为 0

© 2012-2013 Microchip Technology Inc.

寄存器 22-3： CTMUICON：CTMU 电流控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ITRIM<5:0>						IRNG<1:0>	
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-10 **ITRIM<5:0>**：电流源微调位
011111 = 对标称电流的最大正向调整 +62%
011110 = 对标称电流的最大正向调整 +60%
•
•
•
000010 = 对标称电流的最小正向调整 +4%
000001 = 对标称电流的最小正向调整 +2%
000000 = IRNG<1:0> 指定的标称电流输出
111111 = 对标称电流的最小负向调整 -2%
111110 = 对标称电流的最小负向调整 -4%
•
•
•
100010 = 对标称电流的最大负向调整 -60%
100001 = 对标称电流的最大负向调整 -62%

bit 9-8 **IRNG<1:0>**：电流源范围选择位
11 = 100 × 基本电流 (2)
10 = 10 × 基本电流 (2)
01 基本电流 (2)
00 = 1000 × 基本电流 (1,2)

bit 7-0 未实现：读为 0

注 1： 该电流范围不能用于内部温度测量二极管。
2： 关于电流范围选择值，请参见第 30.0 节 “电气特性”中的 CTMU 电流源规范 （表 30-56）。

注：

© 2012-2013 Microchip Technology Inc.

23.0 10 位 /12 位模数转换器 （ADC）

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 16 章 “模数转换器 （ADC）”**（DS70621），该文档可从 Microchip 网站（www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第4.0节 “存储器构成”**。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件具有一个 ADC 模块。ADC 模块最多支持 16 个模拟输入通道。

在 ADC1 上， AD12B 位 （AD1CON1<10>）允许用户对 ADC 模块进行配置，可以配置为 10 位 4 采样 / 保持（S/H）ADC（默认配置）或是 12 位 1 采样 / 保持 ADC。

注： 在修改 AD12B 位前必须禁止 ADC 模块。

23.1 主要特性

23.1.1 10 位 ADC 配置

10 位 ADC 配置具有以下主要特性：

- 逐次逼近 （Successive Approximation Register，SAR）转换
- 转换速度最高可达 1.1 Msps
- 最多 16 个模拟输入引脚
- 可连接 3 个内部运放
- 可连接充电时间测量单元 （CTMU）和温度测量二极管
- 通道选择和触发可以通过外设触发发生器 （PTG）控制
- 外部参考电压输入引脚
- 可同时采样：
  - 最多 4 个模拟输入引脚
  - 3 个运放输出
  - 模拟输入和运放输出的组合
- 自动通道扫描模式
- 可选择转换触发源
- 可选择缓冲区填充模式
- 4 个结果对齐选项（有符号 / 无符号，小数 / 整数）
- 可在 CPU 休眠和空闲模式下工作

23.1.2 12 位 ADC 配置

12 位 ADC 配置支持所有上述特性，但以下特性除外：

- 在 12 位配置中，支持最高 500 ksps 的转换速度
- 在 12 位配置中只有 1 个采样 / 保持放大器，因此不支持多通道同时采样

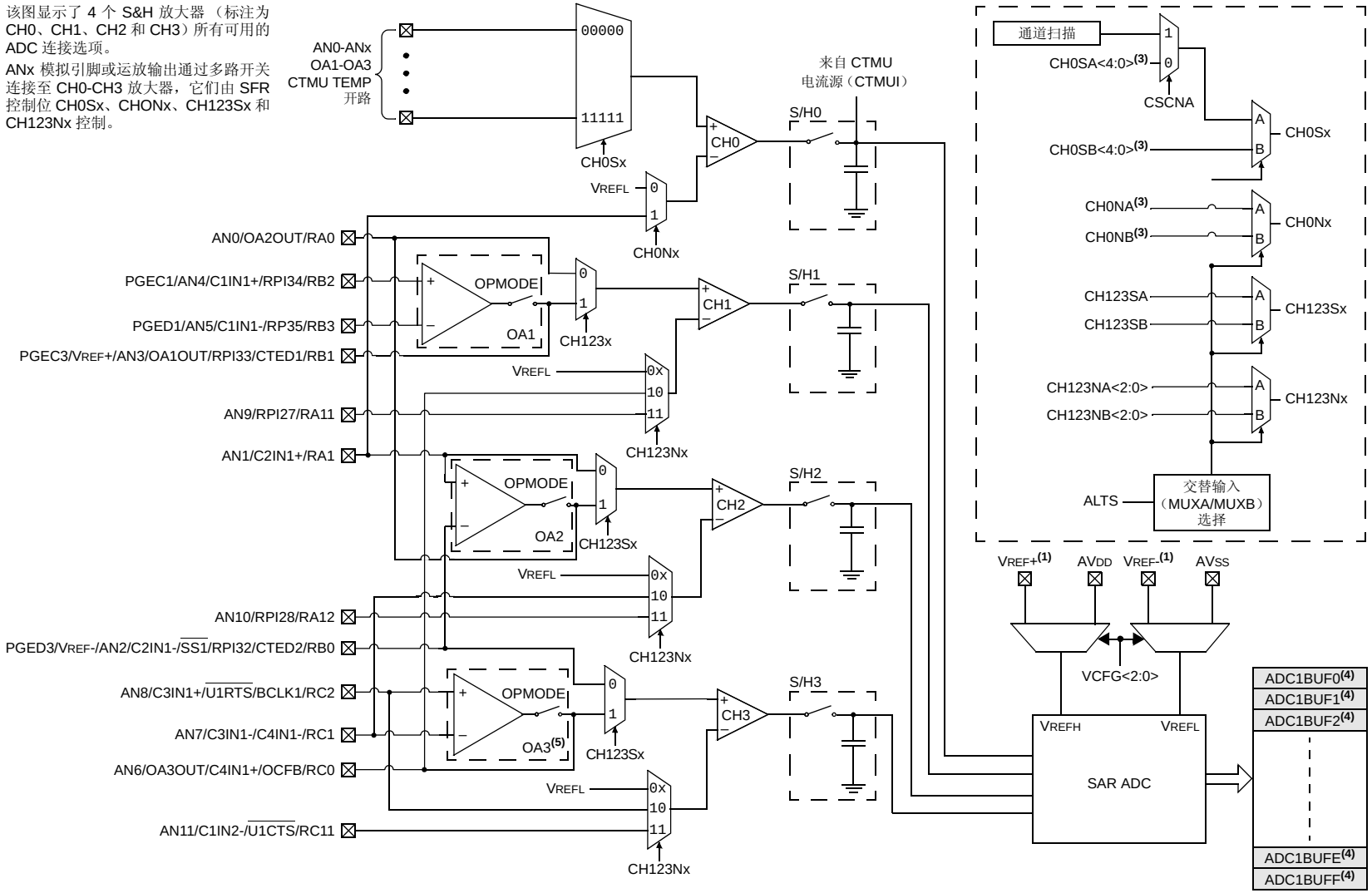
根据特定器件的引脚配置，ADC 最多有 16 个模拟输入引脚，指定为 AN0 至 AN15。这些模拟输入与运放输入与输出、比较器输入和外部参考电压共用。当使能运放 / 比较器功能或使用外部参考电压时，共用该引脚的模拟输入将不再可用。实际的模拟输入引脚数、运算放大器和外部参考电压输入配置取决于具体的器件。

图 23-1 给出了 ADC 模块的框图。图 23-2 给出了 ADC 转换时钟周期的框图。

图 23-1：　　带 ANx 引脚和运放连接选项的 ADC 模块框图

该图显示了 4 个 S&H 放大器（标注为 CH0、CH1、CH2 和 CH3）所有可用的 ADC 连接选项。

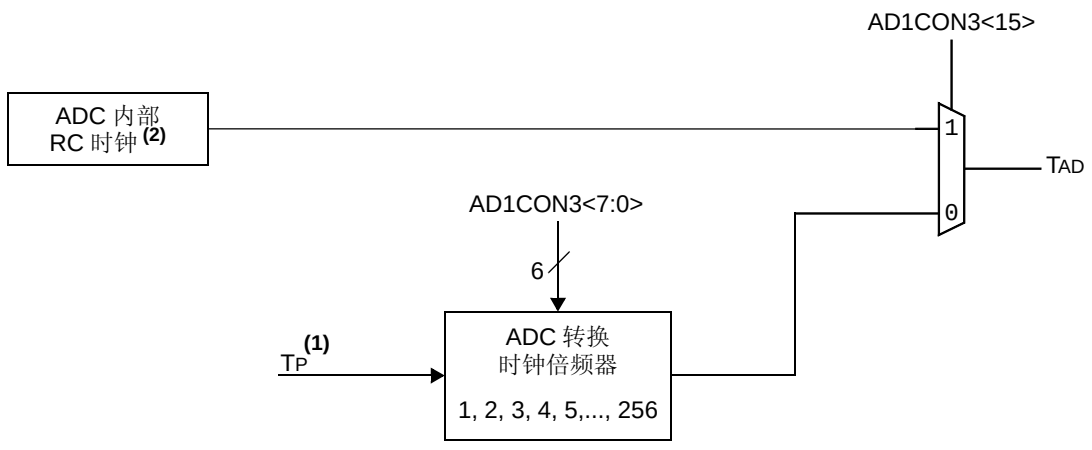
ANx 模拟引脚或运放输出通过多路开关连接至 CH0-CH3 放大器，它们由 SFR 控制位 CH0Sx、CHONx、CH123Sx 和 CH123Nx 控制。



注
1：VREF+ 和 VREF- 输入可以与其他模拟输入复用。
2：通道 1、2 和 3 不适用于 12 位工作模式。
3：这些位可以使用来自 PTG 模块的步阶命令进行更新。更多信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。
4：当 ADDMAEN （AD1CON4<8>） = 1 （使能 DMA）时，将仅使用 ADC1BUF0。
5：OA3 对于 28 引脚器件不可用。

2012-2013 Microchip Technology Inc.

图 23-2： ADC 转换时钟周期框图



注 1： TP = 1/FP。

2： 请参见第 30.0 节 “电气特性” 中的 ADC 电气特性部分了解精确的 RC 时钟值。

23.2 ADC 有用技巧

1. AD1CON2 寄存器中的 SMPIx 控制位：
   a) 决定何时将 ADC 中断标志置 1，以及何时产生中断 （如果允许）。
   b) 当 AD1CON2 寄存器中的 CSCNA 位设置为 1 时，这将决定在 AD1CSSL/AD1CSSH 寄存器中定义的 ADC 模拟扫描通道列表何时再从头开始。
   c) 不使用 DMA 外设 （ADDMAEN = 0）时，这将决定指向 ADC1BUF0-ADC1BUFF 的 ADC 结果缓冲区指针何时复位为指向起始处 （ADC1BUF0）。
   d) 使用 DMA 外设（ADDMAEN = 1）时，这将决定 DMA 地址指针在采样 / 转换操作之后的何时发生递增。ADC1BUF0 是在该模式下使用的惟一 ADC 缓冲区。指向 ADC1BUF0-ADC1BUFF 的 ADC 结果缓冲区指针复位为指向起始处 （ADC1BUF0）。每完成 32 次采样 / 转换操作后将 DMA 地址递增 1。转换结果存储在ADC1BUF0寄存器中，通过DMA传输到 RAM 中。
2. 禁止 DMA 模块（ADDMAEN = 0）时，ADC 具有 16 个结果缓冲区。不论根据 SMPIx 位和上述的 1c 条件使用哪些模拟输入，ADC 转换结果都按顺序存储在 ADC1BUF0-ADC1BUFF 中。所测量的 ANx 输入和转换结果放入哪个 ADC 缓冲区（ADC1BUF0-ADC1BUFF）之间不存在任何关系。
3. 使能 DMA 模块 （ADDMAEN = 1）时，对于每个 ADC 外设， ADC 模块只有 1 个 ADC 结果缓冲区（即 ADC1BUF0），并且必须在下一次 ADC 转换完成之前通过 CPU 或 DMA 控制器读取 ADC 转换结果，以避免覆盖先前的值。
4. DONE 位 （AD1CON1<0>）仅在每次转换开始时清零，并在转换完成时置 1 ；它会无限期地保持置 1，乃至持续到下一个采样阶段，直到下一次转换开始为止。如果应用程序代码在任何一种软件循环中监视 DONE 位，用户必须考虑到这种行为，因为 CPU 代码执行速度高于 ADC。因此，在手动采样模式下，特别是用户代码需要将 SAMP 位 （AD1CON1<1>）置 1 的时候，用户应用程序也应先将 DONE 位清零，然后再将 SAMP 位置 1。
5. 使能运放、比较器输入和外部参考电压会限制模拟输入 （ANx 引脚）的可用性。例如，使能运放 2 时， AN0、AN1 和 AN2 的引脚将由该运放的输入和输出使用。由于 MUXA 选择需要使用 AN0-AN2，所以这会使备用输入模式变为无效。请仔细研究 ADC 框图，以确定最适合您的应用的配置。《dsPIC33E/PIC24E 系列参考手册》**第 16 章 “模数转换器 （ADC）”**（DS70621）中给出了一些配置示例。

23.3 ADC 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> **注：** 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

23.3.1 主要资源

- **第 16 章 “模数转换器 （ADC）”**（DS70621）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

23.4 ADC 控制寄存器

寄存器 23-1： AD1CON1：ADC1 控制寄存器 1

R/W-0	U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0
ADON	—	ADSIDL	ADDMABM	—	AD12B	FORM<1:0>	
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0, HC, HS	R/C-0, HC, HS
SSRC<2:0>			SSRCG	SIMSAM	ASAM	SAMP	DONE(3)
bit 7							bit 0

图注：	HC = 硬件清零位	HS = 硬件置 1 位	C = 可清零位
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **ADON：**ADC 工作模式位
1 = ADC 模块正在工作
0 = ADC 关闭

bit 14 **未实现：**读为 0

bit 13 **ADSIDL：**ADC 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12 **ADDMABM：**DMA 缓冲区构建模式位
1 = DMA 缓冲区以转换的顺序写入；模块为 DMA 通道提供一个与非 DMA 独立缓冲区使用的地址相同的地址。
0 = DMA 缓冲区以分散 / 集中模式写入；根据模拟输入的编号和 DMA 缓冲区的大小，模块为 DMA 通道提供分散 / 集中地址。

bit 11 **未实现：**读为 0

bit 10 **AD12B：**ADC 10 位或 12 位工作模式位
1 = 12 位 1 通道 ADC 工作
0 = 10 位 4 通道 ADC 工作

bit 9-8 **FORM<1:0>：**数据输出格式位
对于 10 位工作：
11 = 有符号小数 （DOUT = sddd dddd dd00 0000，其中 s = d<9> 取反）
10 = 小数 （DOUT = dddd dddd dd00 0000）
01 = 有符号整数 （DOUT = ssss sssd dddd dddd，其中 s = d<9> 取反）
00 = 整数 （DOUT = 0000 00dd dddd dddd）
对于 12 位工作：
11 = 有符号小数 （DOUT = sddd dddd dddd 0000，其中 s = d<11> 取反）
10 = 小数 （DOUT = dddd dddd dddd 0000）
01 = 有符号整数 （DOUT = ssss sddd dddd dddd，其中 s = d<11> 取反）
00 = 整数 （DOUT = 0000 dddd dddd dddd）

注 1： 关于该选择的信息，请参见第 24.0 节 “外设触发信号发生器 （PTG）模块”。
2： 该设置仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。
3： 如果使能了自动采样 （ASAM = 1），则不要用软件清零 DONE 位。

寄存器 23-1： AD1CON1：ADC1 控制寄存器 1 （续）

bit 7-5 **SSRC<2:0>：**采样触发源选择位

如果 SSRCG = 1：
111 = 保留
110 = 由 PTGO15 主触发比较结束采样并启动转换 (1)
101 = 由 PTGO14 主触发比较结束采样并启动转换 (1)
100 = 由 PTGO13 主触发比较结束采样并启动转换 (1)
011 = 由 PTGO12 主触发比较结束采样并启动转换 (1)
010 = 由 PWM 发生器 3 主触发比较结束采样并启动转换 (2)
001 = 由 PWM 发生器 2 主触发比较结束采样并启动转换 (2)
000 = 由 PWM 发生器 1 主触发比较结束采样并启动转换 (2)

如果 SSRCG = 0：
111 = 由内部计数器结束采样并启动转换 （自动转换）
110 = 由 CTMU 结束采样并启动转换
101 = 保留
100 = 由 Timer5 比较结束采样并启动转换
011 = 由 PWM 主特殊事件触发结束采样并启动转换 (2)
010 = 由 Timer3 比较结束采样并启动转换
001 = 由 INT0 引脚上的有效电平跳变结束采样并启动转换
000 = 由清零采样位 （SAMP）结束采样并启动转换 （手动模式）

bit 4 **SSRCG：**采样触发源组位

详情请参见 SSRC<2:0>。

bit 3 **SIMSAM：**同时采样选择位 （仅当 CHPS<1:0> = 01 或 1x 时适用）

在 12 位模式下 （AD21B=1）， SIMSAM 是未实现的，读为 0：
1 = 同时采样 CH0、 CH1、 CH2 和 CH3 （当 CHPS<1:0> = 1x 时）；或同时采样 CH0 和 CH1 （当 CHPS<1:0> = 01 时）
0 = 按顺序依次分别采样多个通道中的每一个通道

bit 2 **ASAM：**ADC 采样自动启动位

1 = 上一次转换结束后立即开始采样； SAMP 位自动置 1
0 = SAMP 位置 1 时开始采样

bit 1 **SAMP：**ADC 采样使能位

1 = ADC 采样 / 保持放大器正在采样
0 = ADC 采样 / 保持放大器在保持采样结果
如果 ASAM = 0，由软件写入 1 开始采样。如果 ASAM = 1，该位由硬件自动置 1。如果 SSRC<2:0> = 000，由软件写入 0 结束采样并启动转换。如果 SSRC<2:0> ≠ 000，由硬件自动清零来结束采样并启动转换。

bit 0 **DONE：**ADC 转换状态位 (3)

1 = ADC 转换完成
0 = ADC 转换尚未开始或在进行中
当 A/D 转换完成时，由硬件自动置 1。可由软件写入 0 来清零 DONE 状态位 （不允许由软件写入 1）。清零该位不会影响进行中的任何操作。在新的转换开始时由硬件自动清零。

注 **1：** 关于该选择的信息，请参见**第 24.0 节 “外设触发信号发生器 （PTG）模块”**。
2： 该设置仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。
3： 如果使能了自动采样 （ASAM = 1），则不要用软件清零 DONE 位。

© 2012-2013 Microchip Technology Inc.

寄存器 23-2： AD1CON2：ADC1 控制寄存器 2

R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0
VCFG<2:0>			—	—	CSCNA	CHPS<1:0>	
bit 15							bit 8

R-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
BUFS	SMPI<4:0>					BUFM	ALTS
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-13 **VCFG<2:0>**：转换器参考电压配置位

值	VREFH	VREFL
000	AVDD	AVSS
001	外部 VREF+	AVSS
010	AVDD	外部 VREF-
011	外部 VREF+	外部 VREF-
1xx	AVDD	AVSS

bit 12-11 **未实现**：读为 0

bit 10 **CSCNA**：输入扫描选择位
1 = 扫描采样多路开关 MUXA 选择的 CH0+ 输入
0 = 不扫描输入

bit 9-8 **CHPS<1:0>**：通道选择位
在 12 位模式下 （AD21B = 1）， CHPS<1:0> 位是未实现的，读为 0：
1x = 转换 CH0、 CH1、 CH2 和 CH3
01 = 转换 CH0 和 CH1
00 = 转换 CH0

bit 7 **BUFS**：缓冲区填充状态位 （仅当 BUFM = 1 时有效）
1 = ADC 当前在填充缓冲区的后半部分；用户应用程序应访问缓冲区前半部分中的数据
0 = ADC 当前在填充缓冲区的前半部分；用户应用程序应访问缓冲区后半部分中的数据

bit 6-2 **SMPI<4:0>**：递增速率位
当 ADDMAEN = 0 时：
x1111 = 每完成 16 次采样 / 转换操作后产生中断
x1110 = 每完成 15 次采样 / 转换操作后产生中断
•
•
•
x0001 = 每完成 2 次采样 / 转换操作后产生中断
x0000 = 每完成 1 次采样 / 转换操作后产生中断
当 ADDMAEN = 1 时：
11111 = 每完成 32 次采样 / 转换操作后将 DMA 地址递增 1
11110 = 每完成 31 次采样 / 转换操作后将 DMA 地址递增 1
•
•
•
00001 = 每完成 2 次采样 / 转换操作后将 DMA 地址递增 1
00000 = 每完成 1 次采样 / 转换操作后将 DMA 地址递增 1

寄存器 23-2： AD1CON2：ADC1 控制寄存器 2 （续）

bit 1 **BUFM：**缓冲区填充模式选择位

1 = 在第一次中断发生时从缓冲区的前半部分开始填充，而在下一次中断发生时从缓冲区的后半部分开始填充

0 = 总是从起始地址开始填充缓冲区

bit 0 **ALTS：**交替输入采样模式选择位

1 = 在第一次采样时使用采样多路开关 MUXA 选择的输入通道，而在下一次采样时使用采样多路开关 MUXB 选择的输入通道

0 = 总是使用采样多路开关 MUXA 选择的输入通道

© 2012-2013 Microchip Technology Inc.

寄存器 23-3： AD1CON3：ADC1 控制寄存器 3

R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADRC	—	—	SAMC<4:0>(1)				
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADCS<7:0>(2)							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **ADRC：**ADC 转换时钟源位
1 = ADC 内部 RC 时钟
0 = 时钟由系统时钟产生

bit 14-13 **未实现：**读为 0

bit 12-8 **SAMC<4:0>：**自动采样时间位 (1)
11111 = 31 TAD
•
•
•
00001 = 1 TAD
00000 = 0 TAD

bit 7-0 **ADCS<7:0>：**ADC 转换时钟选择位 (2)
11111111 = TP • (ADCS<7:0> + 1) = TP •256 = TAD
•
•
•
00000010 = TP • (ADCS<7:0> + 1) = TP •3 = TAD
00000001 = TP • (ADCS<7:0> + 1) = TP •2 = TAD
00000000 = TP • (ADCS<7:0> + 1) = TP •1 = TAD

注 **1：** 仅当 SSRC<2:0> （AD1CON1<7:5>） = 111 且 SSRCG （AD1CON1<4>）= 0 时，才使用该位。
2： 如果 ADRC （AD1CON3<15>） = 1，则不使用该位。

寄存器 23-4： AD1CON4：ADC1 控制寄存器 4

U-0	U-0	U-0	U-0	U-0	U-0	U-0	R/W-0
—	—	—	—	—	—	—	ADDMAEN
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	DMABL<2:0>		
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-9 **未实现：**读为 0

bit 8 **ADDMAEN：**ADC DMA 使能位

1 = 转换结果存储在 ADC1BUF0 寄存器中，通过 DMA 传输到 RAM 中
0 = 转换结果存储在 ADC1BUF0 至 ADC1BUFF 寄存器中；不使用 DMA

bit 7-3 **未实现：**读为 0

bit 2-0 **DMABL<2:0>：**选择每个模拟输入的 DMA 缓冲单元数量的位

111 = 为每个模拟输入分配 128 字的缓冲区
110 = 为每个模拟输入分配 64 字的缓冲区
101 = 为每个模拟输入分配 32 字的缓冲区
100 = 为每个模拟输入分配 16 字的缓冲区
011 = 为每个模拟输入分配 8 字的缓冲区
010 = 为每个模拟输入分配 4 字的缓冲区
001 = 为每个模拟输入分配 2 字的缓冲区
000 = 为每个模拟输入分配 1 字的缓冲区

© 2012-2013 Microchip Technology Inc.

寄存器 23-5： AD1CHS123：ADC1 输入通道 1、 2 和 3 选择寄存器

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	CH123NB<1:0>		CH123SB
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
—	—	—	—	—	CH123NA<1:0>		CH123SA
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-11 **未实现：**读为 0

bit 10-9 **CH123NB<1:0>：**采样多路开关 MUXB 的通道 1、 2 和 3 的反相输入选择位
在 12 位模式下 （AD21B = 1）， CH123NB 是未实现的，读为 0：

值	ADC 通道		
	CH1	**CH2**	**CH3**
11	AN9	AN10	AN11
10(1,2)	OA3/AN6	AN7	AN8
0x	VREFL	VREFL	VREFL

bit 8 **CH123SB：**采样多路开关 MUXB 的通道 1、 2 和 3 的同相输入选择位
在 12 位模式下 （AD21B = 1）， CH123SB 是未实现的，读为 0：

值	ADC 通道		
	CH1	**CH2**	**CH3**
1(2)	OA1/AN3	OA2/AN0	OA3/AN6
0(1,2)	OA2/AN0	AN1	AN2

bit 7-3 **未实现：**读为 0

bit 2-1 **CH123NA<1:0>：**采样多路开关 MUXA 的通道 1、 2 和 3 的反相输入选择位
在 12 位模式下 （AD21B = 1）， CH123NA 是未实现的，读为 0：

值	ADC 通道		
	CH1	**CH2**	**CH3**
11	AN9	AN10	AN11
10(1,2)	OA3/AN6	AN7	AN8
0x	VREFL	VREFL	VREFL

注 1： 使能比较器和运放功能时， AN0 至 AN7 的用途会发生改变。要确定使能特定运放或比较器如何影响通道 1、 2 和 3 的选择选项，请参见图 23-1。

2： 如果选择了相应的运放 （OPMODE （CMxCON<10>）= 1），则会使用 OAx 输入；否则，会使用 ANx 输入。

寄存器 23-5： AD1CHS123：ADC1 输入通道 1、 2 和 3 选择寄存器 （续）

bit 0 **CH123SA**：采样多路开关 MUXA 的通道 1、 2 和 3 的同相输入选择位
在 12 位模式下 （AD21B = 1）， CH123SA 是未实现的，读为 0：

值	ADC 通道		
	CH1	**CH2**	**CH3**
1(2)	OA1/AN3	OA2/AN0	OA3/AN6
0(1,2)	OA2/AN0	AN1	AN2

注 1： 使能比较器和运放功能时， AN0 至 AN7 的用途会发生改变。要确定使能特定运放或比较器如何影响通道 1、 2 和 3 的选择选项，请参见图 23-1。

2： 如果选择了相应的运放 （OPMODE （CMxCON<10>）= 1），则会使用 OAx 输入；否则，会使用 ANx 输入。

© 2012-2013 Microchip Technology Inc.

寄存器 23-6： AD1CHS0：ADC1 输入通道 0 选择寄存器

R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CH0NB	—	—	CH0SB<4:0>(1)				
bit 15							bit 8

R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CH0NA	—	—	CH0SA<4:0>(1)				
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **CH0NB：**采样多路开关 MUXB 的通道 0 的反相输入选择位
1 = 通道 0 的反相输入为 AN1(1)
0 = 通道 0 的反相输入为 VREFL

bit 14-13 **未实现：**读为 0

bit 12-8 **CH0SB<4:0>：**采样多路开关 MUXB 的通道 0 的同相输入选择位 (1)
11111 = 开路；该选择用于 CTMU 电容和时间测量
11110 = 通道 0 的同相输入连接到 CTMU 温度测量二极管 （CTMU TEMP）
11101 = 保留
11100 = 保留
11011 = 保留
11010 = 通道 0 的同相输入为 OA3/AN6 的输出 (2,3)
11001 = 通道 0 的同相输入为 OA2/AN0 的输出 (2)
11000 = 通道 0 的同相输入为 OA1/AN3 的输出 (2)
10111 = 保留
•
•
•
10000 = 保留
01111 = 通道 0 的同相输入为 AN15(3)
01110 = 通道 0 的同相输入为 AN14(3)
01101 = 通道 0 的同相输入为 AN13(3)
•
•
•
00010 = 通道 0 的同相输入为 AN2(3)
00001 = 通道 0 的同相输入为 AN1(3)
00000 = 通道 0 的同相输入为 AN0(3)

bit 7 **CH0NA：**采样多路开关 MUXA 的通道 0 的反相输入选择位
1 = 通道 0 的反相输入为 AN1(1)
0 = 通道 0 的反相输入为 VREFL

bit 6-5 **未实现：**读为 0

注 1： 使能比较器和运放功能时， AN0 至 AN7 的用途会发生改变。要确定使能特定运放或比较器如何影响通道 1、 2 和 3 的选择选项，请参见图 23-1。
2： 如果选择了相应的运放（OPMODE（CMxCON<10>）= 1），则会使用 OAx 输入；否则，会使用 ANx 输入。
3： 关于每款器件的可用模拟通道，请参见 **“引脚图”** 部分。

寄存器 23-6： AD1CHS0：ADC1 输入通道 0 选择寄存器 （续）

bit 4-0 **CH0SA<4:0>**：采样多路开关 MUXA 的通道 0 的同相输入选择位 (1)

11111 = 开路；该选择用于 CTMU 电容和时间测量
11110 = 通道 0 的同相输入连接到 CTMU 温度测量二极管 （CTMU TEMP）
11101 = 保留
11100 = 保留
11011 = 保留
11010 = 通道 0 的同相输入为 OA3/AN6 的输出 (2,3)
11001 = 通道 0 的同相输入为 OA2/AN0(2) 的输出
11000 = 通道 0 的同相输入为 OA1/AN3(2) 的输出
10110 = 保留
•
•
•
10000 = 保留
01111 = 通道 0 的同相输入为 AN15(1,3)
01110 = 通道 0 的同相输入为 AN14(1,3)
01101 = 通道 0 的同相输入为 AN13(1,3)
•
•
•
00010 = 通道 0 的同相输入为 AN2(1,3)
00001 = 通道 0 的同相输入为 AN1(1,3)
00000 = 通道 0 的同相输入为 AN0(1,3)

注 **1**： 使能比较器和运放功能时， AN0 至 AN7 的用途会发生改变。要确定使能特定运放或比较器如何影响通道 1、 2 和 3 的选择选项，请参见图 23-1。

2： 如果选择了相应的运放（OPMODE（CMxCON<10>）= 1），则会使用 OAx 输入；否则，会使用 ANx 输入。

3： 关于每款器件的可用模拟通道，请参见 **“引脚图”** 部分。

© 2012-2013 Microchip Technology Inc.

寄存器 23-7： AD1CSSH：ADC1 输入扫描选择寄存器的高位字 (1)

R/W-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0
CSS31	CSS30	—	—	—	CSS26(2)	CSS25(2)	CSS24(2)
bit 15							bit 8

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **CSS31：**ADC 输入扫描选择位
1 = 选择对 CTMU 电容和时间测量进行输入扫描 （开路）
0 = 输入扫描时跳过 CTMU 电容和时间测量 （开路）

bit 14 **CSS30：**ADC 输入扫描选择位
1 = 选择对 CTMU 片上温度测量 （CTMU TEMP）进行输入扫描
0 = 输入扫描时跳过 CTMU 片上温度测量 （CTMU TEMP）

bit 13-11 **未实现：**读为 0

bit 10 **CSS26：**ADC 输入扫描选择位 (2)
1 = 选择对 OA3/AN6 进行输入扫描
0 = 输入扫描时跳过 OA3/AN6

bit 9 **CSS25：**ADC 输入扫描选择位 (2)
1 = 选择对 OA2/AN0 进行输入扫描
0 = 输入扫描时跳过 OA2/AN0

bit 8 **CSS24：**ADC 输入扫描选择位 (2)
1 = 选择对 OA1/AN3 进行输入扫描
0 = 输入扫描时跳过 OA1/AN3

bit 7-0 **未实现：**读为 0

注 **1：** 用户软件可以选择所有的 AD1CSSH 位。但是，如果器件上没有选择为进行扫描的相应输入，则将转换 VREFL。

2： 如果选择了相应的运放 （OPMODE （CMxCON<10>） =1），则会使用 OAx 输入；否则，会使用 ANx 输入。

寄存器 23-8： AD1CSSL：ADC1 输入扫描选择寄存器的低位字 (1,2)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CSS15	CSS14	CSS13	CSS12	CSS11	CSS10	CSS9	CSS8
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CSS7	CSS6	CSS5	CSS4	CSS3	CSS2	CSS1	CSS0
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **CSS<15:0>：**ADC 输入扫描选择位
1 = 选择对 ANx 进行输入扫描
0 = 输入扫描时跳过 ANx

注 **1：** 对于少于 16 个模拟输入的器件，用户可以选择所有的 AD1CSSL 位。但是，如果器件上没有选择为进行扫描的相应输入，则将转换 VREFL。

2： CSSx = ANx，其中 x = 0-15。

© 2012-2013 Microchip Technology Inc.

24.0 外设触发信号发生器 （PTG）模块

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 32 章 “外设触发信号发生器 （PTG）”**（DS70669），*该文档可*从 Microchip 网站 （www.microchip.com）下载。

2:本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第4.0节 “存储器构成”**。

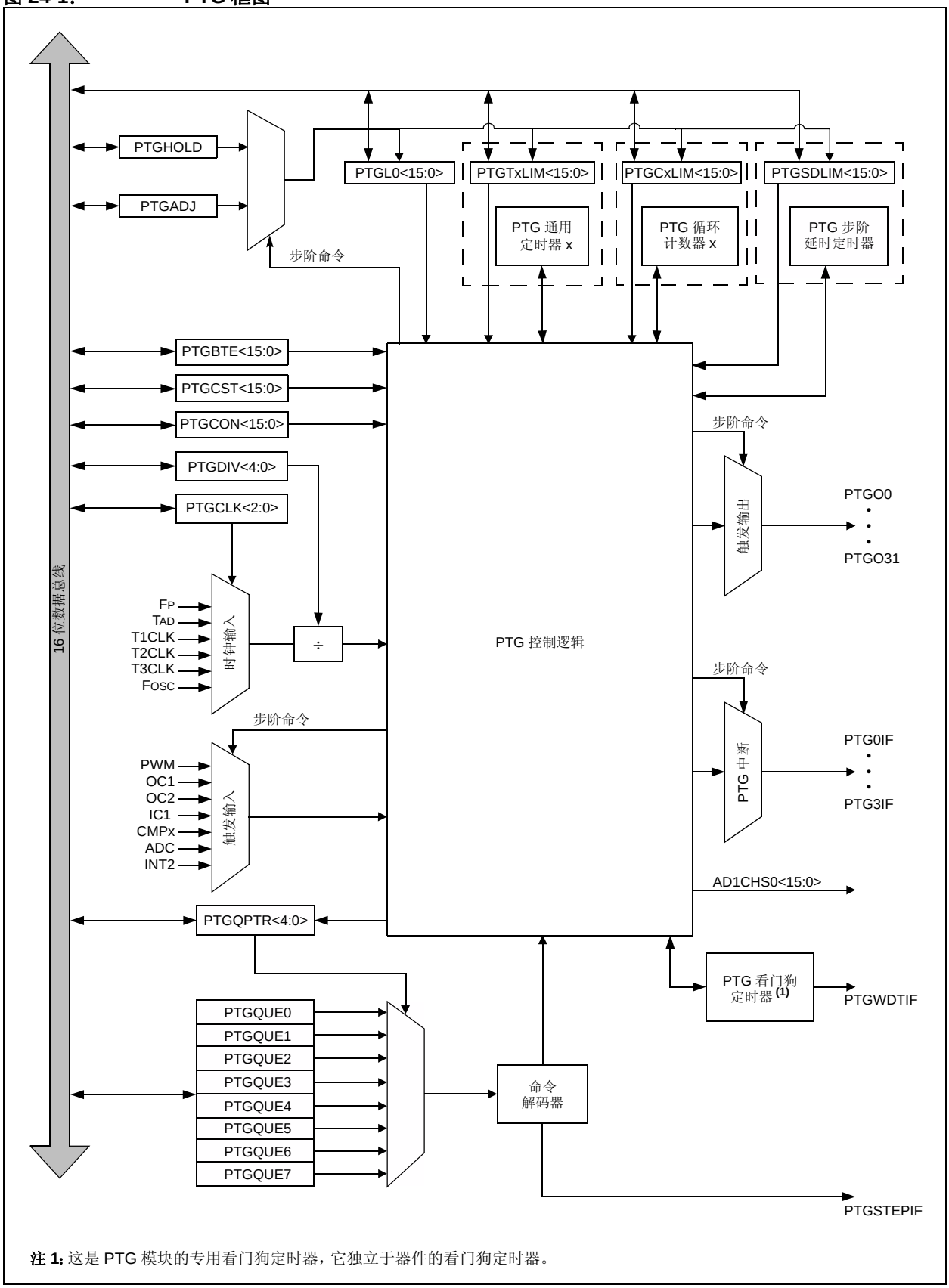
24.1 模块简介

外设触发信号发生器（PTG）可用于调度复杂的高速外设操作，这是使用软件难以实现的。PTG 模块使用称为 “步阶” 的 8 位命令，它们由用户写入 PTG 队列寄存器（PTGQUE0-PTQUE7），执行诸如等待输入信号、生成输出触发信号和等待定时器之类的操作。

PTG 模块具有以下主要特性：

- 多个时钟源
- 两个 16 位通用定时器
- 两个 16 位通用限制计数器
- 可配置为上升沿或下降沿触发
- 可产生处理器中断，包括：
  - 4 个可配置处理器中断
  - 单步模式下发生步阶事件时产生中断
  - PTG 看门狗定时器超时时产生中断
- 能够接收来自以下外设的触发信号：
  - ADC
  - PWM
  - 输出比较
  - 输入捕捉
  - 运放 / 比较器
  - INT2
- 能够触发或同步以下外设：
  - 看门狗定时器
  - 输出比较
  - 输入捕捉
  - ADC
  - PWM
  - 运放 / 比较器

图 24-1： PTG 框图



注 1: 这是 PTG 模块的专用看门狗定时器，它独立于器件的看门狗定时器。

© 2012-2013 Microchip Technology Inc.

24.2 PTG 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

注：	如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

24.2.1 主要资源

- **第 32 章 “外设触发信号发生器”**（DS70669）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

24.3 PTG 控制寄存器

寄存器 24-1： PTGCST：PTG 控制 / 状态寄存器

R/W-0	U-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0
PTGEN	—	PTGSIDL	PTGTOGL	—	PTGSWT[2]	PTGSSEN	PTGIVIS
bit 15							bit 8

R/W-0	HS-0	U-0	U-0	U-0	U-0	R/W-0
PTGSTRT	PTGWDTO	—	—	—	—	PTGITM<1:0>[1]
bit 7						bit 0

图注：	HS = 硬件置 1 位		
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **PTGEN：**模块使能位
1 = 使能 PTG 模块
0 = 禁止 PTG 模块

bit 14 **未实现：**读为 0

bit 13 **PTGSIDL：**PTG 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12 **PTGTOGL：**PTG TRIG 输出翻转模式位
1 = 每次执行 PTGTRIG 命令后翻转 PTGOx 的状态
0 = 每次执行 PTGTRIG 命令后产生一个由 PTGPWDx 位值决定的 PTGOx 脉冲

bit 11 **未实现：**读为 0

bit 10 **PTGSWT：**PTG 软件触发位 [2]
1 = 触发 PTG 模块
0 = 无操作 （清零该位将不起任何作用）

bit 9 **PTGSSEN：**PTG 使能单步位
1 = 使能单步模式
0 = 禁止单步模式

bit 8 **PTGIVIS：**PTG 计数器 / 定时器可视性控制位
1 = 读取 PTGSDLIM、 PTGCxLIM 或 PTGTxLIM 寄存器时返回它们相应的计数器 / 定时器寄存器（PTGSD、 PTGCx 和 PTGTx）的当前值
0 = 读取 PTGSDLIM、 PTGCxLIM 或 PTGTxLIM 寄存器时返回先前写入这些限制寄存器的值

bit 7 **PTGSTRT：**PTG 启动序列器位
1 = 开始连续执行命令 （连续模式）
0 = 停止执行命令

bit 6 **PTGWDTO：**PTG 看门狗定时器超时状态位
1 = PTG 看门狗定时器已超时
0 = PTG 看门狗定时器未超时

bit 5-2 **未实现：**读为 0

注 1： 这些位仅适用于 PTGWHI 和 PTGWLO 命令。
2： 该位仅用于 PTGCTRL 步阶命令软件触发选项。

© 2012-2013 Microchip Technology Inc.

寄存器 24-1： PTGCST：PTG 控制 / 状态寄存器 （续）

bit 1-0 **PTGITM<1:0>**：PTG 输入触发命令工作模式位 (1)

11 = 在退出命令时不执行带步阶延时的单电平检测 （无论 PTGCTRL 命令如何）
10 = 在退出命令时执行带步阶延时的单电平检测
01 = 在退出命令时不执行带步阶延时的连续边沿检测 （无论 PTGCTRL 命令如何）
00 = 在退出命令时执行带步阶延时的连续边沿检测

注 **1**： 这些位仅适用于 PTGWHI 和 PTGWLO 命令。
2： 该位仅用于 PTGCTRL 步阶命令软件触发选项。

寄存器 24-2： PTGCON：PTG 控制寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGCLK<2:0>			PTGDIV<4:0>				
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0
PTGPWD<3:0>				—	PTGWDT<2:0>		
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-13 **PTGCLK<2:0>**：PTG 模块时钟源选择位
111 = 保留
110 = 保留
101 = PTG 模块时钟源将为 T3CLK
100 = PTG 模块时钟源将为 T2CLK
011 = PTG 模块时钟源将为 T1CLK
010 = PTG 模块时钟源将为 TAD
001 = PTG 模块时钟源将为 FOSC
000 = PTG 模块时钟源将为 FP

bit 12-8 **PTGDIV<4:0>**：PTG 模块时钟预分频比位
11111 = 32 分频
11110 = 31 分频
•
•
•
00001 = 2 分频
00000 = 1 分频

bit 7-4 **PTGPWD<3:0>**：PTG 触发输出脉冲宽度位
1111 = 所有触发输出的宽度为 16 个 PTG 时钟周期
1110 = 所有触发输出的宽度为 15 个 PTG 时钟周期
•
•
•
0001 = 所有触发输出的宽度为 2 个 PTG 时钟周期
0000 = 所有触发输出的宽度为 1 个 PTG 时钟周期

bit 3 **未实现**：读为 0

bit 2-0 **PTGWDT<2:0>**：PTG 看门狗定时器超时计数值选择位
111 = 看门狗定时器在 512 个 PTG 时钟之后超时
110 = 看门狗定时器在 256 个 PTG 时钟之后超时
101 = 看门狗定时器在 128 个 PTG 时钟之后超时
100 = 看门狗定时器在 64 个 PTG 时钟之后超时
011 = 看门狗定时器在 32 个 PTG 时钟之后超时
010 = 看门狗定时器在 16 个 PTG 时钟之后超时
001 = 看门狗定时器在 8 个 PTG 时钟之后超时
000 = 禁止看门狗定时器

© 2012-2013 Microchip Technology Inc.

寄存器 24-3： PTGBTE：PTG 广播触发使能寄存器 (1,2)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
ADCTS4	ADCTS3	ADCTS2	ADCTS1	IC4TSS	IC3TSS	IC2TSS	IC1TSS
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
OC4CS	OC3CS	OC2CS	OC1CS	OC4TSS	OC3TSS	OC2TSS	OC1TSS
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **ADCTS4：**ADC 的采样触发 PTGO15 位
1 = 在执行广播命令时产生触发信号
0 = 在执行广播命令时不产生触发信号

bit 14 **ADCTS3：**ADC 的采样触发 PTGO14 位
1 = 在执行广播命令时产生触发信号
0 = 在执行广播命令时不产生触发信号

bit 13 **ADCTS2：**ADC 的采样触发 PTGO13 位
1 = 在执行广播命令时产生触发信号
0 = 在执行广播命令时不产生触发信号

bit 12 **ADCTS1：**ADC 的采样触发 PTGO12 位
1 = 在执行广播命令时产生触发信号
0 = 在执行广播命令时不产生触发信号

bit 11 **IC4TSS：**IC4 的触发 / 同步源位
1 = 在执行广播命令时产生触发 / 同步信号
0 = 在执行广播命令时不产生触发 / 同步信号

bit 10 **IC3TSS：**IC3 的触发 / 同步源位
1 = 在执行广播命令时产生触发 / 同步信号
0 = 在执行广播命令时不产生触发 / 同步信号

bit 9 **IC2TSS：**IC2 的触发 / 同步源位
1 = 在执行广播命令时产生触发 / 同步信号
0 = 在执行广播命令时不产生触发 / 同步信号

bit 8 **IC1TSS：**IC1 的触发 / 同步源位
1 = 在执行广播命令时产生触发 / 同步信号
0 = 在执行广播命令时不产生触发 / 同步信号

bit 7 **OC4CS：**OC4 的时钟源位
1 = 在执行广播命令时产生时钟脉冲
0 = 在执行广播命令时不产生时钟脉冲

bit 6 **OC3CS：**OC3 的时钟源位
1 = 在执行广播命令时产生时钟脉冲
0 = 在执行广播命令时不产生时钟脉冲

bit 5 **OC2CS：**OC2 的时钟源位
1 = 在执行广播命令时产生时钟脉冲
0 = 在执行广播命令时不产生时钟脉冲

注 **1：** 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。
2： 该寄存器仅用于 PTGCTRL OPTION = 1111 步阶命令。

寄存器 24-3： PTGBTE：PTG 广播触发使能寄存器 (1,2) （续）

bit 4 **OC1CS**：OC1 的时钟源位
1 = 在执行广播命令时产生时钟脉冲
0 = 在执行广播命令时不产生时钟脉冲

bit 3 **OC4TSS**：OC4 的触发 / 同步源位
1 = 在执行广播命令时产生触发 / 同步信号
0 = 在执行广播命令时不产生触发 / 同步信号

bit 2 **OC3TSS**：OC3 的触发 / 同步源位
1 = 在执行广播命令时产生触发 / 同步信号
0 = 在执行广播命令时不产生触发 / 同步信号

bit 1 **OC2TSS**：OC2 的触发 / 同步源位
1 = 在执行广播命令时产生触发 / 同步信号
0 = 在执行广播命令时不产生触发 / 同步信号

bit 0 **OC1TSS**：OC1 的触发 / 同步源位
1 = 在执行广播命令时产生触发 / 同步信号
0 = 在执行广播命令时不产生触发 / 同步信号

注 1： 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。
2： 该寄存器仅用于 PTGCTRL OPTION = 1111 步阶命令。

© 2012-2013 Microchip Technology Inc.

寄存器 24-4： PTGT0LIM：PTG TIMER0 限制寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGT0LIM<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGT0LIM<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTGT0LIM<15:0>：**PTG Timer0 限制寄存器位
通用 Timer0 限制寄存器 （仅对于 PTGT0 步阶命令有效）。

注 **1：** 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

寄存器 24-5： PTGT1LIM：PTG TIMER1 限制寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGT1LIM<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGT1LIM<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTGT1LIM<15:0>：**PTG Timer1 限制寄存器位
通用 Timer1 限制寄存器 （仅对于 PTGT1 步阶命令有效）。

注 **1：** 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

寄存器 24-6： PTGSDLIM：PTG 步阶延时限制寄存器 (1,2)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGSDLIM<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGSDLIM<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTGSDLIM<15:0>**：PTG 步阶延时限制寄存器位
保存一个 PTG 步阶延时值，该值代表在步阶命令启动和步阶命令完成之间的额外 PTG 时钟数量。

注 **1**： 对于写入 PTGSDLIM 寄存器的任何值，都会加上一个 PTG 时钟的基本步阶延时（步阶延时 = (PTGSDLIM) + 1）。
2： 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

寄存器 24-7： PTGC0LIM：PTG 计数器 0 限制寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGC0LIM<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGC0LIM<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTGC0LIM<15:0>**：PTG 计数器 0 限制寄存器位
可用于指定 PTGJMPC0 步阶命令的循环计数，或作为通用计数器 0 的限制寄存器。

注 **1**： 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

© 2012-2013 Microchip Technology Inc.

寄存器 24-8： PTGC1LIM：PTG 计数器 1 限制寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGC1LIM<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGC1LIM<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTGC1LIM<15:0>：**PTG 计数器 1 限制寄存器位
可用于指定 PTGJMPC1 步阶命令的循环计数，或作为通用计数器 1 的限制寄存器。

注 1： 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

寄存器 24-9： PTGHOLD：PTG 保持寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGHOLD<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGHOLD<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTGHOLD<15:0>：**PTG 通用保持寄存器位
保存用户提供的、要使用 PTGCOPY 命令复制到 PTGTxLIM、 PTGCxLIM、 PTGSDLIM 或 PTGL0 寄存器的数据。

注 1： 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

寄存器 24-10： PTGADJ：PTG 调节寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGADJ<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGADJ<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTGADJ<15:0>：**PTG 调节寄存器位
该寄存器保存用户提供的、要使用 PTGADD 命令加到 PTGTxLIM、 PTGCxLIM、 PTGSDLIM 或 PTGL0 寄存器的数据。

注 **1：** 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

寄存器 24-11： PTGL0：PTG 立即数 0 寄存器 (1)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGL0<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
PTGL0<7:0>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **PTGL0<15:0>：**PTG 立即数 0 寄存器位
该寄存器保存要使用 PTGCTRL 步阶命令写入 AD1CHS0 寄存器的 16 位值。

注 **1：** 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

© 2012-2013 Microchip Technology Inc.

寄存器 24-12： PTGQPTR：PTG 步阶队列指针寄存器 (1)

U-0	U-0	U-0	U-0	U-0	U-0	U-0	U-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	PTGQPTR<4:0>				
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-5 **未实现：**读为 0

bit 4-0 **PTGQPTR<4:0>：**PTG 步阶队列指针寄存器位
该寄存器指向步阶队列中当前处于活动状态的步阶命令。

注 1： 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。

寄存器 24-13： PTGQUEx：PTG 步阶队列寄存器 x （x = 0-7） (1,3)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STEP(2x + 1)<7:0>(2)							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
STEP(2x)<7:0>(2)							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-8 **STEP(2x + 1)<7:0>：**PTG 步阶队列指针寄存器位 (2)
用于存储 STEP(2x + 1) 命令字节的队列位置。

bit 7-0 **STEP(2x)<7:0>：**PTG 步阶队列指针寄存器位 (2)
用于存储 STEP(2x) 命令字节的队列位置。

注 1： 在 PTG 模块执行步阶命令 （PTGEN = 1 且 PTGSTRT = 1）时，该寄存器是只读的。
2： 关于步阶命令编码，请参见表 24-1。
3： 在发生任何类型的复位时，步阶寄存器都会保持它们的值。

24.4 步阶命令和格式

表 24-1： PTG 步阶命令格式

步阶命令字节：			
STEPx<7:0>			
CMD<3:0>		OPTION<3:0>	
bit 7	bit 4	bit 3	bit 0

bit 7-4	CMD<3:0>	步阶命令	命令说明
	0000	PTGCTRL	根据 OPTION<3:0> 的描述执行控制命令。
	0001	PTGADD	根据 OPTION<3:0> 的描述，将 PTGADJ 寄存器的内容加到目标寄存器。
		PTGCOPY	根据 OPTION<3:0> 的描述，将 PTGHOLD 寄存器的内容复制到目标寄存器。
	001x	PTGSTRB	将 CMD<0>:OPTION<3:0> 中包含的值复制到 CH0SA<4:0> 位（AD1CHS0<4:0>）。
	0100	PTGWHI	根据 OPTION<3:0> 的描述，等待来自选定 PTG 触发输入从低电平变为高电平的边沿输入。
	0101	PTGWLO	根据 OPTION<3:0> 的描述，等待来自选定 PTG 触发输入从高电平变为低电平的边沿输入。
	0110	保留	保留。
	0111	PTGIRQ	根据 OPTION<3:0> 的描述，产生独立的中断请求。
	100x	PTGTRIG	根据 <<CMD<0>:OPTION<3:0>> 的描述，产生独立的触发输出。
	101x	PTGJMP	将 <<CMD<0>:OPTION<3:0>> 中指示的值复制到队列指针 （PTGQPTR）处，然后跳转到该步阶队列。
	110x	PTGJMPC0	PTGC0 = PTGC0LIM：递增队列指针 （PTGQPTR）
			PTGC0 ≠ PTGC0LIM：递增计数器 0 （PTGC0），并将 <<CMD<0>:OPTION<3:0>> 中指示的值复制到队列指针 （PTGQPTR）处，然后跳转到该步阶队列
	111x	PTGJMPC1	PTGC1 = PTGC1LIM：递增队列指针 （PTGQPTR）。
			PTGC1 ≠ PTGC1LIM：递增计数器 1 （PTGC1），并将 <<CMD<0>:OPTION<3:0>> 中指示的值复制到队列指针 （PTGQPTR）处，然后跳转到该步阶队列。

注 1： 所有保留的命令或选项可以执行，但它们不起任何作用 （即，作为一条 NOP 指令执行）。

2： 关于触发输出的说明，请参见表 24-2。

3： 该功能仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

© 2012-2013 Microchip Technology Inc.

表 24-1： PTG 步阶命令格式 （续）

bit 3-0	步阶命令	OPTION<3:0>	选项说明
	PTGCTRL(1)	0000	保留。
		0001	保留。
		0010	禁止步阶延时定时器 （PTGSD）。
		0011	保留。
		0100	保留。
		0101	保留。
		0110	使能步阶延时定时器 （PTGSD）。
		0111	保留。
		1000	启动并等待 PTG Timer0 与 Timer0 限制寄存器发生匹配。
		1001	启动并等待 PTG Timer1 与 Timer1 限制寄存器发生匹配。
		1010	保留。
		1011	等待软件触发位从低变为高，然后再继续 （PTGSWT = 0 至 1）。
		1100	将计数器 0 寄存器的内容复制到 AD1CHS0 寄存器。
		1101	将计数器 1 寄存器的内容复制到 AD1CHS0 寄存器。
		1110	将立即数 0 寄存器的内容复制到 AD1CHS0 寄存器。
		1111	产生广播触发使能寄存器 （PTGBTE）中指示的触发信号。
	PTGADD(1)	0000	将 PTGADJ 寄存器的内容加到计数器 0 限制寄存器 （PTGC0LIM）。
		0001	将 PTGADJ 寄存器的内容加到计数器 1 限制寄存器 （PTGC1LIM）。
		0010	将 PTGADJ 寄存器的内容加到 Timer0 限制寄存器 （PTGT0LIM）。
		0011	将 PTGADJ 寄存器的内容加到 Timer1 限制寄存器 （PTGT1LIM）。
		0100	将 PTGADJ 寄存器的内容加到步阶延时限制寄存器 （PTGSDLIM）。
		0101	将 PTGADJ 寄存器的内容加到立即数 0 寄存器 （PTGL0）。
		0110	保留。
		0111	保留。
	PTGCOPY(1)	1000	将 PTGHOLD 寄存器的内容复制到计数器 0 限制寄存器 （PTGC0LIM）。
		1001	将 PTGHOLD 寄存器的内容复制到计数器 1 限制寄存器 （PTGC1LIM）。
		1010	将 PTGHOLD 寄存器的内容复制到 Timer0 限制寄存器 （PTGT0LIM）。
		1011	将 PTGHOLD 寄存器的内容复制到 Timer1 限制寄存器 （PTGT1LIM）。
		1100	将 PTGHOLD 寄存器的内容复制到步阶延时限制寄存器 （PTGSDLIM）。
		1101	将 PTGHOLD 寄存器的内容复制到立即数 0 寄存器 （PTGL0）。
		1110	保留。
		1111	保留。

注 1： 所有保留的命令或选项可以执行，但它们不起任何作用 （即，作为一条 NOP 指令执行）。
2： 关于触发输出的说明，请参见表 24-2。
3： 该功能仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

表 24-1： PTG 步阶命令格式 （续）

bit 3-0	步阶命令	OPTION<3:0>	选项说明
	PTGWHI(1) 或 PTGWLO(1)	0000	PWM 特殊事件触发 (3)。
		0001	PWM 主控时基同步输出 (3)。
		0010	PWM1 中断 (3)。
		0011	PWM2 中断 (3)。
		0100	PWM3 中断 (3)。
		0101	保留。
		0110	保留。
		0111	OC1 触发事件。
		1000	OC2 触发事件。
		1001	IC1 触发事件。
		1010	CMP1 触发事件。
		1011	CMP2 触发事件。
		1100	CMP3 触发事件。
		1101	CMP4 触发事件。
		1110	ADC 转换完成中断。
		1111	INT2 外部中断。
	PTGIRQ(1)	0000	产生 PTG 中断 0。
		0001	产生 PTG 中断 1。
		0010	产生 PTG 中断 2。
		0011	产生 PTG 中断 3。
		0100	保留。
		• • •	• • •
		1111	保留。
	PTGTRIG(2)	00000	PTGO0。
		00001	PTGO1。
		• • •	• • •
		11110	PTGO30。
		11111	PTGO31。

注 1： 所有保留的命令或选项可以执行，但它们不起任何作用 （即，作为一条 NOP 指令执行）。

2： 关于触发输出的说明，请参见表 24-2。

3： 该功能仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

© 2012-2013 Microchip Technology Inc.

表 24-2： PTG 输出说明

PTG 输出编号	PTG 输出说明
PTGO0	OC1 的触发 / 同步源
PTGO1	OC2 的触发 / 同步源
PTGO2	OC3 的触发 / 同步源
PTGO3	OC4 的触发 / 同步源
PTGO4	OC1 的时钟源
PTGO5	OC2 的时钟源
PTGO6	OC3 的时钟源
PTGO7	OC4 的时钟源
PTGO8	IC1 的触发 / 同步源
PTGO9	IC2 的触发 / 同步源
PTGO10	IC3 的触发 / 同步源
PTGO11	IC4 的触发 / 同步源
PTGO12	ADC 的采样触发
PTGO13	ADC 的采样触发
PTGO14	ADC 的采样触发
PTGO15	ADC 的采样触发
PTGO16	PWM 的 PWM 时基同步源 (1)
PTGO17	PWM 的 PWM 时基同步源 (1)
PTGO18	运放 / 比较器的屏蔽输入选择
PTGO19	运放 / 比较器的屏蔽输入选择
PTGO20	保留
PTGO21	保留
PTGO22	保留
PTGO23	保留
PTGO24	保留
PTGO25	保留
PTGO26	保留
PTGO27	保留
PTGO28	保留
PTGO29	保留
PTGO30	PTG 输出至 PPS 输入选择
PTGO31	PTG 输出至 PPS 输入选择

注 1： 该功能仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

注：

© 2012-2013 Microchip Technology Inc.

25.0 运放 / 比较器模块

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 26 章“运放 / 比较器”**（DS70357），该文档可从 Microchip 网站 （www.microchip.com）下载。

2：本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第 4.0 节“存储器构成”**。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件最多包含 4 个比较器，可以用不同方式对其进行配置。比较器 CMP1、CMP2 和 CMP3 还具有配置为运放的选项，输出送到外部引脚来进行增益 / 滤波连接。如图 25-1 所示，各比较器选项都通过比较器模块的特殊功能寄存器（SFR）控制位指定。

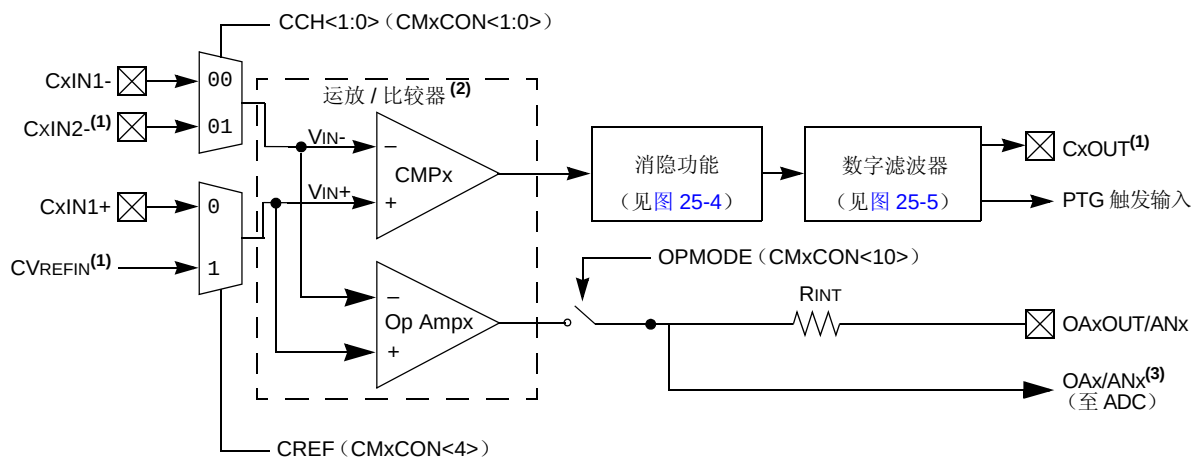
注： 运放 / 比较器 3 在 dsPIC33EPXXXGP502/MC502/MC202 和 PIC24EP256GP/MC202（28 引脚）器件上不可用。

通过这些选项，用户可以：

- 选择触发信号和中断产生边沿
- 配置比较器参考电压
- 配置输出消隐和屏蔽
- 配置为比较器或运放 （仅限 CMP1、 CMP2 和 CMP3）

注： 并非所有运放 / 比较器输入 / 输出连接都在所有器件上可用。关于可用连接，请参见**“引脚图”**部分。

图 25-1： 运放 / 比较器 x 模块框图 （模块 1、 2 和 3）



注 1： 当配置为运放 （OPMODE （CMxCON<10>）= 1）时，不能对该引脚做输入 / 输出选择。
2： 可使用 OPMODE 位将该模块配置为运放或比较器。
3： 当配置为运放 （OPMODE = 1）时， ADC 对运放输出进行采样；否则， ADC 对 ANx 引脚进行采样。

图 25-2： 比较器模块框图 （模块 4）

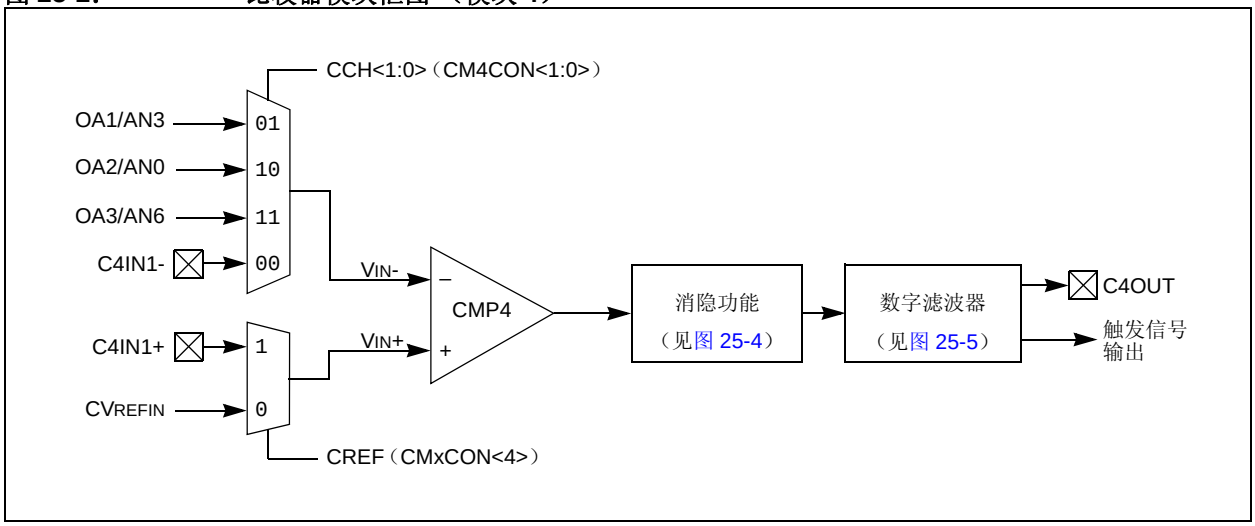
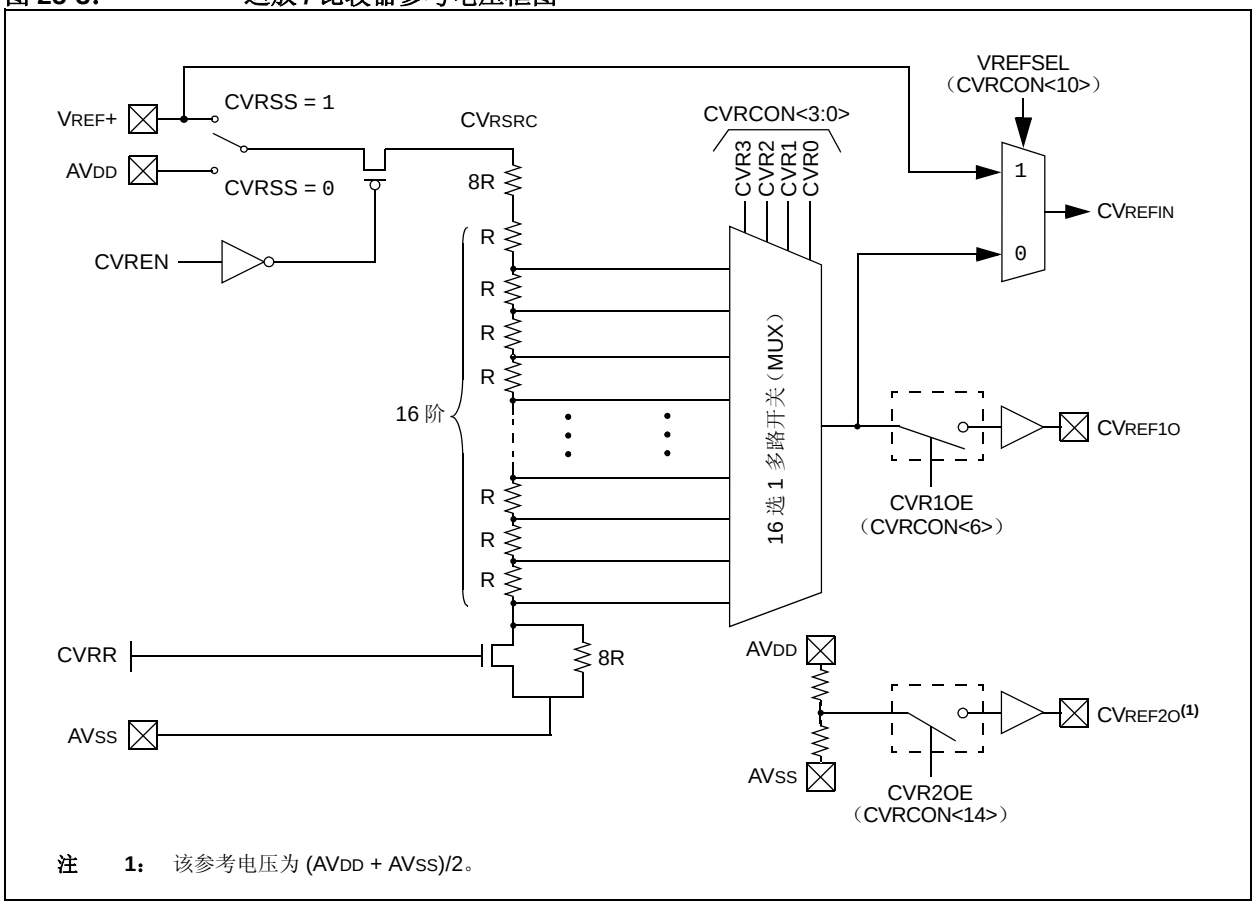


图 25-3： 运放 / 比较器参考电压框图



注 1： 该参考电压为 (AVDD + AVSS)/2。

© 2012-2013 Microchip Technology Inc.

图 25-4： 用户可编程消隐功能框图

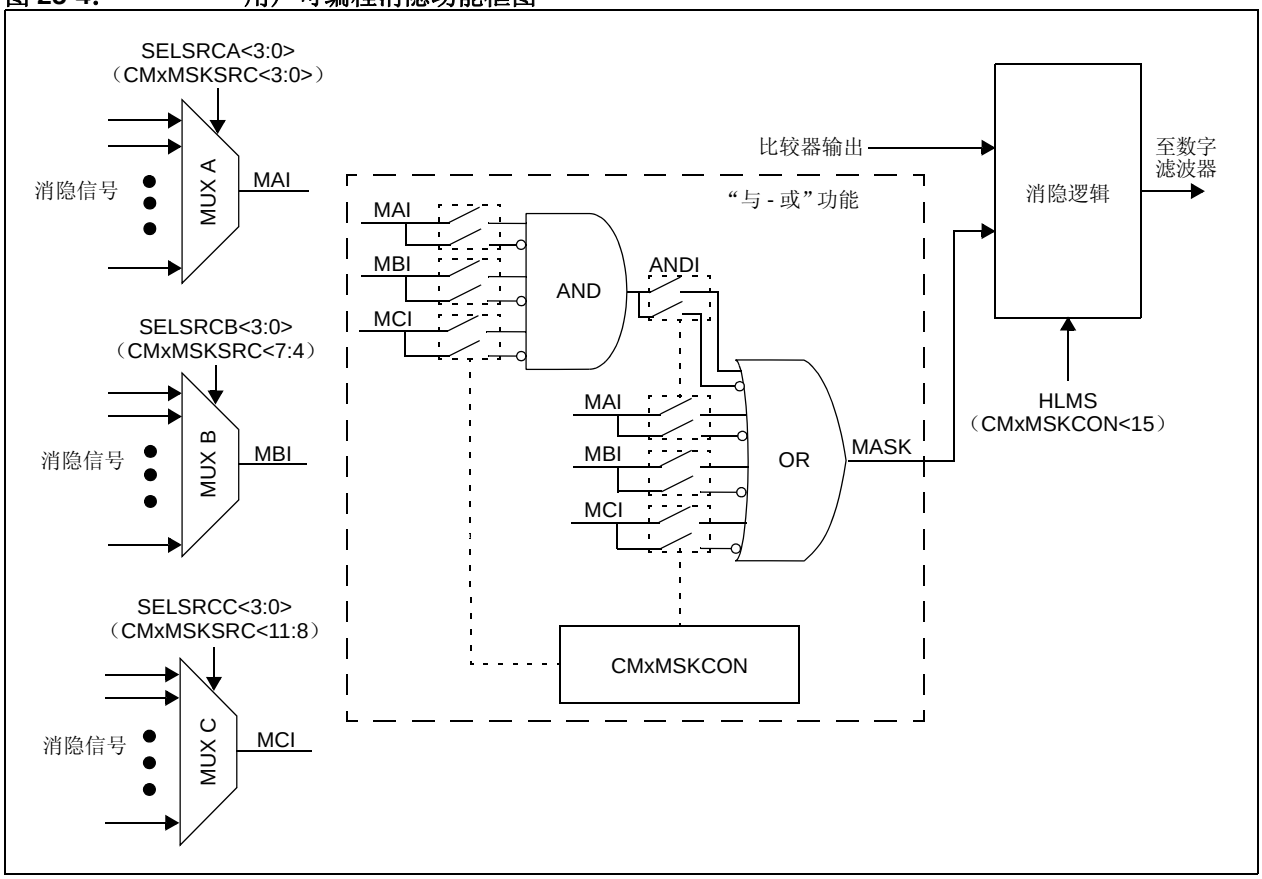
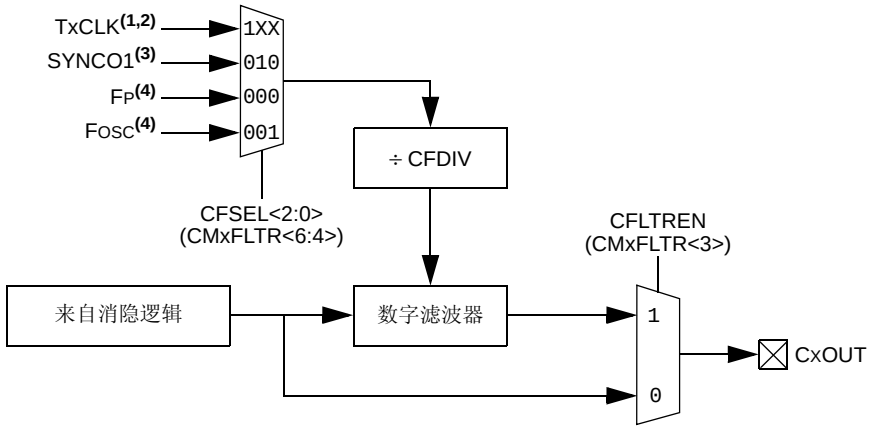


图 25-5： 数字滤波器互连框图



注 1： 请参见 C 类定时器框图 （图 13-2）。
2： 请参见 B 类定时器框图 （图 13-1）。
3： 请参见高速 PWMx 模块寄存器互联图 （图 16-2）。
4： 请参见振荡器系统框图 （图 9-1）。

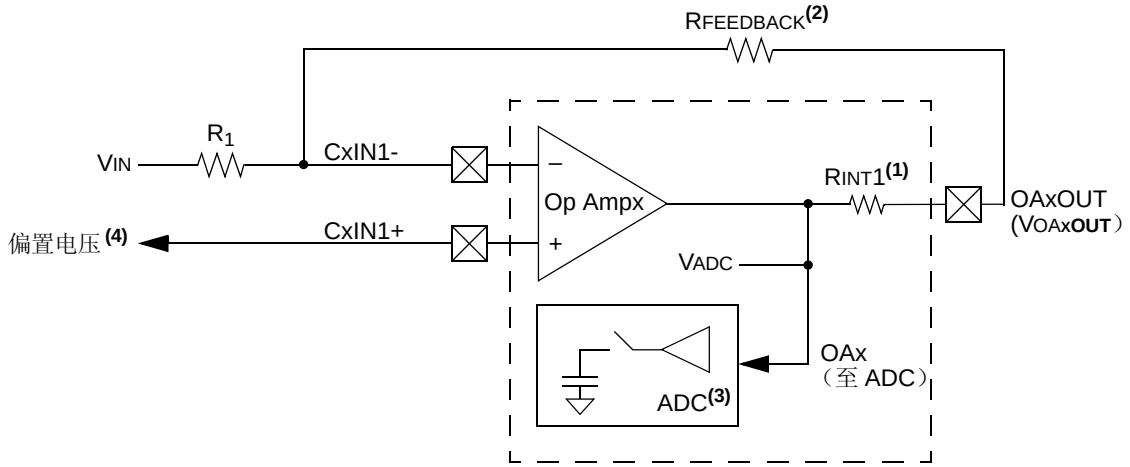
25.1 运放应用注意事项

使用dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件中提供的运放模块进行设计时，可以考虑两种配置。配置 A（见图 25-6）利用运放到 ADC 模块的内部连接将运放的输出直接送到 ADC 进行测量。配置 B （见图 25-7）要求设计人员在外部将运放的输出 （OAxOUT）送到器件上的独立模拟输入引脚 （ANy）。**第 30.0 节 “电气特性”** 中的表 30-55 说明了运放的性能特性，并在适用的情况下区分了两种配置类型。

25.1.1 运放配置 A

图 25-6 显示了利用从运放输出到 ADC 输入的内部连接的典型反相放大器电路。该配置的优点是用户不需要耗用器件上的另一个模拟输入 （ANy） ，并允许用户使用 ADC 模块同时对全部 3 个运放进行采样 （如需要）。但是，由于存在内部电阻 RINT1，反馈路径中会增加一定的误差。由于 RINT1 是与运放输出（VOAXOUT）和 ADC 内部连接（VADC）相关的内部电阻，所以必须将 RINT1 包含在传递函数的分子项内。关于 RINT1 的典型值，请参见**第 30.0 节 “电气特性”** 中的表 30-53。**第 30.0 节 “电气特性”** 中的表 30-60 和表 30-61 说明了该配置下 ADC 模块的最小采样时间 （TSAMP）要求。图 25-6 还定义了在计算 VADC 和 VOAXOUT 点处的预期电压时应使用的公式。

图 25-6： 运放配置 A



$$V_{ADC} = \left(\frac{R_{FEEDBACK} + R_{INT1}}{R_1}\right)(\text{偏置电压} - V_{IN})$$

$$V_{OAxOUT} = \left(\frac{R_{FEEDBACK}}{R_1}\right)(\text{偏置电压} - V_{IN})$$

注 1： 典型值请参见表 30-53。
2： 反馈电阻的最小值请参见表 30-53。
3： 最小采样时间 （TSAMP）请参见表 30-60 和表 30-61。
4： CVREF1O 或 CVREF2O 是可用于为运放提供偏置电压的两个选项。

© 2012-2013 Microchip Technology Inc.

25.1.2 运放配置 B

图 25-7 显示了将运放输出 （OAxOUT）在外部连接到器件上独立模拟输入引脚 （ANy）的典型反相放大器电路。该运放配置从运放输出和 ADC 输入连接的角度看略有不同，因此 RINT1 未包含在传递函数中。但是，该配置要求设计人员在外部将运放输出（OAxOUT）连接到另一个模拟输入引脚（ANy）。关于 RINT1 的典型值，请参见**第 30.0 节 “电气特性”**中的表 30-53。**第 30.0 节“电气特性”**中的表 30-60 和表 30-61 说明了该配置下 ADC 模块的最小采样时间 （TSAMP）要求。

图 25-7 还定义了用于计算 VOAxOUT 点处预期电压的公式。它是典型的反相放大器公式。

25.2 运放 / 比较器资源

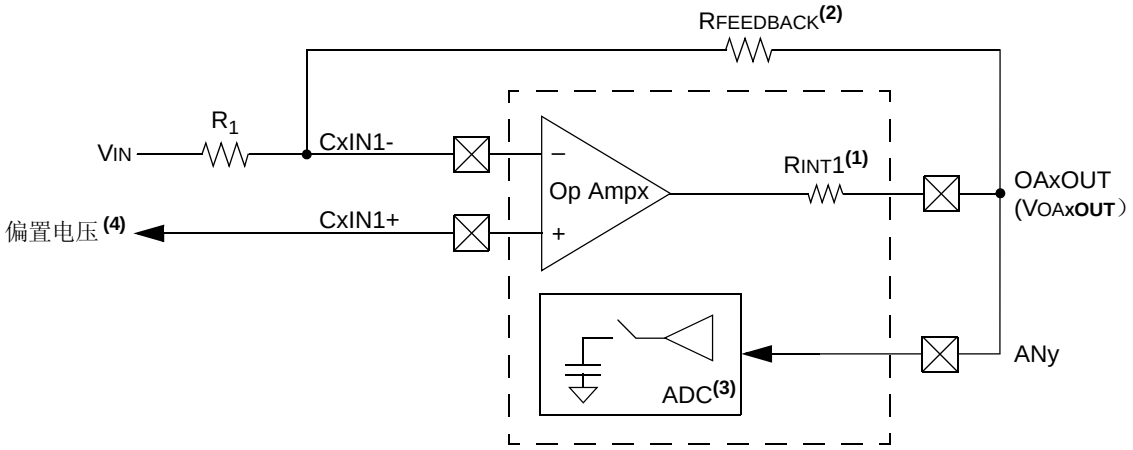
对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> **注：** 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

25.2.1 主要资源

- **第 26 章 “运放 / 比较器”**（DS70357）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

图 25-7： 运放配置 B



$$V_{OAx\,OUT} = \left(\frac{R_{FEEDBACK}}{R_1}\right)(\text{偏置电压} - V_{IN})$$

注 1： 典型值请参见表 30-53。
2： 反馈电阻的最小值请参见表 30-53。
3： 最小采样时间 （TSAMP）请参见表 30-60 和表 30-61。
4： CVREF1O 或 CVREF2O 是可用于为运放提供偏置电压的两个选项。

25.3 运放 / 比较器寄存器

寄存器 25-1： CMSTAT：运放 / 比较器状态寄存器

R/W-0	U-0	U-0	U-0	R-0	R-0	R-0	R-0
PSIDL	—	—	—	C4EVT(1)	C3EVT(1)	C2EVT(1)	C1EVT(1)
bit 15							bit 8

U-0	U-0	U-0	U-0	R-0	R-0	R-0	R-0
—	—	—	—	C4OUT(2)	C3OUT(2)	C2OUT(2)	C1OUT(2)
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **PSIDL：**比较器空闲模式停止位
1 = 当器件进入空闲模式时，所有比较器停止工作
0 = 在空闲模式下所有比较器继续工作

bit 14-12 **未实现：**读为 0

bit 11 **C4EVT：**运放 / 比较器 4 事件状态位 (1)
1 = 发生了运放 / 比较器事件
0 = 未发生运放 / 比较器事件

bit 10 **C3EVT：**比较器 3 事件状态位 (1)
1 = 发生了比较器事件
0 = 未发生比较器事件

bit 9 **C2EVT：**比较器 2 事件状态位 (1)
1 = 发生了比较器事件
0 = 未发生比较器事件

bit 8 **C1EVT：**比较器 1 事件状态位 (1)
1 = 发生了比较器事件
0 = 未发生比较器事件

bit 7-4 **未实现：**读为 0

bit 3 **C4OUT：**比较器 4 输出状态位 (2)
当 CPOL = 0 时：
1 = VIN+ > VIN-
0 = VIN+ < VIN-
当 CPOL = 1 时：
1 = VIN+ < VIN-
0 = VIN+ > VIN-

bit 2 **C3OUT：**比较器 3 输出状态位 (2)
当 CPOL = 0 时：
1 = VIN+ > VIN-
0 = VIN+ < VIN-
当 CPOL = 1 时：
1 = VIN+ < VIN-
0 = VIN+ > VIN-

注 1： 反映相应运放 / 比较器控制寄存器中 CEVT 位 （CMxCON<9>）的值。
2： 反映相应运放 / 比较器控制寄存器中 COUT 位 （CMxCON<8>）的值。

© 2012-2013 Microchip Technology Inc.

寄存器 25-1： CMSTAT：运放 / 比较器状态寄存器 （续）

bit 1 **C2OUT**：比较器 2 输出状态位 (2)

当 CPOL = 0 时：
1 = $V_{IN+} > V_{IN-}$
0 = $V_{IN+} < V_{IN-}$

当 CPOL = 1 时：
1 = $V_{IN+} < V_{IN-}$
0 = $V_{IN+} > V_{IN-}$

bit 0 **C1OUT**：比较器 1 输出状态位 (2)

当 CPOL = 0 时：
1 = $V_{IN+} > V_{IN-}$
0 = $V_{IN+} < V_{IN-}$

当 CPOL = 1 时：
1 = $V_{IN+} < V_{IN-}$
0 = $V_{IN+} > V_{IN-}$

注 **1**： 反映相应运放 / 比较器控制寄存器中 CEVT 位 （CMxCON<9>）的值。
2： 反映相应运放 / 比较器控制寄存器中 COUT 位 （CMxCON<8>）的值。

寄存器 25-2： CMxCON：比较器 x 控制寄存器 （x = 1、 2 或 3）

R/W-0	R/W-0	R/W-0	U-0	U-0	R/W-0	R/W-0	R/W-0
CON	COE	CPOL	—	—	OPMODE	CEVT	COUT
bit 15							bit 8

R/W-0	R/W-0	U-0	R/W-0	U-0	U-0	R/W-0	R/W-0
EVPOL<1:0>		—	CREF(1)	—	—	CCH<1:0>(1)	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **CON：**运放 / 比较器使能位
1 = 使能运放 / 比较器
0 = 禁止运放 / 比较器

bit 14 **COE：**比较器输出使能位
1 = 比较器输出出现在 CxOUT 引脚上
0 = 比较器输出仅在内部有效

bit 13 **CPOL：**比较器输出极性选择位
1 = 比较器输出反相
0 = 比较器输出不反相

bit 12-11 **未实现：**读为 0

bit 10 **OPMODE：**运放 / 比较器工作模式选择位
1 = 电路作为运放工作
0 = 电路作为比较器工作

bit 9 **CEVT：**比较器事件位
1 = 根据 EVPOL<1:0> 设置发生了比较器事件；禁止未来的触发和中断，直到该位清零为止
0 = 未发生比较器事件

bit 8 **COUT：**比较器输出位
当 CPOL = 0 时 （极性不反相）：
1 = $V_{IN+} > V_{IN-}$
0 = $V_{IN+} < V_{IN-}$
当 CPOL = 1 时 （极性反相）：
1 = $V_{IN+} < V_{IN-}$
0 = $V_{IN+} > V_{IN-}$

注 **1：** 已选择和不可用的输入将连接到 Vss。关于每种封装的可用输入，请参见 **“引脚图”** 部分。
2： 当 OPMODE （CMxCON<10>）= 1 时，该输入不可用。

© 2012-2013 Microchip Technology Inc.

寄存器 25-2： CMxCON：比较器 x 控制寄存器 （x = 1、 2 或 3）（续）

bit 7-6 **EVPOL<1:0>**：触发 / 事件 / 中断极性选择位

11 = 在比较器输出发生任何变化时产生触发 / 事件 / 中断 （当 CEVT = 0 时）
10 = 仅在极性选定的比较器输出从高电平跳变为低电平时产生触发 / 事件 / 中断 （当 CEVT = 0 时）
如果 CPOL = 1 （极性反相）：
比较器输出从低电平跳变为高电平。
如果 CPOL = 0 （极性不反相）：
比较器输出从高电平跳变为低电平。
01 = 仅在极性选定的比较器输出从低电平跳变为高电平时产生触发 / 事件 / 中断 （当 CEVT = 0 时）
如果 CPOL = 1 （极性反相）：
比较器输出从高电平跳变为低电平。
如果 CPOL = 0 （极性不反相）：
比较器输出从低电平跳变为高电平
00 = 禁止产生触发 / 事件 / 中断

bit 5 **未实现**：读为 0

bit 4 **CREF**：比较器参考电压选择位 （VIN+ 输入） (1)

1 = VIN+ 输入连接到内部 CVREFIN 电压 (2)
0 = VIN+ 输入连接到 CxIN1+ 引脚

bit 3-2 **未实现**：读为 0

bit 1-0 **CCH<1:0>**：运放 / 比较器通道选择位 (1)

11 = 未实现
10 = 未实现
01 = 比较器的反相输入连接到 CxIN2- 引脚 (2)
00 = 运放 / 比较器的反相输入连接到 CxIN1- 引脚

注 1： 已选择和不可用的输入将连接到 VSS。关于每种封装的可用输入，请参见 “引脚图” 部分。
2： 当 OPMODE （CMxCON<10>）= 1 时，该输入不可用。

寄存器 25-3： CM4CON：比较器 4 控制寄存器

R/W-0	R/W-0	R/W-0	U-0	U-0	U-0	R/W-0	R/W-0
CON	COE	CPOL	—	—	—	CEVT	COUT
bit 15							bit 8

R/W-0	R/W-0	U-0	R/W-0	U-0	U-0	R/W-0	R/W-0
EVPOL<1:0>		—	CREF(1)	—	—	CCH<1:0>(1)	
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **CON：**比较器使能位
1 = 使能比较器
0 = 禁止比较器

bit 14 **COE：**比较器输出使能位
1 = 比较器输出出现在 CxOUT 引脚上
0 = 比较器输出仅在内部有效

bit 13 **CPOL：**比较器输出极性选择位
1 = 比较器输出反相
0 = 比较器输出不反相

bit 12-10 **未实现：**读为 0

bit 9 **CEVT：**比较器事件位
1 = 根据 EVPOL<1:0> 设置发生了比较器事件；禁止未来的触发和中断，直到该位清零为止
0 = 未发生比较器事件

bit 8 **COUT：**比较器输出位
当 CPOL = 0 时 （极性不反相）：
1 = VIN+ > VIN-
0 = VIN+ < VIN-
当 CPOL = 1 时 （极性反相）：
1 = VIN+ < VIN-
0 = VIN+ > VIN-

bit 7-6 **EVPOL<1:0>：**触发 / 事件 / 中断极性选择位
11 = 在比较器输出发生任何变化时产生触发 / 事件 / 中断 （当 CEVT = 0 时）
10 = 仅在极性选定的比较器输出从高电平跳变为低电平时产生触发 / 事件 / 中断 （当 CEVT = 0 时）
如果 CPOL = 1 （极性反相）：
比较器输出从低电平跳变为高电平。
如果 CPOL = 0 （极性不反相）：
比较器输出从高电平跳变为低电平。
01 = 仅在极性选定的比较器输出从低电平跳变为高电平时产生触发 / 事件 / 中断 （当 CEVT = 0 时）
如果 CPOL = 1 （极性反相）：
比较器输出从高电平跳变为低电平。
如果 CPOL = 0 （极性不反相）：
比较器输出从低电平跳变为高电平。
00 = 禁止产生触发 / 事件 / 中断

注 1： 已选择和不可用的输入将连接到 Vss。关于每种封装的可用输入，请参见 **“引脚图”** 部分。

© 2012-2013 Microchip Technology Inc.

寄存器 25-3： CM4CON：比较器 4 控制寄存器 （续）

bit 5	**未实现：**读为 0
bit 4	**CREF：**比较器参考电压选择位 （VIN+ 输入）(1) 1 = VIN+ 输入连接到内部 CVREFIN 电压 0 = VIN+ 输入连接到 C4IN1+ 引脚
bit 3-2	**未实现：**读为 0
bit 1-0	**CCH<1:0>：**比较器通道选择位 (1) 11 = 比较器的 VIN- 输入连接到 OA3/AN6 10 = 比较器的 VIN- 输入连接到 OA2/AN0 01 = 比较器的 VIN- 输入连接到 OA1/AN3 00 = 比较器的 VIN- 输入连接到 C4IN1-

注 1： 已选择和不可用的输入将连接到 VSS。关于每种封装的可用输入，请参见 **“引脚图”** 部分。

寄存器 25-4： CMxMSKSRC：比较器 x 屏蔽源选择控制寄存器

U-0	U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	RW-0
—	—	—	—	SELSRCC<3:0>			
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
SELSRCB<3:0>				SELSRCA<3:0>			
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-12 **未实现：**读为 0

bit 11-8 **SELSRCC<3:0>：**屏蔽器 C 输入选择位
1111 = FLT4
1110 = FLT2
1101 = PTGO19
1100 = PTGO18
1011 = 保留
1010 = 保留
1001 = 保留
1000 = 保留
0111 = 保留
0110 = 保留
0101 = PWM3H
0100 = PWM3L
0011 = PWM2H
0010 = PWM2L
0001 = PWM1H
0000 = PWM1L

bit 7-4 **SELSRCB<3:0>：**屏蔽器 B 输入选择位
1111 = FLT4
1110 = FLT2
1101 = PTGO19
1100 = PTGO18
1011 = 保留
1010 = 保留
1001 = 保留
1000 = 保留
0111 = 保留
0110 = 保留
0101 = PWM3H
0100 = PWM3L
0011 = PWM2H
0010 = PWM2L
0001 = PWM1H
0000 = PWM1L

© 2012-2013 Microchip Technology Inc.

寄存器 25-4： CMxMSKSRC：比较器 x 屏蔽源选择控制寄存器 （续）

bit 3-0 **SELSRCA<3:0>：**屏蔽器 A 输入选择位

1111 = FLT4
1110 = FLT2
1101 = PTGO19
1100 = PTGO18
1011 = 保留
1010 = 保留
1001 = 保留
1000 = 保留
0111 = 保留
0110 = 保留
0101 = PWM3H
0100 = PWM3L
0011 = PWM2H
0010 = PWM2L
0001 = PWM1H
0000 = PWM1L

寄存器 25-5： CMxMSKCON：比较器 x 屏蔽器门控控制寄存器

R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
HLMS	—	OCEN	OCNEN	OBEN	OBNEN	OAEN	OANEN
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
NAGS	PAGS	ACEN	ACNEN	ABEN	ABNEN	AAEN	AANEN
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **HLMS：**高电平或低电平屏蔽选择位
1 = 屏蔽 （消隐）功能将阻止任何置为有效的 （0）比较器信号的传递
0 = 屏蔽 （消隐）功能将阻止任何置为有效的 （1）比较器信号的传递

bit 14 **未实现：**读为 0

bit 13 **OCEN：**或门 C 输入使能位
1 = MCI 连接到或门
0 = MCI 不连接到或门

bit 12 **OCNEN：**反相或门 C 输入使能位
1 = 反相 MCI 连接到或门
0 = 反相 MCI 不连接到或门

bit 11 **OBEN：**或门 B 输入使能位
1 = MBI 连接到或门
0 = MBI 不连接到或门

bit 10 **OBNEN：**反相或门 B 输入使能位
1 = 反相 MBI 连接到或门
0 = 反相 MBI 不连接到或门

bit 9 **OAEN：**或门 A 输入使能位
1 = MAI 连接到或门
0 = MAI 不连接到或门

bit 8 **OANEN：**反相或门 A 输入使能位
1 = 反相 MAI 连接到或门
0 = 反相 MAI 不连接到或门

bit 7 **NAGS：**反相与门输出使能位
1 = 反相 ANDI 连接到或门
0 = 反相 ANDI 不连接到或门

bit 6 **PAGS：**与门输出使能位
1 = ANDI 连接到或门
0 = ANDI 不连接到或门

bit 5 **ACEN：**与门 C 输入使能位
1 = MCI 连接到与门
0 = MCI 不连接到与门

bit 4 **ACNEN：**反相与门 C 输入使能位
1 = 反相 MCI 连接到与门
0 = 反相 MCI 不连接到与门

© 2012-2013 Microchip Technology Inc.

寄存器 25-5： CMxMSKCON：比较器 x 屏蔽器门控控制寄存器 （续）

bit 3 **ABEN：**与门 B 输入使能位
1 = MBI 连接到与门
0 = MBI 不连接到与门

bit 2 **ABNEN：**反相与门 B 输入使能位
1 = 反相 MBI 连接到与门
0 = 反相 MBI 不连接到与门

bit 1 **AAEN：**与门 A 输入使能位
1 = MAI 连接到与门
0 = MAI 不连接到与门

bit 0 **AANEN：**反相与门 A 输入使能位
1 = 反相 MAI 连接到与门
0 = 反相 MAI 不连接到与门

寄存器 25-6： CMxFLTR：比较器 x 滤波器控制寄存器

U-0	U-0	U-0	U-0	U-0	U-0	U-0	I-0
—	—	—	—	—	—	—	—
bit 15							bit 8

U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	CFSEL<2:0>			CFLTREN	CFDIV<2:0>		
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-7 **未实现：**读为 0

bit 6-4 **CFSEL<2:0>：**比较器滤波器输入时钟选择位
111 = T5CLK(1)
110 = T4CLK(2)
101 = T3CLK(1)
100 = T2CLK(2)
011 = 保留
010 = SYNCO1(3)
001 = FOSC(4)
000 = FP(4)

bit 3 **CFLTREN：**比较器滤波器使能位
1 = 使能数字滤波器
0 = 禁止数字滤波器

bit 2-0 **CFDIV<2:0>：**比较器滤波器时钟分频比选择位
111 = 1:128 时钟分频
110 = 1:64 时钟分频
101 = 1:32 时钟分频
100 = 1:16 时钟分频
011 = 1:8 时钟分频
010 = 1:4 时钟分频
001 = 1:2 时钟分频
000 = 1:1 时钟分频

注 1： 请参见 C 类定时器框图 （图 13-2）。
2： 请参见 B 类定时器框图 （图 13-1）。
3： 请参见高速 PWMx 模块寄存器互连图 （图 16-2）。
4： 请参见振荡器系统框图 （图 9-1）。

© 2012-2013 Microchip Technology Inc.

寄存器 25-7： CVRCON：比较器参考电压控制寄存器

U-0	R/W-0	U-0	U-0	U-0	R/W-0	U-0	U-0
—	CVR2OE(1)	—	—	—	VREFSEL	—	—
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
CVREN	CVR1OE(1)	CVRR	CVRSS	CVR<3:0>			
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **未实现：**读为 0

bit 14 **CVR2OE：**比较器参考电压 2 输出使能位 (1)
1 = (AVDD – AVSS)/2 连接到 CVREF2O 引脚
0 = (AVDD – AVSS)/2 从 CVREF2O 引脚断开

bit 13-11 **未实现：**读为 0

bit 10 **VREFSEL：**比较器参考电压选择位
1 = CVREFIN = VREF+
0 = CVREFIN 通过电阻网络产生

bit 9-8 **未实现：**读为 0

bit 7 **CVREN：**比较器参考电压使能位
1 = 比较器参考电压电路上电
0 = 比较器参考电压电路掉电

bit 6 **CVR1OE：**比较器参考电压 1 输出使能位 (1)
1 = 电压从 CVREF1O 引脚输出
0 = 电压从 CVREF1O 引脚断开

bit 5 **CVRR：**比较器参考电压范围选择位
1 = CVRSRC/24 步长
0 = CVRSRC/32 步长

bit 4 **CVRSS：**比较器参考电压源选择位
1 = 比较器参考电压源 CVRSRC = (VREF+) – (AVSS)
0 = 比较器参考电压源 CVRSRC = AVDD – AVSS

bit 3-0 **CVR<3:0>：**比较器参考电压值选择位 （0 ≤ CVR<3:0> ≤ 15）
当 CVRR = 1 时：
CVREFIN = (CVR<3:0>/24) • (CVRSRC)
当 CVRR = 0 时：
CVREFIN = (CVRSRC/4) + (CVR<3:0>/32) • (CVRSRC)

注 1： CVRxOE 会改写 TRISx 和 ANSELx 位的设置。

注：

© 2012-2013 Microchip Technology Inc.

26.0 可编程循环冗余校验 （CRC）发生器

注 1：本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 27 章 “可编程循环冗余校验 （CRC） ”**（DS70346），该文档可从 Microchip 网站（www.microchip.com）下载。

2:本章中描述的一些寄存器及其相关的位并非在所有器件上都可用。关于具体器件的寄存器和位信息，请参见本数据手册中的**第4.0节 “存储器构成”**。

可编程 CRC 发生器提供以下特性：

- 用户可编程 （最高 32 阶）多项式 CRC 方程
- 中断输出
- 数据 FIFO

可编程CRC发生器提供了一种由硬件实现的方法，为各种联网和安防应用快速生成校验和。它具有以下特性：

- 用户可编程 CRC 多项式方程，最多 32 位
- 可编程移位方向 （小尾数法或大尾数法）
- 独立的数据和多项式长度
- 可配置的中断输出
- 数据 FIFO

图 26-1 给出了 CRC 发生器的简化框图。图 26-2 给出了 CRC 移位引擎的简化版本。

图 26-1： CRC 框图

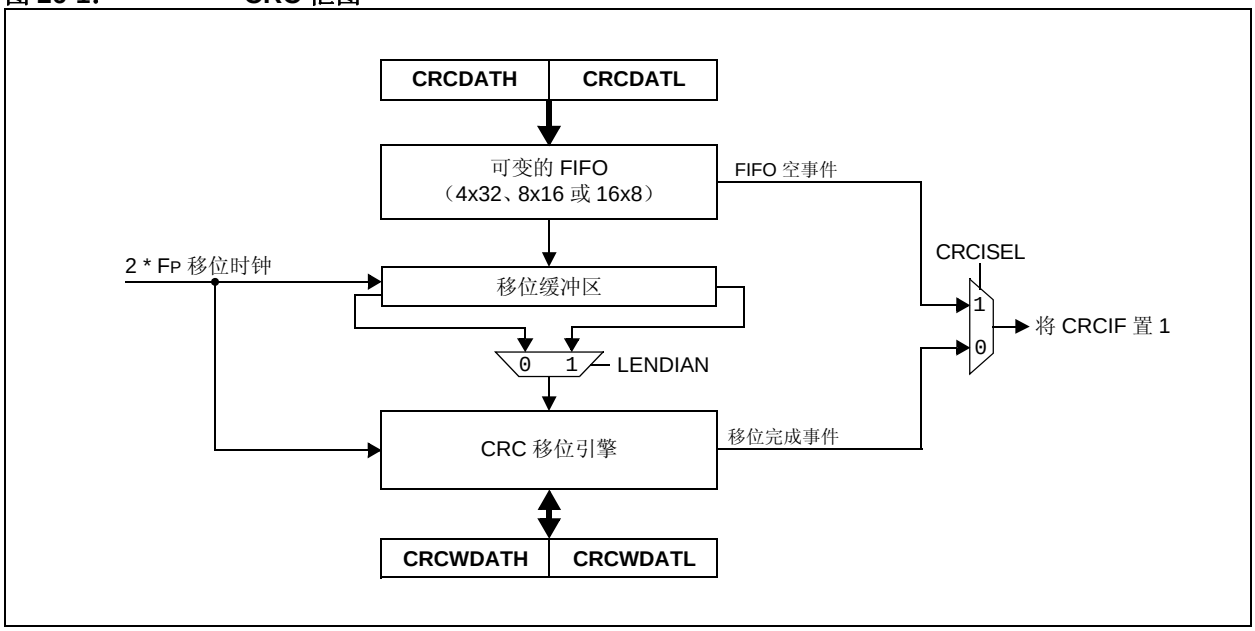
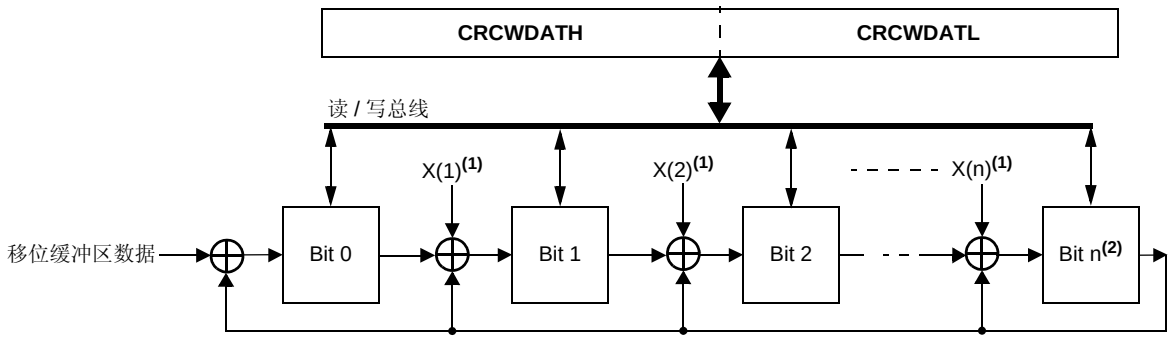


图 26-2： CRC 移位引擎详细信息



注 1： 移位引擎的每个逻辑异或 （XOR）级都是可编程的。详情见正文。
2： 多项式长度 n 由 （[PLEN<4:0>] + 1）决定。

26.1 概述

CRC 模块可使用最多 32 位，编程最高 32 阶的 CRC 多项式。多项式长度代表方程中的最高指数，它通过 PLEN<4:0> 位 （CRCCON2<4:0>）进行选择。

CRCXORL 和 CRCXORH 寄存器控制在方程中包含哪些指数项。将特定位置 1 时，方程中将包含相应的指数项；从功能角度来说，将特定位置 1 时，在 CRC 引擎中将对相应位进行异或运算。清零该位将会禁止异或运算。

例如，假设有两个 CRC 多项式，一个是 16 位方程，另一个是 32 位方程：

$$x16 + x12 + x5 + 1$$

和

$$x32 + x26 + x23 + x22 + x16 + x12 + x11 + x10 + x8 + x7 + x5 + x4 + x2 + x + 1$$

要将这两个多项式编程到 CRC 发生器中，应按照表 26-1 所示来设置寄存器位。

可以注意到，相应的一些位设置为 1，指示要在方程中使用它们（例如， X26 和 X23）。 bit 0 对于方程是必需的，总是进行异或运算；所以，X0 是无关位。对于长度为 N 的多项式，无论第 *N* 位的设置如何，总是假定使用该位。因此，对于长度为 32 的多项式，在 CRCxOR 寄存器中没有第 32 位。

表 26-1： 16 位和 32 位多项式的 CRC 设置示例

CRC 控制位	位值	
	16 位多项式	32 位多项式
PLEN<4:0>	01111	11111
X<31:16>	0000 0000 0000 000x	0000 0100 1100 0001
X<15:0>	0001 0000 0010 000x	0001 1101 1011 011x

26.2 可编程 CRC 资源

对于本数据手册中列出的器件， Microchip 网站的主要产品页面中提供了许多有用的资源。该产品页面（可以使用此链接访问）包含了最新的更新和其他信息。

> 注： 如果您无法使用上面的链接访问产品页面，请在浏览器中输入以下 URL：
> http://www.microchip.com/wwwproducts/Devices.aspx?dDocName=en555464

26.2.1 主要资源

- **第 27 章 “可编程循环冗余校验 （CRC）”** （DS70346）
- 代码示例
- 应用笔记
- 软件库
- 网上研讨会
- 所有相关的 《dsPIC33E/PIC24E 系列参考手册》章节
- 开发工具

© 2012-2013 Microchip Technology Inc.

26.3 可编程 CRC 寄存器

寄存器 26-1： CRCCON1：CRC 控制寄存器 1

R/W-0	U-0	R/W-0	R-0	R-0	R-0	R-0	R-0
CRCEN	—	CSIDL	VWORD<4:0>				
bit 15							bit 8

R-0	R-1	R/W-0	R/W-0	R/W-0	U-0	U-0	U-0
CRCFUL	CRCMPT	CRCISEL	CRCGO	LENDIAN	—	—	—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15 **CRCEN：**CRC 使能位
1 = 使能 CRC 模块
0 = 禁止 CRC 模块；所有状态机、指针和 CRCWDAT/CRCDAT 都会复位，其他 SFR 不会复位

bit 14 **未实现：**读为 0

bit 13 **CSIDL：**CRC 空闲模式停止位
1 = 当器件进入空闲模式时，模块停止工作
0 = 在空闲模式下模块继续工作

bit 12-8 **VWORD<4:0>：**指针值位
指示 FIFO 中的有效字数。 PLEN<4:0> > 7 时最大值是 8， PLEN<4:0> ≤ 7 时最大值是 16。

bit 7 **CRCFUL：**FIFO 满位
1 = FIFO 已满
0 = FIFO 未满

bit 6 **CRCMPT：**FIFO 空位
1 = FIFO 为空
0 = FIFO 非空

bit 5 **CRCISEL：**CRC 中断选择位
1 = 在 FIFO 为空时产生中断；数据最后一个字仍然在 CRC 中移位
0 = 在移位完成且 CRCWDAT 结果就绪时产生中断

bit 4 **CRCGO：**启动 CRC 位
1 = 启动 CRC 串行移位器
0 = CRC 串行移位器关闭

bit 3 **LENDIAN：**数据字小尾数法配置位
1 = 数据字从 LSb 开始移入 CRC （小尾数法）
0 = 数据字从 MSb 开始移入 CRC （大尾数法）

bit 2-0 **未实现：**读为 0

寄存器 26-2： CRCCON2：CRC 控制寄存器 2

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	DWIDTH<4:0>				
bit 15							bit 8

U-0	U-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
—	—	—	PLEN<4:0>				
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-13 **未实现：**读为 0

bit 12-8 **DWIDTH<4:0>：**数据宽度选择位
这些位用于设置数据字的宽度 （DWIDTH<4:0> + 1）

bit 7-5 **未实现：**读为 0

bit 4-0 **PLEN<4:0>：**多项式长度选择位
这些位用于设置多项式的长度 （多项式长度 = PLEN<4:0> + 1）。

© 2012-2013 Microchip Technology Inc.

寄存器 26-3： CRCXORH：CRC XOR 多项式高位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
X<31:24>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
X<23:16>							
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-0 **X<31:16>：**多项式的项 X^n 的异或使能位

寄存器 26-4： CRCXORL：CRC XOR 多项式低位字寄存器

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
X<15:8>							
bit 15							bit 8

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0
X<7:1>							—
bit 7							bit 0

图注：			
R = 可读位	W = 可写位	U = 未实现位，读为 0	
-n = POR 时的值	1 = 置 1	0 = 清零	x = 未知

bit 15-1 **X<15:1>：**多项式的项 X^n 的异或使能位

bit 0 **未实现：**读为 0

注：

© 2012-2013 Microchip Technology Inc.

27.0 特殊功能

注：	本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》的相关章节，该文档可从 Microchip 网站 （www.microchip.com）下载。

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件具有几项特殊功能旨在最大限度地提高应用的灵活性和可靠性，并通过减少外部元件将成本降至最低。提供的特殊功能包括：

- 灵活的配置
- 看门狗定时器 （WDT）
- 代码保护和 CodeGuard™ 安全性
- JTAG 边界扫描接口
- 在线串行编程 （ICSP™）
- 在线仿真

27.1 配置位

在 dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件中，配置字节以易失性存储方式实现。这就意味着在器件每次上电时都必须对配置数据进行编程。配置数据存储在片上程序存储空间顶部，称为闪存配置字节。表 27-1 显示了它们的具体位置。器件复位期间，配置数据会自动从闪存配置字节装入到相应的配置影子寄存器中。

注：	所有类型的器件复位都会重新装入配置数据。

在为这些器件创建应用程序时，用户应总是在代码中为编译器特别分配配置数据的闪存配置字节地址，以确保当编译代码时程序代码不会存储到该地址。

程序存储器中的所有闪存配置字的 2 个高字节应该总为 1111 1111 1111 1111。这使得当在极少情况下意外执行这些存储单元时将其作为 NOP 指令来执行。由于没有在相应的存储单元中实现这些配置位，因此向这些存储单元写入 1 不会影响器件工作。

注：	在程序存储器的最后一页上执行页擦除操作会清零闪存配置字节，从而使能代码保护。因此，用户应避免在程序存储器的最后一页上执行页擦除操作。

配置闪存字节的映射如表 27-1 所示。

表 27-1：　　配置字节寄存器映射

寄存器名称	地址	器件存储器容量（KB）	Bit 23-8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
保留	0057EC	32	—	—	—	—	—	—	—	—	—
	00AFEC	64									
	0157EC	128									
	02AFEC	256									
	0557EC	512									
保留	0057EE	32	—	—	—	—	—	—	—	—	—
	00AFEE	64									
	0157EE	128									
	02AFEE	256									
	0557EE	512									
FICD	0057F0	32	—	保留 (3)	—	JTAGEN	保留 (2)	保留 (3)	—	ICS<1:0>	
	00AFF0	64									
	0157F0	128									
	02AFF0	256									
	0557F0	512									
FPOR	0057F2	32	—	WDTWIN<1:0>		ALTI2C2	ALTI2C1	保留 (3)	—	—	—
	00AFF2	64									
	0157F2	128									
	02AFF2	256									
	0557F2	512									
FWDT	0057F4	32	—	FWDTEN	WINDIS	PLLKEN	WDTPRE	WDTPOST<3:0>			
	00AFF4	64									
	0157F4	128									
	02AFF4	256									
	0557F4	512									
FOSC	0057F6	32	—	FCKSM<1:0>		IOL1WAY	—	—	OSCIOFNC	POSCMD<1:0>	
	00AFF6	64									
	0157F6	128									
	02AFF6	256									
	0557F6	512									
FOSCSEL	0057F8	32	—	IESO	PWMLOCK(1)	—	—	—	FNOSC<2:0>		
	00AFF8	64									
	0157F8	128									
	02AFF8	256									
	0557F8	512									
FGS	0057FA	32	—	—	—	—	—	—	—	GCP	GWRP
	00AFFA	64									
	0157FA	128									
	02AFFA	256									
	0557FA	512									
保留	0057FC	32	—	—	—	—	—	—	—	—	—
	00AFFC	64									
	0157FC	128									
	02AFFC	256									
	0557FC	512									
保留	057FFE	32	—	—	—	—	—	—	—	—	—
	00AFFE	64									
	0157FE	128									
	02AFFE	256									
	0557FE	512									

图注：　— = 未实现，读为 1。

注　1：　该位仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

2：　该位保留，必须编程为 0。

3：　这些位保留，必须编程为 1。

© 2012-2013 Microchip Technology Inc.

表 27-2： 配置位说明

位域	说明
GCP	通用段代码保护位 1 = 用户程序存储区不被代码保护 0 = 对整个程序存储空间使能代码保护
GWRP	通用段写保护位 1 = 用户程序存储区不被写保护 0 = 用户程序存储区被写保护
IESO	双速振荡器启动使能位 1 = 使用 FRC 启动器件，然后自动切换到就绪的用户选择的振荡器源 0 = 使用用户选择的振荡器源启动器件
PWMLOCK(1)	PWM 锁定使能位 1 = 只有在密钥序列之后，才能对某些 PWM 寄存器进行写操作 0 = 无需密钥序列即可对 PWM 寄存器进行写操作
FNOSC<2:0>	振荡器选择位 111 = N 分频的快速 RC 振荡器 （FRCDIVN） 110 = 保留；不要使用 101 = 低功耗 RC 振荡器 （LPRC） 100 = 保留；不要使用 011 = 带 PLL 模块的主振荡器 （XT + PLL、 HS + PLL 和 EC + PLL） 010 = 主振荡器 （XT、 HS 和 EC） 001 = 带 PLL 模块、 N 分频的快速 RC 振荡器 （FRCPLL） 000 = 快速 RC 振荡器 （FRC）
FCKSM<1:0>	时钟切换模式位 1x = 禁止时钟切换，禁止故障保护时钟监视器 01 = 使能时钟切换，禁止故障保护时钟监视器 00 = 使能时钟切换，使能故障保护时钟监视器
IOL1WAY	外设引脚选择配置位 1 = 只允许一次重新配置 0 = 允许多次重新配置
OSCIOFNC	OSC2 引脚功能位 （XT 和 HS 模式除外） 1 = OSC2 为时钟输出 0 = OSC2 为通用数字 I/O 引脚
POSCMD<1:0>	主振荡器模式选择位 11 = 禁止主振荡器 10 = HS 晶振模式 01 = XT 晶振模式 00 = EC （外部时钟）模式
FWDTEN	看门狗定时器使能位 1 = 总是使能看门狗定时器 （不能禁止 LPRC 振荡器。清零 RCON 寄存器中的 SWDTEN 位将不起作用。） 0 = 通过用户软件使能 / 禁止看门狗定时器 （可通过清零 RCON 寄存器中的 SWDTEN 位来禁止 LPRC）
WINDIS	看门狗定时器窗口使能位 1 = 看门狗定时器处于非窗口模式 0 = 看门狗定时器处于窗口模式
PLLKEN	PLL 锁定使能位 1 = 使能 PLL 锁定 0 = 禁止 PLL 锁定
WDTPRE	看门狗定时器预分频比位 1 = 1:128 0 = 1:32

注 1： 该位仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

表 **27-2：** 配置位说明 （续）

位域	说明
WDTPOST<3:0>	看门狗定时器后分频比位 1111 = 1:32,768 1110 = 1:16,384 • • • 0001 = 1:2 0000 = 1:1
WDTWIN<1:0>	看门狗窗口选择位 11 = WDT 窗口为 WDT 周期的 25% 10 = WDT 窗口为 WDT 周期的 37.5% 01 = WDT 窗口为 WDT 周期的 50% 00 = WDT 窗口为 WDT 周期的 75%
ALTI2C1	备用 I2C1 引脚 1 = I2C1 被映射到 SDA1/SCL1 引脚 0 = I2C1 被映射到 ASDA1/ASCL1 引脚
ALTI2C2	备用 I2C2 引脚 1 = I2C2 被映射到 SDA2/SCL2 引脚 0 = I2C2 被映射到 ASDA2/ASCL2 引脚
JTAGEN	JTAG 使能位 1 = 使能 JTAG 0 = 禁止 JTAG
ICS<1:0>	ICD 通信通道选择位 11 = 通过 PGEC1 和 PGED1 进行通信 10 = 通过 PGEC2 和 PGED2 进行通信 01 = 通过 PGEC3 和 PGED3 进行通信 00 = 保留，不要使用

注 1： 该位仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

© 2012-2013 Microchip Technology Inc.

寄存器 27-1： DEVID：器件 ID 寄存器

R	R	R	R	R	R	R	R
DEVID<23:16>(1)							
bit 23							bit 16

R	R	R	R	R	R	R	R
DEVID<15:8>(1)							
bit 15							bit 8

R	R	R	R	R	R	R	R
DEVID<7:0>(1)							
bit 7							bit 0

图注：	R = 只读位	U = 未实现位

bit 23-0 **DEVID<23:0>：**器件标识符位 (1)

注 1： 关于器件 ID 值的列表，请参见 《带易失性配置位的 dsPIC33E/PIC24E 器件的闪存编程规范》（DS70663A_CN）。

寄存器 27-2： DEVREV：器件版本寄存器

R	R	R	R	R	R	R	R
DEVREV<23:16>(1)							
bit 23							bit 16

R	R	R	R	R	R	R	R
DEVREV<15:8>(1)							
bit 15							bit 8

R	R	R	R	R	R	R	R
DEVREV<7:0>(1)							
bit 7							bit 0

图注：	R = 只读位	U = 未实现位

bit 23-0 **DEVREV<23:0>：**器件版本位 (1)

注 1： 关于器件版本值的列表，请参见 《带易失性配置位的 dsPIC33E/PIC24E 器件的闪存编程规范》（DS70663A_CN）。

27.2 用户 ID 字

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件包含 4 个用户 ID 字，位于地址 0x800FF8 至 0x800FFE。用户 ID 字可用于存储产品信息，如序列号、系统制造日期、制造批号和其他特定于应用的信息。

表 27-3 给出了用户 ID 字寄存器映射。

表 27-3： 用户 ID 字寄存器映射

寄存器名称	地址	Bit 23-16	Bit 15-0
FUID0	0x800FF8	—	UID0
FUID1	0x800FFA	—	UID1
FUID2	0x800FFC	—	UID2
FUID3	0x800FFE	—	UID3

图注： — = 未实现，读为 1。

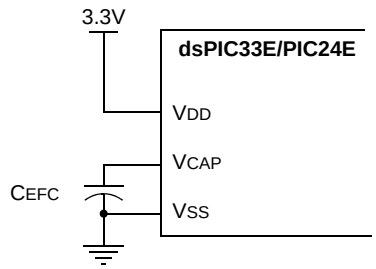
27.3 片上稳压器

所有的 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件都使用标称值为 1.8V 的电压为其内核数字逻辑供电。对于需要工作在更高的典型电压值（如 3.3V）的设计中，这可能会产生冲突。为了简化系统设计，dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X系列中的所有器件均包含一个片上稳压器，可使器件内核逻辑通过 VDD 工作。

稳压器通过其他 VDD 引脚为内核供电。必须将一个低 ESR（小于 1Ω）电容（如钽电容或陶瓷电容）连接到 VCAP 引脚（图 27-1）。这有助于维持稳压器的稳定性。滤波电容的推荐值在**第 30.0 节 “电气特性”**的表 30-5 中提供。

> **注：** 低ESR电容要尽可能靠近VCAP引脚放置，这一点很重要。

图 27-1： 片上稳压器的连接 (1,2,3)



注 1： 这些为典型的工作电压值。关于VDD和VCAP的全部工作电压范围，请参见**第 30.1 节“直流特性”**中的表 30-5。

2： 低 ESR 电容要尽可能靠近 VCAP 引脚放置，这一点很重要。

3： 当 VDD ≥ VDDMIN 时，典型 VCAP 引脚电压 = 1.8V。

27.4 欠压复位 （BOR）

欠压复位 （Brown-out Reset， BOR）模块是基于内部参考电压电路的，该电路监视经过稳压的电源电压 VCAP。 BOR 模块的主要用途是在发生欠压条件时产生器件复位。欠压条件通常由交流电源线上的毛刺 （例如，由于电力传输线路不良造成的交流周期波形部分丢失，或者由于接入大感性负载时电流消耗过大造成电压骤降）产生。

BOR 将产生复位器件的复位脉冲。 BOR 会根据器件配置位 （FNOSC<2:0> 和 POSCMD<1:0>）的值选择时钟源。

如果选择了振荡器模式，BOR将激活振荡器起振定时器（Oscillator Start-up Timer，OST）。系统时钟将保持到 OST 超时。如果使用了 PLL，则时钟将被保持到 LOCK 位 （OSCCON<5>）为 1。

同时，将在内部复位释放前应用PWRT延时（TPWRT）。如果 TPWRT = 0 且使用了晶振，那么会应用 TFSCM 的标称延时。这种情况下总的延时为 TFSCM。关于具体 TFSCM 值，请参见**第 30.0 节 “电气特性”**的表 30-22 中的参数 SY35。

BOR 状态位 （RCON<1>）置 1，指示发生了 BOR。BOR 电路在休眠或空闲模式下继续工作，当 VDD 下降到 BOR 门限电压以下时将复位器件。

© 2012-2013 Microchip Technology Inc.

27.5 看门狗定时器 （WDT）

对于dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件，WDT 由 LPRC 振荡器驱动。当使能 WDT 时，时钟源也将使能。

27.5.1 预分频器 / 后分频器

由 LPRC 提供的 WDT 时钟源的频率标称值为 32 kHz。该信号输入给可配置为 5 位 （32 分频）或 7 位 （128 分频）工作的预分频器。预分频比由 WDTPRE 配置位设置。使用 32 kHz 输入，预分频器将产生 WDT 超时周期 （TWDT），如表 30-22 中的参数 SY12 所示。

分频比可变的后分频器对 WDT 预分频器的输出进行分频，以获得范围较宽的超时周期。后分频比由 WDTPOST<3:0> 配置位（FWDT<3:0>）控制，该配置位允许选择 16 种设置，从 1:1 至 1:32,768。使用预分频器和后分频器，可以使超时周期的范围扩展到 1 ms 至 131 秒。

WDT、预分频器和后分频器在以下条件下复位：

- 任何器件复位时
- 在完成时钟切换时，无论时钟切换是由软件 （即，在更改 NOSCx 位后将 OSWEN 位置 1）引起还是由硬件 （即，故障保护时钟监视器）引起
- 当执行PWRSAV指令时（即，进入休眠或空闲模式）
- 当器件退出休眠或空闲模式恢复正常工作时
- 当在正常执行过程中执行 CLRWDT 指令时

注：	执行 CLRWDT 和 PWRSAV 指令会将预分频器和后分频器的计数值清零。

27.5.2 休眠模式和空闲模式

如果使能了 WDT，它将在休眠或空闲模式下继续运行。当发生 WDT 超时时，将唤醒器件并且将从执行 PWRSAV 指令处继续执行代码。在器件唤醒后，需要用软件将相应的 SLEEP 或 IDLE 位 （RCON<3,2>）清零。

27.5.3 使能 WDT

WDT 的使能或禁止由 FWDT 配置寄存器中的 FWDTEN 配置位控制。当FWDTEN配置位置1时，WDT总是使能。

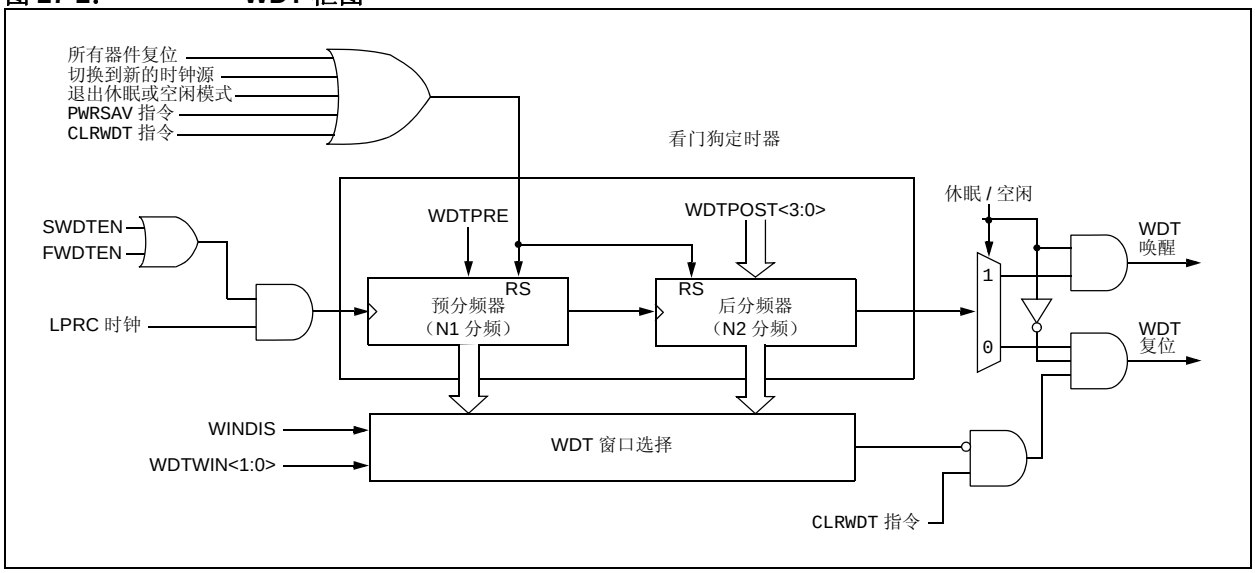
当 FWDTEN 配置位已被编程为 0 时，可以选择用软件控制 WDT。用软件将 SWDTEN 控制位 （RCON<5>）置 1 来使能 WDT。任何器件复位都会导致 SWDTEN 控制位清零。软件 WDT 选项允许用户应用程序在关键代码段使能 WDT 并在非关键代码段禁止 WDT，从而最大限度地降低功耗。

WDT 标志位 WDTO （RCON<4>）不会在 WDT 超时后自动清零。要检测后续的 WDT 事件，必须用软件将该标志位清零。

27.5.4 WDT 窗口

看门狗定时器有一种可选的窗口模式，可通过编程 WDT 配置寄存器中的 WINDIS 位（FWDT<6>）来使能该模式。在窗口模式（WINDIS = 0）下， WDT 应根据可编程看门狗定时器窗口选择位 （WDTWIN<1:0>）的设置进行清零。

图 27-2： WDT 框图



27.6 JTAG 接口

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件实现了一个 JTAG 接口，该接口支持边界扫描器件测试。关于该接口的详细信息将会在文档以后的版本中提供。

> **注：** 关于 JTAG 接口使用、配置和操作方面的更多信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 24 章“编程和诊断”**（DS70608）。

27.7 在线串行编程

可以在最终的应用电路中对 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 器件进行串行编程。只需要 5 根线即可实现这一操作，其中时钟线、数据线各一根，其余 3 根分别是电源线、接地线和编程电压线。串行编程允许用户在生产电路板时使用未编程器件，而仅在产品交付之前才对器件进行编程，从而可以使用最新版本的固件或者定制固件进行编程。关于在线串行编程（ICSP）的详细信息，请参见《带易失性配置位的 dsPIC33E/PIC24E 器件的闪存编程规范》（DS70663A_CN）。

可使用 3 对编程时钟 / 数据引脚中的任意一对：

- PGEC1 和 PGED1
- PGEC2 和 PGED2
- PGEC3 和 PGED3

27.8 在线调试器

当选择 MPLAB® ICD 3 或 REAL ICE™ 作为调试器时，将使能在线调试功能。该功能允许与 MPLAB IDE 配合使用来进行简单的调试。通过 PGECx （仿真 / 调试时钟）和 PGEDx （仿真 / 调试数据）引脚功能控制调试功能。

可使用 3 对调试时钟 / 数据引脚中的任意一对：

- PGEC1 和 PGED1
- PGEC2 和 PGED2
- PGEC3 和 PGED3

要使用器件的在线调试功能，就必须在设计中对 $\overline{\text{MCLR}}$、V_{DD}、V_{SS} 和 PGECx/PGEDx 引脚对进行正确的 ICSP 连接。此外，当使能该功能时，某些资源就不能用于一般用途了。这些资源包括数据 RAM 的前 80 字节和两个 I/O 引脚 （PGECx 和 PGEDx）。

27.9 代码保护和 CodeGuard™ 安全性

dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件提供了仅支持通用段（General Segment， GS）安全的 CodeGuard 安全性的基本实现。这一功能有助于保护各方的知识产权。

> **注：** 关于 CodeGuard 安全性使用、配置和操作方面的更多信息，请参见《dsPIC33E/PIC24E 系列参考手册》中的**第 23 章“CodeGuard 安全”**（DS70634）。

© 2012-2013 Microchip Technology Inc.

28.0 指令集汇总

注： 本数据手册总结了dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X 系列器件的特性。但是不应把本手册当作无所不包的参考手册来使用。如需了解本数据手册的补充信息，请参见《dsPIC33E/PIC24E 系列参考手册》的相关章节，该文档可从 Microchip 网站 （www.microchip.com）下载。

dsPIC33EP 系列器件的指令集与 dsPIC30F 和 dsPIC33F 系列器件的指令集几乎完全相同。 PIC24EP 系列器件的指令集与 PIC24F 和 PIC24H 系列器件的指令集几乎完全相同。

大部分指令的长度为一个程序存储字（24 位）。只有三条指令需要两个程序存储单元。

每一条单字指令长 24 位，分为一个指定指令类型的 8 位操作码和进一步指定指令操作的一个或多个操作数。

指令集是高度正交的，分为 5 个基本类别：

- 针对字或字节的操作
- 针对位的操作
- 立即数操作
- DSP 操作
- 控制操作

表 28-1 列出了在说明指令时使用的通用符号。

表 28-2 是 dsPIC33E 指令集的汇总，列出了所有指令以及每条指令影响的状态标志。

大多数针对字或字节的 W 寄存器指令 （包括桶形移位指令）有三个操作数：

- 第一个源操作数，通常是寄存器 Wb，不带任何地址修改量
- 第二个源操作数，通常是寄存器 Ws，带或不带地址修改量
- 保存结果的目标寄存器，通常是寄存器 Wd，带或不带地址修改量

不过，针对字或字节的文件寄存器指令只有两个操作数：

- 文件寄存器，由 f 值指定
- 目标寄存器，可以是文件寄存器 f 或 W0 寄存器（用 WREG 表示）

大多数位操作类指令 （包括简单的循环 / 移位指令）有两个操作数：

- W 寄存器 （带或不带地址修改量）或文件寄存器（由 Ws 或 f 的值指定）
- W 寄存器或文件寄存器中的位 （由一个立即数指定，或者由寄存器 Wb 的内容间接指定）

涉及数据传送的立即数指令，可以使用下列操作数：

- 要被装入到 W 寄存器或文件寄存器中的立即数（由 k 指定）
- 要装入立即数的 W 寄存器或文件寄存器 （由 Wb 或 f 指定）

然而，涉及算术或逻辑运算的立即数指令，使用如下的操作数：

- 第一个源操作数是寄存器 Wb，不带任何地址修改量
- 第二个源操作数是立即数
- 操作结果的目标寄存器（仅在与第一个源操作数不同时）通常是寄存器 Wd （带或不带地址修改量）

MAC 类 DSP 指令可使用下列操作数：

- 要使用的累加器 （A 或 B）（必需的操作数）
- 要用作两个操作数的 W 寄存器
- X 和 Y 地址空间预取操作
- X 和 Y 地址空间预取目标寄存器
- 累加器回写目标寄存器

与乘法无关的其他 DSP 指令使用的操作数可能包括：

- 要使用的累加器 （必需）
- 源操作数或目标操作数 （分别由 Wso 或 Wdo 指定），带或不带地址修改量
- 移位位数，由 W 寄存器 Wn 或立即数指定

控制指令可以使用下列操作数：

- 程序存储器地址
- 表读和表写指令的模式

大多数指令都是单字指令。双字指令之所以是双字长的（48 位），是因为要用 48 位来提供所需信息。在第二个字中，高 8 位全为 0。如果指令自身将第二个字当作一条指令来执行的话，它将作为一条 NOP 指令来执行。

双字指令执行需要两个指令周期。

大多数单字长指令都在一个指令周期内执行，除非条件测试结果为真、指令执行结果改变了程序计数器或者执行了 PSV 或表读操作，又或者读取了 SFR 寄存器。对于上述特殊情况，指令执行需要多个指令周期，在额外的指令周期中执行 NOP 指令。某些可能涉及到跳过后续指令的指令，如果要执行跳过的话，可能需要两个或三个周期，这取决于被跳过的指令是单字还是双字指令。此外，双字传送需要两个周期。

注： 关于指令集的更多详细信息，请参见《16 位 MCU 和 DSC 程序员参考手册》（DS70157E_CN）。

关于执行时需要多个指令周期的指令的详细信息，请参见《dsPIC33E/PIC24E 系列参考手册》（DS70359）的**第 2 章“CPU”**，特别是**第 2.8 节 “指令流类型”**。

表 28-1： 操作码说明中使用的符号

字段	说明
#text	表示由 text 定义的立即数
(text)	表示 text 的内容
[text]	表示由 text 寻址的存储单元
{ }	可选字段或操作
a ∈ {b, c, d}	a 从值 b、 c 和 d 的集合中选择
<n:m>	寄存器位域
.b	字节模式选择
.d	双字模式选择
.S	影子寄存器选择
.w	字模式选择 （默认）
Acc	两个累加器 {A, B} 之一
AWB	累加器回写目标地址寄存器 ∈ {W13, [W13]+ = 2}
bit4	4 位位选择字段 （用于字寻址指令）∈ {0...15}
C, DC, N, OV, Z	MCU 状态位：进位、半进位、负、溢出和全零标志位
Expr	绝对地址、标号或表达式 （由链接器解析）
f	文件寄存器地址 ∈ {0x0000...0x1FFF}
lit1	1 位无符号立即数 ∈ {0,1}
lit4	4 位无符号立即数 ∈ {0...15}
lit5	5 位无符号立即数 ∈ {0...31}
lit8	8 位无符号立即数 ∈ {0...255}
lit10	10 位无符号立即数，对于字节模式， ∈ {0...255}；对于字模式， ∈ {0:1023}
lit14	14 位无符号立即数 ∈ {0...16384}
lit16	16 位无符号立即数 ∈ {0...65535}
lit23	23 位无符号立即数 ∈ {0...8388608}； LSb 必须为 0
无	字段无需内容，可为空
OA, OB, SA, SB	DSP 状态位：ACCA 溢出、 ACCB 溢出、 ACCA 饱和和 ACCB 饱和
PC	程序计数器
Slit10	10 位有符号立即数 ∈ {-512...511}
Slit16	16 位有符号立即数 ∈ {-32768...32767}
Slit6	6 位有符号立即数 ∈ {-16...16}
Wb	基本 W 寄存器 ∈ {W0...W15}
Wd	目标 W 寄存器 ∈ {Wd, [Wd], [Wd++], [Wd--], [++Wd], [--Wd]}
Wdo	目标 W 寄存器 ∈ {Wnd, [Wnd], [Wnd++], [Wnd--], [++Wnd], [--Wnd], [Wnd+Wb]}

© 2012-2013 Microchip Technology Inc.

表 28-1： 操作码说明中使用的符号 （续）

字段	说明
Wm,Wn	被除数和除数工作寄存器对 （直接寻址）
Wm*Wm	用于平方指令的被乘数和乘数工作寄存器对 ∈ {W4 * W4,W5 * W5,W6 * W6,W7 * W7}
Wm*Wn	用于 DSP 指令的被乘数和乘数工作寄存器对 ∈ {W4 * W5,W4 * W6,W4 * W7,W5 * W6,W5 * W7,W6 * W7}
Wn	16 个工作寄存器之一 ∈ {W0...W15}
Wnd	16 个目标工作寄存器之一 ∈ {W0...W15}
Wns	16 个源工作寄存器之一 ∈ {W0...W15}
WREG	W0 （文件寄存器指令中使用的工作寄存器）
Ws	源 W 寄存器 ∈ {Ws, [Ws], [Ws++], [Ws--], [++Ws], [--Ws]}
Wso	源 W 寄存器 ∈ {Wns, [Wns], [Wns++], [Wns--], [++Wns], [--Wns], [Wns+Wb]}
Wx	用于 DSP 指令的 X 数据空间预取地址寄存器 ∈ {[W8] + = 6, [W8] + = 4, [W8] + = 2, [W8], [W8] - = 6, [W8] - = 4, [W8] - = 2, [W9] + = 6, [W9] + = 4, [W9] + = 2, [W9], [W9] - = 6, [W9] - = 4, [W9] - = 2, [W9 + W12], 无 }
Wxd	用于 DSP 指令的 X 数据空间预取目标寄存器 ∈ {W4...W7}
Wy	用于 DSP 指令的 Y 数据空间预取地址寄存器 ∈ {[W10] + = 6, [W10] + = 4, [W10] + = 2, [W10], [W10] - = 6, [W10] - = 4, [W10] - = 2, [W11] + = 6, [W11] + = 4, [W11] + = 2, [W11], [W11] - = 6, [W11] - = 4, [W11] - = 2, [W11 + W12], 无 }
Wyd	用于 DSP 指令的 Y 数据空间预取目标寄存器 ∈ {W4...W7}

表 28-2： 指令集概述

基本指令编号	汇编助记符	汇编语法		说明	字数	周期数	影响的状态标志
1	ADD	ADD	Acc(1)	累加器相加	1	1	OA,OB,SA,SB
		ADD	f	f = f + WREG	1	1	C,DC,N,OV,Z
		ADD	f,WREG	WREG = f + WREG	1	1	C,DC,N,OV,Z
		ADD	#lit10,Wn	Wd = lit10 + Wd	1	1	C,DC,N,OV,Z
		ADD	Wb,Ws,Wd	Wd = Wb + Ws	1	1	C,DC,N,OV,Z
		ADD	Wb,#lit5,Wd	Wd = Wb + lit5	1	1	C,DC,N,OV,Z
		ADD	Wso,#Slit4,Acc	将 16 位有符号立即数加到累加器	1	1	OA,OB,SA,SB
2	ADDC	ADDC	f	f = f + WREG + (C)	1	1	C,DC,N,OV,Z
		ADDC	f,WREG	WREG = f + WREG + (C)	1	1	C,DC,N,OV,Z
		ADDC	#lit10,Wn	Wd = lit10 + Wd + (C)	1	1	C,DC,N,OV,Z
		ADDC	Wb,Ws,Wd	Wd = Wb + Ws + (C)	1	1	C,DC,N,OV,Z
		ADDC	Wb,#lit5,Wd	Wd = Wb + lit5 + (C)	1	1	C,DC,N,OV,Z
3	AND	AND	f	f = f .AND.WREG	1	1	N,Z
		AND	f,WREG	WREG = f .AND.WREG	1	1	N,Z
		AND	#lit10,Wn	Wd = lit10 .AND.Wd	1	1	N,Z
		AND	Wb,Ws,Wd	Wd = Wb .AND.Ws	1	1	N,Z
		AND	Wb,#lit5,Wd	Wd = Wb .AND. lit5	1	1	N,Z
4	ASR	ASR	f	f = 算术右移 f	1	1	C,N,OV,Z
		ASR	f,WREG	WREG = 算术右移 f	1	1	C,N,OV,Z
		ASR	Ws,Wd	Wd = 算术右移 Ws	1	1	C,N,OV,Z
		ASR	Wb,Wns,Wnd	Wnd = 将 Wb 算术右移 Wns 位	1	1	N,Z
		ASR	Wb,#lit5,Wnd	Wnd = 将 Wb 算术右移 lit5 位	1	1	N,Z
5	BCLR	BCLR	f,#bit4	将 f 中的指定位清零	1	1	无
		BCLR	Ws,#bit4	将 Ws 中的指定位清零	1	1	无
6	BRA	BRA	C,Expr	如果有进位则跳转	1	1 (4)	无
		BRA	GE,Expr	如果大于或等于则跳转	1	1 (4)	无
		BRA	GEU,Expr	如果无符号大于或等于则跳转	1	1 (4)	无
		BRA	GT,Expr	如果大于则跳转	1	1 (4)	无
		BRA	GTU,Expr	如果无符号大于则跳转	1	1 (4)	无
		BRA	LE,Expr	如果小于或等于则跳转	1	1 (4)	无
		BRA	LEU,Expr	如果无符号小于或等于则跳转	1	1 (4)	无
		BRA	LT,Expr	如果小于则跳转	1	1 (4)	无
		BRA	LTU,Expr	如果无符号小于则跳转	1	1 (4)	无
		BRA	N,Expr	如果为负则跳转	1	1 (4)	无
		BRA	NC,Expr	如果没有进位则跳转	1	1 (4)	无
		BRA	NN,Expr	如果不为负则跳转	1	1 (4)	无
		BRA	NOV,Expr	如果未溢出则跳转	1	1 (4)	无
		BRA	NZ,Expr	如果不为零则跳转	1	1 (4)	无
		BRA	OA,Expr(1)	如果累加器 A 溢出则跳转	1	1 (4)	无
		BRA	OB,Expr(1)	如果累加器 B 溢出则跳转	1	1 (4)	无
		BRA	OV,Expr(1)	如果溢出则跳转	1	1 (4)	无
		BRA	SA,Expr(1)	如果累加器 A 饱和则跳转	1	1 (4)	无
		BRA	SB,Expr(1)	如果累加器 B 饱和则跳转	1	1 (4)	无
		BRA	Expr	无条件跳转	1	4	无
		BRA	Z,Expr	如果为零则跳转	1	1 (4)	无
		BRA	Wn	计算跳转	1	4	无
7	BSET	BSET	f,#bit4	将 f 中的指定位置 1	1	1	无
		BSET	Ws,#bit4	将 Ws 中的指定位置 1	1	1	无
8	BSW	BSW.C	Ws,Wb	将 C 位内容写入 Ws<Wb>	1	1	无
		BSW.Z	Ws,Wb	将 Z 位内容取反写入 Ws<Wb>	1	1	无

注 1： 这些指令仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

© 2012-2013 Microchip Technology Inc.

表 28-2： 指令集概述 （续）

基本指令编号	汇编助记符	汇编语法	说明	字数	周期数	影响的状态标志
9	BTG	BTG f,#bit4	将 f 中的指定位取反	1	1	无
		BTG Ws,#bit4	将 Ws 中的指定位取反	1	1	无
10	BTSC	BTSC f,#bit4	对 f 中的指定位进行测试，如果为零则跳过	1	1（2 或 3）	无
		BTSC Ws,#bit4	对 Ws 中的指定位进行测试，如果为零则跳过	1	1（2 或 3）	无
11	BTSS	BTSS f,#bit4	对 f 中的指定位进行测试，如果为 1 则跳过	1	1（2 或 3）	无
		BTSS Ws,#bit4	对Ws中的指定位进行测试，如果为1则跳过	1	1（2 或 3）	无
12	BTST	BTST f,#bit4	对 f 中的指定位进行测试	1	1	Z
		BTST.C Ws,#bit4	对 Ws 中的指定位进行测试，并将其值存储到 C	1	1	C
		BTST.Z Ws,#bit4	对 Ws 中的指定位进行测试，并将其反码存储到 Z	1	1	Z
		BTST.C Ws,Wb	对Ws<Wb>位进行测试，并将其值存储到C	1	1	C
		BTST.Z Ws,Wb	对 Ws<Wb> 位进行测试，并将其反码存储到 Z	1	1	Z
13	BTSTS	BTSTS f,#bit4	对 f 中的指定位进行测试，并将 f 中的该位置 1	1	1	Z
		BTSTS.C Ws,#bit4	对 Ws 中的指定位进行测试，并将其值存储到 C，然后将 Ws 中的该位置 1	1	1	C
		BTSTS.Z Ws,#bit4	对 Ws 中的指定位进行测试，并将其反码存储到 Z，然后将 Ws 中的该位置 1	1	1	Z
14	CALL	CALL lit23	调用子程序	2	4	SFA
		CALL Wn	间接调用子程序	1	4	SFA
		CALL.L Wn	间接调用子程序 （长地址）	1	4	SFA
15	CLR	CLR f	f = 0x0000	1	1	无
		CLR WREG	WREG = 0x0000	1	1	无
		CLR Ws	Ws = 0x0000	1	1	无
		CLR Acc,Wx,Wxd,Wy,Wyd,AWB(1)	将累加器清零	1	1	OA,OB,SA,SB
16	CLRWDT	CLRWDT	将看门狗定时器清零	1	1	WDTO,Sleep
17	COM	COM f	$f = \overline{f}$	1	1	N,Z
		COM f,WREG	$WREG = \overline{f}$	1	1	N,Z
		COM Ws,Wd	$Wd = \overline{Ws}$	1	1	N,Z
18	CP	CP f	比较 f 和 WREG	1	1	C,DC,N,OV,Z
		CP Wb,#lit8	比较 Wb 和 lit8	1	1	C,DC,N,OV,Z
		CP Wb,Ws	比较 Wb 和 Ws （Wb – Ws）	1	1	C,DC,N,OV,Z
19	CP0	CP0 f	比较 f 和 0x0000	1	1	C,DC,N,OV,Z
		CP0 Ws	比较 Ws 和 0x0000	1	1	C,DC,N,OV,Z
20	CPB	CPB f	带借位比较 f 和 WREG	1	1	C,DC,N,OV,Z
		CPB Wb,#lit8	带借位比较 Wb 和 lit8	1	1	C,DC,N,OV,Z
		CPB Wb,Ws	带借位比较 Wb 和 Ws （$Wb – Ws – \overline{C}$）	1	1	C,DC,N,OV,Z
21	CPSEQ	CPSEQ Wb,Wn	比较 Wb 和 Wn，如果相等则跳过	1	1（2 或 3）	无
	CPBEQ	CPBEQ Wb,Wn,Expr	比较 Wb 和 Wn，如果相等则跳转	1	1 (5)	无
22	CPSGT	CPSGT Wb,Wn	比较 Wb 和 Wn，如果大于则跳过	1	1（2 或 3）	无
	CPBGT	CPBGT Wb,Wn,Expr	比较 Wb 和 Wn，如果大于则跳转	1	1 (5)	无
23	CPSLT	CPSLT Wb,Wn	比较 Wb 和 Wn，如果小于则跳过	1	1（2 或 3）	无
	CPBLT	CPBLT Wb,Wn,Expr	比较 Wb 和 Wn，如果小于则跳转	1	1 (5)	无
24	CPSNE	CPSNE Wb,Wn	比较 Wb 和 Wn，如果不相等则跳过	1	1（2 或 3）	无
	CPBNE	CPBNE Wb,Wn,Expr	比较 Wb 和 Wn，如果不相等则跳转	1	1 (5)	无

注 1： 这些指令仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

表 28-2： 指令集概述 （续）

基本指令编号	汇编助记符	汇编语法		说明	字数	周期数	影响的状态标志
25	DAW	DAW	Wn	Wn = 十进制调整 Wn	1	1	C
26	DEC	DEC	f	f = f – 1	1	1	C,DC,N,OV,Z
		DEC	f,WREG	WREG = f – 1	1	1	C,DC,N,OV,Z
		DEC	Ws,Wd	Wd = Ws – 1	1	1	C,DC,N,OV,Z
27	DEC2	DEC2	f	f = f – 2	1	1	C,DC,N,OV,Z
		DEC2	f,WREG	WREG = f – 2	1	1	C,DC,N,OV,Z
		DEC2	Ws,Wd	Wd = Ws – 2	1	1	C,DC,N,OV,Z
28	DISI	DISI	#lit14	在 k 个指令周期内禁止中断	1	1	无
29	DIV	DIV.S	Wm,Wn	有符号 16/16 位整数除法	1	18	N,Z,C,OV
		DIV.SD	Wm,Wn	有符号 32/16 位整数除法	1	18	N,Z,C,OV
		DIV.U	Wm,Wn	无符号 16/16 位整数除法	1	18	N,Z,C,OV
		DIV.UD	Wm,Wn	无符号 32/16 位整数除法	1	18	N,Z,C,OV
30	DIVF	DIVF	Wm,Wn(1)	有符号 16/16 位小数除法	1	18	N,Z,C,OV
31	DO	DO	#lit15,Expr(1)	执行 DO 循环代码到 PC + Expr，执行次数为 lit15 + 1 次	2	2	无
		DO	Wn,Expr(1)	执行 DO 循环代码到 PC + Expr，执行次数为 (Wn) + 1 次	2	2	无
32	ED	ED	Wm*Wm,Acc,Wx,Wy,Wxd(1)	欧几里德距离 （无累加）	1	1	OA,OB,OAB, SA,SB,SAB
33	EDAC	EDAC	Wm*Wm,Acc,Wx,Wy,Wxd(1)	欧几里德距离	1	1	OA,OB,OAB, SA,SB,SAB
34	EXCH	EXCH	Wns,Wnd	交换 Wns 和 Wnd 的内容	1	1	无
35	FBCL	FBCL	Ws,Wnd	从左边 （MSb）开始查找第一个位变化	1	1	C
36	FF1L	FF1L	Ws,Wnd	从左边 （MSb）开始查找第一个 1	1	1	C
37	FF1R	FF1R	Ws,Wnd	从右边 （LSb）开始查找第一个 1	1	1	C
38	GOTO	GOTO	Expr	跳转到地址	2	4	无
		GOTO	Wn	间接跳转到地址	1	4	无
		GOTO.L	Wn	间接跳转到地址 （长地址）	1	4	无
39	INC	INC	f	f = f + 1	1	1	C,DC,N,OV,Z
		INC	f,WREG	WREG = f + 1	1	1	C,DC,N,OV,Z
		INC	Ws,Wd	Wd = Ws + 1	1	1	C,DC,N,OV,Z
40	INC2	INC2	f	f = f + 2	1	1	C,DC,N,OV,Z
		INC2	f,WREG	WREG = f + 2	1	1	C,DC,N,OV,Z
		INC2	Ws,Wd	Wd = Ws + 2	1	1	C,DC,N,OV,Z
41	IOR	IOR	f	f = f .IOR.WREG	1	1	N,Z
		IOR	f,WREG	WREG = f .IOR.WREG	1	1	N,Z
		IOR	#lit10,Wn	Wd = lit10 .IOR.Wd	1	1	N,Z
		IOR	Wb,Ws,Wd	Wd = Wb .IOR.Ws	1	1	N,Z
		IOR	Wb,#lit5,Wd	Wd = Wb .IOR. lit5	1	1	N,Z
42	LAC	LAC	Wso,#Slit4,Acc	装载累加器	1	1	OA,OB,OAB, SA,SB,SAB
43	LNK	LNK	#lit14	分配堆栈帧	1	1	SFA
44	LSR	LSR	f	f = 逻辑右移 f	1	1	C,N,OV,Z
		LSR	f,WREG	WREG = 逻辑右移 f	1	1	C,N,OV,Z
		LSR	Ws,Wd	Wd = 逻辑右移 Ws	1	1	C,N,OV,Z
		LSR	Wb,Wns,Wnd	Wnd = 将 Wb 逻辑右移 Wns 位	1	1	N,Z
		LSR	Wb,#lit5,Wnd	Wnd = 将 Wb 逻辑右移 lit5 位	1	1	N,Z
45	MAC	MAC	Wm*Wn,Acc,Wx,Wxd,Wy,Wyd,AWB(1)	相乘并累加	1	1	OA,OB,OAB, SA,SB,SAB
		MAC	Wm*Wm,Acc,Wx,Wxd,Wy,Wyd(1)	平方并累加	1	1	OA,OB,OAB, SA,SB,SAB

注 1： 这些指令仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

© 2012-2013 Microchip Technology Inc.

表 28-2： 指令集概述 （续）

基本指令编号	汇编助记符	汇编语法		说明	字数	周期数	影响的状态标志
46	MOV	MOV	f,Wn	将 f 中的内容送入 Wn	1	1	无
		MOV	f	将 f 中的内容送入 f	1	1	无
		MOV	f,WREG	将 f 中的内容送入 WREG	1	1	无
		MOV	#lit16,Wn	将 16 位立即数送入 Wn	1	1	无
		MOV.b	#lit8,Wn	将 8 位立即数送入 Wn	1	1	无
		MOV	Wn,f	将 Wn 中的内容送入 f	1	1	无
		MOV	Wso,Wdo	将 Ws 中的内容送入 Wd	1	1	无
		MOV	WREG,f	将 WREG 中的内容送入 f	1	1	无
		MOV.D	Wns,Wd	将 W(ns):W(ns + 1) 中的双字内容送入 Wd	1	2	无
		MOV.D	Ws,Wnd	将 Ws 中的双字内容送入 W(nd + 1):W(nd)	1	2	无
47	MOVPAG	MOVPAG	#lit10,DSRPAG	将 10 位立即数送入 DSRPAG	1	1	无
		MOVPAG	#lit9,DSWPAG	将 9 位立即数送入 DSWPAG	1	1	无
		MOVPAG	#lit8,TBLPAG	将 8 位立即数送入 TBLPAG	1	1	无
		MOVPAG	Ws, DSRPAG	将 Ws<9:0> 中的内容送入 DSRPAG	1	1	无
		MOVPAG	Ws, DSWPAG	将 Ws<8:0> 中的内容送入 DSWPAG	1	1	无
		MOVPAG	Ws, TBLPAG	将 Ws<7:0> 中的内容送入 TBLPAG	1	1	无
48	MOVSAC	MOVSAC	Acc,Wx,Wxd,Wy,Wyd,AWB(1)	预取操作数并保存累加器	1	1	无
49	MPY	MPY	Wm*Wn,Acc,Wx,Wxd,Wy,Wyd(1)	Wm 与 Wn 相乘，结果存入累加器	1	1	OA,OB,OAB, SA,SB,SAB
		MPY	Wm*Wm,Acc,Wx,Wxd,Wy,Wyd(1)	Wm 平方，结果存入累加器	1	1	OA,OB,OAB, SA,SB,SAB
50	MPY.N	MPY.N	Wm*Wn,Acc,Wx,Wxd,Wy,Wyd(1)	Wm 与 Wn 相乘并取反，结果存入累加器	1	1	无
51	MSC	MSC	Wm*Wm,Acc,Wx,Wxd,Wy,Wyd,AWB(1)	相乘再从累加器中减去	1	1	OA,OB,OAB, SA,SB,SAB
52	MUL	MUL.SS	Wb,Ws,Wnd	{Wnd + 1, Wnd} = 有符号(Wb) * 有符号(Ws)	1	1	无
		MUL.SS	Wb,Ws,Acc(1)	累加器 = 有符号 (Wb) * 有符号 (Ws)	1	1	无
		MUL.SU	Wb,Ws,Wnd	{Wnd + 1, Wnd} = 有符号(Wb) * 无符号(Ws)	1	1	无
		MUL.SU	Wb,Ws,Acc(1)	累加器 = 有符号 (Wb) * 无符号 (Ws)	1	1	无
		MUL.SU	Wb,#lit5,Acc(1)	累加器 = 有符号 (Wb) * 无符号 (lit5)	1	1	无
		MUL.US	Wb,Ws,Wnd	{Wnd + 1, Wnd} = 无符号(Wb) * 有符号(Ws)	1	1	无
		MUL.US	Wb,Ws,Acc(1)	累加器 = 无符号 (Wb) * 有符号 (Ws)	1	1	无
		MUL.UU	Wb,Ws,Wnd	{Wnd + 1, Wnd} = 无符号(Wb) * 无符号(Ws)	1	1	无
		MUL.UU	Wb,#lit5,Acc(1)	累加器 = 无符号 (Wb) * 无符号 (lit5)	1	1	无
		MUL.UU	Wb,Ws,Acc(1)	累加器 = 无符号 (Wb) * 无符号 (Ws)	1	1	无
		MULW.SS	Wb,Ws,Wnd	Wnd = 有符号 (Wb) * 有符号 (Ws)	1	1	无
		MULW.SU	Wb,Ws,Wnd	Wnd = 有符号 (Wb) * 无符号 (Ws)	1	1	无
		MULW.US	Wb,Ws,Wnd	Wnd = 无符号 (Wb) * 有符号 (Ws)	1	1	无
		MULW.UU	Wb,Ws,Wnd	Wnd = 无符号 (Wb) * 无符号 (Ws)	1	1	无
		MUL.SU	Wb,#lit5,Wnd	{Wnd + 1, Wnd} = 有符号 (Wb) * 无符号 (lit5)	1	1	无
		MUL.SU	Wb,#lit5,Wnd	Wnd = 有符号 (Wb) * 无符号 (lit5)	1	1	无
		MUL.UU	Wb,#lit5,Wnd	{Wnd + 1, Wnd} = 无符号 (Wb) * 无符号 (lit5)	1	1	无
		MUL.UU	Wb,#lit5,Wnd	Wnd = 无符号 (Wb) * 无符号 (lit5)	1	1	无
		MUL	f	W3:W2 = f * WREG	1	1	无

注 1： 这些指令仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

表 28-2： 指令集概述 （续）

基本指令编号	汇编助记符	汇编语法		说明	字数	周期数	影响的状态标志
53	NEG	NEG	Acc(1)	将累加器内容求补	1	1	OA,OB,OAB, SA,SB,SAB
		NEG	f	f = $\bar{f}$ + 1	1	1	C,DC,N,OV,Z
		NEG	f,WREG	WREG = $\bar{f}$ + 1	1	1	C,DC,N,OV,Z
		NEG	Ws,Wd	Wd = $\overline{Ws}$ + 1	1	1	C,DC,N,OV,Z
54	NOP	NOP		空操作	1	1	无
		NOPR		空操作	1	1	无
55	POP	POP	f	将栈顶 （Top-of-Stack， TOS）的内容弹出到 f	1	1	无
		POP	Wdo	将栈顶 （TOS）的内容弹出到 Wdo	1	1	无
		POP.D	Wnd	将栈顶 （TOS）的内容弹出到 W(nd): W(nd + 1)	1	2	无
		POP.S		将影子寄存器的内容弹出到主寄存器	1	1	全部
56	PUSH	PUSH	f	将 f 的内容压入栈顶 （TOS）	1	1	无
		PUSH	Wso	将 Wso 的内容压入栈顶 （TOS）	1	1	无
		PUSH.D	Wns	将 W(ns):W(ns + 1) 的内容压入栈顶（TOS）	1	2	无
		PUSH.S		将主寄存器中的内容压入影子寄存器	1	1	无
57	PWRSAV	PWRSAV	#lit1	进入休眠或空闲模式	1	1	WDTO,Sleep
58	RCALL	RCALL	Expr	相对调用	1	4	SFA
		RCALL	Wn	计算调用	1	4	SFA
59	REPEAT	REPEAT	#lit15	将下一条指令重复执行 lit15 + 1 次	1	1	无
		REPEAT	Wn	将下一条指令重复执行 (Wn) + 1 次	1	1	无
60	RESET	RESET		软件器件复位	1	1	无
61	RETFIE	RETFIE		从中断返回	1	6 (5)	SFA
62	RETLW	RETLW	#lit10,Wn	返回并将立即数存入 Wn	1	6 (5)	SFA
63	RETURN	RETURN		从子程序返回	1	6 (5)	SFA
64	RLC	RLC	f	f = 对 f 执行带进位的循环左移	1	1	C,N,Z
		RLC	f,WREG	WREG = 对 f 执行带进位的循环左移	1	1	C,N,Z
		RLC	Ws,Wd	Wd = 对 Ws 执行带进位的循环左移	1	1	C,N,Z
65	RLNC	RLNC	f	f = 循环左移 f （不带进位）	1	1	N,Z
		RLNC	f,WREG	WREG = 循环左移 f （不带进位）	1	1	N,Z
		RLNC	Ws,Wd	Wd = 循环左移 Ws （不带进位）	1	1	N,Z
66	RRC	RRC	f	f = 对 f 执行带进位的循环右移	1	1	C,N,Z
		RRC	f,WREG	WREG = 对 f 执行带进位的循环右移	1	1	C,N,Z
		RRC	Ws,Wd	Wd = 对 Ws 执行带进位的循环右移	1	1	C,N,Z
67	RRNC	RRNC	f	f = 循环右移 f （不带进位）	1	1	N,Z
		RRNC	f,WREG	WREG = 循环右移 f （不带进位）	1	1	N,Z
		RRNC	Ws,Wd	Wd = 循环右移 Ws （不带进位）	1	1	N,Z
68	SAC	SAC	Acc,#Slit4,Wdo(1)	保存累加器内容	1	1	无
		SAC.R	Acc,#Slit4,Wdo(1)	保存舍入后的累加器内容	1	1	无
69	SE	SE	Ws,Wnd	Wnd = 符号扩展后的 Ws	1	1	C,N,Z
70	SETM	SETM	f	f = 0xFFFF	1	1	无
		SETM	WREG	WREG = 0xFFFF	1	1	无
		SETM	Ws	Ws = 0xFFFF	1	1	无
71	SFTAC	SFTAC	Acc,Wn(1)	对累加器算术移位 （Wn）次	1	1	OA,OB,OAB, SA,SB,SAB
		SFTAC	Acc,#Slit6(1)	对累加器算术移位 Slit6 次	1	1	OA,OB,OAB, SA,SB,SAB

注 1： 这些指令仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

© 2012-2013 Microchip Technology Inc.

表 28-2： 指令集概述 （续）

基本指令编号	汇编助记符	汇编语法		说明	字数	周期数	影响的状态标志
72	SL	SL	f	f = 左移 f	1	1	C,N,OV,Z
		SL	f,WREG	WREG = 左移 f	1	1	C,N,OV,Z
		SL	Ws,Wd	Wd = 左移 Ws	1	1	C,N,OV,Z
		SL	Wb,Wns,Wnd	Wnd = 将 Wb 左移 Wns 位	1	1	N,Z
		SL	Wb,#lit5,Wnd	Wnd = 将 Wb 左移 lit5 位	1	1	N,Z
73	SUB	SUB	Acc(1)	从累加器减去	1	1	OA,OB,OAB, SA,SB,SAB
		SUB	f	f = f – WREG	1	1	C,DC,N,OV,Z
		SUB	f,WREG	WREG = f – WREG	1	1	C,DC,N,OV,Z
		SUB	#lit10,Wn	Wn = Wn – lit10	1	1	C,DC,N,OV,Z
		SUB	Wb,Ws,Wd	Wd = Wb – Ws	1	1	C,DC,N,OV,Z
		SUB	Wb,#lit5,Wd	Wd = Wb – lit5	1	1	C,DC,N,OV,Z
74	SUBB	SUBB	f	f = f – WREG – ($\overline{C}$)	1	1	C,DC,N,OV,Z
		SUBB	f,WREG	WREG = f – WREG – ($\overline{C}$)	1	1	C,DC,N,OV,Z
		SUBB	#lit10,Wn	Wn = Wn – lit10 – ($\overline{C}$)	1	1	C,DC,N,OV,Z
		SUBB	Wb,Ws,Wd	Wd = Wb – Ws – ($\overline{C}$)	1	1	C,DC,N,OV,Z
		SUBB	Wb,#lit5,Wd	Wd = Wb – lit5 – ($\overline{C}$)	1	1	C,DC,N,OV,Z
75	SUBR	SUBR	f	f = WREG – f	1	1	C,DC,N,OV,Z
		SUBR	f,WREG	WREG = WREG – f	1	1	C,DC,N,OV,Z
		SUBR	Wb,Ws,Wd	Wd = Ws – Wb	1	1	C,DC,N,OV,Z
		SUBR	Wb,#lit5,Wd	Wd = lit5 – Wb	1	1	C,DC,N,OV,Z
76	SUBBR	SUBBR	f	f = WREG – f – ($\overline{C}$)	1	1	C,DC,N,OV,Z
		SUBBR	f,WREG	WREG = WREG – f – ($\overline{C}$)	1	1	C,DC,N,OV,Z
		SUBBR	Wb,Ws,Wd	Wd = Ws – Wb – ($\overline{C}$)	1	1	C,DC,N,OV,Z
		SUBBR	Wb,#lit5,Wd	Wd = lit5 – Wb – ($\overline{C}$)	1	1	C,DC,N,OV,Z
77	SWAP	SWAP.b	Wn	Wn = 半字节交换 Wn 内容	1	1	无
		SWAP	Wn	Wn = 将 Wn 的两个字节相交换	1	1	无
78	TBLRDH	TBLRDH	Ws,Wd	将程序存储器中某个单元的 bit<23:16> 读入 Wd<7:0>	1	5	无
79	TBLRDL	TBLRDL	Ws,Wd	将程序存储器中某个单元的 bit<15:0> 读入 Wd	1	5	无
80	TBLWTH	TBLWTH	Ws,Wd	将 Ws<7:0> 写入程序存储器中某个单元的 bit<23:16>	1	2	无
81	TBLWTL	TBLWTL	Ws,Wd	将 Ws 写入程序存储器中某个单元的 bit<15:0>	1	2	无
82	ULNK	ULNK		释放堆栈帧	1	1	SFA
83	XOR	XOR	f	f = f .XOR.WREG	1	1	N,Z
		XOR	f,WREG	WREG = f .XOR.WREG	1	1	N,Z
		XOR	#lit10,Wn	Wd = lit10 .XOR.Wd	1	1	N,Z
		XOR	Wb,Ws,Wd	Wd = Wb .XOR.Ws	1	1	N,Z
		XOR	Wb,#lit5,Wd	Wd = Wb .XOR. lit5	1	1	N,Z
84	ZE	ZE	Ws,Wnd	Wnd = 零扩展后的 Ws	1	1	C,Z,N

注 1： 这些指令仅在 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件上可用。

注：

© 2012-2013 Microchip Technology Inc.

29.0 开发支持

一系列软件及硬件开发工具对 PIC® 单片机（MCU）和 dsPIC® 数字信号控制器 （DSC）提供支持：

- 集成开发环境
  - MPLAB® X IDE 软件
- 编译器 / 汇编器 / 链接器
  - MPLAB XC 编译器
  - MPASM™ 汇编器
  - MPLINK™ 目标链接器 / MPLIB™ 目标库管理器
  - 适用于各种器件系列的 MPLAB 汇编器 / 链接器 / 库管理器
- 模拟器
  - MPLAB X SIM 软件模拟器
- 仿真器
  - MPLAB REAL ICE™ 在线仿真器
- 在线调试器 / 编程器
  - MPLAB ICD 3
  - PICkit™ 3
- 器件编程器
  - MPLAB PM3 器件编程器
- 低成本演示 / 开发板、评估工具包及入门工具包
- 第三方开发工具

29.1 MPLAB X 集成开发环境软件

MPLAB X IDE 是适用于 Microchip 和第三方软硬件开发工具统一的通用图形用户界面，可以在 Windows®、Linux 和 Mac OS® X 上运行。MPLAB X IDE 是一款全新的 IDE，它基于 NetBeans IDE，包含许多免费的软件组件和插件，适用于高性能的应用程序开发和调试。通过这一无缝交互的用户界面，在不同工具之间的迁移以及从软件模拟器到硬件调试和编程工具的升级都变得极为简便。

MPLAB X IDE 具有完善的项目管理、可视化的调用图、可配置的观察窗口以及包含代码补全功能和上下文菜单的功能丰富编辑器，因此对于新用户来说非常灵活和友好。 MPLAB X IDE 支持对多个项目使用多个工具和同时调试，因此也完全可以满足经验丰富用户的需求。

功能丰富的编辑器：

- 彩色高亮显示语法
- 智能代码补全功能，在输入代码时提供建议和提示
- 基于用户定义规则，代码自动格式化
- 即时解析

用户友好的可定制界面：

- 完全可定制界面：工具栏、工具栏图标、窗口和窗口放置等
- 调用图窗口

基于项目的工作空间：

- 多个项目
- 多个工具
- 多种配置
- 同时调试会话

文件历史和错误跟踪：

- 本地文件历史功能
- 内建对 Bugzilla 缺陷跟踪系统的支持

29.2 MPLAB XC 编译器

MPLAB XC编译器是适用于Microchip所有8位、16位和32位MCU以及DSC器件的完全ANSI C编译器。这些编译器提供强大的集成功能以及出色的代码优化功能，且易于使用。MPLAB XC 编译器可在 Windows、Linux 或 Mac OS X 上运行。

为方便进行源代码级调试，编译器提供了已针对 MPLAB X IDE 优化的调试信息。

MPLAB XC 编译器的免费版支持所有器件和命令，没有时间或存储容量限制，且为大多数应用程序提供了充分的代码优化。

MPLAB XC 编译器包含汇编器、链接器和实用程序。汇编器生成可重定位目标文件，然后通过链接器将生成的可重定位目标文件与其他可重定位目标文件或归档文件归档或链接在一起，进而生成可执行文件。MPLAB XC 编译器使用汇编器来生成目标文件。汇编器具有如下突出特性：

- 支持全部器件指令集
- 支持定点和浮点数据
- 命令行接口
- 丰富的伪指令集
- 灵活的宏语言
- 与 MPLAB X IDE 兼容

29.3 MPASM 汇编器

MPASM 汇编器是全功能通用宏汇编器，适用于 PIC10/12/16/18 MCU。

MPASM 汇编器可生成用于 MPLINK 目标链接器的可重定位目标文件、Intel® 标准 HEX 文件、详细描述存储器使用状况和符号参考的 MAP 文件、包含源代码行及生成机器码的绝对 LST 文件以及用于调试的 COFF 文件。

MPASM 汇编器具有如下特性：

- 集成在 MPLAB X IDE 项目中
- 用户定义的宏可简化汇编代码
- 对多用途源文件进行条件汇编
- 允许完全控制汇编过程的指令

29.4 MPLINK 目标链接器 / MPLIB 目标库管理器

MPLINK 目标链接器组合由 MPASM 汇编器生成的可重定位目标文件。通过使用链接器脚本中的伪指令，它还可链接预编译库中的可重定位目标文件。

MPLIB目标库管理器管理预编译代码库文件的创建和修改。当从源文件调用库中的一段子程序时，只有包含此子程序的模块被链接到应用程序。这样可使大型库在许多不同应用中被高效地利用。

目标链接器 / 库管理器具有如下特性：

- 高效地连接单个的库而不是许多小文件
- 通过将相关的模块组合在一起来增强代码的可维护性
- 只要列出、替换、删除和抽取模块，便可灵活地创建库

29.5 适用于各种器件系列的 MPLAB 汇编器、链接器和库管理器

MPLAB汇编器为PIC24和PIC32 MCU以及dsPIC DSC器件从符号汇编语言生成可重定位机器码。MPLAB XC 编译器使用该汇编器生成目标文件。汇编器产生可重定位目标文件之后，可将这些目标文件存档，或与其他可重定位目标文件和存档链接以生成可执行文件。该汇编器有如下显著特性：

- 支持整个器件指令集
- 支持定点和浮点数据
- 命令行接口
- 丰富的指令集
- 与 MPLAB X IDE 兼容

© 2012-2013 Microchip Technology Inc.

29.6 MPLAB X SIM 软件模拟器

MPLAB X SIM 软件模拟器通过在指令级对 PIC MCU 和 dsPIC DSC 进行模拟，可在 PC 主机环境下进行代码开发。对于任何给定的指令，都可以对数据区进行检查或修改，并通过一个全面的激励控制器来施加激励。可以将各寄存器记录在文件中，以便进行进一步的运行时分析。跟踪缓冲区和逻辑分析器的显示使软件模拟器还能记录和跟踪程序的执行、 I/O 的动作、大部分的外设及内部寄存器。

MPLAB X SIM 软件模拟器完全支持使用 MPLAB XC 编译器以及 MPASM 和 MPLAB 汇编器的符号调试。该软件模拟器可用于在硬件实验室环境外灵活地开发和调试代码，是一款完美且经济的软件开发工具。

29.7 MPLAB REAL ICE 在线仿真器系统

MPLAB REAL ICE 在线仿真器系统是 Microchip 针对其闪存 DSC 和 MCU 器件推出的新一代高速仿真器。结合 MPLAB X IDE 易于使用且功能强大的图形用户界面，该仿真器可对所有 8 位、16 位和 32 位 MCU 及 DSC 器件进行调试和编程。

该仿真器通过高速 USB 2.0 接口与设计工程师的 PC 相连，并利用与在线调试器系统兼容的连接器（RJ-11）或新型抗噪声、高速低压差分信号 （LVDS）互连电缆（CAT5）与目标板相连。

可通过 MPLAB X IDE 下载将来版本的固件，对该仿真器进行现场升级。在同类仿真器中， MPLAB REAL ICE 的优势十分明显：全速仿真、运行时变量观察、跟踪分析、复杂断点、逻辑探针、耐用的探针接口及较长（长达3米）的互连电缆。

29.8 MPLAB ICD 3 在线调试器系统

MPLAB ICD 3 在线调试器系统是 Microchip 成本效益最高的高速硬件调试器 / 编程器，适用于 Microchip 的闪存 DSC 和 MCU 器件。结合 MPLAB X IDE 功能强大但易于使用的图形用户界面，该调试器可对 PIC 闪存单片机和 dsPIC DSC 进行调试和编程。

MPLAB ICD 3 在线调试器通过高速 USB 2.0 接口与设计工程师的PC相连，并利用与MPLAB ICD 2或MPLAB REAL ICE 系统兼容的连接器（RJ-11）与目标板相连。MPLAB ICD 3 支持所有 MPLAB ICD 2 连接器。

29.9 PICkit 3 在线调试器 / 编程器

结合 MPLAB X IDE 功能强大的图形用户界面，MPLAB PICkit 3 可对 PIC 闪存单片机和 dsPIC 数字信号控制器进行调试和编程，且价位较低。MPLAB PICkit 3 通过全速USB接口与设计工程师的PC相连，并利用Microchip 调试连接器 （RJ-11）（与 MPLAB ICD 3 和 MPLAB REAL ICE 兼容）与目标板相连。连接器使用两个器件 I/O 引脚和复位线来实现在线调试和在线串行编程 （In-Circuit Serial Programming™， ICSP™）。

PICkit 3 Debug Express 包括 PICkit 3、演示板和单片机、连接电缆和光盘 （内含用户指南、课程、教程、编译器和 MPLAB IDE 软件）。

29.10 MPLAB PM3 器件编程器

MPLAB PM3 器件编程器是一款符合 CE 规范的通用器件编程器，在 V_{DDMIN} 和 V_{DDMAX} 点对其可编程电压进行校验以确保可靠性最高。它有一个用来显示菜单和错误消息的大 LCD 显示器（128 x 64），以及一个支持各种封装类型的可拆卸模块化插槽装置。编程器标准配置中带有一根 ICSP 电缆。在单机模式下， MPLAB PM3 器件编程器不必与 PC 相连即可对 PIC MCU 和 dsPIC DSC 器件进行读取、校验和编程。在该模式下它还可设置代码保护。MPLAB PM3 通过 RS-232 或 USB 电缆连接到 PC 主机上。 MPLAB PM3 具备高速通信能力以及优化算法，可对具有大存储器的器件进行快速编程。它还包含了 MMC 卡，用于文件存储及数据应用。

29.11 演示 / 开发板、评估工具包及入门工具包

有许多演示、开发和评估板可用于各种 PIC MCU 和 dsPIC DSC，实现对全功能系统的快速应用开发。大多数的演示、开发和评估板都有实验布线区，供用户添加定制电路；还有应用固件和源代码，用于检查和修改。

这些板支持多种功能部件，包括 LED、温度传感器、开关、扬声器、 RS-232 接口、 LCD 显示器、电位计和附加 EEPROM 存储器。

演示和开发板可用于教学环境，在实验布线区设计定制电路，从而掌握各种单片机应用。

除了 PICDEM™ 和 dsPICDEM™ 演示 / 开发板系列电路外，Microchip 还有一系列评估工具包和演示软件，适用于模拟滤波器设计、KEELOQ® 数据安全产品 IC、CAN、IrDA®、 PowerSmart 电池管理、 SEEVAL® 评估系统、Σ–Δ ADC、流速传感器，等等。

同时还提供入门工具包，其中包含体验指定器件功能所需的所有软硬件。通常提供单个应用以及调试功能，都包含在一块电路板上。

有关演示、开发和评估工具包的完整列表，请访问 Microchip 网站 （www.microchip.com）。

29.12 第三方开发工具

Microchip 还提供一些来自第三方供应商的优秀开发工具。这些工具均经过精心挑选，功能独特，物有所值。

- SoftLog 和 CCS 等公司提供的器件编程器和量产编程器
- Gimpel 和 Trace Systems 等公司提供的软件工具
- Saleae 和 Total Phase 等公司提供的协议分析器
- MikroElektronika、Digilent® 和 Olimex 等公司提供的演示板
- EZ Web Lynx、WIZnet 和 IPLogika® 等公司提供的嵌入式以太网解决方案

© 2012-2013 Microchip Technology Inc.

30.0 电气特性

本章将对dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X和PIC24EPXXXGP/MC20X的电气特性进行概括介绍。其余信息在本文档的将来版本中提供。

下面列出了 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件的绝对最大值。器件长时间工作在最大值条件下可能会影响其可靠性。我们不建议使器件在或超过本规范指定的最大值条件下运行。

绝对最大值 (1)

偏置时的环境温度 ..... -40°C 至 +125°C
储存温度 ..... -65°C 至 +150°C
V_{DD} 引脚相对于 V_{SS} 的电压 ..... -0.3V 至 +4.0V
任一非 5V 耐压引脚相对于 V_{SS} 的电压 (3) ..... -0.3V 至 （V_{DD} + 0.3V）
任一 5V 耐压引脚相对于 V_{SS} 的电压 （当 $V_{DD} \geq 3.0V$ 时） (3) ..... -0.3V 至 +5.5V
任一 5V 耐压引脚相对于 V_{SS} 的电压 （当 $V_{DD} < 3.0V$ 时） (3) ..... -0.3V 至 +3.6V
流出 V_{SS} 引脚的最大电流 ..... 300 mA
流入 V_{DD} 引脚的最大电流 (2) ..... 300 mA
任一 4x I/O 引脚的最大灌电流 / 拉电流 ..... 15 mA
任一 8x I/O 引脚的最大灌电流 / 拉电流 ..... 25 mA
所有端口的最大灌电流 (2,4) ..... 200 mA

注 1：如果器件工作条件超过上述 “绝对最大值”，可能引起器件永久性损坏。这仅是极限参数，我们不建议器件工作在极限值甚至超过上述极限值。器件长时间工作在极限条件下可能会影响其可靠性。

2：允许的最大电流由器件最大功耗决定 （见表 30-2）。

3：关于 5V 耐压的引脚，请参见 **“引脚图”** 部分。

4：例外有：dsPIC33EPXXXGP502、dsPIC33EPXXXMC202/502 和 PIC24EPXXXGP/MC202 器件，它们的最大灌电流 / 拉电流为 130 mA。

30.1 直流特性

表 30-1： 工作 MIPS 与电压

特性	VDD 范围（单位：V）	温度范围（单位：°C）	最大 MIPS
			dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X
—	3.0V 至 3.6V(1)	-40°C 至 +85°C	70
—	3.0V 至 3.6V(1)	-40°C 至 +125°C	60

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。此条件下的器件功能经过测试，但未确定特性值。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

表 30-2： 热工作条件

参数	符号	最小值	典型值	最大值	单位
工业级温度器件					
工作结温范围	TJ	-40	—	+125	°C
工作环境温度范围	TA	-40	—	+85	°C
扩展级温度器件					
工作结温范围	TJ	-40	—	+140	°C
工作环境温度范围	TA	-40	—	+125	°C
功耗： 芯片内部功耗： PINT = VDD x (IDD – Σ IOH) I/O 引脚功耗： I/O = Σ ({VDD – VOH} x IOH) + Σ (VOL x IOL)	PD	PINT + PI/O			W
最大允许功耗	PDMAX	(TJ – TA)/θJA			W

表 30-3： 热封装特性

特性	符号	典型值	最大值	单位	注
封装热阻， 64 引脚 QFN	θJA	28.0	—	°C/W	1
封装热阻， 64 引脚 TQFP （10x10 mm）	θJA	48.3	—	°C/W	1
封装热阻， 44 引脚 QFN	θJA	29.0	—	°C/W	1
封装热阻， 44 引脚 TQFP （10x10 mm）	θJA	49.8	—	°C/W	1
封装热阻， 44 引脚 VTLA （6x6 mm）	θJA	25.2	—	°C/W	1
封装热阻， 36 引脚 VTLA （5x5 mm）	θJA	28.5	—	°C/W	1
封装热阻， 28 引脚 QFN-S	θJA	30.0	—	°C/W	1
封装热阻， 28 引脚 SSOP	θJA	71.0	—	°C/W	1
封装热阻， 28 引脚 SOIC	θJA	69.7	—	°C/W	1
封装热阻， 28 引脚 SPDIP	θJA	60.0	—	°C/W	1

注 1： 通过封装模拟获得结点与环境的热阻值 θJA。

© 2012-2013 Microchip Technology Inc.

表 30-4： 直流特性的温度和电压规范

直流特性			标准工作条件 （见注 1）：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
工作电压							
DC10	VDD	供电电压	3.0	—	3.6	V	
DC16	VPOR	确保内部上电复位信号的 **VDD 启动电压**	—	—	VSS	V	
DC17	SVDD	确保内部上电复位信号的 **VDD 上升速率**	0.03	—	—	V/ms	0V-1V/100 ms

注 1： 器件在 VBORMIN < VDD < VDDMIN 条件下工作，但模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。此条件下的器件功能经过测试，但未确定特性值。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

表 30-5： 滤波电容 （CEFC）规范

标准工作条件 （除非另外声明）： 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）							
参数编号	符号	特性	最小值	典型值	最大值	单位	备注
	CEFC	外部滤波电容值 (1)	4.7	10	—	μF	电容必须具有较低的等效串联电阻 （< 1Ω）

注 1： 当 VDD ≥ VDDMIN 时，典型 VCAP 电压 = 1.8V。

表 30-6： 直流特性：工作电流 （IDD）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）			
参数编号	**典型值**	**最大值**	**单位**	**条件**		
工作电流 （IDD）(1)						
DC20d	9	15	mA	-40°C	3.3V	10 MIPS
DC20a	9	15	mA	+25°C		
DC20b	9	15	mA	+85°C		
DC20c	9	15	mA	+125°C		
DC22d	16	25	mA	-40°C	3.3V	20 MIPS
DC22a	16	25	mA	+25°C		
DC22b	16	25	mA	+85°C		
DC22c	16	25	mA	+125°C		
DC24d	27	35	mA	-40°C	3.3V	40 MIPS
DC24a	27	35	mA	+25°C		
DC24b	27	35	mA	+85°C		
DC24c	27	35	mA	+125°C		
DC25d	36	55	mA	-40°C	3.3V	60 MIPS
DC25a	36	55	mA	+25°C		
DC25b	36	55	mA	+85°C		
DC25c	36	55	mA	+125°C		
DC26d	41	60	mA	-40°C	3.3V	70 MIPS
DC26a	41	60	mA	+25°C		
DC26b	41	60	mA	+85°C		

注 1： IDD 主要受工作电压和频率的影响。其他因素，如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会对电流消耗产生影响。所有 IDD 测量值的测试条件如下：

- 振荡器配置为带 PLL 的 EC 模式，OSC1 使用来自轨到轨的外部方波驱动（要求 EC 时钟过冲 / 下冲 < 250 mV）
- 在配置字中将 CLKO 配置为 I/O 输入引脚
- 所有 I/O 引脚配置为输入且被拉到 VSS
- $\overline{\text{MCLR}}$ = VDD， WDT 和 FSCM 被禁止
- CPU、 SRAM、程序存储器和数据存储器处于工作状态
- 外设模块都不工作；但是，仍然为每个外设提供时钟 （PMDx 的所有位均为零）
- CPU 执行 `while(1)` 语句
- JTAG 被禁止

© 2012-2013 Microchip Technology Inc.

表 30-7： 直流特性：空闲电流 （IIDLE）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）			
参数编号	典型值	最大值	单位	条件		
空闲电流 （IIDLE）(1)						
DC40d	3	8	mA	-40°C	3.3V	10 MIPS
DC40a	3	8	mA	+25°C		
DC40b	3	8	mA	+85°C		
DC40c	3	8	mA	+125°C		
DC42d	6	12	mA	-40°C	3.3V	20 MIPS
DC42a	6	12	mA	+25°C		
DC42b	6	12	mA	+85°C		
DC42c	6	12	mA	+125°C		
DC44d	11	18	mA	-40°C	3.3V	40 MIPS
DC44a	11	18	mA	+25°C		
DC44b	11	18	mA	+85°C		
DC44c	11	18	mA	+125°C		
DC45d	17	27	mA	-40°C	3.3V	60 MIPS
DC45a	17	27	mA	+25°C		
DC45b	17	27	mA	+85°C		
DC45c	17	27	mA	+125°C		
DC46d	20	35	mA	-40°C	3.3V	70 MIPS
DC46a	20	35	mA	+25°C		
DC46b	20	35	mA	+85°C		

注 1： 基本空闲电流 （IIDLE）的测量条件如下：

- CPU 内核不工作，振荡器配置为 EC 模式，外部时钟有效， OSC1 使用来自轨到轨的外部方波驱动（要求 EC 时钟过冲 / 下冲 < 250 mV）
- 在配置字中将 CLKO 配置为 I/O 输入引脚
- 所有 I/O 引脚配置为输入且被拉到 VSS
- $\overline{\text{MCLR}}$ = VDD， WDT 和 FSCM 被禁止
- 外设模块都不工作；但是，仍然为每个外设提供时钟 （PMDx 的所有位均为零）
- NVMSIDL 位 （NVMCON<12>） = 1 （即，在器件处于空闲模式时，闪存稳压器设置为待机模式）
- VREGSF 位 （RCON<11>） = 0 （即，在器件处于休眠模式时，闪存稳压器设置为待机模式）
- JTAG 被禁止

表 30-8： 直流特性：掉电电流 （IPD）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）		
参数编号	**典型值**	**最大值**	**单位**	**条件**	
掉电电流 （IPD）(1) ——dsPIC33EP32GP50X、 dsPIC33EP32MC20X/50X 和 PIC24EP32GP/MC20X					
DC60d	30	100	μA	-40°C	3.3V
DC60a	35	100	μA	+25°C	
DC60b	150	200	μA	+85°C	
DC60c	250	500	μA	+125°C	
掉电电流 （IPD）(1) ——dsPIC33EP64GP50X、 dsPIC33EP64MC20X/50X 和 PIC24EP64GP/MC20X					
DC60d	25	100	μA	-40°C	3.3V
DC60a	30	100	μA	+25°C	
DC60b	150	350	μA	+85°C	
DC60c	350	800	μA	+125°C	
掉电电流 （IPD）(1) ——dsPIC33EP128GP50X、 dsPIC33EP128MC20X/50X 和 PIC24EP128GP/MC20X					
DC60d	30	100	μA	-40°C	3.3V
DC60a	35	100	μA	+25°C	
DC60b	150	350	μA	+85°C	
DC60c	550	1000	μA	+125°C	
掉电电流 （IPD）(1) ——dsPIC33EP256GP50X、 dsPIC33EP256MC20X/50X 和 PIC24EP256GP/MC20X					
DC60d	35	100	μA	-40°C	3.3V
DC60a	40	100	μA	+25°C	
DC60b	250	450	μA	+85°C	
DC60c	1000	1200	μA	+125°C	
掉电电流 （IPD）(1) ——dsPIC33EP512GP50X、 dsPIC33EP512MC20X/50X 和 PIC24EP512GP/MC20X					
DC60d	40	—	μA	-40°C	3.3V
DC60a	45	—	μA	+25°C	
DC60b	350	—	μA	+85°C	
DC60c	1500	—	μA	+125°C	

注 1： IPD （休眠）电流的测量条件如下：

- CPU 内核不工作，振荡器配置为 EC 模式，外部时钟有效， OSC1 使用来自轨到轨的外部方波驱动（要求 EC 时钟过冲 / 下冲 < 250 mV）
- 在配置字中将 CLKO 配置为 I/O 输入引脚
- 所有 I/O 引脚配置为输入且被拉到 VSS
- MCLR = VDD， WDT 和 FSCM 被禁止
- 所有外设模块都被禁止 （PMDx 的所有位均置 1）
- VREGS 位 （RCON<8>） = 0 （即，在器件处于休眠模式时，内核稳压器设置为待机模式）
- VREGSF 位 （RCON<11>） = 0 （即，在器件处于休眠模式时，闪存稳压器设置为待机模式）
- JTAG 被禁止

© 2012-2013 Microchip Technology Inc.

表 30-9： 直流特性：看门狗定时器新增电流 （ΔIWDT）(1)

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）		
参数编号	典型值	最大值	单位	条件	
DC61d	8	—	μA	-40°C	3.3V
DC61a	10	—	μA	+25°C	
DC61b	12	—	μA	+85°C	
DC61c	13	—	μA	+125°C	

注 1： ΔIWDT 电流为当模块使能时额外消耗的电流。此电流应被加到基本 IPD 电流。所有参数为特性值，但生产时未经测试。

表 30-10： 直流特性：打盹电流 （IDOZE）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	典型值	最大值	打盹模式时钟分频比	单位	条件		
打盹电流 （IDOZE）(1)							
DC73a(2)	35	—	1:2	mA	-40°C	3.3V	FOSC = 140 MHz
DC73g	20	30	1:128	mA			
DC70a(2)	35	—	1:2	mA	+25°C	3.3V	FOSC = 140 MHz
DC70g	20	30	1:128	mA			
DC71a(2)	35	—	1:2	mA	+85°C	3.3V	FOSC = 140 MHz
DC71g	20	30	1:128	mA			
DC72a(2)	28	—	1:2	mA	+125°C	3.3V	FOSC = 120 MHz
DC72g	15	30	1:128	mA			

注 1： IDOZE 主要受工作电压和频率的影响。其他因素，如 I/O 引脚负载和开关速率、振荡器类型、内部代码执行模式和温度也会对电流消耗产生影响。所有 IDOZE 测量值的测试条件如下：

- 振荡器配置为 EC 模式，外部时钟有效， OSC1 使用来自轨到轨的外部方波驱动（要求 EC 时钟过冲 / 下冲 < 250 mV）
- 在配置字中将 CLKO 配置为 I/O 输入引脚
- 所有 I/O 引脚配置为输入且被拉到 VSS
- $\overline{\text{MCLR}}$ = VDD， WDT 和 FSCM 被禁止
- CPU、 SRAM、程序存储器和数据存储器处于工作状态
- 外设模块都不工作；但是，仍然为每个外设提供时钟 （PMDx 的所有位均为零）
- CPU 执行 `while(1)` 语句
- JTAG 被禁止

2： 该参数为特性值，但生产时未经测试。

表 30-11： 直流特性：I/O 引脚输入规范

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
	VIL	输入低电压					
DI10		任一 I/O 引脚和 $\overline{\text{MCLR}}$	VSS	—	0.2 VDD	V	
DI18		与 SDAx 和 SCLx 复用的 I/O 引脚	VSS	—	0.3 VDD	V	禁止 SMbus
DI19		与 SDAx 和 SCLx 复用的 I/O 引脚	VSS	—	0.8	V	使能 SMbus
	VIH	输入高电压					
DI20		非 5V 耐压的 I/O 引脚	0.8 VDD	—	VDD	V	（注 3）
		5V 耐压的 I/O 引脚和 $\overline{\text{MCLR}}$	0.8 VDD	—	5.5	V	（注 3）
		与 SDAx 和 SCLx 复用的 I/O 引脚	0.8 VDD	—	5.5	V	禁止 SMbus
		与 SDAx 和 SCLx 复用的 I/O 引脚	2.1	—	5.5	V	使能 SMBus
	ICNPU	电平变化通知上拉电流					
DI30			150	250	550	μA	VDD = 3.3V， VPIN = VSS
	ICNPD	电平变化通知下拉电流 (4)					
DI31			20	50	100	μA	VDD = 3.3V， VPIN = VDD

注 1： $\overline{\text{MCLR}}$ 引脚上的泄漏电流主要取决于所施加的电压。规定电压为正常工作条件下的电压。在不同的输入电压下可能测得更高的泄漏电流。

2： 负电流定义为引脚的拉电流。

3： 关于 5V 耐压的 I/O 引脚，请参见 “引脚图”。

4： VIL 源 < （VSS – 0.3）。特性值，但未经测试。

5： 非 5V 耐压引脚的 VIH 源 > （VDD + 0.3）， 5V 耐压引脚的 VIH 源 > 5.5V。特性值，但未经测试。

6： 数字 5V 耐压引脚不能承受来自任何 > 5.5V 输入源的 “正”输入注入电流。

7： 注入电流不为零会影响 ADC 结果 （约 4-6 个计数）。

8： 只要来自所有引脚的输入注入电流的 “绝对瞬时”和不超出规定的限制值，就允许 IICL 或 IICH 条件下未排除的 I/O 引脚的任意数量和 / 或组合。特性值，但未经测试。

© 2012-2013 Microchip Technology Inc.

表 30-11： 直流特性：I/O 引脚输入规范 （续）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
	IIL	输入泄漏电流 (1,2)					
DI50		5V 耐压的 I/O 引脚 (3)	-1	—	+1	μA	VSS ≤ VPIN ≤ VDD，引脚处于高阻态
DI51		非 5V 耐压的 I/O 引脚 (3)	-1	—	+1	μA	VSS ≤ VPIN ≤ VDD，引脚处于高阻态，-40°C ≤ TA ≤ +85°C
DI51a		非 5V 耐压的 I/O 引脚 (3)	-1	—	+1	μA	模拟引脚与外部参考引脚共用，-40°C ≤ TA ≤ +85°C
DI51b		非 5V 耐压的 I/O 引脚 (3)	-1	—	+1	μA	VSS ≤ VPIN ≤ VDD，引脚处于高阻态，-40°C ≤ TA ≤ +125°C
DI51c		非 5V 耐压的 I/O 引脚 (3)	-1	—	+1	μA	模拟引脚与外部参考引脚共用，-40°C ≤ TA ≤ +125°C
DI55		$\overline{\text{MCLR}}$	-5	—	+5	μA	VSS ≤ VPIN ≤ VDD
DI56		OSC1	-5	—	+5	μA	VSS ≤ VPIN ≤ VDD，XT 和 HS 模式

注 1： $\overline{\text{MCLR}}$ 引脚上的泄漏电流主要取决于所施加的电压。规定电压为正常工作条件下的电压。在不同的输入电压下可能测得更高的泄漏电流。

2： 负电流定义为引脚的拉电流。

3： 关于 5V 耐压的 I/O 引脚，请参见 **“引脚图”**。

4： VIL 源 < （VSS – 0.3）。特性值，但未经测试。

5： 非 5V 耐压引脚的 VIH 源 > （VDD + 0.3）， 5V 耐压引脚的 VIH 源 > 5.5V。特性值，但未经测试。

6： 数字 5V 耐压引脚不能承受来自任何 > 5.5V 输入源的 “正”输入注入电流。

7： 注入电流不为零会影响 ADC 结果 （约 4-6 个计数）。

8： 只要来自所有引脚的输入注入电流的 “绝对瞬时”和不超出规定的限制值，就允许 IICL 或 IICH 条件下未排除的 I/O 引脚的任意数量和 / 或组合。特性值，但未经测试。

表 30-11： 直流特性：I/O 引脚输入规范 （续）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
DI60a	I_{ICL}	输入低注入电流	0	—	-5(4,7)	mA	除 VDD、VSS、AVDD、AVSS、MCLR、VCAP 和 RB7 外的所有引脚
DI60b	I_{ICH}	输入高注入电流	0	—	+5(5,6,7)	mA	除 VDD、VSS、AVDD、AVSS、MCLR、VCAP、RB7 和所有 5V 耐压引脚 (6) 外的所有引脚
DI60c	$\sum I_{ICT}$	总输入注入电流 （所有 I/O 和控制引脚的和）	-20(8)	—	+20(8)	mA	来自所有 I/O 引脚的所有 ± 输入注入电流的绝对瞬时和 (| IICL | + | IICH |) ≤ ∑IICT

注 1： MCLR 引脚上的泄漏电流主要取决于所施加的电压。规定电压为正常工作条件下的电压。在不同的输入电压下可能测得更高的泄漏电流。

2： 负电流定义为引脚的拉电流。

3： 关于 5V 耐压的 I/O 引脚，请参见 “引脚图”。

4： VIL 源 < （VSS – 0.3）。特性值，但未经测试。

5： 非 5V 耐压引脚的 VIH 源 > （VDD + 0.3）， 5V 耐压引脚的 VIH 源 > 5.5V。特性值，但未经测试。

6： 数字 5V 耐压引脚不能承受来自任何 > 5.5V 输入源的 “正” 输入注入电流。

7： 注入电流不为零会影响 ADC 结果 （约 4-6 个计数）。

8： 只要来自所有引脚的输入注入电流的 “绝对瞬时” 和不超出规定的限制值，就允许 IICL 或 IICH 条件下未排除的 I/O 引脚的任意数量和 / 或组合。特性值，但未经测试。

© 2012-2013 Microchip Technology Inc.

表 30-12： 直流特性：I/O 引脚输出规范

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性	最小值	典型值	最大值	单位	条件
DO10	VOL	输出低电压 4x 灌电流驱动引脚 (2)	—	—	0.4	V	VDD = 3.3V， IOL ≤ 6 mA，-40°C ≤ TA ≤ +85°C IOL ≤ 5 mA，+85°C < TA ≤ +125°C
		输出低电压 8x 灌电流驱动引脚 (3)	—	—	0.4	V	VDD = 3.3V， IOL ≤ 12 mA，-40°C ≤ TA ≤ +85°C IOL ≤ 8 mA，+85°C < TA ≤ +125°C
DO20	VOH	输出高电压 4x 拉电流驱动引脚 (2)	2.4	—	—	V	IOH ≥ -10 mA， VDD = 3.3V
		输出高电压 8x 拉电流驱动引脚 (3)	2.4	—	—	V	IOH ≥ -15 mA， VDD = 3.3V
DO20A	VOH1	输出高电压 4x 拉电流驱动引脚 (2)	1.5(1)	—	—	V	IOH ≥ -14 mA， VDD = 3.3V
			2.0(1)	—	—		IOH ≥ -12 mA， VDD = 3.3V
			3.0(1)	—	—		IOH ≥ -7 mA， VDD = 3.3V
		输出高电压 8x 拉电流驱动引脚 (3)	1.5(1)	—	—	V	IOH ≥ -22 mA， VDD = 3.3V
			2.0(1)	—	—		IOH ≥ -18 mA， VDD = 3.3V
			3.0(1)	—	—		IOH ≥ -10 mA， VDD = 3.3V

注 1： 参数为特性值，但未经测试。

2： 包括不属于 8x 灌电流驱动引脚的所有 I/O 引脚 （参见下面）。

3： 包括以下引脚：
对于少于 64 引脚的器件：RA3、 RA4、 RA9、 RB<7:15> 和 RC3
对于 64 引脚器件：RA4、 RA9、 RB<7:15>、 RC3 和 RC15

表 30-13： 电气特性：BOR

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明）(1) 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值 (2)	典型值	最大值	单位	条件
BO10	VBOR	当 VDD 从高电压变为低电压时的 BOR 事件	2.65	—	2.95	V	VDD （注 2 和 3）

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。

2： 这些参数仅供设计参考，生产时未经测试。

3： VBOR 规范与 VDD 有关。

表 30-14： 直流特性：程序存储器

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
		闪存程序存储器					
D130	EP	单元耐擦写能力	10,000	—	—	E/W	-40°C 至 +125°C
D131	VPR	读操作时的 VDD	3.0	—	3.6	V	
D132b	VPEW	自定时写的 VDD	3.0	—	3.6	V	
D134	TRETD	特性保持时间	20	—	—	年	假设没有违反其他规范， -40°C 至 +125°C
D135	IDDP	编程时的供电电流 (2)	—	10	—	mA	
D136	IPEAK	启动期间的瞬时峰值电流	—	—	150	mA	
D137a	TPE	页擦除时间	17.7	—	22.9	ms	TPE = 146893 个 FRC 周期， TA = +85°C （见注 3）
D137b	TPE	页擦除时间	17.5	—	23.1	ms	TPE = 146893 个 FRC 周期， TA = +125°C （见注 3）
D138a	TWW	字写周期	41.7	—	53.8	µs	TWW = 346 个 FRC 周期， TA = +85°C （见注 3）
D138b	TWW	字写周期	41.2	—	54.4	µs	TWW = 346 个 FRC 周期， TA = +125°C （见注 3）

注 1： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。

2： 该参数为特性值，但生产时未经测试。

3： 其他条件：FRC = 7.37 MHz， TUN<5:0> = `011111` （对于最小值）， TUN<5:0> = `100000` （对于最大值）。该参数取决于 FRC 精度 （见表 30-19）和 FRC 振荡器调节寄存器 （见寄存器 9-4）的值。关于计算最小和最大时间的完整细节，请参见第 5.3 节 “编程操作”。

© 2012-2013 Microchip Technology Inc.

30.2 交流特性和时序参数

本节定义了 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件的交流特性和时序参数。

表 30-15： 温度和电压规范 —— 交流

交流特性	**标准工作条件：3.0V 至 3.6V** **（除非另外声明）** 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级） 工作电压 VDD 范围如**第 30.1 节 “直流特性”**中所述。

图 30-1： 器件时序规范的负载条件

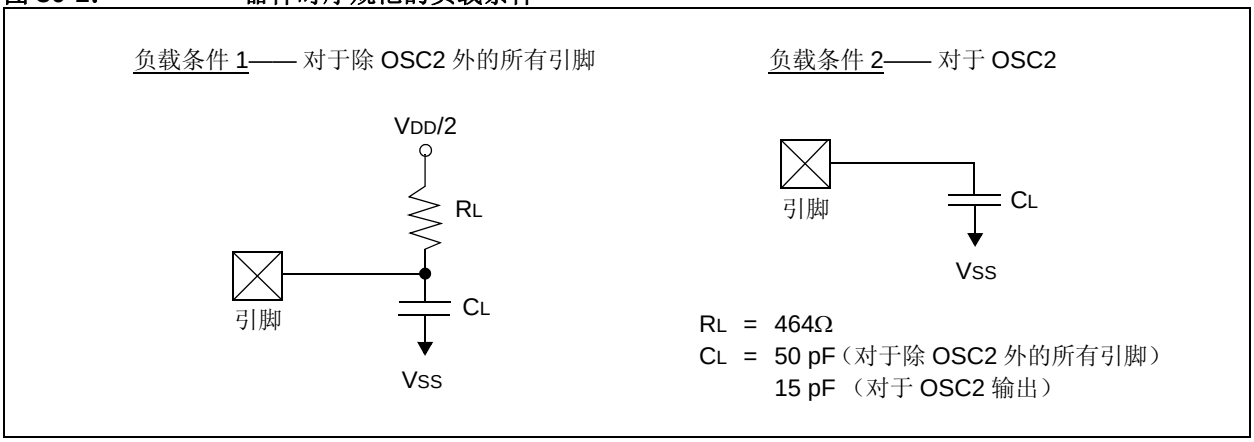


表 30-16： 输出引脚上的容性负载要求

参数编号	符号	特性	最小值	典型值	最大值	单位	条件
DO50	COSCO	OSC2 引脚	—	—	15	pF	当外部时钟用于驱动 OSC1 时、处于 XT 和 HS 模式下
DO56	CIO	所有 I/O 引脚和 OSC2	—	—	50	pF	EC 模式
DO58	CB	SCLx 和 SDAx	—	—	400	pF	在 I^2C™ 模式下

图 30-2： 外部时钟时序

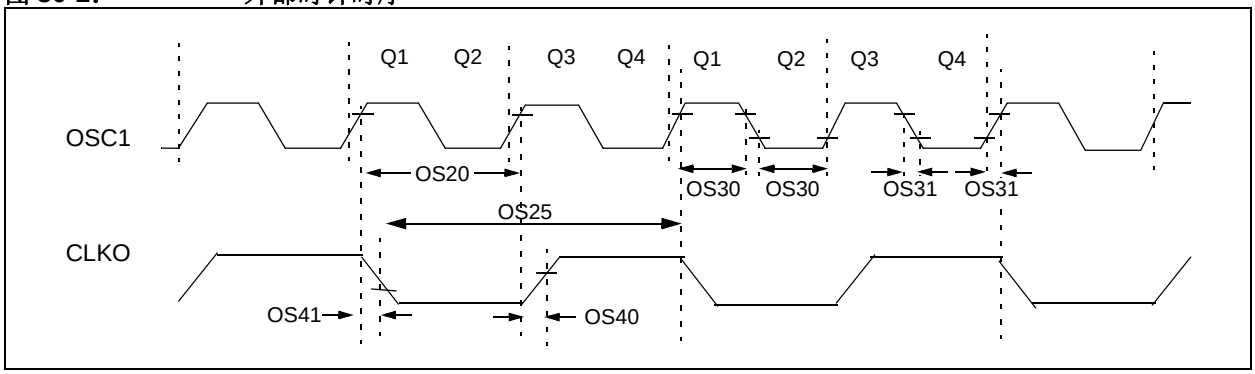


表 30-17： 外部时钟时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
OS10	FIN	外部 CLKI 频率 （外部时钟仅允许运行于 EC 和 ECPLL 模式）	DC	—	60	MHz	EC
		晶振频率	3.5 10	— —	10 25	MHz MHz	XT HS
OS20	TOSC	TOSC = 1/FOSC	8.33	—	DC	ns	+125°C
		TOSC = 1/FOSC	7.14	—	DC	ns	+85°C
OS25	TCY	指令周期 (2)	16.67	—	DC	ns	+125°C
		指令周期 (2)	14.28	—	DC	ns	+85°C
OS30	TosL，TosH	外部时钟输入 （OSC1）的高电平或低电平时间	0.45 x TOSC	—	0.55 x TOSC	ns	EC
OS31	TosR，TosF	外部时钟输入 （OSC1）的上升或下降时间	—	—	20	ns	EC
OS40	TckR	CLKO 上升时间 (3,4)	—	5.2	—	ns	
OS41	TckF	CLKO 下降时间 (3,4)	—	5.2	—	ns	
OS42	GM	外部振荡器跨导 (4)	—	12	—	mA/V	HS， VDD = 3.3V TA = +25°C
			—	6	—	mA/V	XT， VDD = 3.3V TA = +25°C

注 1： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。

2： 指令周期 （TCY）等于输入振荡器时基周期的两倍。所有规定值均为基于针对特定振荡器类型，器件在标准工作条件下执行代码时的特性数据。超出这些规定的限定值，可能导致振荡器运行不稳定和 / 或导致电流消耗超出预期值。所有器件在测试 “最小”值时，都在 OSC1 引脚连接了外部时钟。当使用了外部时钟输入时，所有器件的 “最大”周期时间限制为 “DC”（无时钟）。

3： 测量在 EC 模式下进行。在 OSC2 引脚上测量 CLKO 信号。

4： 该参数为特性值，但生产时未经测试。

© 2012-2013 Microchip Technology Inc.

表 30-18： PLL 时钟时序规范

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
OS50	FPLLI	PLL 压控振荡器 （Voltage Controlled Oscillator， VCO）的输入频率范围	0.8	—	8.0	MHz	ECPLL 和 XTPLL 模式
OS51	FSYS	片上 VCO 系统频率	120	—	340	MHz	
OS52	TLOCK	PLL 起振时间 （锁定时间）	0.9	1.5	3.1	ms	
OS53	DCLK	CLKO 稳定性 （抗抖动性） (2)	-3	0.5	3	%	

注 1： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考，未经测试。

2： 该抖动规范值通过逐个时钟周期测量的方式获得。要获得用户应用所用的各个时基或通信时钟的实际抖动，请使用以下公式：

$$实际抖动 = \frac{D_{CLK}}{\sqrt{\frac{F_{OSC}}{时基或通信时钟}}}$$

例如，如果 FOSC = 120 MHz 且 SPIx 比特率 = 10 MHz，则实际抖动如下：

$$实际抖动 = \frac{D_{CLK}}{\sqrt{\frac{120}{10}}} = \frac{D_{CLK}}{\sqrt{12}} = \frac{D_{CLK}}{3.464}$$

表 30-19： 内部 FRC 精度

交流特性		标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）					
参数编号	特性	最小值	典型值	最大值	单位	条件	
FRC 频率 = 7.37 MHz 时的内部 FRC 精度 (1)							
F20a	FRC	-1.5	0.5	+1.5	%	-40°C ≤ TA ≤ -10°C	VDD = 3.0-3.6V
		-1	0.5	+1	%	-10°C ≤ TA ≤ +85°C	VDD = 3.0-3.6V
F20b	FRC	-2	1	+2	%	+85°C ≤ TA ≤ +125°C	VDD = 3.0-3.6V

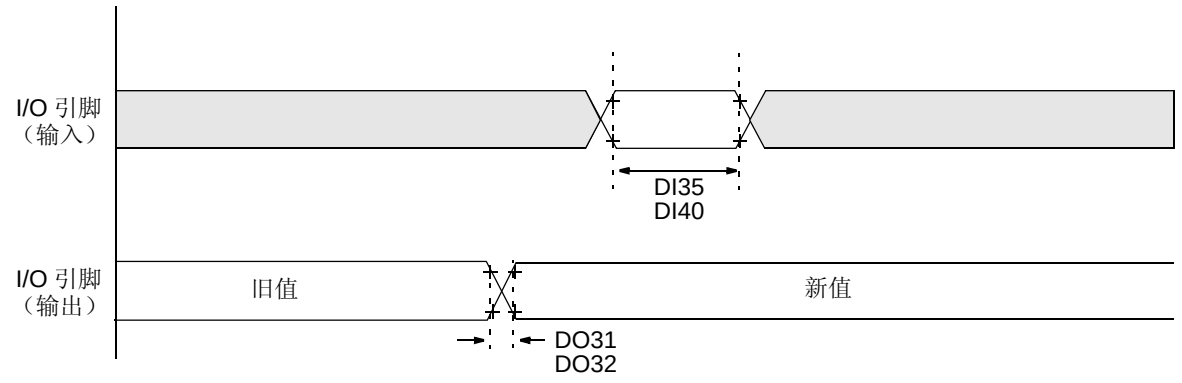
注 1： 频率在 +25°C 和 3.3V 条件下校准。 TUNx 位可用来补偿温度漂移。

表 30-20： 内部 LPRC 精度

交流特性		标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）					
参数编号	特性	最小值	典型值	最大值	单位	条件	
频率为 32.768 kHz 时的 LPRC(1)							
F21a	LPRC	-30	—	+30	%	-40°C ≤ TA ≤ -10°C	VDD = 3.0-3.6V
		-20	—	+20	%	-10°C ≤ TA ≤ +85°C	VDD = 3.0-3.6V
F21b	LPRC	-30	—	+30	%	+85°C ≤ TA ≤ +125°C	VDD = 3.0-3.6V

注 1： LPRC 频率将随 VDD 的变化而变化。

图 30-3： I/O 时序特性



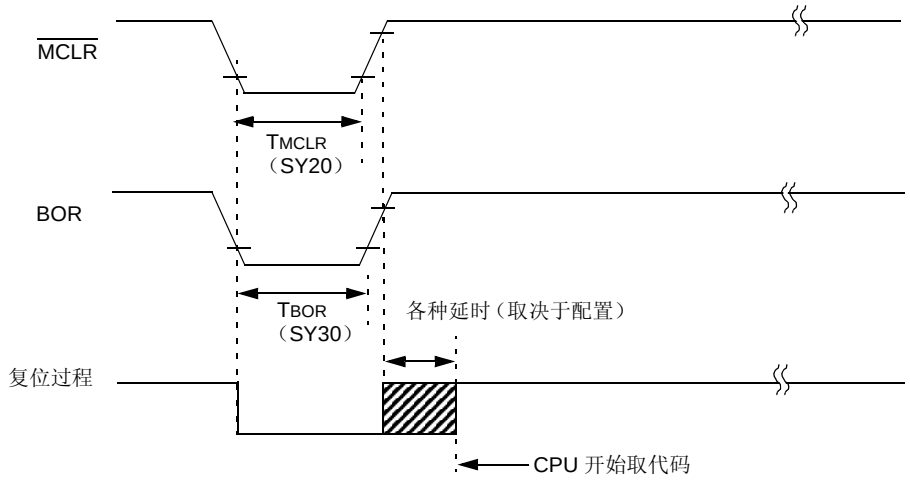
注：负载条件请参见图 30-1。

表 30-21： I/O 时序要求

交流特性			标准工作条件：3.0V 至 3.6V（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值 (1)	最大值	单位	条件
DO31	TIOR	端口输出上升时间	—	5	10	ns	
DO32	TIOF	端口输出下降时间	—	5	10	ns	
DI35	TINP	INTx 引脚高电平或低电平时间（输入）	20	—	—	ns	
DI40	TRBP	CNx 高电平或低电平时间 （输入）	2	—	—	TCY	

注 1： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。

图 30-4： BOR 和主复位时序特性



© 2012-2013 Microchip Technology Inc.

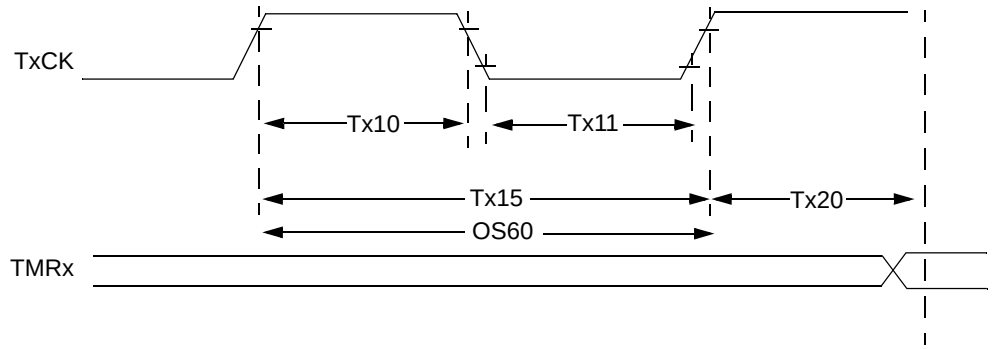
表 30-22： 复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SY00	TPU	上电周期	—	400	600	μs	
SY10	TOST	振荡器起振时间	—	1024 TOSC	—	—	TOSC = OSC1 周期
SY12	TWDT	看门狗定时器超时周期	0.85	—	1.15	ms	WDTPRE = 0， WDTPOST = 0000， 使用 F21 中指示的 LPRC 容差 （见表 30-20）
			3.4	—	4.6	ms	WDTPRE = 1， WDTPOST = 0000， 使用 F21 中指示的 LPRC 容差 （见表 30-20）
SY13	TIOZ	自 $\overline{\text{MCLR}}$ 低电平或看门狗定时器复位起 I/O 处于高阻态的时间	0.68	0.72	1.2	μs	
SY20	TMCLR	$\overline{\text{MCLR}}$ 脉冲宽度 （低电平）	2	—	—	μs	
SY30	TBOR	BOR 脉冲宽度 （低电平）	1	—	—	μs	
SY35	TFSCM	故障保护时钟监视器延时	—	500	900	μs	-40°C 至 +85°C
SY36	TVREG	稳压器从待机状态变为工作模式的时间	—	—	30	μs	
SY37	TOSCDFRC	FRC 振荡器起振延时	46	48	54	μs	
SY38	TOSCDLPRC	LPRC 振荡器起振延时	—	—	70	μs	

注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

图 30-5： TIMER1-TIMER5 外部时钟时序特性



注：负载条件请参见图 30-1。

表 30-23： TIMER1 外部时钟时序要求 (1)

交流特性				标准工作条件：3.0V 至 3.6V（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (2)		最小值	典型值	最大值	单位	条件
TA10	TTxH	T1CK 高电平时间	同步模式	取如下二者中较大值：20 或 (TCY + 20)/N	—	—	ns	还必须满足参数 TA15， N = 预分频值 （1, 8, 64, 256）
			异步模式	35	—	—	ns	
TA11	TTxL	T1CK 低电平时间	同步模式	取如下二者中较大值：20 或 (TCY + 20)/N	—	—	ns	还必须满足参数 TA15， N = 预分频值 （1, 8, 64, 256）
			异步模式	10	—	—	ns	
TA15	TTxP	T1CK 输入周期	同步模式	取如下二者中较大值：40 或 (2 TCY + 40)/N	—	—	ns	N = 预分频值 （1, 8, 64, 256）
OS60	Ft1	T1CK 振荡器输入频率范围（通过置 1 TCS 位（T1CON<1>）使能振荡器）		DC	—	50	kHz	
TA20	TCKEXTMRL	从外部 T1CK 时钟边沿到定时器递增之间的延时		0.75 TCY + 40	—	1.75 TCY + 40	ns	

注 1： Timer1 属于 A 类定时器。
2： 这些参数为特性值，但生产时未经测试。

© 2012-2013 Microchip Technology Inc.

表 30-24： TIMER2 和 TIMER4 （B 类定时器）外部时钟时序要求

交流特性				标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)		最小值	典型值	最大值	单位	条件
TB10	TtxH	TxCK 高电平时间	同步模式	取如下二者中较大值： 20 或 (TCY + 20)/N	—	—	ns	还必须满足参数 TB15， N = 预分频值 （1, 8, 64, 256）
TB11	TtxL	TxCK 低电平时间	同步模式	取如下二者中较大值： 20 或 (TCY + 20)/N	—	—	ns	还必须满足参数 TB15， N = 预分频值 （1, 8, 64, 256）
TB15	TtxP	TxCK 输入周期	同步模式	取如下二者中较大值： 40 或 (2 TCY + 40)/N	—	—	ns	N = 预分频值 （1, 8, 64, 256）
TB20	TCKEXTMRL	从外部 TxCK 时钟边沿到定时器递增之间的延时		0.75 TCY + 40	—	1.75 TCY + 40	ns	

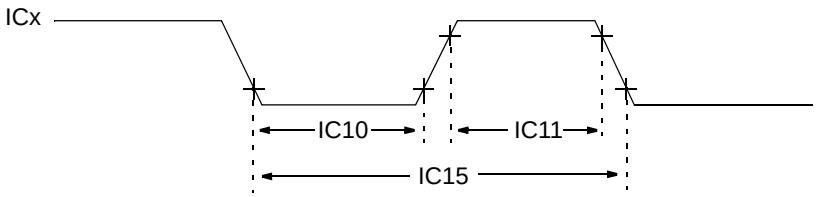
注 1： 这些参数为特性值，但生产时未经测试。

表 30-25： TIMER3 和 TIMER5 （C 类定时器）外部时钟时序要求

交流特性				标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)		最小值	典型值	最大值	单位	条件
TC10	TtxH	TxCK 高电平时间	同步	TCY + 20	—	—	ns	还必须满足参数 TC15
TC11	TtxL	TxCK 低电平时间	同步	TCY + 20	—	—	ns	还必须满足参数 TC15
TC15	TtxP	TxCK 输入周期	同步，带预分频器	2 TCY + 40	—	—	ns	N = 预分频值 （1, 8, 64, 256）
TC20	TCKEXTMRL	从外部 TxCK 时钟边沿到定时器递增之间的延时		0.75 TCY + 40	—	1.75 TCY + 40	ns	

注 1： 这些参数为特性值，但生产时未经测试。

图 30-6： 输入捕捉 x （ICx）时序特性



注：负载条件请参见图 30-1。

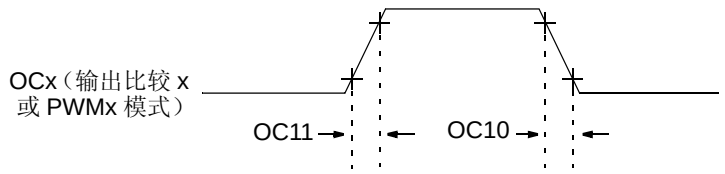
表 30-26： 输入捕捉 x 模块时序要求

交流特性			标准工作条件：3.0V 至 3.6V（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)	最小值	最大值	单位	条件	
IC10	TCCL	ICx 输入低电平时间	12.5 + 25 或 (0.5 TCY/N) + 25 中的较大值	—	ns	还必须满足参数 IC15	N = 预分频值（1, 4, 16）
IC11	TCCH	ICx 输入高电平时间	12.5 + 25 或 (0.5 TCY/N) + 25 中的较大值	—	ns	还必须满足参数 IC15	
IC15	TCCP	ICx 输入周期	25 + 50 或 (1 TCY/N) + 50 中的较大值	—	ns		

注 1： 这些参数为特性值，但生产时未经测试。

© 2012-2013 Microchip Technology Inc.

图 30-7： 输出比较 x 模块 （OCx）时序特性



注：负载条件请参见图 30-1。

表 30-27： 输出比较 x 模块时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)	最小值	典型值	最大值	单位	条件
OC10	TccF	OCx 输出下降时间	—	—	—	ns	见参数 DO32
OC11	TccR	OCx 输出上升时间	—	—	—	ns	见参数 DO31

注 1： 这些参数为特性值，但生产时未经测试。

图 30-8： OCx/PWMx 模块时序特性

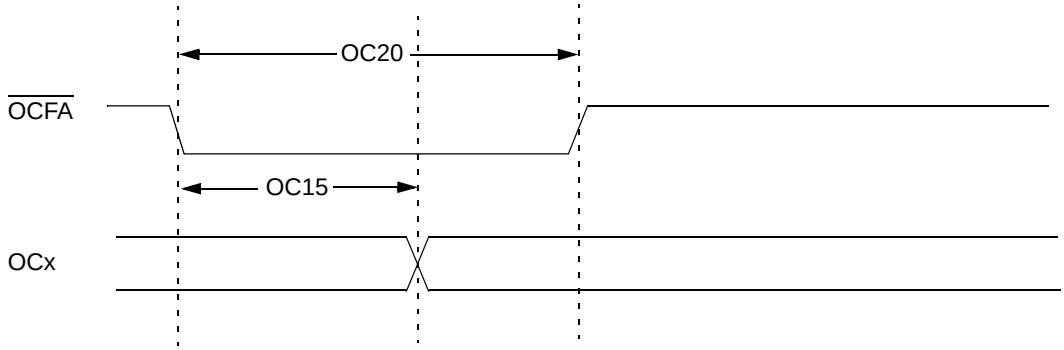


表 30-28： OCx/PWMx 模式时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)	最小值	典型值	最大值	单位	条件
OC15	TFD	故障输入到 PWMx I/O 发生变化的时间	—	—	TCY + 20	ns	
OC20	TFLT	故障输入脉冲宽度	TCY + 20	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。

图 30-9： **高速 PWMx 模块故障时序特性（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）**

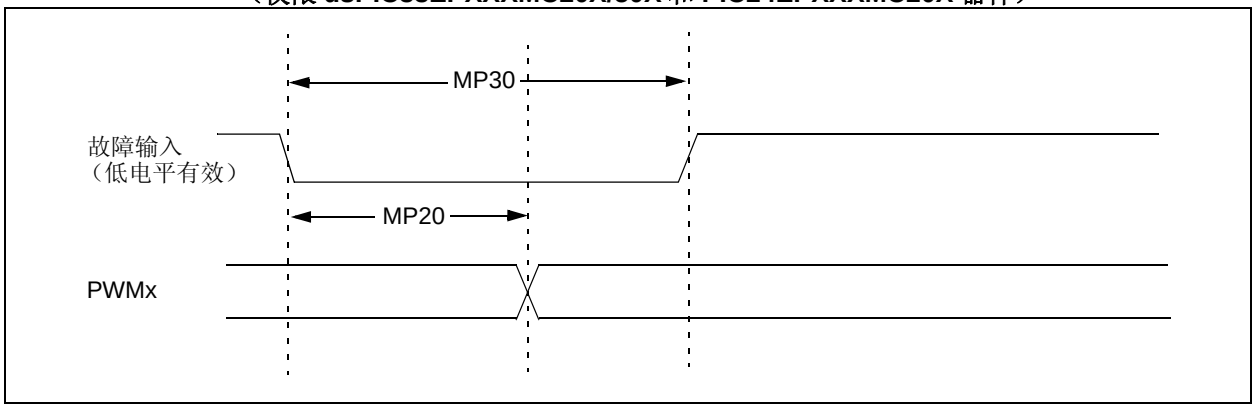


图 30-10： **高速 PWMx 模块时序特性（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）**

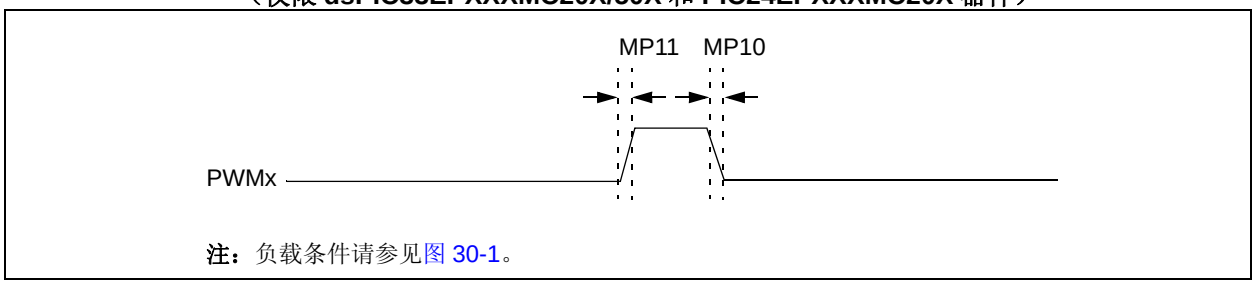


表 30-29： **高速 PWMx 模块时序要求（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）**

交流特性			标准工作条件：3.0V 至 3.6V（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)	最小值	典型值	最大值	单位	条件
MP10	TFPWM	PWMx 输出下降时间	—	—	—	ns	见参数 DO32
MP11	TRPWM	PWMx 输出上升时间	—	—	—	ns	见参数 DO31
MP20	TFD	故障输入↓到 PWMx I/O 发生变化的时间	—	—	15	ns	
MP30	TFH	故障输入脉冲宽度	15	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。

© 2012-2013 Microchip Technology Inc.

图 30-11： TIMERQ （QEI 模块）外部时钟时序特性
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

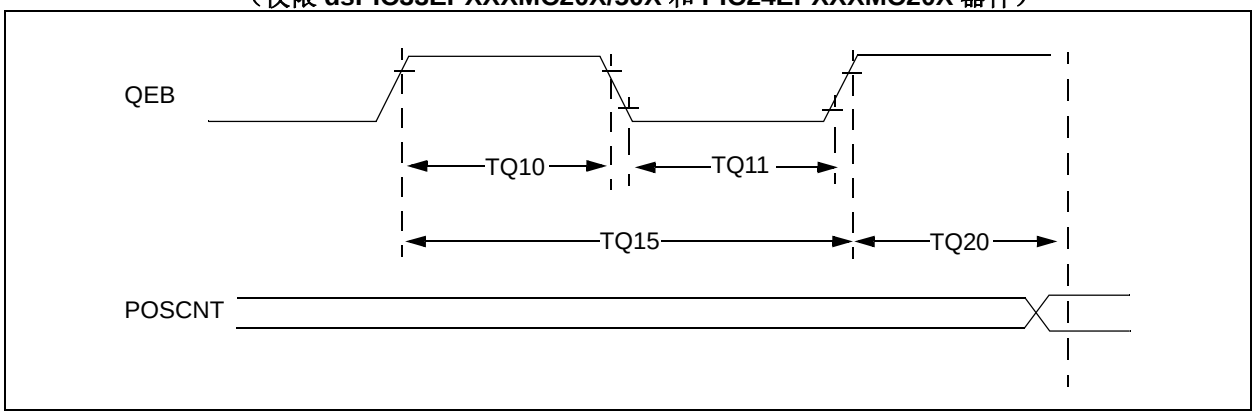


表 30-30： QEI 模块外部时钟时序要求
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

交流特性				标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)		最小值	典型值	最大值	单位	条件
TQ10	TtQH	TQCK 高电平时间	同步，带预分频器	12.5 + 25 或 (0.5 TCY/N) + 25 中的较大值	—	—	ns	还必须满足参数 TQ15
TQ11	TtQL	TQCK 低电平时间	同步，带预分频器	12.5 + 25 或 (0.5 TCY/N) + 25 中的较大值	—	—	ns	还必须满足参数 TQ15
TQ15	TtQP	TQCP 输入周期	同步，带预分频器	25 + 50 或 (1 TCY/N) + 50 中的较大值	—	—	ns	
TQ20	TCKEXTMRL	从外部 TQCK 时钟边沿到定时器递增之间的延时		—	1	TCY	—	

注 1： 这些参数为特性值，但生产时未经测试。

图 30-12： QEA/QEB 输入特性
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

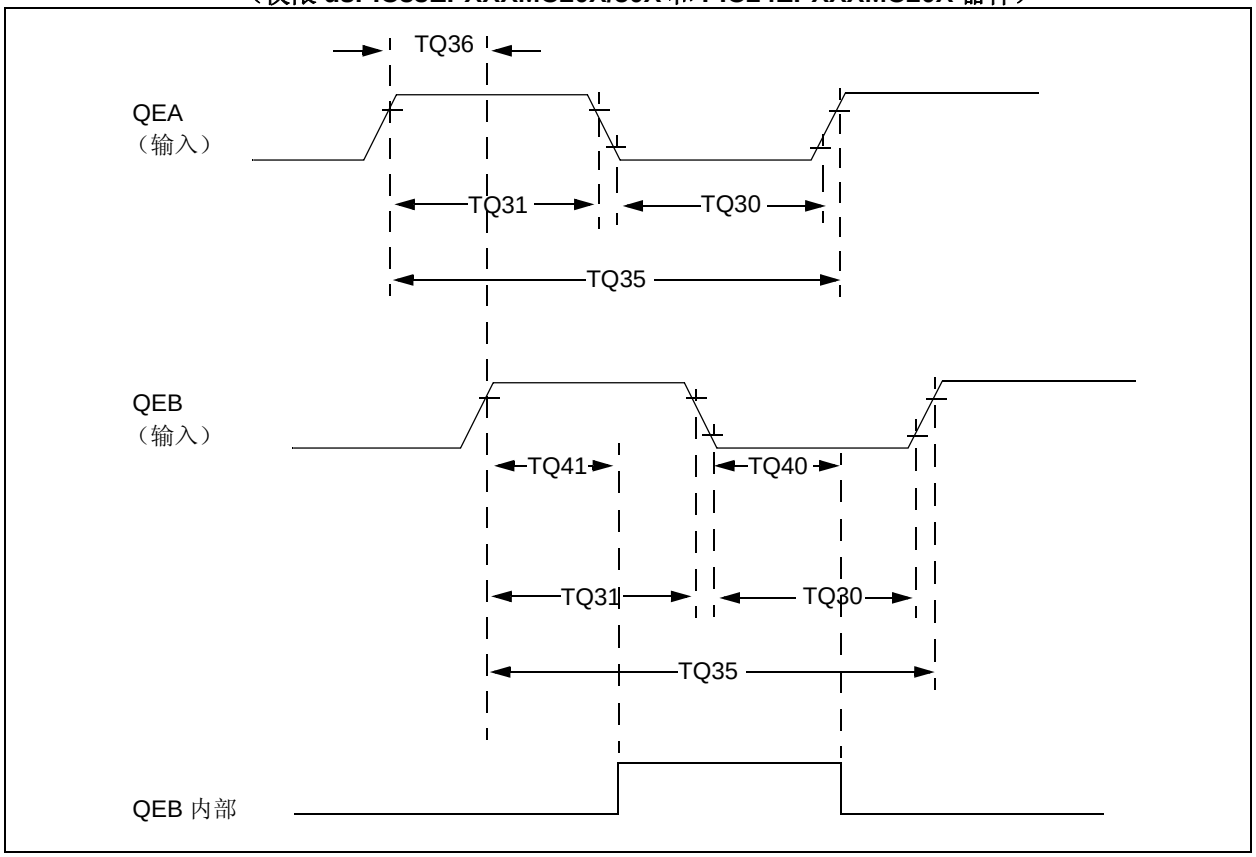


表 30-31： 正交解码器时序要求
（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）			
参数编号	符号	特性 (1)	典型值 (2)	最大值	单位	条件
TQ30	TQUL	正交输入低电平时间	6 TCY	—	ns	
TQ31	TQUH	正交输入高电平时间	6 TCY	—	ns	
TQ35	TQUIN	正交输入周期	12 TCY	—	ns	
TQ36	TQUP	正交相位周期	3 TCY	—	ns	
TQ40	TQUFL	数字滤波器识别低电平的时间	3 * N * TCY	—	ns	N = 1、 2、 4、 16、 32、 64、 128 和 256 （注 3）
TQ41	TQUFH	数字滤波器识别高电平的时间	3 * N * TCY	—	ns	N = 1、 2、 4、 16、 32、 64、 128 和 256 （注 3）

注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考，未经测试。

3： N = 索引通道数字滤波器时钟分频选择位。请参见 《dsPIC33E/PIC24E 系列参考手册》中的**第 15 章 “正交编码器接口 （QEI）”**（DS70601）。请访问 Microchip 网站了解最新的系列参考手册章节。

© 2012-2013 Microchip Technology Inc.

图 30-13： QEI 模块索引脉冲时序特性（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

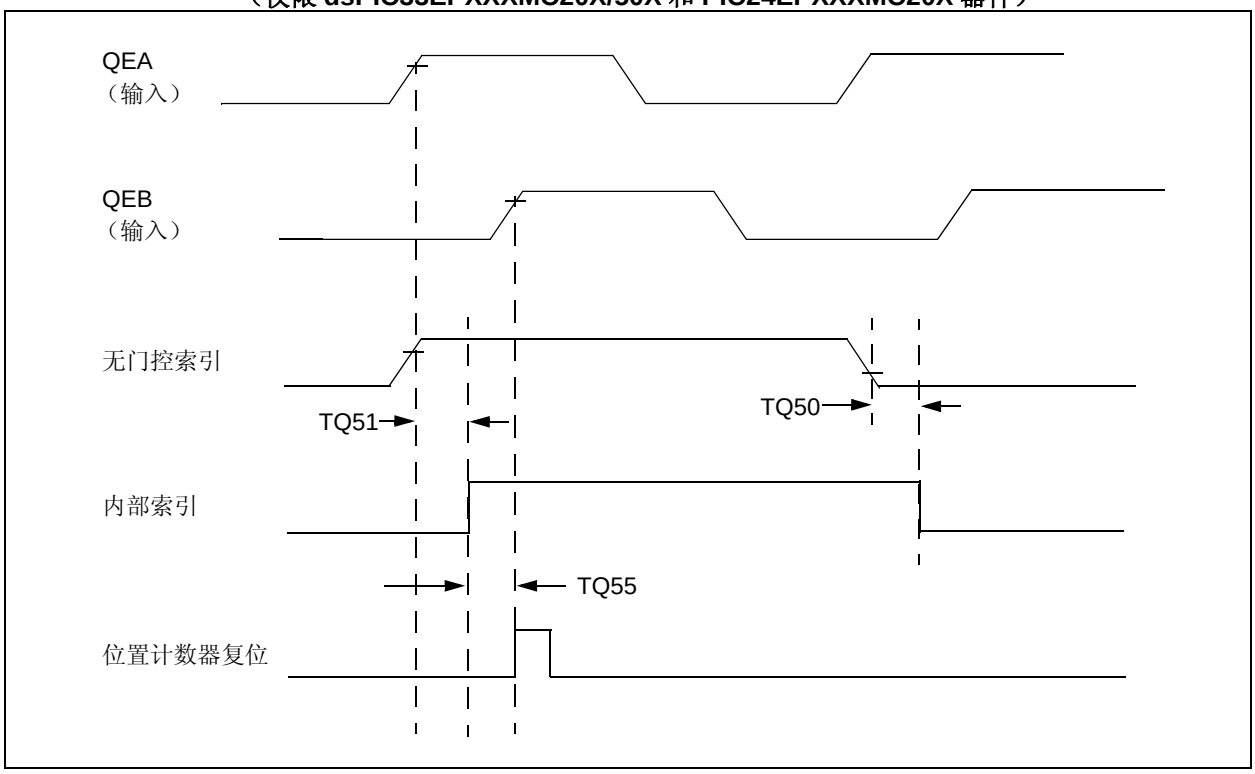


表 30-32： QEI 索引脉冲时序要求（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）

交流特性			标准工作条件：3.0V 至 3.6V（除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）			
参数编号	符号	特性 (1)	最小值	最大值	单位	条件
TQ50	TqiL	数字滤波器识别低电平的时间	3 * N * TCY	—	ns	N = 1、2、4、16、32、64、128 和 256 （注 2）
TQ51	TqiH	数字滤波器识别高电平的时间	3 * N * TCY	—	ns	N = 1、2、4、16、32、64、128 和 256 （注 2）
TQ55	Tqidxr	识别到索引脉冲至位置计数器复位的时间 （无门控索引）	3 TCY	—	ns	

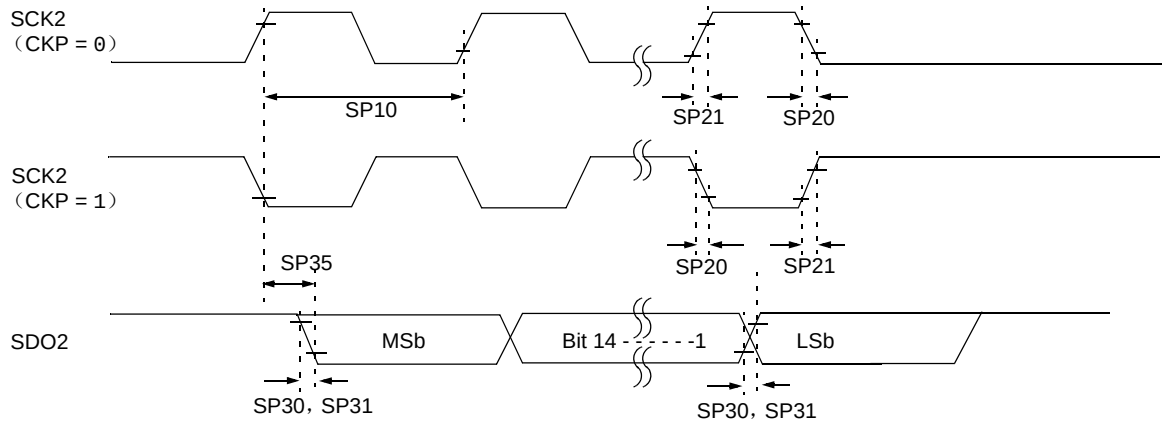
注 1： 这些参数为特性值，但生产时未经测试。

2： 显示 QEA 和 QEB 与索引脉冲的对齐只是为了说明位置计数器的复位时序。只显示了正向 （QEA 超前 QEB）时序。反向 （QEA 滞后 QEB）的时序与此相同，但索引脉冲识别发生在下降沿。

表 30-33： SPI2 最大数据 / 时钟速率汇总

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）			
最大数据速率	主模式仅发送（半双工）	主模式发送 / 接收（全双工）	从模式发送 / 接收（全双工）	CKE	CKP	SMP
15 MHz	表 30-33	—	—	0,1	0,1	0,1
9 MHz	—	表 30-34	—	1	0,1	1
9 MHz	—	表 30-35	—	0	0,1	1
15 MHz	—	—	表 30-36	1	0	0
11 MHz	—	—	表 30-37	1	1	0
15 MHz	—	—	表 30-38	0	1	0
11 MHz	—	—	表 30-39	0	0	0

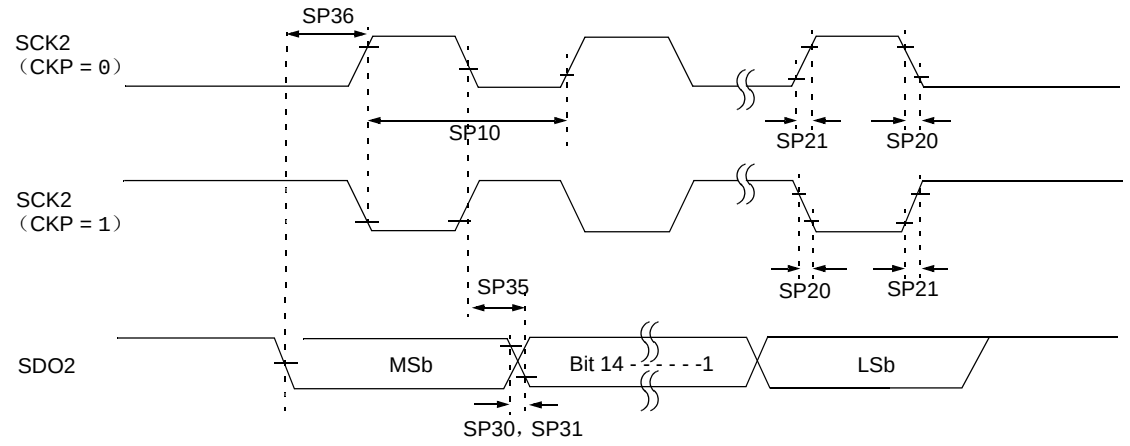
图 30-14： SPI2 主模式 （半双工，仅发送， CKE = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

图 30-15： SPI2 主模式 （半双工，仅发送， CKE = 1）时序特性



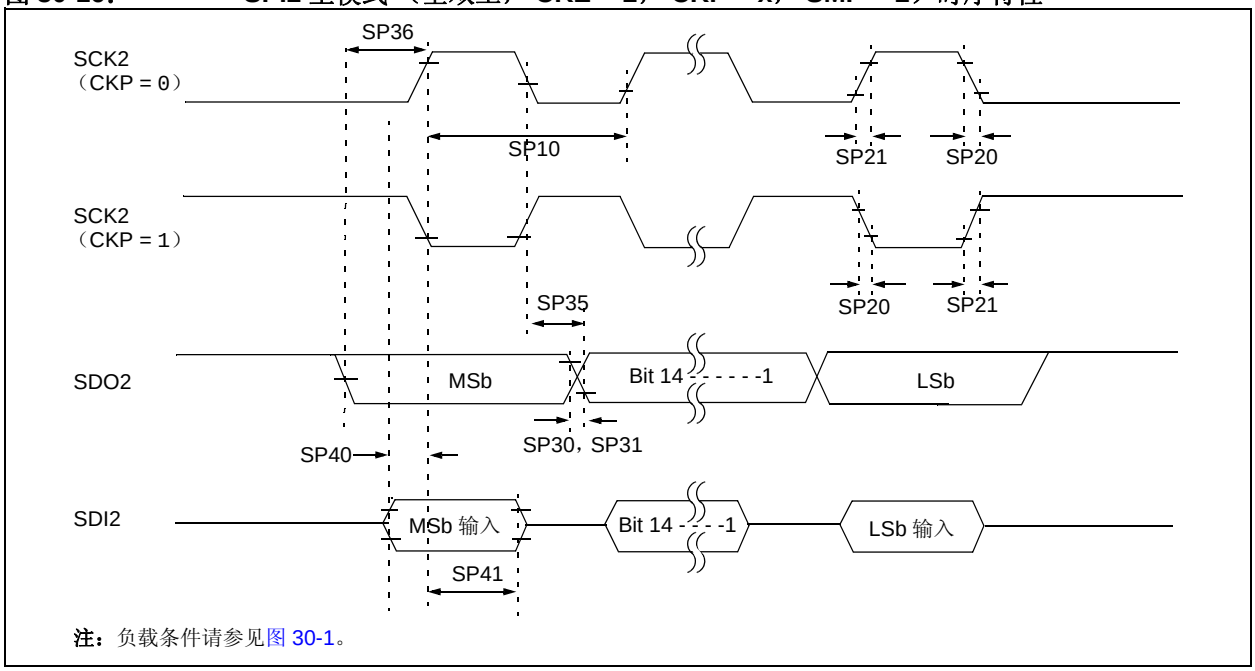
注：负载条件请参见图 30-1。

表 30-34： SPI2 主模式 （半双工，仅发送）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP10	FscP	最大 SCK2 频率	—	—	15	MHz	（注 3）
SP20	TscF	SCK2 输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP21	TscR	SCK2 输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO2 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO2 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK2 边沿之后 SDO2 数据输出有效的时间	—	6	20	ns	
SP36	TdiV2scH，TdiV2scL	SDO2 数据输出建立到出现第一个 SCK2 边沿的时间	30	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。
2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。
3： SCK2 的最小时钟周期为 66.7 ns。因此，主模式下产生的时钟不应违反此规范。
4： 假定所有 SPI2 引脚上的负载均为 50 pF。

图 30-16： SPI2 主模式 （全双工， CKE = 1， CKP = x， SMP = 1）时序特性



注：负载条件请参见图 30-1。

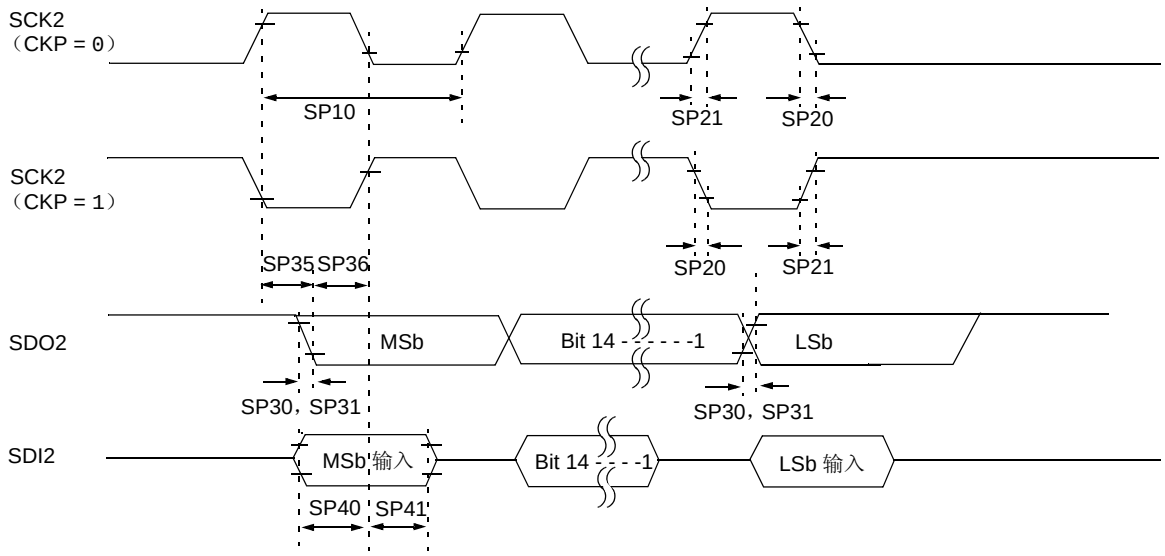
表 30-35： SPI2 主模式 （全双工， CKE = 1， CKP = x， SMP = 1）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP10	FscP	最大 SCK2 频率	—	—	9	MHz	（注 3）
SP20	TscF	SCK2 输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP21	TscR	SCK2 输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO2 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO2 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK2 边沿之后 SDO2 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2sc，TdoV2scL	SDO2 数据输出建立到出现第一个 SCK2 边沿的时间	30	—	—	ns	
SP40	TdiV2scH，TdiV2scL	SDI2 数据输入到 SCK2 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL，TscL2diL	SDI2 数据输入到 SCK2 边沿的保持时间	30	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。
2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。
3： SCK2 的最小时钟周期为 111 ns。主模式下产生的时钟不应违反此规范。
4： 假定所有 SPI2 引脚上的负载均为 50 pF。

© 2012-2013 Microchip Technology Inc.

图 30-17： SPI2 主模式 （全双工， CKE = 0， CKP = x， SMP = 1）时序特性



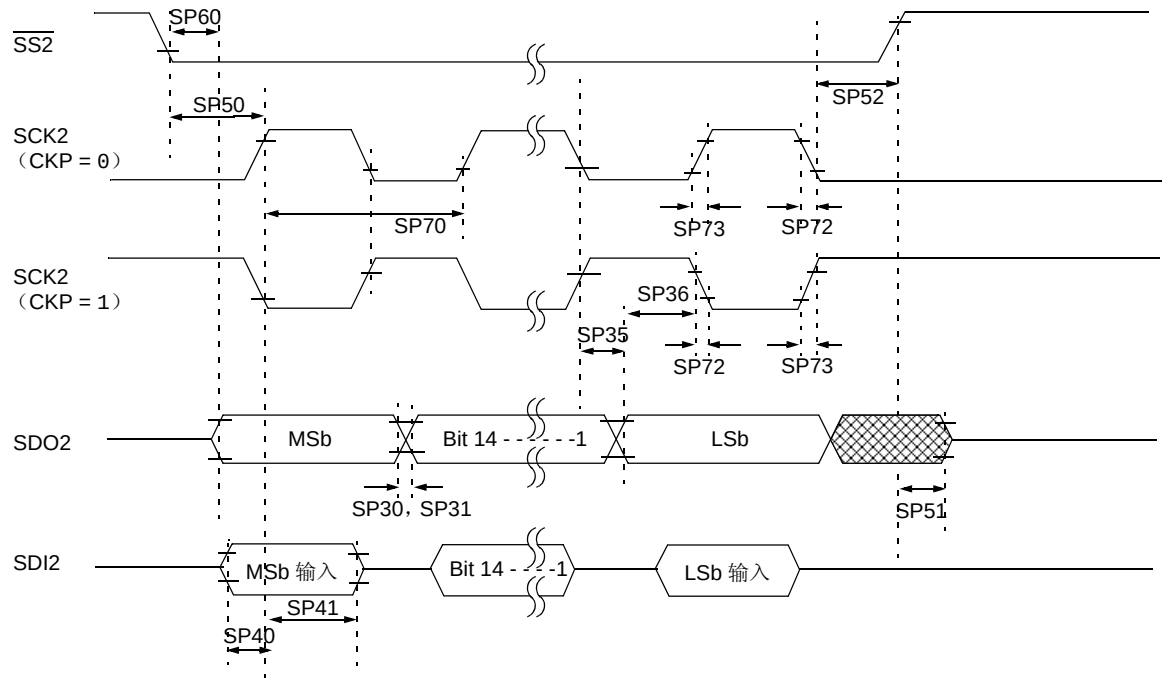
注：负载条件请参见图 30-1。

表 30-36： SPI2 主模式 （全双工， CKE = 0， CKP = x， SMP = 1）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP10	FscP	最大 SCK2 频率	—	—	9	MHz	-40°C 至 +125°C （注 3）
SP20	TscF	SCK2 输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP21	TscR	SCK2 输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO2 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO2 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK2 边沿之后 SDO2 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH，TdoV2scL	SDO2 数据输出建立到出现第一个 SCK2 边沿的时间	30	—	—	ns	
SP40	TdiV2scH，TdiV2scL	SDI2 数据输入到 SCK2 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL，TscL2diL	SDI2 数据输入到 SCK2 边沿的保持时间	30	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。
2： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。
3： SCK2 的最小时钟周期为 111 ns。主模式下产生的时钟不应违反此规范。
4： 假定所有 SPI2 引脚上的负载均为 50 pF。

图 30-18： SPI2 从模式 （全双工， CKE = 1， CKP = 0， SMP = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-37： SPI2 从模式 （全双工， CKE = 1， CKP = 0， SMP = 0）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	FscP	最大 SCK2 输入频率	—	—	FP 或 15 中的较小值	MHz	（注 3）
SP72	TscF	SCK2 输入下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP73	TscR	SCK2 输入上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO2 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO2 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK2 边沿之后 SDO2 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH，TdoV2scL	SDO2 数据输出建立到出现第一个 SCK2 边沿的时间	30	—	—	ns	
SP40	TdiV2scH，TdiV2scL	SDI2 数据输入到 SCK2 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL，TscL2diL	SDI2 数据输入到 SCK2 边沿的保持时间	30	—	—	ns	
SP50	TssL2scH，TssL2scL	$\overline{SS2}$↓ 到 SCK2↑ 或 SCK2↓ 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{SS2}$↑ 到 SDO2 输出高阻态的时间	10	—	50	ns	（注 4）
SP52	TscH2ssH TscL2ssH	SCK2 边沿之后 $\overline{SS2}$↑ 有效的时间	1.5 TCY + 40	—	—	ns	（注 4）
SP60	TssL2doV	$\overline{SS2}$ 边沿之后 SDO2 数据输出有效的时间	—	—	50	ns	

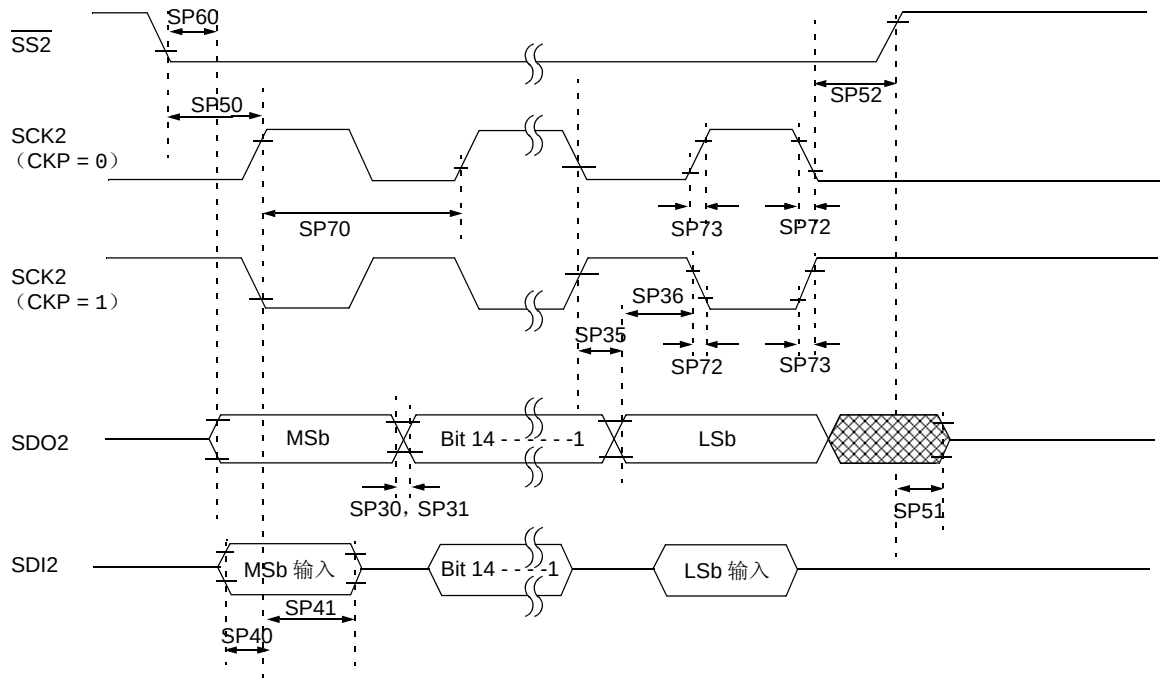
注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： SCK2 的最小时钟周期为 66.7 ns。因此，主模式下产生的 SCK2 时钟不应违反此规范。

4： 假定所有 SPI2 引脚上的负载均为 50 pF。

图 30-19： SPI2 从模式 （全双工， CKE = 1， CKP = 1， SMP = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-38： SPI2 从模式 （全双工， CKE = 1， CKP = 1， SMP = 0）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	FscP	最大 SCK2 输入频率	—	—	FP 或 11 中的较小值	MHz	（注 3）
SP72	TscF	SCK2 输入下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP73	TscR	SCK2 输入上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO2 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO2 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK2 边沿之后 SDO2 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH，TdoV2scL	SDO2 数据输出建立到出现第一个 SCK2 边沿的时间	30	—	—	ns	
SP40	TdiV2scH，TdiV2scL	SDI2 数据输入到 SCK2 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL，TscL2diL	SDI2 数据输入到 SCK2 边沿的保持时间	30	—	—	ns	
SP50	TssL2scH，TssL2scL	$\overline{SS2}$ ↓ 到 SCK2 ↑ 或 SCK2 ↓ 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{SS2}$ ↑ 到 SDO2 输出高阻态的时间	10	—	50	ns	（注 4）
SP52	TscH2ssH TscL2ssH	SCK2 边沿之后 $\overline{SS2}$ ↑ 有效的时间	1.5 TCY + 40	—	—	ns	（注 4）
SP60	TssL2doV	$\overline{SS2}$ 边沿之后 SDO2 数据输出有效的时间	—	—	50	ns	

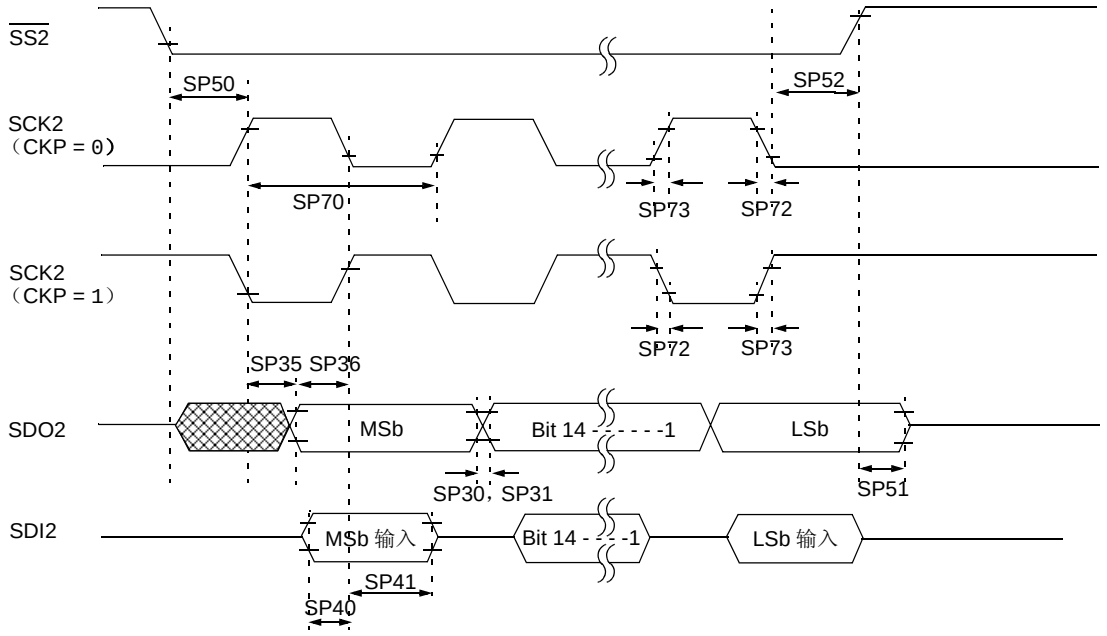
注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： SCK2 的最小时钟周期为 91 ns。因此，主模式下产生的 SCK2 时钟不应违反此规范。

4： 假定所有 SPI2 引脚上的负载均为 50 pF。

图 30-20： SPI2 从模式 （全双工， CKE = 0， CKP = 1， SMP = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-39： SPI2 从模式 （全双工， CKE = 0， CKP = 1， SMP = 0）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	FscP	最大 SCK2 输入频率	—	—	15	MHz	（注 3）
SP72	TscF	SCK2 输入下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP73	TscR	SCK2 输入上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO2 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO2 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV， TscL2doV	SCK2 边沿之后 SDO2 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH， TdoV2scL	SDO2 数据输出建立到出现第一个 SCK2 边沿的时间	30	—	—	ns	
SP40	TdiV2scH， TdiV2scL	SDI2 数据输入到 SCK2 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL， TscL2diL	SDI2 数据输入到 SCK2 边沿的保持时间	30	—	—	ns	
SP50	TssL2scH， TssL2scL	$\overline{SS2}$ ↓ 到 SCK2 ↑ 或 SCK2 ↓ 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{SS2}$ ↑ 到 SDO2 输出高阻态的时间	10	—	50	ns	（注 4）
SP52	TscH2ssH TscL2ssH	SCK2 边沿之后 $\overline{SS2}$ ↑ 有效的时间	1.5 TCY + 40	—	—	ns	（注 4）

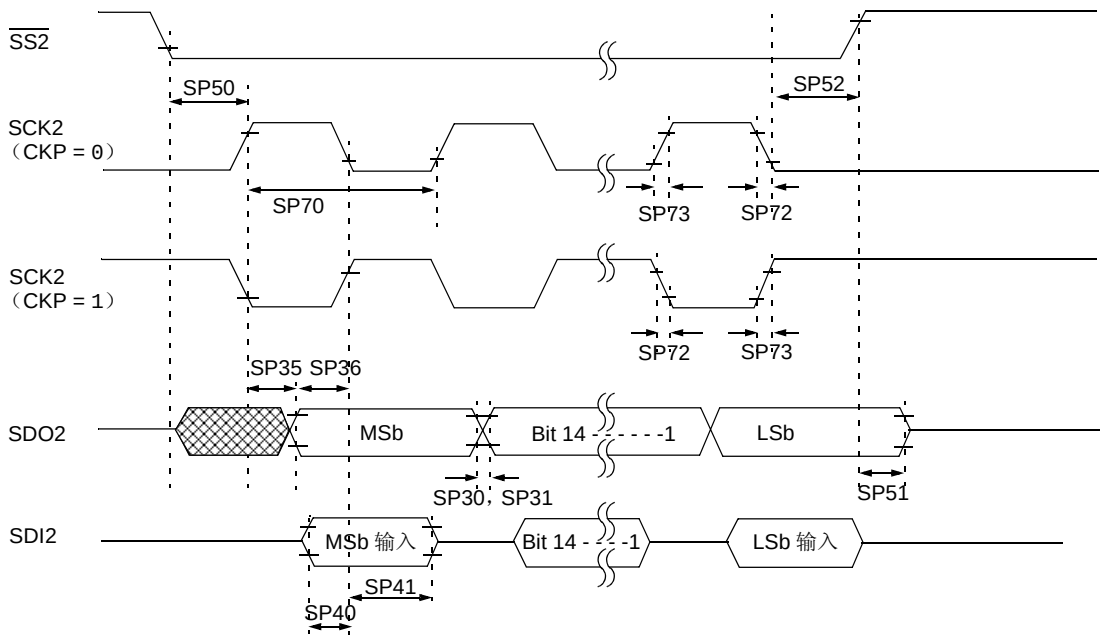
注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： SCK2 的最小时钟周期为 66.7 ns。因此，主模式下产生的 SCK2 时钟不应违反此规范。

4： 假定所有 SPI2 引脚上的负载均为 50 pF。

图 30-21： SPI2 从模式 （全双工， CKE = 0， CKP = 0， SMP = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-40： SPI2 从模式 （全双工， CKE = 0， CKP = 0， SMP = 0）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	FscP	最大 SCK2 输入频率	—	—	11	MHz	（注 3）
SP72	TscF	SCK2 输入下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP73	TscR	SCK2 输入上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO2 数据输出下降时间	—	—	—	ns	见参数 DO31 （注 4）
SP31	TdoR	SDO2 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV， TscL2doV	SCK2 边沿之后 SDO2 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH， TdoV2scL	SDO2 数据输出建立到出现第一个 SCK2 边沿的时间	30	—	—	ns	
SP40	TdiV2scH， TdiV2scL	SDI2 数据输入到 SCK2 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL， TscL2diL	SDI2 数据输入到 SCK2 边沿的保持时间	30	—	—	ns	
SP50	TssL2scH， TssL2scL	$\overline{SS2}$ ↓ 到 SCK2 ↑ 或 SCK2 ↓ 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{SS2}$ ↑ 到 SDO2 输出高阻态的时间	10	—	50	ns	（注 4）
SP52	TscH2ssH TscL2ssH	SCK2 边沿之后 $\overline{SS2}$ ↑ 有效的时间	1.5 TCY + 40	—	—	ns	（注 4）

注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

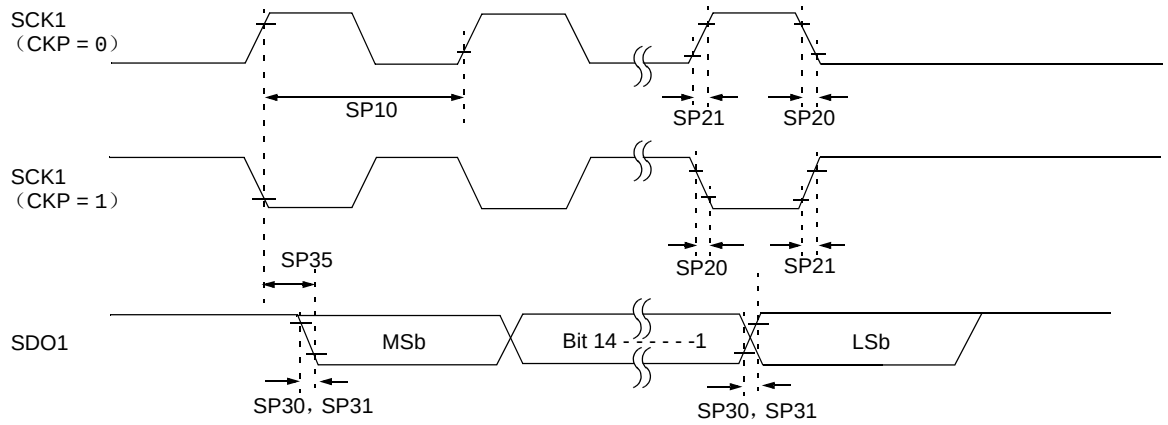
3： SCK2 的最小时钟周期为 91 ns。因此，主模式下产生的 SCK2 时钟不应违反此规范。

4： 假定所有 SPI2 引脚上的负载均为 50 pF。

表 30-41： SPI1 最大数据 / 时钟速率汇总

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）			
最大数据速率	主模式仅发送（半双工）	主模式发送 / 接收（全双工）	从模式发送 / 接收（全双工）	CKE	CKP	SMP
15 MHz	表 30-42	—	—	0,1	0,1	0,1
10 MHz	—	表 30-43	—	1	0,1	1
10 MHz	—	表 30-44	—	0	0,1	1
15 MHz	—	—	表 30-45	1	0	0
11 MHz	—	—	表 30-46	1	1	0
15 MHz	—	—	表 30-47	0	1	0
11 MHz	—	—	表 30-48	0	0	0

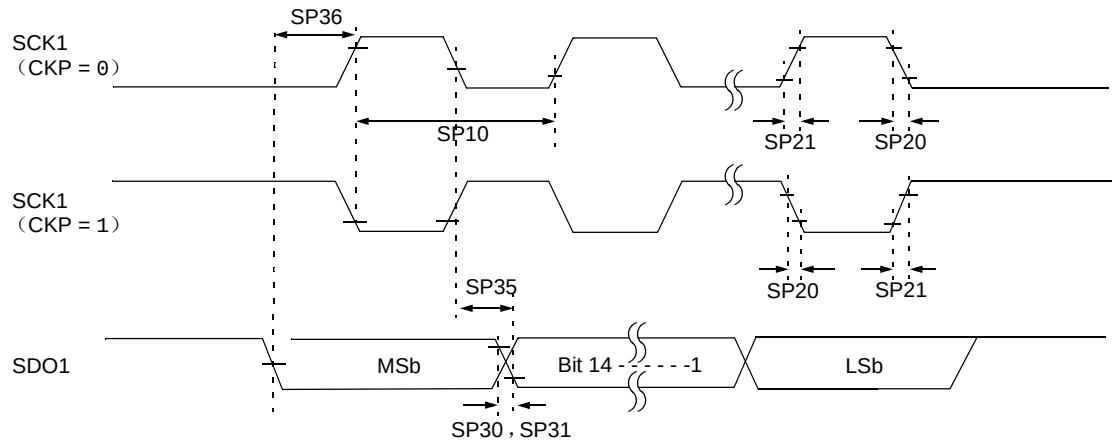
图 30-22： SPI1 主模式 （半双工，仅发送， CKE = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

图 30-23： SPI1 主模式 （半双工，仅发送， CKE = 1）时序特性



注：负载条件请参见图 30-1。

表 30-42： SPI1 主模式 （半双工，仅发送）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP10	FscP	最大 SCK1 频率	—	—	15	MHz	（注 3）
SP20	TscF	SCK1 输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP21	TscR	SCK1 输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO1 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO1 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK1 边沿之后 SDO1 数据输出有效的时间	—	6	20	ns	
SP36	TdiV2scH，TdiV2scL	SDO1 数据输出建立到出现第一个 SCK1 边沿的时间	30	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。
2： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。
3： SCK1 的最小时钟周期为 66.7 ns。因此，主模式下产生的时钟不应违反此规范。
4： 假定所有 SPI1 引脚上的负载均为 50 pF。

图 30-24： SPI1 主模式 （全双工， CKE = 1， CKP = x， SMP = 1）时序特性

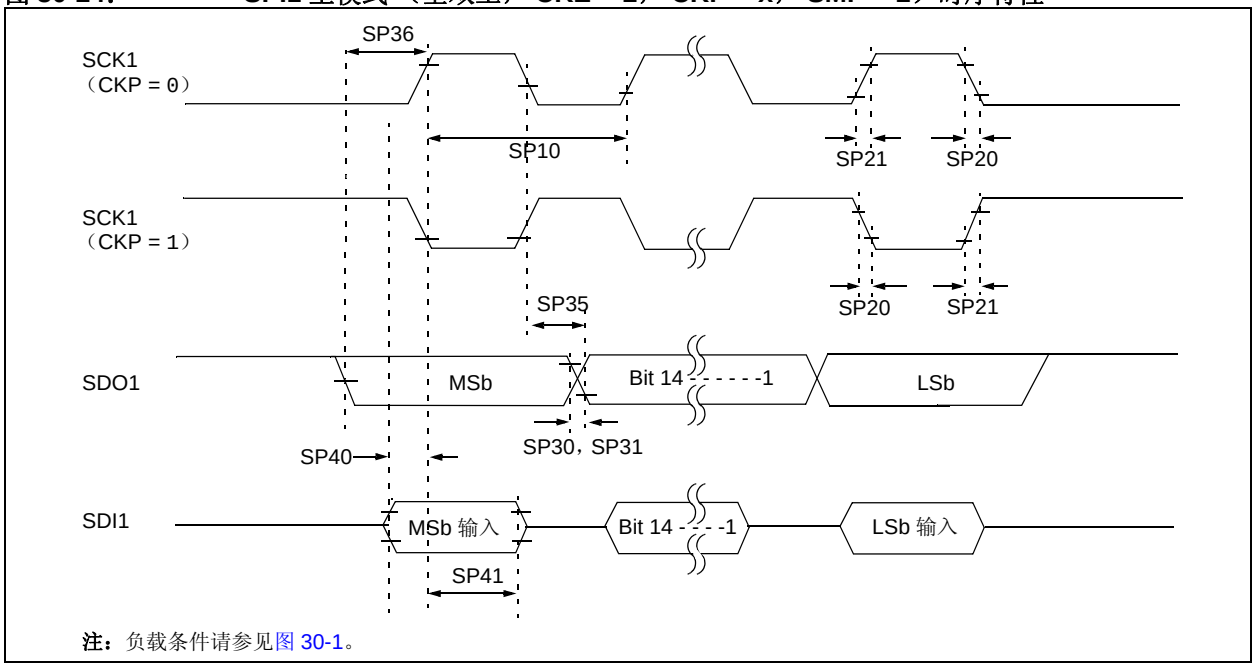


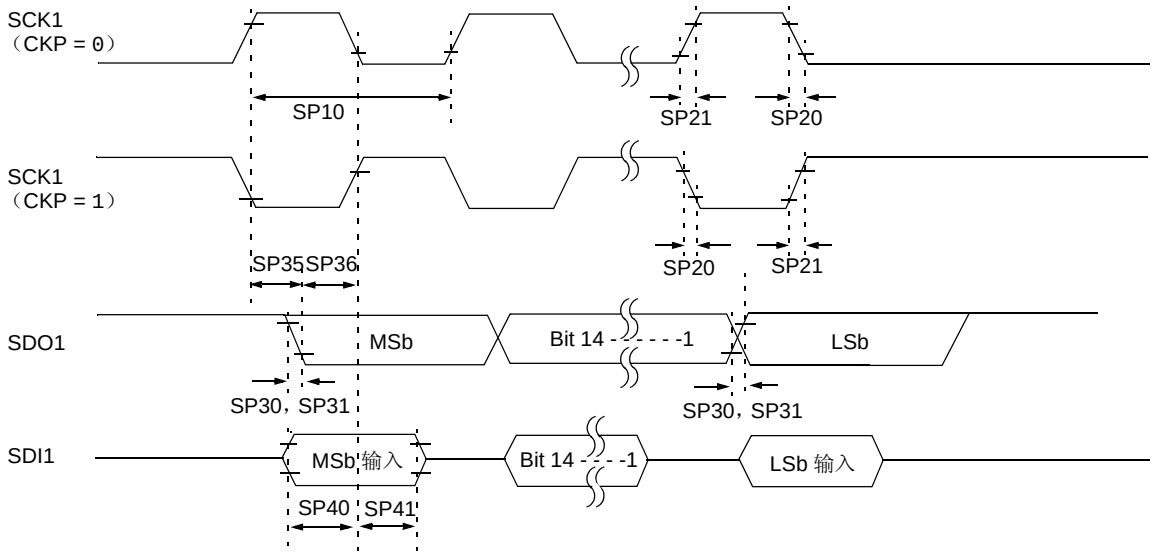
表 30-43： SPI1 主模式 （全双工， CKE = 1， CKP = x， SMP = 1）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP10	FscP	最大 SCK1 频率	—	—	10	MHz	（注 3）
SP20	TscF	SCK1 输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP21	TscR	SCK1 输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO1 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO1 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK1 边沿之后 SDO1 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2sc，TdoV2scL	SDO1 数据输出建立到出现第一个 SCK1 边沿的时间	30	—	—	ns	
SP40	TdiV2scH，TdiV2scL	SDI1 数据输入到 SCK1 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL，TscL2diL	SDI1 数据输入到 SCK1 边沿的保持时间	30	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。
2： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。
3： SCK1 的最小时钟周期为 100 ns。主模式下产生的时钟不应违反此规范。
4： 假定所有 SPI1 引脚上的负载均为 50 pF。

© 2012-2013 Microchip Technology Inc.

图 30-25： SPI1 主模式 （全双工， CKE = 0， CKP = x， SMP = 1）时序特性



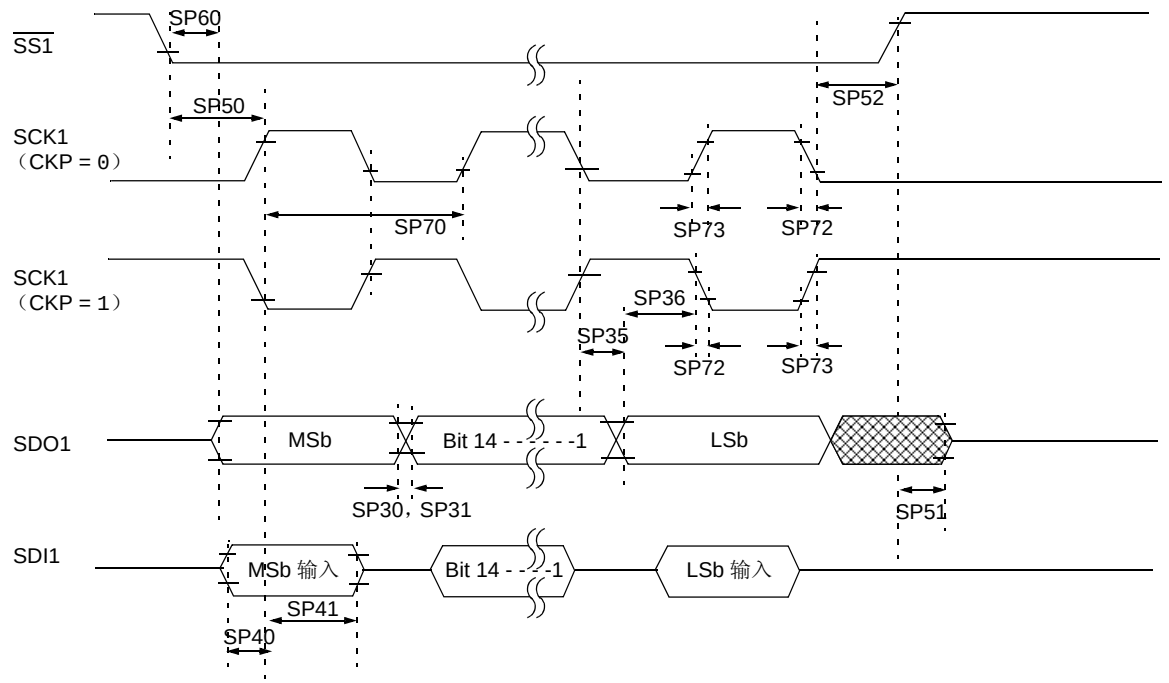
注：负载条件请参见图 30-1。

表 30-44： SPI1 主模式 （全双工， CKE = 0， CKP = x， SMP = 1）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP10	FscP	最大 SCK1 频率	—	—	10	MHz	-40°C 至 +125°C （注 3）
SP20	TscF	SCK1 输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP21	TscR	SCK1 输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO1 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO1 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK1 边沿之后 SDO1 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH，TdoV2scL	SDO1 数据输出建立到出现第一个 SCK1 边沿的时间	30	—	—	ns	
SP40	TdiV2scH，TdiV2scL	SDI1 数据输入到 SCK1 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL，TscL2diL	SDI1 数据输入到 SCK1 边沿的保持时间	30	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。
2： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。
3： SCK1 的最小时钟周期为 100 ns。主模式下产生的时钟不应违反此规范。
4： 假定所有 SPI1 引脚上的负载均为 50 pF。

图 30-26： SPI1 从模式 （全双工， CKE = 1， CKP = 0， SMP = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-45： SPI1 从模式 （全双工， CKE = 1， CKP = 0， SMP = 0）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	FscP	最大 SCK1 输入频率	—	—	FP 或 15 中的较小值	MHz	（注 3）
SP72	TscF	SCK1 输入下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP73	TscR	SCK1 输入上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO1 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO1 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK1 边沿之后 SDO1 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH，TdoV2scL	SDO1 数据输出建立到出现第一个 SCK1 边沿的时间	30	—	—	ns	
SP40	TdiV2scH，TdiV2scL	SDI1 数据输入到 SCK1 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL，TscL2diL	SDI1 数据输入到 SCK1 边沿的保持时间	30	—	—	ns	
SP50	TssL2scH，TssL2scL	$\overline{SS1}$ ↓ 到 SCK1 ↑ 或 SCK1 ↓ 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{SS1}$ ↑ 到 SDO1 输出高阻态的时间	10	—	50	ns	（注 4）
SP52	TscH2ssH TscL2ssH	SCK1 边沿之后 $\overline{SS1}$ ↑ 有效的时间	1.5 TCY + 40	—	—	ns	（注 4）
SP60	TssL2doV	$\overline{SS1}$ 边沿之后 SDO1 数据输出有效的时间	—	—	50	ns	

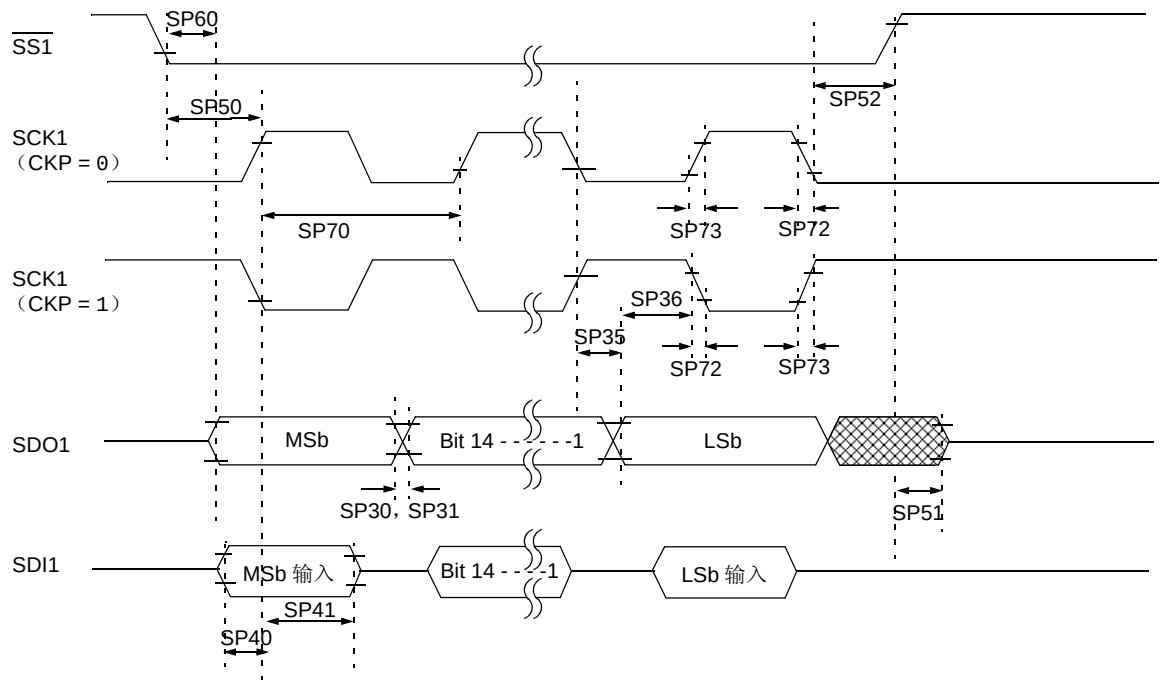
注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： SCK1 的最小时钟周期为 66.7 ns。因此，主模式下产生的 SCK1 时钟不应违反此规范。

4： 假定所有 SPI1 引脚上的负载均为 50 pF。

图 30-27： SPI1 从模式 （全双工， CKE = 1， CKP = 1， SMP = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-46： SPI1 从模式 （全双工， CKE = 1， CKP = 1， SMP = 0）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	FscP	最大 SCK1 输入频率	—	—	FP 或 11 中的较小值	MHz	（注 3）
SP72	TscF	SCK1 输入下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP73	TscR	SCK1 输入上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO1 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO1 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV，TscL2doV	SCK1 边沿之后 SDO1 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH，TdoV2scL	SDO1 数据输出建立到出现第一个 SCK1 边沿的时间	30	—	—	ns	
SP40	TdiV2scH，TdiV2scL	SDI1 数据输入到 SCK1 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL，TscL2diL	SDI1 数据输入到 SCK1 边沿的保持时间	30	—	—	ns	
SP50	TssL2scH，TssL2scL	$\overline{SS1}$ ↓ 到 SCK1 ↑ 或 SCK1 ↓ 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{SS1}$ ↑ 到 SDO1 输出高阻态的时间	10	—	50	ns	（注 4）
SP52	TscH2ssH，TscL2ssH	SCK1 边沿之后 $\overline{SS1}$ ↑ 有效的时间	1.5 TCY + 40	—	—	ns	（注 4）
SP60	TssL2doV	$\overline{SS1}$ 边沿之后 SDO1 数据输出有效的时间	—	—	50	ns	

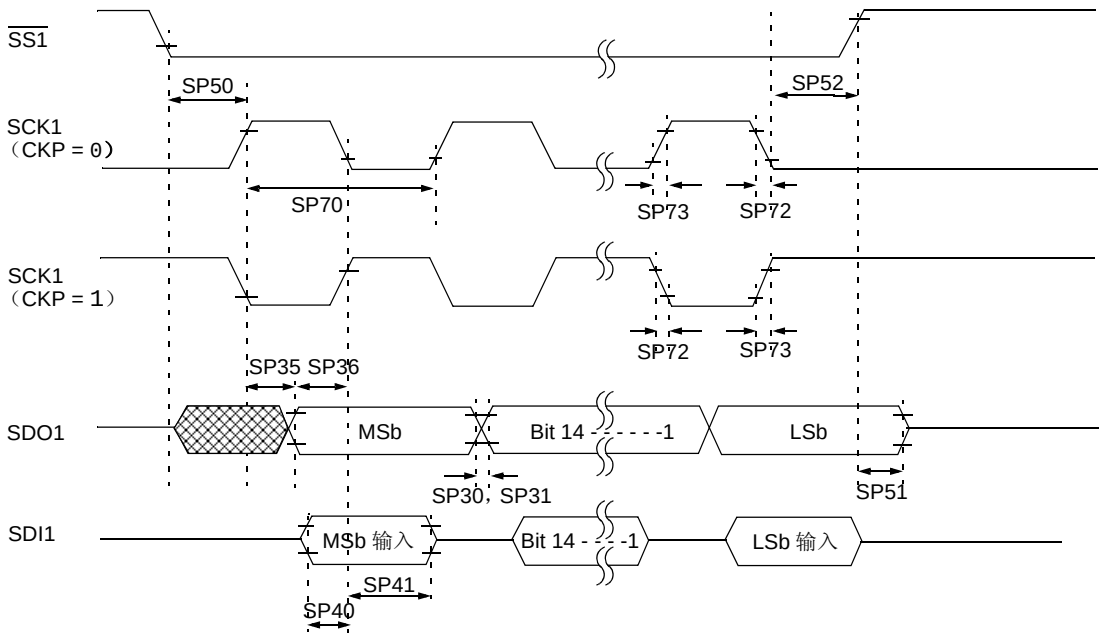
注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： SCK1 的最小时钟周期为 91 ns。因此，主模式下产生的 SCK1 时钟不应违反此规范。

4： 假定所有 SPI1 引脚上的负载均为 50 pF。

图 30-28： SPI1 从模式 （全双工， CKE = 0， CKP = 1， SMP = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-47： SPI1 从模式 （全双工， CKE = 0， CKP = 1， SMP = 0）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	FscP	最大 SCK1 输入频率	—	—	15	MHz	（注 3）
SP72	TscF	SCK1 输入下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP73	TscR	SCK1 输入上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO1 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO1 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV， TscL2doV	SCK1 边沿之后 SDO1 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH， TdoV2scL	SDO1 数据输出建立到出现第一个 SCK1 边沿的时间	30	—	—	ns	
SP40	TdiV2scH， TdiV2scL	SDI1 数据输入到 SCK1 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL， TscL2diL	SDI1 数据输入到 SCK1 边沿的保持时间	30	—	—	ns	
SP50	TssL2scH， TssL2scL	$\overline{SS1}$↓ 到 SCK1↑ 或 SCK1↓ 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{SS1}$↑ 到 SDO1 输出高阻态的时间	10	—	50	ns	（注 4）
SP52	TscH2ssH， TscL2ssH	SCK1 边沿之后 $\overline{SS1}$↑ 有效的时间	1.5 TCY + 40	—	—	ns	（注 4）

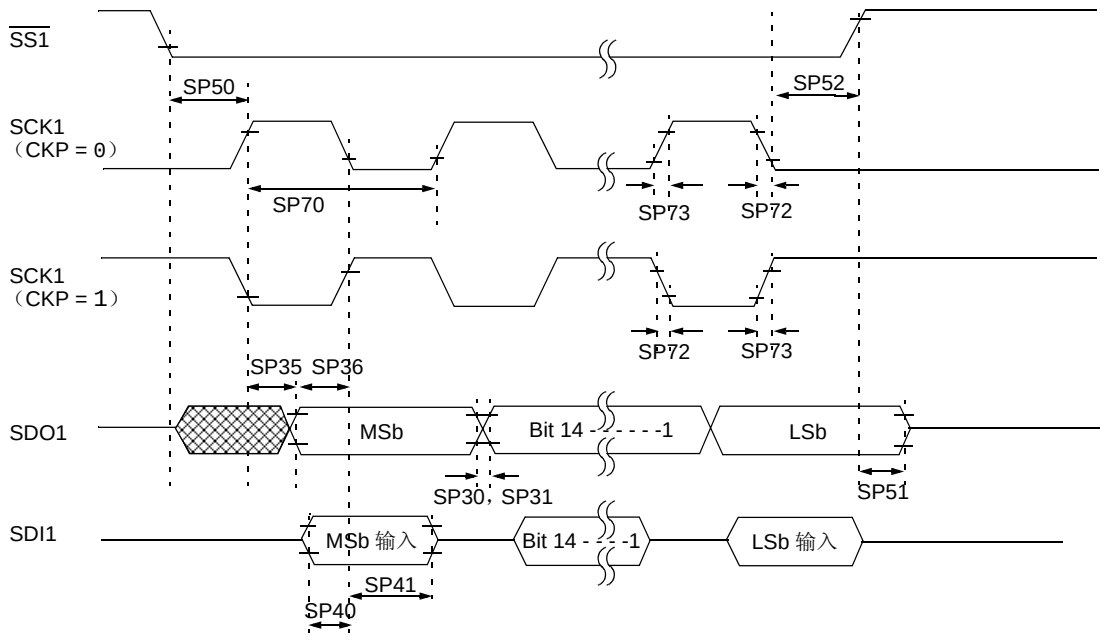
注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： SCK1 的最小时钟周期为 66.7 ns。因此，主模式下产生的 SCK1 时钟不应违反此规范。

4： 假定所有 SPI1 引脚上的负载均为 50 pF。

图 30-29： SPI1 从模式 （全双工， CKE = 0， CKP = 0， SMP = 0）时序特性



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-48： SPI1 从模式 （全双工， CKE = 0， CKP = 0， SMP = 0）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
SP70	FscP	最大 SCK1 输入频率	—	—	11	MHz	（注 3）
SP72	TscF	SCK1 输入下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP73	TscR	SCK1 输入上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP30	TdoF	SDO1 数据输出下降时间	—	—	—	ns	见参数 DO32 （注 4）
SP31	TdoR	SDO1 数据输出上升时间	—	—	—	ns	见参数 DO31 （注 4）
SP35	TscH2doV， TscL2doV	SCK1 边沿之后 SDO1 数据输出有效的时间	—	6	20	ns	
SP36	TdoV2scH， TdoV2scL	SDO1 数据输出建立到出现第一个 SCK1 边沿的时间	30	—	—	ns	
SP40	TdiV2scH， TdiV2scL	SDI1 数据输入到 SCK1 边沿的建立时间	30	—	—	ns	
SP41	TscH2diL， TscL2diL	SDI1 数据输入到 SCK1 边沿的保持时间	30	—	—	ns	
SP50	TssL2scH， TssL2scL	$\overline{SS1}$ ↓ 到 SCK1 ↑ 或 SCK1 ↓ 输入的时间	120	—	—	ns	
SP51	TssH2doZ	$\overline{SS1}$ ↑ 到 SDO1 输出高阻态的时间	10	—	50	ns	（注 4）
SP52	TscH2ssH， TscL2ssH	SCK1 边沿之后 $\overline{SS1}$ ↑ 有效的时间	1.5 TCY + 40	—	—	ns	（注 4）

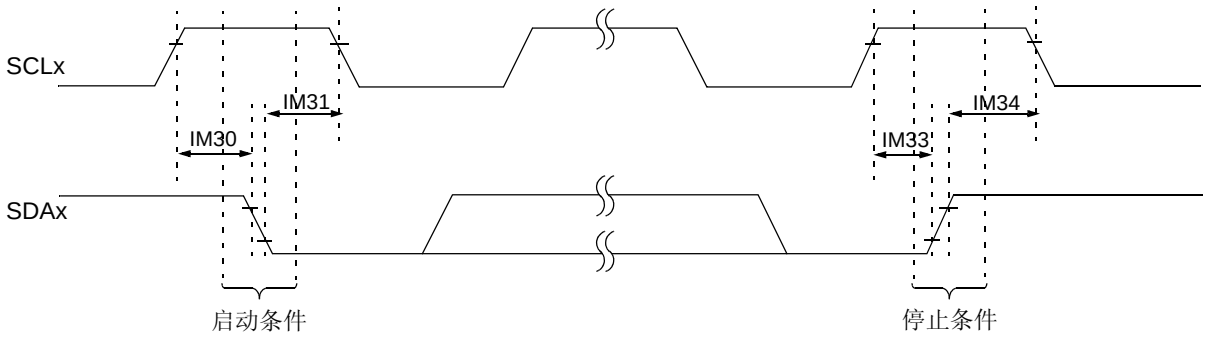
注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： SCK1 的最小时钟周期为 91 ns。因此，主模式下产生的 SCK1 时钟不应违反此规范。

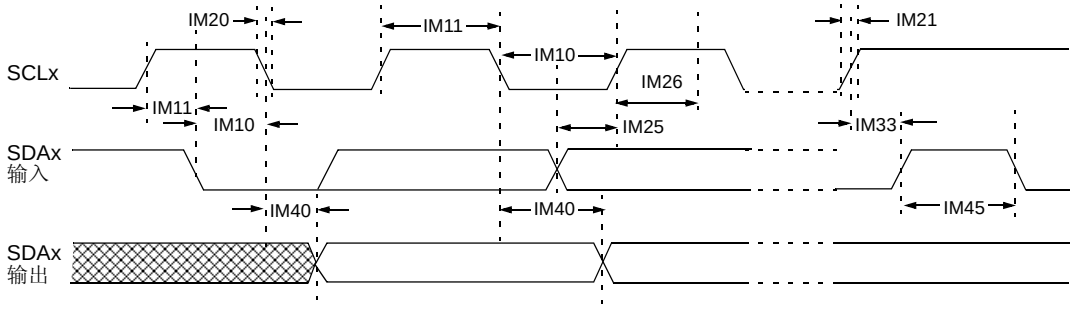
4： 假定所有 SPI1 引脚上的负载均为 50 pF。

图 30-30： I2Cx 总线启动位 / 停止位时序特性 （主模式）



注：负载条件请参见图 30-1。

图 30-31： I2Cx 总线数据时序特性 （主模式）



注：负载条件请参见图 30-1。

© 2012-2013 Microchip Technology Inc.

表 30-49： I2Cx 总线数据时序要求 （主模式）

交流特性				标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）			
参数编号	符号	特性 (4)		最小值 (1)	最大值	单位	条件
IM10	TLO:SCL	时钟低电平时间	100 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			400 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			1 MHz 模式 (2)	TCY/2 (BRG + 2)	—	μs	
IM11	THI:SCL	时钟高电平时间	100 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			400 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			1 MHz 模式 (2)	TCY/2 (BRG + 2)	—	μs	
IM20	TF:SCL	SDAx 和 SCLx 下降时间	100 kHz 模式	—	300	ns	CB 值规定在 10 至 400 pF 之间
			400 kHz 模式	20 + 0.1 CB	300	ns	
			1 MHz 模式 (2)	—	100	ns	
IM21	TR:SCL	SDAx 和 SCLx 上升时间	100 kHz 模式	—	1000	ns	CB 值规定在 10 至 400 pF 之间
			400 kHz 模式	20 + 0.1 CB	300	ns	
			1 MHz 模式 (2)	—	300	ns	
IM25	TSU:DAT	数据输入建立时间	100 kHz 模式	250	—	ns	
			400 kHz 模式	100	—	ns	
			1 MHz 模式 (2)	40	—	ns	
IM26	THD:DAT	数据输入保持时间	100 kHz 模式	0	—	μs	
			400 kHz 模式	0	0.9	μs	
			1 MHz 模式 (2)	0.2	—	μs	
IM30	TSU:STA	启动条件建立时间	100 kHz 模式	TCY/2 (BRG + 2)	—	μs	仅与重复启动条件相关
			400 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			1 MHz 模式 (2)	TCY/2 (BRG + 2)	—	μs	
IM31	THD:STA	启动条件保持时间	100 kHz 模式	TCY/2 (BRG + 2)	—	μs	这个周期后产生第一个时钟脉冲
			400 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			1 MHz 模式 (2)	TCY/2 (BRG + 2)	—	μs	
IM33	TSU:STO	停止条件建立时间	100 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			400 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			1 MHz 模式 (2)	TCY/2 (BRG + 2)	—	μs	
IM34	THD:STO	停止条件保持时间	100 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			400 kHz 模式	TCY/2 (BRG + 2)	—	μs	
			1 MHz 模式 (2)	TCY/2 (BRG + 2)	—	μs	
IM40	TAA:SCL	自时钟边沿到输出有效的时间	100 kHz 模式	—	3500	ns	
			400 kHz 模式	—	1000	ns	
			1 MHz 模式 (2)	—	400	ns	
IM45	TBF:SDA	总线空闲时间	100 kHz 模式	4.7	—	μs	在启动一个新的传输前总线必须保持空闲的时间
			400 kHz 模式	1.3	—	μs	
			1 MHz 模式 (2)	0.5	—	μs	
IM50	CB	总线容性负载		—	400	pF	
IM51	TPGD	脉冲干扰抑制电路延时		65	390	ns	（注 3）

注 1： BRG 为 I²C™ 波特率发生器的值。请参见 《dsPIC33E/PIC24E 系列参考手册》中的**第 19 章 “I²C™”**（DS70330）。请访问 Microchip 网站了解最新的系列参考手册章节。

2： 所有 I2Cx 引脚的最大引脚电容为 10 pF （仅对于 1 MHz 模式）。

3： 该参数的典型值为 130 ns。

4： 这些参数为特性值，但生产时未经测试。

图 30-32： I2Cx 总线启动位 / 停止位时序特性 （从模式）

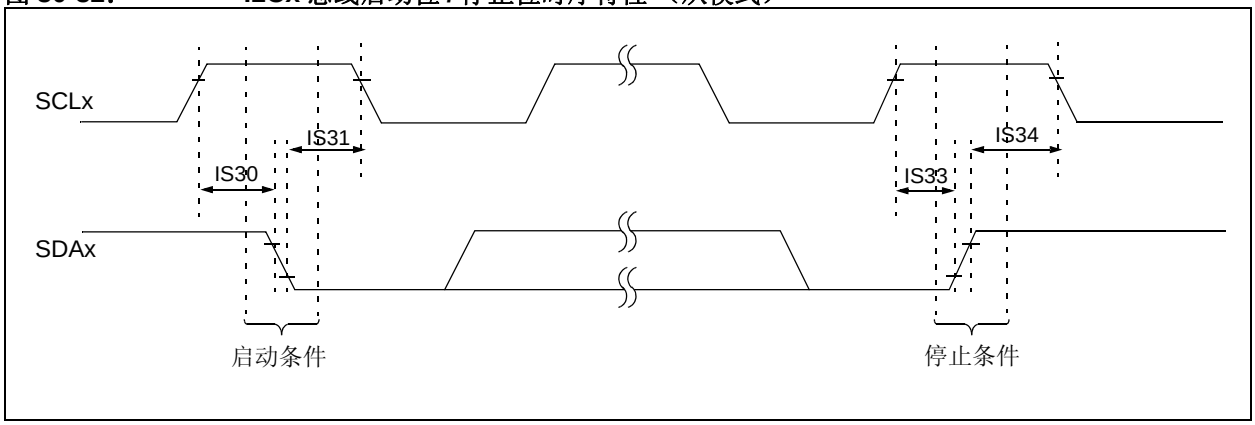
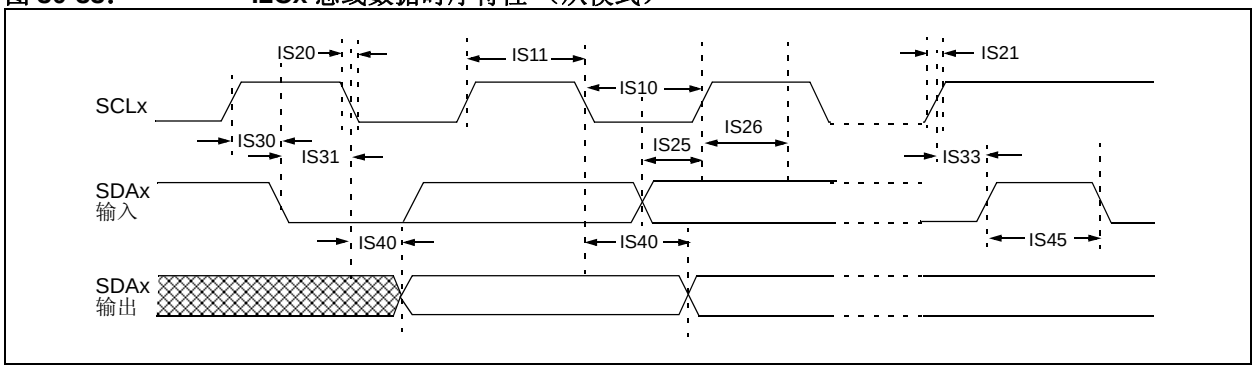


图 30-33： I2Cx 总线数据时序特性 （从模式）



© 2012-2013 Microchip Technology Inc.

表 30-50： I2Cx 总线数据时序要求 （从模式）

交流特性				标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）			
参数编号	符号	特性 (3)		最小值	最大值	单位	条件
IS10	TLO:SCL	时钟低电平时间	100 kHz 模式	4.7	—	μs	
			400 kHz 模式	1.3	—	μs	
			1 MHz 模式 (1)	0.5	—	μs	
IS11	THI:SCL	时钟高电平时间	100 kHz 模式	4.0	—	μs	器件工作频率不得低于 1.5 MHz
			400 kHz 模式	0.6	—	μs	器件工作频率不得低于 10 MHz
			1 MHz 模式 (1)	0.5	—	μs	
IS20	TF:SCL	SDAx 和 SCLx 下降时间	100 kHz 模式	—	300	ns	CB 值规定在 10 至 400 pF 之间
			400 kHz 模式	20 + 0.1 CB	300	ns	
			1 MHz 模式 (1)	—	100	ns	
IS21	TR:SCL	SDAx 和 SCLx 上升时间	100 kHz 模式	—	1000	ns	CB 值规定在 10 至 400 pF 之间
			400 kHz 模式	20 + 0.1 CB	300	ns	
			1 MHz 模式 (1)	—	300	ns	
IS25	TSU:DAT	数据输入建立时间	100 kHz 模式	250	—	ns	
			400 kHz 模式	100	—	ns	
			1 MHz 模式 (1)	100	—	ns	
IS26	THD:DAT	数据输入保持时间	100 kHz 模式	0	—	μs	
			400 kHz 模式	0	0.9	μs	
			1 MHz 模式 (1)	0	0.3	μs	
IS30	TSU:STA	启动条件建立时间	100 kHz 模式	4.7	—	μs	仅与重复启动条件相关
			400 kHz 模式	0.6	—	μs	
			1 MHz 模式 (1)	0.25	—	μs	
IS31	THD:STA	启动条件保持时间	100 kHz 模式	4.0	—	μs	这个周期后产生第一个时钟脉冲
			400 kHz 模式	0.6	—	μs	
			1 MHz 模式 (1)	0.25	—	μs	
IS33	TSU:STO	停止条件建立时间	100 kHz 模式	4.7	—	μs	
			400 kHz 模式	0.6	—	μs	
			1 MHz 模式 (1)	0.6	—	μs	
IS34	THD:STO	停止条件保持时间	100 kHz 模式	4	—	μs	
			400 kHz 模式	0.6	—	μs	
			1 MHz 模式 (1)	0.25		μs	
IS40	TAA:SCL	自时钟边沿到输出有效的时间	100 kHz 模式	0	3500	ns	
			400 kHz 模式	0	1000	ns	
			1 MHz 模式 (1)	0	350	ns	
IS45	TBF:SDA	总线空闲时间	100 kHz 模式	4.7	—	μs	在启动一个新的传输前总线必须保持空闲的时间
			400 kHz 模式	1.3	—	μs	
			1 MHz 模式 (1)	0.5	—	μs	
IS50	CB	总线容性负载		—	400	pF	
IS51	TPGD	脉冲干扰抑制电路延时		65	390	ns	（注 2）

注 1： 所有 I2Cx 引脚的最大引脚电容为 10 pF （仅对于 1 MHz 模式）。

2： 该参数的典型值为 130 ns。

3： 这些参数为特性值，但生产时未经测试。

图 30-34： ECANx 模块 I/O 时序特性

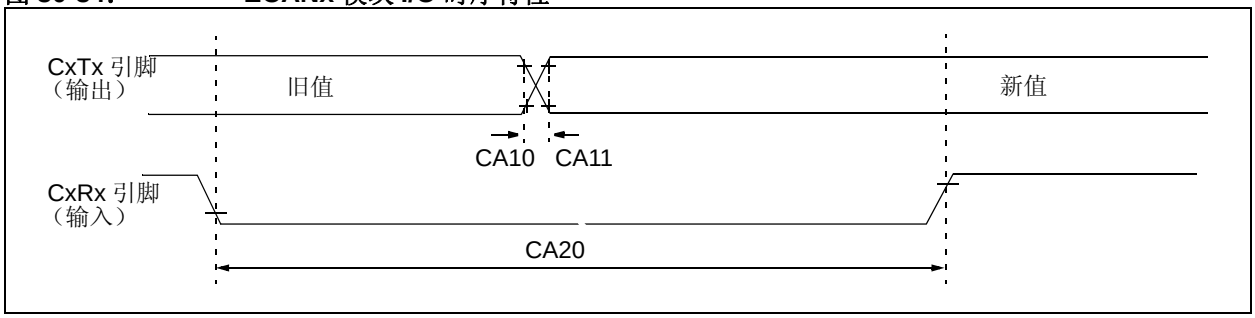


表 30-51： ECANx 模块 I/O 时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
CA10	TIOF	端口输出下降时间	—	—	—	ns	见参数 DO32
CA11	TIOR	端口输出上升时间	—	—	—	ns	见参数 DO31
CA20	TCWF	触发 CAN 唤醒滤波器的脉冲宽度	120	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考，未经测试。

图 30-35： UARTx 模块 I/O 时序特性

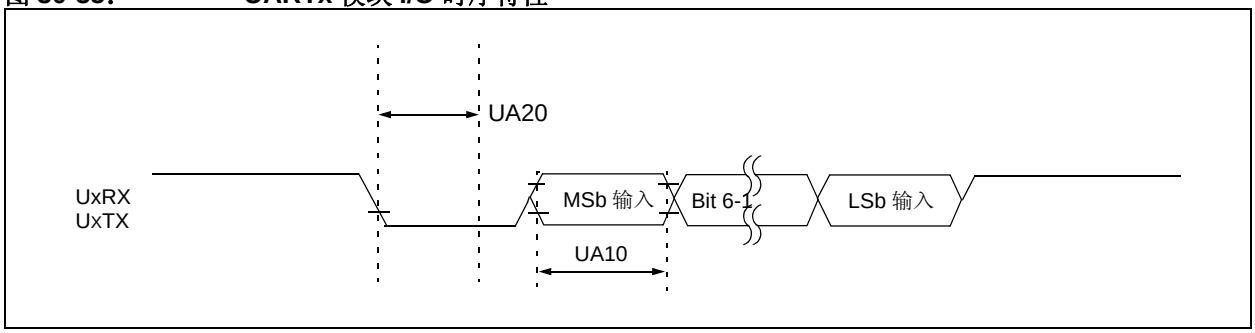


表 30-52： UARTx 模块 I/O 时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +125°C				
参数编号	符号	特性 (1)	最小值	典型值 (2)	最大值	单位	条件
UA10	TUABAUD	UARTx 波特率时间	66.67	—	—	ns	
UA11	FBAUD	UARTx 波特率频率	—	—	15	Mbps	
UA20	TCWF	触发 UARTx 唤醒的启动位脉冲宽度	500	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。

2： 除非另外声明，否则 “典型值” 栏中的数据均为 3.3V 和 +25°C 条件下的值。这些参数仅供设计参考，未经测试。

© 2012-2013 Microchip Technology Inc.

表 30-53： 运放 / 比较器规范

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明）(1) 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值 (2)	最大值	单位	条件
比较器交流特性							
CM10	TRESP	响应时间 (3)	—	19	—	ns	V+ 输入步阶为 100 mV， V- 输入保持为 VDD/2
CM11	TMC2OV	比较器模式改变到输出有效的时间	—	—	10	µs	
比较器直流特性							
CM30	VOFFSET	比较器失调电压	—	±10	40	mV	
CM31	VHYST	输入滞后电压 (3)	—	30	—	mV	
CM32	TRISE/ TFALL	比较器输出上升 / 下降时间 (3)	—	20	—	ns	输入端上的负载电容为 1 pF
CM33	VGAIN	开环电压增益 (3)	—	90	—	db	
CM34	VICM	输入共模电压	AVSS	—	AVDD	V	
运放交流特性							
CM20	SR	压摆率 (3)	—	9	—	V/µs	10 pF 负载
CM21a	PM	相位裕度 （配置 A） (3,4)	—	55	—	度	G = 100V/V； 10 pF 负载
CM21b	PM	相位裕度 （配置 B） (3,5)	—	40	—	度	G = 100V/V； 10 pF 负载
CM22	GM	增益裕度 (3)	—	20	—	db	G = 100V/V； 10 pF 负载
CM23a	GBW	增益带宽 （配置 A） (3,4)	—	10	—	MHz	10 pF 负载
CM23b	GBW	增益带宽 （配置 B） (3,5)	—	6	—	MHz	10 pF 负载

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

2： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： 该参数为特性值，但生产时未经测试。

4： 配置信息请参见图 25-6。

5： 配置信息请参见图 25-7。

6： 运放之间的电阻差异范围为 ±10%。

表 30-53： 运放 / 比较器规范 （续）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明）(1) 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值 (2)	最大值	单位	条件
运放直流特性							
CM40	VCMR	共模输入电压范围	AVSS	—	AVDD	V	
CM41	CMRR	共模抑制比 (3)	—	40	—	db	VCM = AVDD/2
CM42	VOFFSET	运放失调电压 (3)	—	±5	—	mV	
CM43	VGAIN	开环电压增益 (3)	—	90	—	db	
CM44	IOS	输入失调电流	—	—	—	—	请参见表 30-11 中的引脚泄漏电流
CM45	IB	输入偏置电流	—	—	—	—	请参见表 30-11 中的引脚泄漏电流
CM46	IOUT	输出电流	—	—	420	A	采用 RFEEDBACK （CM48）的最小值
CM48	RFEEDBACK	反馈电阻值	8	—	—	kΩ	
CM49a	VOADC	使用 ADC 在 OAx 上测量的输出电压 (3,4)	AVSS + 0.077 AVSS + 0.037 AVSS + 0.018	— — —	AVDD – 0.077 AVDD – 0.037 AVDD – 0.018	V V V	IOUT = 420 µA IOUT = 200 µA IOUT = 100 µA
CM49b	VOUT	在 OAxOUT 引脚上测量的输出电压 (3,4,5)	AVSS + 0.210 AVSS + 0.100 AVSS + 0.050	— — —	AVDD – 0.210 AVDD – 0.100 AVDD – 0.050	V V V	IOUT = 420 µA IOUT = 200 µA IOUT = 100 µA
CM51	RINT1(6)	内部电阻 1 （配置 A 和 B） (3,4,5)	198	264	317	Ω	最小值 = -40ºC 典型值 = +25ºC 最大值 = +125ºC

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

2： 除非另外声明，否则 “典型值”栏中的数据均为 3.3V 和 +25°C 条件下的值。

3： 该参数为特性值，但生产时未经测试。

4： 配置信息请参见图 25-6。

5： 配置信息请参见图 25-7。

6： 运放之间的电阻差异范围为 ±10%。

© 2012-2013 Microchip Technology Inc.

表 30-54： 运放 / 比较器参考电压稳定时间规范

交流特性			标准工作条件 （见注 2）：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数	符号	特性	最小值	典型值	最大值	单位	条件
VR310	TSET	稳定时间	—	1	10	µs	（注 1）

注 1： 稳定时间是在 CVRR = 1 且 CVR<3:0> 位从 0000 跳变到 1111 时测得的。

2： 器件在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

表 30-55： 运放 / 比较器参考电压规范

直流特性			标准工作条件 （见注 1）：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
VRD310	CVRES	分辨率	CVRSRC/24	—	CVRSRC/32	LSb	
VRD311	CVRAA	绝对精度 (2)	—	±25	—	mV	CVRSRC = 3.3V
VRD313	CVRSRC	输入参考电压	0	—	AVDD + 0.3	V	
VRD314	CVROUT	缓冲器输出电阻 (2)	—	1.5k	—	Ω	

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

2： 该参数为特性值，但生产时未经测试。

表 30-56： CTMU 电流源规范

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	**符号**	**特性**	**最小值**	**典型值**	**最大值**	**单位**	**条件**
CTMU 电流源							
CTMUI1	IOUT1	基本范围 (1)	0.29	—	0.77	μA	CTMUICON<9:8> = 01
CTMUI2	IOUT2	10x 范围 (1)	3.85	—	7.7	μA	CTMUICON<9:8> = 10
CTMUI3	IOUT3	100x 范围 (1)	38.5	—	77	μA	CTMUICON<9:8> = 11
CTMUI4	IOUT4	1000x 范围 (1)	385	—	770	μA	CTMUICON<9:8> = 00
CTMUFV1	VF	温度二极管正向电压 (1,2)	—	0.598	—	V	TA = +25ºC, CTMUICON<9:8> = 01
			—	0.658	—	V	TA = +25ºC, CTMUICON<9:8> = 10
			—	0.721	—	V	TA = +25C, CTMUICON<9:8> = 11
CTMUFV2	VFVR	温度二极管变化率 (1,2,3)	—	-1.92	—	mV/°C	CTMUICON<9:8> = 01
			—	-1.74	—	mV/°C	CTMUICON<9:8> = 10
			—	-1.56	—	mV/°C	CTMUICON<9:8> = 11

注 1： 电流微调范围的中点为标称值 （CTMUICON<15:10> = 000000）。

2： 参数为特性值，但生产时未经测试。

3： 测量在以下条件下进行：

- VREF+ = AVDD = 3.3V
- ADC 配置为 10 位模式
- ADC 模块的转换速度配置为 500 ksps
- 所有 PMDx 位均清零 （PMDx = 0）
- 执行 while(1) 语句
- 器件依靠不带 PLL 的 FRC 工作

© 2012-2013 Microchip Technology Inc.

表 30-57： ADC 模块规范

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明）(1) 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
器件电源							
AD01	AVDD	模块电源 VDD	VDD – 0.3 和 3.0 中的较大值	—	VDD + 0.3 和 3.6 中的较小值	V	
AD02	AVSS	模块电源 VSS	VSS – 0.3	—	VSS + 0.3	V	
参考输入							
AD05	VREFH	参考电压高电压	AVSS + 2.5	—	AVDD	V	VREFH = VREF+ VREFL = VREF- （注 1）
AD05a			3.0	—	3.6	V	VREFH = AVDD VREFL = AVSS = 0
AD06	VREFL	参考电压低电压	AVSS	—	AVDD – 2.5	V	（注 1）
AD06a			0	—	0	V	VREFH = AVDD VREFL = AVSS = 0
AD07	VREF	绝对参考电压	2.5	—	3.6	V	VREF = VREFH - VREFL
AD08	IREF	电流消耗	— —	— —	10 600	μA μA	ADC 关闭 ADC 开启
AD09	IAD	工作电流 (2)	—	5	—	mA	ADC 工作在 10 位模式下 （注 1）
			—	2	—	mA	ADC 工作在 12 位模式下 （注 1）
模拟输入							
AD12	VINH	输入电压范围 VINH	VINL	—	VREFH	V	该电压反映采样 / 保持通道 0、 1、 2 和 3 （CH0-CH3）的同相输入
AD13	VINL	输入电压范围 VINL	VREFL	—	AVSS + 1V	V	该电压反映采样 / 保持通道 0、 1、 2 和 3 （CH0-CH3）的反相输入
AD17	RIN	模拟信号源的推荐阻抗	—	—	200	Ω	ADC 达到最高性能的阻抗

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

2： 该参数为特性值，但生产时未经测试。

表 30-58： ADC 模块规范 （12 位模式）

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明）[1] 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
ADC 精度 （12 位模式）							
AD20a	Nr	分辨率	12 个数据位			位	
AD21a	INL	积分非线性误差	-2.5	—	2.5	LSb	-40°C ≤ TA ≤ +85°C （注 2）
			-5.5	—	5.5	LSb	+85°C < TA ≤ +125°C （注 2）
AD22a	DNL	微分非线性误差	-1	—	1	LSb	-40°C ≤ TA ≤ +85°C （注 2）
			-1	—	1	LSb	+85°C < TA ≤ +125°C （注 2）
AD23a	GERR	增益误差 [3]	-10	—	10	LSb	-40°C ≤ TA ≤ +85°C （注 2）
			-10	—	10	LSb	+85°C < TA ≤ +125°C （注 2）
AD24a	EOFF	失调误差	-5	—	5	LSb	-40°C ≤ TA ≤ +85°C （注 2）
			-5	—	5	LSb	+85°C < TA ≤ +125°C （注 2）
AD25a	—	单调性	—	—	—	—	保证
动态性能 （12 位模式）							
AD30a	THD	总谐波失真 [3]	—	75	—	dB	
AD31a	SINAD	信噪比和失真 [3]	—	68	—	dB	
AD32a	SFDR	无杂散动态范围 [3]	—	80	—	dB	
AD33a	FNYQ	输入信号带宽 [3]	—	250	—	kHz	
AD34a	ENOB	有效位数 [3]	11.09	11.3	—	位	

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

2： 对于所有精度规范值， VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V。

3： 参数为特性值，但生产时未经测试。

© 2012-2013 Microchip Technology Inc.

表 30-59： ADC 模块规范 （10 位模式）

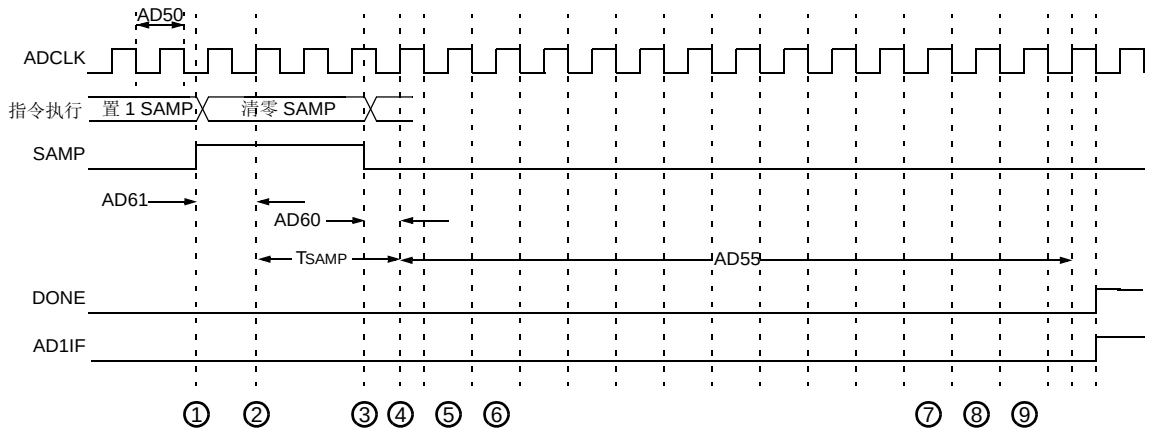
交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明）[1] 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
ADC 精度 （10 位模式）							
AD20b	Nr	分辨率	10 个数据位			位	
AD21b	INL	积分非线性误差	-0.625	—	0.625	LSb	-40°C ≤ TA ≤ +85°C （注 2）
			-1.5	—	1.5	LSb	+85°C < TA ≤ +125°C （注 2）
AD22b	DNL	微分非线性误差	-0.25	—	0.25	LSb	-40°C ≤ TA ≤ +85°C （注 2）
			-0.25	—	0.25	LSb	+85°C < TA ≤ +125°C （注 2）
AD23b	GERR	增益误差	-2.5	—	2.5	LSb	-40°C ≤ TA ≤ +85°C （注 2）
			-2.5	—	2.5	LSb	+85°C < TA ≤ +125°C （注 2）
AD24b	EOFF	失调误差	-1.25	—	1.25	LSb	-40°C ≤ TA ≤ +85°C （注 2）
			-1.25	—	1.25	LSb	+85°C < TA ≤ +125°C （注 2）
AD25b	—	单调性	—	—	—	—	保证
动态性能 （10 位模式）							
AD30b	THD	总谐波失真 [3]	—	64	—	dB	
AD31b	SINAD	信噪比和失真 [3]	—	57	—	dB	
AD32b	SFDR	无杂散动态范围 [3]	—	72	—	dB	
AD33b	FNYQ	输入信号带宽 [3]	—	550	—	kHz	
AD34b	ENOB	有效位数 [3]	—	9.4	—	位	

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

2： 对于所有精度规范值， VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V。

3： 参数为特性值，但生产时未经测试。

图 30-36： ADC 转换（12 位模式）时序特性（ASAM = 0，SSRC<2:0> = 000，SSRCG = 0）



① – 软件置 1 AD1CON1. SAMP 以启动采样。

② – 采样在放电周期之后启动。TSAMP 在《dsPIC33E/PIC24E 系列参考手册》的**第 16 章“模数转换器（ADC）”**（DS70621）中进行介绍。

③ – 软件清零 AD1CON1. SAMP 以启动转换。

④ – 采样结束，转换过程启动。

⑤ – 转换 bit 11。

⑥ – 转换 bit 10。

⑦ – 转换 bit 1。

⑧ – 转换 bit 0。

⑨ – 转换结束的一个 TAD。

© 2012-2013 Microchip Technology Inc.

表 30-60： ADC 转换 （12 位模式）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明）[1] 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
时钟参数							
AD50	TAD	ADC 时钟周期	117.6	—	—	ns	
AD51	tRC	ADC 内部 RC 振荡器周期 [2]	—	250	—	ns	
转换速率							
AD55	tCONV	转换时间	—	14 TAD		ns	
AD56	FCNV	吞吐率	—	—	500	ksps	
AD57a	TSAMP	对任意 ANx 输入进行采样时的采样时间	3 TAD	—	—	—	
AD57b	TSAMP	对运放输出进行采样时的采样时间（配置 A 和配置 B） [4,5]	3 TAD	—	—	—	
时序参数							
AD60	tPCS	从采样触发到转换启动的时间 [2,3]	2 TAD	—	3 TAD	—	未选择自动转换触发
AD61	tPSS	从采样 （SAMP）位置 1 到采样启动的时间 [2,3]	2 TAD	—	3 TAD	—	
AD62	tCSS	转换结束到采样启动 （ASAM = 1）的时间 [2,3]	—	0.5 TAD	—	—	
AD63	tDPU	从 ADC 关闭到 ADC 开启，用于稳定模拟级的时间 [2,3]	—	—	20	µs	（注 6）

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

2： 参数为特性值，但生产时未经测试。

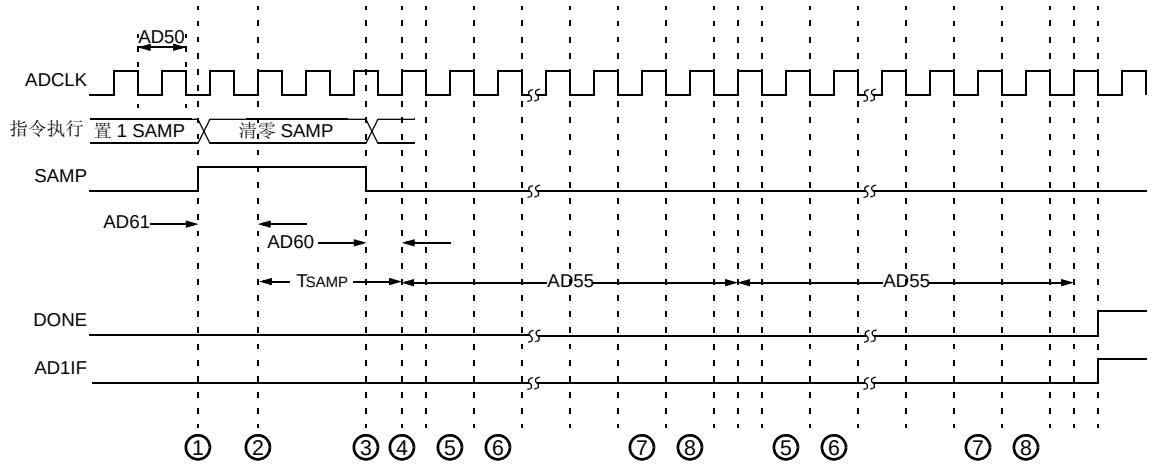
3： 因为采样电容最终将释放电荷，因此低于 10 kHz 的时钟频率可能影响线性性能，尤其是在温度较高时。

4： 配置信息请参见图 25-6。

5： 配置信息请参见图 25-7。

6： 参数 tDPU 是开启 ADC 模块 （ADON （AD1CON1<15>） = 1）时其稳定在适当电平所需的时间。在此期间， ADC 结果是不确定的。

图 30-37： ADC 转换 （10 位模式）时序特性 （CHPS<1:0> = 01，SIMSAM = 0，ASAM = 0，SSRC<2:0> = 000，SSRCG = 0）



① – 软件置 1 AD1CON1. SAMP 以启动采样。

② – 采样在放电周期之后启动。TSAMP 在《dsPIC33E/PIC24E 系列参考手册》的**第 16 章“模数转换器（ADC）”**（DS70621）中进行介绍。

③ – 软件清零 AD1CON1. SAMP 以启动转换。

④ – 采样结束，转换过程启动。

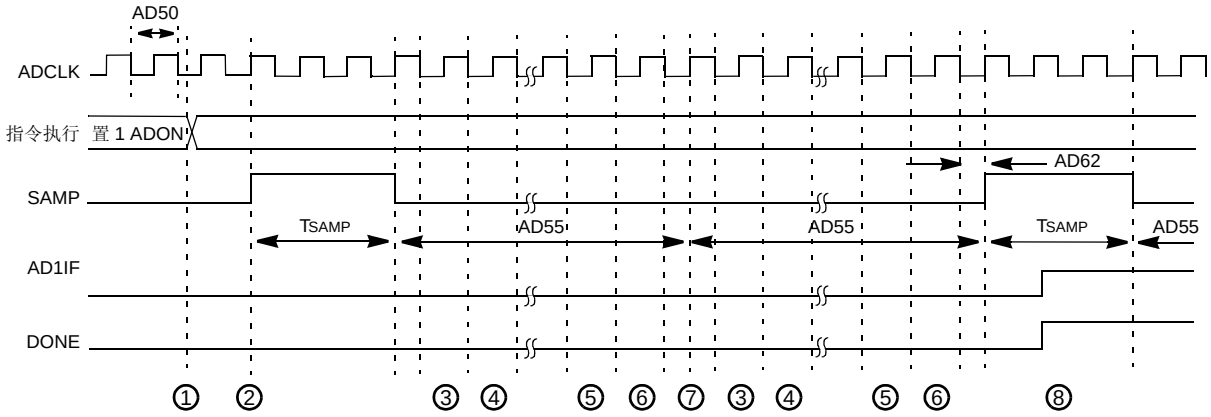
⑤ – 转换 bit 9。

⑥ – 转换 bit 8。

⑦ – 转换 bit 0。

⑧ – 转换结束的一个 TAD。

图 30-38： ADC 转换 （10 位模式）时序特性 （CHPS<1:0> = 01， SIMSAM = 0， ASAM = 1， SSRC<2:0> = 111， SSRCG = 0， SAMC<4:0> = 00010）



① – 软件置 1 AD1CON1. ADON，使 ADC 开始工作。

② – 采样在放电周期之后启动。TSAMP 在《dsPIC33E/PIC24E 系列参考手册》的**第 16 章“模数转换器（ADC）”**（DS70621）中进行介绍。

③ – 转换 bit 9。

④ – 转换 bit 8。

⑤ – 转换 bit 0。

⑥ – 转换结束的一个 TAD。

⑦ – 开始下一个通道的转换。

⑧ – 采样时间由 SAMC<4:0> 指定。

© 2012-2013 Microchip Technology Inc.

表 30-61： ADC 转换 （10 位模式）时序要求

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明）[1] 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
时钟参数							
AD50	TAD	ADC 时钟周期	76	—	—	ns	
AD51	tRC	ADC 内部 RC 振荡器周期 [2]	—	250	—	ns	
转换速率							
AD55	tCONV	转换时间	—	12 TAD	—	—	
AD56	FCNV	吞吐率	—	—	1.1	Msps	使用同时采样
AD57a	TSAMP	对任意 ANx 输入进行采样时的采样时间	2 TAD	—	—	—	
AD57b	TSAMP	对运放输出进行采样时的采样时间（配置 A 和配置 B） [4,5]	4 TAD	—	—	—	
时序参数							
AD60	tPCS	从采样触发到转换启动的时间 [2,3]	2 TAD	—	3 TAD	—	未选择自动转换触发
AD61	tPSS	从采样 （SAMP）位置 1 到采样启动的时间 [2,3]	2 TAD	—	3 TAD	—	
AD62	tCSS	转换结束到采样启动 （ASAM = 1）的时间 [2,3]	—	0.5 TAD	—	—	
AD63	tDPU	从 ADC 关闭到 ADC 开启，用于稳定模拟级的时间 [2,3]	—	—	20	µs	（注 6）

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但性能将会降低。此条件下的器件功能经过测试，但未确定特性值。此时模拟模块 （ADC、运放 / 比较器和比较器参考电压）的性能可能会降低。关于最小和最大 BOR 值，请参见表 30-13 中的参数 BO10。

2： 参数为特性值，但生产时未经测试。

3： 因为采样电容最终将释放电荷，因此低于 10 kHz 的时钟频率可能影响线性性能，尤其是在温度较高时。

4： 配置信息请参见图 25-6。

5： 配置信息请参见图 25-7。

6： 参数 tDPU 是开启 ADC 模块 （ADON （AD1CON1<15>） = 1）时其稳定在适当电平所需的时间。在此期间， ADC 结果是不确定的。

表 30-62： DMA 模块时序要求

交流特性		标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +85°C （工业级） -40°C ≤ TA ≤ +125°C （扩展级）				
参数编号	特性	最小值	典型值 [1]	最大值	单位	条件
DM1	DMA 字节 / 字传输延时	1 TCY[2]	—	—	ns	

注 1： 这些参数为特性值，但生产时未经测试。

2： 由于 DMA 传输使用 CPU 数据总线，所以该时间依赖于总线上的其他功能。

注：

© 2012-2013 Microchip Technology Inc.

31.0 高温电气特性

本章将对 dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 器件在 -40°C 至 +150°C 环境温度范围内工作的电气特性进行概括介绍。

除本章中列出的参数外，-40°C 至 +150°C 范围内的规范与**第 30.0 节 “电气特性”**中给出的在 -40°C 至 +125°C 范围内工作的规范相同。

本章中的参数都以 H 开头， H 表示高温。例如，**第 30.0 节 “电气特性”**中的参数 DC10 是 HDC10 在工业级和扩展级温度时的等效参数。

下面列出了 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 高温器件的绝对最大值。器件长时间工作在最大值条件下可能会影响其可靠性。我们不建议使器件在或超过本规范指定的最大值条件下运行。

绝对最大值 (1)

偏置时的环境温度 (2) ..... -40°C 至 +150°C
储存温度 ..... -65°C 至 +160°C
VDD 引脚相对于 VSS 的电压 ..... -0.3V 至 +4.0V
任一非 5V 耐压引脚相对于 VSS 的电压 (3) ..... -0.3V 至 （VDD + 0.3V）
任一 5V 耐压引脚相对于 VSS 的电压 （当 VDD < 3.0V 时） (3) ..... -0.3V 至 3.6V
任一 5V 耐压引脚相对于 VSS 的电压 （当 VDD ≥ 3.0V(3) 时） ..... -0.3V 至 5.5V
流出 VSS 引脚的最大电流 ..... 60 mA
流入 VDD 引脚的最大电流 (4) ..... 60 mA
最高结温 ..... +155°C
任一 4x I/O 引脚的最大拉电流 / 灌电流 ..... 10 mA
任一 8x I/O 引脚的最大拉电流 / 灌电流 ..... 15 mA
所有端口的最大总灌电流 ..... 70 mA
所有端口的最大总拉电流 (4) ..... 70 mA

注 1： 如果器件工作条件超过上述 “绝对最大值”，可能引起器件永久性损坏。这仅是极限参数，我们不建议器件工作在极限值甚至超过上述极限值。器件长时间工作在极限条件下可能会影响其可靠性。

2： 对于预期在 +150°C 下工作的器件，AEC-Q100 可靠性测试时间为 1,000 小时。未经 Microchip Technology Inc. 预先书面核准，任何在 +125°C 至 +150°C 温度范围总工作时间大于 1,000 小时的设计均不受保证。

3： 关于 5V 耐压的引脚，请参见 **“引脚图”**部分。

4： 允许的最大电流由器件最大功耗决定 （见表 31-2）。

31.1 高温直流特性

表 31-1： 工作 MIPS 与电压

特性	VDD 范围 （单位：V）	温度范围 （单位：°C）	最大 MIPS dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X
HDC5	3.0V 至 3.6V(1)	-40°C 至 +150°C	40

注 1： 器件可在 VBORMIN < VDD < VDDMIN 条件下工作，但模拟模块 （例如 ADC）的性能可能会下降。此条件下的器件功能经过测试，但未确定特性值。

表 31-2： 热工作条件

参数	符号	最小值	典型值	最大值	单位
高温器件					
工作结温范围	TJ	-40	—	+155	°C
工作环境温度范围	TA	-40	—	+150	°C
功耗： 芯片内部功耗： PINT = VDD x (IDD – Σ IOH) I/O 引脚功耗： I/O = Σ ({VDD – VOH} x IOH) + Σ (VOL x IOL)	PD	PINT + PI/O			W
最大允许功耗	PDMAX	(TJ – TA)/θJA			W

表 31-3： 直流温度和电压规范

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
工作电压							
HDC10	供电电压						
	VDD	—	3.0	3.3	3.6	V	-40°C 至 +150°C

© 2012-2013 Microchip Technology Inc.

表 31-4： 直流特性：掉电电流 （IPD）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C			
参数编号	典型值	最大值	单位	条件		
掉电电流 （IPD）						
HDC60e	750	2500	μA	+150°C	3.3V	基本掉电电流 （注 1 和 3）
HDC61c	15	—	μA	+150°C	3.3V	看门狗定时器电流 ΔIWDT （注 2 和 4）

注 1： 基本 IPD 是在所有外设和时钟都关闭的条件下进行测量的。所有 I/O 引脚配置为输入且被拉到 VSS。 WDT 等外设也都被关闭，并且 VREGS （RCON<8>） = 1。

2： Δ 电流为当模块使能时额外消耗的电流。此电流应被加到基本 IPD 电流。

3： 这些电流是针对该系列中存储容量最大的器件测得的。

4： 这些参数为特性值，但生产时未经测试。

表 31-5： 直流特性：工作电流 （IDD）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C			
参数编号	典型值	最大值	单位	条件		
HDC20	9	15	mA	+150°C	3.3V	10 MIPS
HDC22	16	25	mA	+150°C	3.3V	20 MIPS
HDC23	30	50	mA	+150°C	3.3V	40 MIPS

表 31-6： 直流特性：打盹电流 （IDOZE）

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C				
参数编号	典型值	最大值	打盹模式 时钟分频比	单位	条件		
HDC72a	24	35	1:2	mA	+150°C	3.3V	40 MIPS
HDC72f(1)	14	—	1:64	mA			
HDC72g(1)	12	—	1:128	mA			

注 1： 打盹模式时钟分频比为 1:64 和 1:128 时的参数为特性值，但生产时未经测试。

表 31-7： 直流特性：I/O 引脚输出规范

直流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C				
参数	符号	特性	最小值	典型值	最大值	单位	条件
HDO10	VOL	输出低电压 4x 灌电流驱动引脚 (2)	—	—	0.4	V	IOL ≤ 5 mA， VDD = 3.3V （注 1）
		输出低电压 8x 灌电流驱动引脚 (3)	—	—	0.4	V	IOL ≤ 8 mA， VDD = 3.3V （注 1）
HDO20	VOH	输出高电压 4x 拉电流驱动引脚 (2)	2.4	—	—	V	IOH ≥ -10 mA， VDD = 3.3V （注 1）
		输出高电压 8x 拉电流驱动引脚 (3)	2.4	—	—	V	IOH ≥ 15 mA， VDD = 3.3V （注 1）
HDO20A	VOH1	输出高电压 4x 拉电流驱动引脚 (2)	1.5	—	—	V	IOH ≥ -3.9 mA， VDD = 3.3V （注 1）
			2.0	—	—		IOH ≥ -3.7 mA， VDD = 3.3V （注 1）
			3.0	—	—		IOH ≥ -2 mA， VDD = 3.3V （注 1）
		输出高电压 8x 拉电流驱动引脚 (3)	1.5	—	—	V	IOH ≥ -7.5 mA， VDD = 3.3V （注 1）
			2.0	—	—		IOH ≥ -6.8 mA， VDD = 3.3V （注 1）
			3.0	—	—		IOH ≥ -3 mA， VDD = 3.3V （注 1）

注 **1：** 参数为特性值，但未经测试。

2： 包括不属于 8x 灌电流驱动引脚的所有 I/O 引脚 （参见下面）。

3： 包括以下引脚：
对于少于 64 引脚的器件：RA3、 RA4、 RA9、 RB<7:15> 和 RC3
对于 64 引脚器件：RA4、 RA9、 RB<7:15>、 RC3 和 RC15

© 2012-2013 Microchip Technology Inc.

31.2 交流特性和时序参数

本节包含的信息定义了 dsPIC33EPXXXGP50X、dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 高温器件的交流特性和时序参数。但是，除本节中列出的参数外，所有其他交流时序规范都与第 30.2 节“交流特性和时序参数”中给出的相同。

本节中的参数都以 H 开头， H 表示高温。例如，第 30.2 节“交流特性和时序参数”中的参数 OS53 是 HOS53 在工业级和扩展级温度时的等效参数。

表 31-8： 温度和电压规范 —— 交流

交流特性	**标准工作条件：3.0V 至 3.6V** **（除非另外声明）** 工作温度 -40°C ≤ TA ≤ +150°C 工作电压 VDD 范围如表 31-1 中所述。

图 31-1： 器件时序规范的负载条件

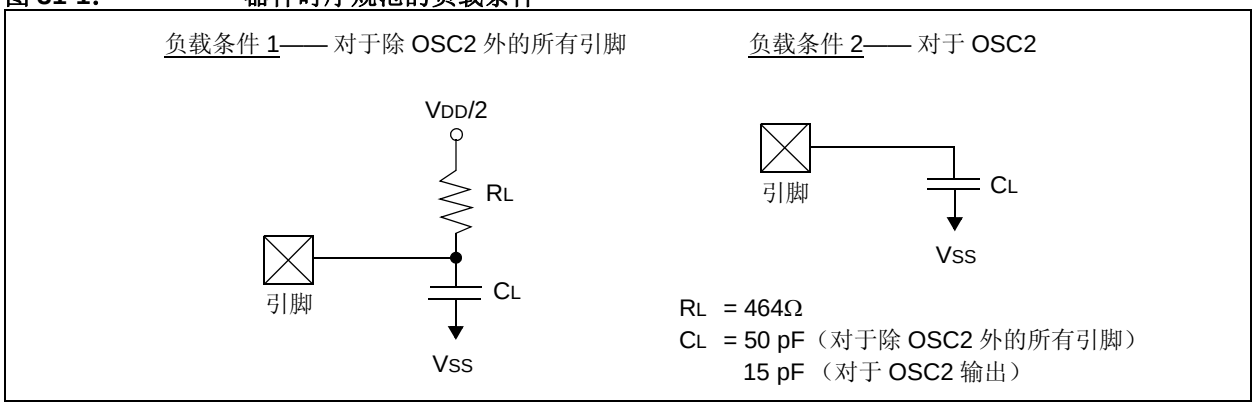


表 31-9： PLL 时钟时序规范

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
HOS53	DCLK	CLKO 稳定性 （抗抖动性） (1)	-5	0.5	5	%	在 100 ms 时间段内测量

注 1： 这些参数为近似特性值，但生产时未经测试。该规范值通过逐个时钟周期测量的方式获得。要计算各个时基或通信时钟的实际抖动，请使用以下公式：

$$外设时钟抖动 = \frac{D_{CLK}}{\sqrt{\left(\frac{F_{OSC}}{外设比特率时钟}\right)}}$$

例如：FOSC = 32 MHz，DCLK = 5%，SPIx 比特率时钟（即 SCKx）为 2 MHz。

$$SPI\ SCK\ 抖动 = \left[\frac{D_{CLK}}{\sqrt{\left(\frac{32\ MHz}{2\ MHz}\right)}}\right] = \left[\frac{5\%}{\sqrt{16}}\right] = \left[\frac{5\%}{4}\right] = 1.25\%$$

表 31-10： 内部 RC 精度

交流特性		标准工作条件：**3.0V** 至 **3.6V** （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C					
参数编号	特性	最小值	典型值	最大值	单位	条件	
	频率为 32.768 kHz 时的 LPRC(1,2)						
HF21	LPRC	-30	—	+30	%	-40°C ≤ TA ≤ +150°C	VDD = 3.0-3.6V

注 **1：** LPRC 频率将随 VDD 的变化而变化。

2： LPRC 精度会影响看门狗定时器超时周期（TWDT1）。更多信息，请参见**第 27.5 节“看门狗定时器（WDT）”**。

© 2012-2013 Microchip Technology Inc.

表 31-11： ADC 模块规范 （12 位模式）

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
ADC 精度 （12 位模式）(1)							
HAD20a	Nr	分辨率 (3)	12 个数据位			位	
HAD21a	INL	积分非线性误差	-5.5	—	5.5	LSb	VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V
HAD22a	DNL	微分非线性误差	-1	—	1	LSb	VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V
HAD23a	GERR	增益误差	-10	—	10	LSb	VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V
HAD24a	EOFF	失调误差	-5	—	5	LSb	VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V
动态性能 （12 位模式）(2)							
HAD33a	FNYQ	输入信号带宽	—	—	200	kHz	

注 1： 这些参数为特性值，但仅在 20 ksps 时进行了测试。
2： 这些参数为近似特性值，但生产时未经测试。
3： 注入电流不为零会影响 ADC 结果 （约 4-6 个计数）。

表 31-12： ADC 模块规范 （10 位模式）

交流特性			标准工作条件：3.0V 至 3.6V （除非另外声明） 工作温度 -40°C ≤ TA ≤ +150°C				
参数编号	符号	特性	最小值	典型值	最大值	单位	条件
ADC 精度 （10 位模式）(1)							
HAD20b	Nr	分辨率 (3)	10 个数据位			位	
HAD21b	INL	积分非线性误差	-1.5	—	1.5	LSb	VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V
HAD22b	DNL	微分非线性误差	-0.25	—	0.25	LSb	VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V
HAD23b	GERR	增益误差	-2.5	—	2.5	LSb	VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V
HAD24b	EOFF	失调误差	-1.25	—	1.25	LSb	VINL = AVSS = VREFL = 0V， AVDD = VREFH = 3.6V
动态性能 （10 位模式）(2)							
HAD33b	FNYQ	输入信号带宽	—	—	400	kHz	

注 1： 这些参数为特性值，但仅在 20 ksps 时进行了测试。
2： 这些参数为近似特性值，但生产时未经测试。
3： 注入电流不为零会影响 ADC 结果 （约 4-6 个计数）。

注：

© 2012-2013 Microchip Technology Inc.

32.0 器件直流和交流特性曲线图

注： 以下曲线图来自有限数量样本的统计结果，仅供设计参考。此处列出的性能特性未经测试，不做任何保证。一些曲线图中列出的数据可能超出规定的工作范围（例如，超出了规定的电源范围），因此不在担保范围内。

图 32-1：VOH——4x 驱动引脚曲线

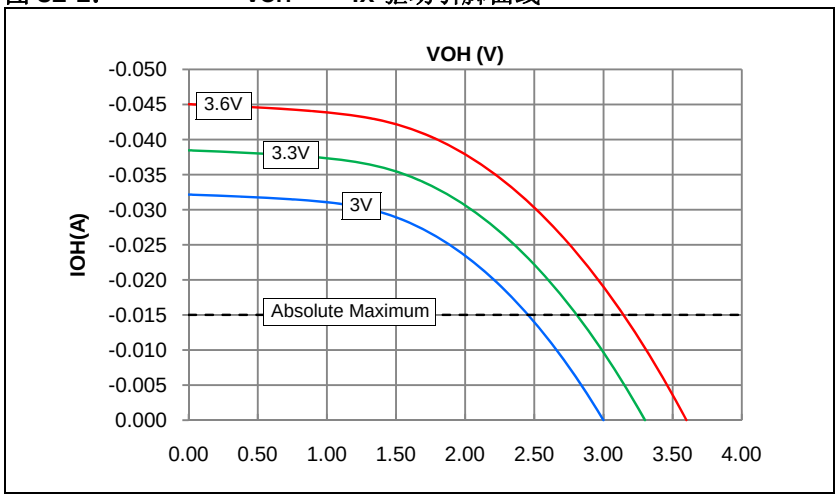


图 32-2：VOH——8x 驱动引脚曲线

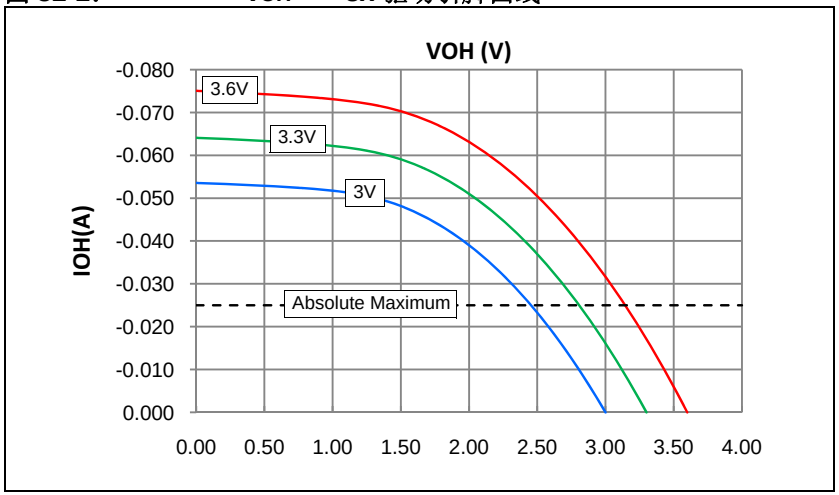


图 32-3：VOL——4x 驱动引脚曲线

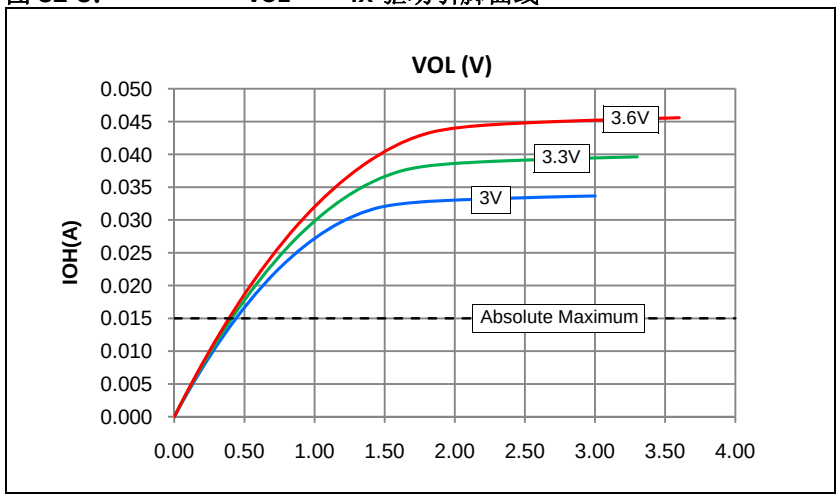


图 32-4：VOL——8x 驱动引脚曲线

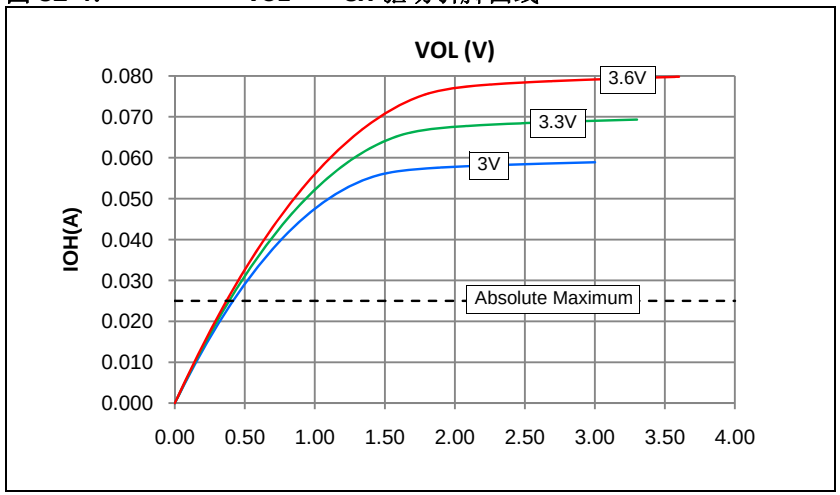


图 32-5： 典型 IPD 电流曲线 （VDD = 3.3V）

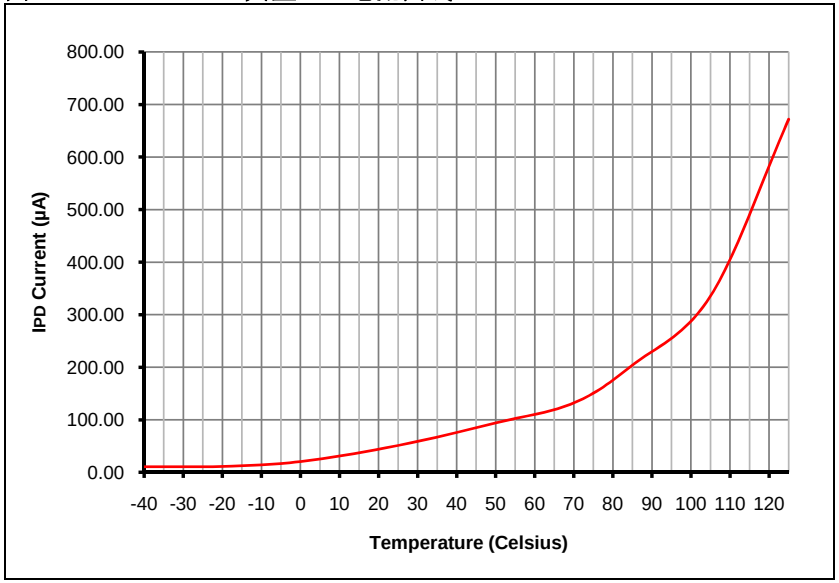


图 32-6： 典型 IDD 电流曲线 （VDD = 3.3V）

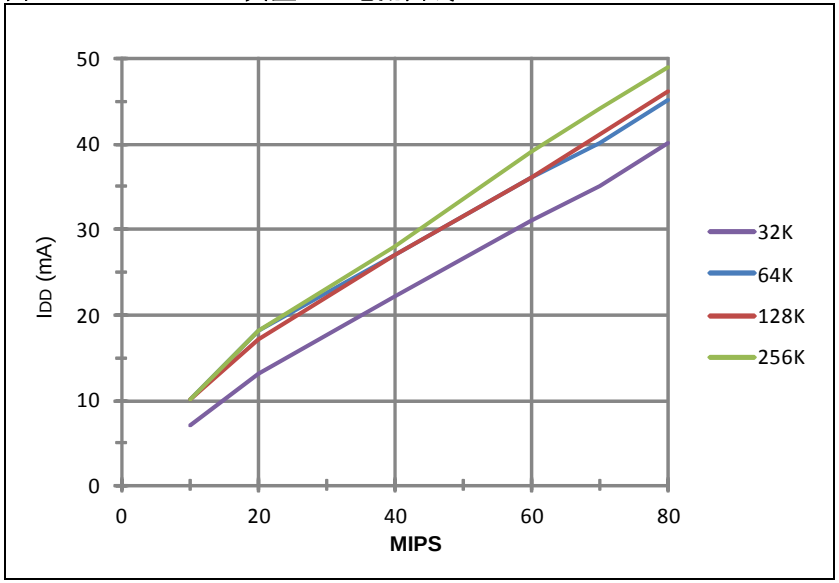


图 32-7： 典型 IDOZE 电流曲线 （VDD = 3.3V）

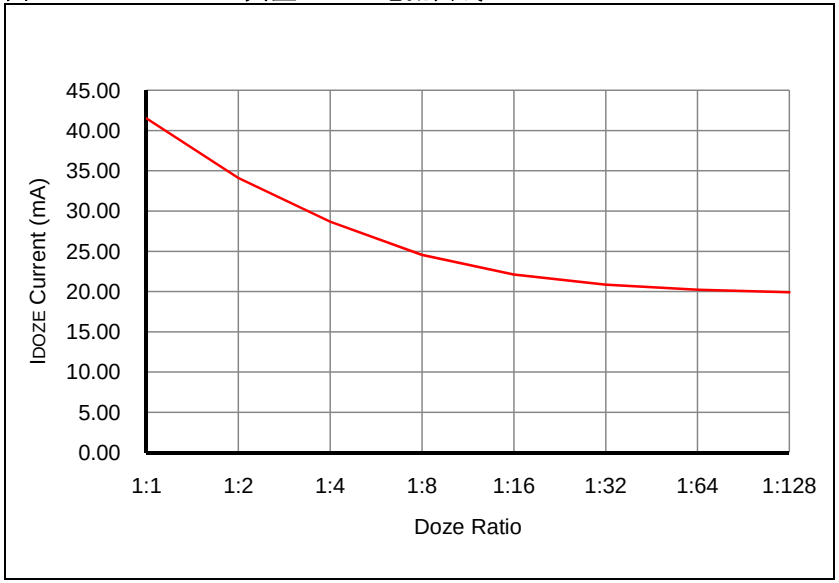
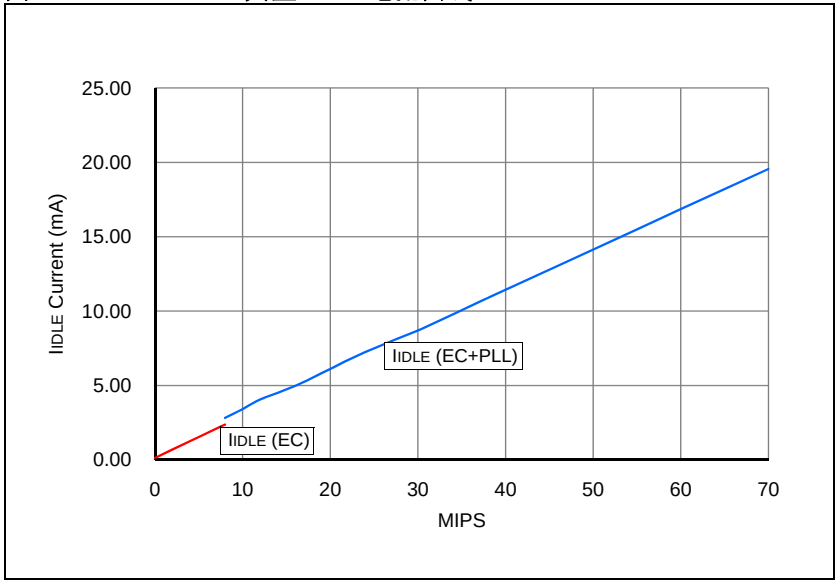


图 32-8： 典型 IIDLE 电流曲线 （VDD = 3.3V）



2012-2013 Microchip Technology Inc.

图 32-9： 典型 FRC 频率曲线 （VDD = 3.3V）

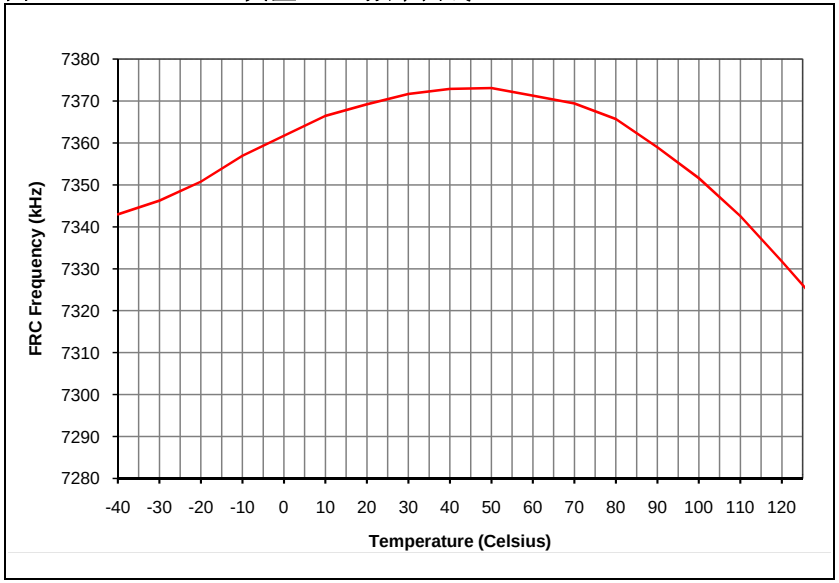


图 32-10： 典型 LPRC 频率曲线 （VDD = 3.3V）

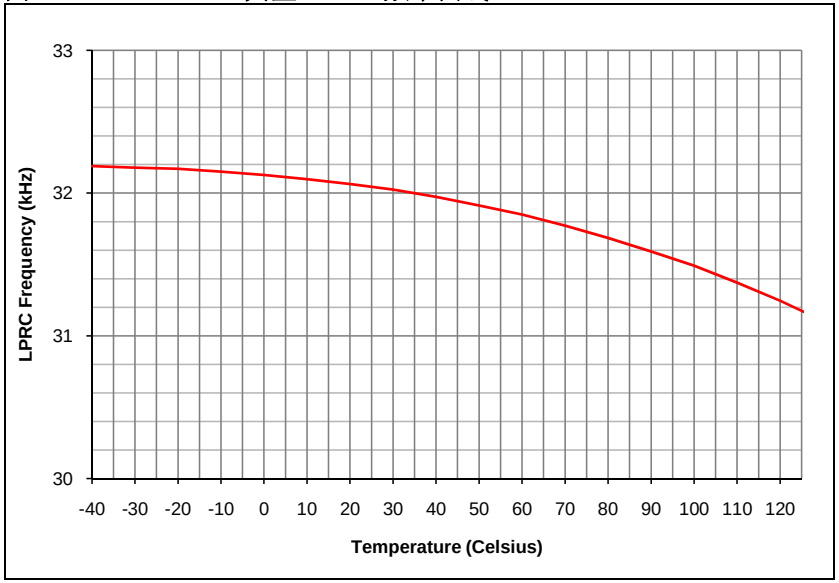
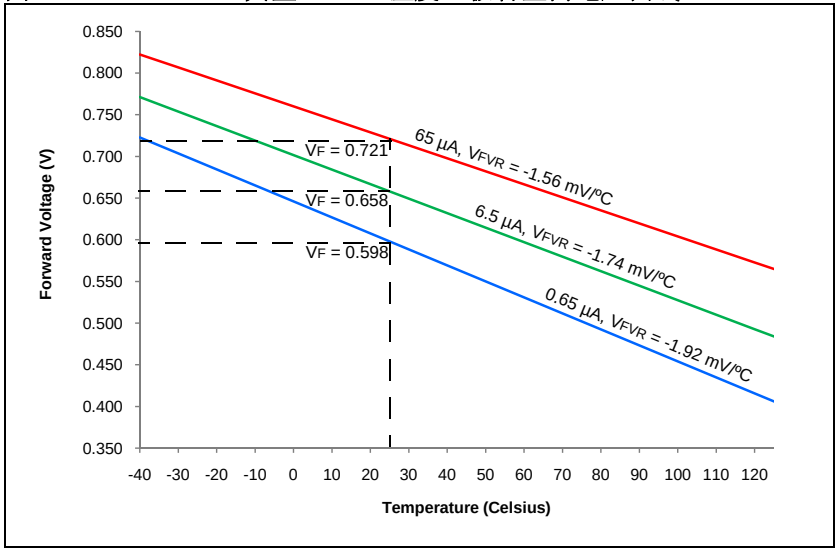


图 32-11： 典型 CTMU 温度二极管正向电压曲线



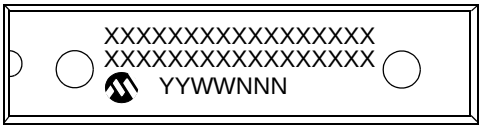
注：

© 2012-2013 Microchip Technology Inc.

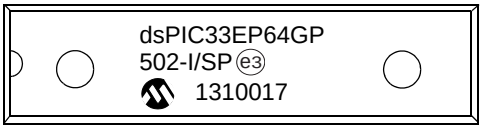
33.0 封装信息

33.1 封装标识信息

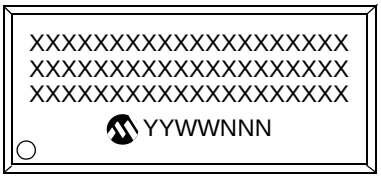
28 引脚 SPDIP



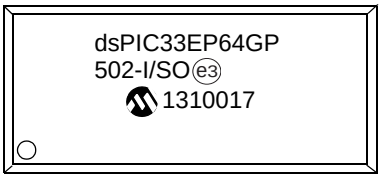
示例



28 引脚 SOIC（0.300 英寸）



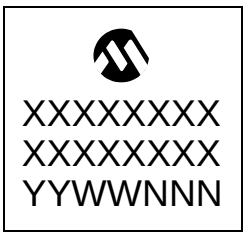
示例



28 引脚 SSOP

示例

28 引脚 QFN-S（6x6x0.9 mm）

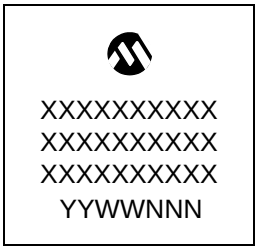


示例

图注：	XX...X	客户指定信息
	Y	年份代码 （日历年的最后一位数字）
	YY	年份代码 （日历年的最后两位数字）
	WW	星期代码 （一月一日的星期代码为 “01”）
	NNN	以字母数字排序的追踪代码
	e3	雾锡 （Matte Tin， Sn）的 JEDEC 无铅标志
	*	表示无铅封装。 JEDEC 无铅标志 （e3）标示于此种封装的外包装上。
注：	Microchip 部件编号如果无法在同一行内完整标注，将换行标出，因此会限制表示客户指定信息的字符数。	

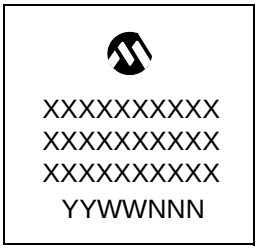
33.1 封装标识信息 （续）

36 引脚 VTLA（TLA）



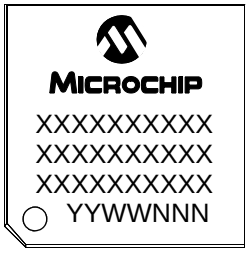
示例

44 引脚 VTLA（TLA）

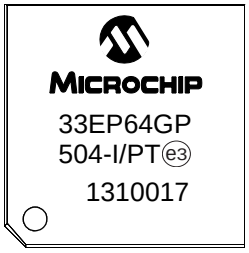


示例

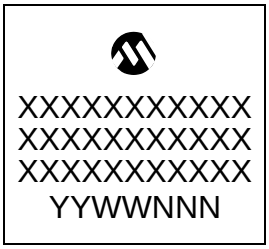
44 引脚 TQFP



示例



44 引脚 QFN（8x8x0.9 mm）

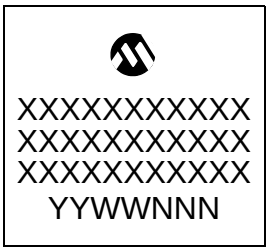


示例

© 2012-2013 Microchip Technology Inc.

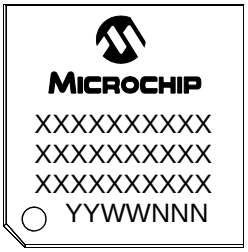
33.1 封装标识信息 （续）

64 引脚 QFN（9x9x0.9 mm）

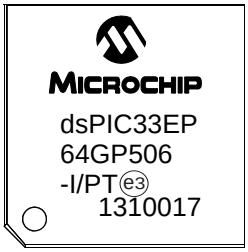


示例

64 引脚 TQFP（10x10x1 mm）



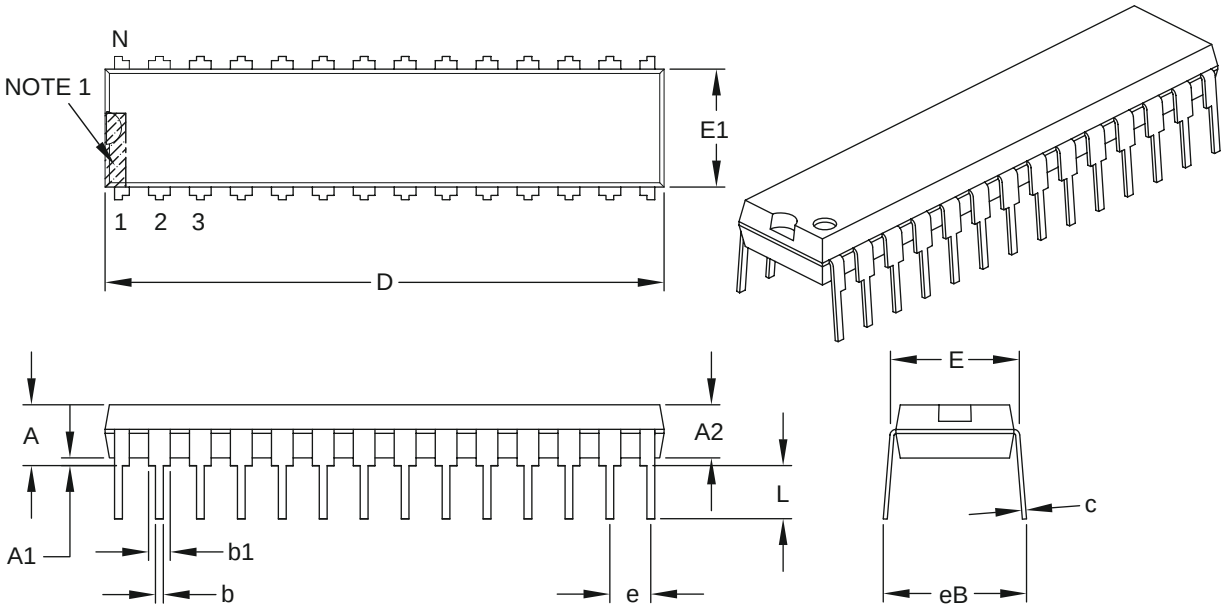
示例



33.2 封装详细信息

28 引脚窄型塑封双列直插式封装 （SP） —— 主体 300 mil [SPDIP]

注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		INCHES		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	.100 BSC		
Top to Seating Plane	A	–	–	.200
Molded Package Thickness	A2	.120	.135	.150
Base to Seating Plane	A1	.015	–	–
Shoulder to Shoulder Width	E	.290	.310	.335
Molded Package Width	E1	.240	.285	.295
Overall Length	D	1.345	1.365	1.400
Tip to Seating Plane	L	.110	.130	.150
Lead Thickness	c	.008	.010	.015
Upper Lead Width	b1	.040	.050	.070
Lower Lead Width	b	.014	.018	.022
Overall Row Spacing §	eB	–	–	.430

Notes:

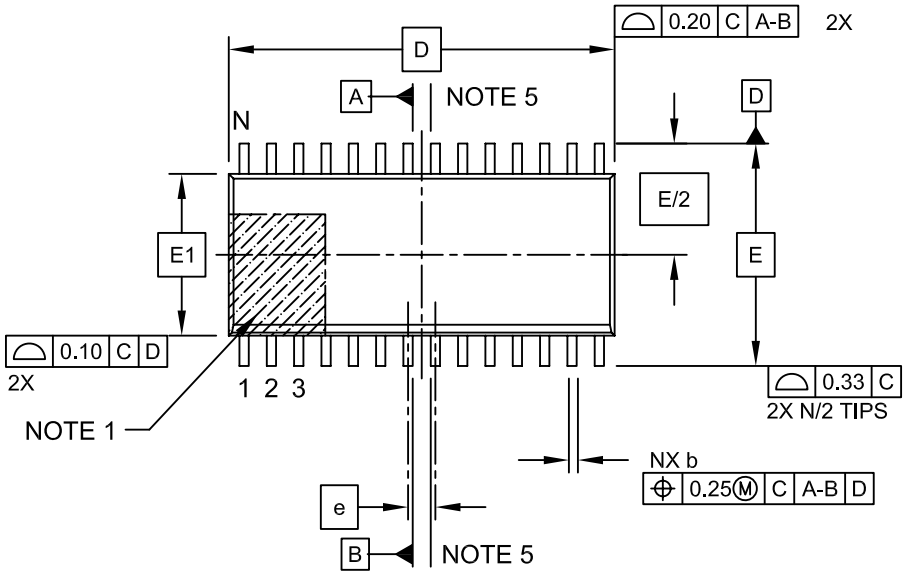
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. § Significant Characteristic.
3. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed .010" per side.
4. Dimensioning and tolerancing per ASME Y14.5M.
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing C04-070B

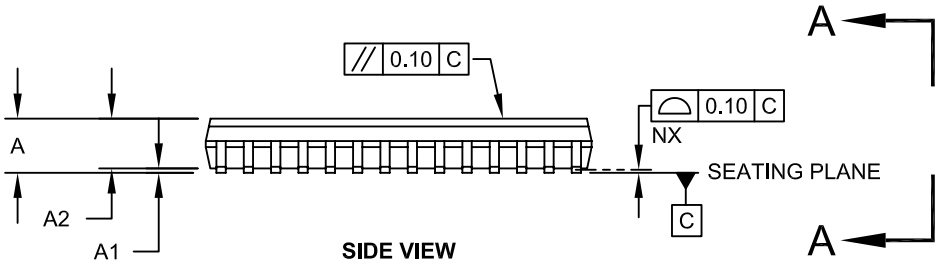
© 2012-2013 Microchip Technology Inc.

28 引脚塑封宽条小外形封装 （SO） —— 主体 7.50 mm [SOIC]

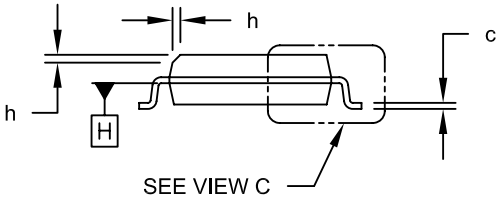
注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



TOP VIEW



SIDE VIEW

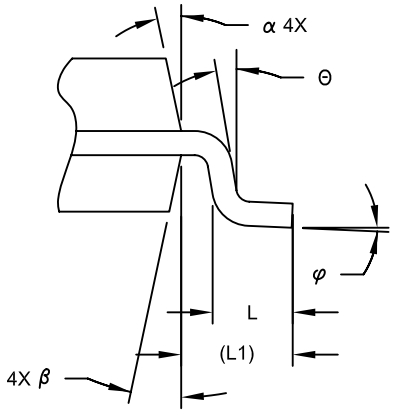


VIEW A-A

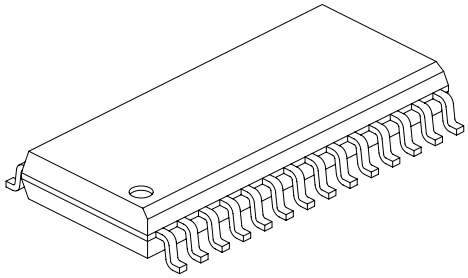
Microchip Technology Drawing C04-052C Sheet 1 of 2

28 引脚塑封宽条小外形封装 （SO） —— 主体 7.50 mm [SOIC]

注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



VIEW C



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	1.27 BSC		
Overall Height	A	-	-	2.65
Molded Package Thickness	A2	2.05	-	-
Standoff §	A1	0.10	-	0.30
Overall Width	E	10.30 BSC		
Molded Package Width	E1	7.50 BSC		
Overall Length	D	17.90 BSC		
Chamfer (Optional)	h	0.25	-	0.75
Foot Length	L	0.40	-	1.27
Footprint	L1	1.40 REF		
Lead Angle	Θ	0°	-	-
Foot Angle	φ	0°	-	8°
Lead Thickness	c	0.18	-	0.33
Lead Width	b	0.31	-	0.51
Mold Draft Angle Top	α	5°	-	15°
Mold Draft Angle Bottom	β	5°	-	15°

Notes:

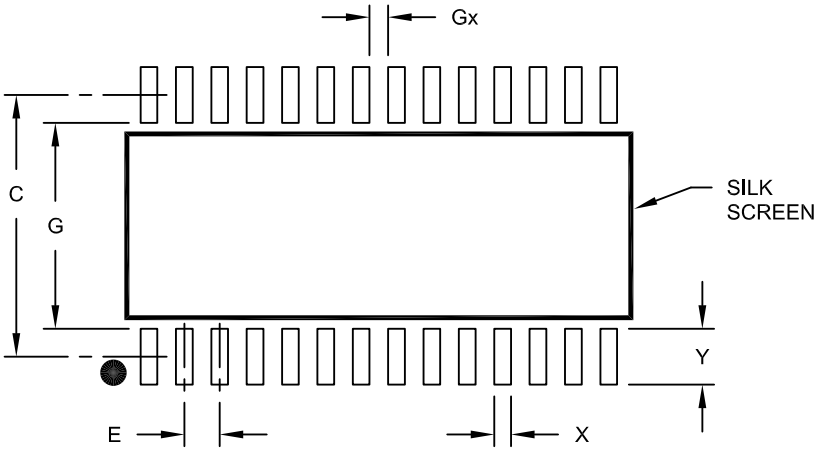
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. § Significant Characteristic
3. Dimension D does not include mold flash, protrusions or gate burrs, which shall not exceed 0.15 mm per end. Dimension E1 does not include interlead flash or protrusion, which shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerance, for information purposes only.
5. Datums A & B to be determined at Datum H.

Microchip Technology Drawing C04-052C Sheet 2 of 2

© 2012-2013 Microchip Technology Inc.

28 引脚塑封宽条小外形封装 （SO） —— 主体 7.50 mm [SOIC]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	1.27 BSC		
Contact Pad Spacing	C		9.40	
Contact Pad Width (X28)	X			0.60
Contact Pad Length (X28)	Y			2.00
Distance Between Pads	Gx	0.67		
Distance Between Pads	G	7.40		

Notes:

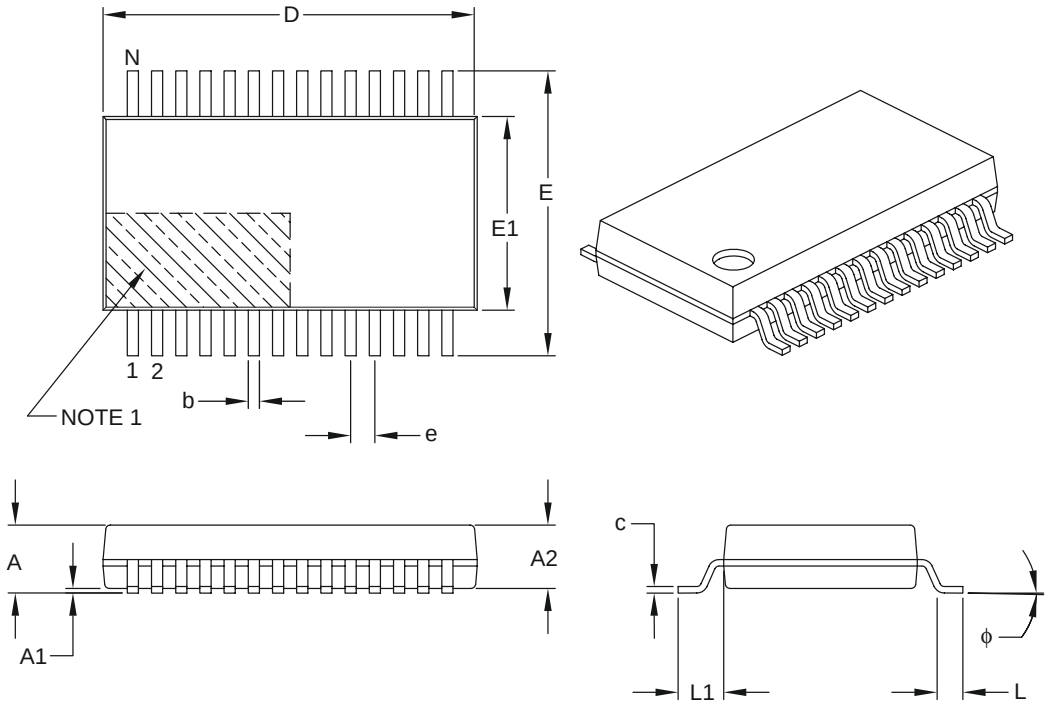
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2052A

28 引脚塑封缩小型小外形封装 （SS） —— 主体 5.30 mm [SSOP]

注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	–	–	2.00
Molded Package Thickness	A2	1.65	1.75	1.85
Standoff	A1	0.05	–	–
Overall Width	E	7.40	7.80	8.20
Molded Package Width	E1	5.00	5.30	5.60
Overall Length	D	9.90	10.20	10.50
Foot Length	L	0.55	0.75	0.95
Footprint	L1	1.25 REF		
Lead Thickness	c	0.09	–	0.25
Foot Angle	ϕ	0°	4°	8°
Lead Width	b	0.22	–	0.38

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Dimensions D and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.20 mm per side.
3. Dimensioning and tolerancing per ASME Y14.5M.

   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

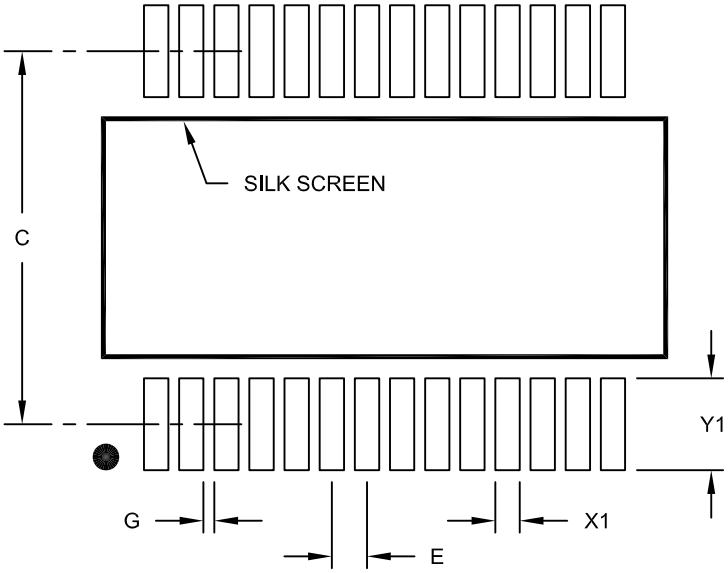
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-073B

© 2012-2013 Microchip Technology Inc.

28 引脚塑封缩小型小外形封装 （SS） —— 主体 5.30 mm [SSOP]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.65 BSC	
Contact Pad Spacing	C		7.20	
Contact Pad Width (X28)	X1			0.45
Contact Pad Length (X28)	Y1			1.75
Distance Between Pads	G	0.20		

Notes:

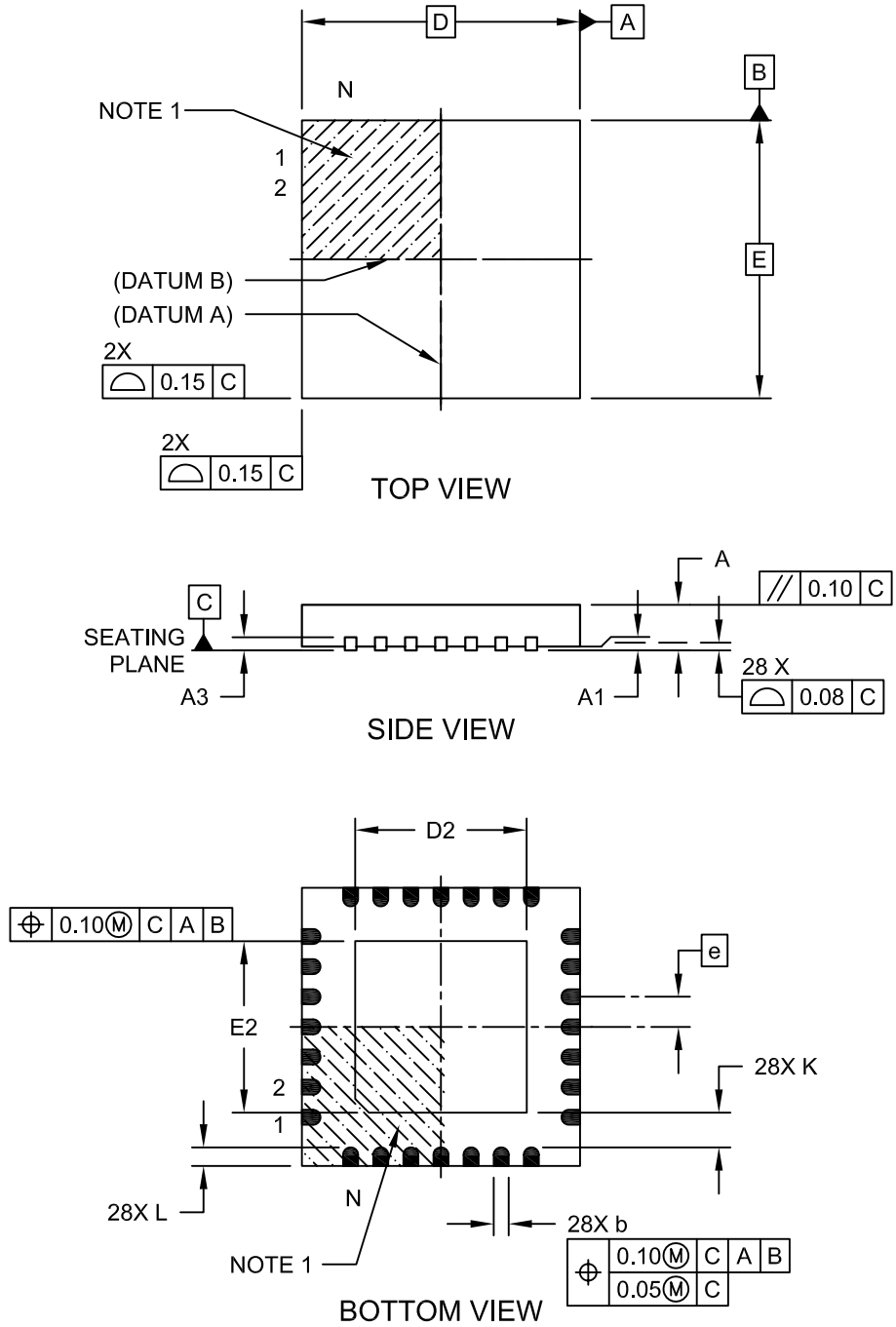
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2073A

28 引脚塑封正方扁平无引线封装 （MM） —— 主体 6x6x0.9 mm [QFN-S]，触点长度为 0.40 mm

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。

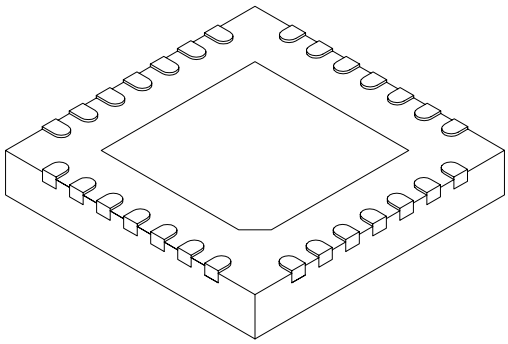


Microchip Technology Drawing C04-124C Sheet 1 of 2

© 2012-2013 Microchip Technology Inc.

28 引脚塑封正方扁平无引线封装 （MM） —— 主体 6x6x0.9 mm [QFN-S]，触点长度为 0.40 mm

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	28		
Pitch	e	0.65 BSC		
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Terminal Thickness	A3	0.20 REF		
Overall Width	E	6.00 BSC		
Exposed Pad Width	E2	3.65	3.70	4.70
Overall Length	D	6.00 BSC		
Exposed Pad Length	D2	3.65	3.70	4.70
Terminal Width	b	0.23	0.30	0.35
Terminal Length	L	0.30	0.40	0.50
Terminal-to-Exposed Pad	K	0.20	-	-

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated
3. Dimensioning and tolerancing per ASME Y14.5M

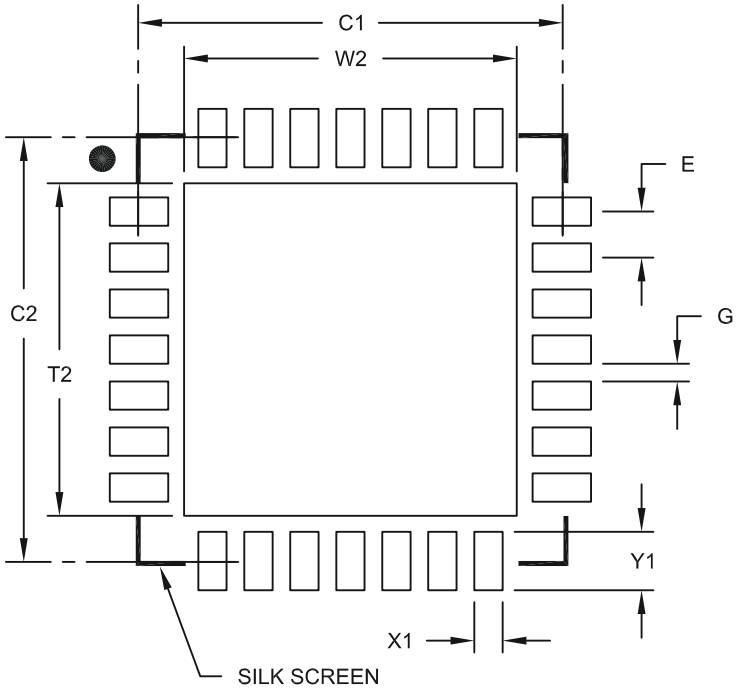
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-124C Sheet 2 of 2

28 引脚塑封正方扁平无引线封装 （MM） —— 主体 6x6x0.9 mm [QFN-S]，触点长度为 0.40 mm

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.65 BSC	
Optional Center Pad Width	W2			4.70
Optional Center Pad Length	T2			4.70
Contact Pad Spacing	C1		6.00	
Contact Pad Spacing	C2		6.00	
Contact Pad Width (X28)	X1			0.40
Contact Pad Length (X28)	Y1			0.85
Distance Between Pads	G	0.25		

Notes:

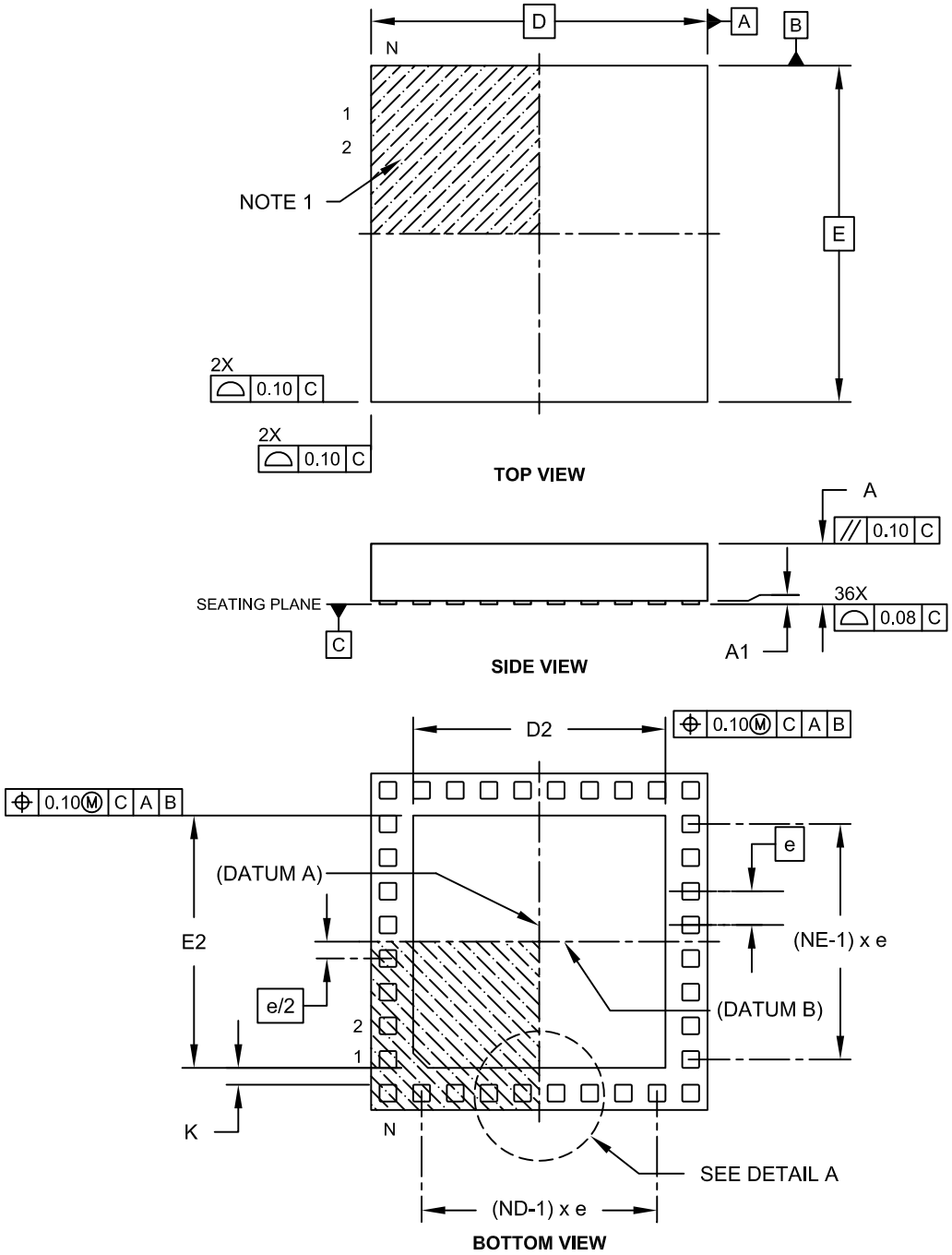
1. Dimensioning and tolerancing per ASME Y14.5M
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2124A

© 2012-2013 Microchip Technology Inc.

36 引脚超薄散热型无引线阵列封装 （TL） —— 主体 5x5x0.9 mm，带外露焊盘 [VTLA]

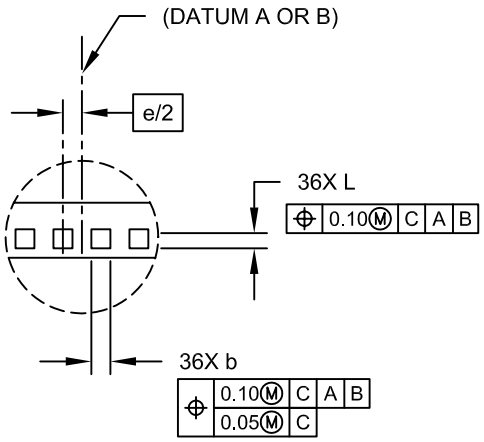
注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



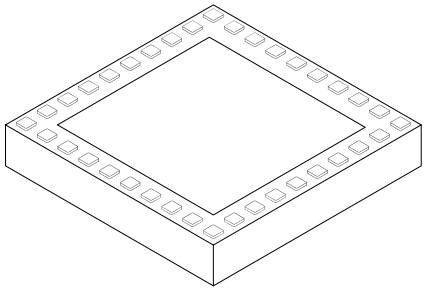
Microchip Technology Drawing C04-187C Sheet 1 of 2

36 引脚超薄散热型无引线阵列封装 （TL） —— 主体 5x5x0.9 mm，带外露焊盘 [VTLA]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



DETAIL A



	Units	MILLIMETERS		
Dimension	Limits	MIN	NOM	MAX
Number of Pins	N		36	
Number of Pins per Side	ND		10	
Number of Pins per Side	NE		8	
Pitch	e		0.50 BSC	
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.025	-	0.075
Overall Width	E		5.00 BSC	
Exposed Pad Width	E2	3.60	3.75	3.90
Overall Length	D		5.00 BSC	
Exposed Pad Length	D2	3.60	3.75	3.90
Contact Width	b	0.20	0.25	0.30
Contact Length	L	0.20	0.25	0.30
Contact-to-Exposed Pad	K	0.20	-	-

Notes:

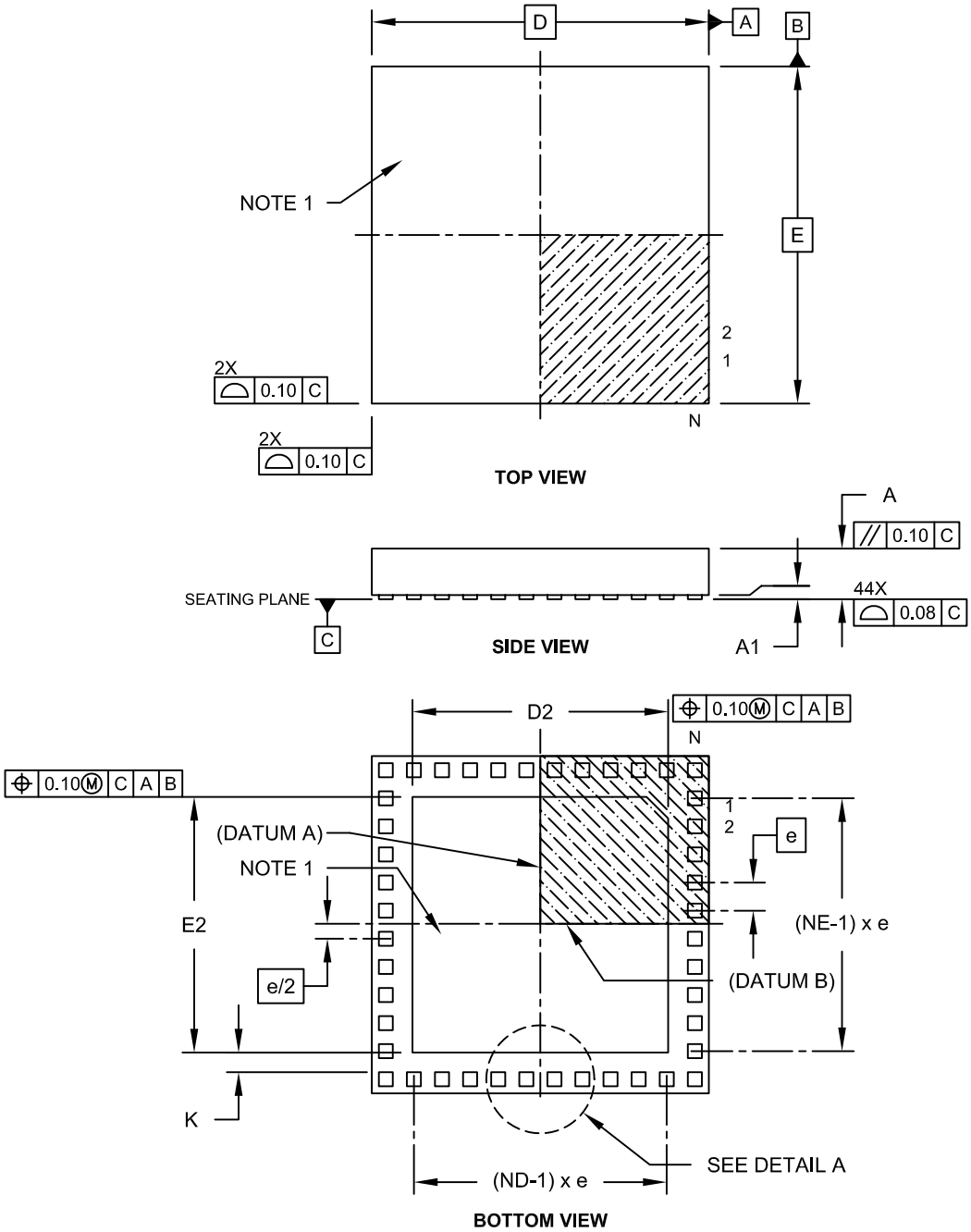
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-187C Sheet 2 of 2

© 2012-2013 Microchip Technology Inc.

44 引脚超薄无引线阵列封装 （TL） —— 主体 6x6x0.9 mm，带外露焊盘 [VTLA]

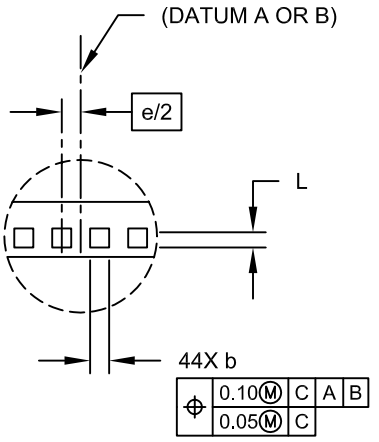
注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



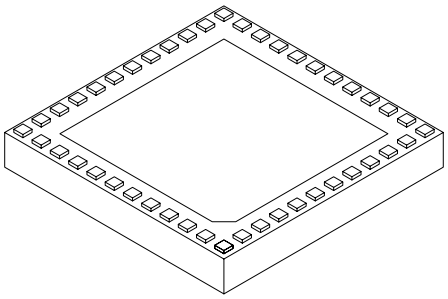
Microchip Technology Drawing C04-157C Sheet 1 of 2

44 引脚超薄无引线阵列封装 （TL） —— 主体 6x6x0.9 mm，带外露焊盘 [VTLA]

注： 最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



DETAIL A



Units		MILLIMETERS		
Dimension	Limits	MIN	NOM	MAX
Number of Pins	N		44	
Number of Pins per Side	ND		12	
Number of Pins per Side	NE		10	
Pitch	e		0.50 BSC	
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.025	-	0.075
Overall Width	E		6.00 BSC	
Exposed Pad Width	E2	4.40	4.55	4.70
Overall Length	D		6.00 BSC	
Exposed Pad Length	D2	4.40	4.55	4.70
Contact Width	b	0.20	0.25	0.30
Contact Length	L	0.20	0.25	0.30
Contact-to-Exposed Pad	K	0.20	-	-

Notes:

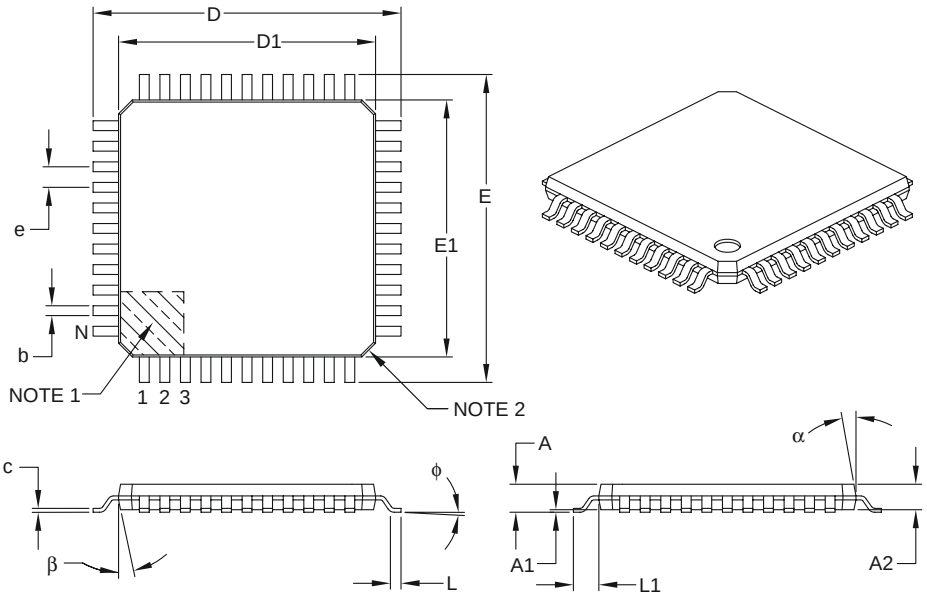
1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-157C Sheet 2 of 2

© 2012-2013 Microchip Technology Inc.

44 引脚塑封薄型正方扁平封装 （PT） —— 主体 10x10x1 mm， 2.00 mm 引脚投影长度 [TQFP]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Leads	N	44		
Lead Pitch	e	0.80 BSC		
Overall Height	A	–	–	1.20
Molded Package Thickness	A2	0.95	1.00	1.05
Standoff	A1	0.05	–	0.15
Foot Length	L	0.45	0.60	0.75
Footprint	L1	1.00 REF		
Foot Angle	ϕ	0°	3.5°	7°
Overall Width	E	12.00 BSC		
Overall Length	D	12.00 BSC		
Molded Package Width	E1	10.00 BSC		
Molded Package Length	D1	10.00 BSC		
Lead Thickness	c	0.09	–	0.20
Lead Width	b	0.30	0.37	0.45
Mold Draft Angle Top	α	11°	12°	13°
Mold Draft Angle Bottom	β	11°	12°	13°

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Chamfers at corners are optional; size may vary.
3. Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M.

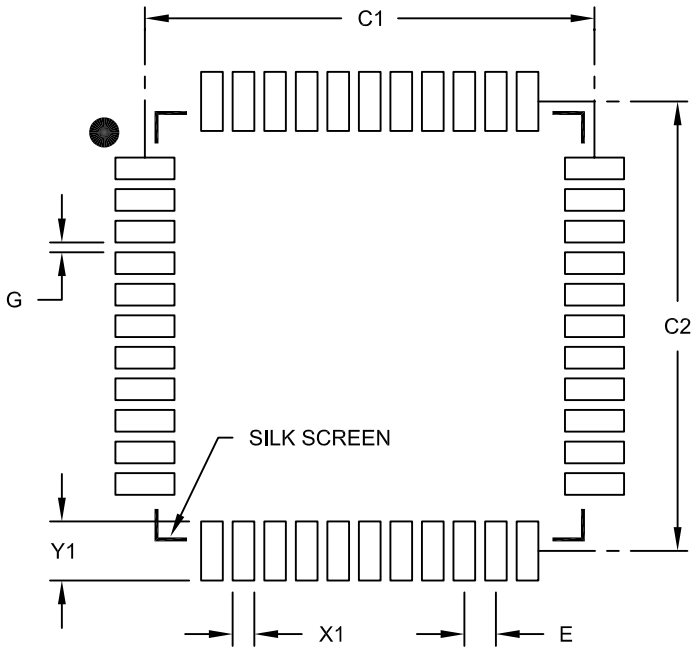
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-076B

44 引脚塑封薄型正方扁平封装 （PT） —— 主体 10x10x1 mm， 2.00 mm 引脚投影长度 [TQFP]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.80 BSC		
Contact Pad Spacing	C1		11.40	
Contact Pad Spacing	C2		11.40	
Contact Pad Width (X44)	X1			0.55
Contact Pad Length (X44)	Y1			1.50
Distance Between Pads	G	0.25		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

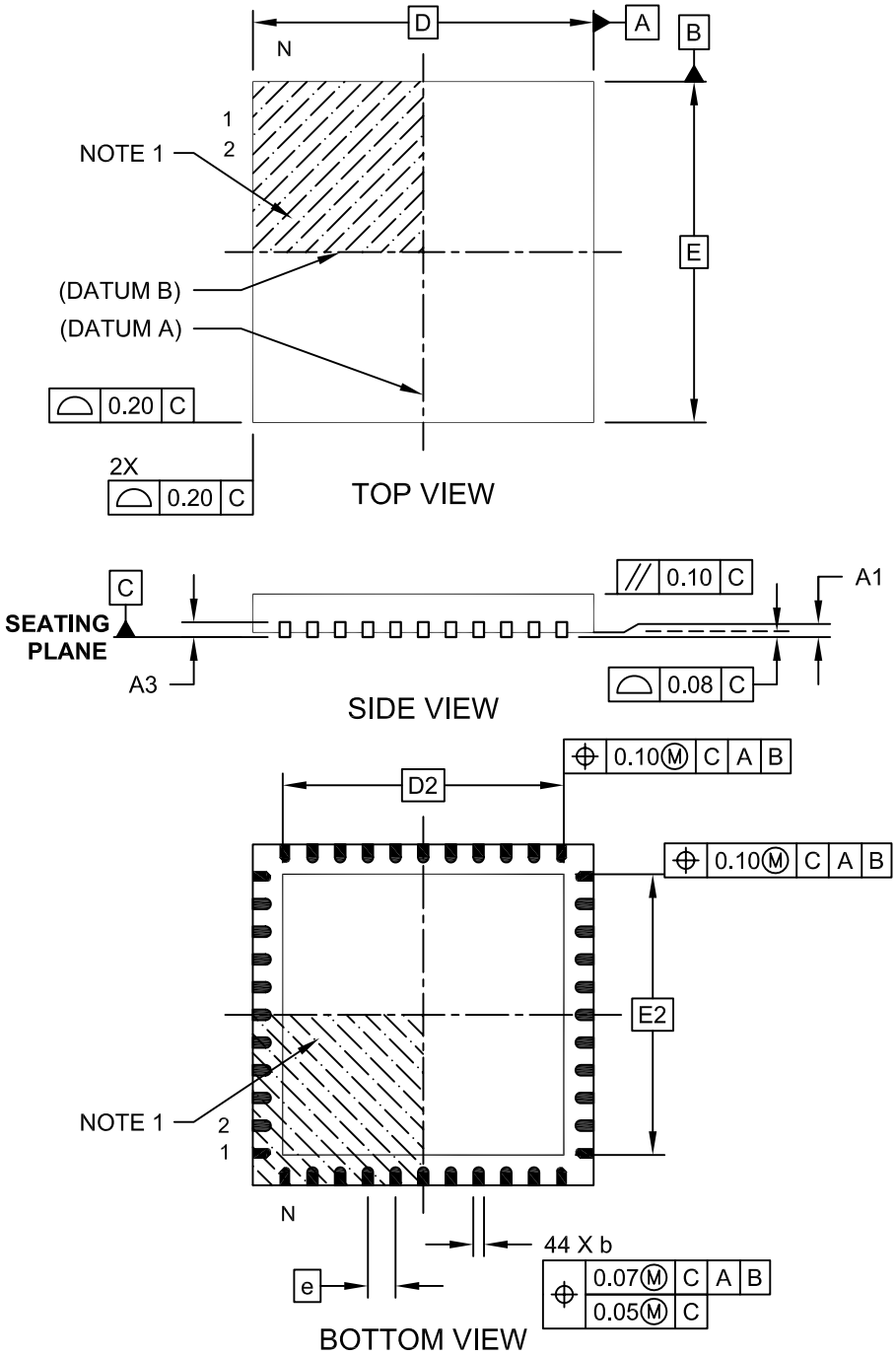
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2076B

© 2012-2013 Microchip Technology Inc.

44 引脚塑封正方扁平无引线封装 （ML） —— 主体 8x8 mm [QFN]

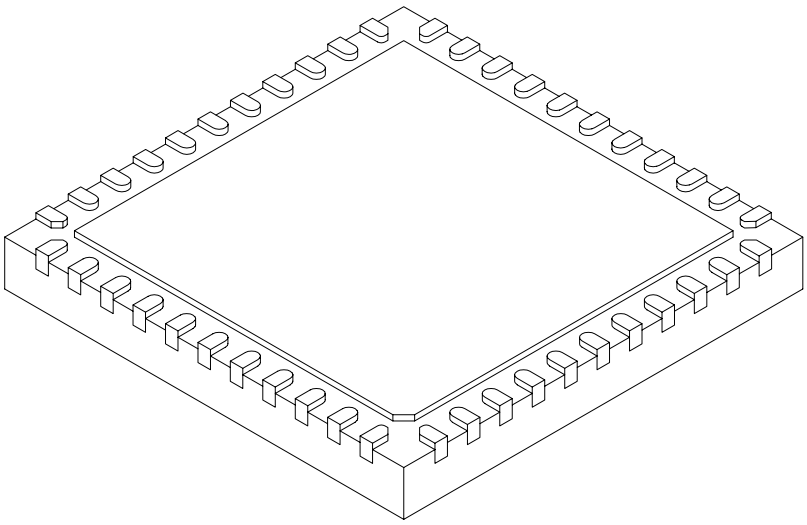
注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Microchip Technology Drawing C04-103C Sheet 1 of 2

44 引脚塑封正方扁平无引线封装 （ML） —— 主体 8x8 mm [QFN]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	44		
Pitch	e	0.65 BSC		
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Terminal Thickness	A3	0.20 REF		
Overall Width	E	8.00 BSC		
Exposed Pad Width	E2	6.25	6.45	6.60
Overall Length	D	8.00 BSC		
Exposed Pad Length	D2	6.25	6.45	6.60
Terminal Width	b	0.20	0.30	0.35
Terminal Length	L	0.30	0.40	0.50
Terminal-to-Exposed-Pad	K	0.20	-	-

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated
3. Dimensioning and tolerancing per ASME Y14.5M

   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

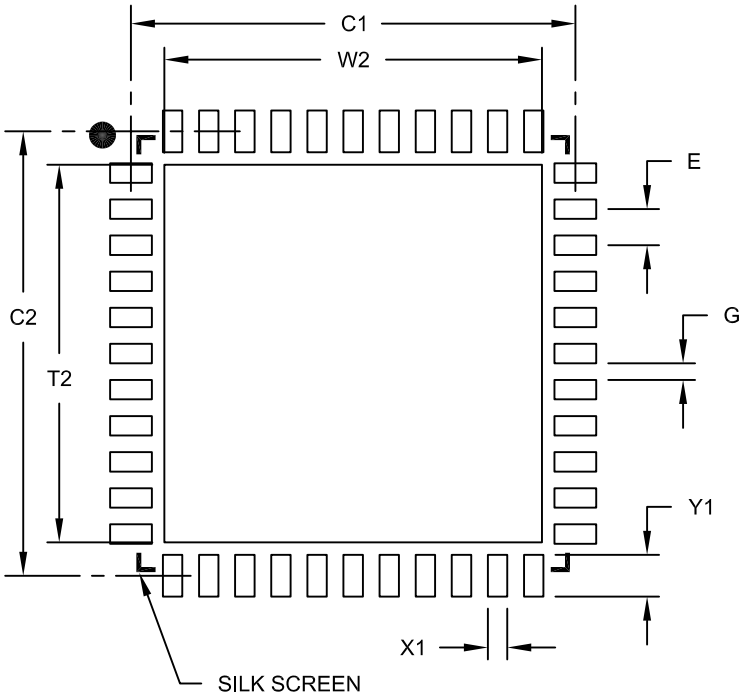
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-103C Sheet 2 of 2

© 2012-2013 Microchip Technology Inc.

44 引脚塑封正方扁平无引线封装 （ML） —— 主体 8x8 mm [QFN]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E		0.65 BSC	
Optional Center Pad Width	W2			6.60
Optional Center Pad Length	T2			6.60
Contact Pad Spacing	C1		8.00	
Contact Pad Spacing	C2		8.00	
Contact Pad Width (X44)	X1			0.35
Contact Pad Length (X44)	Y1			0.85
Distance Between Pads	G	0.25		

Notes:

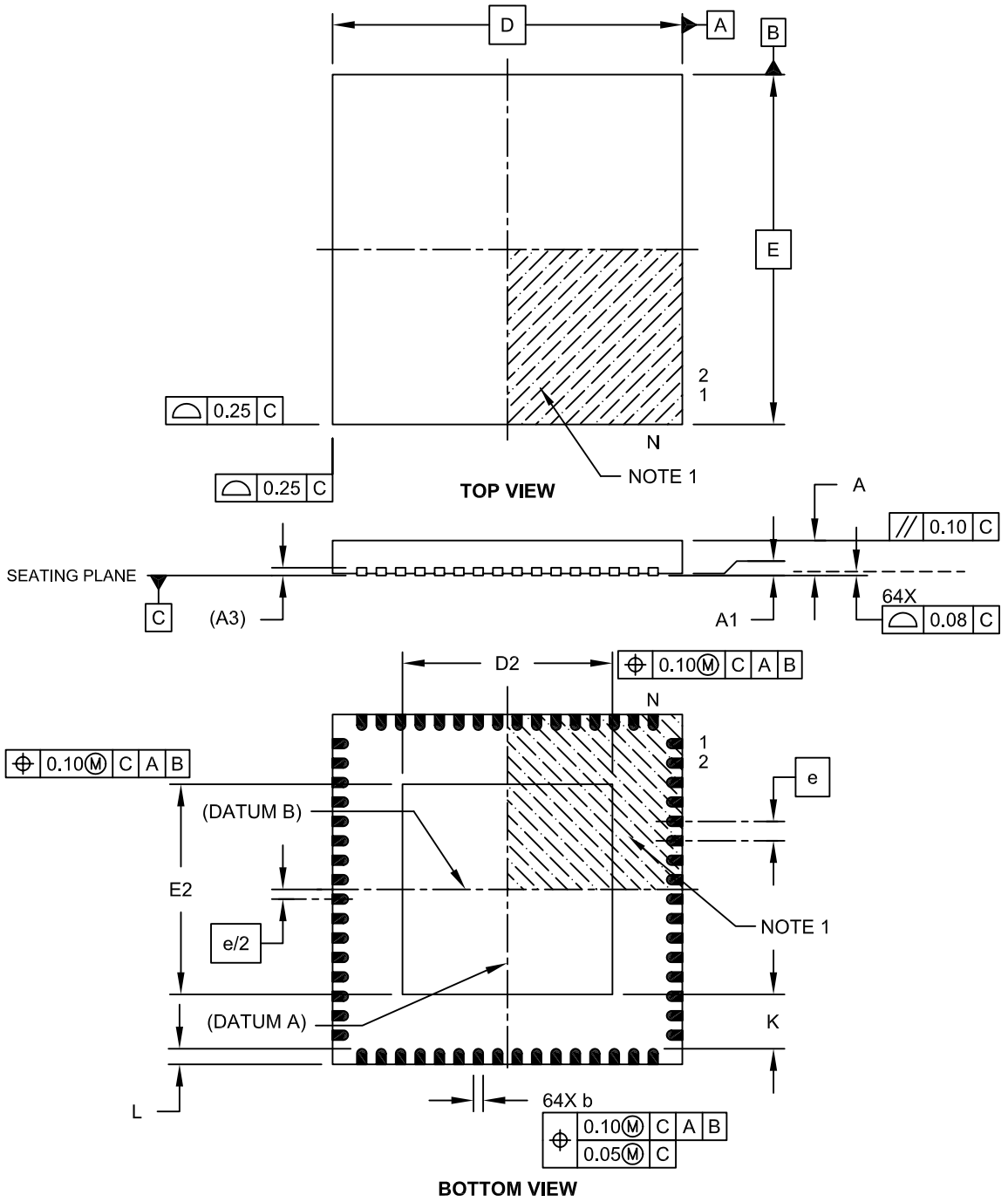
1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2103B

64 引脚塑封正方扁平无引线封装 （MR） —— 主体 9x9x0.9 mm，带 5.40 x 5.40 外露焊盘 [QFN]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。

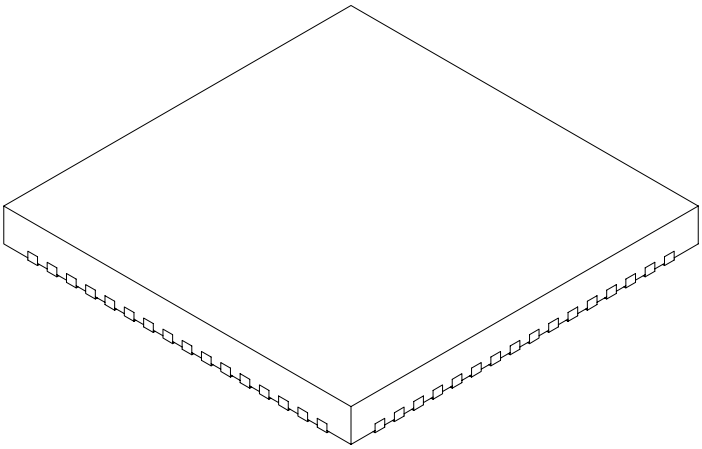


Microchip Technology Drawing C04-154A Sheet 1 of 2

© 2012-2013 Microchip Technology Inc.

64 引脚塑封正方扁平无引线封装 （MR） —— 主体 9x9x0.9 mm，带 5.40 x 5.40 外露焊盘 [QFN]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Pins	N	64		
Pitch	e	0.50 BSC		
Overall Height	A	0.80	0.90	1.00
Standoff	A1	0.00	0.02	0.05
Contact Thickness	A3	0.20 REF		
Overall Width	E	9.00 BSC		
Exposed Pad Width	E2	5.30	5.40	5.50
Overall Length	D	9.00 BSC		
Exposed Pad Length	D2	5.30	5.40	5.50
Contact Width	b	0.20	0.25	0.30
Contact Length	L	0.30	0.40	0.50
Contact-to-Exposed Pad	K	0.20	-	-

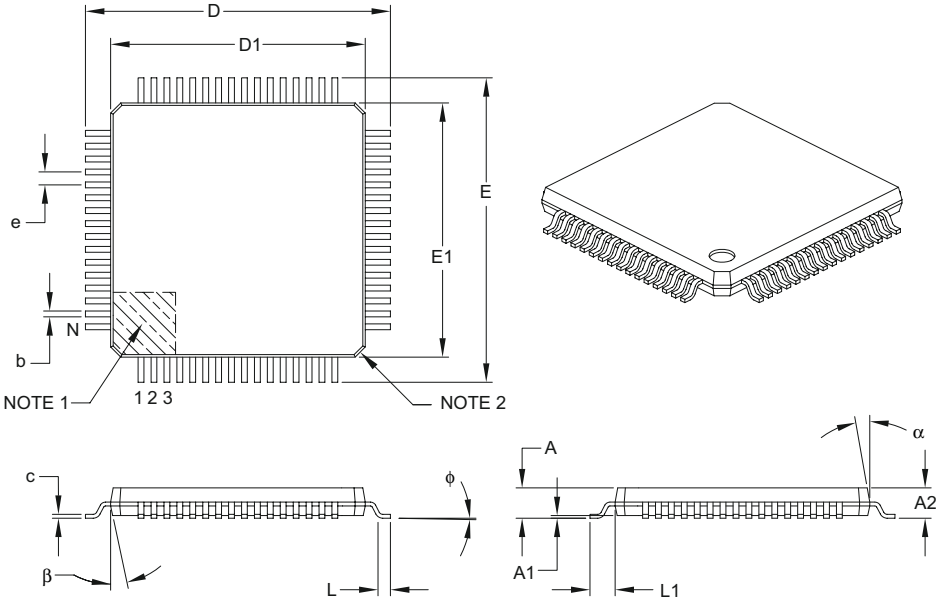
Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Package is saw singulated.
3. Dimensioning and tolerancing per ASME Y14.5M.
   BSC: Basic Dimension. Theoretically exact value shown without tolerances.
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-154A Sheet 2 of 2

64 引脚塑封薄型正方扁平封装 （PT） —— 主体 10x10x1 mm， 2.00 mm 引脚投影长度 [TQFP]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Number of Leads	N	64		
Lead Pitch	e	0.50 BSC		
Overall Height	A	–	–	1.20
Molded Package Thickness	A2	0.95	1.00	1.05
Standoff	A1	0.05	–	0.15
Foot Length	L	0.45	0.60	0.75
Footprint	L1	1.00 REF		
Foot Angle	ϕ	0°	3.5°	7°
Overall Width	E	12.00 BSC		
Overall Length	D	12.00 BSC		
Molded Package Width	E1	10.00 BSC		
Molded Package Length	D1	10.00 BSC		
Lead Thickness	c	0.09	–	0.20
Lead Width	b	0.17	0.22	0.27
Mold Draft Angle Top	α	11°	12°	13°
Mold Draft Angle Bottom	β	11°	12°	13°

Notes:

1. Pin 1 visual index feature may vary, but must be located within the hatched area.
2. Chamfers at corners are optional; size may vary.
3. Dimensions D1 and E1 do not include mold flash or protrusions. Mold flash or protrusions shall not exceed 0.25 mm per side.
4. Dimensioning and tolerancing per ASME Y14.5M.

   BSC: Basic Dimension. Theoretically exact value shown without tolerances.

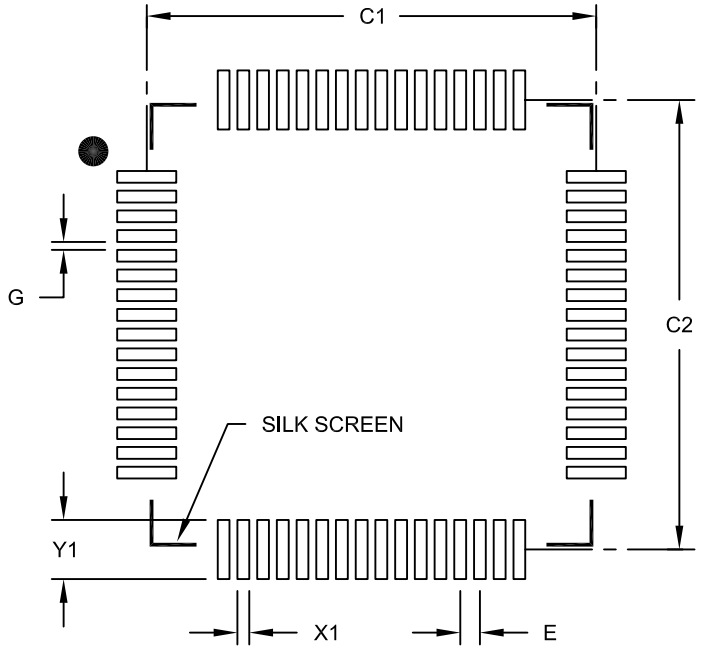
   REF: Reference Dimension, usually without tolerance, for information purposes only.

Microchip Technology Drawing C04-085B

© 2012-2013 Microchip Technology Inc.

64 引脚塑封薄型正方扁平封装 （PT） —— 主体 10x10x1 mm， 2.00 mm 引脚投影长度 [TQFP]

注：	最新封装图请至 http://www.microchip.com/packaging 查看 Microchip 封装规范。



RECOMMENDED LAND PATTERN

Units		MILLIMETERS		
Dimension Limits		MIN	NOM	MAX
Contact Pitch	E	0.50 BSC		
Contact Pad Spacing	C1		11.40	
Contact Pad Spacing	C2		11.40	
Contact Pad Width (X64)	X1			0.30
Contact Pad Length (X64)	Y1			1.50
Distance Between Pads	G	0.20		

Notes:

1. Dimensioning and tolerancing per ASME Y14.5M

BSC: Basic Dimension. Theoretically exact value shown without tolerances.

Microchip Technology Drawing No. C04-2085B

注：

© 2012-2013 Microchip Technology Inc.

附录 A： 版本历史

版本 A （2011 年 4 月）

这是本文档的初始版本。

版本 B （2011 年 7 月）

该版本包括对整个数据手册文字的排版和格式进行的少量更改。

表 A-1 中列出了各章节涉及的所有其他主要更改。

表 A-1： 主要章节更新

章节名称	更新说明
“高性能 16 位数字信号控制器和单片机”	将所有引脚图中对 VLAP 的引用更改为 TLA。
第 4.0 节 “存储器构成”	在系统控制寄存器映射中，更新了 CLKDIV 和 PLLFBD 的所有复位值 （见表 4-35）。
第 5.0 节 “闪存程序存储器”	在**第 5.2 节 “RTSP 工作原理”**第一段中，将 “一个字”更新为 “两个字”。
第 9.0 节 “振荡器配置”	更新了 PLL 框图 （见图 9-2）。 更新了振荡器模式“带 PLL 的 N 分频快速 RC 振荡器（FRC）（FRCPLL）”，将其中的 （FRCDIVN + PLL）更改为 （FRCPLL）。 在振荡器控制寄存器中，对于 COSC<2:0> = 001 和 NOSC<2:0> = 001，将（FRCDIVN + PLL）更改为 （FRCPLL）（见寄存器 9-1）。 在时钟分频比寄存器中，将 DOZE<1:0> 位的 POR 值从 0 更改为 1，对于 FRCDIV<0> 位则从 1 更改为 0，对于 PLLPOST<0> 位则从 0 更改为 1 ；更新了 DOZE<2:0> 和 FRCDIV<2:0> 位的默认定义，更新了 PLLPOST<1:0> 位的所有位定义（见寄存器 9-2）。 在 PLL 反馈分频比寄存器中，将 PLLDIV<5:4> 位的 POR 值从 0 更改为 1，并更新了所有 PLLDIV<8:0> 位的默认定义 （见寄存器 9-2）。
第 22.0 节 “充电时间测量单元 （CTMU）”	在 CTMU 电流控制寄存器中，更新了 IRNG<1:0> 位的位定义 （见寄存器 22-3）。
第 25.0 节“运放 / 比较器模块”	更新了参考电压框图 （见图 25-1 和图 25-2）。

表 **A-1：** 主要章节更新 （续）

章节名称	更新说明
第 30.0 节 “电气特性”	在绝对最大值 (1) 中，删除了 VCAP 相对于 Vss 的电压，并增加了 “注 5。” 从直流特性的温度和电压规范中删除了参数 DC18（VCORE）和“注 3”（见表 30-4）。 更新了 “直流特性：工作电流 （IDD）”中的 “注 1”（见表 30-6）。 更新了 “直流特性：空闲电流 （IIDLE）”中的 “注 1”（见表 30-7）。 在 “直流特性：掉电电流 （IPD）”中，更改了参数 DC60a-DC60d 的典型值，并更新了 “注 1”（见表 30-8）。 更新了 “直流特性：打盹电流 （IDOZE）”中的 “注 1”（见表 30-9）。 更新了 “电气特性：BOR”中的 “注 2”（见表 30-12）。 在 “交流 / 直流特性：运放 / 比较器”中，更新了参数 CM20 和 CM31，并增加了参数 CM44 和 CM45 （见表 30-14）。 增加了运放 / 比较器参考电压稳定时间规范 （见表 30-15）。 增加了运放 / 比较器参考电压直流规范 （见表 30-16）。 更新了内部 PRC 精度的参数 F20a （见表 30-21）。 在 CTMU 电流源规范中，更新了参数 CTMUI1 的典型值和单位，并增加了参数 CTMUI4、 CTMUFV1 和 CTMUFV2 （见表 30-55）。
第 31.0 节 “封装信息”	更新了封装，将 VLAP 引用替换为 TLA。
“产品标识体系”	将 VLAP 更改为 TLA。

© 2012-2013 Microchip Technology Inc.

版本 C （2011 年 12 月）

该版本包括对整个数据手册文字的排版和格式进行的更改。

此外，在适用的情况下，在每个外设章节中增加了一些新的内容，用于提供相关资源的信息和链接，以及一些有用的技巧。例如，请参见**第 20.1 节 “UART 有用技巧”**和**第 3.6 节 “CPU 资源”**。

引脚图除外 （发布时尚未获得更新的图片），整篇文档中的每处 TLA 均更新为 VTLA。

增加了新的一章**第 31.0 节 “器件直流和交流特性曲线图”**。

表 A-2 中列出了各章节涉及的所有其他主要更改。

表 A-2： 主要章节更新

章节名称	更新说明
“带高速 PWM、运放和高级模拟功能的 16 位单片机和数字信号控制器 （最多 256 KB 闪存和 32 KB SRAM）”	该章节第一页上的内容进行了大量重写，从而以 “概览”形式为读者展示该器件系列的主要特性和功能。
第 1.0 节 “器件概述”	更新了 dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X 框图 （见图 1-1），它现在包含一个 CPU 模块，以及对于 CPU 框图的引用。 在以下引脚的引脚 I/O 说明中，更新了说明和注释引用：C1IN2-、 C2IN2-、 C3IN2-、OA1OUT、 OA2OUT 和 OA3OUT （见表 1-1）。
第 2.0 节 “16 位数字信号控制器和单片机入门指南”	更新了建议的最基本连接图 （见图 2-1）。
第 3.0 节 “CPU”	更新了 dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXGP/MC20X CPU 框图 （见图 3-1）。 更新了编程模型中的状态寄存器定义 （见图 3-2）。
第 4.0 节 “存储器构成”	更新了数据存储器映射 （见图 4-6 和图 4-11）。 在输出比较 1 至输出比较 4 寄存器映射中，从 OC1CON2、 OC2CON2、 OC3CON2 和 OC4CON2 寄存器中删除了 DCB<1:0> 位 （见表 4-10）。 在 PWM 发生器 1 寄存器映射中，增加了 TRIG1 和 TRGCON1 寄存器（见表 4-13）。 在 PWM 发生器 1 寄存器映射中，增加了 TRIG2 和 TRGCON2 寄存器（见表 4-14）。 在 PWM 发生器 1 寄存器映射中，增加了 TRIG3 和 TRGCON3 寄存器（见表 4-15）。 更新了**第 4.7.1 节 “位反转寻址的实现”**中的第二条注释。
第 8.0 节 “直接存储器访问（DMA）”	更新了 DMA 控制器图 （见图 8-1）。
第 14.0 节 “输入捕捉”	更新了 ICxCON1 寄存器中 ICTSEL<12:10> 位的 ICx 时钟源的位值（见寄存器 14-1）。
第 15.0 节 “输出比较”	更新了 OCxCON1 寄存器中 OCTSEL<2:0> 位的 OCx 时钟源的位值（见寄存器 15-1）。 从输出比较 x 控制寄存器 2 中删除了 DCB<1:0> 位 （见寄存器 15-2）。

表 **A-2：** 主要章节更新 （续）

章节名称	更新说明
第 16.0 节 “高速 PWM 模块（仅限 dsPIC33EPXXXMC20X/50X 和 PIC24EPXXXMC20X 器件）”	更新了高速 PWM 模块寄存器互连图 （见图 16-2）。 增加了 TRGCONx 和 TRIGx 寄存器 （分别见寄存器 16-12 和寄存器 16-14）。
第 21.0 节 “增强型 CAN （ECAN™）模块 （仅限 dsPIC33EPXXXGP/MC50X 器件）”	更新了“CiCTRL1：ECAN 控制寄存器 1”中的 CANCKS 位值定义（见寄存器 21-1）。
第 22.0 节 “充电时间测量单元 （CTMU）”	在 CTMU 电流控制寄存器中，更新了 IRNG<1:0> 位值定义，并增加了 “注 2”（见寄存器 22-3）。
第 25.0 节 “运放 / 比较器模块”	更新了运放 / 比较器 I/O 工作模式图 （见图 25-1）。 更新了用户可编程消隐功能框图 （见图 25-3）。 更新了数字滤波器互连框图 （见图 25-4）。 增加了**第 25.1 节 “运放应用注意事项”**。 在比较器控制寄存器中增加了 “注 2”（见寄存器 25-2）。 更新了比较器屏蔽器门控控制寄存器中的位定义 （见寄存器 25-5）。
第 27.0 节 “特殊功能”	在配置字节寄存器映射中，更新了 FICD 配置寄存器，更新了 “注 1”，并增加了 “注 3”（见表 27-1）。 增加了**第 27.2 节 “用户 ID 字”**。
第 30.0 节 “电气特性”	更新了以下绝对最大值： • 流出 VSS 引脚的最大电流 • 流入 VDD 引脚的最大电流 在 “工作 MIPS 与电压”中增加了 “注 1”（见表 30-1）。 更新了所有空闲电流 （IIDLE）的典型和最大直流特性值 （见表 30-7）。 更新了所有打盹电流 （IDOZE）的典型和最大直流特性值 （见表 30-9）。 在 “交流 / 直流特性：运放 / 比较器”中，增加了 “注 2”，删除了参数 CM24，更新了参数 CM10、 CM20、 CM21、 CM32、 CM41、 CM44 和 CM45 的典型值，并更新了 CM40 和 CM41 的最小值以及 CM40 的最大值 （见表 30-14）。 在运放 / 比较器参考电压稳定时间规范中，更新了 “注 2”和参数 VR310 的典型值（见表 30-15）。 在运放 / 比较器参考电压直流规范中，增加了 “注 1”，删除了参数 VRD312，并增加了参数 VRD314 （见表 30-16）。 更新了内部 LPRC 精度的最小值、典型值和最大值 （见表 30-22）。 在复位、看门狗定时器、振荡器起振定时器和上电延时定时器时序要求中，更新了参数 SY37 的最小值、典型值和最大值 （见表 30-24）。 更新了 SPI2 最大数据 / 时钟速率汇总中的最大数据速率值 （见表 30-35）。

© 2012-2013 Microchip Technology Inc.

表 **A-2**： 主要章节更新 （续）

章节名称	更新说明
第 **30.0** 节 “电气特性”（续）	更新了以下 SPI2 时序要求： • 参数 SP10 的最大值和 “注 3” 中 SCKx 的最小时钟周期值 （表 30-36、表 30-37 和表 30-38） • 参数 SP70 的最大值和“注 3”中 SCKx 的最小时钟周期值（表 30-40 和表 30-42） • 更新了 SPI2 最大数据 / 时钟速率汇总中的最大数据速率值 （见表 30-43） 更新了以下 SPI1 时序要求： • 参数 SP10 的最大值和 “注 3” 中 SCKx 的最小时钟周期值 （见表 30-44、表 30-45 和表 30-46） • 参数 SP70 的最大值和 “注 3” 中 SCKx 的最小时钟周期值 （见表 30-47 至表 30-50） • 参数 SP40 和 SP41 的最小值 （见表 30-44 至表 30-50） 更新了 CTMU 电流源规范的所有典型值 （见表 30-55）。 在 ADC 模块规范中，更新了 “注 1”、参数 AD06 的最大值、 AD07 的最小值和 AD09 的典型值 （见表 30-56）。 在 ADC 模块规范 （12 位模式）中增加了 “注 1”（见表 30-57）。 在 ADC 模块规范 （10 位模式）中增加了 “注 1”（见表 30-58）。 更新了 10 位模式 ADC 模块规范中参数 AD21b 的最小值和最大值 （见表 30-58）。 更新了 ADC 转换 （12 位模式）时序要求中的 “注 2”（见表 30-59）。 更新了 ADC 转换 （10 位模式）时序要求中的 “注 1”（见表 30-60）。

版本 D （2011 年 12 月）

该版本包括对整个数据手册文字的排版和格式进行的更改。

表 A-3 中列出了各章节涉及的所有其他主要更改。

表 A-3： 主要章节更新

章节名称	更新说明
“带高速 PWM、运放和高级模拟功能的 16 位单片机和数字信号控制器 （最多 512 KB 闪存和 48 KB SRAM）”	在表 1 和表 2 中，删除了模拟比较器列，更新了运放 / 比较器列。
第 21.0 节 “增强型 CAN （ECAN™）模块 （仅限 dsPIC33EPXXXGP/MC50X 器件）”	更新了“CiCTRL1：ECAN 控制寄存器 1”中的 CANCKS 位值定义（见寄存器 21-1）。
第 30.0 节 “电气特性”	在下列电气特性表中更新了 V_{BOR} 规范和 / 或其相关注释： • 表 30-1 • 表 30-4 • 表 30-12 • 表 30-14 • 表 30-15 • 表 30-16 • 表 30-56 • 表 30-57 • 表 30-58 • 表 30-59 • 表 30-60

© 2012-2013 Microchip Technology Inc.

版本 E （2012 年 4 月）

该版本包括对整个数据手册文字的排版和格式进行的更改。

表 A-4 中列出了各章节涉及的所有其他主要更改。

表 A-4： 主要章节更新

章节名称	更新说明
“带高速 PWM、运放和高级模拟功能的 16 位单片机和数字信号控制器 （最多 512 KB 闪存和 48 KB SRAM）”	在 “通用系列”表中增加了以下 512 KB 器件 （见表 1）： • PIC24EP512GP202 • PIC24EP512GP204 • PIC24EP512GP206 • dsPIC33EP512GP502 • dsPIC33EP512GP504 • dsPIC33EP512GP506 在 “电机控制系列”表中增加了以下 512 KB 器件 （见表 2）： • PIC24EP512MC202 • PIC24EP512MC204 • PIC24EP512MC206 • dsPIC33EP512MC202 • dsPIC33EP512MC204 • dsPIC33EP512MC206 • dsPIC33EP512MC502 • dsPIC33EP512MC504 • dsPIC33EP512MC506 更新了某些引脚图，使之包含新的 512 KB 器件。
第 4.0 节 “存储器构成”	增加了新的 512 KB 器件的程序存储器映射 （见图 4-4）。 增加了新的 dsPIC 512 KB 器件的数据存储器映射 （见图 4-11）。 增加了新的 PIC24 512 KB 器件的数据存储器映射 （见图 4-16）。
第 7.0 节 “中断控制器”	更新了 INTTREG 寄存器中的 VECNUM 位 （见寄存器 7-7）。
第 11.0 节 “I/O 端口”	在第 11.5 节 “**I/O 有用技巧**”中增加了技巧 6。
第 27.0 节 “特殊功能”	在 “配置字节寄存器映射”中进行了以下修改 （见表 27-1）： • 增加了 “器件存储器大小 （KB）”列 • 删除了 “注 1”至 “注 4” • 增加了新的 512 KB 器件的地址
第 30.0 节 “电气特性”	更新了参数 DC10 的最小值 （见表 30-4）。 增加了新的 512 KB 器件的掉电电流 （Ipd）参数 （见表 30-8）。 更新了参数 CM34 的最小值 （见表 30-53）。 更新了参数 SY12 的最小值、最大值和条件 （见表 30-22）。

版本 F （2012 年 11 月）

从数据手册页脚中删除了 “初稿”。

版本 G （2013 年 3 月）

该版本包括以下全局更改：

- 每一处 $\overline{\text{FLTx}}$ 引脚功能均更改为 FLTx
- 增加了第 31.0 节 “高温电气特性”，用以提供高温 （+150°C）数据

该版本还包括对整个数据手册文字的排版和格式进行的少量更改。

表 A-5 中列出了各章节涉及的其他主要更改。

表 A-5： 主要章节更新

章节名称	更新说明
封面章节	• 将内部振荡器规范更改为 1.0% • 将 I/O 灌电流 / 拉电流值更改为 12 mA 或 6 mA • 更正了 44 引脚 VTLA 引脚图 （引脚 32 现在显示为可承受 5V）
第 4.0 节 “存储器构成”	• 删除了对配置影子寄存器的引用 • 更正了整个章节中 JTAGIP 和 PTGWDTIP 位的拼写 • 所有 IOCON 寄存器的复位值均更正为 C000h • 在表 4-42 中增加了脚注，说明 28 引脚器件中不存在比较器 3
第 6.0 节 “复位”	• 删除了对于冷复位和热复位的引用，并说明了在发生所有复位时器件时钟源的初始配置
第 7.0 节 “中断控制器”	• 将 GIE 的定义更正为 “全局中断允许”（而不是 “通用”）
第 9.0 节 “振荡器配置”	• 说明了用软件清零时 CF 位的行为 • 从所有控制寄存器中删除了 POR 行为脚注 • 将寄存器 9-4 中 TUN<5:0> 位的调节范围更正为整个范围 ±1.5%
第 13.0 节 “Timer2/3 和 Timer4/5”	• 说明了 16 位 Timer3 与 Timer5 和 32 位定时器中存在 ADC 触发信号
第 15.0 节 “输出比较”	• 将 SYNCSEL<4:0> （OCxCON2<4:0>）的第一个触发源更正为 OCxRS 匹配
第 16.0 节 “高速 PWM 模块”	• 在图 16-1 中说明了 PWM 中断的来源 • 将寄存器 16-13 中 IOCONx<15:14> 的复位状态更正为 11
第 17.0 节 “正交编码器接口 （QEI）模块”	• 使用更新的文本和附加的注释说明了 IMV<1:0> 位 （QEICON<9:8>）的操作 • 更正了 QFVDIV<2:0> （QEI1OC<13:11>）的第一个预分频比值，现在为 1:128
第 23.0 节 “10 位 /12 位模数转换器 （ADC）”	• 在图 23-1 中增加了说明运放 3 在 28 引脚器件中不可用的注释 • 在 AD1CON1 （寄存器 23-1）中将 “采样时钟” 更改为 “采样触发” • 在寄存器 23-5 和寄存器 23-6 中增加了关于运放使用说明的脚注
第 25.0 节“运放 / 比较器模块”	• 增加了注释文本，以说明比较器 3 在 28 引脚器件中不可用 • 将图 25-1 拆分为两个图，以便更清晰地进行说明 （图 25-2 对应于运放 / 比较器 1 至 3，图 25-1 对应于比较器 4）。随后的几张图相应地进行重新编号。 • 更正了 xxxxx 中的参考电压说明 （现在为 (AVDD+AVSS)/2） • 将寄存器 25-1 中的 CMSTAT<15> 更改为 “PSIDL”
第 27.0 节 “特殊功能”	• 更正了 512 KB 器件的所有配置字节的地址

© 2012-2013 Microchip Technology Inc.

表 A-5： 主要章节更新 （续）

章节名称	更新说明
第 30.0 节 “电气特性”	• 整个章节中：对与电压低于 VDDMIN 时的模拟模块操作有关的所有脚注进行了限定（将 “将” 替换为 “可能”） • 整个章节中：对 SPI 时序参数符号 “TscP” 的所有引用均更改为 “FscP” • 表 30-1：将 VDD 范围从 3.0V 更改为 3.6V • 表 30-4：删除了参数 DC12 （RAM 保持电压） • 表 30-7：更新了 10 和 20 MIPS 下的最大值 • 表 30-8：增加了最大 IPD 值，并删除了所有 ΔIWDT 条目 • 新增了表 30-9 （看门狗定时器新增电流），其中包含从表 30-8 中删除的值。随后的所有表相应地重新编号。 • 表 30-10：增加了 1:2 打盹模式时钟分频比的所有参数的脚注 • 表 30-11： - 更改了 D120 和 D130 的最小值和最大值 - 增加了 D131 的最小值和最大值 - 增加了 D150 至 D156 的最小值和最大值，并删除了典型值 • 表 30-12： - 调整了表的格式，以提高可读性 - 更改了 DO10 的 IOL 条件 • 表 30-14：增加了关于 D135 的脚注 • 表 30-17：更改了 OS30 的最小值和最大值 • 表 30-19： - 拆分了 F20a 的温度范围，并增加了新的值 - 将 F20b 的温度范围降低为仅扩展级温度 • 表 30-20： - 拆分了 F21a 的温度范围，并增加了新的值 - 将 F20b 的温度范围降低为仅扩展级温度 • 表 30-53： - 增加了 CM30 的最大值 - 增加了关于多个参数的脚注 （“参数为特性值 ...”） • 表 30-55：增加了所有 CTMUI 规范的最小值和最大值，并删除了典型值 • 表 30-57：增加了关于 AD09 的新脚注 • 表 30-58： - 删除了使用外部参考电压的精度的所有规范值 - 删除了 AD23a 和 AD24a 的典型值 - 将 AD21a、 AD22a、 AD23a、 AD24a 的最小值和最大值更换为新值，并分别给出了对应于工业级温度和扩展级温度的规范值 - 删除了 AD30 的最大值 - 从 AD31a 和 AD32a 中删除了最小值 - 增加或更改了 AD30、 AD31a、 AD32a 和 AD33a 的典型值 • 表 30-59： - 删除了使用外部参考电压的精度的所有规范值 - 删除了 AD30 的最大值 - 删除了 AD23b 和 AD24b 的典型值 - 将 AD21b、 AD22b、 AD23b、 AD24b 的最小值和最大值更换为新值，并分别给出了对应于工业级温度和扩展级温度的规范值 - 从 AD31b、 AD32b、 AD33b 和 AD34b 中删除了最小值和最大值 - 增加或更改了 AD30、 AD31a、 AD32a 和 AD33a 的典型值 • 表 30-61：增加了关于 AD51 的脚注
第 32.0 节 “器件直流和交流特性曲线图”	• 使用对应于不同程序存储器大小的电流 — 处理器速度曲线更新了图 32-6 （3.3V 下的典型 IDD）
第 33.0 节 “封装信息”	• 更换了封装图 C04-154A （64 引脚 QFN， 5.4 x 5.4 外露焊垫）

注：

© 2012-2013 Microchip Technology Inc.

索引

A

ADC
- 控制寄存器 323
- 有用技巧 322
- 主要特性 319
- 资源 322

B

版本历史 503
编程模型 35
- 寄存器说明 35

变更通知客户服务 521

C

CodeGuard™ 安全性 377, 384
CPU
- 控制寄存器 38
- 时钟系统选项 152
  - 带后分频器的 FRC 振荡器 152
  - 带 PLL 的 FRC 振荡器 152
  - 带 PLL 的主振荡器 152
  - 低功耗 RC （LPRC）振荡器 152
  - 快速 RC （FRC）振荡器 152
  - 主 （XT、 HS 或 EC）振荡器 152
- 资源 37

CPU 的特殊功能 377
CTMU
- 控制寄存器 315
- 资源 314

C 编译器
- MPLAB C18 396

程序存储器
- 复位向量 48
- 构成 48

程序地址空间 43
- 表读低位字指令 （TBLRDL） 116
- 表读高位字指令 （TBLRDH） 116
- 存储器映射 （dsPIC33EP128GP50X、dsPIC33EP128MC20X/50X 和 PIC24EP128GP/MC20X 器件） 45
- 存储器映射 （dsPIC33EP256GP50X、dsPIC33EP256MC20X/50X 和 PIC24EP256GP/MC20X 器件） 46
- 存储器映射 （dsPIC33EP32GP50X、dsPIC33EP32MC20X/50X 和 PIC24EP32GP/MC20X 器件） 43
- 存储器映射 （dsPIC33EP512GP50X、dsPIC33EP512MC20X/50X 和 PIC24EP512GP/MC20X 器件） 47
- 存储器映射 （dsPIC33EP64GP50X、dsPIC33EP64MC20X/50X 和 PIC24EP64GP/MC20X 器件） 44
- 访问程序空间内数据的地址生成方式 115
- 构成 115
- 使用表指令访问程序存储器中的数据 116

充电时间测量单元 （CTMU） 313
串行外设接口 （SPI） 263
存储器构成 43
- 资源 60

存储器映射
- 扩展数据空间 107

D

DMA 控制器
- 控制寄存器 139
  - DMAxCNT 139
  - DMAxCON 139
  - DMAxPAD 139
  - DMAxREQ 139
  - DMAxSTA 139
  - DMAxSTB 139
- 受支持外设 137
- 通道与外设的关联 138
- 资源 139

DSP 引擎 42
打盹模式 163
代码保护 377, 384
代码示例
- 端口写 / 读 172
- 将 IC1 与 dsPIC33EPXXXMC206 引脚 43 上的 QEI1 输入进行连接 174
- PWMx 写保护寄存器的解锁序列 224
- PWRSAV 指令语法 161

电气特性 399
- 交流 411, 469

E

ECAN 报文缓冲区
- 第 0 个字 308
- 第 1 个字 308
- 第 2 个字 309
- 第 3 个字 309
- 第 4 个字 310
- 第 5 个字 310
- 第 6 个字 311
- 第 7 个字 311

ECAN 模块
- 概述 285
- 工作模式 287
- 控制寄存器 288
- 资源 287

F

封装 477
- 标识 477, 479
- 详细信息 500

复位 121
- RESET 指令 （SWR） 121
- 非法条件复位 （IOPUWR） 121
  - 安全性 121
  - 非法操作码 121
  - 未初始化的 W 寄存器 121
- 看门狗定时器超时复位 （WDTO） 121
- 配置不匹配复位 （CM） 121
- 欠压复位 （BOR） 121
- 上电复位 （POR） 121
- 陷阱冲突复位 （TRAPR） 121
- 主复位 （MCLR）引脚复位 121
- 资源 122

G

高速 PWM 223
故障 223
控制寄存器 228
资源 227
高温电气特性 465
绝对最大值 465
公式
Fosc 计算 152
Fvco 计算 152
器件工作频率 152

H

汇编器
MPASM 汇编器 396

I

I^2C
控制寄存器 274
资源 273
I/O 端口 171
并行 I/O （PIO） 171
写 / 读时序 172
有用技巧 179
资源 180

J

JTAG 边界扫描接口 377
JTAG 接口 384
寄存器
AD1CHS0 （ADC1 输入通道 0 选择） 331
AD1CHS123 （ADC1 输入通道 1、 2 和 3 选择） ... 329
AD1CON1 （ADC1 控制 1） 323
AD1CON2 （ADC1 控制 2） 325
AD1CON3 （ADC1 控制 3） 327
AD1CON4 （ADC1 控制 4） 328
AD1CSSH （ADC1 输入扫描选择的高位字） 333
AD1CSSL （ADC1 输入扫描选择的低位字） 334
ALTDTRx （PWMx 备用死区） 236
AUXCONx （PWMx 附属控制） 245
CHOP （PWMx 斩波时钟发生器） 232
CLKDIV （时钟分频比） 156
CM4CON （比较器 4 控制） 362
CMSTAT （运放 / 比较器状态） 358
CMxCON （比较器 x 控制， x = 1、 2 或 3） 360
CMxFLTR （比较器 x 滤波器控制） 368
CMxMSKCON （比较器 x 屏蔽器门控控制） 366
CMxMSKSRC （比较器 x 屏蔽源选择控制） 364
CORCON （内核控制） 40, 131
CRCCON1 （CRC 控制 1） 373
CRCCON2 （CRC 控制 2） 374
CRCXORH （CRC 异或多项式高位字） 375
CRCXORL （CRC 异或多项式低位字） 375
CTMUCON1 （CTMU 控制 1） 315
CTMUCON2 （CTMU 控制 2） 316
CTMUICON （CTMU 电流控制） 317
CVRCON （比较器参考电压控制） 369
CxBUFPNT1 （ECANx 过滤器 0-3 缓冲区指针 1） .. 298
CxBUFPNT2 （ECANx 过滤器 4-7 缓冲区指针 2） .. 299
CxBUFPNT3 （ECANx 过滤器 8-11 缓冲区指针 3） 299
CxBUFPNT4 （ECANx 过滤器 12-15 缓冲区指针 4） 300
CxCFG1 （ECANx 波特率配置 1） 296
CxCFG2 （ECANx 波特率配置 2） 297
CxCTRL1 （ECANx 控制 1） 288
CxCTRL2 （ECANx 控制 2） 289
CxEC （ECANx 发送 / 接收错误计数） 296
CxFCTRL （ECANx FIFO 控制） 291
CxFEN1 （ECANx 接收过滤器使能 1） 298
CxFIFO （ECANx FIFO 状态） 292
CxFMSKSEL1 （ECANx 过滤器 7-0 屏蔽选择） 302
CxFMSKSEL2 （ECANx 过滤器 15-8 屏蔽选择） ... 303
CxINTE （ECANx 中断允许） 295
CxINTF （ECANx 中断标志） 293
CxRXFnEID （ECANx 接收过滤器 n 扩展标识符） . 302
CxRXFnSID （ECANx 接收过滤器 n 标准标识符） . 301
CxRXFUL1 （ECANx 接收缓冲区满 1） 305
CxRXFUL2 （ECANx 接收缓冲区满 2） 305
CxRXMnEID （ECANx 接收过滤器屏蔽器 n 扩展标识符） 304
CxRXMnSID （ECANx 接收过滤器屏蔽器 n 标准标识符） 304
CxRXOVF1 （ECANx 接收缓冲区溢出 1） 306
CxRXOVF2 （ECANx 接收缓冲区溢出 2） 306
CxTRmnCON （ECANx 发送 / 接收缓冲区 mn 控制） 307
CxVEC （ECANx 中断编码） 290
DEVID （器件 ID） 381
DEVREV （器件版本） 381
DMALCA （上一次工作的 DMA 通道状态） 148
DMAPPS （DMA 乒乓状态） 149
DMAPWC （DMA 外设写冲突状态） 146
DMARQC （DMA 请求冲突状态） 147
DMAxCNT （DMA 通道 x 传输计数） 144
DMAxCON （DMA 通道 x 控制） 140
DMAxPAD （DMA 通道 x 外设地址） 144
DMAxREQ （DMA 通道 x IRQ 选择） 141
DMAxSTAH （DMA 通道 x 起始地址 A，高位字） .. 142
DMAxSTAL （DMA 通道 x 起始地址 A，低位字） ... 142
DMAxSTBH （DMA 通道 x 起始地址 B，高位字） .. 143
DMAxSTBL （DMA 通道 x 起始地址 B，低位字） ... 143
DSADRH （DMA 最近访问的 RAM 高位字地址） 145
DSADRL （DMA 最近访问的 RAM 低位字地址） 145
DTRx （PWMx 死区） 236
FCLCONx （PWMx 故障限流控制） 241
I2CxCON （I2Cx 控制） 274
I2CxMSK （I2Cx 从模式地址掩码） 278
I2CxSTAT （I2Cx 状态） 276
ICxCON1 （输入捕捉 x 控制 1） 213
ICxCON2 （输入捕捉 x 控制 2） 214
INDXxCNTH （索引计数器高位字） 257
INDXxCNTL （索引计数器低位字） 257
INDXxHLD （索引计数器保持） 258
INTCON1 （中断控制 1） 132
INTCON2 （中断控制 2） 134
INTCON2 （中断控制 3） 135
INTCON4 （中断控制 4） 135
INTTREG 中断控制和状态寄存器 136
INTxHLDH （间隔定时器保持高位字） 261
INTxHLDL （间隔定时器保持低位字） 261
INTxTMRH （间隔定时器高位字） 260
INTxTMRL （间隔定时器低位字） 261
IOCONx （PWMx I/O 控制） 238

© 2012-2013 Microchip Technology Inc.

LEBCONx （PWMx 前沿消隐控制）..... 243
LEBDLYx （PWMx 前沿消隐延时）..... 244
MDC （PWMx 主控占空比）..... 232
NVMADR （非易失性存储器低位字地址）..... 120
NVMADRU （非易失性存储器高位字地址）..... 120
NVMCON （非易失性存储器 （NVM）控制）..... 119
NVMKEY （非易失性存储器密钥）..... 120
OCxCON1 （输出比较 x 控制 1） 219
OCxCON2 （输出比较 x 控制 2）..... 221
OSCCON （振荡器控制）..... 154
OSCTUN （FRC 振荡器调节） 159
PDCx （PWMx 发生器占空比）..... 235
PHASEx （PWMx 主相移）..... 235
PLLFBD （PLL 反馈分频比）..... 158
PMD1 （外设模块禁止控制 1）..... 164
PMD2 （外设模块禁止控制 2）..... 166
PMD3 （外设模块禁止控制 3）..... 167
PMD4 （外设模块禁止控制 4）..... 167
PMD6 （外设模块禁止控制 6）..... 168
PMD7 （外设模块禁止控制 7）..... 169
POSxCNTH （位置计数器高位字）..... 256
POSxCNTL （位置计数器低位字）..... 256
POSxHLD （位置计数器保持）..... 256
PTCON （PWMx 时基控制）..... 228
PTCON2 （PWMx 主主控时钟分频比选择）..... 230
PTGADJ （PTG 调节）..... 346
PTGBTE （PTG 广播触发使能）..... 341
PTGC0LIM （PTG 计数器 0 限制）..... 344
PTGC1LIM （PTG 计数器 1 限制）..... 345
PTGCON （PTG 控制）..... 340
PTGCST （PTG 控制 / 状态）..... 338
PTGHOLD （PTG 保持）..... 345
PTGL0 （PTG 立即数 0）..... 346
PTGQPTR （PTG 步阶队列指针）..... 347
PTGQUEx （PTG 步阶队列 x）..... 347
PTGSDLIM （PTG 步阶延时限制）..... 344
PTGT0LIM （PTG Timer0 限制）..... 343
PTGT1LIM （PTG Timer1 限制）..... 343
PTPER （PWMx 主主控时基周期）..... 231
PWMCONx （PWMx 控制）..... 233
QEI1CON （QEI 控制）..... 250
QEI1GECH （大于或等于比较高位字）..... 260
QEI1GECL （大于或等于比较低位字）..... 260
QEI1ICH （初始化 / 捕捉高位字）..... 258
QEI1ICL （初始化 / 捕捉低位字）..... 258
QEI1IOC （QEI I/O 控制）..... 252
QEI1LECH （小于或等于比较高位字）..... 259
QEI1LECL （小于或等于比较低位字）..... 259
QEI1STAT （QEI 状态）..... 254
RCON （复位控制）..... 123
REFOCON （参考振荡器控制）..... 160
RPINR0 （外设引脚选择输入 0）..... 181
RPINR1 （外设引脚选择输入 1）..... 182
RPINR11 （外设引脚选择输入 11）..... 185
RPINR12 （外设引脚选择输入 12）..... 186
RPINR14 （外设引脚选择输入 14）..... 187
RPINR15 （外设引脚选择输入 15）..... 188
RPINR18 （外设引脚选择输入 18）..... 189
RPINR19 （外设引脚选择输入 19）..... 189
RPINR22 （外设引脚选择输入 22）..... 190
RPINR23 （外设引脚选择输入 23）..... 191
RPINR26 （外设引脚选择输入 26）..... 191
RPINR3 （外设引脚选择输入 3）..... 182
RPINR37 （外设引脚选择输入 37）..... 192
RPINR38 （外设引脚选择输入 38）..... 193
RPINR39 （外设引脚选择输入 39）..... 194
RPINR7 （外设引脚选择输入 7）..... 183
RPINR8 （外设引脚选择输入 8）..... 184
RPOR0 （外设引脚选择输出 0）..... 195
RPOR1 （外设引脚选择输出 1）..... 195
RPOR2 （外设引脚选择输出 2）..... 196
RPOR3 （外设引脚选择输出 3）..... 196
RPOR4 （外设引脚选择输出 4）..... 197
RPOR5 （外设引脚选择输出 5）..... 197
RPOR6 （外设引脚选择输出 6）..... 198
RPOR7 （外设引脚选择输出 7）..... 198
RPOR8 （外设引脚选择输出 8）..... 199
RPOR9 （外设引脚选择输出 9）..... 199
SEVTCMP （PWMx 主特殊事件比较）..... 231
SPIxCON1 （SPIx 控制 1）..... 268
SPIxCON2 （SPIx 控制 2）..... 270
SPIxSTAT （SPIx 状态和控制）..... 266
SR （CPU 状态）..... 38, 130
T1CON （Timer1 控制）..... 203
TRGCONx （PWMx 触发控制）..... 237
TRIGx （PWMx 主触发比较值）..... 240
TxCON （Timer2 和 Timer4 控制）..... 208
TyCON （Timer3 和 Timer5 控制）..... 209
VELxCNT （速度计数器）..... 257
UxMODE （UARTx 模式）..... 281
UxSTA （UARTx 状态和控制）..... 283
寄存器映射
ADC1..... 82
CPU 内核 （dsPIC33EPXXXMC20X/50X 和
dsPIC33EPXXXGP50X 器件）..... 61
CPU 内核 （PIC24EPXXXGP/MC20X 器件）..... 63
CRC 86
CTMU 95
DMAC..... 96
ECAN1 （当 WIN （C1CTRL） = 0 或 1 时）
（仅限 dsPIC33EPXXXMC/GP50X 器件）..... 83
ECAN1 （当 WIN （C1CTRL） = 0 或 1 时）
（dsPIC33EPXXXMC/GP50X 器件）..... 83
ECAN1 （当 WIN （C1CTRL） = 1 时）
（dsPIC33EPXXXMC/GP50X 器件）..... 84
I2C1 和 I2C2..... 80
JTAG 接口 95
NVM..... 91
PMD （dsPIC33EPXXXGP50X 器件）..... 93
PMD （dsPIC33EPXXXMC20X 器件）..... 94
PMD （dsPIC33EPXXXMC50X 器件）..... 93
PMD （PIC24EPXXXGP20X 器件）..... 92
PMD （PIC24EPXXXMC20X 器件）..... 92
PORTA （PIC24EPXXXGP/MC202
和 dsPIC33EPXXXGP/MC202/502 器件）..... 102
PORTA （PIC24EPXXXGP/MC203
和 dsPIC33EPXXXGP/MC203/503 器件）..... 101
PORTA （PIC24EPXXXGP/MC204
和 dsPIC33EPXXXGP/MC204/504 器件）..... 100
PORTA （PIC24EPXXXGP/MC206
和 dsPIC33EPXXXGP/MC206/506 器件）..... 97
PORTB （PIC24EPXXXGP/MC202
和 dsPIC33EPXXXGP/MC202/502 器件）..... 102

PORTB （PIC24EPXXXGP/MC203
和 dsPIC33EPXXXGP/MC203/503 器件）..... 101
PORTB （PIC24EPXXXGP/MC204
和 dsPIC33EPXXXGP/MC204/504 器件）..... 100
PORTB （PIC24EPXXXGP/MC206
和 dsPIC33EPXXXGP/MC206/506 器件）..... 97
PORTC （PIC23EPXXXGP/MC203
和 dsPIC33EPXXXGP/MC203/503 器件）..... 101
PORTC （PIC24EPXXXGP/MC204
和 dsPIC33EPXXXGP/MC204/504 器件）..... 100
PORTC （PIC24EPXXXGP/MC206
和 dsPIC33EPXXXGP/MC206/506 器件）..... 97
PORTD （PIC24EPXXXGP/MC206
和 dsPIC33EPXXXGP/MC206/506 器件）..... 98
PORTE （PIC24EPXXXGP/MC206
和 dsPIC33EPXXXGP/MC206/506 器件）..... 98
PORTF （PIC24EPXXXGP/MC206
和 dsPIC33EPXXXGP/MC206/506 器件）..... 98
PORTG （PIC24EPXXXGP/MC206
和 dsPIC33EPXXXGP/MC206/506 器件）..... 99
PTG..... 76
PWM （dsPIC33EPXXXMC20X/50X
和 PIC24EPXXXMC20X 器件）..... 77
PWM 发生器 1 （dsPIC33EPXXXMC20X/50X
和 PIC24EPXXXMC20X 器件）..... 77
PWM 发生器 2 （dsPIC33EPXXXMC20X/50X
和 PIC24EPXXXMC20X 器件）..... 78
PWM 发生器 3 （dsPIC33EPXXXMC20X/50X
和 PIC24EPXXXMC20X 器件）..... 78
QEI1 （dsPIC33EPXXXMC20X/50X
和 PIC24EPXXXMC20X 器件）..... 79
SPI1 和 SPI2..... 81
Timer1 至 Timer5 73
UART1 和 UART2..... 80
参考时钟..... 91
输出比较 1 至输出比较 4..... 75
输入捕捉 1 至输入捕捉 4..... 74
外设引脚选择输出 （dsPIC33EPXXXGP/MC203/503
和 PIC24EPXXXGP/MC203 器件）..... 86
外设引脚选择输出 （dsPIC33EPXXXGP/MC204/504
和 PIC24EPXXXGP/MC204 器件）..... 87
外设引脚选择输出 （dsPIC33EPXXXGP/MC206/506
和 PIC24EPXXGP/MC206 器件）..... 87
外设引脚选择输出 （dsPIC33EPXXXGP/MC202/502
和 PIC24EPXXXGP/MC202 器件） 86
外设引脚选择输入 （dsPIC33EPXXXGP50X 器件）.. 89
外设引脚选择输入 （dsPIC33EPXXXMC20X 器件）. 90
外设引脚选择输入 （dsPIC33EPXXXMC50X 器件）. 89
外设引脚选择输入 （PIC24EPXXXGP20X 器件）..... 88
外设引脚选择输入 （PIC24EPXXXMC20X 器件）..... 88
系统控制..... 91
运放 / 比较器 95
中断控制器 （dsPIC33EPXXXGP50X 器件）..... 67
中断控制器 （dsPIC33EPXXXMC20X 器件）..... 69
中断控制器 （dsPIC33EPXXXMC50X 器件）..... 71
中断控制器 （PIC24EPXXXGP20X 器件）..... 64
中断控制器 （PIC24EPXXXMC20X 器件）..... 65
交流特性..... 411, 469
ADC 模块 457
ADC 模块 （10 位模式）..... 459, 471
ADC 模块 （12 位模式）..... 458, 471
SPI1 最大数据 / 时钟速率汇总 436
SPI2 最大数据 / 时钟速率汇总 424
负载条件 411, 469
内部 FRC 精度 413
内部 LPRC 精度..... 413
输出引脚上的容性负载要求 411
运放 / 比较器参考电压稳定时间规范 455
节能特性 161
基于指令的模式 161
空闲 162
休眠 162
在节能指令执行期间的中断 162
时钟频率 161
时钟切换 161
资源 163
绝对最大值..... 399

K

开发支持 395
看门狗定时器 （WDT）..... 377, 383
编程注意事项 383
勘误表 21
可编程 CRC 发生器..... 371
概述 372
控制寄存器..... 373
资源 372
客户通知服务 521
客户支持 521
框图
16 位 Timer1 模块 201
ADC 与 ANx 引脚和运放连接选项..... 320
ADC 转换时钟周期..... 321
B 类 /C 类定时器对 （32 位定时器）..... 207
B 类定时器 （Timer2 和 Timer4）..... 206
CPU 内核 34
CRC 模块..... 371
CRC 移位引擎..... 372
CTMU 模块 314
C 类定时器 （Timer3 和 Timer5）..... 206
dsPIC33EPXXXGP50X、 dsPIC33EPXXXMC20X/50X
和 PIC24EPXXXGP/MC20X 23
DMA 控制器 139
DMA 模块..... 137
ECAN 模块..... 286
I2Cx 模块 272
PLL 152
PTG 模块 336
RPn 的可重映射输出的复用 178
SPIx 模块..... 264
U1RX 的可重映射输入 174
UARTx 模块 279
比较器 （模块 4）..... 354
复位系统 121
高速 PWMx 寄存器互连 226
高速 PWMx 架构概览..... 225
共用端口结构 171
看门狗定时器 （WDT） 383
片上稳压器的连接..... 382
输出比较 x 模块 217
输入捕捉 x..... 211
数字滤波器互连 355

© 2012-2013 Microchip Technology Inc.

用户可编程消隐功能 355
运放 / 比较器 （模块 1、 2 和 3） 353
运放 / 比较器参考电压模块 354
运放配置 A 356
运放配置 B 357
振荡器系统 151
正交编码器接口 248
仲裁器架构 108

L

灵活的配置 377
漏极开路配置 172
滤波电容 （CEFC）规范 401

M

Microchip 网站 521
MPLAB ASM30 汇编器、链接器和库管理器 396
MPLAB PM3 器件编程器 397
MPLAB REAL ICE 在线仿真器系统 397
MPLAB 集成开发环境软件 395
MPLINK 目标链接器 /MPLIB 目标库管理器 396
模寻址 112
W 地址寄存器选择 112
操作示例 112
起始地址和结束地址 112
应用 113

N

内部 RC 振荡器
与 WDT 配合使用 383

P

PTG
步阶命令和格式 348
简介 335
控制寄存器 338
输出说明 351
资源 337
配置模拟和数字端口引脚 172
配置位 377
说明 379
配置字节寄存器映射 378

Q

QEI
控制寄存器 250
资源 249
欠压复位 （BOR） 382

R

热封装特性 400
热工作条件 400
软件堆栈指针，帧指针
CALL 堆栈帧 109
软件模拟器 （MPLAB SIM） 397

S

SPI
控制寄存器 266
有用技巧 265
资源 265

闪存程序存储器 117
编程算法 120
表指令 117
操作 118
控制寄存器 118
RTSP 工作原理 118
资源 118
时序规范
10 位 ADC 转换要求 463
12 位 ADC 转换要求 461
CTMU 电流源要求 456
ECANx I/O 要求 452
I2Cx 总线数据要求 （从模式） 451
I2Cx 总线数据要求 （主模式） 449
OCx/PWMx 模式要求 419
PLL 时钟 413, 469
QEI 索引脉冲要求 423
QEI 外部时钟要求 421
SPI1 从模式 （全双工， CKE = 0， CKP = 0，
SMP = 0）要求 447
SPI1 从模式 （全双工， CKE = 0， CKP = 1，
SMP = 0）要求 445
SPI1 从模式 （全双工， CKE = 1， CKP = 0，
SMP = 0）要求 441
SPI1 从模式 （全双工， CKE = 1， CKP = 1，
SMP = 0）要求 443
SPI1 主模式 （半双工，仅发送）要求 437
SPI1 主模式 （全双工， CKE = 0， CKP = x，
SMP = 1）要求 439
SPI1 主模式 （全双工， CKE = 1， CKP = x，
SMP = 1）要求 438
SPI2 从模式 （全双工， CKE = 0， CKP = 0，
SMP = 0）要求 435
SPI2 从模式 （全双工， CKE = 0， CKP = 1，
SMP = 0）要求 433
SPI2 从模式 （全双工， CKE = 1， CKP = 0，
SMP = 0）要求 429
SPI2 从模式 （全双工， CKE = 1， CKP = 1，
SMP = 0）要求 431
SPI2 主模式 （半双工，仅发送）要求 425
SPI2 主模式 （全双工， CKE = 0， CKP = x，
SMP = 1）要求 427
SPI2 主模式 （全双工， CKE = 1， CKP = x，
SMP = 1）要求 426
Timer2/Timer4 外部时钟要求 417
Timer3/Timer5 外部时钟要求 417
Timer1 外部时钟要求 416
UARTx I/O 要求 452
复位、看门狗定时器、振荡器起振定时器和上电延时
定时器要求 415
高速 PWMx 要求 420
输出比较 x 要求 419
输入捕捉 x 要求 418
运放 / 比较器参考电压要求 455
运放 / 比较器要求 453
正交解码器要求 422
时序图
10 位 ADC 转换 （CHPS<1:0> = 01， SIMSAM = 0，
ASAM = 0， SSRC<2:0> = 000， SSRCG = 0）
..... 462

10 位 ADC 转换 （CHPS<1:0> = 01， SIMSAM = 0，ASAM = 1， SSRC<2:0> = 111， SSRCG = 0，SAMC<4:0> = 00010）..... 462
12 位 ADC 转换 （ASAM = 0， SSRC<2:0> = 000，SSRCG = 0）..... 460
BOR 和主复位 414
ECANx I/O 452
I/O 特性 414
I2Cx 总线启动位 / 停止位 （从模式）..... 450
I2Cx 总线启动位 / 停止位 （主模式）..... 448
I2Cx 总线数据 （从模式）..... 450
I2Cx 总线数据 （主模式）..... 448
OCx/PWMx 419
QEA/QEB 输入..... 422
QEI 模块索引脉冲 423
SPI1 从模式 （全双工， CKE = 0， CKP = 0，SMP = 0）..... 446
SPI1 从模式 （全双工， CKE = 0， CKP = 1，SMP = 0）..... 444
SPI1 从模式 （全双工， CKE = 1， CKP = 0，SMP = 0）..... 440
SPI1 从模式 （全双工， CKE = 1， CKP = 1，SMP = 0）..... 442
SPI1 主模式 （半双工，仅发送， CKE = 0）..... 436
SPI1 主模式 （半双工，仅发送， CKE = 1）..... 437
SPI1 主模式 （全双工， CKE = 0， CKP = x，SMP = 1）..... 439
SPI1 主模式 （全双工， CKE = 1， CKP = x，SMP = 1）..... 438
SPI2 从模式 （全双工， CKE = 0， CKP = 0，SMP = 0） 434
SPI2 从模式 （全双工， CKE = 0， CKP = 1，SMP = 0） 432
SPI2 从模式 （全双工， CKE = 1， CKP = 0，SMP = 0）..... 428
SPI2 从模式 （全双工， CKE = 1， CKP = 1，SMP = 0）..... 430
SPI2 主模式 （半双工，仅发送， CKE = 0）..... 424
SPI2 主模式 （半双工，仅发送， CKE = 1）..... 425
SPI2 主模式 （全双工， CKE = 0， CKP = x，SMP = 1）..... 427
SPI2 主模式 （全双工， CKE = 1， CKP = x，SMP = 1）..... 426
TimerQ （QEI 模块）外部时钟 421
Timer1-Timer5 外部时钟 416
UARTx I/O..... 452
高速 PWMx 故障 420
高速 PWMx 模块 420
输出比较 x （OCx）..... 419
输入捕捉 x （ICx）..... 418
外部时钟..... 412
时序要求
DMA 模块..... 463
I/O 414
外部时钟..... 412
输出比较..... 217
控制寄存器 219
资源..... 218
数据存储器
仲裁和总线主器件优先级 108
数据地址空间 49
dsPIC33EP128MC20X/50X 和 dsPIC33EP128GP50X 器件的存储器映射..... 52
dsPIC33EP256MC20X/50X 和 dsPIC33EP256GP50X 器件的存储器映射..... 53
dsPIC33EP32MC20X/50X 和 dsPIC33EP32GP50X 器件的存储器映射..... 50
dsPIC33EP512MC20X/50X 和 dsPIC33EP512GP50X 器件的存储器映射..... 54
dsPIC33EP64MC20X/50X 和 dsPIC33EP64GP50X 器件的存储器映射..... 51
Near 数据空间..... 49
PIC24EP128GP/MC20X/50X 器件的存储器映射..... 57
PIC24EP256GP/MC20X/50X 器件的存储器映射..... 58
PIC24EP32GP/MC20X/50X 器件的存储器映射..... 55
PIC24EP512GP/MC20X/50X 器件的存储器映射..... 59
PIC24EP64GP/MC20X/50X 器件的存储器映射..... 56
SFR 空间 49
构成和对齐方式 49
宽度 49
数据空间
分页存储器方案 103
扩展 X 107
输入捕捉 211
控制寄存器..... 213
资源 212
输入电平变化通知 （ICN）..... 172
数字 PFC 所需的资源..... 30, 32
算术逻辑单元 （ALU）..... 42

T

Timer2/3 和 Timer4/5..... 205
控制寄存器..... 208
资源 207
Timer1..... 201
控制寄存器..... 203
资源 202
通用异步收发器 （UART）..... 279
控制寄存器..... 281
有用技巧 280
资源 280

W

WWW 地址..... 521
WWW，在线支持..... 21
外设触发信号发生器 （PTG）模块..... 335
外设模块禁止 （PMD）..... 163
外设引脚选择 （PPS）..... 173
可选输入源..... 175
可选择输入源的引脚选择 176
可用的外设..... 173
可用的引脚..... 173
可重映射引脚的输出选择 178
控制 173
控制寄存器..... 181
输入映射 174
位反转地址
示例 114
序列表 （16 项）..... 114
位反转寻址..... 113
实现 113

© 2012-2013 Microchip Technology Inc.

温度和电压规范
交流 411, 469
稳压器 （片上） 382

Y

引脚 I/O 说明 （表） 24
因特网地址 521
用户 ID 字 382
运放
应用注意事项 356
配置 A 356
配置 B 357
运放 / 比较器 353
控制寄存器 358
资源 357

Z

在线串行编程 （ICSP） 377, 384
在线调试器 384
在线仿真 377
增强型 CAN 模块 285
振荡器
控制寄存器 154
资源 153
正交编码器接口 （QEI） 247
指令集
汇总
概述 388
指令集汇总 385
操作码说明中使用的符号 386
指令寻址模式 110
MAC 指令 111
MCU 指令 110
其他指令 111
文件寄存器指令 110
支持的基本模式 110
传送指令和累加器指令 111
直流和交流特性
图表 473
直流特性
BOR 409
I/O 引脚输出规范 409, 468
I/O 引脚输入规范 406
程序存储器 410
打盹电流 （IDOZE） 405, 467
掉电电流 （IPD） 404, 467
高温 466
工作电流 （IDD） 402, 467
工作 MIPS 与电压 400, 466
看门狗定时器新增电流 405
空闲电流 （IIDLE） 403
热工作条件 466
温度和电压 466
温度和电压规范 401
中断控制器
复位过程 125
控制和状态寄存器 129
INTCON1 129
INTCON2 129
INTCON3 129
INTCON4 129
INTTREG 129
中断向量表 （IVT） 125
中断向量详细信息 127
资源 129

注：

© 2012-2013 Microchip Technology Inc.

MICROCHIP 网站

Microchip 网站 （www.microchip.com）为客户提供在线支持。客户可通过该网站方便地获取文件和信息。只要使用常用的互联网浏览器即可访问。网站提供以下信息：

- **产品支持** —— 数据手册和勘误表、应用笔记和示例程序、设计资源、用户指南以及硬件支持文档、最新的软件版本以及归档软件
- **一般技术支持** —— 常见问题解答（FAQ）、技术支持请求、在线讨论组以及 Microchip 顾问计划成员名单
- **Microchip 业务** —— 产品选型和订购指南、最新 Microchip 新闻稿、研讨会和活动安排表、Microchip 销售办事处、代理商以及工厂代表列表

变更通知客户服务

Microchip 的变更通知客户服务有助于客户了解 Microchip 产品的最新信息。注册客户可在他们感兴趣的某个产品系列或开发工具发生变更、更新、发布新版本或勘误表时，收到电子邮件通知。

欲注册，请登录 Microchip 网站 www.microchip.com。在“支持”（Support）下，点击“变更通知客户（Customer Change Notification）”服务后按照注册说明完成注册。

客户支持

Microchip 产品的用户可通过以下渠道获得帮助：

- 代理商或代表
- 当地销售办事处
- 应用工程师 （FAE）
- 技术支持

客户应联系其代理商、代表或应用工程师 （FAE）寻求支持。当地销售办事处也可为客户提供帮助。本文档后附有销售办事处的联系方式。

也可通过 http://microchip.com/support 获得网上技术支持。

注：

© 2012-2013 Microchip Technology Inc.

产品标识体系

欲订货或获取价格、交货等信息，请与我公司生产厂或各销售办事处联系。

dsPIC 33 EP 64 MC5 04 T - I / PT XXX

- Microchip 的商标
- 架构
- 闪存系列
- 程序存储器容量（KB）
- 产品组
- 引脚数
- 卷带标志（如果适用）
- 温度范围
- 封装
- 定制编号

示例：

dsPIC33EP64MC504-I/PT：
dsPIC33 系列器件，增强性能，
64 KB 程序存储器，
电机控制， 44 引脚，
工业级温度，
TQFP 封装。

架构：	33	=	16 位数字信号控制器
	24	=	16 位单片机
闪存系列：	EP	=	增强性能
产品组：	GP	=	通用系列
	MC	=	电机控制系列
引脚数：	02	=	28 引脚
	03	=	36 引脚
	04	=	44 引脚
	06	=	64 引脚
温度范围：	I	=	-40°C 至+85°C （工业级）
	E	=	-40°C 至+125°C （扩展级）
封装：	ML	=	塑封正方扁平无引线封装 —— （44 引脚）主体 8x8 mm （QFN）
	MM	=	塑封正方 扁平无引线 封装 —— （28 引脚）主体 6x6 mm （QFN-S）
	MR	=	塑封正方扁平无引线封装 —— （64 引脚）主体 9x9 mm （QFN）
	PT	=	塑封薄型正方扁平封装 ——（44 引脚）主体 10x10 mm（TQFP）
	PT	=	塑封薄型正方扁平封装 ——（64 引脚）主体 10x10 mm（TQFP）
	SO	=	塑封宽条小外形封装 —— （28 引脚）主体 7.50 mm （SOIC）
	SP	=	窄型塑封双列直插式封装 ——（28 引脚）主体 300 mil（SPDIP）
	SS	=	塑封缩小型小外形封装 —— （28 引脚）主体 5.30 mm （SSOP）
	TL	=	超薄无引线阵列封装 —— （36 引脚）主体 5x5 mm （VTLA）
	TL	=	超薄无引线阵列封装 —— （44 引脚）主体 6x6 mm （VTLA）

注：

© 2012-2013 Microchip Technology Inc.

请注意以下有关 **Microchip** 器件代码保护功能的要点：

- Microchip 的产品均达到 Microchip 数据手册中所述的技术指标。
- Microchip 确信：在正常使用的情况下， Microchip 系列产品是当今市场上同类产品中最安全的产品之一。
- 目前，仍存在着恶意、甚至是非法破坏代码保护功能的行为。就我们所知，所有这些行为都不是以 Microchip 数据手册中规定的操作规范来使用 Microchip 产品的。这样做的人极可能侵犯了知识产权。
- Microchip 愿与那些注重代码完整性的客户合作。
- Microchip 或任何其他半导体厂商均无法保证其代码的安全性。代码保护并不意味着我们保证产品是 “牢不可破”的。

代码保护功能处于持续发展中。 Microchip 承诺将不断改进产品的代码保护功能。任何试图破坏 Microchip 代码保护功能的行为均可视为违反了 《数字器件千年版权法案 （Digital Millennium Copyright Act）》。如果这种行为导致他人在未经授权的情况下，能访问您的软件或其他受版权保护的成果，您有权依据该法案提起诉讼，从而制止这种行为。

提供本文档的中文版本仅为了便于理解。请勿忽视文档中包含的英文部分，因为其中提供了有关 Microchip 产品性能和使用情况的有用信息。Microchip Technology Inc. 及其分公司和相关公司、各级主管与员工及事务代理机构对译文中可能存在的任何差错不承担任何责任。建议参考 Microchip Technology Inc. 的英文原版文档。

本出版物中所述的器件应用信息及其他类似内容仅为您提供便利，它们可能由更新之信息所替代。确保应用符合技术规范，是您自身应负的责任。**Microchip 对这些信息不作任何明示或暗示、书面或口头、法定或其他形式的声明或担保，包括但不限于针对其使用情况、质量、性能、适销性或特定用途的适用性的声明或担保。** Microchip 对因这些信息及使用这些信息而引起的后果不承担任何责任。如果将 Microchip 器件用于生命维持和 / 或生命安全应用，一切风险由买方自负。买方同意在由此引发任何一切伤害、索赔、诉讼或费用时，会维护和保障 Microchip 免于承担法律责任，并加以赔偿。在 Microchip 知识产权保护下，不得暗中或以其他方式转让任何许可证。

QUALITY MANAGEMENT SYSTEM
CERTIFIED BY DNV
═ ISO/TS 16949 ═

商标

Microchip 的名称和徽标组合、 Microchip 徽标、 dsPIC、 FlashFlex、 KEELOQ、 KEELOQ 徽标、 MPLAB、 PIC、 PICmicro、 PICSTART、 PIC32 徽标、 rfPIC、 SST、 SST 徽标、 SuperFlash 和 UNI/O 均为 Microchip Technology Inc. 在美国和其他国家或地区的注册商标。

FilterLab、 Hampshire、 HI-TECH C、 Linear Active Thermistor、 MTP、 SEEVAL 和 The Embedded Control Solutions Company 均为 Microchip Technology Inc. 在美国的注册商标。

Silicon Storage Technology 为 Microchip Technology Inc. 在除美国外的国家或地区的注册商标。

Analog-for-the-Digital Age、 Application Maestro、 BodyCom、 chipKIT、 chipKIT 徽标、 CodeGuard、 dsPICDEM、 dsPICDEM.net、 dsPICworks、 dsSPEAK、 ECAN、 ECONOMONITOR、 FanSense、 HI-TIDE、 In-Circuit Serial Programming、 ICSP、 Mindi、 MiWi、 MPASM、 MPF、 MPLAB Certified 徽标、 MPLIB、 MPLINK、 mTouch、 Omniscient Code Generation、 PICC、 PICC-18、 PICDEM、 PICDEM.net、 PICkit、 PICtail、 REAL ICE、 rfLAB、 Select Mode、 SQI、 Serial Quad I/O、 Total Endurance、 TSHARC、 UniWinDriver、 WiperLock、 ZENA 和 Z-Scale 均为 Microchip Technology Inc. 在美国和其他国家或地区的商标。

SQTP 是 Microchip Technology Inc. 在美国的服务标记。

GestIC 和 ULPP 为 Microchip Technology Inc. 的子公司 Microchip Technology Germany II GmbH & Co. & KG 在除美国外的国家或地区的注册商标。

在此提及的所有其他商标均为各持有公司所有。

© 2012-2013, Microchip Technology Inc. 版权所有。

ISBN：978-1-62077-238-6

Microchip 位于美国亚利桑那州 Chandler 和 Tempe 与位于俄勒冈州 Gresham 的全球总部、设计和晶圆生产厂及位于美国加利福尼亚州和印度的设计中心均通过了 ISO/TS-16949:2009 认证。 Microchip 的 PIC® MCU 与 dsPIC® DSC、KEELOQ® 跳码器件、串行 EEPROM、单片机外设、非易失性存储器和模拟产品严格遵守公司的质量体系流程。此外， Microchip 在开发系统的设计和生产方面的质量体系也已通过了 ISO 9001:2000 认证。

全球销售及服务网点

美洲

公司总部 Corporate Office
2355 West Chandler Blvd.
Chandler, AZ 85224-6199
Tel: 1-480-792-7200
Fax: 1-480-792-7277
技术支持：
http://www.microchip.com/support
网址：www.microchip.com

亚特兰大 Atlanta
Duluth, GA
Tel: 1-678-957-9614
Fax:1-678-957-1455

波士顿 Boston
Westborough, MA
Tel: 1-774-760-0087
Fax: 1-774-760-0088

芝加哥 Chicago
Itasca, IL
Tel: 1-630-285-0071
Fax: 1-630-285-0075

克里夫兰 Cleveland
Independence, OH
Tel: 1-216-447-0464
Fax: 1-216-447-0643

达拉斯 Dallas
Addison, TX
Tel: 1-972-818-7423
Fax: 1-972-818-2924

底特律 Detroit
Farmington Hills, MI
Tel: 1-248-538-2250
Fax: 1-248-538-2260

印第安纳波利斯 Indianapolis
Noblesville, IN
Tel: 1-317-773-8323
Fax: 1-317-773-5453

洛杉矶 Los Angeles
Mission Viejo, CA
Tel: 1-949-462-9523
Fax: 1-949-462-9608

圣克拉拉 Santa Clara
Santa Clara, CA
Tel: 1-408-961-6444
Fax: 1-408-961-6445

加拿大多伦多 Toronto
Mississauga, Ontario, Canada
Tel: 1-905-673-0699
Fax: 1-905-673-6509

亚太地区

亚太总部 Asia Pacific Office
Suites 3707-14, 37th Floor
Tower 6, The Gateway
Harbour City, Kowloon
Hong Kong
Tel: 852-2401-1200
Fax: 852-2401-3431

中国 – 北京
Tel: 86-10-8569-7000
Fax: 86-10-8528-2104

中国 – 成都
Tel: 86-28-8665-5511
Fax: 86-28-8665-7889

中国 – 重庆
Tel: 86-23-8980-9588
Fax: 86-23-8980-9500

中国 – 杭州
Tel: 86-571-2819-3187
Fax: 86-571-2819-3189

中国 – 香港特别行政区
Tel: 852-2943-5100
Fax: 852-2401-3431

中国 – 南京
Tel: 86-25-8473-2460
Fax: 86-25-8473-2470

中国 – 青岛
Tel: 86-532-8502-7355
Fax: 86-532-8502-7205

中国 – 上海
Tel: 86-21-5407-5533
Fax: 86-21-5407-5066

中国 – 沈阳
Tel: 86-24-2334-2829
Fax: 86-24-2334-2393

中国 – 深圳
Tel: 86-755-8864-2200
Fax: 86-755-8203-1760

中国 – 武汉
Tel: 86-27-5980-5300
Fax: 86-27-5980-5118

中国 – 西安
Tel: 86-29-8833-7252
Fax: 86-29-8833-7256

中国 – 厦门
Tel: 86-592-238-8138
Fax: 86-592-238-8130

中国 – 珠海
Tel: 86-756-321-0040
Fax: 86-756-321-0049

亚太地区

台湾地区 – 高雄
Tel: 886-7-213-7828
Fax: 886-7-330-9305

台湾地区 – 台北
Tel: 886-2-2508-8600
Fax: 886-2-2508-0102

台湾地区 – 新竹
Tel: 886-3-5778-366
Fax: 886-3-5770-955

澳大利亚 Australia - Sydney
Tel: 61-2-9868-6733
Fax: 61-2-9868-6755

印度 India - Bangalore
Tel: 91-80-3090-4444
Fax: 91-80-3090-4123

印度 India - New Delhi
Tel: 91-11-4160-8631
Fax: 91-11-4160-8632

印度 India - Pune
Tel: 91-20-2566-1512
Fax: 91-20-2566-1513

日本 Japan - Osaka
Tel: 81-6-6152-7160
Fax: 81-6-6152-9310

日本 Japan - Tokyo
Tel: 81-3-6880-3770
Fax: 81-3-6880-3771

韩国 Korea - Daegu
Tel: 82-53-744-4301
Fax: 82-53-744-4302

韩国 Korea - Seoul
Tel: 82-2-554-7200
Fax: 82-2-558-5932 或
82-2-558-5934

马来西亚 Malaysia - Kuala Lumpur
Tel: 60-3-6201-9857
Fax: 60-3-6201-9859

马来西亚 Malaysia - Penang
Tel: 60-4-227-8870
Fax: 60-4-227-4068

菲律宾 Philippines - Manila
Tel: 63-2-634-9065
Fax: 63-2-634-9069

新加坡 Singapore
Tel: 65-6334-8870
Fax: 65-6334-8850

泰国 Thailand - Bangkok
Tel: 66-2-694-1351
Fax: 66-2-694-1350

欧洲

奥地利 Austria - Wels
Tel: 43-7242-2244-39
Fax: 43-7242-2244-393

丹麦 Denmark-Copenhagen
Tel: 45-4450-2828
Fax: 45-4485-2829

法国 France - Paris
Tel: 33-1-69-53-63-20
Fax: 33-1-69-30-90-79

德国 Germany - Munich
Tel: 49-89-627-144-0
Fax: 49-89-627-144-44

意大利 Italy - Milan
Tel: 39-0331-742611
Fax: 39-0331-466781

荷兰 Netherlands - Drunen
Tel: 31-416-690399
Fax: 31-416-690340

西班牙 Spain - Madrid
Tel: 34-91-708-08-90
Fax: 34-91-708-08-91

英国 UK - Wokingham
Tel: 44-118-921-5869
Fax: 44-118-921-5820

11/29/12

© 2012-2013 Microchip Technology Inc.