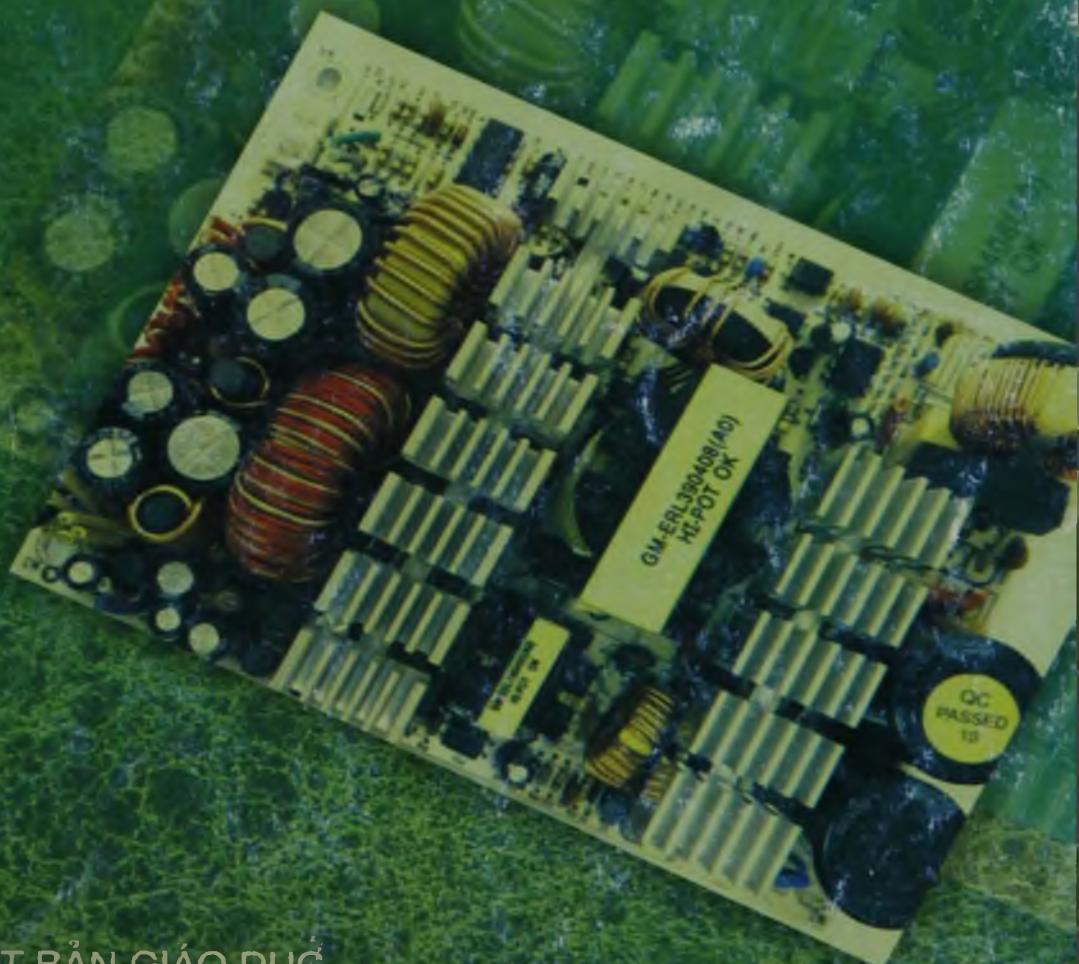


NGUYỄN VIỆT NGUYỄN (Chủ biên)

PHẠM THỊ THANH HUYỀN - NGUYỄN THỊ KIM NGÂN - PHẠM THỊ QUỲNH TRANG

GIÁO TRÌNH LINH KIỆN ĐIỆN TỬ



NGUYỄN
ĐC LIỆU

1



NHÀ XUẤT BẢN GIÁO DỤC

NGUYỄN VIẾT NGUYÊN (Chủ biên)
PHẠM THỊ THANH HUYỀN – NGUYỄN THỊ KIM NGÂN
PHẠM THỊ QUỲNH TRANG

GIÁO TRÌNH
LINH KIỆN ĐIỆN TỬ

(Dùng cho sinh viên Cao đẳng)

(Tái bản lần thứ hai)

NHÀ XUẤT BẢN GIÁO DỤC

Công ty Cổ phần sách Đại học - Dạy nghề – Nhà xuất bản Giáo dục giữ quyền công bố tác phẩm.

Mọi tổ chức, cá nhân muốn sử dụng tác phẩm dưới mọi hình thức phải được sự đồng ý của chủ sở hữu quyền tác giả.

Lời nói đầu

Ngày nay, các loại linh kiện điện tử đang phát triển với tốc độ rất nhanh. Do đó, các sinh viên ngành Điện tử cần được đào tạo một cách bài bản, trình tự mới có thể nắm bắt được một cách vững vàng và nhanh chóng khối lượng kiến thức lớn và ngày càng rộng này. Để đáp ứng được nhu cầu đó, *Giáo trình Linh kiện điện tử* hy vọng sẽ giúp bạn đọc, các sinh viên mới bắt đầu bước vào lĩnh vực này có được một phần kiến thức cơ bản về các linh kiện điện tử.

Giáo trình dùng cho sinh viên chuyên ngành Điện Tử Viễn Thông và Tự Động Hóa. Nội dung của cuốn sách đề cập đến cấu tạo, nguyên lý hoạt động và công nghệ chế tạo các linh kiện điện tử cơ bản, gồm bảy chương:

Chương 1: Giới thiệu về các linh kiện thụ động: điện trở, tụ điện, cuộn cảm...

Chương 2: Trình bày về cấu trúc của chất bán dẫn, đặc tính dẫn điện của tiếp xúc P-N. Cấu tạo, nguyên tắc hoạt động, cách tra cứu và một số ứng dụng của diốt bán dẫn.

Chương 3: Trình bày cấu tạo, nguyên tắc hoạt động và ứng dụng của tranzisto lưỡng cực.

Chương 4: Giới thiệu về cấu tạo, nguyên tắc hoạt động và một số ứng dụng của tranzisto trường.

Chương 5: Trình bày về các linh kiện nhiều lớp tiếp giáp.

Chương 6: Giới thiệu về các linh kiện quang điện tử.

Chương 7: Giới thiệu về vi mạch tổ hợp.

Do thời gian biên soạn ngắn và thời lượng có hạn nên mặc dù có nhiều cố gắng, cuốn *Giáo trình Linh kiện điện tử* chắc chắn còn nhiều vấn đề cần bổ sung, hoàn thiện. Mong bạn đọc góp ý xây dựng, mọi ý kiến xin gửi về địa chỉ: Công ty Cổ phần Sách Đại học – Dạy nghề, 25 Hàn Thuyên, Hà Nội.

CÁC TÁC GIẢ

Trong chương này sẽ trình bày về khái niệm cấu tạo, nguyên lý hoạt động, hình dạng, phân loại, ứng dụng và cách sử dụng các linh kiện thủ động: điện trở, tụ điện, cuộn dây.

1.1. ĐIỆN TRỞ

1.1.1. Khái niệm

1.1.1.1. Định nghĩa

Điện trở (ký hiệu R) là đại lượng vật lý đặc trưng cho tính chất cản trở dòng điện của một vật thể dẫn điện.

Định nghĩa trên chính xác cho dòng điện một chiều. Đối với dòng điện xoay chiều, khái niệm sự cản trở dòng điện được mở rộng thành trở kháng (ký hiệu Z) thể hiện dưới dạng một đại lượng phức: $Z = R + jX$, ở đây $j^2 = -1$ và X được gọi là điện kháng, trong đó điện trở là phần trở kháng thuần của trở kháng tổng cộng.

– Ký hiệu trong mạch:



– Đơn vị đo điện trở trong hệ SI là Ω (Ôm). Ngoài ra, các bội thường dùng của điện trở là $k\Omega$ (kilô Ôm), $M\Omega$ (mêga Ôm), $m\Omega$ (mili Ôm)...

$$1M\Omega = 10^3 k\Omega = 10^6 \Omega ; 1m\Omega = 10^{-3} \Omega$$

1.1.1.2. Các tham số kỹ thuật đặc trưng của điện trở

Để đánh giá và lựa chọn điện trở ta phải dựa vào các tham số của nó. Các tham số gồm có:

– *Trị số điện trở và dung sai:*

+ Trị số của điện trở là tham số cơ bản yêu cầu phải ổn định, ít thay đổi theo nhiệt độ, độ ẩm, v.v... Trị số của điện trở phụ thuộc vào tính chất dẫn điện và kích thước của vật liệu chế tạo nó.

Trị số của điện trở đo bằng đơn vị Ôm và các bội số của nó. Giá trị của điện trở thường đo ở dòng điện một chiều hoặc tần số thấp.

+ Dung sai hay sai số của điện trở: Dung sai biểu thị mức độ chênh lệch giữa trị số thực tế của điện trở so với trị số danh định và được tính theo %.

Dung sai được tính theo công thức:

$$\frac{R_{tt} - R_{dd}}{R_{dd}} \cdot 100\%$$

R_{tt} : Trị số thực tế của điện trở.

R_{dd} : Trị số danh định của điện trở (giá trị được ghi hay ký hiệu mã vạch trên thân của điện tử)

Dựa vào dung sai, ta chia điện trở ở 5 cấp chính xác:

Cấp 005: có sai số $\pm 0,5\%$

Cấp 01: có sai số $\pm 1\%$

Cấp I: có sai số $\pm 5\%$

Cấp II: có sai số $\pm 10\%$

Cấp III: có sai số $\pm 20\%$

Trong các mạch điện yêu cầu độ chính xác cao thường dùng điện trở cấp 005 và 01. Còn trong điện tử thông dụng người ta dùng các loại điện trở từ cấp I đến cấp III. Các điện trở có độ chính xác càng cao có giá thành càng cao do công nghệ chế tạo chúng đòi hỏi khắt khe và phức tạp hơn.

- Công suất tiêu tán cho phép (P_{ttmax}):

Khi có dòng điện chạy qua, điện trở tiêu tán năng lượng điện dưới dạng nhiệt gọi là công suất tiêu tán.

$$P_{tt} = R \cdot I^2 = \frac{U^2}{R} [W]$$

Công suất tiêu tán cho phép của điện trở P_{ttmax} : là công suất điện cao nhất mà điện trở có thể chịu đựng được, nếu quá mức đó điện trở sẽ nóng cháy và không dùng được nữa.

$$P_{ttmax} = R \cdot I_{max}^2 = \frac{U_{max}^2}{R} [W]$$

Vậy, để đảm bảo cho điện trở làm việc bình thường thì $P_{tt} < P_{ttmax}$. Qua công thức trên ta thấy công suất tiêu tán cho phép hạn chế giá trị điện áp cực đại và giá trị dòng điện cực đại. Do đó, tùy theo điện áp và

dòng điện qua điện trở lớn hay nhỏ mà sử dụng điện trở có công suất tiêu tán cho phép lớn hay nhỏ.

- Hệ số nhiệt của điện trở (TCR):

Hệ số nhiệt của điện trở biểu thị sự thay đổi trị số của điện trở theo nhiệt độ môi trường và được tính theo công thức:

$$TCR = \frac{1\Delta R}{R\Delta T} 10^{-6} [\text{ppm}/{}^\circ\text{C}]$$

Trong đó:

R: trị số của điện trở.

ΔR : đại lượng thay đổi của trị số điện trở khi nhiệt độ thay đổi một lượng là ΔT .

TCR: trị số biến đổi tương đối tính theo phần triệu của điện trở trên 1°C (đơn vị là ppm/ ${}^\circ\text{C}$).

1.1.2. Phân loại

1.1.2.1. Phân loại theo cấu tạo

- Điện trở thông thường (không dây quấn).
- Điện trở dây quấn làm bằng dây đồng (điện trở thấp) hay niken (điện trở cao).

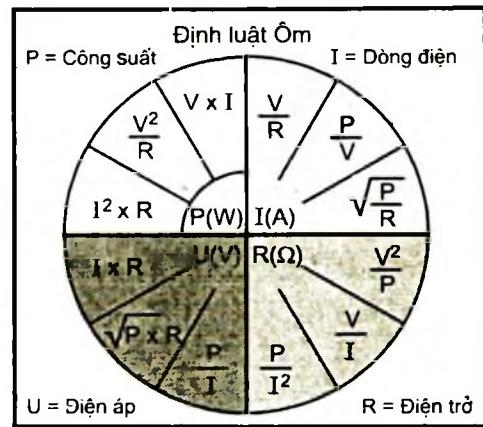
1.1.2.2. Phân loại theo cấp sai số

- Loại một có sai số cho phép là $\pm 5\%$ được dùng ở những mạch cần nâng cao độ chính xác của chế độ công tác.
- Loại hai có sai số cho phép là $\pm 10\%$.
- Loại ba có sai số cho phép là $\pm 20\%$ dùng ở những nơi ít ảnh hưởng đến chế độ công tác như các mạch ghép.

Trong thực tế chỉ sản xuất một số loại điện trở có giá trị chuẩn nhất định, khi yêu cầu các điện trở có giá trị khác nhau cần ghép song song hay nối tiếp nhiều điện trở.

Khi có hai hay nhiều điện trở R_1, R_2, \dots, R_n mắc nối tiếp nhau thì điện trở tương đương R bằng tổng các điện trở riêng rẽ.

$$R = R_1 + R_2 + \dots + R_n = \sum_{i=1}^n R_i$$



Hình 1.1. Định luật Ôm áp dụng cho điện trở

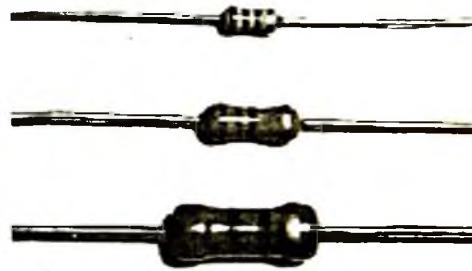
Khi có hai hay nhiều điện trở R_1, R_2, \dots, R_n mắc song song nhau thì điện trở tương đương của chúng được tính:

$$\frac{1}{R} = \frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_n} = \sum_{i=1}^n \frac{1}{R_i}$$

1.1.3. Cấu tạo điện trở

Điện trở thông thường (không dây quấn): thường được làm bằng than hay các chất đặc biệt khác có tính dẫn điện kém. Các vật liệu này bao bọc bên ngoài một lõi bằng sứ, hoặc lớp bọc bị xé theo đường rãnh xoắn ốc xung quanh lõi (điện trở mặt), hoặc chúng được ép lại thành khối (điện trở khối). Loại này có kích thước bé, điện cảm và điện dung tần số nhỏ, giá thành rẻ nhưng độ ổn định kém và công suất tiêu thụ nhỏ.

Điện trở dây quấn làm bằng dây đồngcopper (điện trở thấp) hay nicrôm (điện trở cao) quấn trên một ống bằng sứ, được bao phủ bằng một lớp men màu nâu hay xanh. Điện trở dây quấn có ưu điểm là độ ổn định và độ chính xác cao, mức tần số âm bass, công suất tiêu thụ lớn nhưng có nhược điểm là bị giới hạn về tần số do điện cảm và điện dung tần số lớn.



Hình 1.2. Điện trở than

– Điện trở kiểu chiết áp dây quấn: Cấu tạo tương tự như điện trở dây quấn nhưng biến đổi được. Con chạy bằng kim loại nối với trực trượt hoặc trực quay và trượt trên các vòng dây. Chiết áp dây quấn có giá trị thay đổi trong khoảng $(1 \div 200)k\Omega$, công suất khoảng $(3 \div 5)W$. Chiết áp dây quấn thường được dùng trong các mạch công suất lớn.



Hình 1.3. Một số loại điện trở kiểu chiết áp

– Điện trở kiểu chiết áp than hỗn hợp: Lớp vật liệu hỗn hợp được phủ lên trên tám để hình móng ngựa, hai đầu có phủ một lớp bạc nối với chân ra.

Chiết áp than hỗn hợp có phạm vi biến đổi giá trị trong khoảng ($10\Omega \div 10M\Omega$), công suất khoảng ($0,1 \div 2$)W. Chiết áp điện trở biến đổi tuyến tính.

Điện trở kiểu chiết áp logarit dùng trong các bộ lọc hoặc điều chỉnh âm sắc trong các máy thu.

Điện trở kiểu chiết áp hàm mũ dùng để điều chỉnh âm lượng.

1.1.4. Cách đọc giá trị, kiểm tra điện trở

Cách đọc trị số của điện trở tuỳ thuộc vào cách biểu thị trị số điện trở.

1.1.4.1. Biểu thị trị số điện trở bằng số và chữ

Thường ghi các chữ R, K, M. Chữ R ứng với đơn vị Ω , chữ K ứng với đơn vị $k\Omega$, chữ M ứng với đơn vị $M\Omega$. Vị trí của chữ thể hiện chữ số thập phân, giá trị của số thể hiện giá trị điện trở.

Ví dụ: $3M3 \Rightarrow R = 3,3M\Omega$.

$3K9 \Rightarrow R = 3,9k\Omega$.

$R47 \Rightarrow R = 0,47\Omega$.

Nếu có ba chữ số thì thường số thứ ba biểu thị số luỹ thừa của 10.

Ví dụ: $472R \Rightarrow R = 47 \times 10^2\Omega$.

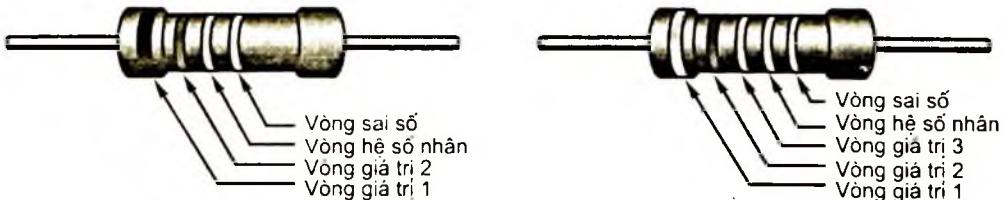
Đặc biệt chữ số thứ 3 là số 0 thì đó là giá trị thực của điện trở.

Ví dụ: $330R \Rightarrow R = 330\Omega$.

Quy ước về sai số: B = 0,1%, C = 0,25%, D = 0,5%, F = 1%, G = 2%, H = 2,5%, J = 5%, K = 10%, M = 20%.

Ví dụ: $8K2J \Rightarrow R = 8,2k\Omega \pm 5\%$.

1.1.4.2. Biểu thị trị số điện trở bằng các vòng màu



Hình 1.4. Biểu thị trị số điện trở bằng các vòng màu

Thường dùng 3 vòng, 4 vòng hoặc 5 vòng để biểu diễn. Các quy định màu đối với vòng màu điện trở như sau:

– Trường hợp điện trở 3 vòng màu:

+ Vòng 1, 2 là vòng giá trị.

+ Vòng 3 là vòng biểu thị số luỹ thừa của 10.

+ Sai số 20%.

- Trường hợp điện trở 4 vòng màu:

+ Vòng 1, 2 là vòng giá trị.

+ Vòng 3 là vòng biểu thị số luỹ thừa của 10.

+ Vòng 4 là vòng sai số.

- Trường hợp điện trở 5 vòng màu:

+ Vòng 1, 2, 3 là vòng giá trị.

+ Vòng 4 là vòng biểu thị số luỹ thừa của 10.

+ Vòng 5 là vòng sai số.

Để xác định thứ tự vòng màu căn cứ vào ba đặc điểm:

+ Vòng thứ nhất gần đầu điện trở nhất.

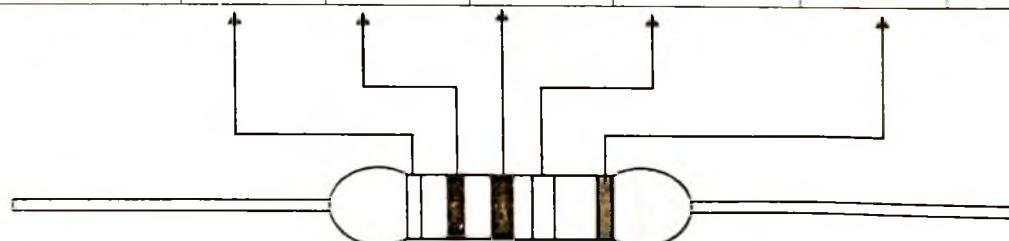
+ Tiết diện vòng cuối cùng là lớn nhất.

+ Vòng 1 không bao giờ là nhũ vàng, nhũ bạc.

Ví dụ: Điện trở có 4 vòng màu lần lượt là cam – trắng – đỏ – nhũ vàng sẽ có trị số: $39 \times 10^2\Omega \pm 5\%$.

Bảng 1.1. Quy ước mã màu trên tụ điện

Màu	Vòng 1	Vòng 2	Vòng 3	Vòng 4 hệ số nhân	Vòng 5 sai số
Đen	0	0	0	1	
Nâu	1	1	1	10	+ 1% F
Đỏ	2	2	2	100	+ 2% G
Cam	3	3	3	1k	
Vàng	4	4	4	10k	
Lục	5	5	5	100k	+ 0,5% D
Lam	6	6	6	1M	+ 25% C
Tím	7	7	7	10M	+ 10% B
Xám	8	8	8		+ 0,5% A
Trắng	9	9	9		
Nhũ vàng				0,1	+ 5% J
Nhũ bạc				0,01	+ 10% K
Không màu					+ 20% M



1.1.5. Ứng dụng

Ứng dụng của điện trở rất đa dạng: để giới hạn dòng điện, tạo sụt áp, dùng để phân cực, làm tải cho mạch điện, chia áp, định hằng số thời gian, v.v...

Tùy theo mạch cụ thể, yêu cầu cụ thể và dựa vào đặc tính của các loại điện trở để lựa chọn điện trở cho thích hợp.

1.2. TỤ ĐIỆN

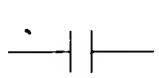
1.2.1. Khái niệm

Tụ điện là một linh kiện điện tử thụ động tạo bởi hai bề mặt dẫn điện được ngăn cách bởi chất điện môi. Khi có chênh lệch điện thế tại hai bề mặt, tại đây sẽ xuất hiện điện tích cùng cường độ nhưng trái dấu.

Sự tích tụ của điện tích trên hai bề mặt tạo ra khả năng tích trữ năng lượng điện trường của tụ điện. Khi chênh lệch điện thế trên hai bề mặt là điện thế xoay chiều, sự tích luỹ điện tích bị chậm pha so với điện áp, tạo nên trở kháng của tụ điện trong mạch điện xoay chiều.

Cấu tạo chung gồm hai bản cực làm bằng kim loại đặt song song và cách điện bằng một lớp điện môi. Từ hai bản cực nối với hai dây dẫn ra ngoài làm hai chân tụ, toàn bộ đặt trong vỏ bảo vệ.

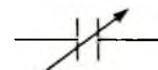
Ký hiệu của tụ trong mạch điện:



Tụ thường



Tụ có phân cực



Tụ có điện dung thay đổi

Để đặc trưng cho khả năng phỏng nạp điện tích của tụ điện người ta đưa ra khái niệm điện dung. Đơn vị đo điện dung là F (fara). Ngoài ra các ước số thường dùng của điện dung là μF (micrô fara), nF (nanô fara), pF (picô fara)...

$$1\text{F} = 10^6 \mu\text{F} = 10^9 \text{nF} = 10^{12} \text{pF}$$

1.2.2. Các tham số cơ bản của tụ điện

Mỗi một loại tụ điện đều có các tham số kỹ thuật để giúp ta lựa chọn và sử dụng tụ điện một cách tốt nhất. Tụ điện gồm có các tham số chính sau:

1.2.2.1. Trị số điện dung và dung sai

- *Trị số điện dung C*: được tính theo tỷ số giữa điện tích hữu dụng

của bản cực S với khoảng cách giữa hai bản cực d, theo công thức:

$$C = \frac{\epsilon_r \epsilon_0 S}{d} [F]$$

Trong đó: C: Điện dung của tụ điện (F).

ϵ_r : Hằng số điện môi của chất điện môi.

ϵ_0 : Hằng số điện môi của không khí hay chân không.

S : Diện tích hiệu dụng của một bản kim loại (m^2).

d: Khoảng cách giữa hai bản cực (m).

– *Dung sai của tụ điện*: Đây là tham số chỉ độ sai lệch của trị số điện dung thực tế so với trị số danh định được ghi trên thân của nó. Dung sai của tụ điện được tính theo % và được xác định theo công thức sau:

$$\frac{C_n - C_{dd}}{C_{dd}} 100 \%$$

Trong đó: C_n : trị số điện dung thực tế.

C_{dd} : trị số điện dung danh định.

1.2.2.2. Điện áp làm việc

Mỗi tụ điện chỉ có một điện áp làm việc tối đa nhất định, nếu quá điện áp này lớp điện môi sẽ bị đánh thủng và làm hỏng tụ điện.

Điện áp làm việc là điện áp lớn nhất mà tụ điện có thể chịu đựng được trong suốt cả thời gian làm việc (ít nhất là 10000 giờ) bảo đảm được các tham số của tụ (diện dung, điện trở cách điện...). Đối với đa số các loại tụ điện, thường điện áp này là điện áp một chiều. Điện áp xoay chiều (hiệu dụng) trên tụ có thể bé hơn 1,5 ÷ 2 lần điện áp làm việc đối với dòng một chiều.

1.2.2.3. Tốn hao

Tụ điện lý tưởng mắc trong mạch xoay chiều năng lượng không bị mất mát và góc lệch pha giữa điện áp trên tụ và dòng điện trong mạch là 90° . Nhưng trong thực tế, một phần năng lượng bị tổn hao trong chất cách điện và trên các bản cực nên góc lệch pha bị giảm đi. Sự tổn hao năng lượng trong tụ điện được biểu thị bằng tg δ (góc δ là hiệu số giữa góc 90° và góc lệch pha).

Đại lượng nghịch đảo của tg δ gọi là phẩm chất của tụ điện và được tính:

$$Q = \frac{1}{\operatorname{tg}\delta} = 2\pi f \cdot C \cdot r$$

Trong đó: f: Tần số của dòng điện xoay chiều (Hz).

C: Điện dung của tụ điện (F).

r: Điện trở tổn hao tương đương của tụ điện (Ω).

Phẩm chất của tụ điện có thể lên đến 1000 hoặc lớn hơn.

1.2.2.4. Điện trở cách điện

Tính chất và kích thước của lớp điện môi quyết định điện trở cách điện của tụ điện. Đối với tụ hoá, điện trở cách điện được biểu thị bằng dòng rò.

1.2.2.5. Hệ số nhiệt của tụ điện

Khi nhiệt độ xung quanh biến đổi sẽ làm cho kích thước của các bản, khoảng cách giữa các bản và cả hệ số điện môi thay đổi, nên điện dung sẽ biến thiên tương đối của điện dung khi nhiệt độ thay đổi 1°C gọi là hệ số nhiệt của tụ điện.

1.2.2.6. Điện cảm tệp tán

Điện cảm tệp tán phụ thuộc vào kích thước của các bản và các đầu nồi. Để công tác ổn định, tần số công tác lớn nhất phải nhỏ hơn tần số cộng hưởng của tụ điện khi tính tới điện cảm tệp tán của nó (hình thành một khung cộng hưởng LC).

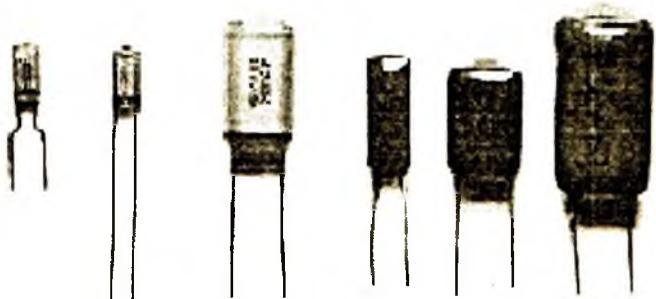
1.2.3. Phân loại, cấu tạo và đặc tính của tụ điện

1.2.3.1. Tụ có giá trị cố định

– **Tụ giấy:**

+ **Cấu tạo:** Chất cách điện trong tụ giấy làm bằng loại giấy mỏng cách điện không thấm nước, còn đầu ra làm bằng các lá kim loại rất mỏng.

+ **Đặc tính:** Đối với tụ giấy có điện dung nhỏ hơn $0,1\mu\text{F}$,



Hình 1.5. Tụ giấy

điện trở cách điện ít nhất là $5000\text{M}\Omega$; còn với tụ giấy có điện dung lớn hơn $0,1\mu\text{F}$, điện trở cách điện nhỏ hơn.

Tụ giấy dùng để phân đường, ngắn, nối tầng, lọc trong những mạch điện tần số thấp.

– *Tụ mica:*

- + Cấu tạo: Chất cách điện trong tụ mica làm bằng các bản mica chất lượng cao, các bản tụ điện làm bằng các lá kim loại mỏng hay một lớp bạc mỏng tráng lên một mặt của bản mica. Tụ điện mica có các bản làm bằng lá kim loại kẽm ổn định hơn loại tráng một lớp bạc.



Hình 1.6. Tụ mica

+ Đặc tính: Tụ mica có tổn hao rất bé và điện trở cách điện cao (khoảng $10000M\Omega$) nên được dùng chủ yếu trong các mạch cao tần, các phần tử cách ly trong các máy radio.

– *Tụ gốm:*

+ Cấu tạo: Gồm một miếng gốm nhỏ hình trụ hoặc có hình giống khuy áo, hai mặt được tráng bạc, cách điện với nhau tạo thành hai má của tụ điện (chất điện môi là gốm).

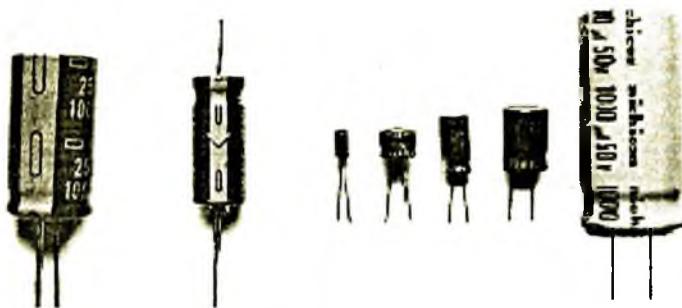
+ Đặc tính: Kích thước nhỏ, điện áp làm việc cao. Tụ gốm hình đĩa trị số điện dung nhỏ từ $1pF \div 1\mu F$. Tụ gốm kích thước nhỏ dùng trong các mạch thông thường hiện nay có điện áp làm việc cực đại cho phép là 50V.

– *Tụ hoá:*

+ Cấu tạo: Các điện cực làm bằng nhôm tinh khiết (99,99%), độ dày của điện cực khoảng ($0,075 \div 0,13$)mm, để tăng diện tích hiệu dụng có thể dùng hóa chất ăn mòn làm thay đổi độ dày của hai bản cực. Lớp điện môi là Al_2O_3 bám trên cực dương dày khoảng vài μm , có khả năng chịu được điện áp cao khoảng $800kV/mm$. Giữa hai bản cực là chất điện phân. Nếu chất điện phân ướt gọi là tụ hoá ướt. Nếu chất điện phân khô gọi là tụ hoá khô. Chất điện phân có nhiệm vụ tiếp tục tạo lớp Al_2O_3 trong quá trình làm việc. Tụ hoá ướt có trị số lớn và điện áp làm việc lớn hơn tụ hoá khô nhưng kích thước lớn hơn. Tuổi thọ của tụ thông thường khoảng ($5000 \div 10000$) giờ và độ tin cậy thấp hơn tụ thường.



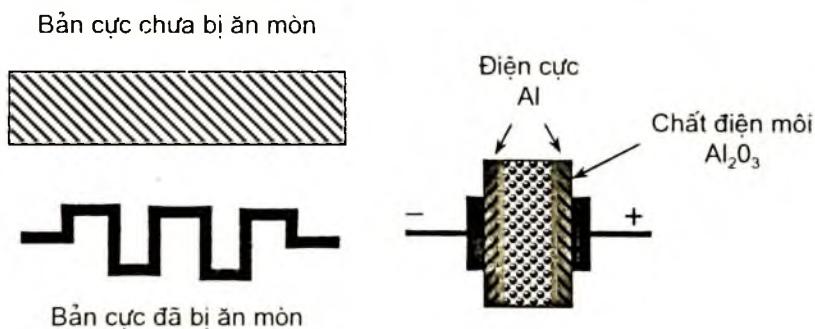
Hình 1.7. Tụ gốm



Hình 1.8a. Tụ hoá

+ Đặc tính: Tụ hoá có trị số điện dung rất lớn, so với các tụ khác thường đạt từ $0,1\mu F$ đến vài nghìn μF (ví dụ như tụ $4700\mu F$). Chất điện môi dùng trong tụ hoá thường là hợp chất hoá học như ôxít nhôm (Al_2O_3) hoặc ôxít tantan (Ta_2O_5). Đặc điểm của chất điện môi này là có tính chất dẫn điện không đổi, nghĩa là khi đặt điện áp một chiều lên tụ thì tụ có một chiều điện trở rất cao và một chiều điện trở rất nhỏ, do đó phải phân cực + và cực -. Các cực này được ghi trên thân tụ. Khi lắp tụ vào trong mạch phải chú ý cực tính của tụ.

- + Căn cứ vào vật liệu làm điện cực: Tụ hoá nhôm và tụ hoá tantan.
- + Căn cứ vào chất điện phân: Tụ hoá khô và tụ hoá ướt.



Hình 1.8b. Cấu tạo tụ hoá

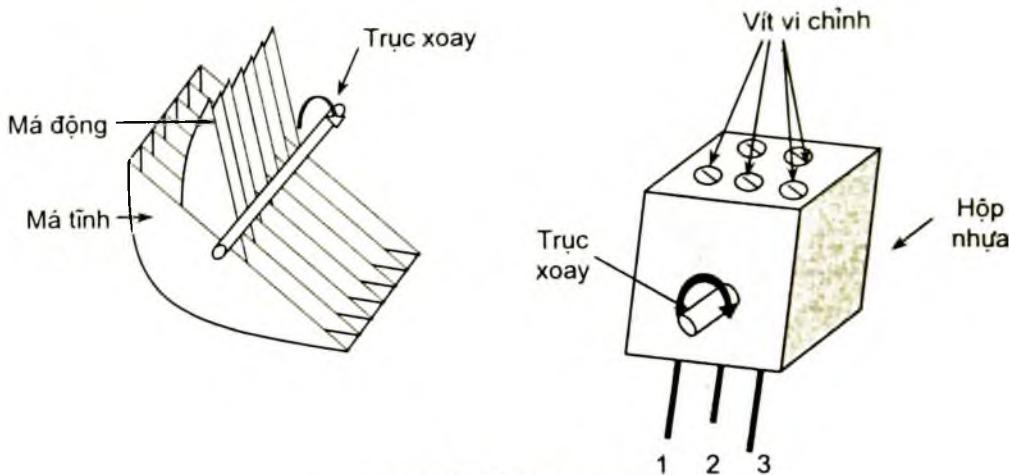
1.2.3.2. Tụ có giá trị thay đổi

- Tụ biến đổi (tụ xoay)



Hình 1.9. Tụ xoay

Tụ xoay là một hệ thống gồm các má động và các má tĩnh được đặt xen kẽ với nhau. Các má động có thể xoay quanh một trục để thay đổi S dẫn đến thay đổi giá trị C. Chất điện môi có thể là chất khí, mica, thạch anh.



Hình 1.10. Cấu tạo tụ xoay

Khi $C = C_{\max}$: hai nhóm má tĩnh và động hoàn toàn đối điện nhau: $S = S_{\max}$.

Khi $C = C_{\min}$: hai nhóm má tĩnh và động hoàn toàn lệch nhau: $S = S_{\min}$.

– **Tụ tinh chỉnh:** Có nhiều loại tụ tinh chỉnh:

+ Tụ tinh chỉnh bằng sứ: Có kích thước nhỏ, các chỉ tiêu về điện cao.

+ Tụ tinh chỉnh có lò xo: Gồm có hai bản cực kim loại, giữa hai bản là một chất điện môi. Một bản cố định, còn một bản có thể đàn hồi được. Khi ta vặn đinh ốc thì bản đàn hồi sẽ gần lại hoặc cách xa bản cố định, do đó điện dung có thể biến đổi được. Loại này không ổn định nhưng đơn giản.

+ Tụ tinh chỉnh nhỏ: Có điện môi là không khí, chỉ tiêu chất lượng cao, nhưng cấu tạo phức tạp.

Tụ này dùng để điều chỉnh chính xác điện dung, mặc phụ thêm vào các mạch dao động hay các mạch cần điều chỉnh để có một điện dung thật chính xác.

1.2.4. Cách đọc giá trị, kiểm tra tụ điện

Cách đọc trị số của tụ điện tuỳ thuộc vào cách biểu diễn trị số tụ điện.

1.2.4.1. Ghi bằng số và chữ

– Ghi bằng số và chữ: Chữ K, Z, J, π ứng với đơn vị pF; chữ n, H ứng với đơn vị nF; chữ M, m ứng với đơn vị μF. Vị trí của chữ thể hiện chữ số thập phân, giá trị của số thể hiện giá trị tụ điện.

Ví dụ: $2H7J = 2,7nF \pm 5\%$

– Ghi bằng các con số không kèm theo chữ:

+ Nếu các con số kèm theo dấu chấm hay phẩy thì đơn vị là μF , vị trí dấu phẩy (dấu chấm) thể hiện chữ số thập phân.

+ Nếu các con số không kèm theo dấu thì đơn vị là pF và con số cuối cùng biểu thị số luỹ thừa của 10. Đặc biệt số cuối cùng là số “0” thì con số đó là giá trị thực.

Ví dụ: $763 = 76 \times 10^3 \text{pF}$

$$160 = 160 \text{pF}$$

Sai số: C: $\pm 0,25\%$ K: $\pm 10\%$

D: $\pm 0,5\%$ F: $\pm 1\%$

G: $\pm 2\%$ M: $\pm 20\%$

J: $\pm 5\%$ S: $\pm 50\%$

Ví dụ: $102J = 10 \times 10^2 \text{pF} \pm 5\%$

1.2.4.2. Ghi bằng quy luật màu

Khi tụ điện được biểu diễn theo các vạch màu thì giá trị các vạch màu cũng giống như điện trở, đơn vị tính của nó là pF .

Riêng đối với tụ phân cực thì cực tính được ghi trên thân tụ.

Bảng 1.2. Quy ước mã màu trên tụ điện

Màu	Giá trị	Số mũ	Sai số	Điện áp chịu đựng
Đen	0	10^0		
Nâu	1	10^1	1%	100V
Đỏ	2	10^2	2%	250V
Cam	3	10^3		
Vàng	4	10^4		400V
Lục	5	10^5		
Lam	6	10^6		630V
Tím	7	10^7		
Xám	8	10^8		
Trắng	9	10^9		
Nhũ vàng		10^{-1}	5%	
Nhũ bạc		10^{-2}	10%	

1.2.5. Ứng dụng

Tụ điện được sử dụng rộng rãi trong các mạch điện tử.

– Cho điện áp xoay chiều đi qua và ngăn điện áp một chiều lại, do đó

tụ điện được sử dụng để truyền tín hiệu giữa các tầng khuếch đại có chênh lệch về điện áp một chiều.

– Lọc điện áp xoay chiều sau khi đã được chỉnh lưu thành điện áp một chiều bằng phẳng. Đó là nguyên lý của tụ lọc nguồn.

– Với điện xoay chiều thì tụ dẫn điện còn đổi với điện một chiều thì tụ lại trở thành tụ lọc (phản tử hở mạch).

1.3. CUỘN DÂY (CUỘN CẨM)

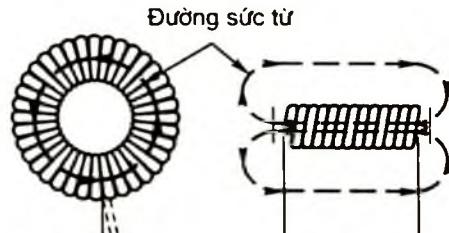
1.3.1. Khái niệm

Cuộn dây là một linh kiện điện tử thụ động, thường dùng trong mạch điện có dòng điện biến đổi theo thời gian (như các mạch điện xoay chiều).



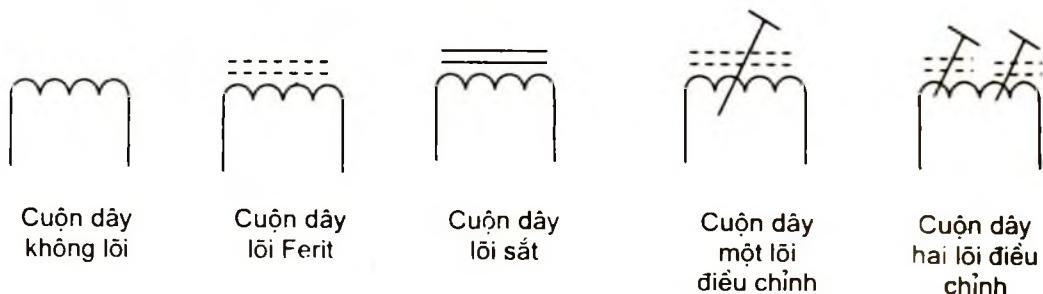
Hình 1.11. Cuộn dây

Cuộn dây có tác dụng lưu trữ năng lượng ở dạng từ năng (năng lượng của từ trường tạo ra bởi cuộn cảm khi dòng điện đi qua) và làm dòng điện bị trễ pha so với điện áp một góc bằng 90° .



Cuộn dây gồm nhiều vòng dây quấn trên một cốt bằng chất cách điện có lõi hoặc không lõi tùy theo tần số làm việc.

– Ký hiệu của cuộn dây trong mạch điện:



Hình 1.12. Ký hiệu cuộn dây

Để đặc trưng cho khả năng cảm ứng điện từ người ta đưa ra khái niệm điện cảm. Đơn vị đo điện cảm là H (Henri). Ngoài ra, các ước thường dùng của điện cảm là: mH, μ H. Trong đó: $1H = 10^3mH = 10^6\mu H$.

1.3.2. Các tham số

1.3.2.1. Độ tự cảm của cuộn dây (L)

$$L = \mu_r \mu_0 N^2 \frac{S}{l}$$

Trong đó: S: Tiết diện của cuộn dây (m^2).

N: Số vòng dây.

l: Chiều dài của cuộn dây (m).

μ_r : Độ từ thẩm của vật liệu lõi sắt từ (H/m).

μ_0 : Độ từ thẩm của không khí (H/m).

1.3.2.2. Hệ số phẩm chất của cuộn dây (Q)

Để tính hệ số phẩm chất của cuộn dây ta xem xét đến sự tổn thất của cuộn dây khi có dòng điện chạy qua. Một cuộn dây thực khi có dòng điện chạy qua luôn có tổn thất, đó là công suất điện hao phí để làm nóng cuộn dây. Các tổn thất này được biểu thị bởi một điện trở R_s nối tiếp với điện kháng X_L của cuộn dây. Hệ số phẩm chất Q của cuộn dây là tỷ số của cảm kháng X_L trên điện trở nối tiếp hiệu dụng R_s : $Q = \frac{X_L}{R_s}$

1.3.2.3. Điện dung tệp tán

Điện dung tệp tán là điện dung ký sinh giữa các vòng dây tạo ra một tần số cộng hưởng riêng.

Điện dung ký sinh càng lớn khi cuộn cảm có nhiều lớp dây quấn, để giảm điện dung ký sinh thì cuốn dây theo kiểu phân đoạn.



1.3.2.4. Tần số làm việc giới hạn (f_{gh})

Cuộn dây thực còn có tần số làm việc bị giới hạn bởi điện dung riêng của nó (đó là điện dung phân tán giữa các vòng dây). Ở tần số thấp, điện dung này được bỏ qua vì dung kháng của nó rất lớn. Nhưng ở tần số cao thì cuộn dây trở thành một mạch cộng hưởng song song.

1.3.3. Phân loại

Dựa theo ứng dụng, cuộn dây có một số loại sau:

- Cuộn cộng hưởng là cuộn dây dùng trong các mạch cộng hưởng LC.
- Cuộn lọc là cuộn dây dùng trong các bộ lọc một chiều.
- Cuộn chặn dùng để ngăn cản dòng cao tần, v.v...

Dựa vào loại lõi của cuộn dây, có thể chia các cuộn dây ra một số loại sau:

- Cuộn dây lõi không khí hay cuộn dây không có lõi.
- Cuộn dây lõi sắt bụi.
- Cuộn cảm có lõi Ferit.
- Cuộn dây lõi sắt từ.

1.3.4. Cấu tạo

Cuộn cảm có thể được làm bằng cách quấn các vòng dây dẫn điện; tùy thuộc công suất và độ tự cảm để chọn tiết diện của dây dẫn và số vòng.

Ví dụ, cuộn cảm có độ tự cảm 1mH với công suất từ 100W trở xuống thì lấy loại dây đồng có đường kính $0,3\text{mm} \div 0,5\text{mm}$ quấn 10 vòng, công suất cao hơn thì chọn đường kính $1,2\text{mm}$ quấn $13 \div 15$ vòng.

1.3.4.1. Cuộn dây lõi không khí hay cuộn dây không có lõi

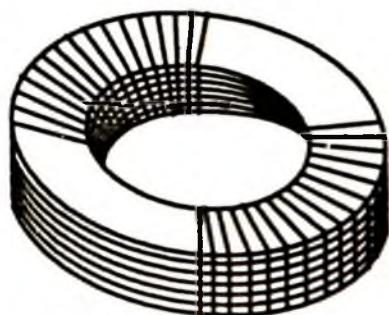
Cuộn dây lõi không khí là các cuộn dây được quấn trên cốt bằng bìa hoặc cốt bằng sứ, hoặc không có cốt. Thường gặp nhất là các cuộn cộng hưởng làm việc ở tần số cao và siêu cao.

Các cuộn dây thường được tẩm để chống ẩm, tăng độ bền cơ học, ở tần số radiô, các cuộn dây thường được bọc kim để tránh các liên kết điện từ không mong muốn.

1.3.4.2. Cuộn dây lõi sắt bụi

Cuộn dây lõi sắt bụi (bột nguyên chất trộn với chất dính không từ tính) được dùng ở tần số cao và trung tần. Cuộn dây lõi sắt bụi có tổn thất thấp, đặc biệt là tổn hao do dòng điện xoáy ngược, và độ từ thẩm thấp hơn nhiều so với loại lõi sắt.

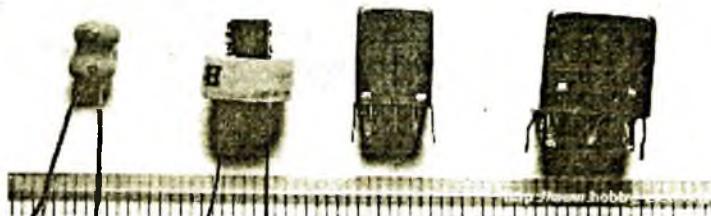
Chế tạo cuộn dây lõi sắt bụi giống như cuộn dây lõi không khí. Cuộn dây lõi sắt bụi cũng có yêu cầu giống như cuộn dây lõi không khí cao tần về ảnh hưởng điện dung riêng của cuộn dây, về tổn thất điện môi và hiệu ứng mặt ngoài.



Hình 1.13. Cuộn dây lõi sắt bụi

1.3.4.3. Cuộn cảm có lõi ferit

Cuộn dây lõi ferit là các cuộn dây làm việc ở tần số cao và trung tần. Lõi ferit có nhiều hình dạng khác nhau như: thanh, ống, hình chữ E, chữ C, hình xuyến, hình nồi, hạt đậu, v.v... Dùng lõi hình xuyến dễ tạo điện cảm cao, tuy vậy lại dễ bị bão hòa từ khi có thành phần một chiều.



Hình 1.14. Cuộn dây lõi ferit

1.3.4.4. Cuộn dây lõi sắt từ

Lõi của cuộn dây thường là sắt – silic và sắt – silic hạt định hướng, hoặc sắt – niken tuỳ theo mục đích ứng dụng. Đây là các cuộn dây làm việc ở tần số thấp. Dây quấn là dây đồng đã được tráng men cách điện, quấn thành nhiều lớp có cách điện giữa các lớp và được tẩm chất chống ẩm sau khi quấn.

Cuộn chấn tần số thấp được dùng chủ yếu để lọc bỏ điện áp gợn cho nguồn cung cấp một chiều qua chỉnh lưu, làm tải anot trong các tầng khuếch đại và trong các ứng dụng một chiều khác.

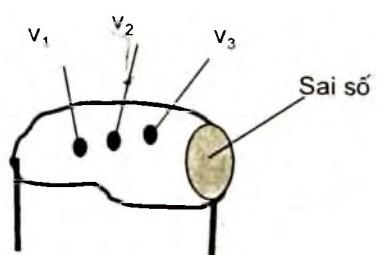
1.3.5. Cách đọc giá trị cuộn cảm

Cách đọc giá trị của cuộn cảm tương tự như đọc tụ điện.

$$\text{Giá trị} = v_1 v_2 v_3 + \text{sai số} (\mu\text{H})$$

Ví dụ : đỏ đỏ nhũ bạc \Rightarrow cuộn cảm có giá trị $0,22\mu\text{H}$

Chú ý: Vạch màu to nhất là vạch sai số.

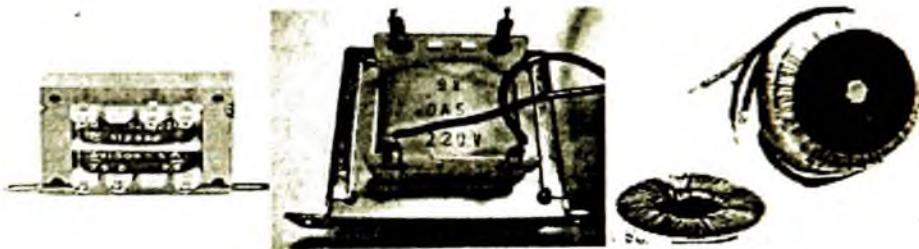


1.4. BIẾN ÁP

1.4.1. Khái niệm

Máy biến áp là một thiết bị điện từ dùng từ trường để biến đổi năng

lượng điện của hệ thống dòng điện xoay chiều có điện áp U_1 sang hệ thống dòng điện xoay chiều có điện áp U_2 , với tần số không đổi.



Hình 1.15. Máy biến áp

1.4.2. Cấu tạo

Máy biến áp gồm 3 bộ phận chính: Bộ phận dẫn từ (lõi thép), dây dẫn điện (dây quấn), vỏ bảo vệ máy (vỏ máy), ngoài ra máy biến áp còn có các phần cách điện, đồng hồ đo, bộ phận điều chỉnh, bảo vệ, chuông, đèn báo...

1.4.2.1. Lõi thép

Được cấu tạo bằng thép kỹ thuật, có nhiệm vụ làm mạch dẫn từ, đồng thời làm khung quấn dây.

Thép kỹ thuật là hợp kim sắt có thành phần silic, các lá thép dày 0,3; 0,35; 0,5mm, có lớp cách điện. Các lá thép này được cán mỏng nhằm mục đích giảm hao năng lượng trong quá trình làm việc. Tính chất của thép kỹ thuật cũng thay đổi theo hàm lượng silic, nếu hàm lượng silic càng nhiều độ tổn hao càng ít, tuy nhiên lại giòn và khó gia công.

Lõi thép thường được chia làm hai loại là kiểu lõi trụ và kiểu lõi hình xuyến.

1.4.2.2. Dây quấn

Thường được làm bằng dây đồng, là loại dây điện mềm, có độ bền cơ học cao, khó đứt, dẫn điện tốt. Thông thường máy biến áp có hai cuộn dây là cuộn sơ cấp và cuộn thứ cấp.

Dây quấn nối với nguồn, nhận năng lượng từ nguồn gọi là dây sơ cấp. Dây quấn nối với phụ tải, cung cấp điện cho phụ tải gọi là dây thứ cấp.

Dây sơ cấp và thứ cấp thường không nối điện với nhau, máy biến áp có hai dây quấn như vậy gọi là máy biến áp cảm ứng. Còn máy biến áp có hai dây quấn nối điện với nhau và có phần chung gọi là máy biến áp tự ngẫu.

1.4.2.3. Vỏ máy

Thường làm bằng kim loại để bảo vệ máy, chống rung... Ngoài ra, vỏ máy còn làm giá lắp đồng hồ đo, bộ phận chuyên mạch...

1.4.2.4. Vật liệu cách điện

Làm nhiệm vụ cách điện giữa các vòng dây với nhau, giữa dây quấn và lõi thép, giữa phần dẫn điện và phần không dẫn điện.

Tuổi thọ của một máy biến áp phụ thuộc nhiều vào chất cách điện. Nếu cách điện không tốt sẽ gây sự cố cho máy biến áp, nhưng cách điện quá mức sẽ tăng kích thước máy và tăng giá thành máy.

1.4.3. Các tham số kỹ thuật của biến áp

Biến áp có các tham số như: hệ số biến áp, trị số điện áp vào cuộn sơ cấp và điện áp ra cuộn thứ cấp, dòng điện trong cuộn sơ cấp và cuộn thứ cấp, số vòng dây cuộn sơ cấp và cuộn thứ cấp, trở kháng vào ở cuộn sơ cấp và trở kháng ra ở cuộn thứ cấp, hiệu suất biến áp, v.v...

1.4.3.1. Hệ số ghép biến áp k

$$k = \frac{M}{\sqrt{L_1 L_2}}$$

Trong đó: M: Hệ số hõ cảm của biến áp.

L_1, L_2 : Hệ số tự cảm của cuộn sơ cấp và thứ cấp.

– Khi $k = 1$ (trường hợp ghép lý tưởng) là trường hợp mà tất cả từ thông sinh ra do cuộn sơ cấp đều đi qua cuộn thứ cấp và ngược lại.

– Khi $k = 0,5$ có nghĩa là có 50% số từ thông sinh ra do cuộn sơ cấp được đi qua cuộn thứ cấp và ngược lại.

1.4.3.2. Điện áp cuộn sơ cấp và cuộn thứ cấp

Máy biến áp gồm cuộn sơ cấp có N_1 vòng dây, cuộn thứ cấp có N_2 vòng dây được quấn trên một lõi thép khép kín. Khi nối dây sơ cấp vào nguồn điện xoay chiều có điện áp U_1 , dòng điện I_1 chạy qua cuộn dây sơ cấp sẽ sinh ra trong lõi thép một từ thông biến thiên. Do mạch từ là khép kín nên từ thông này sẽ cảm ứng sang cuộn thứ cấp sinh ra một sức điện động cảm ứng E_2 tỷ lệ với số vòng dây N_2 . Đồng thời từ thông biến thiên đó cũng sinh ra trong cuộn sơ cấp một sức điện động tự cảm E_1 tỷ lệ với số vòng N_1 . Nếu bỏ qua tổn hao trên các cuộn dây (thường rất nhỏ) thì ta có:

$$\frac{U_1}{U_2} = \frac{E_1}{E_2} = \frac{N_1}{N_2}$$

$$U_1 \approx E_1; U_2 \approx E_2;$$

U_1, U_2 là trị số hiệu dụng của cuộn sơ cấp và thứ cấp.

N_1, N_2 là số vòng dây của cuộn sơ cấp và thứ cấp.

Nếu: $N_1 = N_2$ thì $U_1 = U_2$ ta có biến áp 1:1.

$N_1 > N_2$ thì $U_1 > U_2$ ta có biến áp hạ áp.

$N_1 < N_2$ thì $U_1 < U_2$ ta có biến áp tăng áp.

1.4.3.3. Dòng điện sơ cấp và dòng điện thứ cấp

Quan hệ giữa dòng điện sơ cấp và dòng điện thứ cấp:

$$\frac{I_2}{I_1} = \frac{U_1}{U_2} = \frac{N_1}{N_2}$$

1.4.3.4. Hiệu suất của biến áp

Các biến áp thực đều có tổn thất nên người ta đưa ra thông số hiệu suất của biến áp. Hiệu suất của biến áp là tỷ số giữa công suất ra và công suất vào tính theo % :

$$\eta = \frac{P_2}{P_1} 100\% = \frac{P_2}{P_2 + P_{tổn thất}} 100\%$$

Trong đó: P_1 : Công suất thu được ở cuộn sơ cấp.

P_2 : Công suất thu được ở cuộn thứ cấp.

$P_{tổn thất}$: Công suất điện mất mát do tổn thất của lõi và dây quấn.

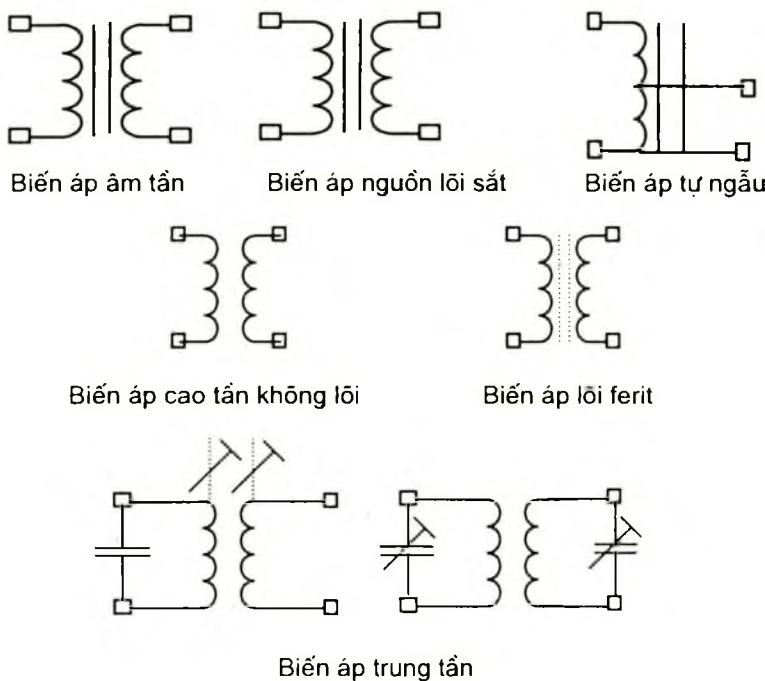
Muốn giảm tổn hao năng lượng trong lõi sắt từ, dây quấn và từ thông rò người ta dùng loại lõi làm từ các lá sắt từ mỏng, có quét sơn cách điện, dùng dây đồng có tiết diện lớn và ghép chặt.

1.4.4. Phân loại

Máy biến áp có thể phân làm nhiều loại khác nhau dựa vào:

- Cấu tạo.
- Chức năng.
- Cách thức cách điện.
- Công suất và hiệu điện thế.

1.4.5. Ký hiệu một số loại máy biến áp



Hình 1.16. Ký hiệu máy biến áp

1.4.6. Một số loại máy biến áp thường gặp

1.4.6.1. Biến áp âm tần

Biến áp âm tần là biến áp được thiết kế để làm việc ở dải tần số âm thanh khoảng từ 20Hz đến 20000Hz. Do đó, biến áp này được dùng để biến đổi điện áp mà không được gây méo dạng sóng, dùng để ngăn cách điện một chiều trong mạch này với mạch khác, để biến đổi tổng trở, để đảo pha, v.v...

1.4.6.2. Biến áp cao tần

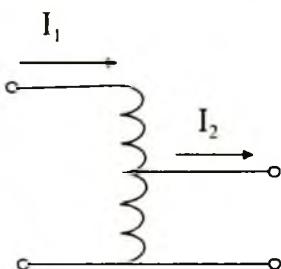
Biến áp cao tần gồm hai cuộn dây quấn trên cùng một ống cách điện cao tần. Dây dẫn có thể là dây đồng mạ sợi có tráng men hay mạ bạc, có đường kính lớn hoặc bằng nhiều sợi dây nhỏ tết lại với nhau. Hai cuộn sơ cấp và thứ cấp có thể quấn chồng lên nhau, hoặc có thể quấn cách nhau một khoảng vài mm, khoảng cách càng gần độ ghép càng lớn. Người ta còn cho thêm lõi ferit vào lòng cuộn dây để tăng thêm hệ số tự cảm và hệ số phẩm chất của nó. Để tránh ảnh hưởng

ghép kỵ sinh giữa biến áp với các vật liệu xung quanh người ta thường bọc kín nó bằng một hộp kim loại.

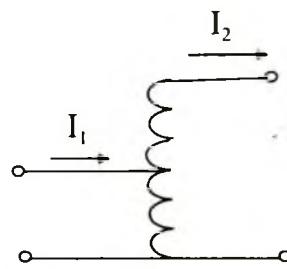
1.4.6.3. Biến áp tự ngẫu

Biến áp tự ngẫu là bộ biến đổi điện áp gồm một cuộn dây có một hay nhiều đầu dây trung gian.

Dùng biến áp tự ngẫu thay cho biến áp có thể giảm chi phí về dây quấn, vì trong một cuộn dây chung chỉ có dòng điện hiệu số chạy qua $I = I_2 - I_1$ (trong biến áp tự ngẫu hạ áp) hay $I = I_1 - I_2$ (trong biến áp tự ngẫu tăng áp). Biến áp tự ngẫu có một ưu điểm đáng kể về chi phí của dây dẫn khi tỷ số biến áp không lớn lắm. Với tỷ số biến áp $k = 2$ thì dây đồng tiết kiệm được 50%, với $k = 20$ thì chỉ vào khoảng 5%. Vì đầu ra và đầu vào của biến áp tự ngẫu ghép trực tiếp nên trong mạch biến áp tự ngẫu không nối đất.



Hình 1.17a. Biến áp tự ngẫu hạ áp



Hình 1.17b. Biến áp tự ngẫu tăng áp

1.4.6.4. Biến áp cộng hưởng

Đây là biến áp cao tần (dùng ở trung tần hoặc cao tần) có lõi không khí hoặc sắt bụi hoặc ferit. Các biến áp này ghép lồng và có một tụ điện mắc ở cuộn sơ cấp hoặc cuộn thứ cấp để tạo cộng hưởng đơn.

Nếu dùng hai tụ mắc ở hai bên thì ta có cộng hưởng kép hoặc cộng hưởng lệch. Để mở rộng dải tần, ta dùng một điện trở đệm mắc song song với mạch cộng hưởng.

1.4.6.5. Biến áp nguồn (biến áp cấp điện)

Biến áp làm việc với tần số 50Hz, 60Hz. Biến áp nguồn có nhiệm vụ là biến đổi điện áp lõi vào thành một điện áp và dòng điện ra theo yêu cầu và ngăn cách thiết bị khỏi nguồn điện.

Các biến áp nguồn thường được ghi giới hạn bằng von-ampe. Các yêu cầu chính của một biến áp nguồn tốt là:

- + Điện cảm cuộn sơ cấp càng cao càng tốt để giảm dòng điện không tải xuống giá trị nhỏ nhất.

- + Hệ số ghép K cao để điện áp thứ cấp ít sụt khi có tải.
- + Tốn thất lõi càng thấp càng tốt.
- + Kích thước càng nhỏ càng tốt.

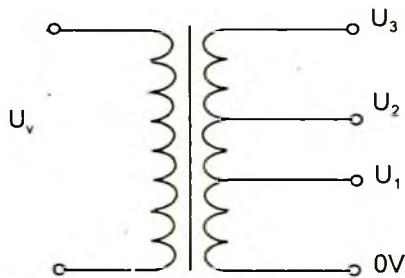
1.4.6.6. Biến áp xung

Biến áp xung có hai loại: loại tín hiệu và loại công suất.

Biến áp xung có yêu cầu về dải thông tần khát khe, để hoạt động tốt cả ở tần số thấp (đỉnh và đáy xung) và ở tần số cao (sườn xung), biến áp xung cần phải có điện cảm sơ cấp lớn.

1.4.6.7. Biến áp nhiều đầu ra

Biến áp nhiều đầu ra gồm có một cuộn sơ cấp và nhiều cuộn thứ cấp. Điện áp ra ở mỗi cuộn phụ thuộc vào số vòng dây của cuộn đó cũng như phụ thuộc vào điện áp cuộn sơ cấp và số vòng dây của cuộn sơ cấp.



Hình 1.18. Biến áp nhiều đầu ra

1.4.7. Ứng dụng

Trong lĩnh vực điện và điện tử, máy biến áp được sử dụng với nhiều mục đích khác nhau. Máy biến áp được sử dụng để điều chỉnh điện áp phù hợp cho hoạt động của một mạch điện hay một hệ thống điện. Các máy biến áp có thể sử dụng để phối hợp trở kháng giữa một mạch và một tải hay giữa hai mạch với nhau. Các máy biến áp cũng có thể được sử dụng để không chia dòng điện một chiều giữa các mạch điện tử trong trường hợp muốn ngăn cách dòng xoay chiều. Một ứng dụng khác nữa là làm tương hợp các mạch cân bằng và không cân bằng, các hệ thống cung cấp điện và các tải.

CÂU HỎI VÀ BÀI TẬP

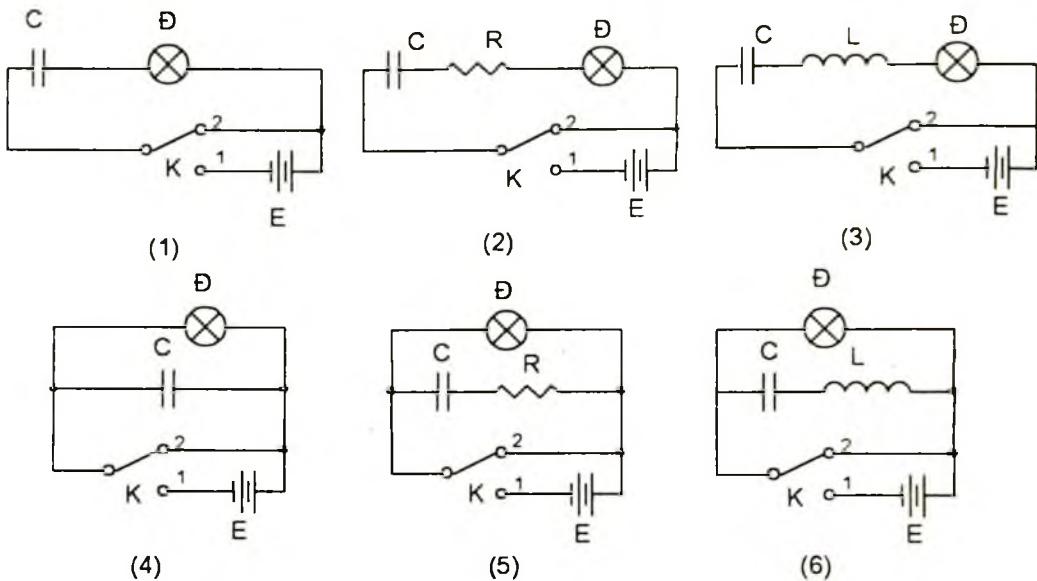
1. Đọc các trị số điện trở theo màu sắc như sau:

- | | |
|------------------------------|----------------------------|
| a) Nâu, đen, đen, nhũ bạc | b) Nâu, đỏ, đỏ, nâu |
| c) Cam, trắng, nâu, nhũ vàng | d) Lục, lam, đỏ |
| e) Đỏ, đỏ, cam, đỏ | f) Vàng, tím, cam, nhũ bạc |

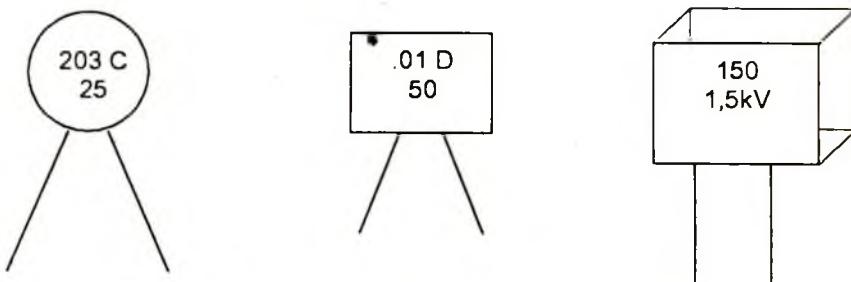
2. Chọn các vòng màu tương ứng với giá trị điện trở sau:

- | | | |
|-----------------|----------------|-----------------|
| a) $0,15\Omega$ | b) 150Ω | c) 82Ω |
| c) $150k\Omega$ | e) $5M\Omega$ | f) $2,2k\Omega$ |

3. Giải thích hoạt động của các mạch sau, khi công tắc K đóng ở vị trí 1 và đóng ở vị trí 2



4. Đọc các giá trị tụ điện sau:



5. Hãy phân biệt tính chất của điện trở, tụ điện, cuộn dây:

- Trong mạch điện một chiều.
- Trong mạch điện xoay chiều tần số thấp.
- Trong mạch điện xoay chiều tần số cao.

Chương này sẽ trình bày chi tiết về cấu trúc đặc điểm của chất bán dẫn, một vật liệu quan trọng trong công nghệ sản xuất chế tạo linh kiện điện tử. Khảo sát và phân tích về cấu trúc cơ bản và đặc tính dẫn điện của tiếp xúc PN khi được phân cực. Phần cuối của chương sẽ trình bày về cấu tạo, nguyên lý hoạt động và một số mạch ứng dụng của điôt bán dẫn.

2.1. CẤU TRÚC VÙNG NĂNG LƯỢNG CỦA CHẤT RẮN TINH THỂ

Các linh kiện điện tử như điôt, tranzito và các mạch tích hợp đều được chế tạo từ chất bán dẫn. Để hiểu được hoạt động của các linh kiện này ta phải hiểu được cấu trúc của các nguyên tử và sự tương tác giữa các nguyên tử trong tinh thể chất bán dẫn.

2.1.1. Cấu trúc nguyên tử

Nguyên tử gồm có một hạt nhân ở giữa và bao xung quanh là các quỹ đạo có điện tử. Hạt nhân gồm có các hạt tích điện dương gọi là proton và các hạt không tích điện gọi là neutron. Điện tử là các hạt mang điện tích âm. Số proton và điện tử của mỗi nguyên tử luôn bằng nhau phụ thuộc vào từng nguyên tố. Ví dụ, nguyên tử đơn giản nhất là hydro, hạt nhân chỉ có một proton và một điện tử. Nguyên tử khác là helium có hai proton và hai neutron trong hạt nhân và hai điện tử quay xung quanh.

2.1.1.1. Khối lượng và số nguyên tử

Các nguyên tố sắp xếp trong bảng hệ thống tuần hoàn theo số nguyên tử của chúng, tức là số điện tử trong nguyên tử ở trạng thái trung hoà về điện. Các nguyên tố cũng có thể được sắp xếp theo khối lượng nguyên tử của chúng, khối lượng nguyên tử xấp xỉ bằng số proton cộng với số neutron trong hạt nhân. Ví dụ hydro có số nguyên tử là 1 và khối lượng nguyên tử là 1,0079. Số nguyên tử của helium là 2 và khối

lượng nguyên tử là 4,00260. Ở trạng thái trung hoà, nguyên tử có số điện tử bằng số proton nên nguyên tử mang điện tích bằng không.

2.1.1.2. Quỹ đạo và các lớp điện tử

Điện tử quay xung quanh hạt nhân theo một quỹ đạo nhất định. Các điện tử gần hạt nhân có năng lượng ít hơn so với các điện tử có quỹ đạo xa hạt nhân. Quỹ đạo của các điện tử quanh hạt nhân tương ứng với các mức năng lượng khác nhau. Trong nguyên tử, các quỹ đạo được nhóm thành các dải năng lượng và được gọi là các lớp. Mỗi nguyên tử có một số lớp nhất định, mỗi lớp quy định số điện tử lớn nhất ở các quỹ đạo. Sự chênh lệch các mức năng lượng trong một lớp thấp hơn so với sự chênh lệch các mức năng lượng giữa các lớp. Các lớp được gọi là lớp K, L, M, N... với lớp K là lớp gần hạt nhân nhất.

2.1.1.3. Các điện tử hoá trị

Các điện tử có quỹ đạo xa hạt nhân thì có năng lượng cao hơn và liên kết yếu với hạt nhân hơn so với các điện tử có quỹ đạo gần hạt nhân hơn. Các điện tử nằm ở lớp ngoài cùng có mức năng lượng cao nhất và liên kết yếu với hạt nhân. Lớp ngoài cùng gọi là lớp hoá trị và các điện tử ở lớp đó gọi là điện tử hoá trị. Các điện tử hoá trị này có ảnh hưởng tới tính chất và liên kết trong cấu trúc và xác định tính dẫn điện của vật chất.

2.1.1.4. Sự ion hóa

Khi các nguyên tử hấp thu năng lượng (nhiệt hay ánh sáng), sẽ làm tăng các mức năng lượng của các điện tử. Khi các điện tử được tăng năng lượng nó sẽ di chuyển ra các quỹ đạo xa hạt nhân hơn. Do đó, các điện tử hoá trị này có năng lượng cao hơn và liên kết yếu với hạt nhân hơn so với các điện tử lớp trong, chúng có thể nhảy lên các quỹ đạo cao hơn trong lớp hoá trị một cách dễ dàng khi năng lượng ngoài được hấp thu.

Nếu các điện tử hoá trị thu được đủ năng lượng nó có thể nhảy ra khỏi lớp ngoài cùng. Sự di chuyển của các điện tử hoá trị làm cho nguyên tử mất cân bằng về điện và trở thành tích điện dương (số proton lớn hơn số điện tử), quá trình mất điện tử hoá trị gọi là sự ion hóa và kết quả là nguyên tử tích điện dương gọi là ion dương. Các điện tử hoá trị trở thành điện tử tự do. Khi các điện tử tự do bị hút vào lớp ngoài cùng thì nguyên tử trở nên tích điện âm và gọi là ion âm.

2.1.1.5. Số điện tử trong một lớp

Số điện tử lớn nhất (N_e) có thể có trong mỗi lớp của nguyên tử được tính theo công thức : $N_e = 2n^2$.

Ở đây n là số của lớp. Lớp trong cùng K có số là 1, lớp L có số là 2, lớp M có số là 3,...

Ví dụ, số điện tử lớn nhất có thể có trong lớp K là : $N_e = 2n^2 = 2 \cdot 1^2 = 2$.

Tất cả các lớp trong nguyên tử phải điện đủ số điện tử trừ lớp ngoài cùng.

2.1.2. Chất bán dẫn, chất dẫn điện, chất cách điện

Chất dẫn điện là chất dễ dàng dẫn dòng điện. Chất dẫn điện tốt nhất là các chất đơn chất ví dụ như đồng, bạc, vàng, nhôm, là các chất mà trong nguyên tử chỉ có duy nhất một điện tử hoá trị liên kết yếu với hạt nhân. Điện tử hoá trị này do liên kết yếu với hạt nhân nên dễ dàng tách ra khỏi nguyên tử và tạo thành điện tử tự do. Do đó, các chất dẫn điện có nhiều điện tử tự do và khi đặt trong một điện trường thì tạo nên dòng điện.

Chất cách điện là các chất không dẫn dòng điện ở điều kiện thường. Phần lớn các chất cách điện tốt là các hợp chất. Các điện tử hoá trị liên kết chặt chẽ với hạt nhân, do đó có rất ít điện tử tự do trong chất cách điện.

Chất bán dẫn là chất nằm giữa chất dẫn điện và chất cách điện về khả năng dẫn dòng điện. Chất bán dẫn đơn chất phổ biến nhất là silic, germani và cacbon. Chất bán dẫn hợp chất như là gali, arsen cũng được sử dụng phổ biến. Các chất bán dẫn đơn chất được tạo thành từ các nguyên tử có 4 điện tử hoá trị.

2.1.3. Các vùng năng lượng

Lớp hoá trị của một nguyên tử được thay thế bởi một vùng các mức năng lượng và các điện tử hoá trị bị giới hạn trong vùng đó. Nếu điện tử hấp thu đủ năng lượng ngoài thì nó rời khỏi lớp hoá trị và trở thành điện tử tự do và tồn tại trong vùng gọi là vùng dẫn.

Sự chênh lệch năng lượng giữa vùng hoá trị và vùng dẫn gọi là vùng cấm. Đây là phần năng lượng mà điện tử hoá trị phải có để nhảy từ vùng hoá trị lên vùng dẫn.

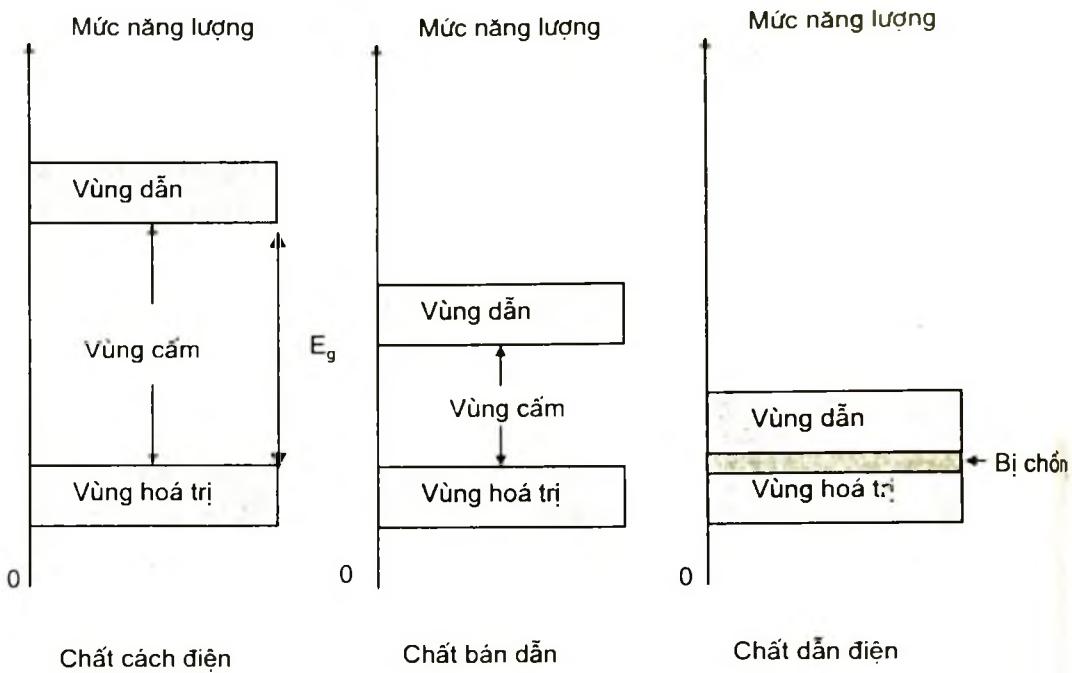
Cấu trúc vùng năng lượng vật chất nói chung chia làm 3 vùng:

– Vùng hoá trị (hay còn gọi là vùng đầy) bao gồm các mức năng lượng mà trong điều kiện thường đã bị điện tử chiếm giữ, không còn trạng thái (mức) năng lượng tự do.

– Vùng dẫn (vùng trống) trong đó các mức năng lượng đều còn bỏ trống hay chỉ bị chiếm chỗ một phần.

– Vùng cấm trong đó không tồn tại các mức năng lượng nào để điện tử có thể chiếm giữ hay xác suất tìm hạt ở đây bằng 0.

Tuỳ theo vị trí tương đối giữa 3 vùng kể trên, các chất rắn tinh thể được chia làm 3 loại (xét ở 0°K) thể hiện trên hình 2.1.



Hình 2.1. Cấu trúc vùng năng lượng của chất cách điện, chất bán dẫn và chất dẫn điện

Đối với chất cách điện, bề rộng vùng cấm $E_g >$ vài eV, các điện tử hoá trị không nhảy được lên vùng dẫn trừ trường hợp bị đánh thủng khi có điện áp vô cùng lớn được đặt lên. Đối với chất bán dẫn, vùng cấm hẹp hơn $E_g \leq 2\text{eV}$, do đó cho phép các điện tử hoá trị nhảy lên vùng dẫn và trở thành điện tử tự do. Đối với chất dẫn điện, các vùng năng lượng bị chồng lên nhau, vì vậy luôn luôn có một số lớn điện tử tự do.

2.1.4. So sánh nguyên tử chất dẫn điện và chất bán dẫn

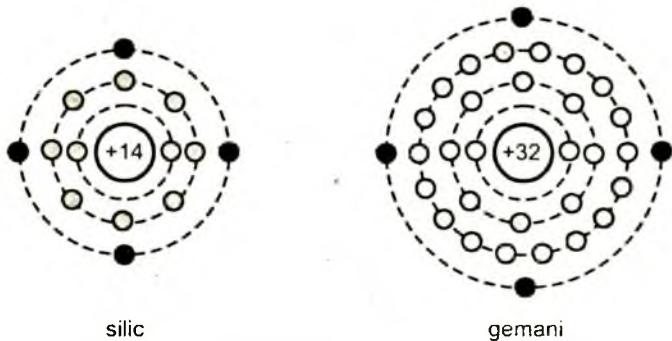
Trong cấu trúc của nguyên tử silic, lõi của nguyên tử silic mang điện tích +4 (14 proton và 10 điện tử), còn trong cấu trúc của nguyên tử đồng, lõi của nguyên tử đồng mang điện tích +1 (29 proton và 28 điện tử). Điện tử hoá trị của nguyên tử đồng chịu một lực hút +1 và điện tử hoá trị của nguyên tử silic chịu một lực hút +4. Hơn nữa, điện tử hoá trị của nguyên tử đồng ở lớp thứ tư còn điện tử hoá trị của nguyên tử silic ở lớp thứ ba. Do đó, điện tử hoá trị trong nguyên tử đồng có năng lượng lớn hơn điện tử hoá trị trong nguyên tử silic. Điều đó có nghĩa là điện tử hoá trị của nguyên tử đồng dễ dàng nhận năng lượng ngoài để trở thành điện tử tự do hơn điện tử hoá trị của nguyên tử silic. Trong thực tế, một lượng lớn điện tử hoá trị của nguyên tử đồng đã đủ năng lượng để trở thành điện tử tự do được thể hiện ở đoạn chồng nhau của vùng hoá trị và vùng dẫn trong đồ thị cấu trúc vùng năng lượng.

2.2. CHẤT BÁN DẪN

2.2.1. Chất bán dẫn thuần

Hai chất bán dẫn thường dùng trong kỹ thuật điện tử là silic và gemanii.

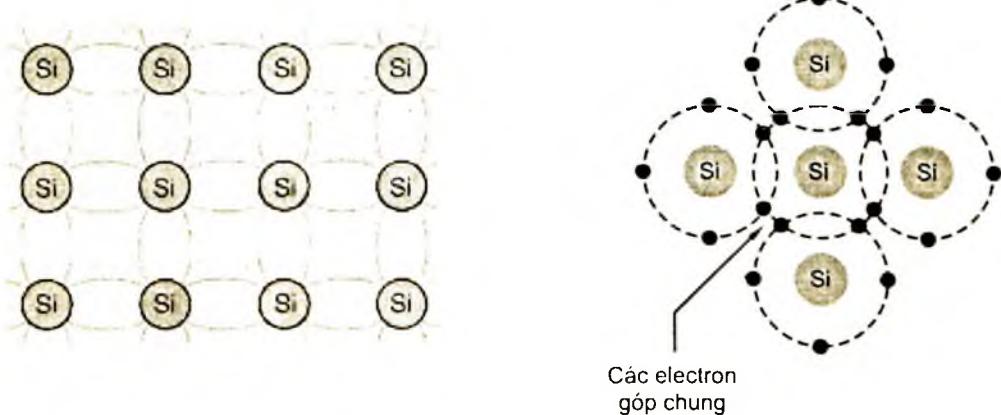
Hình 2.2 là cấu trúc nguyên tử của silic và gemanii, chúng đều có 4 điện tử hóa trị. Silic là vật liệu được sử dụng rộng rãi để chế tạo nên diode, tranzisto, mạch tích hợp và các linh kiện bán dẫn khác.



Hình 2.2. Cấu trúc nguyên tử của silic và gemanii

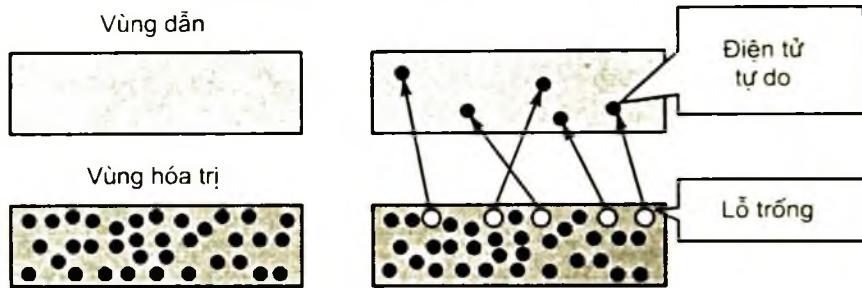
Các điện tử hóa trị trong nguyên tử gemanii ở lớp thứ tư, còn điện tử hóa trị của nguyên tử silic ở lớp thứ ba, gần hạt nhân hơn. Có nghĩa là các điện tử hóa trị trong nguyên tử gemanii có mức năng lượng cao hơn trong nguyên tử silic, do đó chỉ cần một năng lượng nhỏ thì điện tử hóa trị của nguyên tử gemanii sẽ trở thành điện tử tự do. Điều này làm cho gemanii không ổn định ở nhiệt độ cao, đây là lý do tại sao silic là vật liệu bán dẫn được sử dụng rộng rãi.

Silic và gemanii có cấu trúc mạng tinh thể, nghĩa là mỗi nguyên tử silic (hoặc gemanii) liên kết với bốn nguyên tử xung quanh theo liên kết cộng hoá trị.



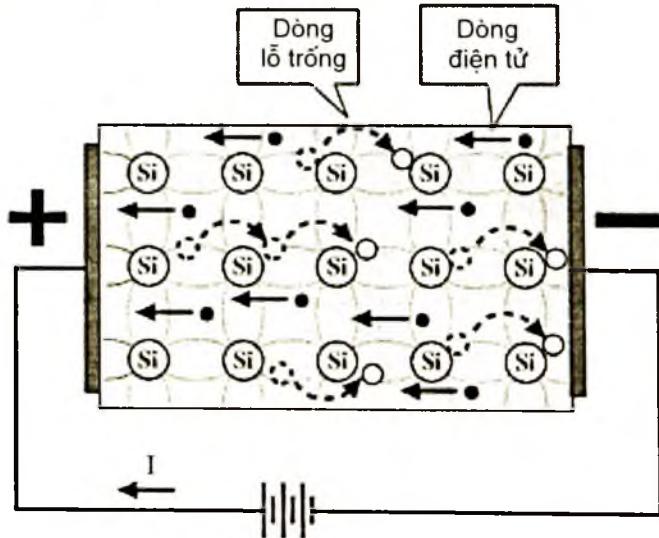
Hình 2.3. Cấu trúc mạng tinh thể và liên kết cộng hoá trị trong Si

Tinh thể silic thuần (tinh khiết) ở nhiệt độ phòng nhận được một năng lượng (nhiệt, ánh sáng) từ môi trường ngoài, làm cho một số điện tử hoà trị được tăng năng lượng và nhảy mức từ vùng hoà trị lên vùng dẫn, trở thành điện tử tự do và gọi là điện tử dẫn điện. Khi điện tử nhảy lên vùng dẫn để lại một khoảng trống ở vùng hoà trị gọi là lỗ trống. Do đó, khi có năng lượng ngoài kích thích thì tạo nên một cặp điện tử – lỗ trống. Sự tái hợp xuất hiện khi điện tử ở vùng dẫn bị mất năng lượng và quay trở về lỗ trống trong vùng hoà trị.



Hình 2.4. Quá trình tạo ra cặp điện tử tự do – lỗ trống trên đồ thị vùng năng lượng

Khi có một điện áp đặt vào mảnh silic thuần, thì các điện tử tự do sẽ chuyển động về phía cực dương của nguồn, được gọi là dòng điện tử.



Hình 2.5. Dòng điện tử và dòng lỗ trống

Một dòng khác xuất hiện ở vùng hoà trị đó là dòng lỗ trống. Các electron còn lại trong vùng hoà trị vẫn liên kết với hạt nhân không tự do di chuyển trong tinh thể như các electron tự do. Tuy nhiên, một electron hoà trị có thể di chuyển đến một lỗ trống gần đó với sự thay đổi mức năng lượng nhỏ và nó để lại một lỗ trống mới. Thực tế lỗ trống có thể di chuyển trong cấu trúc tinh thể và gọi là dòng lỗ trống.

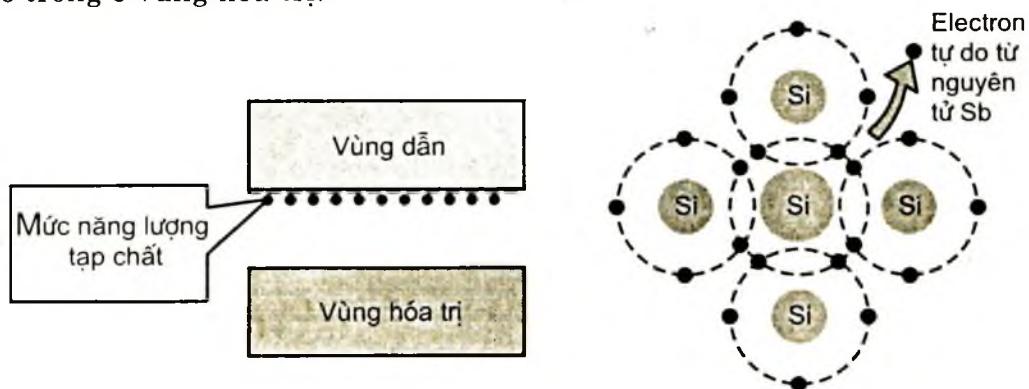
2.2.2. Chất bán dẫn loại P và loại N

Độ dẫn điện của silic và germani có thể tăng mạnh bằng cách thêm tạp chất vào vật liệu bán dẫn thuần, tức là làm tăng số hạt dẫn điện (diện tử hoặc lỗ trống) và vì vậy tăng độ dẫn điện. Có hai chất bán dẫn tạp chất đó là loại N và loại P.

2.2.2.1. Chất bán dẫn loại N

Để tăng số electron ở vùng dẫn trong tinh thể silic thuần người ta thêm các nguyên tử có hoá trị V, tức là có 5 điện tử hoá trị. Ví dụ như các nguyên tử As (arsen), P (photpho), Bi (bitmut), Sb (antimon).

Như minh họa ở hình 2.6, mỗi nguyên tử tạp chất (ví dụ là Sb) liên kết cộng hoá trị với 4 nguyên tử silic xung quanh. Bốn electron hoá trị của nguyên tử Sb tham gia vào liên kết cộng hoá trị với các nguyên tử Si còn một electron không tham gia vào liên kết. Electron này trở thành electron dẫn điện, bởi vì nó không gắn với nguyên tử nào. Nguyên tử tạp chất cho electron được gọi là nguyên tử dono. Số lượng electron dẫn điện có thể thay đổi được bằng cách thay đổi số nguyên tử tạp chất pha tạp vào. Electron dẫn điện được tạo ra do sự pha tạp nhưng lại không tạo ra lỗ trống ở vùng hoá trị.



Hình 2.6. Đồ thị vùng năng lượng và cấu trúc mạng tinh thể của chất bán dẫn loại N

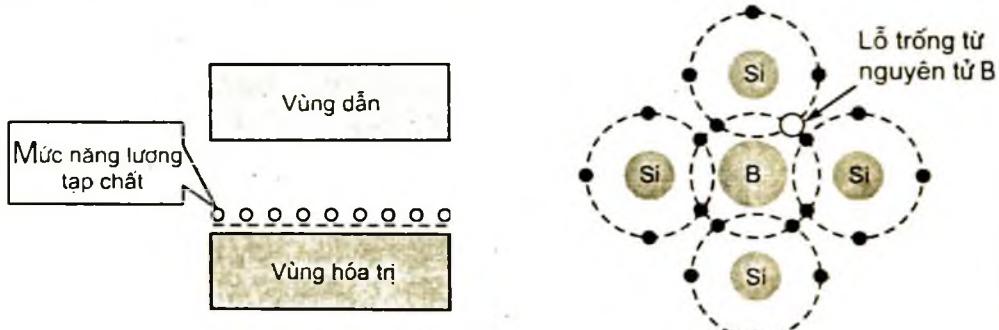
Việc làm sai hỏng mạng tinh thể chất bán dẫn thuần bằng tạp chất dono tương ứng với việc làm xuất hiện trong vùng cấm của bán dẫn này những mức năng lượng cục bộ nằm sát đáy vùng dẫn. Những mức năng lượng này gọi là những mức dono. Khoảng cách từ đáy vùng dẫn đến mức dono nhỏ hơn nhiều độ rộng vùng cấm, bởi vậy năng lượng cần thiết để điện tử nhảy từ mức dono lên vùng dẫn (năng lượng ion hoá) nhỏ hơn nhiều năng lượng cần thiết để đưa điện tử từ vùng hoá trị lên vùng dẫn. Điều này một lần nữa giải thích tại sao trong chất bán dẫn loại N thành phần dòng điện chủ yếu là điện tử.

Trong chất bán dẫn N, dòng điện được tạo ra do phần lớn là các electron nên các electron được gọi là hạt đa số. Nhưng cũng có một số các lỗ trống tham gia vào quá trình dẫn điện khi cặp điện tử – lỗ trống được tạo ra do hiện tượng nhiệt (các lỗ trống này không được tạo ra do sự pha tạp) được gọi là hạt thiểu số.

2.2.2.2. Chất bán dẫn loại P

Để tăng số lỗ trống trong tinh thể silic thuận người ta thêm các nguyên tử có hoá trị III, tức là có 3 điện tử hoá trị. Ví dụ như các nguyên tử Al (nhôm), B (bo), In (indi), Ga (gali).

Như minh họa ở hình 2.7, mỗi nguyên tử tạp chất (ví dụ là B) liên kết cộng hoá trị với 4 nguyên tử Si xung quanh. 3 electron hoá trị của nguyên tử B tham gia vào liên kết cộng hoá trị với các nguyên tử Si mà do cần 4 electron hoá trị nên 1 lỗ trống được tạo ra. Bởi vì nguyên tử tạp chất có thể nhận electron nên gọi là tạp chất nhận (acceptor). Số lượng lỗ trống có thể thay đổi được bằng cách thay đổi số nguyên tử tạp chất pha tạp vào. Lỗ trống được tạo ra do sự pha tạp không phụ thuộc vào điện tử tự do.



Hình 2.7. Đồ thị vùng năng lượng và cấu trúc mạng tinh thể của chất bán dẫn loại P

Tương tự như chất bán dẫn loại N, trong chất bán dẫn loại P việc làm sai hỏng mạng tinh thể chất bán dẫn thuần bằng tạp chất nhận tương ứng với việc làm xuất hiện trong vùng cấm của bán dẫn này những mức năng lượng cục bộ nằm sát đỉnh vùng hoá trị. Những mức năng lượng này gọi là những mức nhận. Bởi vậy chỉ cần một năng lượng nhỏ (năng lượng ion hoá) cũng có thể làm cho điện tử nhảy vùng hoá trị lên các mức nhận, làm cho nguyên tử tạp chất bị ion hoá trở thành ion âm đồng thời làm xuất hiện các lỗ trống trong vùng hoá trị.

Trong chất bán dẫn P, dòng điện được tạo ra do phần lớn các lỗ trống nên các lỗ trống được gọi là hạt đa số. Nhưng cũng có một số các electron tham gia vào quá trình dẫn điện khi cặp điện tử – lỗ trống được tạo ra do hiện tượng nhiệt (các electron này không được tạo ra do sự pha tạp) được gọi là hạt thiểu số.

2.2.2.3. Chất bán dẫn tệp chất suy biến

Khi pha tệp chất nhóm V (loại N) hoặc tệp chất nhóm III (loại P) với nồng độ cao ($>10^{17}$ nguyên tử/cm³), người ta thu được các chất bán dẫn tệp chất suy biến tương ứng loại N hay loại P. Khi đó, vùng năng lượng cấm của chất bán dẫn gốc bị thu hẹp lại do xuất hiện vùng năng lượng của tệp chất phân bố dưới sát đáy vùng dẫn (với loại N) hay trên sát đỉnh vùng hoá trị (với loại P).

Nhóm tệp chất suy biến được sử dụng chế tạo các loại linh kiện có tính chất điện – quang đặc biệt (điốt Tunel, LED, Lazer...).

2.3. CÁC HIỆN TƯỢNG VẬT LÝ THƯỜNG GẶP

2.3.1. Hiện tượng ion hoá nguyên tử

Hiện tượng ion hoá trong các chất bán dẫn thuần hay trong các chất bán dẫn tệp chất là một hiện tượng gắn liền với quá trình tạo hạt điện tử tự do hay sự chuyển dời của hạt giữa các mức năng lượng. Số hạt được sinh ra bằng số mức năng lượng bị chiếm ở trong vùng dẫn hoặc số mức năng lượng bị bỏ trống trong vùng hoá trị.

Ở trạng thái cân bằng, tích số nồng độ của hai loại hạt dẫn là một hằng số trong các loại chất bán dẫn. Nghĩa là việc tăng nồng độ của loại hạt này luôn kéo theo việc giảm nồng độ của hạt kia.

2.3.2. Hiện tượng tái hợp của các hạt dẫn

Bản chất của hiện tượng tái hợp ngược lại với hiện tượng ion hoá nguyên tử và nó liên quan tới sự chuyển dời điện tử ở mức năng lượng cao trong vùng dẫn về mức năng lượng thấp hơn trong vùng hoá trị. Hiện tượng tái hợp làm mất đi một cặp hạt dẫn và đưa hệ hạt đến trạng thái cân bằng mới.

Trong chất bán dẫn loại N, sự tái hợp giữa điện tử và lỗ trống xảy ra trong điều kiện nồng độ điện tử cao:

$$\Delta n(t) = \Delta n(0) \cdot \exp\left(-\frac{t}{\tau_n}\right)$$

Trong đó: $\Delta n(t)$: Mức giảm điện tử theo thời gian.

$\Delta n(0)$: Mức giảm điện tử ở thời điểm $t = 0$.

τ_n : Thời gian sống của điện tử trong chất bán dẫn loại N, là khoảng thời gian trong đó nồng độ điện tử giảm đi e lần.

Tương tự, trong chất bán dẫn loại P, sự tái hợp giữa điện tử và lỗ trống xảy ra trong điều kiện nồng độ lỗ trống cao:

$$\Delta p(t) = \Delta p(0) \cdot \exp\left(-\frac{t}{\tau_p}\right)$$

Trong đó: $\Delta p(t)$: Mức giảm lỗ trống theo thời gian.

$\Delta p(0)$: Mức giảm lỗ trống ở thời điểm $t = 0$.

τ_p : Thời gian sống của lỗ trống trong chất bán dẫn loại P, là khoảng thời gian trong đó nồng độ lỗ trống giảm đi一半.

τ_p, τ_n là những thông số quyết định đối với đặc trưng tần số của linh kiện bán dẫn.

2.3.3. Chuyển động cuộn của hạt dẫn trong điện trường (chuyển động trôi)

Dưới tác dụng của điện trường, các hạt dẫn tự do chuyển động định hướng và có gia tốc, do đó tạo nên một dòng điện gọi là dòng điện cuộn (dòng điện trôi), với vận tốc trung bình tỷ lệ với cường độ điện trường E: $v_{tb} = \mu E$

Do đó trong chất bán dẫn loại N: $v_{tbN} = -\mu_n E$

Trong chất bán dẫn loại P: $v_{tbp} = \mu_p E$

μ_n, μ_p được gọi là độ linh động của các hạt dẫn tương ứng, có đơn vị là $\text{cm}^2/\text{V.s}$. Độ linh động của điện tử lớn hơn cỡ hai lần độ linh động của lỗ trống.

Mật độ dòng tương ứng:

$$I_{tron} = -q \cdot n \cdot v_{tbN}$$

$$I_{troiP} = q \cdot n \cdot v_{tbp}$$

Trong đó q là điện tích các hạt.

Dòng điện trôi trong chất bán dẫn được tính như sau:

$$I_{troi} = q \cdot n (v_{tbp} + v_{tbN})$$

2.3.4. Chuyển động khuếch tán của các hạt dẫn

Do sự phân bố không đều về mặt không gian của các hạt tải điện mà các hạt dẫn sẽ chuyển động từ nơi có nồng độ cao tới nơi có nồng độ thấp.

Theo hướng giảm của nồng độ ta có dòng khuếch tán.

$$I_{kin} = -q \cdot D_n \left(-\frac{dn}{dx} \right) = q \cdot D_n \frac{dn}{dx}$$

$$I_{kip} = q \cdot D_p \left(-\frac{dp}{dx} \right) = -q \cdot D_p \frac{dp}{dx}$$

Trong cả hai công thức dấu “-” thể hiện sự khuếch tán từ nơi có nồng độ cao đến nơi có nồng độ thấp.

D_n, D_p là hệ số tỷ lệ hay còn gọi là hệ số khuếch tán.

$$D_n = 32\text{cm}^2/\text{s}; D_p = 12\text{cm}^2/\text{s}.$$

Ta có: $D = \frac{kT}{q} \cdot \mu = U_T \cdot \mu$

Với $U_T = \frac{kT}{q}$ gọi là điện áp nhiệt ($\approx 25\text{mV}$ ở nhiệt độ phòng).

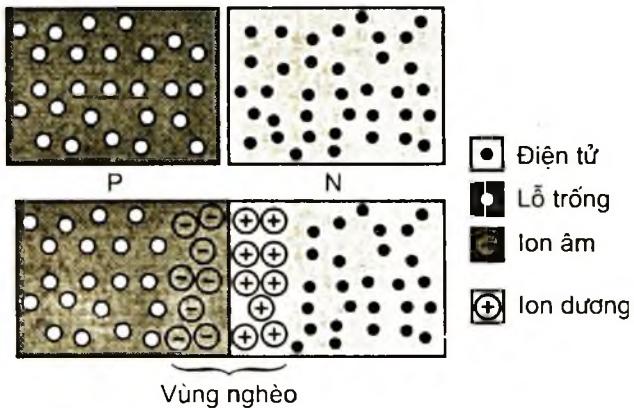
$$D_n \tau_n = L_n^2$$

$$D_p \tau_p = L_p^2$$

L_n, L_p gọi là quãng đường khuếch tán của hạt, đó chính là khoảng chuyển động trung bình của hạt dẫn do sự khuếch tán trong khoảng thời gian sống của nó.

2.4. MẶT GHÉP P–N VÀ TÍNH CHẤT CHỈNH LƯU

Mặt ghép P–N là một cấu trúc bán dẫn cơ bản được hình thành khi cho chất bán dẫn loại N và loại P ghép với nhau bằng các biện pháp công nghệ khác nhau. Trong chất bán dẫn loại N, điện tử là hạt đa số còn lỗ trống là hạt thiểu số. Ngược lại, trong chất bán dẫn loại P, lỗ trống là hạt đa số còn điện tử là hạt thiểu số.



Hình 2.8. Sự hình thành vùng nghèo ở mặt ghép P–N

2.4.1. Sự hình thành vùng nghèo (miền điện tích không gian)

Như ta đã biết, các điện tử tự do trong miền N di chuyển ngẫu nhiên theo mọi hướng. Ngay khi cho mặt ghép P–N, các điện tử tự do trong miền N ở gần lớp mặt ghép bắt đầu khuếch tán sang miền P, ở đây chúng kết hợp với các lỗ trống ở gần lớp tiếp xúc. Khi lớp mặt ghép được

hình thành, miền N mất các điện tử tự do (do khuếch tán sang miền P), tạo ra một lớp tích điện dương gần lớp tiếp xúc. Khi các electron di chuyển qua lớp mặt ghép, miền P mất các lỗ trống do các điện tử kết hợp với lỗ trống, tạo ra một lớp tích điện âm gần lớp tiếp xúc. Hai lớp tích điện dương và âm này tạo nên vùng nghèo như hình 2.8. Khái niệm vùng nghèo là để chỉ vùng gần lớp mặt ghép P-N bị mất hết các hạt mang điện (điện tử và lỗ trống). Vùng nghèo được mở rộng ra tới khi trạng thái cân bằng được thiết lập và không có thêm sự khuếch tán điện tử qua lớp tiếp xúc. Điều này có thể được giải thích như sau: Khi các điện tử liên tục khuếch tán qua lớp mặt ghép làm cho vùng nghèo hình thành hai lớp tích điện dương và âm rõ rệt, đến khi lớp tích điện âm đủ lớn chống lại bất kỳ sự khuếch tán nào của các electron sang miền P thì sự khuếch tán dừng lại. Nói cách khác, vùng nghèo hoạt động như một hàng rào ngăn cản sự di chuyển của các electron qua lớp tiếp xúc. Vùng nghèo được hình thành rất nhanh và rất mỏng so với miền N và miền P.

Trong vùng nghèo, hình thành một điện trường theo định luật Culông. Điện trường này ngăn cản các electron trong miền N và là năng lượng cần thiết để electron có thể di chuyển qua vùng nghèo. Điện thế cần cung cấp để cho electron di chuyển qua vùng nghèo gọi là điện áp mở. Điện áp mở có giá trị xác lập bởi :

$$U_{mở} = \frac{KT}{q} \ln \left(\frac{p_p}{p_n} \right) = \frac{KT}{q} \ln \left(\frac{n_n}{n_p} \right)$$

Trong đó: K: Hệ số Boltzman.

q: Điện tích điện tử.

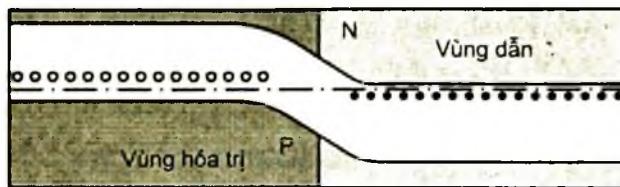
T: Nhiệt độ tuyệt đối.

p_p, p_n, n_n, n_p : nồng độ tương ứng các hạt dẫn.

Với những điều kiện tiêu chuẩn, ở nhiệt độ phòng, $U_{mở}$ có giá trị khoảng 0,3V với loại mặt ghép P-N làm từ Ge và 0,7V với loại làm từ Si, phụ thuộc vào tỷ số nồng độ hạt dẫn cùng loại, vào nhiệt độ với hệ số nhiệt âm (-2mV/K).

2.4.2. Đồ thị vùng năng lượng của mặt ghép P-N và vùng nghèo

Vùng hoá trị và vùng dẫn trong chất bán dẫn loại N có mức năng lượng thấp hơn vùng hoá trị và vùng dẫn trong chất bán dẫn loại P nhưng bề rộng vùng cấm thì bằng nhau, do sự khác nhau về đặc tính của nguyên tử tạp chất.



Hình 2.9. Đồ thị vùng năng lượng của tiếp xúc P-N

Đồ thị vùng năng lượng của mặt ghép P-N ngay khi vừa hình thành được minh họa trên hình 2.9. Các electron tự do trong miền N chiếm mức năng lượng cao trong vùng dẫn dễ dàng khuếch tán qua lớp mặt ghép (không cần thêm năng lượng ngoài) và tạm thời trở thành electron tự do chiếm mức năng lượng thấp trong vùng dẫn của miền P. Sau khi qua lớp mặt ghép các electron nhanh chóng bị mất năng lượng và kết hợp với các lỗ trống trong vùng hoá trị của miền P.

Hiện tượng khuếch tán tiếp tục, vùng nghèo bắt đầu hình thành và mức năng lượng của vùng dẫn bị giảm. Sự giảm mức năng lượng này là do các electron năng lượng cao bị khuếch tán qua lớp mặt ghép sang miền P. Ngay khi đó, không có electron dời từ vùng dẫn miền N sang vùng dẫn miền P. Lúc đó, lớp mặt ghép ở trạng thái cân bằng bởi hiện tượng khuếch tán bị dừng lại.

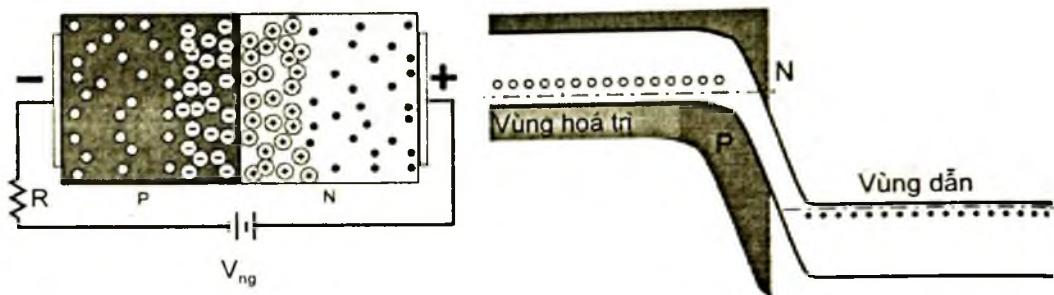
2.4.3. Mặt ghép P-N khi phân cực ngược

Phân cực ngược nghĩa là không cho phép dòng điện chạy qua mặt ghép P-N.

Hình 2.10 chỉ ra điện áp một chiều cung cấp cho mặt ghép P-N, cực âm nối với miền P, cực dương nối với miền N, và gọi điện áp đó là V_{ng} .

Cực dương của điện áp nguồn sẽ hút các electron tự do, là các hạt đa số trong miền N ra khỏi mặt ghép P-N. Trong miền N, khi các electron di chuyển về phía cực dương của nguồn thì các ion dương được tạo ra và kết quả làm cho vùng nghèo rộng ra. Trong miền P, các electron từ cực âm của nguồn và các electron hoá trị di chuyển qua các lỗ trống và đến vùng nghèo tạo ra các ion âm. Kết quả là làm cho vùng nghèo rộng ra và làm nghèo các hạt đa số. Dòng ban đầu của các hạt mang điện là quá độ và chỉ tồn tại trong thời gian rất ngắn sau khi mặt ghép P-N bị phân cực ngược. Khi miền P và N nghèo các hạt dẫn đa số, điện trường giữa cực dương và cực âm giảm đến khi điện thế qua vùng nghèo bằng điện áp V_{ng} . Ở đây, dòng điện chạy qua mặt ghép P-N là rất nhỏ và có thể bỏ qua

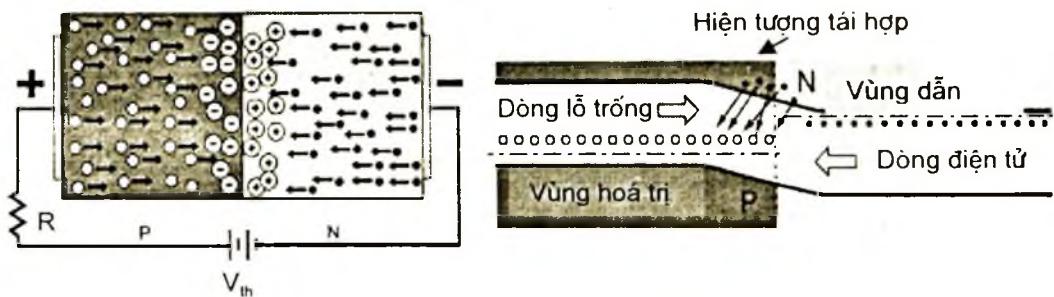
và đạt đến một giá trị bão hòa gọi là dòng điện ngược bão hòa của tiếp xúc P-N, ký hiệu là I_s . Dòng điện qua mặt ghép lúc đó là dòng ngược.



Hình 2.10. Tiếp xúc P–N khi phân cực ngược và đồ thị vùng năng lượng

2.4.4. Mặt ghép P–N khi phân cực thuận

Phân cực thuận cho mặt ghép P–N là đặt một điện áp ngoài lên mặt ghép hay là cho phép dòng điện chạy qua mặt ghép P–N.



Hình 2.11. Mặt ghép P–N khi phân cực thuận và đồ thị vùng năng lượng

Hình 2.11 chỉ ra điện áp một chiều cung cấp cho mặt ghép P–N, cực dương nối với miền P, cực âm nối với miền N, và gọi điện áp đó là V_{th} . Điện trở R để giới hạn dòng điện bảo vệ mặt ghép P–N. Điện áp V_{th} phải lớn hơn điện áp mở.

Khi phân cực thuận, cực âm của V_{th} sẽ đẩy các electron tự do trong miền N (là các hạt đa số) qua mặt ghép P–N. Dòng các electron tự do gọi là dòng điện tử. Cực âm của nguồn cũng đẩy các electron vào miền N. Điện áp nguồn truyền đủ năng lượng cho các electron tự do để chúng vượt qua vùng nghèo và tới được miền P. Ở miền P các electron dẫn điện này bị mất năng lượng và tái hợp với các lỗ trống ở vùng hóa trị. Cực dương của nguồn sẽ hút các electron hóa trị về phía bên trái của miền P.

Các electron di chuyển từ lỗ trống này đến lỗ trống khác và tới được cực dương của nguồn. Các lỗ trống là các hạt đa số của miền P thực tế di chuyển sang bên phải lớp mặt ghép và gọi là dòng lỗ trống.

Khi phân cực thuận, vùng dẫn của miền N được nâng lên đến mức năng lượng cao và gối lên vùng dẫn của miền P. Một số lượng lớn các electron tự do có đủ năng lượng để vượt qua rào và sang phía miền P, ở đây chúng kết hợp với các lỗ trống ở vùng hóa trị như minh họa ở hình 2.11. Dòng điện chạy qua mặt ghép P-N khi phân cực thuận là :

$$I_{th} = I_s \cdot e^{\frac{qU}{KT}}$$

I_s : Dòng ngược bão hòa.

U: Điện áp ngoài đặt vào mặt ghép.

$$U_T = \frac{KT}{q}$$
 gọi là điện áp nhiệt, có giá trị khoảng 25mV.

Do điện áp V_{th} đặt vào mặt ghép P-N nên điện tử trong bán dẫn N và lỗ trống trong bán dẫn P bị đẩy về phía vùng nghèo, trung hoà bớt các ion âm và ion dương của miền này, do đó làm cho độ rộng của miền này hẹp lại so với khi cân bằng. Nhận xét: Mặt ghép P-N dẫn điện mạnh khi được phân cực thuận và hầu như không dẫn điện khi được phân cực ngược, đó là tính chất dẫn điện một chiều (tính chất chỉnh lưu) của mặt ghép P-N.

2.4.5. Đặc tuyến V-A của mặt ghép P-N

Khi mặt ghép P-N phân cực thuận thì cho dòng qua mặt ghép, gọi là dòng thuận và ký hiệu là dòng I_F . Đặt điện áp nguồn là 0V thì không có dòng thuận qua mặt ghép. Khi tăng điện áp nguồn thì dòng thuận cũng tăng theo. Khi điện áp nguồn tăng tới xấp xỉ 0,7V thì dòng thuận tăng mạnh. Tiếp tục tăng điện áp nguồn thì dòng thuận tăng rất nhanh nhưng điện áp qua mặt ghép P-N tăng từ từ trên 0,7V do ảnh hưởng của điện trở động trong chất bán dẫn. Khác với điện trở tuyến tính, điện trở động không phải là hằng số trên toàn bộ đặc tuyến và gọi là điện trở xoay chiều, ký hiệu là r_d . Ở điểm uốn của đặc tuyến, điện trở động có giá trị lớn nhất vì dòng điện tăng rất ít so với sự thay đổi điện áp ($r_d = \Delta V_F / \Delta I_F$). Sau đó, điện trở động giảm dần do dòng điện tăng mạnh so với sự tăng điện áp.

Khi mặt ghép P-N phân cực ngược, chỉ có một dòng ngược rất nhỏ chạy qua (cỡ μA hoặc nA) và ký hiệu là I_R . Tại 0V không có dòng ngược, khi tăng điện áp nguồn thì có một dòng ngược rất nhỏ chạy qua. Khi tăng điện áp nguồn tới giá trị mà mặt ghép P-N đạt tới giá trị đánh thủng (V_{BR}) thì dòng ngược bắt đầu tăng mạnh. Tiếp tục tăng điện áp nguồn thì dòng ngược tăng rất nhanh nhưng điện áp qua mặt ghép P-N chỉ lớn hơn V_{BR} rất ít. Điện áp đánh thủng của mặt ghép P-N có thể thay đổi, nhưng giá trị nhỏ nhất (50V) là bình thường.

Chú ý rằng khi nhiệt độ tăng thì dòng chạy qua mặt ghép P-N tăng và điện áp mở giảm.

Có hai cơ chế đánh thủng chính:

- **Đánh thủng vì nhiệt độ:** Do mặt ghép P-N bị nung nóng cục bộ, vì va chạm của hạt thiểu số được gia tốc trong điện trường mạnh. Điều này dẫn tới quá trình sinh hạt ô ạt (ion hóa nguyên tử chất bán dẫn thuần, có tính chất thác lũ) làm nhiệt độ nơi tiếp xúc tăng dẫn đến dòng điện ngược tăng đột biến và mặt ghép P-N bị phá hỏng.

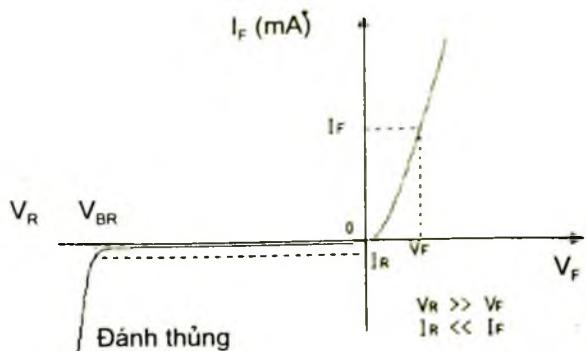
Đánh thủng vì điện: Do hai hiệu ứng:

+ Ion hóa do va chạm (giữa hạt thiểu số được gia tốc trong điện trường mạnh với nguyên tử của chất bán dẫn thuần) thường xảy ra ở các mặt ghép P-N rộng (hiệu ứng Zener).

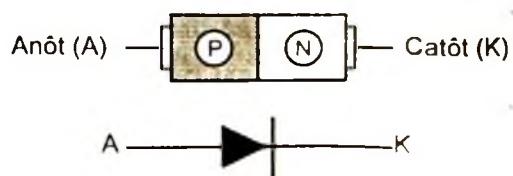
+ Hiệu ứng đường hầm (Tunel) xảy ra ở các mặt ghép P-N hẹp do pha tạp chất với nồng độ cao liên quan tới hiện tượng nhảy mức trực tiếp của các điện tử hoá trị bên bán dẫn P xuyên qua hàng rào thế tiếp xúc sang vùng dẫn bên bán dẫn N.

2.5. ĐIÔT BÁN DẪN

Điốt có cấu tạo là một mặt ghép P-N với hai điện cực nối với hai miền P và N. Ký hiệu của điốt chỉ ra ở hình 2.13. Điện cực nối với miền N gọi là catôt và điện cực nối với miền P gọi là anôt.



Hình 2.12. Đặc tuyến V-A của tiếp xúc P-N



Hình 2.13. Cấu tạo và ký hiệu của điốt

2.5.1. Các tham số của diốt

– Điện trở một chiều hay còn gọi là điện trở tĩnh R_0 .

Đây là điện trở của diốt khi làm việc ở chế độ nguồn một chiều hoặc tại chế độ tĩnh (tại điểm làm việc tĩnh trên đặc tuyến).

$$R_0 = \frac{U}{I} [\Omega]$$

Điện trở một chiều R_0 chính là nghịch đảo góc nghiêng của đặc tuyến von-ampe tại điểm làm việc tĩnh. Do vậy, điện trở một chiều của diốt không phải là một tham số cố định, nó thay đổi theo trị số điện áp và dòng điện tĩnh.

– Điện trở động R_i .

Là một tham số quan trọng và được xác định là nghịch đảo góc nghiêng của tiếp tuyến với đặc tuyến von-ampe, nghĩa là R_i tỷ lệ với cotang góc nghiêng của tiếp tuyến với đặc tuyến von-ampe ở điểm làm việc tĩnh của diốt.

$$R_i = \frac{dU}{dI} [\Omega]$$

– Hệ số chỉnh lưu k .

Đây là thông số đặc trưng độ phi tuyến của diốt và được xác định bằng biểu thức sau:

$$k = \frac{I_{th}}{I_0} = \frac{R_{ong\ uoc}}{R_{othuan}} \text{ ở giá trị } U_{AK} = \pm 1V$$

– Điện dung của diốt C_d (hay là điện dung của mặt ghép P-N).

Điện dung của mặt ghép P-N gồm có hai thành phần là điện dung bản thân của mặt ghép P-N (ký hiệu là C_0) và điện dung khuếch tán của mặt ghép P-N (ký hiệu là C_{kt}).

$$C_d = C_0 + C_{kt}$$

+ Khi ta đặt một điện áp ngược lên mặt ghép P-N, bề dày lớp tiếp xúc tăng lên theo sự tăng của điện áp ngược và mật độ điện tích trong vùng điện tích không gian tăng lên theo điện áp ngược. Sự tăng các điện tích khi đặt điện áp ngược lên mặt ghép P-N gọi là hiệu ứng điện dung. Độ gia tăng của điện dung này là:

$$C_0 = \left| \frac{dQ}{dU} \right|$$

Trong đó: dQ : Sự gia tăng của điện tích do sự thay đổi điện áp dU .

+ Điện dung khuếch tán chỉ xuất hiện khi có hiện tượng khuếch tán

xảy ra. Do đó khi diốt phân cực thuận thì $C_{kt} \gg C_0$, còn khi diốt phân cực ngược thì $C_{kt} = 0$ và $C = C_0$.

– *Điện áp ngược cực đại cho phép: U_{ngmax} .*

Đây là giá trị điện áp ngược lớn nhất có thể đặt lên diốt mà diốt vẫn làm việc bình thường. Thông thường trị số này được chọn khoảng $0,8U_d$ (U_d là điện áp đánh thủng diốt).

– *Khoảng nhiệt độ làm việc.*

Khoảng nhiệt độ làm việc là khoảng nhiệt độ đảm bảo diốt làm việc bình thường. Khoảng nhiệt độ làm việc của diốt germani khoảng từ -60°C đến $+85^{\circ}\text{C}$, diốt silic khoảng từ -60°C đến $+150^{\circ}\text{C}$.

2.5.2. Mô hình tương đương gần đúng của diốt

Mô hình tương đương gần đúng của diốt đưa ra nhằm thay thế diốt trong mạch điện để dễ tính toán định lượng hay xác định các tính chất định tính của nó. Có ba mô hình gần đúng về đặc tuyến V-A của diốt bán dẫn.

2.5.2.1. Mô hình tương đương lý tưởng

Mô hình tương đương lý tưởng của diốt đơn giản là một khoá chuyển mạch.

Khi diốt phân cực thuận khoá đóng, còn khi diốt phân cực ngược khoá mở. Điện áp mở, điện trở động và dòng ngược coi như bỏ qua. Dòng thuận được xác định:

$$I = \frac{V_{nguồn}}{R}$$

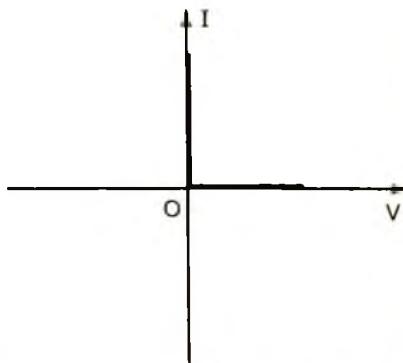
Dòng ngược: $I_R = 0\text{A}$.

Điện áp ngược bằng điện áp nguồn. $V_R = V_{nguồn}$.

Mô hình tương đương lý tưởng của diốt được sử dụng khi bài toán không quan tâm tới các giá trị dòng điện và điện áp chính xác.

2.5.2.2. Mô hình tương đương thực tế

Đây là mô hình tương đương được sử dụng nhiều, mô hình này chính là mô hình tương đương lý tưởng có thêm điện áp mở (V_m). Khi diốt phân cực thuận, nó tương đương với khoá đóng mắc nối tiếp với một



Hình 2.14. Đặc tuyến của diốt lý tưởng

diện áp ($0,7V$ đối với silic) bằng điện áp mở có cực dương ứng với anôt. Khi diốt phân cực ngược, nó tương đương với khoá mở như trong mô hình tương đương lý tưởng, điện áp mở không ảnh hưởng tới chế độ phân cực ngược.

Do điện áp mở được tính đến, còn điện trở động bỏ qua, nên dòng thuận được xác định theo công thức:

$$I = \frac{V_{\text{nguồn}} - V_{\text{mở}}}{R}$$

Dòng ngược và điện áp ngược là:

$$I_R = 0$$

$$V_R = V_{\text{nguồn}}$$

2.5.2.3. Mô hình tương đương hỗn hợp

Mô hình tương đương hỗn hợp của diốt bao gồm điện áp mở, điện trở động thuận nhỏ (r_d) và điện trở ngược nội lớn (r_R). Khi diốt phân cực thuận, nó tương đương với khoá đóng mắc nối tiếp với điện áp mở và điện trở động thuận nhỏ. Khi diốt phân cực ngược, nó tương đương với khoá mở mắc song song với điện trở ngược nội lớn (r_R), điện áp mở không ảnh hưởng tới chế độ phân cực ngược.

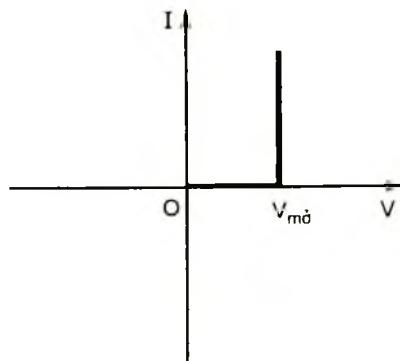
Điện áp qua diốt khi phân cực thuận và dòng thuận là:

$$V_F = 0,7V + I_F r_d$$

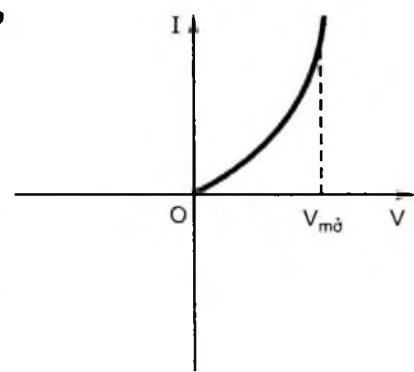
$$I_F = \frac{V_{\text{nguồn}} - 0,7V}{R - r_d}$$

Dòng ngược được tính:

$$I_F = \frac{V_{\text{nguồn}}}{R + r_d}$$



Hình 2.15. Đặc tuyến của diốt thực tế



Hình 2.16. Đặc tuyến của diốt hỗn hợp

2.5.3. Phân loại diốt

2.5.3.1. Diốt Zener

Điốt Zener có cấu tạo từ mặt ghép P-N nhưng khác với diốt chỉnh lưu là nó được thiết kế để hoạt động ở vùng đánh thủng ngược. Điện áp đánh thủng của diốt Zener được xác định bằng cách điều chỉnh tỷ lệ pha tạp trong quá trình chế tạo. Khi phân cực thuận, diốt Zener hoạt động giống như diốt chỉnh lưu.

Ở chế độ phân cực ngược, khi đạt tới đánh thủng ngược, điện áp rơi trên diốt gần như không đổi trong khi dòng tăng rất mạnh. Hai loại đánh thủng ngược ở diốt Zener là đánh thủng Zener và đánh thủng thác lũ.

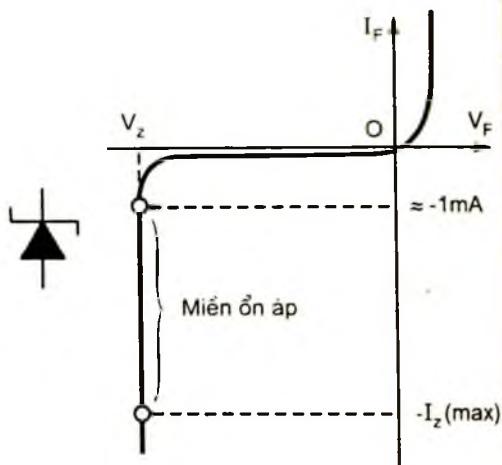
Đánh thủng thác lũ xảy ra đồng với diốt Zener và diốt chỉnh lưu khi điện áp ngược đủ lớn. Đánh thủng Zener xảy ra với diốt Zener ở điện áp ngược thấp. Diốt Zener được pha tạp mạnh để giảm điện áp đánh thủng, do đó có vùng nghèo rất mỏng. Ở gần điện áp đánh thủng (V_z), điện trường đủ lớn để kéo các electron từ vùng hoá trị và tạo nên dòng điện.

Điốt Zener với điện áp đánh thủng bé hơn 5V hầu hết hoạt động ở điện áp đánh thủng Zener. Diốt Zener với điện áp đánh thủng lớn hơn 5V hầu hết hoạt động ở điện áp đánh thủng thác lũ. Các diốt Zener trên thị trường có điện áp đánh thủng từ 1,8V đến 200V với sai số từ 1% đến 20%.

Đặc tuyến V-A của diốt Zener được cho trên hình 2.17. Dòng ngược gọi là dòng Zener I_z . Khi hiện tượng đánh thủng bắt đầu, điện trở Zener trong, gọi là trở kháng Zener (Z_z) bắt đầu giảm khi dòng ngược tăng mạnh.

Hệ số nhiệt độ

Hệ số nhiệt độ biểu thị điện áp Zener thay đổi bao nhiêu phần trăm khi nhiệt độ thay đổi 1°C . Ví dụ, diốt Zener 12V với hệ số nhiệt dương $0,01\%/{^{\circ}\text{C}}$ thì V_z sẽ tăng 1,2mV khi nhiệt độ tăng 1°C . Công thức tính toán sự thay đổi điện áp Zener khi nhiệt độ thay đổi:



Hình 2.17. Ký hiệu và đặc tuyến V - A của diốt Zener

$$\Delta V_z = V_z \cdot TC \Delta T$$

V_z : Điện áp Zener ở 25°C .

TC: Hệ số nhiệt độ.

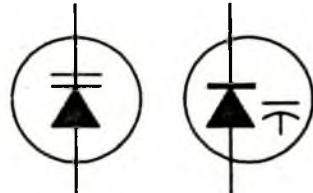
ΔT : Độ chênh nhiệt độ.

Hệ số nhiệt dương nghĩa là điện áp Zener tăng khi nhiệt độ tăng và điện áp Zener giảm khi nhiệt độ giảm. Còn hệ số nhiệt âm là ngược lại.

2.5.3.2. Diốt biến dung

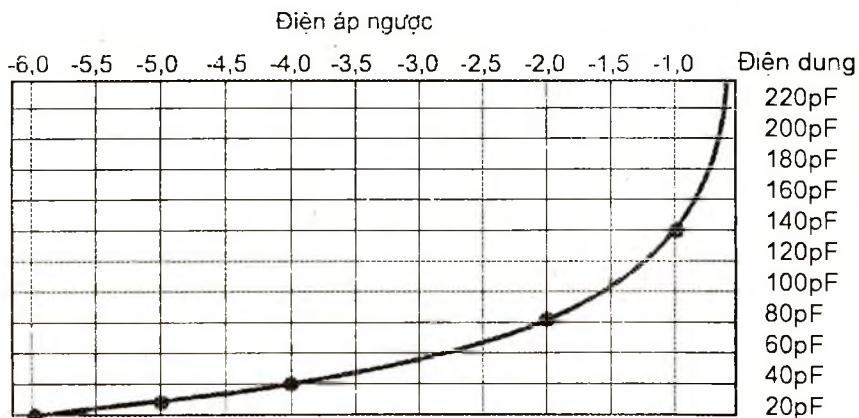
Điốt biến dung là dụng cụ bán dẫn hai cực mà điện dung của nó có thể thay đổi trong một phạm vi nhất định khi thay đổi điện áp phân cực ngược của diốt.

Điốt biến dung có thể gọi là varicap, epicap, varacto.



Hình 2.18. Ký hiệu của diốt biến dung

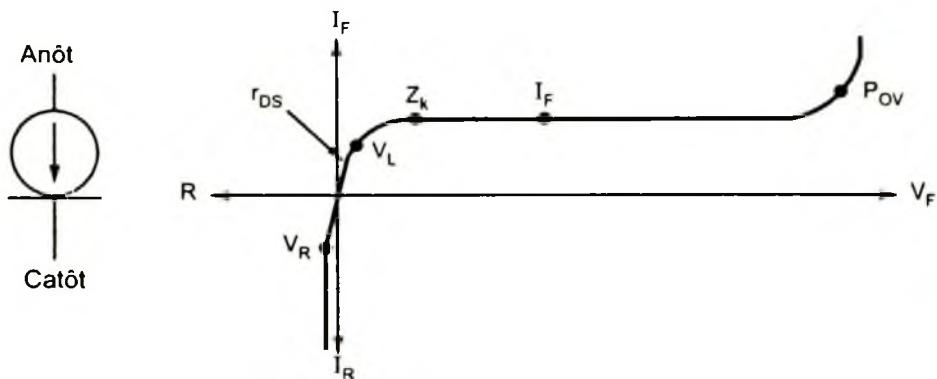
Khi phân cực ngược mặt ghép P-N ở một giá trị điện áp nhất định, vùng nghèo rộng ra. Toàn bộ thể tích vùng nghèo này có thể xem tương đương như vật liệu điện môi (vì điện trở suất của nó rất lớn), trong khi đó miền bán dẫn P và N so với vùng nghèo lại có điện trở suất rất nhỏ. Do đó, diốt được xem như một tụ điện phẳng mà điện môi là vùng nghèo, hai bản cực tụ điện là hai miền bán dẫn P và N. Giá trị điện dung của tụ điện phẳng tỷ lệ thuận với điện tích của bản cực và tỷ lệ nghịch với chiều dày của lớp điện môi (khoảng cách giữa hai bản cực), do đó điện dung của diốt sẽ tỷ lệ thuận với tiết diện của mặt ghép P-N và tỷ lệ nghịch với độ rộng của vùng nghèo. Ví dụ, điện dung (C_T) thay đổi từ 40pF đến 4pF khi điện áp ngược thay đổi từ 1V đến 40V .



Hình 2.19. Mối quan hệ giữa điện dung và điện áp ngược

2.5.3.3. Diốt ổn dòng

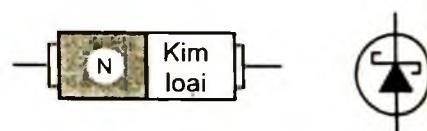
Điốt ổn dòng là điốt có dòng không đổi. Ký hiệu và đặc tuyến V-A được cho trên hình 2.20. Điốt ổn dòng hoạt động ở vùng phân cực thuận và dòng thuận có giá trị không đổi khi điện áp thuận bắt đầu từ 1,5V đến 6V tùy từng loại diốt. Dòng thuận không đổi ký hiệu là I_P . Ví dụ, với diốt thuộc họ 1N5283, 1N5314 với dòng I_P có phạm vi từ $220\mu A$ đến $4,7mA$. Các diốt thường được mắc song song với các dòng có giá trị lớn. Trên đặc tuyến V-A của diốt ổn dòng không có vùng đánh thủng ngược, vì vậy, dòng ngược bắt đầu tăng theo điện áp phân cực khi điện áp phân cực bé hơn 1V. Diốt ổn dòng không hoạt động ở chế độ phân cực ngược.



Hình 2.20. Ký hiệu và đặc tuyến của diốt ổn dòng

2.5.3.4. Diốt Schottky

Điốt Schottky được sử dụng trong phạm vi tần số cao và trong các ứng dụng chuyển mạch nhanh. Điốt Schottky được hình thành từ mặt ghép của một miền bán dẫn pha tạp (thường là loại N) với một miền kim loại ví dụ như vàng, bạc, bạch kim. Điốt Schottky hoạt động chỉ với hạt đa số, chúng không có hạt thiểu số nên không có dòng ngược. Miền kim loại có các electron ở vùng dẫn, còn miền N pha tạp ít. Khi phân cực thuận, các electron ở mức năng lượng cao trong miền N sẽ sang miền kim loại, ở đây chúng bỏ phần năng lượng thừa nhanh chóng. Vì vậy, không có các hạt dẫn thiểu số như các diốt khác, chúng có thể đáp ứng rất nhanh khi thay đổi điện áp phân cực.

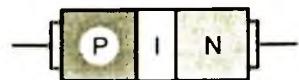


Hình 2.21. Cấu tạo và ký hiệu của diốt Schottky

Điốt Schottky có thể được sử dụng trong các mạch tần số cao và các mạch số để giảm thời gian chuyển mạch.

2.5.3.5. Điốt PIN

Điốt PIN có cấu tạo gồm hai miền P và N pha tạp mạnh được phân cách bởi một miền bán dẫn thuần, như hình 2.22. Khi phân cực ngược điốt PIN hoạt động giống như một tụ điện không đổi. Khi phân cực thuận điốt PIN hoạt động giống như một biến trở. Điện trở thuận của miền bán dẫn thuần giảm khi dòng điện tăng.

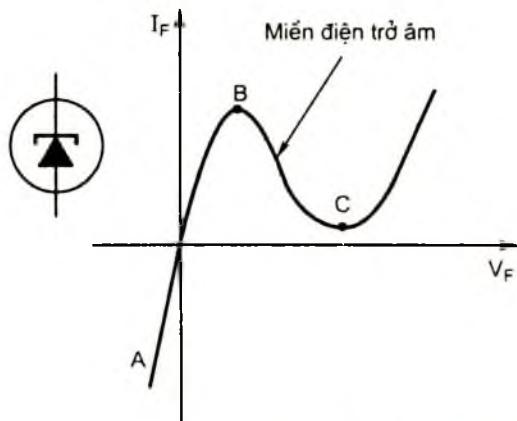


Hình 2.22. Cấu tạo
điốt PIN

Điốt PIN được sử dụng như một chuyển mạch viba điều khiển bằng dòng một chiều hoạt động do sự thay đổi nhanh trong phân cực hoặc như một bộ điều chế do đặc tính thay đổi điện trở thuận. Do không có tính chất chỉnh lưu ở mặt ghép P-N, tín hiệu tần số cao có thể được điều chế (biến đổi) bởi sự thay đổi phân cực với tần số thấp hơn. Điốt PIN cũng có thể được sử dụng trong các ứng dụng của anten bởi vì điện trở của nó có thể thay đổi theo dòng điện. Điốt PIN được sử dụng như bộ tách sóng quang trong các hệ thống sợi quang.

2.5.3.6. Điốt Tunel

Đặc tính rất quan trọng của điốt Tunel là có miền điện trở âm. Đặc tính này được sử dụng trong các máy tạo dao động và các bộ khuếch đại viba. Ký hiệu của điốt Tunel được cho trên hình 2.23. Điốt Tunel có cấu tạo từ miền bán dẫn P và N (chất bán dẫn gốc là Ge hoặc GaAs) pha tạp mạnh hơn rất nhiều so với điốt chỉnh lưu. Do pha tạp mạnh nên ở điốt Tunel vùng nghèo rất hẹp và dẫn điện ở cả vùng phân cực ngược, vì vậy không có vùng đánh thủng như điốt chỉnh lưu.



Hình 2.23. Ký hiệu và đặc tuyến của điốt Tunel

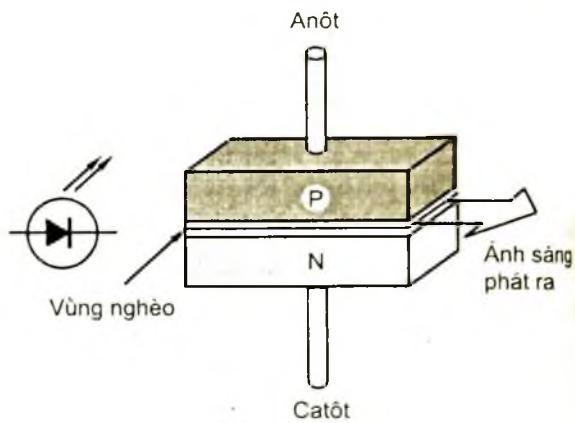
Do vùng nghèo vô cùng hẹp cho phép các electron qua mặt ghép P-N theo đường hầm ở điện áp phân cực thuận rất thấp và điốt hoạt động

như chất dẫn điện (trên đặc tuyến V–A là đoạn AB). Trên đặc tuyến V–A đoạn BC là miền điện trở âm (điện áp tăng nhưng dòng điện giảm), bắt đầu từ điểm C diốt hoạt động như diốt phân cực thuận thông thường.

2.5.3.7. Diốt Lazer

Điốt Lazer phát ra ánh sáng đơn sắc, còn diốt phát quang phát ra ánh sáng đa sắc. Điốt Lazer có cấu tạo từ mặt ghép P–N pha tạp mạnh từ chất bán dẫn gốc là GaAs. Chiều dài của mặt ghép P–N có ảnh hưởng tới bước sóng của ánh sáng phát ra.

Khi phân cực thuận cho diốt Lazer, các electron di chuyển qua mặt ghép P–N, chúng tái hợp với các lỗ trống và các photon được giải phóng. Các photon này có thể đập vào nguyên tử làm cho một photon khác lại được giải phóng. Khi dòng thuận tăng, các electron di vào vùng nghèo và làm cho các photon được phát ra. Cuối cùng, một số photon di chuyển trong vùng nghèo đập vào bề mặt phản xạ và phát ra ánh sáng.



Hình 2.24. Ký hiệu và cấu tạo của diốt Lazer

2.5.4. Một số ứng dụng của diốt

2.5.4.1. Mạch chỉnh lưu nửa chu kỳ

Hoạt động: Khi cấp điện áp xoay chiều U_1 vào hai đầu cuộn L_1 thì ở hai đầu cuộn L_2 xuất hiện một điện áp cảm ứng xoay chiều U_2 .

– Xét nửa chu kỳ dương của U_2 : giả sử điểm A có điện thế dương, điểm B có điện thế âm, diốt D thông (phân cực thuận). Vì vậy, dòng điện chạy trong mạch theo chiều: $A+ \rightarrow D \rightarrow R_t \rightarrow B-$.

– Xét nửa chu kỳ âm của U_2 : thì điểm A có điện thế âm, điểm B có điện thế dương, diốt D tắt (phân cực ngược). Vì vậy, dòng điện chạy trong mạch có trị số bằng không.

Nhận xét: Điện áp ra chỉ xuất hiện trong nửa chu kỳ dương của U_2 , vì vậy điện áp ra là điện áp một chiều.

Đặc điểm:

- Kết cấu mạch đơn giản.
- Độ gợn sóng lớn, vì vậy để điện áp ra bằng phẳng hơn ta có thể mắc thêm tụ lọc song song với R_t .

Tính toán giá trị dòng và áp trên tải:

Điện áp xoay chiều (hiệu dụng) trên thứ cấp:

$$U_2 = \frac{N_2}{N_1} \cdot U_1$$

Nếu dùng mô hình tương đương thực tế của đítot thì biên độ điện áp ra trên tải là:

$$U_{r(p)} = U_{2(p)} - 0,7V$$

$U_{r(p)}$: Điện áp ra đỉnh.

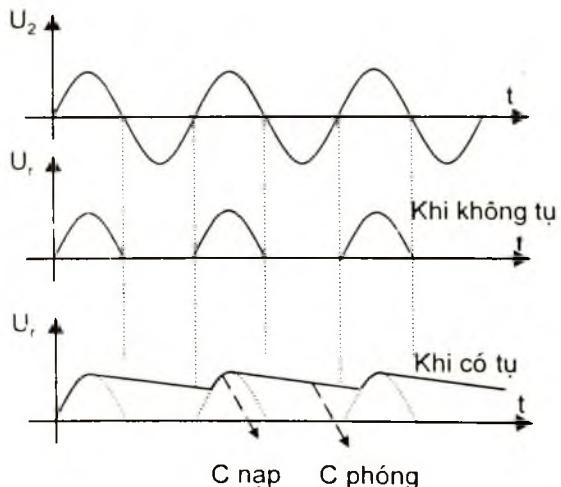
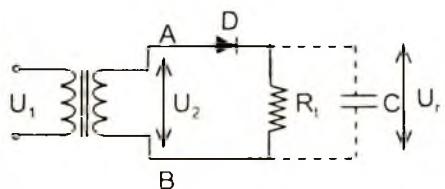
$U_{2(p)}$: Điện áp thứ cấp đỉnh.

Giá trị điện áp một chiều nhận được trên tải là:

$$U_{r(dc)} = \frac{1}{16,67\text{ms}} \int_0^{8,33\text{ms}} U_{r(p)} \sin(2\pi \cdot 60t) dt = 0,318U_{r(p)}$$

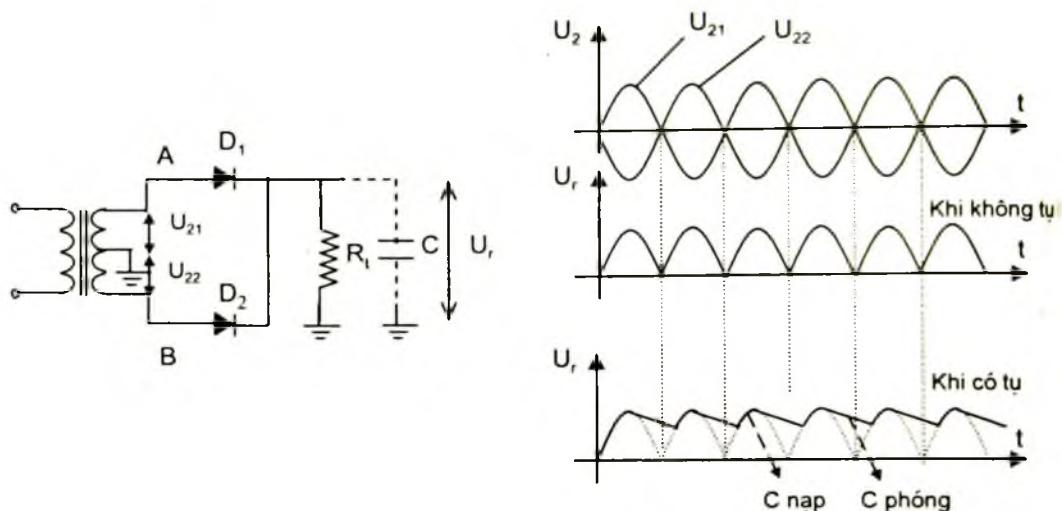
Dòng một chiều nhận được trên tải là:

$$I_t = \frac{U_{r(dc)}}{R_t}$$



Hình 2.25. Mạch chỉnh lưu nửa chu kỳ

2.5.4.2. Mạch chỉnh lưu hai nửa chu kỳ dùng hai diốt



Hình 2.26. Mạch chỉnh lưu hai nửa chu kỳ

Hoạt động:

- Xét nửa chu kỳ dương của U_{21} (tức là nửa chu kỳ âm của U_{22}): diốt D_1 thông nên có dòng điện chạy trong mạch theo chiều: $A \rightarrow D_1 \rightarrow R_t \rightarrow 0V$.
- Xét nửa chu kỳ âm của U_{21} (tức là nửa chu kỳ dương của U_{22}): diốt D_2 thông nên có dòng điện chạy trong mạch theo chiều: $B \rightarrow D_2 \rightarrow R_t \rightarrow 0V$.

Nhận xét: Trong cả hai nửa chu kỳ của điện áp xoay chiều đều có dòng điện qua tải. Sơ đồ mạch chỉnh lưu hai nửa chu kỳ sử dụng diốt chính là hai sơ đồ chỉnh lưu một nửa chu kỳ mắc song song có tải chung.

Đặc điểm:

- Mạch dùng 2 diốt.
- Điện áp ngược đặt lên diốt lớn.

Cấu tạo của biến áp dùng cuộn thứ cấp có điểm chung:

- Công suất bé, điện áp ra bé.
- Độ gợn sóng ít hơn mạch chỉnh lưu nửa chu kỳ, vì vậy để điện áp ra bằng phẳng hơn ta có thể mắc thêm tụ lọc song song với R_t .

Tính toán giá trị dòng và áp trên tải:

Điện áp xoay chiều (hiệu dụng) trên thứ cấp:

$$U_2 = \frac{N_2}{N_1} \cdot U_1$$

Nếu dùng mô hình tương đương thực tế của diốt thì biên độ điện áp ra trên tải là:

$$U_{r(p)} = U_{2(p)} - 0,7V$$

Trong đó: $U_{r(p)}$: Điện áp ra đỉnh.

$U_{2(p)}$: Điện áp thứ cấp đỉnh.

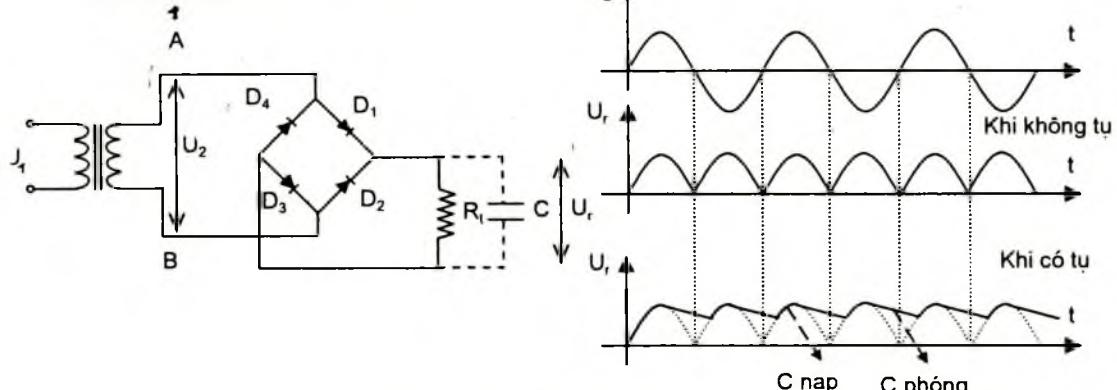
Giá trị điện áp một chiều nhận được trên tải là:

$$U_{r(dc)} = \frac{2}{16,67\text{ms}} \int_0^{8,33\text{ms}} U_{r(p)} \sin(2\pi \cdot 60t) dt = 0,636 U_{r(p)}$$

Dòng một chiều nhận được trên tải là:

$$I_t = \frac{U_{r(dc)}}{R_t}$$

2.5.4.3. Chỉnh lưu cầu



Hình 2.27. Mạch chỉnh lưu cầu

Hoạt động:

– Xét nửa chu kỳ dương của U_2 : diốt D_1 và D_3 thông nên có dòng điện chạy trong mạch theo chiều: $A \rightarrow D_1 \rightarrow R_t \rightarrow D_3 \rightarrow B$.

– Xét nửa chu kỳ âm của U_2 : diốt D_2 và D_4 thông nên có dòng điện chạy trong mạch theo chiều: $B \rightarrow D_2 \rightarrow R_t \rightarrow D_4 \rightarrow A$.

Nhận xét: Trong cả hai nửa chu kỳ của điện áp xoay chiều đều có dòng điện qua tải.

Đặc điểm:

– Mạch dùng bốn diốt.

– Điện áp ngược đặt lên mỗi diốt nhỏ hơn so với mạch chỉnh lưu dùng hai diốt.

– Cấu tạo của biến áp đơn giản hơn.

Tính toán giá trị dòng và áp trên tải:

Điện áp xoay chiều (hiệu dụng) trên thứ cấp:

$$U_2 = \frac{N_2}{N_1} \cdot U_1$$

Nếu dùng mô hình tương đương thực tế của diốt thì biên độ điện áp ra trên tải là: $U_{r(p)} = U_{2(p)} - 2.0,7V$

$U_{r(p)}$: Điện áp ra đỉnh.

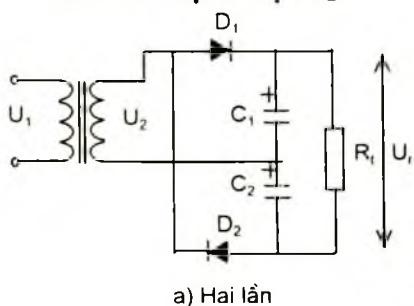
$U_{2(p)}$: Điện áp thứ cấp đỉnh.

Giá trị điện áp một chiều nhận được trên tải là:

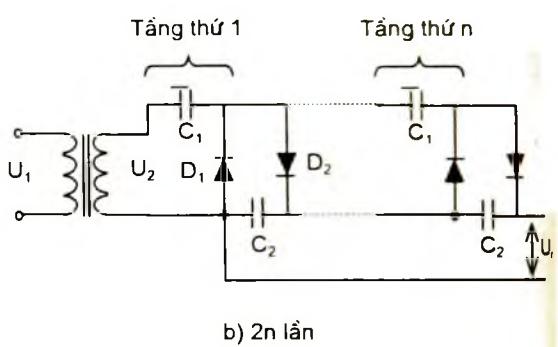
$$U_{r(dc)} = \frac{2}{16,67\text{ms}} \int_0^{8,33\text{ms}} U_{r(p)} \sin(2\pi \cdot 60t) dt = 0,636 U_{r(p)}$$

Dòng một chiều nhận được trên tải là: $I_t = \frac{U_{r(dc)}}{R_t}$

2.5.4.4. Mạch bội áp



a) Hai lần



b) 2n lần

Hình 2.28. Mạch bội áp

Mạch nhân đôi điện áp được dùng trong những trường hợp đặc biệt, ví dụ như khi yêu cầu điện áp ra cao mà dòng tiêu thụ lại nhỏ ($c\mu A$). Nếu dùng một tầng như hình 2.28a thì điện áp một chiều ở đầu ra gấp đôi trị số đỉnh của điện áp xoay chiều ở đầu vào, vì C_1 và C_2 được nạp đến giá trị đỉnh của điện áp vào qua D_1 và D_2 trong hai nửa chu kỳ âm và dương. Trên hình 2.28b trong nửa chu kỳ âm của điện áp U_2 , C_1 được nạp đến giá trị đỉnh U_2 thông qua D_1 . Trong nửa chu kỳ tiếp theo C_2 được nạp thông qua C_1 và D_2 với giá trị $U_{C2} = U_{C1} + U_2 = 2U_2$. Nếu có n tầng như vậy thì điện áp ra tải $U_r \leq nU_2$. Thường chọn $n \leq 10$.

2.5.5. Tra cứu diốt

2.5.5.1. Diốt chỉnh lưu

Bảng tham số của diốt chỉnh lưu có ký hiệu 1N4001A, 1N4002A, 1N4003A, 1N4004A, 1N4005A, 1N4006A, 1N4007A.

	1N4001A	1N4002A	1N4003A	1N4004A	1N4005A	1N4006A	1N4007A	
	RL101	RL102	RL103	RL104	RL105	RL106	RL107	
Điện áp đỉnh ngược cực đại	50	100	200	400	600	800	1000	V
Điện áp hiệu dụng cực đại	35	70	140	280	420	560	700	V
Điện áp một chiều cực đại	50	100	200	400	600	800	1000	V
Dòng sau chỉnh lưu thuận trung bình cực đại ở nhiệt độ 55°C				1,0				A
Dòng điện đỉnh thuận				30				A
Điện áp tức thời thuận cực đại với $I_{DC} = 1A$				1,1				V
Dòng điện ngược cực đại	$T_A = 25^\circ C$			5,0				A
	$T_A = 100^\circ C$			500				
Trung bình dòng điện ngược cực đại khi có tải ở $T_1 = 750^\circ C$				30				A
Điện dung mặt ghép				15				pF
Điện trở nhiệt				50				$^\circ C/W$
Phạm vi nhiệt độ hoạt động				- 6,5 đến +175				$^\circ C$

2.5.5.2. Diốt ổn áp

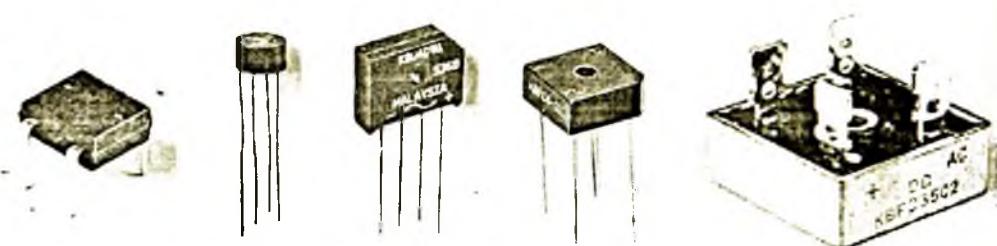
Bảng tham số của diốt ổn áp có ký hiệu từ 1N957 đến 1N978.

Ký hiệu diốt ổn áp	Phạm vi ổn áp		Điện trở động ở			Hệ số nhiệt độ diễn hình	Dòng rò ngược cực đại		Đồng cực đại I_{2M} (mA)	
	V_{2max}	I_{ZT}	r_{ZT}	r_{ZK}	I_{ZK}		I_R^2 (μA)	Điện áp kiểm tra		
	V	mA	Ω	Ω	mA		Tại A	Tại B		
1N957	6,8	18,5	4,5	700	1,0	0,050	150	4,9	5,2	47
1N958	7,5	16,5	5,5	700	0,5	0,058	75	5,4	5,7	42
1N959	8,2	15	6,5	700	0,5	0,062	50	5,9	6,2	38
1N960	9,1	14	7,5	700	0,5	0,068	25	6,6	6,9	35
1N961	10	12,5	8,5	700	0,25	0,075	10	7,2	7,6	32
1N962	11	11,5	9,5	700	0,25	0,076	5	8,0	8,4	28
1N963	12	10,5	11,5	700	0,25	0,077	5	8,6	9,1	26
1N964	13	9,5	13	700	0,25	0,079	5	9,4	9,9	24
1N965	15	8,5	16	700	0,25	0,082	5	10,8	11,4	21
1N966	16	7,8	17	700	0,25	0,083	5	11,5	12,2	19
1N967	18	7,0	21	750	0,25	0,085	5	13,0	13,7	17
1N968	20	6,2	25	750	0,25	0,086	5	14,4	15,2	15
1N969	22	5,6	29	750	0,25	0,087	5	15,8	16,7	14
1N970	24	5,2	33	750	0,25	0,088	5	17,3	18,2	13
1N971	27	4,6	41	750	0,25	0,090	5	19,4	20,6	11
1N972	30	4,2	49	1000	0,25	0,091	5	21,6	22,8	10
1N973	33	3,8	58	1000	0,25	0,092	5	23,8	25,1	9,0
1N974	36	3,4	70	1000	0,25	0,093	5	25,9	27,4	,5
1N975	39	3,2	80	1000	0,25	0,094	5	28,1	29,7	7,8
1N976	43	3,0	93	1500	0,25	0,095	5	31,0	32,7	7,0
1N977	47	2,7	105	1500	0,25	0,095	5	33,8	35,8	6,4
1N978	51	2,5	125	1500	0,25	0,095	5	36,7	38,8	5,9

2.5.5.3. Diốt cầu

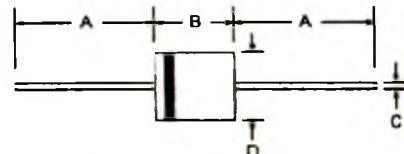
Bảng tham số của diốt cầu có ký hiệu W005M, W01M, W02M, W04M, W06M, W08M, W10M.

Tham số	Ký hiệu	W005M	W01M	W02M	W04M	W06M	W08M	W10M	Dơn vị
Điện áp ngược định cực đại	V_{BR}	50	100	200	400	600	800	1000	V
Điện áp vào hiệu dung cực đại	V_{BAS}	35	70	140	280	420	560	700	V
Điện áp một chiều cực đại	V_{DC}	50	100	200	400	600	800	1000	V
Dòng ra trung bình cực đại ở $T_A = 25^\circ C$	I_o				1,5				A
Dòng thuận định	I_{SM}				50				A
Phạm vi nhiệt độ hoạt động	T_J				- 55 đến 125				$^\circ C$
Điện áp thuận cực đại	V_f				1,0				V
Dòng ngược cực đại	$T_A=25^\circ C$	I_R			10				μA
	$T_A=100^\circ C$				1				mA



2.5.5.4. Diốt công suất

Bảng tham số của diốt công suất có ký hiệu từ 6A01 đến 6A07.



R-6		
	Cực tiêu	Cực đại
A	25 40	—
B	8 60	9 10
C	120	130
D	8 60	9 10

Tính bằng mm

Tham số	Ký hiệu	6A01	6A02	6A03	6A04	6A05	6A06	6A07	Đơn vị
Điện áp ngược cực đại	V_{RHM}								
Điện áp ngược làm việc	V_{RWNI}	50	100	200	400	600	800	1000	V
Điện áp môt chiều	V_R								
Điện áp ngược RMS	V_{RMS}	35	70	140	280	420	560	700	V
Dòng ra sau chỉnh lưu trung bình	I_O				6,0				A
Điện áp ngược FSM	I_{FSM}				400				A
Điện áp thuận $I_f = 6,0A$	V_{FAT}				1,0				V
Dòng ngược định ở điện áp môt chiều	$T_A = 25^\circ C$				10				A
	$T_A = 100^\circ C$	I_{FAT}			1,0				A
Điện dung môt ghép	C_J		140			70			pF
Điện trở nhiệt môt ghép	R_{st}			15					kW
Phạm vi nhiệt độ làm việc	T_J			-65 đến 150					°C

CÂU HỎI VÀ BÀI TẬP

1. Các chất rắn được chia thành 3 loại: chất bán dẫn, chất cách điện, chất dẫn điện dựa trên nguyên tắc nào? Tại sao gọi là vùng năng lượng? Một nguyên tử đứng có lập có vùng năng lượng không?

2. Hãy so sánh 3 loại chất bán dẫn: chất bán dẫn thuần, chất bán dẫn loại N, chất bán dẫn loại P về các mặt: đồ thị vùng năng lượng, cấu trúc tinh thể, hạt tải mang điện.

3. Từ đặc tuyến V-A của diốt hãy nêu cách kiểm tra chất lượng một diốt khi dùng đồng hồ vạn năng?

4. Khi nào thi cần dùng mạch chỉnh lưu bộ áp? Ưu và nhược điểm của mạch là gì? Khi cần dòng điện tiêu thụ trên tải lớn dùng mạch chỉnh lưu bộ áp có lợi không? Vì sao?

5. Hãy nêu các đặc điểm của mặt ghép P-N khi không phân cực, khi phân cực thuận, khi phân cực ngược?

6. Cho đặc tính von-ampé của một diốt bán dẫn là:

$$I = 20 \cdot 10^{-12} (e^{U/U_0} - 1) \text{ (A)}$$

Giả thiết $U_0 = 26\text{mV}$

a) Hãy tính các giá trị dòng điện tương ứng với các giá trị điện áp sau:

$-0,1; -0,2; -0,5; -0,6; -0,7; -0,8; 0; 0,1; 0,2; 0,5; 0,6; 0,7; 0,8$.

b) Dựa trên các kết quả tính toán được, hãy vẽ đặc tuyến von-ampé của diốt.

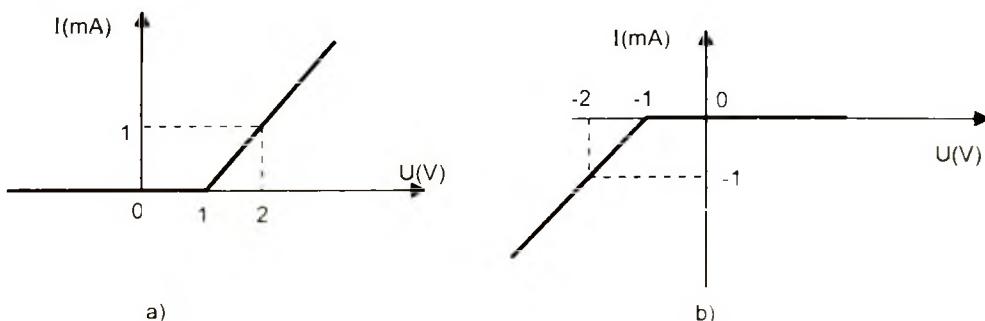
c) Nếu mắc song song một nguồn pin $1,5\text{V}$ với diốt trên thi dòng điện đi qua diốt bằng bao nhiêu?

d) Hãy tính điện trở động của diốt $r = \Delta U / \Delta I$ khi $U=0,5\text{V}$.

7. Có thể thay thế một diốt ổn áp bằng một diốt chỉnh lưu không? Tại sao?

8. Hãy cho biết điều kiện đóng mở của một diốt bán dẫn? Đặc điểm của diốt khi đóng và khi mở.

9. Sử dụng một điện trở $1\text{k}\Omega$, một bộ nguồn một chiều 1V , một diốt lý tưởng, hãy thiết kế mạch điện có đặc tuyến dòng-áp như sau;

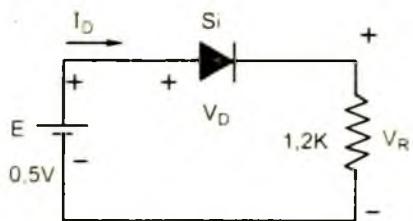


Hình 2.29

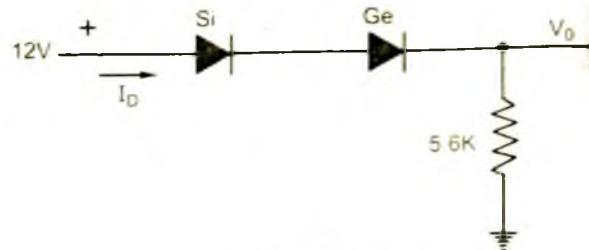
10. Nếu một số ứng dụng của diốt bán dẫn.

11. Xác định V_D , V_R và I_D trong mạch điện hình 2.30.

12. Xác định V_D và I_D trong mạch điện hình 2.31.



Hình 2.30



Hình 2.31

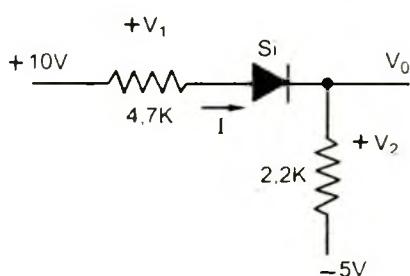
13. Xác định I , V_1 , V_2 và V_0 trong mạch hình 2.32.

14. Cho mạch điện hình 2.33.

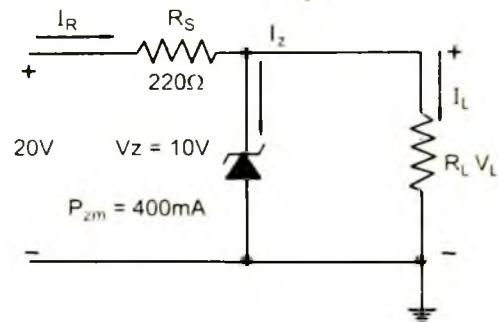
a) Xác định V_L , I_L , I_Z và I_R nếu $R_L = 180\Omega$.

b) Xác định giá trị của R_L sao cho diốt Zener hoạt động không quá công suất.

c) Xác định giá trị tối thiểu của R_L để diốt Zener có thể hoạt động được.



Hình 2.32

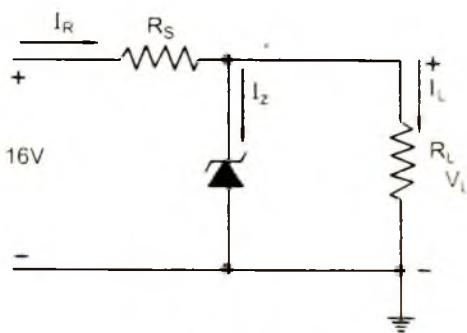


Hình 2.33

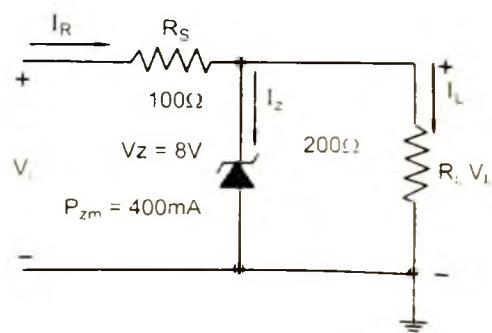
15. a) Thiết kế hệ thống mạch có dạng hình 2.34 biết rằng $V_L = 12V$ khi I_L thay đổi từ 0mA đến 200mA. Xác định R_S và V_Z .

b) Xác định P_{ZM} của diốt Zener.

16. Trong mạch điện hình 2.35, xác định khoảng thay đổi của V_L sao cho $V_L = 8V$ và diốt Zener hoạt động không quá công suất.



Hình 2.34

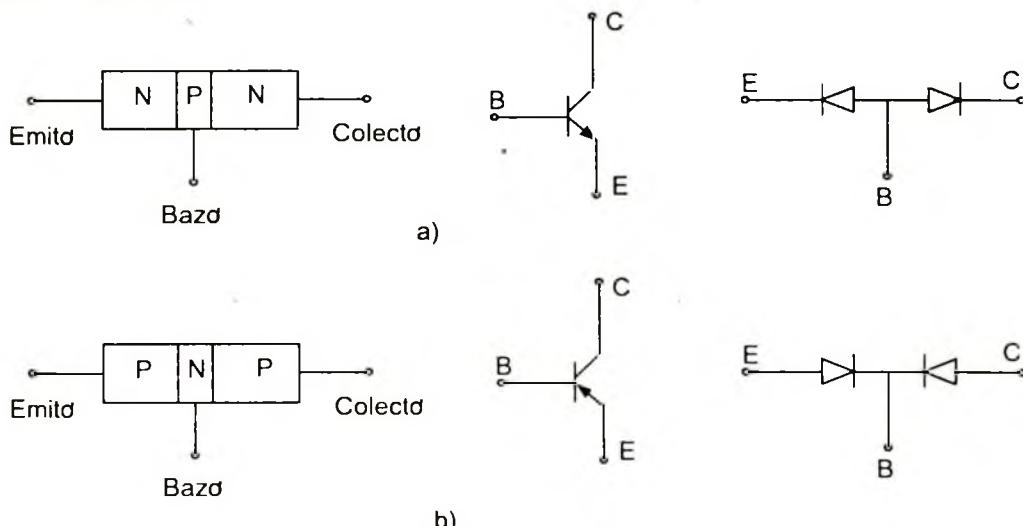


Hình 2.35

Trong chương này chúng ta sẽ tìm hiểu về cấu tạo, nguyên lý hoạt động của tranzito lưỡng cực NPN và PNP. Phân tích các họ đặc tuyến, các phương pháp mắc tranzito trong mạch khuếch đại và xét các sơ đồ phân cực cho tranzito NPN và PNP.

3.1. CẤU TẠO VÀ NGUYÊN LÝ HOẠT ĐỘNG CỦA TRANZITO

3.1.1. Cấu tạo



Hình 3.1. Cấu tạo của tranzito loại NPN (a) và PNP (b)

Tranzito là một linh kiện bán dẫn gồm các miền bán dẫn tạp chất P, N xen kẽ nhau, tuỳ theo trình tự của miền P và miền N ta có hai loại cấu trúc điển hình: PNP và NPN với các ký hiệu quy ước trên hình 3.1. Để tạo ra các cấu trúc này người ta áp dụng những phương pháp công nghệ khác nhau như: phương pháp hợp kim, phương pháp khuếch tán, phương pháp epitaxi...

Miền N thứ nhất của tranzito NPN (với tranzito PNP là miền P) được gọi là miền emitơ, miền này có nồng độ tạp chất lớn nhất, nó đóng

vai trò phát xạ các hạt dẫn (diện tử hoặc lỗ trống), diện cực nối với miền này được gọi là cực emitơ, ký hiệu là E. Miền P kế tiếp (với tranzito PNP là miền N) được gọi là miền bazơ, miền này có nồng độ tạp chất ít hơn, độ dày của nó rất nhỏ so với kích thước toàn bộ tranzito. Miền bazơ đóng vai trò truyền đạt hạt dẫn, diện cực nối với miền được gọi là cực bazơ, ký hiệu là B. Miền N còn lại (với tranzito PNP là miền P) được gọi là miền colectơ, miền này có nồng độ tạp chất ít nhất, đóng vai trò thu gom các hạt dẫn, diện cực nối với miền này gọi là cực colectơ, ký hiệu là C. Mặt ghép P-N giữa emitơ và bazơ được gọi là chuyển tiếp emitơ, ký hiệu là J_E . Mặt ghép P-N giữa bazơ và colectơ được gọi là chuyển tiếp colectơ, ký hiệu là J_C .

Với cấu trúc như vậy, có thể coi tranzito như hai diốt mắc dôi nhau nhưng không có nghĩa là cứ mắc hai diốt dôi nhau là có thể thực hiện được chức năng của tranzito. Bởi vì khi đó không có tác dụng tương hỗ lẫn nhau của hai mặt ghép P-N. Hiệu ứng tranzito chỉ xảy ra khi khoảng cách giữa hai chuyển tiếp nhỏ hơn nhiều so với độ dài khuếch tán của hạt dẫn.

3.1.2. Nguyên lý hoạt động của tranzito

Muốn cho tranzito làm việc ta phải cung cấp cho các cực của nó một điện áp một chiều thích hợp. Tuỳ theo điện áp đặt vào các cực mà tranzito làm việc ở các chế độ khác nhau. Có ba chế độ làm việc chính của tranzito: chế độ khuếch đại (tích cực), chế độ bão hòa, chế độ cắt dòng.

Để mô tả hoạt động của tranzito, ta lấy tranzito loại NPN làm ví dụ.

3.1.2.1. Chế độ khuếch đại

Ở chế độ khuếch đại ta phải cung cấp nguồn điện một chiều lên các cực sao cho chuyển tiếp emitơ J_E phân cực thuận, chuyển tiếp colectơ J_C phân cực ngược (hình 3.2).

Chuyển tiếp J_E phân cực thuận nên các hạt đa số được tăng cường khuếch tán qua chuyển tiếp J_E tạo lên dòng I_E . Cụ thể là:

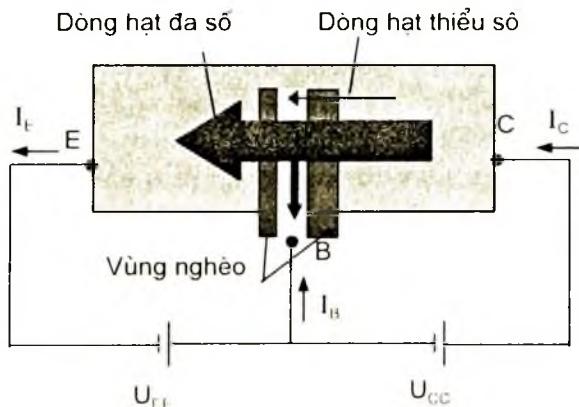
$$I_E = I_{EN} + I_{EP}$$

Điện tử từ miền N (miền emitơ) khuếch tán sang P (miền bazơ) tạo nên I_{EN} .

Lỗ trống từ miền P (miền bazơ) khuếch tán sang N (miền emitơ) tạo nên I_{EP} .

Vì nồng độ hạt đa số trong miền bazơ ít hơn nhiều so với miền emitơ và bề dày miền emitơ lớn hơn bề dày miền bazơ rất nhiều nên $I_{EN} \gg I_{EP}$ do đó $I_E \approx I_{EN}$.

Các điện tử từ emitơ phun vào bazơ lại trở thành các hạt thiếu số, do sự chênh lệch về nồng độ các điện tử này tiếp tục khuếch tán đến miền điện tích không gian chuyển tiếp J_C . Tại đây chúng bị điện trường của chuyển tiếp J_C phân cực ngược cuốn sang miền collectơ tạo nên dòng I_C . Dòng I_C gồm hai thành phần: dòng của các hạt điện tử từ miền emitơ, và dòng của các hạt thiếu số (điện tử ở miền bazơ khi chưa có sự khuếch tán từ emitơ sang và lỗ trống ở miền collectơ). Dòng của các hạt thiếu số được gọi là dòng điện ngược I_{CB0} (hay còn gọi là dòng điện rò) có giá trị rất nhỏ. Dòng điện I_{CB0} không phụ thuộc vào dòng điện I_E nên không điều khiển được và đây là thành phần dòng điện không cần thiết. Tuy nhiên bazơ hẹp và pha tạp ít nhưng số lỗ trống là hạt dẫn da số tại đây cũng đáng kể so với số hạt dẫn không cân bằng (điện tử) mới phun vào từ emitơ, cho nên trong miền bazơ vẫn xảy ra hiện tượng tái hợp. Hiện tượng tái hợp này làm trung hoà bớt điện tử và lỗ trống trong miền bazơ, tương ứng với nó làm xuất hiện dòng tái hợp I_B . Áp dụng định luật Kirchhoff ta có: $I_E = I_C + I_B$.



Hình 3.2. Nguyên tắc hoạt động của tranzito NPN

3.1.2.2. Chế độ cắt dòng

Ở chế độ cắt dòng ta phải cung cấp nguồn điện một chiều lên các cực sao cho cả hai chuyển tiếp emitơ J_E và chuyển tiếp collectơ J_C đều phân cực ngược. Lúc này điện trở của tranzito rất lớn và qua tranzito chỉ có dòng điện ngược rất nhỏ của chuyển tiếp collectơ I_{CB0} .

3.1.2.3. Chế độ bão hòa

Ở chế độ bão hòa ta phải cung cấp nguồn điện một chiều lên các cực sao cho cả hai chuyển tiếp emitơ J_E và chuyển tiếp collectơ J_C đều phân cực thuận. Khi đó điện trở của hai chuyển tiếp J_E và J_C rất nhỏ. Dòng điện qua tranzito I_C khá lớn và gần bằng dòng bão hòa.

Chế độ khuếch đại là sử dụng tranzito như một phần tử tuyến tính để khuếch đại tín hiệu, trong khi chế độ bão hòa và cắt dòng thì tranzito làm việc như một khoá điện tử với hai trạng thái phân biệt: đóng (nối mạch cho dòng đi qua tranzito) và mở (ngắt mạch không cho dòng chảy qua tranzito).

Từ các mô tả trên ta có các quan hệ dòng điện trong tranzito như sau:

$$I_E = I_C + I_B ;$$

$$\alpha_{dc} = \frac{I_C}{I_E}$$

Ở đây α_{dc} là hệ số truyền đạt dòng điện của tranzito ở chế độ một chiều, để đánh giá mức độ hao hụt dòng khuếch tán trong miến bazơ.

Hệ số khuếch đại dòng điện ở chế độ một chiều được định nghĩa:

$$\beta_{dc} = \frac{I_C}{I_B}$$

Từ đó ta có mối quan hệ giữa α_{dc} và β_{dc} như sau:

$$\alpha_{dc} = \frac{\beta_{dc}}{1 + \beta_{dc}}$$

$$\beta_{dc} = \frac{\alpha_{dc}}{1 - \alpha_{dc}}$$

3.1.3. Tham số của tranzito

Dòng I_{Cmax} là dòng qua cực collecto lớn nhất trong thời gian dài mà không làm tranzito nóng quá nhiệt độ cho phép.

Điện áp U_{Cmax} là điện áp lớn nhất đặt vào hai cực collecto-emitor (trong sơ đồ EC hoặc CC) hoặc bazơ-collecto (trong sơ đồ BC) mà không làm chuyền tiếp collecto bị đánh thủng.

Công suất P_{Cmax} là công suất lớn nhất tiêu hao trên chuyền tiếp collecto trong thời gian dài mà tranzito vẫn làm việc bình thường.

Hệ số α xác định chất lượng của tranzito (càng gần 1 càng tốt).

Hệ số khuếch đại dòng điện tĩnh β cho biết khả năng khuếch đại dòng điện của tranzito (càng lớn hơn 1 càng tốt).



Hình 3.3. Hình dạng thực tế của một số loại tranzito

Dòng điện rò I_{CB0} , dòng điện rò càng nhỏ thì tranzito càng tốt.

Nhiệt độ làm việc giới hạn là nhiệt độ cho phép lớn nhất bảo đảm cho tranzito làm việc còn ổn định.

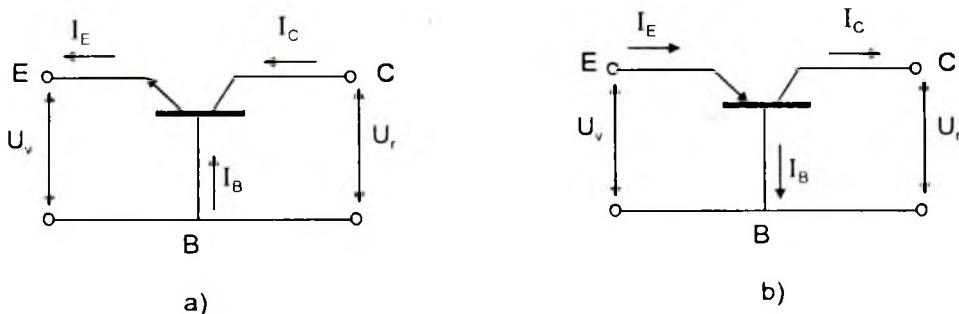
Tần số cắt f_{cmax} là tần số lớn nhất mà tranzito có thể làm việc mà hệ số khuếch đại dòng điện hay hệ số truyền đạt dòng điện giảm đi và bằng 0,7 giá trị ban đầu (ký hiệu là f_α và f_β).

3.2. CÁC CÁCH MẮC CƠ BẢN CỦA TRANZITO

Trong các mạch điện, tranzito được xem như một mạng bốn cực: tín hiệu được đưa vào giữa hai cực và tín hiệu lấy ra cũng giữa hai cực. Tranzito là linh kiện bán dẫn có ba cực nên khi sử dụng phải đặt một cực chung cho cả đầu vào và đầu ra. Dựa vào cách đưa tín hiệu vào và ra tại các cực của tranzito ta có ba cách mắc cơ bản của tranzito: mạch bazơ chung (BC), mạch emitơ chung (EC), mạch collectơ chung (CC).

3.2.1. Mạch bazơ chung (BC)

Trong cách mắc bazơ chung, tín hiệu vào được đặt giữa hai cực emitơ và bazơ, còn tín hiệu ra lấy từ cực collectơ và bazơ. Sơ đồ cách mắc BC được minh họa ở trên hình 3.4.



Hình 3.4. Sơ đồ cách ghép BC
(a): tranzito NPN, (b): tranzito PNP

Trên hình 3.4 chiều mũi tên chỉ chiều của dòng điện trên các cực của tranzito. Để thấy rõ quan hệ giữa các dòng điện và điện áp trên các cực của tranzito trong cách mắc BC người ta dùng ba họ đặc tuyến: họ đặc tuyến vào, họ đặc tuyến ra và họ đặc tuyến truyền đạt.

3.2.1.1. Họ đặc tuyến vào

Đặc tuyến vào (hình 3.5) là quan hệ giữa dòng điện vào I_E biến thiên theo điện áp vào U_{EB} khi điện áp ra U_{CB} giữ không đổi.

$$I_E = f(U_{EB}) \text{ khi } U_{CB} = \text{const.}$$

Để nhận được đặc tuyến vào trong cách măc BC, cần giữ U_{CB} ở một giá trị không đổi, thay đổi giá trị điện áp U_{EB} và ghi lại giá trị dòng I_E tương ứng, sau đó biểu diễn kết quả này trên trục toạ độ I_E , U_{EB} .

Nhận xét:

Do chuyển tiếp emitơ luôn phân cực thuận cho nên đặc tuyến vào của mạch bazơ chung cơ bản giống đặc tuyến thuận của diốt. Ứng với điện áp U_{EB} cố định dòng vào I_E càng lớn khi điện áp ra U_{CB} càng lớn

vì khi tăng U_{CB} làm cho miền điện tích không gian của chuyển tiếp collectơ rộng ra làm cho khoảng cách hiệu dụng giữa chuyển tiếp emitơ và collectơ ngắn lại, do đó làm dòng I_E tăng lên.

3.2.1.2. Đặc tuyến ra

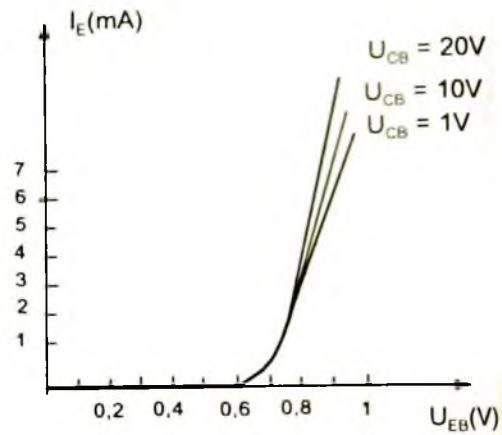
Đặc tuyến ra (hình 3.6) là quan hệ giữa dòng điện ra I_C biến thiên theo điện áp ra U_{CB} khi dòng điện vào I_E giữ không đổi.

$$I_C = f(U_{CB}) \text{ khi } I_E = \text{const.}$$

Để nhận được đặc tuyến ra trong cách măc BC, cần giữ I_E ở một giá trị không đổi, thay đổi giá trị điện áp U_{CB} và ghi lại giá trị dòng I_C tương ứng, sau đó biểu diễn kết quả này trên trục toạ độ I_C , U_{CB} .

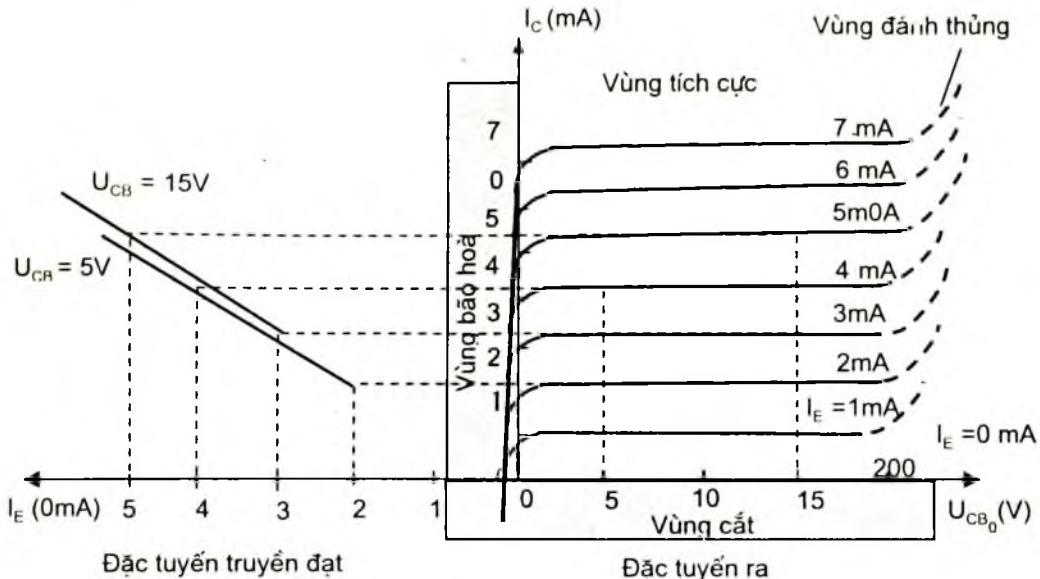
Nhận xét: Khi U_{CB} tăng lên, I_C chỉ tăng không đáng kể, nghĩa là hầu hết các hạt dẫn được phun vào miền bazơ từ miền emitơ đều đến được miền collectơ (dù nhiên $I_C < I_E$). Khi U_{CB} tăng làm cho độ rộng miền điện tích không gian chuyển tiếp collectơ lớn lên, độ rộng hiệu dụng của miền bazơ hẹp lại, số hạt dẫn đến được miền collectơ nhiều hơn nên dòng I_C tăng lên.

Trong cách măc BC khi điện áp ra U_{CB} giảm tới không thì dòng điện ra I_C vẫn chưa giảm đến không. Bởi vì khi điện áp U_{CB} giảm đến không thì bản thân chuyển tiếp collectơ vẫn còn điện thế tiếp xúc, chính điện thế tiếp xúc collectơ đã cuốn những hạt dẫn từ bazơ sang collectơ làm cho dòng I_C tiếp tục chảy. Để dừng hẳn dòng I_C thì chuyển tiếp collectơ phải được phân cực thuận với giá trị nhỏ nhất bằng điện thế tiếp xúc làm cho các hạt dẫn từ bazơ không thể sang được collectơ ($I_C = 0$).



Hình 3.5. Đặc tuyến vào của cách măc BC đối với Tranzito NPN

Nếu tăng điện áp ngược U_{CB} đến một giá trị nhất định nào đó (gọi là điện áp đánh thủng) dòng I_C tăng lên đột ngột có thể dẫn đến hỏng tranzito.



Hình 3.6. Đặc tuyến ra và đặc tuyến truyền đạt
của cách măc BC đối với tranzito NPN

3.2.1.3. Đặc tuyến truyền đạt

Đặc tuyến truyền đạt (hình 3.6) là quan hệ giữa dòng điện ra I_C biến thiên theo dòng điện vào I_E khi điện áp U_{CB} giữ không đổi.

$$I_C = f(I_E) \text{ khi } U_{CB} = \text{const.}$$

Để vẽ đặc tuyến này có hai cách: hoặc bằng thực nghiệm hoặc từ đặc tuyến ra.

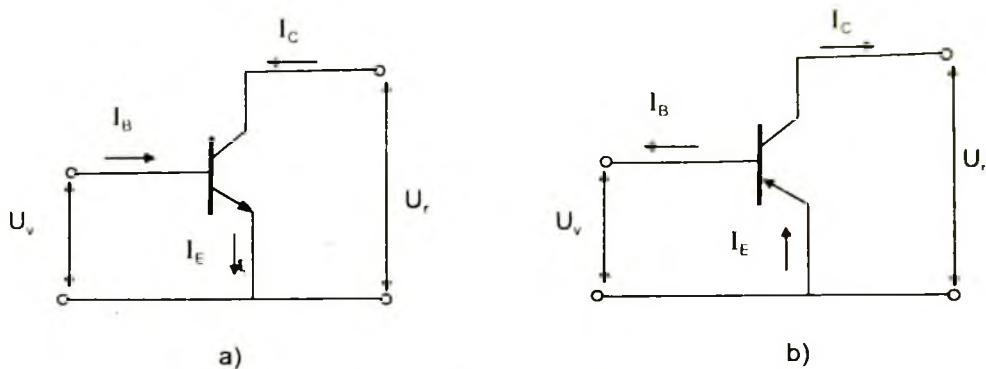
– *Bằng thực nghiệm:* Giữ nguyên điện áp U_{CB} , thay đổi dòng vào I_E , ghi lại các kết quả tương ứng dòng I_C , sau đó biểu diễn các kết quả thu được trên hệ toạ độ I_C , I_E .

– *Bằng cách suy từ đặc tuyến ra:* Tại vị trí U_{CB} cho trước trên đặc tuyến ra, vẽ đường song song với trục tung, đường này cắt đặc tuyến ra ở những điểm khác nhau. Tương ứng với giao điểm này tìm được giá trị I_C . Trên hệ toạ độ I_C , I_E vẽ những điểm có toạ độ I_C , I_E vừa tìm được, nối các điểm này với nhau ta được đặc tuyến truyền đạt.

3.2.2. Mạch emitơ chung (EC)

Trong cách măc EC, điện áp vào được măc giữa cực bazơ và cực

emitơ, còn điện áp ra lấy từ cực collectơ và cực emitơ. Sơ đồ cách măc EC được cho trên hình 3.7.



Hình 3.7. Sơ đồ cách măc EC
a) Tranzito NPN, b) Tranzito PNP

3.2.2.1. Đặc tuyến vào

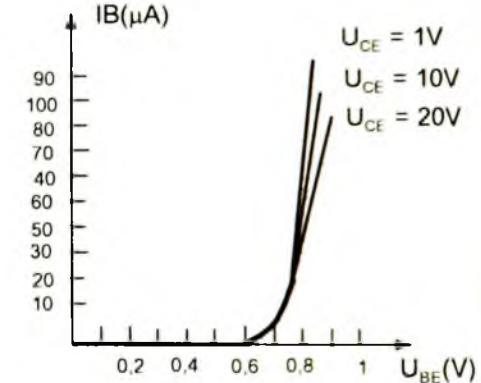
Đặc tuyến vào (hình 3.8) là quan hệ giữa dòng điện vào I_B biến thiên theo điện áp vào U_{BE} khi điện áp ra U_{CE} giữ không đổi.

$$I_B = f(U_{BE}) \text{ khi } U_{CE} = \text{const.}$$

Để nhận được đặc tuyến vào trong cách măc EC, cần giữ U_{CE} ở một giá trị không đổi, thay đổi giá trị điện áp U_{BE} và ghi lại giá trị dòng I_B tương ứng, sau đó biểu diễn kết quả này trên trục toạ độ I_B , U_{BE} .

Nhận xét:

Đặc tuyến vào của cách măc EC giống như đặc tuyến của chuyển tiếp P-N phân cực thuận, vì dòng I_B trong trường hợp này là một phần của dòng tổng I_E chảy qua chuyển tiếp J_E phân cực thuận. Ứng với một giá trị U_{BE} nhất định dòng I_B càng nhỏ khi U_{CE} càng lớn, vì khi tăng U_{CE} tức là tăng U_{CB} làm cho miền điện tích không gian của chuyển tiếp collectơ rộng ra chủ yếu về phía miền bazơ pha tạp ít. Điện áp U_{CB} càng lớn thì tỷ lệ hạt dẫn đến collectơ càng lớn, số hạt dẫn bị tái hợp trong miền bazơ để tạo thành dòng bazơ càng ít, do đó dòng bazơ nhỏ đi.



Hình 3.8. Đặc tuyến vào của cách măc EC đối với Tranzito NPN

3.2.2.2. ĐẶC TUYẾN RA

Đặc tuyến ra (hình 3.9) là quan hệ giữa dòng điện ra I_C biến thiên theo điện áp ra U_{CE} khi dòng điện vào I_B giữ không đổi.

$$I_C = f(U_{CE}) \text{ khi } I_B = \text{const.}$$

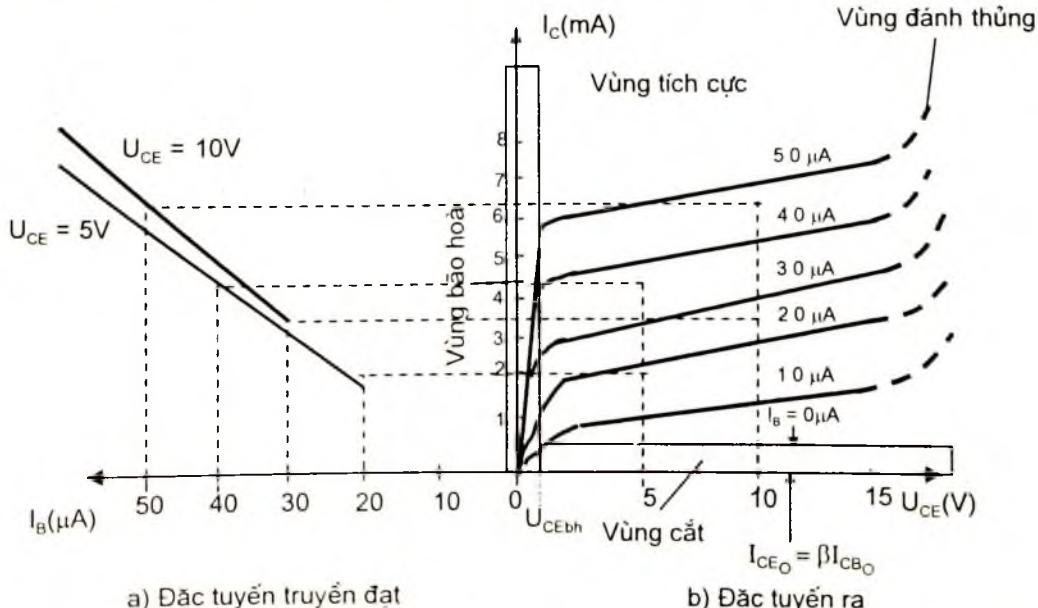
Để nhận được đặc tuyến ra trong cách măc EC, cần giữ I_B ở một giá trị không đổi, thay đổi giá trị điện áp U_{CE} và ghi lại giá trị dòng I_C tương ứng, sau đó biểu diễn kết quả này trên trục toạ độ I_C , U_{CE} .

Nhận xét: Tại vùng tích cực, độ dốc của đặc tuyến nhỏ nhất vì trong cách măc EC dòng I_E không giữ cố định. Khi tăng U_{CE} độ rộng hiệu dụng miền bazơ hẹp lại làm cho hạt dẫn đến colectơ nhiều hơn, do đó dòng I_C tăng lên. Khi U_{CE} giảm xuống không thì I_C cũng giảm xuống không. Bởi vì khi đó chuyển tiếp colectơ phân cực thuận sẽ đẩy những hạt thiểu số tạo thành dòng colectơ quay trở lại miền bazơ làm cho dòng I_C giảm xuống không.

Nếu tăng U_{CE} lên quá lớn thì dòng I_C sẽ tăng lên đột ngột. Đó là miền đánh thủng chuyển tiếp I_C của tranzito. Do đó khi tranzito làm việc ở điện áp U_{CE} lớn cần có biện pháp hạn chế dòng I_C để phòng tranzito bị phá huỷ bởi dòng I_C quá lớn.

3.2.2.3. ĐẶC TUYẾN TRUYỀN ĐẠT

Đặc tuyến truyền đạt (hình 3.9) là quan hệ giữa dòng điện ra I_C biến thiên theo dòng điện vào I_B khi điện áp ra U_{CE} giữ không đổi.



Hình 3.9. Đặc tuyến ra và đặc tuyến truyền đạt của cách măc EC đối với tranzito NPN

$$I_C = f(I_B) \text{ khi } U_{CE} = \text{const.}$$

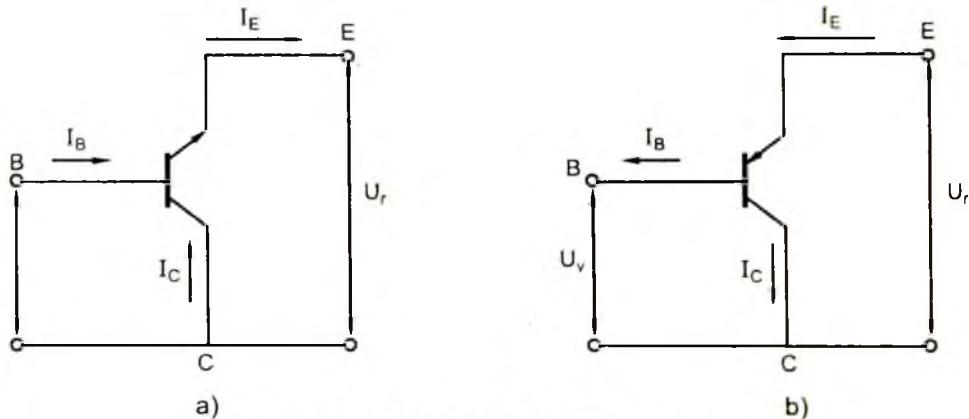
Để vẽ đặc tuyến này có hai cách: hoặc bằng thực nghiệm hoặc từ đặc tuyến ra.

– Bằng thực nghiệm: Giữ nguyên điện áp U_{CE} , thay đổi dòng vào I_B ghi lại các kết quả tương ứng dòng I_C , sau đó biểu diễn các kết quả thu được trên hệ tọa độ I_C , I_B .

– Bằng cách suy từ đặc tuyến ra: Tại vị trí U_{CE} cho trước trên đặc tuyến ra, vẽ đường song song với trục tung, đường này cắt đặc tuyến ra ở những điểm khác nhau. Tương ứng với giao điểm này tìm được giá trị I_C . Trên hệ tọa độ I_C , I_B vẽ những điểm có tọa độ I_C , I_B vừa tìm được, nối các điểm này với nhau ta được đặc tuyến truyền đạt.

3.2.3. Mạch collecto chung (CC)

Trong cách măc CC, điện áp vào được măc giữa cực bazơ và cực collecto, còn điện áp ra lấy từ cực emitơ và cực collecto. Sơ đồ cách măc CC được cho trên hình 3.10.



Hình 3.10. Sơ đồ cách măc CC

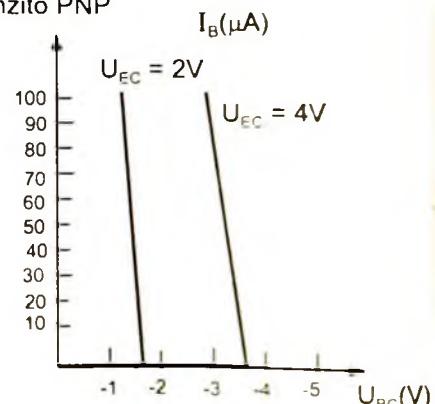
a) Tranzito NPN; b) Tranzito PNP

3.2.3.1. Đặc tuyến vào

Đặc tuyến vào (hình 3.11) là quan hệ giữa dòng điện vào I_B biến thiên theo điện áp vào U_{BC} khi điện áp ra U_{EC} giữ không đổi.

$$I_B = f(U_{BC}) \text{ khi } U_{EC} = \text{const.}$$

Để nhận được đặc tuyến vào trong cách măc CC, cần giữ U_{EC} ở một giá trị không đổi, thay đổi giá trị



Hình 3.11. Đặc tuyến vào của cách măc CC đối với tranzito NPN

điện áp U_{BC} và ghi lại giá trị dòng I_B tương ứng, sau đó biểu diễn kết quả này trên trục tọa độ I_B, U_{BC} .

Nhận xét:

Đặc tuyến vào của cách măc CC có dạng khác hẳn so với đặc tuyến vào của hai cách măc EC và BC. Bởi vì trong cách măc mạch CC điện áp vào U_{BC} phụ thuộc rất nhiều vào điện áp ra U_{EC} (khi làm việc ở chế độ khuếch đại, điện áp U_{BE} đổi với tranzito silic luôn giữ khoảng 0,7V, còn tranzito germani vào khoảng 0,3V, trong khi điện áp U_{EC} biến đổi trong khoảng rộng). Với cùng một giá trị điện áp U_{EC} dòng điện I_B giảm khi điện áp U_{BC} tăng.

3.2.3.2. Đặc tuyến ra

Đặc tuyến ra là quan hệ giữa dòng điện ra I_E biến thiên theo điện áp ra U_{EC} khi dòng điện vào I_B giữ không đổi.

$$I_E = f(U_{EC}) \text{ khi } I_B = \text{const.}$$

Để nhận được đặc tuyến ra trong cách măc CC, cần giữ I_B ở một giá trị không đổi, thay đổi giá trị điện áp U_{EC} và ghi lại giá trị dòng I_E tương ứng, sau đó biểu diễn kết quả này trên trục tọa độ I_E, U_{EC} .

3.2.3.3. Đặc tuyến truyền đạt

Đặc tuyến truyền đạt là quan hệ giữa dòng điện ra I_E biến thiên theo dòng điện vào I_B khi điện áp ra U_{EC} giữ không đổi.

$$I_E = f(I_B) \text{ khi } U_{EC} = \text{const.}$$

Để vẽ đặc tuyến này có hai cách: hoặc bằng thực nghiệm hoặc từ đặc tuyến ra.

Bằng thực nghiệm: Giữ nguyên điện áp U_{EC} , thay đổi dòng vào I_B , ghi lại các kết quả tương ứng dòng I_E , sau đó biểu diễn các kết quả thu được trên hệ tọa độ I_E, I_B .

Bằng cách suy từ đặc tuyến ra: Tại vị trí U_{EC} cho trước trên đặc tuyến ra, vẽ đường song song với trục tung, đường này cắt đặc tuyến ra ở những điểm khác nhau. Tương ứng với giao điểm này tìm được giá trị I_E . Trên hệ tọa độ I_E, I_B vẽ những điểm có tọa độ I_E, I_B vừa tìm được, nối các điểm này với nhau ta được đặc tuyến truyền đạt.

Bởi vì $I_C \approx I_E$ cho nên đặc tuyến ra và đặc tuyến truyền đạt trong cách măc CC tương tự như cách măc EC nhưng thay I_C bởi I_E , U_{CE} bởi U_{EC} .

3.3. PHÂN CỰC CHO TRANZITO LƯƠNG CỰC

3.3.1. Giới thiệu

Để tranzito lưỡng cực hoạt động ta phải phân cực cho tranzito, nghĩa là đưa một điện áp một chiều từ bên ngoài vào chuyên tiếp emitơ và colectơ với giá trị và cực tính phù hợp. Khi các giá trị điện áp một chiều đặt vào tranzito đã xác lập, dòng điện tĩnh qua tranzito cũng như điện áp tĩnh trên các cực tranzito sẽ có những giá trị nhất định, người ta gọi đó là điều kiện phân cực cho tranzito.

Trên đặc tuyến ra của tranzito, điều kiện phân cực này được thể hiện qua điểm làm việc tĩnh Q. Nhiều tham số của mạch tranzito phụ thuộc vào điểm làm việc tĩnh. Bởi vậy vấn đề phân cực cho tranzito không những nhằm làm cho tranzito có thể làm việc bình thường mà còn đảm bảo sao cho mạch tranzito có được những tham số tối ưu đối với từng mục đích sử dụng. Khi phân cực nếu:

Chuyển tiếp emitơ phân cực thuận, chuyển tiếp colectơ phân cực ngược tranzito sẽ hoạt động trong vùng tích cực. Khi tính toán chế độ một chiều trong vùng này ta thường sử dụng các công thức:

$$U_{BE} = 0,7V$$

$$I_E = (\beta+1)I_B \approx I_C$$

$$I_C = \beta I_B$$

Chuyển tiếp emitơ phân cực ngược, tranzito sẽ làm việc trong vùng cắt.

Chuyển tiếp emitơ và colectơ đều phân cực thuận, tranzito sẽ làm việc trong vùng bão hòa.

Chú ý: để tranzito khuếch đại tín hiệu phải phân cực cho nó hoạt động ở vùng tích cực,

– *Đường tải tĩnh và điểm làm việc tĩnh.*

Đường tải tĩnh là đường biểu diễn mô quan hệ giữa dòng điện đầu ra và điện áp đầu ra ở chế độ một chiều. Đường tải tĩnh được vẽ trên đặc tuyến ra của tranzito để nghiên cứu dòng điện và điện áp khi nó mắc trong mạch cụ thể nào đó (khi có tải). Điểm làm việc tĩnh (còn gọi là điểm công tác tĩnh và thường ký hiệu là điểm Q) là điểm nằm trên đường tải tĩnh xác định dòng điện và điện áp trên tranzito khi chưa có tín hiệu xoay chiều đặt vào, tức là xác định điều kiện phân cực tĩnh cho tranzito. Để tranzito khuếch đại được tín hiệu, điểm làm việc tĩnh Q phải nằm trong vùng tích cực, nếu chọn được điểm Q thích hợp (thường là giữa đặc tuyến ra) thì biên độ tín hiệu ra

có thể lớn mà không bị méo (méo nghĩa là dạng tín hiệu ra khác với dạng tín hiệu vào). Nếu chọn điểm làm việc tĩnh không thích hợp, muôn cho tín hiệu không méo thì biên độ tín hiệu lại nhỏ.

- Ôn định điểm làm việc tĩnh khi nhiệt độ thay đổi.

Các tham số của tranzito rất nhạy cảm với nhiệt độ. Hai đại lượng nhạy cảm với nhiệt độ nhất và thường cũng ảnh hưởng nhiều đến sự ổn định điểm làm việc tĩnh của tranzito là điện áp U_{BE} và dòng rò ngược I_{C0} . Thực nghiệm chứng minh rằng nhiệt độ thay đổi khiến U_{BE} thay đổi, nếu đo bằng tỷ số ($\Delta U_{BE} / \Delta T$) sẽ bằng $-2,0 \text{ mV}/\text{C}$ đối với tranzito silic và $-1,8 \text{ mV}/\text{C}$ đối với tranzito germani. Còn dòng I_{C0} nói chung tăng gấp hai lần khi nhiệt độ tăng 10°C .

3.3.2. Mạch phân cực cố định

Sơ đồ mạch phân cực cố định sử dụng tranzito NPN được cho trên hình 3.12 (với tranzito PNP sơ đồ, các công thức và cách tính hoàn toàn tương tự, bằng cách thay đổi chiều dòng điện và cực của điện áp cung cấp).

Theo định luật Kirchhoff cho vòng bazơ-emitơ ta có:

$$U_{CC} = I_B R_B + U_{BE} \Rightarrow I_B = \frac{U_{CC} - U_{BE}}{R_B}$$

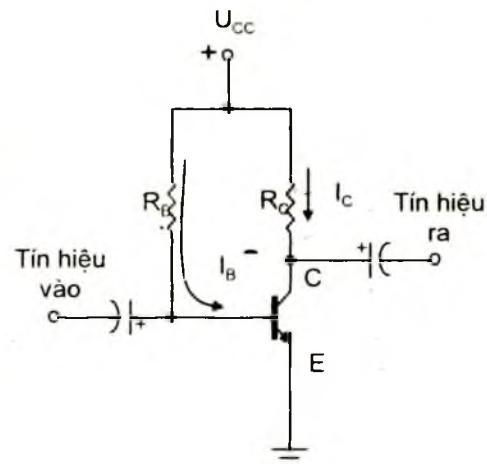
Khi làm việc, chuyển tiếp emitơ luôn phân cực thuận, cho nên U_{BE} thường rất nhỏ (từ 0,2 đến 0,7V), U_{CC} không đổi, R_B không đổi, do đó dòng I_B từ nguồn một chiều cung cấp cho tranzito sẽ không đổi, bởi vậy cách phân cực này gọi là phân cực bằng dòng cố định.

$$\text{Ta có: } I_C = \beta I_B$$

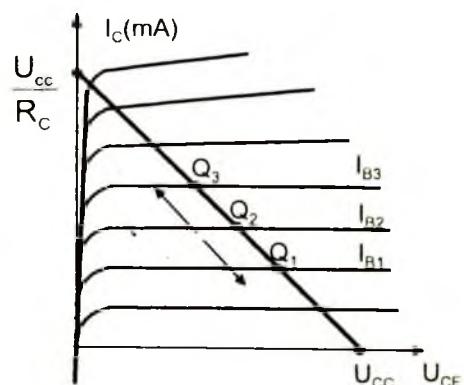
Theo định luật Kirchhoff cho vòng collectơ-emitơ ta có:

$$U_{CC} = I_C R_C + U_{CE} \Rightarrow U_{CE} = U_{CC} - I_C R_C$$

Biểu thức trên được gọi là phương trình đường tải tĩnh. Để vẽ đường tải tĩnh ta cần xác định hai điểm:



Hình 3.12. Mạch phân cực cố định



Hình 3.13. Đường tải tĩnh

Điểm thứ nhất: $U_{CE} = 0$ suy ra $I_C = U_{CC}/R_C$ (điểm ngắn mạch của tranzito).

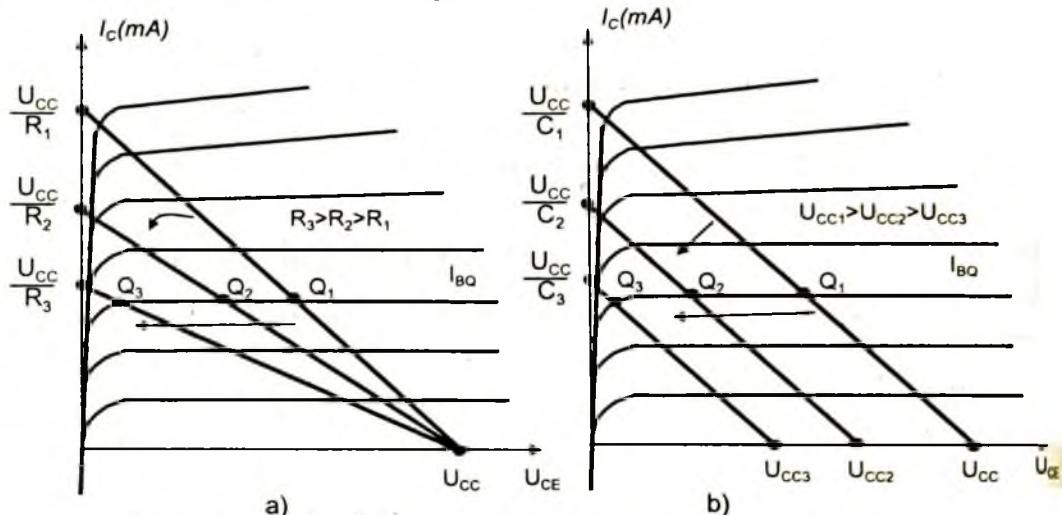
Điểm thứ hai: $I_C = 0$ suy ra $U_{CE} = U_{CC}$ (điểm mở mạch của tranzito).

Với hai điểm này ta vẽ được đường tải tĩnh như hình 3.13. Nếu thay đổi giá trị của điện trở R_B sẽ làm cho I_B thay đổi, khi đó đường tải tĩnh không đổi, nhưng điểm làm việc tĩnh Q sẽ dịch lên hoặc xuống (hình 3.14).

– Khi thay đổi giá trị điện trở R_C và giữ nguyên nguồn U_{CC} sẽ làm đường tải tĩnh thay đổi như hình 3.14a.

– Khi giữ nguyên giá trị R_C và thay đổi nguồn U_{CC} thì đường tải tĩnh sẽ dịch chuyển như hình 3.14b.

Nhận xét: Mạch này có độ ổn định nhiệt kém nên chỉ dùng khi mạch yêu cầu độ ổn định nhiệt không cao.



Hình 3.14. Đường tải tĩnh: (a) Khi R_C thay đổi; (b) Khi U_{CC} thay đổi

Ví dụ 1: Cho mạch điện như hình 3.15. Hãy tính dòng điện và điện áp tại các cực của tranzito ở chế độ một chiều.

Giải:

$$I_B = \frac{U_{CC} - U_{BE}}{R_B} = \frac{15V - 0,7V}{330k\Omega} = 43,33\mu A$$

$$I_C = \beta I_B = 4333\mu A = 4,333mA$$

$$U_{CE} = U_{CC} - I_C \cdot R_C = 15 - 4,333 \cdot 2,2 = 5,4674V$$

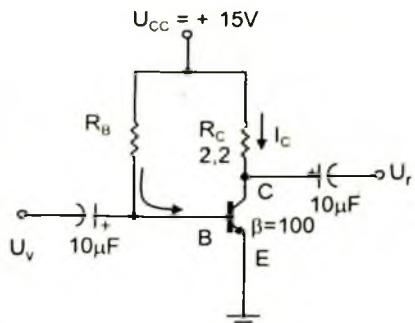
$$U_B = U_{BE} + U_E = 0,7V$$

$$U_C = U_{CE} + U_E = 5,4674V$$

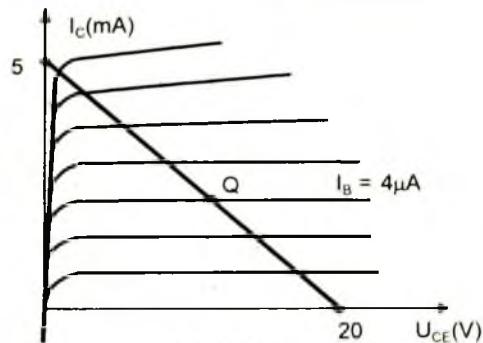
$$U_{BC} = U_B - U_C = 0,7 - 5,4674 = -4,7674V$$

Trong trường hợp này $U_E = 0V$.

Giá trị U_{BC} âm, chung tò chuyển tiếp colecto phan cực ngược.



Hình 3.15



Hình 3.16

Ví dụ 2: Cho mạch phan cực cố định có đường tải tĩnh và điểm làm việc tĩnh Q như hình 3.16. Hãy tính các giá trị U_{CC} , R_B , R_C .

Giải:

Từ hình 3.16 ta có:

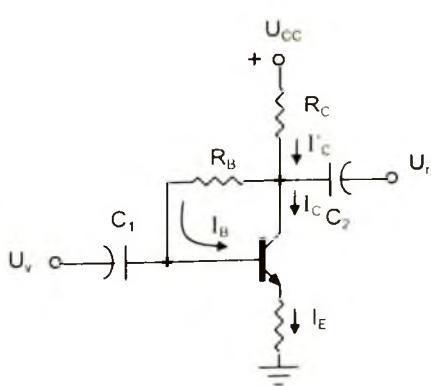
$$\text{Tại } I_C = 0: U_{CE} = U_{CC} = 20V$$

$$\text{Tại } U_{CE} = 0: I_C = 5mA$$

$$R_C = \frac{U_{CC}}{I_C} = \frac{20V}{5mA} = 4k\Omega$$

$$R_B = \frac{U_{CC} - U_{BE}}{I_B} = \frac{20V - 0,7V}{4\mu A} = 4,825M\Omega$$

3.3.3. Mạch phan cực kiêu hồi tiếp điện áp



Hình 3.17. Mạch phan cực kiêu hồi tiếp điện áp

Mạch phan cực kiêu hồi tiếp điện áp được cho trên hình 3.17. Một đường hồi tiếp từ cực C về cực B làm cho mạch đạt được sự ổn định đáng kể. Tuy nhiên điểm làm việc Q (được xác định bởi I_{CQ} và U_{CEQ}) không hoàn toàn độc lập β , nhưng ổn định hơn so với mạch phan cực bằng dòng cố định hoặc phan cực emitơ.

Theo định luật Kirchhoff II cho vòng bazơ–emitor ta có:

$$U_{CC} - (I_C R_C + I_B R_B + U_{BE} + I_E R_E) = 0$$

Mặt khác: $I'_C = I_C + I_B$. Tuy nhiên, dòng I_C và I'_C quá lớn so với I_B nên $I'_C \approx I_C$.

Thay thế $I'_C \approx I_C \approx \beta I_B$ và $I_E \approx I_C$ sẽ có kết quả là:

$$U_{CC} - \beta I_B R_C - I_B R_B - U_{BE} - \beta I_B R_E = 0$$

Rút gọn ta có:

$$U_{CC} - U_{BE} - \beta I_B (R_C + R_E) - I_B R_B = 0$$

$$\text{Vậy dòng } I_B \text{ là: } I_B = \frac{U_{CC} - U_{BE}}{R_B + \beta(R_C + R_E)}$$

Kết quả trên cho ta thấy phản hồi của điện trở R_C trở lại đầu vào, tương đương với sự phản hồi của R_E .

Điện trở R_B làm nhiệm vụ hối tiếp âm cả điện áp một chiều và xoay chiều. Trong đó hối tiếp âm điện áp xoay chiều làm giảm hệ số khuếch đại của mạch. Để khắc phục, thay điện trở R_B bằng hai điện trở với một tụ nối giữa chúng xuống mát.

Ví dụ 3: Xác định I_{CQ} và U_{CEQ} trong hình vẽ 3.19.

$$\text{Giải: } I_B = \frac{U_{CC} - U_{BE}}{R_B + (\beta + 1)R_E} = \frac{14,3V}{330k\Omega + 151k\Omega} = 29,73\mu A$$

$$I_C = \beta I_B = 150 \cdot 29,73\mu A = 4,46mA$$

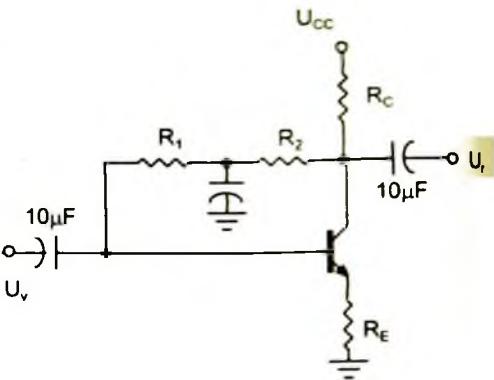
$$\begin{aligned} U_{CEQ} &= U_{CC} - I_C (R_C + R_E) \\ &= 15V - (4,46mA)(2,2k\Omega + 1k\Omega) = 0,73V \end{aligned}$$

Ví dụ 4: Tiếp tục tính lại ví dụ 3 với $\beta = 90$

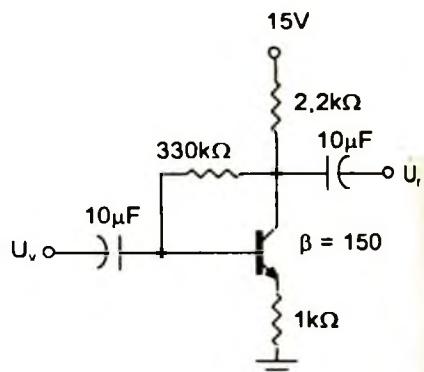
$$\text{Giải: } I_B = \frac{U_{CC} - U_{BE}}{R_B + \beta(R_E + R_C)} = \frac{15V - 0,7V}{330k\Omega + 90(2,2k\Omega + 1k\Omega)} = 23,1\mu A$$

$$\text{Và } I_C = \beta I_B = 90 \cdot 23,1\mu A = 2,08mA$$

$$\begin{aligned} U_{CEQ} &= U_{CC} - I_C (R_C + R_E) \\ &= 15V - (2,08mA)(2,2k\Omega + 1k\Omega) = 8,344V \end{aligned}$$



Hình 3.18



Hình 3.19

Nếu $I'_C \approx I_C$, đường tải tĩnh của mạch hồi tiếp điện áp tương tự như mạch phân áp và mạch phân cực emitơ.

3.3.4. Mạch phân cực kiểu hồi tiếp dòng điện

Mạch phân cực ổn định cực emitơ như hình 3.20. Điện trở R_E được mắc thêm để tăng độ ổn định hơn so với mạch phân cực cố định (điều này sẽ được minh họa qua các ví dụ sau này).

Theo định luật Kirchhoff II cho vòng bazơ–emitơ, ta có:

$$U_{CC} = I_B R_B + U_{BE} + I_E R_E$$

$$\text{Ta đã biết } I_E = (\beta + 1)I_B$$

Thay vào phương trình trên ta có:

$$U_{CC} = I_B R_B + U_{BE} + (\beta + 1)I_B R_E \Rightarrow U_{BE} = U_{CC} - I_B R_B - (\beta + 1)I_B R_E$$

$$\text{Rút } I_B \text{ ta được: } I_B = \frac{U_{CC} - U_{BE}}{R_B + (\beta + 1)R_E}$$

Khi nhiệt độ tăng dẫn đến dòng của tranzito tăng (do sự phát xạ cặp điện tử, lỗ trống tăng) thì U_{BE} giảm, dòng tranzito giảm cho nên mạch có tác dụng ổn định nhiệt tốt.

Theo định luật Kirchhoff II cho vòng collectơ – emitơ, ta có:

$$U_{CC} = I_C R_C + U_{CE} + I_E R_E$$

Thay thế $I_E \approx I_C$ ta có:

$$U_{CE} = U_{CC} - I_C (R_C + R_E)$$

Điện áp U_E được xác định bằng: $U_E = I_E R_E$

Điện áp U_C được xác định bằng: $U_C = U_{CE} + U_E$ hoặc $U_C = U_{CC} - I_C R_C$

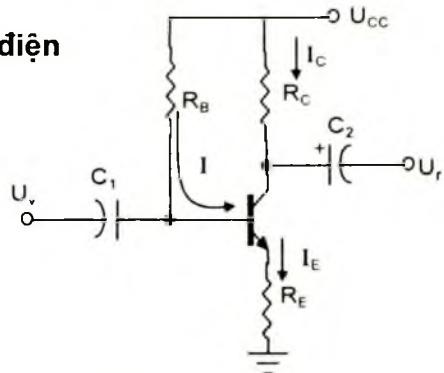
Điện áp tại cực B có thể xác định từ: $U_B = U_{CC} - I_B R_B$ hoặc $U_B = U_{BE} + U_E$

Điện trở R_E làm nhiệm vụ hồi tiếp âm dòng điện, để ngăn không cho hồi tiếp âm dòng xoay chiều (vì hồi tiếp âm dòng xoay chiều làm giảm hệ số khuếch đại của mạch) mắc tụ C_E song song với điện trở R_E để ngăn mạch đối với dòng xoay chiều ($Z_{CE} \ll R_E$).

Đường tải tĩnh của mạch phân cực emitơ được xác định như sau:

$$U_{CE} = U_{CC} - I_C (R_C + R_E)$$

Để vẽ đường tải tĩnh ta cần xác định hai điểm:



Hình 3.20. Sơ đồ phân cực hồi tiếp dòng điện

- Điểm thứ nhất: $U_{CE} = 0$
suy ra $I_C = U_{CC}/(R_C + R_E)$

- Điểm thứ hai: $I_C = 0$
suy ra $U_{CE} = U_{CC}$.

Ví dụ 5: Cho sơ đồ mạch phân cực emitơ như hình 3.21. Tính toạ độ điểm làm việc tịnh Q của mạch.

Giải:

$$I_B = \frac{U_{CC} - U_{BE}}{R_B + (\beta + 1)R_E} = \frac{20V - 0,7V}{470k\Omega + (121)0,56k\Omega} = 35,89\mu A$$

$$I_{CQ} = \beta I_B = 120 \cdot 35,89\mu A = 4,3mA$$

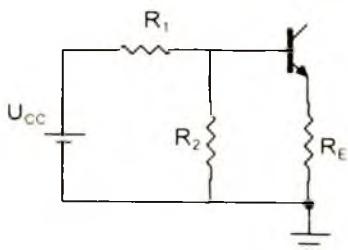
$$U_{CEQ} = U_{CC} - I_C (R_C + R_E) = 20V - 4,3mA \cdot (2,2k\Omega + 0,56k\Omega) = 8,13V$$

3.3.5. Mạch phân cực kiểu phân áp

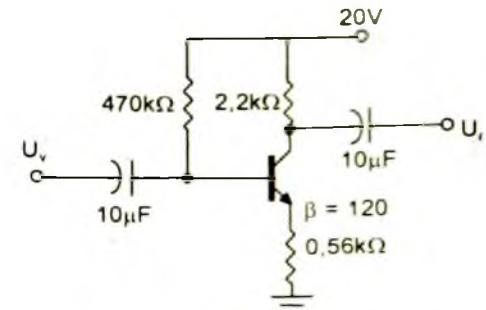
Trong các mạch phân cực trước, sự phân cực dòng điện I_{CQ} và điện áp U_{CEQ} là một hàm số của hệ số khuếch đại dòng điện (β). Trong khi đó, β là nhạy cảm với nhiệt độ và giá trị thực tế của β thì thường không được xác định chính xác. Vì thế, xây dựng được một mạch phân cực mà ít phụ thuộc, hoặc độc lập với β là vô cùng quan trọng. Với sơ đồ của mạch phân áp như hình 3.22, nếu chọn được các tham số của mạch hoàn hảo thì dòng điện I_{CQ} và điện áp U_{CEQ} có thể hoàn toàn độc lập với β .

3.3.5.1. Phân tích chính xác

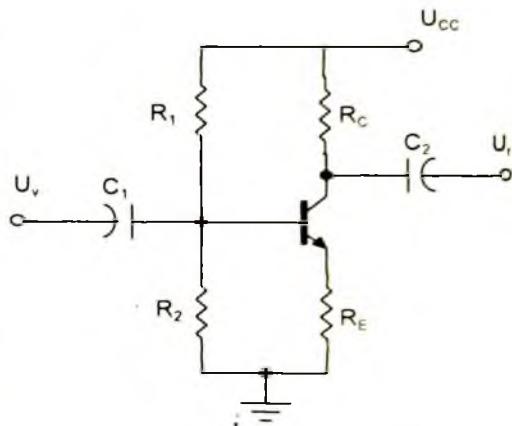
Đầu vào của sơ đồ hình 3.23 có thể vẽ lại như hình 3.24.



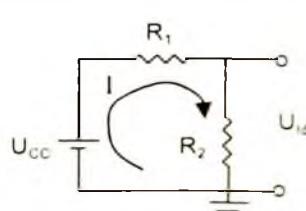
Hình 3.23



Hình 3.21



Hình 3.22. Mạch phân áp



Hình 3.24. Xác định U_{id}

Sử dụng định lý Thevenin^(*) ta có thể tính được dòng I_B như sau:
Ngắn mạch nguồn cấp U_{CC} (hình 3.23) ta có:

$$R_{td} = R_1 // R_2$$

Nguồn tương đương U_{td} (hình 3.24):

$$U_{td} = IR_2 = \frac{R_2 \cdot U_{CC}}{R_1 + R_2}$$

Từ sơ đồ tương đương Thevenin (hình 3.25)

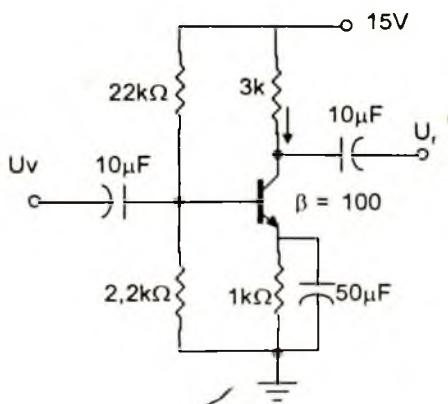
$$U_{td} - I_B \cdot R_{td} - U_{BE} - I_E \cdot R_E = 0$$

$$I_B = \frac{U_{td} - U_{BE}}{R_{td} + (\beta + 1)R_E}$$

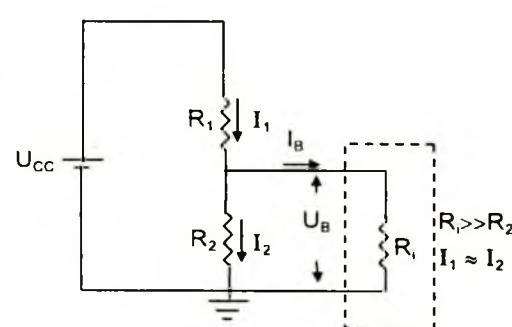
Với I_B tính được theo công thức trên ta có thể xác định được I_C , từ đó xác định được U_{CE} theo công thức:

$$U_{CE} = U_{CC} - I_C(R_C + R_E)$$

Ví dụ 6: Cho sơ đồ như hình 3.26. Xác định U_{CE} và I_C



Hình 3.26



Hình 3.27

Giải: $R_{td} = R_1 // R_2 = \frac{(22k\Omega)(2,2k\Omega)}{22k\Omega + 2,2k\Omega} = 2k\Omega$

$$U_{td} = \frac{R_2 U_{cc}}{R_1 + R_2} = \frac{(2,2k\Omega)(15V)}{22k\Omega + 2,2k\Omega} = 1,36V$$

^(*) Định lý Thevenin: Một phần của mạch điện có chứa nguồn nối với mạch điện bằng hai điểm có thể thay thế bằng một nguồn tương đương với sức điện động bằng điện áp hở mạch và nội trở bằng một phép toán tử biến đổi giữa điện áp hở mạch và dòng điện ngắn mạch giữa hai điểm đó.

$$I_B = \frac{U_{BD} - U_{BE}}{R_{BD} + (\beta + 1)R_E} = \frac{1,36V - 0,7V}{2k\Omega + 101.1k\Omega} = 6,4\mu A$$

$$I_C = \beta I_B = 100.6,4\mu A = 0,64mA$$

$$U_{CE} = U_{CC} - I_C(R_C + R_E) = 12,44V$$

3.3.5.2. Phân tích gần đúng

Đầu vào của mạch phân áp có thể được vẽ lại như hình 3.27. Với R_i là điện trở tương đương giữa bazơ và mát với điện trở cực emitơ R_E . Trong phần trước ta đã biết, trở kháng giữa bazơ và emitơ là $R_i = (\beta + 1)R_E$. Nếu R_i rất lớn hơn R_2 thì dòng I_B sẽ nhỏ hơn rất nhiều dòng I_2 , khi đó $I_2 \approx I_1$ và $I_B \approx 0$. Do đó:

$$U_B = \frac{R_2 U_{CC}}{R_1 + R_2} \quad (\text{công thức phân áp})$$

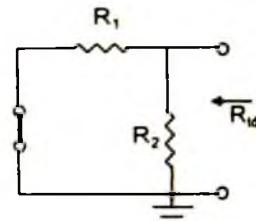
Vì $R_i = (\beta + 1)R_E \approx \beta R_E$. Khi phân tích gần đúng R_E phải thoả mãn điều kiện:

$$\beta R_E \geq 10R_2$$

Điện áp và dòng điện cực E được tính:

$$U_E = U_B - U_{BE}$$

$$I_E = \frac{U_E}{R_E}; I_{CQ} \approx I_E$$



Hình 3.28. Xác định R_i

Từ đó, điện áp U_{CE} được tính như sau:

$$U_{CE} = U_{CC} - I_C R_C - I_E R_E$$

$$U_{CEQ} = U_{CC} - I_C (R_C + R_E)$$

Với cách tính như trên, rõ ràng I_{CQ} và U_{CEQ} hoàn toàn độc lập với β .

Ví dụ 7: Hãy làm lại ví dụ trên với phương pháp phân tích gần đúng.

Giai: Dễ dàng thấy điều kiện $\beta R_E \geq 10R_2$ thoả mãn.

$$U_B = \frac{R_2 U_{CC}}{R_1 + R_2} = \frac{2,2.15}{22 + 2,2} = 1,36V$$

$$U_E = U_B - U_{BE} = 1,36 - 0,7 = 0,66V$$

Dòng điện tại cực collectơ và emitơ là:

$$I_C \approx I_E = \frac{U_E}{R_E} = \frac{0,66V}{1k\Omega} = 0,66mA \text{ so sánh với } 0,64mA.$$

Điện áp U_{CE} :

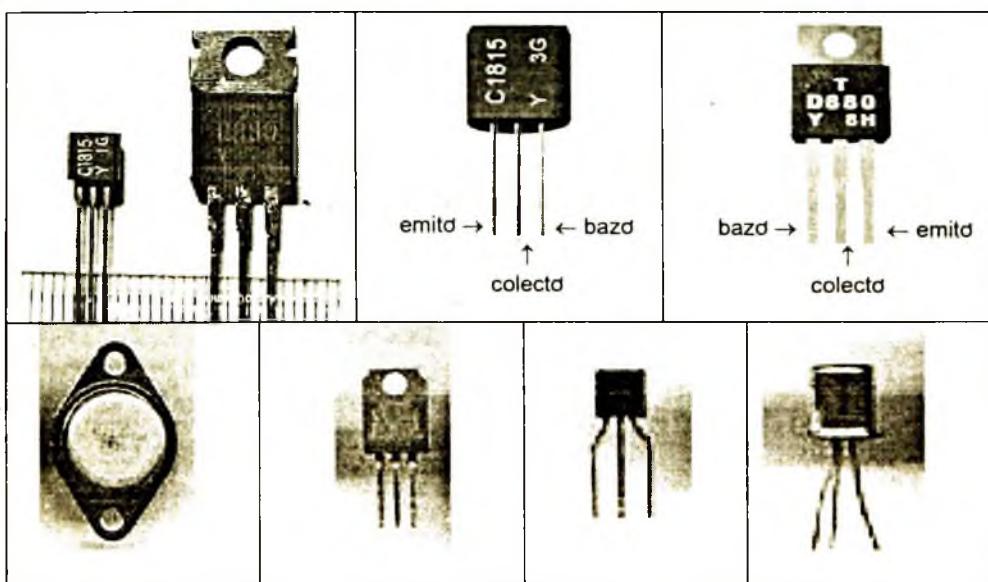
$$U_{CE} = U_{CC} - I_C(R_C + R_E) = 15 - 0,66mA.(3k\Omega + 1 k\Omega) = 12,36V$$
 so sánh với 12,44V trong phương pháp phân tích chính xác.

Như vậy, kết quả của phương pháp phân tích gần đúng rất gần với kết quả chính xác. Trong thực tế, nếu điều kiện $\beta R_E \geq 10R_2$ thoả mãn, người ta dùng phương pháp phân tích gần đúng để tính toán chế độ tĩnh của mạch phân áp.

Phương trình đường tải tĩnh như sau: $U_{CE} = U_{CC} - I_C(R_C + R_E)$

3.4. MỘT SỐ TRANZITO THƯỜNG GẶP

3.4.1. Hình dạng thực tế



Hình 3.29. Hình dạng thực tế của một số tranzito

3.4.2. Phương pháp kiểm tra tranzito

3.4.2.1. Sử dụng đồng hồ vạn năng VOM

Chỉnh đồng hồ ở thang đo điện trở.

Đối với tranzito NPN: đầu tiên đặt que đèn của đồng hồ vào chân cực bazơ và que đỏ vào chân cực emitơ của tranzito. Đồng hồ sẽ chỉ giá trị khoảng từ 100Ω đến vài $k\Omega$ (đối với tranzito Ge giá trị đọc được trên đồng hồ có thể nhỏ hơn).

Tiếp theo, di chuyển que đỏ đến chân cực colecto. Đồng hồ sẽ chỉ đến

một giá trị tương tự như trên. Bây giờ hãy thực hiện các thao tác tương tự với 4 cách tổ hợp các cặp chân, đồng hồ không lên kim. Trong trường hợp kim đồng hồ vọt lên có nghĩa là tranzito đó đã bị hỏng.

3.4.2.2. Sử dụng đồng hồ số DMM

Đặt đồng hồ ở chế độ kiểm tra diode (diode test). Đặt que đỏ của đồng hồ vào chân cực bazơ và que đen vào chân cực emitơ. Nếu tranzito tốt, giá trị điện áp nằm trong khoảng từ 0,45 đến 0,9V với tranzito đang kiểm tra là NPN và giá trị là vô cùng với tranzito thuộc loại PNP. Giữ nguyên que đỏ tại chân cực bazơ, chuyển que đen về cực collectơ; giá trị nhận được cũng tương tự như trường hợp trên. Đảo chiều que đo và thực hiện lại các bước trên, khi que đen của đồng hồ nằm tại cực bazơ và que đỏ nằm tại cực emitơ đồng hồ hiển thị giá trị trong khoảng từ 0,45 đến 0,9V với tranzito PNP và giá trị bằng vô cùng với tranzito NPN. Di chuyển que đỏ đến cực collectơ giá trị thu được tương tự như trên. Đặt que đen vào chân cực collectơ, que đỏ vào chân cực emitơ giá trị trên đồng hồ là vô cùng trong cả hai loại tranzito (NPN và PNP). Đảo chiều que đo, giá trị thu được tương tự như trên.

3.4.2.3. Kiểm tra tranzito công suất

Không giống như tranzito tín hiệu nhỏ, tranzito công suất có các mặt ghép B-E và B-C tương đương như một cặp diode (như vậy điện áp giữa C và E mới đạt được giá trị phù hợp khi hoạt động trong mạch). Do sự khác biệt về mặt cấu tạo như vậy nên khi kiểm tra tranzito công suất bằng đồng hồ thì giá trị thu được hơi khác so với tranzito thường một chút. Giá trị đồng hồ hiển thị khi đo kiểm tra giữa chân C-E sẽ nhỏ hơn giữa B-C và điện trở giữa B-E khoảng 50Ω thay vì xấp xỉ 0Ω như đối với tranzito thường.

CÂU HỎI BÀI TẬP

1. Hãy trình bày cấu tạo và nguyên tắc hoạt động của tranzito lưỡng cực loại PNP?

Phân biệt 4 chế độ làm việc của tranzito lưỡng cực? Khi cho tranzito lưỡng cực làm việc ở chế độ khuếch đại cần thỏa mãn điều kiện gì?

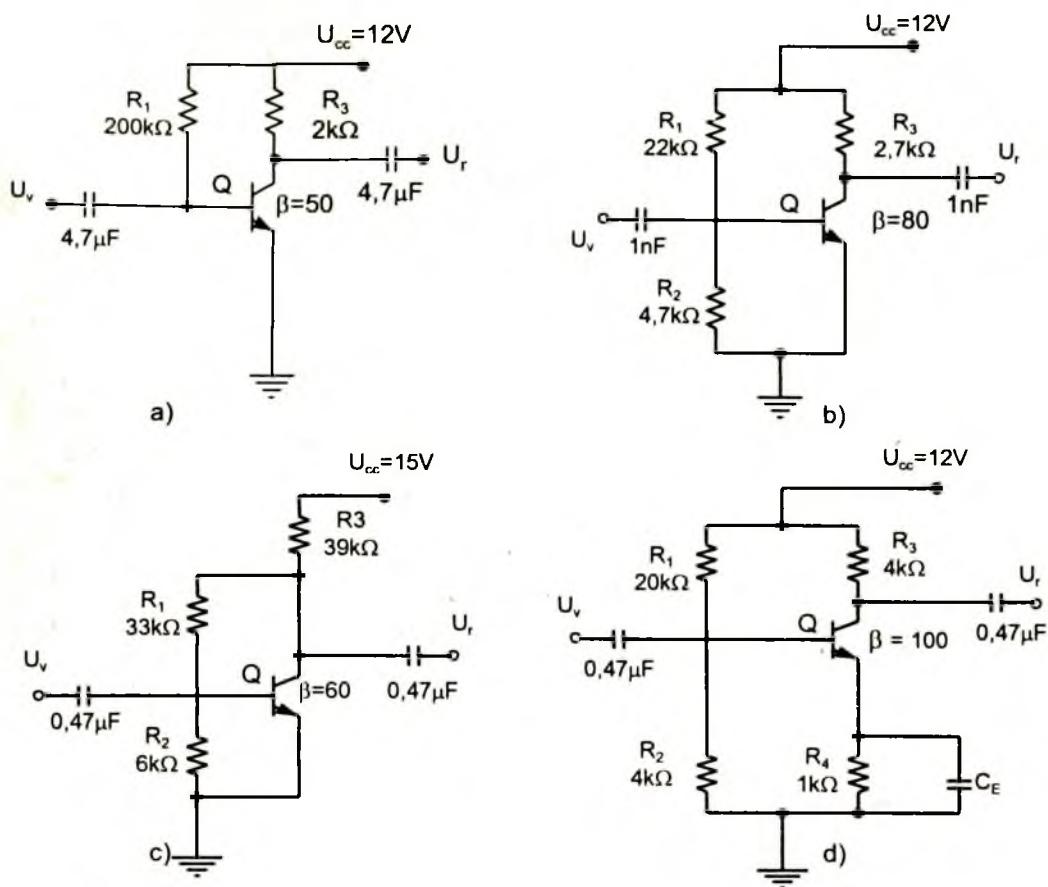
2. Định nghĩa đặc tuyến vào, ra, truyền đạt của tranzito lưỡng cực trong ba cách măc EC, BC, CC.

3. Cho các mạch điện sau:

Đối với mỗi mạch điện hãy tính:

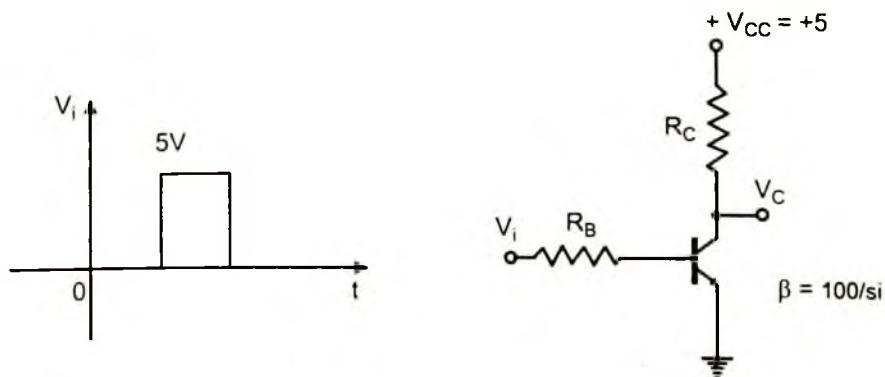
a) Điện áp và dòng điện một chiều trên các cực của tranzito.

b) Hãy vẽ đường tải tĩnh và xác định điểm làm việc tĩnh Q trên đặc tuyến ra của mạch.



Hình 3.30

4. Hãy thiết kế một mạch phân cực kiểu phân áp với nguồn điện $V_{CC} = 24V$, BJT sử dụng có $\beta = 100/si$ và điểm làm việc tĩnh có tọa độ: $I_{CQ} = 4mA$, $V_{CEQ} = 8V$. Chọn $V_E = 1/8V_{CC}$. Dùng điện trở có giá trị tiêu chuẩn.



Hình 3.31

5. Thiết kế mạch đảo với thông số như hình 3.31 BJT có $\beta = 100/\text{si}$ và $I = 8\text{mA}$. Hãy thiết kế với $I_B = 120\%I_{B\max}$ và dùng điện trở tiêu chuẩn.

6. Trong mạch điện hình 3.32.

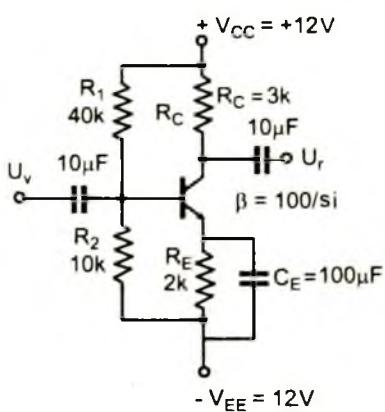
a) Xác định các trị phân cực I_B , I_C , V_E , V_{CE} .

b) Viết phương trình đường tải tĩnh.

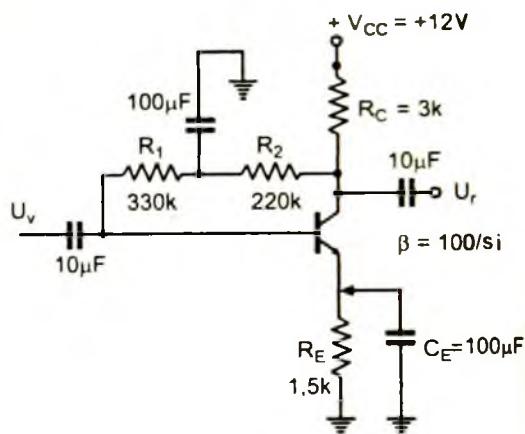
7. Trong mạch điện hình 3.33.

a) Xác định trị phân cực I_C , V_C , V_E , V_{CE} .

b) Vẽ đồ thị đường tải tĩnh đặc tuyến ra.



Hình 3.32



Hình 3.33

Chương này sẽ trình bày về tranzito trường FET. Nội dung bao gồm:

- Cấu tạo, nguyên lý hoạt động của tranzito trường JFET.
- Các cách mắc JFET, các họ đặc tuyến truyền đạt, đặc tuyến ra.
- Các phương pháp phân cực cho JFET.
- Cấu tạo, nguyên lý hoạt động của tranzito trường MOSFET kênh có sẵn (liên tục), MOSFET kênh cảm ứng (gián đoạn).
- Các cách mắc MOSFET, các họ đặc tuyến truyền đạt, đặc tuyến ra.
- Các phương pháp phân cực cho MOSFET kênh có sẵn, MOSFET kênh cảm ứng.

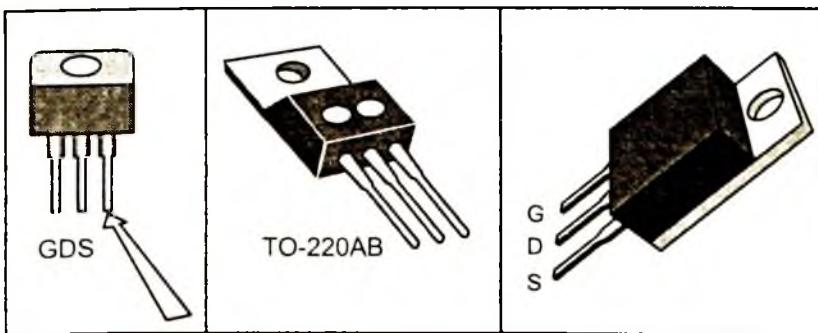
4.1. KHÁI QUÁT

Tranzito trường là một loại linh kiện bán dẫn mà hoạt động của nó dựa trên hiệu ứng trường. Dòng điện qua tranzito trường là dòng các phần tử tải điện cơ bản chạy qua kênh dẫn, kênh này được điều khiển bằng điện trường.

Có hai loại tranzito trường:

Tranzito trường loại JFET (Junction Field Effect Transistor): Là tranzito điều khiển hạt tải điện qua kênh dẫn bằng lớp tiếp giáp P–N hoặc hàng rào Schottky.

Tranzito trường loại MOSFET (Metal Oxide Semiconductor Field Effect Transistor) là loại tranzito trường điều khiển hạt tải điện qua kênh dẫn bằng cực cửa cách điện.



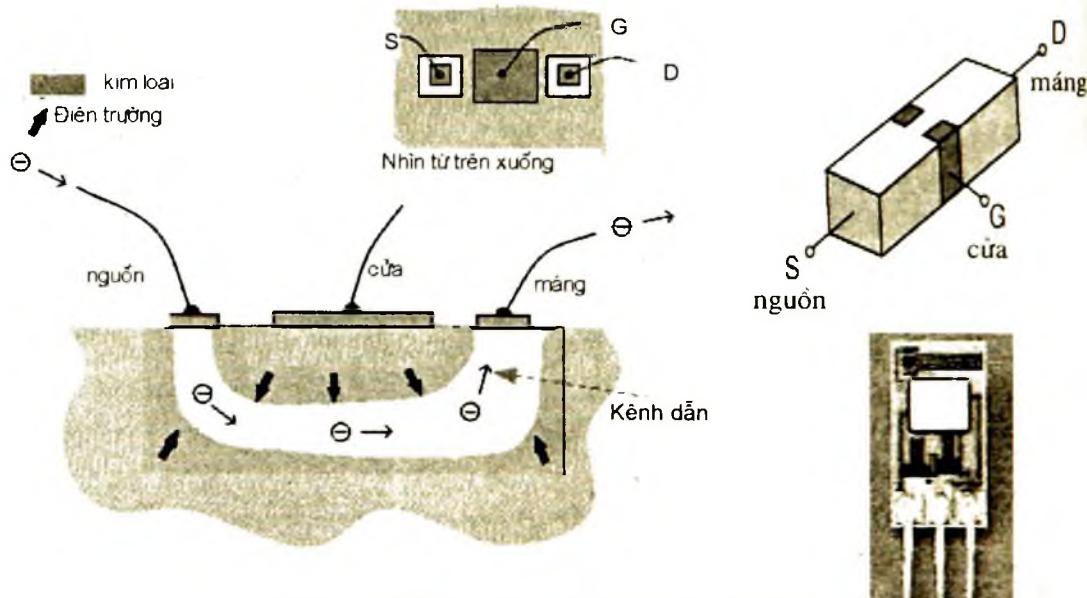
Hình 4.1. Hình dạng thực tế của FET

4.2. TRANZITO TRƯỜNG JFET

4.2.1. Cấu tạo và ký hiệu

JFET được gọi là FET đơn nối, có hai loại là JFET kênh N và JFET kênh P.

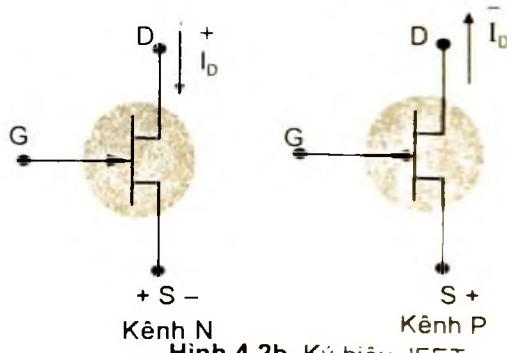
Cấu tạo của tranzito trường JFET kênh N được trình bày như hình 4.2a. Một phiến bán dẫn pha tạp ít loại N hình khối chữ nhật, hai đầu của phiến bán dẫn này là hai điện cực: cực nguồn S (Source) và cực máng D (Drain). Ở hai phía của phiến bán dẫn này được khuếch tán tạp chất để tạo ra bán dẫn loại P. Hai miền bán dẫn loại P này được nối với nhau và đưa ra một điện cực gọi là cực cửa G (Gate). Phần bán dẫn nằm dưới cực G từ cực S đến cực D gọi là kênh dẫn. Nếu kênh dẫn là bán dẫn loại P thì bán dẫn nối với cực G phải là loại N. Như vậy, giữa cực G và kênh dẫn hình thành chuyển tiếp P-N.



Hình 4.2a. Cấu tạo và hình dạng thực tế của JFET

JFET kênh P có cấu trúc tương tự như JFET kênh N, chỉ khác là bán dẫn nối giữa hai cực D và S là loại P.

Trên sơ đồ mạch điện, JFET được ký hiệu như hình 4.2b.



Hình 4.2b. Ký hiệu JFET

4.2.2. Nguyên lý hoạt động

Để cho JFET làm việc ở chế độ khuếch đại phải cung cấp nguồn điện sao cho tiếp xúc P–N phân cực ngược:

- Với kênh N: $U_{DS} >> 0$; $U_{GS} < 0$.

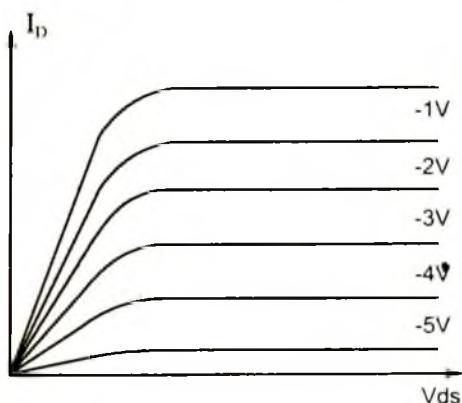
- Với kênh P: $U_{DS} \ll 0$; $U_{GS} > 0$.

Và các hạt dẫn luôn chuyển động từ cực nguồn S về cực máng D, tạo nên dòng điện trong mạch cực máng.

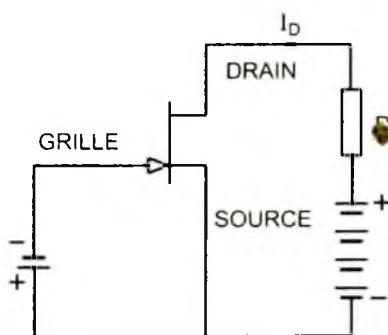
Xét hoạt động của JFET kênh N:

- Cung cấp nguồn U_{GS} sao cho: $U_{GS} < 0$

- Cung cấp nguồn U_{DS} sao cho: $U_{DS} >> 0$



Hình 4.3a. Đặc tuyến ra của JFET
kênh N



Hình 4.3b. Sơ đồ phân cực của JFET
kênh N

Khi cấp nguồn cho cực máng $U_{DS} >> 0$, thì điện thế tại mỗi điểm dọc theo kênh, từ cực nguồn S đến cực máng D, sẽ tăng dần từ 0V ở cực nguồn S đến trị số U_{DS} ở cực máng. Do vậy, tiếp xúc P–N sẽ bị phân cực ngược mạnh dần về phía cực máng. Bề dày tiếp xúc tăng dần về phía cực máng và tiết diện của kênh sẽ hẹp dần về phía cực máng.

Khi điện áp trên cực cửa $U_{GS} = 0$, hai tiếp xúc P–N sẽ được phân cực mạnh dần từ cực nguồn về phía cực máng, và bề dày của lớp tiếp xúc P–N sẽ tăng dần từ cực nguồn về cực máng. Do đó kênh cũng sẽ hẹp dần về phía cực máng. Tuy nhiên, ở trường hợp này, tiết diện của kênh là lớn nhất nên số các hạt dẫn điện tử chuyển động từ cực nguồn về cực máng là nhiều nhất. Do đó dòng điện chạy qua kênh là lớn nhất. Ta ký hiệu là I_{DSS} .

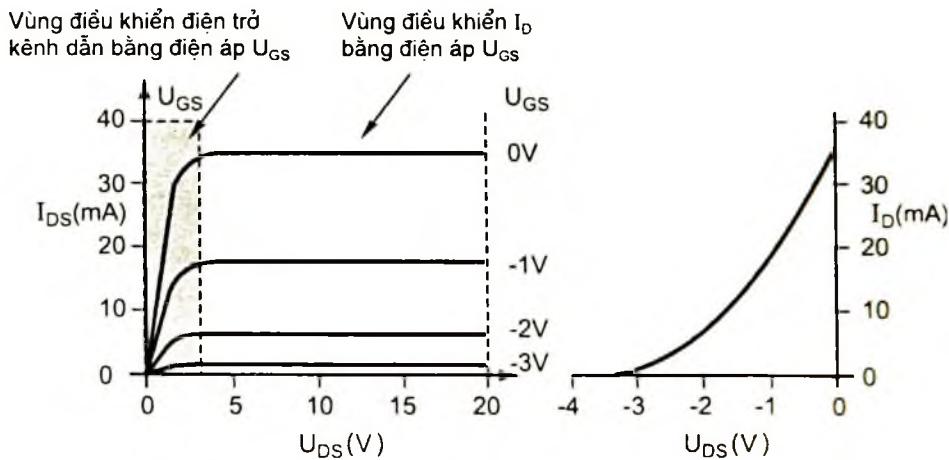
Khi điện áp đặt trên cực cửa có trị số âm ($U_{GS} < 0$), thì tiếp xúc P-N được phân cực càng mạnh hơn và tiết diện của kênh càng hẹp lại, điện trở của kênh càng tăng, nên dòng điện I_D giảm xuống.

Tiếp tục cho U_{GS} càng âm hơn, thì tiết diện của kênh càng hẹp hơn và dòng điện I_D càng giảm xuống. Khi điện áp trên cực cửa giảm xuống đến một trị số nào đó thì hai lớp tiếp xúc P-N phủ trùm lên nhau và kênh hoàn toàn biến mất. Lúc này dòng điện chạy qua kênh bằng 0 ($I_D = 0$). Trị số điện áp trên cực cửa trong trường hợp này được gọi là điện áp ngắt: $U_{GS} = U_{GSngắt}$.

Quan hệ giữa dòng điện bão hòa I_{DS} với điện áp U_{GS} cho ta đường đặc tuyến điều khiển hay còn gọi là đặc tuyến truyền đạt. Quan hệ này được thể hiện bằng hàm $I_{DS} = f(U_{GS})$ khi điện áp U_{DS} không đổi. Đây là một đường có dạng gần như đường cong parabol. Dòng điện máng bão

$$\text{hoà} \text{ được xác định theo phương trình Shockley: } I_{DS} = I_{DSs} \left(1 - \frac{U_{GS}}{U_{GSngắt}} \right)^2$$

Quan hệ này được thể hiện bằng hàm $I_D = f(U_{GS})$ khi điện áp U_{DS} không đổi. Ta có thể vẽ được đường đặc tuyến truyền đạt này bằng cách suy từ đặc tuyến ra (hình 4.4), hoặc vẽ trực tiếp theo phương trình Shockley.



Hình 4.4. Đặc tuyến ra và đặc tuyến truyền đạt của JFET kênh N

Qua đường đặc tuyến truyền đạt ta thấy: khi thay đổi điện áp trên cực cửa thì bề dày của lớp tiếp xúc P-N sẽ thay đổi, làm cho tiết diện của kênh cũng thay đổi theo. Do đó điện trở của kênh thay đổi và cường độ

dòng điện qua kênh cũng thay đổi. Như vậy điện áp trên cực cửa U_{GS} đã điều khiển được dòng điện ở cực máng I_D .

Theo lý thuyết, khi $U_{GS} = U_{GS_{ngắt}}$ thì bề rộng của kênh giảm xuống 0 và dòng điện máng bão hòa $I_{DSS} = 0$. Nhưng với linh kiện thực tế thì có một số dòng rò vẫn chảy qua kênh ngay cả khi ở điều kiện ngắt $|U_{GS}| > |U_{GS_{ngắt}}|$. Thông thường dòng rò bằng khoảng vài nA đối với FET chế tạo bằng silic.

Để xét quan hệ giữa dòng điện I_D và điện áp trên cực máng U_{DS} , ta phải đặt một điện áp lên cực cửa U_{GS} để phân cực ngược cho hai lớp tiếp xúc P–N, rồi sau đó giữ cố định. Thay đổi trị số điện áp U_{DS} từ 0V trở lên làm cho dòng điện I_D cũng thay đổi theo, ta có mối quan hệ giữa điện áp U_{DS} và dòng điện I_D . Quan hệ này được thể hiện bằng hàm:

$$I_D = f(U_{DS}) \Big|_{U_{GS}=\text{const}}$$

Khi cực $U_{DS} = 0V$, lúc này hai tiếp xúc P–N được phân cực ngược đồng đều từ cực nguồn đến cực máng, tiết diện kênh là lớn nhất nhưng dòng điện lúc này bằng 0 ($I_D = 0$) vì $U_{DS} = 0$.

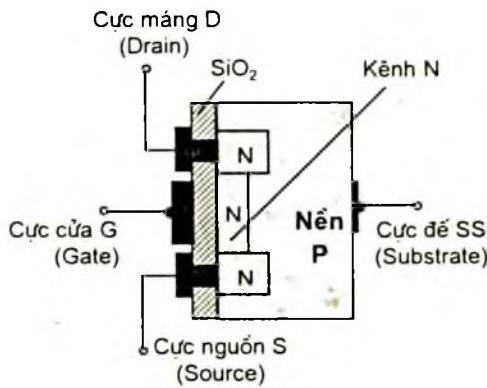
Tăng giá trị $U_{DS} > 0V$ thì điện thế tại mỗi điểm dọc theo kênh sẽ tăng dần từ cực nguồn đến cực máng, làm cho tiếp xúc P–N được phân cực ngược mạnh dần về phía cực máng. Dưới tác dụng của điện trường đặt trên cực máng, các điện tử chuyển động từ cực nguồn về cực máng tạo nên dòng điện trên mạch cực máng.

Khi tăng điện áp U_{DS} càng dương hơn, hai tiếp xúc P–N càng được phân cực mạnh hơn về phía cực máng, bề dày lớp tiếp xúc càng tăng về phía cực máng và tiết diện của kênh càng hẹp dần về phía cực máng, nhưng dòng I_D thì lại càng tăng và tăng tuyến tính với sự tăng của điện áp U_{DS} .

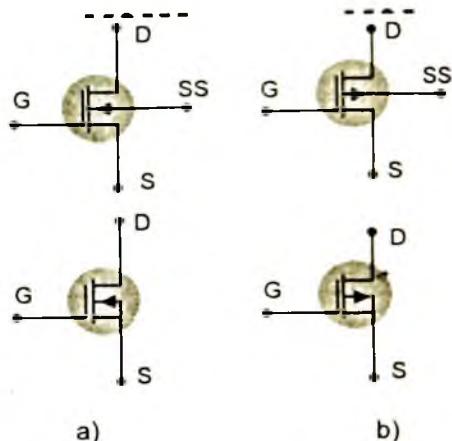
Khi điện áp U_{DS} tăng đến trị số mà tại đó hai tiếp xúc P–N chạm nhau, tạo ra “điểm thắt” của kênh, thì chỉ số điện áp đó gọi là điện áp U_{DS} bão hòa. Lúc này, dòng điện I_D đạt tới trị số dòng điện bão hòa I_{DSS} . Nếu tăng điện áp U_{DS} càng dương hơn thì cường độ dòng điện I_D không tăng nữa mà chỉ có tiếp xúc P–N được phân cực ngược mạnh hơn và chúng trùm phủ lên nhau làm cho một đoạn kênh bị lấp. Điều này dẫn đến chiều dài của kênh bị ngắn lại. Lúc này dòng I_D gần như không đổi khi điện áp U_{DS} tiếp tục tăng. Nếu tăng trị số điện áp U_{DS} lên quá cao thì có thể xảy ra hiện tượng đánh thủng tiếp xúc P–N. Khi có hiện tượng đánh thủng xảy ra thì dòng điện I_D sẽ tăng vọt lên.

4.3. TRANZITO TRƯỜNG MOSFET

MOSFET được chia làm hai loại là MOSFET kênh liên tục và MOSFET kênh gián đoạn. Mỗi loại kênh liên tục (kênh đặt sẵn) hay gián đoạn (cảm ứng) đều có phân loại theo chất bán dẫn là kênh N hay P. Ta chỉ xét các loại MOSFET kênh N và suy ra cấu tạo ngược lại cho kênh P.



Hình 4.5. MOSFET có kênh liên tục
loại N



Hình 4.6. Ký hiệu MOSFET có kênh liên tục
a) loại N; b) loại P

4.3.1. MOSFET kênh có sẵn

4.3.1.1. Cấu tạo và ký hiệu của MOSFET kênh có sẵn

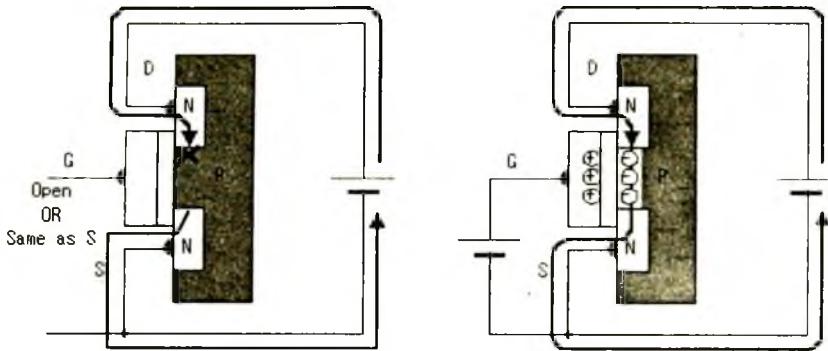
Trên nền đế là đơn tinh thể bán dẫn tệp chất loại P (Si-P), người ta pha tệp chất bằng phương pháp công nghệ đặc biệt (plasma, epitaxi hay khuếch tán ion) để tạo ra hai vùng bán dẫn loại N⁺ (nồng độ pha tệp cao hơn so với đế) và lấy ra hai điện cực là S và D. Hai vùng này được nối thông với nhau nhờ một kênh dẫn điện loại N có thể hình thành ngay trong quá trình chế tạo (loại kênh đặt sẵn). Tại phần đối diện với kênh dẫn, người ta tạo điện cực thứ ba là cực cửa G sau khi phủ lên trên bề mặt kênh một lớp cách điện mỏng SiO₂.

4.3.1.2. Nguyên lý hoạt động của MOSFET kênh có sẵn

Khi tranzito làm việc, thông thường cực nguồn S được nối với đế của linh kiện và được nối đất nên U_S = 0. Các điện áp đặt vào các chân cực cửa G và chân cực máng D là điện thế so với chân cực S. Nguyên tắc cung cấp nguồn điện cho các chân cực sao cho hạt dẫn đa số chạy từ cực nguồn S qua kênh về cực máng D để tạo nên dòng điện I_D trong mạch cực

máng. Còn điện áp đặt trên cực cửa có chiều sao cho MOSFET làm việc ở chế độ giàu hạt dẫn hoặc ở chế độ nghèo hạt dẫn.

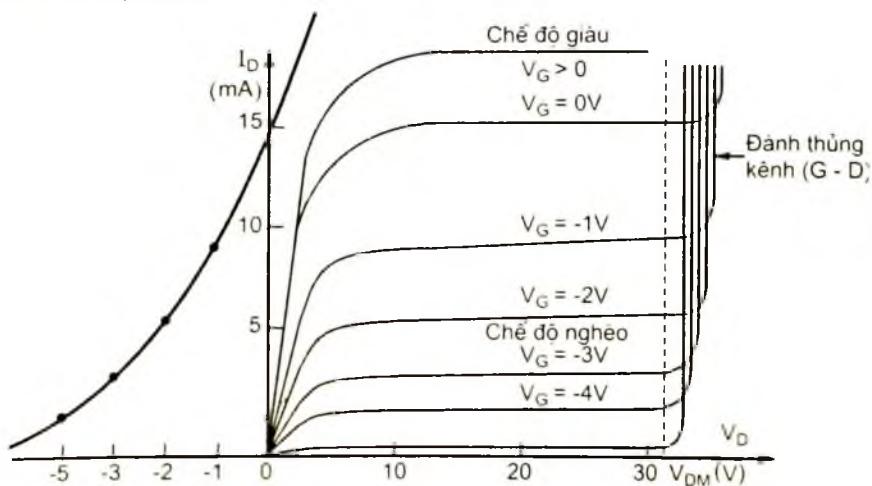
– Khi $U_{GS} = 0V$: Trường hợp này kênh dẫn điện có tác dụng như một điện trở, khi tăng điện áp U_{DS} thì dòng I_D tăng lên đến một trị số giới hạn là I_{DSS} (dòng I_D bão hòa). Điện áp U_{DS} ở trị số I_{DSS} cũng gọi là điện áp ngắt U_P giống JFET.



Hình 4.7. Phân cực cho MOSFET

– Khi $U_{GS} < 0V$: Lúc này cực G có điện thế âm nên đẩy các điện tử ở kênh N vào vùng nền P, làm thu hẹp tiết diện kênh dẫn điện N và dòng I_D bị giảm xuống do điện trở kênh dẫn điện tăng lên. Khi tăng điện thế âm ở cực G thì dòng I_D càng nhỏ và đến một trị số giới hạn dòng I_D gần như không còn, điện thế này ở cực G gọi là điện thế ngắt U_P .

Xét khả năng điều khiển (hay đặc tuyến điều khiển) của MOSFET kênh có sẵn loại N (hình 4.8).



Hình 4.8. Đặc tuyến ra của MOSFET kênh có sẵn loại N

Muốn xem xét khả năng điều khiển dòng điện của điện áp trên cực cửa ta phải giữ điện áp trên cực máng U_{DS} không đổi, sau đó thay đổi điện áp trên cực cửa và theo dõi sự thay đổi dòng I_D theo sự thay đổi của U_{GS} . Ta có hàm sau:

$$I_D = f(U_{GS}) \text{ khi } U_{DS} = \text{const}$$

Để các hạt dẫn điện tử chuyển động từ cực nguồn S về cực máng D, ta đặt một điện áp trên cực máng $U_{DS} > 0$ và giữ không đổi. Sau đó thay đổi điện áp trên cực cửa, U_{GS} có thể tăng theo chiều dương hoặc tăng theo chiều âm.

Nếu $U_{GS} < 0$, nhiều điện tử bị đẩy xa kênh làm mật độ hạt dẫn trong kênh giảm xuống, độ dẫn điện của kênh giảm và dòng điện chạy qua kênh I_D giảm xuống. Chế độ làm việc này ta gọi là chế độ nghèo hạt dẫn (hay chế độ tổn hao).

Nếu $U_{GS} > 0$, nhiều điện tử được hút về kênh làm nồng độ hạt dẫn trong kênh tăng lên, độ dẫn điện của kênh tăng và dòng điện chạy trong kênh I_D tăng lên. Chế độ làm việc này ta gọi là chế độ giàu hạt dẫn (chế độ tăng cường).

Xét họ đặc tuyến ra (hay quan hệ giữa dòng điện I_D và điện áp U_{DS}):

$$I_D = f(U_{DS}) \text{ khi } U_{GS} = \text{const.}$$

Trên họ đặc tuyến ra, khi điện áp trên cực máng $U_{DS} = 0V$, các hạt dẫn điện tử không thể chuyển động từ cực nguồn về cực máng nên dòng điện qua kênh bằng 0 ($I_D = 0$). Do đó đặc tuyến xuất phát từ gốc toạ độ. Điều chỉnh cho $U_{DS} > 0$, các điện tử bị đẩy về phía cực máng tăng dần nên dòng điện cực máng I_D cũng tăng theo. Đồng thời tiếp xúc P-N cũng bị phân cực ngược mạnh dần về phía cực máng làm cho kênh dẫn bị hẹp dần về phía cực máng còn dòng điện I_D thì tăng tuyến tính với sự tăng của điện áp U_{DS} .

Khi điện áp U_{DS} đạt tới trị số bão hòa (U_{DSbh}) thì dòng điện cực máng I_D cũng đạt tới trị số bão hòa I_{Dbh} . Trong trường hợp này, lớp tiếp xúc P-N chạm vào đáy của ôxít và kênh có điểm “thắt” tại cực máng.

Nếu cho $|U_{DS}| = |U_{DSbh}|$ thì dòng điện không đổi và giữ nguyên trị số bão hòa.

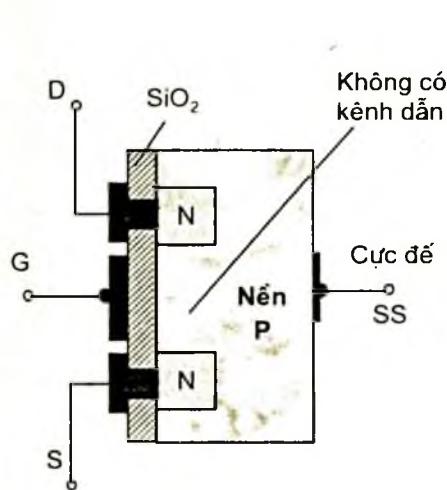
Nếu đặt U_{DS} quá lớn sẽ dẫn đến hiện tượng đánh thủng tiếp xúc P-N ở phía cực máng, lúc đó dòng điện I_D sẽ tăng vọt.

Khi thay đổi trị số điện áp trên cực cửa bằng một trị số khác và tiến hành công việc như trình tự trên ta sẽ thu được họ đặc tuyến ra.

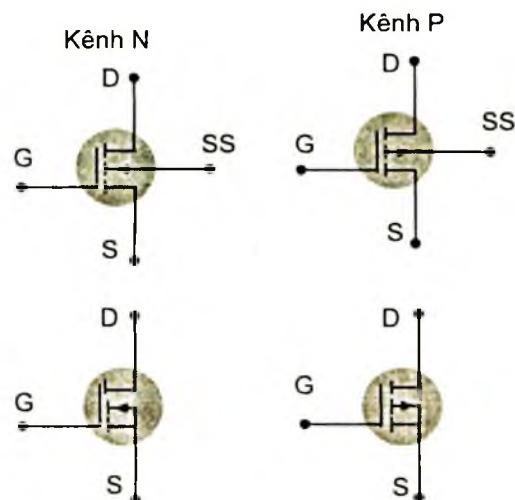
4.3.2. MOSFET kênh cảm ứng

4.3.2.1. Cấu tạo và ký hiệu của MOSFET kênh cảm ứng

Hình 4.9 giới thiệu cấu tạo của MOSFET kênh cảm ứng loại N, hình 4.10 là ký hiệu của chúng.



Hình 4.9. MOSFET kênh cảm ứng loại N



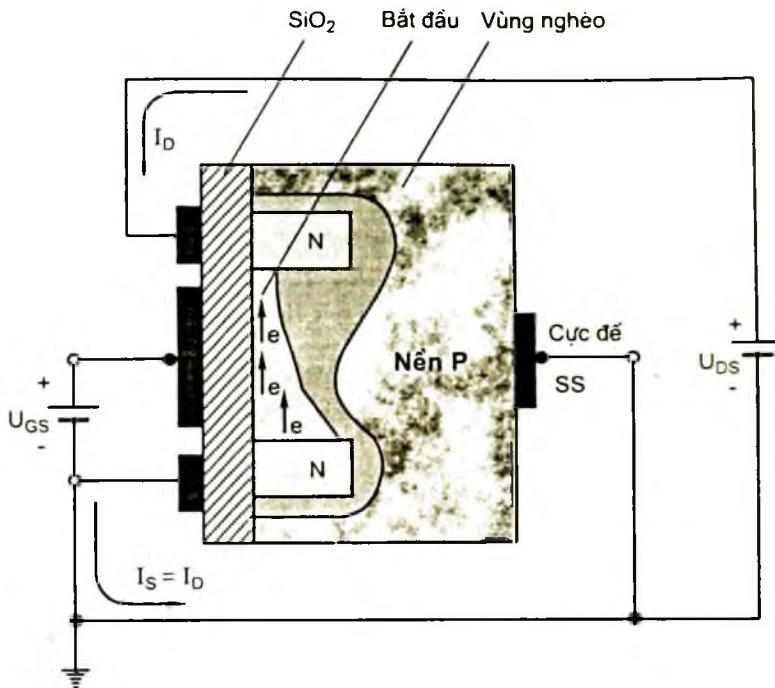
Hình 4.10. Ký hiệu của MOSFET kênh cảm ứng
a) loại N; b) loại P

Trong MOSFET kênh cảm ứng, hai vùng bán dẫn loại N pha nồng độ cao không dính liền nhau nên gọi là kênh gián đoạn. Mặt trên kênh dẫn điện cũng được phủ một lớp ôxít cách điện SiO_2 . Hai dây dẫn xuyên qua lớp cách điện nối vào vùng bán dẫn N gọi là cực S và D. Cực G có tiếp xúc kim loại bên ngoài lớp ôxít và cách điện đối với cực D và S.

4.3.2.2. Đặc tính của MOSFET kênh cảm ứng

Do cấu tạo kênh bị gián đoạn nên bình thường không có dòng điện qua kênh ($I_D = 0$) và điện trở giữa D và S rất lớn.

Theo nguyên lý cấp nguồn điện cho các chân cực, ta cấp nguồn điện $U_{GS} > 0$ để tạo kênh, còn U_{DS} có trị số lớn hơn vài lần để tác động cho các điện tử chuyển động từ cực nguồn về cực máng, tạo nên dòng điện I_D (hình 4.11).



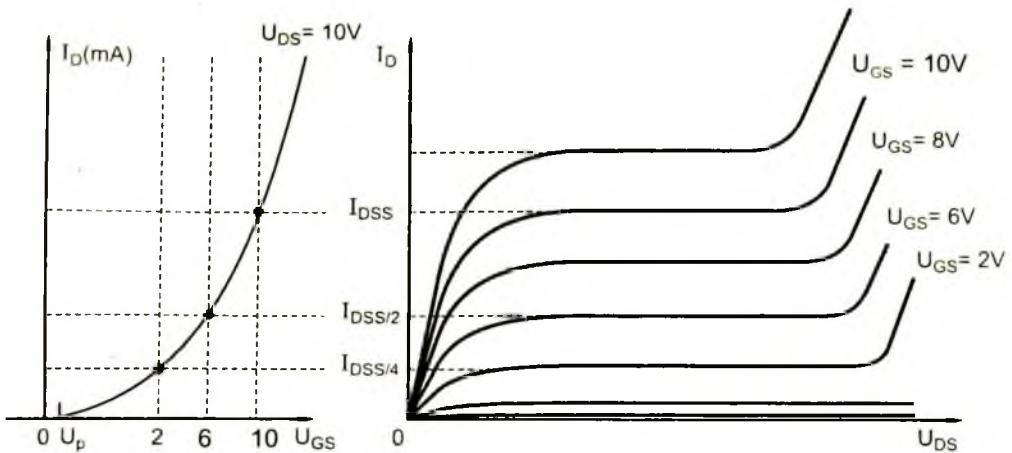
Hình 4.11. Đặc tính của MOSFET kênh gián đoạn

Khi ta đặt một điện áp lên cực cửa dương hơn so với cực nguồn ($U_{GS} > 0$) thì dưới tác dụng của điện trường vuông góc này, các lỗ trống của chất bán dẫn dẽ Si (bán dẫn loại P) sẽ di chuyển ra xa bề mặt tiếp giáp với lớp ôxít, ở đây chỉ còn lại các ion âm cố định. Khi tăng dần trị số dương của điện áp trên cực cửa đến một trị số $U = U_{GS}$ mà ta gọi là điện áp ngưỡng, các điện tử trong vùng dẽ được hút về bề mặt của lớp bán dẫn dẽ, tạo thành một lớp mỏng các điện tử nối liền cực nguồn S với cực máng D và kênh dẫn điện được hình thành.

Khi kênh đã xuất hiện, nếu ta đặt một điện áp vào cực máng càng dương hơn so với cực nguồn, thì dưới tác dụng của điện trường này, các điện tử sẽ xuất hiện càng nhiều ở vùng đối điện G và di chuyển dưới tác dụng của điện trường cực D khép kín dòng điện từ cực nguồn qua kênh về cực máng và tạo nên dòng điện trong tranzito.

Tiếp tục cho U_{GS} càng dương hơn nữa, tức là $|U_{GS}| > |U_{GS\text{ ngưỡng}}|$ thì số điện tử được hút về kênh càng nhiều, mật độ hạt dẫn trong kênh càng tăng lên, độ dẫn điện của kênh càng tăng thì cường độ dòng điện chạy qua kênh cũng sẽ tăng lên. Mối quan hệ giữa dòng điện cực máng I_D và

diện áp trên cực cửa U_{GS} được mô tả bằng đường cong trên hình 4.12. Đây chính là đặc tuyến truyền đạt của MOSFET kênh gián đoạn.



Hình 4.12. Các họ đặc tuyến của MOSFET kênh cảm ứng loại N

4.4. CÁC CÁCH MẮC CƠ BẢN CỦA FET

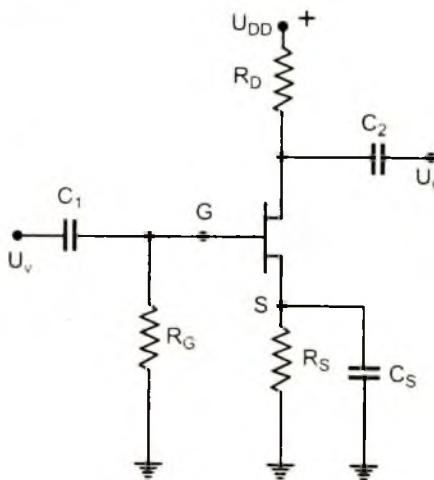
Ta đã biết rằng mức độ phân cực cho một tranzito lưỡng cực có thể được thiết lập bằng cách sử dụng các công thức:

$$U_{BE} = 0,7V; \quad I_C = \beta \cdot I_B; \quad \text{và } I_C \approx I_E;$$

Quan hệ giữa đầu ra và đầu vào được đặc trưng bởi hệ số β , nó là một hằng số thiết lập mối quan hệ tuyến tính giữa I_C và I_B . Đối với tranzito trường, mối quan hệ giữa đầu ra và đầu vào lại không tuyến tính, sự liên hệ không tuyến tính giữa I_D và U_{GS} có thể làm phức tạp hóa khi phân tích FET ở chế độ một chiều.

Sự khác biệt nữa giữa BJT (tranzito lưỡng cực) và FET là: biến điều khiển đầu vào cho BJT là dòng điện, trong khi ở FET là điện áp.

Các công thức chung đối với FET: $I_G \approx 0A$ và $I_D = I_S$.



Hình 4.13. Sơ đồ cực nguồn chung

Đối với JFET và MOSFET kênh đặt sẵn thì công thức Shockley cho quan hệ giữa đầu vào và đầu ra là: $I_D = I_{DSS} (1 - U_{GS}/U_{GS\text{ nguồn}})^2$

Còn đối với MOSFET kênh cảm ứng: $I_D = k(U_{GS} - U_{GS\text{ nguồn}})^2$

Hệ số k là một hằng số, nó được xác định nhờ các giá trị I_D và U_{GS} tương ứng trên đặc tuyến ra (ứng với mỗi một điểm bất kỳ trên đặc tuyến ra ta có một cặp (I_D , U_{GS}) tương ứng) gọi là $I_D(\text{on})$ và $U_{GS}(\text{on})$, khi đó:

$$k = I_D(\text{on}) / (U_{GS}(\text{on}) - U_{GS\text{ nguồn}})^2$$

Điều quan trọng là tất cả các công thức trên đây là đặc trưng cho linh kiện, chúng không thay đổi trong quá trình làm việc. Mức độ thay đổi của mạch điện được coi như sự thay đổi của dòng điện và điện áp kết hợp với điểm làm việc qua phương trình của nó.

Như các tranzito lưỡng cực, tranzito trường cũng có ba cách mắc trong các sơ đồ mạch khuếch đại là: Sơ đồ mắc cực nguồn chung, sơ đồ mắc cực máng chung, sơ đồ mắc cực cửa chung.

Sau đây ta xem xét sơ đồ từng cách mắc.

4.4.1. Sơ đồ cực nguồn chung

Sơ đồ mắc cực nguồn chung giống như sơ đồ EC trong BJT, có điểm khác là dòng vào I_D thực tế bằng 0 và trở kháng vào rất lớn.

4.4.2. Sơ đồ cực máng chung

Sơ đồ mắc cực máng chung giống như sơ đồ CC trong BJT. Tải R_S ở mạch cực nguồn và sơ đồ còn được gọi là mạch lặp cực nguồn.

4.4.3. Sơ đồ cực cửa chung

Sơ đồ này theo nguyên tắc không được sử dụng do có trở kháng vào nhỏ, trở kháng ra lớn nên không sử dụng được lợi thế của FET.

4.5. PHÂN CỰC CHO FET

Cũng tương tự như tranzito lưỡng cực, FET cũng có các cách cấp nguồn nhằm mục đích ổn định điểm công tác tĩnh là: cấp nguồn kiểu cố định điện áp, cấp nguồn kiểu hồi tiếp âm điện áp và cấp nguồn kiểu hồi tiếp âm dòng điện. Sau đây ta sẽ xét từng cách cấp nguồn riêng biệt đã nêu.

4.5.1. Sơ đồ phân cực cố định điện áp

Sơ đồ mạch cấp nguồn cho FET được biểu diễn trên hình 4.14.

Ta đã biết mục đích của việc cấp nguồn là nuôi sống mạch điện sao

cho mạch hoạt động một cách ổn định. Với sơ đồ như hình 4.14, cực điều khiển G được nuôi bởi nguồn V_1 . Do $I_G = 0$ nên điện áp đặt trên G:

$$U_G = -V_1$$

$$\text{Như vậy: } U_{GS} = U_G - U_S = U_G - 0 = -V_1$$

Theo công thức Shockley:

$$I_D = I_{DSS}(1 - U_{GS}/U_{GS\text{nguồn}})^2$$

Ta có thể suy ra I_D là một dòng điện ra ổn định (hay nói một cách khác mạch có điểm công tác ổn định).

Ví dụ 1: Với sơ đồ như hình 4.15 và cho biết dòng máng bão hòa là 8mA; điện áp thắt kênh là -6V. Tính toán tọa độ điểm công tác tĩnh của mạch.

Từ mạch điện ta có:

$$U_G = -V_1 = -3V \quad (\text{do } I_G = 0) \Rightarrow U_{GS} = -3V$$

Thay các giá trị $I_{DSS} = 8\text{mA}$; $U_{GS\text{nguồn}} = -6V$ vào công thức Shockley:

$$I_D = I_{DSS}(1 - U_{GS}/U_{GS\text{nguồn}})^2 = 8 \cdot 10^{-3} (1 - (-3)/(-6))^2 = 2\text{mA}$$

$$U_D = V_2 - I_D R_D = 10 - 2 \cdot 10^{-3} \cdot 10^3 = 8V$$

Vậy tọa độ điểm công tác tĩnh là (2mA; 8V).

4.5.2. Sơ đồ tự phân cực

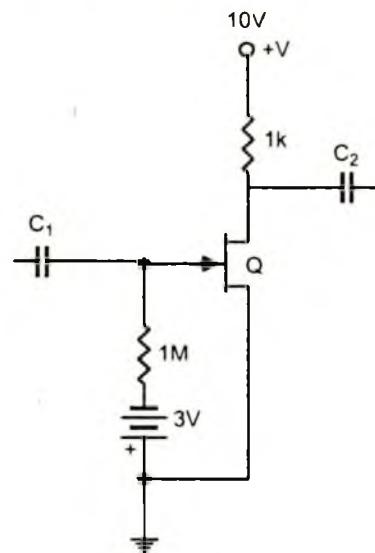
Sơ đồ tự phân cực cho FET được biểu diễn trên hình 4.15.

Theo hình vẽ ta có:

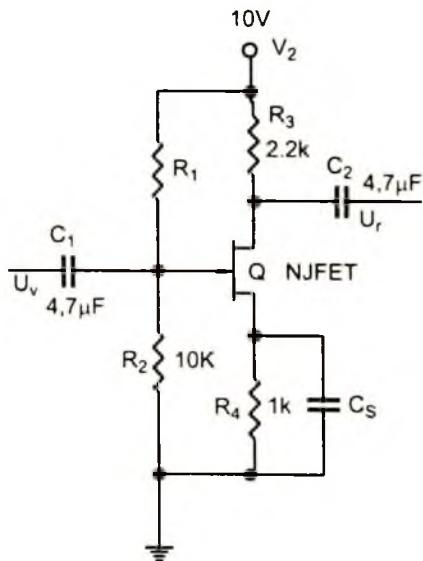
$$U_G = \frac{R_2 V_2}{R_1 + R_2} \quad (\text{do dòng } I_G = 0)$$

$$\begin{aligned} U_{GS} &= U_G - U_S = U_G - I_S R_4 \\ &= U_G - I_D R_4 \end{aligned}$$

Như vậy, nếu có các yếu tố bên ngoài tác động làm cho dòng điện I_D lồi ra thay đổi thì ngay lập tức điện áp điều khiển U_{GS} cũng thay đổi theo chiều ngược lại để cân bằng cho dòng ra. Đó chính là nguyên tắc làm việc của mạch tự phân cực.



Hình 4.14. Mạch cấp nguồn cố định áp



Hình 4.15. Mạch tự phân cực

Ví dụ 2: Cho sơ đồ mạch như hình 4.15 với dòng cực máng bão hòa bằng 8mA và điện áp thắt là -4V. Tìm toạ độ điểm công tác tĩnh.

Thay số vào biểu thức:

$$U_G = \frac{R_2 V_2}{R_1 + R_2} = \frac{10 \cdot 10^3 \cdot 10}{(100 + 10) \cdot 10^3} = 0,91V$$

Thay các giá trị $I_{DSS} = 8mA$; $U_{GS\text{ ngưỡng}} = -4V$ vào công thức Shockley:

$$\begin{aligned} I_D &= I_{DSS} (1 - U_{GS}/U_{GS\text{ ngưỡng}})^2 \\ &= 8 \cdot 10^{-3} (1 - (0,91 - 10^3 I_D)/(-4))^2 \end{aligned}$$

Giải phương trình trên thu được: $I_D = 1,496mA$ hoặc $I_D = 6,324mA$

Với $I_D = 1,496mA$ thì $U_D = 10 - 1,496 \cdot 2,2 = 6,708V$

Với $I_D = 6,324mA$ thì $U_D = 10 - 6,324 \cdot 2,2 = -3,912V$ (loại)

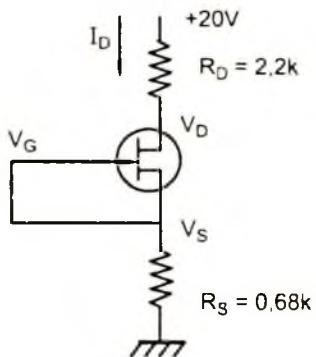
Vậy toạ độ điểm công tác tĩnh của mạch là (1,496mA; 6,708V)

CÂU HỎI BÀI TẬP

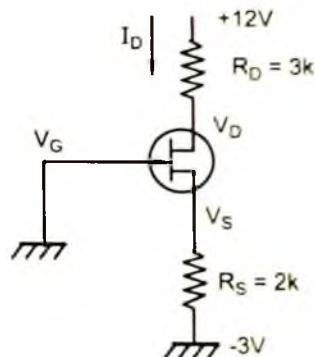
1. Xác định I_D , V_{DS} , V_D và V_S của mạch hình 4.16.

$I_{DSS} = 4,5mA$; $V_{GS} = -5V$.

2. Ở mạch hình 4.17, cho $V_{DS} = 8V$. Xác định I_D , V_D , V_S , V_{GS} .



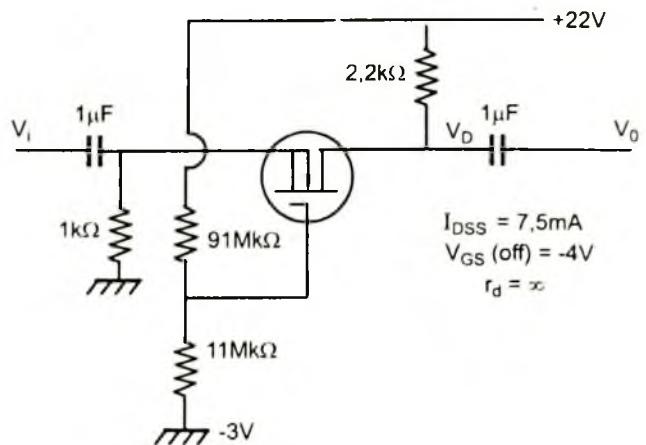
Hình 4.16



Hình 4.17

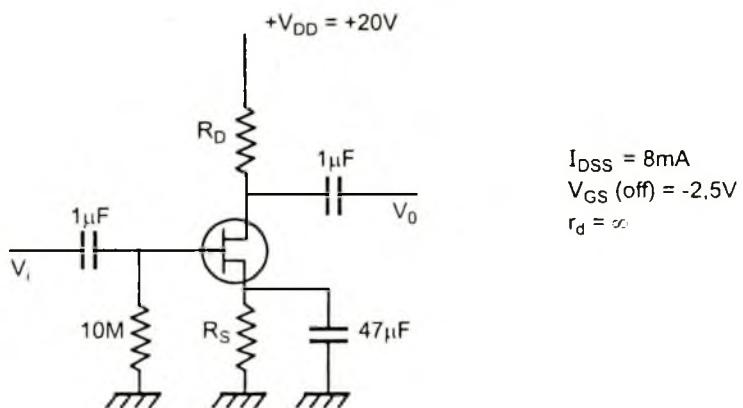
3. Hãy thiết kế một mạch tự phản cực dùng JFET có $I_{DSS} = 8mA$; $V_{GS(\text{off})} = 6V$ và điểm làm việc Q ở $I_{DQ} = 4mA$ với nguồn cung cấp $V_{DD} = +14V$. Chọn $R_D = 3R_S$.

4. Thiết kế một mạch phản cực kiểu phản áp dùng DE-MOSFET với $I_{DSS} = 10mA$, $V_{GS(\text{off})} = 4V$ có điểm làm việc Q có $I_{DQ} = 2,5mA$ và dùng nguồn cấp điện $V_{DD} = 24V$. Chọn $V_G = 4V$ và $R_D = 2,5R_S$ với $R_1 = 22M$.



Hình 4.18

6. Xác định giá trị của R_D và R_S trong mạch điện hình 4.19 khi được phân cực ở $V_{GSQ} = \frac{1}{2} V_{GS(\text{off})}$ và $V_{DSQ} = \frac{1}{2} V_{DD}$.



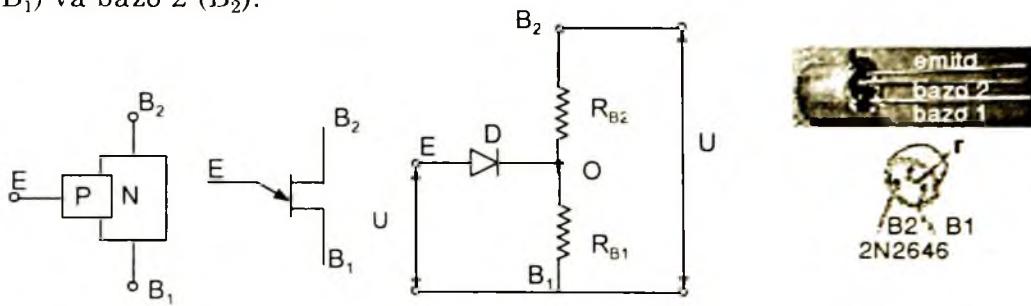
Hình 4.19

Nội dung chương 5 trình bày về cấu tạo, nguyên lý hoạt động, đặc tuyến von-ampe, hình dạng và ứng dụng của UJT, SCR, Triac, Diac.

5.1. UJT (TRANZITO MỘT LỚP CHUYỂN TIẾP)

5.1.1. Cấu tạo

UJT được chế tạo bằng cách trên một phiến bán dẫn loại N pha tạp ít (diện trở suất lớn) người ta tạo ra một vùng bán dẫn loại P pha tạp nhiều (diện trở suất nhỏ). Từ miền bán dẫn loại P này nôii ra điện cực emitơ, hai đầu của phiến bán dẫn loại N nôii ra hai điện cực là cực bazơ 1 (B_1) và bazơ 2 (B_2).



a) Cấu tạo

b) Ký hiệu

c) Sơ đồ tương đương

d) Hình dạng

Hình 5.1

5.1.2. Nguyên lý làm việc

Từ cấu tạo của UJT ta có sơ đồ tương đương như hình 5.1c. Phiến bán dẫn N có điện trở suất cao nên từ điểm B_1 đến điểm O (điểm tương ứng với mặt ghép P-N) được thay bằng điện trở R_{B1} thay đổi trong quá trình làm việc và từ điểm B_2 đến O được thay bằng điện trở R_{B2} hầu như giữ cố định trong quá trình làm việc, tổng hai điện trở này bằng điện trở từ B_1 đến B_2 ký hiệu là R_{BB} ($R_{BB} = R_{B1} + R_{B2}$). Chuyển tiếp P-N được thay bằng diốt D.

Nếu đặt vào giữa B_1 và B_2 một điện áp U_{BB} thì ta có điện áp tại điểm O khi cực E hở mạch là: $U_O = \frac{U_{BB}R_{B1}}{R_{B1} + R_{B2}} = \frac{R_{B1}}{R_{BB}} U_{BB}$

Điện áp U_O chính là điện áp đặt vào catôt của diốt D. Khi cực E hở mạch thì chỉ có dòng điện nhỏ chảy từ B_2 đến B_1 : $I_B = \frac{U_{BB}}{R_{BB}}$

Nếu cực emitor nối đất thì diốt D bị phân cực ngược và khi đó qua cực emitor E chỉ có dòng ngược (I_{E0}) chảy.

Nếu đặt vào giữa cực E và B_1 một điện áp dương U_{EB1} thì khi tăng U_{EB1} từ giá trị 0 đến U_O làm I_E giảm xuống 0. Lúc này anôt và catôt của diốt D sẽ có điện thế như nhau. Tiếp tục tăng U_{EB1} theo chiều dương, diốt D sẽ được phân cực thuận và tạo ra dòng thuận chảy từ cực E đến cực B_1 của UJT. Khi điện áp phân cực thuận cho diốt D còn nhỏ, dòng thuận I_E cũng còn nhỏ, nó chưa gây ảnh hưởng gì lớn đến điện trở R_{B1} , nhưng khi tăng U_{EB1} đến một giá trị nhất định thì dòng I_E sẽ làm giảm đáng kể điện trở R_{B1} (thường ký hiệu điện áp ứng với giá trị này là $U_{định}$ và dòng I_E tương ứng với điện áp này là dòng $I_{định}$, gọi là điện áp và dòng định). Khi đó các hạt dẫn được phun từ miền E và miền B_1 tăng lên đột ngột, khiến cho nồng độ hạt dẫn trong miền này tăng lên và do đó làm cho điện trở R_{B1} đột ngột giảm đi. Vì R_{B1} giảm nên U_O cũng đột ngột giảm đi, khiến cho diốt D càng có xu hướng được phân cực thuận, dòng I_E thuận tăng lên làm cho U_O tiếp tục giảm. Trong quá trình này, diốt D luôn phân cực thuận cho nên điện áp sụt trên nó không đáng kể, vì vậy có thể coi gần đúng $U_O = U_{EB1}$. Sau khi làm cho diốt D thông, dòng I_E có xu hướng ngày một tăng còn điện áp U_{EB1} lại ngày một giảm, đó chính là nguyên nhân làm xuất hiện hiệu ứng điện trở âm trong UJT. Dòng I_E không thể tăng mãi, nó bị giới hạn bởi điện trở nguồn. Sau khi được mở, UJT duy trì trạng thái này cho tới khi mạch vào hở mạch hoặc dòng I_E giảm xuống giá trị quá nhỏ.

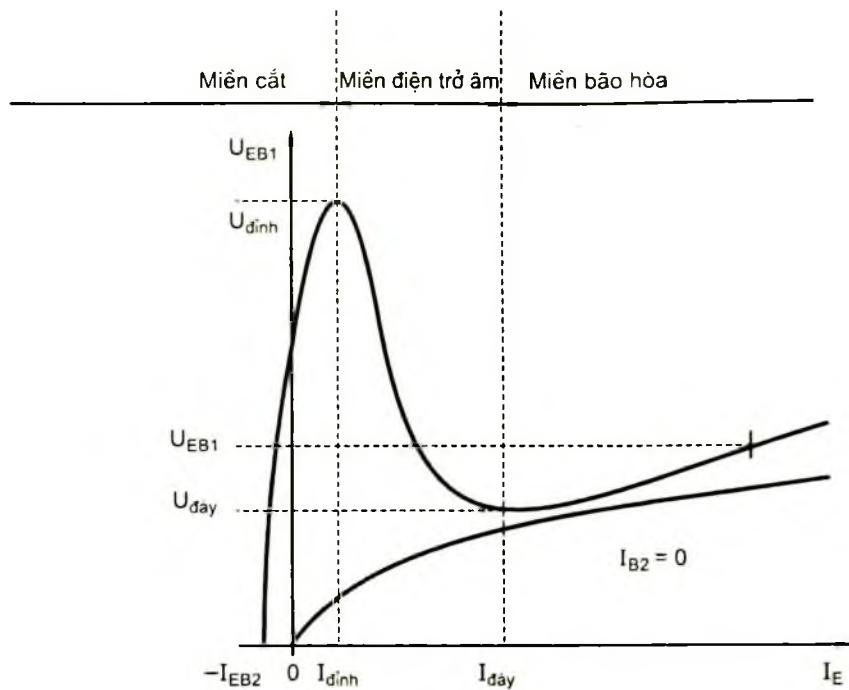
5.1.3. Đặc tuyến von–ampe của UJT

Đặc tuyến von–ampe của UJT được trình bày trên hình 5.2, mô tả quan hệ giữa dòng I_E và điện áp U_{EB1} .

Đặc tuyến chia làm 3 miền:

Miền cắt ($I_E = -I_{EB2}$): Ứng với miền này UJT chưa làm việc.

Miền điện trở âm: Như đã phân tích ở trên, trong miền này khi dòng I_E tăng thì điện áp U_{EB1} giảm.



Hình 5.2. Đặc tuyến của UJT

Miền bão hòa: Khi dòng I_E tăng tới một giá trị nhất định thì số hạt dẫn phun vào miền bazơ đạt tới giá trị bão hòa, điện trở R_{B1} không tiếp tục giảm nữa nên điện áp U_{EB1} cũng không giảm. Điện áp U_{EB1} ứng với giá trị này gọi là điện áp đáy ($U_{đáy}$). Dòng I_E ứng với điện áp này gọi là dòng đáy ($I_{đáy}$). Điện áp đáy được xác định bởi điện áp thuận của diốt và điện trở bão hòa R_{B1} . Nếu tiếp tục tăng dòng I_E thì điện áp U_{EB1} lại tăng.

Khi $I_{B2} = 0A$, chỉ tăng U_{EB1} một lượng nhỏ diốt D đã phân cực thuận cho nên đặc tuyến von–ampe trong trường hợp này hoàn toàn giống như đặc tuyến của diốt phân cực thuận, chỉ khác trong trường hợp này diốt được mắc nối tiếp với một điện trở.

5.1.4. Các tham số của UJT

– Điện trở trong miền bazơ R_{BB} : $R_{BB} = R_{B1} + R_{B2}$

Giá trị trung bình của R_{BB} thường là $7k\Omega$, cực đại là $10^5\Omega$, R_{BB} rất nhạy cảm với nhiệt độ, bởi vậy trong sổ tay thường cho hệ số nhiệt điện trở trên bazơ (αR_{BB}), giá trị điển hình của hệ số này là $0,9\%/\text{ }^\circ\text{C}$. Hệ số nhiệt độ này là hệ số nhiệt dương, tức là R_{BB} tăng khi nhiệt độ tăng. Căn cứ vào điện trở R_{BB} và công suất tiêu hao cực đại có thể xác định được giá trị cực đại của U_{BB} .

$$U_{BB} = (R_{BB} P_{DM})^{\frac{1}{2}}$$

trong đó P_{DM} là công suất tiêu hao cực đại.

– Tỷ số điện trở trong η

Tỷ số điện trở trong η là tỷ số giữa R_{B1} và R_{BB} . Cùng với điện áp U_{BB} và điện áp thuận trên chuyển tiếp emitơ (U_D), hệ số η xác định điện áp đỉnh của UJT: $U_{dinh} = U_D + \eta U_{BB}$

+ Đôi với diốt Si $U_D = 0,7V$.

+ Đôi với diốt Ge $U_D = 0,3V$.

– Điện áp bão hòa emitơ U_{Ebh}

Điện áp bão hòa emitơ U_{Ebh} là điện áp đặt vào emitơ làm cho UJT chuyển sang trạng thái bão hòa.

– Dòng đỉnh emitơ I_{dinh}

– Dòng dây I_{day} : Dòng dây I_{day} xác định giới hạn trên của dòng emitơ. Nếu điện trở nguồn điện áp kích thích quá nhỏ, có thể làm cho I_E bằng hoặc lớn hơn I_{dinh} và khi đó UJT giữ mãi ở trạng thái mở sau khi bị kích thích.

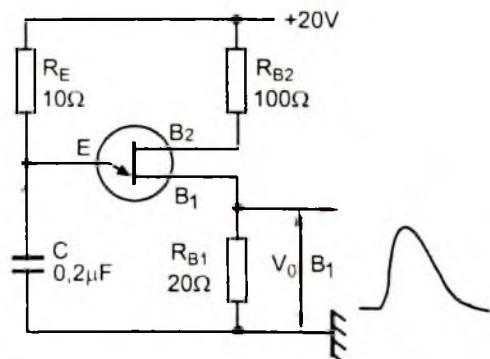
– Dòng điều chế bazơ I_B

Đó là dòng chảy vào B_2 khi UJT vừa mở, dòng này được điều chế bởi trạng thái mở của UJT.

5.1.5. Một ứng dụng điển hình của UJT: Dao động tạo xung răng cưa

Sơ đồ nguyên lý và dạng sóng dao động của mạch như hình 5.3. Nguyên lý hoạt động của mạch như sau:

Tụ C được nạp từ nguồn U_{BB} qua R_E , khi điện áp trên tụ bằng U_{dinh} của UJT thì UJT mở và tụ C phóng điện qua UJT làm cho điện áp trên hai cực của tụ hạ xuống bằng giá trị điện áp bão hòa của UJT, U_{Ebh} . Khi ấy UJT đóng và tụ C lại bắt đầu một lần nữa nạp điện. Quá trình cứ như vậy tiếp diễn và do đó điện áp ra lấy trên tụ C có dạng răng cưa, điện áp trên R_{B1} có dạng hàm mũ (nhọn đầu).



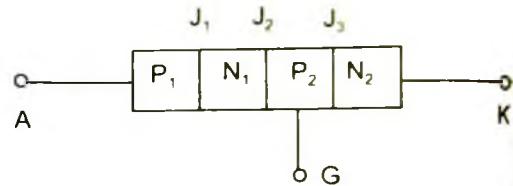
Hình 5.3. Mạch tạo dao động xung răng cưa

5.2. THYRISTO (SCR)

5.2.1. Cấu tạo

Thyristo được chế tạo từ 4 lớp bán dẫn P-N-P-N đặt xen kẽ nhau, như trên hình 5.4. Giữa các lớp bán dẫn này hình thành các chuyển tiếp lần lượt là J_1 , J_2 , J_3 .

Thyristo là linh kiện có ba chân cực được ký hiệu bằng các chữ A-anôt, K-catôt, và G-cực điều khiển. Cực anôt nối với phần bán dẫn P trước, còn catôt nối với phần bán dẫn N sau; cực điều khiển được nối với phần bán dẫn P sau.



Hình 5.4. Cấu tạo của thyristo



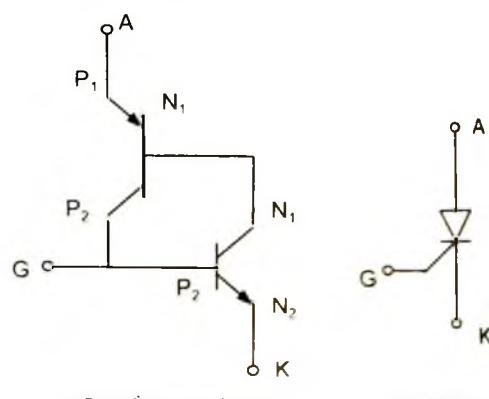
Hình 5.5. Hình dạng thực tế của thyristo

5.2.2. Nguyên lý làm việc

Có thể xem thyristo được tạo ra từ hai tranzito: $P_1N_1P_2$ và $N_1P_2N_2$ thể hiện trên hình 5.6.

5.2.3. Đặc tuyến von-ampé của thyristo (xem hình 5.7)

Đặc tuyến chia làm 4 miền: miền dẫn thuận, miền dẫn ngược, miền chặn thuận, miền chặn ngược.



a) Sơ đồ tương đương

b) Ký hiệu

Hình 5.6. Sơ đồ tương đương và ký hiệu thyristo

– Trường hợp phân cực ngược thyristo với $U_{AK} < 0$. Đặc tuyến ở đoạn này có thể coi như hai diốt phân cực ngược mắc nối tiếp (J_1 và J_3). Dòng qua thyristo chính là dòng rò ngược của diốt. Nếu tăng điện áp ngược đến một giá trị nhất định thì hai tiếp giáp J_1 và J_3 sẽ lần lượt bị đánh thủng, dòng ngược qua thyristo tăng lên đột ngột. Nếu không có biện pháp ngăn chặn, dòng ngược này sẽ làm hỏng thyristo. Vùng đặc tuyến ngược của thyristo trước khi bị đánh thủng gọi là miền chắn ngược.

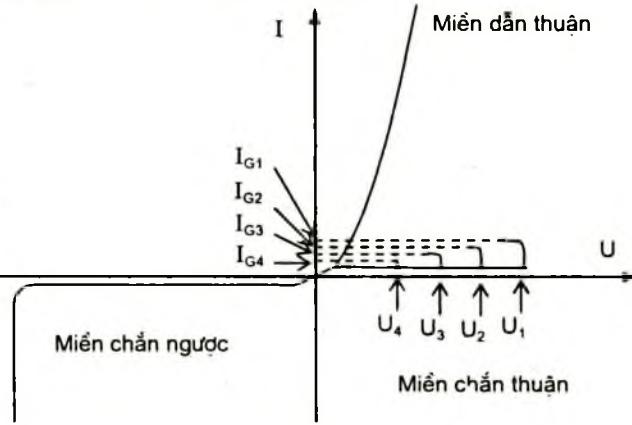
– Trường hợp phân cực thuận thyristo với $U_{AK} > 0$.

+ Khi cực điều khiển G hở mạch ($I_G = 0$), tiếp giáp J_1 và J_3 lúc này được phân cực thuận còn J_2 phân cực ngược. Khi U_{AK} còn nhỏ, dòng qua thyristo quyết định chủ yếu bởi dòng rò ngược qua J_2 . Xét chung cho cả thyristo thì dòng điện chảy

qua thyristo lúc này là dòng rò thuận I_{Fx} . Giá trị điển hình của dòng rò thuận (I_{Fx}) và dòng rò ngược (I_{Rx}) khoảng $100\mu A$. Nếu $I_G = 0$ thì dòng rò thuận sẽ giữ nguyên giá trị ban đầu. Khi tăng U_{AK} lên tới giá trị xấp xỉ điện áp đánh thủng chuyển tiếp J_2 (gọi là điện áp đánh thủng thuận U_{BE}) thì dòng I_{C0} trong thyristo đủ lớn làm cho hai tranzito trong sơ đồ tương đương mở và lập tức chuyển hẳn sang trạng thái bão hòa. Thyristo chuyển sang trạng thái mở, nội trở của nó đột ngột giảm đi, điện áp sụt giữa hai cực A và K cũng giảm xuống đến giá trị U_E gọi là điện áp dẫn thuận. Phương pháp chuyển thyristo từ khoá sang mở bằng cách tăng dần U_{AK} gọi là kích mở bằng điện áp thuận.

+ Khi $I_G \neq 0$, nghĩa là giữa cực G và cực K có một điện áp sao cho J_3 phân cực thuận. Dòng I_G do U_{GK} cung cấp sẽ cùng với dòng ngược vốn có trong thyristo I_{C0} làm cho T_2 có thể mở ngay với điện áp U_{AK} nhỏ hơn nhiều giá trị kích mở lúc $I_G = 0$. Dòng I_G càng lớn thì U_{AK} cần thiết tương ứng để mở thyristo càng nhỏ. Chú ý rằng nếu ngay từ đầu điện áp U_{GK} đã cung cấp một dòng I_G lớn hơn dòng mở cực tiểu của T_2 , nhưng điện áp U_{AK} vẫn chưa đủ lớn để phân cực thuận cho T_1 và T_2 thì thyristo cũng vẫn chưa mở.

Như trên đặc tuyến của thyristo mức dòng điều khiển I_G tăng từ I_{G1}



Hình 5.7. Đặc tuyến von-ampé của thyristo

đến I_{G4} tương ứng với mức điện áp U_{AK} giảm xuống từ U_1 tới U_4 . Đây là phương pháp kích mở thyristo bằng dòng trên cực điều khiển. Điện áp dẫn thuận U_F có thể viết $U_F = U_{BE1} + U_{BE2} = U_{BE2} + U_{CE1}$. Đôi với vật liệu silic thì điện áp bão hòa của tranzito silic vào cỡ 0,2V còn U_{BE} như đã biết vào cỡ 0,7V; như vậy suy ra $U_F = 0,9V$. Trên phân đặc tuyến thuận, phần mà thyristo chưa mở gọi là miền chấn thuận, miền thyristo đã mở gọi là miền dẫn thuận (hình 5.7). Quan sát miền chấn thuận và miền chấn ngược của thyristo thấy nó có dạng giống như đặc tuyến ngược của diốt chỉnh lưu thông thường.

Sau khi các điều kiện kích thích mở kết thúc, muốn duy trì cho thyristo luôn mở thì phải đảm bảo cho dòng thuận I_E lớn hơn một giá trị nhất định gọi là dòng ghim I_g (là giá trị cực tiểu của dòng thuận I_E). Nếu trong quá trình thyristo mở, I_G vẫn được duy trì thì giá trị dòng ghim tương ứng sẽ giảm đi khi dòng I_G tăng (hình 5.7). Trong các sổ tay thuyết minh các nhà sản xuất còn ký hiệu I_{HC} để chỉ dòng ghim khi cực G hở mạch và I_{HX} để chỉ dòng ghim đặc biệt khi giữa cực G và K được nối nhau bằng điện trở phân cực đặc biệt.

5.2.4. Tham số của thyristo

Hai cặp tham số quan trọng cần chú ý khi chọn các thyristo là dòng điện và điện áp cực đại mà thyristo có thể làm việc không bị đánh thủng ngược và đánh thủng thuận như đã trình bày ở trên. Điện áp dẫn thuận cực đại đảm bảo cho thyristo chưa mở theo chiều thuận chính là điện áp thuận, điện áp này thường được ký hiệu là U_{FOM} hoặc U_{FXM} đôi với trường hợp G nối với điện trở phân cực. Với ý nghĩa tương tự, người ta định nghĩa điện áp chấn ngược cực đại là U_{ROM} hoặc U_{RXM} , dòng điện thuận cực đại là I_{ROM} hoặc I_{RXM} .

Công suất tổn hao cực đại F_{AM} là công suất lớn nhất cho phép khi thyristo hoạt động bình thường.

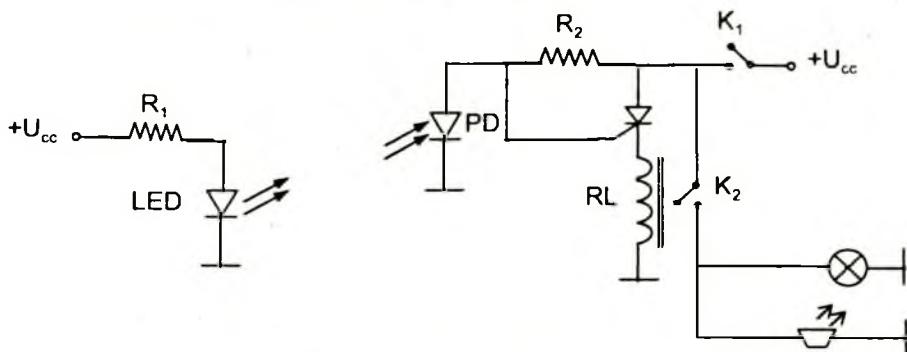
Điện áp cực khống chế U_G là mức điện áp ngưỡng cần để mở thyristo khi $U_{AK} = 6V$.

Những tham số vừa nêu trên đây thường được cho trong các sổ tay linh kiện ở nhiệt độ $25^{\circ}C$.

Với các thyristo làm việc ở chế độ xung tần số cao còn phải quan tâm đến thời gian đóng mở thyristo t_m là thời gian chuyển từ trạng thái đóng sang trạng thái mở và t_d là thời gian chuyển từ trạng thái mở sang trạng thái đóng của thyristo.

5.2.5. Một ứng dụng của thyristo: Mạch báo động

Sơ đồ nguyên lý mạch được cho trên hình 5.8.



Hình 5.8. Mạch báo động sử dụng thyristo

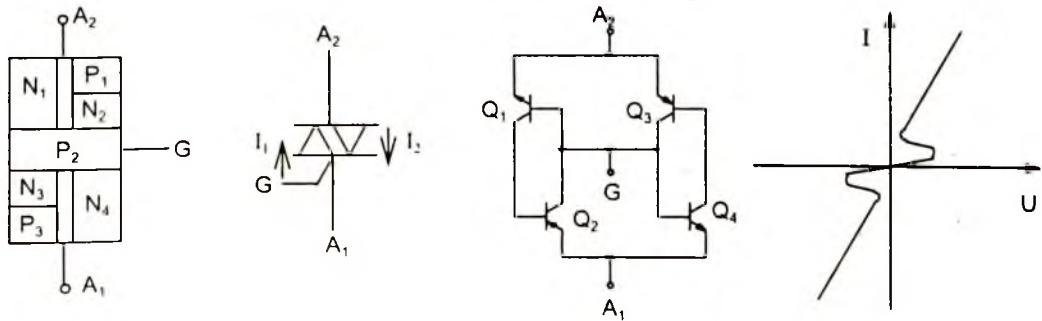
– Bình thường ánh sáng phát ra từ LED được PD (điốt thu quang) nhận, làm cho PD dẫn bão hòa nên sụt áp qua R_2 nhiều dẫn đến V_G của SCR thấp nên SCR tắt.

– Khi có người đi ngang qua khu vực giữa LED và PD thì PD tắt (do bị che ánh sáng) nên không còn sụt áp qua R_2 , lúc này áp $+U_{CC}$ đi qua R_2 đến G lớn đủ để kích cho SCR làm cho SCR dẫn nên role hoạt động làm đóng công tắc K_2 kích hoạt còi báo hoặc sáng đèn. Do tính tự giữ của SCR, nên SCR vẫn dẫn khi tiếp tục có người lướt ngang qua LED và PD trong một tích tắc thì PD dẫn trở lại làm cho V_G sụt thấp làm mất áp kích cho SCR. Muốn làm tắt SCR thì ta phải hở công tắc K_1 ra.

Thyristo còn được sử dụng trong mạch không chênh như mạch không chê xung, mạch không chê pha...

5.3. TRIAC

Cấu tạo, sơ đồ tương đương và đặc tuyến von-ampé của triac được trình bày trên hình 5.9.



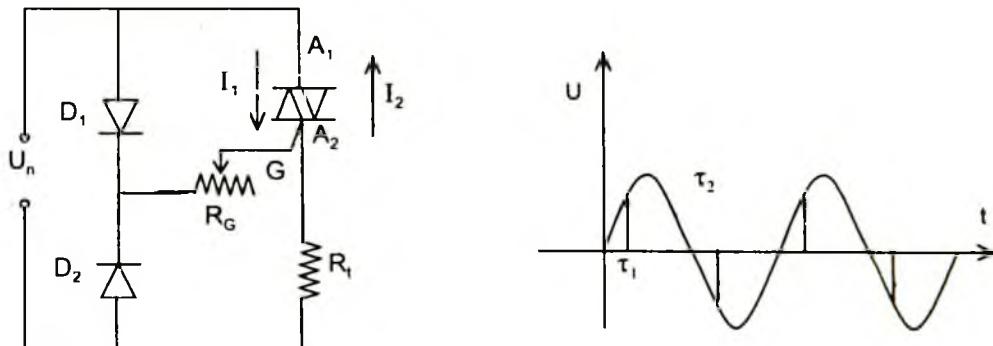
Hình 5.9. Cấu tạo, ký hiệu, sơ đồ tương đương và đặc tuyến của triac

Từ đó có thể thấy rằng triac tương đương với hai thyristo mắc song song ngược chiều chung cực G. Các cực của nó gọi là A₁, A₂ và G. Khi điện thế cực G dương so với cực A₂ và điện thế cực A₁ dương so với cực A₂ thì thyristo 1 mở (hai tranzito tương đương Q₁ và Q₂ mở). Trong trường hợp này, A₁ đóng vai trò anôt, còn A₂ đóng vai trò catôt. Khi điện thế cực G dương so với A₁ và điện thế cực A₂ dương so với cực A₁ thì thyristo 2 mở (hai tranzito tương đương Q₃ và Q₄ mở). Trong trường hợp này, A₂ đóng vai trò anôt, còn A₁ đóng vai trò catôt. Từ đó thấy rằng triac có khả năng dẫn điện theo cả hai chiều.

Sơ đồ không chế dùng Triac được trình bày trên hình 5.10.

Nguyên lý làm việc của mạch không chế:

- Ở nửa chu kỳ dương: D₁ thông nên có tín hiệu điều khiển vào G: U_{A1A2} > 0, U_{GA2} > 0. Do đó thyristo 1 dẫn theo I₁, U_t > 0.
- Ở nửa chu kỳ âm: D₂ thông nên U_{A1A2} > 0 ; U_{GA1} > 0. Do đó thyristo 2 dẫn theo I₂ ngược lại, U_t < 0. Điều chỉnh biến trở R_G sẽ thay đổi được τ₁, τ₂.



Hình 5.10. Sơ đồ không chế dùng triac

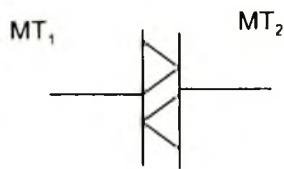
Vậy triac là dụng cụ dẫn điện hai chiều có điều khiển.

Triac được ứng dụng rất rộng rãi trong kỹ thuật điện tử, ví dụ:

- Kiểm tra và điều khiển vận tốc của môtô điện.
- Kiểm tra và điều khiển nhiệt độ.
- Kiểm tra và điều khiển cường độ chiếu sáng.
- Làm các mạch quét trong màn hình tivi...

5.4. DIAC

Về mặt cấu tạo, diac hoàn toàn giống như triac nhưng không có cực khống chế G. Hai cực MT₁, MT₂ hoàn toàn đối xứng nhau, khi lắp vào mạch ta không cần phân biệt thứ tự. Thực tế khi sử dụng diac ta quan tâm tới hai thông số: dòng tải và điện áp giới hạn. Điện áp giới hạn của diac khoảng 20 ÷ 40V. Diac được kích mở bằng cách nâng cao điện áp vào hai cực. Ký hiệu của diac như hình 5.11.



Hình 5.11. Ký hiệu của diac
trên sơ đồ

CÂU HỎI VÀ BÀI TẬP

1. a) Nêu đặc điểm cấu tạo của UJT và ký hiệu quy ước.
b) UJT đóng vai trò như một khoá điện tử thể hiện như thế nào trên đặc tuyến von-ampe của nó?
c) Các tham số quan trọng của UJT là gì?
2. Hãy nêu cách kiểm tra UJT dùng đồng hồ vạn năng.
3. a) Nêu cấu tạo và ký hiệu của SCR.
b) Nêu các cách kích mở SCR. Khi SCR đang nối mạch muốn chuyển sang trạng thái ngắt mạch thì phải làm như thế nào?
4. Hãy nêu cấu tạo, ký hiệu và tính chất của triac và diac. So sánh nguyên lý hoạt động của chúng trên đặc tuyến von-ampé.
5. Tại sao nói SCR, Diac, Triac là các khoá điện tử?

6.1. GIỚI THIỆU

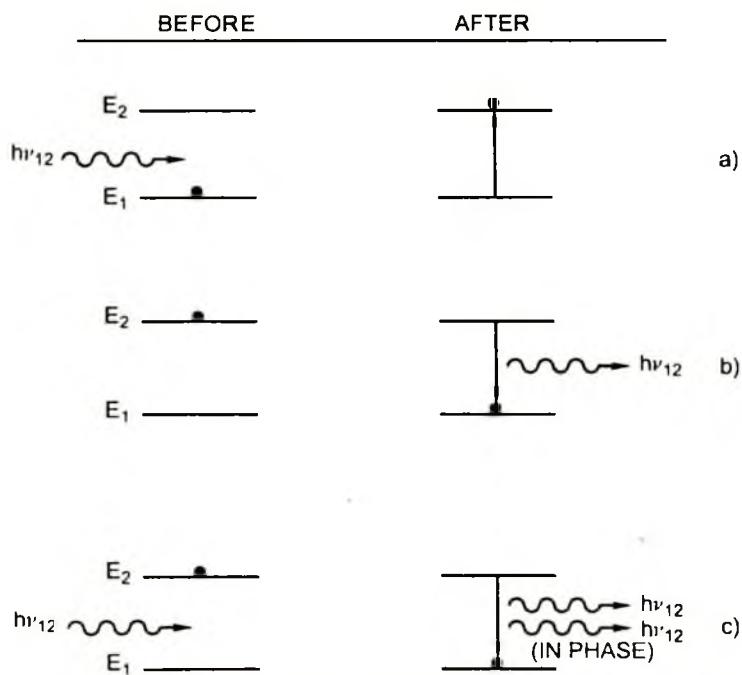
Các linh kiện quang điện tử là các linh kiện có khả năng thực hiện quá trình chuyển đổi giữa quang năng và điện năng, trong đó vai trò cơ bản chính là các hạt cơ bản của ánh sáng – hạt photon. Trong chương này, chúng ta sẽ xem xét cả bốn nhóm linh kiện quang điện tử: Nhóm LED (light emitting diode); nhóm diốt laze (laser diode) – có khả năng chuyển đổi điện năng sang dạng quang năng; nhóm các bộ thu quang (photodetector) – có khả năng chuyển tín hiệu quang thành dạng tín hiệu điện và nhóm pin mặt trời (solar cell) – có khả năng chuyển đổi quang năng sang điện năng.

6.1.1. Sự phát xạ ánh sáng

Có ba quá trình tương tác cơ bản giữa photon và điện tử trong chất rắn: sự hấp thụ, sự phát xạ tự nhiên và sự phát xạ kích thích. Chúng ta sử dụng một sơ đồ đơn giản để miêu tả các quá trình này trên hình 6.1. Xét hai mức năng lượng E_1 và E_2 của một nguyên tử, với E_1 tương ứng với trạng thái mức không (ground) và E_2 tương ứng một trạng thái mức cao (đã được kích thích). Mọi sự chuyển đổi bất kỳ giữa hai trạng thái đều có liên quan đến sự phát xạ hoặc hấp thụ của một photon với tần số v_{12} được xác định theo công thức $h\nu_{12} = E_2 - E_1$. Tại nhiệt độ phòng, hầu hết các nguyên tử trong chất rắn ở trạng thái mức không. Trạng thái này bị thay đổi khi một photon có năng lượng đúng bằng $h\nu_{12}$ chiếu vào. Nguyên tử ở trạng thái E_1 hấp thụ photon sẽ chuyển lên trạng thái E_2 . Sự thay đổi trạng thái năng lượng đó gọi là quá trình hấp thụ, như trong hình 6.1a. Trạng thái bị kích thích của nguyên tử không ổn định, chỉ sau một thời gian ngắn, không có bất kỳ một kích thích từ bên ngoài nào, nó vẫn tạo một sự chuyển dịch về trạng thái không, đồng thời phát ra photon với năng lượng bằng $h\nu_{12}$. Quá trình này được gọi là sự phát xạ tự

nhiên (hình 6.1b). Khi một photon với năng lượng $h\nu_{12}$ tác động vào một nguyên tử, trong khi nó vẫn đang ở trạng thái kích thích (hình 6.1c), nguyên tử bị kích thích, tạo một chuyển dịch về trạng thái không và phát ra photon có năng lượng $h\nu_{12}$. Quá trình này được gọi là quá trình phát xạ kích thích. Sự phát xạ kích thích phát ra ánh sáng đơn sắc do mỗi photon có một năng lượng chính xác $h\nu_{12}$ và tính định hướng cao do tất cả photon phát ra đồng pha.

Quá trình hoạt động của LED là phát xạ tự nhiên; của diốt laze là phát xạ bị kích thích; còn của bộ thu quang và pin mặt trời là quá trình hấp thụ.



Hình 6.1. Các quá trình chuyển mức cơ bản giữa hai mức năng lượng

Giả thiết rằng mật độ tức thời của E_1 và E_2 tương ứng là n_1 và n_2 . Dưới điều kiện cân bằng nhiệt và điều kiện $(E_1 - E_2) > 3kT$, mật độ này tuân theo phân bố Boltzman:

$$\frac{n_2}{n_1} = e^{-(E_2 - E_1)/kT} = e^{-h\nu_{12}/kT} \quad (6.1)$$

Dấu mũ âm chỉ ra rằng $n_2 < n_1$ trong điều kiện cân bằng nhiệt, nghĩa là hầu hết các điện tử đều ở mức năng lượng thấp hơn.

Trong trạng thái ổn định, mức phát xạ kích thích và mức phát xạ tự nhiên phải cân bằng với mức hấp thụ để duy trì hằng số mật độ n_1 và n_2 .

không đổi. Mức phát xạ kích thích tỷ lệ thuận với mật độ năng lượng của trường photon $\rho(hv_{12})$ hay tổng năng lượng trong trường phát xạ trên một đơn vị thể tích thì ứng với một đơn vị tần số. Vì thế, mức phát xạ kích thích được xác định bằng $B_{21}n_2\rho(hv_{12})$, trong đó n_2 là mật độ điện tử ở mức cao và B_{21} là hằng số tỷ lệ. Mức phát xạ tự nhiên chỉ tỷ lệ với mật độ điện tử ở mức cao, được xác định bằng $A_{21}n_2$, trong đó A_{21} là hằng số. Mức hấp thụ tỷ lệ với mật độ điện tử tại mức thấp tới $\rho(hv_{12})$, được xác định bằng $B_{12}n_1\rho(hv_{12})$ trong đó n_1 là mật độ điện tử ở mức thấp, B_{12} là hằng số tỷ lệ. Như vậy, để có trạng thái ổn định thì cần phải thoả mãn:

$$\text{Mức phát xạ kích thích} + \text{Mức phát xạ tự nhiên} = \text{Mức hấp thụ}$$

$$\text{Hay: } B_{21}n_2\rho(hv_{12}) + A_{21}n_2 = B_{12}n_1\rho(hv_{12}) \quad (6.2)$$

Từ phương trình (6.2) suy ra:

$$\frac{\text{Mức phát xạ kích thích}}{\text{Mức phát xạ tự nhiên}} = \frac{B_{21}}{A_{21}}\rho(hv_{12}) \quad (6.3)$$

Để tăng cường tỷ số mức phát xạ kích thích/mức phát xạ tự nhiên, phải tạo được mật độ năng lượng trường photon $\rho(hv_{12})$ rất lớn. Muốn vậy, người ta sử dụng một hốc cộng hưởng quang. Từ phương trình (6.3) suy ra:

$$\frac{\text{Mức phát xạ kích thích}}{\text{Mức hấp thụ}} = \frac{B_{21}}{B_{12}} \left[\frac{n_2}{n_1} \right] \quad (6.4)$$

Nếu mức phát xạ kích thích của các photon nhiều hơn mức hấp thụ của các photon thì cần phải có mật độ điện tử trong mức cao lớn hơn trong mức thấp. Điều kiện này được gọi là sự đảo lộn mật độ (population inversion), trong điều kiện cân bằng vẫn có hiện tượng đảo ngược này. Chúng ta sẽ xem xét nhiều phương pháp khác nhau để có được mật độ năng lượng trường photon lớn và đạt được sự đảo lộn mật độ để có thể đạt được mức phát xạ kích thích trội hơn mức phát xạ tự nhiên và mức hấp thụ.

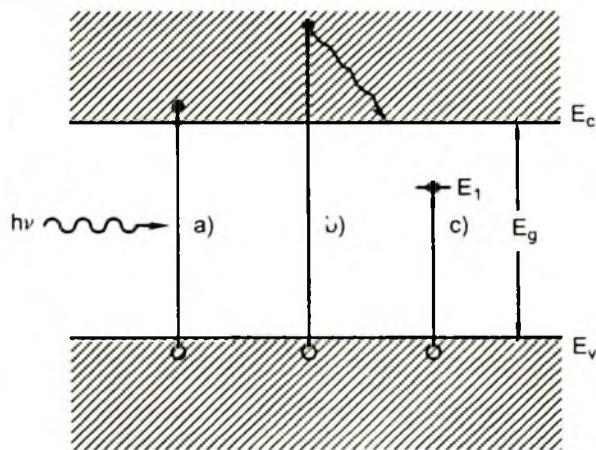
6.1.2. Quá trình hấp thụ quang

Hình 6.2 chỉ ra các quá trình chuyển mức cơ bản trong chất bán dẫn. Khi chất bán dẫn được chiếu xạ, photon được hấp thụ để tạo ra các cặp lỗ trống – điện tử như hình 6.2(a) nếu năng lượng photon bằng với độ rộng năng lượng vùng cấm, tức là $hv = E_g$. Nếu ($hv > E_g$), một cặp lỗ trống –

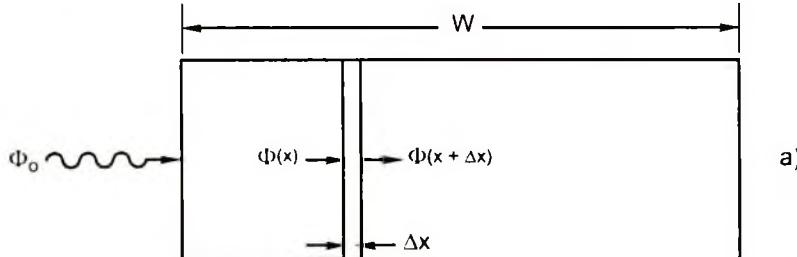
điện tử được sinh ra, thêm vào đó phần năng lượng vượt quá ($h\nu - E_g$) bị hao phí dưới dạng nhiệt như trong hình 6.2 (b). Cả hai quá trình (a) và (b) được gọi là chuyển mức trong (intrinsic transition).

Mặt khác, khi $h\nu < E_g$

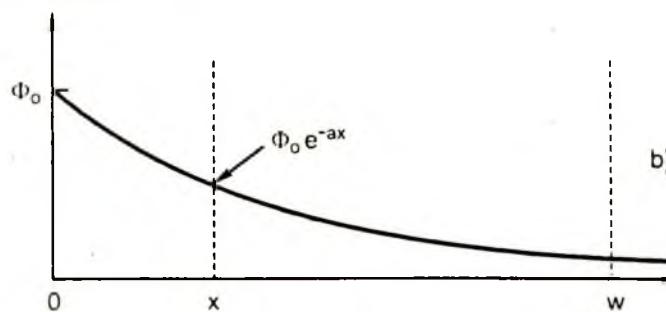
photon sẽ được hấp thụ nếu tồn tại các trạng thái năng lượng trong vùng cấm do sự không tinh khiết của vật liệu hoặc do các tác động vật lý như trường hợp (c) trong hình 6.2. Quá trình (c) được gọi là chuyển mức ngoài (extrinsic transition). Luận điểm này cũng đúng với trường hợp ngược lại. Ví dụ, một điện tử tại đáy vùng dẫn kết hợp với một lỗ trống tại đỉnh vùng hóa trị sẽ dẫn đến hiện tượng phát xạ của photon với năng lượng bằng độ rộng năng lượng của vùng cấm.



Hình 6.2. Sự hấp thụ quang học
(a) $h\nu = E_g$, (b) $h\nu > E_g$, (c) $h\nu < E_g$



Luồng photon



Hình 6.3. Sự hấp thụ quang
(a) Chất bán dẫn dưới sự chiếu xạ
(b) Sự suy giảm theo quy luật luỹ thừa của luồng photon

Giả thiết một chất bán dẫn được chiếu bởi một nguồn sáng có năng lượng $h\nu$ lớn hơn E_g và một luồng photon Φ_0 (đơn vị tính bằng số photon/(cm₂.s)). Vì luồng photon đi qua chất bán dẫn, nên một phần nhỏ bị hấp thụ tương ứng với cường độ của luồng photon. Do đó, số lượng photon đã hấp thụ trong một khoảng cách Δx (hình 6.3a) được tính bởi $\alpha\Phi(x)\Delta x$, với α là hằng số tỷ lệ được xác định như hệ số hấp thụ. Do tính liên tục của luồng photon như trên hình 6.3a nên:

$$\Phi(x + \Delta x) - \Phi(x) = \frac{d\Phi(x)}{dx} \Delta x = -\alpha\Phi(x)\Delta x \quad (6.5)$$

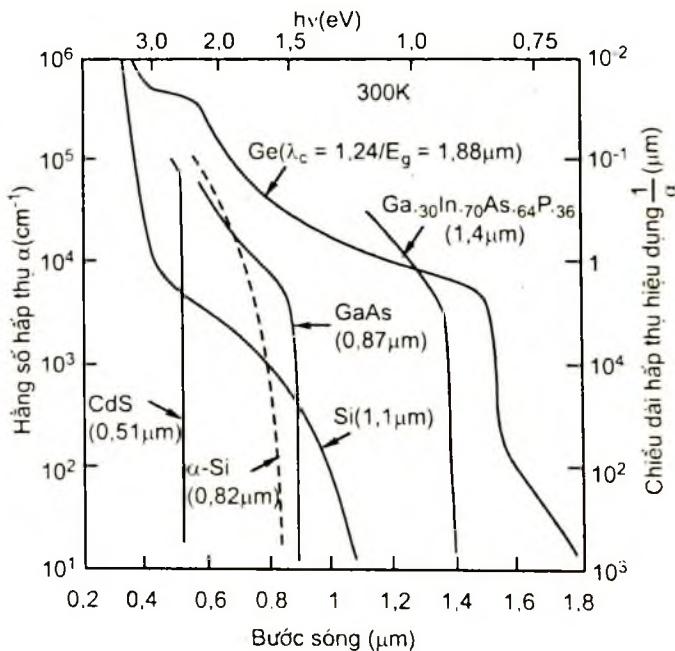
Hay: $\frac{d\Phi(x)}{dx} = -\alpha\Phi(x) \quad (6.6)$

Dấu âm cho thấy có sự suy giảm cường độ của luồng photon do sự hấp thụ. Nghiệm của phương trình (6.6) với điều kiện biên $\Phi(x) = \Phi_0$ tại $x = 0$ là:

$$\Phi(x) = \Phi_0 e^{-\alpha x} \quad (6.7)$$

Một phần của luồng photon đi ra khỏi chất bán dẫn tại $x = W$ là :

$$\Phi(W) = \Phi_0 e^{-\alpha W} \quad (6.8)$$



Hình 6.4. Hệ số hấp thụ quang thay đổi theo chất liệu của chất bán dẫn

Hệ số hấp thụ α là một hàm của biến $h\nu$. Hệ số hấp thụ đo được của nhiều chất bán dẫn quan trọng được sử dụng cho các linh kiện quang điện tử $\lambda > \lambda_c$.

Ví dụ: Một phiến đơn tinh thể silic dày $0,25\mu\text{m}$ được chiếu xạ bởi ánh sáng màu đơn sắc có năng lượng $h\nu = 3\text{eV}$. Công suất chiếu xạ là 10mW . Tìm tổng năng lượng được hấp thụ bởi chất bán dẫn trong một giây, mức vượt quá năng lượng tiêu tán vì nhiệt theo cấu trúc mạng tinh thể, và số photon bứt ra trong đơn vị thời gian do sự tái hợp bởi các hạt dẫn bên trong.

Giải:

Từ hình 6.4, hệ số hấp thụ là $4 \cdot 10^4 \text{cm}^{-1}$.

Năng lượng đã hấp thụ trong đơn vị thời gian là:

$$\Phi_0(1 - e^{-\alpha W}) = 10^{-2} \left[1 - e^{-4 \cdot 10^4 \cdot 0,25 \cdot 10^{-4}} \right] = 0,0063 \text{J/s} = 6,3 \text{mW}$$

Một phần năng lượng của từng photon được chuyển sang nhiệt là:

$$\frac{h\nu - E_g}{h\nu} = \frac{3 - 1,12}{3} = 62\%$$

Tổng năng lượng tiêu tán trong từng giây theo cấu trúc mạng tinh thể là:

$$62\% \cdot 6,3 = 3,9 \text{mW}$$

Từ đó việc tái hợp tính được để $2,4 \text{mW}$ tại $1,12 \text{eV}/\text{photon}$, số lượng photon trong mỗi giây do sự tái hợp là:

$$\frac{2,4 \cdot 10^{-3}}{1,6 \cdot 10^{-19} \cdot 1,12} = 1,3 \cdot 10^{16} \text{ photon/s}$$

6.2. LINH KIỆN ĐIỆN QUANG

6.2.1. Quang trở

6.2.1.1. Cấu trúc và thông số của quang trở

Quang trở là điện trở mà hoạt động của nó dựa trên hiệu ứng quang dẫn.

Trên hình 6.5a trình bày cấu trúc của quang trở.

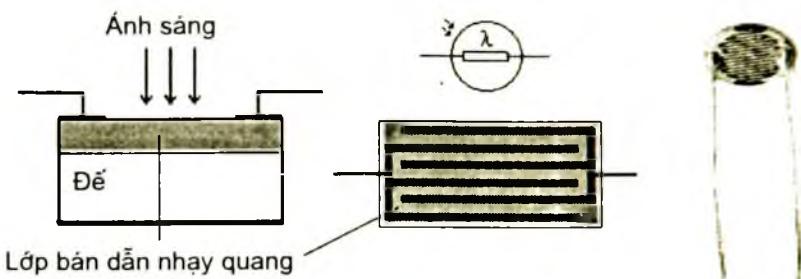
Cấu tạo: quang trở được làm từ chất bán dẫn nhạy quang.

Khi có bức xạ rơi vào, chất bán dẫn hấp thụ năng lượng tạo thành các điện tử và lỗ trống làm tăng tính dẫn điện và làm giảm điện trở suất của bán dẫn.

Mật độ các phân tử tải điện trong chất bán dẫn được tạo bởi ánh sáng kích thích rơi vào: $n_\phi = \beta_1 \cdot \sqrt{\phi}$ (6.9)

Trong đó: ϕ : Cường độ ánh sáng rơi vào.

β : Hệ số tỷ lệ, nó phụ thuộc vào bước sóng (tần số) ánh sáng rơi vào và phụ thuộc vào tốc độ tái hợp của các phân tử tải điện.



Hình 6.5a. Cấu trúc của quang trở

Nếu mật độ các phần tử tải điện do ánh sáng kích thích rọi vào nhỏ hơn mật độ các phần tử tải điện khi không có ánh sáng thì: $n_\phi = \beta_2 \cdot \phi$ (6.10)

Độ dẫn quang điện: $\sigma_\phi = e n_\phi \mu$

Dòng quang điện: $I_\phi = \sigma_\phi \cdot E \cdot S$

Trong đó: E: Cường độ điện trường đặt vào điện trở.

S: Diện tích chiếu sáng.

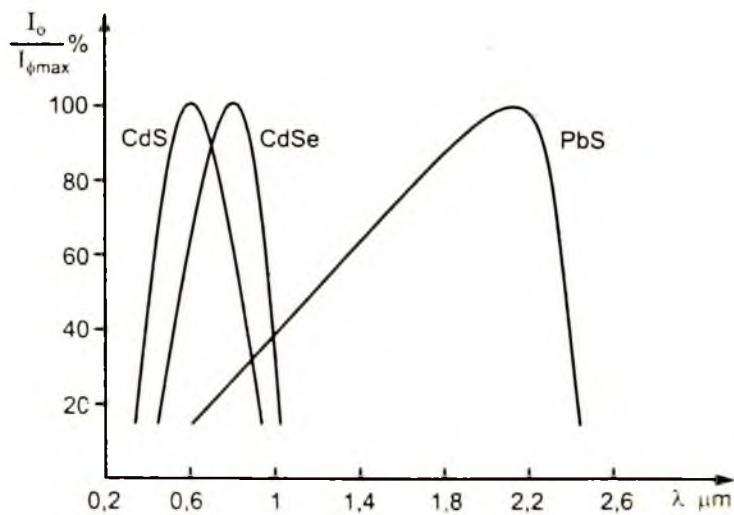
σ_ϕ : Độ dẫn điện của quang trở.

Dòng quang điện: $I_\phi = I_{CS} - I_T$ (6.11)

Dòng tối I_T là một trong những thông số quan trọng của quang trở. Đôi khi người ta dùng khái niệm "trở tối" R_T .

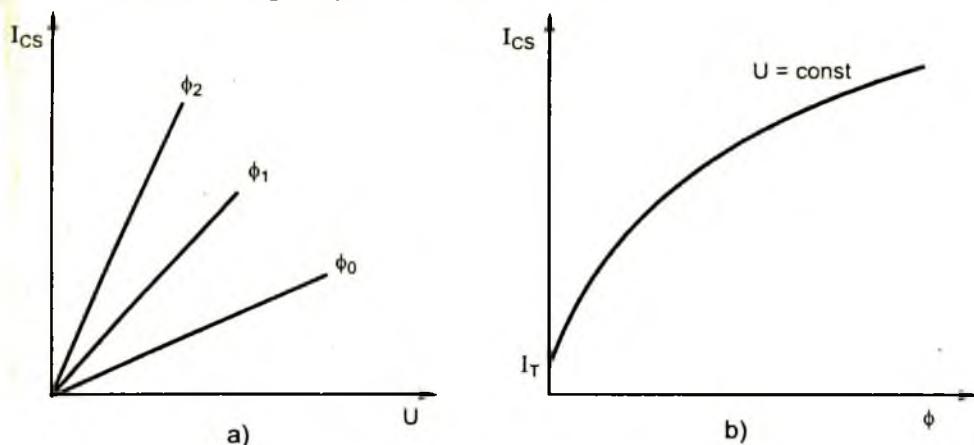
$$\frac{\Delta R}{R} = \frac{R_T - R_{CS}}{R_T}$$
 (6.12)

Đặc trưng phổ của quang trở được trình bày trên hình 6.5b.



Hình 6.5b. Đặc trưng phổ của các loại quang trở

Đặc trưng von-ampe của quang trở được trình bày trên hình 6.6a.
Đặc trưng chiếu sáng được trình bày trên hình 6.6b.



Hình 6.6. Đặc trưng von–ampe của quang tró

Độ nhạy tích phân của quang trở:

$$K_\phi = \frac{I_\phi}{\phi} = \frac{I_{CS} - I_T}{\phi} \quad (6.13)$$

Trong đó: ϕ : Quang thông (lm).

$$\phi = 10^{-4} \cdot S \cdot \varepsilon (\text{lm})$$

S: Diện tích của quang trắc (cm^2).

ε : Cường độ chiếu sáng (lx), $1\text{lx} = 1\text{lum}/\text{m}^2$.

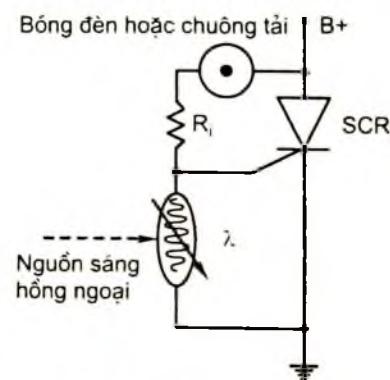
Do làm việc ở điện thế thấp, dòng nhỏ, tần số thấp, thời gian sử dụng lâu dài, sơ đồ ứng dụng đơn giản nên quang trộn được dùng rộng rãi trong các lĩnh vực điện tử, trong kỹ thuật máy tính và trong các hệ thống điều khiển tự động...

6.2.1.2. Một số mạch điện sử dụng quang trở

a) *Mach báo động*

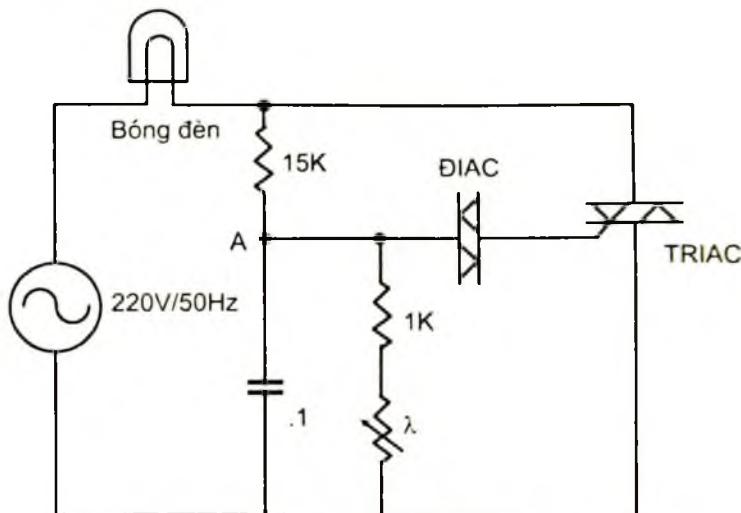
Khi quang trở được chiếu sáng nó có điện trở rất nhỏ, thế qua cực điều khiển của SCR nhỏ, dòng I_G nhỏ không đủ để kích cho SCR dẫn. Khi không được chiếu sáng, điện trở tăng, điện thế đặt vào cực G tăng, dòng I_G tăng (đủ lớn) kích làm cho SCR dẫn, dòng qua tải làm cho chuông reo, mạch báo động hoạt động.

Mạch trên cũng có thể sử dụng với tải là một bóng đèn, sáng vào ban đêm và tự tắt vào ban ngày.



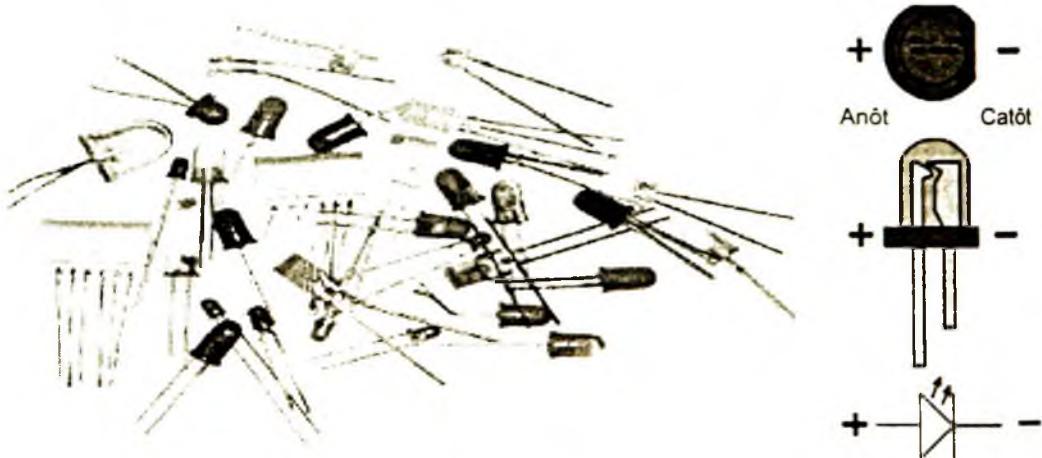
Hình 6.7a. Mạch báo động

b) Mạch bật đèn tự động sử dụng nguồn xoay chiều



Hình 6.7b. Mạch bật đèn tự động sử dụng nguồn xoay chiều

6.2.2. Đèn LED



Hình 6.8. Đèn LED

6.2.2.1. Cấu trúc LED

Đèn LED là linh kiện quang bán dẫn có một lớp tiếp giáp P-N, trong đó có sự biến đổi năng lượng điện thành năng lượng bức xạ ánh sáng do sự tái hợp của electron và lỗ trống. Đèn LED được dùng làm đèn chỉ thị, đèn báo trong các thiết bị số, thiết bị điều khiển.

Hiện tượng phát quang được giải thích như sau:

Khi phân cực thuận, electron từ bán dẫn N chuyển sang bán dẫn P.

Electron nhận năng lượng của điện trường chuyển trạng thái từ mức năng lượng thấp lên mức năng lượng cao. Electron ở trạng thái kích thích chuyển xuống mức năng lượng tự phát rồi chuyển xuống mức năng lượng thấp và phát ra bức xạ ánh sáng có năng lượng bằng hf (h : hằng số Planck, f : tần số ánh sáng). Khi xảy ra sự tái hợp giữa electron với lô trống, electron di chuyển từ vùng dẫn xuống vùng hoá trị. Năng lượng của photon tương ứng với sự chuyển dời này được xác định bởi độ rộng vùng cấm của chất bán dẫn, nó tuỳ thuộc vào vật liệu làm diốt phát quang.

6.2.2.2. Thông số đặc trưng của LED

Độ dài bước sóng ánh sáng phát ra: Thông thường LED không phát ra một bước sóng duy nhất mà nó phát ra một khoảng bước sóng tương đối hẹp. Vì vậy, mỗi loại LED thường phát ra một màu sắc nhất định. Chỉ những LED đặc biệt mới phát ra ánh sáng nằm trong vùng không nhìn thấy. Người ta có thể chế tạo ra LED nhiều màu phụ thuộc vào điện áp ở lối vào hay điện áp ở mạch điều khiển. Độ dài bước sóng phát ra phụ thuộc vào bản chất của chất bán dẫn chế tạo ra nó.

Công suất của LED: Đối với các LED phát ra ánh sáng mà mắt thường có thể nhìn thấy được thì công suất thường từ 100 đến 120mW, còn các LED phát ra ánh sáng hồng ngoại thì công suất đạt từ 100 đến 500mW.

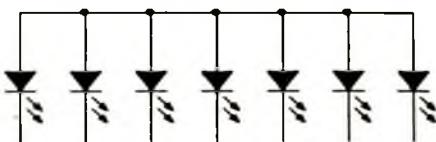
Dòng điện và điện áp sụt trên linh kiện: các LED phát ra ánh sáng nhìn thấy được có dòng chạy qua nó khoảng vài mA.

Bảng 6.1 nêu một số thông số của các diốt phát quang đang được dùng phổ biến trong kỹ thuật điện tử.

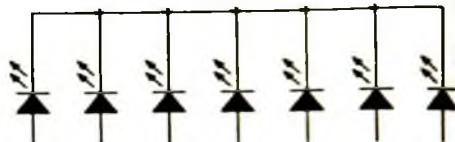
Bảng 6.1. Một số thông số của các diốt phát quang

Màu	Bước sóng (nm)	Vật liệu	U_b (10mA)	Công suất (mW)
Hồng ngoại	900	GaAs	1,3 – 1,5V	100 – 500
Đỏ	655 – 665	GaP, GaAsP	1,6 – 1,8V	100
Vàng	583	GaP, GaAsP	2,0 – 2,2V	120
Xanh	565	GaP	2,2 – 2,4V	120

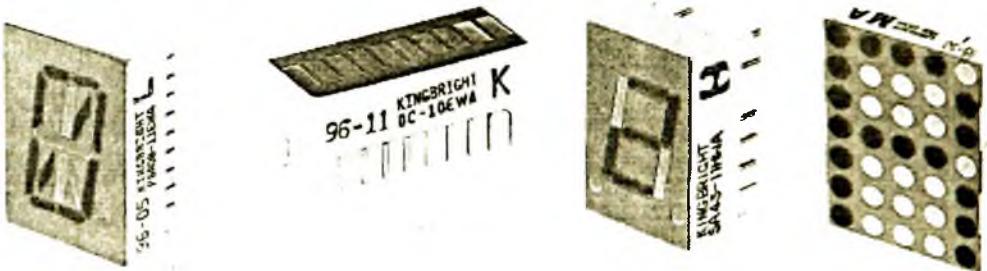
Trong kỹ thuật điện tử để tiện cho công việc hiển thị người ta tạo ra LED 7 thanh để hiển thị số và ký tự. LED 7 thanh được tạo thành bằng cách nối 7 diốt phát quang theo sơ đồ chung một cực anôt (gọi là anôt chung) hoặc chung một cực catôt (gọi là catôt chung).



Hình 6.9. LED 7 thanh anôt chung



Hình 6.10. LED 7 thanh catôt chung



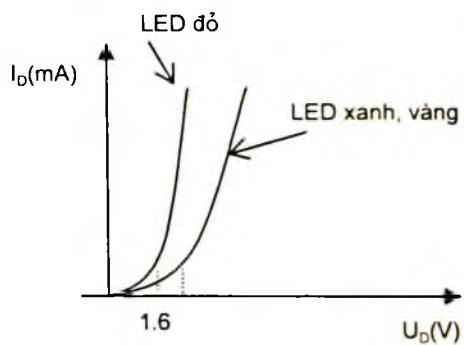
Hình 6.11. Một số loại LED hiển thị

6.2.2.3. Đặc trưng von-ampe của LED

Cách mắc: Để LED hoạt động được phải mắc LED theo chiều phân cực thuận và phải mắc nối tiếp một điện trở R để hạn chế dòng qua LED khỏi lớn quá giới hạn cho phép. Giá trị của điện trở được xác định tùy theo điện áp nguồn điện cung cấp cho mạch và loại LED được dùng. Giá trị R được xác định theo hệ thức sau:

$$R = (V_{CC} - U_D) / I_D$$

Ví dụ: Có một đèn LED màu đỏ dòng qua diode $I_D = 5\text{mA}$, sụt áp trên diode là $1,7\text{V}$, nguồn nuôi 5V . Điện trở hạn chế dòng qua LED cần chọn có giá trị: $R = (5 - 1,7) / 5 \cdot 10^3 \approx 660\Omega$

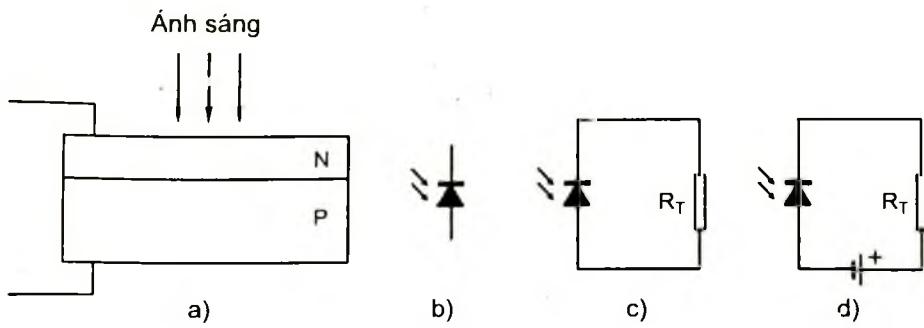


Hình 6.12. Đặc trưng von-ampe của LED

6.3. LINH KIỆN QUANG ĐIỆN

6.3.1. Phôtô diốt

Phôtô diốt là một loại linh kiện quang bán dẫn. Hoạt động của phôtô diốt dựa trên hiệu ứng quang dẫn và hiệu ứng nội quang điện. Cấu trúc và ký hiệu của phôtô diốt được trình bày trên hình 6.13.



Hình 6.13. Phôtô diốt

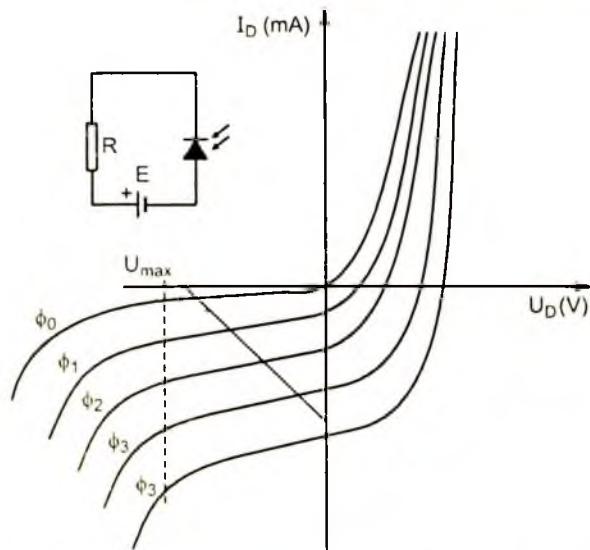
Dưới tác dụng của năng lượng ánh sáng, trong miền chuyển tiếp P-N của chất bán dẫn nhạy quang có thể xảy ra sự ion hoá các nguyên tử của chất cơ bản và của tạp chất dẫn đến việc sinh ra các cặp điện tử và lỗ trống. Các điện tử và lỗ trống này tập trung ở hai đầu bán dẫn. Nếu như ở mạch ngoài ta nối hai đầu bán dẫn thì sẽ có dòng điện chạy qua, dòng đó gọi là dòng phôtô I_P .

Trong phôtô diốt có sự chuyển hóa năng lượng ánh sáng thành năng lượng điện. Cường độ ánh sáng rọi vào càng lớn, dòng ngược của diốt càng mạnh.

Có hai cách mắc phôtô diốt: Cách mắc không dùng nguồn điện nuôi ở mạch ngoài (hình 6.13c) và cách mắc có nguồn điện nuôi ở mạch ngoài (hình 6.13d).

Chú ý: khi mắc phôtô diốt với nguồn nuôi một chiều, điện áp đặt vào diốt phải theo chiều phân cực ngược.

Đặc trưng von-ampe của phôtô diốt được trình bày trên hình 6.14.



Hình 6.14. Đặc trưng von-ampe của phôtô diốt

Như đã thấy trên hình vẽ, cường độ ánh sáng rời vào càng mạnh dòng ngược của phôtô diốt càng lớn. Điều này có nghĩa là điện trở ngược của phôtô diốt càng giảm khi cường độ ánh sáng rời vào phôtô diốt càng tăng.

Mắc mạch như hình vẽ, khi có ánh sáng chiếu vào trên diốt sẽ xuất hiện điện thế U .

Trong trường hợp không có nguồn điện, từ sơ đồ hình 6.13c ta có:

$$I = \frac{U}{R_T} = I_\Phi - I_0(e^{\frac{eU}{KT}} - 1) \quad (6.14)$$

Trong trường hợp có nguồn điện mắc nối tiếp với điện trở tải, từ sơ đồ hình 6.13d có:

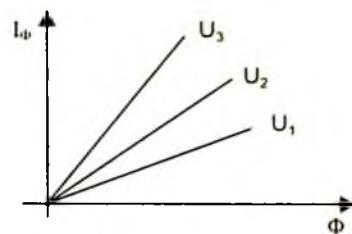
$$I = \frac{U + E}{R_T} = I_\Phi - I_0(e^{\frac{e(U+E)}{KT}} - 1) \quad (6.15)$$

Đặc trưng biểu diễn sự phụ thuộc của dòng quang điện vào cường độ chiếu sáng được trình bày trên hình 6.15.

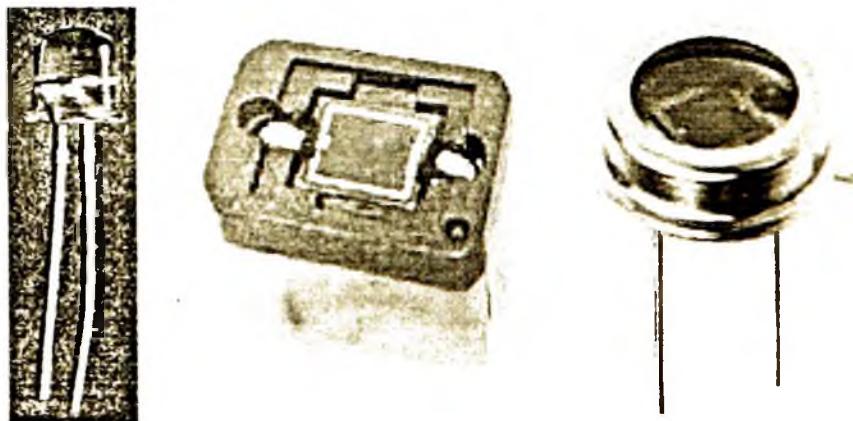
Dòng quang điện phụ thuộc vào cường độ ánh sáng rời vào: $I_\Phi = K_\Phi \cdot \Phi$ (6.16)

Với K_Φ là độ nhạy tích phân của phôtô diốt: $K_\Phi = I_\Phi / \Phi$

Sự phụ thuộc của độ nhạy vào bước sóng ánh sáng được gọi là đặc trưng phổ của phôtô diốt. Với các bước sóng ánh sáng khác nhau, độ nhạy của phôtô diốt cũng khác nhau.



Hình 6.15. Sự phụ thuộc của dòng quang điện vào cường độ chiếu sáng



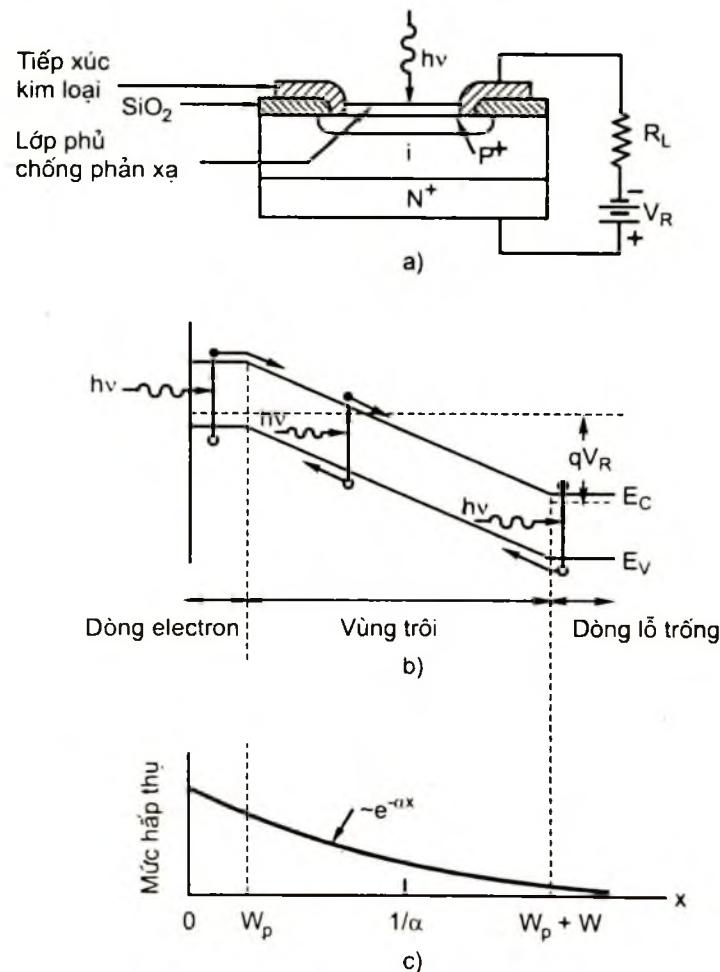
Hình 6.16. Một số loại phôtô diốt

Bảng 6.2. Một số loại vật liệu bán dẫn được sử dụng để chế tạo phôtô diốt

Vật liệu	Khoảng bước sóng phát ra (nm)
Silic	190 – 1100
Gemanii	800 – 1700
Indi gali arseni	800 – 2600

6.3.2. Điốt quang PIN

Điốt quang PIN là một trong những bộ thu quang dùng phổ biến nhất do bề dày lớp tiếp giáp có thể tối ưu hóa được hiệu suất lượng tử và tần số đáp ứng. Hình 6.17a là cấu tạo một điốt quang PIN có phủ lớp chống phản xạ để tăng hiệu suất lượng tử.

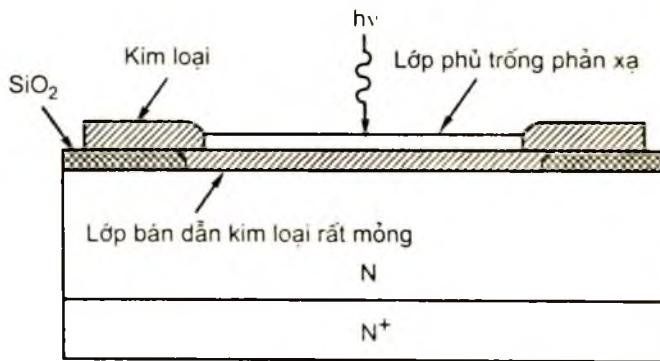


Hình 6.17. Hoạt động điốt quang PIN

Hình 6.17b và 6.17c là giản đồ năng lượng của diốt quang PIN trong điều kiện phân cực ngược và đặc tính hấp thụ quang của nó. Sự hấp thụ ánh sáng trong chất bán dẫn sẽ sinh ra các cặp điện tử và lỗ trống. Các cặp điện tử – lỗ trống được sinh ra trong vùng cấm hoặc trong chiều dài khuếch tán sẽ được tách ra bởi điện trường như trong hình 6.17b, khi đó dòng điện sẽ chảy trong mạch ngoài như sự chuyển dời của các hạt mang điện qua lớp nghèo điện tích.

6.3.3. Diốt quang bán dẫn kim loại

Hình 6.18 là cấu trúc của một diốt quang bán dẫn kim loại tốc độ cao. Để tránh sự phản xạ quá lớn và tổn hao hấp thụ khi diốt được chiếu sáng qua tiếp xúc kim loại, lớp kim loại phải rất mỏng ($\sim 100\text{\AA}$) và phải phủ một lớp chống phản xạ. Diốt quang bán dẫn kim loại được sử dụng chủ yếu trong vùng ánh sáng cực tím và vùng khả kiến. Trong vùng này, hằng số hấp thụ α rất cao, tới trên 10^4cm^{-1} , tương ứng với chiều dài hấp thụ hiệu dụng $1/\alpha$ nhỏ hơn $1,0\mu\text{m}$. Cần chọn kim loại và lớp phủ chống phản xạ sao cho phần lớn các tia bức xạ tới đều bị hấp thụ ngay trên bề mặt chất bán dẫn. Ví dụ, một bộ thu quang bán dẫn – vàng với 100\AA vàng và 500\AA kẽm làm lớp phủ chống phản xạ, trên 95% ánh sáng có $\lambda = 6328\text{\AA}$ (ánh sáng đỏ từ nguồn sáng laze heli-neon) có thể truyền qua đế silic.



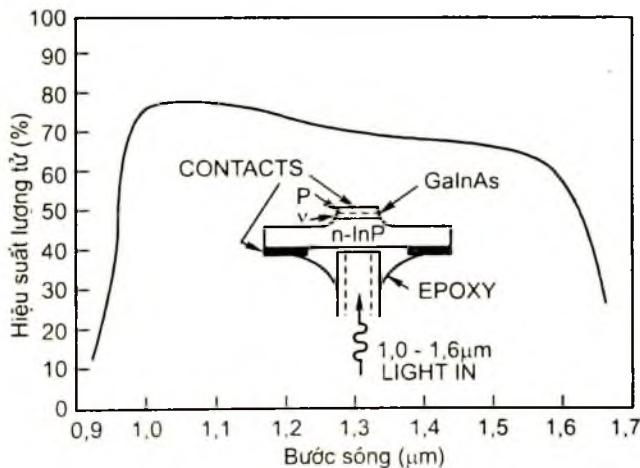
Hình 6.18. Phôtô diốt bán dẫn kim loại

6.3.4. Diốt quang tiếp giáp không đồng nhất (cấu trúc dị thể)

Với cấu trúc diốt này, người ta ghép một chất bán dẫn có độ rộng vùng cấm lớn với một bán dẫn có độ rộng vùng cấm nhỏ hơn. Ưu điểm của diốt quang loại này là hiệu suất lượng tử không hoàn toàn phụ thuộc vào khoảng cách từ lớp tiếp giáp tới bê mặt, vì trong trường hợp này vật

liệu với vùng cấm rộng được sử dụng như một cửa sổ để truyền năng lượng quang. Thêm vào đó, diốt này có thể cung cấp các sự kết hợp vật liệu duy nhất để hiệu suất lượng tử và tốc độ đáp ứng tối ưu với tín hiệu quang có bước sóng cho trước.

Để đạt được dạng tiếp giáp này với dòng rò thấp, hệ số mạng của hai chất bán dẫn phải tương đối khớp nhau. Hợp chất nhóm III Al_xGa_{1-x}As được cấy trên đế GaInAsen có thể tạo tiếp giáp với hệ số mạng phù hợp hoàn toàn. Bộ thu quang loại này rất quan trọng trong các linh kiện quang hoạt động ở dải bước sóng từ 0,65 đến 0,85 μm. Tại bước sóng dài hơn (1 đến 1,6 μm), có thể sử dụng các hợp chất nhóm III ví dụ như Ga_{0,47}In_{0,53}As (với E_g = 0,73eV) và các hợp chất nhóm IV ví dụ như Ga_{0,27}In_{0,73}As_{0,63}P_{0,37} (với E_g = 0,95eV). Các hợp chất này cùng với đế InP cho hệ số mạng tương đối phù hợp. Hình 6.19 là cấu trúc dạng đỉnh bằng, chiếu sáng từ phía sau, được cấu tạo từ 3 lớp P-GaInAs/ v-GaInAs/ N⁺-InP. Hiệu suất lượng tử trên 55% trong dải bước sóng từ 0,96 tới 1,6 μm.



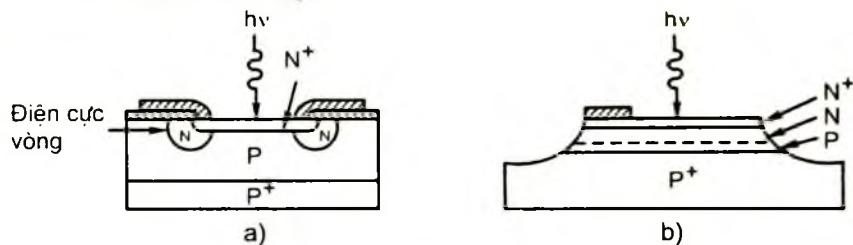
Hình 6.19. Hiệu suất lượng tử theo bước sóng của phôtô diốt GaInAs PIN

6.3.5. Diốt quang thác APD

Diốt quang thác hoạt động ở chế độ điện áp phân cực ngược, khi đó xảy ra hiện tượng thác lũ. Hiện tượng này dẫn đến dòng điện trong tăng mạnh và diốt có thể đáp ứng với ánh sáng được điều chỉnh có tần số rất lớn, cỡ vi sóng.

Hình 6.20 là hai dạng cấu trúc của APD, 6.20a là cấu trúc với điện cực vòng có độ pha tạp thấp tại tiếp giáp P-N của điện cực vòng và có độ cong lớn nên tại lớp tiếp giáp chính giữa N⁺-P sẽ đánh thủng trước điện

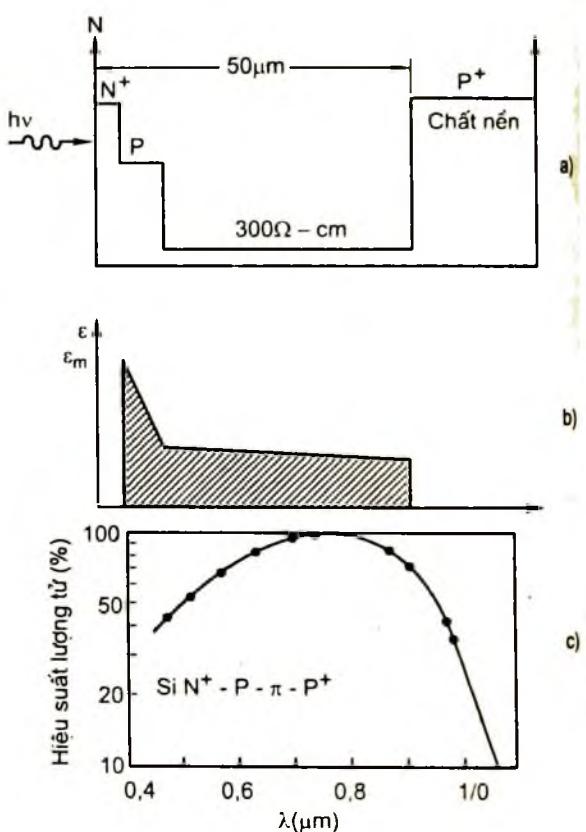
cực vòng. Hình 6.20b là cấu trúc đơn giản hơn, nó có dạng đỉnh bằng và có trường bê mặt thấp trên tiếp giáp. Hiện tượng đánh thủng thác lũ sẽ xuất hiện bên trong linh kiện.



Hình 6.20. Cấu hình của APD

Một yếu tố quan trọng trong thiết kế APD là giảm thiểu ôn thác. Ôn thác là quá trình tự nhiên do hiện tượng thác lũ gây ra. Khi tàng cắp điện tử – lỗ trống sinh ra tại khoảng cách nhất định trong vùng cảm sè không cho hiện tượng nhân bội như nhau. Ôn thác phụ thuộc vào tỷ số của hằng số ion hoá α_p/α_n , tỷ số này càng nhỏ thì độ ôn thác càng thấp bởi vì khi $\alpha_p = \alpha_n$, mỗi một photon tới tạo ra ba hạt dẫn trong vùng thác: hạt dẫn sơ cấp và điện tử – lỗ trống thứ cấp. Sự tăng giáng của số hạt dẫn càng lớn thì độ ôn càng lớn. Mặt khác, nếu một hằng số ion hoá tiến tới không (ví dụ $\alpha_p \rightarrow 0$) thì mỗi một hạt photon tới sẽ sinh ra một số lượng lớn các hạt dẫn trong vùng thác. Để giảm thiểu ôn thác, cần chọn các chất bán dẫn với hằng số ion hoá sai khác nhau càng lớn càng tốt. Hệ số ôn được tính bởi công thức:

$$F = M \left[\frac{\alpha_p}{\alpha_n} \right] + \left[2 - \frac{1}{M} \right] \left[1 - \frac{\alpha_p}{\alpha_n} \right] \quad (6.17)$$



Hình 6.21. APD silic: (a) cấu trúc, (b) phân bố trường, (c) hiệu suất lượng tử

Với M là hệ số nhân.

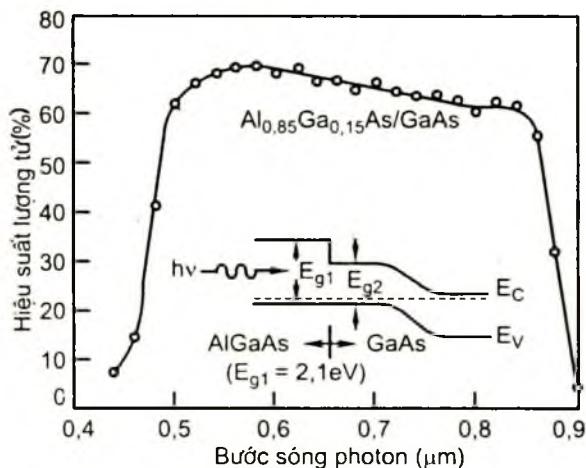
Từ phương trình (6.17) thấy rằng, khi $\alpha_p = \alpha_N$ hệ số ôn đạt cực đại là M , trong khi đó, khi $\alpha_p/\alpha_N = 0$ và M lớn, hệ số ôn cực tiểu là 2.

Hình 6.21a là cấu trúc của một APD silic dạng $N^+ - P - \pi - P^+$. Mặt cắt ngang tương tự như hình 6.20a. Hình 6.21b là phân bố điện trường tương ứng. Phần hẹp là điện trường của vùng thắc, phần dài là của vùng trôi. Hình 6.21c là hiệu suất lượng tử của APD với lớp phủ chống phản xạ là $SiO_2 - Si_3N_4$, hiệu suất đạt gần 100% tại bước sóng $0,8\mu m$. Tỷ số $\alpha_p/\alpha_N = 0,04$, hệ số ôn tính được từ phương trình (6.11) là $F = 2,3$ với $M = 10$.

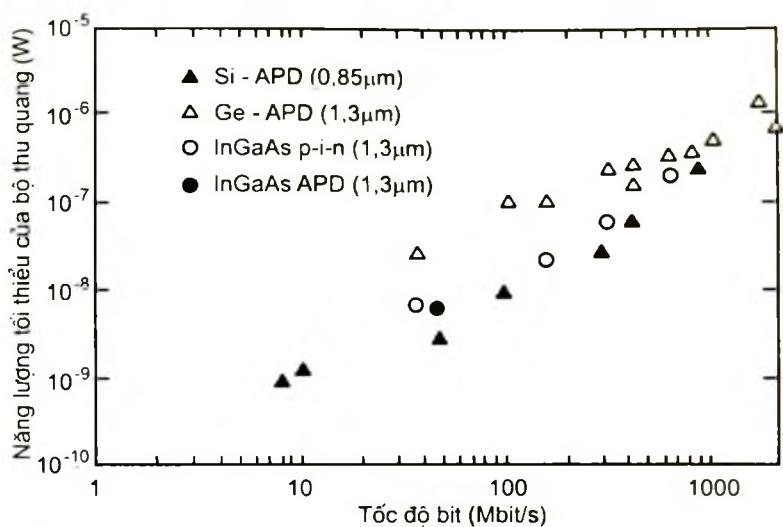
Nhiều APD có cấu tạo như hình 6.20b, trong đó sử dụng một đế bán dẫn nhôm III-V. Hình 6.22 là một ví dụ cho cấu trúc AlGaAs-GaAs. Lớp trên AlGaAs có chức năng như một cửa sổ để truyền ánh sáng tới trong dải bước sóng từ 0,5 tới $0,9\mu m$. Hiệu suất lượng tử đạt khoảng 70% tại bước sóng $0,53\mu m$ và có thể tăng tới 95% khi sử dụng lớp chống phản xạ SiN. Tỷ số $\alpha_p/\alpha_N = 0,83$ nên hệ số ôn khá lớn, $F = 8,6$ với $M = 10$.

Hình 6.23 cho thấy năng lượng tối thiểu của tín hiệu quang cần thiết để bộ thu quang có thể thu được (độ nhạy của bộ thu). Độ nhạy là một hàm của tốc độ bit (thông tin tới bề mặt của bộ thu). Từ hình vẽ ta thấy, tại vùng phổ $0,85\mu m$, các APD silic có độ nhạy tốt nhất và vì thế chúng được sử dụng trong hầu hết các bộ thu. Trong vùng phổ $1,3\mu m$, các diốt PIN $In_xGal - xAs$ và APD loại $In_xGal - xAs$ có độ nhạy tốt hơn các APD germani.

Ứng dụng của phôtô diốt: Phôtô diốt được dùng để ghi nhận các bức xạ ánh sáng, các thiết bị điều khiển từ xa.

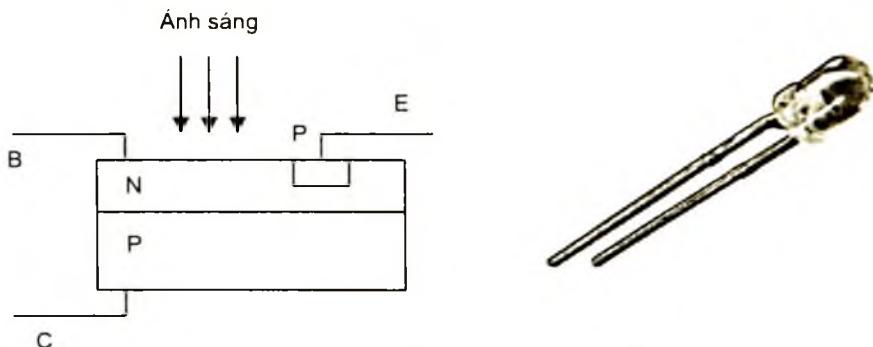


Hình 6.22. Hiệu suất lượng tử phụ thuộc bước sóng của APD dí thể



Hình 6.23. Độ nhạy phụ thuộc tốc độ bit của các bộ thu quang

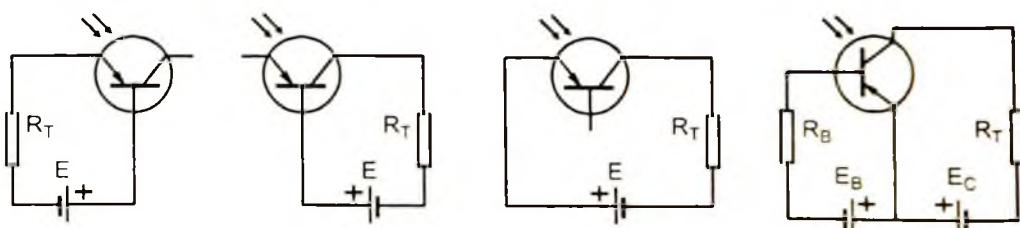
6.3.6. Phôtô tranzito



Hình 6.24. Cấu tạo phôtô tranzito

Phôtô tranzito là một linh kiện quang bán dẫn, nó có cấu trúc tương tự như một tranzito và hoạt động như phôtô diốt nhưng có khả năng khuếch đại dòng quang điện. Ánh sáng có thể rọi vào cực B, C, E hoặc cả ba miền này. Cấu tạo của phôtô tranzito được mô tả trong hình 6.24.

Cách măc phôtô tranzito được biểu diễn trong hình 6.25.



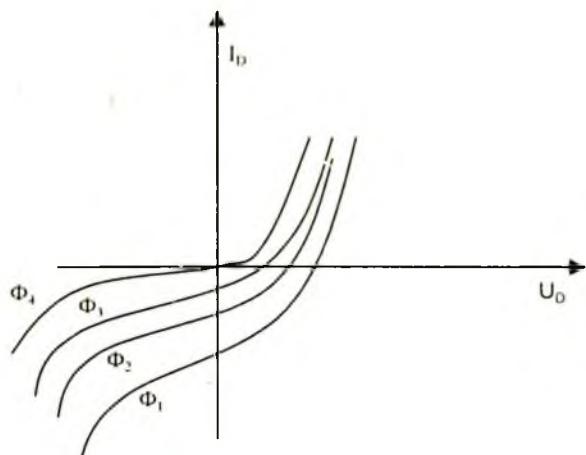
Hình 6.25. Các cách măc phôtô tranzito

Đặc trưng von–ampe của phôtô tranzito được mô tả trên hình 6.26. Tương ứng với mỗi một bước sóng sẽ có một đường đặc trưng riêng.

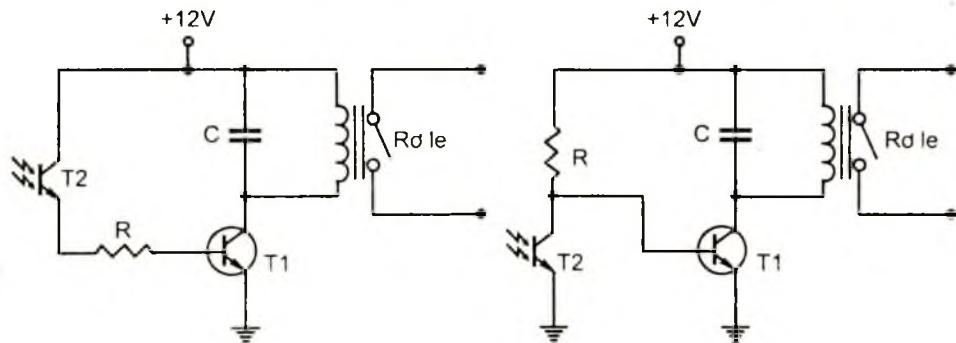
Phôtô tranzito được sử dụng phổ biến trong các mạch điều khiển, mạch đếm...

Ứng dụng: Mạch đóng rôle bằng ánh sáng.

Trong mạch đóng rôle, khi phôtô tranzito được chiếu sáng, nó dẫn điện làm cho T1 thông, rôle hoạt động. Khi không được chiếu sáng, phôtô tranzito ngắt, T1 luôn thông, rôle ở trạng thái đóng. Khi được chiếu ánh sáng, phôtô tranzito dẫn mạnh làm T1 ngắt, rôle không hoạt động.



Hình 6.26. Đặc trưng von–ampe của phôtô tranzito



Hình 6.27. Sơ đồ mạch đóng rôle bằng ánh sáng

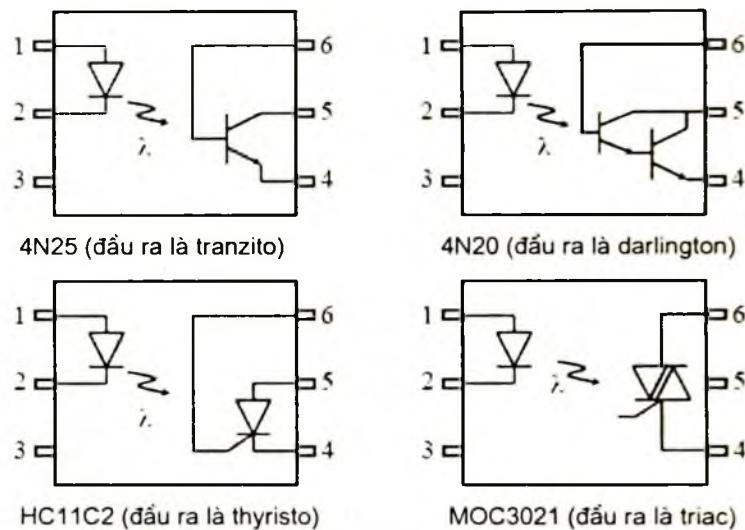
6.4. BỘ GHÉP QUANG (OPTO – COUPLER)

Bộ ghép quang là một linh kiện bán dẫn gồm có một nguồn bức xạ ánh sáng và một bộ thu ánh sáng. Nguồn phát ánh sáng là một diốt phát quang, còn nguồn thu có thể là quang trở, phôtô diốt, phôtô tranzito, phôtô tranzito trường...

Các bộ thu, phát ánh sáng được đặt vào trong môi trường quang học và chúng hoàn toàn cách biệt nhau về mạch điện. Ghép quang thường được dùng trong các thiết bị ghép nối như ghép



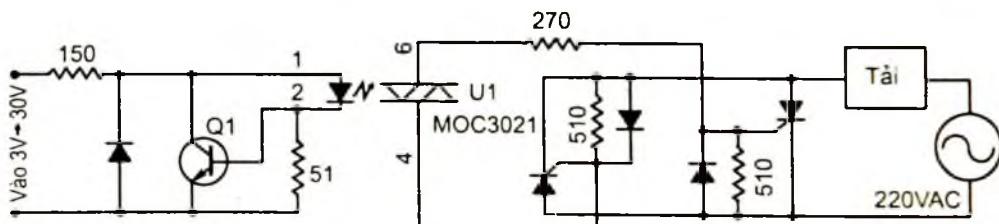
nối thiết bị ngoại vi với máy tính để đảm bảo an toàn cho máy tính khi các thiết bị ngoại vi có sự cố về điện. Các mức điện áp đưa từ thiết bị ngoại vi vào máy tính không được khống chế ở mức điện áp phù hợp với mức điện áp chuẩn lôgic. Ghép quang có tốc độ truyền rất nhanh (1Mbit/s). Hình 6.28 là một số loại ghép quang.



Hình 6.28. Một số bộ ghép quang opto – coupler

Ứng dụng: Bộ ghép quang được dùng nhiều trong lĩnh vực điện tử viễn thông, điều khiển tự động như: Điện báo quang, đo quang thoại lối vào và lối ra thông tin, kỹ thuật máy tính, điện ảnh, ghi nhận các ánh sáng nhìn thấy và không nhìn thấy.

Trên hình 6.29 là một ứng dụng của opto – coupler.



Hình 6.29. Một ứng dụng của opto – coupler

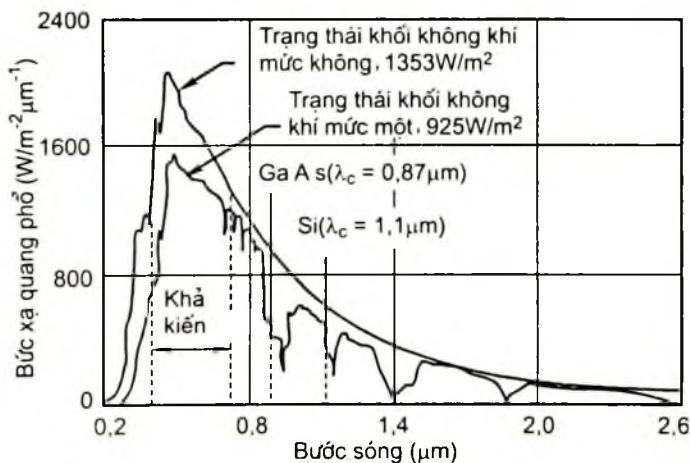
Khi LED sáng, opto – coupler hoạt động kích hai SCR dẫn cấp dòng cho tải. Khi LED tắt, opto – coupler ngừng dẫn, hai SCR bị ngắt và đồng thời ngắt dòng qua tải.

6.5. PIN NĂNG LƯỢNG MẶT TRỜI

Pin năng lượng mặt trời được sử dụng trong các ứng dụng ở cả mặt đất lẫn không gian vũ trụ. Pin năng lượng mặt trời cung cấp nguồn năng lượng lâu dài cho các vệ tinh. Pin năng lượng mặt trời cũng là một lựa chọn quan trọng có thể thay thế cho các nguồn cung cấp năng lượng trên mặt đất bởi vì nó có thể chuyển đổi trực tiếp ánh sáng mặt trời thành điện với một hiệu suất chuyển đổi cao, có thể cung cấp năng lượng gần như vĩnh cửu với giá thành thấp, và hầu như không ô nhiễm.

6.5.1. Bức xạ mặt trời

Năng lượng bức xạ từ mặt trời được phát ra trên cơ sở của phản ứng tổng hợp hạt nhân. Trong mỗi giây, khoảng $6 \cdot 10^{11}$ kg khí hydro bị chuyển thành khí heli, với khối lượng mất mát tổng cộng khoảng $4 \cdot 10^3$ kg, tương đương với $3,6 \cdot 10^{20}$ J thông qua hệ thức Einstein ($E = mc^2$). Năng lượng này được phát ra chủ yếu dưới dạng bức xạ điện từ trong vùng tử ngoại đến hồng ngoại (0,2 đến $3\mu\text{m}$). Khối lượng tổng cộng của mặt trời khoảng $2 \cdot 10^{30}$ kg, và thời gian tồn tại ổn định của mặt trời để phát ra năng lượng bức xạ gần như không đổi, ước tính là khoảng trên 10 tỷ năm (10^{10}).



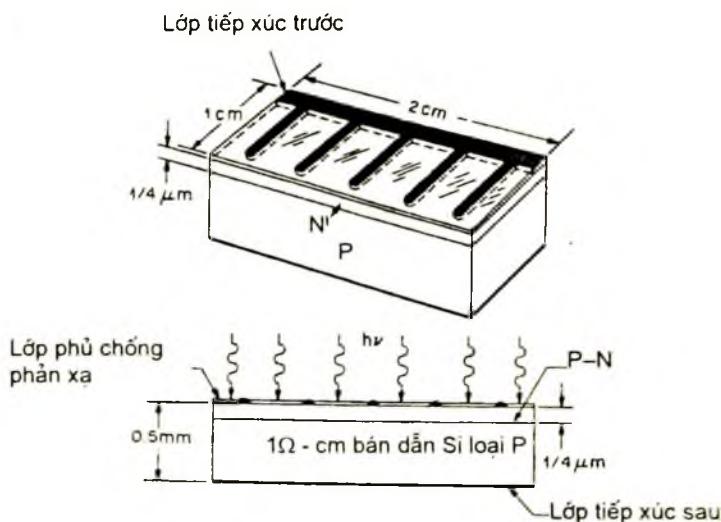
Hình 6.30. Hai đường cong quan hệ với phổ ánh sáng mặt trời

Cường độ của bức xạ mặt trời trong không gian tự do ở khoảng cách trung bình từ mặt trời đến trái đất được gọi là hằng số năng lượng mặt trời có giá trị 1353W/m^2 . Nhiệt độ nhận được tại bề mặt trái đất ảnh hưởng của tầng khí quyển tới ánh sáng mặt trời được xác định bởi khái niệm khối không khí. Hình 6.30 biểu diễn hai đường cong quan hệ với

phổ chiếu của ánh sáng mặt trời (năng lượng trên một đơn vị diện tích trên một đơn vị bước sóng). Đường cong ở phía trên mô tả phổ ánh sáng bên ngoài tầng khí quyển trái đất, được gọi là trạng thái khói không khí mức không (AM0). Phổ của AM0 là một vấn đề liên quan đến vệ tinh và các ứng dụng vận chuyển không gian.

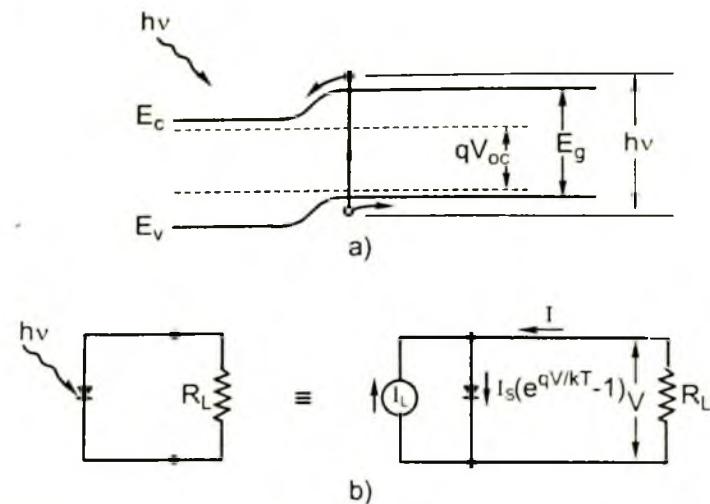
6.5.2. Pin năng lượng mặt trời tiếp giáp P-N

Một pin năng lượng mặt trời tiếp giáp P-N được mô tả như trong hình 6.31. Nó gồm một lớp tiếp giáp mỏng P-N bao phủ bề mặt một để tinh thể bán dẫn, lớp tiếp xúc điện trở sau bao phủ toàn bộ mặt sau, và một lớp chống phản xạ phủ bên ngoài mặt trước.



Hình 6.31. Sơ đồ của pin mặt trời tiếp giáp P-N bán dẫn silic

Khi pin được phơi dưới phổ ánh sáng mặt trời, một photon mang năng lượng nhỏ hơn năng lượng vùng trống sẽ không có tác động đến đầu ra của pin. Với một photon mang năng lượng lớn hơn E_g sẽ đóng góp một phần năng lượng bằng E_g cho pin, phần năng lượng còn lại tổn hao dưới dạng nhiệt. Để tìm hiệu suất biến đổi, chúng ta xem xét giản đồ các dải năng lượng của tiếp giáp P-N dưới bức xạ mặt trời như hình 6.32a. Sơ đồ mạch tương đương được biểu diễn trong hình 6.32b, trong đó một nguồn dòng không đổi được nối song song với tiếp giáp. Nguồn dòng I_L là kết quả sự kích thích bởi số lượng vượt trội các hạt sóng của bức xạ mặt trời, I_S là dòng điện bão hòa, và R_L là điện trở tải.



Hình 6.32. (a) Giản đồ năng lượng của pin mặt trời tiếp giáp P-N.
 (b) Mạch tương đương lý tưởng của pin mặt trời

Đặc trưng (lý tưởng) von-ampere đối với thiết bị này được biểu diễn:

$$I = I_s(e^{qV/kT} - 1) - I_L \quad (6.18)$$

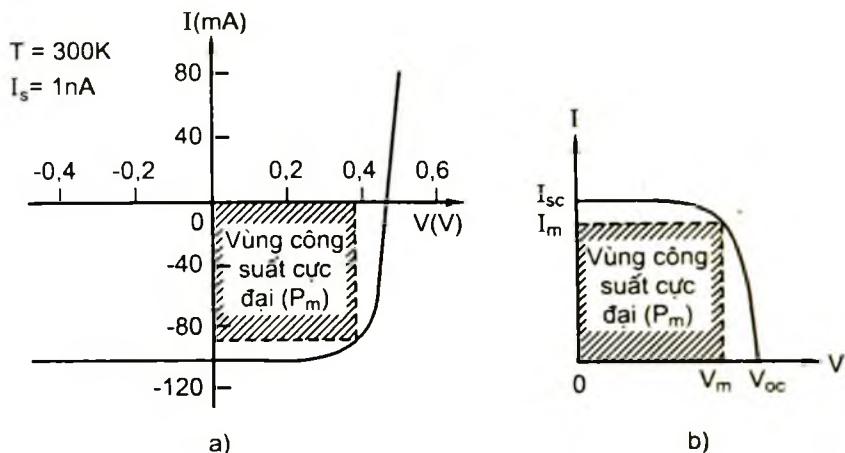
$$\text{và: } J_s = \frac{I_s}{A} = qN_c N_v \left(\frac{1}{N_A} \sqrt{\frac{D_n}{\tau_n}} + \frac{1}{N_D} \sqrt{\frac{D_p}{\tau_p}} \right) e^{-E_g/kT} \quad (6.18a)$$

Trong đó A là diện tích thiết bị. Đồ thị phương trình (6.18) được biểu diễn trên hình 6.33 với $I_L = 100\text{mA}$, $I_s = 1\text{nA}$, $A = 4\text{cm}^2$, và $T = 300\text{K}$. Đường cong đi qua góc phần tư thứ 4, và do vậy ta có thể biết được công suất của thiết bị. Đường cong von-ampere thông dụng hơn được biểu diễn ở hình 6.33b, là đảo của hình 6.33a qua trục điện áp. Bằng cách chọn tải thích hợp, gần 80% các sản phẩm ta có thể nhận biết được $I_{sc}V_{co}$, trong đó I_{sc} bằng dòng ngắn mạch I_L và V_{oc} là điện áp hở mạch của pin. Vùng hình chữ nhật được gạch chéo trong hình 6.33a là vùng công suất cực đại. Điều này được mô tả trong hình 6.33b, với I_m và V_m lần lượt là dòng và điện áp, tương ứng với công suất ra lớn nhất $P_m(I_m V_m)$.

Từ phương trình (6.18), chúng ta thu được điện áp hở mạch ($I = 0$):

$$V_{oc} = \frac{kT}{q} \ln \left[\frac{I_L}{I_s} + 1 \right] \cong kT \ln \left[\frac{I_L}{I_s} \right] \quad (6.19)$$

Do đó, với dòng cho trước I_L , V_{oc} tăng loga khi giảm dòng bão hòa I_s . Ta có công suất ra như sau:



Hình 6.33. (a) Đặc tuyến von–ampe của pin mặt trời khi chiếu sáng;
 (b) Đảo của (a) qua trực diện áp

$$P = IV = I_s V \left(e^{qV/kT} - 1 \right) - I_L V \quad (6.20)$$

Công suất lớn nhất khi $dP/dV = 0$, hay:

$$V_m = \frac{kT}{q} \ln \left[\frac{1 + (I_L / I_s)}{1 + (qV_m / kT)} \right] \approx V_{oc} - \frac{kT}{q} \ln \left[1 + \frac{qV_m}{kT} \right] \quad (6.21)$$

6.5.3. Hiệu suất chuyển đổi

Hiệu suất chuyển đổi công suất của pin năng lượng mặt trời được tính:

$$\eta = \frac{I_m V_m}{P_m} = \frac{I_L \left[V_{oc} - \frac{kT}{q} \ln \left(1 + \frac{qV_m}{kT} \right) - \frac{kT}{q} \right]}{P_m} = \frac{FF \cdot I_L V_{oc}}{P_{in}} \quad (6.22)$$

trong đó P_{in} là công suất tới và FF là hệ số điền đầy, được định nghĩa:

$$FF = \frac{I_m V_m}{I_L V_{oc}} \quad (6.23)$$

Để tăng hiệu suất, chúng ta cần tăng tất cả các thành phần của hệ số trong phương trình (6.22).

Hiệu suất của một pin năng lượng mặt trời lý tưởng tại nhiệt độ 300K được biểu diễn trong hình 6.34 như một hàm số của năng lượng vùng cấm. Hiệu suất lý tưởng có thể rút ra từ đặc trưng von–ampe như

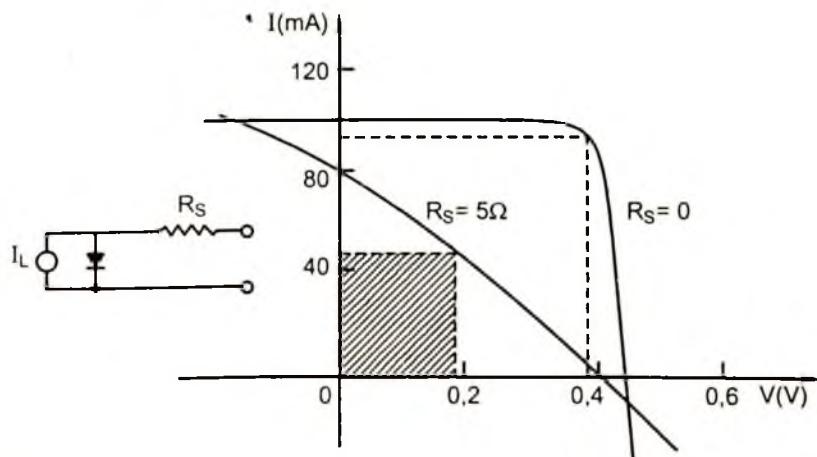
trong phương trình (6.18). Với một chất bán dẫn nhất định, mật độ dòng bão hòa J_s có thể tìm được qua phương trình (6.18a). Với một vùng nhất định, dòng ngắn mạch I_L được tạo ra bởi các điện tích và một số lượng các hạt photon có năng lượng khác E_g của phổ năng lượng mặt trời. Công suất tới P_{in} là tổng hợp của tất cả các photon trong phổ năng lượng.

Đường cong với $C = 1$ trong hình 6.34 là trong điều kiện vùng

AM1. Lưu ý rằng hiệu suất có nhiều cực đại và không phụ thuộc vào E_g . Do đó, chất bán dẫn có dải cấm nằm trong khoảng từ 1 đến 2eV được quyết định bởi vật liệu của pin.

Có nhiều nhân tố làm giảm hiệu suất lý tưởng. Một trong những nguyên nhân chính là điện trở nối tiếp do tổn hao trớ ở lớp bề mặt. Mạch tương đương được biểu diễn trong hình 6.35. Nếu dòng của diốt được cho ở phương trình (6.18) thì đặc trưng von-ampé được biểu diễn:

$$\ln \left[\frac{I + I_s}{I_s} + 1 \right] = \frac{q}{kT} (V - IR_s) \quad (6.24)$$



Hình 6.34. Hiệu suất của pin mặt trời lý tưởng tại nhiệt độ 300K

Hình 6.35. Đặc tuyến von-ampé của pin mặt trời với điện trở nối tiếp và sơ đồ tương đương

Khi $R_s = 0$. Ta có dòng ra và công suất ra:

$$I = I_s \left[\exp \left\{ \frac{q(V - IR_s)}{kT} \right\} - 1 \right] - I_L \quad (6.25)$$

Điện trở nồi tiếp phụ thuộc vào độ rộng của tiếp giáp, độ tạp chất của các bán dẫn loại P và loại N, và sự sắp xếp của lớp tiếp xúc trở kháng bề mặt. Đối với pin năng lượng mặt trời silic thông thường, điện trở nồi tiếp vào khoảng 0,7 đối với pin $N^+ P^-$ và 0,4 đối với $P^+ N^-$. Một thành phần trở kháng khác là điện trở suất thấp của lớp bán dẫn loại N.

Một hệ số khác là dòng tái hợp tại vùng nghèo hạt dẫn.

$$I_{rec} = I_s \left[\exp \left\{ \frac{qV}{2kT} \right\} - 1 \right] \quad (6.26)$$

$$\text{với: } \frac{I_s}{A} = \frac{qn_i W}{\sqrt{\tau_p \tau_n}} \quad (6.27)$$

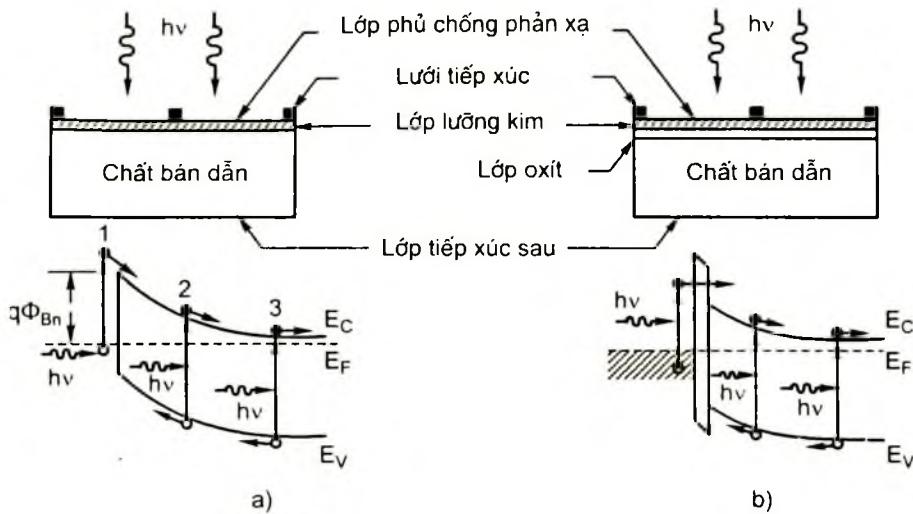
trong đó I_s' là dòng bão hòa. Phương trình chuyển đổi năng lượng có thể sử dụng các phương trình tương tự như từ phương trình (6.19) đến (6.21), với việc thay I_s bởi I_s' và hệ số mũ chia cho 2. Hiệu suất trong trường hợp dòng tái hợp nhỏ hơn rất nhiều so với trường hợp dòng lý tưởng bởi sự suy giảm của cả V_{oc} và hệ số điên đầy. Đối với pin silic ở 300K, dòng tái hợp có thể làm giảm 25% hiệu suất. Silic vô định hình cũng là vật liệu để làm pin năng lượng mặt trời.

6.5.4. Tiếp giáp dị thể và bề mặt pin năng lượng mặt trời

Một pin năng lượng mặt trời tiếp giáp dị thể có thể có hai giản đồ năng lượng tương đương. Bán dẫn có vùng cấm rộng sẽ hoạt động như một cửa sổ, thu nhận các photon có năng lượng nhỏ hơn E_{g1} . Các photon với năng lượng trong khoảng E_{g1} và E_{g2} sẽ tạo ra sóng mang hạt trong tiếp giáp P-N (với dải cấm E_{g1}). Nếu hệ số hút cao trong bán dẫn dải thấp, sóng mang hạt sẽ được hình thành trong vùng nghèo hoặc vùng gần đó, do vậy hiệu suất tập hợp rất lớn.

Hình 6.36 mô tả hai mặt của pin năng lượng mặt trời. Pin mặt trời rào chắn Schottky, được mô tả ở hình 6.36a, phải có một lớp kim loại mỏng cho phép một lượng rất lớn ánh sáng đến lớp bán dẫn. Trong hình 6.36a, có ba thành phần dòng photon: (1) ánh sáng với năng lượng $h\nu > q\Phi B_n$ (chiều cao rào chắn), có thể bị hút bởi lớp kim loại và các

electron bị kích thích qua rào chắn tới lớp bán dẫn; (2) ánh sáng với bước sóng ngắn ($h\nu > E_g$) xâm nhập vào lớp bán dẫn, chủ yếu bị hút vào vùng nghèo và (3) ánh sáng với bước sóng dài ($h\nu < E_g$), bị hút vào vùng trung tính.



Hình 6.36. (a) Pin mặt trời rào chắn Schottky; (b) Pin mặt trời MIS

Ưu điểm của pin năng lượng mặt trời rào chắn Schottky là: hoạt động ở nhiệt độ thấp (không yêu cầu nhiệt độ khuếch tán lớn), thích ứng với pin năng lượng mặt trời màng mỏng và đa tinh thể, và dòng ra lớn (bởi sự có mặt của vùng nghèo ở bề mặt của lớp bán dẫn).

Khi phủ một lớp cách điện mỏng giữa lớp kim loại và lớp bán dẫn, sẽ có một pin năng lượng mặt trời MIS (kim loại – cách điện – bán dẫn) mô tả ở hình 6.34b. Mật độ dòng bão hòa tương tự như ở pin rào chắn Schottky nhưng có thêm điều kiện đường hầm:

$$I_s = A^* T^2 \exp\left(\frac{-q\phi_{Bn}}{kT}\right) \exp(-a\delta) \quad (6.28)$$

Trong đó: $A^* = 110 \text{ A/K}^2\text{-cm}^2$ đối với bán dẫn Si loại N,

a : hằng số.

δ : độ dày của lớp cách điện.

Từ phương trình (6.19) và (6.28) ta có:

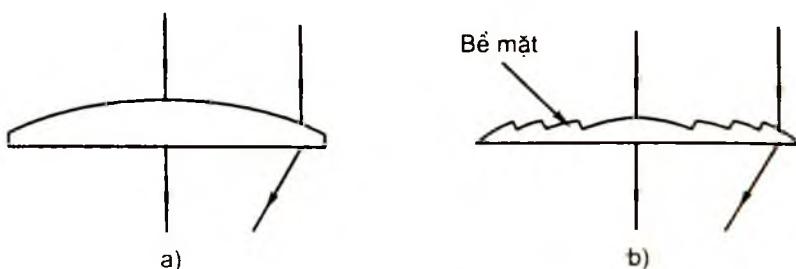
$$V_{oc} = \phi_{Bn} + \frac{kTa\delta}{q} + \frac{kT}{q} \ln \left(\frac{I_L}{A^* T^2} \right) \quad (6.29)$$

Do đó V_{oc} của pin năng lượng mặt trời MIS sẽ lớn hơn pin rào chấn Schottky. V_{oc} tăng tỷ lệ thuận với δ . Tuy nhiên khi δ tăng thì dòng ngắn mạch sẽ giảm, dẫn đến sự giảm hiệu suất chuyển đổi. Độ dày lớp oxit tối ưu đối với hệ tiếp giáp kim loại – SiO_2 – Si là khoảng 20 Å. Tại AM1, hiệu suất có thể tăng tới 18%.

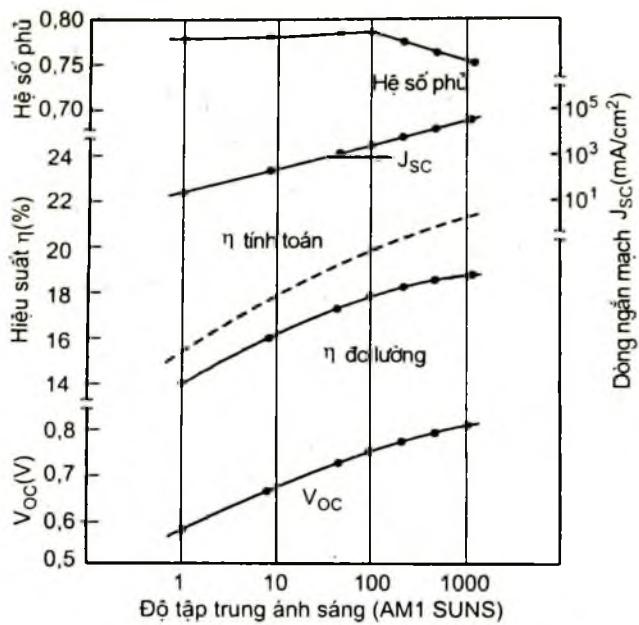
6.5.5. Bộ tập trung quang

Ánh sáng mặt trời có thể được hội tụ bằng gương và thấu kính. Bộ tập trung quang là một phương tiện tiếp cận tốt và linh hoạt để giảm chi phí của pin bằng cách dùng vùng tập trung thay thế cho một vùng lớn của pin. Nó cũng có nhiều ưu điểm, như việc tăng hiệu suất, được biểu diễn ở đường cong $C = 1000$ trong hình 6.34.

Hình 6.37a mô tả một thấu kính lồi tiêu chuẩn, và hình 6.35b mô tả một lăng kính Fresnel tương đương. Các thấu kính này có thể hội tụ ánh sáng mặt trời đến pin. Dưới sự tập trung mạnh ánh sáng, mật độ các hạt đạt được trạng thái kích thích và điều kiện phun sẽ chiếm ưu thế. Hình 6.37 là kết quả đo được của pin mặt trời silic gắn trên một hệ tập trung quang. Với hệ thống này có thể cải thiện độ tập trung từ 1sun lên tới 1000sun. Mật độ dòng điện ngắn mạch tăng tuyến tính với độ tập trung quang. Điện áp hở mạch tăng tỷ lệ 0,1V khi độ tập trung tăng 10 sun với hệ số phủ biến đổi nhẹ. Hiệu suất tăng với tỷ lệ 2% khi độ tập trung tăng 10 lần. Khi sử dụng lớp phủ chống phản xạ, hiệu suất tăng 22% tại 1000sun. Vì vậy, một pin hoạt động ở độ tập trung 1000sun có thể tạo ra công suất ra bằng 1300 pin với độ tập trung 1sun.



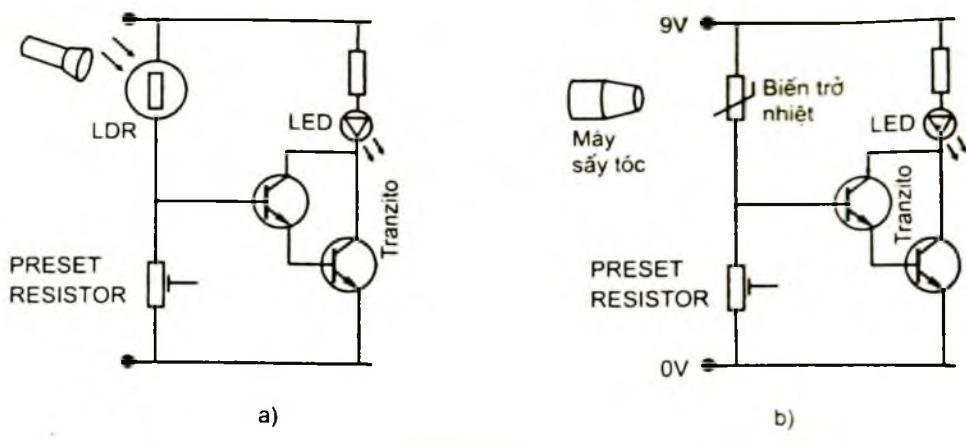
Hình 6.37. Thấu kính hội tụ: (a) Thấu kính lồi; (b) Thấu kính Fresnel



Hình 6.38. Điện áp hở mạch, hiệu suất, hệ số phủ và dòng ngắn mạch theo độ tập trung ánh sáng

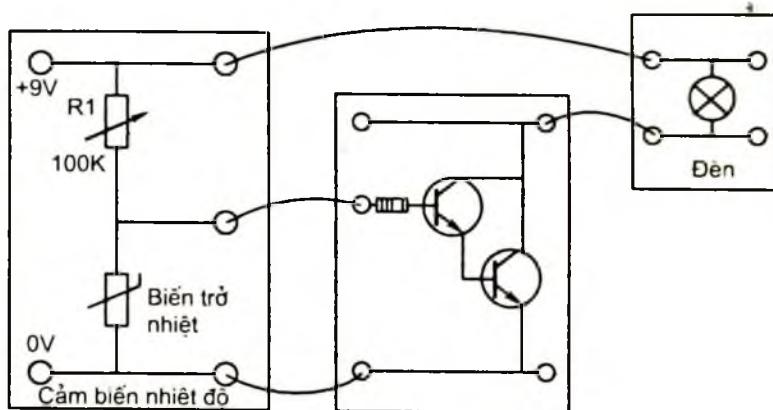
CÂU HỎI BÀI TẬP

1. Hãy phân biệt linh kiện thu quang và linh kiện phát quang.
2. Trình bày nguyên tắc hoạt động của opto – coupler.
3. Nêu một số ứng dụng của phôtô diốt.
4. Cho biết có nên mắc nối tiếp các LED với nhau không? Tại sao?
5. Có nên mắc song song các LED với nhau không? Tại sao?
6. Có thể điều khiển độ sáng của LED không? Nếu được thì thực hiện như thế nào?
7. Hãy thiết kế một mạch bảo vệ đơn giản sử dụng LED thu và LED phát. Yêu cầu khi có người đi qua chuông báo động sê reo.
8. Cho mạch điện hình 6.39.
 - a) Nêu nguyên tắc hoạt động của mạch hình 6.39a và mạch hình 6.39b.
 - b) Phân biệt nguyên tắc hoạt động của 2 mạch.
 - c) Có thể thay thế LDR bằng linh kiện gì để mạch vẫn hoạt động bình thường?
 - d) Nêu phương pháp để thay đổi cường độ sáng của đèn LED.



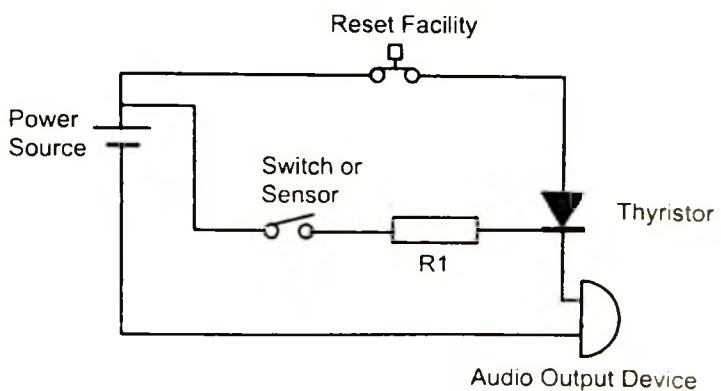
Hình 6.39

9. Hãy nêu nguyên lý hoạt động của mạch điện hình 6.40.



Hình 6.40

10. Cho mạch điện hình 6.41. Cho biết có thể sử dụng các linh kiện nào vào vị trí của Switch?



Hình 6.41

7.1. GIỚI THIỆU CHUNG

7.1.1. Khái niệm

Vi mạch tích hợp (Intergrated Circuit-IC) là sản phẩm của kỹ thuật vi điện tử bán dẫn. Nó bao gồm các linh kiện tích cực như: diốt, tranzito... các linh kiện thụ động như: điện trở, tụ điện, cuộn cảm, và các dây dẫn, tất cả được chế tạo trên một đế đơn tinh thể bán dẫn với một quy trình công nghệ thông nhất. Mỗi loại vi mạch tích hợp thường giữ một hoặc một vài chức năng nhất định nào đó.

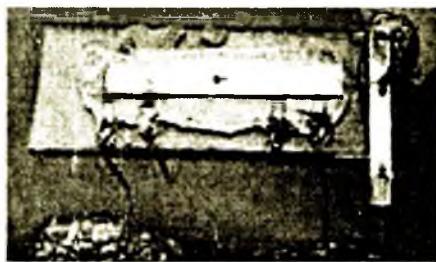
Một vi mạch tích hợp bao gồm một đơn tinh thể bán dẫn có chứa các linh kiện tích cực và các linh kiện thụ động cùng dây nối giữa chúng. Các linh kiện này được chế tạo bằng công nghệ giống như công nghệ chế tạo diốt và tranzito riêng lẻ. Quá trình công nghệ này bao gồm việc nuôi cấy lớp epitaxi, khuếch tán tạp chất mặt nạ, nuôi cấy lớp oxit, sử dụng ảnh in litô để định rõ các gián dỗ.

Một quy trình sản xuất hàng loạt được sử dụng để chế tạo một số lượng lớn các mạch tích hợp với giá thành thấp. Lợi ích của công nghệ này là tạo ra sản phẩm có độ tin cậy cao, kích thước nhỏ gọn, công suất tiêu thụ thấp, giá thành thấp so với việc sử dụng các linh kiện rời rạc đấu nối với nhau.

Ưu, nhược điểm của vi mạch tích hợp.

* *Ưu điểm:*

- Có kích thước nhỏ gọn nên tạo ra các mạch và thiết bị có kích thước nhỏ. Năng lượng tiêu thụ thấp nên giảm được nguồn cung cấp điện năng.



Hình 7.1. Vi mạch điện tử đầu tiên do hãng Texas Instruments chế tạo

– Có độ tin cậy cao do được chế tạo thống nhất trên một khối, giảm được đáng kể các mối hàn.

– Do vi mạch tích hợp có kích thước nhỏ nên có thể dùng các vật liệu quý như vàng, bạch kim, bạc để chế tạo mà vẫn đảm bảo được tính kinh tế của sản phẩm.

* *Nhược điểm:*

– Tốc độ tính toán của vi mạch đôi khi bị hạn chế do năng lượng cung cấp thấp.

– Khả năng tích hợp cao nên các tham số của các linh kiện trong mạch sẽ bị thay đổi.

– Yêu cầu về ổn định nhiệt độ cao do vi mạch tích hợp được chế tạo bằng chất bán dẫn và mật độ tích hợp cao.

7.1.2. Phân loại

7.1.2.1. Vi mạch điện tử rời rạc

Là một mạch điện tử được lắp ráp bằng những linh kiện rời rạc với mật độ cao. Thực tế đây là một mạch rời nhưng lắp gọn thành một khối để thực hiện một chức năng nào đó.

7.1.2.2. Vi mạch điện tử tổ hợp (IC)

Các linh kiện của mạch được kết hợp với nhau tùy theo công nghệ chế tạo. Đây là loại vi mạch được sử dụng rộng rãi vì nó bảo đảm được kích thước nhỏ gọn, độ tin cậy cao, tiêu thụ năng lượng thấp, giá thành phù hợp.

Có nhiều loại vi mạch tích hợp:

* *Phân loại theo công nghệ chế tạo:*

– Vi mạch bán dẫn: Là vi mạch trong đó các phần tử tích cực và thuận động được chế tạo trên một đế đơn tinh thể bán dẫn. Tấm đơn tinh thể bán dẫn được chia cắt theo một mặt tinh thể nào đó sao cho có lợi nhất về tính dẫn điện. Công nghệ chế tạo chủ yếu là công nghệ quang khắc theo các phương pháp plasma, plasma – epitaxy hay silic. Hiện nay loại vi mạch này được sử dụng chủ yếu trong điện tử.

– Vi mạch màng mỏng: Trong đó tích hợp các linh kiện thuận động trên đế là thuỷ tinh cách điện hay ceramic (gốm) bằng phương pháp bốc hơi và lắng đọng trong chân không, còn các phần tử tích cực được hàn gắn vào mạch như các linh kiện rời rạc. Nhược điểm của loại vi mạch này là sự không ổn định của các tham số do tính chất dẫn điện của chất bán

dẫn phụ thuộc nhiều vào trạng thái mặt ngoài. Ưu điểm nổi bật của loại này là các tụ điện, điện trở được tạo ra có chất lượng cao, sai số nhỏ.

– Vi mạch màng dày: Trong đó chỉ tích hợp các linh kiện thụ động trên đế là chất bán dẫn bằng phương pháp quang khắc qua các khuôn còn các linh kiện tích cực được hàn vào như những linh kiện rời. Loại này có độ ổn định với môi trường cao hơn so với loại vi mạch màng mỏng.

– Vi mạch lai: Trong đó tích hợp các linh kiện tích cực và các linh kiện thụ động trên một đế là thuỷ tinh hoặc gốm theo cả hai công nghệ chế tạo vi mạch bán dẫn và vi mạch màng mỏng. Đây là loại có nhiều ưu điểm vì nó kết hợp được các ưu điểm của vi mạch bán dẫn và vi mạch màng mỏng. Trong vi mạch lai, các linh kiện tích cực được chế tạo trên một đế bán dẫn bằng các phương pháp plasma hay plasma – epitaxi. Trên bề mặt của đế bán dẫn được phủ một lớp SiO_2 , các linh kiện thụ động được chế tạo bằng công nghệ màng mỏng trên lớp SiO_2 . Các diốt và tranzito được cách điện bằng phương pháp cách điện của mạch tổ hợp bán dẫn còn các linh kiện thụ động được cách điện với nhau bằng lớp SiO_2 .

Các điện trở trong vi mạch lai có độ ổn định cao, hệ số nhiệt thấp. Các tụ điện màng mỏng có điện dung riêng cao, dòng điện rò nhỏ. Vi mạch lai có độ tin cậy cao hơn vi mạch bán dẫn. Tuy nhiên giá thành của loại vi mạch này vẫn còn cao, điều này cũng là một lý do hạn chế sự phát triển của nó.

7.2. CÁC PHƯƠNG PHÁP CHẾ TẠO QUANG KHẮC

7.2.1. Quá trình quang khắc

Là quá trình tạo ra trên tấm bán dẫn lớp phủ bảo vệ theo các cấu hình cần thiết bằng phương pháp quang hoá (là phương pháp chiếu sáng và ăn mòn bằng hoá học).

Đầu tiên người ta tạo ra một khuôn ánh sáng, sau đó trên bề mặt tấm đế bán dẫn người ta tạo ra một lớp SiO_2 bằng phương pháp gia công nhiệt ở nhiệt độ 1000°C đến 2000°C trong hơi nước (phương pháp ướt), hay trong khí oxy (phương pháp khô). Tiếp theo là phủ lớp cảm quang và sau đó đặt khuôn ánh sáng lên trên lớp cảm quang, chiếu ánh sáng từ trên xuống vào khuôn ánh sáng. Sau đó khuôn ánh sáng được bỏ ra và tiến hành định hình và hiện hình. Tiếp theo là quá trình ăn mòn hoá học, vị trí nào có ánh sáng chiếu vào sẽ bị ăn mòn, loại bỏ lớp cảm quang kết quả thu được tấm bán dẫn trên đó có phủ lớp bảo vệ bằng SiO_2 theo cấu hình đã yêu cầu. Mỗi một lớp phủ bảo vệ bằng SiO_2 theo cấu hình

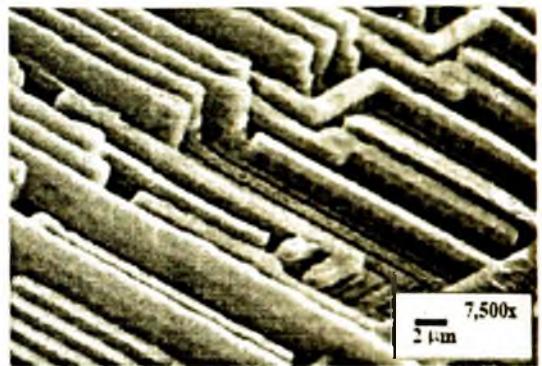
yêu cầu được gọi là một mặt nạ. Mỗi lần tạo ra một mặt nạ phải lặp lại đầy đủ các bước đã nêu trên, do đó khi chế tạo vi mạch điện tử, số mặt nạ càng ít càng kinh tế.

7.2.2. Quá trình plasma

Đây là quá trình công nghệ cho phép gia công các phần tử của mạch điện tử trên bề mặt một phiến bán tinh thể bán dẫn. Công nghệ plasma là công nghệ cơ bản trong quá trình sản xuất vi mạch điện tử. Công nghệ này kết hợp hai quá trình: công nghệ khuếch tán và công nghệ quang khắc. Sau khi chế tạo xong mặt nạ, các tạp chất sẽ được khuếch tán vào để bán dẫn theo cấu hình của mặt nạ. Khi chế tạo tranzito lưỡng cực, số mặt nạ là nhiều nhất. Điện trở, tụ điện, diốt cũng được chế tạo đồng thời với quá trình chế tạo tranzito.

Trình tự của quá trình plasma:

- Gia công tám bán dẫn Si tinh khiết: Một tám Si tự nhiên được làm sạch tinh khiết (độ tinh khiết đạt 99,99999%) sau đó được cắt đúng kích thước và thực hiện gia công bề mặt. Tám bán dẫn này được dùng làm để và có bề dày khoảng $100\mu\text{m}$.
- Oxy hoá để bán dẫn: Quá trình oxy hoá tạo ra trên hai mặt của tấm một lớp SiO_2 . Độ dày của lớp SiO_2 có thể được không chế một cách chính xác nhờ thời gian thực hiện oxy hoá và điều chỉnh nồng độ oxy được thổi vào trong $\text{l}\mu\text{s}$ và tốc độ di chuyển của tấm bán dẫn trong $\text{l}\mu\text{s}$.
- Ăn mòn lớp SiO_2 ở phía dưới để tiến hành khuếch tán tạp chất vào để bán dẫn tinh khiết.
- Phủ lớp cảm quang: Chất cảm quang là một hợp chất hóa học có đặc điểm là nó sẽ trở nên bền vững hoặc không bền vững trong một dung môi đã được xác định trước khi nó được chiếu sáng.
- Quang khắc và ăn mòn hóa học: Chọn lọc lớp SiO_2 theo cấu hình khuôn ánh sáng sẽ thu được mặt nạ đầu tiên. Trong kỹ thuật vi điện tử, mặt nạ là âm bản hoặc dương bản của hình ảnh vi mạch. Mỗi lần gia công cần có một mặt nạ. Trong công nghệ plasma, một bộ mặt nạ có thể dùng cho nhiều lần gia công khác nhau. Dùng ánh sáng đơn sắc hoặc ánh sáng trắng chiếu vào khuôn ánh sáng. Sau đó bóc mặt nạ đưa vào



Hình 7.2. Bề mặt của một tinh thể bán dẫn sau khi được gia công chế tạo theo công nghệ plasma

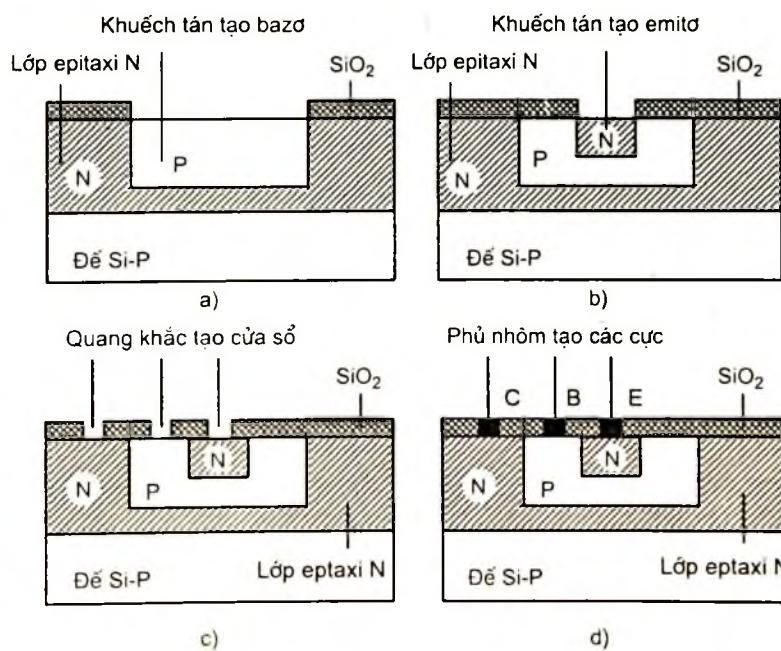
dung dịch cho ăn mòn. Phần chiết sáng sẽ được ăn mòn còn phần không được chiết sáng sẽ không bị ăn mòn, được giữ nguyên dạng. Tiếp tục cho ăn mòn bằng cách ngâm vào dung dịch HCl, sau đó tách bỏ lớp cảm quang sẽ thu được một lỗ thủng qua lớp SiO_2 đến tinh thể silic. Kích thước của lỗ thủng tuỳ thuộc vào mặt nạ.

– Khuếch tán bán dẫn loại N (là các nguyên tố thuộc nhóm V trong bảng hệ thống tuần hoàn các nguyên tố hoá học) để tạo ra vùng colecto khi chế tạo tranzito.

- Oxy hoá lần hai để tạo lớp SiO_2 .
- Phủ lớp cảm quang, che mặt nạ, chiết sáng và cho ăn mòn ta thu được mặt nạ thứ hai.
- Khuếch tán bán dẫn loại P (các nguyên tố thuộc nhóm III trong bảng hệ thống tuần hoàn các nguyên tố hoá học) để tạo ra vùng bazơ.
- Oxy hoá tạo lớp SiO_2 .
- Quang khắc và ăn mòn chọn lọc thu được mặt nạ thứ ba và tiến hành khuếch tán tạo vùng emitơ.
- Oxy hoá và quang khắc kết hợp ăn mòn hoá học có mặt nạ thứ tư để gắn các điện cực E, B, C.

7.2.3. Quy trình công nghệ plasma – epitaxy

Hình 7.3 là các hình ảnh minh họa các công đoạn chế tạo một tranzito theo công nghệ plasma – epitaxy.



Hình 7.3. Quy trình công nghệ epitaxy – plasma

a) Trên để bán dẫn loại P tương đối mỏng, điện trở suất lớn, người ta tạo lớp epitaxi silic loại N, sau đó nung nóng ở nhiệt độ cao tạo lớp SiO_2 bảo vệ. Dùng phương pháp quang khắc tạo cửa sổ, khuếch tán chất bán dẫn loại P vào lớp epitaxi loại N để tạo nên miền bazơ.

b) Nung nóng lần thứ hai để tạo lớp SiO_2 , rồi quang khắc tạo cửa sổ khuếch tán bán dẫn loại N tạo miền emitơ.

c) Quang khắc tạo cửa sổ để làm các cực emitơ, bazơ, collectơ.

d) Phủ nhôm tạo các cực C, B, E.

Để chế tạo được một tranzito phải qua nhiều công đoạn phức tạp như vậy, nhưng các tranzito cũng như các điện trở có trên đơn tinh thể IC đều được chế tạo đồng loạt như nhau theo từng bước của quy trình công nghệ trên một dây truyền sản xuất hoàn toàn tự động hóa. Nhờ vậy độ đồng nhất chất lượng sản phẩm ngày càng tốt, giá thành các vi mạch ngày càng hạ.

7.2.4. Phương pháp chế tạo vi mạch tích hợp tranzito trường

Tranzito trường tích hợp loại MOS chỉ chiếm khoảng 5% diện tích bề mặt yêu cầu bởi một tranzito hai lớp tiếp giáp epitaxi trong các mạch tích hợp thông thường. Chỉ cần một bước khuếch tán trong quy trình chế tạo tranzito trường loại MOSFET kênh cảm ứng. Trong bước này, hai vùng bán dẫn loại N nồng độ tạp chất cao được khuếch tán vào bán dẫn để loại P có nồng độ tạp chất thấp để tạo cực nguồn và cực máng. Một lớp cách điện SiO_2 được nuôi cấy, và các lỗ hổng được khắc axit để gắn điện cực vào cực nguồn và cực máng. Kim loại cho các tiếp xúc này được bốc hơi đồng thời cùng với cực cửa để hoàn thành linh kiện tốt nhất. Các tiết diện ngang bé nhất giữa các phần tử của vi mạch MOS được khuếch tán cùng thời gian với phần nguồn và phần máng. Các điện trở của các vùng khuếch tán (tiết diện ngang bé nhất) rất nhỏ so với điện trở tải rất lớn nên có thể bỏ qua khi sử dụng FET. Một ưu thế quan trọng khác là cần các vùng cách ly giữa các tranzito MOS, vì khi sử dụng các tiếp xúc P–N luôn được phân cực ngược. Ngoài ra, trong các vi mạch, tranzito MOS là một điện trở có trị số xác định theo điện áp đặt trên kênh dẫn (có giá trị khoảng hàng trăm $\text{k}\Omega$). Công nghệ chế tạo FET cũng sử dụng hai công nghệ plasma và epitaxi – plasma. Phương pháp plasma hoàn toàn giống khi chế tạo tranzito lưỡng cực. Còn phương pháp epitaxi – plasma thì hơi khác vì trên nền bán dẫn P phải nuôi cấy hai lớp epitaxi: một lớp N và một lớp P.

7.3. PHƯƠNG PHÁP CÁCH ĐIỆN TRONG VI MẠCH TÍCH HỢP

Trong các vi mạch màng mỏng và vi mạch lai cách điện không phải là một vấn đề vì để của chúng là chất điện môi. Trong vi mạch tích hợp, tất cả các linh kiện đều được cấy trên cùng một đế bán dẫn với mật độ cao nên vấn đề cách điện là rất quan trọng. Thông thường có hai phương pháp cách điện là cách điện bằng tiếp xúc P-N và cách điện bằng chất điện môi.

7.3.1. Cách điện bằng tiếp xúc PN

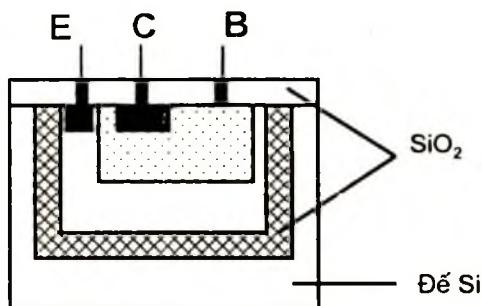
Tiếp xúc P-N khi phân cực ngược thì không dẫn điện, điện trở của nó là rất lớn. Do vậy, trong vi mạch điện tử người ta dùng tiếp xúc cực colecto – để phân cực ngược để cách điện. Đối với tranzito NPN để bán dẫn là loại P, muôn đảm bảo cách điện tốt khi làm việc để phải được nối với thê âm nhất. Khi đó tiếp xúc phân cực ngược mạnh nhất. Nhược điểm của phương pháp này là cách điện không tuyệt đối.

7.3.2. Cách điện bằng chất điện môi

Trong phương pháp này các phần tử sẽ cách điện với nhau thông qua lớp điện môi, lớp điện môi này bao quanh phần góp, ngăn cách phần góp với đế. Xem hình 7.4.

Phương pháp cách điện bằng điện môi cho các tham số tốt như: dòng rò trong tất cả các trường hợp đều có thể bỏ qua vì đây là dòng qua lớp điện môi. Điện dung ký sinh cũng được giảm nhỏ.

Phương pháp này có nhược điểm là thực hiện phức tạp làm cho giá thành sản phẩm cao.



Hình 7.4. Phương pháp cách điện bằng chất điện môi

7.4. ĐIỆN TRỞ TRONG VI MẠCH TÍCH HỢP

Trong vi mạch tích hợp người ta sử dụng ba loại điện trở là: điện trở bán dẫn dùng trong vi mạch bán dẫn, điện trở màng mỏng dùng trong vi mạch màng mỏng và vi mạch lai, điện trở màng dày dùng trong vi mạch màng dày.

7.4.1. Điện trở bán dẫn

Là điện trở đơn khói bán dẫn loại N hoặc loại P. Trị số điện trở của khói bán dẫn được xác định bằng điện trở suất, độ dài và diện tích tiết diện của vùng vật liệu.

$$R = \rho \frac{l}{S}$$

Trong đó: l : Độ dài khói bán dẫn, [m].

S : Diện tích khói bán dẫn, [m^2].

ρ : Điện trở suất của khói bán dẫn, [Ωm].

Với các điện trở được cấy trên một đế bán dẫn gọi là điện trở khuếch tán. Trị số của điện trở khuếch tán có thể thay đổi được bằng cách thay đổi nồng độ tạp chất hoặc kích thước của lớp bán dẫn khuếch tán.

Trong công nghệ chế tạo vi mạch tích hợp, người ta chế tạo điện trở bằng phương pháp epitaxy, loại này được gọi là điện trở epitaxy.

Ngoài ra, người ta còn dùng điện trở của tiếp xúc P-N phân cực thuận khi dòng điện nhỏ, điện trở loại này gọi là điện trở vi phân, khi cần điện trở có trị số lớn thì người ta dùng điện trở phân cực ngược của tiếp xúc P-N.

7.4.2. Điện trở màng mỏng

Điện trở màng mỏng được chế tạo bằng phương pháp bay hơi lăng động trong chân không ở nhiệt độ cao lên trên một đế là chất điện môi. Vật liệu chế tạo thường là hợp kim nicrom. Điện trở được chế tạo theo phương pháp này có độ chính xác cao. Đây là một ưu điểm nổi bật của điện trở màng mỏng.

7.5. TỤ ĐIỆN TRONG VI MẠCH TÍCH HỢP

Trong vi mạch tích hợp, người ta sử dụng 3 loại tụ điện là: tụ điện dùng điện dung của lớp tiếp xúc P-N khi phân cực ngược, tụ điện dùng ba lớp kim loại – oxit – bán dẫn, gọi là tụ CMOS và tụ điện màng mỏng.

Hai loại đầu dùng trong các vi mạch bán dẫn và vi mạch lai, loại thứ ba sử dụng trong vi mạch màng mỏng.

7.5.1. Tụ điện dùng tiếp xúc P-N

Tụ điện dùng tiếp xúc P-N được chế tạo đồng thời cùng với quá trình chế tạo tranzito. Giá trị điện dung được tính theo công thức sau:

$$C = \frac{\epsilon \epsilon_0 S}{d} \quad (7.1)$$

Trong đó: S: Diện tích mặt tiếp xúc, [m^2].

D: Độ dày lớp tiếp xúc, [m].

Giá trị điện dung của tiếp xúc P-N phụ thuộc vào giá trị điện áp ngoài đặt lên lớp tiếp xúc.

$$C = S \left[\frac{(\epsilon \epsilon_0)^2 q a}{12(V_0 + qU)} \right]^{1/3} \quad (7.2)$$

Trong đó: q: Điện tích điện tử.

a: Hệ số tỷ lệ trong biểu thức gradient nồng độ tạp chất ở tiếp xúc P-N.

U: Điện áp ngoài (diện áp phân cực).

V_0 : Hàng rào thế năng ở trạng thái cân bằng.

7.5.2. Tụ điện CMOS

Được tạo ra từ ba lớp: Kim loại oxit (SiO_2) bán dẫn có nồng độ tạp chất cao. Thông thường lớp điện môi SiO_2 dày cỡ từ 0,007 đến 0,1 μm cho trị số điện dung nhỏ nhưng điện áp đánh thủng lớn.

7.5.3. Tụ điện màng mỏng

Tụ điện màng mỏng được chế tạo theo công nghệ màng mỏng. Tụ gồm hai má kim loại và lớp điện môi mỏng ở giữa, tất cả được đặt lên một đế là chất điện môi. Bề dày của lớp điện môi khoảng 200 đến 100 Å. Giá trị điện dung có thể tính theo công thức 7.1 với S là diện tích má tụ, d là độ dày lớp điện môi.

7.6. CUỘN CẢM TRONG VI MẠCH TÍCH HỢP

Trong vi mạch tích hợp người ta thường thiết kế không có cuộn cảm trừ khi không thể bỏ qua được. Trong trường hợp đó, người ta sử dụng loại diốt đặc biệt gọi là diốt cảm ứng hoặc loại cuộn cảm màng mỏng.

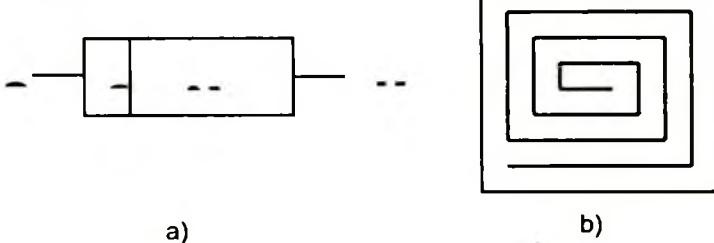
7.6.1. Cuộn cảm làm từ diốt cảm ứng

Loại này thường có trị số khoảng vài mH. Diốt cảm ứng có vùng bán dẫn P có nồng độ pha tần lớn hơn vùng bán dẫn N. Khi phân cực cho diốt thì hầu như toàn bộ điện áp được đặt lên vùng N vì điện trở của nó rất lớn, lúc đó các hạt dẫn là lỗ trống từ P khuếch tán ồ ạt sang miền N làm nồng độ hạt dẫn tại miền N tăng lên, dòng điện thuận qua diốt tăng. Các lỗ trống phun vào bán dẫn N, một số ít tái hợp được, số còn lại sẽ cần thêm thời gian để khuếch tán tiếp vào bán dẫn N. Như thế dòng điện

này có xu hướng chậm pha so với điện áp. Do vậy, nó đã thực hiện chức năng của cuộn cảm. Vùng bán dẫn N càng dài thì dòng haret chảy qua nó càng lâu và trị số điện cảm càng lớn.

7.6.2. Cuộn cảm màng mỏng

Cuộn cảm màng mỏng được chế tạo dưới dạng đường xoắn tròn hoặc xoắn vuông màng mỏng. Cuộn cảm này có thể đạt giá trị cỡ $0,1\text{mH}$ khi hệ số phẩm chất $Q = 10$.



Hình 7.5. a) Cuộn cảm dùng điot cảm ứng
b) Cuộn cảm màng mỏng

7.7. TRANZITO TRONG VI MẠCH TÍCH HỢP

Trong vi mạch điện tử thường sử dụng hai loại tranzito là tranzito lưỡng cực và tranzito trường.

7.7.1. Tranzito lưỡng cực

Loại tranzito thường được dùng là tranzito NPN vì :

- Thực hiện pha tạp để tạo ra bán dẫn loại N là dễ dàng, ngoài ra việc nâng nồng độ tạp chất cũng được thực hiện rất thuận lợi.
- Độ linh động của điện tử lớn gấp hai lần độ linh động của lỗ trống nên thời gian tác động của vi mạch sẽ nhanh hơn. Đáp ứng của mạch là nhanh hơn.
- Trong vi mạch tổ hợp, tranzito được sử dụng ở ba chế độ hoạt động là: chế độ ngắn, chế độ tích cực, chế độ bão hòa.

7.7.2. Tranzito trường

Trong vi mạch bán dẫn, người ta thường sử dụng hai loại tranzito trường là JFET và MOSFET kênh có sẵn để tạo các mạch trong kỹ thuật tương tự như: mạch khuếch đại, khuếch đại vi sai...

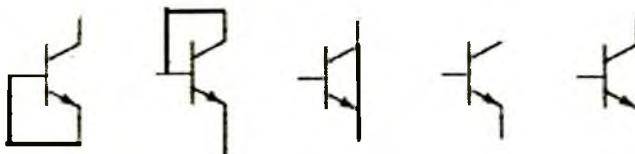
Còn MOSFET kênh cảm ứng thì thường được dùng trong các mạch số.

Thông thường loại MOSFET kênh P hay được dùng vì nó có độ tin cậy cao hơn, tính chống nhiễu cao hơn do có mức điện áp ngưỡng cao hơn và về mặt lôgic nó chỉ sử dụng mức tích cực thấp.

7.8. ĐIÔT TRONG VI MẠCH TÍCH HỢP

Thông thường trong vi mạch tích hợp người ta không chế tạo diốt trực tiếp mà thường chế tạo ra tranzisto rồi sau đó nối tắt chân cực để tạo thành diốt. Nối tắt tranzito thành diốt trong các mạch điện bằng chất điện môi

Có 5 cách nối tắt.

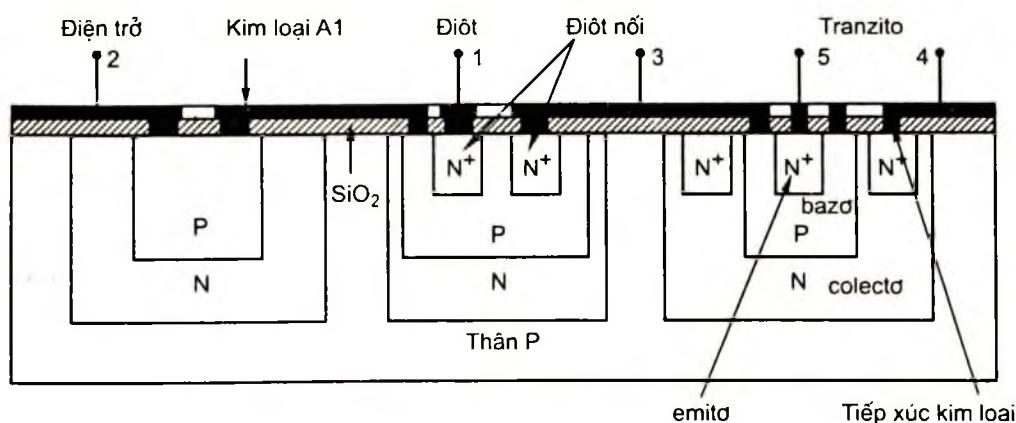
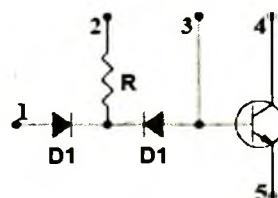


Hình 7.6a. Các cách nối tranzito thành diốt trong mạch cách điện bằng điện môi

Với mỗi cách nối sẽ cho ra một loại diốt
với các tham số riêng.

Ví dụ: Một mạch điện đơn giản.

Được chế tạo dưới dạng IC đơn tinh thể:



Hình 7.6b

7.9. PHÂN LOẠI VI MẠCH TÍCH HỢP

Hiện nay vi mạch tích hợp được ứng dụng phổ biến trong kỹ thuật điện tử, nó đã thay thế được các linh kiện rời ở hầu hết các mạch trong các thiết bị ở tất cả các lĩnh vực kỹ thuật.

Thông thường, mỗi vi mạch thực hiện một chức năng của một mạch điện nào đó. Đáp ứng các chức năng riêng thường có các vi mạch riêng cho chức năng đó. Ví dụ: IC khuếch đại thuần toán, IC ổn áp, IC tách sóng...

Khi sử dụng vi mạch người ta thường chia làm hai loại chính:

- Vi mạch tuyến tính (IC tuyến tính).
- Vi mạch số (IC số).

7.9.1. Vi mạch tuyến tính (IC tuyến tính)

Các vi mạch dùng trong kỹ thuật điện tử tương tự, tất cả các vi điện tử không thuộc vào vi điện tử logic người ta đều xếp vào loại vi điện tử tuyến tính. Ngày nay, hầu hết các khôi chức năng khác nhau trong kỹ thuật điện tử tương tự đều được chế tạo dưới dạng vi mạch nên vi điện tử tuyến tính rất phong phú và đa dạng, nhiều sơ đồ điện tử lắp ráp bằng các linh kiện rời rất khó thực hiện nhưng nếu dùng vi mạch lại quá dễ dàng. Các mạch khuếch đại vi sai, khuếch đại thuật toán, so sánh vi sai, phát, điều chế, các mạch giải mã âm thanh, giải mã màu dùng trong các hệ vô tuyến truyền hình màu, các mạch nguồn nuôi ổn áp v.v..., đều được xếp vào loại vi điện tử tuyến tính.

Trong phần này sẽ đi sâu giới thiệu về một loại IC tuyến tính điển hình được sử dụng rất phổ biến, đó là IC khuếch đại thuật toán.

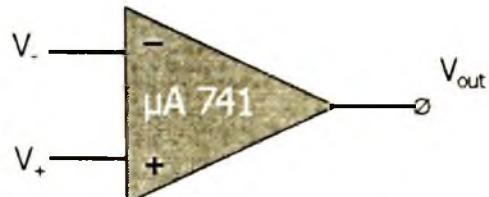
7.9.1.1. Tìm hiểu chung về IC khuếch đại thuật toán

a) Ký hiệu IC khuếch đại thuật toán

Mạch khuếch đại thuật toán (Operational Amplifier: Op-Amps) có ký hiệu như hình 7.7:

b) Sơ đồ mạch nguyên lý của IC khuếch đại thuật toán

– μ A741



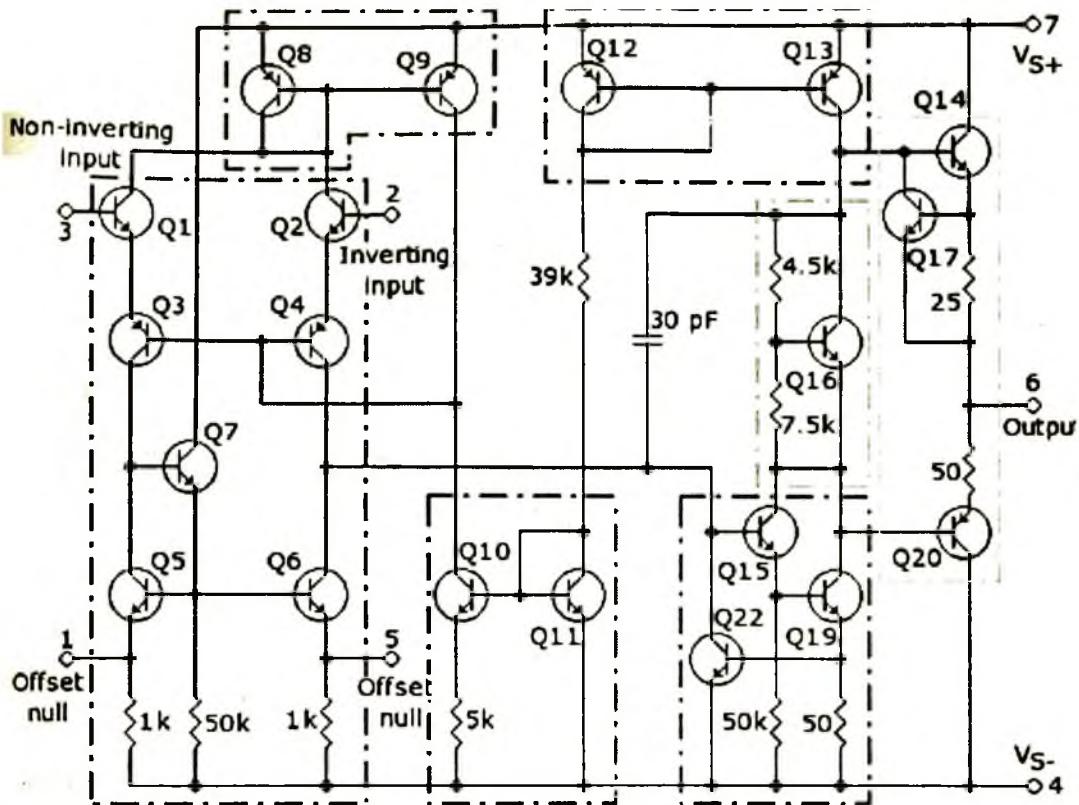
Hình 7.7. Ký hiệu của IC khuếch đại thuật toán

Mạch nguyên lý của IC khuếch đại thuật toán – μ A741 được cho trên hình 7.8.

c) Ưu điểm của Op-Amps

Đây là một vi mạch tương tự rất thông dụng do trong Op-Amps được tích hợp một số ưu điểm sau:

- Hai đầu vào đảo và không đảo cho phép Op-Amps khuếch đại được nguồn tín hiệu có tính đối xứng (các nguồn phát tín hiệu biến thiên chậm như nhiệt độ, ánh sáng, độ ẩm, mực chất lỏng, phản ứng hóa–diện, dòng điện sinh học... thường là nguồn có tính đối xứng).



Hình 7.8. Mạch nguyên lý của IC khuếch đại thuật toán – IC741

– Đầu ra chỉ khuếch đại sự sai lệch giữa hai tín hiệu đầu vào nên Op-Amps có độ miến nhiễu rất cao vì khi tín hiệu nhiễu đến hai đầu vào cùng lúc sẽ không thể xuất hiện ở đầu ra. Cũng vì lý do này Op-Amps có khả năng khuếch đại tín hiệu có tần số rất thấp, xem như tín hiệu một chiều.

– Hệ số khuếch đại của Op-Amps rất lớn do đó cho phép Op-Amps khuếch đại cả những tín hiệu với biên độ chỉ vài chục micro von.

– Do các mạch khuếch đại vi sai trong Op-Amps được chế tạo trên cùng một phiến nên độ ổn định nhiệt rất cao.

– Điện áp phân cực đầu vào và đầu ra bằng 0 khi không có tín hiệu, do đó dễ dàng trong việc chuẩn hóa khi lắp ghép giữa các khối (module hoá).

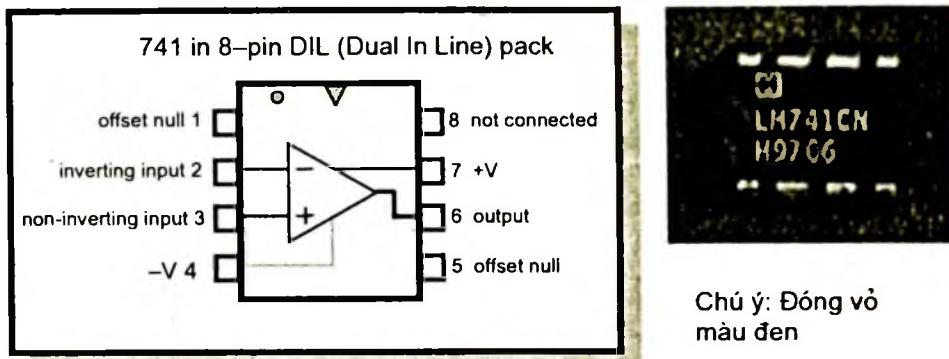
– Tổng trở đầu vào của Op-Amps rất lớn, cho phép mạch khuếch đại những nguồn tín hiệu có công suất bé.

– Tổng trở ra thấp, cho phép Op-Amps cung cấp dòng tốt cho phụ tải.

– Băng thông rất rộng, cho phép Op-Amps làm việc tốt với nhiều dạng nguồn tín hiệu khác nhau

Tuy nhiên cũng như các vi mạch khác, Op-Amps không thể làm việc ổn định trong điều kiện tần số và công suất cao.

d) Sơ đồ chân và hình dạng một khuếch đại thuật toán điện hình



Hình 7.9

e) Op-Amps lý tưởng và Op-Amps thực tế

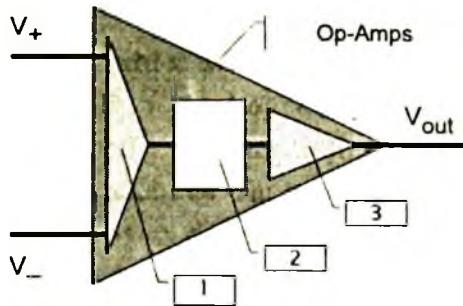
Để đơn giản trong việc tính toán trên Op-Amps, có thể tính toán trên Op-Amps lý tưởng sau đó thực hiện bổ chính các thông số trong mạch. Để có được một cái nhìn tổng quan giữa Op-Amps thực tế và Op-Amps lý tưởng, có thể so sánh một vài thông số giữa Op-Amps lý tưởng và Op-Amps thông dụng (general purpose)^(*) như bảng sau:

Op-Amps lý tưởng	Op-Amps thực tế (*)
<ul style="list-style-type: none"> Độ lợi vô cùng lớn Tổng trở ngô vào $\rightarrow \infty$ Tổng trở ngô ra = 0 Băng thông $\rightarrow \infty$ Dòng vào tĩnh = 0 Dòng vào lệch = 0 Điện áp lệch: $V_{\text{offset}} = 0$ Slew Rate: SR $\rightarrow \infty$ 	<ul style="list-style-type: none"> Độ lợi 100.000 – 200.000 Tổng trở vào 10^6 – 10^{13} Ω Tổng trở ngô ra nhỏ Băng thông hữu hạn Dòng vào tĩnh nhỏ Dòng vào lệch: 20 \rightarrow 30nA Điện áp lệch: 2 \rightarrow 10mV Slew Rate: 0.7 \rightarrow 100V/ms

f) Cấu tạo

Op-Amps lý tưởng có cấu tạo như hình vẽ:

^(*) Trên thực tế có những Op-Amps được chế tạo với mục đích chuyên dụng (trong kỹ thuật hàng không vũ trụ, quân sự, y tế, công nghiệp...), các đặc tính của nó rất gần với đặc tính của Op-Amps lý tưởng. Ở đây chỉ so sánh với loại phổ dụng giá thành thấp, chất lượng cũng không cao.



Hình 7.10. Sơ đồ khối của Op-Amps

– Khối 1: Tầng khuếch đại vi sai (Differential Amplifier), nhiệm vụ khuếch đại độ sai lệch tín hiệu giữa hai cổng vào V_+ và V_- . Nó hội đủ các ưu điểm của mạch khuếch đại vi sai như: độ miến nhiễu cao; khuếch đại được tín hiệu biến thiên chậm; tổng trở cổng vào lớn...

– Khối 2: Tầng khuếch đại trung gian, bao gồm nhiều tầng khuếch đại vi sai mắc nối tiếp nhau tạo nên một mạch khuếch đại có hệ số khuếch đại rất lớn, nhằm tăng độ nhạy cho Op-Amps. Trong tầng này còn có tầng dịch mức DC để đặt mức phân cực DC ở cổng ra.

– Khối 3: Tầng khuếch đại đệm, tầng này nhằm tăng dòng cung cấp ra tải, giảm tổng trở cổng ra giúp Op-Amps phôi hợp dễ dàng với nhiều dạng tải khác nhau.

Op-Amps thực tế vẫn có một số khác biệt so với Op-Amps lý tưởng. Nhưng để dễ dàng trong việc tính toán trên Op-Amps người ta thường tính trên Op-Amps lý tưởng, sau đó dùng các biện pháp bổ chính (bù) giúp Op-Amps thực tế tiệm cận với Op-Amps lý tưởng.

g) Nguyên lý hoạt động

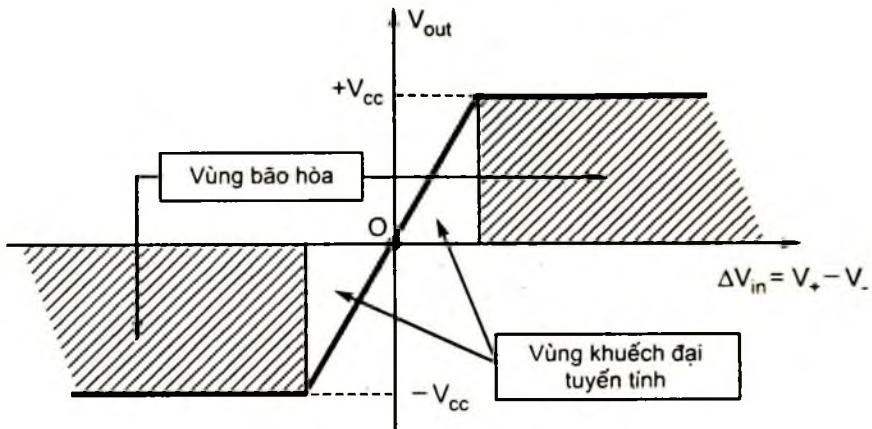
Dựa vào ký hiệu của Op-Amps ta có đáp ứng tín hiệu đầu ra V_o theo các cách đưa tín hiệu cổng vào như sau:

- Đưa tín hiệu vào đầu vào đảo, đầu vào không đảo nối mass: $V_{out} = A_{v0} \cdot V_+$
- Đưa tín hiệu vào đầu vào không đảo, đầu vào đảo nối mass: $V_{out} = A_{v0} \cdot V_-$
- Đưa tín hiệu vào đồng thời trên hai đầu vào (tín hiệu vào vi sai so với mass):

$$V_{out} = A_{v0} \cdot (V_+ - V_-) = A_{v0} \cdot (AV_{in})$$

Để việc khảo sát mang tính tổng quan, xét trường hợp tín hiệu vào vi

sai so với mass (lúc này chỉ cần cho một trong hai cổng vào nõi mass ta sẽ có hai trường hợp kia). Op-Amps có đặc tính truyền đạt như hình 7.11:



Hình 7.11. Đặc tính truyền đạt của KĐTT

Trên đặc tính thể hiện rõ 3 vùng:

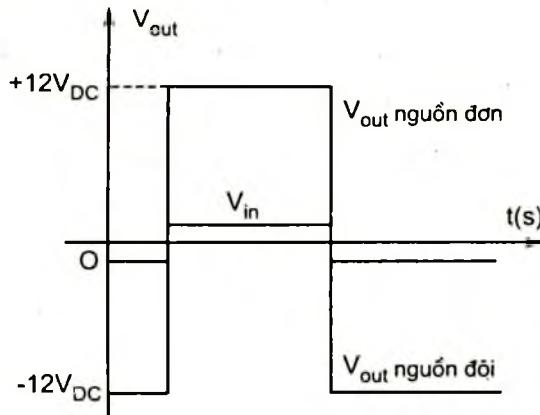
- Vùng khuếch đại tuyến tính: trong vùng này điện áp cổng ra V_o tỷ lệ với tín hiệu cổng vào theo quan hệ tuyến tính. Nếu sử dụng mạch khuếch đại điện áp vòng hở (Open Loop) thì vùng này chỉ nằm trong một khoảng rất bé.
 - Vùng bão hòa dương: bắt chấp tín hiệu đầu vào, đầu ra luôn ở $+V_{cc}$.
 - Vùng bão hòa âm: bắt chấp tín hiệu đầu vào, đầu ra luôn ở $-V_{cc}$.

Trong thực tế, người ta rất ít khi sử dụng Op-Amps làm việc ở trạng thái vòng hở vì tuy hệ số khuếch đại áp A_{v0} rất lớn nhưng phạm vi điện áp đầu vào mà Op-Amps khuếch đại tuyến tính là quá bé (khoảng vài chục đến vài trăm micro von). Chỉ cần một tín hiệu nhiễu nhỏ hay bị trôi theo nhiệt độ cũng đủ làm điện áp cổng ra ở $\pm V_{cc}$. Do đó mạch khuếch đại vòng hở thường chỉ dùng trong các mạch tạo xung dao động. Muốn làm việc ở chế độ khuếch đại tuyến tính người ta phải thực hiện việc phản hồi âm nhằm giảm hệ số khuếch đại vòng hở A_{v0} xuống một mức thích hợp. Lúc này vùng làm việc tuyến tính của Op-Amps sẽ rộng ra, Op-Amps làm việc trong chế độ này gọi là trạng thái vòng kín (Close Loop).

h) Nguồn cung cấp

Op-Amps không phải lúc nào cũng đòi hỏi phải cung cấp một nguồn ổn áp đối xứng $\pm 15V_{DC}$. Nó có thể làm việc với một nguồn không đối xứng có giá trị thấp hơn (ví dụ như $+12V_{DC}$ và $-3V_{DC}$) hay thậm chí với một nguồn đơn $+12V_{DC}$. Tuy nhiên việc thay đổi về cấu trúc nguồn cung cấp

cũng làm thay đổi một số tính chất ảnh hưởng đến tính đối xứng của nguồn, như Op-Amps sẽ không lấy điện áp tham chiếu (reference) là mass mà chọn như hình sau:



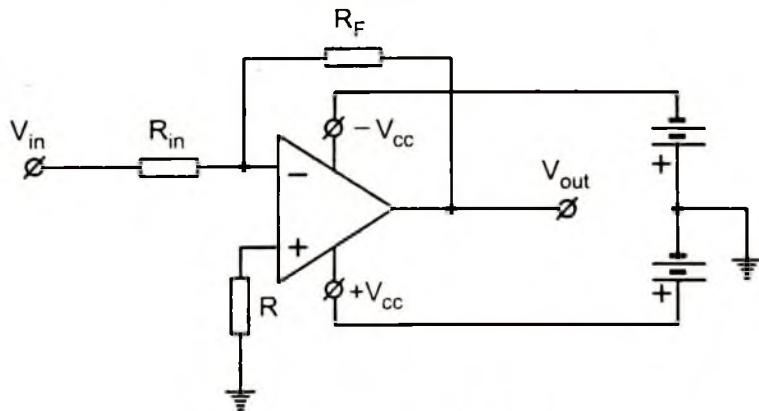
Hình 7.12. Điện áp nguồn cung cấp

Mặc dù nguồn đơn có ưu điểm là đơn giản trong việc cung cấp nguồn cho Op-Amps nhưng trên thực tế rất nhiều mạch Op-Amps được sử dụng nguồn đối xứng.

7.9.1.2. Một số ứng dụng của IC khuếch đại thuật toán

a) Mạch khuếch đại đảo

Tín hiệu đầu ra đảo pha so với tín hiệu cổng vào:

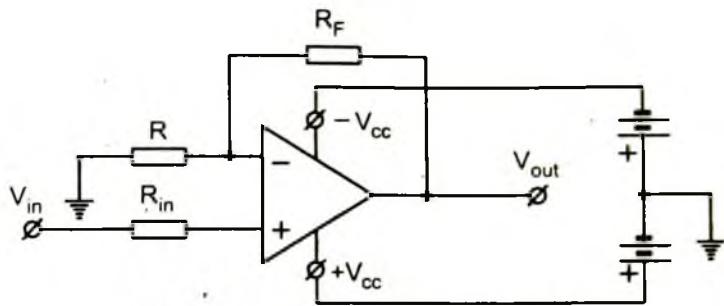


Hình 7.13. Mạch khuếch đại đảo

$$V_{out} = -\frac{R_F}{R_{IN}} \cdot V_{in}$$

b) Mạch khuếch đại không đảo

Tín hiệu đầu ra cùng pha so với tín hiệu đầu vào.

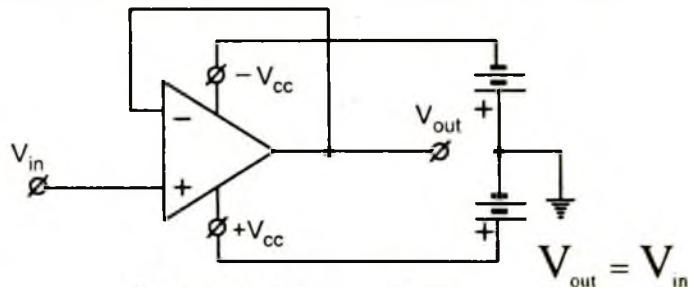


Hình 7.14. Mạch khuếch đại không đảo

$$V_{out} = \left(\frac{R_F}{R} \right) \cdot V_{in}$$

c) *Mạch lắp điện áp*

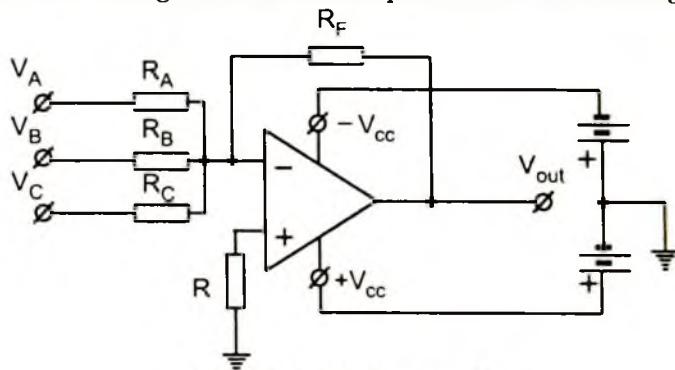
Mạch này không khuếch đại điện áp, chỉ khuếch đại dòng



Hình 7.15. Mạch lắp điện áp

d) *Mạch cộng đảo*

Tín hiệu đầu ra là tổng của các thành phần đầu vào nhưng trái dấu.

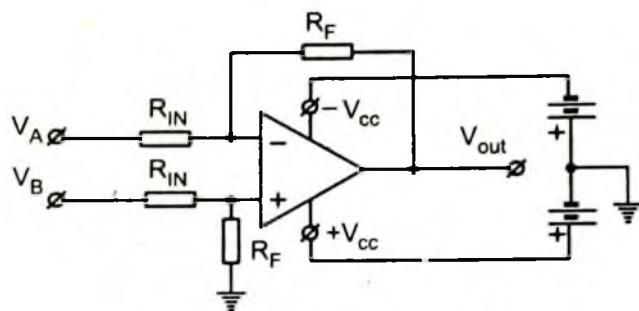


Hình 7.16. Mạch cộng đảo

$$V_{out} = -R_F \cdot \left(\frac{V_A}{R_A} + \frac{V_B}{R_B} + \frac{V_C}{R_C} \right)$$

e) *Mạch khuếch đại vi sai (mạch trừ)*

Mạch chỉ khuếch đại khi giữa hai tín hiệu đầu vào có sự sai lệch về điện áp.

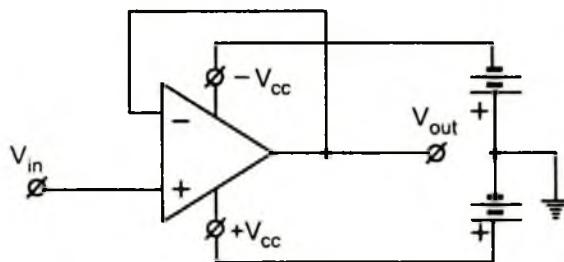


Hình 7.17. Mạch khuếch đại vi sai

$$V_{out} = \left(\frac{R_F}{R_{IN}} \right) \cdot V_B - V_A$$

f) *Mạch tích phân*

Tín hiệu đầu ra là tích phân tín hiệu đầu vào.

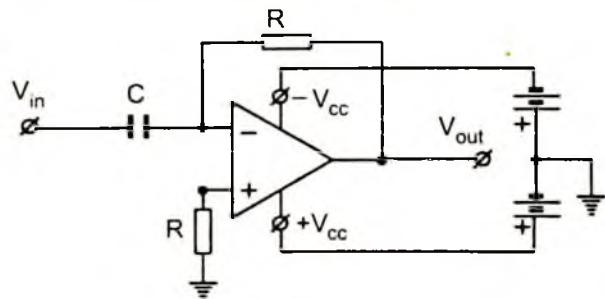


Hình 7.18. Mạch tích phân

$$V_{out} = -\frac{1}{RC} \int V_{in}$$

g) *Mạch vi phân*

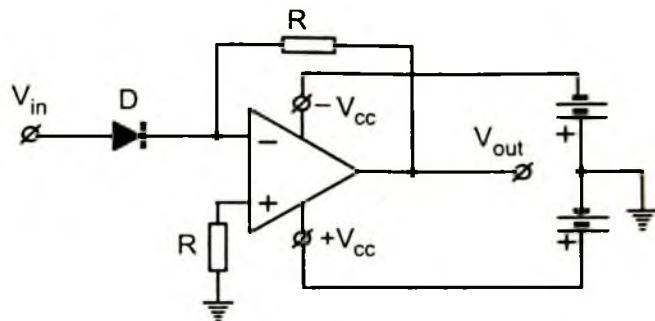
Tín hiệu đầu ra là vi phân tín hiệu đầu vào.



Hình 7.19. Mạch vi phân

$$V_{out} = -RC \cdot \frac{dV_{in}}{dt}$$

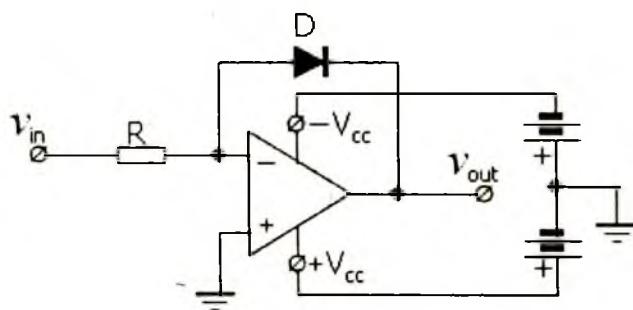
h) Mạch tạo hàm mũ



Hình 7.20. Mạch tạo hàm mũ

$$V_{out} = R I_s \cdot \exp \frac{V_D}{m \varphi_r}$$

i) Mạch tạo hàm logarit

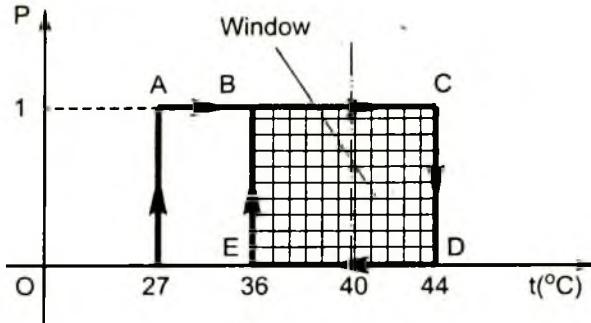


Hình 7.21. Mạch tạo hàm logarit

$$V_{out} = -m \varphi_l \cdot \ln \frac{V_{in}}{R I_s}$$

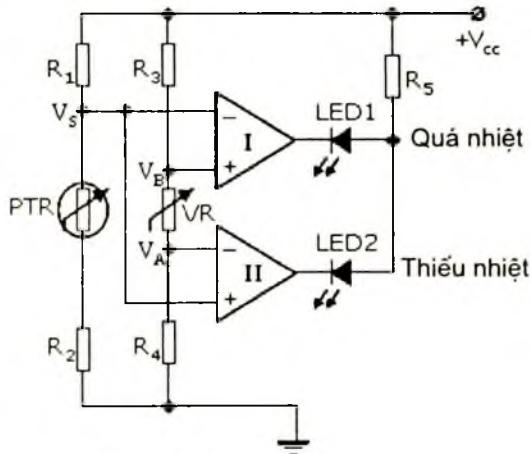
k) Mạch so sánh

Đây là mạch điện ứng dụng trong việc cảnh báo quá nhiệt hay thiếu nhiệt của môi trường cần theo dõi. Mạch làm việc theo nguyên lý so sánh, một nguyên lý rất thông dụng trong các thiết bị công nghiệp. Nguyên lý này được minh họa trên hình 7.22.



Hình 7.22.

Khi muốn khống chế nhiệt độ lò ở 40°C , người ta tiến hành như sau: từ nhiệt độ môi trường đang là 27°C , bắt đầu cấp nhiệt cho lò (điểm A). Nhiệt độ lò tăng dần vượt qua 36°C (điểm B), rồi qua 40°C mạch vẫn tiếp tục cấp nhiệt cho đến khi nhiệt độ của lò đến 44°C (điểm C), lò mới cắt điện trở gia nhiệt. Nhiệt độ lò bắt đầu giảm dần từ 44°C (điểm D). Qua 40°C vẫn tiếp tục giảm. Cho đến 36°C (điểm E) thì lại tiếp tục cấp nhiệt cho lò (điểm B) nhiệt độ lò tăng dần lên.



Hình 7.23. Sơ đồ nguyên lý mạch báo nhiệt

Rõ ràng để giữ nhiệt độ lò nằm trong khoảng 40°C , người ta cấp nhiệt cho lò theo chu trình B, C, D, E rồi trở lại B: hình dạng như một cửa sổ nên có tên là mạch so sánh cửa sổ (window comparator). Nguyên lý so sánh này được ứng dụng rất rộng rãi trong công nghiệp, dân dụng, quân sự, y tế... Tóm tắt nguyên lý làm việc như sau:

- Điện trở nhiệt PTR phối hợp với R_1 và R_2 tạo ra V_s là một hàm biến thiên theo nhiệt độ môi trường đặt PTR. Cụ thể có thể tính V_s :

+ Rõ ràng $V_s = f(T^\circ)$ là một hàm của nhiệt độ. Do đó, đo V_s chính là đo nhiệt độ. Cụ thể các giá trị điện trở trong mạch được cân chỉnh để hai Op-Amps làm việc như sau :

* Khi thiếu nhiệt:

Lúc này $V_s < V_A < V_B$, đầu vào V_+ của Op-Amps II nhỏ hơn đầu vào V_- nên đầu ra Op-Amps II xuống thấp, LED 2 sáng. Trong khi đó đầu vào V_+ của Op-Amps I lớn hơn đầu vào V_- nên đầu ra Op-Amps I lên cao, LED 1 tắt.

* Khi đủ nhiệt:

Lúc này $V_A < V_s < V_B$, đầu vào V_+ của Op-Amps II lớn hơn đầu vào V_- nên đầu ra Op-Amps II lên cao, LED 2 tắt. Trong khi đó đầu vào V_+ của Op-Amps I lớn hơn đầu vào V_- nên đầu ra Op-Amps I lên cao, LED 1 tắt.

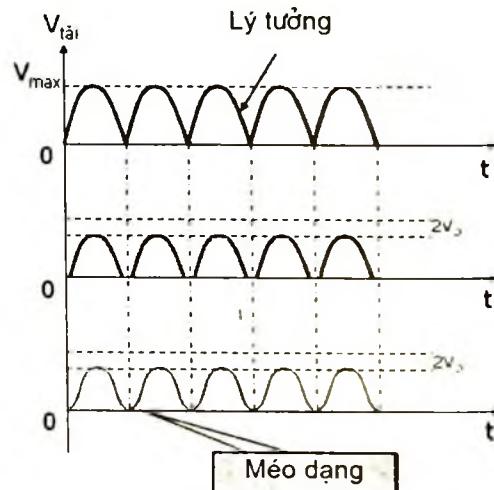
* Khi quá nhiệt:

Lúc này $V_A < V_B < V_s$, đầu vào V_+ của Op-Amps II lớn hơn đầu vào V_- nên đầu ra Op-Amps II lên cao, LED 2 tắt. Trong khi đó đầu vào V_+ của Op-Amps I nhỏ hơn đầu vào V_- nên đầu ra Op-Amps I xuống thấp, LED 1 sáng.

+ Rõ ràng chỉ cần nhìn vào độ sáng tối của hai LED, ta có thể nhận biết được nhiệt độ của môi trường cần cảnh báo nhiệt độ. Để mạch cảnh báo hiệu quả hơn có thể thêm vào một mạch dao động, mạch này giúp khi có sự cố các LED sẽ không sáng liên tục mà nhấp nháy.

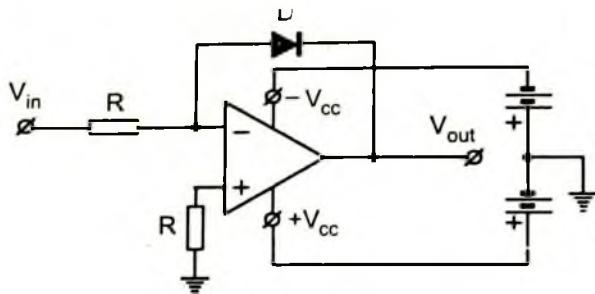
l) Mạch chỉnh lưu chính xác

Trong thực tế, đôi lúc người ta cần mạch chỉnh lưu có điện áp đầu ra như hình vẽ trong điều kiện lý tưởng, nhưng trên thực tế dù diot được phân cực thuận và dẫn dòng thì vẫn có một sụt áp đáng kể trên diot (chỉnh lưu cầu sụt áp này là $2V_D$). Điều này dẫn đến sự méo dạng điện áp đầu ra như hình vẽ (hình 7.24a).



Hình 7.24a

Để khắc phục nhược điểm này, người ta sử dụng mạch chỉnh lưu chính xác sử dụng Op-Amps như hình 7.24b.



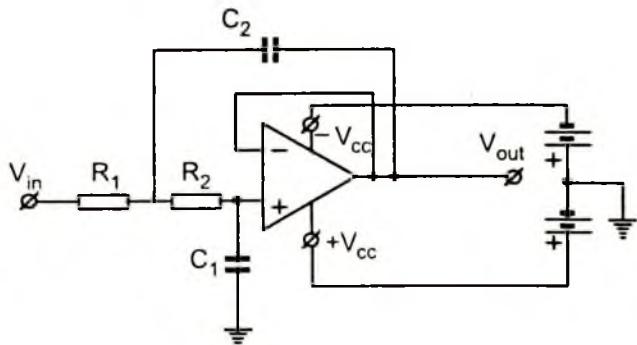
Hình 7.24. Mạch chỉnh lưu chính xác

Do dòng điện hai cổng vào của Op-Amps bằng không nên trong chu kỳ phân cực thuận của diốt (chu kỳ chỉnh lưu) $V_{in} = V_{out}$, vì vậy sóng dạng điện áp cổng ra bộ chỉnh lưu như sóng dạng bộ chỉnh lưu lý tưởng.

m) Mạch lọc

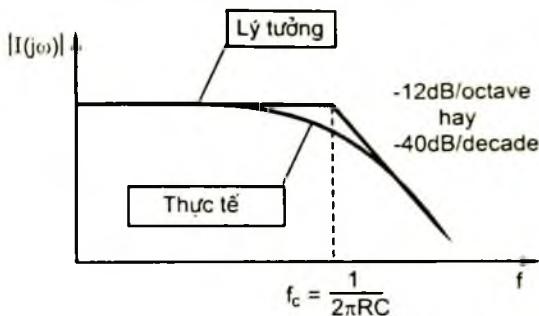
Mạch lọc thụ động có ưu điểm là rất đơn giản, tuy nhiên hệ số truyền đạt nhỏ do bị tổn hao trên RC, phụ thuộc nhiều vào tải, khó phối hợp tổng trở với các mạch ghép. Muôn hạn chế độ suy giảm thì phải lắp nhiều mắt lọc liên tiếp, lúc này tần số cắt của bộ lọc sẽ khác với các tần số cắt của các mắt lọc. Cách khắc phục nhược điểm trên đó là sử dụng các mạch lọc tích cực. Cụ thể là đưa mắt lọc RC vào đường hồi tiếp của Op-Amps để tăng hệ số truyền đạt, tăng hệ số phẩm chất, đồng thời làm giảm ảnh hưởng của tải bằng cách dùng tầng đệm để phối hợp trở kháng.

Cũng như mạch lọc thụ động, có thể phân mạch lọc tích cực theo tần số làm việc như: mạch lọc thông thấp, mạch lọc thông cao, mạch lọc dãy. Ở đây giới thiệu một mạch lọc tích cực lọc thông thấp: mạch lọc mà tần số thấp được truyền qua nguyên vẹn, còn tần số cao bị suy giảm và chậm pha với tín hiệu vào.



Hình 7.25. Mạch lọc

Có thể dùng công thức để tính toán và thành lập biểu đồ Bode về biên – tần của mạch lọc trên như hình 7.26



Hình 7.26

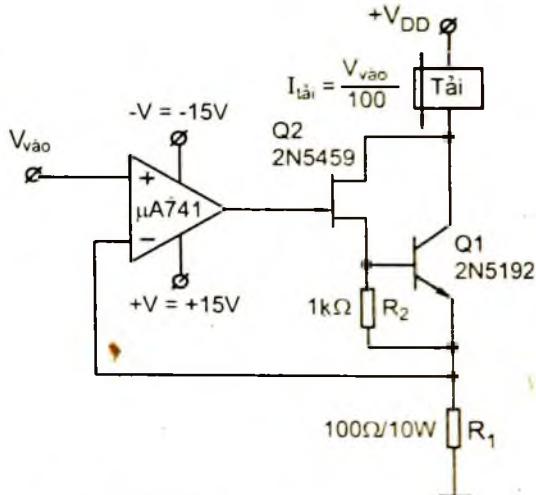
Các nhận xét về mạch lọc thông thấp:

- Tại tần số cắt f_c có độ lệch pha là -45° ; biên độ điện áp ra giảm gần 3dB.
- Tại tần số thấp $f \ll f_c$: biên độ $|A| = 1 \approx 0\text{dB}$
- Tại tần số cao $f \gg f_c$: biên độ $|A| = 1/\omega RC$, hệ số khuếch đại tỷ lệ nghịch với tần số theo quan hệ: tần số tăng 10 lần thì hệ số khuếch đại giảm 10 lần, tức là giảm 20dB/decade hay 6dB/octave.

n) Nguồn dòng công suất lớn

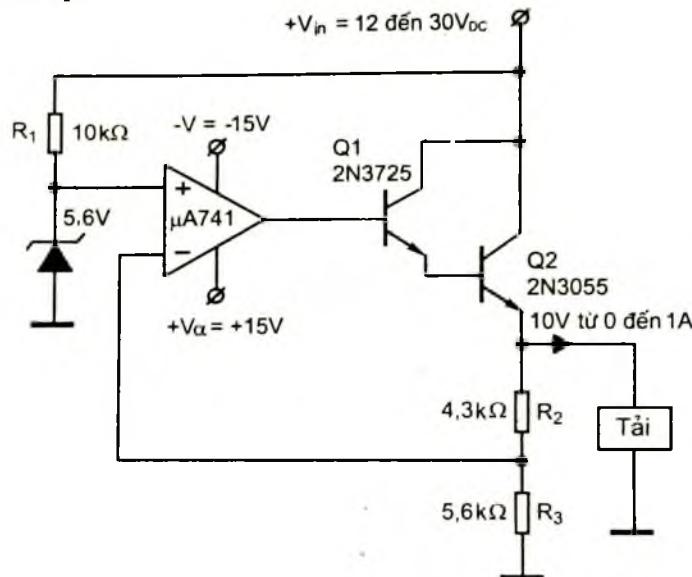
Trong thực tế đôi khi nguồn dòng cung cấp năng lượng ra tải sẽ tốt hơn nguồn áp ví dụ như khi nạp bình ắc quy, nếu sử dụng nguồn dòng bình sẽ lâu hỏng hơn nhiều lần so với nạp bằng nguồn áp; đặc biệt khi nguồn áp cung cấp thường xuyên có giá trị bất ổn định (như lấy điện từ năng lượng mặt trời, sức gió...). Những lúc như vậy ta có thể sử dụng nguồn dòng trình bày trên hình 7.27.

Có thể tăng thêm dòng cho mạch điện trên khi thay Q_1 bằng các tranzito darlington (tranzito được lắp ghép sẵn dạng darlington bên trong linh kiện). Nhưng lúc này R_1 cũng phải giảm theo một cách tương ứng.



Hình 7.27. Nguồn dòng công suất lớn

p) Nguồn ổn áp

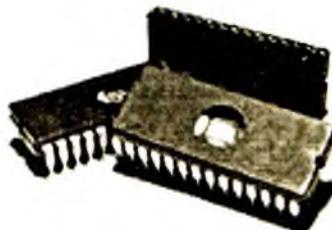


Hình 7.28. Nguồn ổn áp

Khi thay đổi tỷ số giữa R_2 và R_3 , thay đổi hệ số khuếch đại vòng kín của mạch sẽ làm thay đổi được điện áp cổng ra ở mức ổn định mới. Với dòng tải tối đa là 1A trong khi điện áp cổng vào biến thiên trong một dãy điện áp rộng.

7.9.2. Vi mạch số (IC số)

Vi mạch số (IC số) là các mạch logic thực hiện các thuật toán logic cơ bản. Các IC số là các mạch có hai trạng thái, một trạng thái là 0 và một trạng thái là 1, tương ứng với hai mức điện áp thấp và cao. Các IC số được chế tạo trên cơ sở các tranzito lưỡng cực và tranzito trường. Thông thường một IC số thực hiện một chức năng logic hoàn chỉnh, hầu như không cần măc thêm các linh kiện bên ngoài.



Đặc điểm của các loại vi mạch này là điện áp lối vào và lối ra của nó chỉ có hai mức là cao và thấp tương ứng với hai giá trị 1 và 0.

Có 3 phép tính logic cơ bản sau:

– Phép cộng logic: $y = x_1 + x_2$

Hàm logic thực hiện phép cộng logic gọi là hàm OR (hoặc), ký hiệu:



– Phép nhân logic: $y = x_1 \cdot x_2$

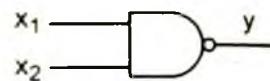
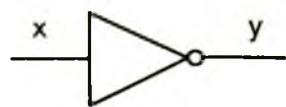
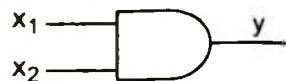
Hàm logic thực hiện phép nhân gọi là hàm AND (và), ký hiệu:

– Phép phủ định: $y = \bar{x}$

Hàm logic thực hiện chức năng phủ định gọi là hàm NOT, ký hiệu:

Kết hợp phép nhân với phép phủ định ta có mạch NAND.

$$y = \overline{x_1 \cdot x_2}$$



Ký hiệu logic của mạch NOR:

Kết hợp phép cộng với phép phủ định ta có mạch NOR.

$$y = \overline{x_1 + x_2}$$



Ký hiệu logic của mạch NOR:

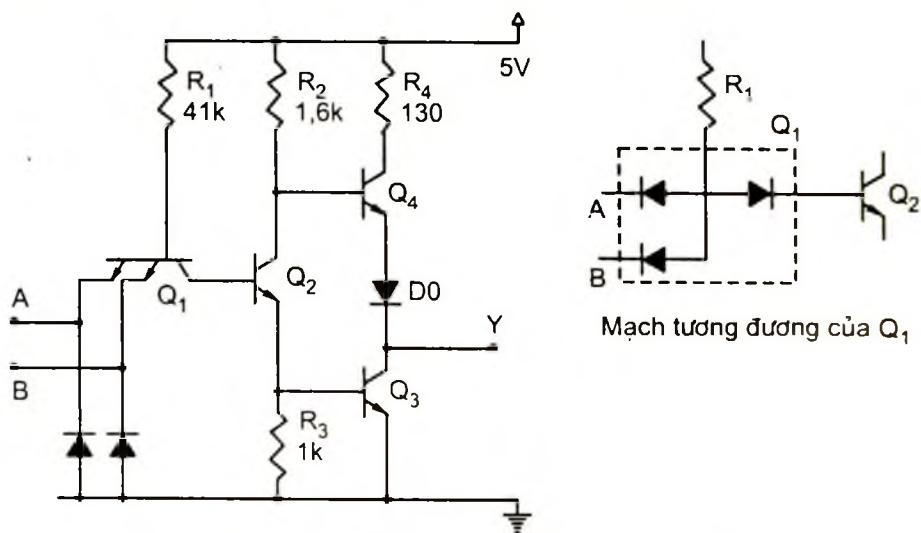
Các mạch logic được chế tạo từ các các tranzito lưỡng cực, hoặc tranzito trường.

Có 2 họ IC số là: họ TTL và họ MOS

7.9.2.1. IC số họ TTL

a) Nguyên lý hoạt động

Hình 7.29 là cấu trúc của một mạch logic TTL cơ bản :



Hình 7.29. Cấu trúc của mạch logic TTL cơ bản

Mạch này hoạt động như một cổng NAND.

Hai cổng vào là A và B được đặt ở cực phát của tranzito Q₁ (đây là tranzito có nhiều cực phát có cấu trúc mạch tương đương như hình bên).

Hai diốt mắc ngược từ 2 cổng vào xuống mass dùng để giới hạn xung âm cổng vào, nếu có, giúp bảo vệ các mối nối BE của Q₁.

Cổng ra của cổng NAND được lấy ra ở giữa 2 tranzito Q₃ và Q₄, sau diốt D₀.

Q₄ và D₀ được thêm vào để hạn dòng cho Q₃ khi nó dẫn bão hòa, đồng thời giảm mất mát năng lượng tỏa ra trên R₄ (trường hợp không có Q₄, D₀) khi Q₃ dẫn.

Điện áp cấp cho mạch này cũng như các mạch TTL khác thường chuẩn là 5V.

Mạch hoạt động như sau :

Khi điện áp A ở mức thấp, B ở mức thấp hay cả A và B cùng ở mức thấp, Q₁ dẫn điện; phân cực mạnh để áp sụt trên Q₁ nhỏ sao cho Q₂ không đủ dẫn; kéo theo Q₃ ngắt.

Như vậy nếu có tải ở ngoài thì dòng sẽ đi qua Q₄, D₀ ra tải xuống mass. Dòng này gọi là dòng ra mức cao ký hiệu là I_{OH}.

Ví dụ, nếu tải là một điện trở 3k9 thì dòng là:

$$I_{OH} = \frac{V_{CC} - V_{CE} - V_{D0}}{R} = \frac{5 - 0,2 - 0,8}{3k9} = 1mA$$

Khi điện áp A và B đều ở mức cao, nên không thể có dòng ra A và B được, dòng từ nguồn V_{CC} sẽ qua R₁, mối nối BC của Q₁ kích vào cực B làm Q₂ dẫn bão hòa.

Nếu mắc tải từ nguồn V_{CC} tới cổng ra Y thì dòng sẽ đổ qua tải, qua Q₃ làm nó cũng dẫn bão hòa. Cổng ra sẽ ở mức thấp vì áp ra chính là áp V_{CE} của Q₃ khoảng 0,2 đến 0,5V tuỳ dòng qua tải. Khi này ta có dòng ra mức thấp ký hiệu là I_{OL}. Sở dĩ gọi là dòng ra vì dòng sinh ra khi cổng logic ở mức thấp (mặc dù dòng này là dòng chảy vào trong cổng logic).

Ví dụ, nếu tải là 470Ω thì dòng I_{OL} là:

$$I_{OL} = \frac{V_{CC} - V_{CE}}{R} = \frac{5 - 0,3}{470} = 10mA$$

Vậy mạch logic ở trên có chức năng hoạt động như một cổng NAND 2 đầu vào.

Nếu để hở hai cổng vào A và B thì Q_1 vẫn ngắt, Q_2 vẫn dẫn, kéo theo Q_3 dẫn khi có tải ngoài tức là cổng ra Y vẫn ở cao, do đó giống như trường hợp cổng A và B nối lên mức cao.

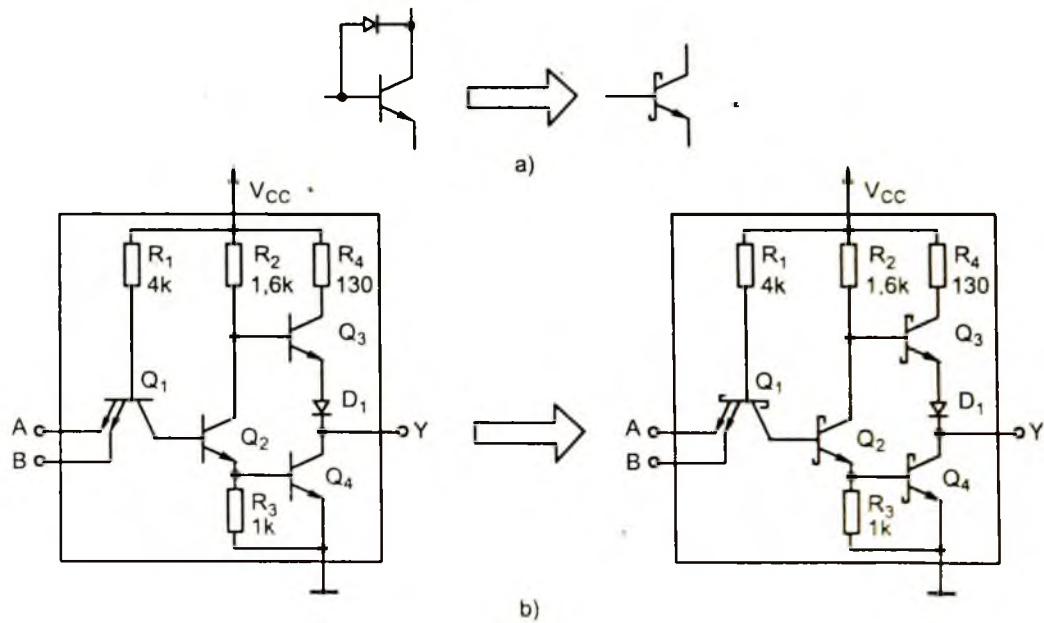
Nếu A và B nối chung với nhau hay Q_1 chỉ có một cực phát thì mạch NAND chuyển thành mạch NOT.

Để tăng tốc độ chuyển mạch cao hơn hẳn loại trên, một số cải tiến mới và công nghệ mới đã được thêm vào.

Điốt thường được thay thế bởi điốt Schottky. Cấu trúc lớp tiếp xúc loại này là Si_Al (chất bán dẫn loại P). Áp ngưỡng chỉ còn 0,35V. Ký hiệu của điốt như hình 7.30a.

Tiếp đến, tranzito được mắc thêm điốt Schottky giữa cực bazơ và cực collectơ như hình 7.30b. Ký hiệu của tranzito sẽ như hình 7.30a.

Khi đó thay vì dẫn bão hòa, tranzito sẽ chỉ dẫn gần bão hòa do diốt đã dẫn ở khoảng 0,3V rồi. Điều này có nghĩa là tranzito sẽ chuyển mạch nhanh hơn.

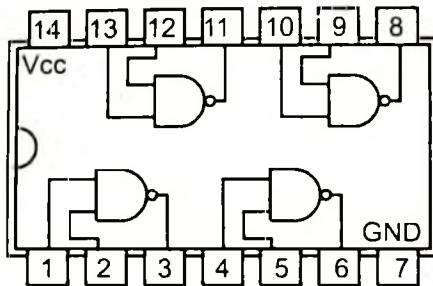


Hình 7.30

b) Quy mô tích hợp

Các mạch cổng logic như trên được tích hợp lại thành một mạch tinh thể bán dẫn rất nhỏ và được đặt vào giữa một vỏ bọc, có dây kim loại nối ra ngoài các chân. Thường thì với mạch cổng NAND như ở trên sẽ có bốn mạch như thế được tích hợp trong một vỏ bọc, chúng thuộc loại tích hợp cỡ nhỏ:

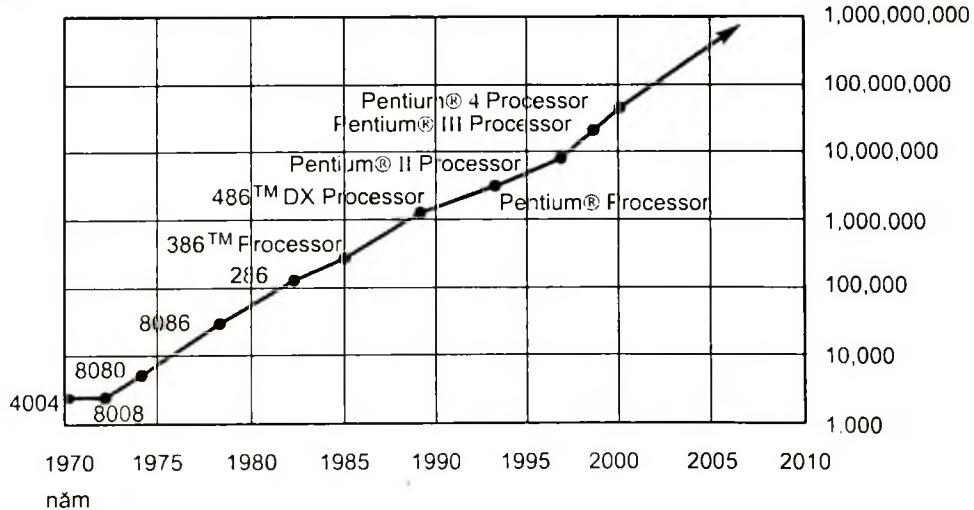
SSI (small scale integration), một số IC đặc biệt có số cổng lớn hơn một chút hay quy mô phức tạp hơn nên thuộc loại tích hợp cỡ vừa: MSI (medium scale integration). Khi nằm trong IC tích hợp, sự sắp xếp mạch và các chân ra vào cho loại cổng chuẩn này (ví dụ với loại cổng NAND) sẽ là:



Hình 7.31. Sơ đồ chân IC cổng NAND

Có nhiều mạch khác sẽ tích hợp nhiều cổng hơn và tất nhiên thành phần chính của những mạch này sẽ là các tranzito và quy mô tích hợp có thể từ hàng trăm đến hàng trăm triệu tranzito trên một phiến bán dẫn, chỉ được đặt trong một vỏ bọc không lớn quá vài centimet vuông. Ví dụ: các mạch chuyển đổi mã, dồn tách kênh, mạch logic và số học thuộc loại tích hợp cỡ vừa MSI (medium scale integration), một số là loại tích hợp cỡ lớn: LSI(large scale integration) vì cấu trúc mạch gồm khoảng từ 12 đến 100 cổng cơ bản MSI, hay 100 đến 1000 cổng cơ bản LSI.

Các mạch nhỏ, vi điều khiển, vi xử lý, lập trình có thể tích hợp từ hàng ngàn đến hàng triệu cổng logic trong nó và được xếp vào loại tích hợp cỡ rất lớn (VLSI), siêu lớn (ULSI).



Hình 7.32. Biểu đồ về quy mô tích hợp tăng theo thời gian

c) Một số IC họ TTL trong thực tế

TTL bắt đầu bằng mã số 54 hay 74. Mã 54 được dùng trong quân sự hay công nghệ cao nên không trình bày, ở đây chỉ nói đến mã 74 dùng trong dân sự hay thương mại. Theo công nghệ chế tạo, các loại 74 khác nhau bao gồm:

- TTL loại thường 74XX

Loại này được ra đời sớm nhất ngay từ năm 1964, là sản phẩm của tập đoàn Texas Instruments. Ngày nay vẫn còn được sử dụng. Loại này dung hòa giữa tốc độ chuyển mạch và mất mát năng lượng (công suất tiêu tán). Một số ký hiệu cho công logic loại này như 7400 là IC chứa 4 cổng NAND 2 cổng vào, 7404 là 6 cổng đảo,... Cần để ý là khi tra IC, ngoài mã số chung đầu là 74, 2 số sau chỉ chức năng logic, còn có một số chữ cái đứng trước mã 74 để chỉ nhà sản xuất như SN là của Texas Instrument, DM là của National Semiconductor,...

- TTL công suất thấp 74LXX và TTL công suất cao 74HXX

Loại 74LXX có công suất tiêu tán giảm đi 10 lần so với loại thường nhưng tốc độ chuyển mạch cũng giảm đi 10 lần. Còn loại 74HXX thì tốc độ gấp đôi loại thường, đồng thời công suất cũng gấp đôi. Hai loại này ngày nay không còn được dùng nữa, công nghệ Schottky và công nghệ CMOS đã thay thế chúng.

- TTL Schottky 74SXX và 74LSXX

Hai loại này sử dụng công nghệ Schottky nhằm tăng tốc độ chuyển mạch như đã nói ở phần trước. Với loại 74LSXX, điện trở phản cực được giảm xuống đáng kể so với loại 74SXX nhằm giảm công suất tiêu tán của mạch. 74LSXX được coi là chủ lực của họ TTL trong những năm 1980 và ngày nay mặc dù không còn là loại tốt nhất nhưng nó vẫn là loại phổ dụng.

- TTL Schottky tiên tiến 74ASXX và 74ALSXX

Hai loại này được phát triển từ 74SXX và 74LSXX nhưng có thêm nhiều sửa đổi mới trong mạch do đó có nhiều đặc điểm nổi bật hơn hẳn các loại trước:

- + Có hoạt động logic và chân ra nói chung là giống như các loại trước.
- + Chống nhiễu và ổn định cao hơn trong suốt cả khoảng nhiệt độ chạy.
- + Dòng vào giảm đi một nửa.
- + Tần số hoạt động tăng lên trong khi công suất tiêu tán lại giảm xuống.

Điểm mạnh của dòng TTL này thì có nhiều nhưng giá thành c่อน khá cao, nên chúng dùng chưa rộng rãi bằng 74LSXX, thường được dùng trong máy vi tính hay các ứng dụng đòi hỏi tần số cao.

- TTL tốc độ nhanh 74FXX

Đây là loại TTL mới nhất sử dụng kỹ thuật làm mạch tích hợp kiểu mới nhằm giảm bớt điện dung giữa các linh kiện để rút ngắn thời gian trễ do truyền, tức tăng tốc độ chuyển mạch. Loại này do hãng Motorola sản xuất và thường được dùng trong máy vi tính nơi cần tốc độ cực nhanh.

Bảng sau so sánh một số thông số chất lượng của các loại TTL kể trên.

Thông số	74	74S	74LS	74AS	74ALS	74F
Trì hoãn truyền (ns)	9	3	9,5	1,7	4	3
Công suất tiêu tán (mW)	10	20	2	8	1,2	6
Tích tốc độ-công suất (pJ)	90	60	16	13,6	4,8	18
Tần số lớn nhất (MHz)	35	125	45	200	70	100
Số tỏa ra (cùng loại)	10	20	20	40	20	23

Còn bảng dưới đây tóm tắt các thông số điện thế và dòng điện ở cổng vào và cổng ra của các loại TTL kể trên.

Loại	V _{OH} min V	V _{OL} max V	V _{IH} min V	V _{IL} max V	I _{OH} mA	I _{OL} mA	I _{IH} uA	I _{IL} mA
74	2,4	0,4	2	0,8	-0,4	16	40	-1,6
74S	2,7	0,5	2	0,8	-1	20	50	-2
74LS	2,7	0,5	2	0,8	-0,4	8	20	-0,4
74AS	2,5	0,5	2	0,8	-2	20	20	-0,5
74ALS	2,5	0,4	2	0,8	-0,4	8	20	-0,1
74F	2,7	0,5	2	0,8	1	20	20	-0,6

Cũng chế tạo từ các tranzito lưỡng cực, ngoài TTL còn có các dạng mạch khác được sử dụng hạn chế nhưng cũng có những đặc điểm riêng được nói đến ở đây bao gồm :

- HTL (high threshold logic) vi mạch số mức ngưỡng cao. HTL có điện áp ngưỡng khá cao khoảng 7 đến 8V nên mức tệp âm cho phép lớn, sức chống nhiễu sẽ cao nhưng tốc độ chuyển mạch của HTL khá chậm so với TTL. HTL được sử dụng ở các thiết bị điều khiển công nghiệp nơi cần độ tin cậy cao mà tốc độ cũng không lớn lắm.

- ECL (emitter coupled logic) vi mạch số ghép cực emitơ chung. ECL có tốc độ chuyển mạch rất nhanh, sức chịu tải lớn, tệp âm bên trong thấp nhưng mức tệp âm cho phép lại nhỏ, mất mát năng lượng lớn, mức điện áp ra thay đổi theo nhiệt độ.

- I2L (integrated injection logic) vi mạch số tích hợp phun

Để thỏa mãn nhu cầu về vi mạch cỡ lớn (LSI), người ta cố gắng tăng hết cỡ độ tích hợp của vi mạch. Trên miếng bán dẫn Si (ví dụ 6x6mm) cần phải

đặt được hết mức số phần tử logic. Muốn vậy, một là mỗi phần tử logic phải đơn giản về mạch và chỉ chiếm diện tích nhỏ, hai là tiêu hao công suất của mỗi phần tử logic phải càng nhỏ để tiêu hao công suất tổng của miếng Si trong giới hạn cho phép. Cổng TTL không thoả mãn điều kiện này.

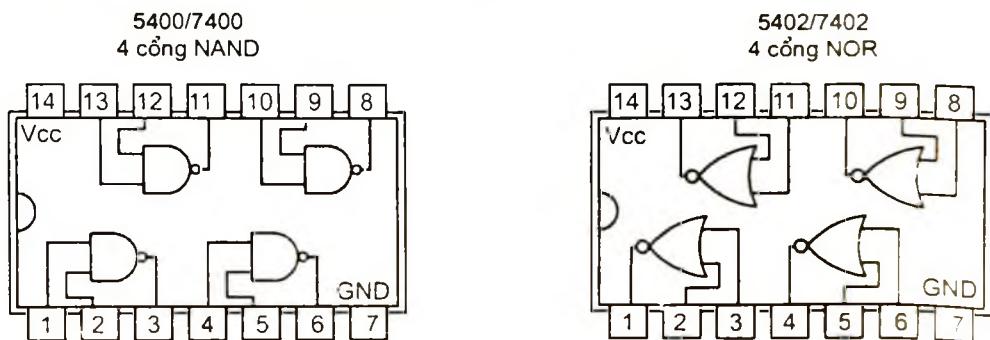
Đầu những năm 70, I2L được nghiên cứu thành công để sản xuất vi mạch cỡ LSI. Mỗi phần tử logic của I2L chỉ chiếm diện tích rất nhỏ, cỡ $0,0026\text{mm}^2$ và dòng điện làm việc chỉ dưới 1nA ; độ tích hợp đèn 500 cổng / 1mm^2 (độ tích hợp của mạch TTL cỡ 20 cổng/ 1mm^2).

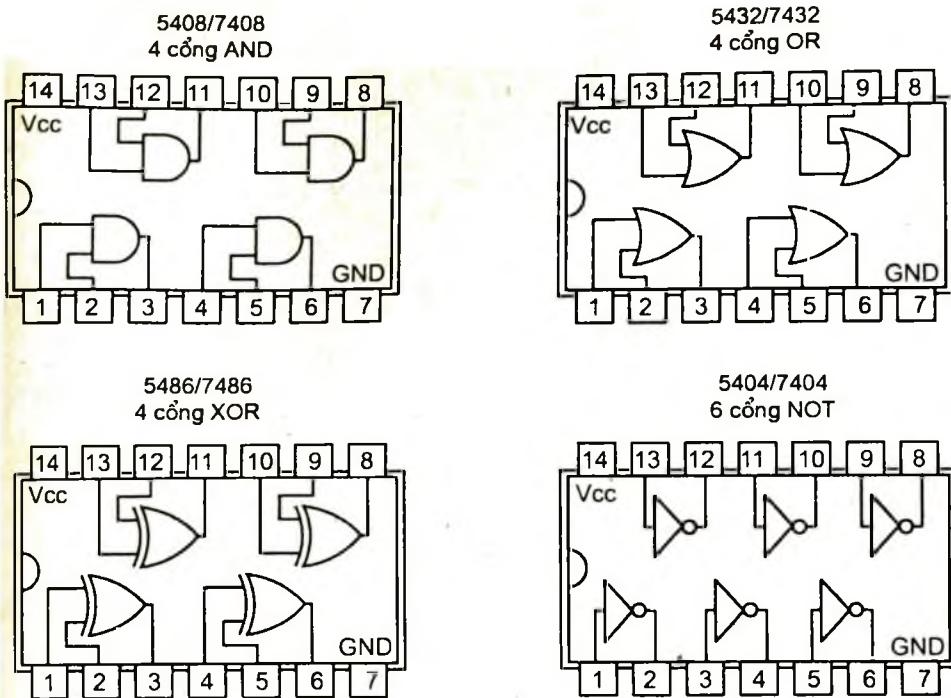
Điểm mạnh nổi bật của I2L là đơn giản, áp thấp, dòng cực nhỏ, độ tích hợp cao. Còn điểm yếu chính của nó là tốc độ đóng mở khá chậm và biên độ điện áp ra nhỏ.

Một số IC chứa cổng logic thông dụng:

7400/LS00 : 4 NAND 2 đầu vào
 7410/LS10 : 3 NAND 3 đầu vào
 7420/LS20 : 2 NAND 4 đầu vào
 7430/LS30 : 1 NAND 8 đầu vào
 7402/LS02 : 4 NOR 2 đầu vào
 7427/LS27 : 3 NOR 3 đầu vào
 7404/LS04 : 6 NOT
 7408/LS08 : 4 AND 2 đầu vào
 7411/LS11 : 3 AND 3 đầu vào
 7421/LS21 : 2 AND 4 đầu vào
 7432/LS32 : 4 OR 2 đầu vào
 7425 : 2 OR 4 đầu vào
 7486/LS86 : 4 XOR 2 đầu vào
 7437/LS37 : 4 NAND 2 đầu vào
 7440/LS40 : 2 NAND 4 đầu vào
 7428/LS28 : 4 NOR 2 đầu vào

d) Sơ đồ chân ra của một số IC số họ TTL





Hình 7.33. Sơ đồ chân của một số IC họ 74XX

e) Đặc tính điện

Đây là những thông tin đi kèm với IC ở dạng tài liệu để cho việc sử dụng IC chính xác hiệu quả. Vì có nhiều loại TTL khác nhau nên các đặc tính điện của chúng cũng khác nhau, tùy loại. Có thể xem chi tiết ở sách dữ liệu (data book) hay bảng dữ liệu (data sheet),... Có 4 loại đặc tính kỹ thuật của một IC bao gồm:

Các định trị tối đa tuyệt đối (absolute maximum ratings): đây là những giá trị ngưỡng định không nên vượt qua vì sẽ làm hỏng IC.

Các điều kiện hoạt động khuyến cáo (recommended operating conditions): thường chỉ nói đến điện áp nuôi V_{CC} , điện thế ra mức cao V_{OH} , điện thế ra mức thấp V_{OL} , khoảng nhiệt độ. Đây là các trị số cho phép, không nên vượt qua vì sẽ không bảo đảm hoạt động bình thường cho các IC.

Các đặc tính điện (electrical characteristics) trong khoảng nhiệt độ cho phép: nhiều đặc tính điện cần cho việc sử dụng, thiết kế mạch logic.

Các đặc tính chuyển mạch (switching characteristics): thường ghi ở điện thế cấp điện $V_{CC} = 5V$ và nhiệt độ phòng $20^{\circ}C$. Đây là các đặc tính trễ

cũng như các thời tăng, thời giảm khi chuyển mạch. Các thông số này phụ thuộc vào tải ở đầu ra nhất là điện dung của tải.

Các bảng dưới đây liệt kê đặc tính của dòng 74XX và 74LSXX hay được dùng, đặc tính của các loại khác hay của từng IC cụ thể có thể xem trong bảng tra cứu IC.

- Các định trị tối đa tuyệt đối:

Điện thế cung cấp V_{CC} : 7V

Điện thế vào V_{IOL} : 7V

Khoảng nhiệt độ hoạt động T_A : 0 đến $740^{\circ}C$

Khoảng nhiệt độ lưu trữ T_S : $-65^{\circ}C$ đến $150^{\circ}C$

- Các điều kiện hoạt động khuyên cáo:

Thông số	74			74LS			Đơn vị
	Min	Nom	Max	Min	Nom	Max	
Áp cấp V_{CC}	4,75	5	5,25	4,75	5	5,25	V
Dòng ra mức cao I_{OH}			-400			-400	uA
Dòng ra mức thấp I_{OL}			16			8	mA
Khoảng t_0 hoạt động T_A	0		70	0		70	$^{\circ}C$

Trong đó : Min : trị nhỏ nhất

Nom : trị bình thường

Max : trị lớn nhất

Typ : trị điển hình

- Đặc tính điện trong khoảng nhiệt độ hoạt động:

Thông số	74			74LS			Đơn vị
	Min	Typ	Max	Min	Typ	Max	
Điện thế vào mức cao V_{IH}	2			2		0,8	V
Điện thế vào mức thấp V_{IL}			0,8			3,5	V
Điện thế ra mức cao V_{OH}	2,4	3,4		2,5		0,5	V
Điện thế ra mức thấp V_{OL}		0,2	0,4		0,25	0,1	V
Dòng vào khi $V_I = V_{CC}$			1			20	mA
Dòng vào mức cao I_{IH}			40			0,4	μA
Dòng vào mức thấp I_{IL}			-1,6			-	mA
Dòng ra nối tắt I_{OS}	-1,8		-55	-20		100	mA

– Đặc tính chuyển mạch ở $V_{CC} = 5V$; $T_A = 25^\circ C$

Loại 74	Điều kiện thử		TPLH (s)			TPHL (s)		
	CL(pF)	RL(Ω)	Min	Typ	Max	Min	Typ	Max
00,10	15	400		11	22		7	15
04,20	15	400		12	22		8	15
30	15	400		13	22		8	15
LS00, LS04	15	2000		9	15		10	15
LS10, LS20	15	2000		9	15		10	20
LS30	15	2000		9	15		10	20

Các cổng logic và các mạch logic khác không phải cổng cũng có các đặc tính cổng vào cổng ra như trên, tuy nhiên cũng có nhiều cổng, nhiều mạch đặc biệt có đặc tính khác xa.

Cũng nên lưu ý rằng các dòng ra ghi ở trước là dòng được xác định ở điều kiện bảo đảm điện thế nằm trong phạm vi quy định, nếu không thì dòng có thể lớn hơn rất nhiều.

Với mỗi một cổng logic hay một mạch chứa cổng logic đó, khi đánh giá, sử dụng chúng ta cần quan tâm tới những thông số và đặc tính chính của chúng.

f) Nguồn nuôi và công suất tiêu tán

V_{CC} : Điện áp nguồn cấp cho IC.

I_{CC} : Dòng điện mà các mạch trong IC tiêu thụ từ nguồn.

Vậy năng lượng mà IC sẽ dùng là $P = V_{CC} \cdot I_{CC}$. Với I_{CC} là dòng trung bình khi các cổng hoạt động ở mức cao và mức thấp. Năng lượng này không phải được sử dụng có ích hết mà sẽ bị mất đi một phần ở dạng nhiệt do phải đốt nóng các điện trở, tranzito khi mạch hoạt động, nó được gọi là công suất tiêu tán.

Khi không chuyển mạch, nguồn vẫn phải cung cấp để đảm bảo phân cực cho mạch do đó vẫn có mất mát một ít năng lượng, đó là công suất tĩnh.

Khi hoạt động chuyển mạch, năng lượng bị mất đó được quy về công suất động, nếu tần số càng cao, mạch chuyển mạch càng nhiều thì nó phải lớn lên. Công suất tiêu tán chung sẽ là tổng của hai loại mất mát trên:

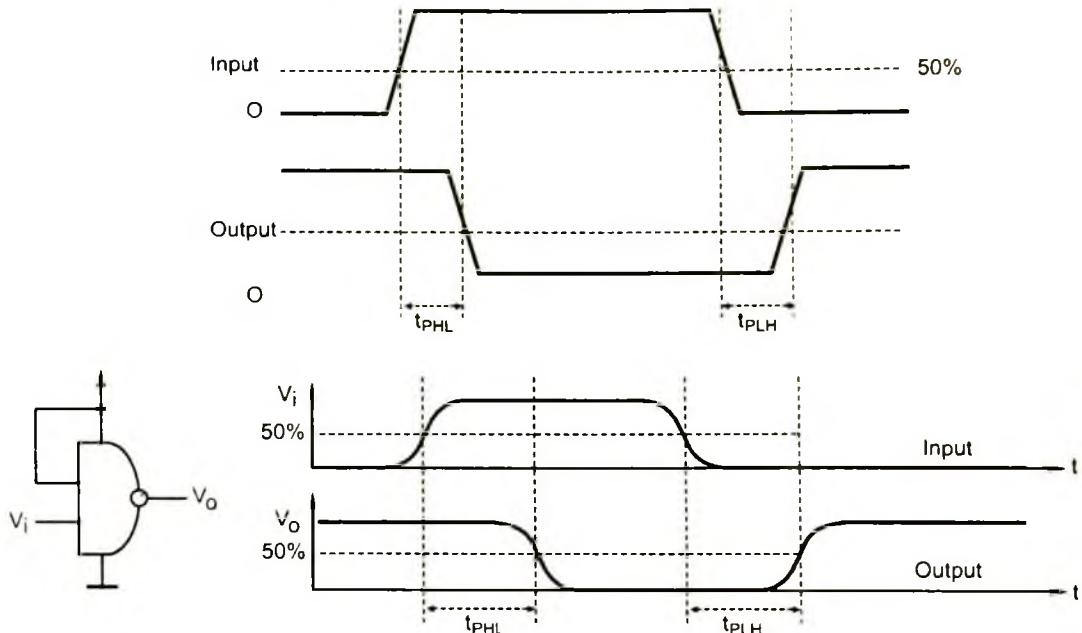
$$P = P_s + P_d$$

P_s của các cổng logic tính chung khoảng 10mW.

Công suất tiêu tán được nói đến để đánh giá chất lượng của IC, rõ ràng nếu mạch logic nào có công suất tiêu tán thấp thì được đánh giá cao hơn, nhưng cũng có một tiêu chuẩn khác cần quan tâm là tốc độ chuyển mạch của cổng.

h) Tốc độ chuyển mạch

Ta biết rằng cấu tạo của cổng logic cũng chỉ là các linh kiện điện tử, tranzito ngắt dẫn cần phải có thời gian do đó nếu cổng vào logic thay đổi trạng thái thì chắc chắn cổng ra không thể thay đổi ngay được, thời gian đó rất nhỏ, được gọi là *thời gian chuyển tiếp* và sai lệch về thời gian giữa sự thay đổi logic cổng ra so với cổng vào được gọi là *tri hoãn truyền*. Đặc tính chuyển mạch của một cổng NOT mạch TTL được minh họa như hình vẽ sau:



Hình 7.34. Đặc tính chuyển mạch của cổng NOT

Trong đó :

t_{PHL} : thời gian chuyển tiếp canh xuống

t_{PLH} : thời gian chuyển tiếp cảnh lén

Khi trì hoãn truyền t_{PHL} hay t_{PLH} bằng đúng nửa chu kỳ tín hiệu thì cổng logic sẽ không còn tác dụng nữa (chẳng hạn với cổng NOT sẽ không còn đảo chính xác được). Điều này đặt giới hạn lên tần số thay đổi dữ liệu cổng vào, gọi là tần số tín hiệu tối đa f_{max} .

$$\text{Ta có } f_{\max} = \frac{1}{2t_{\text{pl,H}}}$$

Điều này có nghĩa là f_{max} càng cao thì cổng càng chuyển mạch tốt, nhanh, nhưng nếu vượt qua f_{max} (giá trị quy định trong tờ chỉ số dữ liệu của nhà sản xuất) thì mạch sẽ hoạt động sai logic.

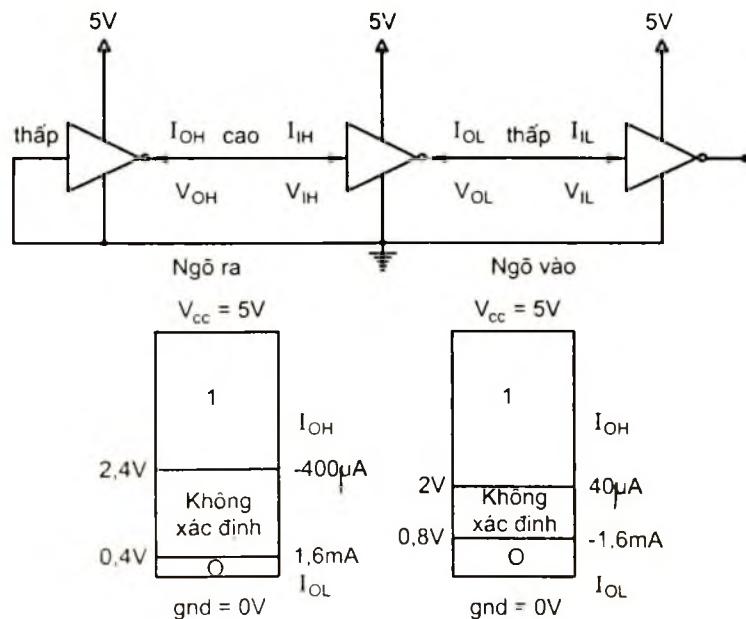
Để đánh giá chính xác giữa các loại cồng người ta đã liên kết cả hai

đặc tính công suất tiêu tán và tốc độ chuyển mạch lại thành tích số tốc độ – công suất. Nếu tích này càng nhỏ thì cổng càng tốt và thích hợp với nhiều ứng dụng tốc độ cao hay công suất tiêu tán thấp hay cả hai.

i) *Tham số về áp và dòng*

- V_{IH} (min): điện áp đầu vào mức cao, mức áp nhỏ nhất mà cổng logic có thể hiểu là mức cao (1).
- V_{IL} (max): điện áp đầu vào mức thấp, mức áp lớn nhất mà cổng logic có thể hiểu là mức thấp (0) ở cổng vào.
- V_{OH} (min): điện thế đầu ra ở mức cao, mức áp nhỏ nhất mà cổng logic cho ra khi ở mức cao.
- V_{OL} (max): điện thế đầu ra ở mức thấp, mức áp lớn nhất mà cổng logic cho ra khi ở mức thấp.
- I_{IH} : dòng điện đầu vào mức cao, là dòng sinh ra khi đầu vào cổng logic đang ở cao.
- I_{IL} : dòng điện đầu vào mức thấp, là dòng sinh ra khi đầu vào cổng logic đang ở thấp.
- I_{OH} : dòng điện đầu ra mức cao, là dòng sinh ra khi đầu ra cổng logic đang ở cao.
- I_{OL} : dòng điện đầu ra mức thấp, là dòng sinh ra khi đầu ra cổng logic đang ở thấp.

Các giá trị điển hình của các dòng áp vào ra của một cổng logic loại chuẩn có thể được tóm tắt như hình sau:



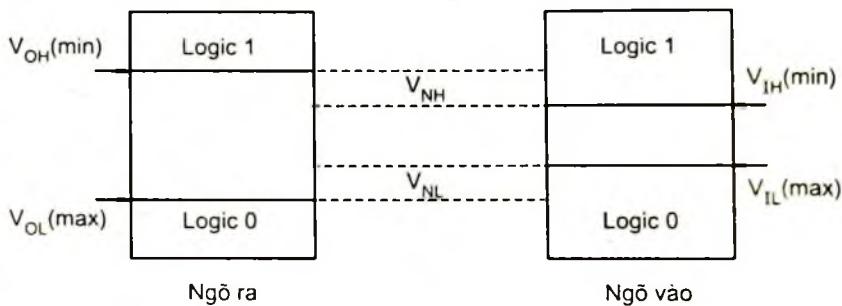
Hình 7.35. Tham số về dòng và áp

Lưu ý về chiều dòng điện nếu mang dấu “-” tức là chỉ dòng chảy ra từ mạch. Giá trị các dòng điện thường thay đổi theo tải, nếu vượt quá giá trị định mức (chẳng hạn I_{OH} vượt quá 0,4mA) thì áp mức cao V_{OH} sẽ bị sụt xuống dưới 2,4V rơi vào vùng bất định, và khi này mạch có thể không hiệu được mức logic cống ra đó là cao hay thấp, tức là hoạt động logic sẽ bị sai.

k) Tính chống nhiễu

Đôi khi các điện áp và dòng điện vào ra cổng logic đã được đảm bảo ngoài vùng bất định nhưng mạch vẫn có thể hoạt động sai logic, đó là do ảnh hưởng của nhiễu, gồm nhiễu từ bên ngoài xâm nhập vào (sấm sét, đóng tắt cầu dao điện, bugi xe, đèn tube khởi động...) tạo điện từ trường cảm ứng vào mạch hay nhiễu phát sinh ra chính bên trong mạch. Đặc biệt là các xung nhọn xuất hiện trên đường tiếp điện trong mạch do các chuyển tiếp mạch tạo nên. Chính những nhiễu biên độ âm hay dương này chòng lên mức logic 0 hay 1 có thể làm điện thế toàn mạch thay đổi lớn tạo ra sự nhầm lẫn giữa logic 0 và 1.

Chính vì thế mà các cổng logic cũng được so sánh ở khả năng chống lại nhiễu này, còn gọi là đặc tính kháng nhiễu. Ta tính đến nó ở trường hợp không có tải, giao tiếp giữa hai cổng logic:



Hình 7.36. Đặc tính nhiễu

Hiệu $V_{OH}(\text{min}) - V_{IH}(\text{min})$ gọi là ngưỡng nhiễu mức cao V_{NH} .

Hiệu $V_{IL}(\text{max}) - V_{OL}(\text{max})$ gọi là ngưỡng nhiễu mức thấp V_{NL} .

Ví dụ 1: một cổng logic có thông số như bảng sau :

Bảng thông số của một cổng logic

Thông số	Tối đa	Điện hình	Tối thiểu	Đơn vị
V_{OH}	2,4	3,4		V
V_{OL}	2	0,2	0,4	V
V_{IH}	2			V
V_{IL}			0,8	V

Thì ngưỡng nhiễu được tính như sau :

$$V_{NH} = V_{OH}(\text{min}) - V_{IH}(\text{min}) = 2,4V - 2V = 0,4V$$

$$V_{NL} = V_{IL}(\text{max}) - V_{OL}(\text{max}) = 0,8V - 0,4V = 0,4V$$

Ví dụ 2: cho các thông số của một dạng cổng 74LSXX, tính toán ngưỡng nhiễu cho mạch :

Parameter	74LS
$V_{IH}(\text{min})$	2V
$V_{IL}(\text{max})$	0,8V
$V_{OH}(\text{min})$	2,7V
$V_{OL}(\text{max})$	0,4V

$$V_{NII} = V_{OH}(\text{min}) - V_{IH}(\text{min}) = 2,7V - 2,0V = 0,7V$$

$$V_{NL} = V_{IL}(\text{max}) - V_{OL}(\text{max}) = 0,8V - 0,4V = 0,4V$$

l) Hệ số tải (Fan Out)

Các thông số dòng áp vào ra này cũng còn liên quan tới một thông số khác đó là hệ số tải Fan Out, tức là với áp ra như vậy thì cổng logic này có thể lái được tối đa bao nhiêu cổng logic cùng loại khác. Với dòng TTL thường thì Fan Out là 10, với các loại TTL khác nhau thì Fan Out khác nhau. Đơn cử một cổng logic TTL có thông số như sau:

$$I_{OH}(\text{max}) = 400\mu A$$

$$I_{OL}(\text{min}) = 8mA$$

$$I_{IH}(\text{max}) = 20\mu A$$

$$I_{IL}(\text{min}) = 100mA$$

$$\text{Thì hệ số tải ở mức cao là } 400\mu A / 20\mu A = 20$$

$$\text{Hệ số tải ở mức thấp là } 8mA / 100\mu A = 80$$

Hệ số tải và các thông số dòng áp vào ra ở trên được coi là thông số nền tảng để tính toán sự giao tiếp giữa các mạch TTL khác loại hay giữa một TTL và các mạch logic khác như CMOS.

7.9.2.2. IC số họ MOS

Công nghệ MOS (Metal Oxide Semiconductor–bán dẫn oxit kim loại) có tên gọi xuất xứ từ cấu trúc MOS cơ bản của một điện cực nằm trên lớp oxit cách nhiệt, dưới lớp oxit là đê bán dẫn. Tranzito trong công nghệ MOS là tranzito hiệu ứng trường, gọi là MOSFET (metal oxide silicon field effect transistor). Có nghĩa điện trường ở phía điện cực kim loại của lớp oxit cách nhiệt có ảnh hưởng đến điện trở của đê. Đa số IC số họ MOS được thiết kế bằng MOSFET, không cần đến linh kiện nào khác.

Ưu điểm chính của MOSFET là dễ chế tạo, phí tổn thấp, cỡ nhỏ, tiêu hao rất ít điện năng. Kỹ thuật làm IC MOS chỉ rắc rối bằng 1/3 kỹ thuật làm IC lưỡng cực (TTL, ECL,...).Thêm vào đó, thiết bị MOS chiếm ít chỗ trên chip hơn so với BJT, thông thường, mỗi MOSFET chỉ cần 1 milimet vuông diện tích chip, trong khi BJT dài hỏi khoảng 50 milimet vuông. Quan

trọng hơn, IC số MOS thường không dùng các thành phần điện trở trong IC vốn chiếm quá nhiều diện tích chip trong IC lưỡng cực. Vì vậy, IC MOS có thể dung nạp nhiều phần tử mạch trên 1 chip đơn hơn so với IC lưỡng cực. Bằng chứng là ta sẽ thấy MOS dùng nhiều trong vi mạch tích hợp cỡ LSI VLSI hơn hẳn TTL. Mật độ tích hợp cao của IC MOS làm chúng đặc biệt thích hợp cho các IC phức tạp, như chip vi xử lý và chip nhớ. Sửa đổi trong công nghệ IC MOS đã cho ra những thiết bị nhanh hơn 74, 74LS của TTI với đặc điểm điều khiển dòng gần như nhau. Do vậy, thiết bị MOS đặc biệt là CMOS đã được sử dụng khá rộng rãi trong mạch MSI mặc dù tốc độ của thua các IC TTL cao cấp và dễ bị hư hỏng do bị tĩnh điện.

Mạch số dùng MOSFET được chia thành 3 nhóm là:

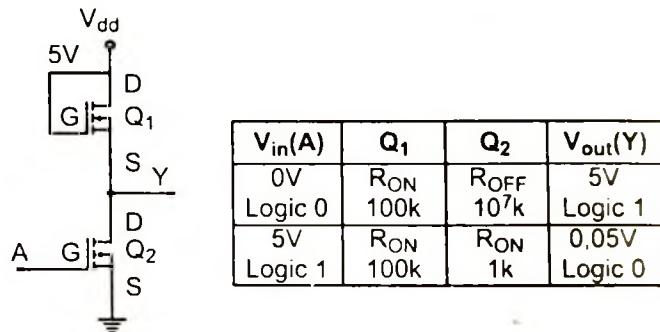
- PMOS dùng MOSFET kênh P.
- NMOS dùng MOSFET kênh N tăng cường.
- CMOS (MOS bù) dùng cả 2 thiết bị kênh P và kênh N.

Các IC số PMOS và NMOS có mật độ đóng gói lớn hơn (nhiều tranzit trong 1 chip hơn) và do đó kinh tế hơn CMOS. NMOS có mật độ đóng gói gần gấp đôi PMOS. Ngoài ra, NMOS cũng nhanh gấp 2 lần PMOS, nhưng các điện tử tự do là những hạt tải dòng trong NMOS, còn các lỗ trống (điện tích dương chuyển động chậm hơn) là hạt tải dòng cho PMOS. CMOS rất nhanh nhất và có mật độ đóng gói thấp nhất trong các họ MOS, nhưng nó có điểm mạnh là tốc độ cao hơn và công suất tiêu thụ thấp hơn. IC NMOS và CMOS được dùng rộng rãi trong lĩnh vực kỹ thuật số, nhưng IC PMOS không còn góp mặt trong các thiết kế mới nữa. Tuy nhiên MOSFET kênh vẫn rất quan trọng bởi vì chúng được dùng trong mạch CMOS.

a) NMOS

Trước khi đi vào công nghệ CMOS ta hãy tìm hiểu qua về NMOS. Cũng cần phải biết rằng PMOS tương ứng cũng giống hệt NMOS, chỉ khác ở chiều điện áp.

Hình 7.37 là cấu tạo của 1 cổng NOT loại NMOS cơ bản.



Hình 7.37. Cấu tạo của cổng NOT loại NMOS

Mạch gồm 2 MOSFET: Q2 làm chuyển mạch còn Q1 làm tải cố định và luôn dẫn, điện trở của Q1 khoảng 100kW.

Đầu vào mạch đặt ở cực G của Q2, còn đầu ra lấy ở điểm chung của cực S Q1 và cực D Q2. Nguồn phân cực cho mạch giả sử dùng 5V.

Khi $V_{in} = 5V$, đầu vào mức cao kích cho Q2 dẫn, trở trên Q2 còn khoảng $1k\Omega$, cầu phân áp giữa R_{Q1} và R_{Q2} cho phép áp ra còn khoảng 0,05V tức là đầu ra ở mức thấp.

Khi $V_{in} = 0V$, đầu vào ở mức thấp, Q2 ngắn, trở trên nó khá lớn khoảng $10^{10}\Omega$. Cầu phân áp R_{Q1} và R_{Q2} sẽ đặt áp đầu ra xấp xỉ nguồn, tức là đầu ra ở mức cao.

Vậy mạch hoạt động như một cổng NOT. Cổng NOT được xem là mạch cơ bản nhất của công nghệ MOS. Nếu ta thêm Q3 mắc nối tiếp và giống với Q2 thì sẽ được cổng NAND. Nếu ta mắc Q3 song song và giống với Q2 thì sẽ được cổng NOR. Cổng AND và cổng OR được tạo ra bằng cách thêm cổng NOT ở đầu ra của cổng NAND và cổng NOR vừa được tạo ra.

Như đã nói ở trên, NMOS không phải để tạo ra các cổng mà thường dùng để xây dựng mạch tổ hợp, mạch tuần tự quy mô thường cỡ MSI trở lên, nhưng tất cả những mạch đó về cơ bản vẫn chỉ là tổ hợp của các mạch logic được kể ra ở đây.

Một số đặc điểm của NMOS:

- Tốc độ chuyển mạch: chậm hơn so với loại TTL do điện trở đầu vào khá cao, đồng thời bị ảnh hưởng bởi tải dung tính.

- Giới hạn nhiễu: khoảng 1,5V với nguồn 5V và sẽ tăng tỷ lệ khi nguồn cấp tăng. Như vậy là tính kháng nhiễu kém hơn TTL.

- Hệ số tải: về lý thuyết là rất lớn do trở đầu vào của mạch rất lớn, tuy nhiên, nếu tần số hoạt động càng cao (trên 100kHz) thì điện dung sinh ra có thể làm suy giảm thời gian chuyển mạch kéo theo giảm khả năng giao tiếp tải. So với TTL thì NMOS vẫn có hệ số tải cao hơn hẳn trung bình là 50 cổng cùng loại.

- Công suất tiêu tán: Đây là ưu điểm nổi bật của MOS. Thật vậy, chẳng hạn với cổng NOT ở trên khi đầu vào thấp $R_{Q1} = 100k\Omega$, $R_{Q2} = 10^{10}\Omega$ nên dòng tiêu thụ $I = V/R = 0,5nA \Rightarrow P = U.I = 2,5nW$.

Khi đầu vào cao $R_{Q1} = 100k$, $R_{Q2} = 1k$ nên dòng tiêu thụ $I = V/R = 50\mu A$; $P = UI = 0,25mW$.

Vậy công suất trung bình chỉ cao hơn 0,1mW một chút, so với TTL thì nó quá nhỏ.

Chính nhờ ưu điểm này mà CMOS có thể tích hợp cỡ LSI và VLSI, nói mà nhiều cổng, nhiều flip flop, nhiều mạch khác được tích hợp trong một chip mà không sinh ra nhiệt lớn làm hỏng chip.

Cũng cần lưu ý là MOS do đều được xây dựng từ các tranzito MOSFET nên rất nhạy tinh điện, ở phần sau ta sẽ đề cập chi tiết đến vấn đề này.

b) CMOS

CMOS (Complementary MOS) có cấu tạo kết hợp cả PMOS và NMOS trong cùng một mạch nhờ đó tận dụng được các thế mạnh của cả hai loại, cho phép tốc độ xử lý nhanh hơn đồng thời mát mẻ năng lượng còn thấp hơn so với khi dùng rời từng loại một. Cấu tạo cơ bản nhất của CMOS cũng là một cổng NOT gồm một tranzito NMOS và một tranzito PMOS như hình 7.38.

Hoạt động của mạch cũng tương tự như ở NMOS.

Khi đầu vào (nội chung cực cổng hai tranzito) ở cao thì chỉ có Q1 dẫn mạnh do đó áp ra lấy từ điểm chung của hai cực máng của hai tranzito sẽ xấp xỉ 0V nên đầu ra ở thấp.

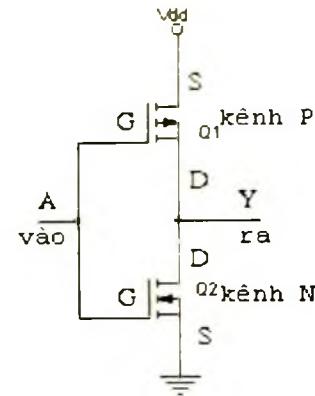
Khi đầu vào ở thấp, Q1 sẽ ngắt còn Q2 dẫn mạnh, áp ra xấp xỉ nguồn, tức đầu ra ở mức cao.

Để ý là khác với cổng NOT của NMOS, ở đây hai tranzito không dẫn cùng một lúc nên không có dòng điện từ nguồn đổ qua hai tranzito xuống mass nhờ đó công suất tiêu tán gần như bằng 0. Tuy nhiên khi hai tranzito đang chuyển mạch và khi có tải thì sẽ có dòng điện chảy qua một hay cả hai tranzito nên công suất tiêu tán lại tăng lên.

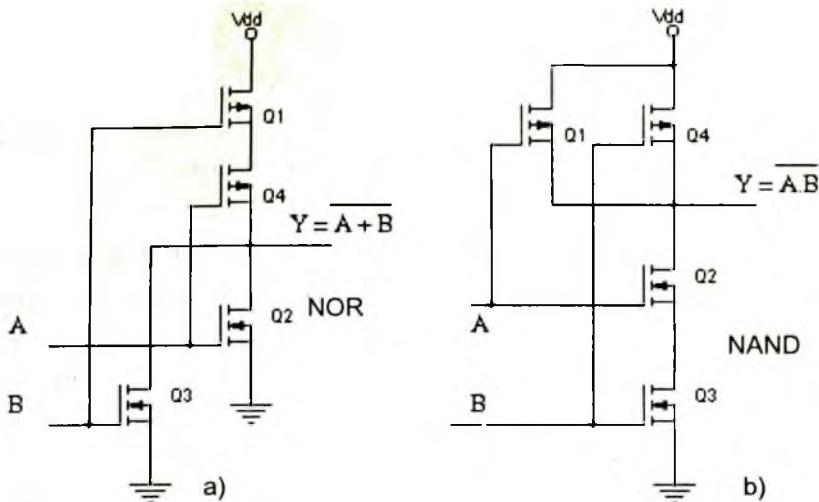
Trên nguyên tắc cổng đảo, cũng giống như trước bằng cách mắc song song hay nối tiếp thêm tranzito ta có thể thực hiện được các cổng logic khác (hình 7.39). Chẳng hạn mắc chồng hai NMOS và mắc song song hai PMOS ta được cổng NAND. Còn khi mắc chồng hai PMOS và mắc song song hai NMOS ta được cổng NOR.

Phân loại IC họ CMOS

Có nhiều loại IC logic CMOS với cách đóng vỏ (package) và chân ra giống như các IC loại TTL. Các IC có quy mô tích hợp nhỏ SSI vỏ DIP (dual inline package): với hai hàng chân thẳng hàng 14 hay 16 được dùng phổ biến.



Hình 7.38. Cấu tạo của cổng NOT loại CMOS



Hình 7.39. a) Ghép hai NMOS và măc song song hai PMOS ;
b) Ghép hai PMOS và măc song song hai NMOS

Hãng RCA của Mỹ đã cho ra đời loại CMOS đầu tiên lấy tên CD4000A. Về sau RCA có cải tiến để cho ra loạt CD4000B có thêm tầng đệm ra, sau này hãng lại bổ sung thêm loạt CD4500, CD4700.

Hãng Motorola (Mỹ) sau đó cũng cho ra loạt CMOS MC14000, MC14000B, MC14500 tương thích với sản phẩm cũ của RCA.

Đặc điểm chung của loại này là :

- Điện áp nguồn cung cấp từ 3V đến 18V mà thường nhất là từ 5 đến 15V.
- Chúng có công suất tiêu hao nhỏ.
- Riêng loại 4000B do có thêm tầng đệm ra nên dòng ra lớn hơn, kháng nhiễu tốt hơn mà tốc độ cũng nhanh hơn loại 4000A trước đó.
- Tuy nhiên các loại trên về tốc độ thì tỏa ra khá chậm chạp và dòng cũng nhỏ hơn nhiều so với các loại TTL và CMOS khác. Chính vì vậy chúng không được sử dụng rộng rãi ở các thiết kế hiện đại.

+ Loại 74CXX: Đây là loại CMOS được sản xuất ra để tương thích với các loại TTL về nhiều mặt như chức năng, chân ra nhưng khoảng nguồn nuôi thì rộng hơn. Các đặc tính của loại này tốt hơn loại CMOS trước đó một chút, tuy nhiên nó lại ít được sử dụng do đã có nhiều loại CMOS sau đó thay thế loại CMOS tốc độ cao 74HCXX và 74HCTXX. Đây là hai loại CMOS được phát triển từ 74CXX.

* 74HCXX có dòng ra lớn và tốc độ nhanh hơn hẳn 74CXX, tốc độ của nó tương đương với loại 74LSXX, nhưng công suất tiêu tán thì thấp hơn. Nguồn cho nó là từ 2V đến 6V.

* 74HCTXX chính là 74HCXX nhưng tương thích với TTL nhiều hơn như

nguồn vào gần giống TTL : 4,5V đến 5,5V. Do đó 74HCTXX có thể thay thế trực tiếp cho 74LSXX và giao tiếp với các loại TTL rất bình thường.

Ngày nay 74HC và 74HCT trở thành loại CMOS hay dùng nhất mà lại có thể thay thế trực tiếp cho loại TTL thông dụng.

+ Loại CMOS tiên tiến 74AC, 74ACT

Loại này được chế tạo ra có nhiều cải tiến cũng giống như dòng TTL, nó hơn hẳn các loại trước đó nhưng việc sử dụng còn hạn chế cũng vẫn ở lý do giá thành còn cao.

Chẳng hạn cấu trúc mạch và chân ra được sắp xếp hợp lý giúp giảm những ảnh hưởng giữa các đường tín hiệu vào ra, do đó chân ra của hai loại này khác với chân ra của TTL.

Kháng nhiễu, trì hoãn truyền, tốc độ đồng hồ tối đa đều hơn hẳn loại 74HC, 74HCT.

Ký hiệu của chúng hơi khác một chút như 74AC11004 là tương ứng với 74HC04. 74ACT11293 là tương ứng với 74HCT293.

+ Loại CMOS tốc độ cao FACT

Đây là sản phẩm của hãng Fairchild, loại này có tính năng trội hơn các sản phẩm tương ứng đã có.

+ Loại CMOS tốc độ cao tiên tiến 74AHC, 74AHCT

Đây là sản phẩm mới đã có những cải tiến từ loại 74HC và 74HCT, chúng tận dụng được cả hai ưu điểm lớn nhất của TTL là tốc độ cao và của CMOS là tiêu tán thấp do đó có thể thay thế trực tiếp cho 74HC và 74HCT.

Bảng bên cho phép so sánh công suất tiêu tán và trì hoãn truyền của các loại TTL và CMOS ở nguồn cấp điện 5V.

	Loại	P _D (mW)	t _D (ns)
TTL	74	10	10
	74S	20	3
	74LS	2	10
	74AS	8	2
	74ALS	2	4
	74F	4	3
CMOS	4000	0	100
	4500	0	100
	74C	0	50
	74HC	0	10
	74HCT	0	10
	74AC	0	3
	74ACT	0	3

c) Các vi mạch số khác

Ngoài các loại trên, công nghệ CMOS cũng phát triển một số loại mới gồm:

- BiCMOS

Đây là sản phẩm kết hợp công nghệ lưỡng cực TTL với công nghệ CMOS nhờ đó tận dụng được ưu điểm của hai công nghệ là tốc độ nhanh và công suất tiêu tán thấp. Nó giảm được 75% công suất tiêu tán so với loại 74F trong lúc vẫn giữ được tốc độ và đặc điểm điều khiển tương đương. Nó cũng có chân ra tương thích với TTL và hoạt động ở áp nguồn

5V. Tuy nhiên BiCMOS thường chỉ được tích hợp ở quy mô vừa và lớn, dùng được nhiều trong giao diện vi xử lý và bộ nhớ, như mạch chốt, bộ đệm, bộ điều khiển hay bộ thu phát.

- CMOS điện thế thấp

Đây là loại CMOS khá đặc biệt có áp nguồn giảm xuống chỉ còn khoảng 3V. Khi áp giảm sẽ kéo theo giảm công suất tiêu tán bên trong mạch nhờ đó mật độ tích hợp của mạch tăng lên, tốc độ chuyên mạch cũng tăng lên điều này rất cần thiết trong các bộ vi xử lý, bộ nhớ... với quy mô tích hợp VLSI. Cũng có khá nhiều loại CMOS áp thấp, và đây là xu hướng của tương lai, ở đây chỉ nói sơ lược về một số loại của hãng Texas Instruments.

+ 74LV (low voltage) : là dòng CMOS điện thế thấp tương ứng với các vi mạch số SSI và MSI của các công nghệ khác. Nó chỉ hoạt động được với các vi mạch 3,3V khác.

+ 74LVC (low voltage CMOS) : gồm rất nhiều mạch SSI và MSI như dòng 74LV. Nó có thể nhận mức 5V ở các đầu vào nên có thể dùng để chuyển đổi các hệ thống dùng 5V sang dùng 3,3V khác. Nếu giữ dòng điện ở đầu ra đủ thấp để điện thế đầu ra nằm trong một giới hạn cho phép, nó cũng có thể giao tiếp với các đầu vào TTL 5V. Tuy nhiên áp vào cao của các CMOS 5V như 74HC hay 74AHC khiến chúng không thể điều khiển từ các vi mạch LVC.

+ 74ALVC (advanced low voltage CMOS): là dòng CMOS điện thế thấp, chủ yếu để dùng cho các mạch giao diện bus hoạt động ở 3,3V.

+ 74LVT (low voltage BiCMOS) : giống như 74LVC có thể hoạt động ở logic 5V và có thể dùng như mạch số chuyển mức 5V sang 3V.

Bảng sau so sánh một số đặc tính của các loại CMOS áp thấp.

Thông số	LV	LVC	ALVC	LVT
V_{CC}	2,7 đến 3,6V	2 đến 3,6	2,3 đến 3,5	2,7 đến 3,6
V_{IH}	2 đến $V_{CC} + 0,5$	2 đến 6,5	2 đến 4,6	2 đến 7
V_{IL}	0,8	0,8	0,8	0,8
I_{OH}	6	24	32	32
I_{OL}	6	24	64	64
Trì hoãn truyền	18	6,5	3	4

Đặc tính kỹ thuật

- Công suất tiêu tán

Khi mạch CMOS ở trạng thái tĩnh (không chuyển mạch) thì công suất tiêu tán PD của mạch rất nhỏ. Có thể thấy điều này khi phân tích mạch cổng NAND hay NOR ở trước. Với nguồn 5V, PD của mỗi cổng chỉ khoảng 2,5nW.

Tuy nhiên PD sẽ gia tăng đáng kể khi cổng CMOS phải chuyển mạch nhanh. Chẳng hạn tần số chuyển mạch là 100kHz thì PD là 10nW, còn $f = 1\text{MHz}$ thì $\text{PD} = 0,1\text{mW}$. Đến tần số cỡ 2 hay 3MHz là PD của CMOS đã tương đương với PD của 74LS bên TTL, tức là mất dần đi ưu thế của mình.

Lý do là vì khi chuyển mạch cả hai tranzito đều dẫn đến dòng bị hút mạnh để cấp cho phụ tải là các điện dung (sinh ra các xung nhọn làm biên độ của dòng bị đẩy lên có khi cỡ 5mA và thời gian tồn tại khoảng 20 đến 30ns). Tần số chuyển mạch càng lớn thì sinh ra nhiều xung nhọn làm I càng tăng kéo theo P tăng theo. P ở đây chính là công suất động lưu trữ ở điện dung tải. Điện dung ở đây bao gồm các điện dung đầu vào kết hợp của bất kỳ tải nào đang được kích thích và điện dung đầu ra riêng của thiết bị.

Loại	$C_l(\text{pF})$	$t_{PHL}(\text{ns})$	$t_{PLH}(\text{ns})$	$f_{max}(\text{MHz})$
74C00	15	100	100	5
74HC00	15	15	15	33
74LS00	15	5	15	33
74ALS00	50	13	9	38
74F	50	5	4,3	100

- Tốc độ chuyển mạch (tần số chuyển mạch)

Cũng giống như các mạch TTL, mạch CMOS cũng phải có trì hoãn truyền để thực hiện chuyển mạch. Nếu trì hoãn này làm t_{PHL} bằng nửa chu kỳ tín hiệu vào thì dạng song vuông sẽ trở thành xung tam giác khiến mạch có thể mất tác dụng logic.

Tuy nhiên tốc độ chuyển mạch của CMOS thì nhanh hơn hẳn loại TTL do điện trở đầu ra thấp ở mỗi trạng thái. Tốc độ chuyển mạch sẽ tăng lên khi tăng nguồn nhưng điều này cũng sẽ làm tăng công suất tiêu tán, ngoài ra nó cũng còn ảnh hưởng bởi tải điện dung.

Giới hạn tốc độ chuyển mạch cho phép làm nén tần số chuyển mạch tối đa được tính dựa trên t_{PHL} .

Trong việc sử dụng các IC logic CMOS ta phải biết đặc tính và giới hạn của chúng. Các đặc tính thông dụng như áp nuôi, số toả ra, khả năng dòng ra,... thường dễ đáp ứng. Tất cả các IC logic đều dùng được ở nguồn nuôi 5V. Số toả ra với cùng loại logic ít nhất là gần chục. Tuy nhiên đôi khi có nghi ngờ hay sử dụng ở trường hợp áp cấp V_{max} , f_{max} , tải thuần dung, thuần cảm... hay giao tiếp giữa các IC khác loại, khác áp nguồn, nói chung là các trường hợp đặc biệt thì ta phải tham khảo tài liệu ở data sheet hay data book. Cũng như ở dòng TTL, một số đặc tính chính của CMOS được nói đến ở đây là:

– Áp nguồn nuôi ký hiệu là V_{dd} (khác với bên TTL ký hiệu là V_{cc}) rất khác nhau do đó cần rất cẩn thận với nó, có thể dùng nguồn 5V là tốt nhất. Bảng bên đưa ra các khoảng áp nguồn cho từng loại CMOS.

Loại CMOS	Áp nguồn nuôi
4000A,B, 4500	3–15V (có thể 18V)
14000A,B, 14500	3–15V (có thể 18V)
74C	3–15V (có thể 18V)
74HC	2–6V
74HCT	4,5–5,5V

– Điện áp vào và ra của các loại CMOS

Cũng giống như TTL về ký hiệu, tên gọi nhưng CMOS phức tạp hơn do nguồn nuôi cho các loại IC khác nhau, ta chỉ có thể rút ra tương đối ở điều

Loại	74	74LS	74LS	4000	74HC(T)
I_{IH}	40	20	20	<1	<1
I_{IL}	-1,6	400	100	<1	<1
I_{OH}	400	400	400	-500	-4000
I_{OL}	-16000	8000	8000	500	4000

kiện nguồn $V_{dd} = 5V$. Hình 7.40 và bảng trên nêu ra các thông số áp ra và vào. Riêng loại 74HCT là CMOS tốc độ cao tương thích với TTL nên thông số cũng giống như bên TTL.

– Dòng điện đầu vào và đầu ra:

Bảng so sánh dòng vào ra của một số loại CMOS với một số loại TTL.

Thông số	40COB	74HC	74HCT	74AC	74ACT	74AHC	74AHCT
$V_{IH}(\text{min})$	3,5	3,5	3	3,5	3	3,85	2
$V_{OH}(\text{max})$	1,5	1	0,8	1,5	0,8	1,65	0,3
$V_{IL}(\text{min})$	4,95	4,9	4,9	4,9	4,9	4,4	3,05
$V_{OL}(\text{max})$	0,05	0,1	0,1	0,1	0,1	0,44	0,1

Nói chung ta quan tâm đến dòng ra nhiều hơn vì đó là dòng ra max cho phép mà vẫn đảm bảo các mức logic ra đúng như ở phần trên. Còn các áp ra cũng chỉ quan tâm khi tính đến việc giao tiếp cổng khác loại áp nuôi.

– Hệ số tải

Dòng ra của các CMOS khá lớn trong lúc điện trở vào của các CMOS lại rất lớn (thường khoảng $10^{12}\Omega$) tức dòng vào rất rất nhỏ nên số toả ra rất lớn. Nhưng mỗi cổng CMOS có điện dung đầu vào thường cũng khoảng 5pF nên khi có nhiều cổng tải mắc song song số điện dung tăng lên làm tốc độ chuyển mạch chậm lại khiến số toả ra ở tần số thấp (dưới 1MHz) là vài chục, còn ở tần số cao số toả ra giảm chỉ còn dưới 10.

– Tính kháng nhiễu

Về đặc tính chuyển (trạng thái) nói chung các loại CMOS đều chuyển trạng thái khá dứt khoát trừ loại 4000A bởi vì chúng có tầng đệm ở trước đầu ra.

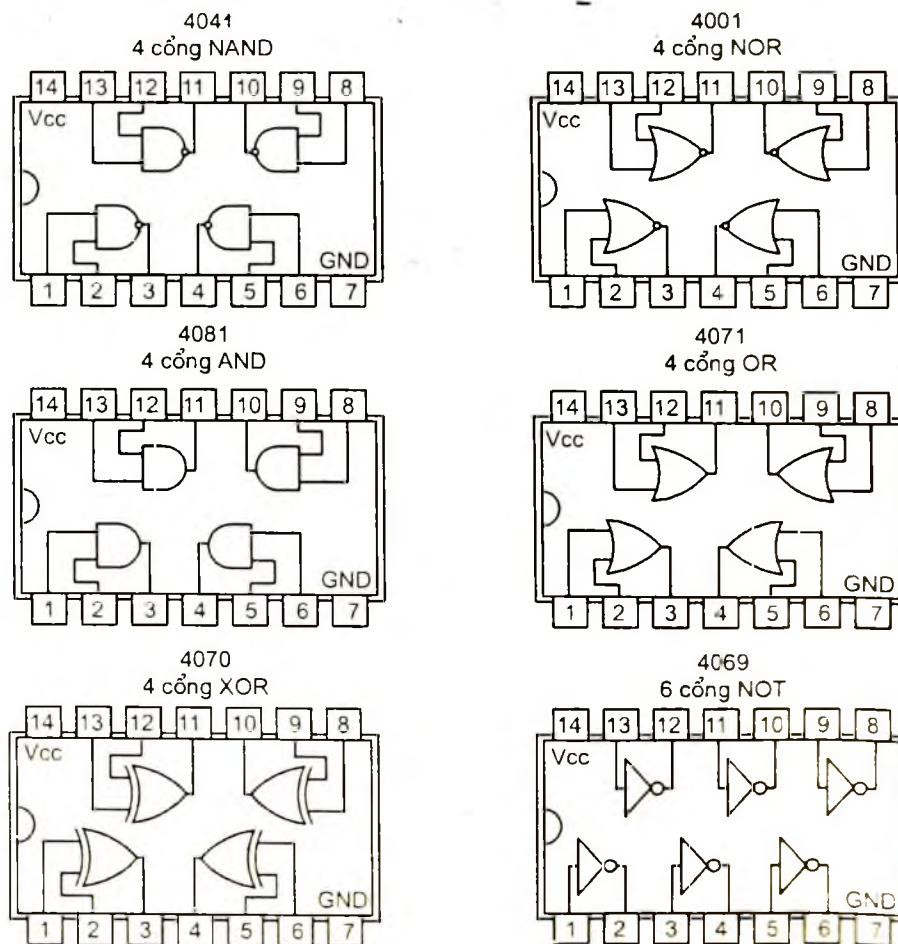
Về giới hạn nhiễu nói chung là tốt hơn các loại TTL. Tốt nhất là loại 4000A,B. Giới hạn nhiễu sẽ còn tốt hơn nếu ta tăng nguồn nuôi lớn hơn 5V, tuy nhiên lúc này tốn hao cũng vì thế tăng theo. Cách tính nhiễu mức cao và mức thấp vẫn như trước, tức là:

$$V_{NH} = V_{OII(min)} - V_{IH(min)}$$

$$V_{NL} = V_{IL(max)} - V_{IH(max)}$$

Có rất nhiều IC loại CMOS có mã số và chức năng logic tương tự như các IC TTL chẳng hạn bên TTL IC 4 cổng NAND 2 đầu vào là 7400, 74LS00, 74AS00,... thì bên CMOS cũng tương tự có 74C00, 74HC/HCT00, 74AC11000,... Tuy nhiên không phải tất cả dòng TTL có thì dòng CMOS cũng có. CMOS cũng còn có những loại riêng, chẳng hạn với công schmitt trigger ngoài 74HC/HCT14 gồm 6 cổng đảo, 74HC/HCT132 gồm 4 cổng NAND 2 đầu vào còn có 4014, 4534 cũng gồm 6 cổng đảo, 4093 cũng gồm 4 cổng NAND 2 đầu vào; hay 4066 là cổng truyền 2 chiều số tương tự v.v...

Hình 7.30 là sơ đồ chân ra của một số cổng logic loại 40XX hay dùng:



Hình 7.40. Sơ đồ chân của IC 40XX

7.9.3. Vi mạch số (IC số)

Vi mạch số là các mạch logic thực hiện các thuật toán logic cơ bản. Các IC số là các mạch có hai trạng thái, một trạng thái là 0 và một trạng thái là 1 tương ứng với hai mức điện áp thấp và cao. Các IC số được chế tạo trên cơ sở các tranzito lưỡng cực và tranzito trường. Thông thường một IC số thực hiện một chức năng logic hoàn chỉnh, hầu như không cần mắc thêm các linh kiện bên ngoài.

7.10. MỘT SỐ ĐIỂM CẦN LƯU Ý

7.10.1. Một số lưu ý khi sử dụng IC

- Phải đọc ký hiệu của IC: trên thân IC thường ghi tên hãng sản xuất, ký hiệu chức năng của vi mạch.
- Biết tra cứu IC bằng sổ tay tra cứu linh kiện.
- Chú ý điện áp cấp nguồn cho IC, nguồn cấp phải có độ ổn định cao.
- Khi đấu mạch phải đấu chân cấp nguồn trước, sau đó mới cho tín hiệu vào mạch.
- Khi hàn IC phải chú ý nhiệt độ, tránh làm nóng IC có thể làm IC hỏng vì nhiệt.

7.10.1.1. IC họ TTL

- Nguồn cấp không vượt quá +5V.
- Các điện áp đầu vào không được lớn hơn nguồn nuôi và không được thấp hơn 0V.
- Các đầu vào không dùng đến của IC được coi như có mức điện áp cao. Nếu đầu vào nào được giả thiết là cố định ở mức cao thì phải nối tối nguồn nuôi.
 - Đặt các đầu ra của các cổng không dùng đến ở mức cao để tiết kiệm điện.
 - Tránh nối dây dài trong mạch có thể gây nhiễu cho mạch.

7.10.1.2. IC họ CMOS

- Điện áp vào không được quá V_{DD} .
- Các đầu vào không dùng đến nên nối với nguồn hoặc nối đất nếu không sẽ gây rối loạn mạch và dòng tiêu thụ lớn.
- Không bao giờ được nối một tín hiệu đầu vào tới một mạch dùng IC họ CMOS khi ngắt nguồn cấp.
- Hạn chế hiện tượng tĩnh điện trên lối vào của vi mạch bằng cách

tránh để vi mạch trong các khay nhôm, tránh dùng mỏ hàn có nguồn cấp là điện xoay chiều.

7.10.2. Một số lưu ý khi lắp ráp IC

– Dây đấu nối mạch phải không được quá dài vì có thể gây nêu nhiễu. Nếu dây dài quá 25cm thì nên dùng dây bọc kim hoặc cáp đồng trực.

Những lối vào không dùng đến nên mắc song song với các lối vào đang sử dụng vì nếu để trống, nhiễu sẽ dễ dàng xâm nhập và tạo nên kết quả không mong muốn.

– Các xung nhịp đưa vào mạch phải có tốc độ đủ lớn, độ dốc sườn khoảng 40ns.

– Khi ngắt mạch phải ngắt tín hiệu vào sau đó ngắt nguồn nuôi. Nghiêm cấm việc đưa tín hiệu vào trước rồi mới cấp nguồn nuôi sau.

– Khi ghép nối các vi mạch khác loại với nhau phải chú ý đến điện áp nguồn cung cấp, các mức logic và nên sử dụng các mạch đệm để đảm bảo việc nối ghép là tốt nhất.

CÂU HỎI BÀI TẬP

1. Phân biệt vi mạch tương tự và vi mạch số.
2. Trình bày một số ứng dụng của IC định thời 555.
3. Trình bày một số ứng dụng của IC khuếch đại thuật toán 741.
4. Phân biệt IC số họ CMOS và IC số họ TTL. Có thể thực hiện thay thế IC giữa hai họ IC này khi lắp mạch không? Trong một sơ đồ mạch có thể sử dụng kết hợp IC họ CMOS và họ TTL không? Nếu được thì phải lưu ý điều gì?

TÀI LIỆU THAM KHẢO

1. Thomas L. Floyd. *Electronic Devices*. Printice Hall, 1998.
2. Jmillman. *Micro electronics, Digital and Analog, Circuits and System*. Mc Graw Hill Book company, 1997.
3. Đỗ Xuân Thụ. *Dụng cụ bán dẫn*. Nhà xuất bản Đại học và Trung học chuyên nghiệp, 1985.
4. *Cấu kiện điện tử và quang điện tử*. Học viện Công nghệ Bưu chính Viễn thông, 2001.
5. Born and Wolf. *Principle of Optics*. Pergamon Press, 1980.
6. *Giáo trình Kỹ thuật điện tử*. Đại học Công nghệ – Đại học Quốc gia , Hà Nội.

MỤC LỤC

Lời giới thiệu

Chương 1 LINH KIỆN THỦ ĐÔNG

1.1. Điện trở	5
1.1.1. Khái niệm	5
1.1.2. Phân loại	7
1.1.3. Cấu tạo điện trở	8
1.1.4. Cách đọc giá trị, kiểm tra điện trở	9
1.1.5. Ứng dụng	11
1.2. Tụ điện	11
1.2.1. Khái niệm	11
1.2.2. Các tham số cơ bản của tụ điện	11
1.2.3. Phân loại	13
1.2.4. Cách đọc giá trị, kiểm tra tụ điện	16
1.2.5. Ứng dụng	17
1.3. Cuộn dây (Cuộn cảm)	18
1.3.1. Khái niệm	18
1.3.2. Các tham số	19
1.3.3. Phân loại	20
1.3.4. Cấu tạo	20
1.3.5. Cách đọc giá trị cuộn cảm	21
1.4. Biến áp	21
1.4.1. Khái niệm	21
1.4.2. Cấu tạo	22
1.4.3. Các tham số kỹ thuật của biến áp	23
1.4.4. Phân loại	24
1.4.5. Ký hiệu một số loại máy biến áp	25
1.4.6. Một số loại máy biến áp thường gặp	25
1.4.7. Ứng dụng	27

Chương 2 ĐIÔT BÁN DÃN

2.1. Cấu trúc vùng năng lượng của chất rắn tinh thể	29
2.1.1. Cấu trúc nguyên tử	29
2.1.2. Chất bán dẫn, chất dẫn điện, chất cách điện	31
2.1.3. Các vùng năng lượng	31
2.1.4. So sánh nguyên tử chất dẫn điện và chất bán dẫn	32
2.2. Chất bán dẫn	33
2.2.1. Chất bán dẫn thuần	33
2.2.2. Chất bán dẫn loại P và loại N	35

2.3. Các hiện tượng vật lý thường gặp	37
2.3.1. Hiện tượng ion hoá nguyên tử	37
2.3.2. Hiện tượng tái hợp của các hạt dẫn	37
2.3.3. Chuyển động cuộn của hạt dẫn trong điện trường (chuyển động trôi)...	38
2.3.4. Chuyển động khuếch tán của các hạt dẫn.....	38
2.4. Mặt ghép P-N và tính chất chỉnh lưu.....	39
2.4.1. Sự hình thành vùng nghèo (miền điện tích không gian)	39
2.4.2. Đồ thị vùng năng lượng của mặt ghép P-N và vùng nghèo.....	40
2.4.3. Mặt ghép P-N khi phân cực ngược.....	41
2.4.4. Mặt ghép P-N khi phân cực thuận.....	42
2.4.5. Đặc tuyến V-A của mặt ghép P-N.....	43
2.5. Diốt bán dẫn	44
2.5.1. Các tham số của diốt	45
2.5.2. Mô hình tương đương gần đúng của diốt.....	46
2.5.3. Phân loại diốt.....	48
2.5.4. Một số ứng dụng của diốt	52
2.5.5. Tra cứu diốt	56

Chương 3

TRANZITO LUÔNG CỰC

3.1. Cấu tạo và nguyên lý hoạt động của tranzito	61
3.1.1. Cấu tạo.....	61
3.1.2. Nguyên lý hoạt động của tranzito.....	62
3.1.3. Tham số của tranzito	64
3.2. Các cách mắc cơ bản của tranzito	65
3.2.1. Mạch bazơ chung (BC).....	65
3.2.2. Mạch emitơ chung (EC)	67
3.2.3. Mạch colectơ chung (CC).....	70
3.3. Phân cực cho tranzito luồng cực	72
3.3.1. Giới thiệu.....	72
3.3.2. Cung cấp nguồn kiểu cố định	73
3.3.3. Cung cấp nguồn kiểu hồi tiếp điện áp	75
3.3.4. Cung cấp nguồn kiểu hồi tiếp dòng điện	77
3.3.5. Mạch phân áp	78
3.4. Một số tranzito thường gặp	81
3.4.1. Hình dạng thực tế	81
3.4.2. Phương pháp kiểm tra tranzito	81

Chương 4

TRANZITO TRƯỜNG FET

4.1. Khái quát	85
4.2. Tranzito trường JFET	86
4.2.1. Cấu tạo và ký hiệu	86
4.2.2. Nguyên lý hoạt động	87
4.3. Tranzito trường MOSFET	90
4.3.1. MOSFET kênh có sẵn.....	90
4.3.2. MOSFET kênh cảm ứng	93

4.4. Các cách mắc cơ bản của FET	95
4.4.1. Sơ đồ cực nguồn chung.....	96
4.4.2. Sơ đồ cực máng chung.....	96
4.4.3. Sơ đồ cực cửa chung	96
4.5. Phân cực cho FET	96
4.5.1. Sơ đồ phân cực cố định điện áp	96
4.5.2. Sơ đồ tự phân cực.....	97

Chương 5

CÁC LINH KIỆN BÁN DẪN KHÁC

5.1. UJT (TRANZITO một lớp chuyển tiếp)	100
5.1.2. Nguyên lý làm việc.....	100
5.1.3. Đặc tuyến von–ampe của UJT.....	101
5.1.4. Các tham số của UJT	102
5.1.5. Một ứng dụng điển hình của UJT: Dao động tạo xung răng cưa....	103
5.2. THYRISTO (SCR).....	104
5.2.1. Cấu tạo.....	104
5.2.2. Nguyên lý làm việc.....	104
5.2.3. Đặc tuyến von–ampe của thyristo	104
5.2.4. Tham số của thyristo	106
5.2.5. Một ứng dụng của thyristo: Mạch báo động.....	107
5.3. TRIAC	107
5.4. DIAC.....	109

Chương 6

LINH KIỆN QUANG ĐIỆN TỬ

6.1. Giới thiệu	110
6.1.1. Sự phát xạ ánh sáng	110
6.1.2. Quá trình hấp thụ quang	112
6.2. Linh kiện điện quang	115
6.2.1. Quang trở	115
6.2.2. Đèn phát quang LED	118
6.3. Linh kiện quang điện	120
6.3.1. Phôtô đèn	120
6.3.2. Đèn quang PIN.....	123
6.3.3. Đèn quang bán dẫn kim loại	124
6.3.4. Đèn quang tiếp giáp không đồng nhất (cấu trúc dì thê)	124
6.3.5. Đèn quang thác APD	125
6.3.6. Phôtô tranzisto	128
6.4. Bộ ghép quang (OPTO – COUPLER)	129
6.5. Pin năng lượng mặt trời.....	131
6.5.1. Bức xạ mặt trời	131
6.5.2. Pin năng lượng mặt trời tiếp giáp P–N	132
6.5.3. Hiệu suất chuyển đổi	134
6.5.4. Tiếp giáp dì thê và bể mặt pin năng lượng mặt trời	136
6.5.5. Bộ tập trung quang	138

Chương 7
VI MẠCH TÍCH HỢP

7.1. Giới thiệu chung	14
7.1.1. Khái niệm	14
7.1.2. Phân loại	14
7.2. Các phương pháp chế tạo quang khắc	14
7.2.1. Quá trình quang khắc	14
7.2.2. Quá trình plasma	14
7.2.3. Quy trình công nghệ plasma – epitaxy	14
7.2.4. Phương pháp chế tạo vi mạch tích hợp tranzito trường	14
7.3. Phương pháp cách điện trong vi mạch tích hợp	14
7.3.1. Cách điện bằng tiếp xúc PN	14
7.3.2. Cách điện bằng chất điện môi	14
7.4. Điện trở trong vi mạch tích hợp	14
7.4.1. Điện trở bán dẫn	14
7.4.2. Điện trở màng mỏng	14
7.5. Tụ điện trong vi mạch tích hợp	14
7.5.1. Tụ điện dùng tiếp xúc P–N	14
7.5.2. Tụ điện CMOS	14
7.5.3. Tụ điện màng mỏng	14
7.6. Cuộc cảm trong vi mạch tích hợp	14
7.6.1. Cuộn cảm làm từ đỏi cảm ứng	14
7.6.2. Cuộn cảm màng mỏng	15
7.7. Tranzito trong vi mạch tích hợp	15
7.7.1. Tranzito lưỡng cực	15
7.7.2. Tranzito trường	15
7.8. Đèn trong vi mạch tích hợp	15
7.9. Phân loại vi mạch tích hợp	15
7.9.1. Vi mạch tuyển tính (IC tuyển tính)	15
7.9.2. Vi mạch số (IC số)	16
7.9.2.1. Vi mạch số (IC số)	18
7.10. Một số điểm cần lưu ý	18
7.10.1. Một số lưu ý khi sử dụng IC	18
7.10.2. Một số lưu ý khi lắp ráp IC	19
Tài liệu tham khảo	19

Chịu trách nhiệm xuất bản:

Chủ tịch HĐQT kiêm Tổng Giám đốc NGÔ TRẦN ÁI

Phó Tổng Giám đốc kiêm Tổng biên tập NGUYỄN QUÝ THAO

Tổ chức bản thảo và chịu trách nhiệm nội dung:

Chủ tịch HĐQT kiêm Giám đốc CTCP Sách ĐH-DN

TRẦN NHẬT TÂN

Biên tập và sửa bản in:

PHẠM THỊ PHUỢNG

Trình bày bìa:

LƯU CHÍ ĐỒNG

Chép bản:

ĐINH XUÂN DŨNG

Giáo trình LINH KIỆN ĐIỆN TỬ

Mã số: 7B680y9 – DAI

In 1.500 bản (QĐ : 01), khổ 16 x 24 cm. In tại Công ty CP In – Thương mại Hà Tâ

Địa chỉ : Số 15, đường Quang Trung, TP. Hà Đông, Hà Nội.

Số ĐKKH xuất bản : 04 - 2009/CXB/226 - 2117/GD.

In xong và nộp lưu chiểu tháng 1 năm 2009.

