



POLITECHNIKA ŚLĄSKA
WYDZIAŁ AUTOMATYKI, ELEKTRONIKI I INFORMATYKI
KIERUNEK INFORMATYKA

Praca dyplomowa magisterska

Projekt i realizacja stanowiska laboratoryjnego do badania zależności
czasowych w sieci EtherCAT

Autor: Damian Karbowski

Kierujący pracą: dr inż. Jacek Stój

Gliwice, 5 września 2013

Spis treści

1	Wstęp	2
1.1	Stanowisko laboratoryjne	2
1.1.1	Sterownik PLC	4
1.1.2	Komputer	5
1.2	Plan pracy	6
2	Analiza tematu	7
2.1	EtherCAT	7
2.1.1	Determinizm, przepustowość	7
2.1.2	Przetwarzanie „w locie”	7
2.1.3	Transmisja i synchronizacja w sieciach EtherCAT	7
2.1.4	Telegram EtherCAT	7
2.1.5	Synchronizacja	7
2.1.6	Realizacja węzłów EtherCAT	7
2.1.7	Test na strasznie długą nazwę jakiegoś rozdziału czy się rozjedzie w spisie czy nie	10
3	Badania	11
3.1	Opóźnienia pojedynczego odcinka sieci	11
3.2	Wpływ topologii na opóźnienia	11
3.3	Czas stabilizacji sieci po zmianach	11
4	Uruchamianie i testowanie	12
4.1	Przebieg testowania	12
4.2	Napotkane problemy	13
5	Wnioski	14
6	Bibliografia	16
7	Spis rysunków, tablic i kodów źródłowych	17
7.1	Spis rysunków	17
7.2	Spis tablic	17
7.3	Spis kodów źródłowych	17
8	Załączniki	18

1 Wstęp

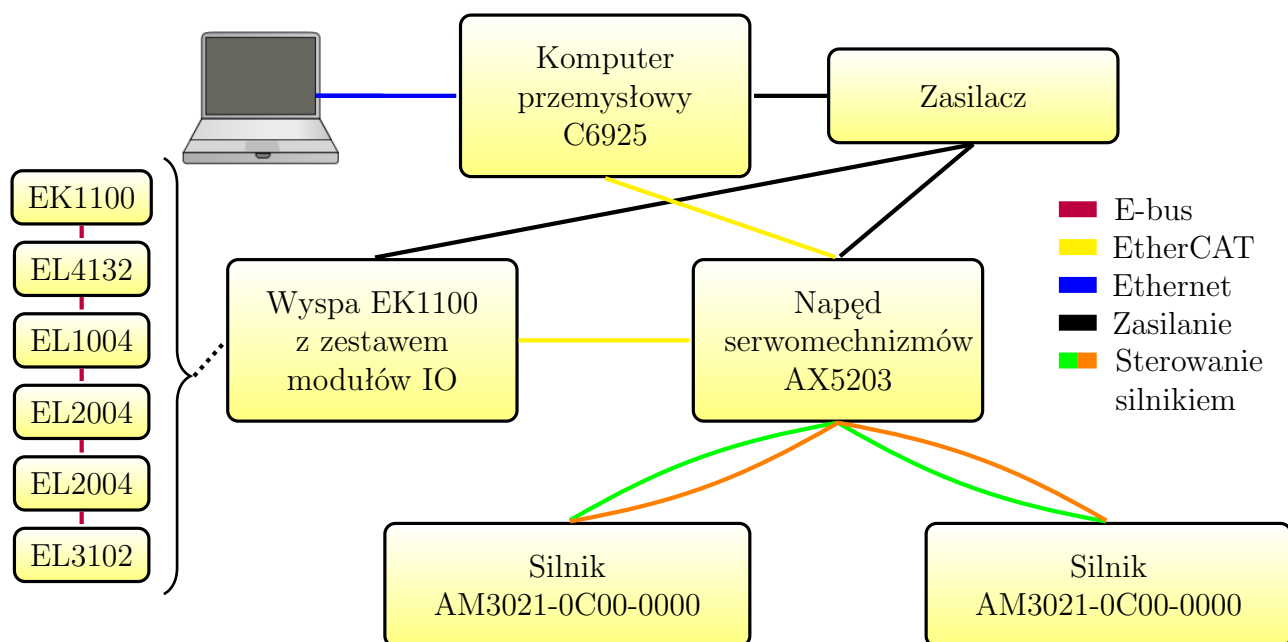
Tematem projektu, którego dotyczy ta praca jest: „Projekt i realizacja stanowiska laboratoryjnego do badania zależności czasowych w sieci EtherCAT”. Zagadnienia związane z tworzeniem oprogramowania dla sterowników przemysłowych są dla autora niezwykle interesujące, a zrealizowany projekt miał na celu dalsze pogłębienie jego wiedzy z tego zakresu. Wyboru tego konkretnego tematu autor dokonał, ponieważ protokół EtherCAT jest jeszcze nowością i według wielu źródeł stanowi przyszłość branży informatyki przemysłowej [6, 7], a praca nad tym tematem wydaje się być pomocna i wartościowa w przyszłej pracy zawodowej lub na ewentualnym dalszym etapie kształcenia.

1.1 Stanowisko laboratoryjne

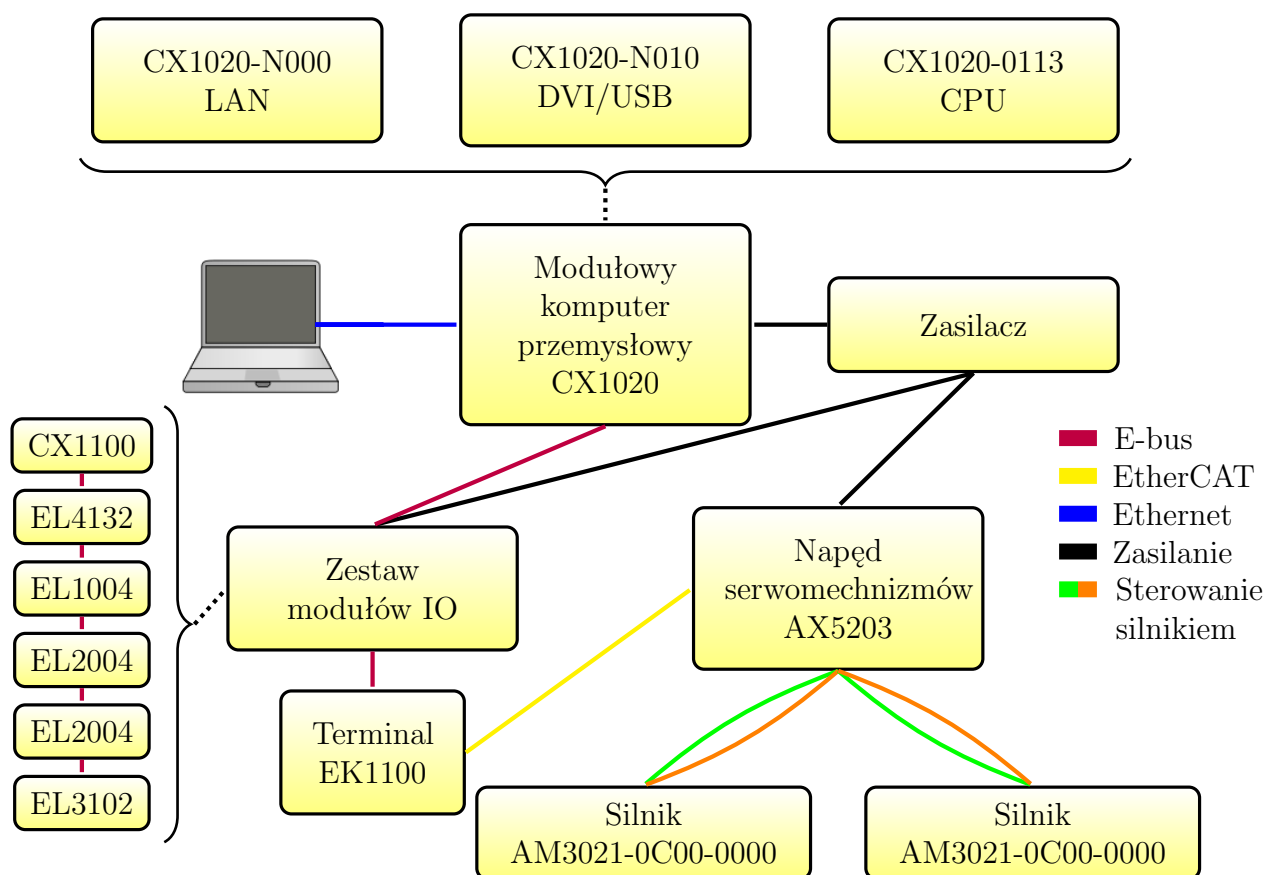
Na potrzeby realizacji projektu wykorzystano dwa różne istniejące stanowiska laboratoryjne, które składały się z elementów opisanych w Tabeli 2.

Stanowisko typu CP (Rysunek 1)	Stanowisko typu CX (Rysunek 2)
<ol style="list-style-type: none">2 silniki AM3021-0C00-0000,Wyspa EK1100 z zestawem modułów IO:<ul style="list-style-type: none">Terminal sieci EtherCAT EK1100,2-kanałowy moduł wyjść analogowych EL4132,4-kanałowy moduł wejść cyfrowych EL1004,2 4-kanałowe moduły wyjść cyfrowych EL2004,2-kanałowy moduł wejść analogowych EL3102,Napęd serwo mechanizmów AX5203 (2 osiowy),Komputer przemysłowy C6925,Zasilacz.	<ol style="list-style-type: none">2 silniki AM3021-0C00-0000,Zestaw modułów IO:<ul style="list-style-type: none">2-kanałowy moduł wyjść analogowych EL4132,4-kanałowy moduł wejść cyfrowych EL1004,2 4-kanałowe moduły wyjść cyfrowych EL2004,2-kanałowy moduł wejść analogowych EL3102,Terminal sieci EtherCAT EK1100,Napęd serwo mechanizmów AX5203 (2 osiowy),Modułowy komputer przemysłowy CX1020:<ul style="list-style-type: none">Interfejs USB/DVI CX1020-N010 ,Ethernet CX1020-N000,CPU CX1020-0113,Zasilacz CPU i magistrali I/O CX1100,Zasilacz.

Tablica 1: Dostępne stanowiska laboratoryjne



Rysunek 1: Schemat stanowiska typu CP



Rysunek 2: Schemat stanowiska typu CX

Tablica 2: Test na strasznie długą nazwę jakiegoś rozdziału czy się rozjedzie w spisie czy nie jednakowoż za krótkie

1.1.1 Sterownik PLC

W realizacji wykorzystane zostały stanowiska firmy Beckhoff wyposażone w jednostki centralne pracujące pod kontrolą Windowsa CE (Microsoft Windows Compact Edition). Na jednostce takiej uruchamiane są programy do sterowania z poziomu komputera (ang. Soft PLC). Jest to rozwiązanie alternatywne dla klasycznych sterowników swobodnie programowalnych w postaci dedykowanego urządzenia (ang. Hard PLC), nazywanych przez niektórych prawdziwymi (ang. True PLC). Koncepcja ta powstała i jest rozwijana, ponieważ te klasyczne sterowniki posiadają zbyt małe możliwości obliczeniowe oraz szybkość działania jednostki centralnej. W tradycyjnych rozwiązaniach niestety zwiększanie tych możliwości (ilość dostępnej pamięci oraz szybkości działania) powoduje bardzo szybki wzrost ceny gotowego urządzenia. Niezbędnym elementem konfiguracji zestawu, który przekształcamy w „soft PLC” jest karta komunikacyjna umożliwiająca połączenie sterownika z modułami sygnałowymi i wykonawczymi na obiekcie z wykorzystaniem sieci przemysłowej. Tego typu podejście i rozwiązanie ma następujące zalety:

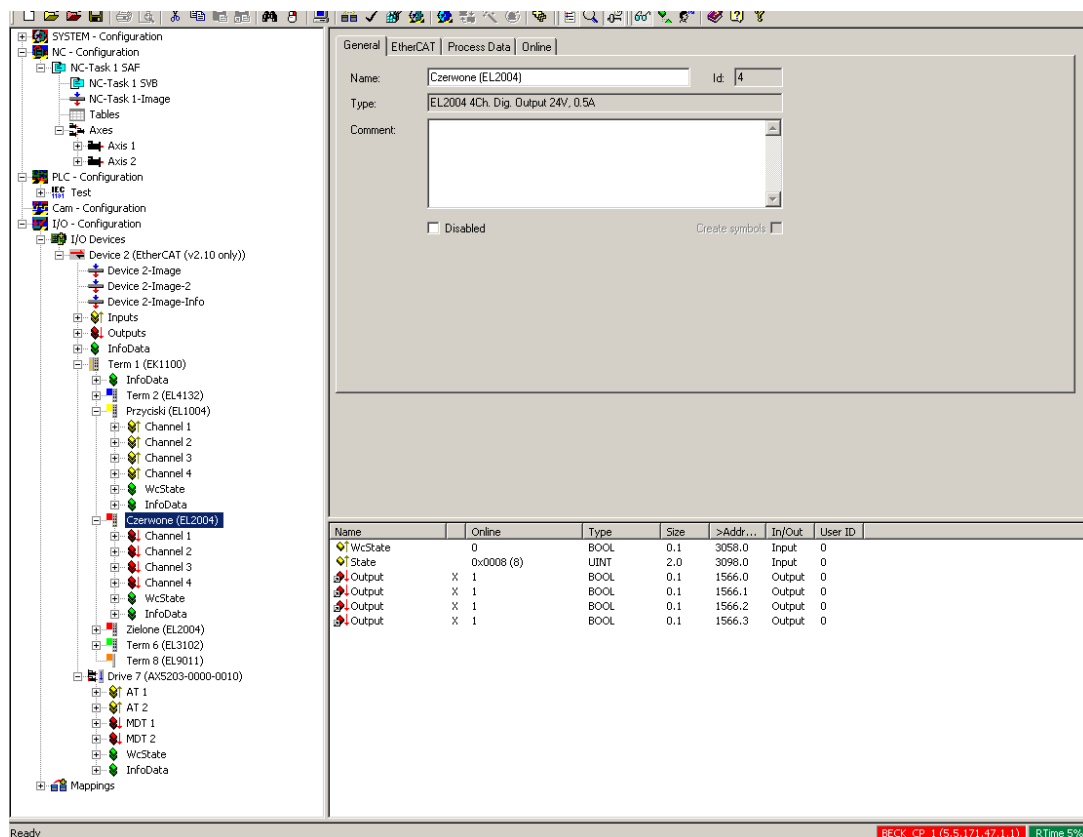
- duże zwiększenie możliwości obliczeniowych przy stosunkowo niewielkim wzroście kosztów,
- możliwość integracji PLC i systemu SCADA na jednym urządzeniu (podobnie jak w panelach operatorskich ze zintegrowanymi sterownikami PLC),
- możliwość zastosowania istniejącej infrastruktury na obiekcie w przypadku przebudowy, należy jedynie podmienić istniejący sterownik typu „hard” na jednostkę wyposażoną w odpowiedni moduł komunikacyjny,
- teoretycznie możliwość zastosowania istniejącego oprogramowania z jednostki „hard PLC”, po modyfikacji ewentualnych różnic między systemami.

Taki „sterownik PLC w komputerze PC” wykorzystuje standardowe języki programowania sterowników PLC (zgodność z normą IEC 61131-3) do tworzenia logiki sterującej takiej jak:

- **IL – Instruction List** to tekstowy język programowania składający się z serii instrukcji, z których każda zaczyna się z nowej linii i zawiera operator z jednym lub więcej argumentem (zależnie od funkcji),
- **LD – Ladder Diagram** jest graficznym językiem programowania, który swoją strukturą przypomina obwód elektryczny. Doskonały do łączenia POUów (Program Organization Units). LD składa się z sieci cewek i styków ograniczonej przez linie prądowe. Linia z lewej strony przekazuje wartość logiczną TRUE, z tej strony zaczyna się też wykonywać linia pozioma.
- **FBD – Function Block Diagram** jest graficznym językiem programowania przypominającym sieć, której elementy to struktury reprezentujące funkcje logiczne bądź wyrażenia arytmetyczne, wywołania bloków funkcyjnych itp.

- SFC – **S**equential **F**unction **C**hart to graficzny język programowania, w którym łatwo jest ukazać chronologię wykonywania przez program różnych procesów.
- ST – **S**truktured **T**ext jest tekstowym językiem programowania, złożonym z serii instrukcji takich jak If..then lub For...do.
- CFC – **C**ontinuous **F**unction **C**hart jest graficznym językiem programowania, który w przeciwieństwie do FBD nie działa w sieci, a w luźno poło onej strukturze, co pozwala na np. stworzenie sprzężenia zwrotnego.

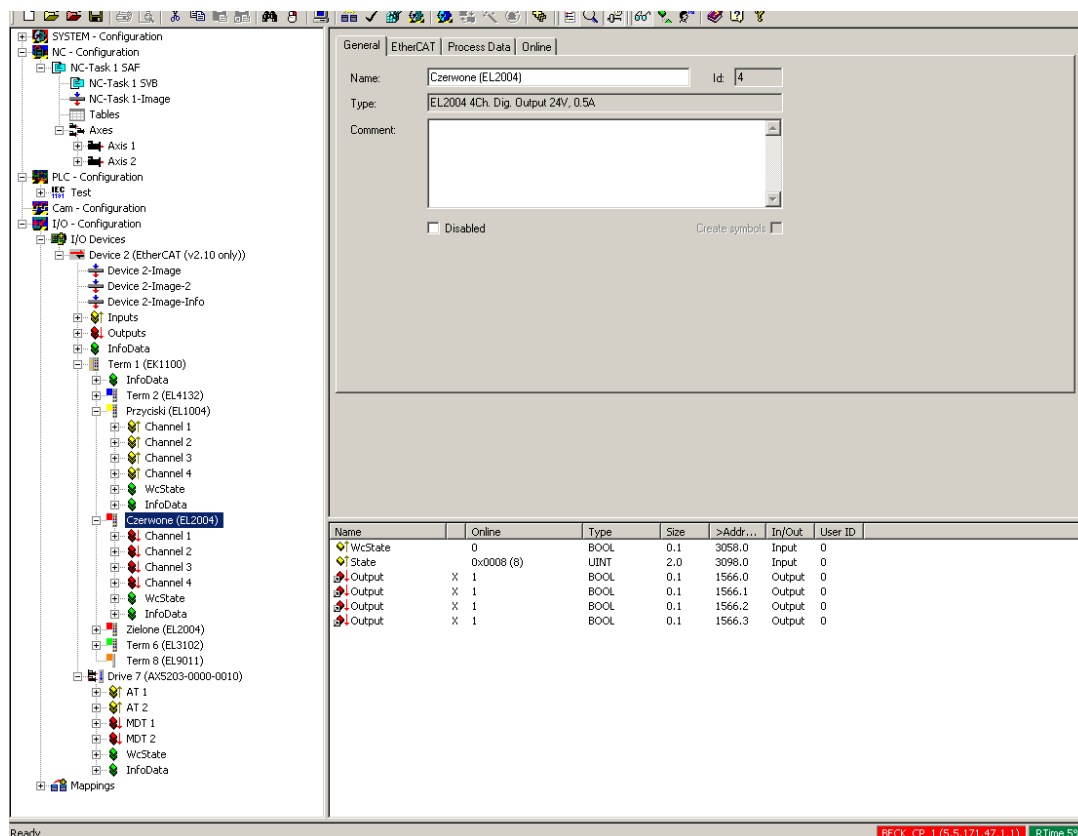
Stanowiska podłączone są do sieci lokalnej Ethernet w laboratorium, więc komunikacja z nimi odbywa się tak samo jak z każdym innym urządzeniem sieciowym. Podstawy programowania i korzystania ze sterowników autor poznał zapoznając się z odpowiednią literaturą [1, 2, 3, 4, 5] oraz uczęszczając w toku studiów na zajęcia obowiązkowe oraz specjalizacyjne. Konfigurację sterowników wraz z modułami przedstawiają Rysunki 3 oraz 4.



Rysunek 3: Konfiguracja stanowiska typu CP

1.1.2 Komputer

Projekt w całości był realizowany na laptopie autora, podłączanym do sieci w laboratorium. Na komputerze uruchomiana była maszyna wirtualna. Na jednej zainstalowane



Rysunek 4: Konfiguracja stanowiska typu CX

było środowisko TwinCAT do programowania sterownika oraz do tworzenia i uruchamiania wizualizacji. Wizualizacje tworzone w środowisku TwinCAT można uruchomić bezpośrednio na komputerze wyposażonym w odpowiednie oprogramowanie lub na urządzeniu docelowym po podpięciu do niego monitora (o ile urządzenie docelowe posiada wyjście DVI lub odpowiedni interfejs systemowy w postaci odrębnego modułu).

1.2 Plan pracy

Realizacja projektu została podzielona na następujące etapy:

- Zapoznanie się ze sterownikami Beckhoff oraz oprogramowaniem TwinCAT,
- Zapoznanie się z dostępnymi serwonapędami Beckhoff,
- Projekt i realizacja stanowiska,
- Przygotowanie stanowiska do współpracy z systemem wizualizacji,
- Testowanie i uruchamianie,
- Przedstawienie projektu i ewentualne korekty.

Powyższy plan pracy stanowił dla autora wyznacznik kolejnych działań. Jednak powszechnie wiadomo, że w praktyce poszczególne punkty są wymienne i wpływają na siebie wzajemnie.

2 Analiza tematu

Analiza tematu polegała przede wszystkim na zapoznaniu się z narzędziami programistycznymi do tworzenia oprogramowania sterownika oraz wizualizacji. W wyniku analizy autor poznał podstawy obsługi środowiska TwinCAT oraz jego elementów składowych a w szczególności:

- TwinCAT System Manager - centralne narzędzie konfiguracyjne,
- TwinCAT PLC - narzędzie do tworzenia programów,
- TwinCAT NC/CNC - grupa narzędzi do sterowania osiami w różnych trybach.

Dodatkowo autor przeczytał wiele artykułów polsko oraz anglojęzycznych poświęconych właśnie protokołowi EtherCAT. Kilka z nich (starszych) traktowało go jako coś bardzo przyszłościowego i obiecującego, natomiast pozostała część opisywała go już jako coś co aktualnie bardzo szybko popularyzuje się i usprawnia procesy przemysłowe.

2.1 EtherCAT

2.1.1 Determinizm, przepustowość

2.1.2 Przetwarzanie „w locie”

Kolejne ramki nadawane są przez urządzenie pełniące rolę kontrolera i przesyłane do najbliższego urządzenia podrzędnego. Urządzenie to ma przydzielony adres, który jednoznacznie identyfikuje pewien fragment ramki (zwany datagramem), dzięki czemu może odczytać przeznaczone dla siebie dane. W przypadku gdy urządzenie podrzędne samo chce zainicjować komunikację, zapisuje pod odpowiednim adresem w odebranej ramce informacje przeznaczone dla innego urządzenia podłączonego do sieci EtherCAT. Niezależnie od tego, czy urządzenie coś zapisało, czy też tylko odczytywało fragment ramki, przesyła ją dalej do kolejnego z urządzeń. Duża szybkość tej metody transmisji wynika m.in. z tego, że nie ma potrzeby dekodowania całej ramki danych ani enkapsulacji w protokoły TCP/IP danych zapisywanych. Pozwala to błyskawicznie przekazywać ramki pomiędzy urządzeniami.

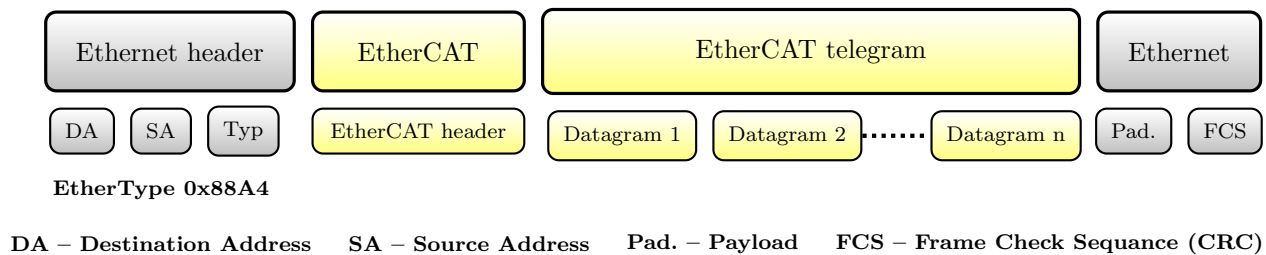
2.1.3 Transmisja i synchronizacja w sieciach EtherCAT

2.1.4 Telegram EtherCAT

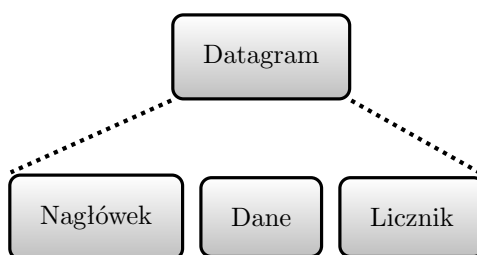
2.1.5 Synchronizacja

2.1.6 Realizacja węzłów EtherCAT

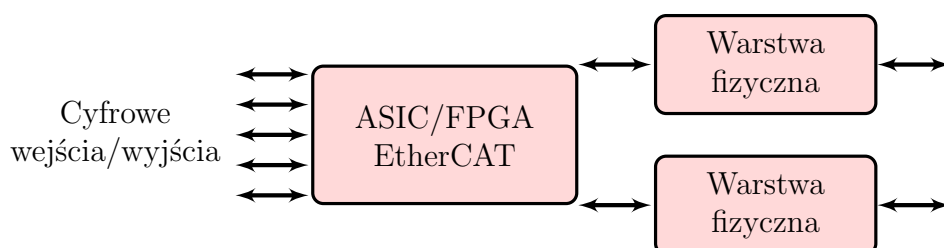
Wiele najprostszych i najtańszych urządzeń z interfejsem EtherCAT można zrealizować z wykorzystaniem pojedynczego układu scalonego FPGA lub ASIC. Przykładami takich prostych urządzeń z zastosowaniem tego rozwiązania są moduły wejść/wyjść cyfrowych. Tego typu węzły nie wymagają tworzenia dodatkowego oprogramowania, ponieważ cała funkcjonalność jest realizowana w pełni sprzętowo. Uogólniona i uproszczona architektura tej metody realizacji została przedstawiona na Rysunku 7.



Rysunek 5: Ramka w transmisji EtherCAT i jej podział na datagramy

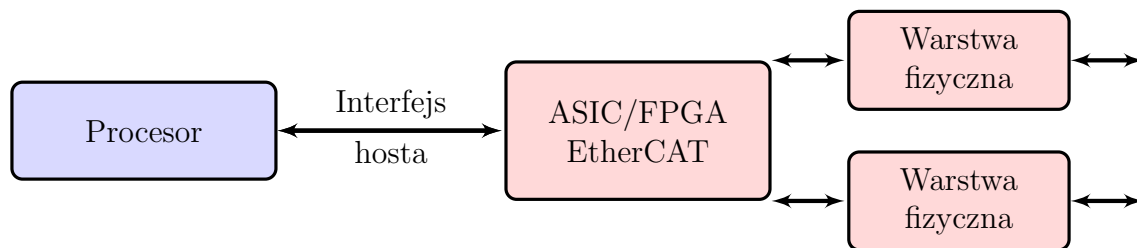


Rysunek 6: Budowa datagramu



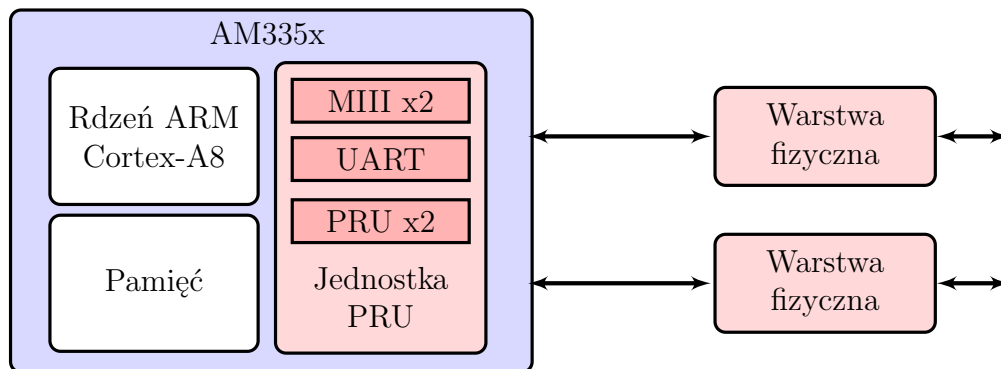
Rysunek 7: Budowa węzła EtherCAT z wykorzystaniem pojedynczego układu FPGA lub ASIC.

Jeżeli węzeł potrzebuje dodatkowej mocy obliczeniowej lub wymaga realizacji jakiegoś złożonego oprogramowania, którego nie da się zrealizować w prosty sposób sprzętowo (w układzie FPGA) do układu ASIC/FPGA EtherCAT dołączany jest zewnętrzny procesor często wyposażony w pamięć typu Flash tak jak na Rysunku 8. Procesor taki ma zapewnić obsługę przetwarzania na poziomie aplikacji. Niestety koszt tego typu architektury jest wyższy niż w prostszym przypadku pozbawionym zewnętrznej jednostki, ale konstruktor bazujący na tym rozwiązaniu ma większe pole manewru w doborze procesora odpowiedniego dla wymagań i budżetu realizowanego projektu.



Rysunek 8: Budowa węzła z wykorzystaniem układu ASIC/FPGA EtherCAT z dołączonym zewnętrznym procesorem.

Kolejnym możliwym do wykorzystania rozwiązaniem jest zastosowanie układu FPGA z wbudowanym procesorem jak na Rysunku 9. Wspólną cechą przedstawionych dotychczas możliwych konstrukcji jest fakt, że wymagają z reguły zastosowania dwóch układów. Wynika z tego niestety, że zajmują więcej miejsca oraz zwiększają koszty urządzenia docelowego. Alternatywą pozwalającą wyeliminować oba opisane problemy jest zastosowanie elementów jednoukładowych. Ich wykorzystanie pozwala zredukować całkowity koszt konstrukcji nawet o 30%.

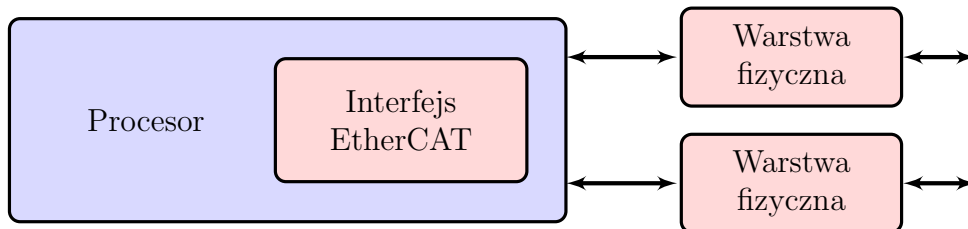


Rysunek 9: Budowa układu FPGA z wbudowanym procesorem.

Jednym z przykładów opisanego jednoukładowego rozwiązania są mikrokontrolery z rdzeniem ARM Cortex-A8 z rodziny Sitara AM335x produkowanymi przez amerykańską firmę Texas Instruments (Rysunek 10). Kluczowym elementem takiego scalaka jest programowalna jednostka czasu rzeczywistego (ang. programmable real-time unit, w skrócie PRU).

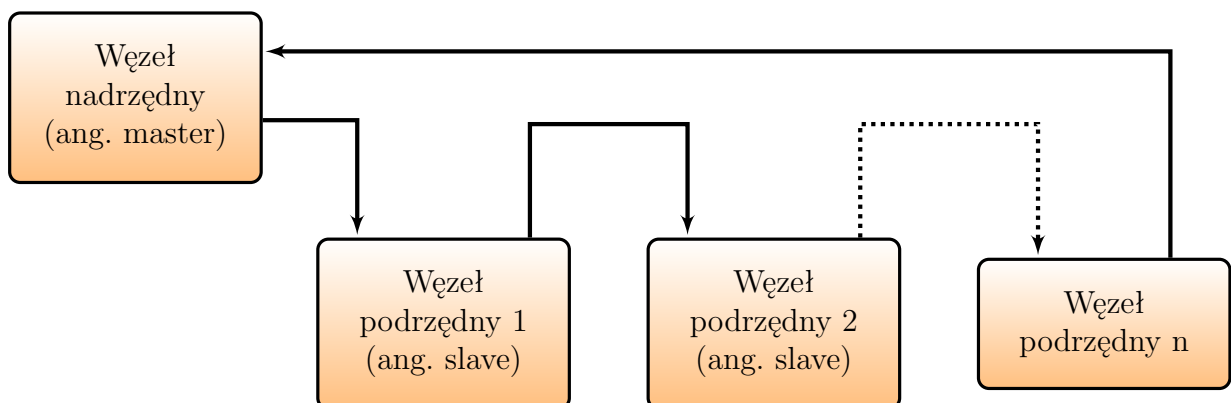
W PRU zaimplementowana została warstwa MAC standardu EtherCAT. Dzięki temu odpowiada ona bezpośrednio za przetwarzanie przepływających przez nią telegramów, de-

kodowanie adresów urządzeń oraz wykonywanie zapisanych w datagramie komend. W wyniku takiego rozwiązania, że wszystkie założenia oraz cała funkcjonalność jest realizowana właśnie przy użyciu opisywanego PRU, zamontowany wewnątrz procesor może być zastosowany do realizacji bardziej zaawansowanych oraz złożonych zadań wynikających ze specyfiki konkretnego sprzętu.



Rysunek 10: Budowa mikrokontrolerów Sitara AM335x firmy Texas Instruments wyposażonych w programowalną jednostkę czasu rzeczywistego (ang. programmable real-time unit, PRU), w której zaimplementowano warstwę MAC protokołu EtherCAT.

2.1.7 Test na strasznie długą nazwę jakiegoś rozdziału czy się rozjedzie w spisie czy nie



Rysunek 11: Przykładowa topologia sieci

3 Badania

W niniejszym rozdziale opisany został przebieg przeprowadzonych badań oraz analiza ich wyników. W kolejnych podrozdziałach zostaną przedstawione kolejne różne eksperymenty.

3.1 Opóźnienia pojedynczego odcinka sieci

3.2 Wpływ topologii na opóźnienia

3.3 Czas stabilizacji sieci po zmianach

Różne kable Długość kabla

Połączyć do jednego sterownika oba napędy kolejno i zrobić coś na zasadzie inkrementacji i sprawdzić czy się przypadkiem nie rozjedzie

Mamy opóźnienie na jednym odcinku

Ewentualnie jeden kabel można zamienić na dłuższy i sprawdzić czy nie ma różnicy.

Wymyślić jak sprawdzić czas ponownego włączenia do sieci.

4 Uruchamianie i testowanie

Rozdział ten zawiera podsumowanie przebiegu prac nad projektem. Opisane zostaną tu wszelkie poważne problemy, które wystąpiły w czasie realizacji projektu. Ponadto zawarto tu opis przebiegu procesu testowania.

4.1 Przebieg testowania

W procesie weryfikacji poprawności działania projektu zastosowano testowanie wstępujące.

Głównym testerem był autor projektu więc większość testów przebiegała na zasadzie białej skrzynki (ang. *white box*), bardzo często z użyciem podglądu stanu w środowisku TwinCAT System Manager. Takie testowanie pozwala stosunkowo łatwo wyszukać źródło błędu i je wyeliminować.

Autor kilka razy przeprowadzał testy stosując metodę czarnej skrzynki (ang. *black box*), nie biorąc pod uwagę zależności wykonywanych czynności, od realizowanego przez sterownik kodu. Kilukrotnie w czasie realizacji projektu do testów zgłaszały się osoby trzecie, które były nim zaintrygowane. Testy wykonane przez takie osoby są niezwykle cenne ze względu na dużą nieprzewidywalność oraz całkowitą niezależność działań od rozwiązań ze względu na brak ich znajomości.

W czasie realizacji autor stosował testowanie oparte na dwóch metodach analizy. Testowanie oprogramowania można wykonywać pod kątem analizy statycznej i dynamicznej. Analiza statyczna polega na sprawdzaniu kodu źródłowego i znajdowaniu w nim błędów bez uruchamiania sprawdzanego kodu. Ta metoda była stosowana poza laboratorium, gdzie brak był dostępu do sterownika i modelu. Podczas analizy dynamicznej oprogramowanie jest uruchamiane i badane pod kątem ścieżki przebiegu i czasu wykonywania. Ta metoda z kolei była najważniejsza i często wyniki tych testów były zaskakujące w stosunku do przeprowadzonych wcześniej z zastosowaniem analizy statycznej.

Ostatnim etapem testów były te przeprowadzone w obecności promotora oraz te wykonane przez niego. Ostatecznie oprogramowanie zostało zatwierdzone i uznane za spełniające wszystkie wstępne założenia przedstawione w podrozdziale 1.2.

4.2 Napotkane problemy

Podczas tworzenia projektu napotkane i przeanalizowane zostały następujące problemy:

- Problem z automatycznym uruchamianiem stworzonego projektu PLC:

Po utworzeniu oprogramowania sterownika PLC oraz po odpowiednim skonfigurowaniu go w oprogramowaniu TwinCAT System Manager tj. linkowaniu zmiennych programu do odpowiednich fizycznych wejść oraz wyjść modelu oraz aktywowaniu tak przygotowanej konfiguracji, które z kolei wymusza zresetowanie systemu nie następuje uruchomienie projektu sterownika PLC. W początkowej fazie autor przełączał się na oprogramowanie TwinCAT PLC Control gdzie logował się do sterownika i ręcznie uruchamiał stworzony przez siebie kod. Niestety to rozwiązanie na dłuższą metę okazało się męczące i czasochłonne. Okazało się, że w sterownikach firmy Beckhoff trzeba w specjalny sposób przygotować oprogramowanie, które ma być uruchamiane w sposób automatyczny, tzn. trzeba utworzyć projekt, który jest bootowalny. Początkowo takie podejście wydało się autorowi bardzo dziwne, ale po dłuższym zastanowieniu oraz kilku rozmowach z bardziej doświadczonymi w branży osobami okazało się, że ma ono swoje plusy. Przykładowo w przypadku tworzenia oprogramowania w fazie rozwojowej reset urządzenia pozwala przerwać całkowicie wykonywanie oprogramowania zawierającego błędy mające destrukcyjny wpływ na model lub w praktyce na obiekt przemysłowy. Po zastosowaniu nowej metody uruchamianie i testowanie tworzonego oprogramowania stało się zdecydowanie prostsze.

- Problem z wykryciem jednego z silników:

aa

Wszystkie problemy zostały rozwiązane i w ostatecznej wersji oprogramowania nie wpływają one w negatywny sposób na pracę modelu.

5 Wnioski

Protokół EtherCAT jest rozwiązaniem zdecydowanie bardzo nowoczesnym, zaawansowanym oraz pomysłowym. Pozwala bardzo dobrze wykorzystać wzrastające moce obliczeniowe sterowników PLC, przy zachowaniu wszelkich rygorów czasowych. Zdecydowanie ogromny wpływ na tak szybki rozwój ma fakt, że technologia jest bardzo otwarta i postawiona na współpracę wszystkich zainteresowanych rozwojem stron. Olbrzymim plusem jest fakt wykorzystania standardowej struktury Ethernetu co upraszcza proces integracji w obrębie jednego systemu obu standardów.

Temat zdecydowanie nadaje się do pogłębiania i dalszych badań. Autor dopuszcza taką możliwość w ramach prac badawczych w toku swoich studiów doktoranckich. Zarówno same sterowniki firmy Beckhoff oparte o koncepcję „soft PLC” jak i sam badany protokół EtherCAT są na tyle rozbudowane i rozwojowe, że zawsze znajdzie się jakiś aspekt do przeanalizowania od strony teoretycznej i eksperymentalnej. W momencie powstawania niniejszej pracy dwa bardzo interesujące kwestie wydają się autorowi ciekawą postawą do przeprowadzenia badań.

Po pierwsze przetestowanie elementów sieci EtherCAT pochodzących od innych producentów. Jak już zostało to opisane w rozdziale zawierającym analizę tematu węzły EtherCAT mogą być realizowane na wiele sposobów zależnie od wymagań funkcjonalnych. Autor bardzo chętnie podjąłby badania mające na celu zaprojektowanie własnego układu cyfrowych wejść/wyjść i porównanie takiego rozwiązania z dostępnymi na rynku, aby wyznaczyć stosunek jakości do kosztów. W dalszym etapie zdecydowanie warto by przyrzeć się bardziej elastycznym i rozbudowanym rozwiązaniom pozwalającym na realizację bardziej zaawansowanych węzłów. Interesująca wydaje się możliwość konstruowania zupełnie od podstaw węzłów o dowolnej funkcjonalności. Dzięki temu można by spróbować zbudować węzeł eksperymentalny mający za zadanie tylko monitorowanie przepływających przez niego ramek i ich ewentualne gromadzenie. Być może taka analiza krążących w sieci ramek pozwoliłaby wykryć jakieś interesujące właściwości lub zachowania charakterystyczne dla omawianego protokołu.

Zdaniem autora najbardziej interesujące pod względem badawczym są właśnie jednostki wyposażone w procesor dedykowany do realizacji bardziej złożonych zadań niezależnie od działania protokołu. Ciekawym rozwiązaniem jest oferowany przez firmę Texas Instruments mikrokontroler z rdzeniem ARM Cortex-A8 z rodziny Sitara AM335x. Być może rozwiązania firm wchodzących w skład ETG okażą się lepsze lub gorsze pod względem szybkości w porównaniu do pierwszych twórców protokołu.

Drugim ciekawym rozwiązaniem i pomysłem na które autor natrafił w sieci w czasie analizy tematu, rozwiązywania problemów oraz pisania niniejszej pracy jest EtherLab. Jest to technologia łącząca sprzęt i oprogramowanie w celach testowych oraz do sterowania procesów przemysłowych. Jest to niejako technika zbudowana z dobrze znanych i niezawodnych elementów. EtherLab pracuje jako działający w czasie rzeczywistym moduł jądra otwartego systemu Linux, który komunikuje się z urządzeniami peryferyjnymi poprzez protokół EtherCAT. Rozwiązanie jest całkowicie darmowe i otwarte co na pewno jest jego olbrzymią zaletą. Można zdecydować się na pobranie sobie wszystkich komponentów i ich samodzielne uruchomienie lub zakup gotowego preinstalowanego zestawu startowego bezpośrednio od twórców. Oprogramowanie całego zestawu może zostać wygenerowane przy użyciu Simulinka/RTW lub napisane ręcznie w C. Następnie tak przygo-

owane jest uruchamiane w środowisku kontrolującym proces (jądro Linuksa oraz moduł czasu rzeczywistego) komunikującym się z „obiektem przemysłowym” poprzez EtherCAT. Dodatkowo można rozszerzyć możliwości całego zestawu poprzez Ethernet TCP/IP dołączając interfejs użytkownika (ang. Frontend) w wersji dla Linuksa lub Windowsa albo jeden z innych dodatkowych serwisów. Przykładowe serwisy to:

- Raportowanie poprzez SMS,
- Zdalne usługi: Internet, ISDN, DSL,
- Usługi sieciowe: Web, DHCP, Drukowanie,
- Logowanie danych (ang. data logging).

Jeżeli autor będzie miał taką możliwość to na pewno chętnie przyjrzy się tej koncepcji ze względu na swoją sympatię do systemu Linux oraz wszystkich rozwiązań go wykorzystujących. Ciekawe wydają się badania wydajności takiego rozwiązania oraz porównanie ich z drogimi rozwiązaniami komercyjnymi.

6 Bibliografia

Literatura, która została wykorzystana przez autora w czasie powstawania projektu, którą opisuje niniejsza dokumentacja.

- [1] Jerzy Kasprzyk: *"Programowanie sterowników przemysłowych"*, Wydawnictwa Naukowo-Techniczne WNT, Warszawa, 2007.
- [2] *"Programowalne sterowniki PLC w systemach sterowania przemysłowego"*, Politechnika Radomska, Radom, 2001.
- [3] Andrzej Maczyński: *"Sterowniki programowalne PLC. Budowa systemu i podstawy programowania"*, Astor, Kraków, 2001.
- [4] Zbigniew Seta: *"Wprowadzenie do zagadnień sterowania. Wykorzystanie programowalnych sterowników logicznych PLC."*, MIKOM Wydawnictwo, Warszawa, 2002.
- [5] Janusz Kwaśniewski: *"Programowalne sterowniki przemysłowe w systemach sterowania"*, Wyd. AGH, Kraków, 1999.
- [6] Andrzej Gawryluk: *"EtherCAT – to nie takie trudne. Ethernet jako sieć real-time"*, Elektronika Praktyczna, 2/2010.
- [7] Michał Gosk: *"Szybkość, niezawodność, doskonała synchronizacja. EtherCAT - system przyszłości."*, Magazyn Sensor, 1/2013, kwiecień.
- [8] Krzysztof Oprzędkiewicz: *"Realizacja predyktora Smitha na platformie sprzętowo-programowej „soft PLC” bazującej na komputerze klasy PC"*, Automatyka / Akademia Górniczo-Hutnicza im. Stanisława Staszica w Krakowie, 2006, t. 10, z. 2, s. 177–186, ISSN 1429-3447.

7 Spis rysunków, tablic i kodów źródłowych

7.1 Spis rysunków

Rysunek 1: Schemat stanowiska typu CP	3
Rysunek 2: Schemat stanowiska typu CX	3
Rysunek 3: Konfiguracja stanowiska typu CP	5
Rysunek 4: Konfiguracja stanowiska typu CX	6
Rysunek 5: Ramka w transmisji EtherCAT i jej podział na datagramy	8
Rysunek 6: Budowa datagramu	8
Rysunek 7: Budowa węzła EtherCAT z wykorzystaniem pojedynczego układu FPGA lub ASIC.	8
Rysunek 8: Budowa węzła z wykorzystaniem układu ASIC/FPGA EtherCAT z dołączonym zewnętrznym procesorem.	9
Rysunek 9: Budowa układu FPGA z wbudowanym procesorem.	9
Rysunek 10: Budowa mikrokontrolerów Sitara AM335x firmy Texas Instruments wyposażonych w programowalną jednostkę czasu rzeczywistego (ang. programmable real-time unit, PRU), w której zaimplementowano warstwę MAC protokołu EtherCAT.	10
Rysunek 11: Przykładowa topologia sieci	10

7.2 Spis tablic

Tablica 1: Dostępne stanowiska laboratoryjne	2
Tablica 2: Test na strasznie długą nazwę jakiegoś rozdziału czy się rozjedzie w spisie czy nie jednakowoż za krótkie	4

7.3 Spis kodów źródłowych

8 Załączniki

- Oświadczenie o autorstwie,
- Płyta CD, na której znajdują się:
 - Kod oprogramowania wewnętrznego TwinCAT PLC Control,
 - Pliki projektu TwinCAT System Manager,
 - Kod wizualizacji oraz pliki projektu !?,
 - Plik wykonywalny wizualizacji !?
 - L^AT_EX-owe, TikZ-owe oraz PGF-owe pliki źródłowe pracy magisterskiej.