FPGA Expert 39

Project Session

06/02/2025

פרויקטים- קווים מנחים

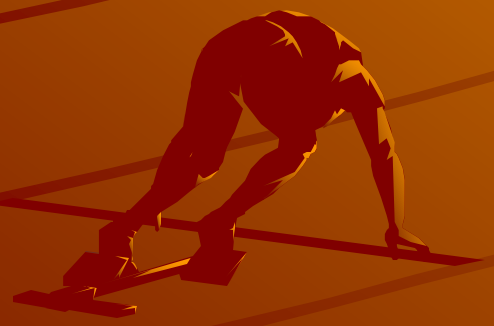
- הפרויקט זהו בעצם השלב המעשי , **הגדול**, של הקורס שבו על הסטודנט להתמודד עם פרויקט על כל שלביו .
- תוך כדי הפרויקט , הסטודנט ייחשף לכל השלבים המעשיים שבו מתמודד מהנדס בתעשייה .
- הוכחת היתכנות הפרויקט תתבצע על כרטיסים שהוזמנו עבור הסטודנטים .

פרויקטים- קווים מנחים

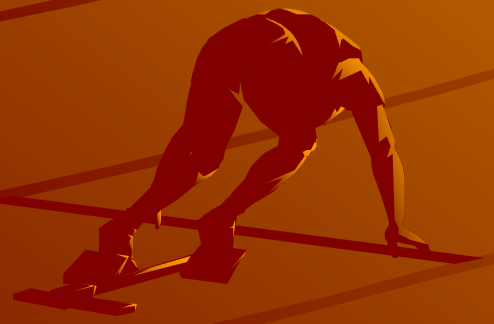
- בשלב זה יש חשיבות גדולה למשמעת העצמית של הסטודנט , ועליו מוטלת האחריות לסיום הפרויקט .

.

- בסיום הקורס על הסטודנט להציג את הפרויקט בפני הכיתה.



שלבים בפרויקט



מה חשוב לדעת

- לפני שניגשים לפרויקט יש להבין את תכולתו .
- אין לכתוב ולו מילת קוד אחת לפני שמבינים מה רוצים מכם , ואיך אתם הולכים לממש את הפרויקט .
- חשוב לבנות ארכיטקטורה שתתאר בצורה מפורטת את תהליך זרימת המידע , ויהיה ניתן להבין מתוכה מה עושה הפרויקט .

מה חשוב לדעת ...

- בכל הפרויקטים קיימים אבני דרך , שאותם יבדוק ויאשר המנחה .
- בכל שאלה טכנית , יש לשאול את המנחה .
- חלק מזמן ההרצאות בפועל יוקצה לפרויקטים במידת הצורך .

אבני דרך

1) הצגת הפרויקט בפני המרצה **ולמידת החומר בצורה טובה ע"י הסטודנט** , כך שהוא יוכל לתאר את תכולת הפרויקט למנחה בצורה ברורה.

2) הסטודנט יציג את הארכיטקטורה , שבה הוא יתאר את דיאגראמת הבלוקים של הפרויקט בצורה מפורטת , שתכיל את הבלוקים המרכזיים של הפרויקט וכן אותות הכניסה והמוצא , רק לאחר ששלב זה יאושר ע"י המנחה ניתן יהיה להתקדם הלאה.

אבני דרך

3) כתיבת הקוד (RTL) , כולל סימולציות בעזרת T.B שהסטודנט יכתוב , בסיום שלב זה יתבצע Code reading ע"י המנחה לפני שעוברים לשלב הבא .

4)שלב ה-Implementation , שכולל :

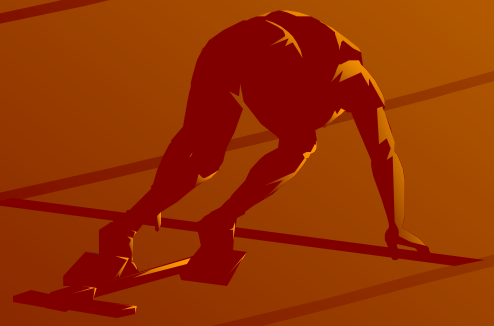
- Synthesis
- P&R
- Timing Analysis
- Chip Programming

אבני דרך

5) שלב בדיקתיות התכן על הרכיב ,ע"י שימוש בכלי Debug של היצרן .

6) תיעוד הפרויקט במסמך DOC .

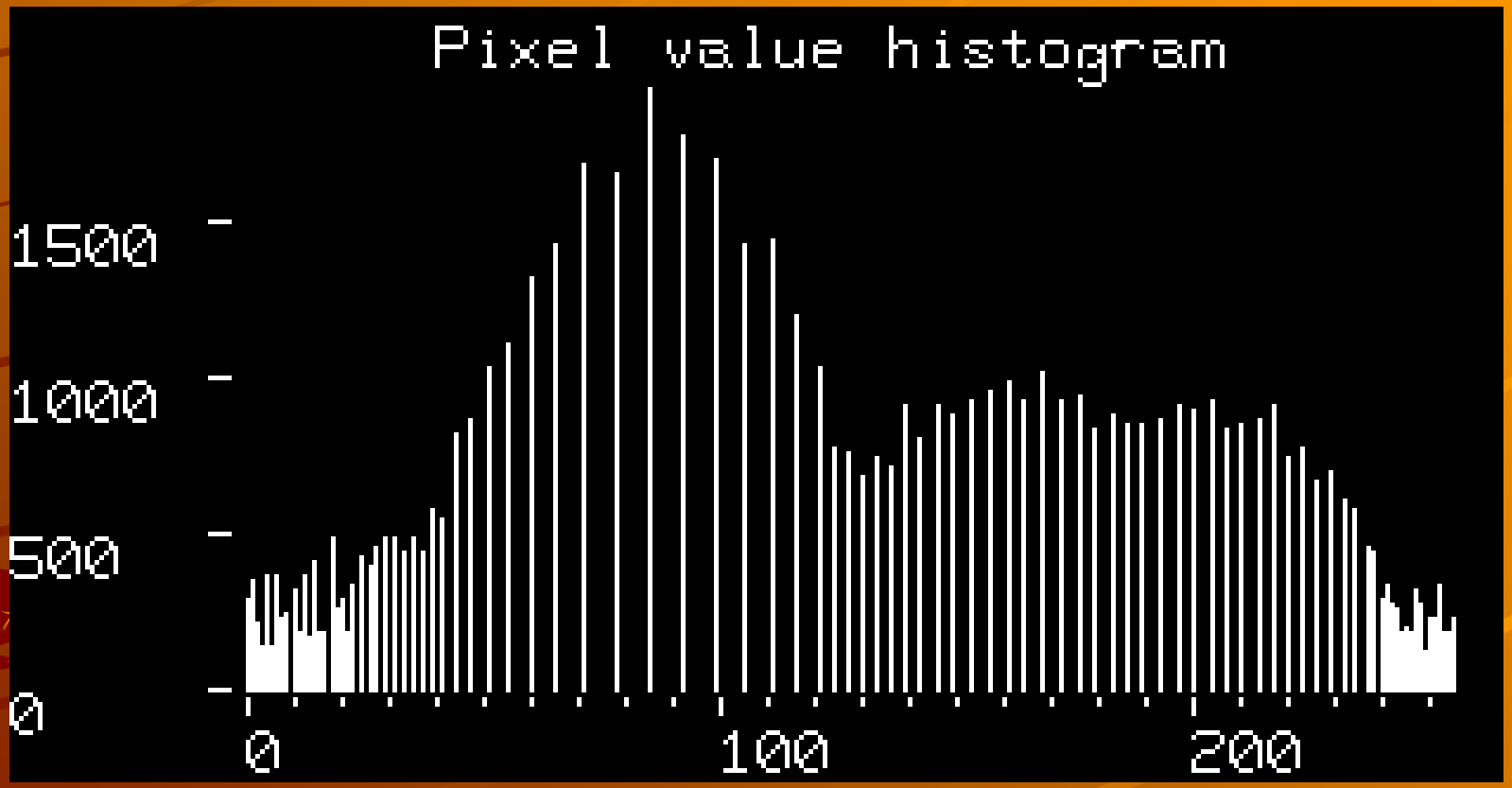
7) הצגת הפרויקט בפני הכיתה .



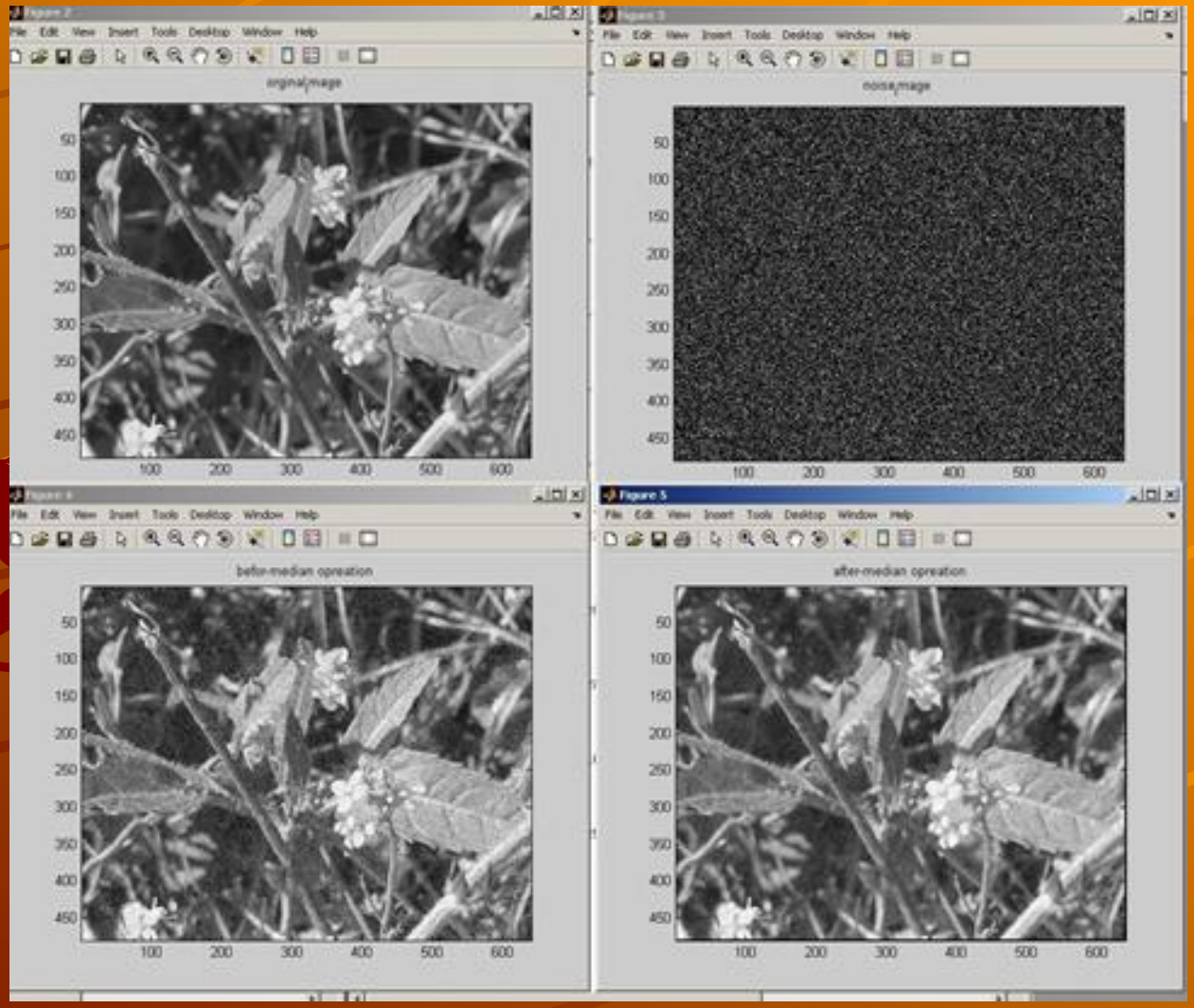
הפרויקטים

- Histogram Collection &Median Calculation
- Median filter on image
- Digital zoom
- Dynamic range compression
- Calculator

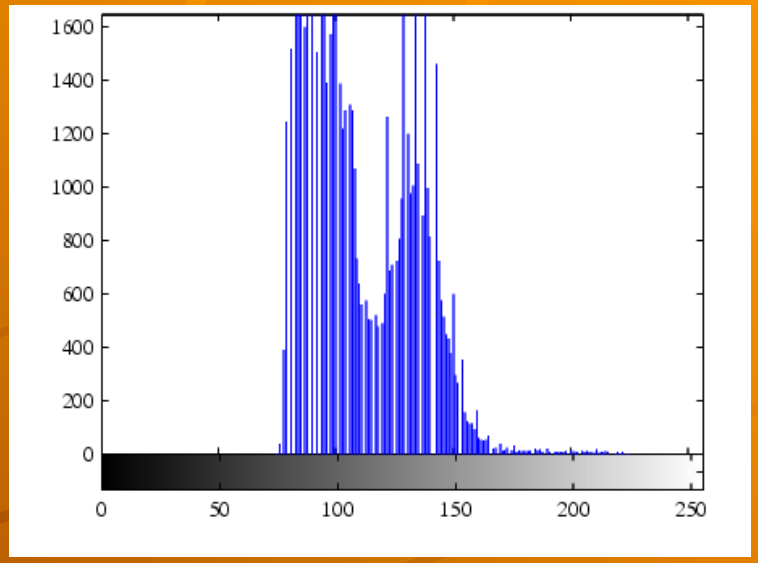
Histogram Collection &Median Calculation

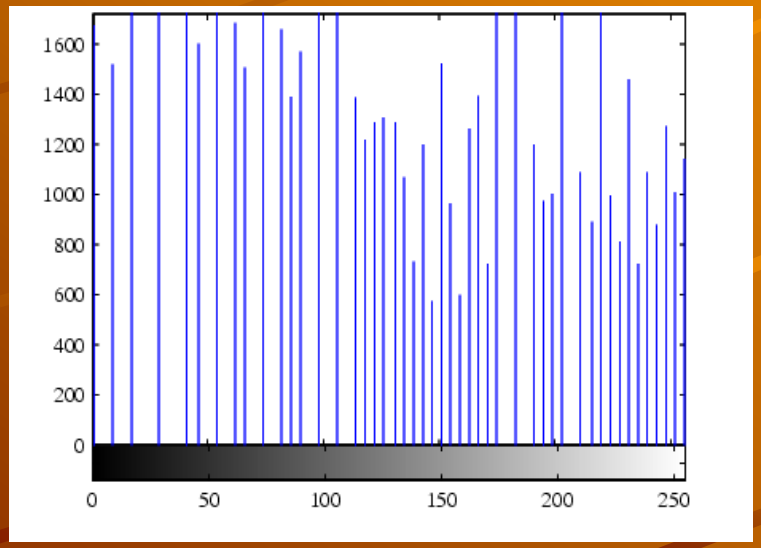


median filter



Dynamic range compression



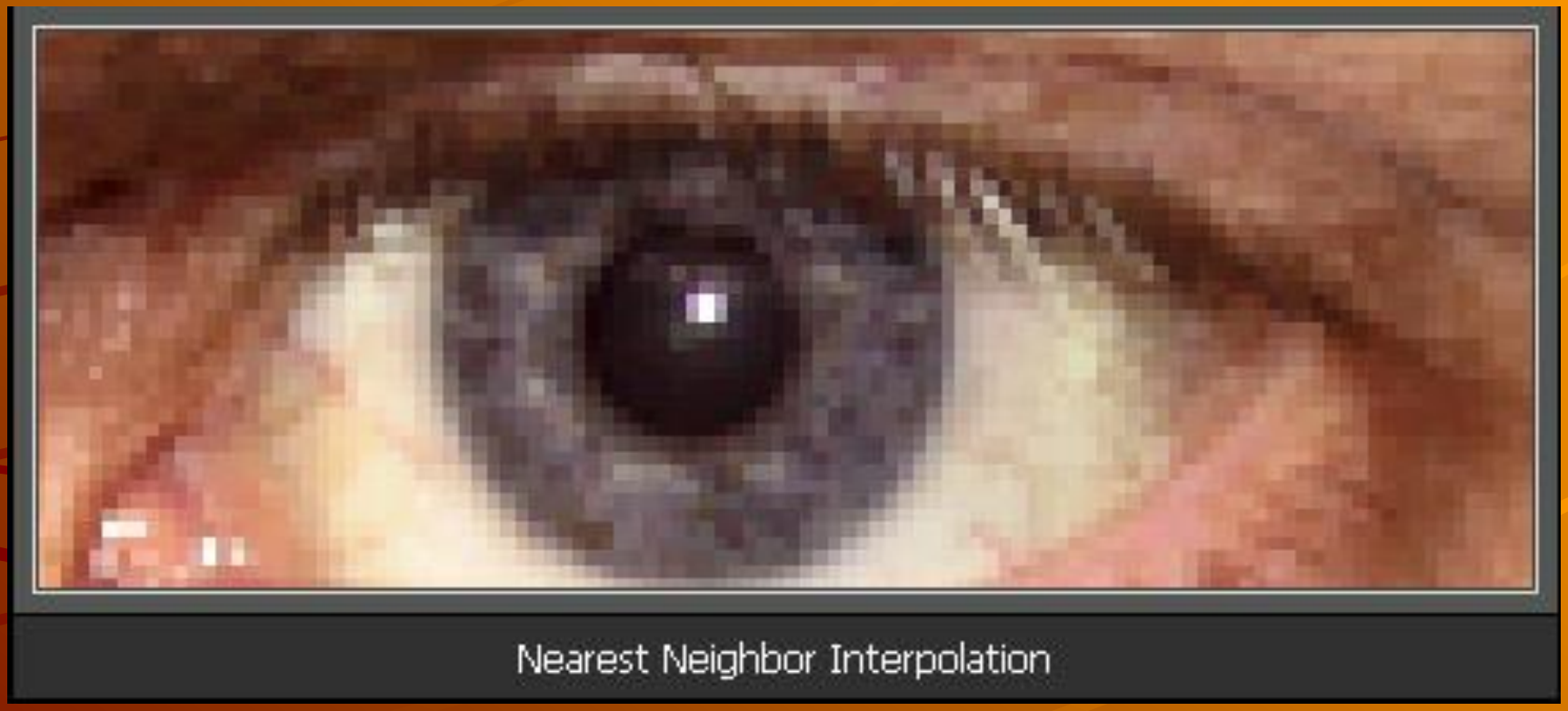


BI CUBIC INTERPOLATION

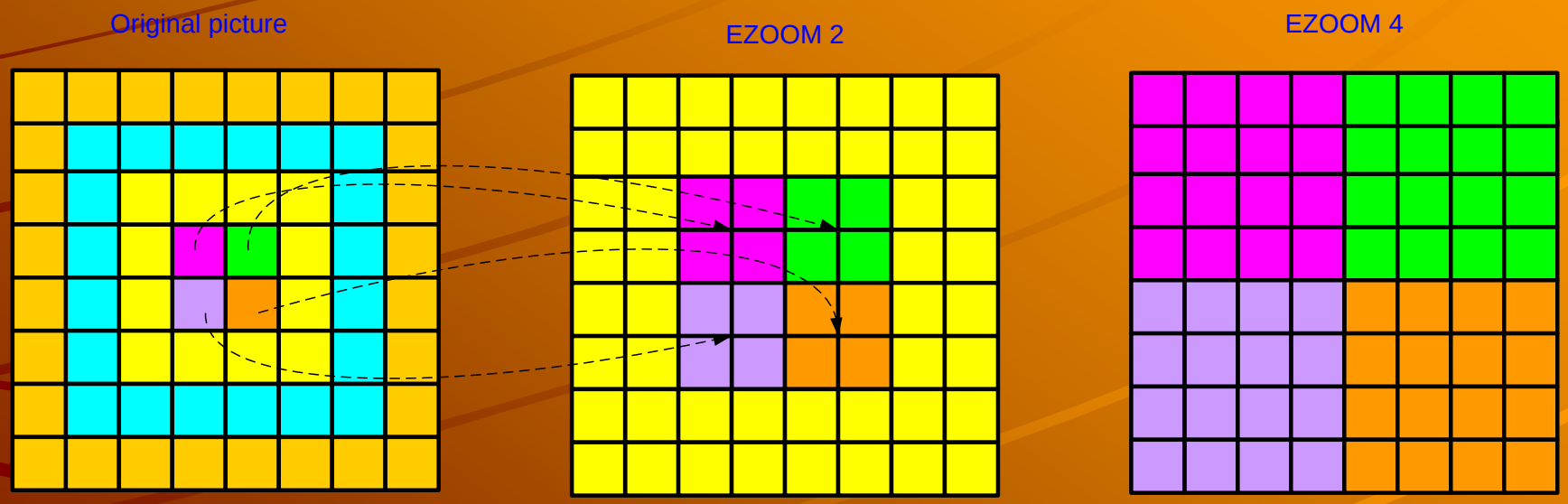
Bicubic interpolation uses the information from an original pixel and sixteen of the surrounding pixels to determine the color of the new pixels that are created from the original pixel.

orignal picture

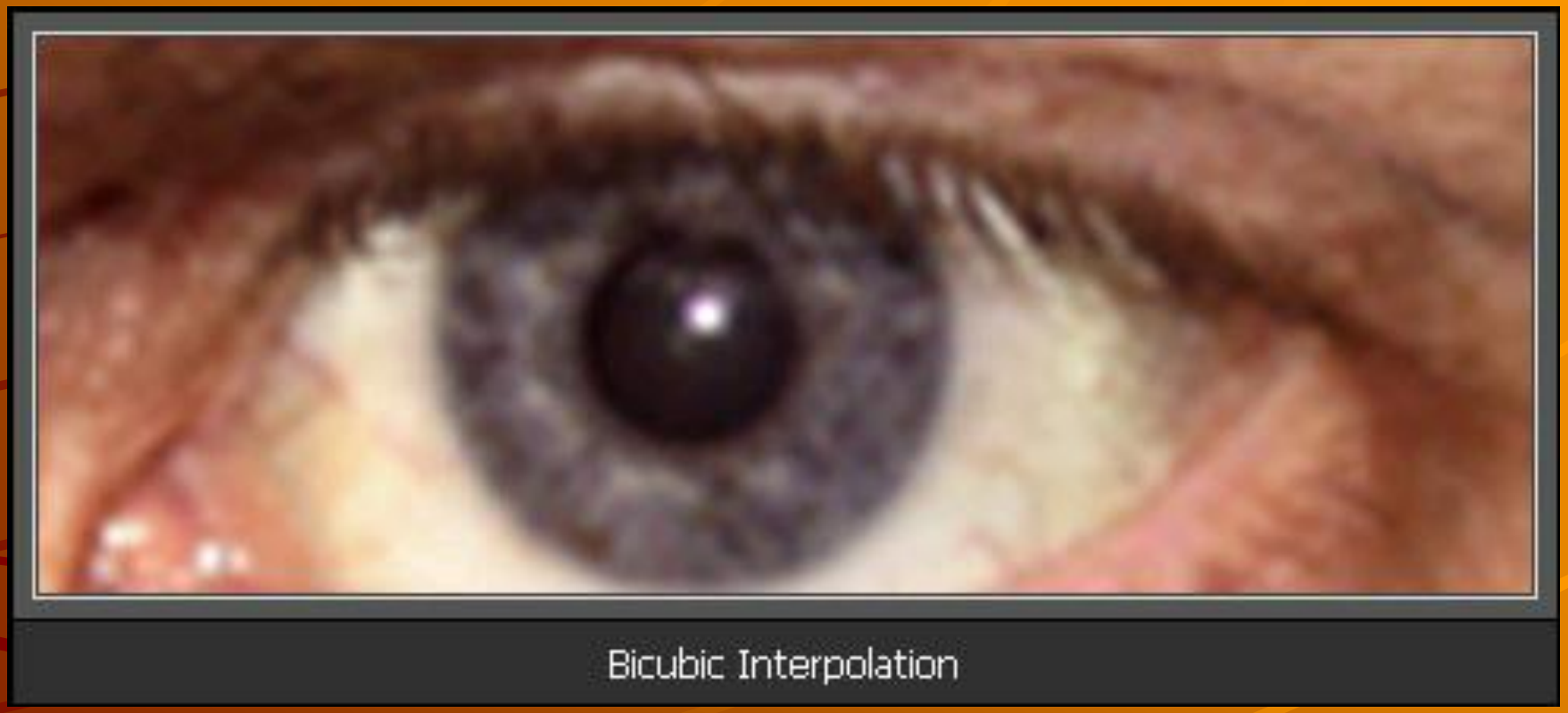
ZOOM * 2



Address calculation X,Y



ZOOM * 2- with Bicubic interpolation

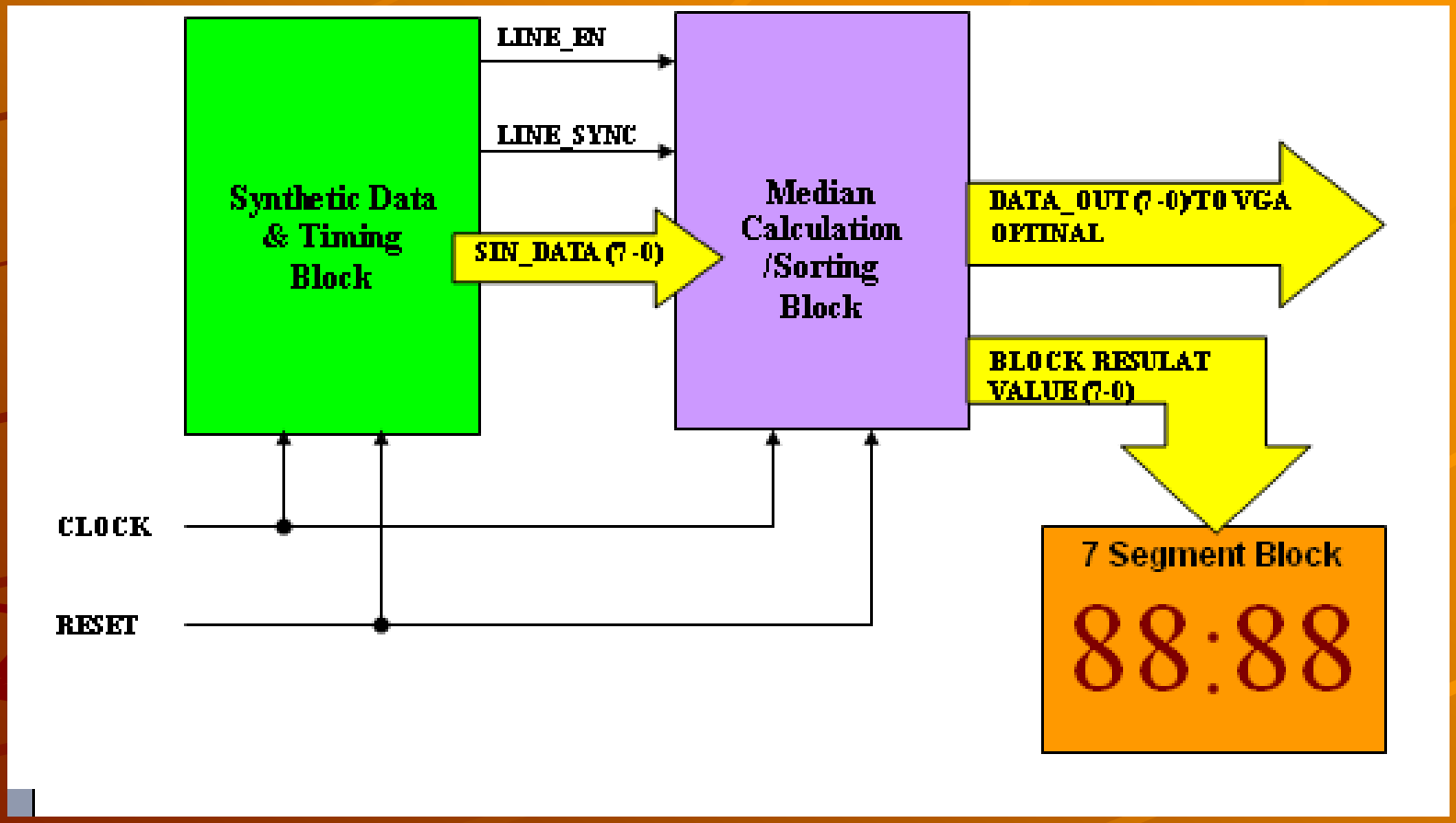


אינטרפולציה בי כיוביק

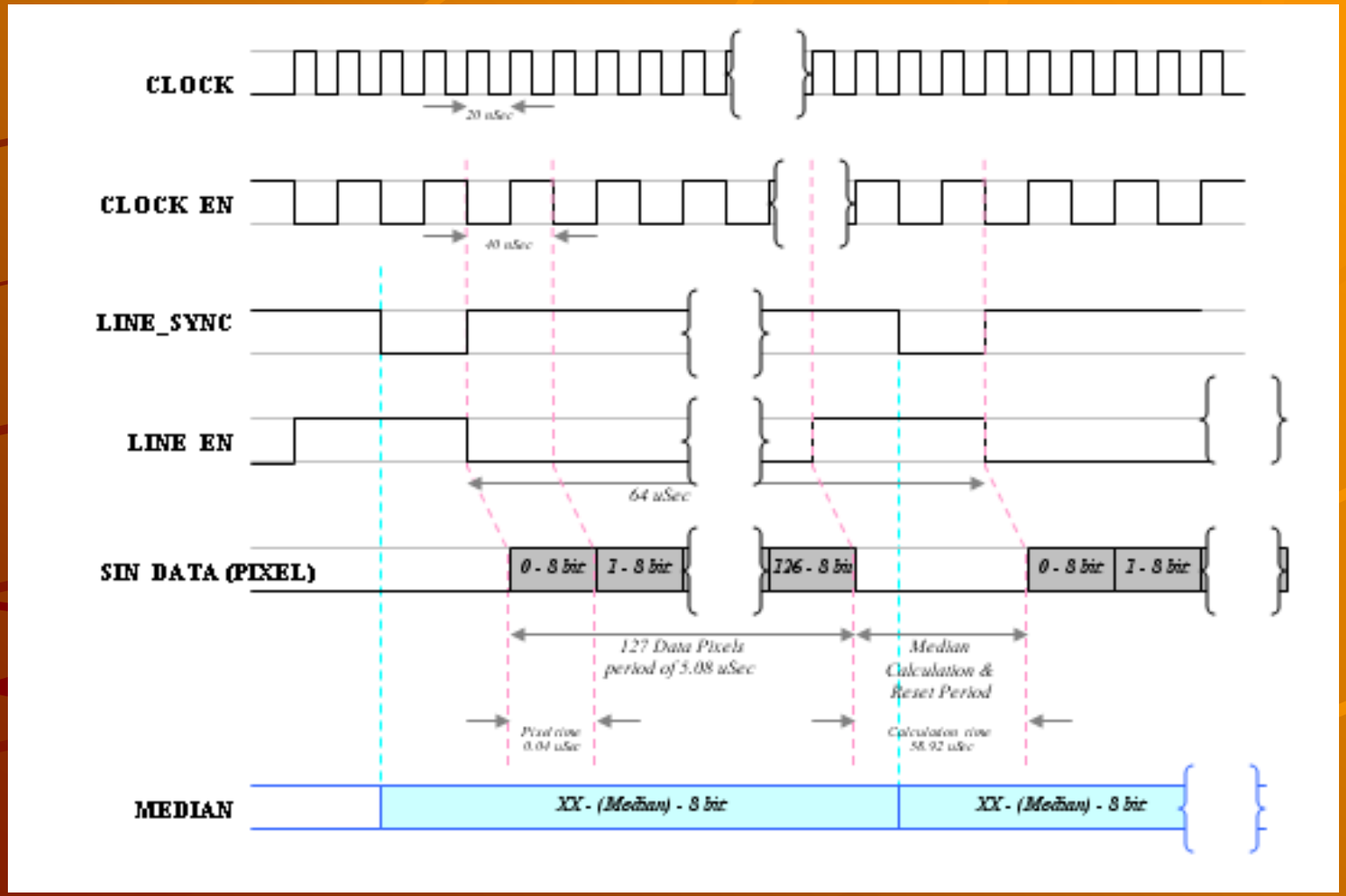
אינטרפולציה (באנגלית: **Interpolation**) היא שם כולל לשיטה בתחום האנליזה הנומרית. הרעיון המרכזי העומד מאחורי גישה זו הוא האפשרות לייצר מידע חדש מאוסף נתונים סופי. בפרט, היכולת לשחזר או ליצור פונקציה שערכה או נגזרותיה ידועים בנקודות מסוימות.

בשימושים ההנדסיים, פיזיקליים וכדומה - מטרת האינטרפולציה היא להתאים פונקציה שתקרב בצורה הטובה ביותר את התנהגותו האמיתית של אובייקט הניסוי. לדוגמה, נניח שבמסגרת ניסוי פיזיקלי נדגום מיקום של גוף במרחב בכל 5 שניות, כשהניסוי נמשך דקה. נקבל 13 נתונים: מיקומו של הגוף בזמן ההתחלה, מיקומו כעבור 5 שניות וכן הלאה. ברור כי אוסף מידע זה אינו מספק את כל המידע על התנהגות הגוף בכל נקודת זמן שהיא במהלך דקת הניסוי. בשלב זה נכנס כלי האינטרפולציה לפעולה ומאפשר ליצור פונקציה המגדירה את המיקום המשוער לכל אורך הניסוי על בסיס הנתונים שנדגמו.

דוגמא לפרויקט בניית היסוטגרמה



צורת תזמונים בסיסית



התקני חומרה לטובת הפרויקט שקיימים על הכרטיס

- *16 user switches*
- 16 user LEDs
- Two 4-digit 7-segment displays
- USB-UART Bridge
- Micro SD card connector
- 12-bit VGA output
- PWM audio output
- PDM microphone

התקני חומרה לטובת הפרויקט שקיימים על הכרטיס

- 3-axis accelerometer
- Temperature sensor
- 10/100 Ethernet PHY
- DDR2
- Serial Flash
- USB HID Host for mice, keyboards and memory sticks

FPGA RESOURCES- ARTIX-7 100T

- 15,850 logic slices, each with four 6-input LUTs and 8 flip-flops
- 4,860 Kbits of fast block RAM
- Six clock management tiles, each with phase-locked loop (PLL)
- 240 DSP slices
- Internal clock speeds exceeding 450MHz
- On-chip analog-to-digital converter (XADC)

צורת עבודה- טיפים

- לקרוא את כל החומר הרלוונטי לפרויקט וכן את ה- User Guide של הכרטיס שאיתו נעבוד .
- יווצרו מספר תיקיות כדלהלן :
  - Project Name
    - RTL –
    - SIMULATION –
    - SYNTHESIS –
    - PAR –
    - DOC –
- חשוב להבין את תפקידו של כל בלוק לפני שמתחילים לקודד.
- בפרויקט שמכיל יותר מ-2 בלוקים פונקציונאליים , יש לבצע סימולציה של כל בלוק בנפרד .

צורת עבודה- טיפים

- חשוב לבנות תוכנית בדיקות לפני שמתחילים לקודד , ז"א איך בודקים את התכן .
- חשוב לתת שמות הגיוניים לאותות ולבלוקים השונים ,שמות שיתארו את הפונקציונאליות של הבלוק .
- כשמייצרים קומפוננט ב-IP CATLOG , יש לסמלץ אותה בנפרד ולוודא את הפונקציונאליות.

סיכום

- לאחר קבלת הפרויקט מהמנחה והסבר על פרויקט זה ,על הסטודנט לקרוא את כל החומר הרלוונטי לאותו פרויקט ולהבין מה הדרישות .

- על הפרויקט לבנות ארכיטקטורה שתתאר בצורה ברורה , מה הסטודנט מתכוון לממש , ולהציג אותה למנחה.

- לאחר אישור המנחה לארכיטקטורה , תתבצע חלוקת הפרויקט בין הסטודנטים

בהצלחה !!!