ADVANCED CPU ARCHITECTURE AND

HARDWARE ACCELERATORS LABRATORY

Final Project Report

Dvir Zaguri 315602284

Elad Hubashi 313612038

**רקע**

מטרות פרויקט זה היא לממש תצורה של מעבד מסוג MIPS SINGLE CYCLE , רכיבי I/O ויכולת קבלת אינטרפטים ולשלבן יחד, בנוסף להבין את השוני בין CPU כיחידה לבין MCU אשר מתקשר עם יחידות חיצוניות ומבנה הזיכרון של רכיב FPGA.

בפרויקט זה מימשנו ארכיטקטורת MIPS (MIPS ISA) עם יכולת עבודה עם שני זיכרונות CHACHE אחד לפקודות המערכת והשני לזיכרון.

בנוסף מימשנו רכיבי פריפריה כגון, מחלק שלמים, רכיב שירות לרכיבי GPIO ורכיב שעון BTIMER.

את המערכת מימשנו בעזרת שפת VHDL וקמפלנו בעזרת MODELSIM ו QUARTUS לסינתזה וקימפול.

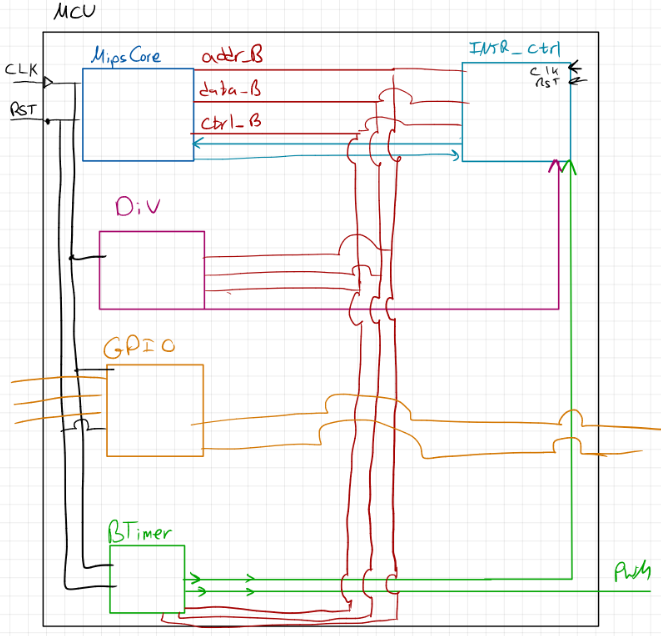
חילקנו את המערכת למספר קומפוננטות ונפרט עליהן בהמשך, כן ניתן תיאור היררכי של היחידות המרכזיות.

**פירוט ה-ENTITIES הקיימים במערכת**

* **TOP (MCU.vhd) –** קובץ העוטף את כל המערכת, מקבל את הכניסות ומוציא את היציאות הדרושות, מחבר בין כל הרכיבים הרשומים מטה.
* **MIPSenv (MIPSenv.vhd) –** קובץ הליבה של הCPU בארכיטקטורה הרצויה, יודע לתקשר עם הזיכרונות השונים ולבצע את ההוראות המתקבלות ולהפעיל את שאר המערכת כולל שליחת קווי בקרה.
* **DIV\_env (DIVenv.vhd) –** מאיץ חומרה שמבצע חלוקת שלמים לא מסומנים.
* **INTERRUPT\_env (INTRenv.vhd) –** רכיב היודע לתכלל את סוגי הפסיקות ולהעבירן לCPU ולקבל ממנו קווי בקרה המאפשרים פסיקות אליו.
* **GPIO (GPIO.vhd) –** רכיב התומך ביציאות וכניסות חיצוניות למיקרו מעבד.
* **BTimer\_env (BTimerEnv.vhd) –** רכיב הממש טיימר פנימי של המיקרו מעבד, הרכיב יודע להוציא אות ריבוע מסוג PWM.
* **רכיבי מימוש פנימיים**

**על כל הקומפוננטות קיים הסבר מפורט בקובץ readme.txt**

תיאור סכמטי שצויר על ידי רב אמן בדיוק מירבי



**sada**