第一章 绪论

1.1 课题研究背景及意义

随着CMOS工艺的快速发展,数字信号处理的技术在各种系统中得到了长足的发展。现代通信与信息技术、生物医疗电子、消费电子等领域以及诸多军事应用领域随处可见的都是数字信号处理的身影。数字信号处理技术之所以能在社会生活的各个关键领域都有着极为广泛的应用,是因为它可以很好的和计算机或者数字信号处理器(DSP)结合起来,将其灵活高速的特点发挥得淋漓尽致。同时,它还具有较强的抗干扰性,保密性以及易于存储等优点。综上,数字信号处理技术会渐渐替代掉越来越多的模拟信号处理技术。然而,现实世界的信号,如温度、重力、速度等都是连续的模拟信号处理技术。然而,现实世界的信号,如温度、重力、速度等都是连续的模拟信号,为了得到更容易处理的数字信号,肯定离不了连接模拟世界和数字世界的桥梁—模数转换器ADC(Analog to Digital Converter)。完整的数字信号处理(DSP)框图如图1-1所示,ADC在信号处理上起着至关重要的作用。因此主流的通信技术,如LTE移动通信技术、卫星通信等的关键模块都使用了高性能的ADC,随着5G时代的到来,对采样率的要求会越来越高,所以研究超高速的ADC非常有必要。

我们处在一个数字时代,而我们的视觉、听觉、感觉、嗅觉等所感知的却是一个模拟世界。如何将模拟世界与数字世界联系在一起,正是模拟数字转换器(ADC)大显身手之处。任何一个信号链系统,都需要传感器来探测来自模拟世界的电压、电流、温度、压力等信号。这些传感器探测到的信号量被送到放大器中进行放大,然后通过ADC把模拟信号转化为数字信号,利用处理器、DSP或FPGA对数字信号进行处理,来提取信息或者消除信号的噪声或者失真。所以ADC在信号链的框架中起着桥梁的作用,即模拟世界与数字世界的一个接口。然而对于高速信号处理的应用,ADC的转换速率仍然是一个关键的瓶颈,这因为高速的转换器设计受到硬件的限制。因此,根据目前的IC设计工艺,要实现更高速的采样速率,我们需要探索基于新结构和新方法的ADC。一种实现超高速采样的重要方法就是利用并行交替(Time-interleaved)结构的ADC。这种结构的ADC利用多片相对低速的ADC芯片并行采样来实现超高速的采样率。

超宽带(UWB)、医疗仪器与测量等模数混合系统通常对数据精度以及系统的吞吐率和实时性有较高的要求,但是ADC的高速和高精度是一对矛盾体:采样速度越高,则要求转换时间愈短,而同时高精度却需要较长的转换时间。这两者



图 1-1 ADC在信号处理中的作用

相互制约,所以高速数字信号处理会遇到这样一个瓶颈—很难在单片ADC上实现高的采样速度,同时还能保持高的分辨率。

当前主流的模数转换器都有不同的指标瓶颈,或在频率上或在精度或功耗上。 按照电路结构的不同,常把ADC分为如下几类。

- Flash ADC,通过电容或者电阻阵列将输入信号直接等分,然后以此为标准进行对比,由于采用并行处理结构,可以获得较快的转换速度。但是也是因为并行结构,电路的规模和功耗和比特位数成指数关系。主要应用在雷达、数据获取等分辨率在10比特以下的场所。
- Pipelined ADC可以获得功耗、转换速度和电路规模的折中,它由多级构成,将输出信号进行分步、分区转换,每级输出部分比特位数,最终结合各级的数字输出。而且可以在子级中引入采样保持电路,实现了各级的并行工作,所以可以低成本下得到更高位数。在图像处理、无线基站上得到广泛的应用。
- 逐次比较(SAR) ADC结构相对简单,通过逐次产生与采样电压更加接近的电压值,从而得到数字输出。 SAR ADC充分利用了结构的优势,且只有动态功耗而几乎没有静态功耗,但是它的工作频率往往比前两种都低,故常用便携设备和工业控制领域。
- Sigma-delta ADC是一种通过信号处理方式工作的ADC结构,通过过采样和滤波等技术,有效的提高了分辨率,但是这样的高分辨率是以速度作为代价的,所以常用在不要求转换速度,但是需要高精度的地方,比如音频处理、声纳等。
- 分时交替ADC(Time-Interleaved ADC, TIADC)与以上的ADC架构不同,它是一种多路ADC结构,它通过对若干相同的ADC进行分时采样,最终再将所有通道进行合路。理论上,由M块子ADC组成的TIADC系统采样速率是子ADC采样



图 1-2 ADC架构与转换速度、精度的关系

正如图1-2所展示的那样,随着现代的通信系统的吞吐率逐渐的增高,对ADC的 采样率要求常常可以达到吉赫兹以上的,此时普通单片的ADC采样频率是难以满 足的。在现有工艺条件下制造ADC,要想很好的解决高采样率和低成本的之前的 矛盾,使用像TIADC这样多片联合,并行交替采样的技术势在必行[?]

。所以超高速ADC的研究基本集中在TIADC的研究上。对于TIADC来说,主要有两大类—时域和频域。对于频域来说,主要基于频分滤波器组,利用频域上的频带分割技术。由于这种分割滤波器利用模拟域的滤波器实现,具有极大的复杂度,目前并未普及。另一类是通过在时域上,由M块子ADC并行起来进行交替采样,而每块子ADC单独的采样率为 $\frac{F_0}{M}$ 。理论上,由M块子ADC组成的TIADC系统采样速率是子ADC采样速率的M倍。这种结构实现简单,有成熟的商业产品。

比如Stepanovic等人[?] 提出了一个由24个SAR ADC组成的,采样率为2.8GS/s,精度为8比特的芯片。Lee, Sunghyuk等人[?] 设计了一款精度为8比特,采样率为1GS/s的8通道ADC。Chen, Vanessa H-C [?]等人在2014年的国际固态电路会议上展示了一款8通道,采样率为20GS/s的TIADC芯片。

1.2 分时交替ADC国内外研究现状

分时交替ADC的结构最早于1980年出现在固态电路杂志(Journal of Solid-State Circuits,JSSC)上,WC Black Jr, D Hodges两人阐述了"分时交替ADC"的思想[?],从此开启了TIADC研究的新浪潮。这种ADC结构,可以在现有工艺条件下,很好的解决高采样率和低成本的之前的矛盾。因为理论上,由M块子ADC组成的TIADC系统采样速率是子ADC采样速率的M倍。如果利用多片低速,但是高精度的ADC构成这样的分时交替结构,可以达到高速高精度的采样效果。尽管如此,分时交替ADC也存在着固有的缺点。由于制造工艺的差异,而制约TIADC发展的最大障碍在于,采样时钟不可能完全理想、由于制造工艺的差异,子ADC不可能完全相同,以及ADC内部存在着寄生效应,而这些因素必然会降低TIADC的采样性能,使得输出信号频谱产生大量的杂散分量,对TIADC的动态性能影响非常大。如果不进行失配的校准,分辨率很难达到8比特以上。

研究得最多的主要有以下几种常见的失配:偏置失配、增益失配、时间偏置失配以及带宽失配等等。

- 偏置失配误差(Offset Mismatch Error)出现的原因是因为各个通道的ADC有不同的直流偏置系数,这会对被采样信号的频谱进行了搬移。
- 增益失配误差(Gain Mismatch Error)是因为每片ADC的增益系数不一样而引起的,所以会对采样信号进行幅度上的调制。这种误差一样会对频谱进行搬移,但是它与采样信号的频率有关。
- 时间偏置失配误差(Time Mismatch Error)是由于多相时钟信号并不是完全理想的,而且还可能存在PCB板的布线延时的差异,所以子ADC在采样的时候可能会存在着很小的时间偏差,这会对采样信号进行相位上的调制。
- 带宽失配误差产生原因比较的特殊,它由TIADC各个通道的输入电阻和互 联电容以及采样电容和开关电容引起的。只存在于每个子ADC采样前后的频率响 应不同的情况下,比如每块子ADC的截止频率不相同。

上述的失配误差会产生失配噪声、毛刺信号或者输入信号之间的混叠效应,这些都是超高速ADC的设计和制造的瓶颈所在。正因为如此,对于估计和校准这些算法的研究一直方兴未艾,而同时,一系列的估计和校准算法也应运而生。

自TIADC的结构提出以后,分时交替ADC通道间失配就一直是研究的热点,国内外大量的大学和科研机构投入了大量的精力来研究失配对于动态性能参数的影响。其中Jenq最早通过理论分析,得到了时钟失配误差对信噪比(SNR)的影响的表达式[?]。而Petraglia等人[?]分析得到了通道增益失配和偏置失配对动态性能参数的影响。Vogel[?]综合各家观点,集众人之所长,通过数学分析的方法,建立了TIADC等效误差模型,全面分析了各种失配误差对信纳比(SINAD)和无杂散动态范围(SFDR)的影响。这些对通道间失配误差对性能影响的研究分析为提出估计和校准算法奠定了坚实的基础

以下将通过两个小节分别讲述国内外对线性误差和非线性误差的校准的研究。分时交替ADC的校准方式大致可以分为两类:

1.前台技术:这种技术需要已知的测试信号,在离线状态下注入到TIADC系统中从而估计出各个通道的失配信息,然后通过补偿的方式对合路后的输出信号进行重构。

2.后台技术:可以不用打断TIADC的工作进程,而且不需要输入信号的特性,通过自适应的方式进行失配参数的估计进而进行校准。

1.2.1 线性误差校准国内外研究现状

前台技术:这种技术需要已知的信号,比如标准正弦信号,注入到离线状态下的TIADC系统中。这样可以利用已知的导频测试信号估计出各个通道的失配信息,然后通过综合滤波器组对合路后的输出信号进行重构。因为必须注入到离线平台里面,这种方法适用性有极大的局限性。它不太适合于那种不能停止的系统中,比如通信系统。而实际上,由于温度变化和老化的缘故,估计和校准必须经常进行。所以这种方法主要应用于高端的测量系统中,这些测量用的精密可以经常送检。

后台技术:和前台技术最大的不同在于,失配的估计和校准可以在TIADC正常工作的时候进行,也就是说可以不用打断TIADC的工作进程。这样的后台校准技术可以分为盲自适应校准技术和非盲校准技术。

对于非盲校准技术来说,必须在模拟域进行更多的工作,需要去轻微修改一下模拟域中的输入信号,通过这样的方法来校准失配。比如说,对于偏置误差和增益误差的校准,可以生成一些随机的信号,这样的信号即可以和模拟输入相加,又可以和模拟输入相乘。文献就提供的一种带宽失配误差的校准方法就是通过在TIADC的输入端加上一个已知的正弦信号。

对于盲自适应校准技术来说,校准方法会相对复杂得多。因为只有实际的输入来作为参考。大多数情况下,对失配误差的盲校准主要在数字域,少数除外。如果对误差的校准都在数字域进行的话,可以归类为全数字域校准。如果校准需要结合模拟前端的反馈的话,可以归类为数模混合校准。

但是实际上,这两种方法都不可能完全做到盲校准,因为它们一定需要一些输入信号的先验信息,比如输入信号的频谱或者统计特性等等。

早先基于单片电路并行交替ADC的修正一般利用对前端电路的修调,精心的布局布线来减少通道间失配误差的影响。修调方法的缺点就是当时间,温度和工艺改变后,修正的结果就变为无效。利用数字的方法把通道间失配误差进行平均化,可以部分改善修调结果。然而这使得每个通道的输入频带为Nyquist频率的1/2,即fs/4。另外前端修正需要中断采样过程,这在很多应用中是所希望看到的,从而限制了这种方法的应用。为了克服前端修正方法的缺陷,可以利用后端处理的方法,后端处理方法需要打断正常ADC的运作,并且对用户来说也是透明的。

1.2.1.1 盲自适应校准技术

偏置误差估计方面,最简单的方法就是直接去算每个通道的平均值,然后减去相应的平均值即可。这样的话,对于每一个通道只需要额外增加一个加法器,可以极大的节省硬件资源。对于增益误差,相似的方法进行消除。所以对于偏置误差和增益误差可以通过简单的加法器或者乘法器进行估计和校准。相对于这两种误差,时钟失配更加的麻烦,校准更具挑战性。所以大量论文都是致力于时钟失配的校准。

在时钟失配估计方面,既可以在时域上进行也可以在频域上进行。大多数的方法假设输入信号受限于奈奎斯特频率。

文献[?]提到了基于频率的方法,但这种方法对信号特性有极大的要求。

文献[?]中提出的方法通过最小化相邻通道的互相关函数而得的代价方程。 文献[?]发现了每个子通道的输出的采样和它的衍生物的采样之间的向量积和相 应的时钟偏置成线性的关系。基于这样一种方法,可以很方便的估计出时钟的偏 置误差。混合校准技术大多数的数模混合校准技术都需要1块甚至更多的子ADC。 所谓数模混合校准,特别是在时钟误差的校准过程中,只有一部分是在数字域中。 文献[?][?][?]中提到的方法对各个通道的采样顺序进行随机的重组,这样可以把 失配误差分散到整个频谱中去。 在文献中,时钟失配误差在数字域中进行估计,它通过使得所有通道的互相 关最小的方法,求出各个通道的时钟失配误差。然后在模拟域中进行相应的校准, 方法是加上相应的延迟线。

文献中,偏置失配误差的校准是通过前置放大器,时钟失配误差的校准分两步执行。首先在参考ADC中保存一个固定序列,该序列通过输入一个已知的二进制序列。然后需要校准的子ADC一个一个的卸载下来,用参考ADC来进行代替。他们的采样时间在模拟域进行校准。通过比较他们的输出和参考ADC的签名,当输入相同的二进制序列的时候。

文献: 时钟延迟校准是通过可编程的延迟线,比较子ADC的输出和一个flash ADC的,这个ADC运行在TIADC全体的采样频率中。

提出的技术:需要两个额外的通道,一个作为参考通道,另一个略有延迟。 这两个通道的差值给出了一个粗略的估计,对于信号的衍生物。可以用在基于相 关的自适应算法中。通过一系列的电容来进行时钟失配的校准。

提出的数模混合校准技术不需要额外的ADC,但是它假设信道是高斯白噪声的,可以通过一种基于相关性的自适应算法对时钟偏移进行估计。

纯数字校准

可以用来替代模拟校准。

偏置误差可以通过直接把估计出来的偏置失配直接减去,只需要为每一个通 道加一个加法器。同理,增益误差的校准可以通过为每一个通道乘以增益误差的 估计值的倒数,所以每一个通道只需要一个乘法器。

如果要在纯数字域上作时钟失配误差的校准,需要消耗更多的滤波器来使用 正确的采样时间来恢复采样点。

受到的启发。它基于这样的事实,每一个通道的时钟上的偏移和采样的周期相比而已都非常的小。在这样特定的情况下,采样信号可以通过对时钟失配误差做一阶泰勒展开式来进行恢复。这需要将TIADC的采样点通过数字差分FIR滤波器得到的信号衍生物。

还可以通过分数倍延迟数字滤波器进行信号的重构。但是,和基于衍生物的 方法一样,需要大量的数字滤波器。

并行交替ADC系统通道间的失配误差及其数字后处理修正算法是目前并行交替型设计的关键所在。在TIADC并行采集系统中,对于通道间失配误差的修正方法,增益误差和偏置误差相对比较容易修正;而对时间相位误差的修正却比较困难,它的修正方法与周期非均匀采样信号的完美重构问题相等价。现行的算法主要有:一、基于测试信号校准 1. 利用正弦测试信号[4],基于频谱分析给了时基误

差的估计方法。2. 利用锯齿波作为测试输入信号[5],实现了对时基误差的估计。3. 利用最小二乘的正弦参数拟合算法给了时基误差的估计[6],但参数估计的方法对系统噪声较敏感。以上方法都利用已知的测试输入信号进行估计,虽算法简单,但对测试输入信号要求高,算法的精度也依赖于测试输入信号的精度;同时误差测试需要独立于设备日常采样进行,无法后台实现

二、自适应的校准 1. 基于FFT的频域抵消算法[7], 通过对各通道信号进行FFT运 算后侦测到误差频率成分,并通过加权平均抵消误差分量从而实现误差的校准。 2. 基于分数倍延迟滤波的校准[8], 将子ADC的输直接通过分数倍延迟滤波器完成 时钟误差的校准。该方法由于滤波器工作在单通道采样速率下,限制了采样的带 宽 3. 基于通道间相关性的误差估计[9], 基于时域通道间相关性的失配误差估计算 法,该种估计算法原理简单且易于实现,同时资源消耗也相当少,但是需要大量 的数据做统计。 4. 基于完美重构的失配误差校准算法[10], 通过对时钟误差的失 配表达式进行了泰勒级数二阶展开,使得对时钟误差的校准只需利用固定抽头系 数的微分器即可完成校准,而需要实现可变系数的滤波器,大大简化的校准电路 的实现。 5. 基于LMS算法的自适应校准算法[11], 在算法的推导过程中, 使用了 一阶泰勒近似采用了Farrow近似或者是FMC计算而得到自适应滤波的结构,导致 与基于FFT的时钟失配估计算法相比,估计精度相对较低。 1)基于Farrow结构的 自适应数字校准算法[12],虽然结构很简单,但是可避免的过渡带损失而且有子 通道采样速率的限制。 2) 基于FMC结构的自适应校准算法[13], 结构特点为数字 滤波器与乘法器的级联,且数字滤波器为有限长冲激响应,额外引入了增益误差。 过上述通道失配误差估计算法大都针对单一误差进行估计。而在实际应用中,通 常系统中三种误差都同时存在,我们面对的是三种误差所带来的综合影响;且上 述非均匀误差估计算法大都假设系统的失配误差是固定的,也就意味着算法无法 跟踪由于仪器老化、温度等环境参数所造成的失配误差的变化。这些都为我们在 实际的系统设计中的误差估计带来了难度,如何进行更为有效的非均匀误差估计 成为并行采样所要解决的首要问题;运算量过大、实时性差等未很好解决的问题, 也需要在研究中重点考虑。

1.2.2 非线性误差校准国内外研究现状

随着对高性能的要求日益增加,使用单芯片的ADC越来越难以同时满足高采样率和高分辨率了。为了解决这样的矛盾,Black和Hodges提出了一种新型的采样系统,它含有M个并行的相同的ADC,这些ADC们工作在循环采样的状态下。这样的结构通过系数M来增加采样频率。但是,TIADC对各个通道的失配非常的敏感,一个很小的偏差可以会对整体的性能造成非常严重的损害。

为了理解和减轻偏置误差、增益失配误差、时钟失配误差和带宽失配误差的影响,国内外的研究人员已经做了大量的工作。总体来说,对失配误差的校正可以在前台进行(使用测试信号),又可以在后端进行(盲校准)。对前台估计的算法,需要使用一个测试信号(正弦波、方波甚至是直流信号)来判断通道的失配。而对于后台估计的算法而言,需要利用的是TIADC的输出信号。大多数的后台技术需要对输入信号进行一些假设(比如轻微过采样,广义平稳性或者稀疏的频谱)

非线性失配是由模拟前端的芯片以及各个通道的不完美而引入的。和典型且众所周知的通道失配相比,(比如偏置、增益、时钟和频率响应失配)非线性失配在频谱中产生额外的失真。这些额外的频谱分量同样会造成动态性能参数的恶化,比如无杂散动态范围(SFDR)特别是在高精度的应用场景。因此,为了增强TIADC的动态性能,我们需要考虑和校准非线性失配而不是仅仅只考虑典型的通道失配的影响。但是只有一部分的著作讨论了TIADC的非线性误差。文献推导了DNL和INL的公式,但是建立的误差模型不能完全的刻画真实交织的采样系统。文献:通道的非线性失配的影响得到了分析和仿真,但是作者没有给出详细的数学推导过程。这两篇文章中,作者分析了非线性失配误差的频谱特征,而且通过混合滤波器组搭建了数学模型。同时还介绍了一种通过随机化策略来进行校准的方法。但是这样的策略需要额外的ADC,也因此会造成硬件耗费的增加。文献提出了一种非常高效的建立在多项式模型的单芯片INL估计算法,当对INL的近似算法已经很充分的情况下。然而这种基于频谱的方法没有把时间交替ADC的结构考虑进去。如果直接用在TIADC身上,会消耗掉更多的计算资源。

本文中,我们提出了一个估计和校准的算法,这种算法可以用来补偿用多项式进行表达的非线性失配。这种策略可以分为两步:首先,通过一个正弦的测试信号进行前台估计,然后使用由乘法器和加法器组成的级联结构进行数字域上的补偿。

1.分析非线性失配误差:从一个较为抽象的层次,我们建立一个M通道的包含非线性误差的TIADC误差模型,同时用L阶多项式来表示误差。这个模型是提出的,我们在他们的工作上加上了非线性误差对SNDR的影响的仿真图像。这些结果可以用在TIADC的设计阶段,通过这些结果可以判断出误差的容忍程度以及对估计和校准算法的精确度的要求。

2.前端估计算法:我们提出了一个非线性误差的前台估计算法。通过这种方法可以获得独立的失配频谱分量,然后把它们做离散傅里叶逆变换,从而得到多项式的系数。这种方法可以获得上文提到的基于频谱的方法的精确度,但是

消耗的资源更少。我们同时分析了当偏置失配、增益失配、时钟失配同时存在的情况。然而需要注意的是,如果没有把非线性误差考虑进去,这种针对偏置、增益误差的基于频谱的前台估计算法会被非线性误差而影响。

3.数字校准方法。我们介绍了一种基于级联的乘法器和加法器的补偿结构。这种方法可以直接利用估计出来的用多项式表达的非线性误差失配模型的系数。和那种使用随机化的方法,这种方法可以获得更高的效率,而且不需要使用额外的ADC

- 1.3 研究目的及思路
- 1.4 论文结构与工作安排

第二章 分时交替ADC理论基础

本章主要介绍分时交替ADC的理论基础。主要内容包括:

- 数模转换的相关原理,主要包含采样理论、量化和编码等。
- 模数转换器的性能参数,包括动态性能参数和静态性能参数等。
- 分析TIADC的工作原理,建立相应的等效误差模型,既包括只含线性误差的误差模型,又包括含有非线性误差的误差模型,为后面研究估计和校准算法奠定了理论基础。
 - 对各种失配误差对TIADC系统的性能的影响进行仿真分析

2.1 A/D转换的原理

A/D转换器是将模拟信号转换为数字信号的器件,在电路里面可以看作是一种编码器,它将模拟的信号量转换为一系列的数字编码。模拟到数字(A/D)过程可以分为若干基本的步骤,如图2-1可以所示为ADC基本工作框图。可以看出主要有以下三个步骤:

pics/chapter2/processOfADC.pdf

图 2-1 ADC工作原理

1.采样:将模拟信号 $x_a(t)$ 输入ADC中,首先通过采样保持电路,完成对连续时间信号离散点处取样,从而实现连续时间信号到离散时间信号的转换。采样保持电路(SHA)的作用是将抗均衡滤波器输出的模拟信号进行采样以后保持一段时间,便于后面的量化。

2.量化: 采样得到的样本x[n]并未经过量化,将样本通过量化器,把离散时间连续值信号转换为离散值。

3.编码:量化以后的信号严格来说不是数字信号,需要将离散值 $\hat{x}[n]$ 经过编码器后,得到二进制序列,这才是ADC的最终输出。

2.1.1 采样

采样器的主要功能是对一个连续时间信号进行采样,从而得到相应的采样数据。理想状态下,采样器应该是产生一个 δ 函数(单位冲激函数)的序列,而序列的幅值即为采样时间的高度。采样过程就是用这样的周期性的冲激序列乘以输入信号x(t)。因此对于周期为T的均匀采样,采样器的输出为

$$x_p(t) = x(t)p(t) (2-1)$$

其中 $p(t) = \sum_{n=-\infty}^{+\infty} \delta(t-nT)$ 称为采样函数, $\Omega_s = 2\pi/T$ 叫作采样频率。易知p(t)的连续时间傅里叶变换(FT)为:

$$P(j\Omega) = \frac{2\pi}{T} \sum_{k=-\infty}^{+\infty} \delta(\Omega - k\Omega_s)$$
 (2-2)

从式2-1我们可以得出两个结论:

1.采样数据其实是通过对加权的 δ 函数进行叠加得到的。然而实际电路并不能 产生 δ 函数,只能产生具有一定持续时间的脉冲。

2.输入信号和δ函数序列相乘(乘法是一种非线性的操作),表示采样其实固含有非线性在里面。因此对信号的采样其实相当于该信号与δ序列的混频。

根据式2-1可以知道 $x_p(t)$ 的连续时间傅里叶变换为

$$X_{p}(t) = X(j\Omega) * P(j\Omega)$$
(2-3)

联合式2-2、2-3,可以得到 $x_p(t)$ 的频域表达式为

$$X_p(j\Omega) = \frac{1}{T} \sum_{k=-\infty}^{+\infty} X(j(\Omega - k\Omega_s))$$
 (2-4)

式2-4表明, $x_p(t)$ 的频谱是输入信号频谱进行无限移位叠加以后的结果,但在幅度上受因子 $_T$ 调制。所以复制得到的频谱的中心位于 $nf_s(=\frac{n}{T})(n=0,\pm 1,\pm 2,\ldots)$ 处。

从带宽有限的输入信号转换为无限的频谱再次揭示了采样的非线性本质。

采样定理指出一个带限信号x(t)(当 $|\Omega|>\Omega_M$ 的时候, $X(j\Omega)=0$),如果 $\Omega_s>2\Omega_M$,其中 $\Omega_s=2\pi/T$,那么x(t) 就唯一地由其样本 $x(nT),(n=0,\pm 1,\pm 2,\ldots)$ 所确定。同时信号重构的公式为:

$$x_r(t) = \sum_{n = -\infty}^{+\infty} x(nT) \frac{\Omega_c T}{\pi} \frac{\sin(\Omega_c (t - nT))}{\Omega_c (t - nT)}$$
 (2-5)

式2-5是输入x(nT)和 $\frac{\sin(\Omega_s t)}{\Omega_s t}$ 的卷积。

在采样定理中,要求 $\Omega_s>2\Omega_M$,则采样频率的一半 $\frac{f_s}{2}=\frac{1}{2T}$ 通常称之为奈奎斯特频率。

图2-2给出了通过一个理想低通滤波器从采样的样本中重构出原来的信号的示意图。图2-2(c)中的 $X_p(j\Omega)$ 是频率的周期函数。如果 $\Omega_s > 2\Omega_M$,那么 $X_p(j\Omega)$ 就是 $X(j\Omega)$ 在采样频率上的如实呈现,所以完全可以用一个低通滤波器进行恢复。

pics/chapter2/processOfRecreation.pdf

图 2-2 信号重构的过程

由于噪声的频谱不可预知,因此可以采样在采样器预置一个坑混叠滤波来消除带外干扰,以免干扰折叠到带内然后破坏信号的频带。如图2-1。

2.1.1.1 上采样

本小节我们主要分析上采样原理。上采样可以将x(n)的抽样频率提升M倍,即M倍插值的结果。先在已知抽样序列x(n)的相邻两个抽样点之间等间隔的插入M-1个零值点,然后进行数字低通滤波,就可以得到M倍插值的结果。其框图如图2-3所示。

pics/chapter2/upsampling.pdf

图 2-3 上采样系统框图

图中 $\uparrow M$ 表示在x(n)的相邻抽样点间补(M-1)个零值点,也就是表示零值插值,称为零值插值器。

实际上, 我们有

$$y(n) = \begin{cases} x\left(\frac{n}{M}\right), n = 0, \pm M, \pm 2M, \dots \\ 0, else \end{cases}$$
 (2-6)

由此可以得到其傅里叶变换,并把式2-4带入可得。

$$Y\left(e^{j\Omega T_{s}}\right) = X\left(e^{j\Omega M T_{s}}\right)$$

$$= \frac{1}{MT_{s}} \sum_{p=-\infty}^{\infty} X\left(e^{j\left(\Omega - p\frac{\Omega_{s}}{M}\right)}\right)$$
(2-7)

2.1.2 量化

在数字信号处理领域,量化指将采样数据信号从连续电平转换成数字信号的过程。量化器的动态范围可以分为若干相等的量化间隔,每个间隔可以用一个给定的模拟幅度进行表示。而输入信号处于的量化间隔就可以表示信号的幅度。通常情况下,可以用量化间隔的中点来表示某个量化间隔。图2-4 所示的是一个3比特的量化器,Δ表示步长,输出的是补码。

使用满量程范围(Full-Scale Range,FSR)来描述ADC对双极性信号的转换范围,L量化间隔的数目,则每个量化间隔或者量化步长为

$$\Delta = \frac{FSR}{L}$$

因为使用的是每个间隔的中点来表示所有位于该间隔的输入幅度,所以对输入电平进行量化必然引入误差。所以定义量化误差为量化值和实际值之差的序列,

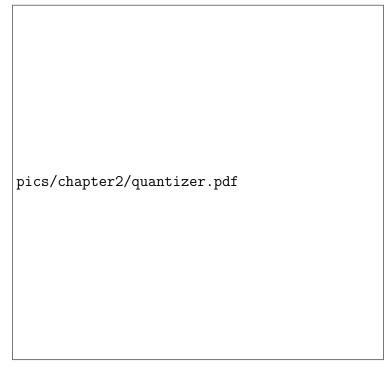


图 2-4 3比特的量化器实例

pics/chapter2/quantizationNoise.pdf

图 2-5 量化噪声的数学模型

表示用离散值来表示连续信号的时候引入的误差。图2-5中给出了量化噪声的模型。量化误差定义为

$$e[n] = Q(x[n]) - x[n] = \hat{x}[n] - x[n]$$
(2-8)

量化噪声e[n]一般假定为 $[-\Delta/2 \ \Delta/2]$ 上均值为0,且均匀分布的随机变量。故量化噪声功率为

$$\sigma_e^2 = \int_{-\Delta/2}^{\Delta/2} e^2 \frac{1}{\Delta} de = \frac{\Delta^2}{12}$$
 (2-9)

如果ADC是N比特的,式2-9可以变形为

$$\sigma_e^2 = \frac{2^{-2N} A_m^2}{12} \tag{2-10}$$

其中, A_m 是ADC的输入信号幅值。于是可以得到ADC的信噪比为

$$SNR = 10\log_{10}(\frac{\sigma_x^2}{\sigma_e^2}) \tag{2-11}$$

其中 σ_x^2 表示信号功率。结合式2-10、2-11可以得到

$$SNR = 6.02N + 1.76dB$$

可以看出,比特数N增加一位,信噪比大概增加6dB左右。

2.1.3 编码

对量化幅度进行编码,是A/D转换器的最后一个功能。所谓编码就是给量化输出分配一个唯一的二进制数。也就是说如果编码位数为N的话,那么可以表示 2^N 个不同的二进制数,若L是量化间隔的数目,则 $2^N \ge L$ 。

二进制的编码方案有很多,比如单极性标准二进制、互补标准二进制、双极性偏移二进制等等,但是最常用的编码方案还是二进制补码。这样的编码方案可以很方便的和与基于微处理器的系统以及数字音频系统进行转换。式2-12给出了N位二进制小数的补码表示式。

$$\hat{x}_{eq}[n] = -b_0 2^0 + b_1 2^{-1} + b_2 2^{-2} + \dots + b_{N-1} 2^{-(N-1)}$$
(2-12)

其中, b_0 为最高有效位, b_{N-1} 是最低有效位。

2.2 A/D转换器的性能参数

A/D转换器的输入/输出特性曲线,理论上斜率应该为1,而且应该过零点,如图2-6所示。而实际上理想的ADC的特性转换曲线是阶梯上升的,所以存在量化误差。可以看出如果没有其他的误差的话,理想的实现曲线是被理论曲线均分的。然而,在实际的电路中,阶梯上升曲线的水平和竖直台阶不一定是1 LSB,会严重影响到ADC所在系统的整体性能。所以衡量一个A/D转换器的性能的仿真测试非常的重要。衡量ADC性能的指标可以分为静态性能参数和动态性能参数[?],这些指标可以很好的校验ADC的性能以及后文提到的数字校准算法的校准效果。

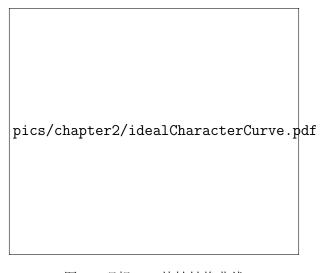


图 2-6 理想ADC特性转换曲线

2.2.1 静态性能参数

静态性能参数主要用来衡量A/D转换器量化直流信号时产生的精度上的误差,通常以LSB作为单位。如图2-7显示了ADC的静态参数。

下面给出静态性能参数的定义。

- 1.失调误差(Offset): A/D转换器输出从0到1仗的时候,实际的输入电压和理想的差值。
- 2.分辨率:A/D转换器能分辨的最小模拟量的变化。N位的ADC能分辨的最小量化电平的能力为 2^N 位。
 - 3.增益误差(Gain Error):输出满量程的斜率和理想的斜率之间的偏离值。
- 4.微分非线性(DNL):实际转换码字宽度和1 LSB的偏差的最大值。定义为 $DNL=\max\left(\frac{V_{D_i}}{V_{1LSB}}-1\right),\left(1\leq i\leq 2^N\right)$

pics/chapter2/performanceParameter.pdf

图 2-7 ADC的静态参数

5.积分非线性(INL): 实际特性转换曲线和理想的转换曲线的偏差的最大值。 定义为 $INL = \max\left(\sum_{j=1}^{i} DNL_j\right), \left(1 \le i \le 2^N\right)$

其中最为重要的性能参数莫过于DNL和INL了。大的DNL将作为一个额外噪声累加入了量化噪声中,降低了系统的信噪比。而大的INL意味着转换曲线和理想直线存在着较大的偏移,因此会导致谐波失真,将会影响到动态性能参数中的无杂散动态范围和信噪失真比。

2.2.2 动态性能参数

动态性能参数与A/D转换器的速度有关,可以表示A/D转换器在动态的环境下的性能,因此对超高速ADC来说,可以更好的反映性能理想状况下,动态特性应该是由量化误差引起的等效量化噪声,然而一些非线性因素往往会噪声额外的噪声,从而会影响动态性能。如图2-8 给出了一个信号频谱剖析图,为了更好的理解,需要先说明几个基本概念。

● 信号分量:频谱中信号的位置,其幅度最高。可以通过寻找最大值的方法 找到其在频谱中的位置,从而计算得到信号的能量。但是实际上能量并不是只在 一个点上,而是在一个区间内,通常是在最大值正负10个点左右。

- 直流分量:一般为位于0频率处的幅度,也可以称之为零次谐波。直流分量一般不算噪声,所以计算噪声能量的时候应该减去该处的能量。
- 谐波分量为信号分量整数倍频率上幅度。其能量计算方法也是先找到谐波的位置,然后将该位置附近的功率全部加起来,类似于计算信号功率的方法。

下面给出A/D转换器的动态性能评价指标^[?]。

pics/chapter2/frequencySpecturm.pdf

图 2-8 信号频谱

2.2.2.1 信噪比(SNR)

信噪比(Signal to Noise Ratio,SNR)定义为信号功率与噪声(包括量化噪声和电路噪声)的总功率之比,不包括谐波和直流分量,即:

$$SNR = 10\log_{10}\left(\frac{p_s}{p_n}\right) dB \tag{2-13}$$

其中 p_s, p_n 分别表示信号功率和噪声功率。

当只存在量化噪声的时候, 信噪比可以近似写作:

$$SNR = 6.02n + 1.76dB (2-14)$$

其中n 为ADC的分辨率。

2.2.2.2 信纳比(SINAD或者SNDR)

信纳比(Signal to Noise and Distortion Ratio, SINAD)也叫信噪失真比,它与信噪比定义类似,但是还包括了正弦波输入产生的非线性失真项。可以定义为输出信号的功率与谐波成分以及噪声功率之和的比值,不包括直流分量,即:

$$SINAD = 10\log_{10}\left(\frac{p_s}{\left(p_n + \sum_{k=1}^{\infty} p_h\right)}\right) dB$$
 (2-15)

其中 p_s 为信号功率, p_n 为量化噪声功率, p_h 为谐波分量的功率。

信纳比可以对ADC的动态性能进行总体的衡量,因为它把所有不需要的分量与输入频率做比较。

2.2.2.3 有效位数(ENOB)

有效位数(Effective Number of Bits, ENOB)表示的是A/D转换器实际的分辨率,即为信纳比用位数来表示,和信纳比有直接的关系,即:

$$ENOB = \frac{SINAD - 1.76}{6.02} dB (2-16)$$

2.2.2.4 谐波失真(THD)

谐波失真(Total Harmonic Distortion,THD)定义为位于奈奎斯特带宽谐波功率和与基波功率之比。一般来说,谐波失真只考虑第二次到第十次的谐波,高于十次的谐波项可以忽略。当输入幅值很大,并且频率很高的时候,最大的谐波项可能就只有第二或者第三次。计算公式为:

$$THD = 10\lg\left(\frac{\sum_{i=2}^{10} P_i}{P_0}\right)$$
 (2-17)

2.2.2.5 无杂散动态范围(SFDR)

无杂散动态范围(Spurious Free Dynamic Range, SFDR)是指输出信号的功率和最大谐波功率的比值,在图2-8中明显标出了。

$$SFDR = 10\log_{10}\left(\frac{p_s}{\max(p_h)}\right) dB \tag{2-18}$$

SFDR提供的信息类似于THD,但是它关注于最坏的谐波分量。SFDR与输入信号幅值相关,在大输入信号情况下,最大谐波项是多个谐波信号中的一个。

SFDR对于通信系统非常重要,在通信系统中经常会遇到小信号和大信号混在一起的情况,这个时候,有可能大信号产生的杂散会非常接近于小的信号,从而屏蔽掉该信号。所以SFDR反映了输入端有很大信号的情况下,能检测出小信号的能力。

2.2.3 动态性能参数的测试方法

ADC的动态指标测试通常采样FFT频谱分析法^[?]。这种方法测试的点数少,可以全面的反映ADC的性能。因为所有的动态性能参数测量和信号的频率和幅度相关,而且正弦信号频率单一,所以一般将正弦信号作为测试信号送入ADC中,然后将得到的数据进行FFT,从而可以得到相应的动态性能指标。

使用这种方法进行ADC动态性能测试的时候,需要注意:

1.根据FFT原理,采样点数越多,频率分辨率越高,所以为了得到足够的分辨精度,必须首先满足相应的采样点数。根据采样定理,采样频率必须不小于两倍的输入,即 $f_s \geq 2f_{in}$ 。此时设F为频率分辨率,则

$$F = \frac{f_s}{N} \ge \frac{2f_{in}}{N} \tag{2-19}$$

所以采样点数N满足:

$$N \ge \frac{2f_{in}}{F} \tag{2-20}$$

2.因为信号截断的时候会导致频谱泄漏,一般采用在采样结果中添加窗函数,使采样序列两端信号逐渐减弱而非陡降来进行缓解。但是它的本质是对输入信号进行幅度调制,会使采样序列首尾处的尖峰信号被忽略,由此不能完全避免频谱泄露。所以可以采用相干采样来避免采样样本首尾间的阶跃。首先要保证时域采样样本刚好包含整数个周期的测试信号,以避免输出中出现重复的模式。当采样样本为 2^N 个时,输入信号的频率满足 $f_{in} = \frac{M}{2^N} * f_s$,其中M为素数。

FFT频谱测试方法的流程如图2-9

2.3 分时交替ADC工作原理

分时交替ADC的工作思想于1980年提出,其原理是使用M块采样频率相同的子ADC,相邻的ADC有加的相位差,然后分别依次且循环的进行交替采样,再合路得到输出。图2-10。因此由M块子ADC组成的TIADC系统采样速率是子ADC采样速率的M倍,所以利用多片低速,但是高精度的ADC构成这样的分时交替结构,可以达到高速高精度的采样效果。实践证明,这是一种非常有效的提高采样率的方法。本节将给出该结构的数学推导,以此来证明结构的有效性。



图 2-10 TIADC工作原理

首先设TIADC处于理想情况下,其通道数是M,每个通道的采样率为 f_{sub} = $\frac{f_s}{M}$,所以系统总体的采样率为 f_s (= Mf_{sub})。下面将推导M通道的TIADC系统和单片高速ADC的输入和输出关系。 =

1.求单片高速ADC采样输出的频谱。

设模拟输入信号为 $x_a(t)$,采样频率为 f_s ,采样脉冲为p(t),则单片ADC的输出为 $y(nT_s) = p(t)x(t)$,其傅里叶变换为

$$Y\left(e^{j\Omega}\right) = \frac{1}{2\pi}X\left(e^{j\Omega}\right) * P\left(e^{j\Omega}\right) \tag{2-21}$$

其中采样脉冲的时域表达式为

$$p(t) = \sum_{n = -\infty}^{+\infty} \delta(t - nT_s)$$
 (2-22)

其中 $T_s = \frac{1}{f_s}$ 。可以得到p(t)的傅里叶变换(FT)为

$$P\left(e^{j\Omega}\right) = \frac{2\pi}{T} \sum_{k=-\infty}^{\infty} \delta\left(\Omega - k\Omega_s\right)$$
 (2-23)

将式2-23以及 $X(e^{j\Omega})$ 代入式2-21中可以得到单片高速ADC的采样输出的频谱:

$$Y\left(e^{j\Omega}\right) = \frac{1}{T_s} \sum_{k=-\infty}^{+\infty} X_a \left(j\Omega - jk\Omega_s\right) \tag{2-24}$$

接下来求单片高速ADC采样输出y[n]的离散时间傅里叶变换。

因为数字角频率是模拟角频率对抽样频率的归一化值,所以它们之间存在如下的关系 $\omega = \frac{\Omega}{f_s}$,其中 ω 表示数字角频率, Ω 表示模拟角频率。上式可以变形为

$$\Omega = \frac{\omega}{T_s} \tag{2-25}$$

将式2-25代入2-24中可以得到单片ADC采样输出y[n]的离散时间傅里叶变换 (DTFT),也即单片ADC采样输出的频谱:

$$Y\left(e^{j\omega}\right) = \frac{1}{T_s} \sum_{k=-\infty}^{+\infty} X_a \left(j\frac{\omega}{T_s} - jk\frac{2\pi}{T_s}\right)$$
 (2-26)

2.得到第m通道ADC的理想采样输出 $y_m[k]$ 的频谱。

第一个步骤只是获得了单片ADC的频域表达式,这个步骤的主要目的是加上TIADC的特性,得到第m通道的理想采样输出的频谱。

因为系统采样率 $f_s=Mf_{sub}$,所以 $T_{sub}=\frac{1}{f_{sub}}=\frac{M}{f_s}=MT_s$ 。由图2-10易知第m通道的输出 $y_m[k]$ 为

$$y_m[k] = x_a (kT_{sub} + mT_s) = x_a (kMT_s + mT_s), (m = 0, 1, ..., M - 1)$$
 (2-27)

可以得到频谱为

$$Y_m\left(e^{j\omega}\right) = \frac{1}{MT_s} \sum_{k=-\infty}^{+\infty} X_a \left(j\frac{\omega}{MT_s} - jk\frac{2\pi}{MT_s}\right) e^{j\left(\frac{\omega}{MT_s} - k\frac{2\pi}{MT_s}\right)mT_s}$$
(2-28)

3.对M个通道进行合路。

从图2-10(b)中可以看出对M个通道进行合路的操作可以等效于对单通道的信号进行M倍插值,插入M-1个零值点以后得到 $y_m^{\uparrow}[k]$,再进行移位求和。

所以在频域上,合路的信号可以表示为 $y_m^{\uparrow}[k]$ 乘以移位因子 $e^{j\omega m}$:

$$Y(e^{j\omega}) = \sum_{m=0}^{M-1} e^{-j\omega m} Y_m^{\uparrow} \left(e^{j\omega} \right)$$
 (2-29)

其中 $Y_m^{\uparrow}(e^{j\omega})$ 是 $y_m^{\uparrow}[k]$ 的频域表达式。 $y_m^{\uparrow}[k]$ 的DTFT表示为

$$Y_m^{\uparrow} \left(e^{j\omega} \right) = \frac{1}{MT_s} \sum_{k=-\infty}^{+\infty} X_a \left(j \frac{\omega}{T_s} - jk \frac{2\pi}{MT_s} \right) e^{j\left(\frac{\omega}{T_s} - k \frac{2\pi}{MT_s}\right)mT_s} \tag{2-30}$$

把式2-30代入式2-29中可以得到。

$$Y(e^{j\omega}) = \sum_{m=0}^{M-1} e^{-j\omega m} Y_m^{\uparrow} \left(e^{j\omega} \right)$$

$$= \sum_{m=0}^{M-1} e^{-j\omega m} \left(\frac{1}{MT_s} \sum_{k=-\infty}^{+\infty} X_a \left(j \frac{\omega}{T_s} - jk \frac{2\pi}{MT_s} \right) e^{j\left(\frac{\omega}{T_s} - k \frac{2\pi}{MT_s}\right)mT_s} \right)$$

$$= \frac{1}{T_s} \sum_{k=-\infty}^{+\infty} \left(\frac{1}{M} \sum_{m=0}^{M-1} e^{-j\frac{2\pi}{M}km} \right) X_a \left(j \frac{\omega}{T_s} - jk \frac{2\pi}{MT_s} \right)$$

$$(2-31)$$

如果记 R_k 为

$$R_k = \frac{1}{M} \sum_{m=0}^{M-1} e^{-j\frac{2\pi}{M}km} = \begin{cases} 1, k = 0, \pm M, \pm 2M, \cdots \\ 0, \text{else} \end{cases}$$
 (2-32)

然后式2-31可以化为

$$Y(e^{j\omega}) = \frac{1}{T_s} \sum_{k=-\infty}^{+\infty} X_a \left(j \frac{\omega}{T_s} - jk \frac{2\pi}{T_s} \right)$$
 (2-33)

将式2-33和式2-26进行对比,可以发现,理想状况下,M通道,采样率为 f_s 的TIADC系

统和采样率同为 f_s 的单片高速ADC的输出频谱相同。由此可以证明TIADC结构可以实现高速的A/D转换。不过这种结构将会引入新的问题,后文会讲到实际应用中会出现的失配误差,它们将影响整个系统的性能。

2.4 分时交替ADC失配误差建模

本章2.3小节中对TIADC有效性的推导建立在各通道工作在同样的时钟并且相邻子ADC的相位严格可控,同时通道的偏置、增益等参数完全相同的情况下。但是实际的TIADC系统会存在偏置、增益等线性误差以及其他各种非线性误差,这些误差会对频谱产生大量的杂散分量,对SFDR和ENOB造成极坏的影响。

2.4.1 TIADC失配误差模型

本章2.3小节中对TIADC有效性的推导建立在各通道工作在同样的时钟并且相邻子ADC的相位严格可控,同时通道的偏置、增益等参数完全相同的情况下。由于每一个通道都是一个单独的ADC,所以每一个通道都独自含有一些误差。但同时因为它们又构成一个完全并行的系统,参数间的失配同样会产生额外的误差。所以TIADC系统中偏置、增益、时钟偏置误差以及其他各种非线性误差会对频谱产生大量的杂散分量,对SFDR和ENOB造成极坏的影响。

失配误差会严重减少和限制时间交错ADC的性能,所以早期有大量的文献^{[?][?]}对增益、偏置、时钟失配误差进行了研究。并建立了分时交错ADC等效误差模型,全面分析了各种误差对系统的性能的影响。

然后只有很少一部分的文章对静态非线性误差对性能的影响作出了分析,而且大多只是分析了INL和DNL等静态参数^[?]。文献[?]揭示了实际上非线性误差同样会影响TIADC系统的动态性能,而且不能用传统的INL的测试方式来进行测量。文献[?]阐释了非线性失配的一些特性,然而并没有建立相应的数学模型。

本文的失配误差建模和以前不同的地方在于,建立了一个通用的数学模型,不但包括增益、偏置等研究得比较多的线性误差,而且还考虑进去了非线性模型。

文献[?]显示了使用非线性滤波器组(nonlinear hybrid filter banks,NHFB)来进行建模的优越性,由此可见,可以将混合滤波器组的概念进行一定的推广,然后得到TIADC系统比较全面的输入输出关系。本节还将阐释产生时钟偏置误差的两种不同的噪声源,以及探究增益、偏置失配误差和非线性失配之间的关系。

为了分析通道失配误差对性能的影响,首先需要构建单通道的数学模型。

2.4.2 非线性系统的数学表达

如果任意一个连续时间且无记忆的非线性函数f(x),其中x处于[a,b]的区间内,那么它可以用一个单变量的多项式函数p(x)来进行近似,并且满足

$$|f(x) - p(x)| < \varepsilon, \ x \in [a, b] \tag{2-34}$$

其中 ε 的值可以任意小。对于这个多项式函数p(x),可以写作:

$$p(x) = c_0 x^0 + c_1 x^1 + \dots + c_{K-2} x^{K-2} + c_{K-1} x^{K-1}$$

$$= \sum_{k=0}^{K-1} c_k x^k$$
(2-35)

因此任意一个连续的函数f(x),并且其自变量处于闭区间[a,b]上,可以统一用一个多项式p(x)进行表示,而且可以达到任意的精度。这就是所谓的维尔斯特拉斯逼近定理^[?]。正如这个定理所说,我们可以找到一个多项式p(x)来对静态非线性误差进行完美的近似。

当输入的是一个随时间变化的信号的时候,非线性函数的输出也随着时间改变。此时式2-35可以重写为

$$\tilde{x}(t) = \sum_{k=0}^{K-1} c_k x^k(t)$$
 (2-36)

对式2-36进行傅里叶变换:

$$\tilde{X}(j\Omega) = \sum_{k=0}^{K-1} c_k X^{(*k)}(j\Omega)$$
(2-37)

其中, $X^{(*k)}(j\Omega)$ 表示(k-1)阶和自己的卷积,也即:

$$X^{(*k)}(j\Omega)$$

$$= \begin{cases} 2\pi\delta(\Omega), k = 0 \\ X(j\Omega), k = 1 \\ \left(\frac{1}{2\pi}\right)^{k-1} \underbrace{(X*X*\cdots*X)(j\Omega)}_{(k-1)-convolutions}, k \ge 2 \end{cases}$$
(2-38)

这样我们就为连续时间信号通过非线性系统找到时域上和频域上确定的输入输出 关系。

2.4.3 等效误差模型的输入输出关系

为了分析通道失配误差对性能的英雄,需要先构造单通道的数学模型。TIADC第m通道的数学模型如图2-11所示,其中非线性用f(x)来进行表示。根据式2-36,可以把第m通道的采样序列表示为:

$$y_{m}[n] = \sum_{k=0}^{K-1} c_{k} x^{k}(t) = \sum_{k=0}^{K-1} c_{k} x^{k} (nMT_{s} + mT_{s})$$

$$= o_{m} + g_{m} x (nMT_{s} + mT_{s}) + \sum_{k=2}^{K-1} c_{k} x^{k} (nMT_{s} + mT_{s})$$
(2-39)

其中om、qm分别表示偏置、增益失配误差。

pics/chapter2/mthModel.pdf

图 2-11 第m通道的数学模型

可以看出其实多项式ck的第0阶和第1阶就是偏置误差和增益失配误差。

为了更容易理解误差建模的基本思想,结合图2-11、2-10两幅图,可以把图2-11中的系统模型进行等效转换,然后得出图2-12的TIADC等效模型图。

pics/chapter2/NHFBofTIADC.pdf

图 2-12 TIADC等效误差模型

为了研究每个通道的输出,我们需要对每个通道的每个模块的输出进行进一步的分析。

输入信号为 $x_m(t)$,模拟滤波器组为 $H_m(j\Omega)$,是一个延迟器。即

$$H_m(j\Omega) = e^{j\Omega(mT_s - r_m T_s)}, m = 0, 1, \dots, M - 1$$
 (2-40)

那么通过模拟滤波器组以后的信号的傅里叶变换式为:

$$X_m(j\Omega) = X_a(j\Omega) H_m(j\Omega) \tag{2-41}$$

模拟信号 $x_a(t)$ 经过模拟滤波器组以后,需要进行采样。然后紧挨的是非线性误差模块 $f_m(x)$ 以及上采样模块。。因为 $f_m(x)$ 是无记忆且非线性的函数,所以加上非线性误差和采样的顺序无关紧要。如图2-13所示。小节里面曾经说过上采样的

pics/chapter2/changeOrder.pdf

图 2-13 加非线性误差和采样模块的顺序可以更改

在2.1.1.1小节里面曾经说过上采样的

$$Y\left(e^{j\Omega T_{s}}\right) = X\left(e^{j\Omega M T_{s}}\right)$$

$$= \frac{1}{MT_{s}} \sum_{p=-\infty}^{\infty} X\left(e^{j\left(\Omega - p\frac{\Omega_{s}}{M}\right)}\right)$$
(2-42)

由2.1.1.1中的式2-7可以知道,经过上采样以后的序列的傅里叶变换为 $Y\left(e^{j\Omega T_s}\right)=\frac{1}{MT_s}\sum_{p=-\infty}^{\infty}X\left(j\left(\Omega-p\frac{\Omega_s}{M}\right)\right)$ 。同时代入 2.4.2小节中的2-36式子,可以得到采样、加

上非线性误差以及上采样以后的序列 $\tilde{y}_m(n)$ 的傅里叶变换为

$$\tilde{Y}_m(j\Omega MT_s) = \frac{1}{MT_s} \sum_{p=-\infty}^{\infty} \sum_{k=0}^{K-1} c_{k,m} X_m^{(*k)} \left(j \left(\Omega - p \frac{\Omega_s}{M} \right) \right)$$
(2-43)

其中k和表示非线性的多项式的阶数有关; m表示当前处于第m通道,p是采样以后频谱以抽样频率为间隔重复,进行周期延拓的指数; 运算符(*k)表示进行k-1阶的卷积。

从图2-12中可以看出TIADC的带失配输出的信号频谱 $Y(e^{j\omega})$ 是系统的M个通道输出信号的合路的傅里叶变换。2.4.2小节中说过,输出信号合路等效于每一个通道频谱 $Y_m(e^{j\omega})$ 进行移位求和,其数学表达式如下:

$$Y(e^{j\Omega T_s}) = \sum_{m=0}^{M-1} Y_m(e^{j\Omega T_s})$$

$$= \sum_{m=0}^{M-1} G_m(e^{j\Omega T_s}) \tilde{Y}_m(e^{j\Omega MT_s})$$
(2-44)

其中 $G_m(e^{j\Omega T_s}) = e^{-j\Omega m}|_{\omega = \Omega T_s} = e^{-j\Omega T_s m}$,表示移位。

把2-43代入2-44的式子当中,然后把得到的公式重写如下:

$$Y\left(e^{j\Omega T_{s}}\right) = \frac{1}{T_{s}} \sum_{k=0}^{K-1} \sum_{p=-\infty}^{\infty} T_{p,k}\left(j\Omega\right)$$
 (2-45)

其中,

$$T_{p,k}(j\Omega) = \frac{1}{M} \sum_{m=0}^{M-1} c_{k,m} \Big|_{j\Omega = j\left(\Omega - p\frac{\Omega_s}{M}\right)} \times G_m\left(e^{j\Omega T_s}\right)$$
(2-46)