# 引言

## 课题研究背景及意义

## 分时交替ADC国内外研究现状

## 研究目的及思路

## 论文结构与工作安排

# 分时交替ADC理论基础

## 模数转换基本原理

### 采样

### 量化

### 编码

## 超高速ADC基本结构

## 模数转换器的性能参数

### 动态性能

### 静态性能

### 品质因数

## 分时交替ADC工作原理

## 分时交替ADC通道失配误差建模分析

### 偏置失配误差

### 增益失配误差

### 时钟失配误差

### 非线性失配误差

### 失配误差的对比分析

## 本章小结

# 基于折叠内插ADC的时间交织ADC建模

## 折叠-内插式工作原理

### 内插式ADC

### 折叠式ADC

### 折叠-内插式ADC

## 单通道折叠-内插式ADC模型误差分析

### 内插相位误差

### 增益误差

### 采样时间抖动分析

## 折叠内插ADC建模

### 折叠内插式ADC的模型结构分析

### 折叠内插式ADC的折叠电路建模

### 折叠内插式ADC的内插电路建模

### 折叠内插ADC粗量化模块

## 基于折叠内插ADC的时间交织ADC建模

### 通道间带宽误差的建立

### 通道间增益和失调误差的建立

### 采样时钟误差的建立

## 基于折叠内插ADC的时间交织ADC模型仿真

# TIADC时钟失配误差数字校准算法研究

## TIADC时钟失配校准简介

## 时钟失配估计算法研究

### 基于导频测试信号的前台校准技术

#### 基于失配误差数学模型建模的仿真验证

#### 基于折叠内插ADC的时间交织ADC模型的仿真验证

### 基于盲自适应理论的后台校准技术

#### 基于失配误差数学模型建模的仿真验证

#### 基于折叠内插ADC的时间交织ADC模型的仿真验证

## 时钟失配校正算法研究

### 非均匀采样简介

### 微分乘法器级联结构

### 算法仿真分析

## 本章小结

# TIADC非线性误差失配误差数字校准算法研究

## TIADC非线性误差失配误差数字校准简介

## 非线性误差失配误差前台估计算法

## 非线性误差失配误差数字校准技术

## 混合误差性能仿真

# TIADC非线性失配误差校准电路设计

## TIADC数字校准电路概述

### 算法实现性分析

### 校准电路总体设计框图

### 时钟失配校准电路接口定义

## 时钟失配估计算法电路实现

### FFT算法的实现

### IFFT算法的实现

### 绝对值算法的实现

## 时钟失配校正算法电路实现

### 电路仿真验证及结果分析

### 功能仿真验证平台

### 电路仿真及分析

### 电路资源综合报告

## 本章小结

# 总结与展望

## 总结

## 展望