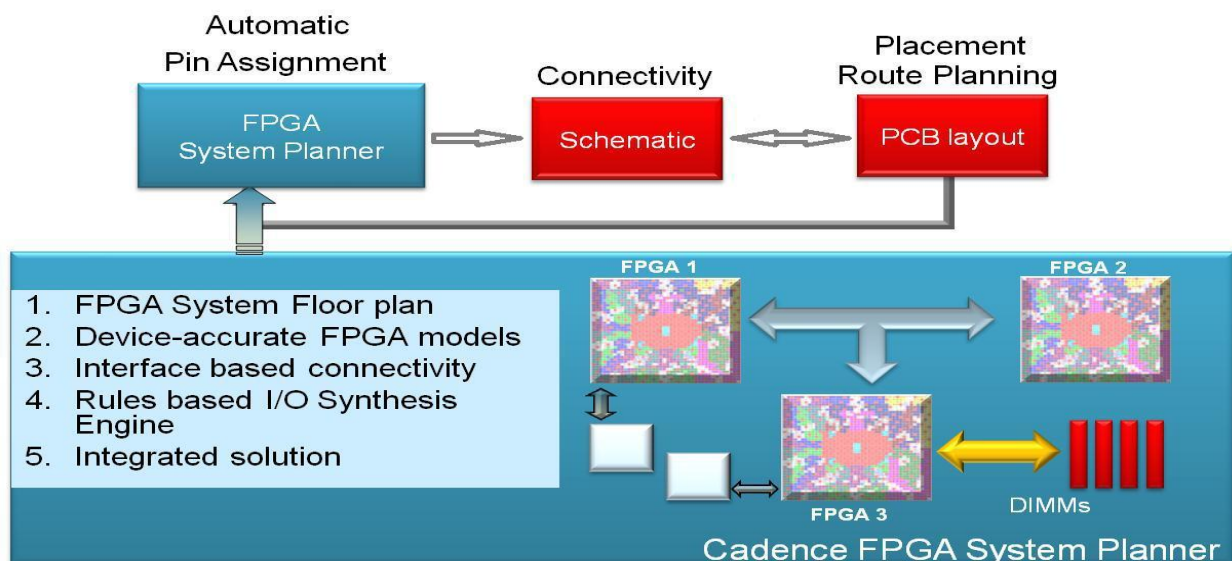


Cadence FSP FPGA 设计解决方案

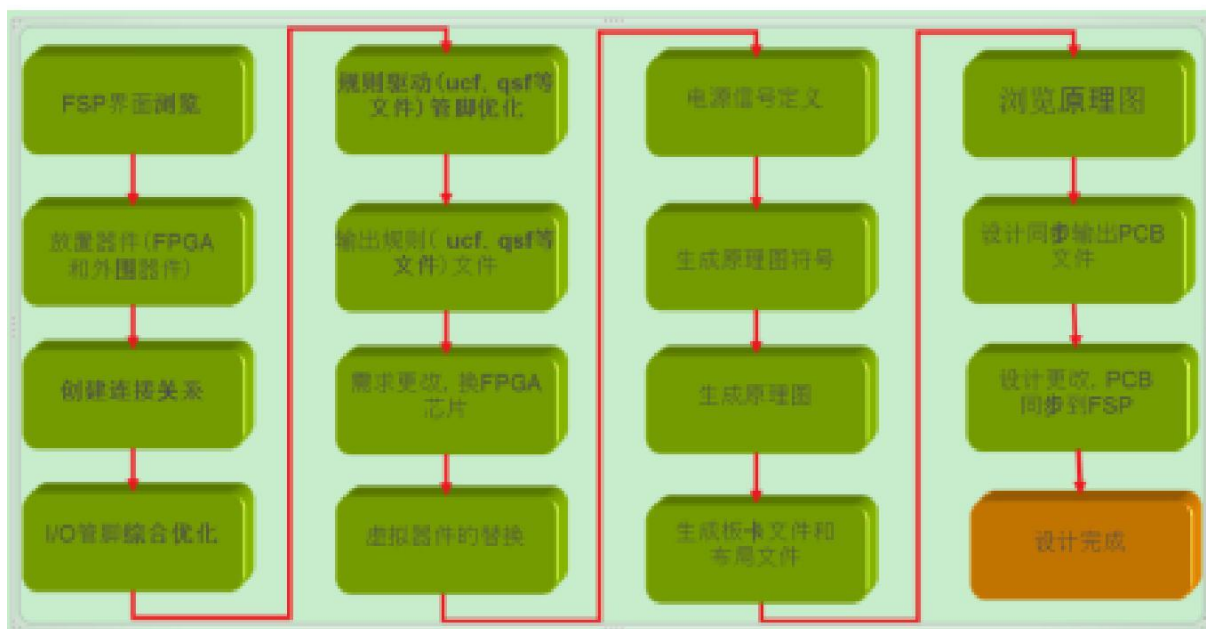
FPGA System Planner (FSP)工具是 Cadence 公司为了 FPGA/PCB 协同设计而推出的一个解决方案工具包。它的主要工作是由软件来自动生成、优化 FPGA 芯片的管脚分配，提高 FPGA/PCB 设计的工作效率和连通性。一个复杂的 FPGA/PCB 的设计，能节约原理图设计工作 50%-90% 的时间，并能节约大量 PCB 设计阶段 FPGA 管脚交换耗费的时间。

1 FSP 相关功能

1. 自动分配管脚——根据布局位置，自动优化；
2. 自动 IO 管脚综合——最少的走线交叉；
3. 原理图符号自动生成——支持 capture 和 Design Entry HDL 原理图符号；
4. 原理图自动生成——支持 capture 和 Design Entry HDL 两个原理图工具；
5. 电源管脚，信号自动连；
6. 支持设计更改——PCB 设计布局、管脚分配信息等更改返回 FSP 软件。



2 FSP 设计流程



3 操作系统支持

- Sun Solaris
- Linux
- IBM AIX
- Windows

联系方式:

科通数字技术有限公司

总部: 深圳市南山区高新南九道微软科通大厦 8-11 层

产品经理: 王其平

手机: 18049720018

邮件: QipingWang@comtech.com.cn

地址: 上海市徐汇区桂平路 426 号华鑫商务中心 2 号楼 7 层 03-04 室

华东地区

联系人: 陈敏敏

手机: 18017922811

邮件: PeterChen@comtech.com.cn

地址: 上海市徐汇区桂平路 426 号华鑫商务中心 2 号楼 7 层 03-04 室

华南及西部地区

联系人: 谭波涛

手机: 15920086575

邮件: terrytan@comtech.com.cn

地址: 深圳市南山区高新南九道微软科通大厦 8-11 层

华北地区

联系人: 党建成

手机: 18010161381

邮件: SudyDang@comtech.com.cn

地址: 北京市海淀区中关村大街 1 号海龙大厦 14 层北区 1418-21