



В ПОМОЩЬ РАДИОЛЮБИТЕЛЮ

Бирюков С. А.

Применение цифровых микросхем серий ТТЛ и КМОП

Параметры, описание работы, схемы включения, рекомендации по применению



В помощь радиолюбителю

Бирюков С. А.

**ПРИМЕНЕНИЕ
ЦИФРОВЫХ МИКРОСХЕМ
СЕРИЙ ТТЛ И КМОП**

Издание второе, стереотипное



Москва, 2000

ББК 32.852

Б64

Бирюков С. А.

Б64 Применение цифровых микросхем серий ТТЛ и КМОП. —
2-е изд., стер. — М.: ДМК, 2000. — 240 с.: ил. (В помощь радиолюбителю).

ISBN 5-89818-049-4

В книге описаны принципы использования интегральных микросхем серий ТТЛ К155, К555, КР1533, КР531 и КМОП К176, К561, КР1554, КР1561, 564. Приведены данные по входным и выходным токам, потребляемой мощности, быстродействию. Рассмотрены схемы соединения микросхем для увеличения разрядности, фрагменты схем цифровых устройств с использованием некоторых микросхем, приведены описания формирователей и генераторов импульсов, квазисинхронных переключателей.

Книга рассчитана на широкие круги радиолюбителей и специалистов.

ББК 32.852

© Бирюков С.А., 1999

© ДМК, 1999

© Бирюков С.А., 2000

© ДМК, 2000

ISBN 5-89818-049-4

Все права защищены. Любая часть этой книги не может быть воспроизведена в какой бы то ни было форме и какими бы то ни было средствами без письменного разрешения владельца авторских прав.

Материал, изложенный в данной книге, многократно проверен. Но, поскольку вероятность наличия технических ошибок все равно существует, издательство не может гарантировать абсолютную точность и правильность приводимых сведений. В связи с этим издательство не несет ответственности за возможный ущерб любого вида, связанный с применением или неприменимостью любых материалов данной книги.

Бирюков Сергей Алексеевич

Применение цифровых микросхем серий ТТЛ и КМОП

Главный редактор **Захаров И. М.**

Научный редактор **Стариков Е. П.**

Ответственный редактор **Гриф А. Я.**

Литературный редактор **Космачева Н. А.**

Верстка **Волков Ю. А., Крапчатов А. И.**

Дизайн обложки **Антонов А. И.**

ЛР № 065625 от 15.01.98

Подписано в печать 6.03.2000. Формат 60×88½₁₆

Гарнитура «Петербург». Печать офсетная.

Усл. печ. л. 15. Тираж 5000. Зак. № 245

Издательство «ЛАЙТ Лтд.», 113093, Москва,
Б. Серпуховская, 8/7, стр. 2.

Отпечатано в полном соответствии с качеством предоставленных
диапозитивов в типографии №9, Волочаевская, 40.

Содержание

Предисловие	4
1 Микросхемы серий ТТЛ	5
1.1. Общие сведения	6
1.2. Микросхемы комбинационного типа малой степени интеграции	20
1.3. Микросхемы последовательностного типа	33
1.3.1. Триггеры	34
1.3.2. Счетчики	42
1.3.3. Регистры	57
1.4. Микросхемы комбинационного типа средней степени интеграции	76
1.4.1. Дешифраторы и шифраторы	76
1.4.2. Мультиплексоры	86
1.4.3. Преобразователи кодов	90
1.4.4. Сумматоры и другие элементы	108
1.5. Ждущие мультивибраторы и генераторы	115
2 Микросхемы серий КМОП	123
2.1. Общие сведения	124
2.2. Микросхемы комбинационного типа малой степени интеграции	128
2.3. Микросхемы последовательностного типа	138
2.3.1. Триггеры	138
2.3.2. Счетчики	141
2.3.3. Регистры	177
2.4. Микросхемы комбинационного типа	183
2.4.1. Дешифраторы и преобразователи кодов	183
2.4.2. Ключи и мультиплексоры	193
2.4.3. Сумматоры и другие элементы	199
2.5. Ждущие мультивибраторы	205
2.6. Микросхемы серии KP1554	207
3 Формирователи и генераторы импульсов	213
Заключение	320

Предисловие

Широкое внедрение цифровой техники в радиолюбительское творчество связано с появлением интегральных микросхем. Цифровые устройства, собранные на дискретных транзисторах и диодах, имели значительные габариты и массу, неадекватно работали из-за большого количества элементов и особенно паяных соединений. Интегральные микросхемы, содержащие в своем составе десятки, сотни, тысячи, а в последнее время многие десятки и сотни тысяч и даже миллионы компонентов, позволили по-новому подойти к проектированию и изготовлению цифровых устройств. Надежность отдельной микросхемы мало зависит от количества элементов и близка к надежности одиночного транзистора, а потребляемая мощность в пересчете на отдельный компонент резко уменьшается по мере повышения степени интеграции.

В результате на интегральных микросхемах стало возможным собирать сложнейшие устройства, изготовить которые в радиолюбительских условиях без применения микросхем было бы совершенство невозможно.

Книга написана на основании большого опыта автора по изучению и применению микросхем серий ТТЛ К155, К555, КР531, КР1533, серий КМОП К176, К561, КР1554, КР1561, 564 и содержит материал, частично нашедший отражение в его статьях, опубликованных в журнале «Радио» в 1982–1998 гг.*, и книгах автора. В настоящем издании описаны общие принципы функционирования комбинационных, последовательностных микросхем, ждущих мультивибраторов и генераторов, приведены схемы соединения микросхем для увеличения разрядности, фрагменты принципиальных схем цифровых устройств с применением различных описываемых микросхем, приведены описания формирователей и генераторов импульсов, квазисенсорных переключателей.

Автор надеется, что данная книга поможет многим радиолюбителям и радиоспециалистам творчески подойти к самостоятельной разработке и изготовлению многих полезных цифровых устройств.

* Под псевдонимом С. Алексеев.

1 Микросхемы серий ТТЛ

Общие сведения	6
Микросхемы комбинационного типа малой степени интеграции	20
Микросхемы последовательностного типа	33
Микросхемы комбинационного типа средней степени интеграции	76
Ждущие мультивибраторы и генераторы	115

2	Микросхемы серий КМОП	123
3	Формирователи и генераторы импульсов	213

1.1. Общие сведения

У нас в стране обширна номенклатура выпускаемых интегральных микросхем. Для построения устройств автоматики и вычислительной техники широкое применение находят цифровые микросхемы серии К155, которые изготавливают по стандартной технологии биполярных микросхем транзисторно-транзисторной логики (ТТЛ). Имеется свыше 100 наименований микросхем серии К155. При всех своих преимуществах – высоком быстродействии, обширной номенклатуре, хорошей помехоустойчивости – эти микросхемы обладают большой потребляемой мощностью. Поэтому им на смену выпускают микросхемы серии К555, принципиальное отличие которых – использование транзисторов с коллекторными переходами, зашунтированными диодами Шоттки. В результате транзисторы микросхем серии К555 не входят в насыщение, что существенно уменьшает задержку выключения транзисторов. К тому же они значительно меньше размеров, что уменьшает емкости их р-п-переходов. В результате при сохранении быстродействия микросхем серии К555 на уровне серии К155 удалось уменьшить ее потребляемую мощность примерно в 4...5 раз.

Дальнейшее развитие микросхем серий ТТЛ – разработка микросхем серии КР1533. Основное эксплуатационное отличие их от схем серии К555 – в 1,5...2 раза меньше потребляемая мощность при сохранении и повышении быстродействия.

Средняя задержка распространения элементов микросхем серии К155, К555, КР1533 примерно 15...20 нс. В случаях, когда требуется более высокое быстродействие, используют микросхемы серии КР531. Для сравнения основных параметров в табл. 1 приведены значения средней потребляемой мощности $P_{ср}$ и средней задержки $t_{з,ср}$ распространения микросхем ТТЛ указанных серий, а также стандартные значения входных $I_{вх}$ и выходных $I_{вых}$ токов и нагрузочной способности N указанных серий микросхем. Некоторые микросхемы допускают большие выходные токи и имеют большую нагрузочную способность, чем указано в табл. 1. Часть микросхем (особенно серии КР531) также имеют отличные от стандартных входные токи. Эти отличия специально указаны далее.

Стандартные выходные уровни лог. 1 составляют 2,4...2,7 В, лог. 0 – 0,36...0,5 В.

Напряжение питания микросхем серий ТТЛ 5 В $\pm 5\%$, для серии КР1533 допуск на напряжение питания $\pm 10\%$.

Микросхемы выпускают в пластмассовых корпусах с 8, 14, 16, 20, 24, 28 выводами, температурный диапазон их работоспособности:

Таблица 1

Параметр	Серия микросхем			
	K155	K555	KP1533	KP531
$P_{ср}$, мВт	10	2	1,2	19
$t_{зср}$, нс	20	18	14	5
$I_{вх}^0$, мА	1,6	0,4	0,2	2
$I_{вх}^1$, мА	0,04	0,02	0,01	0,05
$I_{вых}^0$, мА	16	8	8	20
$I_{вых}^1$, мА	0,4	0,4	0,4	1
N	10	20	40	10

-10...+70 °C. Часть микросхем серий K155 и K555 выпускают в керамических корпусах (их обозначение KM155 и KM555), температурный диапазон работоспособности таких микросхем -45...+85 °C.

На рис. 1 приведены зависимости выходного напряжения от входного для инвертирующих логических элементов упомянутых серий микросхем при температуре +20 °C. Поскольку за порог переключения принимается входное напряжение, при котором выходное равно ему, его нетрудно найти по приведенным зависимостям как точку пересечения с прямой $U_{вых} = U_{вх}$. Из рисунка видно, что микросхемы серии KP1533 имеют наибольший порог переключения - 1,52 В и, как следствие, наибольшую помехоустойчивость.

Рассматриваемые серии имеют в своем составе однотипные микросхемы с совпадающими после номера серии цифровуковыми обозначениями. Логика работы однотипных микросхем, за редким исключением, отмеченным далее, совпадает. Микросхемы серии KP531 ранее не имели в обозначении буквы «Р», а имели в конце обозначения букву «П», например K531ЛАЗП.

В табл. 2 приведены обозначение большинства рассматриваемых микросхем, функциональное назначение, число выводов корпуса, средняя потребляемая мощность, средняя задержка распространения сигнала и номер рисунка, на котором приведено графическое обозначение микросхемы.

В функциональном назначении буквы означают: ОК – микросхемы

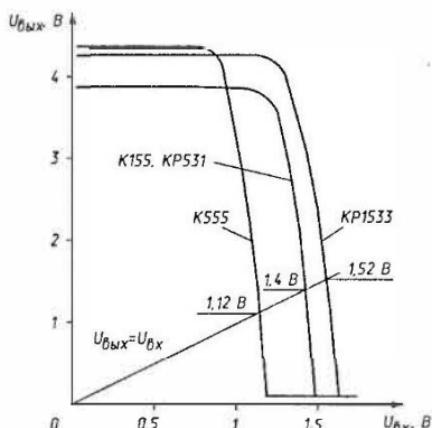


Рис. 1. Зависимость выходного напряжения от входного для инверторов серий ТЛ

имеют выход с открытым коллектором, ОЭ – с открытым эмиттером, Z – выходы могут переводиться в высокоимпедансное состояние.

При разработке принципиальных схем различных устройств всегда возникает вопрос: что делать с неиспользуемыми входами интегральных микросхем. Если по логике работы на вход необходимо подать лог. 0, то его соединяют с общим проводом, если лог. 1 – возможны варианты. Во-первых, неиспользуемые входы микросхем серии К155 можно никуда не подключать, то есть подпаивать к контактной площадке минимальных размеров, к которой (это важно) не подключены никакие проводники. Но при этом несколько уменьшается быстродействие микросхем. Для микросхем серий К555, КР531, КР1533 оставлять входы неподключенными не допускается. Во-вторых, возможно подключение неиспользуемых входов к используемым входам того же элемента, но это увеличивает нагрузку на микросхему-источник сигнала, что также снижает быстродействие. В-третьих, можно подключать неиспользуемые входы микросхем серий К155 и КР531 к выходу инвертирующего элемента, входы которого при этом надо соединить с общим проводом. Наконец, можно объединять неиспользуемые входы микросхем этих серий и подключать их к источнику питания +5 В через резистор сопротивлением 1 кОм (до 20 входов к одному резистору). Входы микросхем серий К555 и КР1533 можно подключать к источнику питания +5 В непосредственно.

Недопустимо подключать ко входу микросхемы проводник, который во время работы может оказаться неподключенным к выходу источника сигнала, например при управлении от кнопки или переключателя, так как это резко снижает помехоустойчивость устройства. Такие проводники следует подключать к источнику +5 В через резистор сопротивлением 1 кОм (до 20 входов к одному резистору). Входы микросхем серий К555 и КР1533 можно подключать к источнику питания +5 В непосредственно.

На печатных платах с использованием микросхем серий К155, К555, КР1533 необходима установка блокировочных конденсаторов между цепью +5 В и общим проводом. Их число определяется одним-двумя конденсаторами емкостью 0,033...0,15 мкФ на каждые пять микросхем. Конденсаторы следует располагать на плате по возможности равномерно. Их следует также установить рядом со всеми микросхемами с мощным выходом (например, К155ЛА6) или с потребляемой мощностью более 0,5 Вт.

Микросхемы серий КР531 требуют особого внимания при разводке цепей питания и общего провода. При изготовлении промышленных

Таблица 2

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
K155АГ1	Одновибратор	14	125	70	146
K155АГ3	2 одновибратора	16	330	30	149
K555АГ3	с перезапуском		110	41	
KР1533АГ3			100	36	
K555АГ4	2 одновибратора	16	55	20	149
KР531АП2	4 двунаправленных буферных элемента (OK)	16	650	40	10
K555АП3	8 инвертирующих буферных элементов (Z)	20	180	20	10
KР1533АП3			125	13,5	
KР531АП3			850	20	
K555АП4	8 буферных элементов (Z)	20	180	20	10
KР1533АП4			150	15,5	
KР531АП4			450	20	
K555АП5	8 буферных элементов (Z)	20	180	20	10
KР1533АП5			135	15	
K555АП6	8 двунаправленных буферных элементов	20	450	35	10
KР1533АП6			275	10	
KР1533АП9	8 инвертирующих двунаправленных буферных элементов	20	188	22,5	10
KР1533АП14	8 буферных элементов (Z)	20	128	24,6	10
KР1533АП15	8 инвертирующих буферных элементов (Z)	20	102	22,5	10
KР1533АП16	8 двунаправленных буферных элементов	20	213	24,8	10
KР531ГГ1	2 генератора	16	750	-	157
K155ИВ1	Шифратор 8-3	16	300	25	99
K555ИВ1			102	16	
K555ИВ3	Шифратор 10-4	16	45	33	102
K155ИД1	Дешифратор 4-10	16	132	-	87
K155ИД3	Дешифратор 4-16	24	250	32	79
KР1533ИД3			75	33	
K155ИД4	2 дешифратора 2-4	16	210	27	83
K555ИД4			55	25,8	
KР1533ИД4			35	30	
K555ИД5	2 дешифратора 2-4 (OK)	16	55	40	83
K555ИД6	Дешифратор 4-10	16	71,5	30	91
K555ИД7	Дешифратор 3-8	16	55	33	92
KР1533ИД7			50	19,5	
KР531ИД7			370	11	

Таблица 2 (продолжение)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис..
KM155ИД8А	Преобразователи кода	24	325	100	113
KM155ИД8Б	для неполного матричного индикатора	24	325	100	113
KM155ИД9	индикатора	24	325	100	114
K155ИД10	Дешифратор 4-10 (ОК)	16	350	50	94
K555ИД10			72,5	50	
KM155ИД11	Преобразователь для управления шкалой в «столбик»	16	850	50	117
KM155ИД12	Дешифратор 3-8 (ОЭ)	16	300	50	117
KM155ИД13	Преобразователь для управления шкалой в «две точки»	16	350	50	117
KP153ЗИД14	2 дешифратора 2-4	16	65	14,7	97
KP531ИД14			450	11	
K555ИД18	Преобразователь кода для семисегментного индикатора	16	65	100	120
K155ИЕ1	Делитель частоты на 10	14	150	30	24
K155ИЕ2	Десятичный счетчик	14	265	100	25
K555ИЕ2			45	50	
KP153ЗИЕ2			65	32,4	
K155ИЕ4	Счетчик по модулю 12	14	255	100	25
K155ИЕ5	Двоичный счетчик	14	265	135	25
K555ИЕ5			45	70	
KP153ЗИЕ5			65	37,4	
K155ИЕ6	Десятичный реверсивный счетчик	16	510	30	28
K555ИЕ6			170	43,5	
KP153ЗИЕ6			110	23	
K155ИЕ7	Двоичный реверсивный счетчик	16	510	30	28
K555ИЕ7			170	43,5	
KP153ЗИЕ7			110	23,5	
K155ИЕ8	Делитель частоты с переменным коэффициентом деления	16	600	25	30
K155ИЕ9	Десятичный синхронный счетчик	16	505	25	33
K555ИЕ9			176	31	
KP153ЗИЕ9			105	20,5	
KP531ИЕ9			635	15	
K155ИЕ10	Двоичный синхронный счетчик	16	176	35	38
KP153ЗИЕ10			105	20,5	
KP531ИЕ10			635	15	

Таблица 2 (продолжение)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	P _{ср} , мВт	t _{3 ср} , нс	Номер рис.
KP1533ИЕ11	Двоичный счетчик с синхронными предустановкой и сбросом	16	105 800	19,5 20	38
KP1533ИЕ12	Десятичный реверсивный счетчик	16	110	24,4	39
KP1533ИЕ13	Двоичный реверсивный счетчик	16	110	24,4	39
K155ИЕ14	Десятичный счетчик с предустановкой	14	295 148 600	25 45 18	42
K555ИЕ14					
KP531ИЕ14					
K555ИЕ15	Двоичный счетчик с предустановкой	14	148 600	45 18	42
KP531ИЕ15					
KP531ИЕ16	Десятичный реверсивный счетчик	16	800	20	43
KP531ИЕ17	Двоичный реверсивный счетчик	16	800	20	43
K555ИЕ18	Двоичный счетчик с синхронными предустановкой и сбросом	16	176 105 800	35 19,5 20	46
KP1533ИЕ18					
KP531ИЕ18					
K555ИЕ19	2 четырехразрядных десятичных счетчика	14	130 120	30 35,5	47
KP1533ИЕ19					
K555ИЕ20	2 четырехразрядных двоичных счетчика	16	130	30	47
K155ИМ1	Одноразрядный сумматор	14	175	55	137
K155ИМ2	Двухразрядный сумматор	14	290	35	139
K155ИМ3	Четырехразрядный сумматор	16	640	45	139
K555ИМ5	2 одноразрядных сумматора	14	85	24	139
K555ИМ6	Четырехразрядный сумматор	16	200	21	139
K155ИП2	Восьмивходовый сумматор по модулю 2	14	294	40	135
K555ИП5	Девятивходовый сумматор по модулю 2	14	148 100 525	50 42 20	135
KP1533ИП5					
KP531ИП5					
K555ИП6	4 двухнаправленных инвертирующих буферных элемента	14	150 110	35 16	10
KP1533ИП6					
K555ИП7	4 двухнаправленных буферных элемента	14	200 160	35 16,5	10
KP1533ИП7					
K155ИР1	Четырехразрядный сдвигающий регистр	14	410	35	50

Таблица 2 {продолжение}

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	$P_{ср}$, мВт	$t_{зср}$, нс	Номер рис.
K555ИР8 KP1533ИР8	Восьмиразрядный сдвигающий регистр	14	148 120	32 17,6	50
K555ИР9 KP1533ИР9	Восьмиразрядный сдвигающий регистр	16	198 140	32 21	50
K555ИР10 KP1533ИР10	Восьмиразрядный сдвигающий регистр	16	190 145	35 19	50
K555ИР11А KP531ИР11	Четырехразрядный реверсивный сдвигающий регистр	16	127 670	24 18	50
KP531ИР12	Четырехразрядный сдвигающий регистр	16	545	15	52
K155ИР13 K1533ИР13	Восьмиразрядный реверсивный сдвигающий регистр	24	580 200	30 21,7	55
K155ИР15 K555ИР15 KP1533ИР15	Четырехразрядный регистр хранения информации (Z)	16	360 100 110	32 28 28	57
K555ИР16 KP1533ИР16	Четырехразрядный сдвигающий регистр (Z)	14	115 150	65 28	59
K155ИР17	Регистр последовательного приближения	24	660	28	60
KP531ИР18	Шестиразрядный регистр хранения информации	16	720	15	64
KP531ИР19	Четырехразрядный регистр хранения информации	16	430	15	64
KP531ИР20	4 мультиплексора 2-1 с памятью	16	600	15	65
KP531ИР21	Статический сдвигатель кода	16	425	18	66
K555ИР22 KP1533ИР22 KP531ИР22	Восьмиразрядный регистр хранения информации (Z)	20	220 135 700	36 15 18	69
K555ИР23 KP1533ИР23 KP531ИР23	Восьмиразрядный регистр хранения информации (Z)	20	248 155 700	34 14 19	69
KP1533ИР24 KP531ИР24	Восьмиразрядный реверсивный сдвигающий регистр	20	190 1125	16 20	70
K555ИР27 KP1533ИР27	Восьмиразрядный регистр хранения информации	20	154 145	27 13	72

Таблица 2 (продолжение)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	P _{ср} , мВт	t _{зср} , нс	Номер рис.
KP1533ИР29	Восьмиразрядный реверсивный сдвигающий регистр	20	176	24,3	74
KP1533ИР31	24-разрядный сдвигающий регистр	28	200	100	75
KP1533ИР33	Восьмиразрядный регистр хранения информации (Z)	20	135	14	76
KP1533ИР34	2 четырехразрядных регистра хранения информации (Z)	24	135	16	77
K555ИР35	Восьмиразрядный регистр хранения информации	20	135	27	78
KP1533ИР35			120	15	
KP1533ИР37	Восьмиразрядный регистр хранения информации (Z)	20	135	15	76
KP1533ИР38	2 четырехразрядных регистра хранения информации (Z)	24	155	13,5	77
K155КП1	Мультиплексор 16-1	24	360	25	105
K155КП2	2 мультиплексора 4-1	16	315	26	105
K555КП2			55	33	
KP1533КП2			70	29	
KP531КП2			350	15	
K155КП5	Мультиплексор 8-1	14	230	27	105
K155КП7	Мультиплексор 8-1	16	260	33	105
K555КП7			55	37	
KP1533КП7			60	30	
KP531КП7			350	15	
K555КП11	4 мультиплексора 2-1 (Z)	16	66	21	105
KP1533КП11			45	26	
KP531КП11			450	16	
K555КП12	12 мультиплексора 4-1 (Z)	16	77	31	105
KP1533КП12			70	15	
KP531КП12			350	15	
K555КП13	4 мультиплексора 2-1 с памятью	16	115	29	105
KP1533КП13			50	30	
K555КП14	4 мультиплексора 2-1 с инверсией (Z)	16	60	21	105
KP1533КП14			37	17	
KP531КП14			400	16	
K555КП15	Мультиплексор 8-1 (Z)	16	60	28	105
KP1533КП15			70	22	
KP531КП15			425	12	
K555КП16	4 мультиплексора 2-1	16	80	22	105
KP1533КП16			100	18	
KP531КП16			420	16	

Таблица 2 (продолжение)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	P _{cp} , мВт	t _{зср} , нс	Номер рис.
KP1533KP17	2 му льтипле ксоп4-1 с инверсией (Z)	16	60	38	105
KP1533KP18	4 му льтипле ксоп2-1 с инверсией	16	50 400	10 16	105
K531KP18					
KP1533KP19	2 му льтипле ксоп4-1 с инверсией	16	50	18	105
K155ЛА1	2 эле ме нтаИ-НЕ	14	55 8,25 4,75 65	18,5 20 18 5	2
K555ЛА1					
KP1533ЛА1					
KP531ЛА1					
K155ЛА2	8И- НЕ	14	26 4,4 3,15 37	18,5 27 18 6	2
K555ЛА2					
KP1533ЛА2					
KP531ЛА2					
K155ЛА3	4 эле ме нтаИ- НЕ	14	110 16,5 9,6 135	18,5 20 12 5	2
K555ЛА3					
KP1533ЛА3					
KP531ЛА3					
K155ЛА4	3 эле мета ЗИ-НЕ	14	82,5 13,5 7 100	18,5 20 10 5	2
K555ЛА4					
KP1533ЛА4					
KP531ЛА4					
K155ЛА6	2 эле ме нта4И- НЕ	14	135 33	18,5 24	2
K555ЛА6					
K155ЛА7	2 эле ме нта4И-НЕ	14	110 12 4,75 60	39 30 31 7,5	2
K555ЛА7					
KP1533ЛА7					
KP531ЛА7					
K155ЛА8	4 эле ме нта4И-НЕ (OK)	14	110 9,6	39 41	2
KP1533ЛА8					
K555ЛА9	4 элеме нта2И-НЕ (OK)	14	16,5 9,6 125	30 38 7,5	2
KP1533ЛА9					
KP531ЛА9					
K155ЛА10	3 эле мета ЗИ-НЕ (OK)	14	82 13 7	30 30 36	2
K555ЛА10					
KP1533ЛА10					
K155ЛА11	4 элемента 2И-НЕ (OK)	14	110 15	20,5 30	2
K555ЛА11					
K155ЛА12	4 элеме нта2И-НЕ	14	270 38,5	18,5 24	2
K555ЛА12					
KP531ЛА12					

Таблица 2 (продолжение)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	P _{ср} , мВт	t _{зср} , нс	Номер рис.
K155ЛА13	4 элемента 2И-НЕ (ОК)	14	270	20	2
K555ЛА13			38,5	30	
KР531ЛА13			290	10	
KР531ЛА16	2 элемента 4И-НЕ	14	155	6,5	2
KР531ЛА17	2 элемента 4И-НЕ (Z)	14	185	10	2
K155ЛА18	2 элемента 2И-НЕ (ОК)	8	355	25	2
K531ЛА19	12И-НЕ (Z)	16	74	7	2
KР1533ЛА21	4 элемента 2И-НЕ	14	23,5	7,5	2
KР1533ЛА22	2 элемента 4И-НЕ	14	11,7	7,5	2
KР1533ЛА23	4 элемента 2И-НЕ (ОК)	14	23,5	22,5	2
KР1533ЛА24	3 элемента 3И-НЕ	14	17,5	8	2
K155ЛД1	2 расширителя 4И-ИЛИ	14	20	—	7
K155ЛД3	Расширитель 8И-ИЛИ	14	10	—	7
K155ЛЕ1	4 элемента 2ИЛИ-НЕ	14	135	18,5	3
K555ЛЕ1			34	20	
KР1533ЛЕ1			15,5	11	
KР531ЛЕ1			190	5,5	
K155ЛЕ2	2 элемента 4ИЛИ-НЕ	16	95	18,5	3
K155ЛЕ3	2 элемента 4ИЛИ-НЕ	14	95	18,5	3
K155ЛЕ4	3 элемента 3ИЛИ-НЕ	14	130	13	3
K555ЛЕ4			32,5	15	
KР1533ЛЕ4			14,5	12	
K155ЛЕ5	4 элемента 2ИЛИ-НЕ	14	285	10,5	3
K155ЛЕ6	4 элемента 2ИЛИ-НЕ	14	285	10,5	3
KР531ЛЕ7	2 элемента 5ИЛИ-НЕ	14	185	6	3
KР1533ЛЕ10	4 элемента 2ИЛИ-НЕ	14	29,5	7,5	3
KР1533ЛЕ11	4 элемента 2ИЛИ-НЕ (ОК)	14	29,5	22,5	3
K155ЛИ1	4 элемента 2И	14	165	23	4
K555ЛИ1			36	24	
KР1533ЛИ1			16	12	
KР531ЛИ1			220	7,5	
K555ЛИ2	4 элемента 2И (ОК)	14	37	35	4
KР1533ЛИ2			16	34,5	
K555ЛИ3	3 элемента 3И	14	28	17,5	4
KР1533ЛИ3			12	11,5	
KР531ЛИ3			170	8	
K555ЛИ4	3 элемента 3И (ОК)	14	25	35	4
KР1533ЛИ4			12	38	
K155ЛИ5	2 элемента 2И (ОК)	14	325	100	4
K555ЛИ6	2 элемента 4И	14	18,5	24	4
KР1533ЛИ6			8	18	
KР1533ЛИ8	4 элемента 2И	14	30,7	9	4

Таблица 2 [продолжение]

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	P _{ср} , мВт	t _{зср} , нс	Номер рчс.
KP1533ЛИ10	3 элемента ЗИ	14	23,2	9,5	4
K155ЛЛ1	4 элемента 2ИЛИ	14	190	18,5	5
K555ЛЛ1			44	22	
KР531ЛЛ1			250	7	
K155ЛЛ2	2 элемента 2ИЛИ	8	340	25	5
KР1533ЛЛ4	4 элемента 2ИЛИ	14	39	10,5	5
K155ЛН1	6НЕ	14	165	18,5	6
K555ЛН1			25	20	
KР1533ЛН1			12	12	
KР531ЛН1			195	5	
K155ЛН2	6НЕ (OK)	14	165	30	6
K555ЛН2			25	30	
KР1533ЛН2			13	34	
KР531ЛН2			185	7,5	
K155ЛН3	6НЕ (OK)	14	155	19	6
K155ЛН5	6НЕ (OK)	14	155	19	6
K155ЛН6	6НЕ (Z)	16	385	16,5	6
KР1533ЛН7	6НЕ (Z)	16	37,5	6,5	6
KР1533ЛН8	6НЕ	14	50	14,5	6
KР1533ЛН10	6НЕ (OK)	14	37,5	20	6
KР1533ЛП3	3 мажоритарных клапана	16	35	42	143
K155ЛП5	4 сумматора по модулю 2	14	250	23	135
K555ЛП5			55	23	
KР1533ЛП5			30	13	
KР531ЛП5			190	10	
K155ЛП7	2 элемента 2И-НЕ + 2 транзистора п-р-п	14	55	100	2
K155ЛП8	4 повторителя (Z)	14	280	15,5	9
K555ЛП8			110	16,5	
K155ЛП9	6 повторителей (OK)	14	150	20	9
K155ЛП10	6 повторителей (Z)	16	425	19	9
K155ЛП11	6 повторителей (Z)	16	425	19	9
K555ЛП12	4 сумматора по модулю 2	14	50	30	135
KР1533ЛП12	(OK)		29,5	32	
KР1533ЛП16	6 повторителей	14	50	8	9
KР1533ЛП17	6 повторителей (OK)	14	50	21	9
K155ЛР1	2 элемента 2И + 2И-ИЛИ-НЕ	14	70	18,5	7
K155ЛР3	2И + 2И + 2И + ЗИ-ИЛИ-НЕ	14	47,5	18,5	7
K155ЛР4	4И + 4И-ИЛИ-НЕ	14	70	18,5	7
K555ЛР4			7	20	
KР1533ЛР4			5	27	
KР531ЛР9	2И + 2И + ЗИ + 4И-ИЛИ-НЕ	14	70	5,5	7

Таблица 2 (продолжение)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	Pср, мВт	tзср, нс	Номер рис.
KP531LP10	2И + 2И + ЗИ + 4И-ИЛИ-НЕ (ОК)	14	68	8	7
K555LP11	ЗИ + ЗИ-ИЛИ-НЕ +	14	12	20	7
KP1533LP11	2И + 2И-ИЛИ-НЕ		9	20	
KP531LP11	2 элемента (2И + 2И-ИЛИ-НЕ)	14	100	5,5	7
K555LP13	ЗИ + 2И + ЗИ + 2И-ИЛИ-НЕ	14	11	20	7
KP1533LP13			7	20	
K155PP5	Преобразователь кода для семисегментного индикатора	14	55	-	110
K155PP6	Преобразователь двоично-десятичного кода в двоичный	16	520	375	128
K155PP7	Преобразователь двоичного кода в двоично-десятичный	16	520	37,5	128
K155PE3	ПЗУ 32 слова по 8 разрядов	16	550	50	127
K155PE21	Комплект микросхем для	16	650	45	122
K155PE22	формирования знаков на	16	650	45	122
K155PE23	матричных индикаторах	16	650	45	122
K155PE24	и дисплеях	16	650	45	122
K555CP1	Элемент сравнения	16	110	33	140
KP1533CP1	четырехразрядных чисел		55	31	
KP531CP1			575	12	
K155TB1	JK-триггер	14	105	32,5	16
K555TB6	2 JK-триггера	14	44	25	16
KP1533TB6			22,5	16,7	
K555TB9	2 JK-триггера	16	22	25	16
KP1533TB9			22,5	16,7	
KP531TB9			250	7	
KP1533TB10	2 JK-триггера	14	22,5	16	16
KP531TB10			250	7	
KP1533TB11	2 JK-триггера	14	22,5	16,7	16
KP531TB11			250	7	
K155TB15	2 JK-триггера	16	150	21,5	16
KP1533TB15			20	15,5	
K155TL1	2 триггера Шмитта 4И-НЕ	14	160	24,5	13
K155TL2	6 триггеров Шмитта НЕ	14	300	25	13
K555TL2			102	22	
KP1533TL2			75	22	
K155TL3	4 триггера Шмитта 2И-НЕ	14	200	25	13
KP531TL3			280	12	
K155TM2	2 D-триггера	14	157	32,5	16
K555TM2			44	32	
KP1533TM2			20	15,5	
KP531TM2			125	9	

Таблица 2 (окончание)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	P_{cp} , мВт	$t_{3, cp}$, нс	Номер рис.
K155TM5	Четырехразрядный регистр хранения информации	14	265	22,5	48
K155TM7 K555TM7	Четырехразрядный регистр хранения информации	16	265 66	27,5 18	48
K155TM8 K555TM8	Четырехразрядный регистр хранения информации	16	225 99 70 480	30 30 17 15	49
KP1533TM8 KP531TM8					
K555TM9 KP1533TM9 KP531TM9	Шестиразрядный регистр хранения информации	16	121 95 720	30 19 15	49
K555TP2 KP1533TP2	4 RS-триггера	16	38,5 27,5	21 22	16

устройств на микросхемах этой серии используют многослойные печатные платы, один из слоев используют в качестве общего провода, другой – в качестве шины питания. Если используют двухслойные платы, шины питания и общего провода выполняют навесными в виде латунных полос шириной около 5 мм, керамические блокировочные конденсаторы емкостью 0,047...0,15 мкФ подпаивают непосредственно к этим шинам (один конденсатор на одну-две микросхемы). В радиолюбительских условиях можно одну сторону печатной платы использовать под общий провод, другую – под сигнальные цепи и под провод питания, конечно, при этом придется устанавливать много перемычек и к каждой микросхеме блокировочный конденсатор.

Как правило, напряжение питания микросхем подводят к выводу с максимальным номером, общий провод – к выводу, номер которого вдвое меньше. Случай исключения из этого правила приведены в табл. 3.

Микросхемы серий K555 и KP1533 можно применять вместо однотипных микросхем серии K155 и совместно с ними, при этом следует иметь в виду, что их нагрузочная способность на микросхемы серии K155 составляет 5. Микросхемы серии KP531 следует применять только в случае необходимости высокого быстродействия, так как они создают большой уровень помех, к которым особенно чувствительны микросхемы серии K555, и потребляют большую мощность.

Цифровые микросхемы по своим функциям делятся на два больших класса – комбинационные и последовательностные. К первому

Таблица 3

Обозначение микросхемы	+5 В	Номер вывода	Общ.
K155ИД1	5		12
K155ИЕ2	5		10
K555ИЕ2	5		10
K155ИЕ4	5		10
K155ИЕ5	5		10
K555ИЕ5	5		10
K155ИМ2	4		11
K155ИМ3	5		12
KР153ЗИР31	14		28
K155TM5	4		11
K155TM7	5		12
K555TM7	5		12

относятся микросхемы, не имеющие внутренней памяти (состояние выходов этих микросхем однозначно определяется уровнями входных сигналов в данный момент времени). Ко второму – микросхемы, состояние выходов которых определяется не только уровнями входных сигналов в данный момент времени, но и последовательностью состояний в предыдущие моменты времени из-за наличия внутренней памяти.

К комбинационным относятся простые логические микросхемы И-НЕ, И-ИЛИ-НЕ, НЕ, ИЛИ-НЕ, И, ИЛИ, более сложные элементы – дешифраторы, мультиплексоры, сумматоры по модулю 2, полные сумматоры, преобразователи кодов для семисегментных и матричных индикаторов, шифраторы, программируемые постоянные запоминающие устройства, преобразователи двоично-десятичного кода в двоичный и обратно, однонаправленные и двунаправленные буферные элементы, мажоритарные клапаны, триггеры Шмитта, которые, однако, имеют внутреннюю память и могут быть отнесены и к последовательностным микросхемам, а также некоторые другие.

К последовательностным микросхемам относятся триггеры, счетчики, сдвигающие регистры, оперативные запоминающие устройства и некоторые другие микросхемы.

Ждущие мультивибраторы нельзя отнести однозначно ни к одному из упомянутых классов, так как внутренняя память этих микросхем помнит изменение входных сигналов ограниченное время, после чего состояние выходов микросхемы ни от чего не зависит. То же самое относится и к генераторным микросхемам.

1.2. Микросхемы комбинационного типа малой степени интеграции

Существует много типов микросхем ТТЛ малой степени интеграции, различающихся по функциональному назначению, нагрузочной способности, схеме выходного каскада. Работа логических элементов этих микросхем достаточно проста. Для элементов И выходной уровень лог. 1 формируется при подаче на все входы элемента уровней лог. 1, для элемента ИЛИ для формирования уровня лог. 1 на выходе достаточно подачи хотя бы на один вход уровня лог. 1. Элементы И-НЕ (основной элемент серий ТТЛ) и ИЛИ-НЕ дополнительно инвертируют выходной сигнал, элемент И-ИЛИ-НЕ состоит из нескольких элементов И, выходы которых подключены к входам элемента ИЛИ-НЕ.

По нагрузочной способности микросхемы можно разделить на стандартные ($N = 10$ для серий К155 и КР531 и $N = 20$ и 40 для микросхем серий К555 и КР1533 соответственно), микросхемы с повышенной нагрузочной способностью ($N = 30$ и более), микросхемы со специальным выходным каскадом, обеспечивающим значительно более высокую нагрузочную способность в одном из логических состояний. Некоторые типы микросхем выпускают с так называемым «открытым» коллекторным выходом.

Отдельно следует отметить специальный класс микросхем с третьим состоянием выходного каскада, называемым также еще «высокоимпедансным», или «Z-состоянием», при котором микросхема отключается по своему выходу от нагрузки. Это, как правило, буферные элементы с относительно большой нагрузочной способностью.

На рис. 2 приведены графические обозначения микросхем ТТЛ, выполняющих функции И-НЕ – самой многочисленной группы простых логических микросхем.

Микросхемы ЛА1 – ЛА4 имеют стандартную для своей серии нагрузочную способность, микросхемы ЛА6 и ЛА12 всех серий, КР1533ЛА21 – КР1533ЛА24 – втрое большую (здесь и далее в тексте в названии оставлена только та его часть, которая определяет тип триггера, счетчика, логического элемента и т. п., если такие же обозначения используются в микросхемах нескольких серий).

Микросхемы ЛА7 – ЛА11, ЛА13, КР1533ЛА23 выполнены с открытым коллектором, нагрузочная способность для ЛА7 – ЛА11 в состоянии лог. 0 стандартная, для ЛА13 и КР1533ЛА23 – втрое большая. Максимально допустимое напряжение, которое можно подавать

на выход микросхемы ЛА11, находящейся в состоянии лог. 1, – 12 В, для остальных – 5,5 В.

Микросхема **KP531ЛА16** (рис. 2) – два мощных магистральных усилителя, выполняющих функцию И-НЕ. Нагрузочная способность каждого усилителя 60 мА в состоянии лог. 0 и 40 мА в состоянии лог. 1 при выходном напряжении 2 В, что позволяет работать на линию связи с волновым сопротивлением 50 Ом, нагруженную на конце. Кроме того, гарантируется, что при выходном напряжении 2,7 В в состоянии лог. 1 выходной ток составляет не менее 3 мА.

Микросхема **KP531ЛА17** (рис. 2) – два элемента И-НЕ с возможностью перевода выхода в высокомпедансное состояние при подаче на вход Е лог. 1. При подаче на вход Е лог. 0 выходы активны, допустимые выходные токи составляют 50 мА в состоянии лог. 0 и 32 мА в состоянии лог. 1 при выходном напряжении 2 В, что обеспечивает возможность работы на линию связи с волновым сопротивлением 75 Ом. Дополнительно гарантируется, что при выходном напряжении 2,7 В в состоянии лог. 1 выходной ток составляет не менее 3 мА.

Входные токи микросхем KP531ЛА12, KP531ЛА13, KP531ЛА16, KP531ЛА17 по сигнальным входам в состоянии лог. 0 – 4 мА, по входам Е – 2 мА.

Микросхема **K155ЛА18** (рис. 2) выполнена с открытым коллектором, ее выходное напряжение в состоянии лог. 0 не более 0,5 В при выходном втекающем токе 100 мА и не более 0,8 В при токе 300 мА. Максимальное напряжение на выходе в состоянии лог. 1 – 30 В, что позволяет коммутировать нагрузку мощностью до 9 Вт – электромагнитные реле, мало мощные электродвигатели. Лампы накаливания, однако, можно использовать на номинальный ток не более 60 мА, так как сопротивление нити лампы в холодном состоянии значительно меньше номинального.

Микросхема **KP531ЛА19** (рис. 2) – двенадцативходовый элемент И-НЕ с возможностью перевода выхода в высокомпедансное состояние при подаче лог. 1 на вход Е. В состоянии лог. 1 при выходном напряжении 2,4 В микросхема допускает выходной ток до 6,5 мА, в состоянии лог. 0 – 20 мА.

Микросхема **K155ЛП7** (рис. 2) – два стандартных логических элемента И-НЕ с двумя объединенными входами и два n-p-n транзистора с предельно допустимым коллекторным напряжением 30 В и максимальным током коллектора 300 мА. Подложка микросхемы подключена к выводу 8, что позволяет, подключив ее к источнику отрицательного напряжения, коммутировать транзистором и отрицательные сигналы, не выходящие по амплитуде за напряжение этого источника.

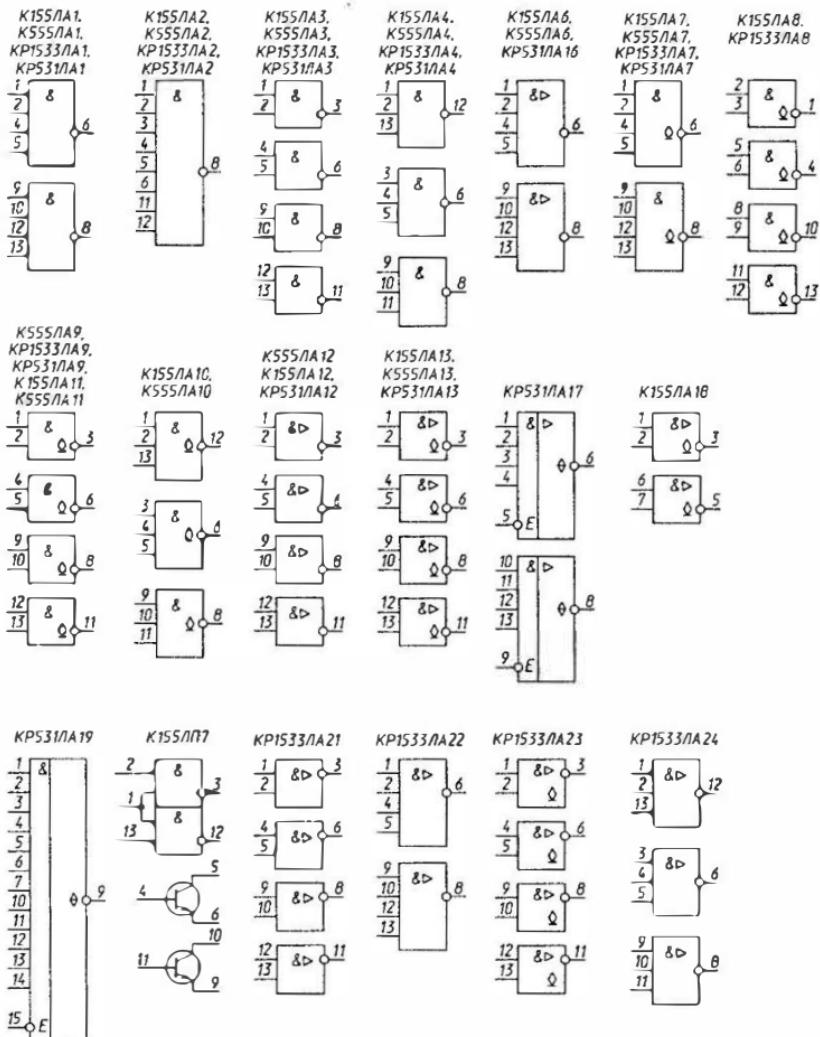


Рис. 2. Микросхемы И-НЕ

На рис. 3 приведены графические обозначения микросхем, выполняющих функцию ИЛИ-НЕ. На входах микросхем **K155ЛЕ2**, **K155ЛЕ3** установлены дополнительные элементы И, позволяющие стробировать входные сигналы. Нагрузочная способность микросхем **ЛЕ1 – ЛЕ4**, **KР531ЛЕ7** стандартная для соответствующей серии, микросхем **K155ЛЕ5** и **K155ЛЕ6** в состоянии лог. 0 – 48 мА, что соответствует $N = 30$, в состоянии лог. 1 – выше. Микросхема **K155ЛЕ5** может обеспечить при выходном напряжении 2,4 В вытекающий ток 2,4 мА, микросхема **K155ЛЕ6** – 13,2 мА. Для микросхемы **K155ЛЕ6**

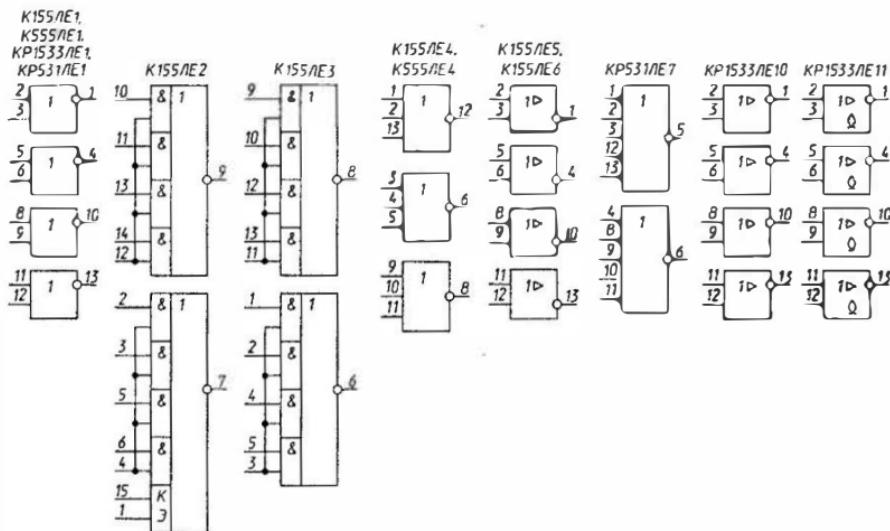


Рис. 3. Микросхемы ИЛИ-НЕ

нормирован ток при выходном напряжении 2 В – он составляет не менее 42,4 мА, то есть эта микросхема может обеспечивать работу на нагрузку 50 Ом, например, на коаксиальный кабель с волновым сопротивлением 50 или 75 Ом, согласованный на конце.

Микросхемы **KР1533ЛЕ10** и **KР1533ЛЕ11** имеют нагрузочную способность втрое большую стандартной для микросхем этой серии. Микросхема **KР1533ЛЕ11** выполнена с открытым коллектором, максимальное напряжение, которое можно подать на ее выход в закрытом состоянии, – 5,5 В.

На рис. 4 приведены графические обозначения микросхем, выполняющих функцию И. Микросхемы **ЛИ1**, **ЛИ3**, **ЛИ6** имеют стандартную для своих серий нагрузочную способность, микросхемы **ЛИ2**

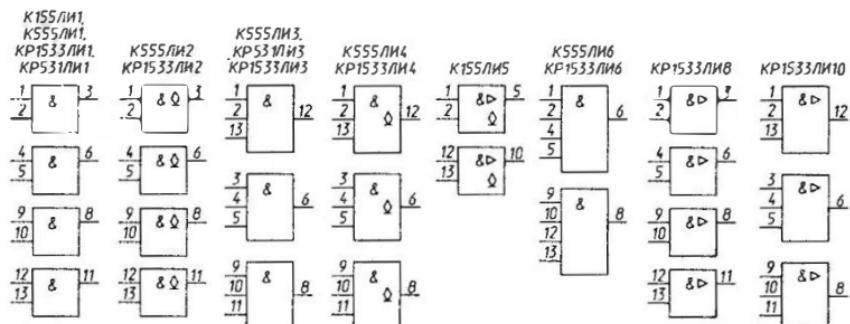


Рис. 4. Микросхемы И

и ЛИ4 выполнены с открытым коллектором, их нагрузочная способность в состоянии лог. 0 стандартная, в состоянии лог. 1 допускается подача напряжения 5,5 В.

Микросхема **K155ЛИ5** выполнена с открытым коллектором, ее нагрузочная способность такая же, как у K155ЛА18.

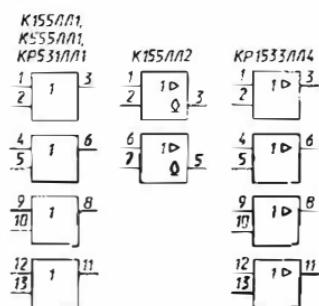


Рис. 5. Микросхемы ИЛИ

Микросхема **KP1533ЛЛ4** имеет нагрузочную способность втрое большую стандартной для микросхем этой серии.

На рис. 6 приведены графические обозначения микросхем, выполняющих функцию НЕ (инверторы). Микросхемы **ЛН1** имеют стандартную нагрузочную способность, а **ЛН2**, **K155ЛН3**, **K155ЛН5** выполнены с открытым коллектором и имеют стандартную нагрузочную способность в состоянии лог. 0. Для K155ЛН3 и K155ЛН5 дополнительно гарантируется, что при втекающем токе 40 мА выходное напряжение в состоянии лог. 0 не превышает 0,7 В. Допустимое напряжение на выходе микросхемы в состоянии лог. 1 составляет 5,5, 30 и 15 В для ЛН2, К155ЛН3 и К155ЛН5 соответственно.

Микросхема **K155ЛН6** (рис. 6) – шесть мощных инверторов с возможностью перевода выходов в высокоимпедансное состояние. Управление состоянием выходов производится по двум равноправным входам управления Е (1 и 15), собранным по схеме, выполняющей функцию И. При подаче на оба указанных входа лог. 0 выходы инверторов переходят в активное состояние и инвертируют входные сигналы, при подаче хотя бы на один вход лог. 1 – переходят в высокоимпедансное состояние.

Нагрузочная способность инверторов довольно велика – при лог. 0 на выходе выходной втекающий ток может достигать 32 мА, при этом выходное напряжение не более 0,4 В, при лог. 1 на выходе выходной вытекающий ток – до 5,2 мА при выходном напряжении 2,4 В.

Микросхема **KP1533ЛН7** (рис. 6) – шесть инверторов с повышенной нагрузочной способностью и возможностью перевода выходов в высокоимпедансное состояние. Инверторы объединены в две группы,

Микросхемы KP1533ЛИ8 и KP1533ЛИ10

имеют нагрузочную способность втрое большую стандартной для микросхем этой серии.

На рис. 5 приведены графические обозначения микросхем, выполняющих функцию ИЛИ. Микросхема **ЛЛ1** имеет стандартную нагрузочную способность, микросхема **K155ЛЛ2** выполнена с открытым коллектором и имеет нагрузочную способность такую же, как K155ЛА18.

Микросхема **KP1533ЛЛ4** имеет нагрузочную способность втрое большую стандартной для микросхем этой серии.

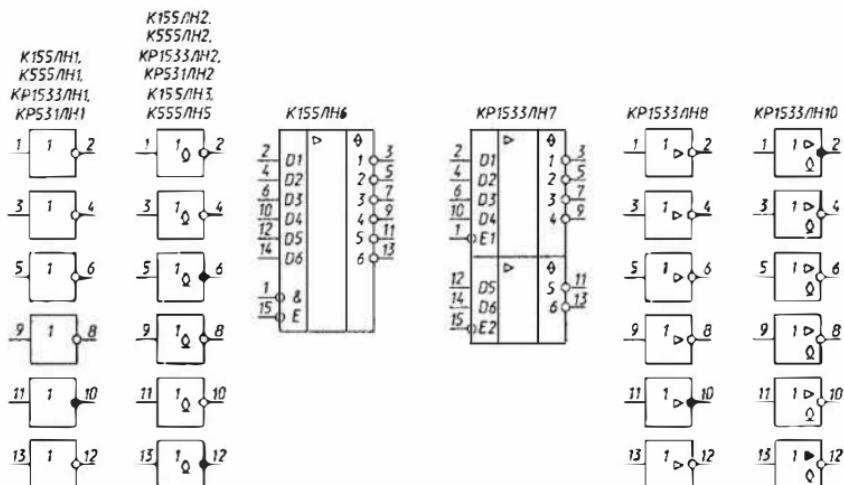


Рис. 6. Микросхемы НЕ

у каждой из которых свой вход управления. Подача лог. 0 на вход Е1 включает инверторы с выходами 1–4, на вход Е2 – с выходами 5 и 6. Нагрузочная способность микросхемы 12 мА при 0,4 В в состоянии лог. 0 и 3 мА при 2,4 В в состоянии лог. 1.

Микросхема **KP1533LN8** (рис. 6) – шесть инверторов с повышенной нагрузочной способностью; максимальный уровень в состоянии лог. 0 – 0,4 В привтекающем токе 12 мА и 0,5 В при 24 мА, минимальный уровень в состоянии лог. 1 2,4 В при вытекающем токе 3,0 мА и 2,5 В при 0,4 мА.

Микросхема **KP1533LN10** имеет нагрузочную способность втрое большую стандартной для микросхем этой серии. Микросхема выполнена с открытым коллектором, максимальное напряжение, которое можно подать на ее выход в закрытом состоянии – 5,5 В.

На рис. 7 приведены графические обозначения микросхем, выполняющих функцию И-ИЛИ-НЕ и расширителей И-ИЛИ. Все микросхемы И-ИЛИ-НЕ имеют стандартные выходы, кроме **KP531LP10**, которая выполнена с открытым коллектором, допустимое напряжение для нее в состоянии лог. 1 – 5,5 В. Следует отметить различие микросхем **K155LP4** и **K555LP4**, **KP1533LP4**, а также **K555LP11**, **KP1533LP11** и **KP531LP11**. Микросхемы **K155LP1**, **K155LP3**, **K155LP4** имеют входы для подключения расширителей И-ИЛИ **K155LD1** и **K155LD2**, увеличивающих число групп И в функции ИЛИ этих микросхем. Аналогичные входы для расширения числа входов по ИЛИ имеет микросхема **K155LE2**.

Однако более простой способ построения элементов И или ИЛИ с большим числом входов – каскадное соединение микросхем,

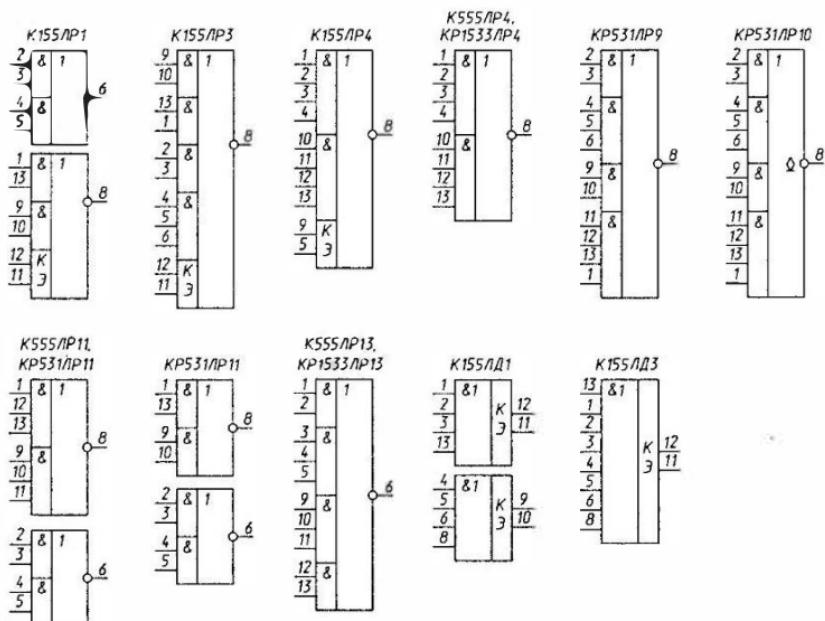


Рис. 7. Микросхемы И-ИЛИ-НЕ и расширители И-ИЛИ

выполняющих функции И-НЕ и ИЛИ-НЕ. На рис. 8 (а) приведена схема элемента И на 16 входов, на рис. 8 (б) – элемента ИЛИ на 32 входа. На рис. 8 (в) приведена схема элемента совпадения, формирующего на своем выходе лог. 1 при лог. 1 на четырех верхних по схеме входах и лог. 0 на трех нижних. Такой элемент может использоваться для дешифрации определенных состояний счетчиков и других устройств.

На рис. 9 приведены графические обозначения микросхем – повторителей входного сигнала.

Микросхема **ЛП8** – четыре повторителя входного сигнала с высокомощным состоянием. При лог. 0 на управляющем входе Е сигналы с входа D элемента проходят на выход элемента без инверсии. При лог. 1 на входе E выход элемента переходит в высокомощное состояние. При лог. 0 на выходе микросхема K155LП8 обеспечивает втекающий ток 16 мА, при лог. 1 – вытекающий 5,2 мА, K555LП8 – 24 мА и 2,6 мА соответственно.

Микросхема **K155LП9** (рис. 9) – шесть повторителей входного сигнала с открытым коллектором, ее выходные параметры такие же, как и у K155LН3.

Микросхема **K155LП10** (рис. 9) – шесть мощных повторителей с возможностью перевода выходов в высокомощное состояние.

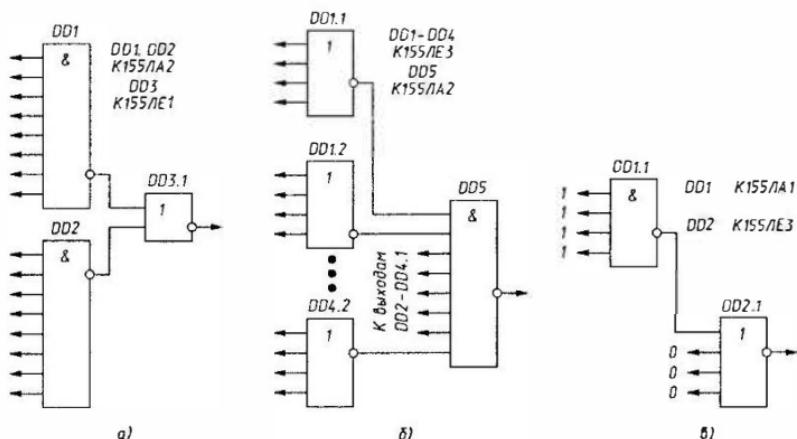


Рис. 8. Многовходовые элементы И (а), ИЛИ (б),
элемент совпадения на четыре лог. 1 и три лог. 0 (в)

Логика управления и нагрузочная способность этой микросхемы такие же, как и у К155ЛН6.

Микросхема К155ЛП11 (рис. 9) – шесть мощных повторителей, подобных повторителям микросхемы К155ЛП10, но разбитых на две группы, каждая из которых имеет свой вход управления. Подача лог. 0 на вход Е1 включает повторители с выходами 1–4, вход Е2 управляет выходами 5 и 6. Нагрузочная способность микросхемы К155ЛП11 такая же, как у К155ЛН6.

Микросхемы КР1533ЛП16 и КР1533ЛП17 имеют нагрузочную способность втрое большую стандартной для микросхем этой серии. Микросхема КР1533ЛП17 выполнена с открытым коллектором,

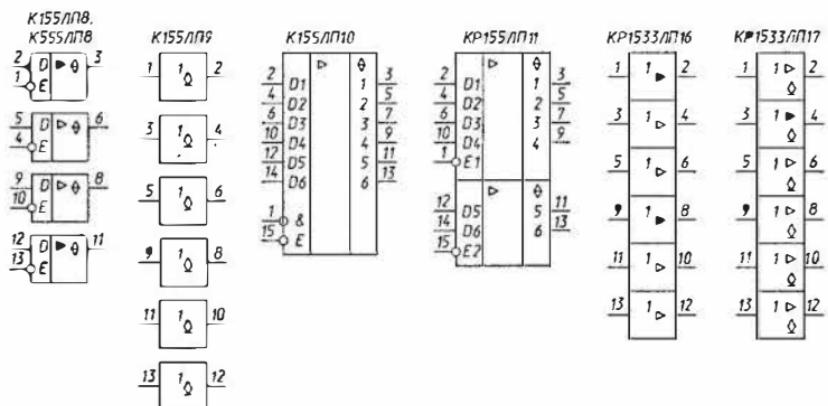


Рис. 9. Микросхемы повторителей

максимальное напряжение, которое можно подать на ее выход в закрытом состоянии – 5,5 В.

Основное назначение микросхем-повторителей входного сигнала, имеющих возможность перевода выходов в высокоимпедансное состояние, – поочередная подача на одну магистраль сигналов от различных источников. Причем благодаря большой нагрузочной способности микросхем магистраль может иметь большую емкость и большое число подключенных к ней нагрузок и источников сигналов. Эти микросхемы находят широкое применение также в качестве буферных элементов, в особенности в микропроцессорных микросхемах. Для таких же целей служат далее рассматриваемые микросхемы, графические обозначения которых приведены на рис. 10.

Микросхема **KP531АП2** – четыре пары буферных неинвертирующих элементов с открытым коллектором, частично соединенных между собой. Сигналы могут передаваться со входов A1 – A4 на двунаправленные выходы C1 – C4 при лог. 0 на входе EA и лог 1 на входе EB, с двунаправленных выводов C1 – C4 на выходы B1 – B4 при лог. 0 на входе EB и лог. 1 на входе EA. При подаче лог. 1 на оба входа EA и EB выходы B1 – B4 и C1 – C4 переходят в высокоимпедансное состояние. Одновременная подача лог. 0 на входе EA и EB не допускается. Попарное соединение выводов A1 – A4 и B1 – B4 превращает микросхему в четыре двунаправленных ключа. максимальный выходной ток в состоянии лог. 0 – 60 мА, максимальные входное и выходное напряжения в состоянии лог. 1 – 10,5 В, входной ток в состоянии лог. 0 не превышает 0,15 мА.

Микросхема **АП3** (рис. 10) – восемь инвертирующих буферных элементов с повышенной нагрузочной способностью и возможностью перевода выходов в высокоимпедансное состояние. Элементы разбиты на две группы по четыре, у каждой из групп свой вход управления для включения элементов и их перевода в третье состояние (E1 и E2). Включение элементов каждой группы происходит при подаче на соответствующий вход (E1 и E2) лог. 0, переход в высокоимпедансное состояние – при подаче лог. 1. Выходной втекающий ток микросхемы K555АП3 в состоянии лог. 0 при напряжении на выходе 0,5 В может достигать 24 мА, вытекающий в состоянии лог. 1 при напряжении на выходе 2 В – 15 мА. Для микросхем KP1533АП3 максимальный уровень лог. 0 0,4 В при втекающем токе 12 мА и 0,5 В при 24 мА. Минимальный уровень лог. 1 2,4 В при вытекающем токе 3 мА и 2,5 В при 0,4 мА. Нагрузочная способность микросхемы KP531АП3 в состоянии лог. 0 64 мА, в состоянии лог. 1 3 мА при выходном

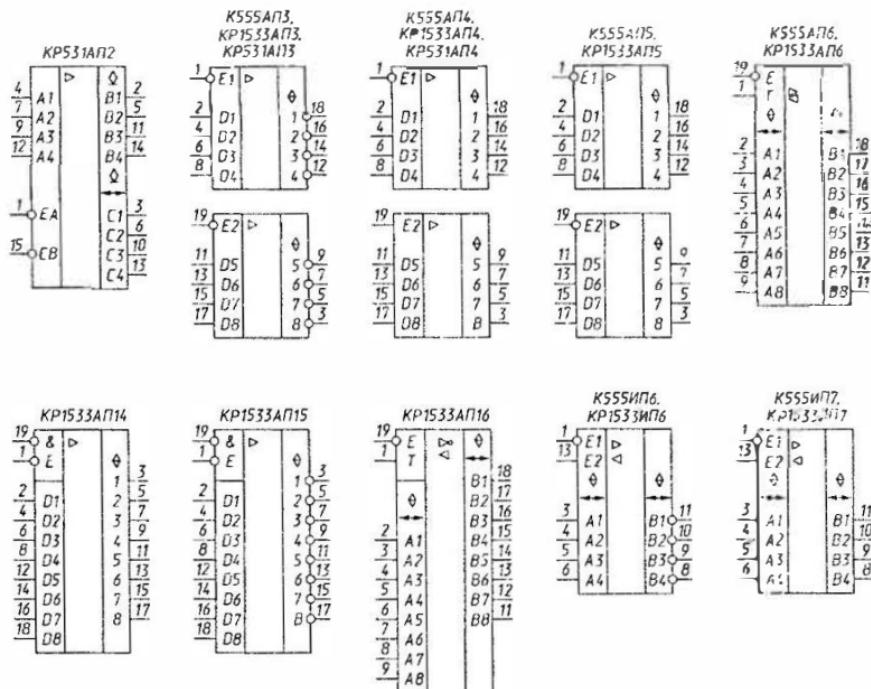


Рис. 10. Буферные микросхемы

напряжении 2,4 В и 15 мА при 2 В. Входные токи по сигнальным входам D1 – D8 в состоянии лог. 0 0,4 мА.

Микросхема АП4 (рис. 10) – восемь аналогичных буферных элементов без инверсии. Отличие ее в том, что один из входов включения элементов и их перевода в третье состояние (Е1) – инверсный, подобно АП3, второй (Е2) – прямой. Нагрузочная способность этой микросхемы такая же, как у АП3.

Микросхема АП5 (рис. 10) – восемь неинвертирующих буферных элементов, обе группы которых имеют инверсные входы управления включением. В остальном эта микросхема аналогична АП4.

Микросхемы АП3 – АП5 служат для буферизации и коммутации сигналов в микропроцессорных устройствах, например, сигналов адреса, сигналов управления при организации внутренних и внешних шин микро-ЭВМ. Основное их назначение – обеспечение односторонней передачи информации. Однако при необходимости с их помощью можно обеспечить и двухстороннюю передачу. На рис. 11 в качестве примера показано соединение выводов микросхемы АП4 для получения двухстороннего буферного элемента. При подаче лог. 0 на объединенные между собой входы Е1 и Е2 происходит передача сигнала

от расположенных слева по рисунку выводов микросхемы (входы A1 – A4) к правым (B1 – B4), при подаче лог. 1 – наоборот: от B1 – B4 к A1 – A4. Два треугольника в среднем поле графического обозначения микросхемы символизируют усиление и направление передачи сигнала, верхний – при подаче активного сигнала на вход E1 (для инверсного входа – лог. 0), нижний – на вход E2 (для прямого входа – лог. 1).

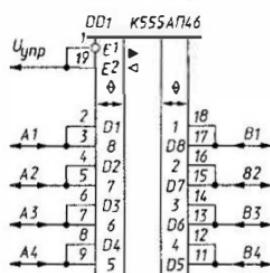


Рис. 11. Микросхема K555AP4 в качестве двунаправленного буфера

Интересно отметить, что расположение информационных входов и выходов микросхем АП3 – АП5 сделано специально такое, как показано на рис. 11, – для удобного их соединения.

Однако для организации двунаправленной передачи информации удобнее использовать специально предназначенные для этой цели микросхемы, описываемые далее.

Микросхема АП6 (см. рис. 10) – восемь двунаправленных неинвертирующих буферных элементов. Кроме двух групп информационных выводов A1 – A8 и B1 – B8, микросхема имеет два входа управления – Е и Т. Сигнал лог. 0, подаваемый на

вход Е, разрешает включение буферных элементов, лог. 1 – переводит все выводы микросхемы в Z-состояние. Сигнал на входе Т действует при лог. 0 на входе Е и определяет направление передачи сигналов – при лог. 1 на входе Т выводы A1 – A8 являются входами, B1 – B8 – выходами, при лог. 0 – наоборот; B1 – B8 – входы, A1 – A8 – выходы. Два треугольника у входа Т символизируют усиление и направление распространения сигнала, верхний – при лог. 1 на входе Т, нижний – при лог. 0.

Микросхема АП6 по своему функционированию (но, к сожалению, не по разводке выводов) соответствует микросхеме KP580ВА86, но потребляет в 1,7 раза меньшую мощность (K555АП6).

Микросхема KP1533АП14 (рис. 10) содержит восемь односторонних буферных элементов с возможностью перевода их выходов в высокомпедансное состояние. При подаче на оба входа разрешения Е лог. 0 выходы микросхемы переходят в активное состояние и на них появляются без инверсии сигналы с соответствующими входов D1 – D8. При поступлении на любой из входов Е лог. 1 выходы переходят в высокомпедансное состояние. Микросхема KP1533АП15 (рис. 10) аналогична микросхеме KP1533АП14, только она инвертирует входные сигналы.

Микросхема KP1533АП16 (рис. 10) состоит из восьми двунаправленных буферных элементов и, в основном, аналогична микросхеме

KP1533AP6. Она инвертирует сигналы при передаче их с выводов А на выводы В и не инвертирует их при передаче в обратном направлении. На графическом изображении микросхемы KP1533AII16 для отражения этого свойства у вывода T, определяющего направление передачи информации, верхний треугольник, символизирующий передачу сигналов с выводов А на выводы В при подаче на вход T лог. 1, дополнен кружком инверсии, а нижний треугольник (на входе T – лог. 0) показан без такого кружка.

Микросхема ИП6 (рис. 10) – четыре двунаправленных инвертирующих буферных элемента. Логика работы входов управления E1 и E2 следующая: при лог. 0 на обоих входах передача сигналов происходит от выводов A1 – A4 к выводам B1 – B4, при лог. 1 на обоих входах – от выводов B1 – B4 к A1 – A4. При лог. 1 на входе E1 и лог. 0 на входе E2 все информационные выводы микросхемы переходят в Z-состояние, подача лог. 0 на вход E1 и лог. 1 на вход E2 одновременно недопустима. Треугольники на графическом обозначении микросхемы и входов E1 и E2 символизируют усиление и направление распространения информации при подаче активных сигналов на эти входы.

Нагрузочная способность микросхемы ИП6 такая же, как у АП3.

Микросхема ИП7 отличается от ИП6 только тем, что не инвертирует сигналы.

На рис. 12 в качестве примера показано использование буферных микросхем для подключения внешних устройств к компьютеру «Радио-86РК». Если из всех внешних устройств ограничиться лишь таймером KP580ВИ53, его вполне можно смонтировать на

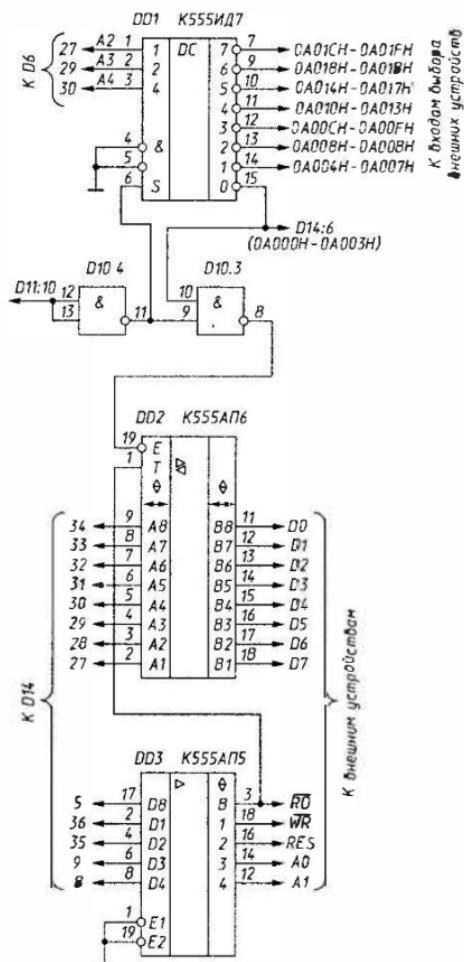


Рис. 12. Буферные микросхемы в компьютере «Радио-86РК»

плате компьютера без буферных элементов. Если же предполагается подключение нескольких внешних устройств (таймер, часы, АЦПУ, модем и др.), из-за малой нагрузочной способности центрального процессора КР580ВМ80 необходимы буферные элементы.

На рис. 12 микросхема DD3 обеспечивает буферизацию управляющих сигналов RD, WR, RES и двух младших адресов A0 и A1. Микросхема DD2 буферизирует двунаправленную шину данных. Включение этой микросхемы по входу E должно происходить лишь при обращении к внешним устройствам, что обеспечивается микросхемой DD1 и элементами D10.4 и D10.3.

В основном варианте компьютера «Радио-86РК» адреса A000H – BFFFH использованы для микросхемы D14. Практически используются только четыре адреса – A000H, A001H, A002H, A003H. Установкой дешифратора DD1 можно обеспечить при сохранении этих адресов для D14 использование следующих четырех адресов A004H, A005H, A006H, A007H – для первого внешнего устройства, например таймера; следующих четырех A008H – A00BH – для второго; следующих четырех A00CH – A00FH – для третьего и т. д., всего можно будет подключить семь дополнительных внешних устройств, для каждого из которых будет отведено четыре адреса. Если входы 1, 2, 4 дешифратора DD1 подключить к другим выходам адреса микропроцессора D6, например, A10, A11, A12, на каждое внешнее устройство будет отведено по 1024 адреса.

Элементы D10.4 и D10.3 необходимы для выключения DD2 при обращении микропроцессора к D14, то есть по адресам A000H – A003H. В этом случае лог. 0 с выхода 0 DD1 включает D10.3 и лог. 1 с его выхода выключает DD2. Направление передачи сигнала через DD2 определяется сигналом RD. При чтении из внешнего устройства сигнал RD

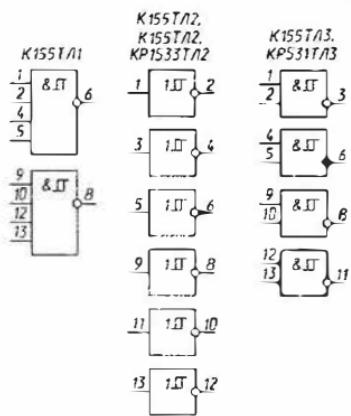


Рис. 13. Триггеры Шмитта

принимает значение лог. 0 и происходит передача сигналов через DD2 от внешнего устройства к микропроцессору, в остальных случаях – от микропроцессора к внешнему устройству.

На рис. 13 приведены микросхемы – инвертирующие триггеры Шмитта. Микросхема K155TЛ1 – два четырехвходовых элемента И-НЕ, микросхема ТЛ3 – четыре двухвходовых, микросхема ТЛ2 – шесть инверторов.

Указанные микросхемы при плавном изменении входного сигнала обеспечивают

скачкообразное переключение выходного (рис. 14). При повышении напряжения на входе элемента микросхемы от нуля выходное напряжение скачком изменяется с лог. 1 на лог. 0 при напряжении на входе около 1,65 В. При снижении напряжения на входе обратное изменение выходного напряжения происходит при напряжении на входе около 0,85 В для триггеров Шмитта серий K155 и K555TL2 и около 1,2 В для KP531TL3.

Триггеры Шмитта применяют для формирования ТТЛ-сигнала из синусоидального, для приема сигналов при большом уровне помех, в формирователях и генераторах импульсов и в других случаях.

На рис. 15, а показана схема формирователя импульса сброса при включении питания, обеспечивающего крутой фронт при большой длительности импульса, на рис. 15, б – простейшего генератора импульсов.

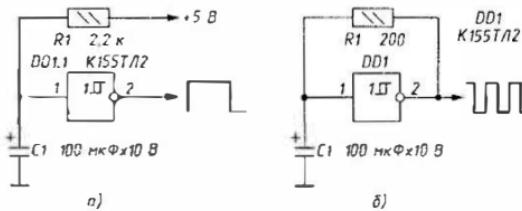


Рис. 15. Формирователь импульса начальной установки (а) и генератор импульсов на триггере Шмитта (б)

Изучение работы более сложных микросхем удобно продолжить с микросхемами последовательностного типа.

1.3. Микросхемы последовательностного типа

Микросхемы последовательностного типа, как уже указывалось, характеризуются наличием памяти. Запись информации в ячейки памяти этих микросхем или изменение содержащейся в них информации производится импульсами. Входы микросхем для подачи импульсов записи могут быть статическими или динамическими. Статические входы характеризуются тем, что импульс, поданный на этот вход, действует в течение всего времени, пока он подан. Как правило, это входы сброса

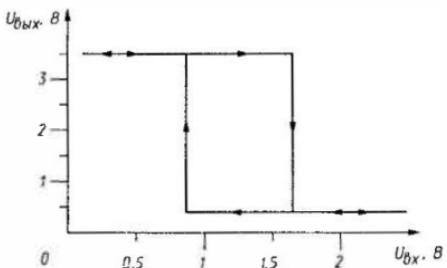


Рис. 14. Зависимость выходного напряжения от входного для триггеров Шмитта серий K155 и K555

триггеров, счетчиков и регистров, входы, стробирующие предварительную установку.

Для динамических входов характерно срабатывание по фронту, то есть микросхема чувствительна не к самому импульсу в течение всего времени, пока он подан, а лишь к его фронту или спаду. Точнее, запись (изменение) информации происходит только в моменты смены сигнала на динамическом входе с лог. 1 на лог. 0 или с лог. 0 на лог. 1.

В большинстве случаев для динамических входов безразлично, по- даются на вход импульсы положительной или отрицательной полярности (здесь и далее под импульсом отрицательной полярности понимается изменение сигнала с лог. 1 до лог. 0 с последующим изменением с лог. 0 на лог. 1), запись (изменение) информации про- исходит при изменении сигнала с лог. 1 на лог. 0 для одних типов мик- росхем, с лог. 0 на лог. 1 для других типов.

При разработке устройств следует придерживаться правила – все последовательностные микросхемы должны переключаться по спадам тактовых импульсов, поэтому при описании микросхем, имею- щих динамические входы, указывается, что они срабатывают по спадам импульсов соответствующей полярности. На схемах включения микросхем для импульсов, подаваемых на динамические входы, стрелками отмечены спады импульсов, по которым срабатывают мик- росхемы, а на графических обозначениях микросхем на их динами- ческих входах штрихом отмечено направление перепада, по которо- му происходит срабатывание.

1.3.1. Триггеры

Основу последовательностных цифровых структур составляют триг- геры различных типов, которые могут использоваться самостоятель- но или в составе счетчиков, регистров и т. д.

Триггеры ТТЛ-микросхем различаются по своим возможностям. Так называемые JK- и D-триггеры ТМ2 могут работать в счетном ре- жиме, то есть менять свое состояние на противоположное на каждый импульс, приходящий на счетный вход триггера. Триггеры других микросхем могут работать только в режиме хранения информации, за- писываемой в них в момент подачи тактовых импульсов. На рис. 16 приведены графические обозначения описываемых далее триггеров.

Триггер **K155TB1** имеет девять входов: R – установки в 0, S – уста- новки в 1, C – тактовых импульсов, J и K – управляемые (по три вхо- да, объединенных по схеме И), а также прямой и инверсный (обозна-чен кружком) выходы. При подаче лог. 0 на вход R триггер

устанавливается в нулевое состояние, при котором на прямом выходе лог. 0, на инверсном – лог. 1. При подаче лог. 0 на вход S триггер устанавливается в единичное состояние. При подаче лог. 0 одновременно на оба входа (R и S) триггера на обоих выходах появляется лог. 1. Состояние триггера после снятия лог. 0 со входов R и S определяется тем, с какого из входов лог. 0 снят последним. Аналогично управляются по входам R и S все описываемые далее триггеры ТТЛ.

Сложнее происходит работа триггера при подаче сигналов на входы C, J и K. Наиболее простой режим – при лог. 1 на входах J и K. В этом случае JK-триггер работает, как обычный триггер со счетным входом: по спаду каждого положительного импульса на тактовом входе C состояние триггера меняется на противоположное. Если хотя бы на одном входе J и на одном входе K одновременно лог. 0, состояние триггера при подаче импульсов по тактовому входу C не меняется.

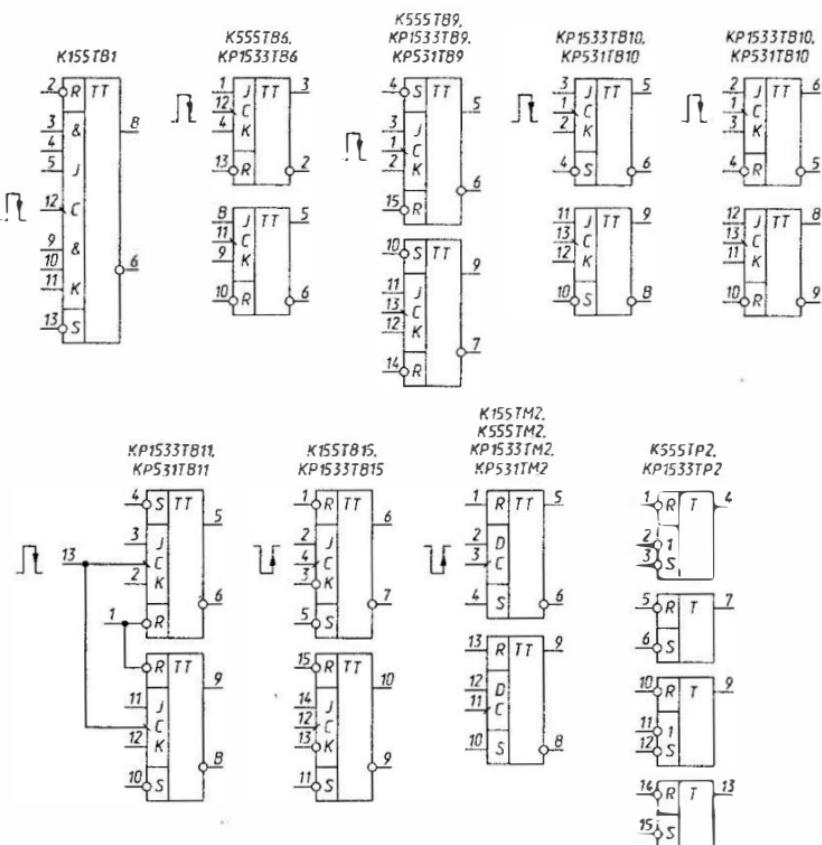


Рис. 16. Микросхемы триггеров

Если на всех входах J лог. 1, хотя бы на одном входе K – лог. 0, по спаду положительного импульса на входе C триггер устанавливается в единичное состояние независимо от своего предыдущего. Если хотя бы на одном входе J лог. 0, на всех входах K – 1, по спаду импульса на входе C триггер устанавливается в нулевое состояние.

Изменение сигналов на J- и K-входах при лог. 0 на входе C не влияет на состояние JK-триггера. Если же на входе C лог. 1, изменение сигналов на J- и K-входах само по себе не влияет на состояние выходов, но запоминается. Если триггер находится в нулевом состоянии и во время действия положительного тактового импульса на всех входах J была кратковременно лог. 1, по спаду импульса положительной полярности триггер перейдет в единичное состояние независимо от состояния входов J и K на момент спада. Аналогично, если триггер находится в единичном состоянии и во время действия тактового импульса на всех входах K была кратковременно лог. 1, по спаду тактового импульса триггер перейдет в нулевое состояние независимо от состояния входов J и K.

Предельная частота работы триггера K155TB1 10 МГц.

Микросхема **TB6** (рис. 16) – сдвоенный JK-триггер. Каждый триггер имеет вход для подачи тактовых импульсов C, входы для подачи информации J и K, вход сброса R. Приоритетом пользуется вход R – при подаче на него лог. 0 триггер устанавливается в нулевое состояние, при котором на прямом выходе триггера – лог. 0, на инверсном – лог. 1. При лог. 1 на входе R возможна запись информации со входов J и K. Переключение триггера происходит по спаду импульсов положительной полярности на входе C. Если перед спадом сигнала на входе C на входе J лог. 1, на входе K лог. 0, триггер установится в единичное состояние, если на входе J лог. 0, на входе K лог. 1 – в нулевое. Если на входах J и K лог. 0, переключение по спаду импульса на входе C не произойдет; если на обоих входах лог. 1, триггер по спаду на входе C переключится в противоположное состояние. Для переключения триггера важна информация на входах J и K непосредственно перед переходом на входе C уровня лог. 1 в лог. 0, поэтому информация на входах J и K может меняться как при лог. 0, так и при лог. 1 на входе C. Предельная частота работы триггеров микросхем K555TB6 и KP1533TB6 – 30 МГц.

Микросхема **TB9** (рис. 16) – также два JK-триггера, имеющих дополнительно ко входам триггеров K555TB6 еще входы установки в единичное состояние S при подаче лог. 0 на вход S. В остальном логика работы этих триггеров аналогична логике работы TB6.

Предельная частота работы триггеров микросхем К555ТВ9 и КР1533ТВ9 – 30 МГц.

Микросхема **ТВ10** (рис. 16) – два JK-триггера, функционирующих аналогично триггерам микросхем ТВ9, но отличающихся наличием лишь одного установочного входа. Этот вход можно считать входом установки в состояние 1 (вход S), можно считать входом сброса (вход R), в этом случае входы J и K и прямой и инверсный выходы меняются местами. Оба варианта графического обозначения триггера приведены на рис. 16.

Микросхема **ТВ11** (рис. 16) – два аналогичных JK-триггера со входами установки и сброса, входы сброса и тактовые входы этих триггеров соответственно объединены.

Предельная работоспособность триггеров КР1533ТВ10 и КР1533ТВ11 – 30 МГц, триггеров КР531ТВ9 – КР531ТВ11 – 80 МГц. Входные токи триггеров серии КР531 по некоторым входам увеличены – для выводов S всех триггеров – 7 мА, R для КР531ТВ11 – 14 мА, C для КР531ТВ9 и КР531ТВ10 – 4 мА, для КР531ТВ11 – 8 мА.

Микросхема **ТВ15** – сдвоенный JK-триггер (рис. 16), каждый из которых имеет входы: R и S – для установки в 0 и 1 при подаче лог. 0 на соответствующий вход, C – для подачи тактовых импульсов и J и K – информационные. Особенность микросхемы в том, что входы K – инверсные. В отличие от описанных выше JK-триггеров переключение происходит по спаду импульсов отрицательной полярности на входе C.

Счетный режим переключения триггера на каждый импульс осуществляется при подаче на вход J лог. 1, на вход K – лог. 0. Если на входы J и K подать лог. 1, по спаду импульса отрицательной полярности произойдет установка триггера в 1, если на эти входы подать лог. 0 – в 0. Объединение входов J и K превращает триггеры микросхемы в D-триггеры, аналогичные триггерам микросхем ТМ2, описываемых ниже. При J = 0, K = 1 происходит блокировка переключения, и триггеры микросхемы ТВ15 на импульсы на входе C не реагируют. Сигналы на входах J и K можно изменять как при лог. 0, так и при лог. 1 на входе C – для переключения триггера играют роль сигналы на этих входах лишь непосредственно перед переходом напряжения на входе C с лог. 0 на лог. 1.

Предельная частота функционирования триггеров К155ТВ15 – 25 МГц, КР1533ТВ15 – 34 МГц.

Микросхема **ТМ2** (рис. 16) содержит два D-триггера. Триггер D-типа имеет вместо входов J и K один вход D. По входам R и S

D-триггер работает так же, как и JK-триггер. Если на входе D лог. 0, по спаду импульса отрицательной полярности на входе С триггер устанавливается в нулевое состояние, при лог. 1 на входе D по спаду импульса отрицательной полярности на входе С триггер устанавливается в единичное состояние.

Для получения режима счетного триггера вход D соединяют с инверсным выходом триггера, в этом случае триггер меняет свое состояние на противоположное по спадам входных импульсов отрицательной полярности.

Предельная частота функционирования триггеров K155TM2 – 15 МГц, K555TM2 – 25 МГц, KP1533TM2 – 40 МГц, KP531TM2 – 80 МГц. Входные токи микросхемы KP531TM2 в состоянии лог. 0 составляют 4 мА по входам С и S, 6 мА по входу R, 2 мА по входу D.

На основе JK- и D-триггеров TM2 строятся счетчики и делители частоты.

Для построения двоичных счетчиков счетные входы JK-триггеров K155TB1, TB6, TB9 – TB11 соединяют с прямыми выходами предыдущих триггеров, а D-триггеров TM2 и JK-триггеров TB15 с инверсными (рис. 17). Отличие в подключении входов связано с тем, что триггеры микросхем TM2 и TB15 срабатывают по спаду импульсов отрицательной полярности, а остальные – по спаду импульсов положительной полярности.

Состояние счетчика (число поступивших на его вход импульсов после установки в 0) однозначно определяется состоянием его триггеров. В частности, для четырехразрядных счетчиков состояние может быть определено по формуле

$$Q = P_1 Y_1 + P_2 Y_2 + P_3 Y_3 + P_4 Y_4$$

где $Y_i = 0$ или 1 – состояние i-го триггера ($i = 1 - 4$, начиная со входа счетчика); $P_i = 2^i - 1$ – вес i-го разряда счетчика. О таких счетчиках

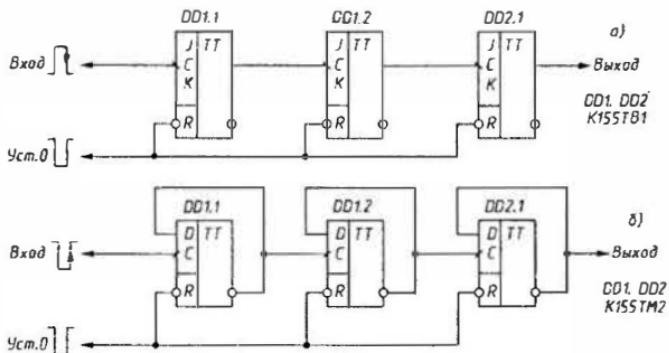


Рис. 17. Двоичные счетчики на JK- [a] и D-триггерах [б]

говорят, что они работают в весовом коде 1-2-4-8. Счетчик может быть построен так, что его весовой код будет отличаться от рассмотренного. Так, для четырехразрядных счетчиков получили распространение коды 1-2-4-6, 1-2-2-4 и др. Существуют такие структуры счетчиков, состояние которых не может быть выражено приведенной выше формулой. О таких счетчиках говорят, что они работают в невесовом коде. Их состояния определяют по временным диаграммам или таблицам переходов. Сказанное о четырехразрядных счетчиках распространяется на счетчики любой разрядности.

Делители частоты (далее просто делители) отличаются от счетчиков тем, что в них используется только один выход — выход последнего триггера. Таким образом, n -разрядный двоичный счетчик всегда можно рассматривать как делитель на 2^n .

Часто необходимо осуществить деление частоты на некоторое целое число m , не являющееся степенью двойки, в таких случаях обычно используют n -разрядный двоичный счетчик ($2^n > m$) и вводом дополнительных логических связей обеспечивают пропуск $2^n - m$ состояний в процессе счета. Этого можно достичнуть, например, принудительной установкой счетчика в 0 при достижении состояния m или принудительной установкой счетчика в состояние $2^n - m$ при его переполнении.

Возможны и другие способы. Например, наиболее часто применяемая декада (счетчик с коэффициентом пересчета 10) на JK-триггерах K155TB1 строится по схеме рис. 18 (а). При подаче импульсов с 1-го по 8-й декада работает как обычный двоичный счетчик импульсов. К моменту подачи восьмого импульса на двух входах J четвертого

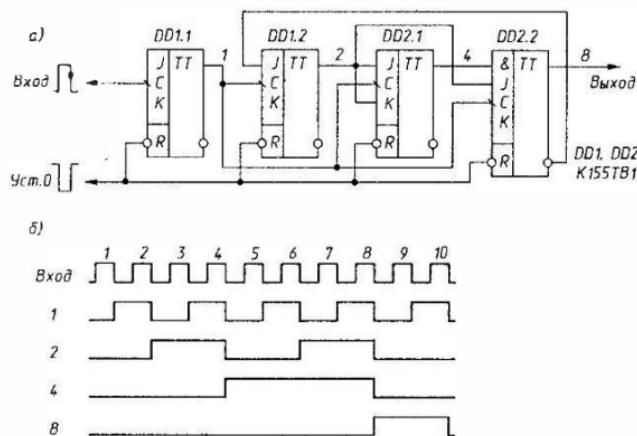


Рис. 18. Декада на JK-триггерах K155TB1 (а) и диаграмма ее работы (б)

триггера формируется уровень лог. 1, восьмым импульсом этот триггер переключается в единичное состояние и уровень лог. 0 с его инверсного выхода, подаваемый на вход J второго триггера, запрещает его переключение в единичное состояние под действием десятого импульса. Десятый импульс восстанавливает нулевое состояние четвертого триггера, и цикл работы делителя повторяется.

Декада на рис. 18 (а) работает в весовом коде 1-2-4-8. Временная диаграмма ее работы приведена на рис. 18 (б).

Декада на D-триггерах, схема которой приведена на рис. 19 (а), работает в невесовом коде. Временная диаграмма ее работы приведена на рис. 19 (б).

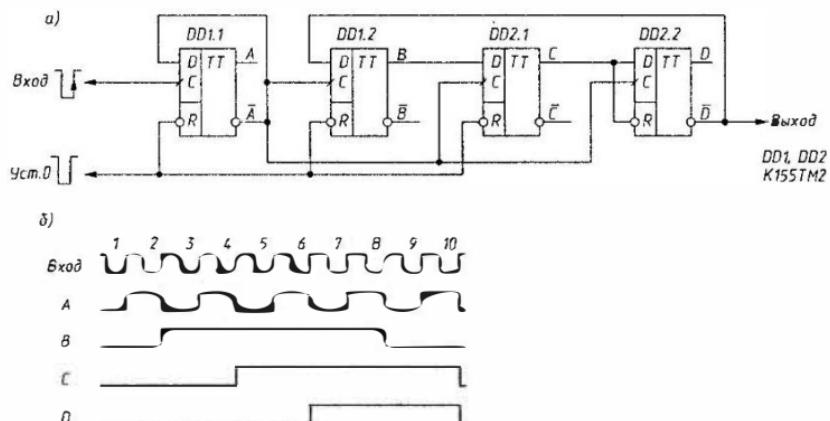


Рис. 19. Декада на D-триггерах TM2 (а) и диаграмма ее работы (б)

Построение счетчиков с коэффициентом пересчета 10 (декад) на триггерах TB6, TB9, TB10 отличается от построения на триггерах K155TB1, так как у триггеров указанных микросхем по одному входу J и K .

На рис. 20 приведена схема декады, работающей в весовом коде 1-2-4-8. Для увеличения числа входов J до необходимого использован один элемент микросхемы K555ЛИ1. На рис. 21 (а) приведена схема декады, выходной код которой не является весовым. Работа декады проиллюстрирована на диаграмме рис. 21 (б). Элемент DD3 не

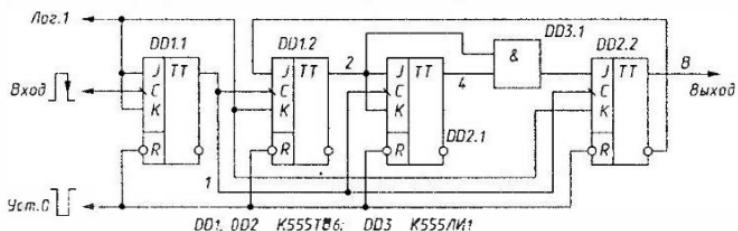


Рис. 20. Декада на JK-триггерах в коде 1-2-4-8

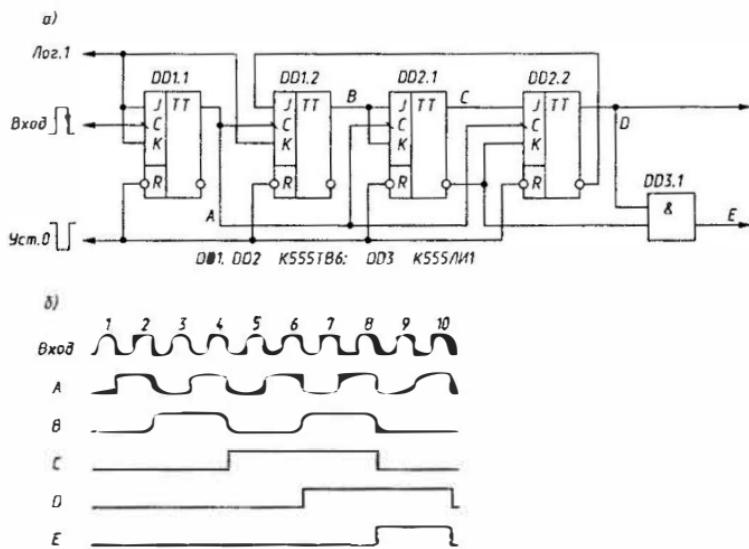


Рис. 21. Декада на JK-триггерах (а) и диаграмма ее работы (б)

является обязательным, он преобразует код работы декады в весовой код 1-2-4-8 (выходы А, В, С, Е), что может быть необходимым для подключения к декаде дешифратора или преобразователя кода для семисегментного индикатора.

Декада, схема которой приведена на рис. 22 (а), также работает в невесовом коде. Делитель на пять DD1.2, DD2.1, DD2.2 этой декады выполнен на основе сдвигающего регистра с перекрестными связями

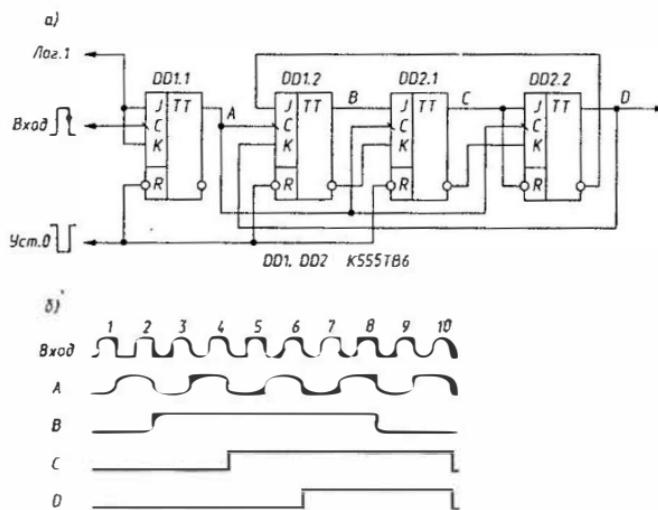


Рис. 22. Декада на JK-триггерах (а) и диаграмма ее работы (б)

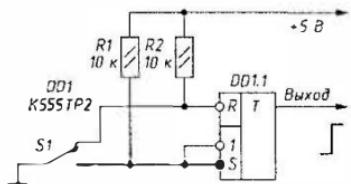


Рис. 23. Подавитель дребезга на микросхеме K555TP2

так же, как и декады на D-триггерах рис. 19 (а). Коэффициент деления шесть такого регистра уменьшен до пяти за счет подключения входа R триггера DD2.2 к прямому выходу триггера DD2.1. Временная диаграмма работы приведена на рис. 22 (б).

Микросхема **TP2** (см. рис. 16) – четыре RS-триггера. Два триггера микросхемы имеют по одному входу R и S, два других – по одному входу R и по два входа S. Сброс и установка триггеров в 1 происходят при подаче лог. 0 соответственно на входы R и S. Входы S тех триггеров, где их два, собраны как логический элемент ИЛИ для сигналов лог. 0, поэтому для установки триггеров в состояние 1 достаточно подать лог. 0 на один из входов S, состояние второго при этом не играет роли. Если на входы R и S триггера подать лог. 0, на выходе триггера – лог. 1. Состояние триггера после снятия сигналов лог. 0 со входов R и S будет определяться тем, с какого из входов лог. 0 будет снят последним.

Микросхему TP2 можно использовать для подавления дребезга контактов (рис. 23) и в других случаях.

1.3.2. Счетчики

В состав рассматриваемых серий ТГЛ-микросхем входит большое число счетчиков и делителей частоты, различающихся по своим свойствам и назначению.

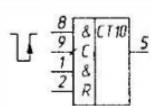


Рис. 24.

Микросхема
K155IE1

Микросхема **K155IE1** (рис. 24) – делитель частоты на 10. Установка триггеров микросхемы в 0 осуществляется подачей лог. 1 одновременно на два объединенных по схеме И входа R. Рабочая полярность входных счетных импульсов, подаваемых на входы C, отрицательная. Импульсы можно подавать или отдельно на каждый из входов (на второй вход

должна при этом подаваться лог. 1), или одновременно на оба входа. Одновременно с каждым десятым входным импульсом на выходе формируется равный ему по длительности выходной импульс отрицательной полярности. Многокаскадные делители частоты можно строить, соединяя входы C последующих каскадов с выходами предыдущих.

Микросхемы **IE2**, **K155IE4** и **IE5** (рис. 25) содержат по четыре счетных триггера. В каждой микросхеме один из триггеров имеет отдельный вход C1 и прямой выход, три оставшихся триггера соединены между собой так, что образуют делитель на 8 в микросхеме IE5,

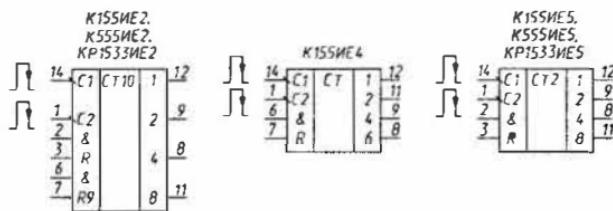


Рис. 25. Микросхемы IE2, IE4, IE5

на 6 в К155ИЕ4 и на 5 в ИЕ2. При соединении выхода первого триггера с входом С2 цепочки из трёх триггеров образуются соответственно делители на 16, 12 и 10. Делители на 10 и 16 работают в коде 1-2-4-8, делитель на 12 – в коде 1-2-4-6. Микросхемы имеют по два входа R установки в 0, объединенные по схеме И. Сброс (установка в 0) триггеров производится при подаче лог. 1 на оба входа R. Микросхема ИЕ2 имеет, кроме того, входы R9 для установки в состояние 9, при котором первый и последний триггеры декады находятся в единичном состоянии, остальные – в нулевом.

Наличие входов установки, объединенных по схеме И, позволяет строить делители частоты с различными коэффициентами деления в пределах 2–6 без использования дополнительных логических элементов. На рис. 26 приведены схема декады на микросхеме К155ИЕ4 и ее временная диаграмма. До прихода десятого импульса декада работает как делитель частоты на 12. Десятый импульс переводит триггеры микросхемы в состояние 10, при котором на выходах 4 и 6 микросхемы формируются уровни лог. 1. Эти уровни, поступая на входы

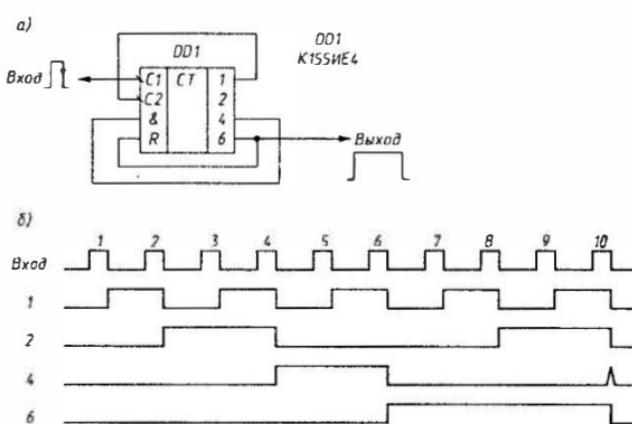


Рис. 26. Делитель частоты на 10 на микросхеме К155ИЕ4 (а) и диаграмма его работы (б)

К микросхемы, переводят ее в 0, в результате чего коэффициент пересчета К становится равным 10.

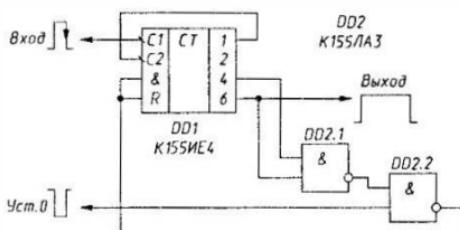


Рис. 27. Декада на микросхеме K155IE4 с возможностью установки в 0

Для установки рассмотренной декады в 0 внешним сигналом необходимо введение в нее логических элементов И-НЕ (рис. 27).

В табл. 4 приведены номера выводов микросхем, которые нужно соединить между собой для получения различных К. Все делители, полученные соединением выводов по табл. 4, работают по одному принципу – при достижении состояния, соответствующего необходимому коэффициенту пересчета, происходит установка счетчика в 0. Исключение составляет делитель на 7 на микросхеме IE2. В этом делителе после подсчета шести импульсов на входах R9 формируются уровни лог. 1, поэтому из состояния 5 делитель сразу переходит в состояние 9, минуя 6, 7 и 8. Код работы этого делителя – невесовой.

Делители на микросхемах IE5 и IE2 работают в весовом коде 1-2-4-8, на микросхеме K155IE4 – в коде 1-2-4-6 при использовании входа 14 и в коде 1-2-3 – при использовании входа 1.

Микросхемы IE6 и IE7 – реверсивные счетчики. Первый из них – двоично-десятичный, второй – двоичный. Оба работают в коде 1-2-4-8. Цоколевка обеих микросхем одинакова (рис. 28), различие в том, что первый считает до 10, второй до 16.

Рассмотрим для примера работу микросхемы IE6. В отличие от рассмотренных ранее счетчиков, эта микросхема имеет большее число

Таблица 4

К	K155IE2				K155IE4				K155IE5			
	Вход	Вых.	Соединить выводы	Вход	Вых.	Соединить выводы	Вход	Вых.	Соединить выводы	Вход	Вых.	Соединить выводы
2	14	12	!	-	14	12	-	14	12	-	-	-
3	1	8	9-2,8-3	1	9	-	1	8	9-2,8-3	-	-	-
4	1	8	11-2-3	1	8	11-6,8-7	1	8	-	-	-	-
5	1	11	-	1	8	9-6,8-7	1	11	9-2,11-3	-	-	-
6	14	8	12-1,9-2,8-3	1	8	-	1	11	8-2,11-3	-	-	-
7	14	11	12-1,9-6,8-7	14	8	12-1-6,8-7	-	-	-	-	-	-
8	14	8	12-1,11-2-3	14	8	12-1,11-6,8-7	1	11	-	-	-	-
9	14	11	12-1-2,11-3	-	-	-	14	11	12-1-2,11-3	-	-	-
10	14	11	12-1	14	8	12-1,9-6,8-7	14	11	12-1,9-2,11-3	-	-	-
12	-	-	-	14	8	12-1	14	11	12-1,8-2,11-3	-	-	-
16	-	-	-	-	-	-	14	11	12-1	-	-	-

выходов и входов. Входы +1 и -1 служат для подачи тактовых импульсов, +1 – при прямом счете, -1 – при обратном. Вход R служит для установки счетчика в 0, вход L – для предварительной записи в счетчик информации, поступающей по входам D1 – D8.

Установка триггеров счетчика в 0 происходит при подаче лог. 1 на вход R, при этом на входе L должна быть лог. 1. Для предварительной записи в счетчик любого числа от 0 до 9 его код следует подать на входы D1 – D8 (D1 – младший разряд, D8 – старший), при этом на входе R должен быть лог. 0, и на вход L подать импульс отрицательной полярности.

Режим предварительной записи можно использовать для построения делителей частоты с перестраиваемым коэффициентом деления для учета фиксированной частоты (например, 465 кГц) в цифровой шкале радиоприемника. Если этот режим не используется, на выходе L должен постоянно поддерживаться уровень лог. 1.

Прямой счет осуществляется при подаче импульсов отрицательной полярности на вход +1, при этом на входах -1 и L должна быть лог. 1, на входе R – лог. 0. Переключение триггеров счетчика происходит по спадам входных импульсов, одновременно с каждым десятым входным импульсом на выходе ≥ 9 формируется отрицательный выходной импульс переполнения, который может подаваться на вход +1 следующей микросхемы многоразрядного счетчика. Уровни на выходах 1-2-4-8 счетчика соответствуют состоянию счетчика в данный момент (в двоичном коде). При обратном счете входные импульсы подаются на вход -1, выходные импульсы снимаются с выхода ≤ 0 . Пример временной диаграммы работы счетчика приведен на рис. 29.

Первый импульс установки в 0 устанавливает все триггеры счетчика в 0. Три следующих импульса, поступающих на вход +1, переводят счетчик в состояние 3, которому соответствуют лог. 1 на выходах 1 и 2 и лог. 0 – на 4 и 8. Если на входах D1 – D4 лог. 0, на входе D8 лог. 1, импульс на входе L устанавливает счетчик в состояние 8. Следующие шесть импульсов, поступающие на вход +1, переводят счетчик последовательно в состояния 9, 0, 1, 2, 3, 4. Одновременно с импульсом, переводящим счетчик в 0, на выходе ≥ 9 появляется выходной импульс прямого счета. Следующие импульсы, поступающие на вход -1, изменяют состояние счетчика в обратном порядке: 3, 2, 1, 0, 9, 8 и т. д.

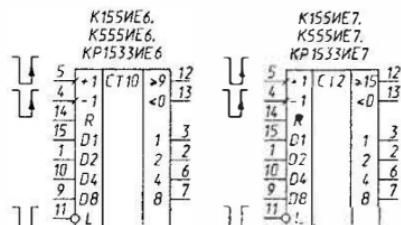


Рис. 28. Микросхемы ИЕ6 и ИЕ7

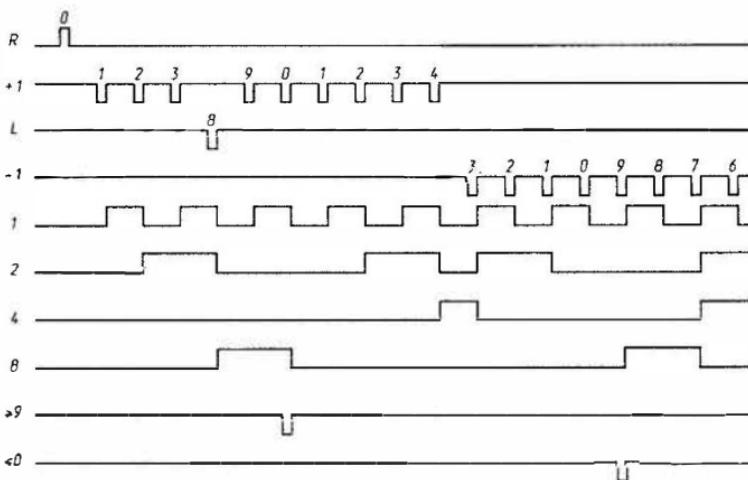


Рис. 29. Временная диаграмма работы микросхемы ИЕ6

Одновременно с импульсом обратного счета, переводящим счетчик в состояние 9, на выходе ≤ 0 появляется выходной импульс.

В микросхеме ИЕ7 импульс на выходе ≥ 15 появляется одновременно с импульсом на входе +1 при переходе счетчика из состояния 15 в состояние 0, а на выходе ≤ 0 – при переходе счетчика из 0 в 15 одновременно с импульсом на входе -1.

Предельная частота функционирования микросхем К155ИЕ6, К155ИЕ7 – 15 МГц, К555ИЕ6 и К555ИЕ7 – 25 МГц, КР1533ИЕ6 и КР1533ИЕ7 – 30 МГц.

Микросхему К155ИЕ8 обычно называют делителем частоты с переменным коэффициентом деления, однако это не совсем точно. Эта микросхема содержит шестизадрядный двоичный счетчик, элементы совпадения, позволяющие выделять не совпадающие между собой импульсы – каждый второй, каждый четвертый, каждый восьмой и т. д. и управляемый элемент И-ИЛИ, который позволяет подавать на выход часть или все выделенные импульсы, в результате чего средняя частота выходных импульсов может изменяться от 1/64 до 63/64 частоты входных импульсов. Графическое обозначение микросхемы приведено на рис. 30, пример временной диаграммы ее работы – на рис. 31. Для наглядности на рис. 30 вынесен логический элемент И-НЕ, входящий в микросхему. Микросхема имеет следующие входы: инверсный вход EC – разрешения

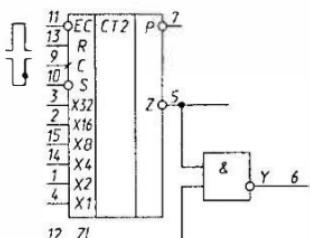


Рис. 30. Микросхема К155ИЕ8

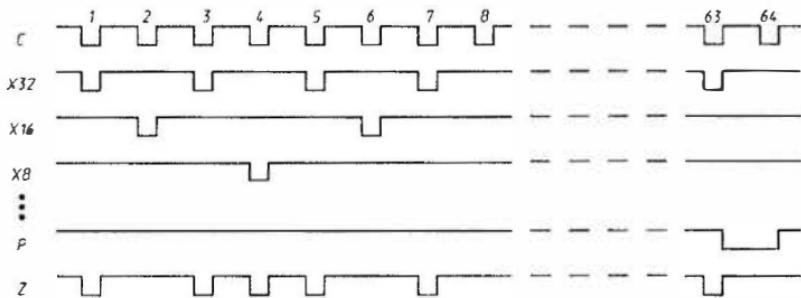


Рис. 31. Временная диаграмма работы микросхемы K155ИЕ8

счета, при подаче на который лог. 1 счетчик не считает, вход R – установки 0, установка триггеров счетчика в 0 происходит при подаче на него лог. 1; вход C – вход тактовых импульсов отрицательной полярности, переключение триггеров счетчика происходит по спадам входных импульсов; входы X1 – X32 позволяют управлять выдачей отрицательных выходных импульсов, совпадающих по времени с входными, на выход Z. На рис. 31 в качестве примера показано, какие импульсы выделяются на выходе Z при подаче лог. 1 на входы: X32 (диаграмма X32), X16 (диаграмма X16) и X8 (диаграмма X8). В этих случаях на выходе Z выделяется соответственно 32, 16 или 8 равномерно расположенных импульсов. Если же одновременно подать лог. 1 на несколько входов, например, на X32 и X8, то, как показано на диаграмме Z, на выходе Z выделится 40 импульсов, но расположенных неравномерно. В общем случае число импульсов N на выходе Z за период счета составит

$$N = 32 \times X32 + 16 \times X16 + 8 \times X8 + 4 \times X4 + 2 \times X2 + X1,$$

где X1–X32 принимают значения соответственно 1 или 0 в зависимости от того, подана или нет лог. 1 на соответствующий вход.

На выходе Р выделяется отрицательный импульс, фронт которого совпадает со спадом 63-го тактового импульса, спад – со спадом 64-го. Этот импульс может использоваться при каскадном соединении интегральных микросхем К155ИЕ8. Вход S – вход стробирования, при подаче на него лог. 1 выдача импульсов на выходе Z прекращается.

На рис. 32 приведена схема соединения двух делителей К155ИЕ8, позволяющая получить на выходе от 1 до 4095 импульсов при подаче на вход $4096 = 64^2$ импульсов. Число импульсов на выходе подсчитывается по формуле, аналогичной приведенной выше, в которой коэффициенты имеют значения от 2048 до 1. Если требуется соединить большее число делителей, их соединение производится аналогично рис. 32, однако выходной элемент И-НЕ, выполняющий функцию ИЛИ-НЕ

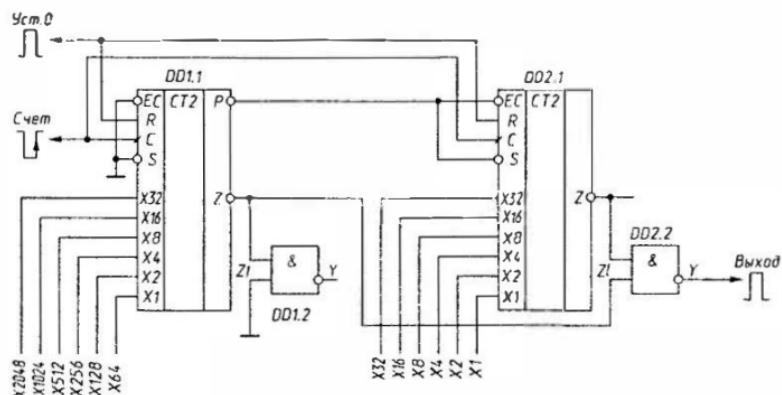


Рис. 32. Схема соединения двух делителей К155ИЕ8

для отрицательных импульсов, поступающих с выходов Z делителей, необходимо использовать из отдельной микросхемы И-НЕ или И.

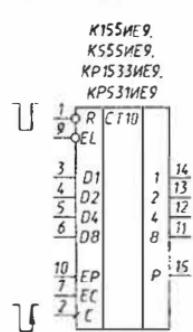


Рис. 33.
Микросхема ИЕ9

Микросхема ИЕ9 (рис. 33) – синхронный десятичный счетчик с возможностью параллельной записи информации по фронту тактового импульса, имеет девять входов. Подача лог. 0 на вход R независимо от состояния других входов приводит к установке триггеров микросхемы в состояние 0. Для обеспечения режима счета на входе R необходимо подать лог. 1, тот же сигнал должен быть подан на входы разрешения параллельной записи EL , разрешения EC , разрешения выдачи сигнала переноса EP . Изменение состояния триггеров счетчика при счете происходит по спаду импульсов отрицательной полярности, подаваемых на вход C .

При подаче лог. 0 на вход EL микросхема переходит в режим параллельной записи информации со входов $D1 - D8$. Запись происходит по спадам импульсов отрицательной полярности на входе C , что позволяет использовать микросхему в режиме сдвигающего регистра. При записи на входе R должна быть лог. 1, сигналы на входах EC и EP произвольны.

На выходе переноса P лог. 1 появляется в том случае, когда счетчик находится в состоянии 9, а на входе EP – лог. 1, в остальных случаях на выходе P лог. 0. Подача лог. 0 на вход EP запрещает выдачу лог. 1 на выходе P и счет импульсов. Подача лог. 0 на вход EC запрещает счет, но не запрещает выдачу сигнала переноса. Сигнал запрета счета (лог. 0 на входах EC и EP) действует лишь в том случае, если он полностью перекрывает по длительности импульс отрицательной полярности на входе C , в том числе он может совпадать с ним по времени.

Для обеспечения параллельной записи лог. 0 на вход EL информации на входы D1 – D8 может быть подана как при лог. 1, так и при лог. 0 на входе С и удерживаться до момента перехода лог. 0 на входе С в лог. 1, когда и произойдет запись.

Для обеспечения счета с числа, введенного в микросхему при параллельной записи, лог. 0 на входе EL должен быть изменен на лог. 1 или одновременно с переходом лог. 0 в лог. 1 на входе С, или при лог. 1 на входе С.

На рис. 34 (а) приведена схема соединения микросхем ИЕ9 в многоразрядный синхронный счетчик, которая снижает быстродействие счетчика, так как для его нормальной работы необходимо, чтобы сигнал переноса от младшего разряда прошел через все микросхемы до старшего разряда до подачи очередного тактового импульса. Для получения максимального быстродействия многоразрядного счетчика, равного быстродействию отдельной микросхемы, микросхемы можно соединить по схеме рис. 34 (б). В этом случае сигнал переноса с выхода Р микросхемы DD1 разрешает работу остальных микросхем, соединенных в счетчик по схеме рис. 34 (а), лишь в те моменты, когда микросхема DD1 находится в состоянии 9, поэтому от счетчика DD2 – DD9 требуется быстродействие в 10 раз меньшее быстродействия микросхемы DD1, что обеспечивается при любой практической встречдающейся длине счетчика.

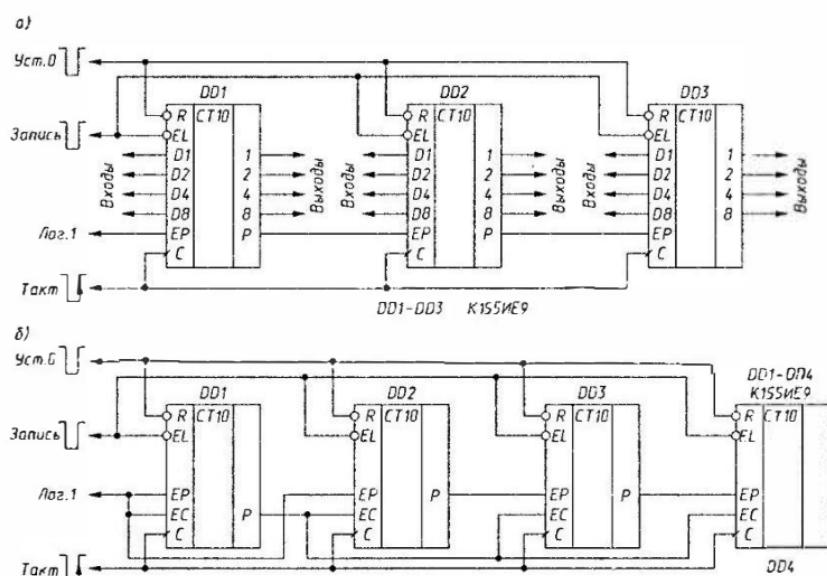


Рис. 34. Соединение микросхем ИЕ9 в счетчик [а], соединение для получения максимального быстродействия [б]

Как уже указывалось выше, микросхемы ИЕ9 могут работать в режиме сдвигающего регистра. Для обеспечения такого режима необходимо входы D1 – D8 соединить с выходами 1-2-4-8 в нужном порядке. Для сдвига информации на один двоичный разряд по каждому тактовому импульсу в сторону старших разрядов соединение необходимо произвести в соответствии с рис. 35 (а). Для обеспечения динамической индикации удобно сдвигать информацию сразу на один десятичный разряд, а сдвигающий регистр замыкать в кольцо. Такая возможность проиллюстрирована на рис. 36.

На рис. 36 не показаны цепи подачи импульсов и управляющих сигналов, которые могут быть выполнены в соответствии с рис. 34 (а) или 34 (б). Роль входа разрешения сдвига выполняет вход Запись. Естественно, что при соединении микросхем в соответствии с рис. 35, 36 параллельная запись информации в микросхемы невозможна.

Микросхемы ИЕ9 удобно использовать в делителе с переключаемым коэффициентом пересчета. Для получения указанного режима достаточно сигнал переноса старшего разряда одноразрядного или многоразрядного счетчика через инвертор подать на вход разрешения записи, а на входы D1 – D8 подать код, определяющий коэффициент пересчета (рис. 37).

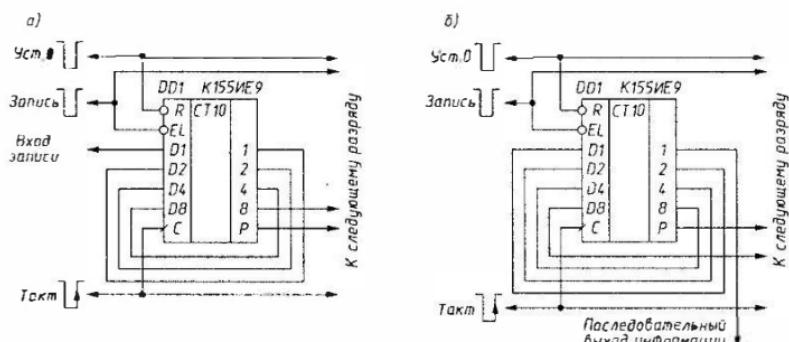


Рис. 35. Счетчик с возможностью сдвига в сторону старших разрядов (а),
в сторону младших разрядов (б)

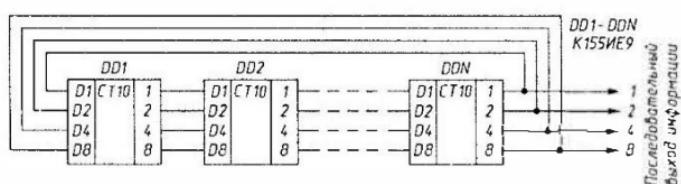


Рис. 36. Счетчик со сдвигом на декаду

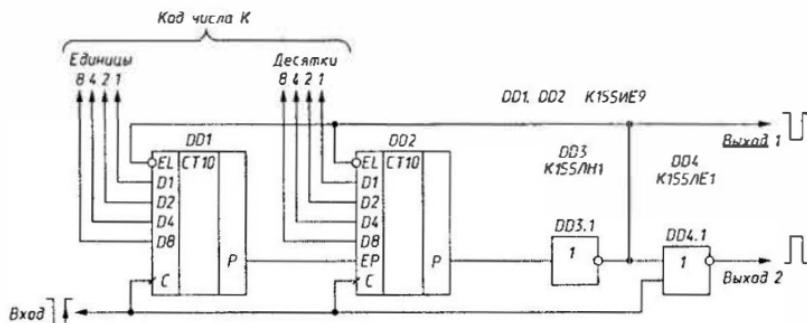


Рис. 37. Делитель с управляемым коэффициентом деления

При установке счетчика в процессе счета в состояние 99...9 счетчик перейдет в режим параллельной записи и при подаче следующего тактового импульса вместо перехода в состояние 00...0 произойдет запись параллельного кода, поданного на входы D1 – D8 микросхем. В результате общий коэффициент пересчета N уменьшится на величину K, соответствующую численному значению этого кода, и составит

$$N = 10^m - K,$$

где m – число микросхем в делителе.

Коэффициент пересчета может меняться для выхода 2 в пределах 1...10^m (длительность выходных импульсов положительной полярности равна длительности входных), для выхода 1 – в пределах 2...10^m (длительность импульсов отрицательной полярности равна периоду входных импульсов).

Если делитель собран по схеме рис. 34 (б), инвертор DD3 необходимо заменить на двухходовой элемент И-НЕ, второй вход которого подключить к выходу переноса Р первой микросхемы делителя.

Микросхема IE10 (рис. 38) по своему функционированию аналогична микросхеме IE9 и отличается от нее тем, что считает в двоичном коде, и ее коэффициент пересчета равен 16. В остальном ее работа и правила включения те же.

Микросхема IE11 – десятичный синхронный счетчик (рис. 38). Логика его работы соответствует логике работы счетчиков IE9. Отличие лишь в том, что для сброса в состояние 0 счетчика IE9 необходима подача на вход R лог. 0, а для сброса в состояние 0 счетчика IE11 кроме подачи на вход ER (разрешение уст. 0) лог. 0

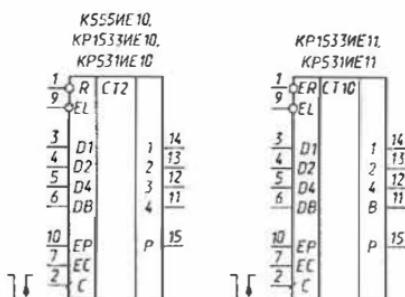


Рис. 38. Микросхемы IE10 и IE11

необходима подача тактового импульса отрицательной полярности на вход C, по спаду которого и происходит сброс счетчика. Таким образом, все изменения выходных сигналов этой микросхемы происходят по спаду импульсов отрицательной полярности на входе C.

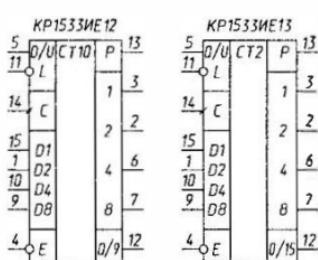


Рис. 39. Микросхемы KP1533IE12 и KP1533IE13

Направление счета определяется сигналом на входе D/U: при лог. 0 происходит счет вверх, при лог. 1 – вниз.

Для построения многоразрядных счетчиков у микросхемы есть два специальных выхода: последнего состояния 0/9 и переноса P. На выходе 0/9 лог. 1 появляется при достижении состояния 9 при прямом счете и состояния 0 при обратном. В остальных случаях на выходе 0/9 – лог. 0. При наличии лог. 1 на выходе 0/9 и лог. 0 на входе E одновременно с импульсом на входе C на выходе переноса P появляется импульс отрицательной полярности и той же длительности.

Счетчик KP1533IE12 не имеет входа установки в 0. Для этой цели на входы D1, D2, D4, D8 подают лог. 0, а на вход L – импульс отрицательной полярности. Смена сигналов на входах D/U и E должна происходить в момент переключения сигнала на входе C из лог. 0 в лог. 1 или в паузе между импульсами на входе C (то есть при лог. 1 на этом входе).

Пример временной диаграммы работы счетчика представлен на рис. 40. По импульсу отрицательной полярности на входе L записываются сигналы кода числа 7 в триггеры счетчика (сигналы кода 0111 на входах D8, D4, D2, D1 не показаны). Первые пять импульсов на входе C переводят его последовательно в состояния 8, 9, 0, 1, 2. На выходе 0/9 лог. 1 появляется при переходе счетчика в состояние 9. Импульс на его выходе P формируется одновременно с третьим импульсом на входе C, по спаду которого счетчик переключается в состояние 0.

В момент окончания пятого импульса происходит смена направления счета изменением сигнала на входе D/U и следующие пять импульсов на входе C переводят счетчик последовательно в состояния 1, 0, 9,

Микросхема KP1533IE12 (рис. 39) обеспечивает параллельную запись и режим счета. Входы D1, D2, D4, D8 служат для подачи сигналов кода при параллельной записи информации. Запись в триггеры счетчика происходит асинхронно при поступлении на вход L лог. 0 независимо от состояния других входов. При лог. 1 на входе L и лог. 0 на входе разрешения работы E счетчик изменяет состояние по спадам импульсов отрицательной полярности на входе C. Направление счета определяется сигналом на входе D/U: при лог. 0

находится счет вверх, при лог. 1 – вниз.

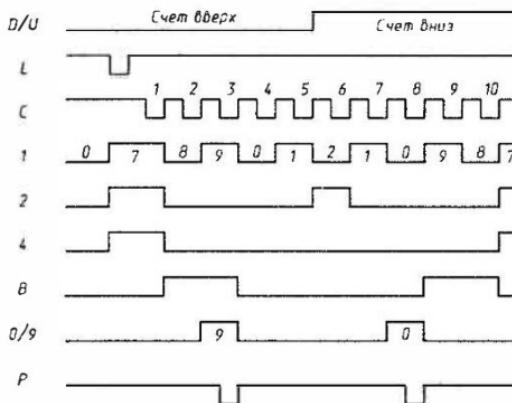


Рис. 40. Временная диаграмма работы микросхемы KP1533ИЕ12

8, 7 и т. д. При переходе счетчика в состояние 0 на выходе 0/9 появляется лог. 1, а одновременно с восьмым импульсом на входе С, переключающим счетчик в состояние 9, на выходе Р формируется импульс отрицательной полярности.

Схема соединения микросхем КР1533ИЕ12 в многоразрядный счетчик показана на рис. 41 (а). Из-за последовательного переключения быстродействие такого счетчика в реверсивном режиме снижается относительно быстродействия одной микросхемы.

Если необходим реверсивный счетчик с максимально возможным быстродействием, его собирают по схеме рис. 41 (б). В этом счетчике все триггеры микросхем переключаются одновременно и его быстродействие не зависит от числа разрядов. Однако для каждого десятичного разряда, кроме первого, требуется элемент И-НЕ с числом входов, возрастающим по мере роста номера разряда.

В зависимости от необходимого быстродействия возможно построение различных вариантов последовательно-параллельного счетчика. Можно, например, не использовать выход 0/9 микросхемы DD4 (рис. 41, б), а ее выход Р соединить с входом тактовых импульсов второго такого счетчика.

Микросхема КР1533ИЕ13 (рис. 39) аналогична КР1533ИЕ12, но ее коэффициент пересчета равен 16. Все правила ее использования и схемы включения соответствуют микросхеме КР1533ИЕ12.

Микросхема ИЕ14 (рис. 42) во многом напоминает микросхему ИЕ2. Она также содержит счетный триггер с входом С2. При соединении выхода 1 счетного триггера (вывод 5) с входом С2 образуется двоично-десятичный счетчик, работающий в коде 1-2-4-8. Срабатывание триггера и делителя на 5 происходит по спадам импульсов положительной

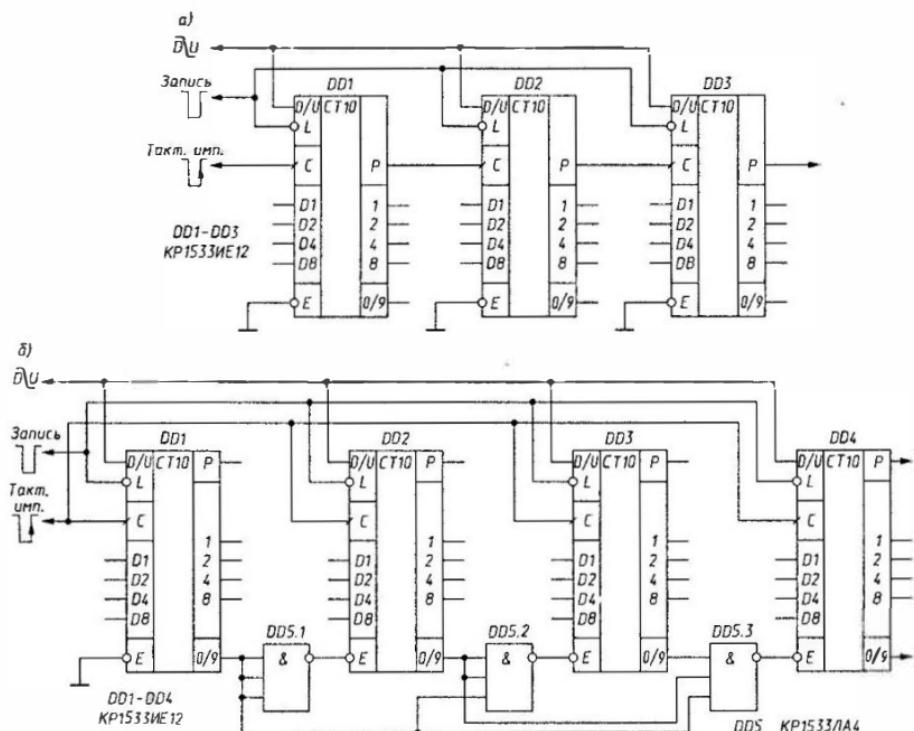


Рис. 41. Соединение микросхем KP1533IE12 в многоразрядный счетчик (а), соединение для получения максимального быстродействия (б)

полярности. Различие с микросхемой ИЕ2 заключается в полярности импульсов сброса – триггеры микросхемы ИЕ14 устанавливаются в 0 при подаче на вход R лог. 0. Кроме того, в микросхеме ИЕ14 есть возможность предварительной установки триггеров счетчика. Для установки триггеров необходимый код следует подать на входы D1 – D8, а на вход L – импульс отрицательной полярности. При лог. 0 на входе L сигналы на выходах 1 – 8 повторяют сигналы на выходах D1 – D8, при лог. 1 происходит запоминание и возможен счетный режим работы микросхемы.

Микросхему можно использовать в счетчиках с предварительной установкой, например, в цифровых шкалах радиоприемников и трансиверов с учетом промежуточной частоты.

Микросхема ИЕ15 (рис. 42) по своей структуре и функционированию аналогична микросхеме ИЕ14, но делитель с входом C2 делит частоту на 8.

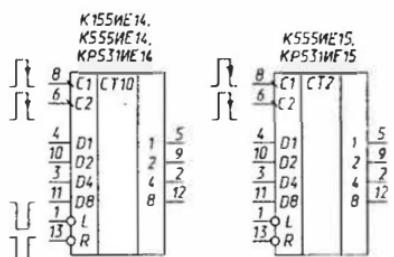


Рис. 42. Микросхемы ИЕ14 и ИЕ15

Микросхемы KP531IE16 и KP531IE17 – реверсивные синхронные четырехразрядные счетчики – двоично-десятичный и двоичный соответственно. Разводка их выходов совпадает (рис. 43), более того, она совпадает с разводкой микросхем ИЕ9 и ИЕ10, за исключением вывода 1, для описываемых микросхем это вход изменения направления счета U/D, вход сброса отсутствует. При лог. 1 на входе U/D счетчик считает вверх, при лог. 0 – вниз. Синхронная параллельная запись информации в микросхемы KP531IE16 и KP531IE17 происходит со входов D1 – D8 по спаду тактового импульса отрицательной полярности на входе С и подаче лог. 0 на вход разрешения загрузки EL. При счете на входе EL должна быть лог. 1.

Отличием описываемых микросхем от ИЕ9 и ИЕ10 является также полярность сигналов разрешения переноса EP и разрешения счета EC (для разрешения работы на эти входы необходимо подать лог. 1). Соответственно выходным разрешающим сигналом на выходе переноса Р является лог. 0, он появляется в случае, когда микросхема KP531IE16 досчитала до состояния 9 (KP531IE17 – до состояния 15) при прямом счете или до 0 при обратном, а на входе разрешения переноса EP – лог. 0.

Примеры соединения микросхем KP531IE16 и KP531IE17 в многоразрядный счетчик приведены на рис. 44 и 45. При соединении микросхем по схеме рис. 44 максимальная частота счета снижается по отношению к максимально возможной для одной микросхемы, при соединении по схеме рис. 45 – не снижается. Следует помнить, что переключение направления счета на входе U/D и смену информации на входах EP и EC следует производить в паузе между

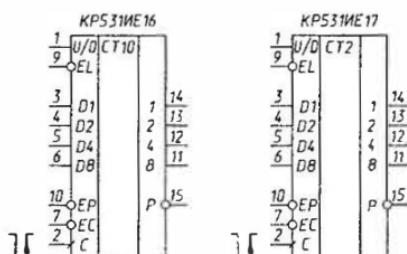


Рис. 43. Микросхемы ИЕ16 и ИЕ17

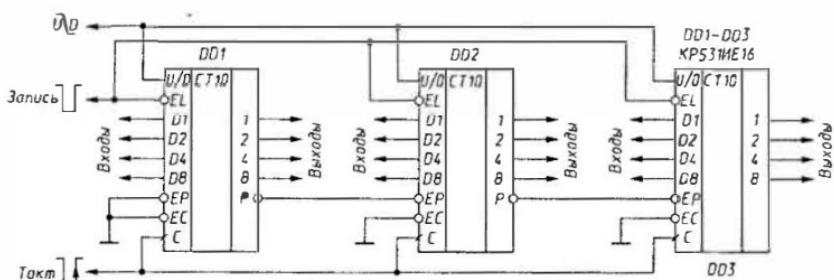


Рис. 44. Соединение микросхем ИЕ16 в счетчик

таймовыми импульсами, то есть при лог. 1 на входах С микросхем или в момент изменения сигнала на этих входах с лог. 0 на лог. 1.

Входной ток микросхем по входу ЕР в состоянии лог. 0 – 4 мА.

Микросхема ИЕ18 (рис. 46) аналогична по функционированию микросхеме ИЕ11, но ее коэффициент пересчета равен 16.

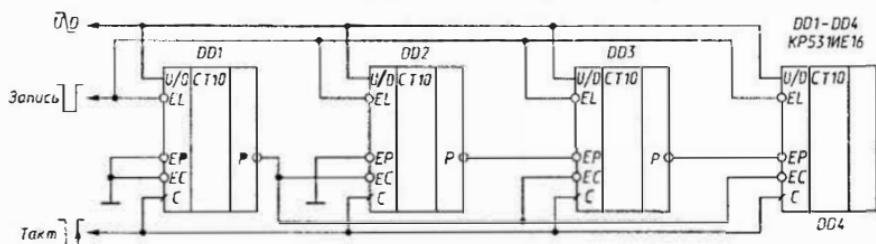


Рис. 45. Соединение микросхем ИЕ16 в счетчик для получения максимального быстродействия

Рассмотренные выше микросхемы счетчиков серии KP531 имеют входные токи по управляющим входам, как правило, больше стандартных. При подаче на входы лог. 0 токи составляют для микросхем KP531IE9 и KP531IE10 по выводу 2 – 5 мА, выводу 10 – 3 мА, выводу 9 – 4 мА. Для микросхем KP531IE11 и KP531IE18 ток по выводу 10 составляет 4 мА, а для KP531IE14 и KP531IE15 ток по выводу 8 – 8 мА, по выводу 6 – 10 мА, по выводам 1, 3, 4, 10, 11, 13 – 0,75 мА.

Микросхемы K555IE18, KP533IE18, KP531IE18

1	9	10	11	12	13	14	15
2	3	4	5	6	7	8	P
3	4	5	6	7	8	9	10
4	5	6	7	8	9	10	11
5	6	7	8	9	10	11	12
6	7	8	9	10	11	12	13
7	8	9	10	11	12	13	14
8	9	10	11	12	13	14	15

Микросхема K555IE19 – два четырехразрядных двоичных счетчика (рис. 47), каждый из которых имеет два входа: R – для установки триггеров счетчика в 0 при подаче на вход R лог. 1 и С – для подачи счетных импульсов. Срабатывание триггеров счетчика происходит по спадам импульсов положительной полярности, подаваемых на вход С, выходной код счетчиков – стандартный, 1-2-4-8. Для соединения счетчиков в многоразрядный выходы 8 предыдущих разрядов необходимо соединить со входами С последующих.

Микросхема K555IE20 (рис. 47) – два четырехразрядных двоично-десятичных счетчика, каждый из которых аналогичен счетчику микросхеме ИЕ2, за исключением входов установки в 0 R.

Рис. 46. Микросхема ИЕ18

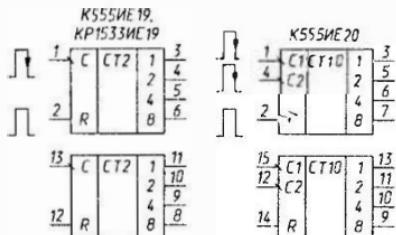


Рис. 47. Микросхемы K555IE19 и K555IE20

Каждый счетчик имеет триггер со входом С1, выходом 1 и делитель частоты на 5 со входом С2 и выходами 2, 4, 8. Триггер и счетчик срабатывают по спадам положительных импульсов, подаваемых на входы С1 и С2, на входе R при счете должен быть лог. 0. Для получения десятичного счетчика выход 1 надо соединить со входом С2, при этом код счетчика будет 1-2-4-8. Если же выход 8 соединить со входом С1, входные импульсы подать на вход С2, выходной код будет 1-2-4-5, а на выходе 1 сигнал будет иметь форму меандра с частотой, в 10 раз меньшей входной. Впрочем, так же можно соединять счетчики микросхем ИЕ2 и ИЕ14. Предельная частота работы триггера – 25 МГц, делителя на 5 – 20 МГц.

1.3.3. Регистры

Регистры можно разделить на два класса – сдвигающие и хранения информации. В свою очередь, регистры хранения бывают «прозрачные», тактируемые импульсом, и синхронные, тактируемые фронтом импульса.

Микросхемы K155TM5 и TM7 (рис. 48) содержат по четыре триггера, образующих два двухразрядных регистра хранения информации. Каждый триггер имеет информационный вход D, тактовый вход C и прямой выход (а в микросхеме TM7 еще и инверсный выход). Триггер работает следующим образом. При лог. 0 на входе C изменение сигнала на входе D не влияет на состояние триггера и он хранит записанную в нем ранее информацию. При подаче на вход C лог. 1 триггер превращается в повторитель – сигнал на выходе соответствует сигналу на входе, за это свойство подобные триггеры называют «прозрачными». При подаче на вход C лог. 0 триггер переходит вновь в режим хранения, а его состояние определяется сигналом на входе D перед спадом импульса на входе C. Таким образом, основные свойства триггеров микросхем K155TM5 и TM7 следующие:

- 1) при подаче на вход C лог. 0 – хранение информации;
- 2) при подаче на вход C лог. 1 – повторение входного сигнала;
- 3) запоминается информация, имеющаяся на входе D перед спадом на входе C;
- 4) изменение информации на выходе может происходить в течение всего положительного импульса на входе C, если при этом меняется информация на входе D.

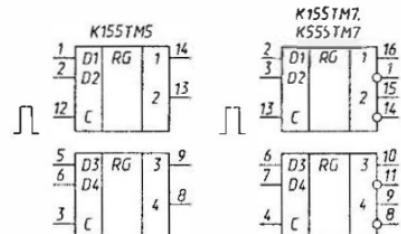


Рис. 48. Микросхемы TM5 и TM7

Эту разновидность D-триггера называют «D-триггером, тактируемым импульсом», «триггером-защелкой», «прозрачным» триггером, чтобы отличать ее от описанных выше D-триггеров ТМ2, которые можно назвать «D-триггерами, тактируемыми фронтом» или «синхронными D-триггерами».

Для того чтобы подчеркнуть различие между ними, приведем логику работы D-триггера, тактируемого фронтом импульса:

- 1) хранение информации осуществляется при подаче на вход С как лог. 0, так и лог. 1;
- 2) прямое прохождение сигнала на выход со входа D нет;
- 3) запоминается информация, имеющаяся на входе D перед фронтом импульса положительной полярности на входе С;
- 4) изменение информации на выходе может происходить только во время фронта на входе С.

Микросхема **TM8** (рис. 49) – регистр хранения информации, содержащий четыре синхронных D-триггера, по функционированию аналогичных триггерам микросхем ТМ2.

Сброс триггеров происходит при подаче лог. 0 на вход R, запись – по спаду импульса отрицательной полярности на входе С. Информация на входах D1 – D4 может меняться как при лог. 0, так и при лог. 1 на входе С, она важна лишь непосредственно перед изменением сигнала на входе С с лог. 0 на лог. 1.

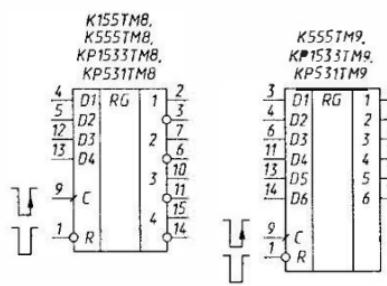


Рис. 49. Микросхемы TM8 и TM9

Микросхема **TM9** – регистр хранения информации, содержащий шесть D-триггеров, по функционированию аналогичных триггерам микросхем ТМ2 и ТМ8.

Микросхема **K155ИР1** (рис. 50) – четырехразрядный сдвигающий регистр, позволяет производить последовательную и параллельную запись информации в триггеры регистра, последовательное и параллельное считывание информации, сдвиг информации. Вход C1 микросхемы служит для подачи положительных тактовых импульсов, сдвигающих информацию, причем сдвиг происходит по спадам импульсов. При подаче положительного импульса на вход C2 по его спаду происходит запись в триггеры регистра информации, имеющейся на входах D1 – D4. Кроме того, есть управляющий вход EL. Запись со входов D1 – D4 может происходить лишь при наличии лог. 1 на входе EL, сдвиг – при наличии лог. 0. Для последовательной записи информации используется вход D0, запись происходит в режиме сдвига.

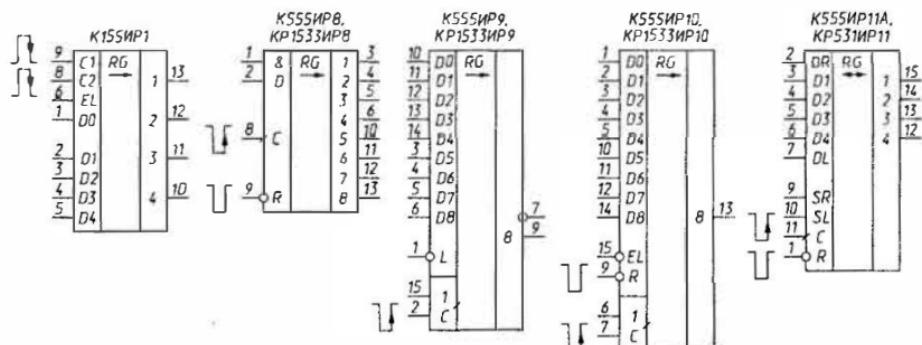


Рис. 50. Микросхемы сдвигающих регистров

Наличие управляющего входа EL расширяет возможности использования микросхемы. Если соединить между собой входы C1 и C2, можно управлять сдвигом и записью, лишь изменяя логический уровень на входе EL. Можно соединить между собой входы C2 и EL, специального управляющего сигнала в этом случае не потребуется – сдвиг будет происходить при подаче импульсов на вход C1, запись – при подаче импульсов на C2.

Если вход D1 подключить к выходу 2, D2 – к выходу 3, D3 – к выходу 4, а D4 использовать в качестве входа последовательной записи, то получится реверсивный сдвигающий регистр. При подаче импульсов на вход C1 будет происходить последовательная запись информации со входа D0 и сдвиг в сторону возрастания номеров выходов (сдвиг вправо). При подаче импульсов на вход C2 запись будет происходить со входа D4, сдвиг – в сторону уменьшения номеров выходов (сдвиг влево). В полученный таким образом реверсивный сдвигающий регистр параллельная запись информации невозможна.

Микросхема K555IP8 (рис. 50) – восьмиразрядный сдвигающий регистр. Она имеет вход С для подачи импульсов сдвига, вход сброса R, два равноправных входа D для подачи сдвигаемой информации, собранных по И, и восемь выходов. Обнуление триггеров регистра производится подачей лог. 0 на вход R. Прием информации со входов D и ее сдвиг в сторону выходов с большими номерами происходят по спадам импульсов отрицательной полярности на входе С.

Микросхему K555IP8 удобно использовать для преобразования информации, поступающей в последовательном коде, в параллельный.

Микросхема K555IP9 (рис. 50) – восьмиразрядный сдвигающий регистр с возможностью асинхронной параллельной записи и последовательным считыванием. Микросхема имеет вход D0 для подачи

информации при последовательной записи, восемь входов D1 – D8 для подачи информации при параллельной записи, два равноправных входа для подачи тактовых импульсов (выводы 2 и 15), вход параллельной записи L и прямой и инверсный выходы последнего разряда сдвигающего регистра. Переключение триггеров регистра происходит по спаду импульсов отрицательной полярности на любом из входов C при лог. 0 на другом. Подача лог. 1 на любой из входов запрещает переключение триггеров при подаче импульсов на второй вход. Режим работы регистра определяется сигналом, поданным на вход L – при лог. 1 на нем по спадам импульсов на входе C происходит сдвиг информации, поступающей на вход D0, к выходам 8, при лог. 0 на входе L происходит параллельная запись информации со входов D1 – D8 в триггеры регистра.

Микросхема K555ИР10 (рис. 50) по своей структуре аналогична микросхеме K555ИР9 и отличается от нее синхронной параллельной записью, отсутствием инверсного выхода последнего разряда сдвигающего регистра и наличием входа R для сброса всех триггеров регистра в нулевое состояние. Сброс производится при подаче лог. 0 на вход R, запись – спадом импульса отрицательной полярности на входе C при лог. 0 на входе EL.

Микросхемы K555ИР9 и K555ИР10 удобно применять для преобразования параллельного кода в последовательный. Наличие двух входов для подачи тактовых импульсов позволяет использовать один из них как вход разрешения работы регистра, другой – для выполнения сдвига или записи.

Микросхема ИР11 (рис. 50) – универсальный четырехразрядный сдвигающий регистр, позволяет производить как параллельную запись информации, так и ее сдвиг вправо и влево. Имеет входы: D1 – D4 – для подачи информации при параллельной записи; DR – при последовательной записи и сдвиге вправо (в сторону возрастания номеров выходов); DL – то же и сдвиге влево; SR и SL – управляющие, C – для подачи тактовых импульсов и R – сброса.

При подаче лог. 0 на вход R происходит установка триггеров регистра в 0. При лог. 1 на входе R режим работы определяется управляющими сигналами на входах SR и SL. При лог. 1 на входе SR и лог. 0 на входе SL по спадам импульсов отрицательной полярности на входе C происходит последовательный прием информации с входа DR и сдвиг вправо. При лог. 1 на входе SL и лог. 0 на входе SR происходит прием информации с входа DL и сдвиг влево. При лог. 1 на обоих входах SR и SL по спаду импульса отрицательной полярности на входе C произойдет параллельная

запись информации со входов D1 – D4. Если на входах SR и SL лог. 0, переключение триггеров регистра при изменении информации на входе C не происходит.

Соединение микросхем ИР11 в многоразрядный реверсивный сдвигающий регистр проиллюстрировано на рис. 51.

Микросхема KP531ИР12 (рис. 52) – четырехразрядный сдвигающий регистр. Имеет четыре прямых выхода 1–4, инверсийный выход разряда 4 и следующие входы: R – сброса, C – для подачи тактовых импульсов, EL – установки режима параллельной записи, J и K – для подачи информации при последовательной записи и D1, D2, D3, D4 – для подачи информации при параллельной записи.

Вход сброса R – преобладающий – при подаче на него лог. 0 независимо от состояния других входов все триггеры микросхемы устанавливаются в 0. Если на входе R лог. 1, возможна запись информации в триггеры микросхемы. При лог. 0 на входе EL по спаду импульса отрицательной полярности на входе C произойдет запись информации с входов J и K в триггер с выходом 1 и сдвиг информации в остальных триггерах в сторону возрастания номеров выходов. Информация, которая будет записана в первый триггер, определяется состоянием входов J и K перед спадом импульса отрицательной полярности на входе C. Если объединить между собой входы J и K, будет записываться информация, имеющаяся на этих объединенных входах. Если на вход J подать лог. 0, на вход K – лог. 1, изменения информации в первом триггере по спаду импульса отрицательной полярности на входе C не произойдет. При лог. 1 на входе J и лог. 0 на входе K первый триггер микросхемы переходит в счетный режим и меняет свое состояние на противоположное на каждый спад импульса отрицательной полярности на входе C.

Для построения сдвигающего регистра с числом разрядов более четырех достаточно соединить выходы четырех микросхем младших

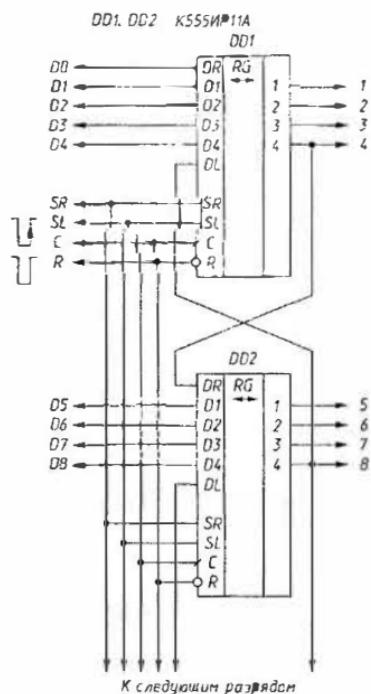


Рис. 51. Соединение микросхем K555ИР11

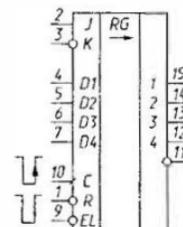


Рис. 52.
Микросхема
KP531ИР12

разрядов с объединенными входами J и K микросхем следующих разрядов (рис. 53). Входы C, R, EL различных микросхем следует соединить между собой.

Для построения реверсивного сдвигающего регистра выходы и информационные входы микросхем следует соединить между собой в соответствии с рис. 54, параллельная запись информации в такой регистр невозможна, а сигнал на входах EL микросхем будет определять направление сдвига.

Микросхема К155ИР13 (рис. 55) – восьмиразрядный реверсивный сдвигающий регистр, имеет 8 выходов параллельного кода и следующие входы: D1 – D8 – для подачи информации при параллельной записи, DR и DL – для подачи информации при последовательной записи и сдвиге вправо и влево соответственно, C – для подачи тактовых импульсов, SR и SL – для управления режимом и R – для сброса триггеров регистра.

При подаче на вход R лог. 0 происходит сброс всех триггеров счетчика независимо от состояния других входов. Любые другие изменения состояния регистра происходят лишь по спаду импульса отрицательной

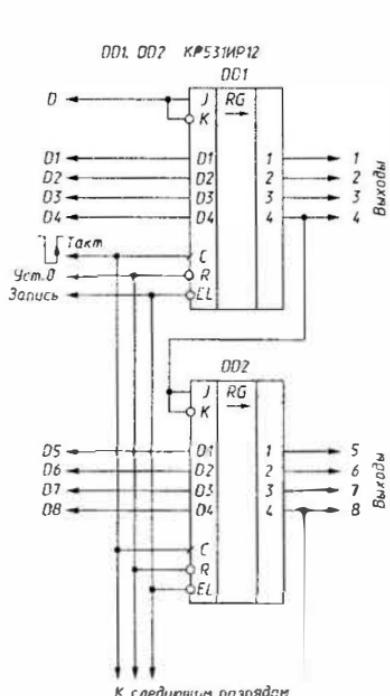


Рис. 53. Соединение микросхем KP531ИР12

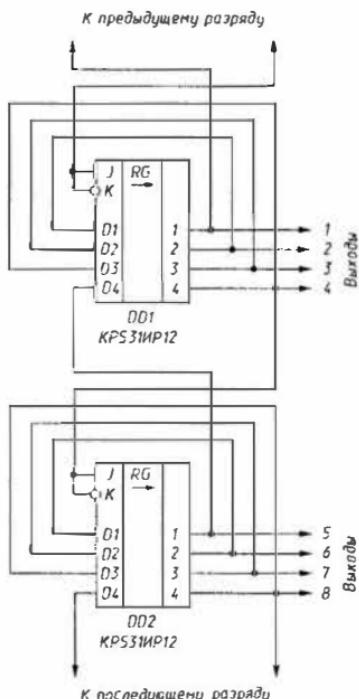


Рис. 54. Реверсивный сдвигающий регистр из микросхем KP531ИР12

полярности на входе С. При лог. 1 на входе SR и лог. 0 на входе SL по спаду импульса на входе С происходит сдвиг информации вправо (в сторону возрастания номеров выходов). В первый разряд сдвигающего регистра последовательный прием информации осуществляется со входа DR. При лог. 1 на входе SL и лог. 0 на входе SR сдвиг осуществляется влево, прием информации в восьмой разряд регистра – со входа DL. Если лог. 1 подать сразу на оба входа SR и SL, по спаду импульса отрицательной полярности на входе С произойдет параллельная запись в регистр информации со входов D1 – D8.

Подача лог. 0 на оба входа SR и SL блокирует тактовые импульсы, подаваемые на вход С, и по ним информация в регистре уже не будет меняться. Однако, если при лог. 0 на входе С вначале хотя бы на одном из входов SR или SL имелась лог. 1, затем на обоих входах – лог. 0, это изменение будет воспринято микросхемой как спад тактового импульса, по которому произойдет сдвиг или параллельная запись, в зависимости от состояния входов SR и SL перед появлением лог. 0 на обоих входах. Указанное свойство микросхемы позволяет, подав постоянно лог. 0 на вход С, использовать вход SR для подачи импульсов сдвига вправо, вход SL – для подачи импульсов сдвига влево. Сдвиг будет происходить по спадам импульсов положительной полярности. Если изменение сигнала с лог. 1 на лог. 0 произойдет одновременно на обоих входах SR и SL, осуществляется параллельная запись информации со входов D1 – D8.

Соединение микросхем К155ИР13 для увеличения разрядности проиллюстрировано на рис. 56.

Микросхема ИР15 (рис. 57) – четырехразрядный регистр хранения информации с возможностью перевода выходов в высокоимпедансное состояние. Запись информации со входов D1 – D4 в триггеры микросхемы происходит по спаду импульса отрицательной полярности на входе С, обнуление триггеров – по импульсу положительной полярности на входе R. Особенность регистра – два равноправных инверсных входа разрешения записи EL, собранных по И. Наличие лог. 1 на любом из этих входов запрещает запись в триггеры, причем изменение сигналов на входах D1 – D4 может происходить как при лог. 0, так и при лог. 1 на входе С, важно лишь состояние этих входов непосредственно перед переходом сигнала на входе С из лог. 0 в лог. 1.

Микросхема имеет два равноправных инверсных входа EO, собранных по И. Наличие лог. 1 на любом из этих входов переводит

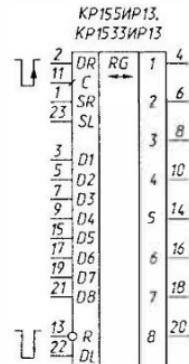


Рис. 55. Микросхема ИР13

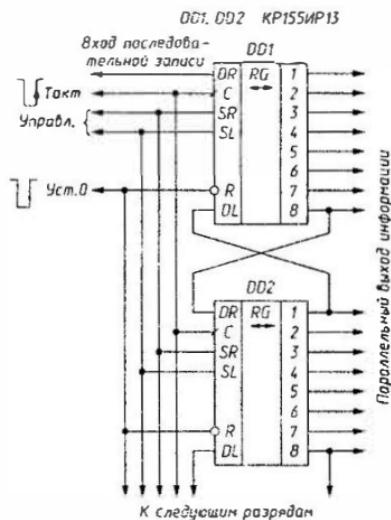


Рис. 56. Соединение микросхем K155ИР13

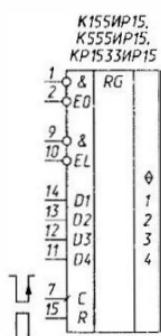


Рис. 57. Микросхема ИР15

ИР15

Наличие двух входов разрешения записи и двух входов перевода в высокоимпедансное состояние позволяет легко организовать матричное управление большим числом микросхем. Например, два описываемых далее дешифратора ИД4 могут управлять по входам EO матрицей из 64 микросхем ИР15, в результате можно получить одновременный прием и запоминание 256 бит информации и последовательную передачу информации по 4 бита в необходимом порядке.

Управляя матрицей по входам EL, можно организовать последовательный прием информации

от различных источников и параллельную выдачу, если выходы микросхем не объединять.

Микросхема К555ИР16 (рис. 59) — четырехразрядный сдвигающий регистр с возможностью перевода выходов в высокоимпедансное состояние, имеет входы: D0 — для подачи последовательной информации при сдвиге; D1 — D4 — для подачи информации при параллельной записи; C — для тактовых импульсов; EL — для выбора режима параллельной записи и EO — для перевода выходов в высокоимпедансное состояние.

При лог. 1 на входе EL спад импульса положительной полярности на входе C приводит к параллельной записи информации со входов

выходы в высокоимпедансное состояние. Состояние входов EO никак не влияет на работу микросхемы по другим входам — запись, обнуление могут происходить при любых сочетаниях сигналов на входах EO.

Основное назначение микросхемы — прием, хранение и мультиплексирование информации, поступающей от различных источников. В качестве простейшего примера на рис. 58 приведена схема для обеспечения одновременного приема четырехразрядной информации от двух различных источников. Данные 1 и Данные 2 по фронту импульса на входе Запись и поочередной передачи принятой информации на выход по сигналам Чтение 1 и Чтение 2.

Наличие двух входов разрешения записи и двух входов перевода в высокоимпедансное состояние позволяет легко организовать матричное управление большим числом микросхем. Например, два описываемых далее дешифратора ИД4 могут управлять по входам EO матрицей из 64 микросхем ИР15, в результате можно получить одновременный прием и запоминание 256 бит информации и последовательную передачу информации по 4 бита в необходимом порядке.

Управляя матрицей по входам EL, можно организовать последовательный прием информации

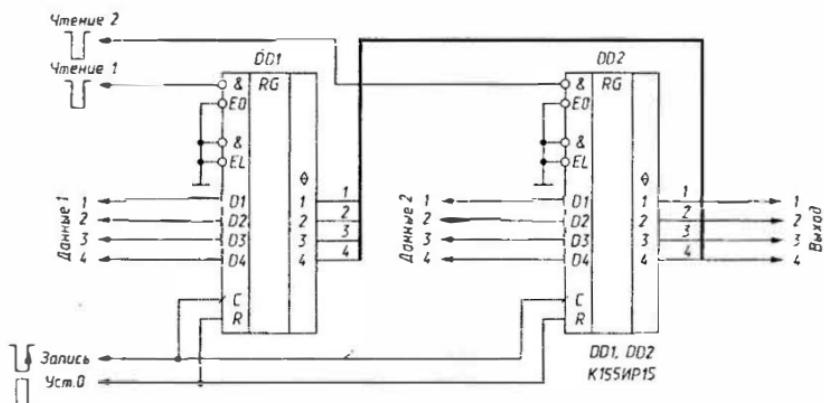


Рис. 58. Регистр для приема информации из двух различных источников

D1 – D4 в триггеры регистра. Если на входе EL лог. 0, по спадам на входе С происходит прием информации со входа D0 и сдвиг ее в сторону возрастания номеров выходов.

Подача лог. 0 на вход EO приводит к переводу выходов регистра в высокоимпедансное состояние, при котором сдвиг информации невозможен. Параллельная запись возможна как при лог. 0, так и при лог. 1 на входе EO.

Микросхема K555ИР16 по логике своей работы близка к микросхеме K155ИР1 и в ряде случаев может заменить ее без существенной переработки печатных плат, так как назначение выводов микросхем K555ИР16 и K155ИР1 совпадает, за исключением вывода 8.

Микросхема K155ИР17 (рис. 60) – специальный регистр, предназначенный для построения аналого-цифровых преобразователей, работающих по принципу последовательного приближения с числом разрядов до 12. Имеет четыре входа: С – для подачи тактовых импульсов (срабатывание триггеров регистра происходит по спаду тактовых импульсов отрицательной полярности), D – для подачи запоминаемой регистром информации, Е – разрешения преобразования и ER – сброса.

Работа микросхемы проиллюстрирована на диаграммах С-DO рис. 61.

При подаче на вход ER лог. 0 по спаду очередного импульса отрицательной полярности (импульс 0) происходит начальная установка

K555ИР16, K155ИР16	
1	DD
2	D1
3	D2
4	D3
5	D4
6	EL
7	C
8	EO
9	
10	
11	
12	
13	
14	ER
15	
16	
17	
18	
19	
20	
21	
22	
23	
24	

Рис. 59. Микросхема ИР16

14	ER	RG	P	3
15		DD	2	
16			23	
17			22	
18			21	
19			20	
20			19	
21			18	
22			17	
23			16	
24			15	
25			14	
26			13	
27			12	
28			11	
29			10	
30			9	
31			8	
32			7	
33			6	
34			5	
35			4	
36			3	
37			2	
38			1	
39			0	

Рис. 60. Микросхема K155ИР17

триггеров регистра – на выходе $\bar{12}$ устанавливается лог. 0, на выходах 1–11 и 12 – лог. 1. На выходе окончания преобразования Р появляется лог. 1. Такое состояние регистра будет сохраняться до тех пор, пока на входе ER будет лог. 0.

После установления на входе ER лог. 1 первый спад импульса отрицательной полярности произведет запись в триггер регистра с выходами 12 и $\bar{12}$ информации со входа D и установит выход 11 в состояние 0, на выходах 10–1 и Р будет лог. 1. Спад очередного импульса отрицательной полярности произведет запись информации со входа D в очередной триггер регистра и установит следующий за ним выход в состояние 0. Таким образом, на выходах регистра поочередно появляется лог. 0, вслед за ним – информация со входа D.

После записи информации со входа D в последний триггер регистра (с выходом 1) на выходе Р появляется лог. 0, и это состояние регистра фиксируется до появления лог. 0 на входе ER. Если вход ER соединить с выходом Р, появление лог. 0 на выходе Р по спаду очередного

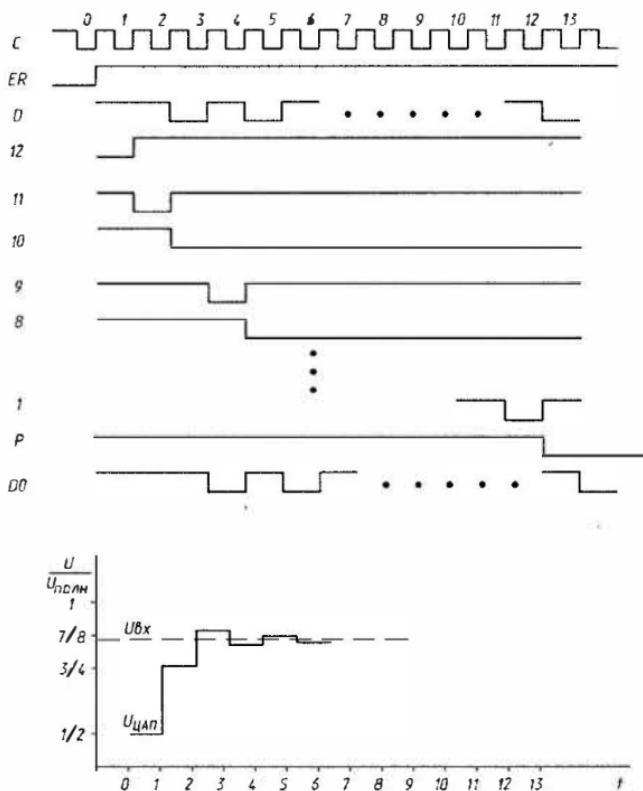


Рис. 61. Временная диаграмма работы микросхемы К155ИР17

тактового импульса (импульс 13 на рис. 61) приведет к установлению исходного состояния регистра аналогично импульсу 0. В результате микросхема будет повторять описанный выше цикл работы с периодом 13 тактов.

Так микросхема работает при лог. 0 на входе Е. Если на вход Е подать лог. 1, выходы 12–1 и Р переходят в состояние 1 и на сигналы на других входах не реагируют. Наличие входа Е позволяет соединять между собой микросхемы для получения регистров последовательного приближения на 24, 36 и т. д. разрядов (рис. 62). Работа таких регистров аналогична работе одной микросхемы, а период при соединении выхода Р последней микросхемы с объединенными входами ER всех микросхем составит 25, 37 и т. д. тактов.

Микросхема позволяет использовать ее в качестве регистра последовательного приближения и с меньшим, чем на 12, числом разрядов, для чего для подачи сигнала на вход ER можно использовать его соединение с любым из выходов 1–11.

Если вход D подключить постоянно к источнику лог. 1, микросхему можно использовать как счетчик с дешифратором, на выходах которого поочередно на период тактовых импульсов появляется лог. 0. Коэффициент пересчета счетчика составит 13, он может быть и меньше при соединении входа ER с любым из выходов 11–1.

Если на вход D постоянно подавать лог. 0, микросхема будет работать так, что по каждому тактовому импульсу на очередном из выходов 11–1 регистра лог. 1 будет изменяться на лог. 0, который будет держаться на выходе до конца цикла. На выходе 12 при этом будет постоянно лог. 0. Длительность цикла также может быть переменной – от 2 до 13 периодов тактовых импульсов.

Основное же назначение микросхемы К155ИР17 – построение аналого-цифровых преобразователей (АЦП). Одна из возможных схем АЦП приведена на рис. 63. К выходам 12–1 микросхемы подключен цифро-аналоговый преобразователь (ЦАП) DA1, старший разряд – 12, младший – 1. Компаратор DA2 сравнивает выходное напряжение ЦАП и преобразуемое в код входное напряжение.

Работает АЦП следующим образом. Тактовый импульс 0 устанавливается, как уже указывалось, выход 12 микросхемы DD1 в 0, остальные

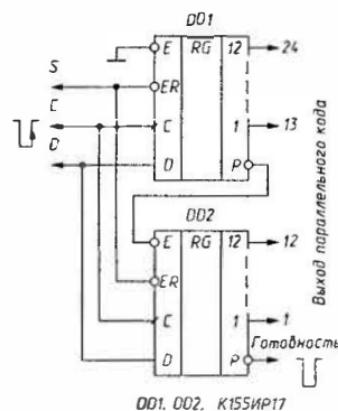


Рис. 62. Соединение микросхем K155ИР17 для увеличения числа разрядов

выходы – в 1. В результате на вход ЦАП подается код 0111...1, на его выходе формируется напряжение, равное половине преобразуемого диапазона входных напряжений. Компаратор DA2 сравнивает его с входным, и если входное напряжение превышает напряжение с выхода ЦАП, как это показано на нижней диаграмме рис. 61, на его выходе появляется лог. 1. Тактовым импульсом 1 лог. 1 записывается в триггер микросхемы с выходом 12, это состояние триггера сохраняется до конца преобразования (диаграмма 12 рис. 61). Если входное напряжение меньше половины диапазона преобразователя, в триггер с выходом 12 засыпается лог. 0.

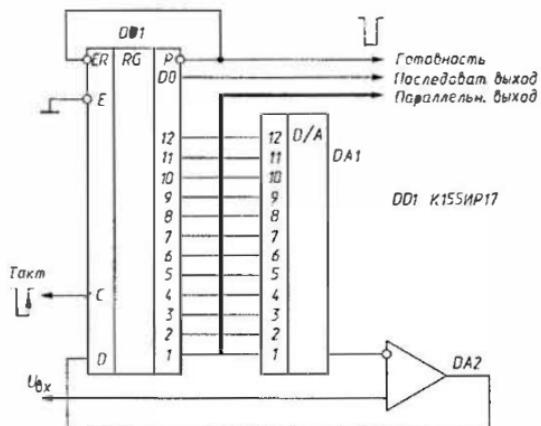


Рис. 63. Аналого-цифровой преобразователь на основе микросхемы К155ИР17

По окончании тактового импульса 1 на выходе 11 микросхемы DD1 появится лог. 0 и на ЦАП будет подан код 10111...1 (для примера, показанного на рис. 61). В результате входное напряжение будет сравниваться с $3/4$ преобразуемого диапазона входных напряжений. Если, как показано на рис. 61, входное напряжение больше, чем $3/4$ диапазона, в триггер с выходом 11 будет записана 1, в противном случае – 0. Для описываемого примера в триггер регистра с выходом 11 импульс 2 запишет 1, и на ЦАП будет подан код 11011...1. В результате входное напряжение будет сравниваться с $1/2 + 1/4 + 1/8 = 7/8$ полного диапазона, если оно меньше, в триггер с выходом 10 запишется 0. По окончании такта 12 на выходах 12–1 микросхемы образуется двоичный двенадцатиразрядный код преобразованного напряжения, для данного случая 110101...1. Лог. 0 на выходе Р сигнализирует об окончании преобразования и может быть использован для переписи сформированного кода в регистр хранения. Если, как указывалось выше, выход Р

соединить с выходом ER, преобразование будет производиться циклически с периодом 13 тактов входных импульсов.

В процессе преобразования на выход D0 микросхемы выдается сдвинутая на один период входных импульсов информация со входа D, являющаяся последовательным кодом преобразованного входного напряжения.

Разрядность АЦП может быть уменьшена, если использовать вместо выхода Р любой из выходов 11–1, и увеличена, если микросхемы K155ИР17 соединить в соответствии с рис. 62 и использовать ЦАП соответствующей разрядности.

Микросхему K155ИР17 можно использовать также и для других операций, производимых методом последовательных приближений. Например, при наличии цифрового умножителя кодов можно построить устройство, извлекающее квадратные корни или производящее деление одного цифрового кода на другой. Для извлечения квадратного корня микросхема выдает «пробное» значение корня 011...1, которое с помощью цифрового умножителя кодов возводится в квадрат и цифровым компаратором сравнивается с кодом числа, из которого надо извлечь корень. Далее работа происходит аналогично работе АЦП, в результате чего на выходе можно получить код квадратного корня. Аналогично можно производить деление или определение кода обратного числа.

Микросхема KP531ИР18 – шестиразрядный регистр хранения информации (рис. 64). Запись информации в регистр производится по спаду импульса отрицательной полярности на входе С, при этом на входе разрешения записи EL должен быть лог. 0. Если на входе EL лог. 1, запись в регистр запрещена.

Микросхема KP531ИР19 (рис. 64) – четырехразрядный регистр хранения информации с прямыми и инверсными выходами, функционирует аналогично микросхеме KP531ИР18.

Микросхема KP531ИР20 (рис. 65) – четыре двухходовых мультиплексора с регистром хранения на выходе. На входы регистра поступают сигналы со входов D0 микросхемы, если на адресном входе А лог. 0, и со входов D1, если на входе А лог. 1. Запись в регистр производится по спаду импульса отрицательной полярности на входе С. По функционированию эта микросхема близка

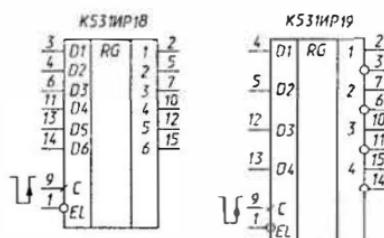


Рис. 64. Микросхемы KP531ИР18 и KP531ИР19

описываемой далее микросхеме КП13 (для КП13 запись происходит по спаду импульса положительной полярности), разводка выводов у них разная.

Микросхема KP531ИР21 (рис. 66) не является регистром. Это комбинационная микросхема статического сдвигателя четырехразрядного кода, по логике функционирования она ближе всего к мультиплексорам. Микросхема имеет семь информационных входов D1–D7, два адресных 1 и 2 и вход разрешения E. Выходы 1–4 выполнены с возможностью их перевода в высокоимпедансное состояние при подаче на вход E лог. 1, выходы активны при лог. 0 на входе E.

На выходы 1–4 проходят сигналы с соответствующего входа, номер которого увеличен на десятичный эквивалент двоичного кода, поданного на входы 1 и 2. Если, например, на входах 1 и 2 лог. 0, на выходы проходят сигналы со входов D1 – D4, если на входе 1 – лог. 1, на входе 2 – лог. 0 – со входов D2 – D5, если и на входе 1, и на входе 2 – лог. 1 – со входов D4 – D7.

Если необходимо сдвигать восьмиразрядный код, микросхемы KP531ИР21 следует соединять в соответствии с рис. 67. Если же необходим сдвиг более чем на три разряда, микросхемы можно объединить согласно рис. 68. Дешифратор DD1 в зависимости от старших разрядов сдвига 4 и 8 выбирает одну из микросхем DD2 – DD5, выбор входных сигналов внутри микросхемы осуществляют младшие разряды сдвига 1 и 2.

Микросхемы KP531ИР21 находят применение в комбинационных умножителях и других случаях. Допустимое значение выходного тока микросхем в состоянии лог. 0 стандартное – 20 мА, в состоянии лог. 1 – 6,5 мА при выходном напряжении 2,4 В. Входные токи в состоянии лог. 0 по входам D2 и D6 – 4 мА, D3 и D5 – 6 мА, D4 – 8 мА.

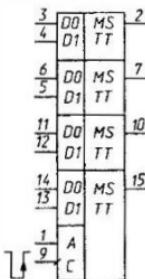


Рис. 65. Микросхема KP531ИР20

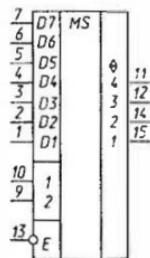


Рис. 66. Микросхема KP531ИР21

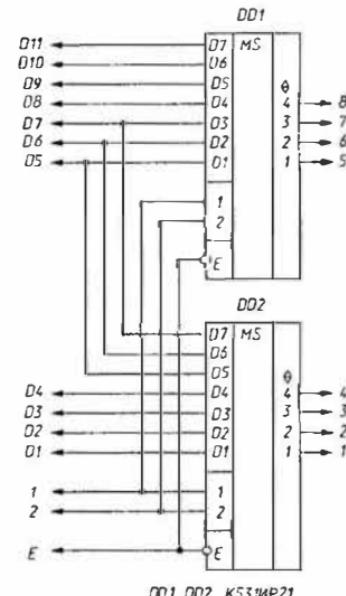


Рис. 67. Соединение микросхем KP531ИР21 для увеличения разрядности

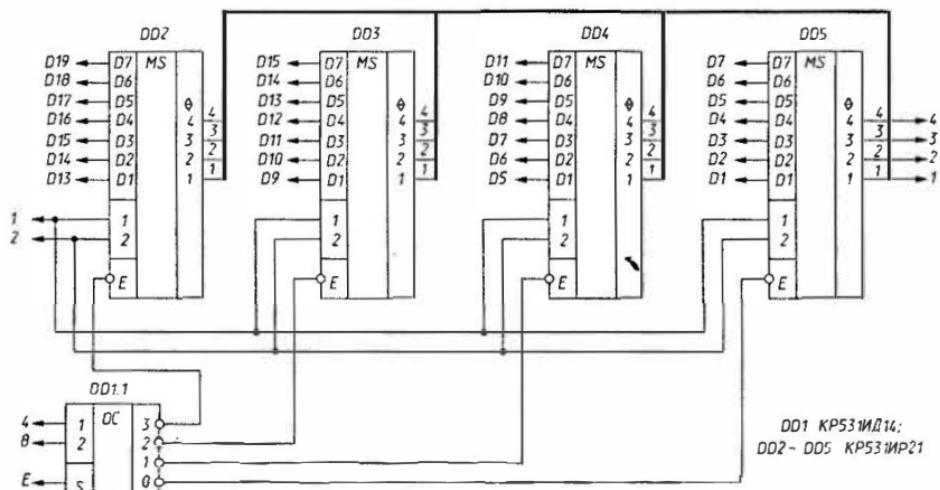


Рис. 68. Соединение микросхем КР531ИР21 для увеличения сдвига

Микросхема ИР22 (рис. 69) – восьмиразрядный регистр хранения информации, тактируемый импульсом, с возможностью перевода выходов в высокоомпенсное состояние. Запись информации в триггеры регистра происходит при подаче лог. 1 на вход С, в этом случае сигналы на выходах регистра повторяют входные, регистр «прозрачен» для сигналов на входах D1 – D8. При подаче лог. 0 на вход С регистр переходит в режим хранения информации.

Выходы микросхемы находятся в активном состоянии, если на вход ЕО подан лог. 0. Если же на вход ЕО подать лог. 1, выходы регистра переходят в высокоомпенсное состояние. Сигнал на входе ЕО не влияет на запись в триггеры, запись может производиться как при лог. 0, так и при лог. 1 на этом входе.

Микросхема ИР23 (рис. 69) – синхронный регистр хранения информации – отличается от ИР22 тем, что запись информации производится по спаду импульса отрицательной полярности на входе С. Информация на входах D1-D8 может меняться как при лог. 0, так и при лог. 1 на входе С, важна она лишь непосредственно перед переходом сигнала на входе С с лог. 0 в лог. 1.

Нагрузочная способность микросхем К555ИР22 и К555ИР23 в три раза превышает стандартную для микросхем серии К555, для микросхем

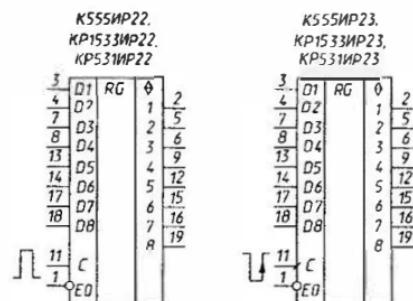


Рис. 69. Микросхемы ИР22 и ИР23

КР1533ИР22 и КР1533ИР23 максимальный уровень лог. 0 0,4 В при втекающем токе 12 мА и 0,5 В при 24 мА, уровень лог. 1 2,4 В – при вытекающем токе 2,6 мА и 2,5 В при 0,4 мА. Для микросхем КР531ИР22 и КР1531ИР23 значение выходного тока в состоянии лог. 0 стандартное – 20 мА, в состоянии лог. 1 – 6,5 мА при выходном напряжении 2,4 В. Входные токи в состоянии лог. 0 составляют 0,25 мА.

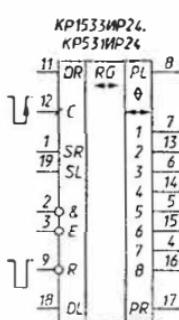


Рис. 70.

Микросхема ИР24

Микросхема ИР24 – восемиразрядный реверсивный сдвигающий регистр со входами параллельной записи, совмещенными с выходами (рис. 70).

Микросхема имеет восемь триггеров с выходными ключами, которые могут переводиться в высокоимпедансное состояние (выходы ключей на рис. 70 обозначены 1–8), от первого и последнего триггеров сделаны также выходы переноса PL и PR. Управляются выходные ключи по двум равноправным входам E, сбрасываются триггеры по асинхронному входу сброса R. Все другие изменения состояния триггеров производятся по синадам импульсов отрицательной полярности, подаваемых на вход C.

Преобладающие над другими – входы R, E. Подача лог. 0 на вход R устанавливает все триггеры регистра в 0 независимо от состояния других входов. Подача хотя бы одной лог. 1 на входы E переводит основные выходы 1–8 в высокоимпедансное состояние независимо от сигналов на других входах. Выходы PL и PR – стандартные, они всегда находятся в активном состоянии.

Режим работы регистра при лог. 1 на входе R и подаче импульсов на вход C выбирают по входам SR и SL. При подаче лог. 1 на вход SR и лог. 0 на вход SL по спадам импульсов отрицательной полярности происходит сдвиг информации вправо (вниз по рис. 70), запись в разряд 1 происходит со входа DR, при лог. 0 на входе SR и лог. 1 на входе SL – влево, запись в разряд 8 – со входа DL. При подаче лог. 0 на оба входа SR и SL по импульсам на входе C изменение состояния триггеров не происходит. Во всех этих случаях состояние (активное или высокоимпедансное) выходов 1–8 определяется сигналами на входах E. Если же на входы SR и SL подана лог. 1, выходы 1–8 переходят в высокоимпедансное состояние независимо от сигналов на входах E и по спадам импульсов отрицательной полярности на входе C происходит параллельная запись в регистр информации, поступающей на его выходы 1–8 (теперь они стали входами).

Микросхему ИР24 удобно использовать для преобразования последовательного кода в параллельный и наоборот, для параллельного

приема многоразрядного двоичного числа, его сдвига в любую сторону на необходимое число разрядов и выдачи на ту же шину и во многих других случаях.

На рис. 71 приведена схема соединения микросхем между собой для увеличения числа разрядов.

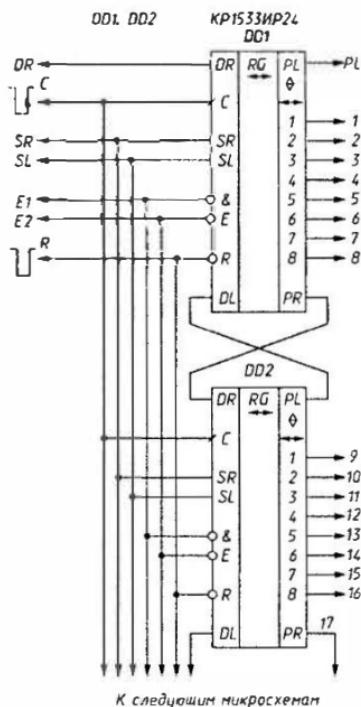
Нагрузочная способность микросхем KP1533ИР24 по выходам 1–8 такая же, как и у KP1533ИР22, по выходам PR и PL – стандартная. Для микросхемы KP531ИР24 максимально допустимый выходной ток по выходам 1–8 в состоянии лог. 0 – 20 мА, в состоянии лог. 1 – 6,5 мА при 2,4 В и 0,5 мА – при 2,7 В. По выходам PL и PR максимальный ток в состоянии лог. 0 составляет 6 мА. Входные токи в состоянии лог. 0 по выводам 1–7, 11–16, 18, 19 составляют 0,25 мА.

Микросхема K555ИР27 (рис. 72) – восьмиразрядный регистр хранения информации. Запись информации в регистр производится, как и для микросхемы ИР23, по спаду импульса отрицательной полярности на входе С. Регистр имеет инверсный вход разрешения записи EL, при лог. 1 на этом входе запись в регистр запрещена. Информация на входах D1 – D8 может меняться как при лог. 0, так и при лог. 1 на входе С.

Регистры TM8, TM9, ИР15, ИР22, ИР23, K555ИР27 могут использоваться для кратковременного запоминания небольшого объема информации, поступающей в параллельном коде.

Выходы микросхем ИР22 и ИР23 можно объединять, что позволяет организовать не только запоминание информации, но и ее мультиплексирование. Для примера на рис. 73 приведена схема приема восьмибитовой информации одновременно от двух различных источников Данные 1 и Данные 2, подобная рис. 58. Поочередная выдача информации на выходы может осуществляться при подаче на входы Чтение 1 и Чтение 2 лог. 0.

При необходимости из микросхем TM8, TM9, ИР23, K555ИР27 можно построить сдвигающий регистр, соединив входы D2 – D8



К следующим микросхемам

Рис. 71. Соединение микросхем ИР24

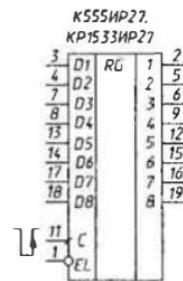


Рис. 72.
Микросхема ИР27

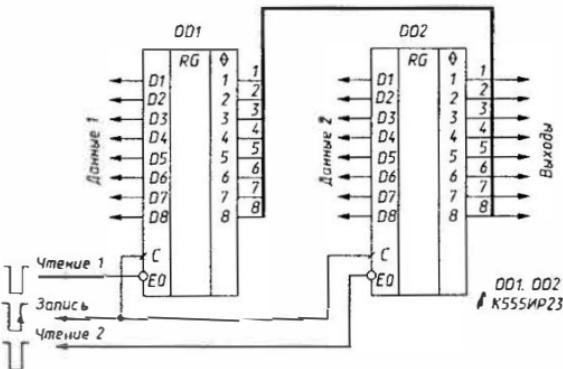


Рис. 73. Регистр для приема информации из двух различных источников

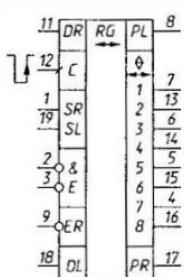


Рис. 74. Микросхема K555ИР29

соответственно с выходами 1–7, в такой сдвигающий регистр параллельная запись информации невозможна.

Микросхема KP1533ИР29 – восьмиразрядный реверсивный сдвигающий регистр (рис. 74), работает аналогично микросхеме KP1533ИР24. Однако в нем обеспечивается еще и синхронный сброс. Для установки триггера регистра в нулевое состояние на вход разрешения установки ER нужно подать лог. 0, а на вход С – импульс отрицательной полярности. Сброс триггеров произойдет по спаду импульса.

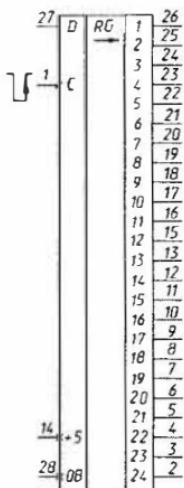


Рис. 75. Микросхема KP1533ИР31

Микросхема **KР153ЗИР31** – 24-разрядный сдвигающий регистр (рис. 75). Она имеет два входа (**D** – информационный и **C** – тактовый) и 24 выхода. Последовательная запись информации со входа и ее сдвиг происходят по спадам импульсов отрицательной полярности, поступающих на вход **C**. Отличие подачи питания от стандартного варианта специально отмечено на графическом обозначении микросхемы. Микросхема удобна для преобразования длинного последовательного кода в параллельный.

Микросхема KP1533ИР33 (рис. 76) по функционированию и нагрузочной способности соответствует KP1533ИР22, отличается от нее разводкой выводов, мощностью и быстродействием.

Микросхема KP1533ИР34 – два четырехразрядных регистра хранения (рис. 77). Каждый из регистров, кроме четырех входов для подачи информации D1 – D4 (D5 – D8), имеет входы C, R, EO. При подаче на вход R лог. 0 происходит установка триггеров регистра в состояние 0 независимо от сигналов на других входах. Запись информации происходит при подаче лог. 1 на вход C. Если при этом на вход EO подан лог. 0, триггеры регистра «прозрачны» и выходные сигналы повторяют входной сигнал, запоминание сигналов происходит в момент подачи лог. 0 на вход C. Подача лог. 1 на вход EO приводит к переводу выходов в высокоимпедансное состояние, но не мешает записи информации в триггеры регистра. Нагрузочная способность микросхемы KP1533ИР34 такая же, как у KP1533ИР22.

Микросхема K555ИР35 – восьмиразрядный регистр хранения информации (рис. 78). Логика работы триггеров регистра такая же, как и у микросхем TM2, TM8, TM9. Установка триггеров в нулевое состояние происходит при подаче лог. 0 на вход R, параллельная запись информации осуществляется по спаду импульсов отрицательной полярности, подаваемых на вход C. Нагрузочная способность микросхемы стандартная.

Микросхема KP1533ИР37 (рис. 76) аналогична по функционированию и нагрузочной способности KP1533ИР22, отличается разводкой выводов, мощностью и быстродействием.

Микросхема KP1533ИР38 (рис. 77) отличается от KP1533ИР34 тем, что триггеры ее регистров синхронны – запись в них происходит по спаду импульсов отрицательной полярности на входе C.

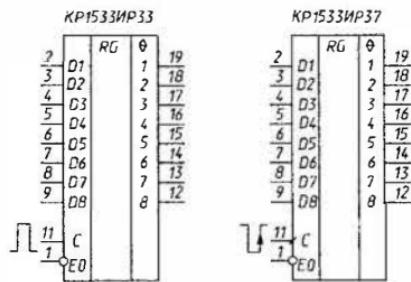


Рис. 76. Микросхемы KP1533ИР33 и KP1533ИР37

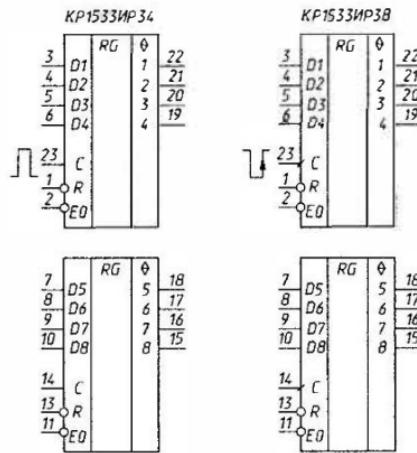


Рис. 77. Микросхемы KP1533ИР34 и KP1533ИР38

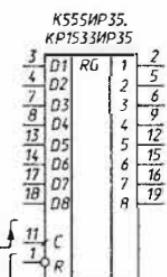


Рис. 78. Микросхема ИР35

1.4. Микросхемы комбинационного типа средней степени интеграции

1.4.1. Дешифраторы и шифраторы

Из микросхем комбинационного типа при разработке цифровых устройств широко используют дешифраторы, их номенклатура довольно разнообразна.

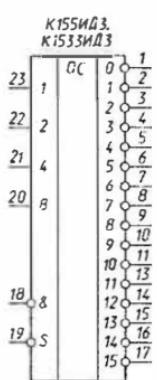


Рис. 79.

Микросхема ИД3

Микросхема ИД3 (рис. 79) имеет четыре адресных входа 1, 2, 4, 8, два инверсных входа стробирования S, объединенных по И, и 16 выходов 0–15. Если на обоих выходах стробирования лог. 0, на том из выходов, номер которого соответствует десятичному эквиваленту входного кода (вход 1 – младший разряд, вход 8 – старший), будет лог. 0, на остальных выходах – лог. 1. Если хотя бы на одном из входов стробирования S лог. 1, то независимо от состояний входов на всех выходах микросхемы формируется лог. 1.

Наличие двух входов стробирования существенно расширяет возможности использования микросхем. Из

двух микросхем ИД3, дополненных одним инвертором, можно собрать дешифратор на 32 выхода (рис. 80), дешифратор на 64 выхода собирается из четырех микросхем ИД3 и двух инверторов (рис. 81), а на 256 выходов – из 17 микросхем ИД3 (рис. 82).

Микросхема ИД4 (рис. 83) содержит два дешифратора на четыре выхода каждый с объединенными адресными входами и разделенными входами стробирования. Лог. 0 на выходах первого (верхнего по

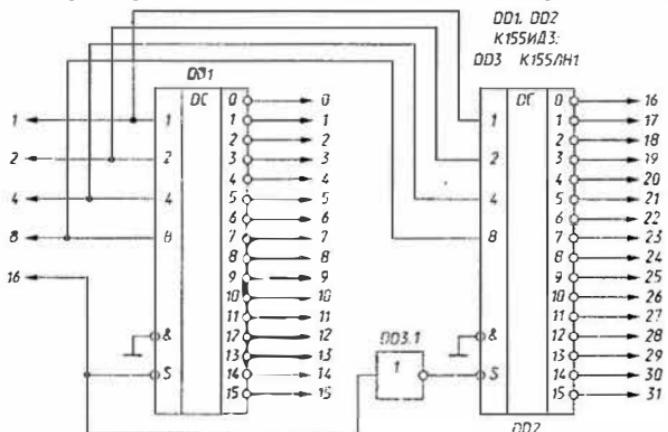


Рис. 80. Дешифратор на 32 выхода

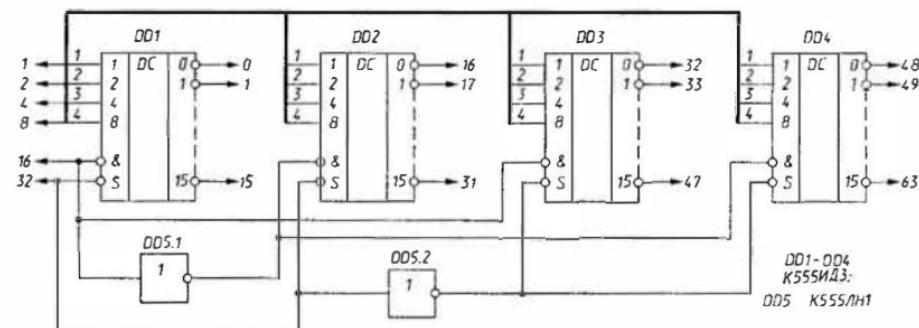


Рис. 81. Дешифратор на 64 выхода

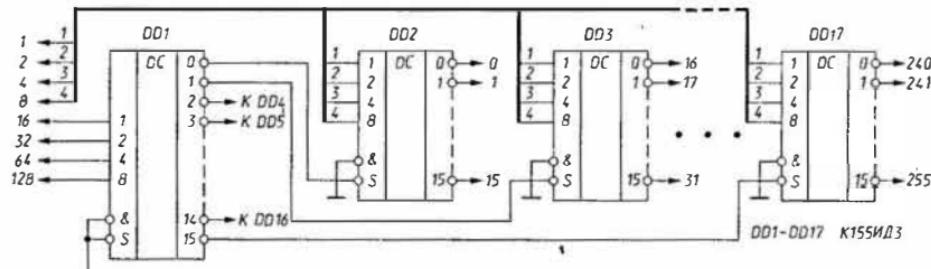


Рис. 82. Дешифратор на 256 выходов

схеме) дешифратора формируется (аналогично ИД3) лишь при наличии на обоих стробирующих входах лог. 0. Соответствующее условие для второго дешифратора – наличие на одном из его входов стробирования лог. 1 (вывод 1), а на другом – лог. 0 (вывод 2). Такая структура микросхемы позволяет использовать ее в различных вариантах включения. На основе микросхемы ИД4 могут быть построены, в частности, дешифраторы на восемь выходов со входом стробирования (рис. 84) и на 16 выходов (рис. 85). На девяти микросхемах

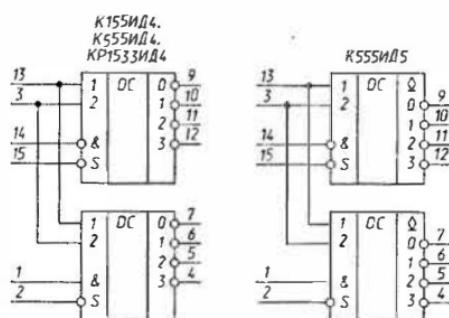


Рис. 83. Микросхемы ИД4 и ИД5

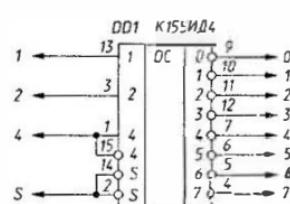


Рис. 84. Дешифратор на 8 выходов со стробированием

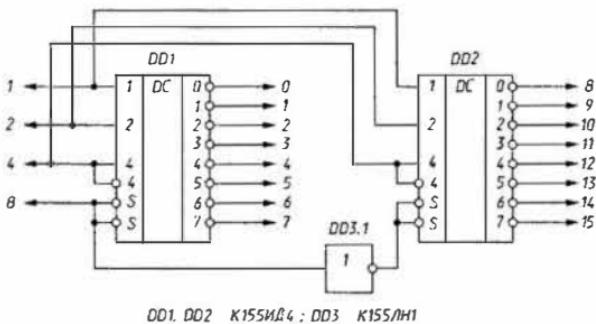


Рис. 85. Дешифратор на 16 выходов

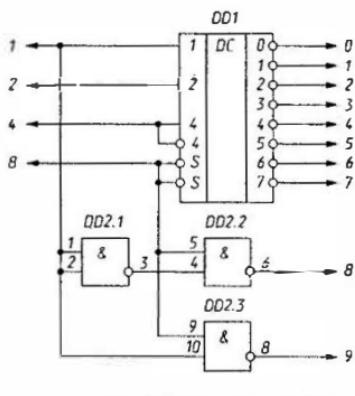


Рис. 86. Дешифратор на 10 выходов

ИД4 можно собрать дешифратор на 64 выхода по схеме, подобной рис. 82. Если дополнить микросхему ИД4 тремя элементами 2И-НЕ, можно получить дешифратор на десять выходов (рис. 86).

Микросхема К555ИД5 (рис. 83) аналогична по функционированию ИД4, но имеет выходы с открытым коллектором.

Описанные двоичные дешифраторы являются полными: любому состоянию адресных входов соответствует нулевое состояние некоторого единственного выхода. В ряде случаев, например при двоично-десятичном представлении чисел, удобно использовать неполные дешифра-

торы, в которых число выходов меньше числа возможных состояний адресных входов. В частности, двоично-десятичный дешифратор содержит десять выходов и не меньше четырех входов. На основе полного дешифратора всегда можно построить неполный на меньшее число входов.

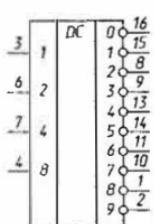


Рис. 87. Микросхема К155ИД1

Однако ввиду широкого использования в устройствах индикации двоично-десятичных дешифраторов в состав серии К155 специально включен двоично-десятичный дешифратор К155ИД1 с высоковольтным выходом (рис. 87). Дешифратор имеет четыре входа, которые могут подключаться к выходам любого источника кода 1-2-4-8, и десять выходов, которые могут подключаться к катодам газоразрядного цифрового или знакового индикатора

(анод последнего через резистор сопротивлением 22...91 кОм подключен к полюсу источника постоянного или пульсирующего напряжения 200...300 В).

Схема подключения дешифратора к микросхеме К155ИЕ4, включенной в режим деления на 10 с кодом 1-2-4-6, приведена на рис. 88.

Для подключения микросхемы К155ИД1 к выходам декады на микросхемах ТМ2 (см. рис. 19) или декады по рис. 22 необходим дополнительный элемент И, в качестве которого могут быть использованы два любых маломощных диода (рис. 89) или 1/4 часть интегральной микросхемы ЛИ1.

Для подключения выходов микросхемы К155ИД1 ко входам других микросхем ТГЛ следует принять дополнительные меры по согласованию уровней, поскольку техническими условиями на микросхему К155ИД1 гарантируется выходное напряжение в состоянии лог. 0 не более 2,5 В, что превышает порог переключения микросхем ТГЛ, составляющий около 1,3 В. Практически выходное напряжение микросхем К155ИД1 в состоянии 0 может быть несколько выше или ниже порога переключения, поэтому для надежной работы микросхемы-нагрузки в минусовую цепь питания этой микросхемы следует включить кремниевый диод. Такое включение повысит порог переключения примерно до 2 В, что обеспечит ее согласование с дешифратором К155ИД1. Кроме того, поднимется выходной уровень лог. 0 микросхемы примерно до 0,9 В, что вполне достаточно для нормальной работы последующих микросхем.

На рис. 90 приведена схема делителя частоты на 10 с переключаемой в пределах 10...1,1 скважностью выходных импульсов, иллюстрирующая описанные выше правила согласования дешифратора К155ИД1 с микросхемами ТГЛ.

Микросхема К555ИД6 (рис. 91) – неполный дешифратор двоично-десятичного кода 1-2-4-8. Как и микросхема К155ИД1, она имеет четыре адресных входа 1, 2, 4, 8, но ее десять выходов 0–9 выполнены

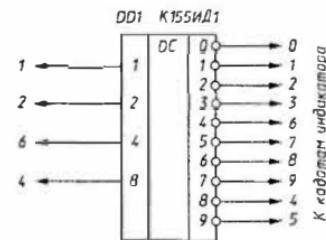


Рис. 88. Подключение микросхемы К155ИД1 к декаде на микросхеме К155ИЕ4

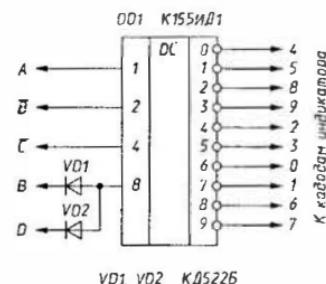


Рис. 89. Подключение микросхемы К155ИД1 к декаде на микросхемах К155TM2

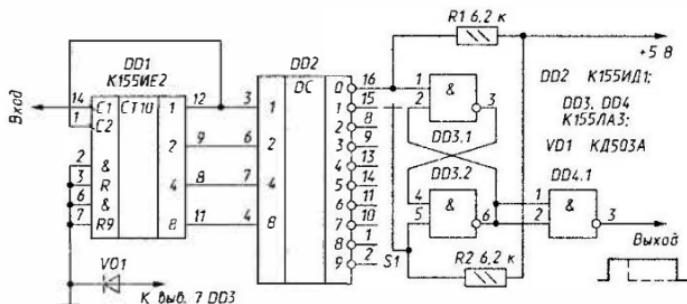


Рис. 90. Делитель частоты на 10 с переключаемой скважностью

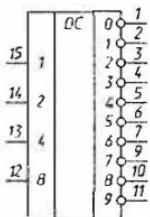


Рис. 91. Микросхема K555ИД6

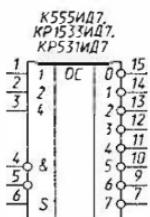


Рис. 92. Микросхема ИД7

по стандартной схеме. При подаче на входы 1, 2, 4, 8 кода чисел 0–9 на том выходе, номер которого соответствует десятичному эквиваленту входного кода, появляется лог. 0, на остальных выходах – лог. 1: при входных кодах, соответствующих числам 10–15, на всех выходах – лог. 1.

Микросхема ИД7 (рис. 92) – дешифратор, имеющий три адресных входа 1, 2, 4, три входа стробирования S, два из которых инверсные, и восемь инверсных выходов. Лог. 0 на одном из выходов может появиться лишь при единственном разрешающем сочетании сигналов на входах стробирования S – на инверсных входах должен быть лог. 0, на прямом – лог. 1. При всех других сочетаниях сигналов на входах S на всех выходах микросхемы – лог. 1. Сигнал лог. 0 при разрешающем сочетании на входах появится на том выходе дешифратора, номер которого соответствует десятичному эквиваленту кода, поданному на адресные входы 1, 2, 4.

Наличие трех входов стробирования позволяет простыми средствами объединять микросхемы для наращивания разрядности дешифратора. Три микросхемы ИД7 можно объединить в дешифратор на 24 выхода без дополнительных элементов (соединение микросхем DD1 – DD3 на рис. 93), четыре микросхемы и инвертор – в дешифратор на 32 выхода (рис. 93). Дополнив схему рис. 93 еще четырьмя микросхемами ИД7 и инвертором, можно получить дешифратор на 64 выхода.

Микросхема ИД10 (рис. 94) – дешифратор, по функционированию соответствующий микросхеме К555ИД6, но с выходами, выполненными с открытым коллектором. Для микросхемы K555ИД10

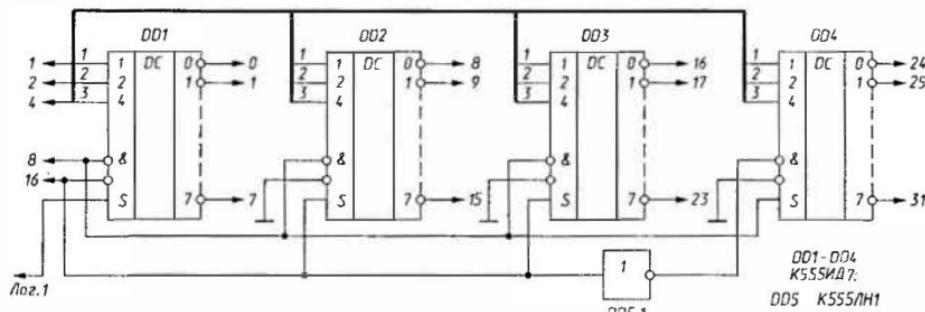


Рис. 93. Дешифратор на 32 выхода

в состоянии лог. 0 ее выходной ток может достигать 24 мА, в состоянии лог. 1 на ее выход можно подавать напряжение до 15 В. Для микросхемы К155ИД10 максимально допустимое напряжение, которое можно подвести к выходу, находящемуся в состоянии лог. 1, также составляет 15 В. Выходное напряжение лог. 0 при втекающем токе 20 мА не более 0,4 В, при токе 80 мА – не более 0,9 В. Указанные выходные параметры позволяют применять микросхему К155ИД10 при построении распределителей с релейными выходами (рис. 95).

При необходимости увеличения числа выходов стробирование микросхемы можно осуществлять по входу 8. Для примера на рис. 96 приведена схема дешифратора на 64 выхода.

Отметим, что в соответствии с рис. 96 можно при необходимости соединять микросхемы К155ИД1, К555ИД6.

Микросхема КР531ИД14 (рис. 97) содержит два стробируемых дешифратора, каждый с двумя адресными входами 1 и 2, инверсным

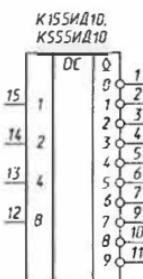
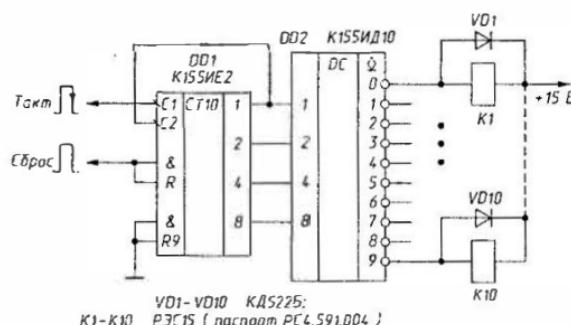
Рис. 94. Микросхема
К155ИД10

Рис. 95. Распределитель с релейными выходами

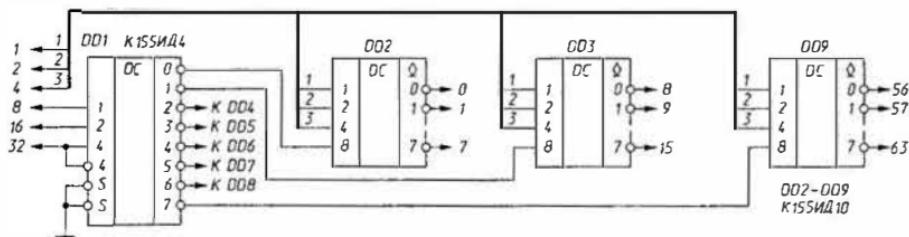


Рис. 96. Декодатор на 64 выхода

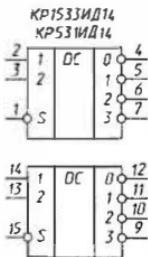


Рис. 97.

Микросхема ИД14

входом стробирования S и инверсными выходами 0–3. Как и в других декодаторах ТТЛ-серий, при разрешающем лог. 0 на входе S лог. 0 появляется на том выходе декодатора, номер которого соответствует десятичному эквиваленту двоичного числа, поданному на адресные входы 1 и 2. При лог. 1 на входе S на всех выходах декодатора также лог. 1.

Для получения декодаторов с большим числом выходов можно соединять микросхемы в соответствии с рис. 98.

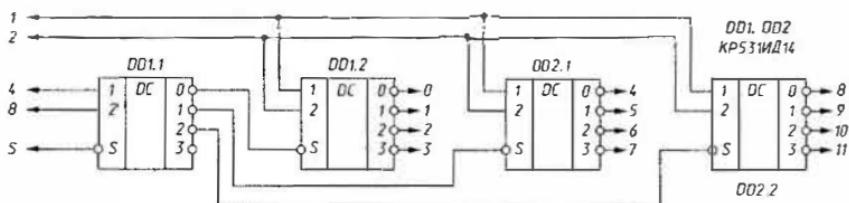


Рис. 98. Декодатор на 12 выходов

Функцию, обратную функции декодаторов, выполняют шифраторы.

Микросхема ИВ1 – приоритетный шифратор (рис. 99). Она имеет восемь информационных входов 0–7 и вход разрешения Е. Выходов у микросхемы пять – три инверсных выходного кода 1, 2, 4; G – признака подачи входного сигнала и Р – переноса.

Если на всех информационных входах микросхемы лог. 1, на выходах 1, 2, 4, G – лог. 1, на выходе Р – лог. 0. При подаче лог. 0 на любой из информационных входов 0–7 на выходах 1, 2, 4 появится инверсный код, соответствующий номеру входа, на который подан лог. 0, на выходе G – лог. 0, что

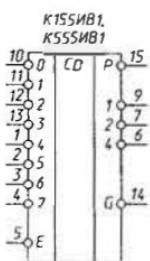


Рис. 99. Микросхема ИВ1

является признаком подачи входного сигнала, на выходе Р – лог. 1, которая запрещает работу других микросхем ИВ1 при их каскадном соединении. Если лог. 0 будет подан на несколько информационных входов микросхемы, выходной код будет соответствовать входу с наибольшим номером.

Так работает микросхема при подаче на вход Е лог. 0. Если же на входе Е лог. 1 (запрет работы), на всех шести выходах микросхемы лог. 1.

Две микросхемы ИВ1 можно соединить по схеме рис. 100 для получения приоритетного шифратора на 16 входов.

Если лог. 0 подан на один из входов 0–7, на выходах DD3 появятся младшие разряды прямого выходного кода, на выходе G DD1 – лог. 0, определяющий разряд 8 выходного кода, на выходе Р – лог. 1, являющимся признаком подачи входного сигнала. Если лог. 0 подать на один из входов 8–15, лог. 1 с выхода Р DD2 запретит работу DD1, младшие разряды на выходах DD3 определяются микросхемой DD2, на выходе 8 выходного кода будет лог. 1.

Таким образом, с выходов 1, 2, 4, 8 устройства по схеме рис. 100 можно снять прямой код, соответствующий номеру входа, на который подан лог. 0.

Микросхемы ИВ1 можно соединять для получения большего числа входов. В этом случае выходы переноса микросхем с большими номерами следует соединить со входами запрета микросхем с меньшими номерами, выходы 1, 2, 4 следует через многовходовые элементы И-НЕ подключить к выходам устройства – это будут младшие разряды выходного кода. Выходы G микросхем ИВ1 следует соединить с входами 0–7 еще одной микросхемы ИВ1, с выходов которой можно будет снять старшие разряды кода и признак подачи входного сигнала G (рис. 101). В схемах рис. 100 и 101 сохраняется свойство приоритетности шифраторов – при одновременной подаче лог. 0 на несколько входов выходной код всегда соответствует входу с наибольшим номером.

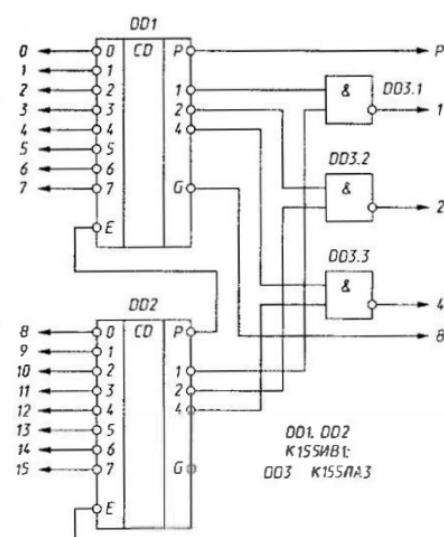


Рис. 100. Соединение двух микросхем ИВ1

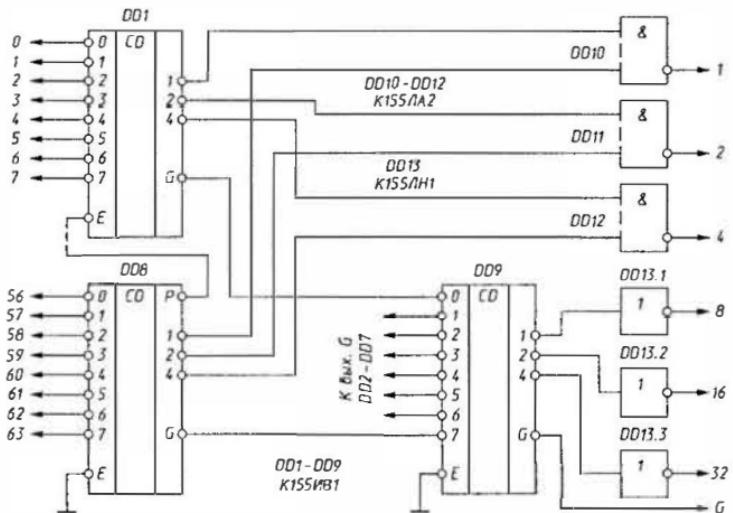


Рис. 101. Шифратор на 64 входа

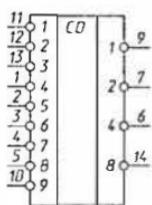


Рис. 102. Микросхема K555ИВ3

Микросхема K555ИВ3 (рис. 102) – приоритетный шифратор. Она имеет девять инверсных входов 1–9 для подачи кодируемого сигнала и четыре инверсных выхода кода 1-2-4-8. В исходном состоянии на всех входах и выходах лог. 1. При подаче на любой из входов лог. 0 на выходах 1-2-4-8 формируется инверсный код номера входа, на который подан лог. 0. Если лог. 0 подан сразу на несколько входов, код на выходе соответствует наибольшему номеру входа, на который подан лог. 0.

Основное назначение микросхемы – преобразование номера источника сигнала в код, например номера нажатой кнопки. Для примера на рис. 103 показана схема квазисенсорного переключателя на 10 положений, выходными сигналами которого является код 1-2-4-8 нажатой и отпущеной кнопки (аналог переключателя с взаимовыключением).

При включении питания все триггеры микросхемы DD2 устанавливаются в 0, на выходах 1-2-4-8 код 1111, не соответствующий ни одной из нажатых кнопок. Если нажать любую из 10 кнопок SB1 – SB10, на выходе микросхемы DD1 сформируется инверсный код нажатой кнопки (для кнопки SB1 – 1111), этот код поступит на информационные входы микросхемы DD2. Ток через один из резисторов R1 – R10, соответствующий нажатой кнопке, включит транзистор VT1, на его коллекторе появится лог. 0 на время нажатия кнопки. Напряжение на левой обкладке конденсатора C2 начнет уменьшаться и через время,

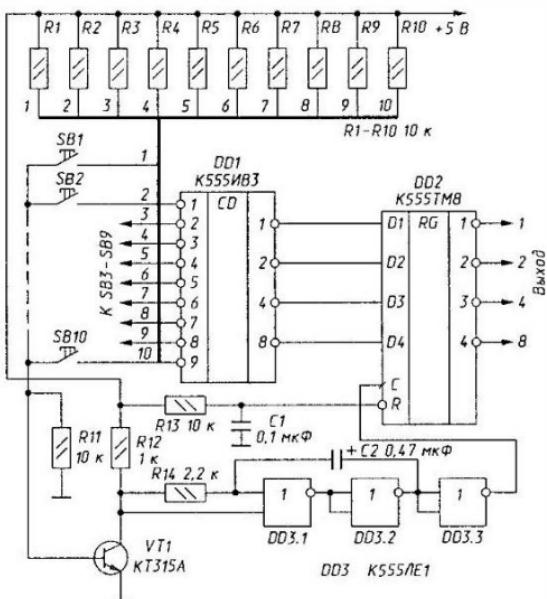


Рис. 103. Квазисенсорный переключатель

в течение которого прекратится дребезг контактов кнопки, достигнет порога переключения элемента DD3.1. На выходе элемента DD3.1 появится лог. 1, на выходе DD3.2 – лог. 0. Изменение напряжения па правой обкладке конденсатора передается на вход элемента DD3.1, в результате чего произойдет скачкообразное переключение элементов микросхемы DD3 в противоположное состояние (рис. 104). Изменение лог. 0 на выходе элемента DD3.3 на лог. 1 приведет к записи инверсного кода с выходов микросхемы DD1 в триггеры микросхемы DD2, на ее инверсных выходах появится прямой код нажатой кнопки.

В момент отпускания кнопки первое размыкание ее контактов приведет к появлению лог. 1 на нижнем по схеме входе элемента DD3.1, вся цепочка элементов микросхемы DD3 переключится. На время дребезга контактов кнопки лог. 1 на верхнем по схеме входе элемента DD3.1 будет поддерживаться за счет положительной обратной связи через конденсатор C2. На выходе микросхемы DD2 сохранится код нажатой кнопки. Если при нажатой кнопке нажать еще одну, выходной код не изменится, он будет соответствовать первой из нажатых кнопок. Код не изменится и при отпускании кнопок. Если нажать одновременно (с точностью до задержки, вносимой цепью подавления дребезга DD3.1, DD3.2) две или более кнопок, выходной код будет соответствовать кнопке с большим номером.

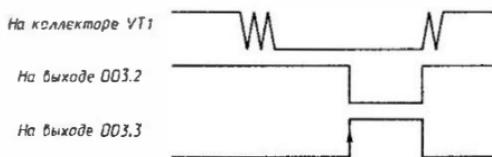


Рис. 104. К пояснению подавления дребезга

В схеме рис. 103 можно использовать и микросхему (несколько микросхем) ИВ1, в этом случае транзистор VT1 излишен. Входной сигнал на схему подавления дребезга необходимо будет подать с выхода G микросхемы ИВ1.

1.4.2. Мультиплексоры

Широкое применение в цифровых устройствах находят микросхемы мультиплексоров, используемые для коммутации двоичных сигналов.

Мультиплексор КП7 имеет восемь информационных входов D0 – D7, три адресных входа 1, 2, 4 и вход стробирования S (рис. 105). У микросхемы два выхода – прямой и инверсийный. Если на входе стробирования лог. 1, на прямом выходе 0 независимо от сигналов на других входах. Если на входе стробирования лог. 0, сигнал на прямом выходе повторяет сигнал на том входе, номер которого совпадает с десятичным эквивалентом кода на входах 1, 2, 4 мультиплексора. На инверсном выходе сигнал всегда противофазен сигналу на прямом выходе.

Наличие входа стробирования позволяет простыми средствами строить мультиплексоры на большее число входов. На рис. 106 приведена схема мультиплексора на 16 входов, на рис. 107 – на 64.

Мультиплексор К155КП5 (рис. 105) в отличие от КП7 имеет лишь инверсный выход и не имеет входа стробирования.

Микросхема К155КП1 (рис. 105) содержит четыре адресных входа 1, 2, 4, 8; 16 информационных входов D0 – D15 и вход стробирования S. Выход у этой микросхемы только инверсный. Все свойства и способы включения у нее такие же, как и у КП7.

Микросхема КП2 (рис. 105) содержит два мультиплексора на четыре информационных входа D0 – D3 с отдельными входами стробирования, объединенными адресными входами и прямыми выходами.

Микросхема КП11 (рис. 105) – четыре двухходовых мультиплексора с общим управлением и возможностью перевода выходов в высокономпандансное состояние. При лог. 0 на адресном входе A на выход каждого мультиплексора проходит сигнал со входа D0, при лог. 1 – с входа D1. Выходы микросхемы активны при лог. 0 на входе EO.

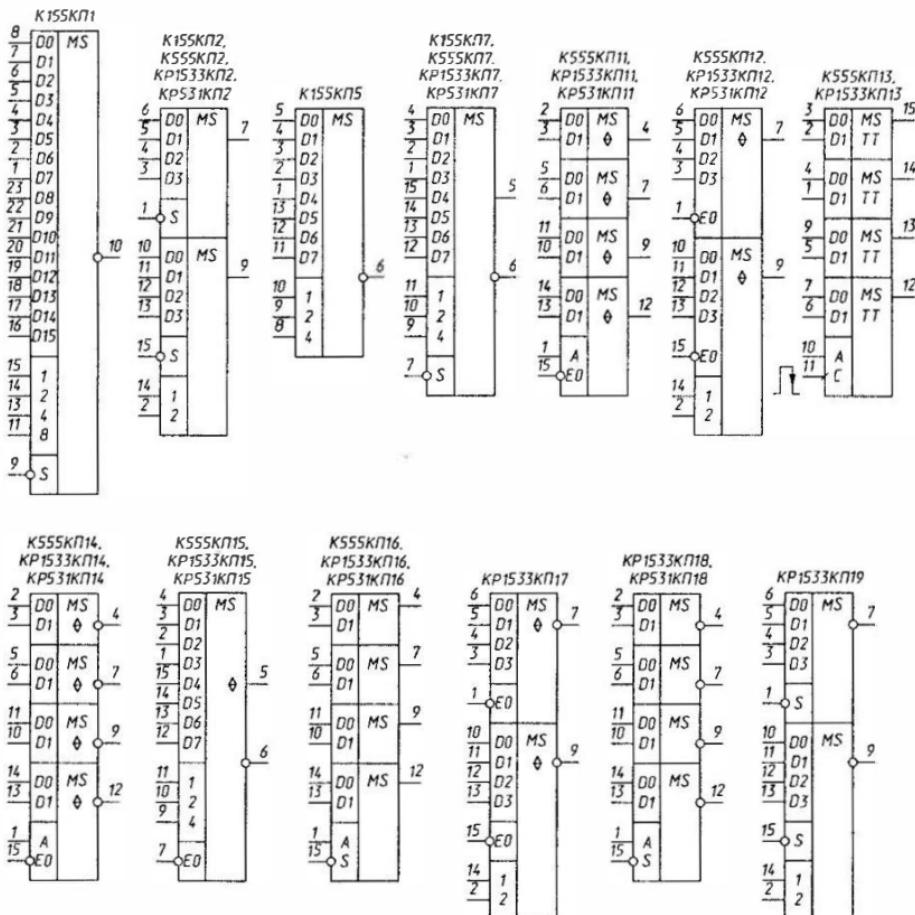


Рис. 105. Микросхемы мультиплексоров

Подача лог 1 на вход ЕО переводит выходы в высокоимпедансное состояние.

Микросхема КП12 (рис. 105) – два четырехходовых мультиплексора с общим управлением и возможностью перевода выходов в высокомпедансное состояние. На выход каждого мультиплексора проходит сигнал со входа с номером, соответствующим десятичному эквиваленту двоичного кода, поданного на адресные входы 1 и 2. Каждый мультиплексор имеет свой вход перевода выхода в высокомпедансное состояние ЕО, действующий подобно входу ЕО микросхемы К555КП11.

Микросхема КП13 (рис. 105) – четыре двухходовых мультиплексора с общим управлением и регистром хранения на выходе (похожа на микросхему KP531ИР20). На входы регистра поступают сигналы

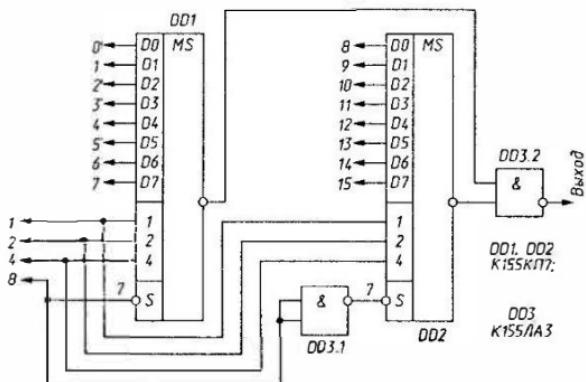


Рис. 106. Мультиплексор на 16 входов

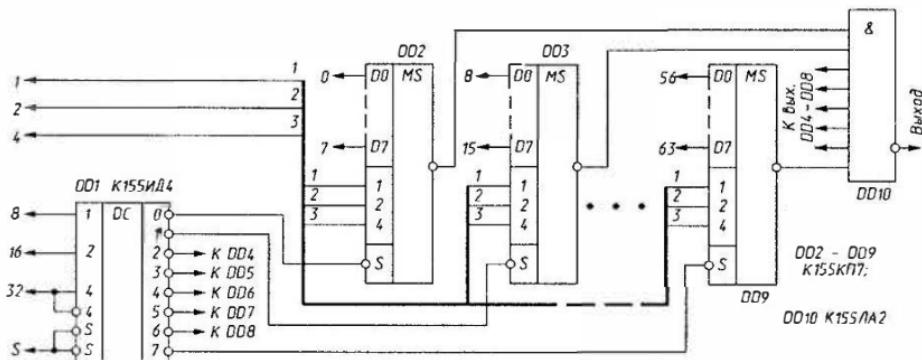


Рис. 107. Мультиплексор на 64 входа

со входов D0 микросхемы, если на адресном входе А лог. 0 и со входов D1, если на входе А лог. 1. Запись в регистр производится по спаду импульса положительной полярности на входе С.

Микросхема КП14 (рис. 105) аналогична микросхеме К555КП11, но инвертирует мультиплексируемые сигналы.

Микросхема КП15 (рис. 105) – восьмивходовой мультиплексор с прямым и инверсным выходом и с возможностью перевода выходов в высокоимпедансное состояние. При лог. 0 на входе ЕО на выходы проходит сигнал с того входа, номер которого соответствует десятичному эквиваленту кода, поданного на адресные входы 1, 2, 4. На инверсный выход сигнал проходит с инверсией. Подача лог. 1 на вход ЕО переводит и прямой, и инверсный выходы в высокоимпедансное состояние.

Микросхема КП16 (рис. 105) – четыре двухходовых стробируемых мультиплексора. Логика ее работы аналогична логике работы

микросхемы КП11, однако подача лог. 1 на вход S переводит выходы микросхемы в состояние лог. 0 независимо от состояния информационных и адресного входов.

Микросхема **KP533КП17** (рис. 105) аналогична микросхеме КП12, но инвертирует мультиплексируемые сигналы.

Микросхема **KP18** (рис. 105) аналогична КП16, но инвертирует мультиплексируемые сигналы. Подача лог. 1 на вход S микросхемы устанавливает выход в состояние лог. 1 независимо от состояния других входов.

Микросхема **KP1533КП19** (рис. 105) функционирует аналогично КП2, но инвертирует мультиплексируемые сигналы. Вход S этой микросхемы действует аналогично такому же входу КП18.

Наиболее полный набор мультиплексоров входит в серию микросхем KP1533 – счетверенные мультиплексоры на два входа, сдвоенные на четыре входа и мультиплексоры на восемь входов, причем в каждой из этих групп есть мультиплексоры со стандартным выходом – KP1533КП16, KP1533КП2, KP1533КП17, с инверсным выходом – KP1533КП18, KP1533КП19, KP1533КП7, с выходом с высокоимпедансным состоянием – KP1533КП11, KP1533КП12, KP1533КП15, с инверсным выходом с высокоимпедансным состоянием – KP1533 КП14, KP1533КП17, KP1533КП15.

Нагрузочная способность мультиплексоров KP1533КП2, КП17, КП11А, КП12, КП14А, КП15 составляет 12 мА в состоянии лог. 0 при выходном напряжении 0,4 В и 0,4 мА в состоянии лог. 1 при выходном напряжении 2,4 В, мультиплексоров KP1533КП16, КП17, КП18, КП19 аналогична той, что у микросхемы KP1533ИР22. Нагрузочная способность мультиплексоров серии KP531, выходы которых могут переводиться в высокоимпедансное состояние, составляет 20 мА в состоянии лог. 0 и 6,5 мА в состоянии лог. 1 при выходном напряжении 2,4 В.

Возможность перевода выходов мультиплексоров КП11, КП12, КП14, КП15 и КП17 в высокоимпедансное состояние облегчает объединение микросхем для увеличения числа входов. На рис. 108 показано преобразование мультиплексоров

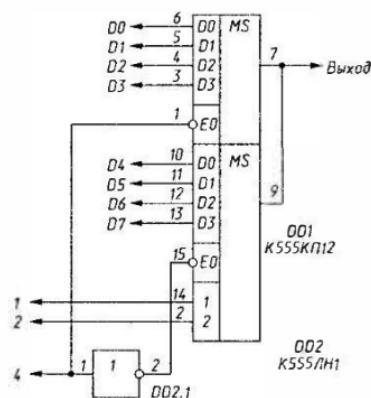


Рис. 108. Микросхема K555КП12 в качестве мультиплексора на 8 входов

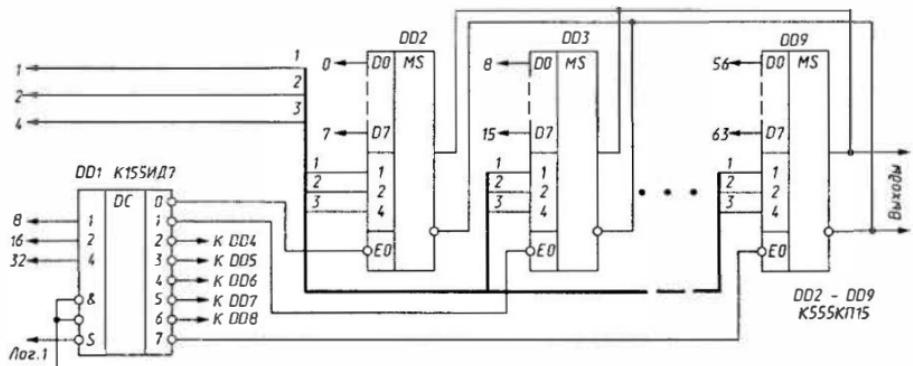


Рис. 109. Мультиплексор на 64 входа

микросхемы КП12 в один на восемь входов, на рис. 109 – на 64 входа.

Назначение выводов микросхем КП12 и К155КП2, КП15 и К155КП7 совпадает за исключением входов перевода выходов микросхем в высокоимпедансное состояние. Это позволяет в большинстве случаев использовать микросхемы КП12 и КП15 взамен указанных микросхем серии К155 без переработки печатных плат.

1.4.3. Преобразователи кодов

Для формирования цифр и знаков на семисегментных и матричных индикаторах и запуска шкальных индикаторов используют различные преобразователи кодов, иногда неправильно называемые дешифраторами. Существуют также микросхемы для преобразования двоичного кода в двоично-десятичный, и наоборот. Рассмотрим такие микросхемы.

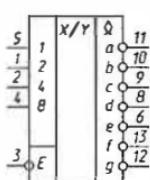


Рис. 110. Микросхема K155PP15

Микросхема **K155PP5** – преобразователь двоично-десятичного кода в код семисегментного индикатора (рис. 110), ее можно применять совместно с полупроводниковыми индикаторами с общим анодом, например АЛ305А или АЛС324Б. Для нормирования тока элементов индикатора между его катодами и выходами микросхемы следует включить ограничительные резисторы, со- противление которых определяется в соответствии с рабочим током индикатора. Вход Е микросхемы может быть использован для гашения индикатора, которое происходит при подаче на этот вход лог. 1. Индикация осуществляется при лог. 0.

Следует отметить, что микросхема K155PP5 имеет один недостаток – она не имеет инвертора на выходе, поэтому для инвертирования сигнала необходимо использовать отдельную микросхему.

На рис. 111 приведено стандартное обозначение сегментов семисегментных индикаторов, а на рис. 112 – форма индицируемых знаков.

Микросхемы КМ155ИД8А, КМ155ИД8Б,

КМ155ИД9 – преобразователи двоично-десятичного кода 1-2-4-8 в коды работы индикаторов, состоящих из 27 отдельных светодиодов (ИД8, рис. 113) и из 20 светодиодов (ИД9, рис. 114).

Микросхемы имеют по четыре входа для подачи входного кода. Число выходов микросхемы КМ155ИД8 составляет 18, микросхемы КМ155ИД9 – 13.

К каждому выходу микросхем должны быть подключены или один, или два последовательно включенных светодиода, соединенных с источником питания +5 В. На рис. 113 (б) и 114 (б) на элементах индикаторов указаны номера выводов микросхем, к которым должны быть подключены светодиоды индикаторов. Микросхемы выполнены с «открытым» коллекторным выходом и содержат ограничительные резисторы двух номиналов – для выходов, стыкуемых с двумя последовательно включенными светодиодами, номинал ограничительного резистора меньше, что обеспечивает одинаковый ток

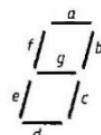


Рис. 111. Стандартное обозначение сегментов семисегментного индикатора



Рис. 112. Цифры, индицируемые на семисегментном индикаторе

К155ИД8А,
К155ИД8Б

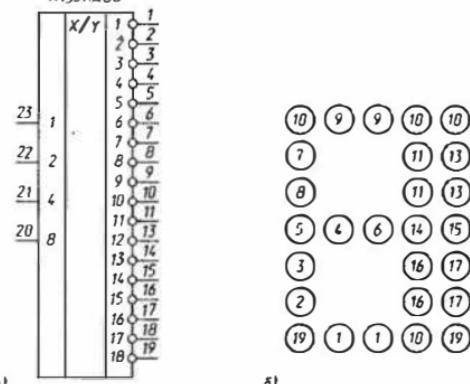


Рис. 113. Микросхема К155ИД8 (а) и подключение ее выводов к светодиодам индикатора (б)

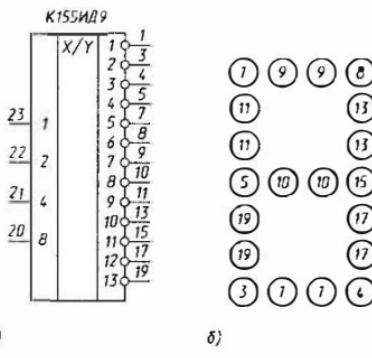


Рис. 114. Микросхема К155ИД9 (а) и подключение ее выводов к светодиодам индикатора (б)

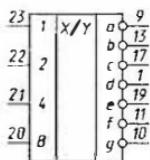


Рис. 115. Микросхема К155ИД9 как преобразователь кода для семисегментного индикатора

через все светодиоды индикатора – 10 мА для микросхем КМ155ИД8А и КМ155ИД9 и 15 мА для КМ155ИД8Б.

Для входных кодов чисел 0–9 на светодиодах индицируются соответствующие цифры, для кода числа 10 знак «–», для кода числа 11 – буква «Е». Для кодов чисел 12–15 все светодиоды индикаторов погашены.

Микросхема КМ155ИД9 может быть использована и с обычными полупроводниковыми семисегментными индикаторами с общим анодом аналогично К155ПП5 (рис. 115). В отличие от использования микросхемы К155ПП5 не требуются ограничительные резисторы и добавляется возможность индикации знака «–» и буквы «Е».

При необходимости можно увеличить число диодов в индикаторах, управляемых от микросхемы КМ155ИД9, до 27 (рис. 116, а) и до 34 (рис. 116, б). В этом случае напряжение питания цепочек из трех светодиодов должно быть увеличено до 7 В, а для четырех светодиодов – до 9 В. Одиночные светодиоды должны быть по-прежнему подключены к источнику питания +5 В.

Микросхема КМ155ИД11 – преобразователь двоичного кода в код управления светодиодной шкалой, формирующий светящийся «столбик», число светящихся точек в котором равно числу, соответствующему входному коду (рис. 117). Микросхема имеет три входа 1, 2, 4 для подачи входного кода, вход разрешения Е, вход переноса Р1, восемь выходов для подключения светодиодной шкалы 0–7 и выход переноса Р.

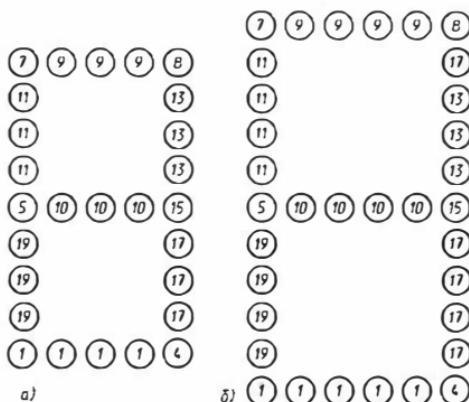


Рис. 116. Подключение выводов микросхемы К155ИД9 к индикатору из 27 светодиодов (а) и 34 светодиодов (б)

При подаче лог. 1 на вход Р1 и лог. 0 на вход Е лог. 1 появляется на том выходе микросхемы, номер которого соответствует десятичному эквиваленту кода на входах 1, 2, 4 и на всех выходах с меньшим номером, при этом на выходе Р – лог. 0. Если на вход Р1 подать лог. 0, на выходах 0–7 будет лог. 1, на выходе Р – лог. 0 независимо от сигналов на входах Е и 1, 2, 4. Если на входах Р1 и Е лог. 1, на выходах 0–7 лог. 0, на выходе Р – лог. 1.

Выходы микросхем выполнены с открытым эмиттером и ограничительным резистором, обеспечивающим выходной ток для непосредственного подключения светодиодов между выходами и общим проводом. При работе одной микросхемы с восемью светодиодами высота «столбика» светящихся светодиодов будет на единицу больше десятичного эквивалента кода на входах 1, 2, 4.

Рис. 118 иллюстрирует соединение двух микросхем КМ155ИД11 для индикации 16 уровней. Если на входе 8 устройства по схеме рис. 118 лог. 0, на выходе Р DD1 лог. 1, микросхема DD2 работает так, как описано выше, и светодиоды HL1 – HL8 образуют столбик, высота которого на единицу больше численного эквивалента кода на входах 1, 2, 4. Если на входе 8 устройства лог. 1, на входе разрешения Е микросхемы DD1 появится лог. 0, в работу вступит DD1 и в соответствии с поданным на входы 1, 2, 4 кодом начнут включаться светодиоды HL9 – HL16. На выходе Р появится лог. 0, он подается на вход Р1 DD2 и включит все светодиоды HL1 – HL8 независимо от сигналов на других входах DD2.

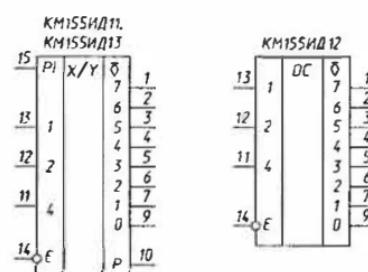


Рис. 117. Микросхемы
КМ155ИД11, КМ155ИД12,
КМ155ИД13

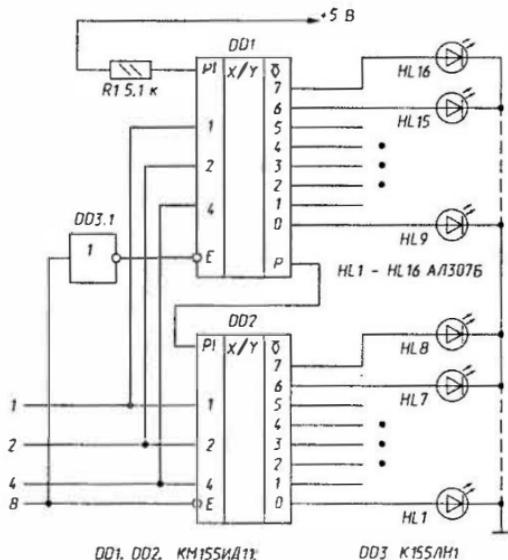


Рис. 118. Соединение двух микросхем К155ИД11, К155ИД13

Таким образом, в схеме рис. 118 число светящихся диодов на единицу больше десятичного эквивалента входного кода – входному коду 0000 соответствует один включенный светодиод HL1, коду 1111 – 16 светодиодов.

Для построения шкал с большим числом индицируемых уровней необходим дополнительный дешифратор, например К155ИД4 (рис. 119). Работает такое устройство аналогично. Если на входах 8 и 16 лог. 0, то лог. 0 с выхода 0 DD1 включает DD5, высота столбика составляет 1–8 светодиодов. Если на входе 8 лог. 1, на входе 16 – лог. 0, включается DD4, лог. 0 с ее выхода P включает HL1 – HL8. При лог. 1 на входах 8 и 16 начинает работать DD2, лог. 0 с ее выхода P включает HL17 – HL24, на выходе P DD3 появляется лог. 0, включающий HL9 – HL16, лог. 0 с выхода P DD4 включает HL1 – HL8. Таким образом, и здесь число светящихся светодиодов на единицу больше десятичного эквивалента входного кода.

Вход Е устройства по схеме рис. 119 можно использовать для гашения шкалы – при подаче на него лог. 1 все светодиоды будут выключены независимо от сигналов на входах 1–16.

При необходимости построения шкал с большим числом индицируемых уровней необходимо использовать соответствующее число микросхем К155ИД11 и дешифратор с большим числом выходов (К155ИД4 в соответствующем включении, К555ИД7, К155ИД3).

Микросхема КМ155ИД12 – стробируемый дешифратор трехразрядного двоичного кода, подаваемого на входы 1-2-4, в позиционный (рис. 117). Лог. 1 появляется на том выходе микросхемы, номер которого соответствует десятичному эквиваленту входного кода, при этом на входе Е должен быть лог. 0. Если на вход Е подать лог. 1, на всех выходах будет лог. 0. К выходам этой микросхемы можно подключить светодиоды шкалы аналогично КМ155ИД11, в результате в шкале будет светиться один светодиод с номером, на единицу большим десятичного эквивалента входного кода.

При необходимости можно соединять микросхемы КМ155ИД12 в соответствии с рис. 118 или 119, естественно, исключив цепи выводов Р и Р1.

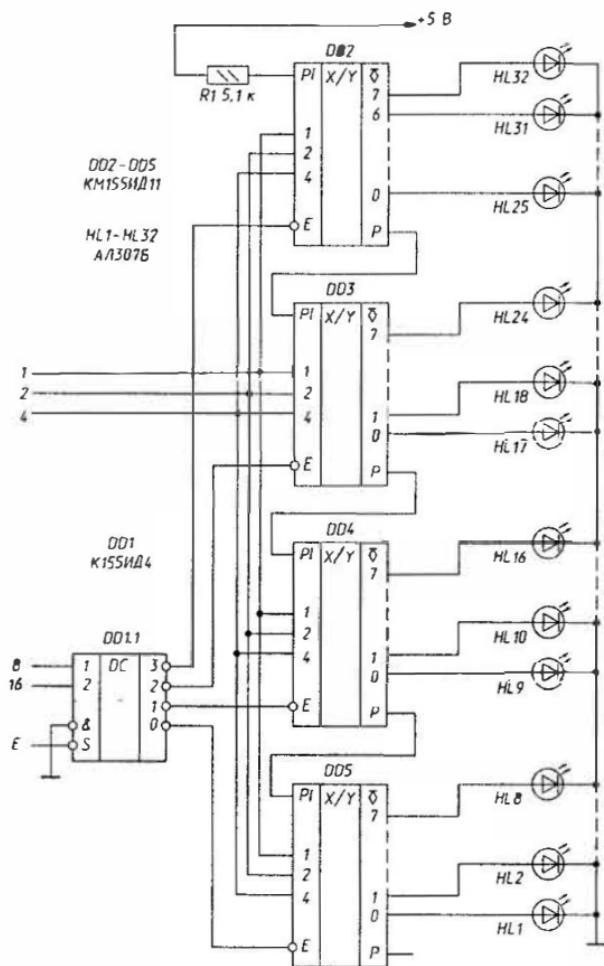


Рис. 119. Соединение четырех микросхем КМ155ИД11, КМ155ИД12

Микросхема КМ155ИД13 имеет те же выводы, что и КМ155ИД11, но иную логику работы. Она обеспечивает построение шкал, в которых светятся одновременно два рядом расположенных светодиода – один с номером, на единицу большим десятичного эквивалента входного кода, и второй с номером, равным эквиваленту.

При подаче на вход Р1 лог. 1, на вход Е лог. 0 входному коду 000 соответствует лог. 1 на выходе 0, входному коду 001 – лог. 1 на выходах 0 и 1, коду 010 – лог. 1 на выходах 1 и 2 и т. д. Кроме того, входному коду 000 и лог. 0 на входе Е соответствует лог. 0 на выходе Р (во всех остальных случаях на выходе Р лог. 1). Лог. 0 на входе Р1 включает светодиод, подключенный к выходу 7, независимо от всех других входных сигналов, этот вход не влияет ни на какие другие выходы.

При соединении микросхемы КМ155ИД13 по схемам рис. 118 или 119 можно получить устройства, в которых положение двух светящихся светодиодов будет определяться входным сигналом так же, как это описано для одной микросхемы КМ155ИД13 – номер верхнего светодиода на единицу больше десятичного эквивалента входного кода, ниже его светится еще один светодиод. Нулевому входному коду соответствует свечение одного светодиода НЛ1.

Микросхема К555ИД18 (рис. 120) – преобразователь двоично-десятичного кода 1-2-4-8 в сигналы управления семисегментным индикатором,

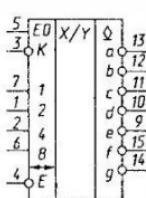


Рис. 120. Микросхема К555ИД18

имеет выходы с открытым коллектором и предназначена для управления полупроводниковыми индикаторами с общим анодом, которые подключаются к выходам микросхемы через ограничительные резисторы (рис. 121). Особенность микросхемы – возможность гашения левых незначащих нулей при индикации многоразрядных чисел и возможность одновременного включения всех сегментов индикатора для контроля его исправности.

Для обеспечения указанных режимов используют два входа – Е0 и К и двухнаправленный вывод Е.

Обычный режим преобразования входного кода осуществляется при подаче на входы Е0 и К лог. 1, вывод Е можно при этом оставить свободным – в состав микросхемы входит резистор (сопротивлением около 5 кОм), включенный между выводом Е и цепью +5 В.

Если на вывод Е подать лог. 0, независимо от состояния всех остальных входов происходит гашение всех сегментов индикатора, подключенного к выходам микросхемы. Если на вывод Е подать лог. 1 или оставить его свободным, а на вход К (Контроль) подать лог. 0,

независимо от сигналов на других входах включаются все сегменты индикатора.

Наиболее интересный режим осуществляется в следующем случае: на входе К лог. 1, вывод Е свободен, на выходе Е0 (гашение нуля) лог. 0. В этом случае при подаче на выходы 1, 2, 4, 8 входного кода, соответствующего цифрам 1–9, происходит индикация этих цифр, при подаче кода цифры 0 – гашение индикатора и выдача на вывод Е лог. 0. Поэтому, если соединить несколько микросхем К555ИД18 и индикаторов в соответствии с рис. 121, можно получить гашение всех незначащих нулей в старших разрядах. Если в старшем разряде (DD1) должен индицироваться нуль, он гасится и на выводе Е DD1 появляется лог. 0, разрешающий гашение нуля в DD2, и т. д. Если во всех разрядах нуль, то ни один из индикаторов не включен, на выводе Е микросхемы младшего разряда – лог. 0, являющийся признаком подачи нулевого числа, этот сигнал может быть использован, например, в таймерах. Если необходимо, чтобы при всех нулях младший разряд не гасился, на вход Е0 младшего разряда нужно подать лог. 1.

Если нужно обеспечить контроль индикаторов в схеме рис. 121, на объединенные входы К всех микросхем можно подать лог. 0. Для

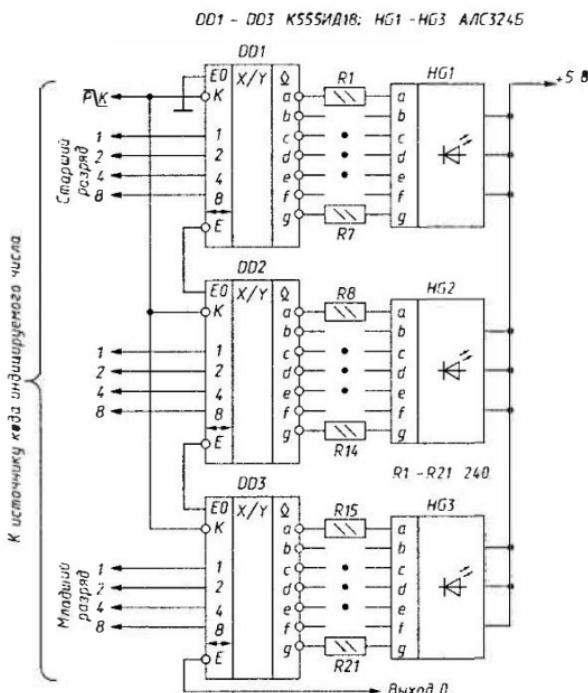


Рис. 121. Соединение микросхем К555ИД18

принудительного гашения всех индикаторов на рис. 121 независимо от входного кода на выводы Е всех микросхем можно подать лог. 0 от соответствующего числа элементов с открытым коллектором, например K555ЛН2.

Сочетание включенных сегментов при входных кодах, соответствующих числам 10–14, не соответствует никаким буквам или знакам, при входном коде 15 происходит гашение индикатора.

Для микросхемы K555ИД18 максимальное напряжение, подводимое к выходам, находящимся в состоянии лог. 1, 15 В, максимальный выходной ток в состоянии лог. 0 – 24 мА.

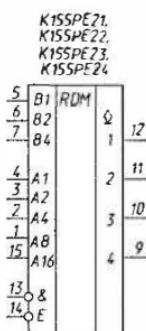


Рис. 122. Микросхемы K155PE21, K155PE22, K155PE23, K155PE24

Для генерации знаков на 35-элементных индикаторах и дисплеях можно использовать микросхемы K155PE21, K155PE22, K155PE23, K155PE24: K155PE21 – для воспроизведения русских букв (за исключением «Ъ»), K155PE22 – букв латинского алфавита, буквы «Ь» и некоторых знаков, K155PE23 – цифр и различных знаков (табл. 5). Каждая из этих микросхем содержит основную часть необходимой информации, недостающая часть содержится в микросхеме K155PE24. Цоколевка всех четырех микросхем одинакова (рис. 122), в микросхеме K155PE24 вывод 9 не используется. Каждая микросхема содержит три входа выбора строки в матричном индикаторе B1, B2, B4, пять входов выбора индицируемого знака A1 – A16, два входа разрешения Е. Входы Е разрешают появление сигналов лог. 0 на выходах микросхемы лишь при подаче лог. 0 на оба входа Е.

При подаче на входы B1, B2, B4 кода номера строки на выходах 1, 2, 3, 4 микросхемы появляется лог. 0 для включения элементов индикатора данной строки. Крайнему левому элементу строки соответствует сигнал на выходе 1, второму слева – на выходе 2 и т. д. Для крайнего правого элемента должна использоваться информация с одного из трех выходов микросхемы K155PE24. Выход 3 этой микросхемы дополняет информацию микросхемы K155PE21, выход 2 – микросхемы K155PE22, выход 1 – микросхемы K155PE23.

Счет строк индикатора ведется сверху вниз: первой строке соответствует код 001 (младший разряд – B1), последней – код 111. Код 000 не используется. Индицируемый знак определяется кодом, подаваемым на входы выбора знака A1 – A16 в соответствии с табл. 5.

На рис. 123 приведена схема соединения микросхем K155PE21, K155PE22, K155PE23, K155PE24 между собой, обеспечивающая получение информации, необходимой для индикации всех указанных в табл. 5 знаков. Выходы микросхем выполнены с открытым коллектором, что позволяет объединить их между собой и требует установки нагрузочных резисторов R1 – R7. Старшие разряды кода индицируемого знака A32 и A64 выбирают микросхему (DD1, DD2 или DD3),

Таблица 5

N	Адрес					Индцируемый знак для микросхем		
	A16	A8	A4	A2	A1	K155PE21	K155PE22	K155PE23
						A32=1 A64=0	A32=0 A64=1	A32=1 A64=1
0	0	0	0	0	0	Ю	@	пробел
1	0	0	0	0	1	А	А	!
2	0	0	0	1	0	Б	В	кавычки
3	0	0	0	1	1	Ц	С	#
4	0	0	1	0	0	Д	Д	¤
5	0	0	1	0	1	Е	Е	%
6	0	0	1	1	0	Ф	Ф	&
7	0	0	1	1	1	Г	Г	апостроф
8	0	1	0	0	0	Х	Н	(
9	0	1	0	0	1	И	И)
10	0	1	0	1	0	Й	Й	*
11	0	1	0	1	1	К	К	+
12	0	1	1	0	0	Л	Л	,
13	0	1	1	0	1	М	М	-
14	0	1	1	1	0	Н	Н	.
15	0	1	1	1	1	О	О	/
16	1	0	0	0	0	П	П	0
17	1	0	0	0	1	Я	Q	1
18	1	0	0	1	0	Р	Р	2
19	1	0	0	1	1	С	С	3
20	1	0	1	0	0	Т	Т	4
21	1	0	1	0	1	У	У	5
22	1	0	1	1	0	Ж	В	6
23	1	0	1	1	1	В	W	7
24	1	1	0	0	0	Ь	Х	8
25	1	1	0	0	1	Ы	Y	9
26	1	1	0	1	0	З	Z	:
27	1	1	0	1	1	Ш	[:
28	1	1	1	0	0	Э	\	<
29	1	1	1	0	1	Щ]	=
30	1	1	1	1	0	Ч	^	>
31	1	1	1	1	1	пробел	ъ	?

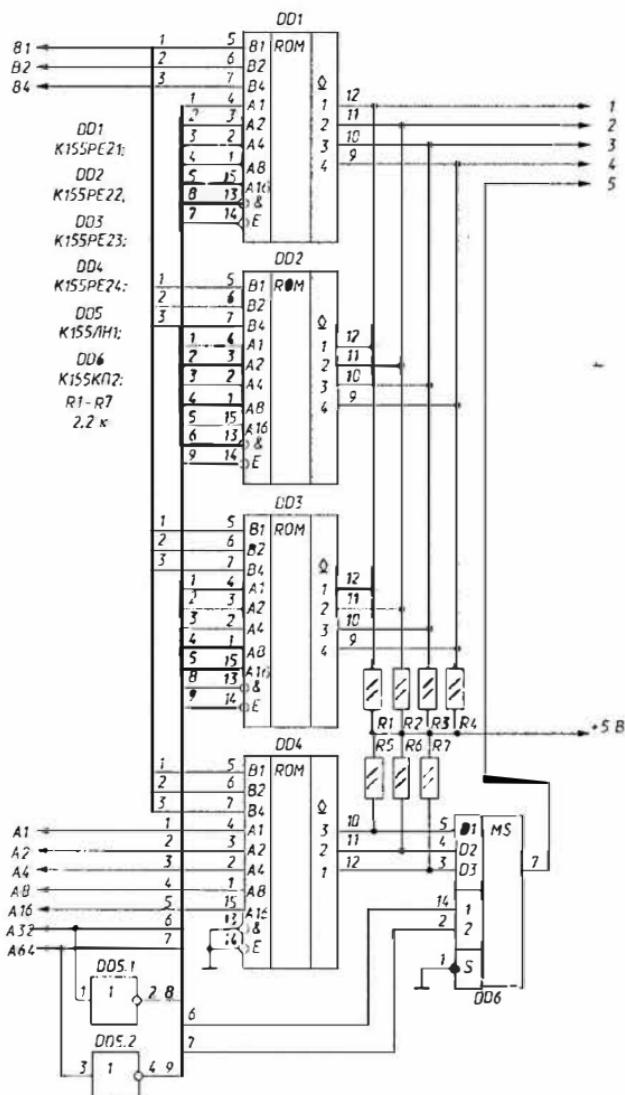


Рис. 123. Соединение микросхем K155PE21 – K155PE24

а также необходимый выход микросхемы DD4 с помощью мультиплексора DD6. При $A_{32} = A_{64} = 0$ ни одна из микросхем DD1 – DD3 не выбрана, на выходах 1–5 лог. 1. Если на входе A_{32} лог. 1, на входе A_{64} – лог. 0, включается DD1, на выход 5 проходит информация с выхода 3 микросхемы DD4, индицируются русские буквы. При лог. 0 на входе A_{32} и лог. 1 на входе A_{64} выбирается микросхема DD2, индицируются буквы латинского алфавита, при $A_{32} = A_{64} = 1$ индицируются цифры и знаки.

Вполне возможны другие варианты подключения входов Е микросхем к старшим разрядам источника кода знаков. Если какая-либо из микросхем оказывается лишней, например, не используются латинские буквы, вместо мультиплексора DD6 можно использовать микросхему K155ЛА3 (рис. 124). В этом случае при A32 = 0 выбирается DD1 и индицируются русские буквы, при A32 = 1 выбирается DD3, происходит индикация цифр и знаков.

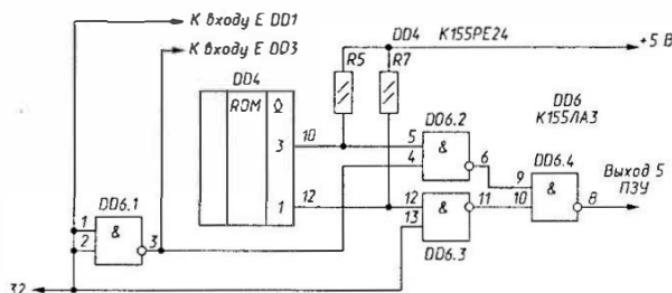


Рис. 124. Соединение микросхем K155PE21, K155PE23, K155PE24

Как пример использования микросхем K155PE21 – K155PE 24, рассмотрим схему индикатора для четырех знаков с использованием светодиодных матриц АЛС340А (рис. 125). На этой схеме DD4 обозначены элементы схемы рис. 123 (резисторы R1 – R4 в этом случае на рис. 123 не нужны). Генератор DD1.1, DD1.2, DD1.3 со счетчиком строк DD2, DD3 обеспечивает на выходах последних поочередное появление кодов 00000, 00001, 00010...11111 и снова 00000 и т. д. Подключенные к выходам DD2 и DD3 дешифраторы DD5 и DD6 поочередно включают транзисторы VT6 – VT33. В результате поочередно на строки индикаторов HL1 – HL4 подается напряжение около +0,8 В. К выводам строк индикаторов подключены катоды светодиодов, расположенных на пересечении строк и столбцов. Аноды светодиодов подключены к выводам столбцов. Напряжение +5 В подается на выводы столбцов через ключи на транзисторах VT1 – VT5, управление ключами ведется от выходов 1–5 DD4. Ток через диоды индикаторов ограничен резисторами R12 – R16 на уровне около 100 мА. Скважность импульсов тока – 32, средний ток через каждый светящийся светодиод – около 3 мА, что обеспечивает нормальную яркость его свечения.

Перебор строк одного индикатора идет сверху вниз, перебор индикаторов – слева направо. Состояниям счетчика строк 00000, 010000, 10000, 11000 не соответствует выбор каких-либо строк индикаторов,

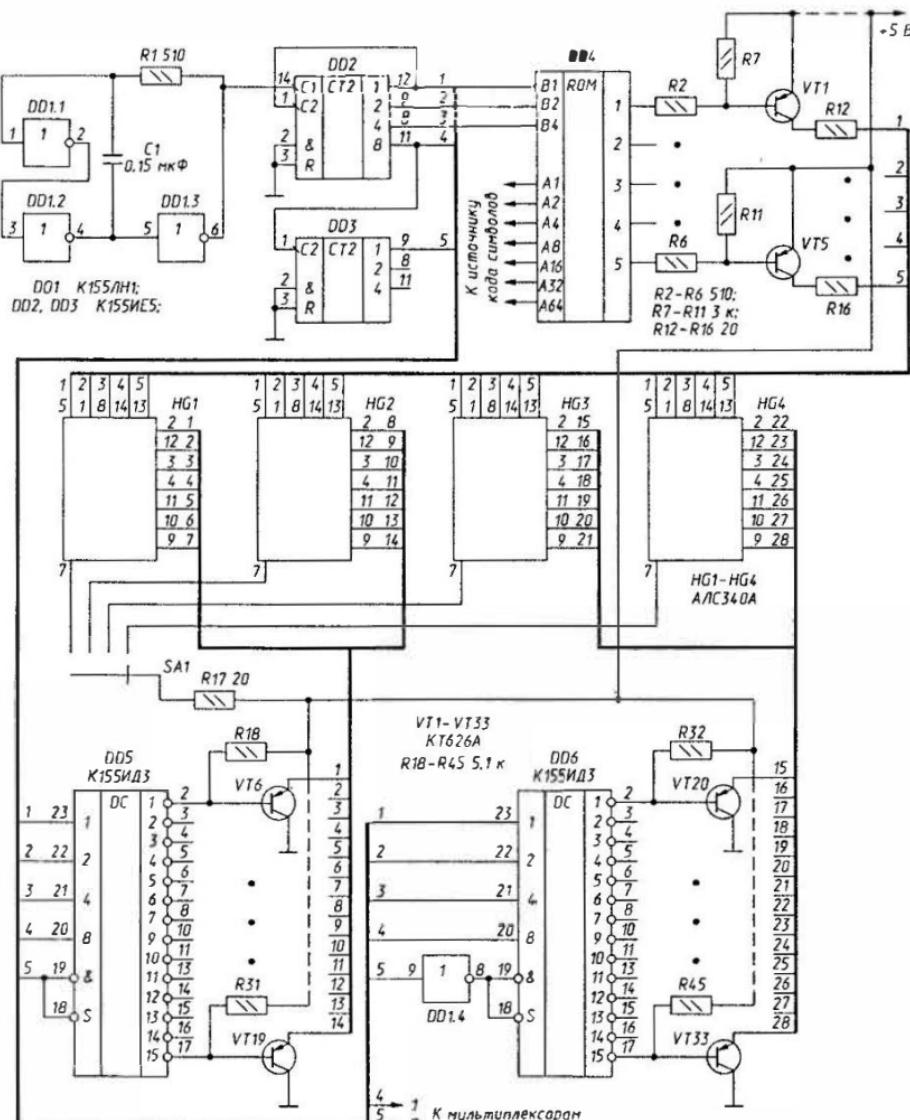


Рис. 125. Схема матричной индикации на 4 знака

выходы 0 и 8 дешифраторов DD5 и DD6, соответствующие этим состояниям, не использованы.

Индцируемые знаки определяются кодами, подаваемыми на входы A1 – A64 DD4. Смена этих кодов должна осуществляться в моменты перехода от одного индикатора к другому. Для смены кодов можно использовать мультиплексоры, например К155КП2, управляемые

с выходов 1 и 2 устройства. Лог. 0 на обоих выходах 1 и 2 соответствует включению индикатора HL1, лог. 1 на выходе 1 и лог. 0 на выходе 2 – индикатора HL2 и т. д.

Десятичная точка перед индицируемыми цифрами может быть включена переключателем SA1. Транзисторы КТ626А можно заменить на КТ626 с любым буквенным индексом или на транзисторные матрицы КТС622А, Б.

Если необходимо вывести большое число знаков, возможно пропорциональное наращивание числа выходов дешифратора счетчика строк (при одновременном увеличении числа разрядов счетчика), однако возможен более экономичный вариант, например, на рис. 126 приведена измененная часть схемы рис. 125 для индикации восьми знаков.

В этой схеме, так же как и в схеме рис. 125, используется дешифратор на 28 выходов, однако индикаторы объединены в две группы. Первая группа индикаторов по столбцам управляется транзисторами VT1 – VT5, вторая – транзисторами VT34 – VT38. Пока на выходе 2 микросхемы **ДД3** счетчика строк (он должен быть в этом случае шестиразрядным)

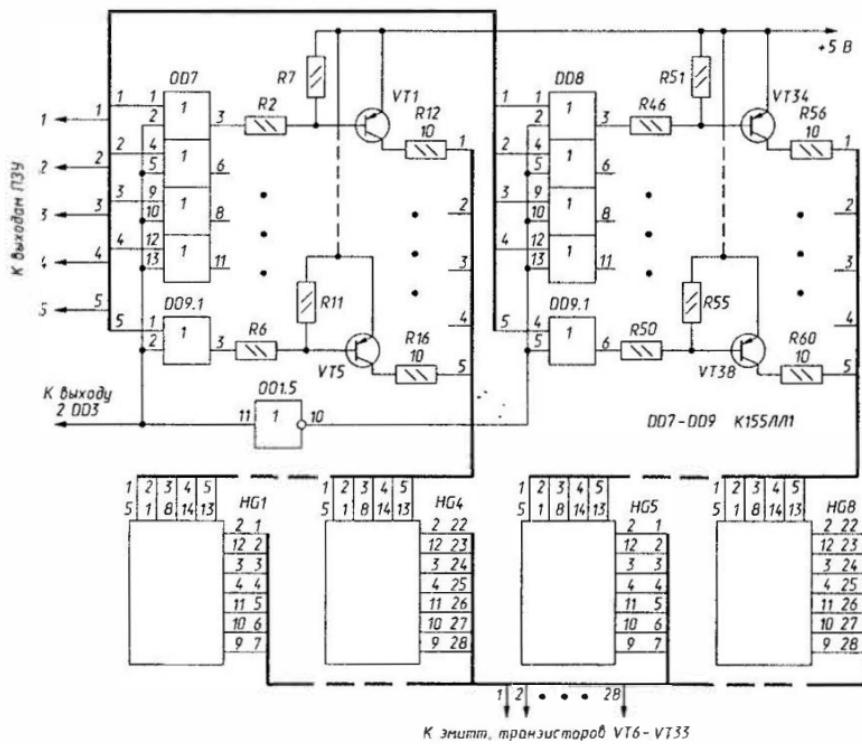


Рис. 126. Схема мотричной индикации на 8 знаков.

лог. 0, выходные сигналы через микросхемы DD7 и элемент DD9.1 включают транзисторы VT1 – VT5 и поочередно включаются индикаторы HL1 – HL4. Когда на выходе 2 микросхемы DD3 появляется лог. 1, выходные сигналы ПЗУ проходят через микросхему DD8 и элемент DD9.2 на транзисторы VT34 – VT38, включаются индикаторы HL5 – HL8. Скважность импульсов тока через светодиоды в схеме рис. 126 составляет 64, поэтому амплитуда импульсов увеличена до 200 мА за счет уменьшения сопротивления токоограничительных резисторов.

Рассмотренный вариант включения индикаторов (рис. 126) может быть использован и при меньшем, чем восемь, числе разрядов.

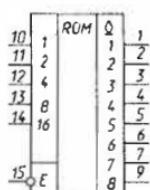


Рис. 127. Микросхема K155PE3

Описанные выше микросхемы K155PE21 – K155PE24 являются постоянными запоминающими устройствами (ПЗУ), запись информации в которые произведена на заводе. В состав серии K155 входит микросхема ПЗУ **K155PE3** (рис. 127), программирование которой для изготовления необходимого преобразователя кодов может быть произведено потребителем. Микросхема K155PE3 имеет пять адресных входов 1, 2, 4, 8, 16, вход разрешения E, восемь выходов. Микросхема позволяет записать 32 восьмиразрядных двоичных слова и может быть широко использована при разработке различных радиоэлектронных устройств.

При изготовлении микросхемы на заводе во все слова по всем адресам записывают лог. 0. При программировании потребитель может записать в определенные биты слов лог. 1 и получить ПЗУ с нужной информацией.

Микросхема K155PE3 имеет «открытые» коллекторные выходы, что позволяет объединять микросхемы по выходам, управление выбором нужной микросхемы осуществляется подачей лог. 0 на вход E микросхемы. Для микросхем, на входы E которых подана лог. 1, на всех выходах также лог. 1.

До программирования все входы микросхемы равнозначны, как равноценны и ее выходы, что позволяет использовать их в произвольном порядке, чем упрощается разводка печатных плат.

Предприятие-изготовитель не гарантирует полную программируемость микросхем K155PE3 (примерно в половину новых микросхем необходимую информацию записать нельзя). Примером использования микросхем K155PE3 является изготовление преобразователей кода для индикации цифр и некоторых букв на семи- и девятисегментных индикаторах.

Микросхемы K155ПР6 и K155ПР7

(рис. 128) служат для преобразования двоично-десятичного кода в двоичный (K155ПР6) и двоичного кода в двоично-десятичный (K155ПР7). Микросхемы являются постоянными запоминающими устройствами, программирование которых произведено на заводе-изготовителе. По функциональному назначению выводов указанные микросхемы идентичны микросхемам K155РЕ3.

Включение микросхем K155ПР6 и K155ПР7 в простейшем варианте проиллюстрировано на рис. 129. Одна микросхема K155ПР6 позволяет преобразовать двоично-десятичный код чисел 0–39 в двоичный. Младший разряд (разряд единиц) передается мимо микросхем, так как он совпадает в двоично-десятичном и двоичном кодах. Аналогично одну микросхему K155ПР7 можно использовать для преобразования двоичного кода чисел 0–63 в двоично-десятичный.

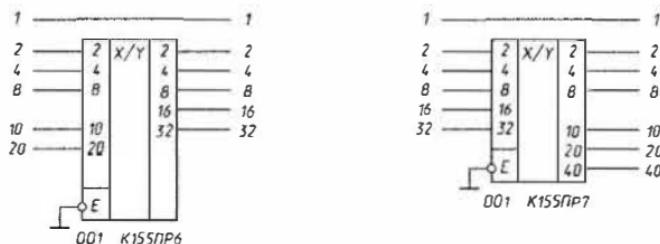


Рис. 129. Простейшее включение микросхемы K155ПР6 (а) и K155ПР7 (б)

Микросхема K155ПР6 позволяет также преобразовать двоично-десятичный код чисел 0–9 в код дополнения до 9 (рис. 130, а) и до 10 (рис. 130, б). Сумма десятичных чисел, соответствующих входному и выходному кодам схемы рис. 130 (а), равна 9, а схемы рис. 130 (б) – 10. В схеме рис. 130 (б) при входном коде, соответствующем числу 0, выходной код также соответствует 0.

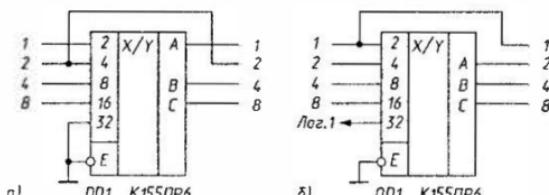


Рис. 130. Преобразователь кода в дополнение до 9 (а) и в дополнение до 10 (б)

Микросхему К155ПР6 можно применять для преобразования данных, вводимых в двоично-десятичном коде, в двоичный, например для управления микросхемой К155ИЕ8 в синтезаторе частоты или для ввода двоично-десятичного кода в цифроаналоговый преобразователь, работающий, как правило, в двоичном коде.

Микросхема К155ПР7 может быть использована для преобразования в десятичный вид данных, полученных в двоичном коде, например с выхода аналогоцифрового преобразователя для индикации в десятичном виде.

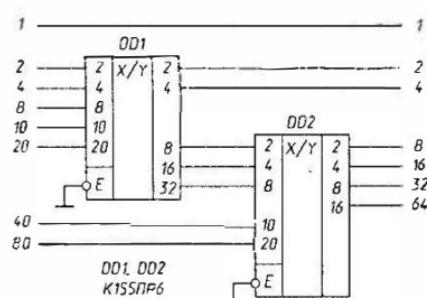


Рис. 131. Преобразователь двоично-десятичного кода чисел до 99
в двоичный

Как правило, разрядности одиночных микросхем недостаточно для решения большинства задач преобразования кодов, в этих случаях применяют каскадное соединение микросхем. На рис. 131 показано соединение двух микросхем К155ПР6 для преобразования двоично-десятичных кодов чисел 0–99 в двоичный, на рис. 132 – шести микросхем для преобразования кодов чисел 0–999.

На рис. 133 и 134 представлены схемы для преобразования двоичных

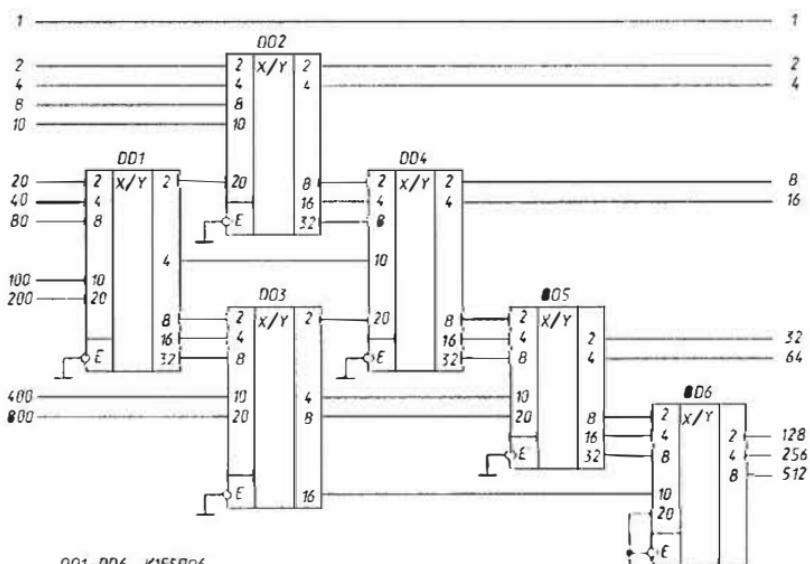


Рис. 132. Преобразователь двоично-десятичного кода чисел до 999 в двоичный

кодов чисел 0–255 и 0–511 в десятичный. Отметим, что для преобразования кодов десятичных чисел 0–9999 в двоичный требуется 19 микросхем K155ПР6, а для преобразования кодов двоичных чисел 0–4095 и 0–65535 в двоично-десятичный – соответственно 8 и 16 микросхем K155ПР7.

Микросхемы K155ПР6 и K155ПР7 выполнены с «открытым» коллекторным выходом, поэтому для обеспечения помехоустойчивой работы микросхем между их выходами и плюсом питания следует устанавливать нагрузочные резисторы 1...5,1 кОм, эти резисторы на приведенных схемах условно не показаны. Вход разрешения работы микросхем Е должен быть подключен к общему проводу, при подаче на него лог. 1 все выходы переходят в выключенное состояние.

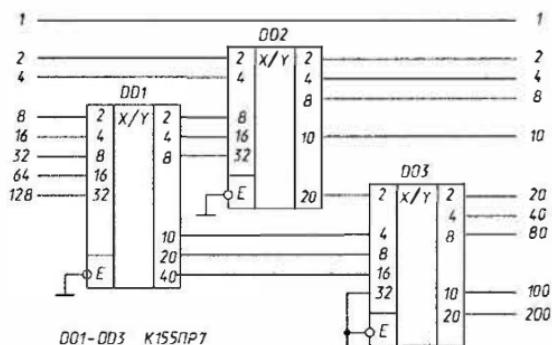


Рис. 133. Преобразователь двоичного кода чисел до 255 в двоично-десятичный

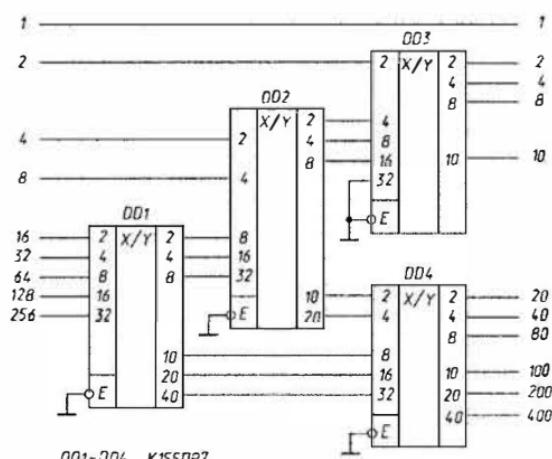


Рис. 134. Преобразователь двоичного кода чисел до 511 в двоично-десятичный

1.4.4. Сумматоры и другие элементы

Как известно, основная операция в цифровых вычислительных машинах – сложение. Все другие арифметические операции – вычитание, умножение, деление – сводятся к сложению. Операция сложения двоичных чисел производится с использованием сумматоров, полу-сумматоров и сумматоров по модулю 2.

Микросхема **ЛП5** (рис. 135) – четыре независимых сумматора по модулю 2, каждый из которых работает следующим образом. Если на обоих входах элемента, например 1 и 2, лог. 0 – на выходе 3 лог. 0. Если на одном из входов лог. 0, на другом лог. 1, на выходе лог. 1, если на обоих входах лог. 1 – на выходе лог. 0.

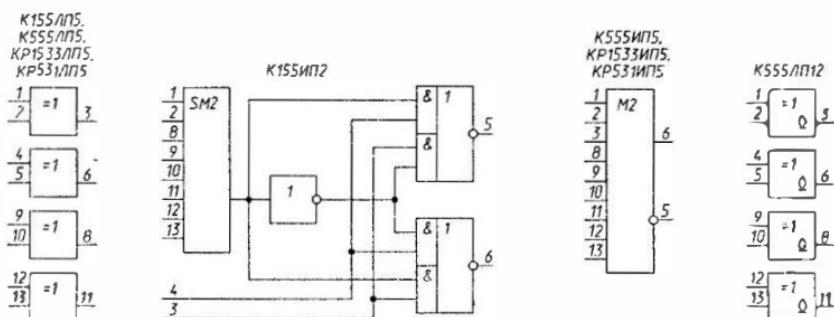


Рис. 135. Микросхемы полусумматоров

В состав микросхемы **K155ИП2** (рис. 135) входят восьмивходовой сумматор по модулю 2, обозначенный SM2, инвертор и два логических элемента И-ИЛИ-НЕ. Восьмивходовой сумматор по модулю 2 работает аналогично двувходовому: если на его входах четное число сигналов с уровнем лог. 1, на выходе лог. 0, если число единиц на входах нечетное, на выходе лог. 1. Остальные элементы позволяют объединять микросхемы между собой для увеличения числа входов. При подаче лог. 1 на вход 3, лог. 0 на вход 4, уровень на выходе 5 будет соответствовать выходному уровню сумматора SM2, на выходе 6 – его инверсии. Если уровни на входах 3 и 4 изменить на противоположные, уровни на выходах 5 и 6 изменятся на противоположные.

Микросхема **K555ИП5** (рис. 135) – девятинвходовый сумматор по модулю 2. Выходной сигнал на прямом выходе 6 соответствует лог. 1 при нечетном числе лог. 1 на входах микросхемы и равен лог. 0 в противном случае. Сигнал на инверсном выходе всегда противофазен сигналу на прямом.

Микросхему K555ИП5, так же как K155ИП2, можно использовать для формирования разряда контроля четности при передаче данных

или при записи в память или на какие-либо носители данных, а также при проверке данных, снабженных контрольным разрядом, при их приеме или считывании из памяти или с носителей данных.

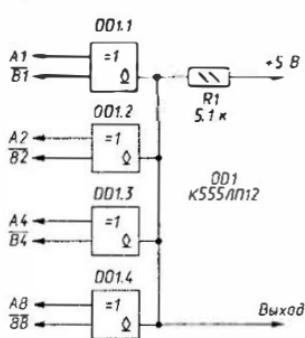


Рис. 136. Схема сравнения кодов

иным разряде коды будут различаться, сигналы на входах соответствующего элемента совпадут и на объединенном выходе сформируется лог. 0.

Напомним основные свойства двоичных сумматоров. Каждый разряд двоичного сумматора (его также называют полным сумматором) имеет три входа (A и B – для слагаемых, C – сигнала переноса от предыдущего разряда) и два выхода (S – суммы и P – сигнала переноса в следующий разряд). Работа сумматора иллюстрируется табл. 6. Входы A, B, C, вообще говоря, равноправны. Сигнал суммы S принимает значение лог. 1 при нечетном числе единиц на входах A, B и C и лог. 0 при четном, как и в рассмотренных выше полусумматорах. Сигнал переноса P равен лог. 1 при числе единиц на входах, равном 2 или 3. Интересным свойством табл. 6 является ее симметрия: замена 0 на 1, и наоборот не нарушает ее истинности. Это свойство используется для упрощения схем сумматоров.

Микросхемы K155ИМ1, K155ИМ2 и K155ИМ3 – соответственно одноразрядный, двухразрядный и четырехразрядный полные сумматоры. На рис. 137 приведена схема микросхемы K155ИМ1. Ее основу

Таблица 6

Входы			Выходы		Входы			Выходы	
A	B	C	S	P	A	B	C	S	P
0	0	0	0	0	0	0	1	1	0
1	0	0	1	0	1	0	1	0	1
0	1	0	1	0	0	1	1	0	1
1	1	0	0	1	1	1	1	1	1

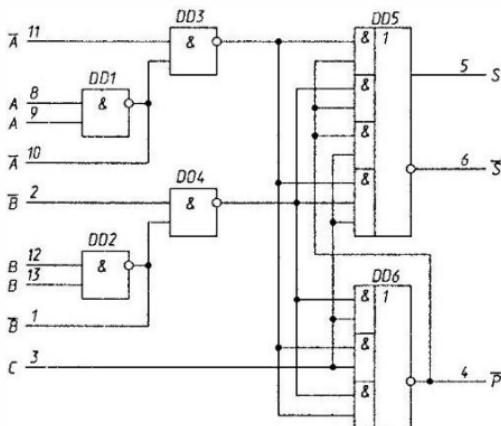


Рис. 137. Микросхема К155ИМ1

составляют два многовходовых элемента И-ИЛИ-НЕ. Сигнал переноса (инверсный) формируется на выходе P , если хотя бы на двух входах сумматора имеется уровень лог. 1. При $A = B = 1$ включается нижний элемент И DD6, при $A = C = 1$ включается средний элемент DD6, при $B = C = 1$ включается верхний элемент. Сигнал переноса формируется, конечно, и при $A = B = C = 1$. Сигнал суммы формируется в случае, если $A = B = C = 1$ и в том случае, когда есть хотя бы одна единица на входах A, B, C и нет сигнала на выходе переноса ($P = 1$, включается один из трех верхних элементов И DD5). Поскольку сигнал переноса формируется в том случае, когда среди входных сигналов число единиц две или три, второй случай формирования сигнала суммы соответствует одной и только одной единице среди входных сигналов. Если на всех входах сигналы отсутствуют ($A = B = C = 0$), выходные сигналы также отсутствуют: $S = 0, \bar{P} = 1 (P = 0)$.

Входные сигналы A и B могут быть поданы не только в прямом коде (входы 8 и 9 для A , 12 и 13 для B), но и в инверсном (входы 11 для A и 2 для B). При использовании инверсных входных сигналов входы 8, 9, 12 и 13 следует соединить с общим проводом, а при использовании прямых сигналов – попарно соединить выводы 10 и 11, 1 и 2.

Элементы DD1 и DD2 микросхемы имеют открытый коллекторный выход, поэтому выводы 10 и 1 можно использовать или как выходы элементов DD1 и DD2, или как входы, превращающие элементы DD1 и DD2 типа И-НЕ в элементы И-ИЛИ-НЕ подключением к этим выводам выходов микросхемы К155ЛА8. В любом случае использования выводов 10 и 1 между ними и полюсом питания необходимо включать резисторы сопротивлением 1...2 кОм.

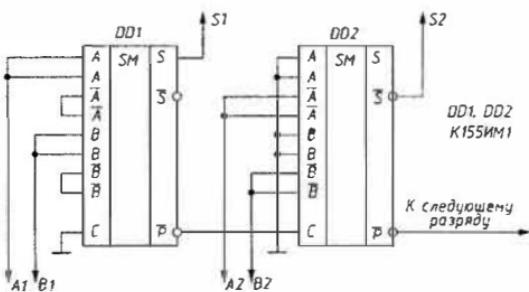


Рис. 138. Соединение двух микросхем K155ИМ1

При соединении микросхем К155ИМ1 в многоразрядный сумматор (рис. 138) используется описанное выше свойство симметрии полного сумматора относительно замены входных и выходных сигналов на инверсные. В первом разряде входные сигналы подаются на прямые входы DD1, выходной сигнал суммы снимается с прямого выхода S, сигнал переноса – с единственного (инверсного) выхода P. На второй разряд сумматора входные сигналы A и B подаются на инверсные входы, на прямой вход C подается инверсный сигнал переноса с первого разряда, выходной прямой сигнал суммы формируется на инверсном выходе S, выходной прямой сигнал переноса – на инверсном выходе P. Третий разряд сумматора работает так же, как и первый, четвертый – как второй, и т. д. Такое чередование режима работы одноразрядных сумматоров обеспечивает минимальную задержку распространения сигнала в самой длинной цепи – в цепи формирования сигнала переноса.

Микросхема К155ИМ2 (рис. 139) представляет собой объединение двух микросхем К155ИМ1, соединенных в соответствии с рис. 138 с исключенным и неиспользуемыми инверторами. Микросхема К155ИМ3 (рис. 139) соответствует двум микросхемам К155ИМ2, в которых выход переноса первой микросхемы соединен с входом C второй.

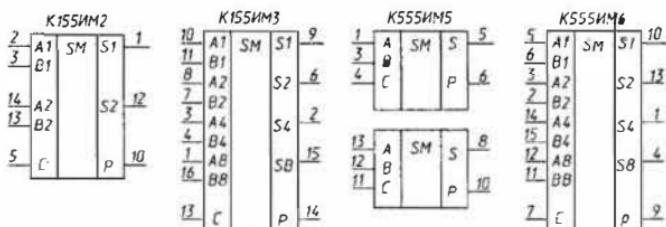


Рис. 139. Микросхемы полных сумматоров: K155ИМ2, K155ИМ3, K555ИМ5, K555ИМ6

Микросхема K555ИМ5 – два полных одноразрядных сумматора (рис. 139), каждый из которых имеет три входа (A и B – для подачи двух слагаемых, C – переноса от предыдущего разряда) и два выхода (S – суммы, P – переноса).

Микросхема K555ИМ6 (рис. 139) – полный четырехразрядный двоичный сумматор. Ее логика работы соответствует логике работы микросхемы K555ИМ3 – на входы A1 – A8 подается код одного из суммируемых чисел (A1 – младший разряд, A8 – старший), на входы B1–B8 – код второго числа, на вход C – перенос от предыдущей микросхемы. Код суммы формируется на выходах S1 – S8, перенос – на выходе P. У микросхемы, суммирующей младшие разряды многоразрядных двоичных чисел, вход C следует соединить с общим проводом.

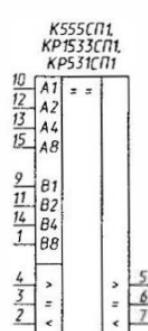


Рис. 140.

Микросхема
СП1

Микросхема K555СП1 (рис. 140) служит для сравнения кодов двух четырехразрядных двоичных или двух одноразрядных двоично-десятичных чисел. Коды сравниваемых чисел подают на входы A1 – A8 и B1 – B8. Если число, код которого подан на входы A1 – A8, больше числа, код которого подан на входы B1 – B8, на выходе > микросхемы появляется лог. 1, на выходах = и < – лог. 0. Если код числа A меньше кода числа B, лог. 1 появляется на выходе <, на выходах = и > – лог. 0. Если коды, поданные на входы A и B, равны, микросхема передает на свои выходы сигналы со входов >, < и =, если на этих выходах только одна лог. 1.

На рис. 141 показано соединение микросхем K555СП1 в многоразрядное устройство сравнения.

Микросхемы K555СП1 могут найти применение в устройствах определения равенства или знака разности двух чисел, в устройствах автопоиска записей в магнитофонах, в таймерах и других случаях.

Если необходимо только определить, равны или не равны сравниваемые коды, входы > и < всех микросхем можно не соединять

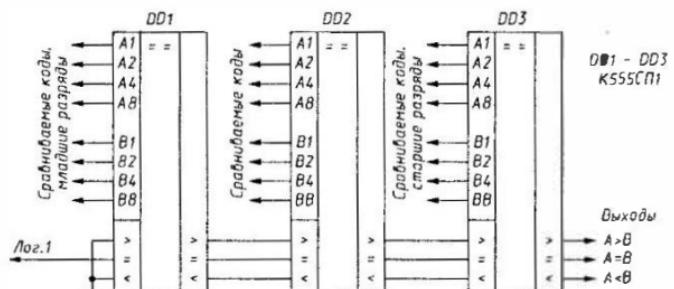


Рис. 141. Соединение микросхем СП1

с выходами предыдущих микросхем, а соединить с общим проводом, как это сделано со входами микросхемы DD1.

Если необходимо максимально быстродействие устройства определения равенства двух чисел, следует подать на микросхемы K555СП1 коды сравниваемых чисел так, как показано на рис. 141, сигналы на управляющие входы – как показано на рис. 142, выходы объединить с помощью многовходового элемента И или И-НЕ.

Микросхема KP1533ЛП3 – три мажоритарных клапана (рис. 143), имеющих дополнительный вход управления ЕС.

При лог. 0 на входе ЕС выходной сигнал мажоритарного клапана соответствует входным сигналам на большинстве входов А, В, С, то есть если лог. 1 на двух или на трех входах, на выходе лог. 1, если лог. 1 только на одном входе или на всех входах мажоритарного клапана лог. 0, на выходе – лог. 0.

При подаче на дополнительный вход ЕС лог. 1 на выход клапана проходит сигнал с входа С независимо от сигналов на других входах.

Основное применение мажоритарных клапанов – использование в системах мажоритарного резервирования. Идея мажоритарного резервирования – построение устройства, от которого требуется высокая надежность, в виде трех идентичных устройств, выходные сигналы которых объединяются с помощью мажоритарных клапанов. В этом случае выход из строя одного из устройств не приведет к появлению неправильных выходных сигналов мажоритарных клапанов, так как их выходные сигналы будут определяться сигналами двух исправных устройств. Если каждое из устройств разбить на несколько блоков, между которыми встроить мажоритарные клапаны, можно еще более повысить надежность устройства в целом. На рис. 144 в качестве примера приведена схема сложного устройства, не выходящего из строя при выходе из строя любого из его блоков, или даже двух, например DD1 и DD7. Если мажоритарные клапаны установить и на выходы DD9 – DD11, любой из этих блоков также может выйти из строя, что не приведет к выходу из строя устройства в целом.

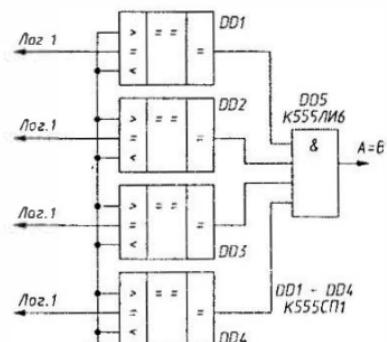


Рис. 142. Схема сравнения кодов

1	A	>2	4
2	B		
3	C		
5	A	>2	9
6	B		
7	C		
13	A	>2	10
12	B		
11	C		
15	EC		

Рис. 143. Микросхема KP1533ЛП3

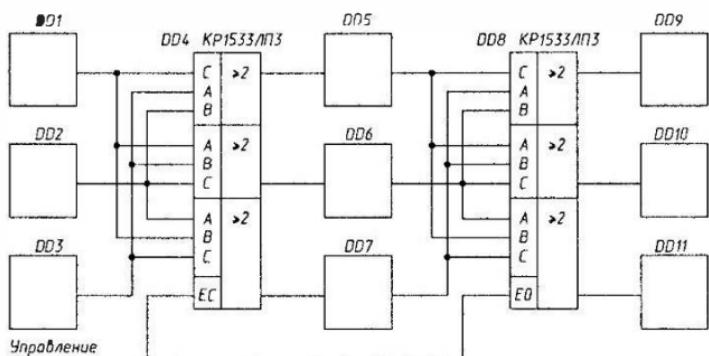


Рис. 144. Мажоритарно резервированное устройство

Наличие входа «Управление» позволяет проверить исправность всех блоков и спрогнозировать надежность устройства. Если на этот вход подать лог. 1, мажоритарное резервирование действовать не будет, устройство разделится на три независимых канала: DD1-DD5-DD9, DD2-DD6-DD10, DD3-DD7-DD11, и при контроле выходных сигналов любая неисправность будет обнаружена.

В радиолюбительской практике микросхема КР1533ЛПЗ может найти применение в качестве двухвходовых элементов И при подсоединении третьего входа к общему проводу, в качестве двухвходового элемента ИЛИ при подсоединении третьего входа к плюсу питания. Интересный вариант использования мажоритарного клапана в качестве RS-триггера приведен на рис. 145 (а). Нормально на входе S должен быть лог. 0, на входе R – лог 1. В этом случае триггер может находиться в одном из двух устойчивых состояний. При подаче на вход S лог. 1, по крайней мере, на двух входах мажоритарного клапана будет лог. 1, на выходе появится лог. 1, она сохраняется при восстановлении на входе S лог. 0 (рис. 145, б). Аналогично произойдет переключение триггера в состояние 0 при подаче лог. 0 на вход R. При строго одновременной подаче лог. 1 на вход S и лог. 0 на вход R триггер должен сохранить исходное состояние, но лучше такого варианта подачи сигналов не допускать.

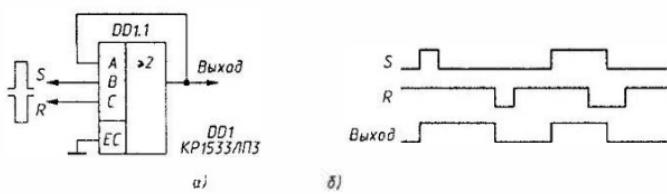


Рис. 145. Триггер на микросхеме КР1533ЛП3 (а) и диаграмма его работы (б)

1.5. Ждущие мультивибраторы и генераторы

Как уже отмечалось выше, ждущие мультивибраторы и генераторы нельзя отнести ни к последовательностным, ни к комбинационным микросхемам, поэтому рассмотрим их отдельно.

Микросхема K155АГ1 (рис. 146) – одиночный ждущий мультивибратор, имеет три входа запуска, три вывода C, RC и R1 для подключения времязадающих цепей, прямой и инверсный выходы.

Условие запуска мультивибратора – изменение входных сигналов, в результате которого появляется следующее сочетание – хотя бы на одном из входов 3 или 4 – лог. 0, на входе 5 – лог. 1. Исходное состояние для запуска – любое, не соответствующее указанному требованию.

Несколько основных вариантов подачи входных сигналов, обеспечивающих запуск, показано на рис. 147. Для обеспечения запуска фронтом положительного импульса его следует подать на вывод 5, при этом хотя бы на одном из входов 3 или 4 должен быть лог. 0 (рис. 147, а). Для запуска спадом положительного импульса можно использовать включение по схемам рис. 147 (б или в).

При запуске на прямом выходе генерируется импульс положительной полярности, на инверсном – отрицательной. Длительность импульса при основном варианте подключения времязадающей цепи, приведенном на рис. 148 (а), составляет приблизительно $T = 0,7R_1C_1$. Размерности в этом формуле – килоомы, нанофарады, микросекунды или килоомы, микрофарады, миллисекунды.

Сопротивление резистора R1 может находиться в пределах 1,5...43 кОм. Емкость конденсатора C1 может быть любой, конденсатор

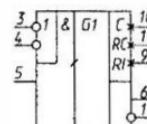


Рис. 146. Микросхема K155АГ1

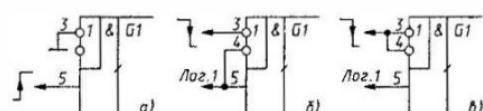


Рис. 147. Варианты запуска микросхемы K155АГ1

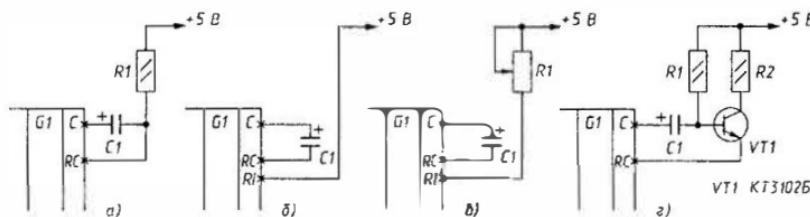


Рис. 148. Подключение времязадающих элементов к микросхеме K155АГ1

даже может отсутствовать. В этом случае длительность генерируемого импульса составляет 30...100 нс в зависимости от сопротивления времязадающего резистора. При применении оксидных конденсаторов их полярность должна соответствовать приведенной на рис. 148. Сопротивление резистора может быть и более 43 кОм, однако стабильность длительности импульса при этом ухудшается.

Микросхема содержит внутренний времязадающий резистор сопротивлением около 2 кОм, включенный между выводами RC и RI, что может обеспечить работу ждущего мультивибратора без внешнего резистора при включении по схеме рис. 148 (б). Внутренний резистор может использоваться как ограничительный при использовании в качестве времязадающего переменного резистора (рис. 148, в).

Если необходимо обеспечить большую длительность выходного импульса при малой емкости конденсатора, времязадающую цепь следует дополнить транзистором (рис. 148, г). В этом случае длительность генерируемого импульса определяется по приведенной выше формуле, однако сопротивление времязадающего резистора R1 может быть выбрано в h_{213} раз больше, чем указанные выше 43 кОм. При использовании транзисторов серии КТ3102 сопротивление времязадающего резистора может доходить до 20 МОм. Сопротивление ограничительного резистора R2 может находиться в пределах 1,5...20 кОм.

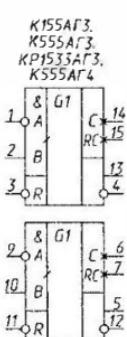


Рис. 149. Микросхемы АГ3 и АГ4

Микросхемы АГ3 и АГ4 (рис. 149) – сдвоенный ждущий мультивибратор. Каждый из мультивибраторов микросхемы имеет два входа для запуска – А, В, вход сброса R, выводы С и RC для подключения времязадающих элементов, прямой и инверсный выходы. Условие запуска мультивибратора – изменение входных сигналов, в результате которого появляется следующее соединение – лог. 0 на входе А, лог. 1 на входах В и R. Исходное состояние для запуска – любое, не соответствующее указанному требованию.

Длительность генерируемого ждущим мультивибратором импульса не зависит от длительности запускающего импульса. Во время генерации выходного импульса ждущий мультивибратор нечувствителен к изменению входных сигналов. Повторно мультивибратор может быть запущен спустя время $\tau > C_1$ после окончания генерируемого импульса (размерности в этой формуле те же, что и в предыдущей). Если интервал после окончания импульса меньше, сокращается длительность генерируемого импульса и даже возможен срыв запуска.

Микросхема К155АГ3 (рис. 149) – сдвоенный ждущий мультивибратор. Каждый из мультивибраторов микросхемы имеет два входа для запуска – А, В, вход сброса R, выводы С и RC для подключения времязадающих элементов, прямой и инверсный выходы. Условие запуска мультивибратора – изменение входных сигналов, в результате которого появляется следующее соединение – лог. 0 на входе А, лог. 1 на входах В и R. Исходное состояние для запуска – любое, не соответствующее указанному требованию.

Несколько основных вариантов подачи входных сигналов, обеспечивающих запуск, показано на рис. 150. Для обеспечения запуска фронтом положительного импульса его необходимо подать на вход **B** (рис. 150, а) или **R** (рис. 150, б). Для запуска спадом положительного импульса следует использовать включение по схеме рис. 150 (в).

Различие между входами **B** и **R** в том, что лог. 0 на выходе **R** прекращает генерацию импульса и принудительно устанавливает выходы мультивибратора в исходное состояние независимо от состояния других входов.

Ждущие мультивибраторы микросхемы К155АГ3 обладают способностью повторного запуска. Если во время генерации выходного импульса повторно выполнится условие запуска, длительность выходного импульса увеличится на интервал времени между запускающими импульсами (рис. 151). Однако для повторного запуска этот интервал должен удовлетворять требованию $\tau > 0,22\mu\text{C}$, где размерности те же, что и в приведенных выше формулах.

Подключение времязадающих цепей проиллюстрировано на рис. 152. В основном варианте включения, приведенном на рис. 152 (а), сопротивление резистора **R1** может находиться в пределах 5,1...51 кОм, емкость конденсатора **C1** – любая. Длительность генерируемого импульса приблизенно может быть определена по формуле

$$T = 0,32 (R1 + 0,7)C1.$$

Размерности в этой формуле те же, что и в формуле для микросхемы К155АГ1. При установке оксидного конденсатора во времязадающую цепь рекомендуется

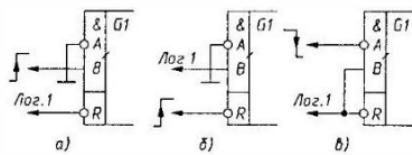


Рис. 150. Варианты подачи сигнала для запуска микросхем АГ3 и АГ4 (только а и в)

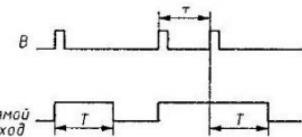


Рис. 151. Влияние повторного запуска микросхемы АГ3 на длительность выходного импульса

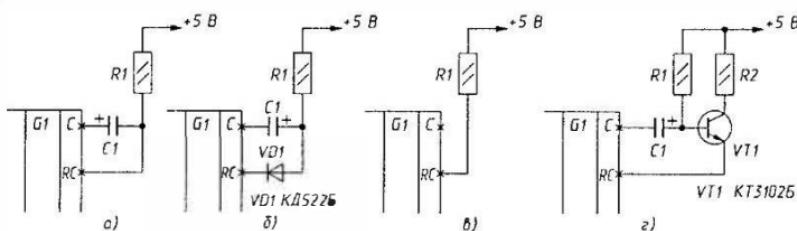


Рис. 152. Подключение времязадающих элементов к микросхемам АГ3 и АГ4

устанавливать диод (рис. 152, б), в этом случае полярность включения конденсатора меняется. В отсутствие внешнего конденсатора С1 (рис. 152, в) ждущий мультивибратор генерирует импульсы длительностью примерно 50...200 нс при сопротивлении резистора R1 соответственно 5,1...51 кОм.

Также, как и в случае применения микросхемы K155АГ1, емкость конденсатора может быть существенно уменьшена, если времязадающую цепь дополнить транзистором (рис. 152, г). Ограничения на резисторы этой схемы включения аналогичны ограничениям схемы рис. 148 (г).

Микросхема К555АГ3 – сдвоенный ждущий мультивибратор, схемы включения и условия запуска те же, что и микросхемы К155АГ3. Длительность импульса при времязадающей емкости $C > 1000 \text{ пФ}$ рассчитывают по формуле $T = 0,45 RC$. Времязадающий резистор может иметь сопротивление 3...200 кОм. В отсутствие внешнего конденсатора и при сопротивлении времязадающего резистора 10 кОм длительность выходного импульса около 2 мкс. Диод во времязадающей цепи не нужен при любой емкости времязадающего конденсатора, полярность подключения оксидных конденсаторов должна соответствовать указанием на рис. 152 (б).

При изменении напряжения питания от 4,5 до 5,5 В длительность генерируемого импульса возрастает не более чем на 5%, имея максимум приблизительно при 5,25 В. Изменение температуры окружающего воздуха от минимальной до максимальной приводит к уменьшению длительности импульса приблизительно на 4%, причем более круто при повышении температуры более 20 °C.

Микросхема АГ3 удобна для построения различных генераторов импульсов. Для примера на рис. 153 приведена схема управляемого генератора импульсов. Если на вход «Запуск» подать лог. 0, генерация импульсов не происходит, на выходах обоих ждущих мультивибраторов лог. 0; если подать лог. 1, на выходе ждущего мультивибратора DD1.1 возникнет условие запуска, на его выходе появится

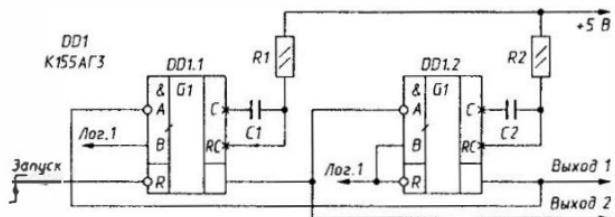


Рис. 153. Генератор на двух мультивибраторах микросхемы АГ3

положительный импульс, спадом которого запустится ждущий мультивибратор DD1.2, спадом выходного импульса последнего – ждущий мультивибратор DD1.1 и т. д.

Если лог. 0 на вход «Запуск» будет подан во время генерации ждущим мультивибратором DD1.1 выходного импульса, этот импульс будет укорочен, вслед за чем ждущий мультивибратор DD1.2 сформирует последний импульс (рис. 154). Если в качестве входа «Запуск» использовать вход B DD1.1, а на его вход R подать постоянно лог. 1, указанного укорочения импульса не произойдет. Вместо соединения прямого выхода каждого ждущего мультивибратора с инверсным входом запуска A другого можно соединить инверсный выход с прямым входом B. Использование свободных входов ждущих мультивибраторов позволяет создавать различные варианты управляемых генераторов импульсов.

Повторный запуск ждущего мультивибратора можно заблокировать, если инверсный выход мультивибратора соединить с входом B или прямой – с входом A. В этом случае во время формирования выходного импульса условие запуска не может быть выполнено. Однако, если длительность запускающего импульса превышает длительность выходного, сразу после окончания выходного импульса происходит повторный запуск и ждущий генератор превращается в управляемый генератор (рис. 155). Такой генератор формирует на своем прямом выходе короткие импульсы отрицательной полярности, на инверсном – положительной (рис. 156). Длительность импульсов – примерно 50...100 ис. Период импульсов определяется по последней из приведенных выше формул.

Естественно, что управляемые генераторы по схемам рис. 153 и 155 могут использоваться как автогенераторы, если на их входы «Запуск» постоянно подавать разрешающий генерацию уровень.

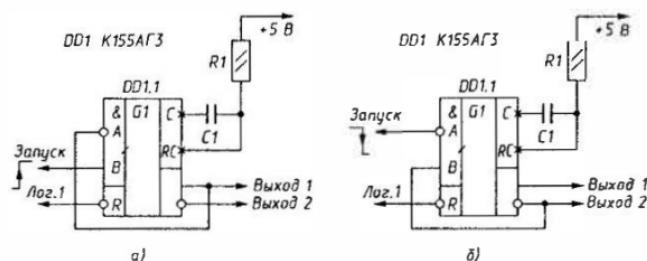


Рис. 155. Генераторы на одном мультивибраторе микросхемы АГ3



Рис. 154. Временная диаграмма работы генератора



Рис. 156. Временная диаграмма работы генератора

Микросхема К555АГ4 (рис. 149) – сдвоенный ждущий мультивибратор, по разводке выводов совпадает с АГ3. Каждый из мультивибраторов микросхемы имеет два входа для запуска – А, В, вход сброса R, выводы С и RC для подключения времязадающих цепей, прямой и инверсный выходы. Условие запуска мультивибратора – изменение входных сигналов, в результате которого появляется следующее сочетание – лог. 0 на входе А, лог. 1 на входе В. Исходным состоянием на входах А и В может быть любое, не соответствующее указанному требованию, на входе R во время запуска должна быть лог. 1.

Два основных варианта подачи входных сигналов, обеспечивающих запуск, показаны на рис. 150 (а, в). Для запуска фронтом положительного импульса его необходимо подать на вход В (рис. 150, а), для запуска спадом положительного импульса следует использовать включение по схеме рис. 150 (в).

Подача лог. 0 на вход R предотвращает запуск или прекращает генерацию импульса и принудительно устанавливает выходы мультивибратора в исходное состояние независимо от состояния других входов.

Ждущие мультивибраторы микросхемы К555АГ4 в отличие от АГ3 не обладают способностью повторного запуска. Если во время генерации выходного импульса повторно выполнится условие запуска, длительность выходного импульса не изменится.

Подключение времязадающих цепей проиллюстрировано на рис. 152 (а, в, г), полярность включения конденсаторов всегда такая, как на рис. 152 (а). В основном варианте включения, приведенном на рис. 152 (а), сопротивление резистора R1 может находиться в пределах 1,4...100 кОм, емкость конденсатора С1 – любая. Длительность генерируемого импульса приближенно может быть определена по формуле $T = 0,7 R1C1$. Размерности в этой формуле – килоомы,nanoфарады, микросекунды или килоомы, микрофарады, миллисекунды. В отсутствие внешнего конденсатора С1 (рис. 152, в) ждущий мультивибратор генерирует импульсы длительностью 20...70 нс при сопротивлении резистора $R1 = 2 \text{ кОм}$.

Если необходимо обеспечить большую длительность выходного импульса при малой емкости конденсатора, времязадающую цепь следует дополнить транзистором (рис. 152, г). В этом случае длительность генерируемого импульса определяется по приведенной выше формуле, однако сопротивление времязадающего резистора R1 может быть выбрано в h_{213} раз больше, чем указанные выше 100 кОм.

При использовании транзисторов серии КТ3102 сопротивление времязадающего резистора может доходить до 20 МОм. Сопротивление ограничительного резистора R2 может находиться в пределах 1,5...100 кОм.

При использовании микросхем К155АГ1, АГ3 и К555АГ4 следует помнить, что они легко запускаются как от помех по цепи питания, так и по входным цепям. Для исключения ложных запусков рекомендуется в непосредственной близости от микросхем устанавливать по цепи питания блокировочные керамические конденсаторы емкостью не менее 0,033 мкФ, а проводники входных и времязадающих цепей выполнять минимальной длины. Монтажная емкость точки соединения времязадающих конденсатора, резистора и вывода микросхемы К155АГ3 не должна превышать 50 пФ.

Следует также иметь в виду, что приведенные выше формулы для расчета длительности генерируемого импульса приближенные и дают заниженный результат при емкости времязадающего конденсатора менее 1000 пФ.

Микросхема KP531ГГ1 (рис. 157) – два генератора импульсов. Частота генерируемых колебаний определяется или кварцевым резонатором, подключаемым к выводам C1 и C2, или конденсатором, подключаемым вместо резонатора. В последнем случае частоту можно регулировать в некоторых пределах, изменения напряжение на двух управляющих входах, один из которых обычно называют диапазонным U_d , другой – входом управления частотой U_c . При увеличении напряжения на входе U_c частота увеличивается, при увеличении напряжения на входе U_d – уменьшается. Рекомендуемый интервал изменения напряжения на входе U_d от 2 до 4...4,5 В. В зависимости от напряжения на входе U_d меняется диапазон изменения частоты при изменении напряжения на входе U_c . При $U_d = 2$ В и при изменении напряжения на входе U_c от 1 до 5 В частота может быть изменена приблизительно на 15%, а при $U_d = 4$ В примерно в 4 раза (рис. 158).

Зависимость частоты f_0 генератора при $U_d = U_c = 2$ В от емкости конденсатора приведена на рис. 159, максимальная частота генерации – около 80 МГц. При изменении температуры от -0 до $+70$ °C частота изменяется в пределах примерно от 107 до 91% частоты при 25 °C, а при колебаниях напряжения питания $\pm 5\%$ частота изменяется примерно на $\pm 2,5\%$.

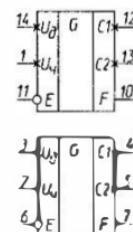


Рис. 157. Микросхема KP531ГГ1

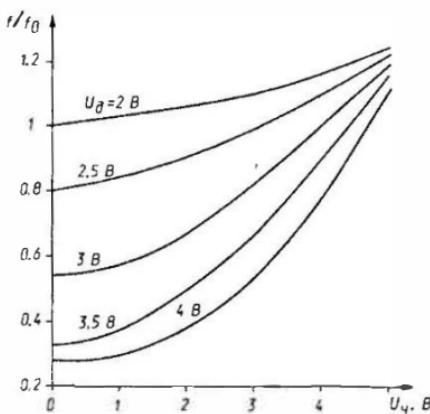


Рис. 158. Зависимость частоты генерации от управляющих напряжений

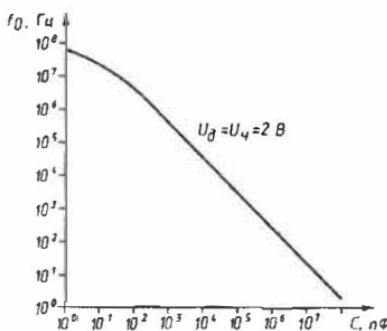


Рис. 159. Зависимость частоты генерации от емкости

На выходах генераторов микросхемы установлены ключи, которыми можно перевести выходы в состояние 1 подачей на входы Е лог. 1. Сигналы генераторов проходят на выход при лог. 0 на входе Е.

Цепи питания (выводы 16 и 15) и общего провода (9 и 8) цифровой и аналоговой частей микросхемы для уменьшения влияния генераторов друг на друга разделены. Несмотря на это, существует взаимное влияние генераторов, поэтому одновременная работа двух управляемых напряжением генераторов не рекомендуется.

1**Микросхемы серий ТТЛ****5****2****Микросхемы серий
КМОП**

Общие сведения	124
Микросхемы комбинационного типа малой степени интеграции	128
Микросхемы последовательностного типа	138
Микросхемы комбинационного типа	183
Ждущие мультивибраторы	205
Микросхемы серии КР1554	207

3**Формирователи и генераторы
импульсов****213**

2.1. Общие сведения

Описанные в предыдущей главе цифровые микросхемы ТТЛ-серий – К155, К555, КР1533, КР531 обеспечивают построение самых различных цифровых устройств, работающих на частотах до 80 МГц, однако их существенный недостаток – большая потребляемая мощность. В ряде случаев, когда не нужно такое высокое быстродействие, а необходима минимальная потребляемая мощность, применяют интегральные микросхемы серий К176, К561, КР1561 и 564.

Микросхемы этих серий изготавливаются по технологии комплементарных транзисторов структуры металл-диэлектрик-полупроводник (КМДП). Ранее в качестве диэлектрика использовался окисел кремния, поэтому сокращенным обозначением структуры этих микросхем было КМОП, оно и используется в этой книге.

Основная особенность микросхем КМОП – ничтожно малое потребление тока в статическом режиме – 0,1...100 мкА. При работе на максимальной рабочей частоте потребляемая мощность увеличивается и приближается к потребляемой мощности наименее мощных микросхем ТТЛ.

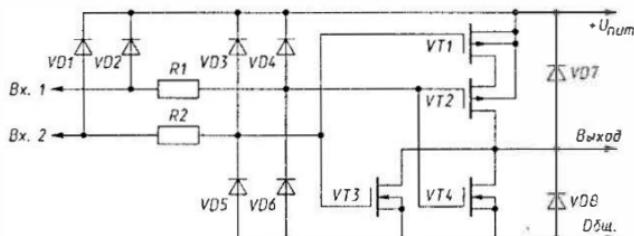


Рис. 160. Принципиальная схема элемента ИЛИ-НЕ

Рассмотрим внутреннюю структуру микросхем КМОП на примере двухвходового логического элемента ИЛИ-НЕ (рис. 160). Основу этого элемента составляют два транзистора структуры МОП с индуцированным каналом р-типа VT1 и VT2 и два транзистора с каналом n-типа VT3 и VT4. Резисторы и диоды являются вспомогательными и в нормальной работе элемента участия не принимают.

При подаче на оба входа напряжения, близкого к нулю (лог. 0), транзисторы VT3 и VT4 закрыты, транзисторы VT1 и VT2 открыты и соединяют выход элемента с источником питания. На выходе элемента напряжение близко к напряжению источника питания (лог. 1). Если на один из входов, например вход 1, подать лог. 1, транзистор VT2 закроется, транзистор VT4 откроется и соединит выход элемента

с общим проводом, на выходе элемента появится лог. 0. Такой же результат будет при подаче лог. 1 на вход 2 или при подаче лог. 1 на оба входа одновременно.

Таким образом, изображенный на схеме рис. 160 элемент выполняет функцию ИЛИ-НЕ на два входа. Для увеличения числа входов элемента увеличивают число последовательно соединенных транзисторов с каналом р-типа и параллельно соединенных транзисторов с каналом п-типа.

Для построения элементов с функцией И-НЕ транзисторы с каналом р-типа соединяют параллельно, с каналом п-типа – последовательно.

На рис. 161 приведена статическая переключательная характеристика инвертирующего МОП-элемента – зависимость его выходного напряжения от входного. Как видно из зависимости, переключение элемента происходит при входном напряжении, близком к половине напряжения питания.

Диоды VD7 и VD8 (рис. 160) являются неотъемлемой частью МОП-транзисторов, диоды VD1 – VD6 и резисторы R1 и R2 специально вводятся в состав элемента для защиты МОП-транзисторов от статического электричества. При превышении входным напряжением напряжения источника питания открываются диоды VD1 – VD4, что исключает подачу на затворы транзисторов напряжения, превышающего напряжение питания. При снижении входного напряжения до уровня, более низкого, чем потенциал общего провода, открываются диоды VD5 и VD6. В микросхемах серии K176 первых выпусков для защиты входов использовались диоды-стабилитроны с напряжением включения порядка 30 В, которые устанавливались вместо VD5 и VD6.

Микросхемы серий K176, K561, KP1561 выпускаются в пластмассовых корпусах с двухрядным расположением 14, 16 или 24 штыревых выводов, а микросхемы серии 564 – в корпусах с тем же количеством выводов, расположенных в одной плоскости, в так называемых планарных корпусах. Номинальное напряжение питания микросхем серии K176 – 9 В ±5%, однако они, как правило, сохраняют работоспособность в диапазоне питающих напряжений от 5 до 12 В. Для микросхем серий K561 и 564 гарантируется работоспособность при напряжении питания от 3 до 15 В, для KP1561 – от 3 до 18 В. Диапазон

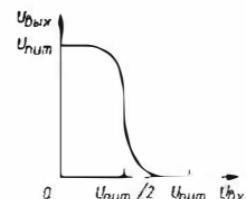


Рис. 161. Статическая переключательная характеристика КМОП-инвертора

рабочих температур микросхем серии K176 от -10 до $+70$ °C, серий K561 и KP1561 от -45 до $+85$ °C, серии 564 от -60 до $+125$ °C.

Выходные уровни микросхем при работе на однотипные микросхемы практически не отличаются от напряжения питания и потенциала общего провода. Максимальный выходной ток большинства микросхем серий K176, K561 и 564 не стандартизирован и не превышает единиц миллиампер, что несколько затрудняет непосредственное согласование микросхем этих серий с какими-либо индикаторами и микросхемами ТТЛ-серий.

Отличительной особенностью микросхем серии KP1561 является наличие буферных элементов не только на выходах сложных элементов, как в микросхемах серий K176, K561 и 564, но и на входах и выходах всех микросхем, независимо от их сложности. Кроме того, в микросхемах серии KP1561 улучшена защита от перегрузок как по входу, так и по выходу, в выходные цепи добавлены небольшие токоограничительные резисторы.

Стандартные статические нагрузочные характеристики микросхем серии KP1561 следующие. При лог. 0 на выходе и выходном напряжении 0,4; 0,5; 1,5 В выходной втекающий ток не менее 0,44; 1,1; 3 мА при напряжении питания 5, 10, 15 В соответственно. Те же нормы существуют и для вытекающих токов в состоянии лог. 1 при выходном напряжении 4,6; 9,5; 13,5 В соответственно. Кроме того, гарантируется, что при напряжении питания 5 В, выходном напряжении 2,5 В выходной вытекающий ток при лог. 1 составит не менее 1,36 мА.

Реально выходные токи микросхем серии KP1561 значительно больше. При лог. 0 на выходе и выходном напряжении 0,5 В выходной ток составляет примерно 3...5, 5...10, 6...15 мА при напряжении питания 5, 10, 15 В соответственно. Аналогично вытекающий ток в состоянии лог. 1 при выходном напряжении, на 0,5 В меньшем, чём напряжение питания, составляет при тех же напряжениях питания примерно 1,2...1,5; 2...3; 3...4 мА.

При напряжении на выходе 1 В в состоянии лог. 0 выходной втекающий ток составляет 6...10, 10...20, 12...25 мА при указанных выше напряжениях питания, при напряжении, на 1 В меньшем напряжения питания, в состоянии лог. 1 вытекающий ток 2...3, 4...5, 5...7 мА соответственно.

Ток короткого замыкания при напряжении 5 В составляет около 10 мА в состоянии лог. 0 и около 6 мА в состоянии лог. 1, что позволяет подключать практически любые светодиоды к выходам микросхем этой серии без ограничительных резисторов. При напряжении питания

10 или 15 В ток короткого замыкания может достигать 20...60 мА, поэтому включение ограничительных резисторов необходимо.

Выходной ток 0,44 мА в состоянии лог. 0 при напряжении на выходе 0,5 В и напряжении питания 5 В гарантирует нормальную работу микросхем серии КР1561 на один вход микросхем серии К555. Поскольку, как указывалось выше, реальный выходной ток в этих условиях больше, микросхемы серии КР1561 можно нагружать на несколько входов микросхем серии К555 или на один вход микросхемы серии К155.

Напряжение питания на микросхемы рассматриваемых серий подается на вывод с наибольшим номером, общий провод подключается к выводу с вдвое меньшим номером. Исключение составляют микросхемы К561ПУ4 и КР1561ПУ4, а также микросхемы, требующие для своей работы два источника питания. Все исключения отмечены далее при описании конкретных микросхем.

При использовании микросхем следует помнить, что защита входов микросхем диодами от статического электричества не является полной. Поэтому при монтаже устройств с микросхемами КМОП необходимо соблюдать следующие правила.

Для исключения случайного пробоя за счет статического электричества потенциалы монтируемой платы, паяльника и тела монтажника должны быть уравнены. Для этого на ручку паяльника можно намотать несколько витков неизолированного провода или укрепить металлическую пластинку и соединить через резистор 100...200 кОм с металлическими частями паяльника. Конечно, обмотка паяльника не должна иметь контакта с его жалом. При монтаже свободной рукой следует касаться шин питания монтируемой платы. Если микросхема находится в металлической коробке или ее выводы упакованы в фольгу, прежде чем взять микросхему, следует дотронуться до коробки или фольги. При передаче микросхемы из рук в руки следует уравнять потенциалы участников в этом, дотронувшись друг до друга до момента передачи.

Применение микросхем КМОП-серий имеет свои особенности. Ни один из входов микросхем не может быть оставлен неподключенным, даже если логический элемент в микросхеме не использован. Свободные входы элементов должны быть или соединены с используемыми входами того же элемента или подключены к шине питания или к общему проводу в соответствии с логикой работы микросхемы. Напряжение источника питания должно подаваться ранее или одновременно с подачей входных сигналов.

В любом устройстве, собранном на микросхемах структуры КМОП, рекомендуется перед первым включением проверить прозвонкой подачу напряжения питания на все выводы питания и те выводы микросхем, на которые напряжение питания подается в соответствии с принципиальной схемой. Дело в том, что микросхема КМОП из-за наличия входных защитных диодов может работать без подачи напряжения на вывод питания, если хотя бы на один из входов микросхемы подано напряжение питания или лог. 1. Аналогично следует проверить цепь общего провода по той же причине.

В табл. 7 приведены обозначения большинства микросхем рассматриваемых серий, число выводов корпуса, предельная частота работы некоторых микросхем, а также номер рисунка книги, где дано графическое обозначение микросхемы. Для микросхем серии К176 предельная частота дана для напряжения 9 В, для серий К561 и 564 – для 5 и 10 В, для серии КР1561 – для 5, 10 и 15 В.

Логика работы микросхем с одинаковым буквенноцифровым обозначением у серий К176, К561, КР1561 и 564 полностью совпадает, совпадают реальные электрические параметры у микросхем серий К561 и 564, хотя паспортные нормы у них различны. Поэтому здесь рассматриваются лишь те микросхемы серии 564, которые или отсутствуют в других сериях, или имеют другие буквенноцифровые обозначения.

Изучение работы микросхем удобно начать с простейших комбинационных микросхем – логических элементов И-НЕ, ИЛИ-НЕ, И, повторителей и инверторов.

2.2. Микросхемы комбинационного типа малой степени интеграции

На рис. 162 приведена цоколевка простых логических микросхем рассматриваемых серий. Микросхемы, имеющие в своем обозначении после указания серии буквенное сочетание ЛА, а также четырехходовые элементы микросхемы К176ЛП12, выполняют функцию И-НЕ. Микросхемы с сочетанием ЛЕ, а также трех- и четырехходовые элементы микросхем К176ЛП4 и К176ЛП11, выполняют функцию ИЛИ-НЕ. В состав микросхемы К176ЛИ1 входит девятиходовый элемент И и инвертор, микросхема КР1561ЛИ2 – четыре двухходовых элемента И.

Микросхема **564ЛА10** – два логических элемента И-НЕ с открытым стоком (рис. 162). Сопротивление выходных транзисторов

Таблица 7

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	Предельная частота, МГц при $U_{пит}$, В				Но- мер рис.
			5	9	10	15	
KP1561AГ1	2 ждущих мультивибратора	16	-	-	-	-	277
K176ИД1	Дешифратор 4-10	16	-	-	-	-	232
K561ИД1	с прямыми выходами						
K176ИД2	Преобразователи двоично-десятичного кода в код семисегментного индикатора	16	-	-	-	-	235
K564ИД4	Преобразователи двоично-десятичного кода в код семисегментного индикатора	16	-	-	-	-	235
K564ИД5	семисегментного индикатора						
KP1561ИД6	2 дешифратора 2-4 с прямыми выходами	16	-	-	-	-	238
KP1561ИД7	2 дешифратора 2-4 с инверсными выходами	16	-	-	-	-	238
K176ИЕ1	Шестиразрядный двоичный счетчик	14	-	1	-	-	172
K176ИЕ2	Пятиразрядный двоичный и десятичный счетчик	16	-	2	-	-	173
K176ИЕ3	Счетчик-делитель на 6 с выходом на семисегментный индикатор	14	-	1	-	-	176
K176ИЕ4	Декада с выходом на семисегментный индикатор	14	-	1	-	-	177
K176ИЕ5	Кварцевый генератор и делитель частоты на 32768	14					184
K176ИЕ8	Десятичный счетчик	16		2			185
K561ИЕ8	с дешифратором			1	3		
K561ИЕ9	Двоичный счетчик с дешифратором	16		1	3	-	187
K561ИЕ10	2 четырехразрядных двоичных счетчика	16		-	4	-	195
KP1561ИЕ10				1,5	3	4	
K561ИЕ11	Четырехразрядный двоичный реверсивный счетчик	16	-	5	-	-	200
K176ИЕ12	Кварцевый генератор и делители частоты на 32768 и 60	16	-	1,2	-	-	203
K176ИЕ13	Счетчик дюймов с будильником	16	-	1,2	-	-	205
K561ИЕ14	Четырехразрядный десятичный реверсивный счетчик	16	1,5	3	-	-	211
KA561ИЕ15А	Делитель частоты с переключаемым коэффициентом деления	24	0,8	1,5	-	-	212
KA561ИЕ15Б			0,4	0,75	-	-	
K561ИЕ16	14-разрядный двоичный счетчик	16	1,5	4	-	-	214
K176ИЕ17	Счетчик-календарь	16	-	-	-	-	219
K176ИЕ18	Кварцевый генератор и делители частоты на 32768 и 60	16	1	1	-	-	221
K561ИЕ19	Счетчик с переключаемым коэффициентом деления	16	0,6	1,8	-	-	222

Таблица 7 (продолжение)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	Предельная частота, МГц при $U_{пит}$, В				Но-мер рис.
			5	9	10	15	
KP1561IE20	12-разрядный двоичный счетчик	16	-	-	-	-	226
KP1561IE21	Четырехразрядный двоичный синхронный счетчик	16	-	-	-	-	227
K561IK1	3 мажоритарно-мультимплексорных элемента	16	-	-	-	-	268
564ИК2	Устройство управления пятиразрядным индикатором	24	-	-	-	-	241
K176ИМ1	Четырехразрядный двоичный с мматор	16	-	-	-	-	262
K561ИП2	Элемент сравнения четырехразрядных чисел	16	-	-	-	-	271
564ИР1	18-разрядный сдвигающий регистр	14	1,5	3	-	-	228
K176ИР2	2 четырехразрядных сдвигающих регистра	16	-	2	-	-	228
K561ИР2	Четырехразрядный сдвигающий регистр	-	-	4,5	-	-	-
K176ИР3	Четырехразрядный сдвигающий регистр	14	-	2	-	-	228
K561ИР6	Восьмиразрядный сдвигающий регистр (Z)	24	-	-	-	-	228
K561ИР9	Четырехразрядный сдвигающий регистр	16	-	-	-	-	228
K176ИР10	18-разрядный сдвигающий регистр	14	-	2	-	-	228
564ИР13	Регистр последовательного приближения	24	2	5	-	-	231
KP1561ИР14	Четырехразрядный регистр хранения информации (Z)	16	1,8	3,6	4,8	-	228
KP1561ИР15	Четырехразрядный реверсивный сдвигающий регистр	16	-	-	-	-	228
K561КП1	2 мультиплексора 4-1	16	-	-	-	-	251
KP1561КП1							
K561КП2	Мультиплексор 8-1	16	-	-	-	-	259
KP1561КП2							
K176КТ1	4 ключа	14	-	-	-	-	250
K561КТ3	4 ключа	14	-	-	-	-	250
KP1561КТ3							
K176ЛА7	4 элемента 2И-НЕ	14	-	-	-	-	162
K561ЛА7							
K176ЛА8	2 элемента 4И-НЕ	14	-	-	-	-	162
K561ЛА8							
K176ЛА9	3 элемента ЗИ-НЕ	14	-	-	-	-	162
K561ЛА9							
KP1561ЛА9							

Таблица 7 (продолжение)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	Предельная частота, МГц при $U_{пит}$, В				Но-мер рис.
			5	9, 10	15		
564ЛА10	2 элемента 2И-НЕ (ОС)	14	—	—	—	—	162
К176ЛЕ5	4 элемента 2ИЛИ-НЕ	14	—	—	—	—	162
К561ЛЕ5							
КР1561ЛЕ5							
К176ЛЕ6	3 элемента 4ИЛИ-НЕ	14	—	—	—	—	162
К561ЛЕ6							
КР1561ЛЕ6							
К176ЛЕ10	3 элемента ЗИЛИ-НЕ	14	—	—	—	—	162
К561ЛЕ10							
КР1561ЛЕ10							
К176ЛИ1	9И+НЕ	14	—	—	—	—	162
КР1561ЛИ2	4 элемента 2И	14	—	—	—	—	162
К561ЛН1	6 элемента НЕ (Z)	16	—	—	—	—	165
К561ЛН2	6 элемента НЕ	14	—	—	—	—	165
К561ЛН3	6 повторителей (Z)	16	—	—	—	—	165
К176ЛП1	6 транзисторов	14	—	—	—	—	273
К176ЛП2	4 элемента ИЛИ с исключением	14	—	—	—	—	263
К561ЛП2							
К176ЛП4	2 элемента ЗИЛИ-НЕ + НЕ	14	—	—	—	—	162
К176ЛП11	2 элемента 4ИЛИ-НЕ + НЕ	14	—	—	—	—	162
К176ЛП12	2 элемента 4И-НЕ + НЕ	14	—	—	—	—	162
К561ЛП13	3 мажоритарных элемента	14	—	—	—	—	267
КР1561ЛП14	4 элемента ИЛИ с исключением	14	—	—	—	—	263
К176ЛС1	3 мультиплексора 2-1	14	—	—	—	—	269
К561ЛС2	4 элемента И-ИЛИ	16	—	—	—	—	270
К176ПУ1	5 преобразователей уровня КМОП-ТТЛ с инверсией	14	—	—	—	—	164
К176ПУ2	6 преобразователей уровня КМОП-ТТЛ с инверсией	16	—	—	—	—	164
К176ПУ3	6 преобразователей уровня КМОП-ТТЛ	16	—	—	—	—	164
К176ПУ4	6 преобразователей уровня КМОП-ТТЛ	16	—	—	—	—	164
КР1561ПУ4							
К176ПУ5	4 преобразователя уровня ТТЛ-КМОП	16	—	—	—	—	164
564ПУ6	4 преобразователя уровня ТТЛ-КМОП (Z)	16	—	—	—	—	164
К561ПУ7	6 преобразователей уровня ТТЛ-КМОП с инверсией	14	—	—	—	—	164
К561ПУ8	6 преобразователей уровня ТТЛ-КМОП	14	—	—	—	—	164
К561СА1	13-входовый сумматор по модулю 2	16	—	—	—	—	266

Таблица 7 (окончание)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	Предельная частота, МГц при $U_{пит}$, В			Номер рис.
			5	9, 10	15	
K176TB1	2 JK-триггера	14	—	2	—	169
K561TB1			—	8	—	
KP1561TB1			3,5	8	12	
K561TL1	4 триггера Шмитта 2И-НЕ	14	—	2	—	163
KP1561TL1			—	—	—	
K176TM1	2 D-триггера	14	—	1	—	169
K176TM2	2 D-триггера	14	—	1	—	169
K561TM2			—	4,5	—	
K561TM3	4 D-триггера	16	—	2	—	168
K561TP2	4 RS-триггера (Z)	16	—	—	—	166
564УМ1	4 D-триггера с увеличенной амплитудой выходного сигнала	16	—	—	—	168

микросхемы в открытом состоянии достаточно низкое – около 30 Ом при напряжении питания 3 В, 15 Ом при 5 В, 6 Ом при 10 В, и 4,5 Ом при 15 В. Допустимый выходной ток определяется рассеиваемой мощностью 100 мВт на выход и составляет от 80 до 150 мА при напряжении питания от 5 до 15 В. Выходное напряжение, которое можно подавать на выходы микросхемы в закрытом состоянии, составляет 15 В.

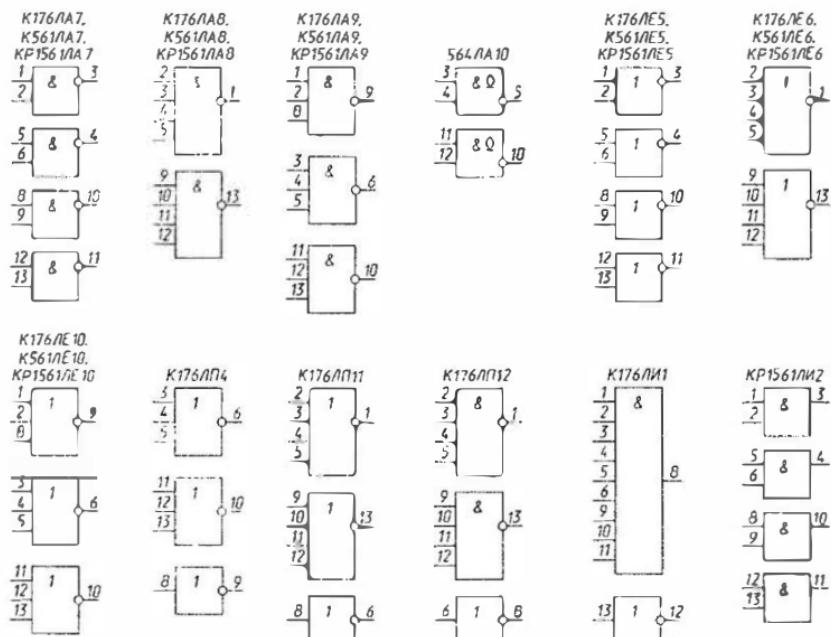


Рис. 162. Простые логические микросхемы серий K176, K561, KP1561 и 564

Микросхема может применяться для согласования КМОП-микросхем с ТТЛ-микросхемами, для работы на светодиодные индикаторы, электромагнитные реле и в других случаях, когда нагрузочной способности стандартных КМОП-микросхем недостаточно или требуется коммутация нагрузки от источника с открытым стоком.

Микросхемы **K561ТЛ1** и **KР1561ТЛ1** – четыре двухвходовых триггера Шmittа, выполняющих функцию И-НЕ (рис. 163, а). Основное свойство инвертирующего триггера Шmittа – скачкообразное изменение выходного напряжения от лог. 1 до лог. 0 при плавном повышении входного напряжения и переходе величины $U_{\text{пор}}^1$ и изменении выходного напряжения от лог. 0 до лог. 1 при плавном снижении входного сигнала ниже $U_{\text{пор}}^0$, причем $U_{\text{пор}}^1 > U_{\text{пор}}^0$. На рис. 163 (б) приведены зависимости $U_{\text{пор}}^0$ и $U_{\text{пор}}^1$ триггеров микросхемы K561ТЛ1 от напряжения питания. Порог $U_{\text{пор}}^1$ почти во всем диапазоне напряжений питания выше половины напряжения питания, $U_{\text{пор}}^0$ – ниже.

Триггеры Шmittа широко применяются для приема цифровых сигналов при большом уровне помех, для формирования сигналов с крутыми фронтами из плавно меняющихся сигналов, например из синусоидальных, в генераторах импульсов и в других случаях.

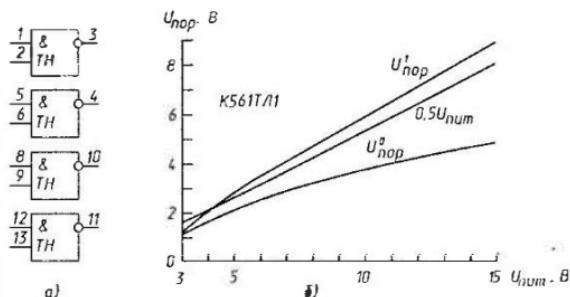


Рис. 163. Микросхемы K561ТЛ1 и KР1561ТЛ1 (а) и зависимости порогов переключения микросхемы K561ТЛ1 от напряжения питания (б)

Микросхемы **K176ПУ1**, **K176ПУ2**, **K176ПУ3** (рис. 164) служат для согласования относительно маломощных выходов КМОП-микросхем с микросхемами ТТЛ-серий. Микросхемы K176ПУ1 и K176ПУ2 – инверторы, K176ПУ3 сигналы не инвертирует. Стандартное напряжение питания – $U_{\text{пит1}} = 9$ В подается на вывод 14 для K176ПУ1 и на вывод 16 для K176ПУ2 и K176ПУ3, а дополнительное напряжение $U_{\text{пит2}} = 5$ В на вывод 1 для всех микросхем. При таких напряжениях питания выходные сигналы имеют уровни, соответствующие микросхемам ТТЛ-серий. Паспортная нагрузочная способность – один

логический элемент серии К155. Реальная нагрузочная способность существенно выше – в состоянии лог. 0 при напряжении на выходе 0,5 В втекающий ток может составлять 6...10 мА, в состоянии лог. 1 при напряжении на выходе 2,4 В вытекающий ток 3...6 мА. Если выход микросхемы в состоянии лог. 0 замкнуть на источник питания +5 В, ток короткого замыкания составит 30...50 мА. При замыкании выхода, находящегося в состоянии лог. 1, на общий провод, ток короткого замыкания 6...9 мА. Указанные выходные токи измерены при двух указанных напряжениях питания 9 и 5 В. Для обоих источников питания техническими условиями допускаются напряжения от 5 до 10 В, реально микросхемы работоспособны при напряжениях питания от 4 до 15 В, однако необходимо, чтобы напряжение $U_{\text{пит}1}$ было не менее, чем $U_{\text{пит}2}$. Максимальные выходные токи в первом приближении пропорциональны напряжениям питания.

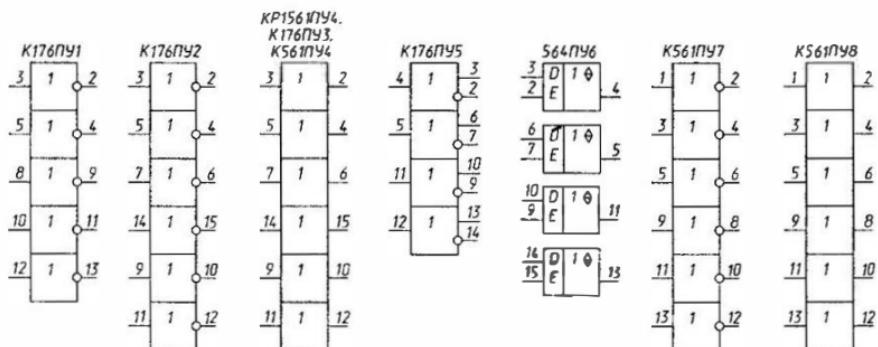


Рис. 164. Преобразователи уровня

Микросхемы К561ПУ4 и КР1561ПУ4 (рис. 164) аналогичны по своему функционированию микросхеме К176ПУ3, но требуют лишь одного источника питания, который подключается к выводу 1 микросхемы, вывод 16 свободен. При напряжении питания 10 В микросхема К561ПУ4 может обеспечить выходной ток 8 мА в состоянии лог. 0 и 1,25 мА в состоянии лог. 1. Особенность этой микросхемы – возможность подачи на ее входы напряжения, большего, чем напряжение питания, что недопустимо для других типов микросхем (кроме К561ЛН2). Эта возможность позволяет использовать микросхемы К561ПУ4 и КР1561ПУ4 для сопряжения КМОП-микросхем, имеющих напряжение питания 5...15 В, с ТТЛ-микросхемами. В этом случае на микросхему К561ПУ4 (КР1561ПУ4) подают напряжение питания 5 В, входы подключают к выходам КМОП-микросхем, выходы – ко входам ТТЛ-микросхем. Нагрузочная способность микросхемы

K561ПУ4 для такого включения – 3 мА в состоянии лог. 0, что практически позволяет подключать два входа микросхем серии K155.

Нагрузочная способность микросхемы KР1561ПУ4 больше. При выходном напряжении 0,4; 0,5; 1,5 В в состоянии лог. 0 гарантированный выходной втекающий ток элементов этой микросхемы составляет не менее 3,2; 8 и 24 мА при напряжении питания 5, 10 и 15 В соответственно. Вытекающий выходной ток в состоянии лог. 1 при напряжении на выходе 4,6; 9,5; 13,5 В составляет не менее 0,16; 1,25 и 3,75 мА при тех же напряжениях питания. Дополнительно гарантируется выходной вытекающий ток не менее 1,25 мА в состоянии лог. 1 при напряжении питания 5 В и выходном напряжении 2,5 В.

Таким образом, элементы микросхемы KР1561ПУ4 при питании от напряжения 5 В позволяют нагружать их на 2 входа микросхем серии K155 или 8 входов микросхем серии K555.

Микросхема **K176ПУ5** (рис. 164) предназначена для согласования выходов микросхем ТТЛ со входами микросхем КМОП. При напряжении питания 5 В на выводе 15 и 9...10 В на выводе 16 на входы микросхемы можно подавать сигналы с выходов микросхем ТТЛ, выходные сигналы будут соответствовать уровням микросхем КМОП.

Микросхема **564ПУ6** (рис. 164) – четыре преобразователя уровней ТТЛ в уровень КМОП с индивидуальной возможностью перевода выходов в высокоимпедансное состояние. Микросхема имеет два вывода для подачи питания – вывод 1 для подачи напряжения 5 В (питание микросхем ТТЛ) и вывод 16 для подачи напряжения питания микросхем КМОП, оно должно находиться в пределах 5...15 В, вывод 8 – общий провод.

Каждый преобразователь уровня имеет вход Е для управления выходом. При лог. 1 на этом входе выход преобразователя активен и повторяет входной сигнал, увеличенный по амплитуде до напряжения питания, поданного на вывод 16, при лог. 0 на входе Е выход переходит в высокоимпедансное состояние.

Микросхемы **K561ПУ7** и **K561ПУ8** (рис. 164) – соответственно шесть инвертирующих и шесть неинвертирующих преобразователей уровня ТТЛ-микросхем в уровне КМОП-микросхем. Принципиальное отличие этих микросхем от микросхем K176ПУ5 и 564ПУ6, выполняющих ту же функцию, – использование одного источника питания. При напряжении питания 10...15 В порог переключения элементов микросхем составляет 1,5...1,8 В, что хорошо согласуется с выходными уровнями микросхем серий ТТЛ. Выходные сигналы

микросхем имеют уровни, близкие к напряжению питания и потенциалу общего провода.

Гарантированная величина выходного тока микросхем при напряжении питания 12 В составляет не менее 1,3 мА в состоянии лог. 0 и напряжении на выходе 0,5 В или в состоянии лог. 1 и напряжении на выходе 11,5 В, реально выходные токи больше.

Из-за того, что микросхемы К561ПУ7 и К561ПУ8 используют один источник питания, при их управлении от микросхем ТТЛ теряется одно из наиболее интересных и полезных свойств микросхем КМОП – крайне малое потребление тока от источника питания в статическом режиме. При напряжении питания 12 В и напряжении на входах 0,5 или 3 В ток потребления микросхем К176ПУ7 и К176ПУ8 не превышает 4 мА. В то же время, если входные уровни соответствуют 0 В или напряжению источника питания, гарантируется, что ток потребления не превышает 20 мкА, реально – значительно меньше.

При напряжении питания 5 В порог переключения микросхем составляет 0,2...0,4 В, что позволяет использовать их в качестве усилителей-ограничителей импульсных сигналов малой амплитуды. Естественно, что микросхемы К561ПУ7 и К561ПУ8 можно использовать и в устройствах, целиком выполненных на микросхемах КМОП в качестве инверторов и буферных повторителей соответственно, но при напряжении питания менее 9 В это делать нецелесообразно из-за снижения помехоустойчивости.

Микросхема **K561ЛН1** (рис. 165) – шесть инверторов со стробированием и возможностью перевода выходов в высокоимпедансное состояние. Она имеет шесть информационных входов D1 – D6, вход стробирования C, вход переключения в высокоимпедансное состояние E, шесть выходов. Вход E является преобладающим – при подаче на него лог. 1 все выходы переходят в высокоимпедансное состояние независимо от других входных сигналов. При лог. 0 на входе E и лог. 1 на входе C на всех выходах устанавливается лог. 0. При лог. 0 на обоих управляющих входах E и C на выходах – инверсия сигналов с информационных входов.

Микросхема K561ЛН1 имеет повышенную по сравнению с другими микросхемами этой серии нагрузочную способность – при напряжении питания 10 В ее выходной ток может достигать 5,3 мА в состоянии лог. 0 и 0,5 мА в состоянии лог. 1, что позволяет использовать ее при работе на нагрузку с большой емкостью.

Микросхема **K561ЛН2** (рис. 165) – шесть инверторов с повышенной нагрузочной способностью. Ее электрические параметры аналогичны

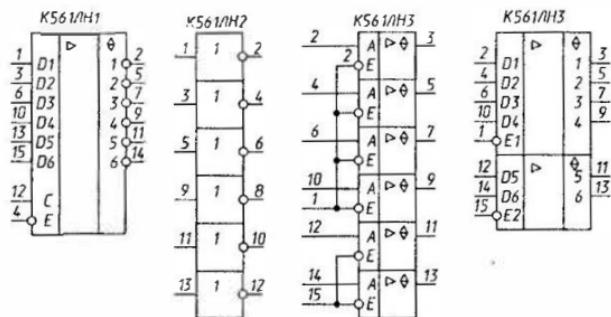


Рис. 165. Буферные микросхемы

параметрами микросхемы К561ЛН4, она также позволяет подавать на входы напряжение, большее напряжения питания, и может применяться для согласования КМОП-микросхем с ТТЛ-микросхемами.

Микросхема **K561ЛН3** (рис. 165) – шесть повторителей сигнала с возможностью перевода выходов в высокоимпедансное состояние. Повторители разбиты на две группы – четыре и два элемента, в каждой группе управляющие входы Е элементов объединены. При подаче на входы Е соответствующей группы лог. 0 выходы элементов этой группы активны и повторяют входные сигналы. Если на входы Е подать лог. 1, выходы элементов переходят в высокоимпедансное состояние. На рис. 165 приведено также более компактное графическое обозначение микросхемы.

Нагрузочная способность элементов микросхемы К561ЛН3 в активном состоянии весьма высока. Гарантируется, что выходное напряжение в состоянии лог. 0 не превышает 0,4; 0,5 и 1,5 В при втекающем токе соответственно 2,3; 6 и 15,2 мА и напряжении питания 5, 10 и 15 В. Аналогично выходное напряжение в состоянии лог. 1 составляет не менее 4,6; 9,5 и 13,5 В при выходном вытекающем токе 0,88; 2,2 и 6 мА и указанных выше напряжениях питания. Дополнительно гарантируется, что при напряжении питания 5 В в состоянии лог. 1 выходное напряжение превышает 2,5 В при вытекающем токе 4,2 мА.

Реально нагрузочная способность микросхемы больше. При напряжении питания 5 В в состоянии лог. 0 выходной втекающий ток может достигать 16 мА при выходном напряжении 0,5 В, в состоянии лог. 1 вытекающий ток не менее 3 мА при выходном напряжении 4 В, что позволяет при необходимости нагружать на каждый выход микросхемы К561ЛН3 до 10 входов микросхем серии К155.

Основное назначение микросхем К561ЛН3 – поочередная подача на одну магистраль сигналов от различных источников, причем

благодаря большой нагрузочной способности микросхемы магистраль может иметь большую емкость и большое число подключенных к ней нагрузок и источников сигналов. Эти микросхемы могут найти также широкое применение в качестве буферных элементов, в особенности в микропроцессорных системах.

2.3. Микросхемы последовательностного типа

2.3.1. Триггеры

JK-триггеры K176TB1, K561TB1, KP1561TB1 и D-триггеры K176TM1, K176TM2, K561TM2 имеют динамические входы и могут работать в счетном режиме, то есть менять свое состояние на противоположное на каждый импульс, приходящий на счетный вход триггера. Триггеры микросхем K561TP2, K561TM3 и 564УМ1 со статическими входами могут работать только в режимах записи и хранения записываемой в них информации. Рассмотрим более подробно работу микросхем, содержащих триггеры.

Микросхема **K561TP2** (рис. 166) – четыре триггера RS-типа с возможностью перевода выходов в высокоимпедансное состояние. Каждый триггер микросхемы имеет входы R и S. Подача лог. 1 на вход R устанавливает триггер в состояние 0, подача лог. 1 на вход S – в состояние 1. Если лог. 1 подать на оба входа R и S, на выходе будет также лог. 1.

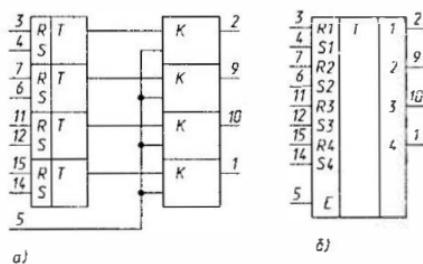


Рис. 166. Микросхема K561TP2: а) структура, б) обозначение

Особенность микросхемы – возможность перевода выходов в высокоимпедансное состояние. Если на выводе 5 (вход E на рис. 166, б) лог. 1, разрешена подача выходных сигналов триггеров на выходы микросхемы через выходные ключи. Если же на вход E подать лог. 0, выходы триггеров отключаются от выходов микросхемы, выходы микросхемы переходят в высокоимпедансное состояние. Указанное свойство позволяет объединять выходы нескольких микросхем

K561TP2 между собой, сигнал в точках объединения будет определяться той микросхемой, на вход которой подана лог. 1, естественно, что на входы E всех других микросхем должны быть поданы лог. 0.

Пример применения микросхем K561TP2 для подавления дребезга механических контактов и их опроса приведен на рис. 167. При подаче лог. 1 на вход E1, лог. 0 на вход E2 в активное состояние переходят выходы микросхемы DD1, выходные сигналы определяются положением контактов S1 – S4. При подаче лог. 1 на вход E2, лог. 0 на вход E1 выходные сигналы определяются контактами S5 – S8. Сигналы на входы E нескольких микросхем могут подаваться, например, с выходов счетчика с дешифратором, что обеспечит их последовательный опрос.

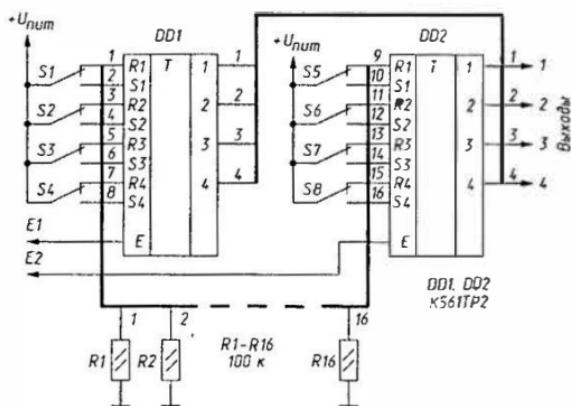


Рис. 167. Переключатель с подавлением дребезга контактов

Микросхема K561TM3 (рис. 168) – четыре D-триггера с прямыми и инверсными выходами. Микросхема имеет два общих для всех триггеров равноправных входа стробирования C1 и C2. При одинаковых сигналах на обоих входах (на C1 и C2 – лог. 0 или на C1 и C2 – лог. 1) триггеры повторяют сигналы со входов D на своих прямых выходах (соответственно, инвертируют их на инверсных выходах). При подаче разных сигналов на входы C1 и C2 триггеры переходят в режим хранения – на выходах будут те сигналы, которые имелись на входах D перед изменением сигнала на входе C1 или C2.

Можно объяснить логику работы входов C1 и C2 по другому. При лог. 1 на входе C2 запись в триггеры микросхемы происходит при подаче лог. 1 на вход C1, хранение – при подаче лог. 0. Если на вход C2 подать лог. 0, запись будет происходить при лог. 0 на C1, хранение – при лог. 1. Таким образом, сигнал на входе C2 определяет полярность

импульсов записи по входу C1. Входы C1 и C2 можно поменять местами – они равноправны.

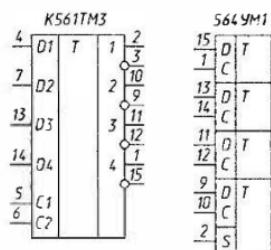


Рис. 168. Микросхемы K561TM3 и 564УМ1

Микросхема 564УМ1 (рис. 168) представляет собой четыре D-триггера с подключеными к их выходам усилителями, позволяющими увеличить амплитуду выходного сигнала. Запись информации в триггеры со входов D производится подачей на их входы C импульсов положительной полярности. Триггеры микросхемы 564УМ1, так же как и микросхемы K561TM3, во время записи «прозрачны», и изменение сигналов на входах D проходит на выходы триггеров. Переход триггеров в режим хранения происходит по спаду импульса положительной полярности на входах C.

При лог. 0 на входе S выходные сигналы имеют ту же полярность, что и входные, при лог. 1 сигналы инвертируются.

Особенность микросхемы – возможность увеличения амплитуды выходного сигнала по сравнению с входным. Микросхема имеет три вывода для подачи напряжения питания – вывод 16 $U_{\text{пит}1}$, вывод 7 – $U_{\text{пит}2}$, вывод 8 – общий провод. Напряжение $U_{\text{пит}1}$ должно быть положительным и находиться в пределах от 3 до 15 В, напряжение $U_{\text{пит}2}$ – равно нулю или отрицательное, сумма абсолютных величин $U_{\text{пит}1}$ и $U_{\text{пит}2}$ не должна превышать 15 В. Входные сигналы должны иметь уровни $U_{\text{пит}1}$ (лог. 1) и 0 В (лог. 0), выходные сигналы имеют значения $U_{\text{пит}1}$ и $U_{\text{пит}2}$.

Паспортная нагрузочная способность микросхемы при разности напряжений питания между выводами 16 и 7 (далее – напряжении питания), равной 10 В в состоянии лог. 0 0,9 мА, в состоянии лог. 1 – 0,45 мА. Реальные значения втекающих выходных токов в состоянии лог. 0 и напряжении 1 В между выходом и выводом 7 составляют около 1, 3, 8 и 12 мА при напряжении питания 3, 5, 10 и 15 В соответственно, в состоянии лог. 1 и напряжении 1 В между выходом и выводом 16 втекающие токи составляют 0,8; 1,6; 3 и 4 мА при указанных выше напряжениях питания. Токи короткого замыкания в состоянии лог. 0 составляют 1,2; 4,5; 20 и 36 мА, в состоянии лог. 1 – 1; 3; 12 и 20 мА при тех же напряжениях питания.

Микросхемы K176TB1, K561TB1 и KP1561TB1 содержат по два JK-триггера (рис. 169). Каждый триггер имеет вход J, вход K, вход R – установки триггера в 0, вход S – установки в 1 и вход подачи тактовых импульсов C. Установка триггера в нулевое состояние

происходит при подаче лог. 1 на вход R, установка в единичное – при подаче лог. 1 на вход S.

Если на входах J и K – лог. 1, по каждому спаду импульса отрицательной полярности на тактовом входе C триггер переключается в противоположное состояние. Если на входах J и K лог. 0, изменения состояния по импульсам на входе C не происходит. Если перед спадом импульса отрицательной полярности на входе C лог. 1 имеется на входе J, лог. 0 на входе K, по спаду триггер устанавливается в единичное состояние независимо от предыдущего. Если перед спадом на входе J – лог. 0, на входе K – лог. 1, по спаду импульса на входе C триггер устанавливается в нулевое состояние. Триггер непосредственно не реагирует на изменение сигналов на входах J и K, играют роль лишь уровни сигналов на этих входах перед спадом импульса отрицательной полярности на входе C.

Микросхемы K176TM2 и K561TM2 содержат по два D-триггера (рис. 169). Установка триггеров в нулевое и единичное состояние производится, как и у JK-триггера, подачей лог. 1 на входы R и S. По спадам тактовых импульсов отрицательной полярности на входе C происходит установка триггера в состояние, соответствующее уровню на входе D перед спадом. Триггер непосредственно не реагирует на изменение сигналов на входе D, играет роль лишь сигнал на этом входе перед спадом импульса отрицательной полярности на входе C.

Микросхема K176TM1 (рис. 169) отличается от K176TM2 отсутствием входов S.

При построении счетчиков на описанных выше триггерах K176TB1, K176TM1, K176TM2, K561TM2 входы C триггеров следует подключать к инверсным выходам предыдущих триггеров. На рис. 170 (а) приведена схема декады (десятичного счетчика) на JK-триггерах, временная диаграмма работы – на рис. 170 (б). Схема декады на D-триггерах приведена на рис. 171 (а), временная диаграмма – на рис. 171 (б). Обе декады работают в различных невесовых кодах.

2.3.2. Счетчики

В состав рассматриваемых серий микросхем входит большое количество счетчиков различных типов, большинство из которых работает в весовых кодах.

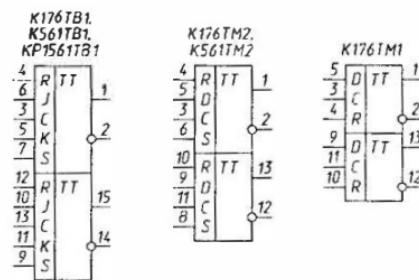


Рис. 169. Триггеры со счетным входом

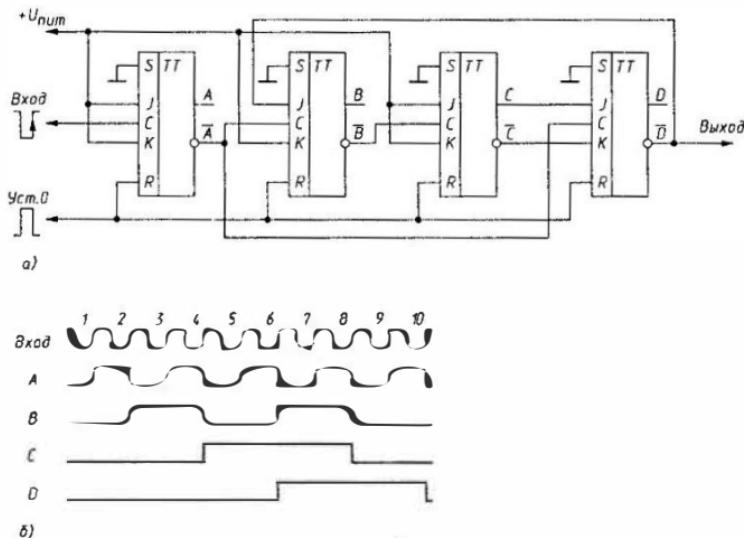


Рис. 170. Декада на JK-триггерах (а) и временная диаграмма ее работы (б)

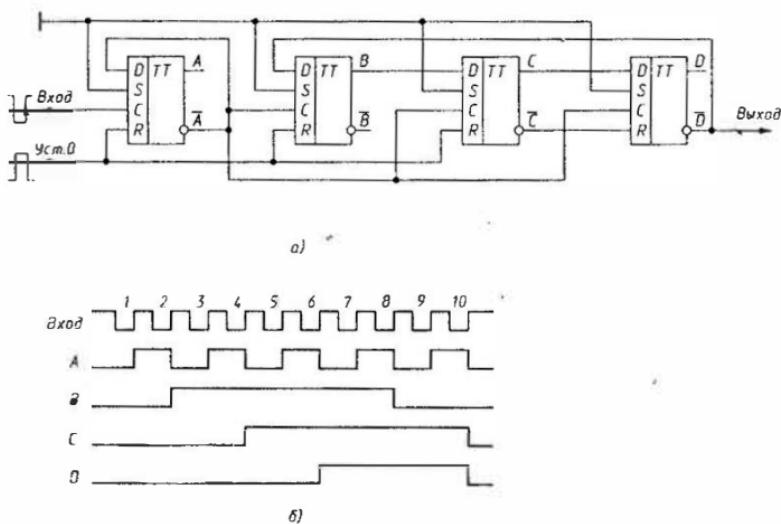


Рис. 171. Декада на D-триггерах (а) и временная диаграмма ее работы (б)

Микросхема K176ИЕ1 (рис. 172) – шестиразрядный двоичный счетчик, работающий в коде 1-2-4-8-16-32. Микросхема имеет два входа: вход R – установки триггеров счетчика в 0 и вход С – вход для подачи счетных импульсов. Установка в 0 происходит при подаче лог. 1 на вход R, переключение триггеров микросхемы – по спаду импульсов положительной полярности, подаваемых на вход С. При построении

многоразрядных делителей частоты входы С микросхем следуют подключать к выходам 32 предыдущих.

Микросхема K176IE2 (рис. 173) – пятиразрядный счетчик, который может работать как двоичный в коде 1-2-4-8-16 при подаче лог. 1 на управляющий вход А, или как декада с подключенным к выходу декады триггером при лог. 0 на входе А. Во втором случае код работы счетчика 1-2-4-8-10, общий коэффициент деления – 20. Вход R служит для установки триггеров счетчика в 0 подачей на этот вход лог. 1. Первые четыре триггера счетчика могут быть установлены в единичное состояние подачей лог. 1 на входы S1 – S8. Входы S1 – S8 являются преобладающими над входом R.

Микросхема K176IE2 встречается двух разновидностей. Микросхемы ранних выпусков имеют входы CP и CN для подачи тактовых импульсов положительной и отрицательной полярности соответственно, включенные по ИЛИ. При подаче на вход CP импульсов положительной полярности на входе CN должна быть лог. 1, при подаче на вход CN импульсов отрицательной полярности на входе CP должен быть лог. 0. В обоих случаях счетчик переключается по спадам импульсов.

Другая разновидность имеет два равноправных входа для подачи тактовых импульсов (выводы 2 и 3), собранных по И. Счет происходит по спадам импульсов положительной полярности, подаваемых на любой из этих входов, причем на второй из этих входов должна быть подана лог. 1. Можно подавать импульсы и на объединенные выводы 2 и 3. Исследованные автором микросхемы, выпущенные в феврале и ноябре 1981 г., относятся к первой разновидности, выпущенные в июне 1982 г. и июне 1983 г. – ко второй.

Если на вывод 3 микросхемы K176IE2 подать лог. 1, обе разновидности микросхем по входу CP (вывод 2) работают одинаково.

При лог. 0 на входе А порядок работы триггеров соответствует временной диаграмме, приведенной на рис. 174. В этом режиме на выходе P, представляющем собой выход элемента И-НЕ, входы которого подключены к выходам 1 и 8 счетчика, выделяются импульсы отрицательной полярности, фронты которых совпадают со спадом каждого девятого входного импульса, спады – со спадом каждого десятого.

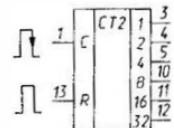


Рис. 172. Микросхема K176IE1

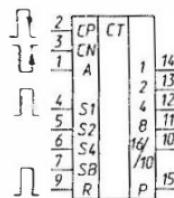


Рис. 173. Микросхема K176IE2

При соединении микросхем K176ИЕ2 в многоразрядный счетчик входы СР последующих микросхем следует подключать к выходам 8 или 16/10 непосредственно, на входы СН подавать лог. 1. В момент включения напряжения питания триггеры микросхемы K176ИЕ2 могут установиться в произвольное состояние. Если при этом счетчик включен в режим десятичного счета, то есть на вход А подан лог. 0, а это состояние более 11, счетчик «зацикливается» между состояниями 12–13 или 14–15. При этом на выходах 1 и Р формируются импульсы с частотой, в 2 раза меньшей частоты входного сигнала. Для того чтобы выйти из такого режима, счетчик необходимо установить в нулевое состояние подачей импульса на вход R. Можно обеспечить надежную работу счетчика в десятичном режиме, соединив вход А с выходом 4. Тогда, оказавшись в состоянии 12 или большим, счетчик переходит в режим двоичного счета и выходит из «запретной зоны», устанавливаясь после состояния 15 в нулевое. В моменты перехода из состояния 9 в состояние 10 на вход А с выхода 4 поступает лог. 0 и счетчик обнуляется, работая в режиме десятичного счета.

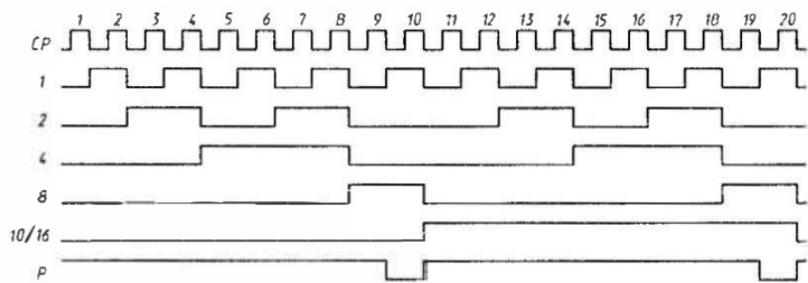


Рис. 174. Временная диаграмма работы микросхемы K176ИЕ2

Для индикации состояния декад, использующих микросхему K176ИЕ2, можно использовать газоразрядные индикаторы, управляемые через дешифратор K155ИД1. Для согласования микросхем K155ИД1 и K176ИЕ2 можно использовать микросхемы K176ПУ3 либо K561ПУ4 (рис. 175, а) или транзисторы р-п-р (рис. 175, б).

Микросхемы K176ИЕ3 (рис. 176), K176ИЕ4 (рис. 177) и K176ИЕ5 разработаны специально для использования в электронных часах с семисегментными индикаторами. Микросхема K176ИЕ4 (рис. 177) – декада с преобразователем кода счетчика в код семисегментного индикатора. Микросхема имеет три входа – вход R, установка триггеров счетчика в 0 происходит при подаче лог. 1 на этот вход. Вход С – переключение триггеров происходит по спаду импульсов положительной

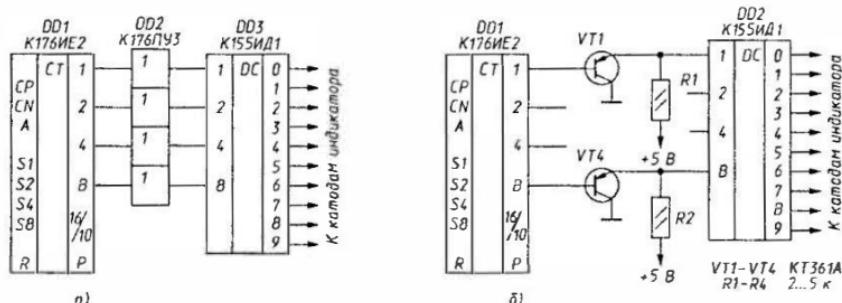


Рис. 175. Согласование микросхем К176ИЕ2 и К155ИД1: а) с помощью микросхемы К176ПУ3, б) с помощью транзисторов р-п-р

полярности на этом входе. Сигнал на входе S управляет полярностью выходных сигналов.

На выходах а, б, с, д, е, ф, г – выходные сигналы, обеспечивающие формирование цифр на семисегментном индикаторе, соответствующих состоянию счетчика. При подаче лог. 0 на управляющий вход S лог. 1 на выходах а, б, с, д, е, ф, г соответствуют включению соответствующего сегмента. Если же на вход S подать лог. 1, включению сегментов будет соответствовать лог. 0 на выходах а, б, с, д, е, ф, г. Возможность переключения полярности выходных сигналов существенно расширяет область применения микросхем.

Выход Р микросхемы – выход переноса. Спад импульса положительной полярности на этом выходе формируется в момент перехода счетчика из состояния 9 в состояние 0.

Следует иметь в виду, что разводка выводов а, б, с, д, е, ф, г в паспорте микросхемы и в некоторых справочниках приведена для нестандартного расположения сегментов индикаторов. На рис. 176, 177 дана разводка выводов для стандартного расположения сегментов, приведенного на рис. 111.

Два варианта подключения к микросхеме К176ИЕ4 вакуумных семисегментных индикаторов при помощи транзисторов приведено на рис. 178. Напряжение пакала U_{h} выбирается в соответствии с типом используемого индикатора, подбором напряжения +25...30 В в схеме рис. 178 (а) и -15...20 В в схеме рис. 178 (б) можно в некоторых пределах регулировать яркость свечения сегментов

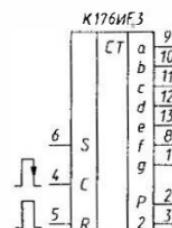


Рис. 176. Микросхема К176ИЕ3

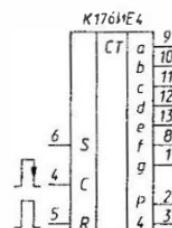


Рис. 177. Микросхема К176ИЕ4

индикатора. Транзисторы в схеме рис. 178 (б) могут быть любыми кремниевыми р-п-р с обратным током коллекторного перехода, не превышающим 1 мА при напряжении 25 В. Если обратный ток транзисторов больше указанной величины или используются германиевые транзисторы, между анодами и одним из выводов нити накала индикатора необходимо включить резисторы 30...60 кОм.

Для согласования микросхемы K176ИЕ4 с вакуумными индикаторами удобно, кроме того, использовать микросхемы K168КТ2Б или K168КТ2В (рис. 179), а также KP168КТ2Б, В, K190КТ1, K190КТ2, K161КН1, K161КН2. Подключение микросхем K161КН1 и K161КН2 проиллюстрировано на рис. 180. При использовании инвертирующей микросхемы K161КН1 на вход S микросхемы K176ИЕ4 следует подать лог. 1, при использовании неинвертирующей микросхемы K161КН2 – лог. 0.

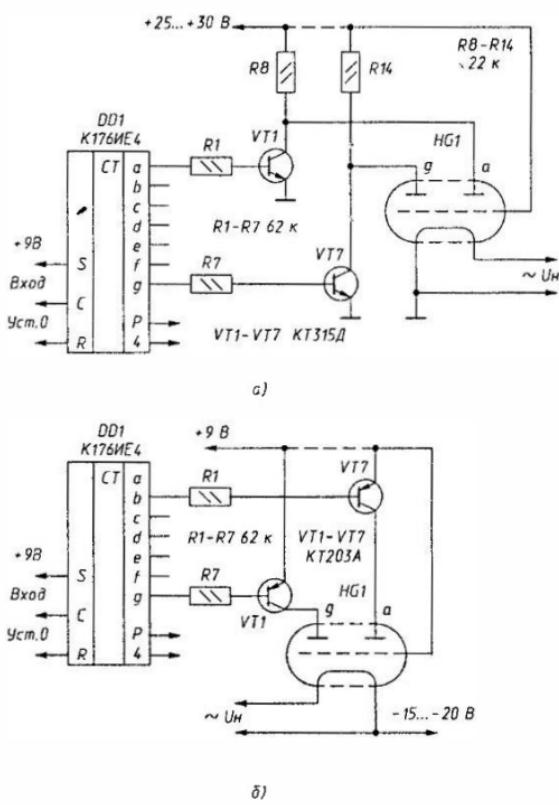


Рис. 178. Согласование микросхем K176ИЕ3 и K176ИЕ4 с вакуумными люминесцентными индикаторами: а) с помощью п-р-п транзисторов, б) с помощью р-п-р транзисторов

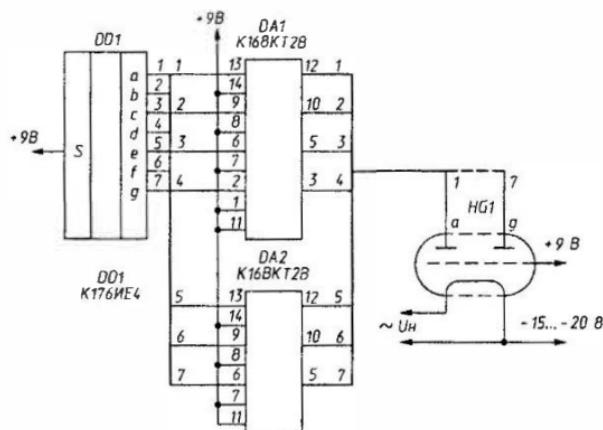


Рис. 179. Согласование с помощью микросхем K168KT2B

На рис. 181 показаны варианты подключения к микросхеме K176IE4 полупроводниковых индикаторов, на рис. 181 (а) с общим катодом, на рис. 181 (б) – с общим анодом. Резисторами R1 – R7 устанавливается необходимый ток через сегменты индикатора.

Самые маленькие индикаторы могут быть подключены к выходам микросхемы непосредственно (рис. 181, в). Однако из-за большого разброса тока короткого замыкания микросхем, не нормируемого техническими условиями, яркость свечения индикаторов может также иметь большой разброс. Частично его можно компенсировать подбором напряжения питания индикаторов.

Для согласования микросхемы K176IE4 с полупроводниковыми индикаторами с общим анодом можно использовать микросхемы K176ПУ1, K176ПУ2, K176ПУ3, K561ПУ4, КР1561ПУ4, K561ЛН2 (рис. 182). При использовании неинвертирующих микросхем на вход S микросхемы следует подать лог. 1, при использовании инвертирующих – лог. 0.

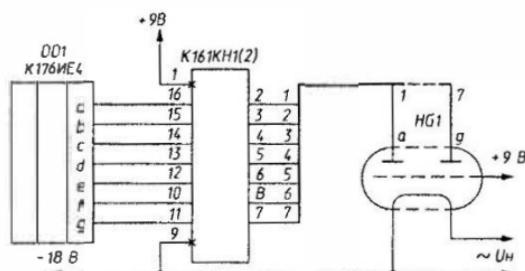


Рис. 180. Согласование с помощью микросхемы K161KH1 или K161KH2

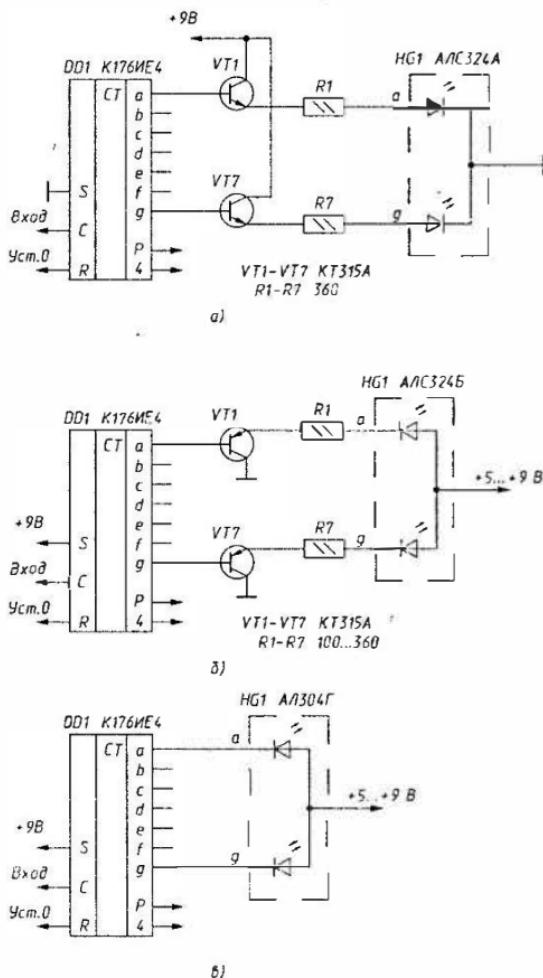


Рис. 181. Подключение полупроводниковых индикаторов с общим катодом (а), общим анодом (б), слаботочных с общим анодом (в)

По схеме рис. 181 (б), исключив резисторы R1 – R7, можно подключить и накалывные индикаторы, при этом напряжение питания индикаторов необходимо установить примерно на 1 В больше номинального для компенсации падения напряжения на транзисторах. Это напряжение может быть как постоянным, так и пульсирующим, полученным в результате выпрямления без фильтрации.

Жидкокристаллические индикаторы не требуют специального согласования, но для их включения необходим источник прямоугольных импульсов с частотой 30...100 Гц и скважностью 2, амплитуда импульсов должна соответствовать напряжению питания микросхем.

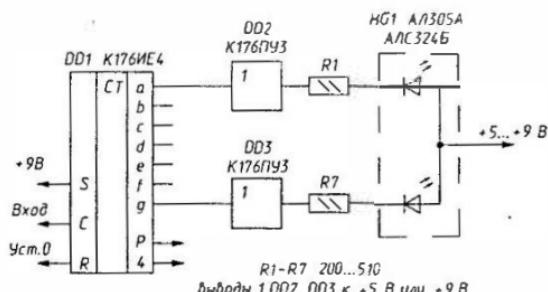


Рис. 182. Подключение полупроводниковых индикаторов с общим анодом с помощью микросхемы преобразователя уровней

Импульсы подаются одновременно на вход *S* микросхемы и на общий электрод индикатора (рис. 183). В результате на сегменты, которые необходимо индицировать, относительно общего электрода индикатора подается напряжение меняющейся полярности, на сегментах, которые не надо индицировать, напряжение относительно общего электрода равно нулю.

Микросхема К176ИЕ3 (рис. 176) отличается от К176ИЕ4 тем, что ее счетчик имеет коэффициент пересчета 6, а лог. 1 на выходе 2 появляется при установке счетчика в состояние 2.

Микросхема К176ИЕ5 содержит кварцевый генератор с внешним резонатором на 32768 Гц и подключенным к нему девятиразрядным делителем частоты и шестиразрядный делитель частоты, структура микросхемы приведена на рис. 184 (а). Типовая схема включения микросхемы приведена на рис. 184 (б). К выводам *Z* и \bar{Z} подключаются кварцевый резонатор, резисторы *R*₁ и *R*₂, конденсаторы *C*₁ и *C*₂. Выходной сигнал кварцевого генератора может быть проанализирован на выходах *K* и \bar{K} . Сигнал с частотой 32768 Гц поступает на вход девятиразрядного двоичного делителя частоты, с его выхода 9 сигнал с частотой 64 Гц может быть подан на вход 10 шестиразрядного делителя. На выходе 14 пятого разряда этого делителя формируется частота 2 Гц, на выходе 15 шестого разряда – 1 Гц. Сигнал с частотой 64 Гц может использоваться для подключения жидкокристаллических индикаторов к выходам микросхем К176ИЕ3 и К176ИЕ4.

Вход *R* служит для сброса триггеров второго делителя и установки исходной фазы колебаний на выходах микросхемы. При подаче

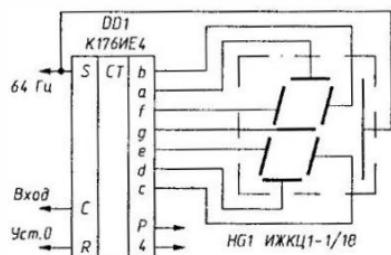


Рис. 183. Подключение жидкокристаллического индикатора

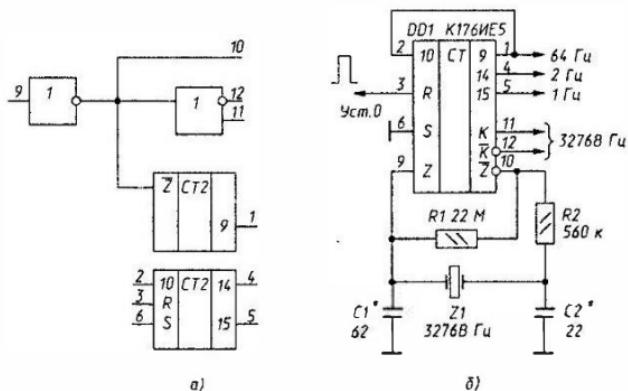


Рис. 184. Структура (а) и типовая схема включения (б) микросхемы K176IE5

лог. 1 на вход R на выходах 14 и 15 – лог. 0, после снятия лог. 1 на этих выходах появляются импульсы с соответствующей частотой, спад первого импульса на выходе 15 происходит через 1 с после снятия лог. 1.

При подаче лог. 1 на вход S происходит установка всех триггеров второго делителя в состояние 1, после снятия лог. 1 с этого входа спад первого импульса на выходах 14 и 15 происходит практически сразу. ● обычно вход S постоянно подключают к общему проводу.

Конденсаторы C1 и C2 служат для точной установки частоты кварцевого генератора. Емкость первого из них может находиться в пределах от единиц до ста пикофарад, емкость второго – 30...100 пФ. При увеличении емкости конденсаторов частота генерации уменьшается. Точную установку частоты удобнее производить при помощи подстроек конденсаторов, подключенных параллельно C1 и C2. При этом конденсатором, подключенным параллельно C2, осуществляют грубую настройку, подключенным параллельно C1 – точную.

Сопротивление резистора R1 может находиться в пределах 4,7...68 М●м, однако при его значении менее 10 М●м возбуждаются не все кварцевые резонаторы.

Микросхемы K176IE8 и K561IE8 – десятичные счетчики с дешифратором (рис. 185). Микросхемы имеют три входа – вход установки исходного состояния R, вход для подачи счетных импульсов отрицательной полярности CN и вход для подачи счетных импульсов положительной полярности CP. Установка счетчика в 0 происходит при подаче на вход R лог. 1, при этом на выходе 0 появляется лог. 1, на выходах 1–9 – лог. 0.

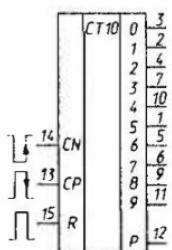


Рис. 185. Микросхемы K176IE8 и K561IE8

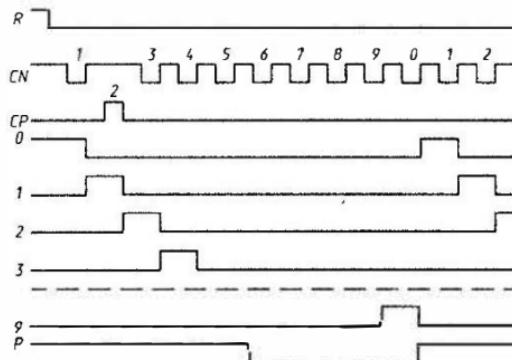


Рис. 186. Временная диаграмма работы микросхем K176ИЕ8 и K561ИЕ8

Переключение счетчика происходит по спадам импульсов отрицательной полярности, подаваемых на вход CN, при этом на входе CP должен быть лог. 0. Можно также подавать импульсы положительной полярности на вход CP, переключение будет происходить по их спадам. На входе CN при этом должна быть лог. 1. Временная диаграмма работы микросхемы приведена на рис. 186.

Микросхема K561ИЕ9 (рис. 187) – счетчик с дешифратором, работа микросхемы аналогична работе микросхем K561ИЕ8 и K176ИЕ8, но коэффициент пересчета и число выходов дешифратора 8, а не 10. Временная диаграмма работы микросхемы приведена на рис. 188. Так же, как и микросхема K561ИЕ8, микросхема K561ИЕ9 построена на основе сдвигающего регистра с перекрестными связями. При подаче напряжения питания и отсутствии импульса сброса триггеры этих микросхем могут стать в произвольное состояние, не соответствующее разрешенному состоянию счетчика. Однако в указанных микросхемах есть специальная цепь формирования разрешенного состояния счетчика, и при подаче тактовых импульсов счетчик через несколько тактов перейдет в нормальный режим работы. Поэтому в делителях частоты, в которых точная фаза выходного сигнала не важна, допустимо не подавать на входы R микросхем K176ИЕ8, K561ИЕ8 и K561ИЕ9 импульсы начальной установки.

Микросхемы K176ИЕ8, K561ИЕ8, K561ИЕ9 можно объединять в многоразрядные счетчики с последовательным переносом, соединяя выход переноса Р предыдущей микросхемы с входом CN последующей и подавая на вход CP лог. 0. Возможно также соединение старшего

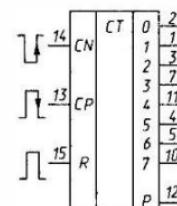


Рис. 187. Микросхема K561ИЕ9

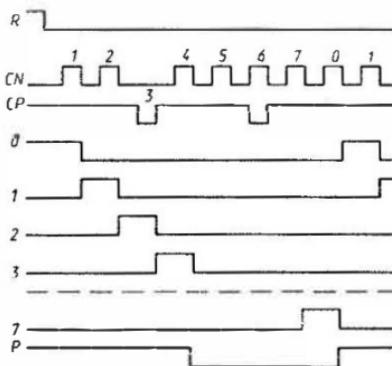


Рис. 188. Временная диаграмма работы микросхемы K561ИЕ9

выхода дешифратора (7 или 9) со входом СР следующей микросхемы и подача на вход CN лог. 1. Такие способы соединения приводят к накоплению задержек в многоразрядном счетчике. Если необходимо, чтобы выходные сигналы микросхем многоразрядного счетчика изменялись одновременно, следует использовать параллельный перенос с введением дополнительных элементов И-НЕ. На рис. 189 показана схема трехдекадного счетчика с параллельным переносом. Инвертор DD1.1 необходим лишь для того, чтобы компенсировать задержки в элементах DD1.2 и DD1.3. Если высокая точность одновременности переключения декад счетчика не требуется, входные счетные импульсы можно подать на вход СР микросхемы DD2 без инвертора, а на вход CN DD2 – лог. 1. Максимальная рабочая частота многоразрядных счетчиков как с последовательным, так и с параллельным переносом не снижается относительно частоты работы отдельной микросхемы.

На рис. 190 приведен фрагмент схемы таймера с использованием микросхем K176ИЕ8 или K561ИЕ8. В момент пуска на вход CN микросхемы DD1 начинают поступать счетные импульсы. Когда микросхемы счетчика устанавливаются в положения, набранные на переключателях, на всех входах элемента И-НЕ DD3 появляются лог. 1, элемент

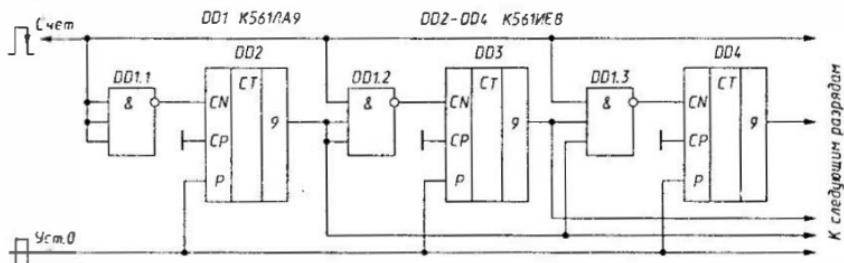


Рис. 189. Параллельный счетчик

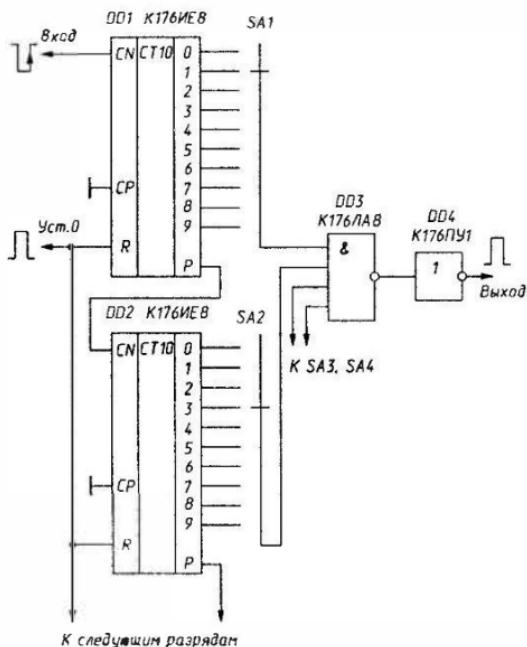


Рис. 190. Схема таймера

DD3 включится, на выходе инвертора DD4 появится лог. 1, сигнализирующая об окончании временного интервала.

Микросхемы К561ИЕ8 и К561ИЕ9 удобно использовать в делителях частоты с переключаемым коэффициентом деления. На рис. 191 приведен пример трехдекадного делителя частоты. Переключателем SA1 устанавливают единицы необходимого коэффициента пересчета, переключателем SA2 – десятки, переключателем SA3 – сотни. При достижении счетчиками DD1 – DD3 состояния, соответствующего положениям переключателей, на все входы элемента DD4.1 приходит лог. 1. Этот элемент включается и устанавливает триггер на элементах DD4.2 и DD4.3 в состояние, при котором на выходе элемента DD4.3 появляется лог. 1, сбрасывающая счетчики DD1 – DD3 в исходное состояние (рис. 192). В результате на выходе элемента DD4.1 также появляется лог. 1 и следующий входной импульс отрицательной полярности устанавливает триггер DD4.2, DD4.3 в исходное состояние, сигнал сброса со входов R микросхем DD1 – DD3 снимается и счетчик продолжает счет.

Триггер на элементах DD4.2 и DD4.3 гарантирует сброс всех микросхем DD1 – DD3 при достижении счетчиком нужного состояния. При его отсутствии и большом разбросе порогов переключения микросхем

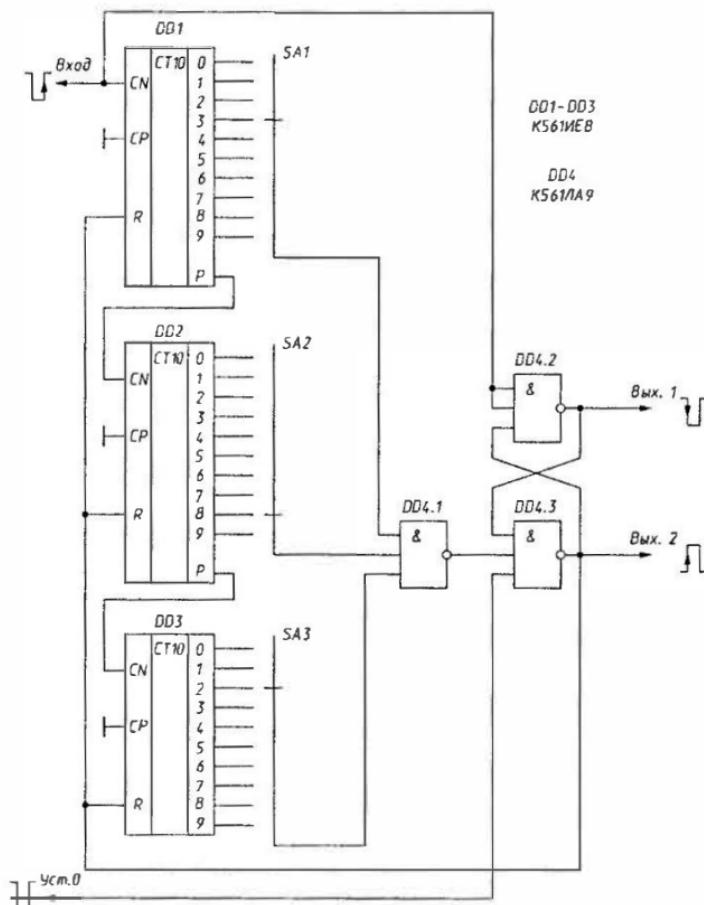


Рис. 191. Делитель с переключаемым коэффициентом деления

DD1 – DD3 по входам R возможен случай, когда одна из микросхем DD1 – DD3 устанавливается в 0 и снимает сигнал сброса со входов R остальных микросхем ранее, чем сигнал сброса достигнет порога их переключения. Однако такой случай маловероятен, и обычно можно обойтись без триггера, точнее, без элемента DD4.2.

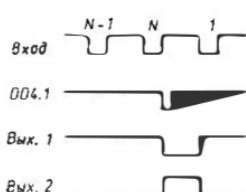


Рис. 192. Временная диаграмма работы делителя

Для получения коэффициента пересчета менее 10 для микросхемы K561IE8 и менее 8 для K561IE9 можно соединить выход дешифратора с номером, соответствующим необходимому коэффициенту пересчета, со входом R микросхемы непосредственно, например, как это показано на рис. 193 (а) для коэффициента пересчета, равного 6. Временная

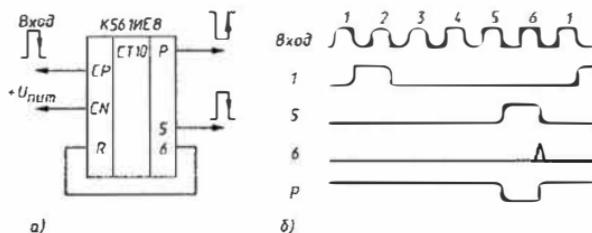


Рис. 193. Делитель частоты на 6 (а) и временная диаграмма его работы (б)

диаграмма работы этого делителя приведена на рис. 193 (б). Сигнал переноса можно снимать с выхода Р лишь в случае, если коэффициент пересчета составляет 6 и более для К561IE8 и 5 и более для К561IE9. При любом коэффициенте сигнала переноса можно снимать с выхода дешифратора с номером, на единицу меньшим коэффициента пересчета.

Индикацию состояния счетчиков микросхем К176ИЕ8 и К561ИЕ8 удобно производить на газоразрядных индикаторах, согласуя их при помощи ключей на высоковольтных транзисторах п-р-п, например, серий П307 – П309, КТ604, КТ605 или сборках К166НТ1 (рис. 194).

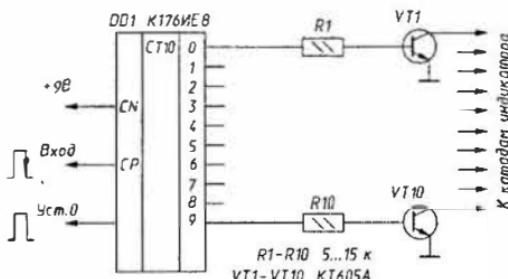


Рис. 194. Подключение газоразрядного индикатора

Микросхемы К561ИЕ10 и КР1561ИЕ10 (рис. 195) содержат по два раздельных четырехразрядных двоичных счетчика, каждый из которых имеет входы СР, СН, R. Установка триггеров счетчиков в исходное состояние происходит при подаче на вход R лог. 1. Логика работы входов СР и СН отлична от работы аналогичных входов микросхем К561ИЕ8 и К561ИЕ9. Триггеры микросхем К561ИЕ10 и КР1561ИЕ10 срабатывают по спаду импульсов положительной полярности на входе СР при лог. 0 на входе СН (для К561ИЕ8 и К561ИЕ9 на входе СН должна быть

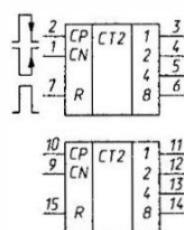


Рис. 195.
Микросхемы
К561ИЕ10
и КР1561ИЕ10

лог. 1). Возможна подача импульсов отрицательной полярности на вход CN, при этом на входе CP должна быть лог. 1 (для K561IE8 и K561IE9 – лог. 0). Таким образом, входы CP и CN в микросхемах K561IE10 и KP1561IE10 объединены по схеме элемента И, в микросхемах K561IE8 и K561IE9 – ИЛИ.

Временная диаграмма работы одного счетчика микросхемы приведена на рис. 196. При соединении микросхем в многоразрядный счетчик с последовательным переносом выходы 8 предыдущих счетчиков соединяют со входами CP последующих, а на входы CN подают лог. 0 (рис. 197). Если необходимо обеспечить параллельный перенос, следует установить дополнительные элементы И-НЕ и ИЛИ-НЕ. На рис. 198 приведена схема счетчика с параллельным переносом. Прохождение счетного импульса на вход CP счетчика DD2.2 через элемент DD1.2 разрешается при состоянии 1111 счетчика DD2.1, при котором на выходе элемента DD3.1 лог. 0. Аналогично прохождение счетного импульса на вход CP DD4.1 возможно лишь при состоянии 1111 счетчиков DD2.1 и DD2.2 и т. д. Назначение элемента DD1.1 такое же, как и DD1.1 в схеме рис. 189, и он при тех же условиях может быть исключен. Максимальная частота входных импульсов для обоих вариантов счетчиков одинакова, но в счетчике с параллельным переносом переключение всех выходных сигналов происходит одновременно.

Один счетчик микросхемы может быть использован для построения делителей частоты с коэффициентом деления от 2 до 16. Для примера на рис. 199 приведена схема счетчика с коэффициентом пересчета 10. Для получения коэффициентов пересчета 3, 5, 6, 9, 12 можно воспользоваться той же схемой, соответствующим образом выбрав выходы счетчика для подключения ко входам DD2.1. Для получения коэффициентов пересчета 7, 11, 13, 14 элемент DD2.1 должен иметь три входа, для коэффициента 15 – четыре входа.

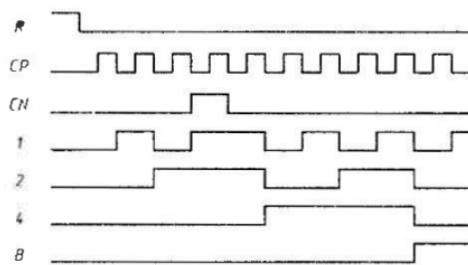


Рис. 196. Временная диаграмма работы счетчика микросхемы K561IE10

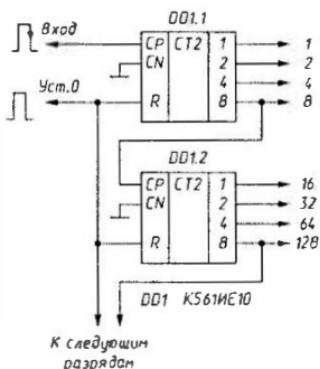


Рис. 197. Последовательный счетчик на микросхеме K561ИЕ10

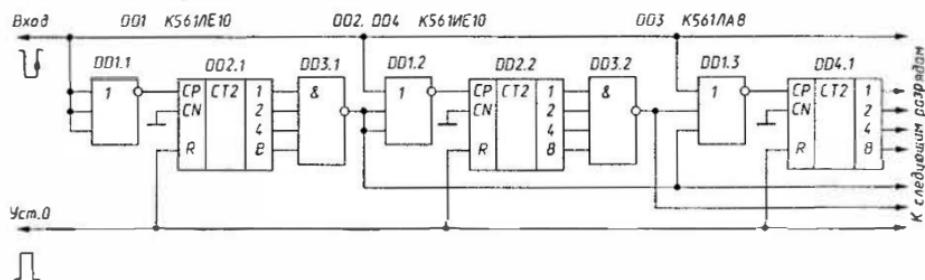


Рис. 198. Параллельный счетчик

Микросхема K561IE11 – двоичный четырехразрядный реверсивный счетчик с возможностью параллельной записи информации (рис. 200). Микросхема имеет четыре информационных выхода 1, 2, 4, 8, выход переноса R и следующие входы: вход переноса PI, вход установки исходного состояния R, вход для подачи счетных импульсов C, вход направления счета U, входы для подачи информации при параллельной записи D1 – D8, вход параллельной записи S.

Вход R имеет приоритет над остальными входами: если на него подать лог. 1, на выходах 1, 2, 4, 8 будет лог. 0 независимо от состояния

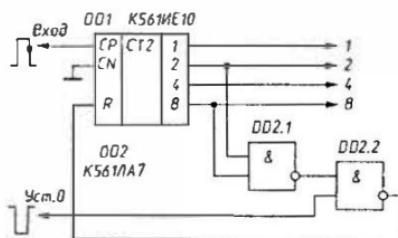


Рис. 199. Декада на микросхеме К561ИЕ10

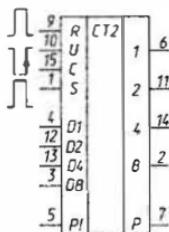


Рис. 200. Микросхема K561IE11

других входов. Если на входе R лог. 0, приоритет имеет вход S. При подаче на него лог. 1 происходит асинхронная запись информации со входов D1 – D8 в триггеры счетчика.

Если на входах R, S, PI лог. 0, разрешается работа микросхемы в счетном режиме. Если на входе U лог. 1, по каждому спаду входного импульса отрицательной полярности, поступающему на вход C, состояние счетчика будет увеличиваться на единицу. При лог. 0 на входе U счетчик переключается в режим вычитания – по каждому спаду импульса отрицательной полярности на входе C состояние счетчика уменьшается на единицу. Если на вход переноса PI подать лог. 1, счетный режим запрещается.

На выходе переноса P лог. 0, если на входе PI лог. 0 и все триггеры счетчика находятся в состоянии 1 при счете вверх или в состоянии 0 при счете вниз.

Для соединения микросхем в счетчик с последовательным переносом необходимо объединить между собой все входы C, выходы P микросхем соединить со входами PI следующих, а на вход PI младшего разряда подать лог. 0 (рис. 201). Выходные сигналы всех микросхем счетчика изменяются одновременно, однако максимальная частота работы счетчика меньше, чем отдельной микросхемы из-за накопления задержек в цепи переноса. Для обеспечения максимальной рабочей частоты многоразрядного счетчика необходимо обеспечить параллельный перенос, для чего на входы PI всех микросхем подать лог. 0, а сигналы на входы C микросхем подать через дополнительные элементы ИЛИ, как это показано на рис. 202. В этом случае прохождение счетного импульса на входы C микросхем будет разрешено только тогда, когда на выходах P всех предыдущих микросхем лог. 0,

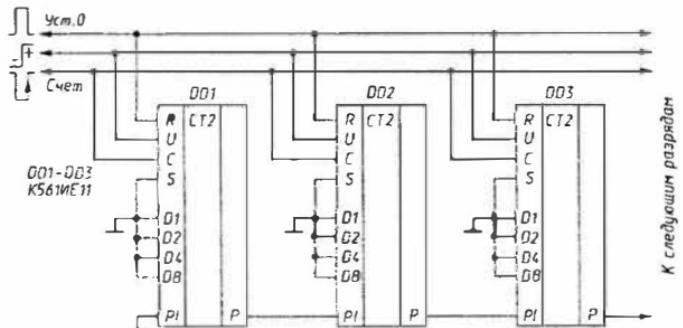


Рис. 201. Счетчик на микросхемах K561IE11 с последовательным переносом

причем время задержки этого разрешения после одновременного срабатывания микросхем не зависит от числа разрядов счетчика.

Особенности построения микросхемы K561ИЕ11 требуют, чтобы изменение сигнала направления счета на входе U происходило в паузе между счетными импульсами на входе С, то есть при лог. 1 на этом входе, или по спаду этого импульса.

Микросхема K176ИЕ12 предназначена для использования в электронных часах (рис. 203). В ее состав входят кварцевый генератор G с внешним кварцевым резонатором на частоту 32768 Гц и два делителя частоты: СТ2 на 32768 и СТ60 на 60. При подключении к микросхеме кварцевого резонатора по схеме рис. 203 (б) она обеспечивает получение частот 32768, 1024, 128, 2, 1, 1/60 Гц. Импульсы с частотой 128 Гц формируются на выходах микросхемы T1 – T4, их скважность равна 4, сдвинуты они между собой на четверть периода. Эти импульсы предназначены для коммутации знакомест индикатора часов при динамической индикации. Импульсы с частотой 1/60 Гц подаются на счетчик минут, импульсы с частотой 1 Гц могут использоваться для подачи на счетчик секунд и для обеспечения мигания разделительной точки, для установки показаний часов могут использоваться импульсы с частотой 2 Гц. Частота 1024 Гц предназначена для звукового сигнала будильника и для опроса разрядов счетчиков при динамической индикации, выход частоты 32768 Гц – контрольный. Фазовые соотношения колебаний различных частот относительно момента снятия сигнала сброса продемонстрированы на рис. 204, временные масштабы различных диаграмм на этом рисунке различны. При использовании

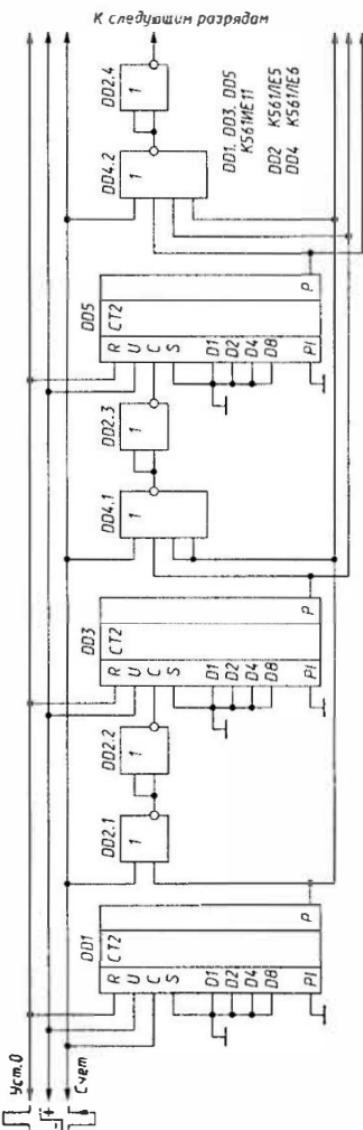


Рис. 202. Счетчик на микросхемах K561IE11 с параллельным переносом

будильника и для опроса разрядов счетчиков при динамической индикации, выход частоты 32768 Гц – контрольный. Фазовые соотношения колебаний различных частот относительно момента снятия сигнала сброса продемонстрированы на рис. 204, временные масштабы различных диаграмм на этом рисунке различны. При использовании

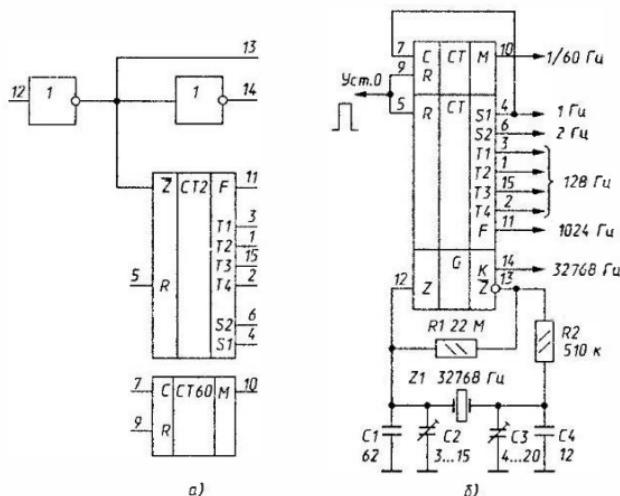


Рис. 203. Структура (а) и типовая схема включения (б) микросхемы К176ИЕ12

импульсов с выходов Т1 – Т4 для других целей следует обратить внимание на наличие коротких ложных импульсов на этих выходах.

Особенностью микросхемы является то, что первый спад на выходе минутных импульсов М появляется спустя 59 с после снятия сигнала установки 0 со входа R. Это заставляет при пуске часов отпускать кнопку, формирующую сигнал установки 0, спустя одну секунду после шестого сигнала поверки времени. Фронты и спады сигналов на выходе М синхронны со спадами импульсов отрицательной полярности на входе С.

Сопротивление резистора R1 может иметь ту же величину, что и для микросхемы К176ИЕ5. Конденсатор С2 служит для точной подстройки частоты, С3 – для грубой. В большинстве случаев конденсатор С4 может быть исключен.

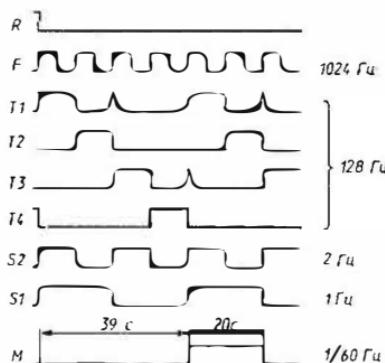


Рис. 204. Временная диаграмма работы микросхемы К176ИЕ12

Микросхема K176IE13 предназначена для построения электронных часов с будильником. Она содержит счетчики минут и часов, регистр памяти будильника, цепи сравнения и выдачи звукового сигнала, цепи динамической выдачи кодов цифр для подачи на индикаторы. Обычно микросхема K176IE13 используется совместно с K176IE12. Стандартное соединение этих микросхем показано на рис. 205. Основными выходными сигналами схемы рис. 205 являются импульсы T1 – T4 и коды цифр на выходах 1, 2, 4, 8. В моменты времени, когда на выходе T1 лог. 1, на выходах 1, 2, 4, 8 присутствует код цифры единиц минут, когда лог. 1 на выходе T2 – код цифры десятков минут и т. д. На выходе S – импульсы с частотой 1 Гц для зажигания разделительной точки. Импульсы на выходе C служат для стробирования записи кодов цифр в регистр памяти микросхем K176ID2 или K176ID3, обычно используемых совместно с K176IE12 и K176IE13, импульс на выходе K может использоваться для гашения индикаторов во время коррекции показаний часов. Гашение индикаторов необходимо, поскольку в момент коррекции происходит остановка динамической индикации и при отсутствии гашения светится лишь один разряд с увеличенной в четыре раза яркостью.

На выходе HS – выходной сигнал будильника. Использование выходов S, K, HS не обязательно. Подача лог. 0 на вход V микросхемы переводит ее выходы 1, 2, 4, 8 и С в высокоимпедансное состояние.

При подаче питания на микросхемы в счетчик часов и минут и в регистр памяти будильника автоматически записываются нули. Для введения в счетчик минут начального показания следует нажать

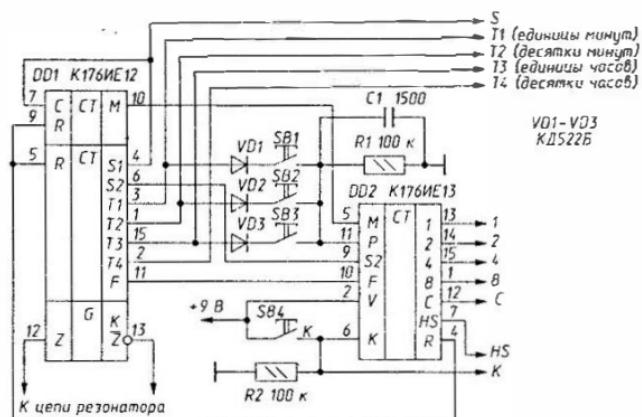


Рис. 205. Типовая схема соединения микросхем K176ИЕ12 и K176ИЕ13

кнопку SB1, показания счетчика начнут меняться с частотой 2 Гц от 00 до 59 и далее снова 00, в момент перехода от 59 к 00 показания счетчика часов увеличатся на единицу. Показания счетчика часов будут также изменяться с частотой 2 Гц от 00 до 23 и снова 00, если нажать кнопку SB2. Если нажать кнопку SB3, на индикаторах появится время включения сигнала будильника. При одновременном нажатии кнопок SB1 и SB3 показание разрядов минут времени включения будильника будет изменяться от 00 до 59 и снова 00, однако переноса в разряды часов не происходит. Если нажать кнопки SB2 и SB3, будет изменяться показание разрядов часов времени включения будильника, при переходе из состояния 23 в 00 произойдет сброс показаний разрядов минут. Можно нажать сразу три кнопки, в этом случае будут изменяться показания как разрядов минут, так и часов.

Кнопка SB4 служит для пуска часов и коррекции хода в процессе эксплуатации. Если нажать кнопку SB4 и отпустить ее спустя одну секунду после шестого сигнала поверки времени, установится правильное показание и точная фаза работы счетчика минут. Теперь можно установить показания счетчика часов, нажав кнопку SB2, при этом ход счетчика минут не будет нарушен. Если показания счетчика минут находятся в пределах 00...39, показания счетчика часов при нажатии и отпускании кнопки SB4 не изменятся. Если же показания счетчика минут находятся в пределах 40...59, после отпускания кнопки SB4 показания счетчика часов увеличиваются на единицу. Таким образом, для коррекции хода часов независимо от того, опаздывали часы или спешили, достаточно нажать кнопку SB4 и отпустить ее спустя секунду после шестого сигнала поверки времени.

Стандартная схема включения кнопок установки времени обладает тем недостатком, что при случайном нажатии на кнопки SB1 или SB2 происходит сбой показаний часов. Если в схему рис. 205 добавить один диод и одну кнопку (рис. 206), показания часов можно будет изменять, лишь нажав сразу две кнопки — кнопку SB5 («Установка») и кнопку SB1 или SB2, что случайно сделать значительно менее вероятно.

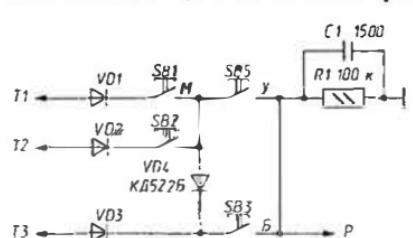


Рис. 206. Модифицированная схема соединения

Если показания часов и время включения сигнала будильника не совпадают, на выходе HS микросхемы K176IE13 лог. 0. При совпадении показаний на выходе HS появляются импульсы положительной полярности

с частотой 128 Гц и длительностью 488 мкс (скважность 16). При по-
даче их через эмиттерный повторитель на любой излучатель сигнал
напоминает звук обычного механического будильника. Сигнал пре-
кращается, когда показания часов и будильника перестают совпадать.

Схема согласования выходов микросхем К176ИЕ12 и К176ИЕ13 с индикаторами зависит от их типа. Для примера на рис. 207 приведена схема для подключения полупроводниковых семисегментных индикаторов с общим анодом. Как катодные (VT12 – VT18), так и анодные (VT6, VT7, VT9, VT10) ключи выполнены по схемам эмиттерных повторителей. Резисторами R4 – R10 определяется импульсный ток через сегменты индикаторов.

Указанная на рис. 207 величина сопротивлений резисторов R4 – R10 обеспечивает импульсный ток через сегмент примерно 36 мА, что соответствует среднему току 9 мА. При таком токе индикаторы АЛ305А, АЛС321Б, АЛС324Б и другие имеют достаточно яркое свечение. Максимальный коллекторный ток транзисторов VT12 – VT18 соответствует току одного сегмента 36 мА и поэтому здесь можно использовать практически любые маломощные транзисторы p-n-p с допустимым током коллектора 36 мА и более.

Импульсные токи транзисторов анодных ключей могут достигать $7 \times 36 = 252$ мА, поэтому в качестве анодных ключей можно использовать транзисторы, допускающие указанный ток, с коэффициентом передачи тока базы $h_{21\beta}$ не менее 120 (серий КТ3117, КТ503, КТ815).

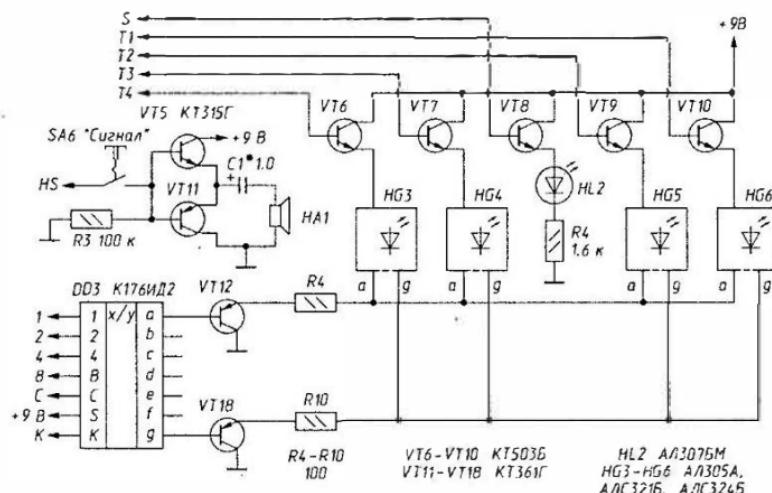


Рис. 207. Подключение к микросхемам K176ИЕ12 и K176ИЕ13 индикаторов с общим анодом.

Если транзисторы с таким коэффициентом подобрать нельзя, можно использовать составные транзисторы (KT315 + KT503 или KT315 + KT502). Транзистор VT8 – любой маломощный, структуры п-р-п.

Транзисторы VT5 и VT11 – эмиттерные повторители для подключения излучателя звука будильника НА1, в качестве которого можно использовать любые телефоны, в том числе и малогабаритные от слуховых аппаратов, любые динамические головки, включенные через выходной трансформатор от любого радиоприемника. Подбором емкости конденсатора С1 можно добиться необходимой громкости звучания сигнала, можно также установить переменный резистор 200...680 Ом, включив его потенциометром между С1 и НА1. Выключатель SA6 служит для отключения сигнала будильника.

Если используются индикаторы с общим катодом, эмиттерные повторители, подключаемые к выходам микросхемы DD3, следует выполнить на транзисторах п-р-п (серии KT315 и др.), а вход S DD3 соединить с общим проводом. Для подачи импульсов на катоды индикаторов следует собрать ключи на транзисторах п-р-п по схеме с общим эмиттером. Их базы следует соединить с выходами Т1 – Т4 микросхемы ДД1 через резисторы 3,3 кОм. Требования к транзисторам те же, что и к транзисторам анодных ключей в случае индикаторов с общим анодом.

Индикация возможна и при помощи люминесцентных индикаторов. В этом случае необходима подача импульсов Т1 – Т4 на сетки индикаторов и подключение объединенных между собой одноименных анодов индикаторов через микросхему К176ИД2 или К176ИД3 к выходам 1, 2, 4, 8 микросхемы К176ИЕ13.

Схема подачи импульсов на сетки индикаторов приведена на рис. 208. Сетки С1, С2, С4, С5 – соответственно сетки знакомест единиц и десятков минут, единиц и десятков часов, С3 – сетка разделительной точки. Аноды индикаторов следует подключить к выходам микросхемы К176ИД2, подключенной к DD2 в соответствии с включением DD3 на рис. 207 при помощи ключей, подобных ключам рис. 178 (б), 179, 180, на вход S микросхемы К176ИД2 должна быть подана лог. 1.

Возможно использование микросхемы К176ИД3 без ключей, ее вход S должен быть подключен к общему проводу. В любом случае аноды и сетки индикаторов должны быть через резисторы 22...100 кОм подключены к источнику отрицательного напряжения, которое по абсолютной величине на 5...10 В больше отрицательного напряжения, подведенного к катодам индикаторов. На схеме рис. 208 это резисторы R8 – R12 и напряжение -27 В.

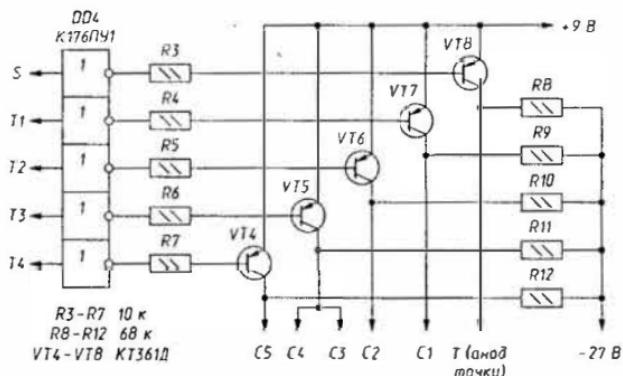


Рис. 208. Подключение к микросхемам K176IE12 и K176IE13 сеток люминесцентных индикаторов

Подачу импульсов T1 – T4 на сетки индикаторов удобно производить при помощи микросхемы K161KH2, подав на нее напряжения питания в соответствии с рис. 180.

В качестве индикаторов могут использоваться любые одноместные вакуумные люминесцентные индикаторы, а также плоские четырехместные индикаторы с разделительными точками ИВЛ1 – 7/5 и ИВЛ2 – 7/5, специально предназначенные для часов. В качестве DD4 схемы рис. 208 можно использовать любые инвертирующие логические элементы с объединенными входами.

На рис. 209 приведена схема согласования с газоразрядными индикаторами. Анодные ключи могут быть выполнены на транзисторах серий КТ604 или КТ605, а также на транзисторах сборок К166НТ1.

Неоновая лампа HG5 служит для индикации разделительной точки. Одноименные катоды индикаторов следует объединить и подключить к выходам дешифратора DD7. Для упрощения схемы можно исключить инвертор DD4, обеспечивающий гашение индикаторов на время нажатия кнопки коррекции.

Возможность перевода выходов микросхемы K176IE13 в высокоимпедансное состояние позволяет построить часы с двумя вариантами показаний (например, MSK и GMT) и двумя будильниками, один из которых можно использовать для включения какого-либо устройства, другой – для выключения (рис. 210).

Одноименные входы основной DD2 и дополнительной DD2' микросхем K176IE13 соединяют между собой и с другими элементами по схеме рис. 205 (можно с учетом рис. 206), за исключением входов P и V. В верхнем положении переключателя SA1 сигналы

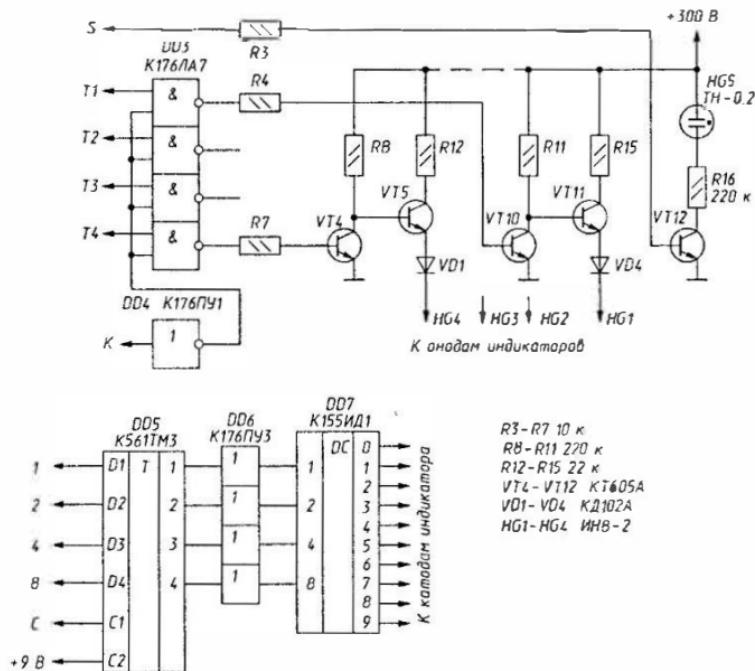


Рис. 209. Подключение к микросхемам K176IE12 и K176IE13

установки от кнопок SB1 – SB3 могут поступать на вход R микросхемы DD2, в нижнем – на DD2'. Подачей сигналов на микросхему DD3 управляют секцией SA1.2 переключателя. В верхнем положении переключателя SA1 лог. 1 поступает на вход V микросхемы DD2 и на входы DD3 проходят сигналы с выходов DD2. В нижнем положении переключателя лог. 1 на входе V микросхемы DD2' разрешает передачу сигналов с ее выходов.

В результате при верхнем положении переключателя SA1 можно управлять первыми часами и будильником и индицировать их состояние, в нижнем – вторыми.

Срабатывание первого будильника включает триггер DD4.1, DD4.2, на выходе DD4.2 появляется лог. 1, которую можно использовать для включения какого-либо устройства, срабатывание второго будильника выключает это устройство. Кнопки SB5 и SB6 также можно использовать для его включения и выключения.

При использовании двух микросхем K176IE13 сигнал сброса на вход R микросхемы DD1 следует взять непосредственно с кнопки SB4. В этом случае коррекция показаний происходит, как при показанном на рис. 205 соединении, но блокировки кнопки SB4 «Корр.»

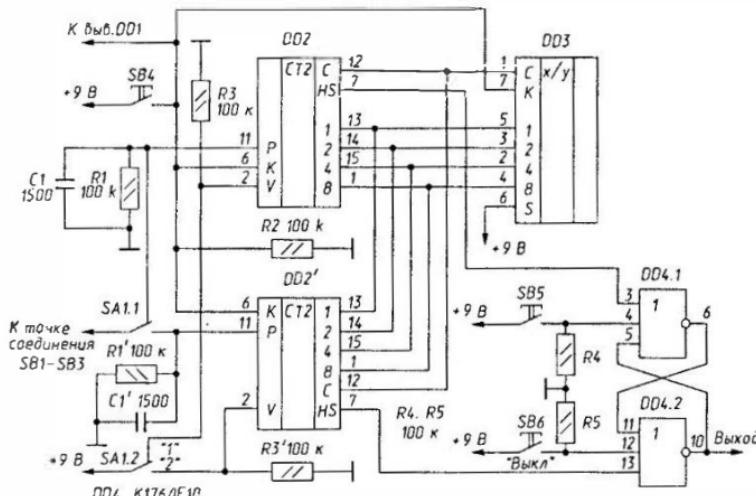


Рис. 210. Часы с двумя вариантами показаний

при нажатии кнопки SB3 «Буд.» (рис. 205), существующей в стандартном варианте, не происходит. При одновременном нажатии кнопок SB3 и SB4 в часах с двумя микросхемами K176IE13 происходит сбой показаний, но не хода часов. Правильные показания восстанавливаются, если повторно нажать кнопку SB4 при отпущеной SB3.

Микросхема K561IE14 – двоичный и двоично-десятичный четырехразрядный десятичный счетчик (рис. 211). Ее отличие от микросхемы K561IE11 заключается в замене входа R на вход B – вход переключения модуля счета. При лог. 1 на входе B микросхема K561IE14 производит двоичный счет, так же, как и K561IE11, при лог. 0 на входе B – двоично-десятичный. Назначение остальных входов, режимы работы и правила включения для этой микросхемы такие же, как и для K561IE11.

Микросхема KA561IE15 – делитель частоты с переключаемым коэффициентом деления (рис. 212). Микросхема имеет четыре управляющих входа K1, K2, K3, L, вход для подачи тактовых импульсов С, шестнадцать входов для установки коэффициента деления 1–8000 и один выход.

9	B	CT2/10	1	6
10	U		2	11
15	C		4	
1	S		8	2
4	D1		12	
12	D2		13	D4
13	D3		3	D8
3	P1		5	P
5	PI			7

Рис. 211. Микросхема K561IE14

3	1	CT
4	2	
5	4	
6	8	
22	10	
21	20	
20	40	
19	80	
18	100	
17	200	
16	400	
15	800	
10	1000	
9	2000	
8	4000	
7	8000	
14	K1	
13	K2	
11	K3	
2	L	
1	C	

Рис. 212. Микросхема K561IE15

Микросхема позволяет иметь несколько вариантов задания коэффициента деления, диапазон изменения его составляет от 3 до 21327. Здесь будет рассмотрен наиболее простой и удобный вариант, для которого, однако, максимальный возможный коэффициент деления составляет 16659. Для этого варианта на вход K3 следует постоянно подавать лог. 0.

Вход K2 служит для установки начального состояния счетчика, которая происходит за три периода входных импульсов при подаче на вход K2 лог. 0. После подачи лог. 1 на вход K2 начинается работа счетчика в режиме деления частоты. Коэффициент деления частоты при подаче лог. 0 на входы L и K1 равен 10000 и не зависит от сигналов, поданных на входы 1–8000. Если на входы L и K1 подать различные входные сигналы (лог. 0 и лог. 1 или лог. 1 и лог. 0), коэффициент деления частоты входных импульсов определяется двоично-десятичным кодом, поданным на входы 1–8000. Для примера на рис. 213 показана временная диаграмма работы микросхемы в режиме деления на 5, для обеспечения которого на входы 1 и 4 следует подать лог. 1, на входы 2, 8–8000 – лог. 0 ($K1 \neq L$).

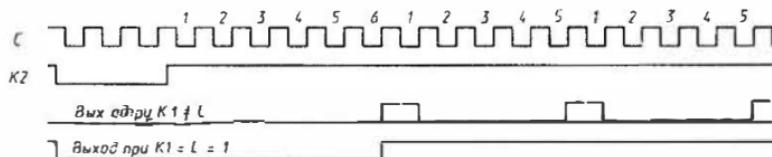


Рис. 213. Временная диаграмма работы микросхемы K561НЕ15

Длительность выходных импульсов положительной полярности равна периоду входных импульсов, фронты и спады выходных импульсов совпадают со спадами входных импульсов отрицательной полярности.

Как видно из временной диаграммы, первый импульс на выходе микросхемы появляется по спаду входного импульса с номером, на единицу большим коэффициента деления.

При подаче лог. 1 на входы L и K1 осуществляется режим однократного счета. При подаче на вход K2 лог. 0 на выходе микросхемы появляется лог. 0. Длительность импульса начальной установки на входе K2 должна быть, как и в режиме деления частоты, не менее трех периодов входных импульсов. После окончания на входе K2 импульса начальной установки начинается счет, который будет происходить по спадам входных импульсов отрицательной полярности. После окончания импульса с номером, на единицу большим кода, установленного на

входах 1–8000, лог. 0 на выходе изменится на лог. 1, после чего изменяться не будет (рис. 213, K1 = L = 1). Для очередного запуска необходимо на вход K2 вновь подать импульс начальной установки.

Данный режим работы микросхемы подобен работе ждущего мультивибратора с цифровой установкой длительности импульса, следует только помнить, что в длительность входного импульса входит длительность импульса начальной установки и, сверх того, еще один период входных импульсов.

Если после окончания формирования выходного сигнала в режиме однократного счета на вход K1 подать лог. 0, микросхема перейдет в режим деления входной частоты, причем фаза выходных импульсов будет определяться импульсом начальной установки, поданным ранее в режиме однократного счета. Как уже указывалось выше, микросхема может обеспечить фиксированный коэффициент деления частоты, равный 10000, если на входы L и K1 подать лог. 0. Однако после импульса начальной установки, поданного на вход K2, первый выходной импульс появится после подачи на вход C импульса с номером, на единицу большим кода, установленного на входах 1–8000. Все последующие выходные импульсы будут появляться через 10000 периодов входных импульсов после начала предыдущего.

На входах 1–8 допустимые сочетания входных сигналов должны соответствовать двоичному эквиваленту десятичных чисел от 0 до 9. На входах 10–8000 допустимы произвольные сочетания, то есть возможна подача на каждую декаду кодов чисел от 0 до 15. В результате максимально возможный коэффициент деления K составит:

$$K = 15000 + 1500 + 150 + 9 = 16659.$$

Микросхема может найти применение в синтезаторах частоты, электромузикальных инструментах, программируемых реле времени, для формирования точных временных интервалов в работе различных устройств.

Микросхема К561ИЕ16 – четырнадцатирядный двоичный счетчик с последовательным переносом (рис. 214). У микросхемы два входа – вход установки начального состояния R и вход для подачи тактовых импульсов C. Установка триггеров счетчика в 0 производится при подаче на вход R лог. 1, счет – по спадам импульсов положительной полярности, подаваемых на вход C.

Счетчик имеет выходы не всех разрядов – отсутствуют выходы разрядов 2^1 и 2^2 , поэтому, если

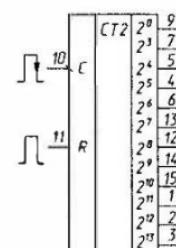


Рис. 214. Микросхема K561IE16

необходимо иметь сигналы со всех двоичных разрядов счетчика, следует использовать еще один счетчик, работающий синхронно и имеющий выходы 1, 2, 4, 8, например половину микросхемы K561IE10 (рис. 215).

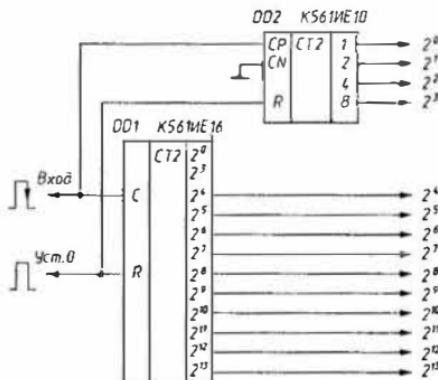


Рис. 215. Соединение микросхем K561IE10 и K561IE16 для получения младших разрядов счетчика

Коэффициент деления одной микросхемы K561IE16 составляет $2^{14} = 16384$, при необходимости получения большего коэффициента деления можно выход 2^{13} микросхемы соединить со входом еще одной такой же микросхемы или со входом СР любой другой микросхемы – счетчика. Если вход второй микросхемы K561IE16 подключить к выходу 2^{10} предыдущей, можно за счет уменьшения разрядности счетчика получить недостающие выходы двух разрядов второй микросхемы (рис. 216). Подключая ко входу микросхемы K561IE16 половину микросхемы K561IE10, можно не только получить недостающие выходы, но и увеличить разрядность счетчика на единицу (рис. 217) и обеспечить коэффициент деления $2^{15} = 32768$.

Микросхему K561IE16 удобно применять в делителях частоты с перестраиваемым коэффициентом деления по схеме, аналогичной рис. 199. В этой схеме элемент DD2.1 должен иметь столько входов, сколько единиц в двоичном представлении числа, определяющего необходимый коэффициент деления. Для примера на рис. 218 приведена схема делителя частоты с коэффициентом пересчета 10000. Двоичный эквивалент десятичного числа 10000 составляет 10011100010000, необходим элеменит И на пять входов, которые должны быть подключены к выходам $2^4 = 16$, $2^8 = 256$, $2^9 = 512$, $2^{10} = 1024$ и $2^{13} = 8192$. Если необходимо подключение к выходам 2^2 или 2^3 , следует использовать схему рис. 215 или 59, при коэффициенте более 16384 – схему рис. 216.

Для перевода числа в двоичную форму его нацело следует разделить на 2, остаток (0 или 1) записать. Получившийся результат вновь разделить на 2, остаток записать и так далее, пока после деления не останется нуль. Первый остаток является младшим разрядом двоичной формы числа, последний – старшим.

Микросхема K176IE17 – календарь. Она содержит счетчики дней недели, чисел месяца и месяцев. Счетчик чисел считает от 1 до 29, 30 или 31 в зависимости от месяца. Счет дней недели производится от 1 до 7, счет месяцев – от 1 до 12. Схема подключения микросхемы K176IE17 к микросхеме K176IE13 часов приведена на рис. 219. На выходах 1–8 микросхемы DD2 присутствуют поочередно коды цифр числа и месяца аналогично кодам часов и минут на выходах микросхемы K176IE13. Подключение индикаторов к указанным выходам микросхемы K176IE17 производится аналогично их подключению к выходам микросхемы K176IE13 с использованием импульсов записи с выхода С микросхемы K176IE13.

На выходах А, В, С постоянно присутствует код 1-2-4 порядкового номера дня недели. Его можно подать на микросхему K176ID2 или K176ID3 и далее на какой-либо семисегментный индикатор, в результате чего на нем будет индицироваться номер дня недели. Однако более интересной является возможность вывода двухбуквенного обозначения дня недели на цифробуквенные индикаторы ИВ-4 или ИВ-17, для чего необходимо изготовить специальный преобразователь кода.

Установка числа, месяца и дня недели производится аналогично установке показаний в микросхеме K176IE13. При нажатии кнопки SB1 происходит установка числа, кнопки SB2 – месяца, при совместном нажатии SB3 и SB1 – дня недели. Для уменьшения общего

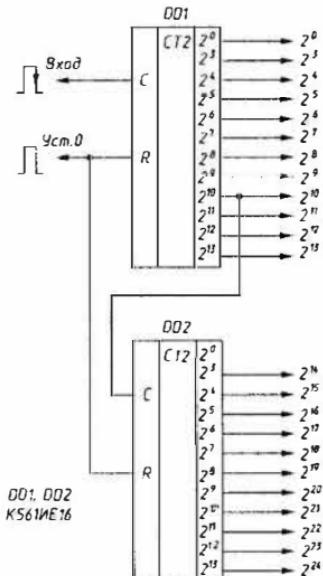


Рис. 216. Соединение двух микросхем K561IE16

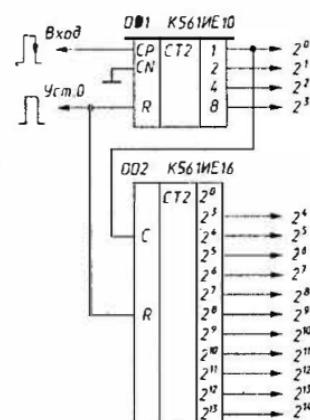


Рис. 217. Соединение микросхем K561IE10 и K561IE16 для получения младших разрядов и увеличения разрядности

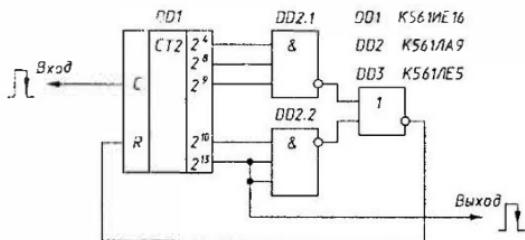


Рис. 218. Делитель на 10000

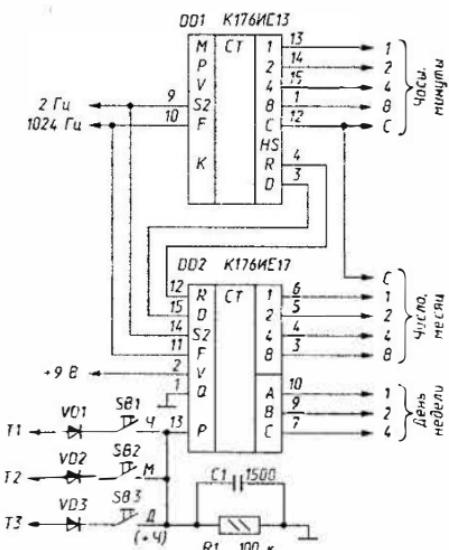


Рис. 219. Типовая схема соединения микросхем K176IE13 и K176IE17

числа кнопок в часах с календарем можно использовать кнопки SB1 – SB3, SB5 схемы рис. 206 для установки показаний календаря, переключая их общую точку тумблером со входа Р микросхемы K176IE13 на вход Р микросхемы K176IE17. Для каждой из указанных микросхем цепь R1C1 должна быть свой подобно схеме рис. 210.

Подача лог. 0 на вход V микросхемы переводит ее выходы 1–8 в высокоимпедансное состояние. Это свойство микросхемы позволяет относительно несложно организовать поочередную выдачу показаний часов и календаря на один четырехразрядный индикатор (кроме дня недели). Схема

подключения микросхемы K176ИД2 (ИД3) к микросхемам IE13 и IE17 для обеспечения указанного режима приведена на рис. 220, цепи соединения микросхем K176IE13, IE17 и IE12 между собой не показаны. В верхнем по схеме положении переключателя SA1 («Часы») выходы 1–8 микросхемы DD3 находятся в высокоимпедансном состоянии, выходные сигналы микросхемы DD2 через резисторы R4 – R7 поступают на входы микросхемы DD4, индицируется состояние микросхемы DD2 – часы и минуты. При нижнем положении переключателя SA1 («Календарь») выходы микросхемы DD3 активизируются, и теперь уже микросхема DD3 определяет входные сигналы микросхемы DD4. Переводить выходы микросхемы DD2 в высокоимпедансное состояние, как это сделано в схеме

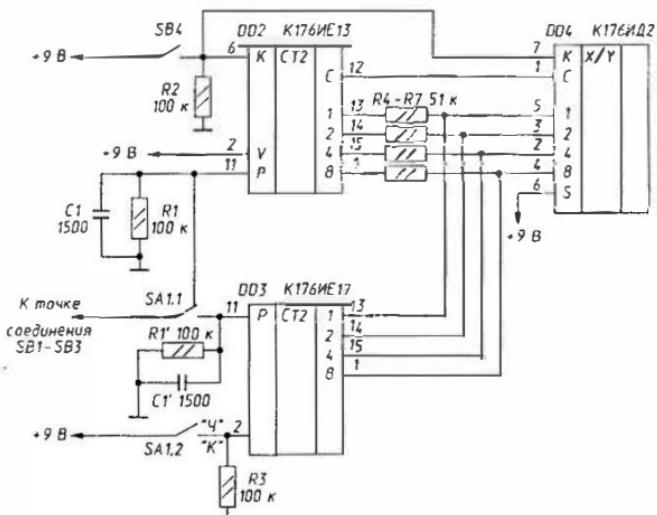


Рис. 220. Часы с календарем

рис. 210, нельзя, так как при этом перейдет в высокомпедансное состояние и выход C микросхемы DD2, а аналогичного выхода микросхема DD3 не имеет. В схеме рис. 220 реализовано упомянутое выше использование одного комплекта кнопок для установки показаний часов и календаря. Импульсы от кнопок SB1 – SB3 поступают на вход P микросхемы DD2 или DD3 в зависимости от положения того же переключателя SA1.

Микросхема K176IE18 (рис. 221) по своему строению во многом напоминает K176IE12. Ее основным отличием является выполнение выходов T1 – T4 с открытым стоком, что позволяет подключать сетки вакуумных люминесцентных индикаторов к этой микросхеме без согласующих ключей.

Для обеспечения надежного запирания индикаторов по их сеткам скважность импульсов T1 – T4 в микросхеме K176ИЕ18 сделана несколько более четырех и составляет 32/7. При подаче лог. 1 на вход R микросхемы на выходах T1 – T₄ лог. 0, поэтому подача специального сигнала гашения на вход K микросхем K176ИД2 и K176ИД3 не требуется.

Вакуумные люминесцентные индикаторы зеленого свечения в темноте кажутся значительно более яркими, чем на свету, поэтому желательно иметь возможность изменения яркости индикатора. Микросхема K176ИЕ18 имеет вход Q, подачей лог. 1 на этот вход можно в 3,5 раза увеличить скважность импульсов на выходах T1 – T4 и во-

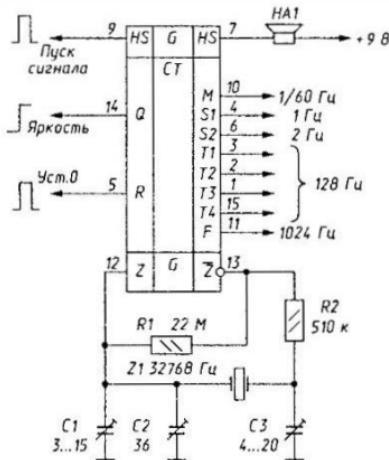


Рис. 221. Типовая схема включения микросхемы K176IE18

столько же раз уменьшить яркость свечения индикаторов. Сигнал на вход Q можно подать или с переключателя яркости, или с фотодиода, второй вывод которого подключен к плюсу питания. Вход Q в этом случае следует соединить с общим проводом через резистор 100 кОм...1 МОм, который необходимо подобрать для получения требуемого порога внешней освещенности, при котором будет происходить автоматическое переключение яркости.

Следует отметить, что при лог. 1 на входе Q (малая яркость) установка показаний часов не действует.

Микросхема K176IE18 имеет специальный формирователь звукового сигнала. При подаче импульса положительной полярности на вход HS на выходе HS появляются пачки импульсов отрицательной полярности с частотой 2048 Гц и скважностью 2. Длительность пачек – 0,5 с, период повторения – 1 с. Выход HS выполнен с открытым стоком и позволяет подключать излучатели с сопротивлением 50 Ом и выше между этим выходом и плюсом питания без эмиттерного повторителя. Сигнал присутствует на выходе HS до окончания очередного минутного импульса на выходе M микросхемы.

Следует отметить, что допустимый выходной ток микросхемы K176IE18 по выходам T_1 – T_4 составляет 12 мА, что значительно превышает ток микросхемы K176IE12, поэтому требования к коэффициентам усиления транзисторов в ключах при применении микросхем K176IE18 и полупроводниковых индикаторов (рис. 207) значительно менее жестки, достаточно $h_{213} > 20$. Сопротивление базовых

резисторов в катодных ключах может быть уменьшено до 510 Ом при $h_{213} > 20$ или до 1 кОм при $h_{213} > 40$.

Микросхемы K176IE12, K176IE13, K176IE17, K176IE18 допускают напряжение питания такое же, как и микросхемы серии K561 – от 3 до 15 В.

Микросхема K561IE19 – пятиразрядный сдвигающий регистр с возможностью параллельной записи информации, предназначенный для построения счетчиков с программируемым модулем счета (рис. 222). Микросхема имеет пять информационных входов для параллельной записи D1 – D5, вход информации для последовательной записи D0, вход параллельной записи S, вход сброса R, вход для подачи тактовых импульсов C и пять инверсных выходов 1–5.

Вход R является преобладающим – при подаче на него лог. 1 все триггеры микросхемы устанавливаются в 0, на всех выходах появляется лог. 1 независимо от сигналов на других входах. При подаче на вход R лог. 0, на вход S лог. 1 происходит запись информации со входов D1 – D5 в триггеры микросхемы, на выходах 1–5 она появляется в инверсном виде.

При подаче на входы R и S лог. 0 возможен сдвиг информации в триггерах микросхемы, который будет происходить по спадам импульсов отрицательной полярности, поступающим на вход C. В первый триггер информация будет записываться со входа D0.

Если соединить вход D0 с одним из выходов 1–5, можно получить счетчик с коэффициентом пересчета 2, 4, 6, 8, 10. Для примера на рис. 223 показана временная диаграмма работы микросхемы в режиме деления на 6, который организуется в случае соединения входа D0 с выходом 3. Если необходимо получить нечетный коэффициент пересчета 3, 5, 7 или 9, следует использовать двухвходовой элемент И, входы которого подключить соответственно к выходам 1 и 2, 2 и 3, 3 и 4, 4 и 5, выход – ко входу D0. Для примера на рис. 224 приведена схема делителя частоты на 5, на рис. 225 – временная диаграмма его работы.

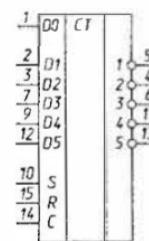


Рис. 222. Микросхема K561IE19

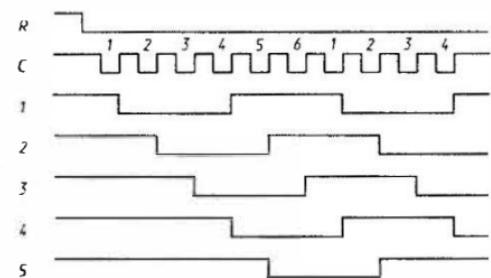


Рис. 223. Временная диаграмма работы микросхемы K561IE19

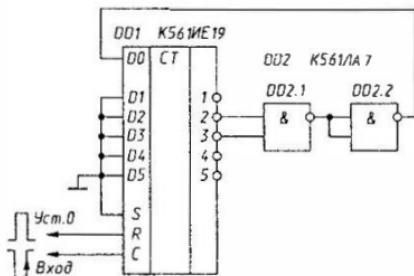


Рис. 224. Делитель частоты на 5

Следует иметь в виду, что использование микросхемы K561IE19 в качестве сдвигающего регистра невозможно, так как она содержит цепи коррекции, в результате чего комбинации состояний триггеров, не являющиеся рабочими для счетного режима, автоматически исправляются. Наличие цепей коррекции позволяет

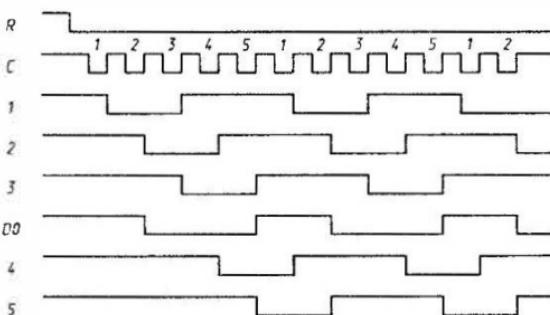


Рис. 225. Временная диаграмма работы делителя

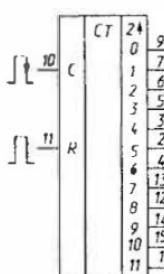


Рис. 226. Микросхема KР1561IE20

аналогично использованию микросхем K561IE8 и K561IE9 не подавать импульс начальной установки на счетчик, если фаза выходных импульсов не важна.

Микросхема KР1561IE20 (рис. 226) – двенадцатизадрядный двоичный счетчик с коэффициентом деления $2^{12} = 4096$. У нее два входа – R (для установки нулевого состояния) и C (для подачи тактовых импульсов). При лог. 1 на входе R счетчик устанавливается в нулевое состояние, а при лог. 0 – считает по спадам поступающих на вход C импульсов положительной полярности. Микросхему можно использовать для деления частоты на коэффициенты, являющиеся степенью числа 2. Для построения делителей с другим коэффициентом деления можно воспользоваться схемой для включения микросхемы K561IE16 (рис. 218).

Микросхема KР1561IE21 (рис. 227) – синхронный двоичный счетчик с возможностью параллельной записи информации по спаду тактового

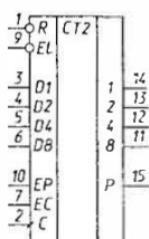


Рис. 227. Микросхема KР1561IE21

импульса. Микросхема функционирует аналогично К555ИЕ10 (рис. 38).

2.3.3. Регистры

Микросхемы **564ИР1** и **K176ИР10** – восемнадцатиразрядные сдвигающие регистры (рис. 228), разделенные на четыре секции с общим входом С для подачи тактовых импульсов.

Секция со входом D1 – четырехразрядная, имеет выход только в последнем, четвертом разряде. Секция со входом D5 – пятиразрядная, имеет выходы в четвертом (8) и пятом (9) разрядах. Секции со входами D10 и D14 аналогичны рассмотренным выше. Запись информации со входов D1, D5, D10, D14 и ее сдвиг происходят по спадам импульсов положительной полярности, подаваемых на вход С. Особенности построения триггеров микросхемы K176ИР10 требуют, чтобы длительность тактовых импульсов не превышала 30 мкс.

Микросхема **K176ИР2** (рис. 228) – сдвигающий регистр. Она имеет две одинаковые независимые секции по четыре разряда. Каждая секция имеет три входа – вход R для установки триггеров в нулевое

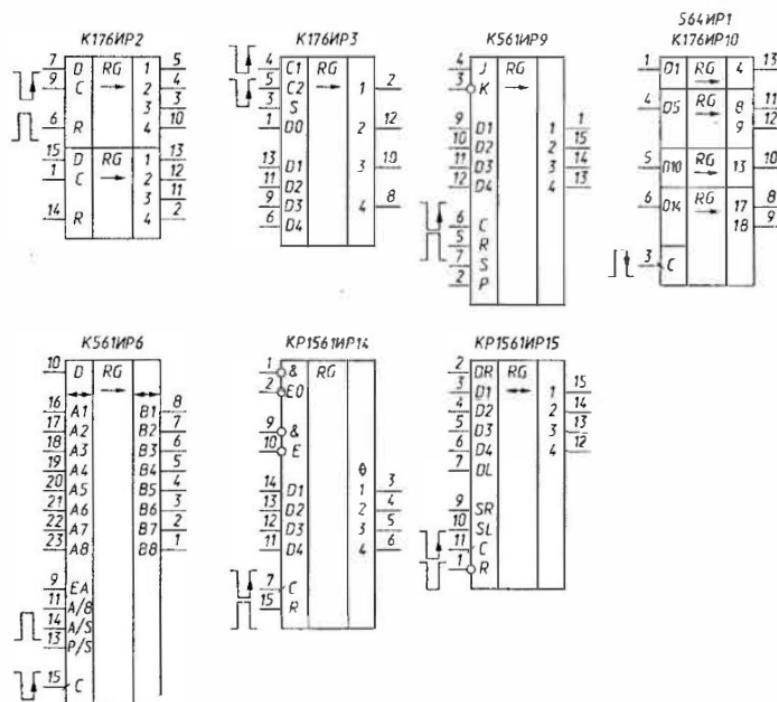


Рис. 228. Микросхемы сдвигающих регистров

состояние, установка происходит при подаче лог. 1 на этот вход, вход C, по спадам импульсов отрицательной полярности на этом входе происходит запись информации со входа D в первый разряд регистра и сдвиг информации в сторону возрастания номеров. Для получения сдвигающего регистра с большим числом разрядов можно соединять входы D секций регистров с выходами 4 предыдущих разрядов и объединять одноименные входы C и R между собой.

Микросхема K176ИР3 (рис. 228) – четырехразрядный сдвигающий регистр. Запись информации со входа D0 и ее сдвиг происходит по спадам импульсов отрицательной полярности, подаваемых на вход C1 при лог. 0 на входе S. Параллельная запись информации со входов D1 – D4 происходит по спадам импульсов отрицательной полярности на входе C2 при лог. 1 на входе S. При объединении входов C1 и C2 выбор режима сдвига или записи производится по входу S. Если объединить входы C1 и S, специального сигнала управления не требуется.

Соединение входов D1 – D3 с выходами 2–4 превращает микросхему в реверсивный сдвигающий регистр.

Микросхема K561ИР6 – многофункциональный восьмиразрядный сдвигающий регистр (рис. 228). Микросхема имеет две группы информационных выводов – A1 – A8 и B1 – B8, каждая из которых может быть входами или выходами при параллельной записи и считывании, вход для последовательной записи информации D, входы управления P/S, A/S, A/B, EA, вход для подачи тактовых импульсов C. Сигналами на входах P/S, A/S, A/B, EA производится выбор режима работы микросхемы. Вход P/S (параллельный/последовательный) является преобладающим. При лог. 0 на этом входе независимо от состояния других входов регистр переходит в режим последовательной записи информации со входа D по спадам импульсов отрицательной полярности на входе C и сдвига ее вправо (вниз по рис. 228). При лог. 1 на входе P/S регистр переходит в режим параллельной записи. Запись производится или по спадам импульсов отрицательной полярности на входе C (синхронная запись), при этом на входе A/S (асинхронно/синхронно) должен быть лог. 0, или по импульсам положительной полярности на входе A/S (асинхронная запись), при этом на входе C должны быть лог. 0 или лог. 1, но сигнал должен быть фиксированным. Какая из групп входов A или B при этом является входом, а какая – выходом, определяется сигналом на входе A/B –

если на этом входе лог. 1, входами являются выводы A1 – A8, выходами B1 – B8, при лог. 0 на входе A/B входы – B1 – B8, выходы A1 – A8. Независимо от сигнала на входе A/B лог. 0 на входе EA отключает группу выводов A от триггеров регистра. Если при этом на входе A/B лог. 0, возможна параллельная запись по группе B, но невозможно считывание по группе A, если на входе A/B лог. 1 – производится считывание по B, но невозможна запись по группе A, и при изменении сигналов на входах A/S и C состояние триггеров регистра не изменяется.

Выбор выходов при последовательной записи информации со входа D производится также сигналами на входах A/B и EA – при лог. 1 на входе A/B и произвольном сигнале на входе EA выходами является группа B, при лог. 0 на входе A/B и лог. 1 на входе EA выходы – группа A, при лог. 0 на входах A/B и EA обе группы A и B находятся в высокоимпедансном состоянии, считывание из регистра невозможно.

При включении нескольких микросхем K561ИР6 для увеличения числа разрядов одноименные управляющие входы и входы С микросхем следует объединить. При необходимости работы нескольких микросхем в режиме сдвига входы D последующих микросхем нужно подключить к выходам A8 или B8 предыдущих, при этом во время сдвига необходимо соответствующие группы выводов обязательно переводить в режим выхода, при использовании одиночной микросхемы этого не требуется.

Микросхема K561ИР6 может широко использоваться в аппаратуре в самых различных вариантах – от простейшего одностороннего буфера до узла запоминания и коммутации данных, приходящих в последовательном или параллельном коде с двух направлений. Некоторые примеры использования этой микросхемы приведены в табл. 8, в ней указаны режим применения, входы и сигналы, которые надо зафиксировать для обеспечения этого режима, направление передачи сигнала и сигналы, подаваемые на используемые входы управления микросхемы. Знак «Х» указывает на то, что на данный вход может быть подан произвольный сигнал, знак «П» – на подачу импульса положительной полярности, знак «↑» – срабатывание по спаду импульса отрицательной полярности. Знак «Z» означает высокоимпедансное состояние выхода.

Микросхема K561ИР9 – четырехразрядный сдвигающий регистр (рис. 228). ● на имеет четыре выхода и следующие входы: вход сброса R,

вход для подачи тактовых импульсов C , вход выбора режима S , вход выбора полярности сигнала P , входы для подачи информации при последовательной записи J и K и входы подачи информации при параллельной записи D_1, D_2, D_3, D_4 .

Вход R является преобладающим – при подаче на него лог. 1 независимо от состояния других входов все триггеры микросхемы устанавливаются в 0. Если на входе R лог. 0, возможна запись информации в триггеры микросхемы. При лог. 1 на входе выбора режима S по спаду импульса отрицательной полярности на входе C произойдет параллельная запись информации в триггеры регистра со входов $D_1 - D_4$. Если на входе S лог. 0, по спаду импульса отрицательной полярности на входе C произойдет запись информации со входов J и K в триггер с выходом 1 и сдвиг информации в остальных триггерах в сторону возрастания номеров выходов. Информация, которая будет записана в первый триггер, определяется состоянием входов J и K перед подачей спада импульса отрицательной полярности на вход C . Если объединить между собой входы J и K , будет производиться запись информации, имеющейся на этих объединенных входах. Если на вход J подать лог. 0, на вход K – лог. 1, изменения информации в первом триггере по спаду импульса отрицательной полярности на входе C не произойдет. При лог. 1 на входе J и лог. 0 на входе K первый триггер микросхемы переходит в счетный режим и меняет свое состояние на противоположное на каждый спад импульса отрицательной полярности на входе C .

Полярностью сигналов на выходах 1–4 регистра можно управлять подачей управляющего сигнала на вход P – при лог. 1 на этом входе выходные сигналы выдаются в прямом коде, при лог. 0 – инвертируются.

Для построения сдвигающего регистра с числом разрядов более четырех достаточно соединить выходы 4 микросхем младших разрядов с объединенными входами J и K микросхем следующих разрядов (рис. 229). Входы C, R, S различных микросхем следует соединить между собой, а на входы P подать лог. 1.

Для построения реверсивного сдвигающего регистра информационные входы микросхем $J, K, D_1 - D_4$ следует соединить с выходами в соответствии с рис. 230, входы C, R, S, P – в соответствии с рис. 229. При лог. 0 на объединенных входах S будет происходить сдвиг информации в сторону возрастания номеров выходов (сверху вниз по схеме рис. 230), при лог. 1 – в сторону уменьшения (снизу вверх). Параллельная запись информации в такой регистр невозможна.

Таблица 8

Режим работы микросхемы K561ИР6	Фиксированные сигналы	Управляющие сигналы	Направление передачи сигналов, состояние выходов
Однонаправленный буфер	EA=1, A/B=1, A/S=1, P/S=1, C=X	-	A→B
	EA=1, A/B=0, A/S=1, P/S=1, C=X	-	B→A
Однонаправленный буфер с переводом выходов в высокоимпедансное состояние	A/S=1, P/S=1, C=X	EA=A/B=1 EA=A/B=0	A=B=Z
	A/B=0 A/S=1, P/S=1, C=X	E ≠1 E ≠0	B→A A=B=Z
Двунаправленный буфер	A/S=1, P/S=1, C=X	EA=A/B=1 EA=1, A/B=0 E A=A/B=0	A→B B→A A=B=Z
Регистр хранения с асинхронной записью и с переводом выходов в высокоимпедансное состояние	P/S=1, C=X	EA=A/B=1, A/S=↑ EA=A/B=A/S=0	A→B A=B=Z
	A/B=0, P/S=1, C=X	EA=1, A/S=↑ EA=A/S=0	B→A A=B=Z
Регистр хранения с синхронной записью и с переводом выходов в высокоимпедансное состояние	A/S=0, P/S=1	EA=A/B=1, C=↑ EA=A/B=0, C=↑	A→B A=B=Z
	A/B=0, A/S=0, P/S=1	EA=1, C=↑ EA=0, C=X	B→A A=B=Z
Сдвигающий регистр с последовательной записью, параллельным считыванием	EA=1, A/B=0, A/S=X, P/S=0 EA=X, A/B=1, A/S=X, P/S=0	C=↑	Выходы А Выходы В
Регистр с асинхронной параллельной записью и последовательным считыванием	E A=1, A/B=1 EA=1 A/B=0	A/S=P/S=↑, C=X A/S=P/S=0, C=↑ A/S=P/S=↑, C=X A/S=P/S=0, C=↑	Выходы А Выход В8 Выходы В Выход А8
Регистр с синхронной параллельной записью и последовательным считыванием	EA=1, A/B=1, A/S=0 E A=1 A/B=0, A/S=0	P/S=1 P/S=0 P/S=1 P/S=0	Выходы А Выход В8 Выходы В Выход А8

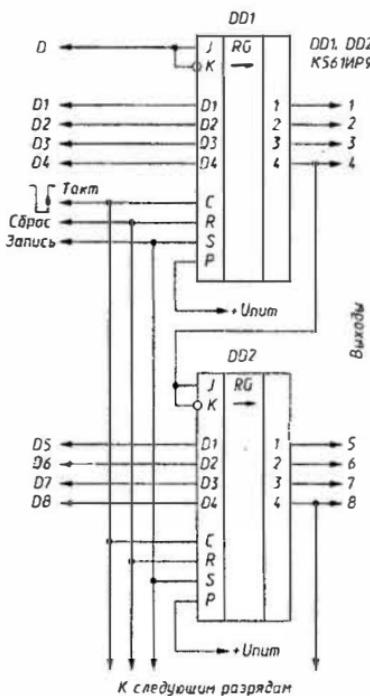


Рис. 229. Регистр с параллельной записью

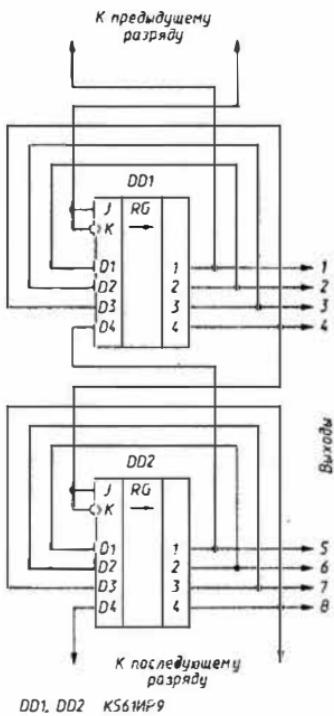


Рис. 230. Реверсивный сдвигающий регистр

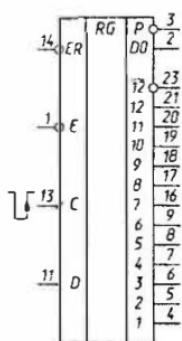


Рис. 231. Микросхема K561IP13

Микросхема 564ИР13 (рис. 231) – специальный регистр, предназначенный для построения аналого-цифровых преобразователей, работающих по принципу последовательного приближения, с числом разрядов до 12. Логика работы микросхемы полностью соответствует работе микросхемы K155ИР17 (см. рис. 60–63).

Микросхема КР1561ИР14 (рис. 228) – четырехразрядный регистр хранения информации с возможностью перевода выходов в высокомпедансное состояние. Логика ее работы совпадает с работой микросхемы K155ИР15 (см. рис. 57, 58).

Микросхема КР1561ИР15 (рис. 228) – универсальный четырехразрядный сдвигающий регистр, позволяющий производить как параллельную запись информации, так и ее сдвиг вправо и влево, она работает так же, как и K555ИР11 (см. рис. 50, 51).

2.4. Микросхемы комбинационного типа

2.4.1. Дешифраторы и преобразователи кодов

Микросхемы К176ИД1 и К561ИД1 (рис. 232) – дешифраторы на 10 выходов. Микросхемы имеют 4 входа для подачи кода 1-2-4-8. Выходной сигнал лог. 1 появляется на том выходе дешифратора, номер которого соответствует десятичному эквиваленту входного кода, на остальных выходах дешифратора при этом лог. 0. При подаче на входы кодов, соответствующих десятичным числам, превышающим 9, активизируются выходы 8 или 9 в зависимости от сигнала, поданного на вход 1 – при лог. 0 на этом входе лог. 1 появляется на выходе 8, при лог. 1 – на выходе 9. Микросхемы не имеют специального входа стробирования, однако для построения дешифраторов с числом выходов более 10 можно использовать для стробирования вход 8 микросхем, так как выходной сигнал может появиться на выходах 0–7 лишь при лог. 0 на входе 8 (рис. 233, 234).

10	DC	0	14	3
13	2	1	2	2
12	4	2	15	1
11	8	3	6	6
		4	7	7
		5	8	9
		6	9	5
		7		
		8		
		9		

Рис. 232. Микросхемы К176ИД1 и К561ИД1

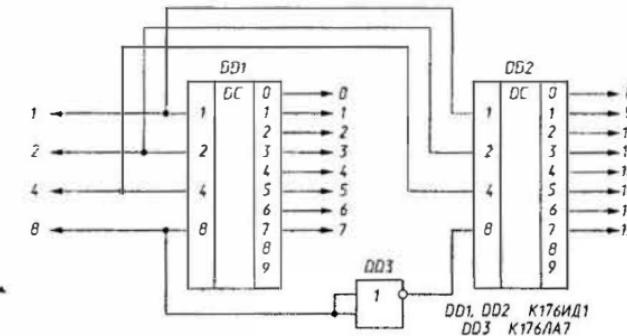


Рис. 233. Дешифратор на 16 выходов

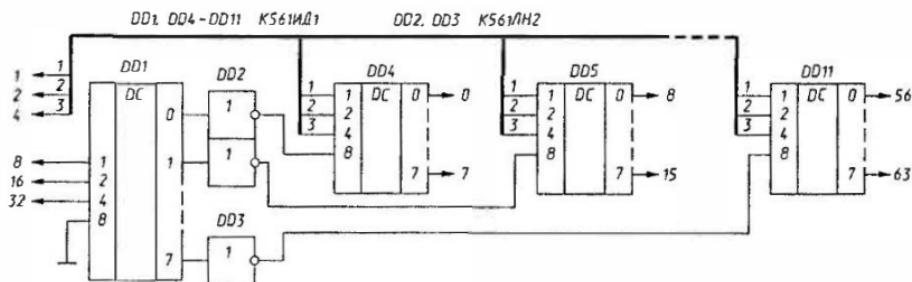


Рис. 234. Дешифратор на 64 выхода

Микросхема **K176ИД2** (рис. 235) – преобразователь двоично-десятичного кода в код семисегментного индикатора, включает в себя также триггеры, позволяющие запомнить входной код. Микросхема имеет четыре информационных входа для подачи кода 1-2-4-8 и три управляющих входа. Вход S, так же как и в микросхемах K176ИЕ3 и K176ИЕ4, определяет полярность выходных сигналов: при лог. 1 на входе S на выходах лог. 0 для зажигания сегментов, при лог. 0 на входе S – лог. 1 для зажигания. При подаче лог. 1 на вход K происходит гашение индицируемого знака, лог. 0 на входе K разрешает индикацию. Вход C управляет работой триггеров памяти – при подаче на вход C лог. 1 триггеры превращаются в повторители и изменение входных сигналов на входах 1-2-4-8 вызывает соответствующее изменение выходных сигналов. Если же на вход C подать лог. 0, запоминаются сигналы, имевшиеся на входах перед подачей лог. 0, микросхема на изменение сигналов на входах 1-2-4-8 не реагирует.

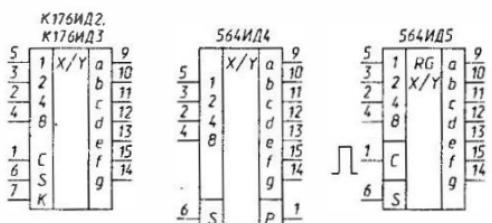


Рис. 235. Микросхемы преобразователей кодов для семисегментного индикатора

Согласование выходов микросхем K176ИД2 с семисегментными индикаторами может производиться так же, как и выходов счетчиков K176ИЕ3 и K176ИЕ4. Ток короткого замыкания микросхем K176ИД2 выше, чем у счетчиков, и численно в миллиамперах примерно равен напряжению питания в вольтах. Поэтому можно непосредственно подключать выходы микросхем K176ИД2 к электродам полупроводниковых семисегментных индикаторов серий АЛ305, АЛС321, АЛС324, помя, конечно, о том, что разброс яркости свечения при этом может быть заметен, а сама яркость может быть меньше номинальной. Микросхема K176ИД3 имеет ту же разводку выводов и ту же логику работы, что и K176ИД2. Отличие заключается в том, что выходные каскады микросхемы выполнены с «открытым» стоком, поэтому их можно подключать непосредственно к анодам вакуумных люминесцентных индикаторов (рис. 179 с исключенными сборками DA1, DA2). Управляющий вход S микросхемы K176ИД3 должен быть при этом соединен с общим проводом.

Микросхема 564ИД4 – преобразователь двоично-десятичного кода в код семисегментного индикатора (рис. 235), предназначена прежде всего для управления жидкокристаллическими индикаторами. Так же, как и микросхема К176ИД2, преобразователь позволяет изменять полярность выходных сигналов подачей сигнала управления на вход S – при лог. 0 включению сегментов соответствуют лог. 1 на выходах a – g, при лог. 1 на входе S включению сегментов соответствуют лог. 0. Так же, как и микросхема 564УМ1, микросхема имеет три вывода питания и увеличенную амплитуду выходных сигналов. Это позволяет при напряжении питания большей части микросхем 3...5 В управлять и такими индикаторами, которые требуют напряжение 10...15 В.

Подключение жидкокристаллического индикатора к микросхеме 564ИД4 проиллюстрировано на рис. 236. На вход S микросхемы подается меандр с частотой 30...200 Гц, этот сигнал проходит без инверсии на выход P, увеличиваясь по амплитуде, как это описано выше для микросхемы 564УМ1. При подаче на входы 1–8 двоичного кода знака на выходах, соответствующих сегментам, которые надо индицировать, напряжение начинает меняться в противофазе с напряжением на выходе P, и эти сегменты становятся темными. На тех же выходах, которые соответствуют неиндицируемым сегментам, напряжение меняется синфазно с напряжением на выходе P, и сегменты неотличимы от фона. При подаче на входы кодов чисел 0...9 на индикаторе формируется изображение соответствующих цифр, для кодов 10...13 индицируются буквы «L», «H», «P», «A», для кода 14 – знак «минус», при подаче кода 15 происходит гашение индикатора.

Нагрузочная способность микросхемы такая же, как у 564УМ1, что позволяет использовать микросхему для управления светодиодными индикаторами как с общим анодом, так и с общим катодом без токоограничительных резисторов при напряжении питания 5...10 В и с ограничительными резисторами при 10...15 В.

Микросхема 564ИД5 отличается от 564ИД4 наличием на ее входах 1-2-4-8 статического регистра хранения информации со входом записи С и отсутствием выхода Р (рис. 235). Запись в регистр происходит так же, как и в регистр микросхем К176ИД2 и К176ИД3, при

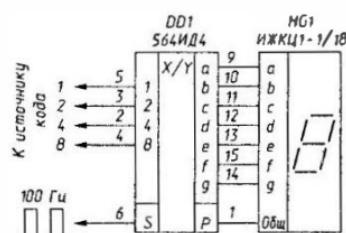


Рис. 236. Подключение жидкокристаллического индикатора

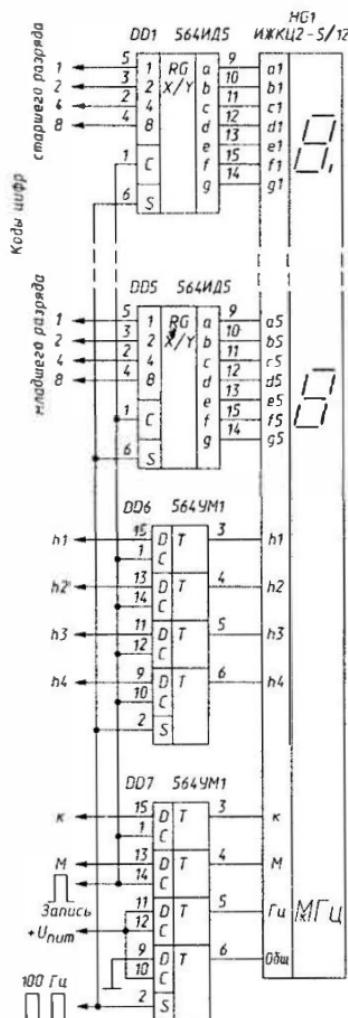


Рис. 237. Схема управления индикатором ИЖКЦ2-5/12

S всех микросхем – меандр с частотой 30...200 Гц. В результате на выводы «Гц» и «Общ.» индикатора HL1 приходят противофазные сигналы и символы «Гц» постоянно индицируются. При необходимости индикации символов «к» или «М» на соответствующие входы микросхемы DD7 следует подать лог. 1, при отсутствии такой необходимости – лог. 0.

Микросхема КР1561ИД6 – два стробируемых дешифратора на два входа и четыре прямых выхода (рис. 238). При лог. 0 на входе S лог. 1 появляется на том выходе дешифратора, номер которого соответствует

подаче на вход С импульса положительной полярности, регистр при этом «прозрачен» и пропускает на свои выходы (на входы преобразователя кода) информацию со входов. В режим хранения регистр переходит в момент спада входного импульса.

Интересно отметить, что одноименные входы и выходы микросхем К176ИД2, К176ИД3, 564ИД4, 564ИД5 разведены на выводы с одинаковыми номерами.

На рис. 237 приведен пример использования микросхем 564ИД5 и 564УМ1 для управления индикатором ИЖКЦ2-5/12. Этот пятиразрядный индикатор предназначен для использования в цифровом частотомере и, кроме возможности индикации пяти цифр, имеет четыре десятичные запятые (сегменты h) и символ «Гц», перед которым могут индицироваться символы «к» или «М».

На микросхемы DD1 – DD5 подводятся коды цифр от микросхем счетчиков, на DD6 – на вход D, соответствующий необходимой занятой – лог. 1, на остальные входы – лог. 0. При подаче импульса положительной полярности на входы С происходит запоминание информации в регистрах микросхем. На входы D двух нижних триггеров микросхемы DD6 поданы разнополярные сигналы, а на входы

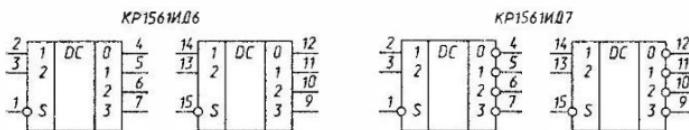


Рис. 238. Микросхемы KP1561ИД6 и KP1561ИД7

десятичному эквиваленту входного кода, поданному на входы 1 и 2. При лог. 1 на входе S на всех выходах дешифратора лог. 0.

Микросхема KP1561ИД7 – два аналогичных дешифратора с инверсными выходами (рис. 238). Наличие инверсных выходов позволяет удобно использовать такую микросхему для стробирования дешифраторов при их соединении для увеличения числа входов (рис. 239), а также описываемых далее мультиплексоров.

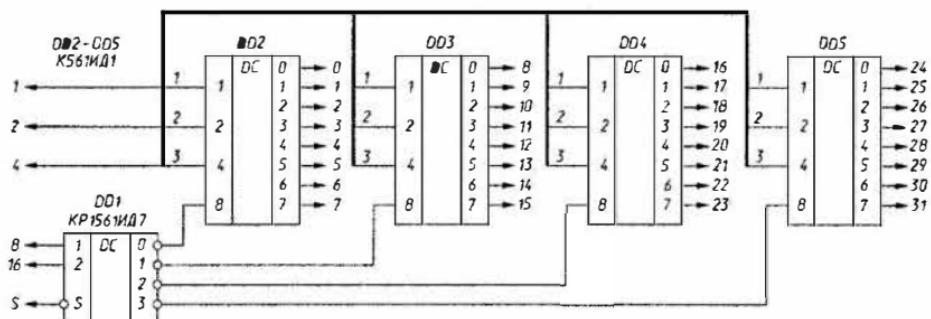


Рис. 239. Дешифратор на 32 выхода

При необходимости построения дешифратора на 8 выходов из микросхем KP1561ИД6 или KP1561ИД7 их следует дополнить одним инвертором (рис. 240).

Микросхема 564ИК2 (рис. 241) не является комбинационной, так же как при строгом отношении не являются комбинационными микросхемы K176ИД2, K176ИД3 и 564ИД5, содержащие регистры хранения информации, но их удобно рассматривать в этом разделе как наиболее близкие к дешифраторам и преобразователям кода. Микросхема 564ИК2 предназначена для управления пятиразрядным полупроводниковым семисегментным индикатором или пятью отдельными индикаторами в динамическом режиме. Она содержит преобразователь двоичного кода 1-2-4-8 в код семисегментного индикатора (входы 1, 2, 4, 8 и E, выходы a, b, c, d, e, f, g), генератор на инвертирующем триггере Шмитта (вход T, выход G), счетчик-делитель на 5, вход которого подключен к выходу генератора. В свою очередь

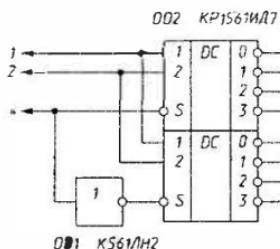


Рис. 240. Дешифратор на 8 выходов

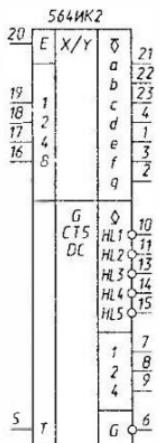


Рис. 241. Микросхема 564ИК2

Для нормальной работы генератора к его выводам следует подключить RC-цепь (резистор между выводами Т и G, конденсатор между выводом Т и общим проводом). Сопротивление резистора может составлять 10 кОм...5 МОм, емкость конденсатора 100 пФ и более. Частота генерации может быть приближенно определена по формуле:

$$f = k/RC,$$

где $k = 700, 400, 350$ и 300 для напряжения питания $3, 5, 10$ и 15 В соответственно, частота выражена в герцах, сопротивление – в килоомах, емкость – в микрофарадах. Для сопротивления резистора 100 кОм и емкости конденсатора $0,01$ мкФ частота составит от 100 до 300 Гц, при такой частоте мельчания индикатора незаметны. Счетчик при подаче на него импульсов от генератора обеспечивает на своих

выходы счетчика 1, 2, 4 подключены ко входам дешифратора, имеющего пять инверсных выходов HL1 – HL5.

Преобразователь двоичного кода в код семисегментного индикатора имеет выходы с открытым стоком транзисторов с каналом р-типа. Он обеспечивает на семисегментном индикаторе с общим катодом индикацию цифр 0–9 при подаче на его входы соответствующего двоичного кода и букв «A», «B», «C», «D», «E», «F» при подаче кода, соответствующего десятичным числам от 10 до 15. Форма индицируемых букв показана на рис. 242.

Преобразователь по техническим условиям обеспечивает при вытекающем выходном токе 10 мА и напряжении питания 10 В выходное напряжение не менее 9 В. В те моменты, когда на выходах преобразователя нет лог. 1, выходы находятся в высокоимпедансном состоянии.

Разрешение на включение индикатора обеспечивается подачей на вход Е лог. 1, при лог. 0 на этом входе происходит гашение индикатора.

Для нормальной работы генератора к его выводам следует подключить RC-цепь (резистор между выводами Т и G, конденсатор между выводом Т и общим проводом). Сопротивление резистора может составлять 10 кОм...5 МОм, емкость конденсатора 100 пФ и более. Частота генерации может быть приближенно определена по формуле:

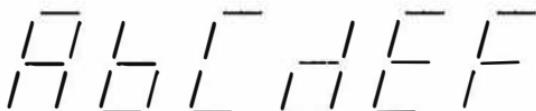


Рис. 242. Форма индицируемых букв

выходах 1, 2, 4 поочередное появление двоичных кодов чисел 0...4, а на выходах дешифратора HL5 – HL1 лог. 0 (рис. 243). Следует иметь в виду, что в те моменты, когда на выходах HL5 – HL1 нет лог. 0, они находятся в высокоимпедансном состоянии, так как выполнены с открытым стоком транзисторов с каналом п-типа. По техническим условиям в состоянии лог. 0 при напряжении питания 10 В и выходном втекающем токе 80 мА выходное напряжение не превышает 1 В.

Нагрузочная способность выходов счетчика 1, 2, 4 составляет 1,3 мА при напряжении питания 10 В и выходном напряжении 1 В в состоянии лог. 0, такая же нагрузочная способность и при выходном напряжении 9 В в состоянии лог. 1.

Входные импульсы тактовой частоты для работы счетчика могут быть поданы от внешнего генератора на вход T, в этом случае резистор и конденсатор не нужны, выход G не используется.

Схема включения микросхемы для работы на пять семисегментных индикаторов с общим катодом приведена на рис. 244. Мультиплексоры DD2 – DD5 служат для подачи на входы преобразователя микросхемы DD6 кодов индицируемых цифр с пятиразрядного источника (счетчика, регистра), мультиплексор DD1 с переключателем SA1 определяют положение запятой. Если запятая фиксирована, ее включение можно обеспечить в соответствии со схемой рис. 245. Диод VD1 включен в разрыв проводника, идущего от выхода микросхемы DD6 рис. 244 к катоду индикатора, в котором необходимо включить запятую, резистор R2 подключается к сегменту h этого индикатора. Диод необходим для исключения обратного смещения светодиодов индикатора.

Инвертор DD1.1 в схеме рис. 245 – любой КМОП инвертирующий элемент. Если в качестве DD1.1 использовать элемент микросхем K561ЛН2 или K176ПУ1, K176ПУ2, транзистор VT1 не нужен. Вход E DD6 может использоваться не только для гашения индикаторов, но и для регулировки их яркости за счет изменения скважности подаваемых на этот вход импульсов, как это проиллюстрировано на рис. 246. Дифференцирующая цепочка R1R2C1 позволяет менять длительность импульсов, подаваемых на входы E микросхем DD6 и DD1

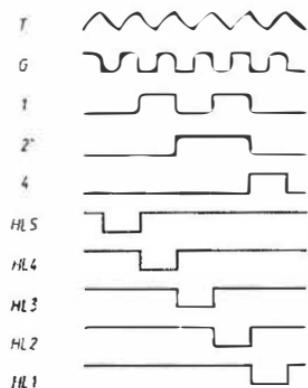


Рис. 243. Временная диаграмма работы микросхемы 564ИК2

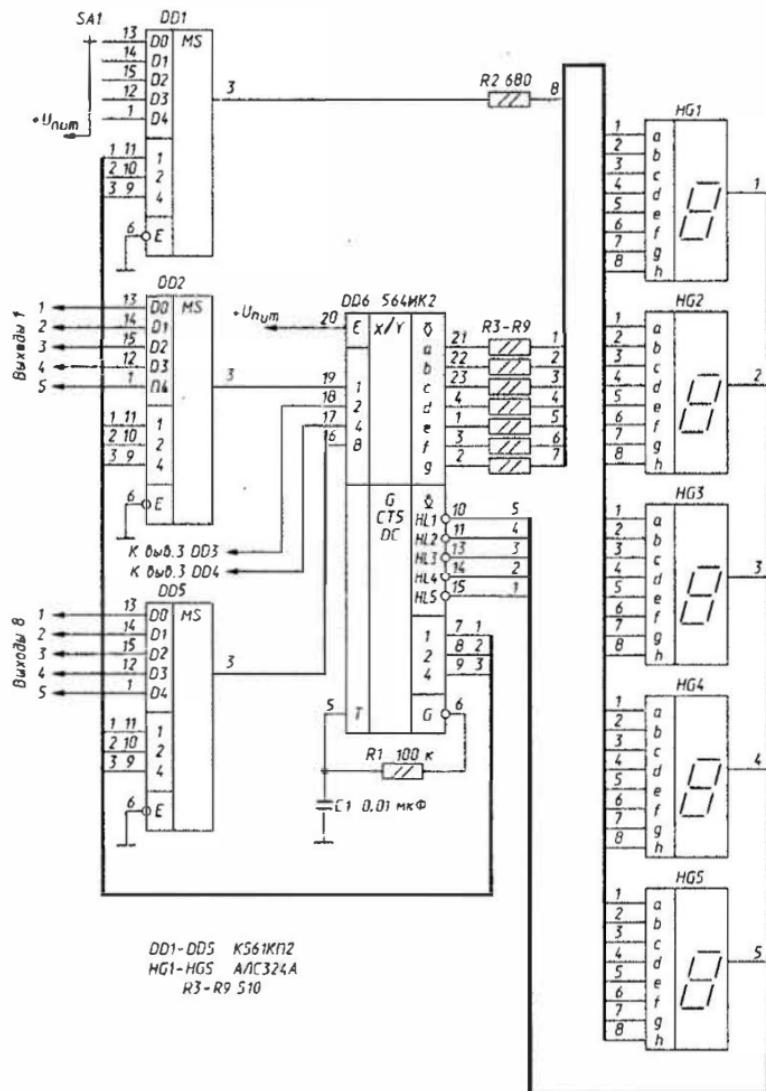


Рис. 244. Схема включения микросхемы 564ИК2

рис. 244, и элемента DD1.1 рис. 245. В последнем случае элемент DD1.1 должен иметь не менее двух входов и выполнять функцию ИЛИ-НЕ.

Аналогично может быть подключен и пятиразрядный полупроводниковый индикатор АЛС311А.

Полупроводниковые индикаторы можно заменить на вакуумные люминесцентные индикаторы (или один многоразрядный), включив

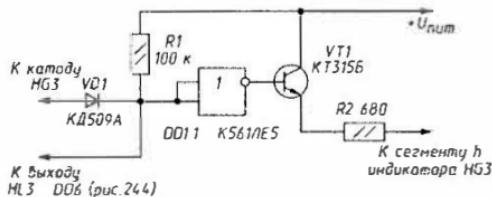


Рис. 245. Индикация фиксированной запятой

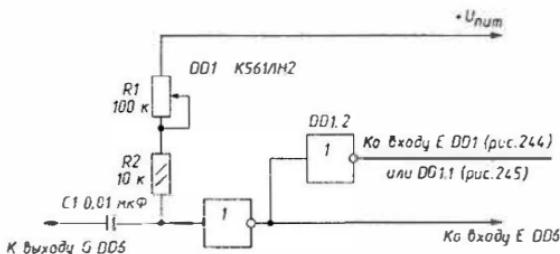


Рис. 246. Схема регулировки яркости

их в соответствии с рис. 247. Используемые в этом случае транзисторы р-п-р должны быть кремниевыми с допустимым напряжением коллектор – эмиттер не менее 30 В. Так же, как и при использовании полупроводниковых индикаторов, возможна регулировка яркости.

Реальная нагрузочная способность микросхемы значительно больше наспортной. При напряжении на выходах HL1 – HL5 1 В выходной втекающий ток составляет около 70, 150, 270 и 350 мА при напряжении питания 3, 5, 10, 15 В соответственно. Выходной вытекающий ток по выходам а – г при выходном напряжении на 1 В меньше напряжения питания имеет величину, примерно в 10 раз меньшую. Это позволяет подключать к выходам микросхемы при напряжении питания 10...15 В практически любые светодиодные индикаторы с общим катодом, подобрав соответствующим образом токоограничительные резисторы.

При использовании полупроводниковых индикаторов с большим размером знаков (например, АЛС335А) и напряжении питания 5 В выходных токов микросхемы может не хватить для обеспечения нормальной яркости свечения. В этом случае выходы а – г следует уменьнить семью эмиттерными повторителями на транзисторах п-п-п, например KT315, выходы HL1 – HL5 – повторителями на транзисторах р-п-р средней мощности (например, KT502).

Большие выходные токи по выходам HL1 – HL5 позволяют использовать микросхему 564ИК2 в качестве распределителя с релейными

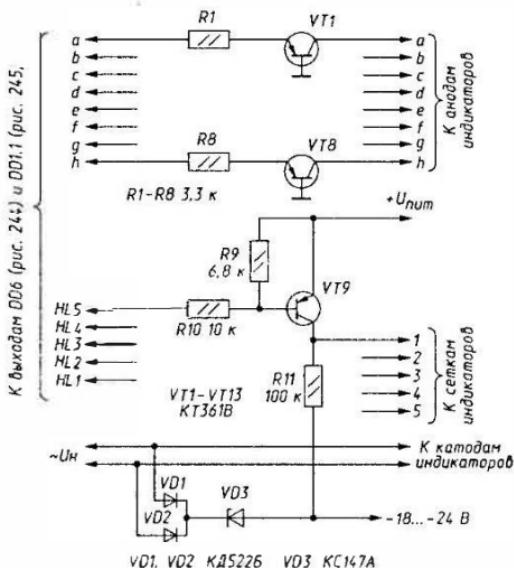


Рис. 247. Подключение вакуумных люминесцентных индикаторов

выходами (рис. 248). Обмотки реле в этом устройстве должны быть рассчитаны на напряжение питания микросхемы и на рабочий ток, не превышающий указанный выше для выходов HL1 – HL5.

Полярность тока выходов HL1 – HL5 удобна для непосредственного управления симисторами серии КУ208. На рис. 249 приведена схема простейшего варианта «бегущих огней» с использованием микросхемы 564ИК2.

Неиспользуемые входы микросхемы в схемах рис. 248 и 249 следует соединить с общим проводом или плюсом питания.

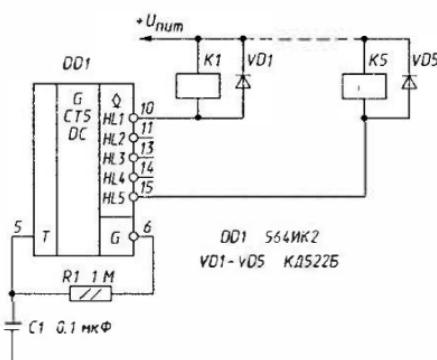


Рис. 248. Распределитель с релейными выходами

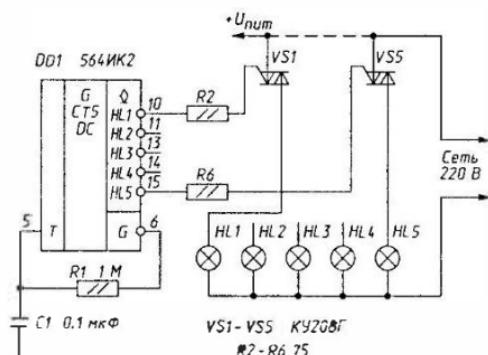


Рис. 249. Простейший вариант «бегущих огней»

2.4.2. Ключи и мультиплексоры

Микросхемы К176КТ1, К561КТ3, КР1561КТ3 (рис. 250) содержат по четыре аналоговых ключа. Каждый ключ имеет три вывода – два информационных А и В и один управляющий С. При подаче лог. 0 на вход С информационные выводы разомкнуты между собой и паспортный ток утечки между ними не превышает 2 мА (реально значительно меньше). При подаче лог. 1 на вход С сопротивление ключа уменьшается до нескольких сотен Ом. Это сопротивление нелинейно и зависит от напряжения между информационным выводом, на который подается входной сигнал, и общим проводом. Максимальное сопротивление ключа имеет при указанном напряжении, близком к половине напряжения питания, минимальное – при напряжении, близком к нулю или напряжению питания.

В табл. 9 приведены минимальное и максимальное сопротивление открытого ключа при изменении напряжения на его информационном входе при различных напряжениях питания. Как видно из таблицы, при напряжении питания 3...5 В ключ К176КТ1 может пропускать сигнал, лишь близкий к напряжению питания или нулю, то есть только цифровой сигнал. Аналоговый сигнал, меняющийся в диапазоне от нуля до напряжения питания, ключ К176КТ1 может пропускать лишь при напряжении питания 9...15 В. Для ключей микросхемы К561КТ3 диапазон напряжений питания, при котором возможно пропускание аналогового сигнала – от 5 до 15 В. Для получения малых нелинейных искажений при коммутации аналоговых сигналов

1	A	B	2
13	C		
4	A	B	3
5	C		
8	A	B	9
6	C		
11	A	B	10
12	C		

Рис. 250. Микросхемы
К176КТ1, К561КТ3
и КР1561КТ3

Таблица 9

Напряжение источника питания, В	Сопротивление открытого ключа, Ом	
	K176KT1	K561KT3
3	400...∞	500...∞
5	200...∞	250...1000
9	100...1200	110...220
10	100...600	100...200
15	100...200	60...120

сопротивление нагрузки должно иметь величину порядка 100 кОм и более. В любом случае амплитудные значения коммутируемого сигнала не должны быть выше напряжения источника питания и ниже нуля.

Микросхемы K561KP1 и KP1561KP1 содержат по два четырехходовых мультиплексора. Микросхемы имеют два адресных входа 1 и 2, общие для обоих мультиплексоров, общий вход стробирования S, информационные входы X0 – X3 первого мультиплексора и его выход, входы Y0 – Y3 второго мультиплексора и его выход. Два варианта изображения микросхемы KP1 приведены на рис. 251.

При подаче на адресные входы 1 и 2 двоичного кода адреса и на вход S лог. 0 выходы мультиплексоров соединяются со входами, номера которых соответствуют десятичному эквиваленту кода адреса. Если на входе S лог. 1, выходы мультиплексоров отключаются от входов и переходят в высокоимпедансное состояние. Соединение входов с выходом мультиплексора происходит аналогично соединению в микросхемах K176KT1, K561KT3 и KP1561KT3 при помощи двухнаправленных ключей на комплементарных МОП-транзисторах. Передаваемый через мультиплексор сигнал может быть как аналоговым,

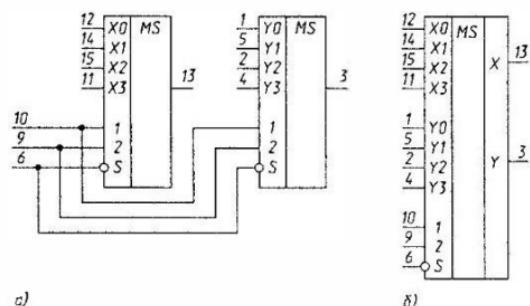


Рис. 251. Структура микросхемы K561KP1 (а) и ее обозначение (б)

так и цифровым, он может передаваться как со входов на выход (микросхема работает в режиме мультиплексора), так и с выхода распределяться на входы (режим демультиплексора).

Особенность микросхемы КП1 по сравнению с ранее рассмотренными ключами КТ1 и КТ3 – возможность коммутации аналоговых и цифровых сигналов с амплитудой от пика до пика, превышающей амплитуду входных управляющих сигналов, подаваемых на входы 1, 2, S.

Микросхема имеет три вывода для подачи напряжения питания – вывод 16 $U_{\text{пит1}}$, вывод 7 – $U_{\text{пит2}}$, вывод 8 – общий провод. Напряжение $U_{\text{пит1}}$ должно быть положительным и находиться в пределах от 3 до 15 В, напряжение $U_{\text{пит2}}$ – равно нулю или отрицательное, сумма абсолютных величин $U_{\text{пит1}}$ и $U_{\text{пит2}}$ не должна превышать 15 В. Входные управляющие сигналы должны иметь уровни $U_{\text{пит1}}$ (лог. 1) и 0 В (лог. 0), коммутируемые сигналы могут находиться в диапазоне от $U_{\text{пит1}}$ до $U_{\text{пит2}}$. В табл. 10 приведены некоторые возможные сочетания напряжений источников питания, управляющих сигналов, а также диапазон возможного изменения сопротивления открытого ключа мультиплексора. Максимальное сопротивление открытый ключ имеет при коммутируемом напряжении в середине допустимого диапазона напряжений, минимальное – на краях диапазона.

Для увеличения числа каналов мультиплексоров-демультиплексоров можно применить объединение выходов различных микросхем между собой. На рис. 252 приведена схема соединения двух микросхем для получения двух восьмиканальных мультиплексоров –

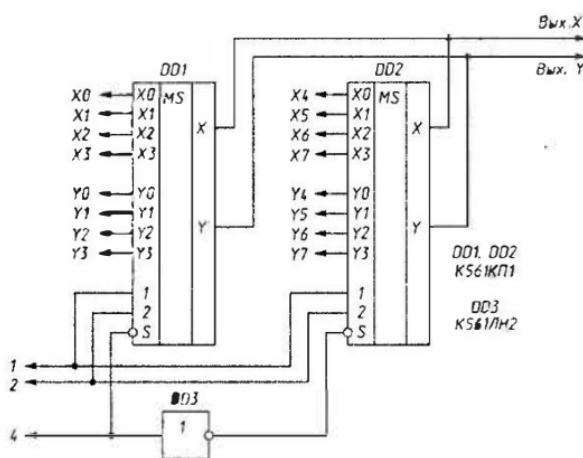


Рис. 252. Два мультиплексора на 8 входов

демультиплексоров. Код, подаваемый на входы 1, 2, 4, определяет, какой из входов X0 – X7, Y0 – Y7 будет соединен с выходами X и Y.

Для получения большего числа каналов входами стробирования микросхем КП1 следует управлять от дешифратора КР1561ИД7, через инверторы от дешифраторов КР1561ИД6, К561ИД1 (рис. 253) или от счетчиков К561ИЕ8 или К561ИЕ9.

Если необходим один мультиплексор-демультиплексор на большее число входов, возможно последовательное соединение микросхем. На рис. 254 приведена схема последовательного включения микросхем для организации устройства на 8 каналов, на рис. 255 – на 16 каналов.

Вторую ступень мультиплексирования можно выполнить на микросхемах К176КТ1, К561КГ3 или КР1561КТ3. Для примера на рис. 256 приведена схема мультиплексора-демультиплексора на 8 каналов. Если необходимо мультиплексирование лишь цифровых сигналов, вторая ступень мультиплексора может быть выполнена на микросхеме К561ЛС2, при этом вход стробирования S должен быть соединен с общим проводом (рис. 257).

Одну микросхему К561КП1 или КР1561КП1 можно использовать как четыре ключа, управляемых двухразрядным кодом (рис. 258). В зависимости от кода, поданного на входы 1 и 2, могут быть соединены выводы X0 и Y0, X1 и Y1 и т. д.

Микросхемы К561КП2 и КР1561КП2 – восьмиканальные мультиплексоры-демультиплексоры (рис. 259), их характеристики, назначение выводов, способы включения такие же, как микросхем К561КП1 и КР1561КП1.

Таблица 10

Напряжения питания, В		Управляющие сигналы, В		Коммутируемый сигнал, В		Сопротивление открытого ключа, Ом
U _{пит1}	U _{пит2}	лог. 1	лог. 0	U _{max}	U _{min}	
3	0	3	0	3	0	300...3000
5	0	5	0	5	0	200...400
10	0	10	0	10	0	160...200
15	0	15	0	15	0	120...140
3	-6	3	0	3	-6	180...220
5	-5	5	0	5	-5	160...200
5	-10	5	0	5	-10	120...140
7,5	-7,5	7,5	0	7,5	-7,5	120...140

Микросхемы КП1 и КП2 могут быть использованы в устройствах динамической индикации, для опроса различных датчиков цифровых и аналоговых сигналов, в качестве дешифраторов, для распределения сигналов, принятых по одному проводу, по различным потребителям.

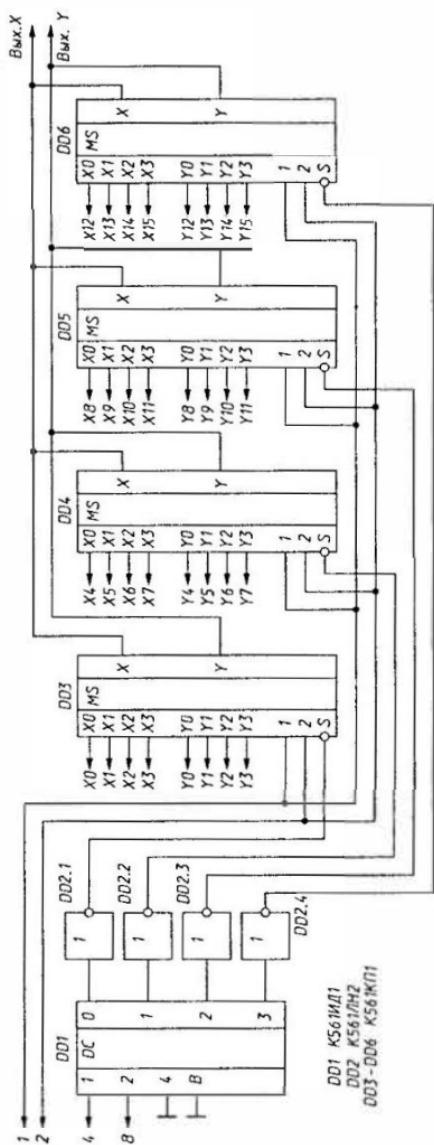


Рис. 253. Два мультиплексора на 16 входов

Интересным применением мультиплексоров является генерация произвольной функции входного кода. Для примера на рис. 260 приведена схема генерации сигнала, равного лог. 1 для входных кодов, соответствующих десятичным числам 1, 3, 5, 7, 8, 10 и 12, и лог. 0 для входных кодов 2, 4, 6, 9 и 11. Такой генератор может использоваться в электронном календаре для определения числа дней в текущем месяце – лог. 1 соответствует 31 дню, лог. 0 – 30 дням (кроме февраля). Нетрудно видеть, что один мультиплексор на K входов позволяет построить генератор произвольной функции от одного входного кода, принимающего K значений, а мультиплексор и инвертор – функцию на 2K значений входного кода. В данном примере (рис. 260) используется мультиплексор на 8 входов, входной код принимает 12 значений, остальные четыре значения не используются.

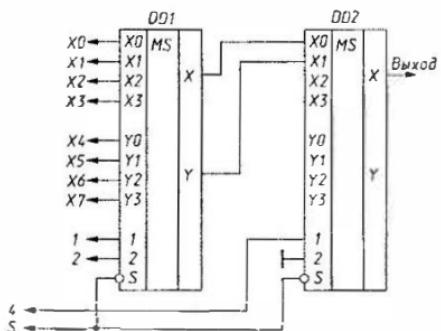


Рис. 254. Мультиплексор на 8 входов

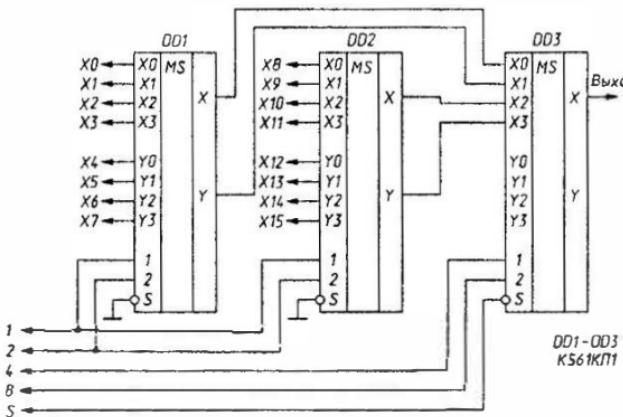


Рис. 255. Мультиплексор на 16 входов

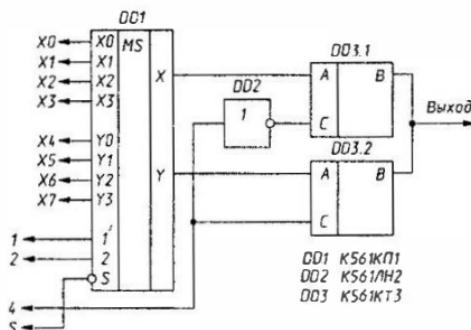


Рис. 256. Мультиплексор на 8 входов

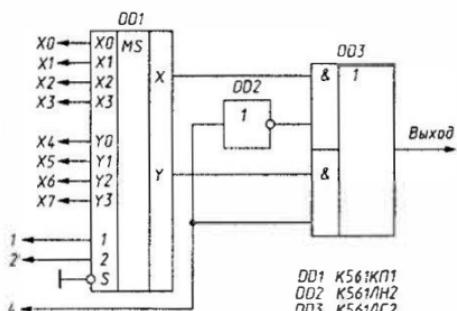


Рис. 257. Цифровой мультиплексор на 8 входов

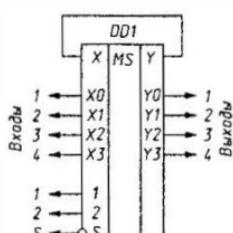


Рис. 258. Микросхема K561КП1 в качестве четырех ключей

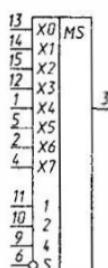


Рис. 259. Микросхема K561КП2

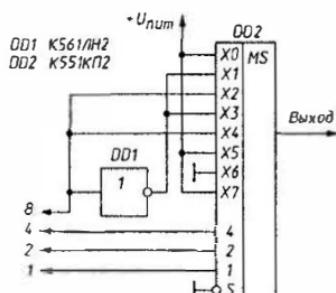


Рис. 260. Генератор электронного календаря

Отметим, что генерацию указанной функции для календаря можно осуществить значительно проще – при помощи одного элемента «Исключающее ИЛИ» из микросхем K176ЛП2, K561ЛП2 или KP1561ЛП2 (рис. 261).

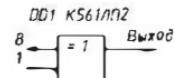


Рис. 261. Простейший вариант генератора электронного календаря

2.4.3. Сумматоры и другие элементы

Микросхемы **K176ИМ1** и **K561ИМ1** (рис. 262) – полные четырехразрядные сумматоры. На входы A1 – A4 подается код одного из суммируемых чисел (A1 – младший разряд), на входы B1 – B4 – код второго числа, на вход C – перенос от предыдущей микросхемы. На выходах S1 – S4 формируется код суммы чисел, на выходе P – сигнал переноса в следующую микросхему. В микросхеме, суммирующей младшие разряды многоразрядного двоичного числа, вход C соединяют с общим проводом.

Микросхемы **K176ЛП2**, **K561ЛП2** и **KР1561ЛП14** содержат по четыре двухвходовых элемента «Исключающее ИЛИ» (рис. 263), которые также являются сумматорами по модулю два.

Часто микросхемы, выполняющие функции «Исключающее ИЛИ», используют для сравнения на равенство двоичных кодов, поступающих от различных источников. Для примера на рис. 264 приведена схема устройства сравнения двух четырехразрядных кодов A1 – A4 и B1 – B4. При равенстве кодов на всех выходах микросхемы DD1 появляются лог. 0 и на выходе DD2 – лог. 1. При различии кодов хотя бы в одном разряде на соответствующем выходе микросхемы DD1 появляется лог. 1, а на выходе DD2 – лог. 0. Если в качестве DD2 использовать элемент И-НЕ, один из входных кодов нужно подать в инверсном виде.

Интересно применение микросхем «Исключающее ИЛИ» для изменения коэффициента деления счетчиков. Если перед подачей тактовых импульсов на счетный вход счетчика их пропустить через элемент «Исключающее ИЛИ», на второй вход которого подать сигнал с выхода этого счетчика, коэффициент деления уменьшается на единицу. Для примера на рис. 265 (а) приведена схема делителя частоты

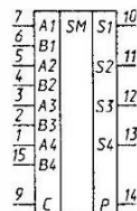


Рис. 262. Микросхемы K176ИМ1 и K561ИМ1

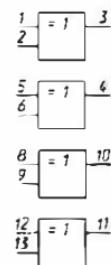


Рис. 263. Микросхемы «Исключающее ИЛИ»

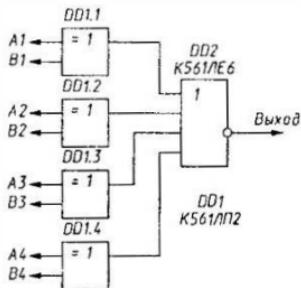


Рис. 264. Устройство сравнения кодов

на семь, полученного указанным способом, а на рис. 265 (б) – временная диаграмма его работы. На выходе 4 микросхемы DD2 частота импульсов меньше входной в 7 раз, а на выходе 2 – в 3,5 раза при сохранении периодичности. Интересно отметить, что если исходный счетчик имел скважность выходных импульсов, равную двум, и на вход делителя также подается меандр, на выходе получается меандр, как это имеет место для приведенной схемы.

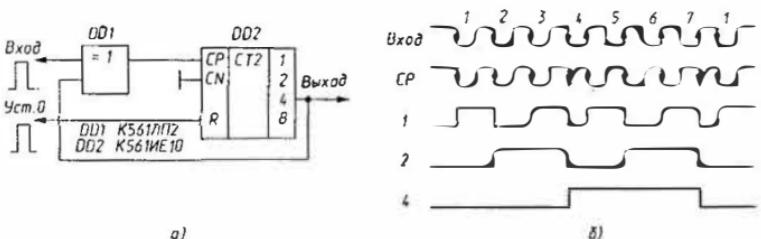


Рис. 265. Делитель частоты на 7 [а] и временная диаграмма его работы [б]



Рис. 266. Микросхема K561CA1

Микросхема K561CA1 – сумматор по модулю два на тринадцать входов (рис. 266). Выходной сигнал микросхемы принимает значение лог. 1 при нечетном числе входов, на которые поданы лог. 1, и лог. 0 в противном случае. Задержка распространения сигнала по входу 10 меньше, чем по другим входам, поэтому его используют для расширения, подключая к нему выход другой же микросхемы.

Микросхема K561Л13 содержит три трехходовых мажоритарных клапана (рис. 267). Выходной сигнал мажоритарного клапана соответствует входным сигналам на большинстве входов, то есть

если лог. 1 присутствует на двух или трех входах, на выходе – лог. 1, если лог. 1 только на одном входе или на всех входах лог. 0, на выходе – лог. 0. Подав на один из входов мажоритарного клапана лог. 0, получаем двухходовой инвертирующий элемент И, подав лог. 1, получаем элемент ИЛИ. Повторитель можно получить, объединив все три входа или подав на один вход лог. 1, на другой – лог. 0.

Микросхема K561ИК1 – три элемента, которые могут работать в двух режимах – как мажоритарные клапаны и как мультиплексоры

на три входа (рис. 268). Все три элемента имеют два общих управляющих входа, обозначенных на рис. 268 цифрами 1 и 2. При подаче на оба управляющих входа лог. 0 элементы работают как мажоритарные клапаны микросхемы K561ЛП3.

Если же хотя бы на одном из управляющих входов лог. 1, элементы выполняют функции мультиплексоров. Выходной сигнал мультиплексора соответствует сигналу входа, номер которого в двоичном коде подан на входы 1 и 2. При лог. 1 на входе 1 и лог. 0 на входе 2 это сигнал со входа D1, при лог. 1 на входе 2 и лог. 0 на входе 1 – это D2, при лог. 1 на обоих входах – D3.

Основное применение мажоритарных клапанов – использование в системах с мажоритарным резервированием (см. рис. 144). Возможность мультиплексирования в микросхемах K561ИК1 позволяет еще более повысить отказоустойчивость устройств. Если в устройство рис. 144 ввести блок, определяющий, какие из блоков вышли из строя, можно сохранить работоспособность устройства в целом даже при выходе из строя большинства блоков. Например, если выйдут из строя блоки DD1, DD2, DD6, DD7, а блок управления, определив это, выдаст на микросхему DD4 типа K561ИК1 код 11, на DD8 – 10, на блоки DD5 – DD7 поступят сигналы с исправного блока DD3, на DD9 – DD11 – с DD5 и устройство сохранит работоспособность в целом.

Микросхема K176ЛС1 – три двухходовых независимых мультиплексора (рис. 269). Если на управляющий вход A мультиплексора подать лог. 0, на выход проходит сигнал со входа D0, если лог. 1 – на выходе инверсия сигнала со входа D1. Если объединить между собой входы D0 и D1, получится элемент «Исключающее ИЛИ». При подаче лог. 0 на вход D1 два оставшихся входа образуют входы злемента ИЛИ. Подав на входы A и D1 лог. 0, получим неинвертирующий логический элемент с одним входом D0. Аналогично, подав лог. 1 на входы A и D0, получим инвертор со входом D1. Такая гибкость микросхемы K176ЛС1 позволяет широко использовать ее в различных схемах.

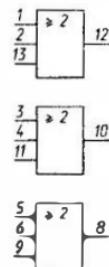


Рис. 267. Микросхема K561ЛП3

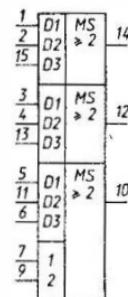


Рис. 268. Микросхема K561ИК1

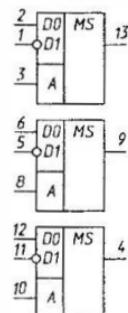


Рис. 269. Микросхема K176ЛС1

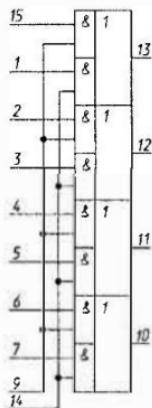


Рис. 270. Микросхема
K561ЛС2

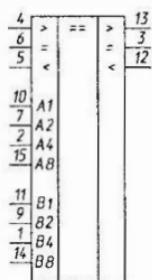


Рис. 271. Микросхема
K561ИП2

Микросхема **K561ЛС2** – четырех элемента ИЛИ-НЕ с общими входами стробирования (рис. 270). Наиболее распространенное ее применение – мультиплексирование двух четырехразрядных источников цифрового сигнала. Если на управляющий вход 9 подать лог. 1, на вход 14 – лог. 0, на выходы 13, 12, 11, 10 пройдут сигналы со входов 15, 2, 4 и 6. Если лог. 1 подать на вход 14, лог. 0 – на вход 9, на выходы поступят сигналы со входов 1, 3, 5, 7. Если же лог. 1 подать на оба управляющих входа 9 и 14, микросхема превратится в четыре независимых неинвертирующих элемента ИЛИ.

Микросхема **K561ИП2** (рис. 271) служит для сравнения двух четырехразрядных двоичных или двоично-десятичных чисел. Она имеет четыре входа А1 – А8 для подачи кода первого числа, четыре входа В1 – В8 для подачи кода второго числа, входы переноса $>$, $=$, $<$ и выходы переноса, обозначаемые аналогично.

Вход переноса $>$ (вывод 4) избытен, и для нормальной работы микросхемы на него должна постоянно подаваться лог. 1. Если используется одна микросхема K561ИП2, на ее входы $=$ и $<$ следует подать соответственно лог. 1 и лог. 0. На выходе $>$ появится лог. 1, если число А, код которого подан на входы А1 – А8, больше числа В, код которого подан на входы В1 – В8. На выходе $=$ лог. 1 появится при равенстве чисел А и В, на выходе $<$ – если число А меньше В. При этом на других выходах будет лог. 0.

Для обеспечения сравнения чисел с большим числом разрядов микросхемы следует соединять между собой так, как это показано на рис. 272. Старшие разряды сравниваемых кодов следует подавать на микросхему DD3, младшие – на DD1.

Микросхемы K561ИП2 могут использоваться в устройствах поиска записей в магнитофонах, для цифровой автоподстройки частоты, в делителях с переключаемым коэффициентом деления, в будильниках и во многих других случаях.

Микросхема **K176ЛП1** (рис. 273) занимает особое место среди других микросхем КМОП-серий. В нее входят три МОП-транзистора с каналом р-типа и три транзистора с каналом п-типа, частично

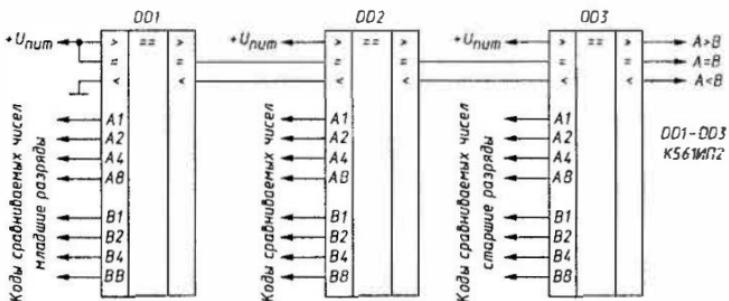


Рис. 272. Соединение микросхем K561ИП2

соединенные между собой. Путем внешних соединений из этой микросхемы можно получить три отдельных инвертора (рис. 274, а), инвертор с мощным выходом (рис. 274, б), трехходовый элемент ИЛИ-НЕ (рис. 274, в), трехходовый элемент И-НЕ (рис. 274, г), элемент ИЛИ-И-НЕ, отсутствующий в КМОП-сериях микросхем (рис. 274, д), мультиплексор на два входа (рис. 274, е).

Мультиплексор по схеме рис. 274 (е) пропускает сигнал со входа А на выход D при лог. 1 на входе С, и со входа В на выход D при лог. 0 на входе С. Мультиплексор обратим – при подаче входного сигнала на выход D он будет проходить на вход А при лог. 1 на входе С и на вход В при лог. 0 на входе С.

Так же, как и для ключей К176КТ1, К561КТ3 и КР1561КТ3, пропускаемый сигнал может быть цифровым или аналоговым и не должен выходить за пределы напряжения питания.

На рис. 275 приведена схема триггера Шмитта, который можно собрать, используя микросхему К176ЛП11. Триггер состоит из двух симметричных половин, каждая из трех МОП-транзисторов с каналом р-типа или п-типа. Каждая из половин напоминает по построению

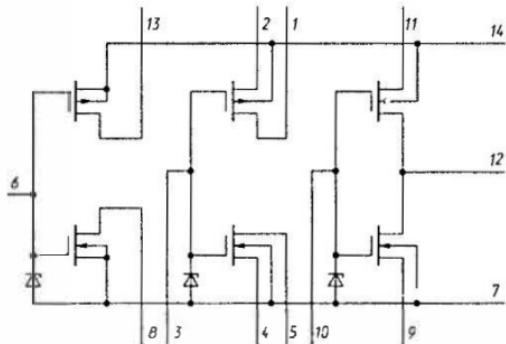


Рис. 273. Микросхема K176ЛП11

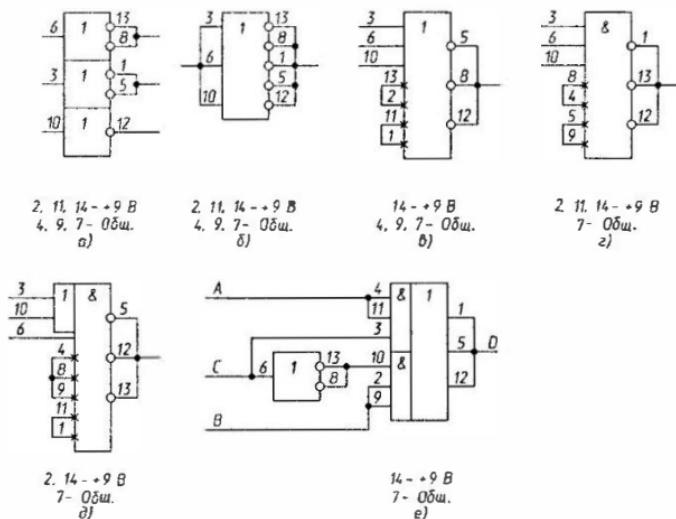


Рис. 274. Использование микросхемы К176ЛП1: а) как трех инверторов, б) как мощного инвертора, в) как элемента ЗИЛИ-НЕ, г) как элемента ЗИ-НЕ, д) как элемента ИЛИ-И-НЕ, е) как двухвходового мультиплексора

обычный триггер Шмитта на двух биполярных транзисторах, в котором эмиттерный резистор заменен на еще один МОП-транзистор, а в качестве нагрузочных резисторов использован триггер Шмитта на

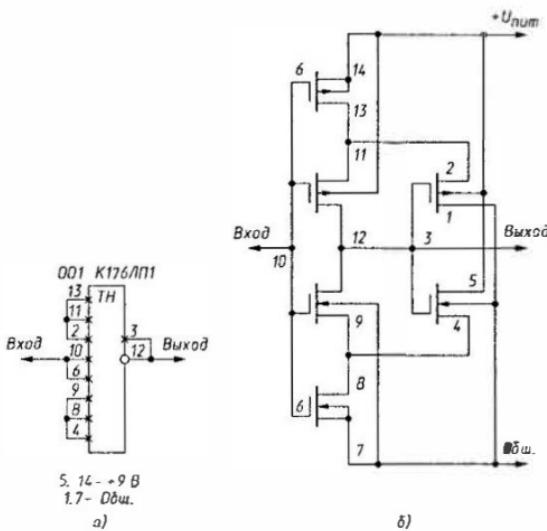


Рис. 275. Триггер Шмитта на микросхеме К176ЛП1: а) схема соединений выводов микросхемы, б) принципиальная схема

транзисторах дополнительной структуры. На рис. 276 приведена переключательная характеристика триггера Шмитта.

Выходы большинства микросхем серий К176 и К561 (а у КР1561 – всех) дополнены буферными каскадами, поэтому перегрузка выходов сложных микросхем и даже замыкание выходов на общий провод или цепь питания не влияют на работу микросхем по другим выходам. Кроме того, переключательные характеристики простых логических элементов имеют значительно более крутой средний участок, чем это показано на рис. 161. Поэтому, если по какой-либо причине необходима плавная переключательная характеристика, следует использовать микросхему К176ЛП1, включенную по одной из схем рис. 274 (а – д).

2.5. Ждущие мультивибраторы

Ждущие мультивибраторы нельзя однозначно отнести ни к комбинационным, ни к последовательностным микросхемам, так как внутренняя память этих микросхем помнит изменение входных сигналов ограниченное время, после чего состояние выходов микросхемы ни от чего не зависит.

Микросхема КР1561АГ1 – два ждущих мультивибратора (рис. 277). Каждый из мультивибраторов микросхемы имеет два входа для запуска А и В, вход сброса R, выводы С и RC для подключения времязадающих цепей, прямой и инверсный выходы.

Обязательным условием запуска является наличие лог. 1 на входе R. Для запуска необходимо подать фронт положительного импульса на вход А при лог. 0 на входе В или фронт отрицательного импульса на вход В при лог. 0 на входе А. Другими словами, входы А и В являются прямым и инверсным входами запуска, собранными по ИЛИ.

Подача лог. 0 на вход R запрещает запуск мультивибраторов микросхемы и прерывает генерацию импульса, если запуск уже произошел.

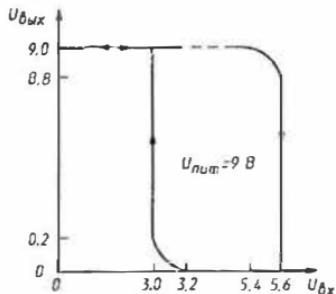


Рис. 276. Статическая переключательная характеристика триггера Шмитта

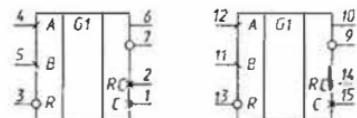


Рис. 277. Микросхема КР1561АГ1

Два описанных выше варианта запуска показаны на рис. 278. Подключение времязадающих цепей проиллюстрировано на тех же рисунках. Рекомендуемое сопротивление времязадающих резисторов – не менее 1 кОм, сверху ограничение определяется лишь утечками времязадающего конденсатора и монтажа и составляет единицы – десятки мегаом. Емкость времязадающего конденсатора не ограничена ни сверху, ни снизу. Длительность генерируемого импульса можно рассчитать по следующей формуле:

$$T = (0,3...0,5)RC.$$

При расчетах удобно пользоваться размерностями – МОм, мкФ, с; кОм, мкФ, мс; кОм, нФ, мкс. При емкости конденсатора менее 10 нФ реальная длительность импульса получается большей, чем при расчете по этой формуле. Ждущие мультивибраторы микросхемы КР1561АГ1 обладают способностью повторного запуска. Если во время генерации выходного импульса повторно выполнится условие запуска, произойдет перезапуск и длительность выходного импульса увеличится на интервал времени между запускающими импульсами (рис. 151).

Исключить повторный запуск при необходимости можно, соединив вход В с инверсным выходом микросхемы, в этом случае мультивибратор будет запускаться фронтом положительного импульса, подаваемого на вход А, или соединив вход А с прямым выходом, в этом случае запуск будет производиться фронтом отрицательного импульса на входе В.

При использовании микросхем КР1561АГ1 следует помнить, что они весьма легко запускаются как от помех по цепи питания, так и по входным цепям. Для исключения ложных запусков необходимо в непосредственной близости от микросхем установить по цепи питания блокировочные конденсаторы емкостью не менее 15 нФ, а проводники входных и времязадающих цепей выполнять минимальной длины.

Выходы 1 и 15 внутри корпуса микросхемы подключены к общему проводу (выходу 8), вих корпуса их и времязадающий конденсатор подключать к общему проводу не рекомендуется.

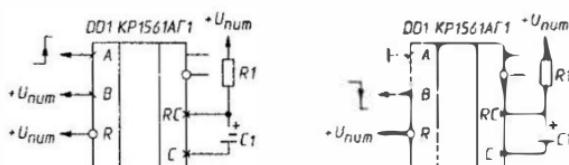


Рис. 278. Включение микросхемы КР1561АГ1

2.6. Микросхемы серии КР1554

В настоящее время промышленность выпускает микросхемы серии КР1554, относящиеся по структуре к группе КМОП. Они практически по всем параметрам превосходят микросхемы ТГЛ и КМОП всех серий, лишь незначительно уступая по задержке переключения наиболее быстродействующим микросхемам ТГЛ.

Микросхемы выполнены в пластмассовом корпусе с числом выводов 14, 16 и 20. Шаг выводов – 2,5 мм. С плюсовым проводом питания всегда соединяют вывод с наибольшим номером, а с общим проводом – вывод с вдвое меньшим номером.

Напряжение питания микросхем серии КР1554 – от 2 до 6 В, параметры нормируют при значениях напряжения питания $3,3 \pm 0,3$ В и $5 \text{ В} \pm 10\%$. Рабочий температурный интервал $-45\dots+85$ °С. Ток, потребляемый в статическом режиме, по нормам технических условий не превышает 4 мкА для простых микросхем и 8 мкА для микросхем средней степени интеграции; реально он значительно меньше.

Все микросхемы этой серии отличаются очень высокой нагрузочной способностью – при высоком логическом уровне на выходе, напряжении питания 4,5 В и выходном напряжении 3,86 В выходной вытекающий ток не менее 24 мА; при напряжении питания 3 В и выходном напряжении 2,56 В выходной ток не менее 12 мА. Таковы же нормы и на втекающий выходной ток при низком логическом выходном уровне при выходном напряжении 0,32 В для тех же значений напряжения питания.

При напряжении питания 5 В возможна работа микросхем в импульсном режиме на согласованный на конце кабель с волновым сопротивлением 50 или 75 Ом. Длительность импульсов при этом не должна быть больше 20 мс, а скважность следует выбирать так, чтобы рассеиваемая мощность не превышала 500 мВт для микросхем в корпусе с 14 или 16 выводами и 600 мВт – с 20 выводами. На нагрузке 50 Ом гарантировано напряжение 3,85 В при высоком уровне и подключении нагрузки к общему проводу, выходное напряжение не превышает 1,1 В при низком выходном уровне и подключении нагрузки к источнику питания микросхемы.

На рис. 279 показаны типовые зависимости выходного напряжения от выходного тока ($U_{\text{вых}}^1$ для выхода в единичном состоянии, $U_{\text{вых}}^0$ – в нулевом). Выходное сопротивление элементов при небольших значениях выходного тока равно 8...10 Ом.

Типовая средняя задержка распространения сигнала для простых микросхем – около 4 нс, тактовая частота последовательностных

микросхем достигает 150 МГц. Для сложных микросхем задержка распространения сигнала может доходить до 10...15 нс. Динамические параметры гарантированы при емкости нагрузки 50 пФ, максимальная допустимая емкость – 500 пФ.

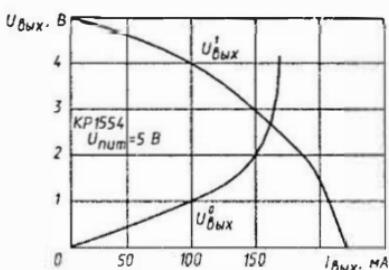


Рис. 279. Зависимости выходного напряжения микросхем серии KP1554 от выходного тока

длов, предельная частота работы последовательностных микросхем этой серии, внутренняя емкость и ссылка на рисунки, на которых приведены их аналоги в ранее рассмотренных сериях.

К оригинальным можно отнести KP1554ИР40 и KP1554ИР41 (рис. 280). По логике работы, разводке выводов, электрическим параметрам они соответствуют микросхемам KP1554ИР22 и KP1554ИР23, но отличаются инвертированием выходных сигналов. Микросхема KP1554ЛИ9 – шесть повторителей входного сигнала – по разводке выводов соответствует K561ПУ8 (рис. 164).

Новый параметр в таблице – внутренняя емкость $C_{вн}$, необходимая для расчета потребляемой микросхемами мощности в динамическом режиме. В данном случае потребляемый ток $I_{потреб}$ прямо пропорционален частоте входного сигнала $F_{вх}$ и внутренней емкости элемента

микросхемы. Кроме того, потребляемый ток зависит от емкости нагрузки $C_{н}$, его можно рассчитать по следующей формуле:

$$I_{потреб} = U_{пит} (C_{вн} F_{вх} + C_{н} F_{вых}),$$

где $U_{пит}$ – напряжение питания, $F_{вых}$ – частота выходных импульсов.

В формуле под $C_{н}$ подразумевается суммарная емкость нагрузки для всех выходов. Если на разных выходах частота импульсов разная, в этой формуле

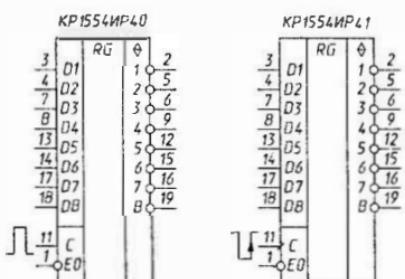


Рис. 280. Микросхемы KP1554ИР40 и KP1554ИР41

Таблица 11

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	Предельная частота, МГц, при $U_{пит}$, В		Внутр. емкость, пФ	Номер рис.
			3	4,5		
KP1554AP3	8 инвертирующих буферных элементов (Z)	20	-	-	45	10
KP1554AP4	8 буферных элементов (Z)	20	-	-	45	10
KP1554AP5	8 буферных элементов (Z)	20	-	-	45	10
KP1554AP6	8 двунаправленных буферных элементов	20	-	-	45	10
KP1554ИД14	2 дешифратора 2-4	16	-	-	40	97
KP1554IE6	Десятичный реверсивный счетчик	16	90	130	65	28
KP1554IE7	Двоичный реверсивный счетчик	16	90	130	65	28
KP1554IE10	Двоичный синхронный счетчик	16	70	110	45	38
KP1554IE18	Двоичный счетчик с синхронными предустановкой и обнулением	16	70	110	45	46
KP1554IE23	2 четырехразрядных двоичных счетчика	16	75	85	50	195 K561IE10
KP1554IP5	Девятивходовый сумматор по модулю 2	14	-	-	50	135
KP1554IP22	Восьмиразрядный регистр хранения информации (Z)	20	-	-	80	69
KP1554IP23	Восьмиразрядный регистр хранения информации (Z)	20	60	100	80	69
KP1554IP24	Восьмиразрядный реверсивный сдвиговый Регистр	20	55	130	50	70
KP1554IP29	<u>Восьмиразрядный</u> реверсивный сдвиговый регистр	20	55	130	50	74
KP1554IP35	<u>Восьмиразрядный</u> регистр хранения информации	20	90	140	50	78
KP1554IP40	Восьмиразрядный регистр хранения информации (Z) с инверсными выходами	20	60	100	80	280

Таблица 11 (окончание)

Обозначение микросхемы	Функциональное назначение	Число выводов корпуса	Предельная частота, МГц, при $U_{пит}$, В		Внутр. емкость, пФ	Номер рис.
			3	4,5		
KP1554ИР41	В фьмира зрядный регистр хранения информации(Z) с инверсными выходами	20	60	100	80	280
KP1554ИР46	2 четырехзрядных сдвиговых регистра	16	75	85	50	228 K176ИР2
KP1554ИР47	18-ра зядный сдвигово выфегистр	14	75	85	50	228 564ИР1
KP1554ИР51	Четырехзрядный сдвиговый регистр	16	75	85	50	228 K561ИР9
KP1554КП2	2 мультиплексора 4-1	16	-	-	65	105
KP1554КП11	4 мультиплексора 2-1; Z	16	-	-	50	105
KP1554КП12	2 мультиплексора 4-1; Z	16	-	-	50	105
KP1554КП14	4 мультиплексора с инверсией 2-1; Z	16	-	-	55	105
KP1554КП16	4 мультиплексора 2-1	16	-	-	50	105
KP1554КП18	4 мультиплексора с инверсией 2-1	16	-	-	45	105
KP1554ЛА1	2 элемента 4И-Н Е	14	-	-	30	2
KP1554ЛА3	4 элемента 2И-Н Е	14	-	-	30	2
KP1554ЛА4	3 элемента 3И-Н Е	4	-	-	30	2
KP1554ЛЕ1	4 элемента 2ИЛИ-Н Е	14	-	-	30	3
KP1554ЛЕ4	3 элемента ЗИЛИ-НЕ	14	-	-	30	3
KP1554ЛИ1	4 элемента 2И	14	-	-	30	4
KP1554ЛИ6	2 элемента 4И	14	-	-	30	4
KP1554ЛИ9	6 повторителей	14	-	-	30	164 K561ПУ8
KP1554ЛЛ1	4 элемента 2ИЛИ	14	-	-	30	5
KP1554ЛН 1	6 элементов НЕ	14	-	-	30	6
KP1554ЛП5	4 сумматора по модулю 2	14	-	-	30	135
KP1554ТВ 9	2 JK -триггера	16	100	140	35	16
KP1554ТВ 15	2 JK -триггера	16	100	140	35	16
KP1554ТМ2	2 D-триггера	14	100	140	35	16
KP1554ТМ8	Четыре разрядный регистр, р	16	90	100	45	49
KP1554ТМ 9	Четырехзрядный регистр	16	90	100	85	49

в скобках для каждого выхода должно быть свое произведение емкости нагрузки на частоту выходных импульсов. Входная емкость, значение которой необходимо учитывать при расчете емкости нагрузки, для всех микросхем равна 4,5 пФ.

На рис. 281 изображена зависимость потребляемого тока от частоты входных импульсов для четырех элементов микросхемы КР1554ЛАЗ, соединенных в последовательную цепь. Выход каждого из первых трех элементов нагружен двумя входами следующего, выход последнего — конденсатором емкостью 9,1 пФ. Напряжение питания — 5 В. Показанная зависимость потребляемого тока от частоты для микросхем серии КР1554 соответствует сумме внутренней емкости и емкости нагрузки 35 пФ (паспортное значение этой суммы — 39 пФ).

На этом же рисунке представлены аналогичные зависимости для микросхем группы ЛАЗ серий ТТЛ и микросхемы К561ЛА7. Из сравнения графиков можно сделать вывод, что устройства на микросхемах серии КР1554 практически всегда будут потреблять меньшую мощность по сравнению с устройствами на микросхемах других рассматриваемых серий.

Повышенную по сравнению с микросхемами серий К555 и КР1533 потребляемую микросхемами серии КР1554 мощность на высокой частоте объясняют меньшим логическим перепадом в микросхемах ТТЛ и, как следствие, необходимостью заряжать внутреннюю емкость и емкость нагрузки до меньшего напряжения, а также меньшими значениями сквозного тока у микросхем ТТЛ.

Микросхемы серии КР1554 можно широко применять вместо соответствующих микросхем серий ТТЛ и совместно с ними и микросхемами структуры КМОП. При управлении микросхемами ТТЛ сигналами микросхем серии КР1554, питающимися от того же источника питания, никаких мер по согласованию применять не требуется. Если же к выходу микросхемы ТТЛ подключен вход микросхемы серии КР1554 (как, впрочем, и любой другой серии КМОП), этот выход следует соединить с плюсовым проводом питания через резистор сопротивлением 2,2...5,1 кОм.

Поскольку микросхемы серии КР1554 обеспечивают малую длительность фронта и спада импульсов независимо от частоты, на

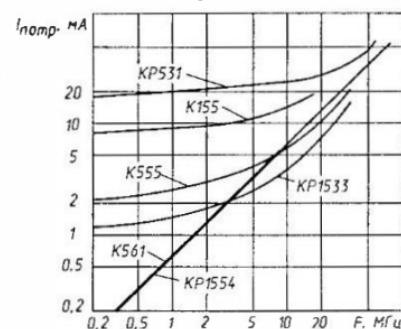


Рис. 281. Зависимость тока потребления микросхем ЛАЗ различных серий от частоты

которой работают, необходимо внимательно подходить к разводке печатных плат. Как минусовый, так и плюсовый проводники питания должны иметь максимальную ширину; для общего провода желательно использовать фольгу одной из сторон печатной платы целиком. Не следует скучиться на блокировочные конденсаторы цепи питания – надо устанавливать по одному конденсатору емкостью 0,033...0,047 мкФ на каждые 2–3 микросхемы.

Если нет необходимости в высоком быстродействии, микросхемы серии KP1554 применять нецелесообразно, лучше использовать серию K561 или KP1561.

Микросхемы серии KP1554 значительно более устойчивы к воздействию статического электричества, чем микросхемы других серий структуры КМОП, однако при их монтаже и эксплуатации следует придерживаться обычных правил работы с такими микросхемами.

1	Микросхемы серий ТТЛ	5
2	Микросхемы серий КМОП	123

3 **Формирователи и генераторы импульсов**

В цифровых устройствах на микросхемах большую роль играют различные формирователи импульсов – от кнопок и переключателей, из сигналов с пологими фронтами, дифференцирующие цепи, а также мультивибраторы. В данном разделе книги рассмотрены некоторые вопросы построения таких формирователей и генераторов на микросхемах серий КМОП.

Как известно, непосредственная подача сигналов от механических контактов на входы интегральных микросхем допустима не всегда из-за так называемого «дребезга» – многократного неконтролируемого замыкания и размыкания контактов в момент их переключения. Если входы, на которые подается сигнал, нечувствительны к дребезгу, например входы установки триггеров и счетчиков, непосредственная подача сигналов допустима (рис. 282). Подача сигналов на счетные входы требует специальных мер по подавлению дребезга, без них возможно многократное срабатывание триггеров и счетчиков.

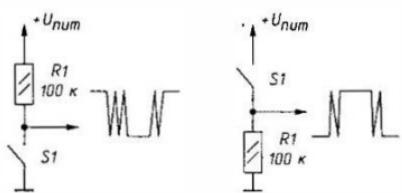


Рис. 282. Импульсы с «дребезгом»
на контактах кнопки

В устройствах на микросхемах КМОП вполне применимы меры по борьбе с дребезгом, известные из опыта работы с микросхемами ТТЛ, например, включение статического триггера на двух элементах И-НЕ (рис. 283, а, б) или ИЛИ-НЕ. Однако чрезвычайно высокое входное сопротивление микросхем КМОП (порядка сотен и тысяч мегаом) и относительно высокое выходное сопротивление (сотни ом – один килоом) позволяет упростить цепи подавления дребезга, исключив резисторы (рис. 283, в, г). Вариантом схемы рис. 283 (г) является устройство по схеме рис. 283 (д), собранное всего лишь на одном неинвертирующем логическом элементе.

Здесь следует сказать несколько слов о неинвертирующих логических элементах серий КМОП. Большинство логических элементов этих серий являются инвертирующими. Неинвертирующими являются микросхемы K176ПУ3, K561ПУ4, KP1561ПУ4, K176ПУ5, 564ПУ6, K561ПУ8, K561ЛН3, K176ЛП2, K561ЛП2, K561ЛП13, K561ЛП14, K176ЛС1, K176ЛС2, K176ЛИ1, KP1561ЛИ2, K561ИК1. Как указывалось выше, микросхемы, содержащие в своем обозначении буквы «ПУ», служат для согласования микросхем КМОП с микросхемами ТТЛ. По этой причине их выходные токи при подаче на их выходы напряжения питания или соединении выходов с общим проводом в устройстве по схемам рис. 283 (в, г, д) могут достигать многих десятков миллиампер,

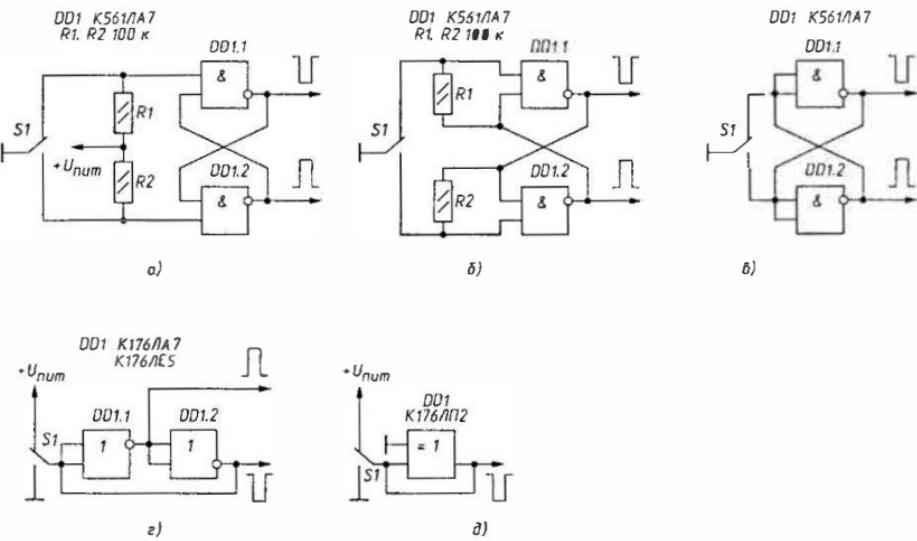


Рис. 283. Подавление дребезга при помощи триггера: а) стандартная схема, б) с пониженной мощностью потребления, в) схема без резисторов, г) с управлением по выходу, д) на неинвертирующем логическом элементе

что отрицательно сказывается на надежности устройств и может служить мощным источником помех. В мультивибраторах и триггерах Шмитта, описываемых ниже, также невыгодно применять такие микросхемы из-за больших токов, потребляемых ими в процессе плавного изменения входного сигнала. По тем же причинам не рекомендуется в описываемых здесь устройствах использовать инвертирующие микросхемы К176ПУ1, К176ПУ2, К561ЛН1, К561ЛН2.

Поэтому в дальнейшем под неинвертирующим логическим элементом подразумевается или два последовательно включенных любых инвертирующих элементов (кроме отмеченных выше), или микросхема КР1561ЛИ1, или микросхемы К176ЛП2, К561ЛП2, К561ЛП13, К561ЛП14, К176ЛС1, К561ЛС2, К561ИК1, включенные как неинвертирующие элементы. О возможности их использования в качестве неинвертирующих указано в предыдущей главе книги. Иногда удобно в качестве неинвертирующего элемента использовать свободный триггер микросхемы К176ТМ2 или К561ТМ2 (рис. 284).

Микросхему К176ЛИ1 также можно использовать как неинвертирующий элемент рассматриваемых далее устройств, однако

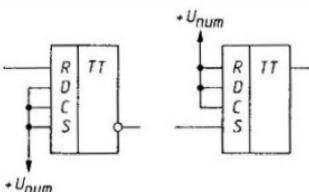


Рис. 284. Использование Д-триггера в качестве неинвертирующего элемента

это не очень удобно, так как в одной микросхеме содержится всего один девятивходовый неинвертирующий элемент И и один инвертор.

Большое входное сопротивление микросхем КМОП позволяет в некоторых случаях обойтись вообще без активных элементов для подавления дребезга. На рис. 285 (а) приведена схема подачи импульсов от кнопки на счетный вход триггера или счетчика. Конденсатор C_1 в исходном состоянии заряжен до напряжения питания. При нажатии на кнопку размыкание нормально замкнутого контакта не приведет к изменению напряжения на конденсаторе C_1 . Первое касание подвижного и нормально разомкнутого контакта приведет к быстрому разряду конденсатора C_1 и напряжение на нем станет равным нулю. Дальнейший дребезг контактов не приведет к изменению напряжения на конденсаторе. Недостатком схемы является опасность наводок помех на проводник, соединяющий кнопку и вход микросхемы. Если наводки действительно возникают, этот проводник следует заэкранировать.

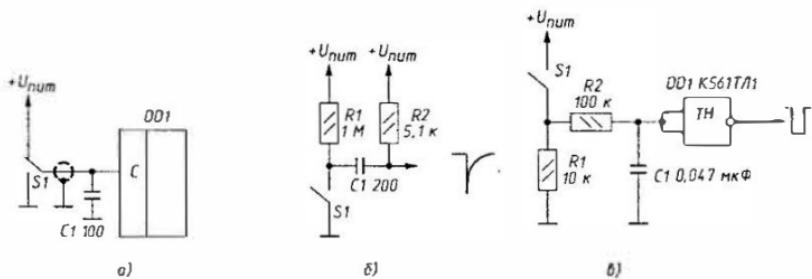


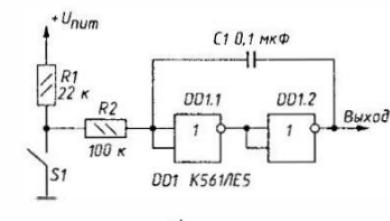
Рис. 285. Формирование импульсов без активных элементов (а), формирование короткого импульса от кнопки (б), формирование длинного импульса с помощью триггера Шмитта (в)

Все рассмотренные выше схемы подавления дребезга требовали применения переключающих контактов кнопок. Если выполнение этого требования затруднено, возможно использование устройств по схемам рис. 285 (б, в). Цепь на схеме рис. 285 (б) формирует короткий импульс отрицательной полярности (порядка 0,7 мкс на уровне 0,5) в момент первого касания контактов кнопки, в результате чего конденсатор C_1 быстро заряжается через резистор R_2 . Дальнейший дребезг контактов кнопки не влияет на выходное напряжение, так как разряд конденсатора C_1 происходит через резистор R_1 значительно большей величины.

Если необходимо получить длительность выходного импульса, равную длительности нажатия на кнопку с одной парой контактов, можно использовать подавление дребезга с помощью интегрирующей цепи и триггера Шмитта (рис. 285, в). Дребезг импульса на резисторе

R_1 сглаживается цепью R_2C_1 . Триггер Шмитта DD1 формирует крутые фронты выходного сигнала.

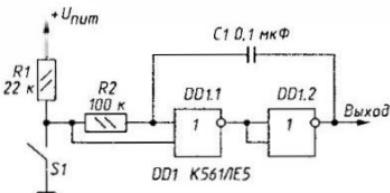
Для подавления дребезга контактов кнопки с одной парой контактов можно использовать цепь, три варианта схемы которой приведены на рис. 286. Цепь по схеме рис. 286 (а) по функционированию близка интегрирующей цепи и триггеру Шмитта рис. 285 (в). В исходном состоянии на входе и выходе цепи лог. 1. При замыкании кнопки S_1 на левой обкладке конденсатора C_1 напряжение начинает снижаться и, если постоянная времени R_2C_1 выбрана достаточно большой, достигает порога переключения элемента DD1.1 после прекращения дребезга. Элементы DD1.1 и DD1.2 переключаются, на выходе появляется лог. 0. Положительная обратная связь обеспечивает крутые фронты сигнала на выходе элемента DD1.2. При размыкании контактов переключение происходит аналогично. В результате на выходе цепи формируется импульс, длительность которого соответствует времени замыкания контактов, а фронт и спад импульса несколько задержаны относительно моментов замыкания и размыкания контактов (рис. 286, б).



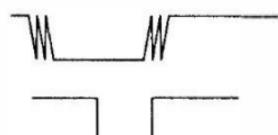
а)



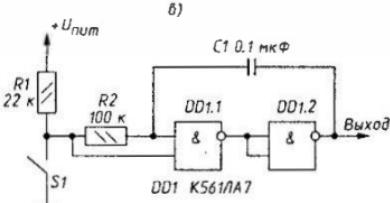
δ)



б)



г)



в)



д)

Рис. 286. Подавление дребезга кнопки с одной парой контактов: а) с задержкой включения и выключения, в) с задержкой включения, д) с задержкой выключения, б), г), е) – временные диаграммы их работы

Если необходимо получить фронты выходного сигнала точно в моменты размыкания или замыкания кнопки, можно использовать варианты цепи по схемам рис. 286 (в, д). Первая из них (рис. 286, в) при замыкании кнопки формирует на выходе лог. 0 аналогично цепи рис. 286 (а). При размыкании кнопки лог. 1 поступает на нижний по схеме вход элемента DD1.1, оба элемента DD1.1 и DD1.2 переключаются, лог. 1 с выхода элемента DD1.2 через конденсатор C1 поступает на вход элемента DD1.1 и удерживает его во включенном состоянии на время дребезга контактов кнопки S1 (рис. 286, г).

Аналогично работает цепь по схеме рис. 286 (д), однако ее включение происходит при первом замыкании контактов кнопки S1, выключение – после окончания дребезга разомкнувшейся кнопки (рис. 286, е).

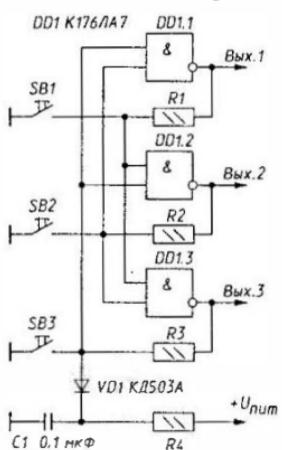


Рис. 287. Переключатель с взаимовыключением на основе трехстабильного триггера

Переключатели с взаимовыключением можно построить на основе многостабильного триггера. Вариант схемы переключателя на три положения приведен на рис. 287. При включении питания лог. 0 с разряженного конденсатора C1 через диод VD1 поступает на входы элементов DD1.1 и DD1.2 и выключает их. На их выходах появляются лог. 1, которые, поступая через резисторы R1 и R2 на входы элемента DD1.3, включают его, и лог. 0 с его выхода удерживает элементы DD1.1 и DD1.2 в выключенном состоянии и после заряда конденсатора C1 через резистор R4. Таким образом, в исходном состоянии на выходах 1 и 2 лог. 1, на выходе 3 – лог. 0.

При нажатии на кнопку SB1 на выходах 2 и 3 появляется лог. 1, на выходе 1 – лог. 0. Аналогично при нажатии на кнопку SB2 лог. 0 появляется на выходе 2, на кнопку SB3 – на выходе 3. Переключение выходных сигналов происходит без дребезга.

При одновременном нажатии двух или трех кнопок на всех трех входах появляется лог. 1, что соответствует отсутствию активных выходных сигналов. При отпускании кнопок лог. 0 появится на выходе, соответствующем последней нажатой кнопке. Однако снятие и появление выходных сигналов при нажатии нескольких кнопок происходит без подавления дребезга.

Недостаток такого переключателя – необходимость применения логических элементов с большим числом входов для построения переключателей на большое число положений. Для переключателя на

четыре положения необходимо четыре трехвходовых элемента И-НЕ (ИЛИ-НЕ), для переключателя на пять положений – пять четырехвходовых элементов. При большем числе положений переключатели целесообразно строить на других принципах.

На рис. 288 приведена схема переключателя на четыре положения. При включении питания цепь C1R6 устанавливает все триггеры микросхемы DD1 в нулевое состояние. При нажатии любой из кнопок, например SB1, в момент размыкания верхнего по схеме контакта кнопки на вход D1 микросхемы приходит лог. 1, в момент замыкания нижнего контакта на вход С – лог. 0. При размыкании кнопки изменение сигнала на входе С с лог. 0 на лог. 1 установит триггер со входом D1 в единичное состояние, на выходе 1 появится лог. 1. Так работал бы переключатель, если бы не было дребезга контактов. Из-за дребезга единица записывается в триггер при нажатии кнопки.

При нажатии любой другой кнопки после отпускания первой в единичное состояние устанавливается соответствующий ей триггер, а первый триггер сбрасывается. Если нажать вторую кнопку, не отпуская первой, лог. 1 останется на выходе, соответствующем первой кнопке. Однако если вначале будет отпущена первая кнопка, затем вторая, в момент отпускания второй кнопки лог. 1 появится на выходе, соответствующем второй кнопке.

Переключатель по схеме рис. 288 может быть изготовлен и на большее число положений, его недостатком является необходимость использования переключающих контактов кнопок. Если необходимо изготовить переключатель на большое количество положений при использовании кнопок с одной парой замыкающих контактов, можно воспользоваться схемой рис. 289.

Цель C1R5 служит для начальной установки в нулевое состояние триггеров микросхем DD3 и DD4. При нажатии любой из кнопок, например SB1, лог. 1 поступает на соответствующий вход одной из микросхем DD3 или DD4, в данном случае на вход D1 микросхемы DD3. Кроме того, лог. 1 через элемент ИЛИ (DD1, DD2.1) поступает на цель подавления дребезга R6, C2, DD2.2, DD2.3 и с небольшой задержкой

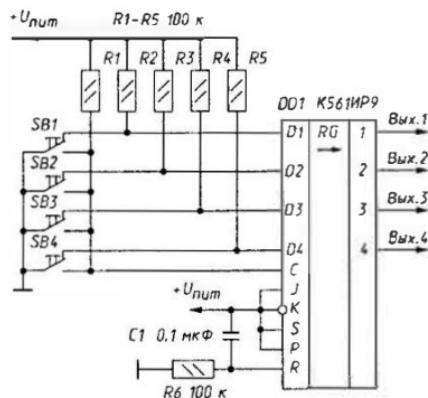


Рис. 288. Переключатель на микросхеме K561IP9

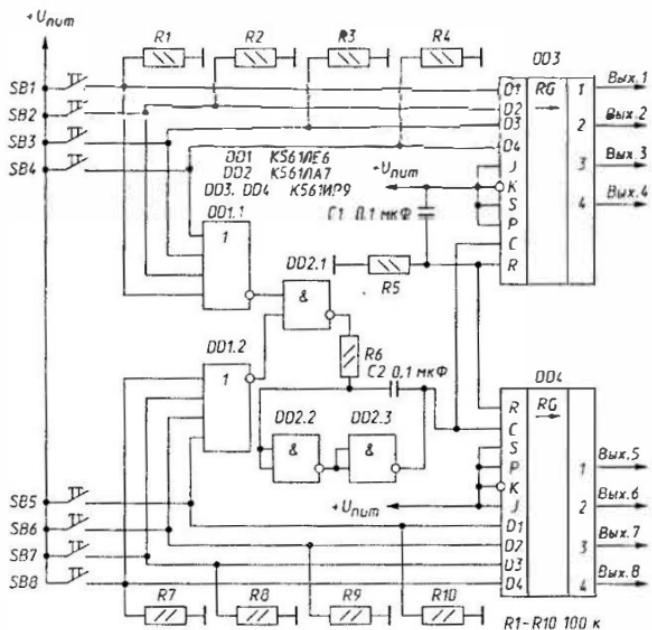


Рис. 289. Переключатель на 8 положений

появляется на входах С микросхем DD3 и DD4. В результате соответствующий триггер устанавливается в единичное состояние и на выходе переключателя появляется лог. 1. В данном случае лог. 1 появится на выходе 1 переключателя.

Если при нажатой кнопке нажать еще одну или несколько кнопок переключателя, изменений в состоянии переключателя не произойдет как при нажатии, так и при отпускании кнопок. Запись в триггеры переключателя возможна только при нажатии кнопки из состояния, в котором все кнопки отпущены.

Принципиально в переключателях по схемам рис. 288 и 289 возможно появление двух выходных сигналов при одновременном нажатии двух кнопок. Для переключателя по схеме рис. 288 это возможно в том случае, когда при нажатии двух кнопок их подвижные контакты будут одновременно находиться в незамкнутом ни с одним неподвижным контактом состоянии. Для переключателя по схеме рис. 289 одновременное появление двух выходных сигналов произойдет в случае, когда интервал времени между нажатием кнопок будет меньше задержки цепи подавления дребезга.

Для преобразования напряжения из синусоидального или другой формы с плавными фронтами в прямоугольные импульсы с хорошей формой используются триггеры Шмитта (рис. 290). Для этой схемы

эффективное значение входного напряжения синусоидальной формы должно составлять от 0,25 до 0,5 напряжения питания.

Описанные в первом разделе триггеры микросхем K561ТЛ1 и КР1561ТЛ1, а также триггер на основе микросхемы K176ЛП1 имеют неизменяемые пороги переключения. При необходимости использования триггеров Шмитта с другими порогами можно строить их, охватывая обратной связью неинвертирующий логический элемент и подавая входной сигнал через резистор (рис. 291). Пороги включения $U_{вкл}$ и выключения $U_{выкл}$ такого триггера можно найти по формулам:

$$U_{вкл} = (1 + R1/R2)U_{пор};$$

$$U_{выкл} = U_{пор} - (U_{пит} - U_{пор})R1/R2,$$

где $U_{пор}$ – пороговое напряжение логического элемента. Обычно пороговое напряжение логических элементов близко к половине напряжения питания, поэтому пороги включения и выключения можно вычислить по формулам:

$$U_{вкл} = (1 + R1/R2)U_{пит}/2;$$

$$U_{выкл} = (1 - R1/R2)U_{пит}/2.$$

Ширина петли гистерезиса U_p (разность порогов включения и выключения) не зависит от $U_{пор}$ и равна:

$$U_p = U_{пит}R1/R2.$$

Для формирования коротких импульсов из перепадов на выходах микросхем применяют дифференцирующие цепи. На рис. 292 (а) показана дифференцирующая цепь для получения импульса по фронту входного импульса положительной полярности, на рис. 292 (б) – по спаду. Диоды VD1 и VD2 являются защитными и входят в состав микросхем серий K561, КР1561, 564 и серии K176 выпуска последних лет. Как указывалось в первом разделе, в микросхемах серии K176 старых выпусков установлен только один диод – стабилитрон VD2 с напряжением включения порядка 30 В.

Резистор R2 служит для ограничения входного тока через конденсатор C1 и входные диоды VD1 и VD2. Нагружая микросхему – источник сигнала, этот ток увеличивает длительность фронта на выходе микросхемы – источника, а ток более 20 мА, текущий через защитные

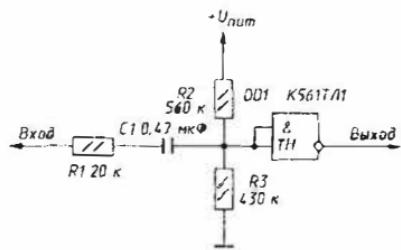


Рис. 290. Преобразователь синусоидального напряжения

■ прямоугольные импульсы

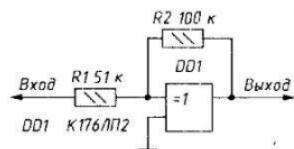


Рис. 291. Триггер Шмитта на неинвертирующем логическом элементе

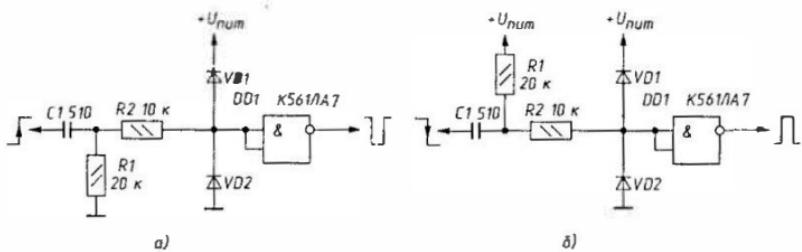


Рис. 292. Дифференцирующие цепочки, работающие по фронту (а) и спаду (б) импульсов

диоды, может привести к порче микросхем, подключенных ко входу и выходу дифференцирующей цепочки, особенно при питании устройства от источника питания с напряжением более 9 В. Сопротивление резистора R_2 выбирают порядка 3...10 к Ω , если напряжение питания менее 9 В и увеличение нагрузки на микросхему – источник сигнала не является принципиальным, этот резистор не ставят.

Эффективная длительность импульсов на выходе дифференцирующей цепочки $0,7R_1C_1$, длительность спада – $2R_1C_1$.

В радиолюбительских конструкциях для формирования коротких импульсов из перепадов можно встретить так называемую RCD-цепь, схема одного из вариантов которой приведена на рис. 293, иногда она используется без диода. Такая цепь по результату своей работы эквивалентна простейшей дифференцирующей цепочке, но сложнее ее, не имеет никаких преимуществ и поэтому не может быть рекомендована к применению.

В этом отношении интересна цепь по схеме рис. 294, формирующая короткие выходные импульсы по фронту и спаду входного. Длительность импульсов на выходе формирователя по схемам рис. 293 и 294 такая же, как и для дифференцирующей цепочки, – $0,7R_1C_1$.

Импульсы с фронтами или спадами длительностью более 10 мкс, поступая на входы микросхем КМОП, могут вызывать их генерацию, неустойчивую работу триггеров и счетчиков, поэтому при необходимости получения импульсов с длительностью более 10 мкс после дифференцирующей цепочки целесообразно установить триггер Шmittта.

Рис. 293. RCD-цепь для формирования коротких импульсов

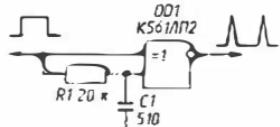


Рис. 294. Формирователь импульсов по фронту и спаду входного

импульса

Импульсы с фронтами или спадами длительностью более 10 мкс, поступая на входы микросхем КМОП, могут вызывать их генерацию, неустойчивую работу триггеров и счетчиков, поэтому при необходимости получения импульсов с длительностью более 10 мкс после дифференцирующей цепочки целесообразно установить триггер Шmittта.

Другим решением для формирования длительных импульсов является применение ждущих мультивибраторов.

Описанные выше ждущие мультивибраторы КР1561АГ1 не всегда доступны, а если в устройстве нужен всего один ждущий мультивибратор, его тем более удобно собрать на логических элементах. На рис. 295 приведена основная схема ждущего мультивибратора на элементах И-НЕ, запускаемого спадом положительного импульса. В исходном состоянии конденсатор С2 разряжен, на обоих входах элемента DD1.1 и на выходе элемента DD1.2 лог. 1. При поступлении с выхода дифференцирующей цепочки короткого импульса отрицательной полярности элемент DD1.1 выключается (рис. 296), DD1.2 включается и на его выходе появляется лог. 0. Спад напряжения с выхода элемента DD1.2 через конденсатор С2 передается на вход элемента DD1.1 и поддерживает его в выключенном состоянии. Конденсатор С2 начинает заряжаться током через резистор R2 от нуля до напряжения питания. Когда напряжение на левой по схеме обкладке конденсатора С2 достигнет порога включения элемента DD1.1, он включится, на выходе элемента DD1.2 напряжение начнет повышаться, это новообразование, передаваясь через С2 на вход DD1.1, вызовет лавинообразный процесс переключения обоих элементов. Диод VD1 необходим, если требуется быстрое восстановление исходного состояния ждущего мультивибратора. Он не нужен, если используются элементы микросхем серий K561, КР1561, 564 или K176 с двумя защитными диодами, так как диоды входят в их состав.

В радиолюбительских конструкциях распространен ждущий мультивибратор по схеме рис. 297. При запуске мультивибратора коротким импульсом отрицательной полярности оба инвертора переключаются и напряжение на выходе инвертора DD2 начинает снижаться

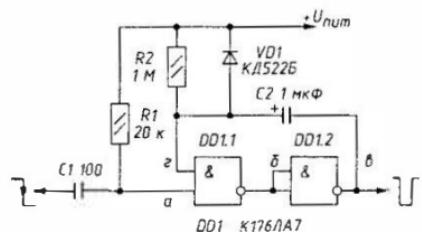


Рис. 295. Основная схема ждущего мультивибратора

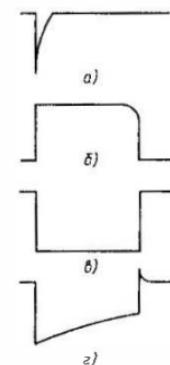


Рис. 296. Временная диаграмма работы ждущего мультивибратора

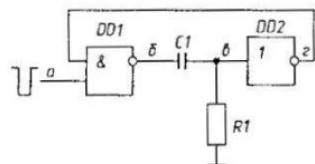


Рис. 297. Вариант схемы ждущего мультивибратора

по экспоненте, стремясь в пределе к нулю (рис. 298). Когда оно приближается к порогу переключения инвертора DD2, напряжение на его выходе начинает плавно повышаться, и когда оно достигнет порога переключения элемента DD1, напряжение на его выходе начинает снижаться, замыкается положительная обратная связь, возникает лавинообразный процесс переключения элементов мультивибратора.

Нетрудно видеть, что спад импульса, сформированного таким ждущим мультивибратором на выходе DD2, имеет затянутый участок, сигнал с этого выхода использовать нежелательно, следует использовать импульсы с выхода элемента DD1.

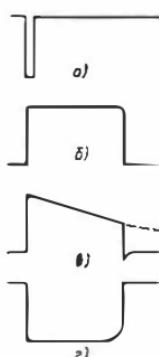


Рис. 298. Временная диаграмма работы ждущего мультивибратора рис. 297 при запуске коротким импульсом

Иногда в радиолюбительских конструкциях можно встретить случаи запуска ждущего мультивибратора, собранного по схеме рис. 297, импульсом, длительность которого превышает длительность выходного импульса, без дифференцирующей цепи на входе. В этом случае устройство формирует выходной импульс соответствующей длительности с пологим спадом (рис. 299, г). Однако положительная обратная связь не замыкается, соединение выхода инвертора DD2 со входом DD1 никакой роли не играет. При таком запуске устройство эквивалентно двум инверторам, между которыми включена дифференцирующая цепь. Более целесообразно применить описанный выше ждущий мультивибратор, собранный по схеме рис. 295. В нем импульс на выходе DD1.2 не имеет затянутых фронтов (рис. 296), входной импульс для DD1.1, как для ждущего мультивибратора по схеме рис. 297, должен быть короче выходного.

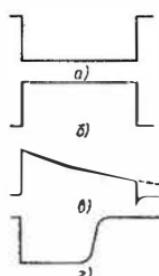


Рис. 299. Временная диаграмма работы ждущего мультивибратора рис. 297 при запуске длинным импульсом

Использование микросхем, которые могут работать в качестве логических неинвертирующих элементов И или ИЛИ, позволяет упростить схемы ждущих мультивибраторов. На рис. 300 (а) приведена схема ждущего мультивибратора на одном логическом элементе ИЛИ из микросхемы K561ЛС2, на оба управляющих входа которой подано напряжение питания. На рис. 300 (б) проиллюстрирована

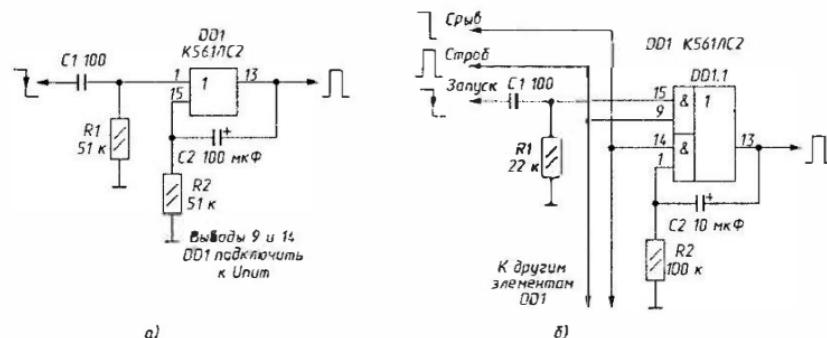


Рис. 300. Ждущий мультивибратор на элементе микросхемы K561ЛС2 (а), с возможностью стробирования (б)

возможность стробирования запуска четырех ждущих мультивибраторов на микросхеме K561ЛС2. Мультивибратор может запуститься лишь при подаче на вход Строб лог. 1 и фронта положительного импульса на вход запуска. Генерируемый импульс может быть обрван подачей лог. 0 на вход Срыв.

Большой гибкостью в отношении своего запуска обладают ждущие мультивибраторы на JK- и D-триггерах. Устройства по схеме рис. 301 могут быть запущены или коротким импульсом, подаваемым на вход S триггера, или фронтом положительного импульса, подаваемого на вход C. Лог. 1, появляющаяся на прямом выходе триггера при запуске, через резистор R1 начинает заряжать конденсатор C1. Когда напряжение на конденсаторе достигнет порога переключения триггера по входу R, триггер переключится в исходное состояние. Диод VD1 служит для ускорения разряда конденсатора и восстановления исходного состояния, во многих случаях он может быть исключен. Длительность импульсов для ждущего мультивибратора определяется по той же формуле, что и для дифференцирующей цепочки.

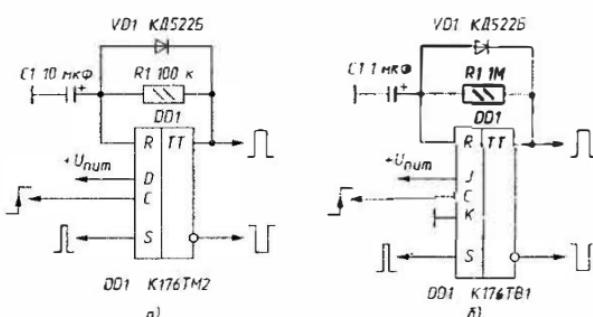


Рис. 301. Ждущие мультивибраторы на D-триггере (а) и на JK-триггере (б)

Длительность импульсов, подаваемых на вход S триггеров для запуска мультивибраторов, должна быть меньше длительности формируемых импульсов. По входам С мультивибраторы запускаются по фронтам импульсов независимо от их длительности. Недостаток ждущих мультивибраторов, собранных по схемам рис. 301, – большая длительность сиадов формируемых на обоих выходах импульсов, приводящая к неодновременному переключению элементов, подключенных к ним. Во всех описанных выше мультивибраторах возможно применение полярных конденсаторов.

Если в ждущих мультивибраторах на JK- и D-триггерах левый по схеме вывод конденсатора отключить от общего провода и подключить к инверсному выходу триггера (рис. 302), можно существенно уменьшить длительность спада формируемого импульса на инверсном выходе триггера. В этих ждущих мультивибраторах нельзя, однако, применять полярные конденсаторы.

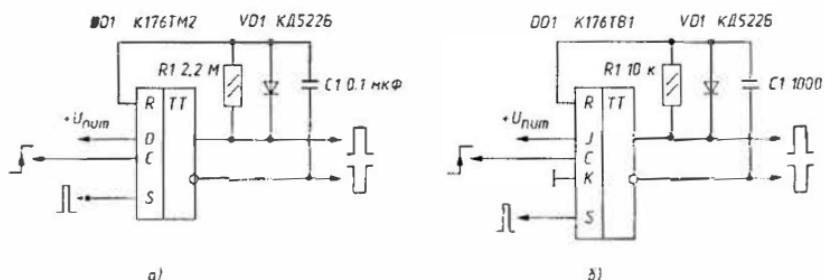


Рис. 302. Ждущие мультивибраторы с увеличенной крутизной фронтов выходных импульсов на D-триггере (а) и на JK-триггере (б)

Малая длительность сиада на инверсном выходе триггера объясняется тем, что положительная обратная связь замыкается через времязадающий конденсатор при незначительном возрастании напряжения на этом выходе, а не когда оно достигнет порога переключения элемента.

Все же, если не требуется возможность запуска ждущего мультивибратора по двум входам, из которых один чувствителен именно к фронту импульса, применять ждущие мультивибраторы на JK- и D-триггерах нецелесообразно. Более того, если можно обойтись дифференцирующей цепочкой, никакой ждущий мультивибратор лучше не использовать вообще.

Широко используемая схема простого генератора импульсов (мультивибратора) приведена на рис. 303. Работа такого мультивибратора несколько отличается для случаев применения в них микросхем

серии К176 с одним защитным диодом или серии К176 и остальных серий с двумя диодами.

Форма колебаний в генераторе на микросхемах с одним диодом приведена на рис. 304. Верхняя диаграмма показывает зависимость от времени напряжения на левой обкладке конденсатора, нижняя — на выходе генератора. Спад напряжения с выхода элемента DD2, поступая на вход элемента DD1 через конденсатор C1 и резистор R2, ограничивается входным диодом на уровне, близком к лог. 0, после чего начинается заряд конденсатора через резистор R1, повышающий напряжение на левой обкладке конденсатора. Время его заряда до порогового напряжения примерно равно $0,7R1C1$. Лавинообразный процесс переключения элементов приведет к передаче с выхода элемента DD2 на вход элемента DD1 положительного перепада напряжения с амплитудой, равной напряжению питания. Перезаряд конденсатора C1 в сторону уменьшения напряжения на левой обкладке начнется от напряжения $U_{\text{пит}} + U_{\text{пор}}$, в результате чего на этот процесс уйдет большее время — около $1,1R1C1$. Полный период колебаний составит $1,8R1C1$, частота — $0,55/R1C1$.

Если в генератор установлены микросхемы с двумя защитными диодами, длительность обоих процессов перезаряда конденсатора будет одинаковой — $0,7R1C1$, полный период — $1,4R1C1$, частота — $0,7/R1C1$.

Резистор R2 нужен, как и в дифференцирующих цепочках, для ограничения тока через входные диоды и уменьшения нагрузки на элемент DD2. Если его величина значительно меньше, чем у резистора R1, он на частоту генерации не влияет. При сопоставимых величинах R1 и R2 частота генерации несколько снижается по сравнению с рассчитанной по приведенным выше формулам. Часто резистор R2 не ставят или устанавливают последовательно с конденсатором C1.

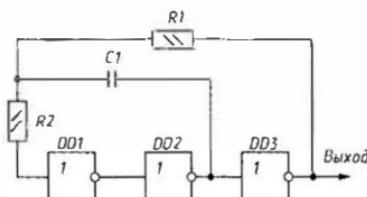


Рис. 303. Генератор импульсов на трех инверторах

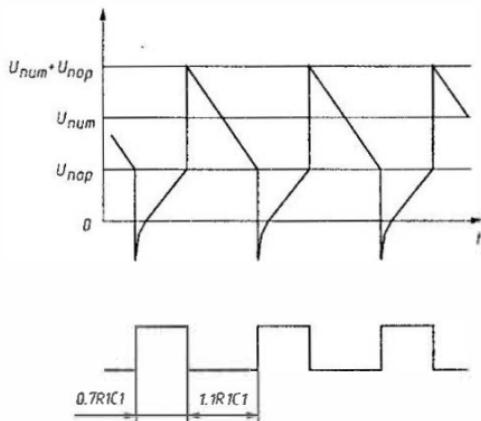


Рис. 304. Временная диаграмма работы генератора

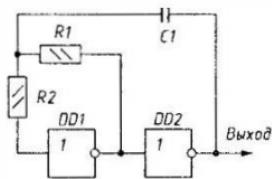


Рис. 305. Генератор импульсов на двух инверторах

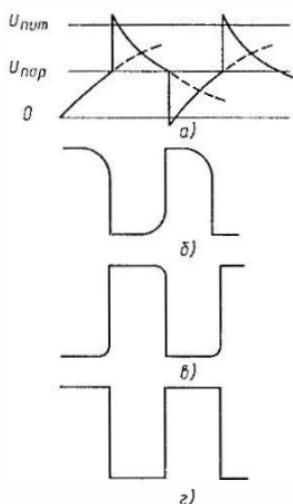


Рис. 306. Временная диаграмма работы генератора рис. 303

Хорошо известна также схема мультивибратора на двух инверторах (рис. 305), но частота генерации в нем менее стабильна.

Приведенное выше описание работы мультивибратора опиралось на идеализированную модель инвертора, в котором выходной сигнал равен напряжению питания, пока входное напряжение меньше порога переключения, и равно нулю, если входное напряжение выше порога. Однако в реальных микросхемах есть более или менее протяженный участок зависимости выходного напряжения от входного, на котором плавное изменение входного сигнала приводит к плавному изменению выходного (рис. 161). Он хорошо замаскирован в инверторах микросхемы K561ЛН2, элементах ИЛИ-НЕ серии K561, инверторах генераторов микросхем K176ИЕ5, K176ИЕ12, K176ИЕ18. В большинстве микросхем серии K176 и всех микросхемах серии KP1561 имеется два дополнительных инвертора, которые делают передаточную характеристику очень резкой, иногда даже гистерезисной. Наличие плавного участка и приводит к различию в работе генераторов по схемам рис. 303 и 305.

Рассмотрим подробно работу генератора по схеме рис. 303 на элементах с двумя защты-

ми диодами с момента, когда на входе инвертора DD1 напряжение равно нулю. В этом случае на выходе инвертора DD2 напряжение также равно нулю, а на выходе DD3 – напряжению питания. Конденсатор C1 заряжается через резистор R1 по экспоненте, напряжение на его левой обкладке при этом стремится в пределе к напряжению питания (рис. 306, а). Когда напряжение на входе DD1 подойдет к порогу переключения, напряжение на выходе DD1 начнет плавно снижаться (рис. 306, б) и когда оно приблизится к порогу переключения инвертора DD2, напряжение на выходе DD2 начнет повышаться (рис. 306, в). Небольшое повышение напряжения на выходе инвертора DD2 передастся через конденсатор C1 на вход DD1, что вызовет лавинообразный процесс переключения всех инверторов генератора. Напряжение на выходе инвертора DD3 станет равным

нулю, на входе DD1 несколько превысит напряжение питания (оно будет ограничено входным защитным диодом инвертора), начнется аналогичный рассмотренному выше процесс перезаряда конденсатора с плавным уменьшением напряжения на входе DD1.

Если рассмотреть процессы в генераторе по схеме рис. 305 с того же момента, можно заметить, что вначале заряд конденсатора C1 происходит аналогично (рис. 307, а). Отличие начинается тогда, когда напряжение на выходе инвертора DD1 начинает уменьшаться (рис. 307, б). Уменьшение напряжения на выходе DD1 приведет к уменьшению напряжения на резисторе R1, что уменьшает скорость перезаряда конденсатора. Отрицательная обратная связь через резистор R1 стремится установить напряжения на входе и выходе инвертора DD1 равными, в результате чего скорость изменения напряжения на выходе инвертора DD1 уменьшается и на спаде импульса появляется характерная ступенька. Если порог переключения инвертора DD2 равен порогу переключения инвертора DD1, при приближении напряжения на выходе DD1 к этому порогу начнется повышение напряжения на выходе DD2 (рис. 307, в), что вызовет лавинообразный процесс переключения обоих инверторов генератора.

Нетрудно видеть, что при тех же параметрах времязадающей RC-цепи период колебаний в генераторе по схеме рис. 305 будет несколько больше, чем у генератора по схеме рис. 303, а стабильность периода — хуже, так как напряжение на входе DD1 перед началом лавинообразного процесса меняется более плавно, и небольшие изменения порогового напряжения одного инвертора относительно другого приведут к значительному изменению периода работы генератора. Более того, при значительном отличии порогов переключения инверторов (а в микросхемах КМОП диапазон положения порога переключения составляет от 1/3 до 2/3 напряжения питания) генератор может вообще не заработать — напряжение на выходе первого инвертора за счет отрицательной обратной связи через резистор R1 застабилизируется на уровне его порога переключения, при этом оно будет находиться вне зоны переключения второго инвертора, положительная обратная связь через конденсатор C1 не замкнется, и инвертор DD2 не переключится. Поэтому в генераторе

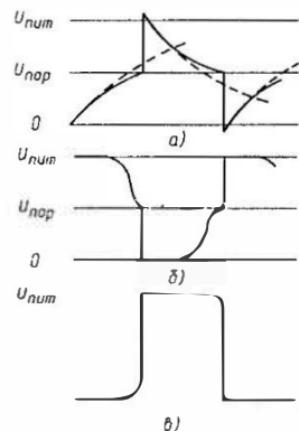


Рис. 307. Временная диаграмма работы генератора рис. 305

по схеме рис. 305 следует всегда использовать инверторы одной микросхемы. Для генератора по схеме рис. 303 разброс порогов переключения инверторов не играет никакой роли, и инверторы могут быть из разных микросхем.

Поскольку процесс переключения инверторов в генераторе по схеме рис. 305 длится большее время, потребляемый этим генератором от источника питания ток больше.

Из рассмотрения работы генераторов следует важный практический вывод – выходной сигнал нежелательно снимать с выхода инвертора, к входу которого подключены времязадающие конденсатор и резистор (DD1). Фронты импульсов на этом выходе затянуты, кроме того, в генераторе по схеме рис. 305 на фронтах на этом выходе имеется ступенька, и их использование может привести к неодновременному срабатыванию элементов, подключенных к этому выходу, из-за разброса порогов переключения микросхем. Кроме того, для триггеров и счетчиков техническими условиями длительность фронтов импульсов, подаваемых на счетный вход, ограничена сверху, и подача затянутых фронтов на них недопустима. Эта рекомендация относится и к другим схемам генераторов и ждущих мультивибраторов.

Следует отметить, что из-за емкостной нагрузки несколько затягиваются фронты импульсов также на тех выходах элементов генераторов и ждущих мультивибраторов, к которым подключены времязадающие конденсаторы (DD2 на рис. 303 и 305). Поэтому выходные импульсы генератора по схеме рис. 303 лучше брать с выхода DD3, в любом генераторе или ждущем мультивибраторе устраниТЬ такое затягивание фронта можно включением последовательно с конденсатором или с входом DD1 резистора с сопротивлением 5...10 кОм.

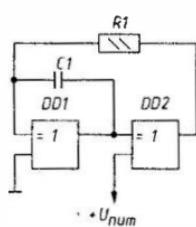


Рис. 308. Генератор

на двух элементах
«Исключающее ИЛИ»

В генераторе на трех инверторах (рис. 303) два из них (DD1.1 и DD1.2) можно заменить на повторитель сигнала. Удобно использовать микросхему К561ЛП2, поскольку каждый ее элемент может работать или как повторитель сигнала при соединении второго входа с общим проводом, или как инвертор при подаче на второй вход напряжения источника питания (рис. 308).

Отметим также, что если в качестве первого инвертора в генераторах по схемам рис. 303 и 305 использовать триггер Шmittа, их работа и параметры различаться не будут – при достижении напряжения на входе инвертора DD1 соответствующего порога переключения он скачкообразно переключается, что

приводит к четкому переключению последующих инверторов (рис. 309).

Для построения генераторов очень удобны элементы микросхем, имеющие прямые и инверсные выходы и непосредственное прохождение сигнала со входа на эти выходы. На рис. 310 (а) приведена схема генератора на элементе микросхемы K176ПУ5, на рис. 310 (б) – на части микросхемы K561TM3. По этим схемам можно строить до четырех генераторов на одной микросхеме. В схеме рис. 310 (а) оба вывода питания микросхемы K176ПУ5 (15 и 16) должны быть объединены, на них подано напряжение 5...10 В. В устройстве по рис. 310 (б) входы C1 и C2 могут использоваться для блокировки работы генераторов при подаче на один из них низкого уровня, на другой – высокого.

На рис. 311 приведена схема генератора, удобного в тех случаях, когда необходимо получить сетку частот, переключаемых при помощи набора резисторов, и подстройку частот этой сетки при сохранении отношений частот (частотного строя). Переключателем SA1 можно выбрать любой из резисторов R4 – R_n, задающих частоту, а подстроить частоту можно переменным резистором R2, при этом любая подстройка резистором R2 будет приводить к одинаковому относительному изменению любой из частот, выбранной переключателем. При смещении движка резистора R2 вверх по схеме уменьшаются перепады напряжения, передаваемые через конденсатор C1 на вход элемента DD1, скорость перезарядки конденсатора при этом не меняется, поэтому частота импульсов увеличивается. Резистор R1 необходим для установки диапазона регулирования частоты резистором R2, этот диапазон может быть установлен от единиц процентов до нескольких десятков и даже ста раз.

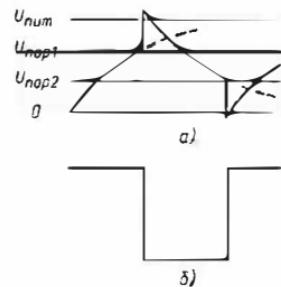


Рис. 309. Временная диаграмма работы генератора на триггерах Шмитта

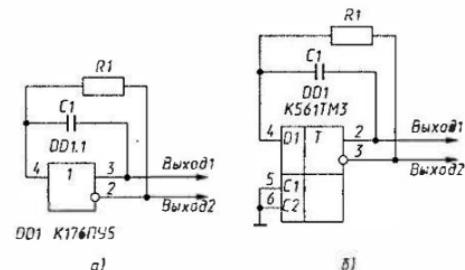


Рис. 310. Генераторы на микросхемах с прямыми и инверсными выходами

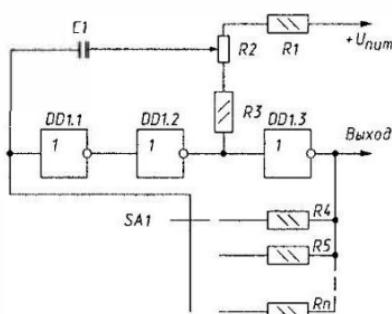


Рис. 311. Генератор сетки частот



Для того чтобы регулировка частоты при помощи резистора R2 была эффективной, необходимо исключить ограничение перепадов напряжения, передаваемых через конденсатор C1, которое существует в традиционных схемах генераторов, на входных диодах элемента DD1. Для этого установлен резистор R3, его сопротивление должно быть равно сумме сопротивлений резисторов R1 и R2 или несколько больше, чтобы по крайней мере в 2 раза уменьшить величину перепада. При меньшей величине или отсутствии R3 частота практически не изменяется, если сопротивление нижней части резистора R2 в сумме с R3 меньше сопротивления верхней части R2 в сумме с R1.

Чтобы сохранить строй при регулировке частоты, сопротивление резистора R3 должно быть в несколько десятков раз меньше, чем резисторов R4 – R_n. Для облегчения выполнения этого условия между выходом элемента DD2 и резистором R3 можно установить эмиттерный повторитель на транзисторе p-n-p. Верхний вывод резистора R1 можно подключить и к общему проводу, но нагрузочная способность микросхем КМОП, так же как ТТЛ, в единичном состоянии ниже, чем в нулевом, поэтому выполнение указанного выше условия в этом случае затруднено. Ориентировочные значения сопротивлений резисторов: R1 в сумме с R2 и R3 не менее 5 кОм, R1 – более 0,01R2, R4 – R_n – в 30 и более раз больше суммы R1 и R2. При наличии эмиттерного повторителя номиналы всех резисторов можно уменьшить в 10 раз.

Данный генератор удобно использовать для модуляции частоты импульсов, если на верхний по схеме вывод резистора R1 подать управляющее переменное напряжение.

На рис. 312 (а) приведена схема генератора, в котором можно отдельно регулировать длительность импульса и паузу между импульсами. В генераторе по схеме рис. 312 (б) можно в широких пределах регулировать скважность импульсов, практически не изменяя их частоту.

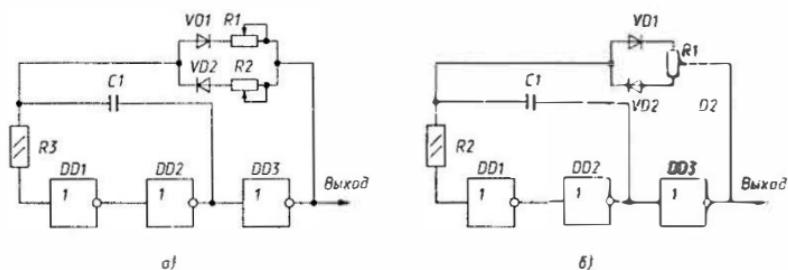


Рис. 312. Генератор импульсов с раздельной регулировкой длительности и паузы между ними (а) и с регулировкой скважности (б)

Запуск любого генератора и его останов можно производить установкой в качестве любого из DD1 – DD3 какого-либо двухходового логического элемента (И-НЕ, ИЛИ-НЕ, Исключающее ИЛИ) и подачей на его второй вход управляющего сигнала.

На рис. 313 приведена схема генератора, формирующего пачки импульсов с частотой заполнения 1000 Гц, частота повторения пачек – около 1 Гц, длительность – 0,5 с. Генерация пачек происходит лишь при подаче лог. 1 на вход Запуск генератора. Первый импульс первой пачки появляется сразу после подачи разрешающего сигнала.

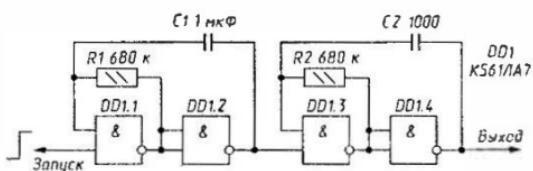


Рис. 313. Генератор пачек импульсов

На рис. 314 приведена схема генератора, генерирующего на своем выходе импульсы, задержанные относительно момента подачи разрешающего сигнала. Все генерируемые на Вых. 1 генератора импульсы имеют одинаковую длительность. Если сигнал разрешения снимается до окончания очередного импульса, импульс генерируется полностью. На Вых. 2 импульсы появляются сразу после подачи разрешающего сигнала, но последний импульс может быть неполной длительности.

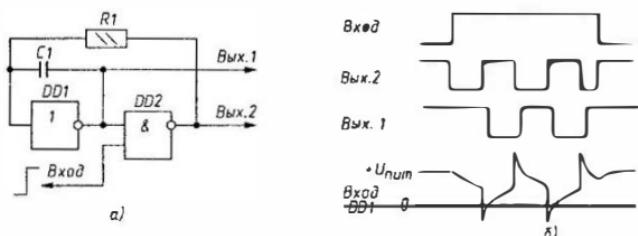


Рис. 314: Управляемый генератор импульсов (а) и временные диаграммы его работы (б)

Если необходимо совместить выдачу импульсов сразу после сигнала разрешения с обеспечением полной длительности последнего импульса независимо от момента снятия импульса разрешения, можно использовать генератор по схеме рис. 315 (а).

Особенность этого генератора – его универсальность. Если входной запускающий импульс отрицательной полярности имеет длительность, меньшую периода колебаний генератора, на его выходах

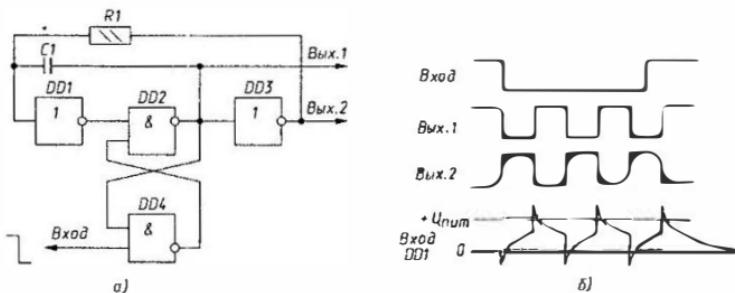


Рис. 315. Универсальный управляемый генератор импульсов (а)
и временная диаграмма его работы (б)

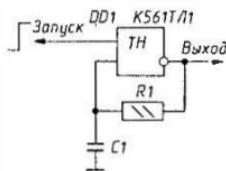


Рис. 316. Генератор
импульсов на
основе триггера
Шмитто

сформируется один импульс, то есть генератор действует как ждущий мультивибратор. При подаче входного импульса с длительностью, превышающей период, будет сформировано несколько импульсов полной длительности (рис. 315, б).

Простой управляемый генератор можно собрать на основе триггера Шмитта микросхемы К561ТЛ1 или КР1561ТЛ1 по схеме рис. 316 (непрограммируемый – на триггере рис. 275). При лог. 0 на входе Запуск на выходе – лог. 1. При подаче на

вход Запуск лог. 1 на выходе появляется лог. 0, начинается разряд конденсатора С1. Когда напряжение на нем доходит до нижнего порога переключения, на выходе появляется лог. 1 и начинается за-

ряд конденсатора до верхнего порога переключения. Особенностью генератора является отсутствие резких бросков тока на начальных участках перезаряда конденсатора, характерных для описанных выше генераторов.

Триггеры Шмитта целесообразно также использовать в цепях установки начального состояния цифровых устройств в тех случаях, когда постоянная времени установления выходного напряжения источника питания велика и необходимо обеспечить большую длительность импульса сброса и его крутой спад (рис. 317).

При необходимости можно собрать генератор из двух ждущих мультивибраторов одной микросхемы КР1561АГ1, схема такого автогенератора приведена на рис. 318 (без времязадающих цепей). Времязадающая RC-цепь ждущего мультивибратора DD1.1 определяет

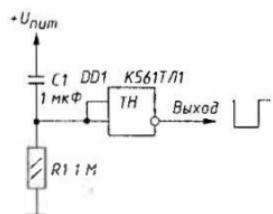


Рис. 317.
Формирователь
импульса начальной
установки

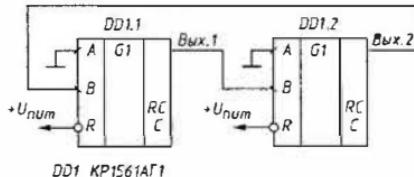


Рис. 318. Генератор импульсов на микросхеме KP1561AG1

длительность положительных импульсов на выходе 1, RC-цепь, подключенная к DD1.2, – длительность паузы между ними.

При необходимости получения колебаний с частотой 100 Гц и менее для уменьшения габаритов применяемых конденсаторов удобно использовать задающий генератор на относительно высокую частоту с последующим делением частоты многоразрядным делителем K176IE5, K176IE12, K176IE18, K561IE16, KP1561IE20. Особен-но удобны для такого варианта первые три микросхемы, так как они содержат необходимые для построения задающего генератора эле-менты. На рис. 319 приведена схема генератора на микросхеме K176IE5. Задающий генератор собран на логических элементах DD1.1 и DD1.2, его схема эквивалентна схеме рис. 303. Выход задаю-щего генератора внутри микросхемы подключен к делителю частоты на 512 DD1.3. Микросхема имеет еще один делитель частоты на 32 и 64 DD1.4. Вход этого делителя может быть подключен или к выхо-ду задающего генератора F, или к выходу первого делителя, в после-днем случае частота на выходе 15 будет в 32768 раз меньше частоты задающего генератора.

Схема RC-генератора на микросхеме K176IE12 приведена на рис. 320. Задающий генератор по схеме рис. 305 на инверторах DD1.1 и DD1.2 подключен к входу делителя DD1.3, коэффициент деления которого составляет 32768. Делитель также имеет выходы, частота импульсов на которых меньше частоты задающего генератора в 32, 256, 16384 раз. Импульсы с частотой F/256 выведены на четыре выхода, их

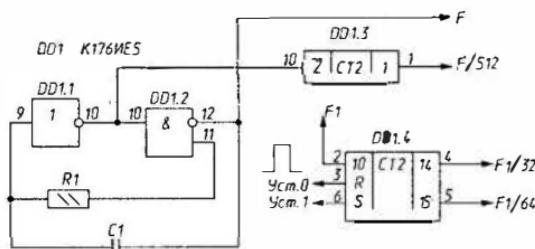


Рис. 319. RC-генератор на микросхеме K176IE5

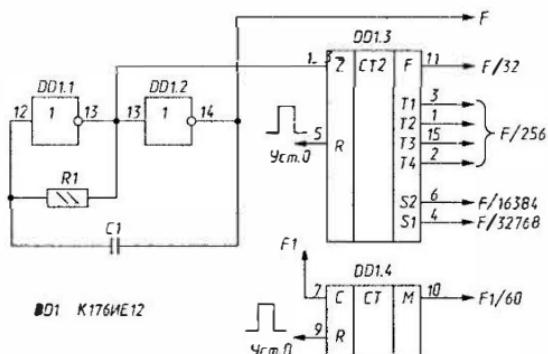


Рис. 320. RC-генератор на микросхеме K176IE12

фазовые соотношения для частоты задающего генератора 32768 Гц приведены на рис. 204. При их использовании следует помнить о коротких «просечках» на выходах Т1 и Т3, также показанных на рис. 204.

Микросхема имеет еще один счетчик с коэффициентом деления, равным 60. Его вход может быть подключен как к задающему генератору, так и к любому выходу первого счетчика. При подключении его к выходу S1 частота импульсов на выходе второго делителя будет в 196608 раз меньше частоты задающего генератора.

Хотя стабильность частоты RC-генераторов на микросхемах КМОП довольно высока (особенно в сравнении с генераторами на микросхемах ТТЛ), в ряде случаев более удобно применить кварцевый генератор с последующим делением частоты до необходимого уровня. Такой вариант получения необходимой частоты обеспечит не только высокую стабильность, но и исключит необходимость в подстроенных элементах, а габариты и стоимость кварцевого резонатора на 32768 Гц для наручных часов меньше, чем хорошего металлокерамического конденсатора.

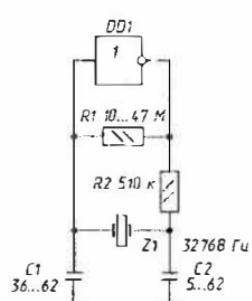


Рис. 321. Кварцевый генератор

Если частоты на выходах микросхем K176IE5 или K176IE12 соответствуют необходимым, целесообразно использовать именно их с их встроенными инверторами для кварцевого генератора. Если же в качестве делителя нельзя использовать указанные микросхемы, в кварцевом генераторе необходимо применить инвертор из микросхемы малой степени интеграции. Опыт показывает, что далеко не каждый инвертор работает в кварцевом генераторе по стандартной схеме рис. 321. Хорошо зарекомендовали себя элементы микросхем

K561ЛА7 и K561ЛЕ5, совсем не работают микросхемы K176ЛА7 и K176ЛЕ5. Микросхема K561ЛП2 очень удобна для построения различных генераторов и формирователей, однако внутренняя структура элементов микросхемы несимметрична относительно двух ее входов и в кварцевом генераторе ее элементы могут работать лишь при соединении с источником питания выводов 2, 5, 9 или 12. Кроме того, для улучшения формы выходного сигнала в генераторе по схеме рис. 321 с использованием микросхемы K561ЛП2 сопротивление резистора R2 целесообразно уменьшить до 180 кОм.

Микросхемы, содержащие счетчики с большим коэффициентом деления, могут с успехом использоваться и для построения ждущих мультивибраторов с большой длительностью импульсов при малой емкости используемых конденсаторов. Схема ждущего мультивибратора, использующего микросхему K561ИЕ16, приведена на рис. 322. В исходном состоянии на выходе счетчика DD2 – лог. 1, запрещающая работу генератора на элементах ИЛИ-НЕ DD1.1 и DD1.2. При подаче импульса положительной полярности на вход устройства счетчик DD2 обнуляется, на его выходе появляется лог. 0, разрешающий работу генератора. После того как счетчик отсчитает 2^{13} импульса, на его выходе появится лог. 1, запрещающая работу генератора. Таким образом, по фронту импульса на входе запуска на выходе устройства формируется импульс отрицательной полярности длительностью 2^{13} периода импульсов задающего генератора. Интересно отметить,

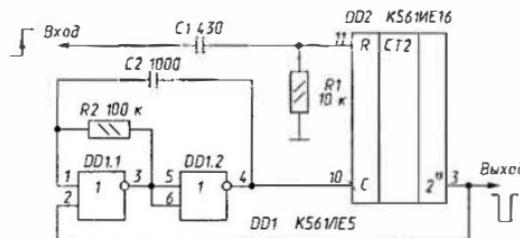


Рис. 322. Ждущий мультивибратор на микросхеме K561IE16

что при этом на выходе 2^{12} формируется импульс положительной полярности вдвое меньшей длительности, оканчивающийся одновременно с основным, на выходе 2^{11} – два импульса и так далее (рис. 323).

Поскольку формирование выходного импульса всегда начинается из одного и того же состояния задающего генератора, исключается

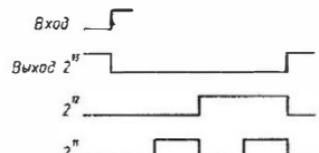


Рис. 323. Временная диаграмма работы ждущего мультивибратора

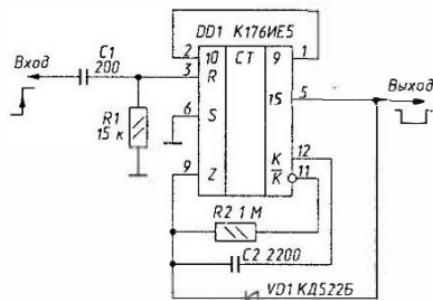


Рис. 324. Ждущий мультивибратор на микросхеме K561IE5

микросхемы подается на вход цепочки инверторов генератора через диод VD1. При подаче импульса на вход запуска лог. 0 с выхода 15 микросхемы закрывает диод VD1, и он не мешает нормальней работе генератора.

Длительность формируемого импульса ждущего мультивибратора по схеме рис. 324 составляет 2^{14} периода задающего генератора.

Так же, как и в описанном выше ждущем мультивибраторе, на предпоследнем выходе счетчика 14 формируется импульс положительной полярности вдвое меньшей длительности, на выходе 9 – пачка из 32 импульсов.

При необходимости кварцевой стабилизации длительности формируемых импульсов следует воспользоваться схемой рис. 325, поскольку включать и выключать кварцевый генератор так, как RC-генератор, нельзя. К сожалению, ждущему мультивибратору по схеме рис. 325 присуща случайная погрешность длительности импульса порядка

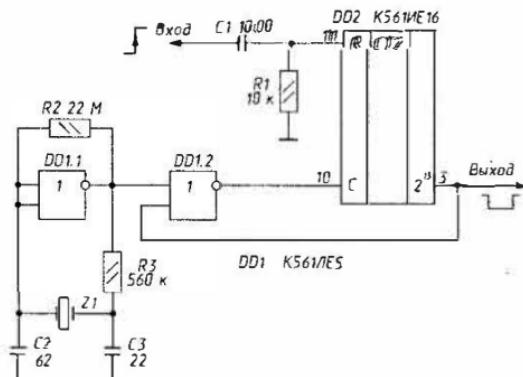


Рис. 325. Ждущий мультивибратор с кварцевой стабилизацией

случайная погрешность длительности импульса, связанная с неопределенностью фазы генератора.

Ждущий мультивибратор можно собрать всего на одной микросхеме K176ИЕ5 (рис. 324). Работает этот ждущий мультивибратор так же, как и описанный выше, но генератор собран на инверторах, предназначенных для кварцевого генератора микросхемы. Для запрета его работы лог. 1 с выхода 15

периода кварцевого генератора. При использовании в этой схеме в качестве DD1 микросхемы K176IE5, K176IE12, K176IE18 сигнал с выхода элемента DD1.2 следует подавать на входы Z этих микросхем. Описанным выше ждущим мультивибраторам с делением частоты свойственен недостаток, связанный с тем, что при подаче питания они вырабатывают на своем выходе импульс неопределенной длительности, не превышающий, однако, длительности импульса, на который он рассчитан.

Если длительность запускающего импульса не превышает половины периода задающего генератора, дифференцирующая цепочка в пусковой цепи описанных выше ждущих мультивибраторов не нужна.

Ждущим мультивибраторам с делением частоты также присуще свойство перезапуска, аналогично микросхеме KP1561AG1, – если во время формирования выходного импульса придет очередной запускающий, отсчет длительности импульса начнется заново от последнего запускающего импульса.

Сопротивление резисторов, входящих в дифференцирующие цепи, во времязадающие цепи всех описанных в разделе мультивибраторов и генераторов следует выбирать так, чтобы токи через них не слишком нагружали микросхемы-источники сигнала, – не менее нескольких десятков килоом. Сверху сопротивления этих резисторов ограничены величиной порядка десятков мегаом из-за возможных утечек монтажных плат. Емкость конденсаторов указанных цепей должна существенно превышать емкость монтажа и входную емкость микросхем, то есть, как правило, быть не менее 100 пФ.

При подаче на вход микросхемы сигнала через конденсатор последовательно со входом микросхемы ограничительный резистор можно не ставить, если ток через ограничительные диоды при переходных процессах не превысит 20 мА, например при подаче сигналов от стандартных микросхем КМОП при напряжении питания менее 9 В. Если напряжение питания больше 9 В или сигналы на дифференцирующие цепи подаются с выходов микросхем КМОП с повышенной нагрузочной способностью или от других низкоомных источников сигнала, последовательно со входом следует установить ограничительный резистор сопротивлением 3...10 кОм.

При разработке генераторов и ждущих мультивибраторов следует в непосредственной близости от используемых микросхем установить керамический блокировочный конденсатор емкостью не менее 0,022 мкФ, это исключит возможность появления паразитной высокочастотной генерации, иногда возникающей при плавном переключении микросхем и отсутствии блокировочных конденсаторов.

Заключение

Приведенное в данной книге описание принципов использования цифровых интегральных микросхем, конечно, не может претендовать на полноту. В книге не рассмотрены вопросы применения микросхем оперативных запоминающих устройств, арифметико-логических устройств, регистров специального назначения. Серии цифровых микросхем непрерывно расширяются. Многие описанные здесь общие принципы и правила использования микросхем позволяют распространять их на новые интегральные микросхемы.

Автор надеется, что данная книга поможет многим радиолюбителям и специалистам творчески подойти к самостоятельной разработке и изготовлению многих полезных и интересных устройств на микросхемах ТТЛ и КМОП.

В с е д е л о в д е т а л я х



АССОРТИМЕНТНЫЙ СКЛАД

На складе предприятия постоянно поддерживается в продаваемых количествах широкая номенклатура отечественных и зарубежных электронных компонентов (в т. ч. с "пакетной заказкой").

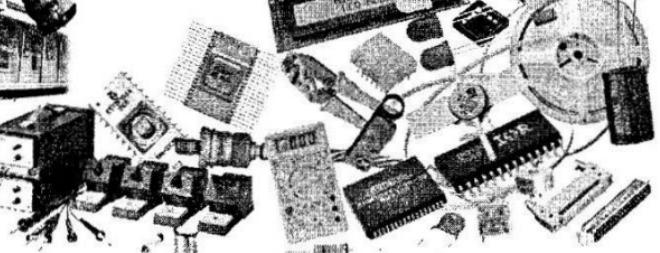
Прямые поставки из США, Западной Европы и Юго-Восточной Азии

- Ассортиментный склад
- Прямые поставки
- Доставка в регионы
- Дилерская сеть
- Ориентировочные сроки
- Финансовые развязки
- Бартерные схемы
- Покупка неликвидов
- Гарантия качества
- Техническая поддержка
- Бесплатный каталог



- Микросхемы
- Транзисторы
- Диоды
- СВЧ приборы
- Стабилитроны
- Синхронные приборы
- Тиристоры
- ОДЗ
- Фотодиоды
- Светодиоды
- Индикаторы
- Ферриты
- Дородиты
- Дроссели
- Реле
- Переключатели
- Разъемы
- Панельки
- Предохранители
- Кварцы
- Лампы
- Резисторы
- Конденсаторы
- SMB компоненты
- Специальное оборудование
- Измерительный инструмент

Микроника



195196 СПб, а/я 29; prof@symmetron.ru; www.symmetron.ru; С-Петербург (812) 278-8484 Москва (095) 961-0456 Новосибирск (3832) 119-081
Ставрополь (8652) 357-775 Ростов-на-Дону (8632) 423-373 Киев (044) 516-6042 Харьков (0572) 303-577 Минск (017) 222-5959.
Розничная продажа: фирменные магазины "МИКРОНИКА": СПб, Новочеркасский, 51 т. (812) 444-0488; Новосибирск, Геодезическая, 2 т. (3832) 119-045.

Применение цифровых микросхем серий ТТЛ и КМОП



Бирюков С. А.



Широкое внедрение цифровой техники в радиолюбительское творчество связано с появлением интегральных микросхем. В результате на интегральных микросхемах стало возможным собирать сложнейшие устройства, изготовленные в радиолюбительских условиях без применения микросхем было бы совершенно невозможно.

Книга написана на основании большого опыта автора по изучению и применению микросхем серий ТТЛ и КМОП. В ней описаны общие принципы функционирования комбинационных, последовательностных микросхем, ждущих мультивибраторов и генераторов, представлены схемы соединения микросхем для увеличения разрядности, фрагменты принципиальных схем цифровых устройств с применением различных описываемых микросхем, приведены описания формирователей и генераторов импульсов, квазисенсорных переключателей.

Автор надеется, что данная книга поможет многим радиолюбителям и радиоспециалистам творчески подойти к самостоятельной разработке и изготовлению многих полезных цифровых устройств.

ISBN 5-89818-049-4



9 785898 180492

www.dmk.ru

