

YIFEI HUANG

easyfly.huang@gmail.com

(86) 135-0197-5441

Experience

NVIDIA Semiconductor Technology (Shanghai) Co., Ltd.

GPU Architecture Engineer

Aug, 2018 - present

Develop GPU full chip random verification test generator to complete Single Root I/O

Virtualization (SR-IOV) function module verification.

SYNOPSYS (Shanghai) Co., Ltd

Apr, 2010 – Aug, 2018

Senior HSPICE Software R&D Engineer (C++), Analog-Mixed-Signal-Group

Maintain and enhance HSPICE product codes, daily support for customer requests.

- Circuit matrix stamping and solving support:
Support the circuit list partition and matrix LU partition, element stamping and solving.
- HSPICE simulation run accuracy and speed enhancement:
Support for multi-dimension control for simulator speed tolerance control.
- HSPICE circuit net-list input projects:
Using Lex/Yacc for the commands/element statements input analysis.
- Waveform and plain text format signal output files support:
Invoking third-party API for specific format files generating (like PSF and WDF format).
- Transient simulation part codes FORTRAN to C++ reconstitution
2 months' work and 10,000+ lines codes implemented.

2017/05 – 2017/10 Using Machine Learning for Analog circuit recognition project.

- Leader for a group with 3 engineers and 2 interns to complete the whole project.
- Use feature extraction + machine learning algorithm and deep learning algorithm to achieve 95% accuracy on amplifier and PLL circuit recognition task.

2017/07 – 2017/07 Using Clustering Algorithm to Improve QA Regression Testing.

- Apply machine learning algorithm for the regression tests size reduction.
- 20x improvement on the regression run speed enhancement with high level code defects coverage maintained.

2018/02 – 2018/04 Using Machine Learning for Monte Carlo Simulation Speedup

- Conventional Monte Carlo simulation requires millions simulation to obtain accuracy result.
- Designed and implemented multi-task neural network classifier to a pre-filter for the abnormal cases before final simulation, achieved 100x performance improvement without accuracy loss.

PDF Solutions (Shanghai) Co., Ltd

Jul, 2008 - Apr, 2010

Data Analysis Engineer

- Data analysis for IBM 45/32nm advanced silicon process yield ramping project.
- Analysis for customer product data, provide yield improvement solutions to make sure process yield significantly improved and reach the client's target.

Education

FUDAN University, School of Microelectronics, Master degree

Sep, 2005-Jun, 2008

FUDAN University, Department of Physics, Bachelor degree

Sep, 2001-Jun, 2005

黄益飞

easyfly.huang@gmail.com

(86) 135-0197-5441

工作经历

英伟达半导体科技(上海)有限公司

GPU 架构工程师

2018 年 8 月 - 现在

开发 GPU 测试样例的随机生成器程序, 使之能够完成对于 GPU 芯片的 Single Root I/O Virtualization (SR-IOV) 功能模块的随机测试。

新思科技(上海)有限公司

HSPICE 资深软件研发工程师 (C++)

2010 年 4 月 - 2018 年 8 月

维护并改善 HSPICE 软件的源代码, 响应客户需求进行产品缺陷的修正, 对已有的数据结构和算法进行改进。主要工作包括:

- 对电路矩阵的填充和求解工作。
- 优化电路仿真的速度和精度, 编写对于时域分析的多维度的精度控制模块。
- 对输入网表文本文件的解析工作。
利用 lex/Yacc 对网表文件进行解析, 设计合适的数据结构以用于进一步的矩阵计算。
- 对多种输出波形文件的支持。
利用第三方 API 接口生成多种业内通用的波形文件格式 (WDF、PSF、FDSB 格式等)。
- 对瞬态分析模块的 FORTRAN 代码到 C++代码的面向对象重构
完成 1 万多行 C++代码的编写, 改进了原有的代码设计, 对代码实现进一步封装和重构。

2017/05 - 2017/10 利用机器学习对模拟电路识别项目

- 领导包含 3 名研发工程师和两名不同背景的暑期实习生的团队完成整个项目。
- 采用电路特征筛选 + 机器学习算法以及基于图结构的深度学习算法, 实现了对模拟电路的识别功能, 对放大器电路和锁相环电路的识别正确率达到 95 %。

2017/06 - 2017/07 利用聚类算法对回归测试流程进行优化

- 以基于函数层级的代码覆盖率为维度空间, 对所有回归测试样例进行聚类划分, 并对聚类结果进行测试样例筛选。
- 获得对于回归测试 20 倍以上的效率提升, 同时依然保持对于代码缺陷的高侦测率。

2018/02 - 2018/04 利用神经网络对蒙特卡洛仿真结果预测

- 传统的蒙特卡洛方法需要对电路进行上百万次仿真以取得不同的随机参数对结果影响。
- 搭建基于多任务神经网络分类器的蒙特卡洛预测模型, 对不同的随机参数分布利用该模型进行判断之后再进行真实仿真验证, 提高仿真效率百倍以上, 同时不损失仿真精度。

普迪飞半导体技术(上海)有限公司

数据分析工程师

2008 年 7 月 - 2010 年 4 月

- 负责 IBM 45/32 纳米半导体工艺良率改进项目数据分析工作
收集并分析工艺测试数据, 寻找影响良率的主要因素, 并结合公司经验给出相对应的初步解决方案, 使得工艺良率显著提高以达到客户的目标。

教育背景

复旦大学, 微电子研究院微电子学与固体电子学, 硕士
复旦大学, 物理系物理学专业, 学士

2005 年 9 月 - 2008 年 6 月
2001 年 9 月 - 2005 年 6 月