

Ejercicio Diseño del PCB de una Placa Arduino Basada en el Microcontrolador Attiny85.

Índice:

- **Introducción:**
- **Esquemático:**
- **Diseño PCB – Multicapas.**
- **Análisis DRC.**
- **Vistas 3D.**
- **Fabrications Otputs:**
 - **Archivos Gerber.**
 - **NC Drills Files.**
- **Bill Of Material (BOM).**

Introducción:

Este es un ejercicio en el que uso Altium Designer(con la versión 18 que es ligeramente diferente a las anteriores) para desarrollar mi propia versión de una placa Arduino basada en el microcontrolador Attiny85.

Como ejercicio tiene interés por ser una placa de pequeñas dimensiones, lo cual hace pensar en abordarlo con tecnología multicapas (el Layer Stack Manager del Altium Designer) dándole doble interés.

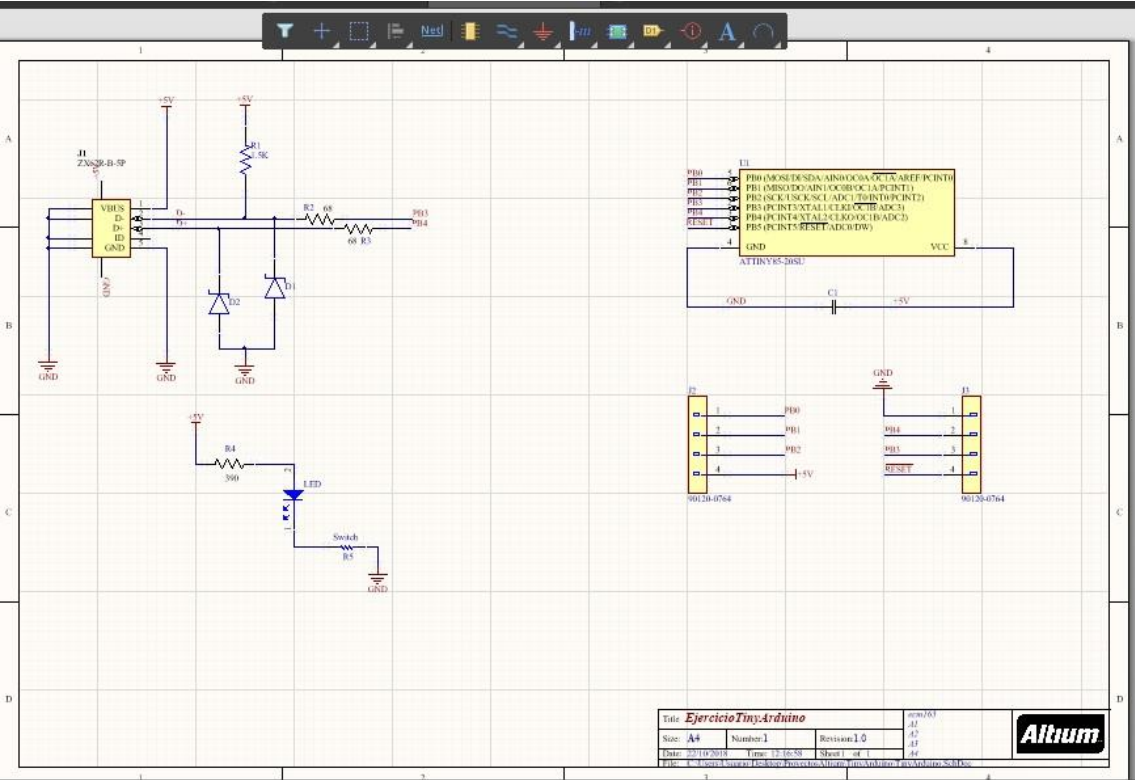
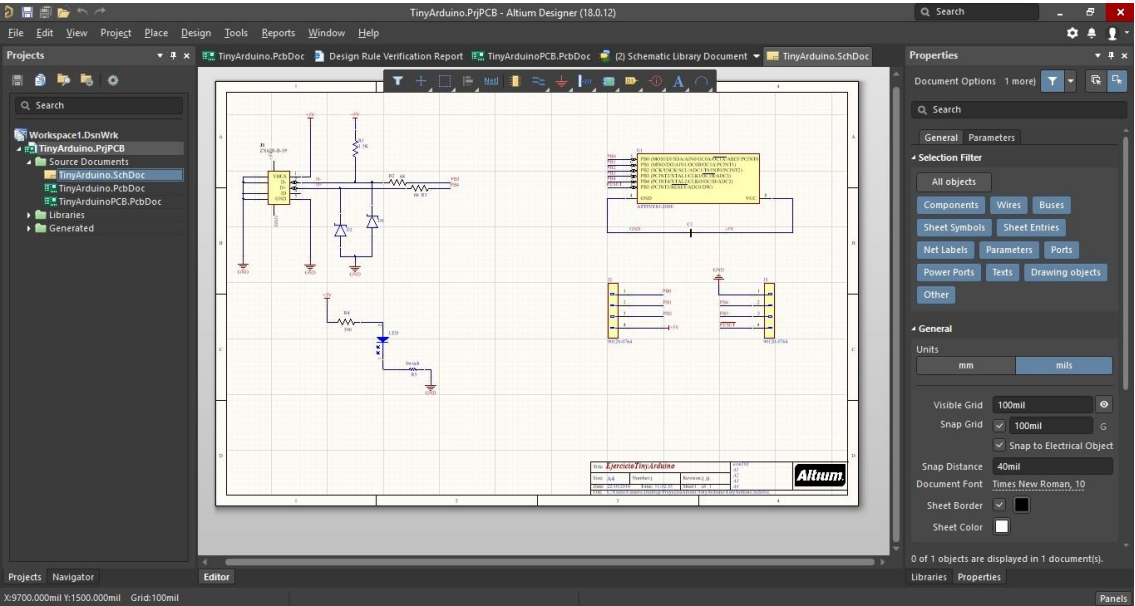
Luego al ir desarrollando este ejercicio de PCBs me di cuenta que no era absolutamente necesario usar multicapas pero ciertamente trabajé con este tipo de tecnología muy útil en este tipo de casos de placas de muy reducidas dimensiones.

En honor a la verdad yo este ejercicio lo vi hecho en un tutorial con el software libre de desarrollo de PCBs Circuit Maker, pero el resultado final en el tutorial tenía claramente errores y además yo lo quería hacer con Altium Designer. De manera que partí a penas del esquemático y de la idea con la que me quedé del tutorial.

Como esto es una exposición más que un tutorial procuraré ser sintético.

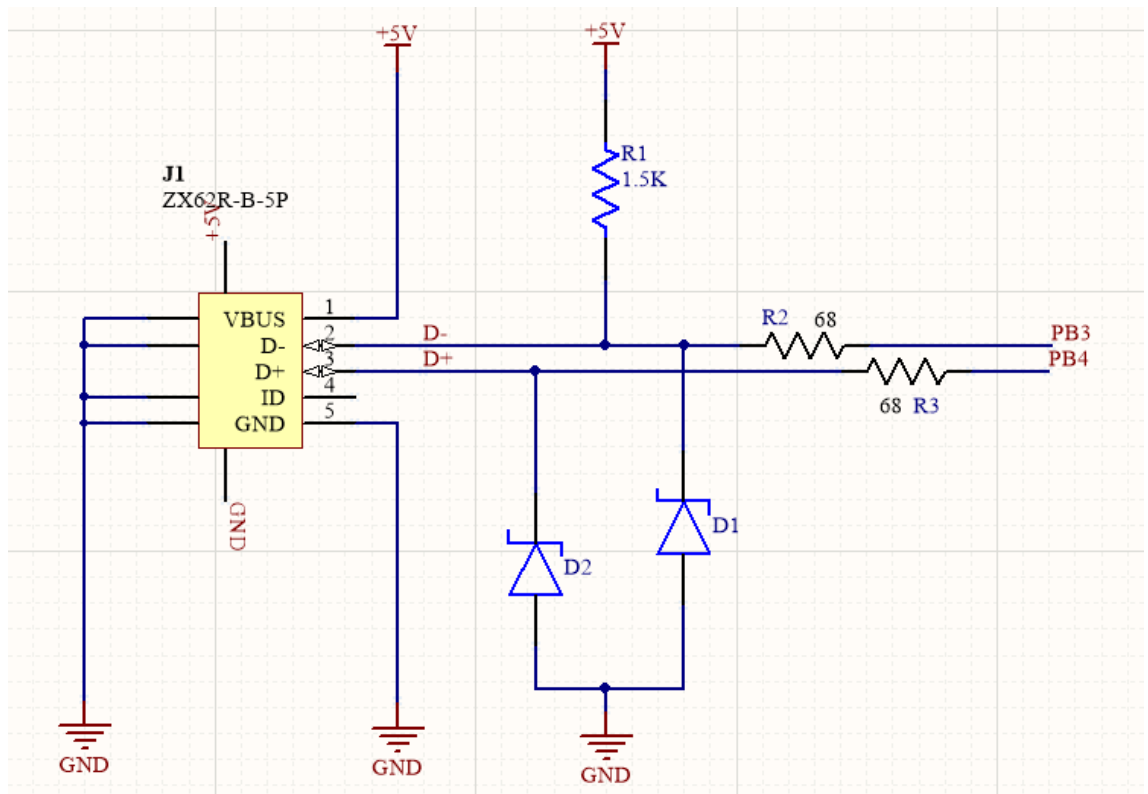
Diseño del PCB con el Altium Designer.

Esquemático:

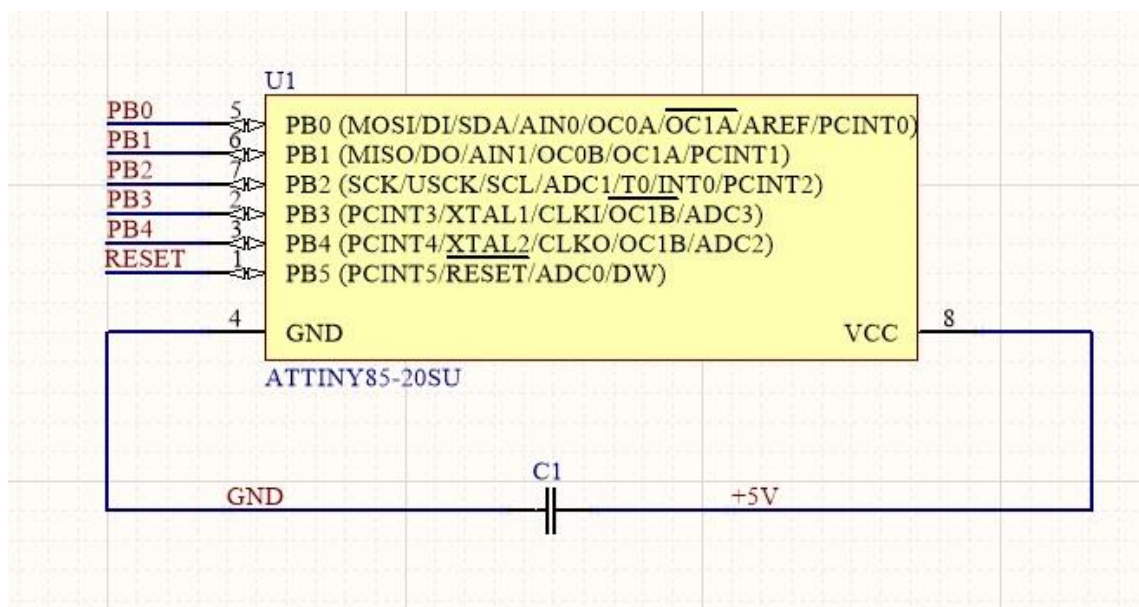


Por partes:

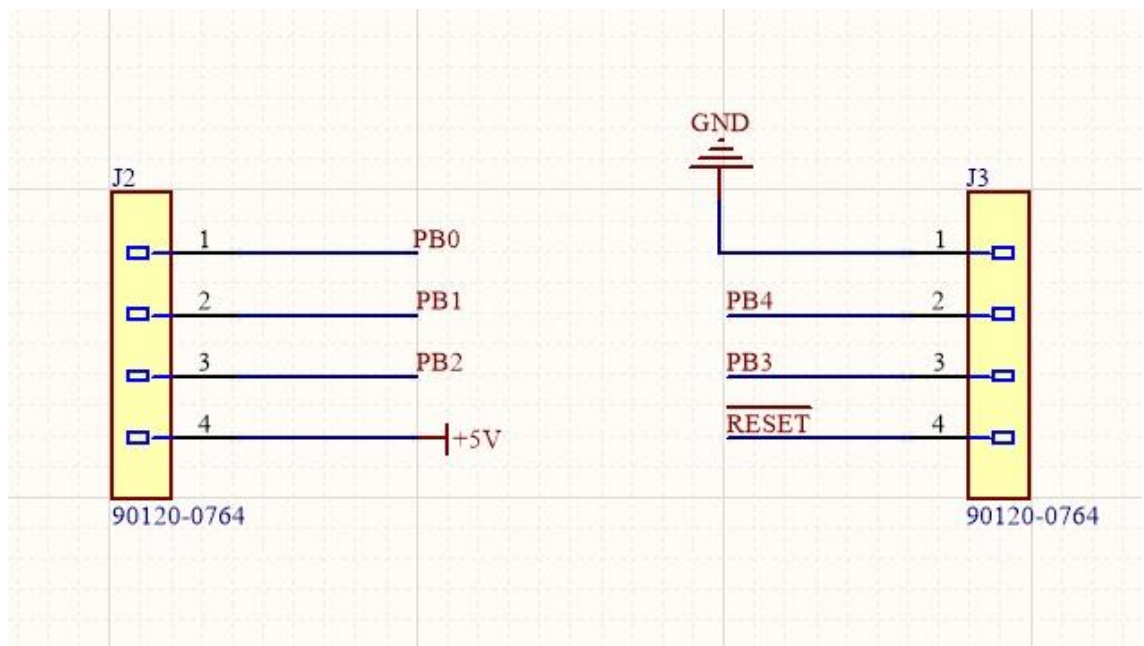
- Circuitería entrada MicroUSB:



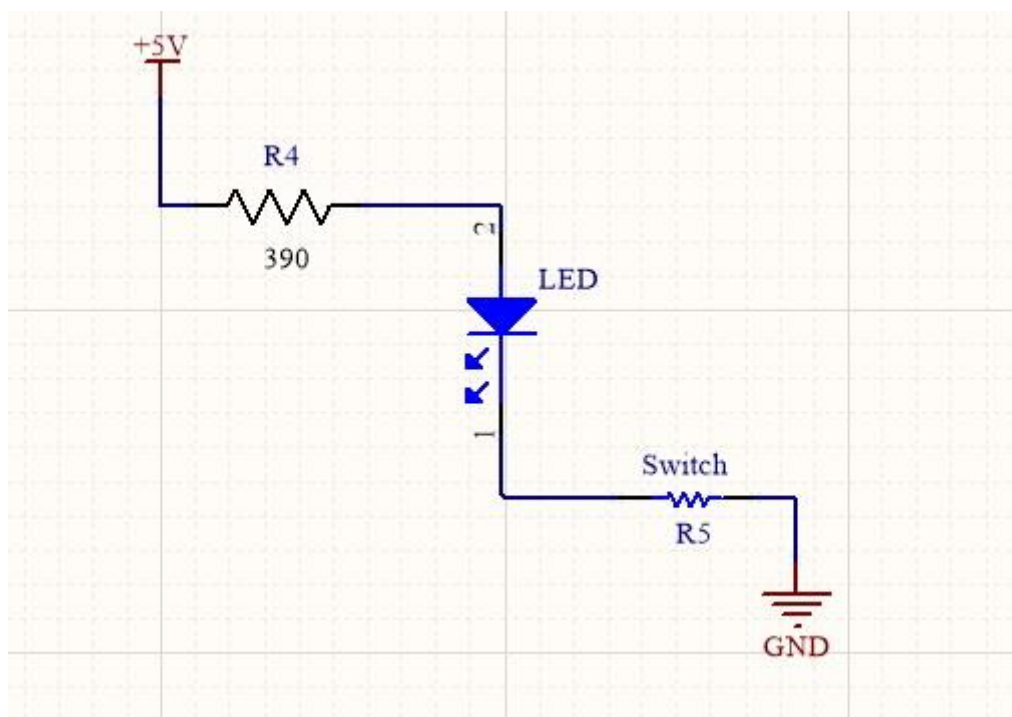
- Microcontrolador Attiny85 y condensador de desacople entre VCC y GND.




- Conectores de pines macho molex:



- Circuito de LED indicador de placa alimentada con su tensión de 5 voltios.

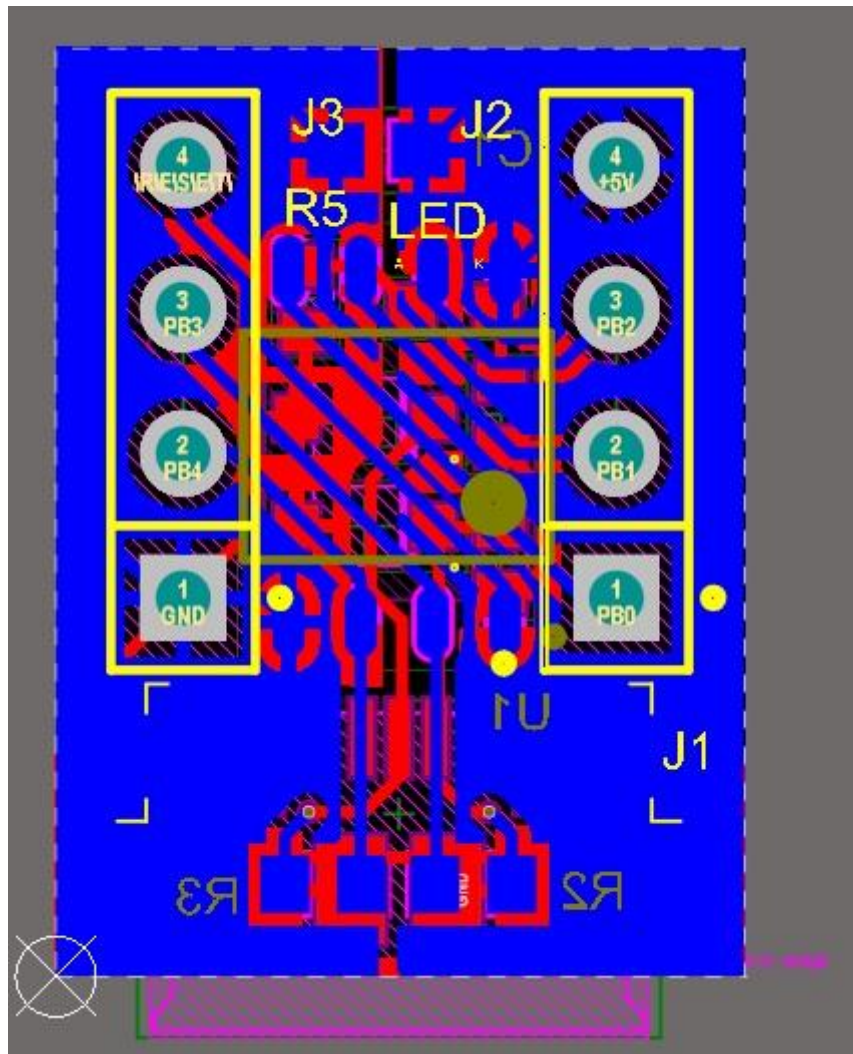


- “Cajetín” informativo del esquemático:

Title EjercicioTinyArduino			ecm163	
Size: A4	Number:1	Revision:1.0	A1	
Date: 22/10/2018	Time: 12:48:21	Sheet1 of 1	A2	
File: C:\Users\Usuario\Desktop\Proyectos\Altium\TinyArduino\TinyArduino.SchDoc			A3	
3			4	

PCB:

Vista 2D desde arriba completa (top layer):



Se puede observar que no hay mucho serigrafiado o silkscreen (en color amarillo), esto es porque el circuito es tan pequeño que en este caso lo veo más un inconveniente (producía muchos errores DRC o de Design Rule Check) que una ventaja, pero en mi opinión si es posible siempre es bueno incorporar serigrafiado prolijo para facilitar la fabricación y aclararte más en las posibles correcciones del diseño.

La configuración del Layer Stack Manager:

Layer Stack Manager

Save... Load... Presets

Measurement Unit Imperial

Custom

	Layer Name	Type	Material	Thickness (mil)	Dielectric Material	Dielectric Constant	Pullback (mil)	Orientation	Coverlay Expansi
	<input checked="" type="checkbox"/> Top Overlay	Overlay							
	<input checked="" type="checkbox"/> Top Solder	Solder Mask/Co...	Surface Material	0.4	Solder Resist	3.5			0
1	<input checked="" type="checkbox"/> Top Layer	Signal	Copper	1.4				Top	
	<input checked="" type="checkbox"/> Dielectric 1	Dielectric	Core	10	FR-4	4.2			
2	<input checked="" type="checkbox"/> Signal Layer 1	Signal	Copper	1.417				Not Allowed	
	<input checked="" type="checkbox"/> Dielectric 3	Dielectric	Prepreg	5		4.2			
3	<input checked="" type="checkbox"/> Signal Layer 2	Signal	Copper	1.417				Not Allowed	
	<input checked="" type="checkbox"/> Dielectric 2	Dielectric	Core	10		4.2			
4	<input checked="" type="checkbox"/> Bottom Layer	Signal	Copper	1.4				Bottom	
	<input checked="" type="checkbox"/> Bottom Solder	Solder Mask/Co...	Surface Material	0.4	Solder Resist	3.5			0

Total Thickness: 31.434mil

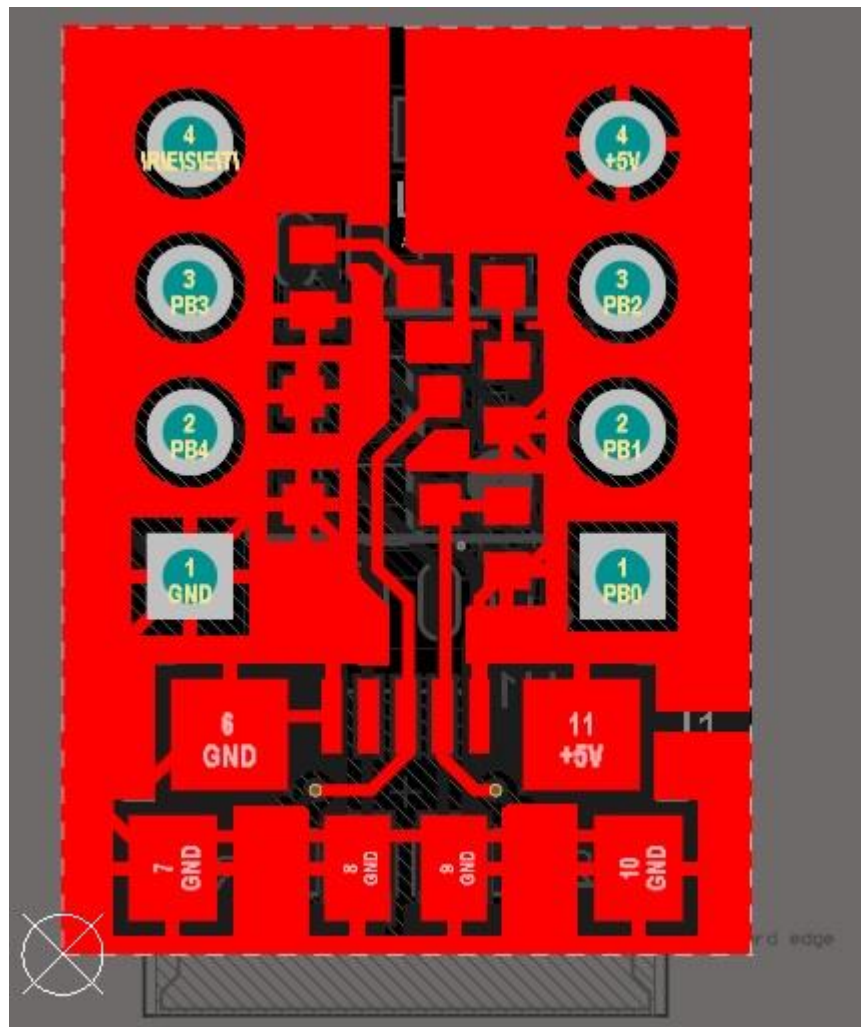
Add Layer Delete Layer Move Up Move Down

Drill Pairs... Impedance Calculation...

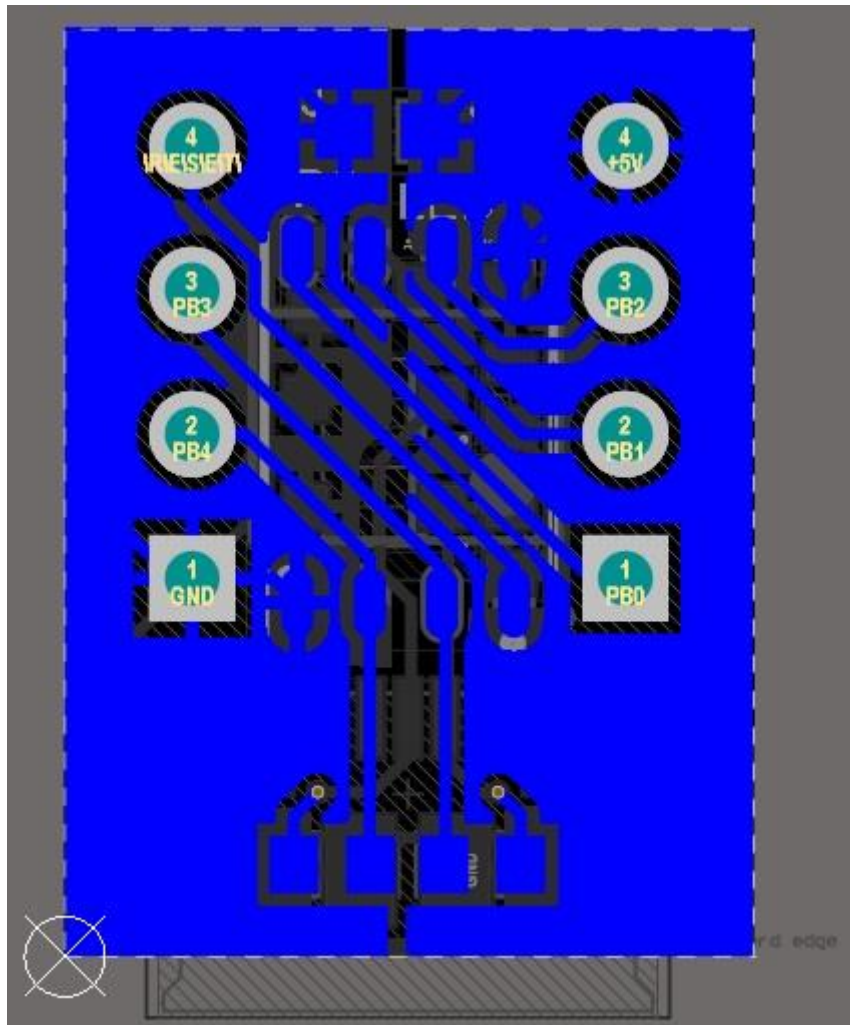
	Layer Name	Type	Material	Thickness (mil)	Dielectric Material	Dielectric Constant	Pullback (mil)	Orientation	Coverlay Expansi
	<input checked="" type="checkbox"/> Top Overlay	Overlay							
	<input checked="" type="checkbox"/> Top Solder	Solder Mask/Co...	Surface Material	0.4	Solder Resist	3.5			0
1	<input checked="" type="checkbox"/> Top Layer	Signal	Copper	1.4				Top	
	<input checked="" type="checkbox"/> Dielectric 1	Dielectric	Core	10	FR-4	4.2			
2	<input checked="" type="checkbox"/> Signal Layer 1	Signal	Copper	1.417				Not Allowed	
	<input checked="" type="checkbox"/> Dielectric 3	Dielectric	Prepreg	5		4.2			
3	<input checked="" type="checkbox"/> Signal Layer 2	Signal	Copper	1.417				Not Allowed	
	<input checked="" type="checkbox"/> Dielectric 2	Dielectric	Core	10		4.2			
4	<input checked="" type="checkbox"/> Bottom Layer	Signal	Copper	1.4				Bottom	
	<input checked="" type="checkbox"/> Bottom Solder	Solder Mask/Co...	Surface Material	0.4	Solder Resist	3.5			0

Estos son valores que se pueden considerar estándar para un caso como este, no obstante, para ajustar mejor los parámetros lo óptimo es consultar las preferencias del fabricante. Lo mismo se puede decir de las dimensiones de la placa.

TOP LAYER (con planos de masa GND y VCC de 5V):



BOTTOM LAYER (con planos de masa GND y +5V):



SIGNAL LAYER 1:



Nota importante:

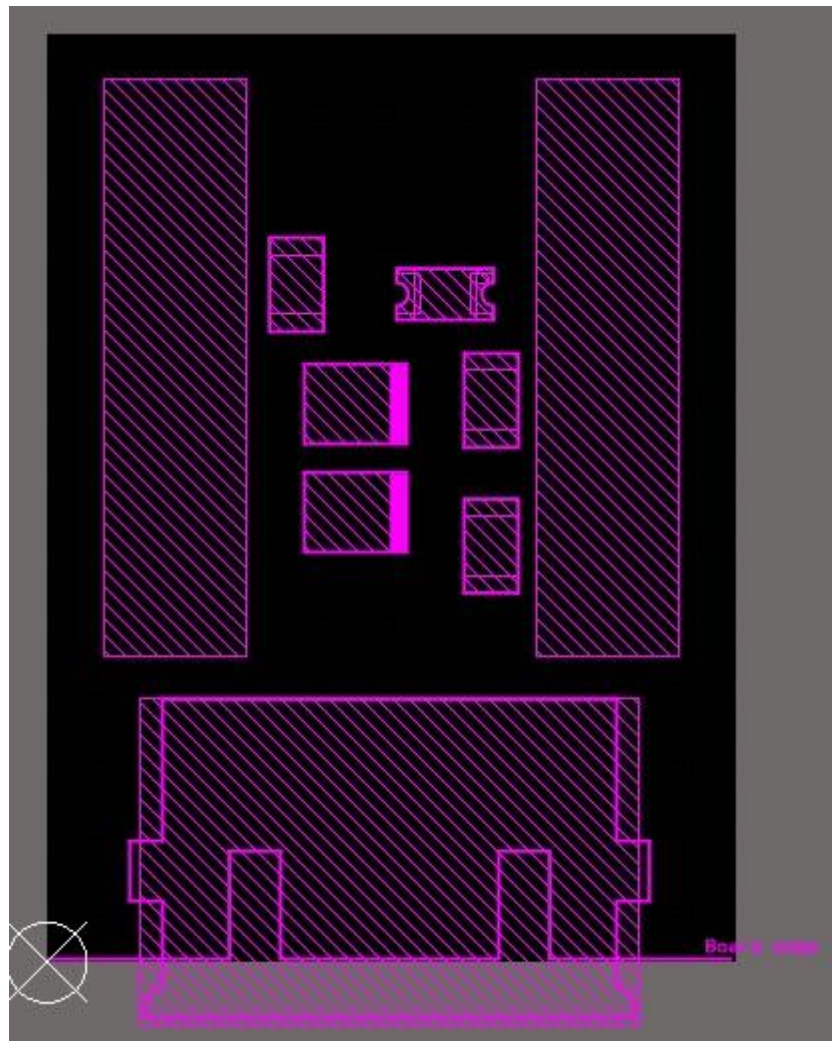
Originalmente esta capa estaba ruteada y conectada con otras capas con más vias, pero en el proceso de diseño me di cuenta que en el ruteo eran suficientes las capas Top Layer y Bottom Layer.

Lo mismo para la capa signal layer 2.

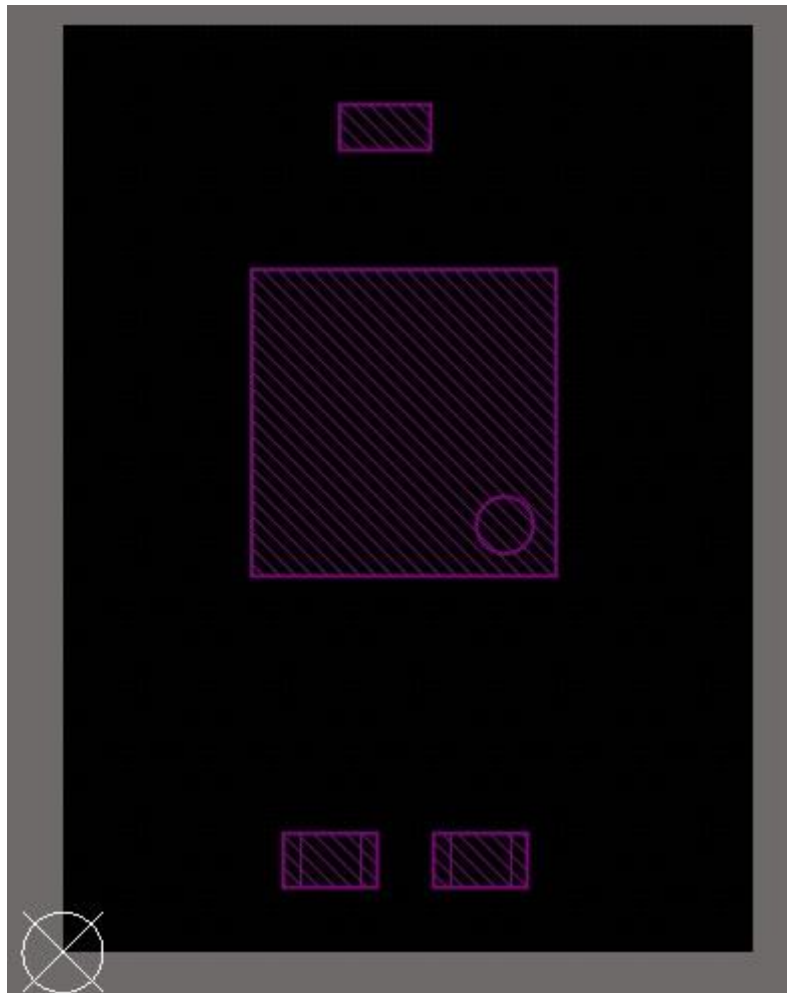
Hay más capas que pueden resultar muy útiles (especialmente al fabricante), como son la de ssilkscreen y las mechanical layers.

Para no alargarme mucho muestro dos la mechanical layer 13 y 14 (ambas pareadas, una para la capa superior o top y otra para la inferior o bottom), que dan información de los “layouts” de los componentes y sus modelos 3D (normalmente con extensión .stp).

MECHANICAL LAYER 13:



MECHANICAL LAYER 14:

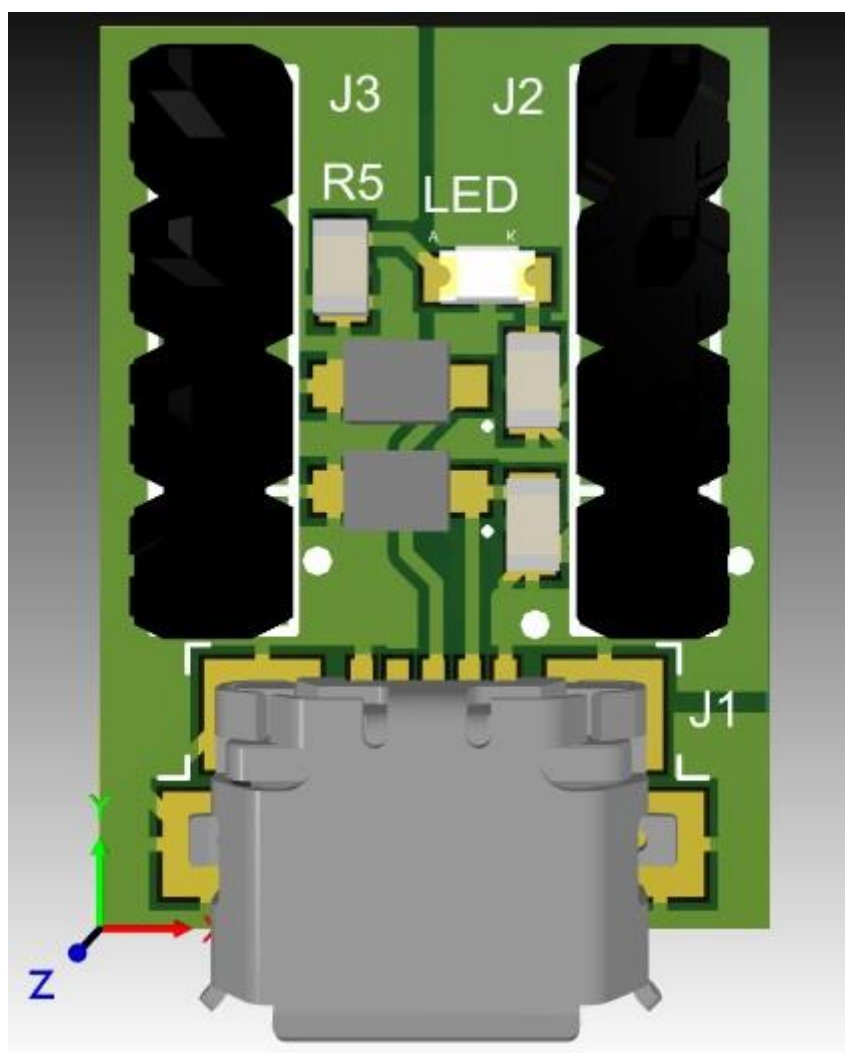


VISTAS 3D:

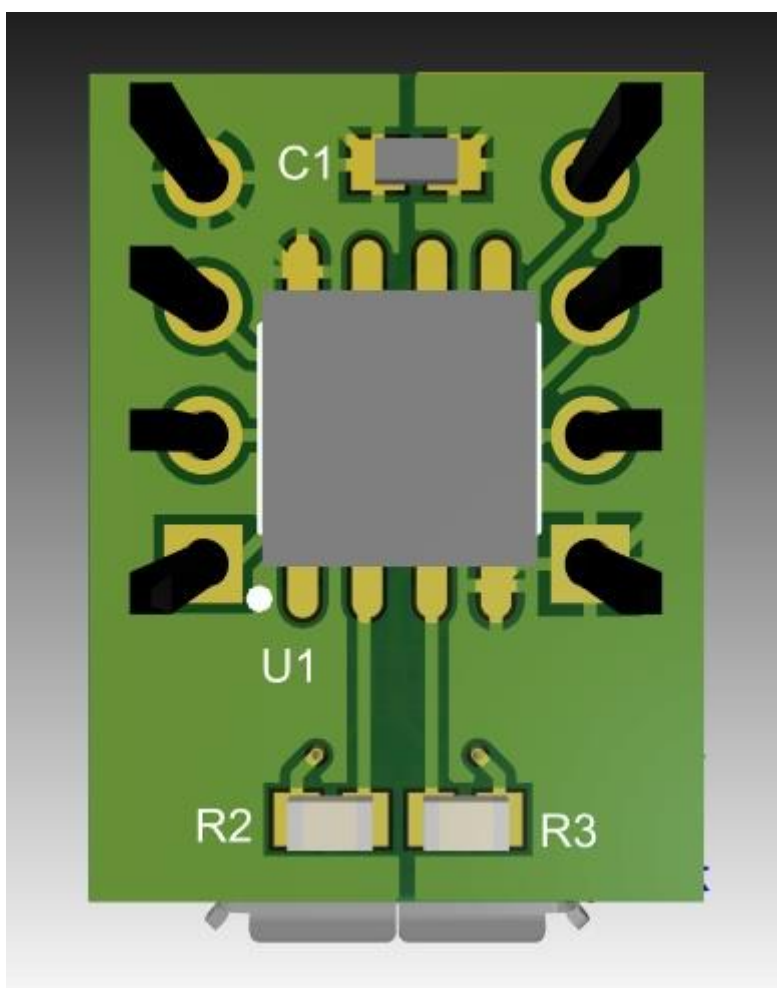
Me ocupé para dar una presentación bonita que no sólo estuvieran los footprints en 3D, sino también la

de los modelos 3D que encontré por Internet de los componentes:

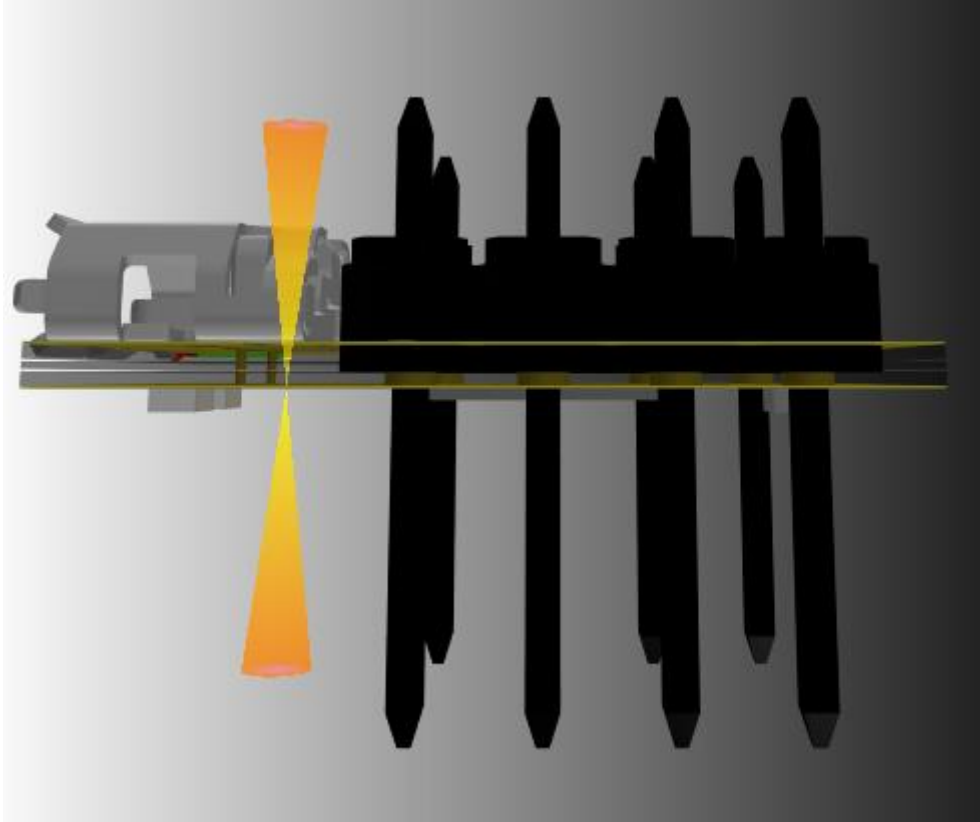
PERSPECTIVA DESDE ARRIBA:



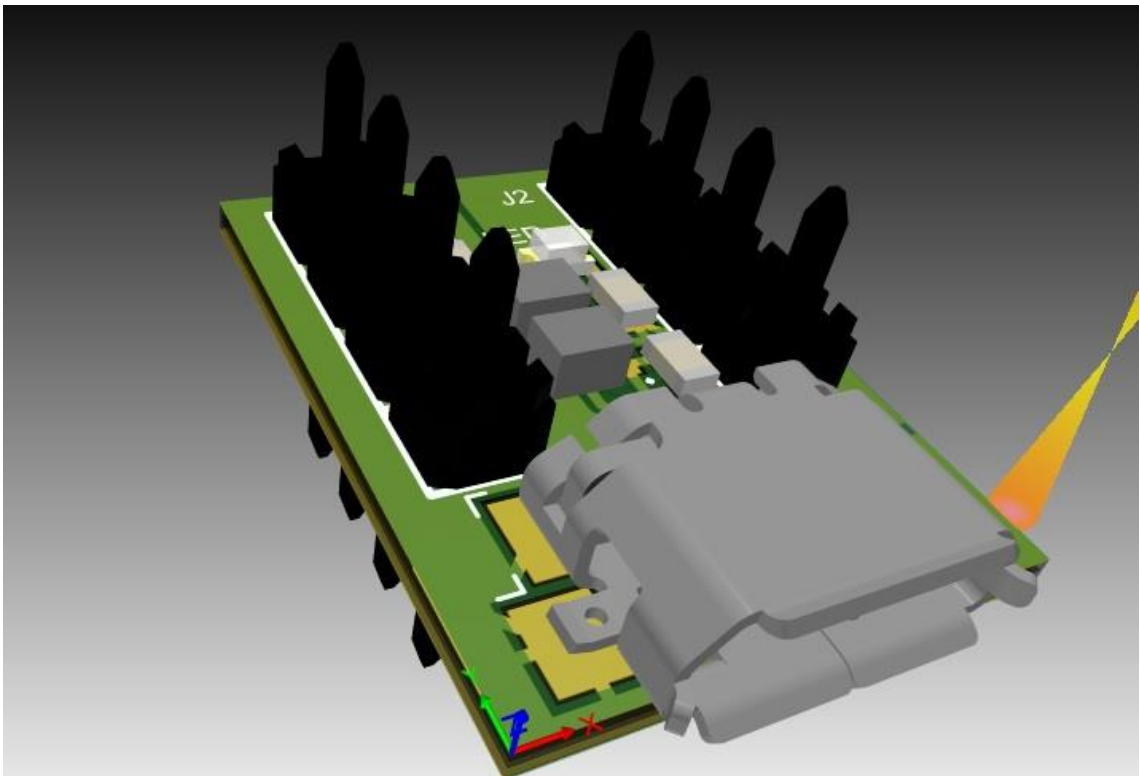
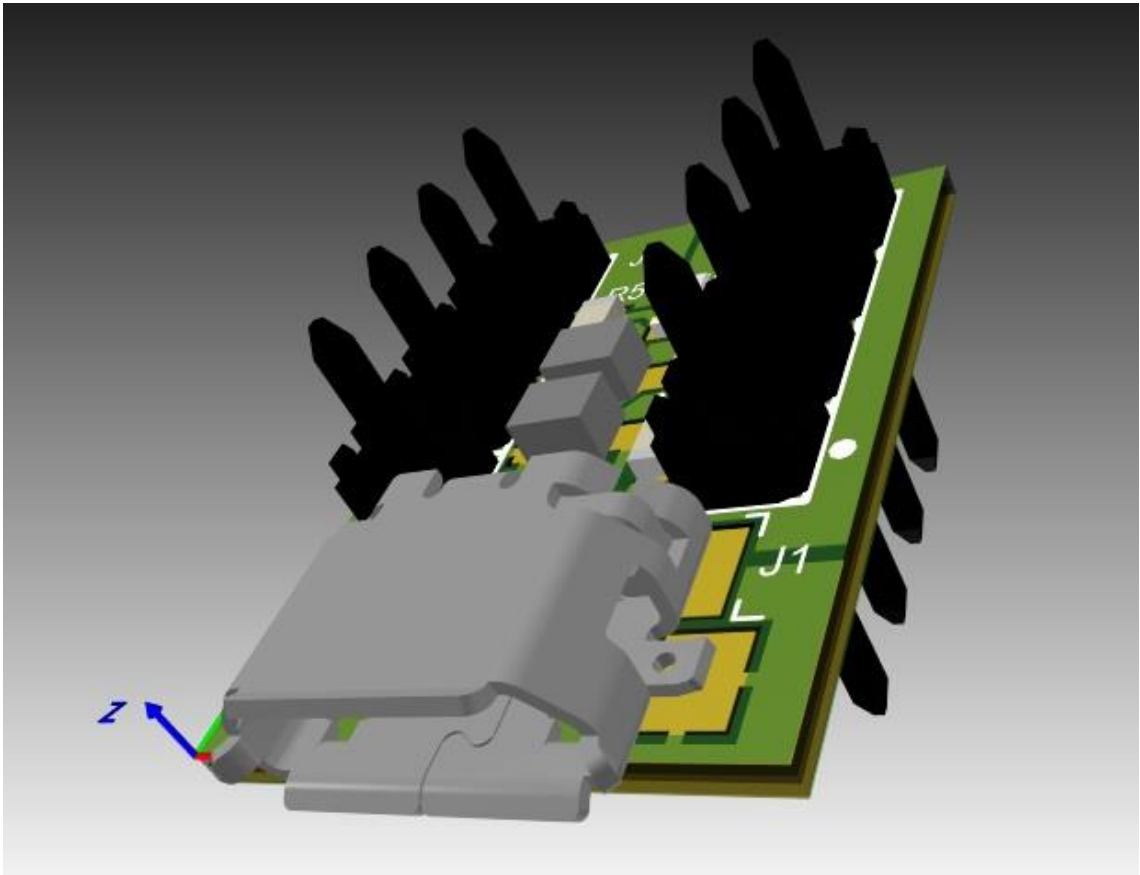
PERSPECTIVA DESDE ABAJO:

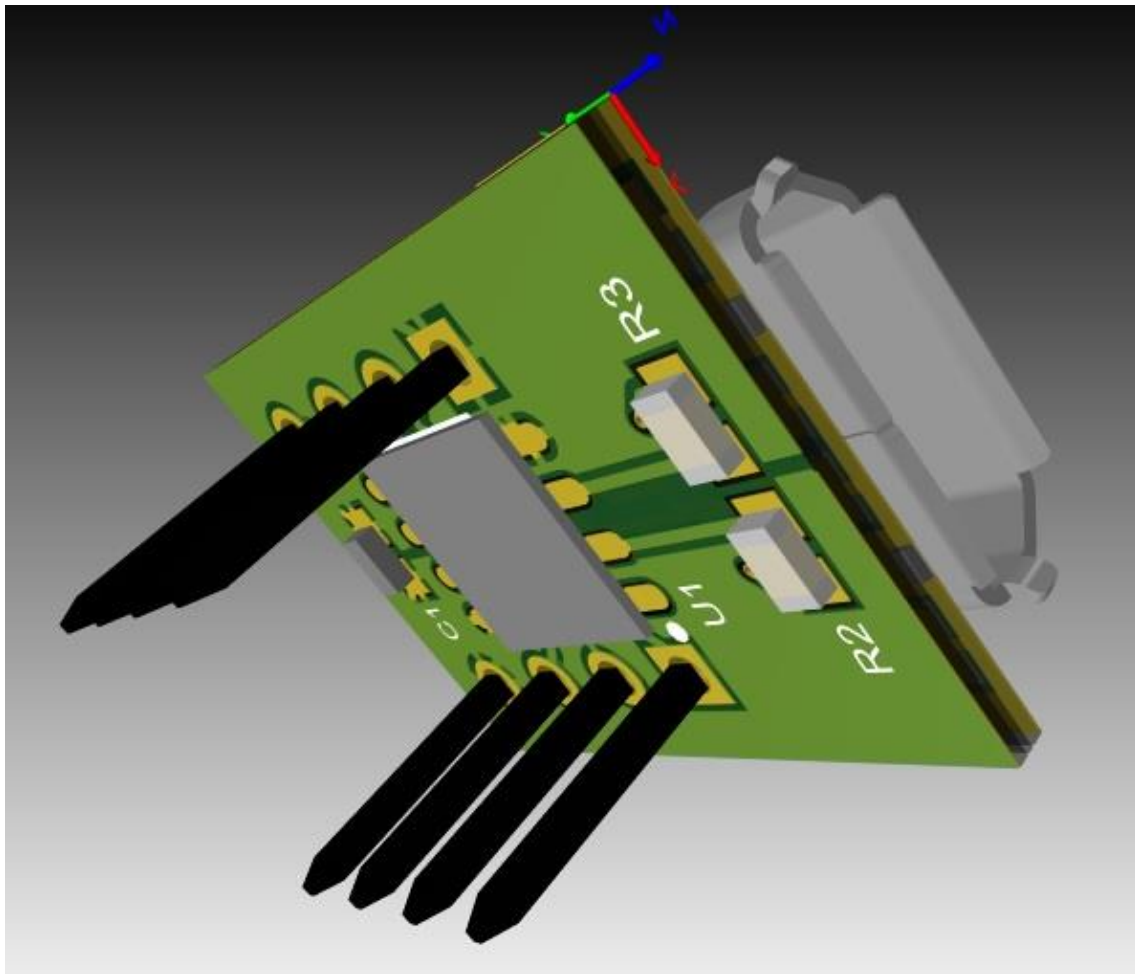


PERSPECTIVA LATERAL:



OTRAS PERSPECTIVAS:





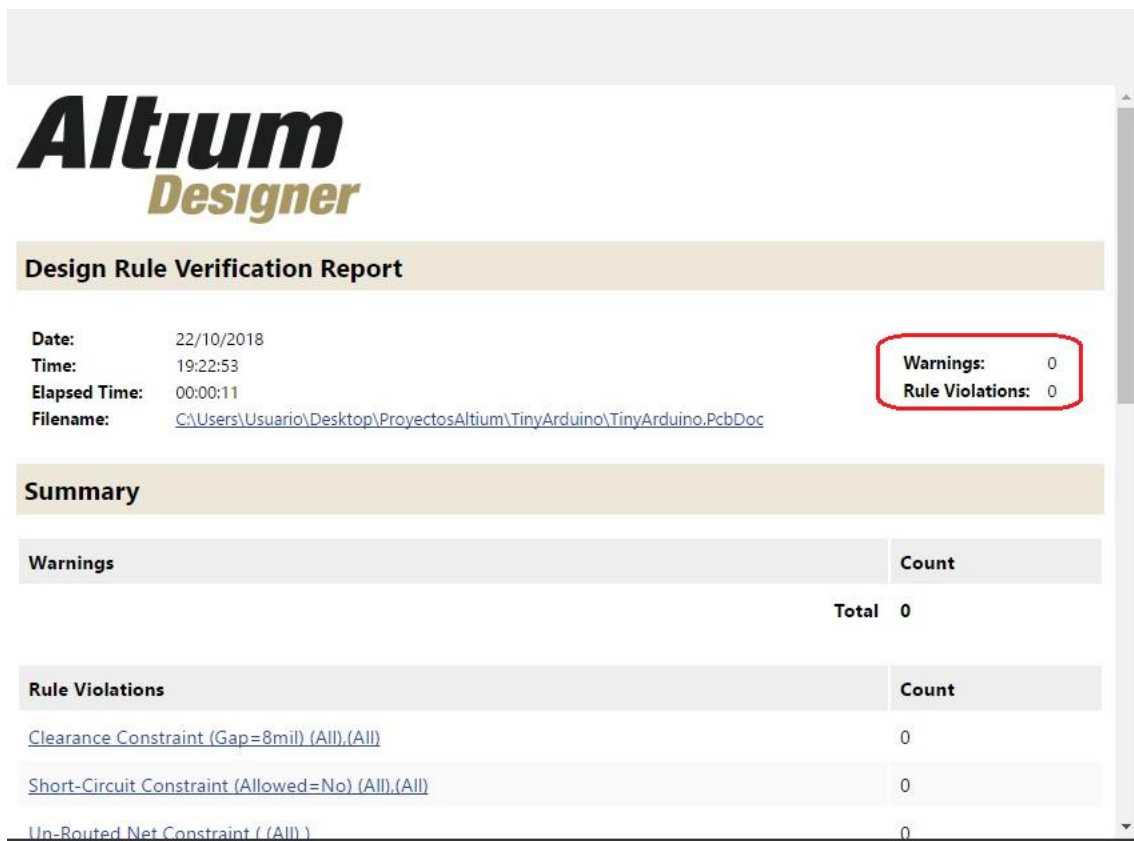
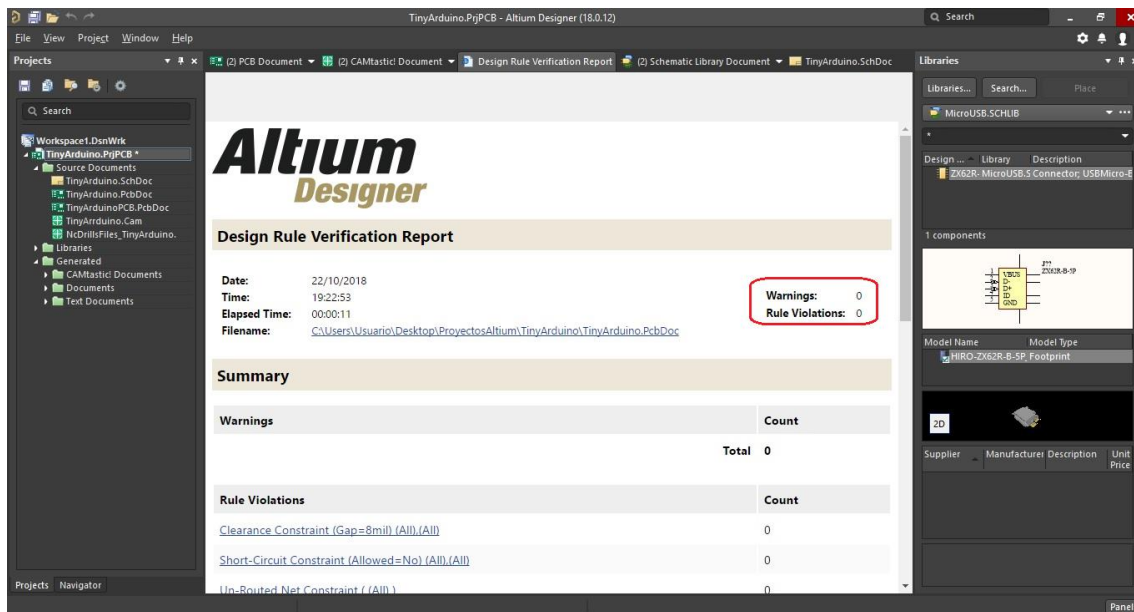
ANÁLISIS TIPO DRC (Design Rule Check o cheque de reglas de diseño):

La primera vez que le hice un análisis DRC tuve más de 70 errores. Esto es porque las restricciones de diseño que vienen por defecto en Altium Designer no son las adecuadas para un PCB tan pequeño y abigarrado. Prueba de ello es que la mayoría eran de tipo “Minimum Solder Mask Sliver” consecuencia directa de que los footprint – propuestos por vendedores como Digikey o RS Online – incumplían esas restricciones.

Para resolver esto fui buscando en Internet los mínimos que piden los fabricantes y les fui poniendo cantidades algo superiores o esas mismos.

Por ejemplo, el mínimo clearance (entre pad y pad, pista y pad, pista y pista ...) permitido es de 8 mils (o milipulgadas). En este caso le puse exactamente ese mínimo en las reglas de diseño. En el caso del mínimo permitido de espacio entre silk y pad era 0,05 mm (creo recordar), en mils aproximadamente 1,9 o redondeando 2, aquí yo puse 3 mils.

Finalmente:



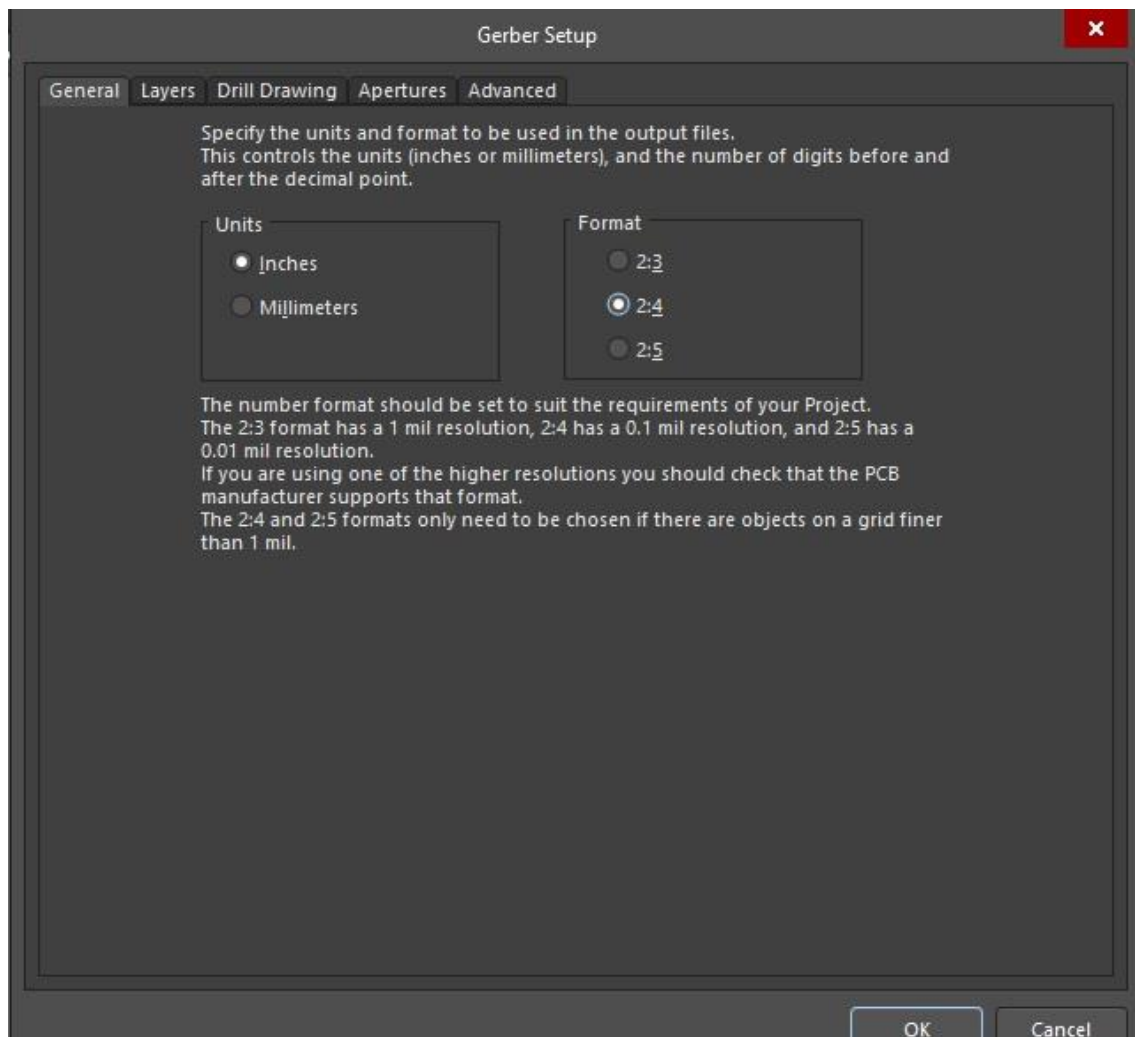
Es decir, no hay errores o violaciones de las reglas de diseño (incluido eléctricas, pistas no ruteadas) y ni siquiera avisos, advertencias o warnings.

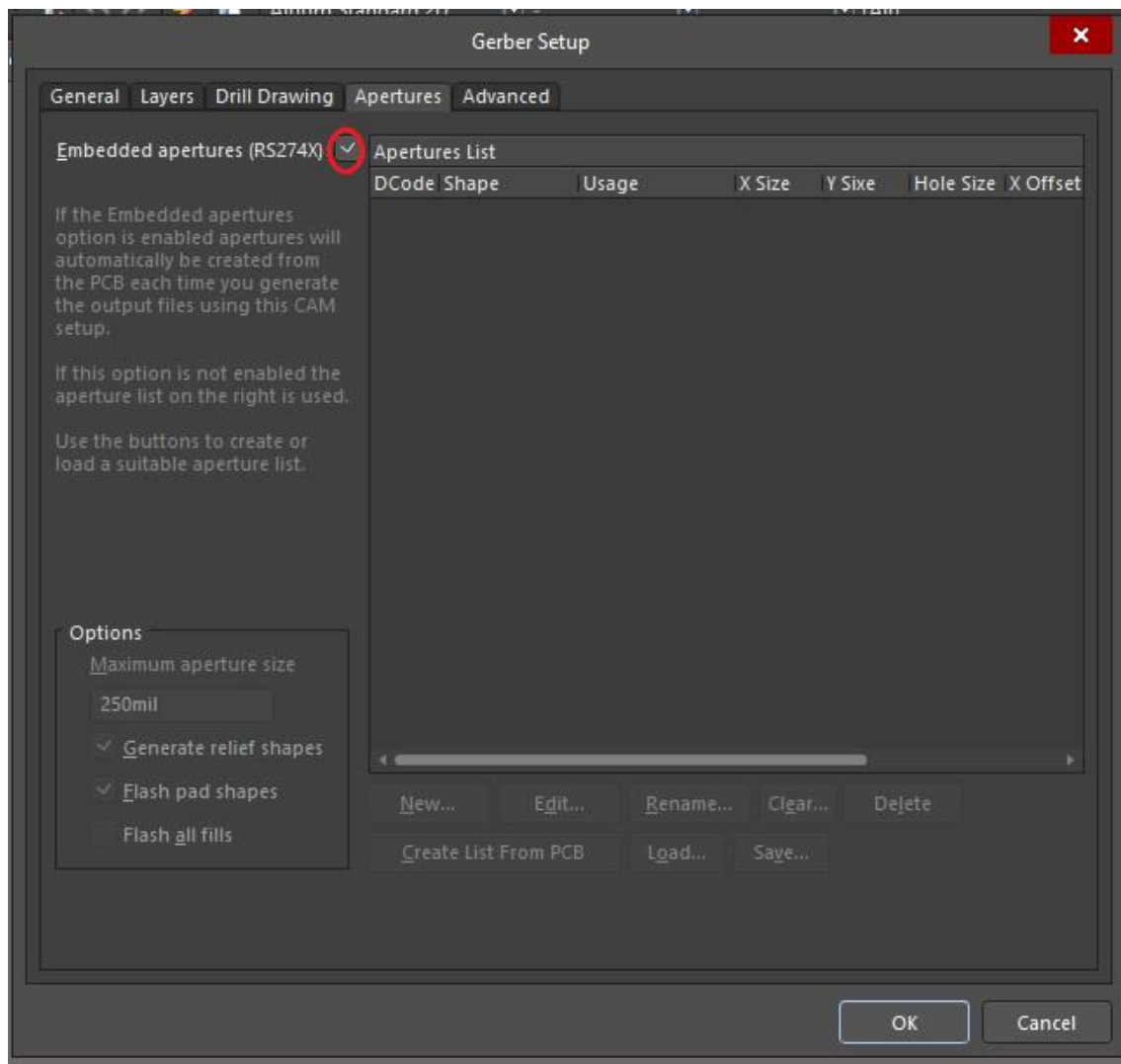
FABRICATION OUTPUTS (Archivos Gerber y NC Drills Files):

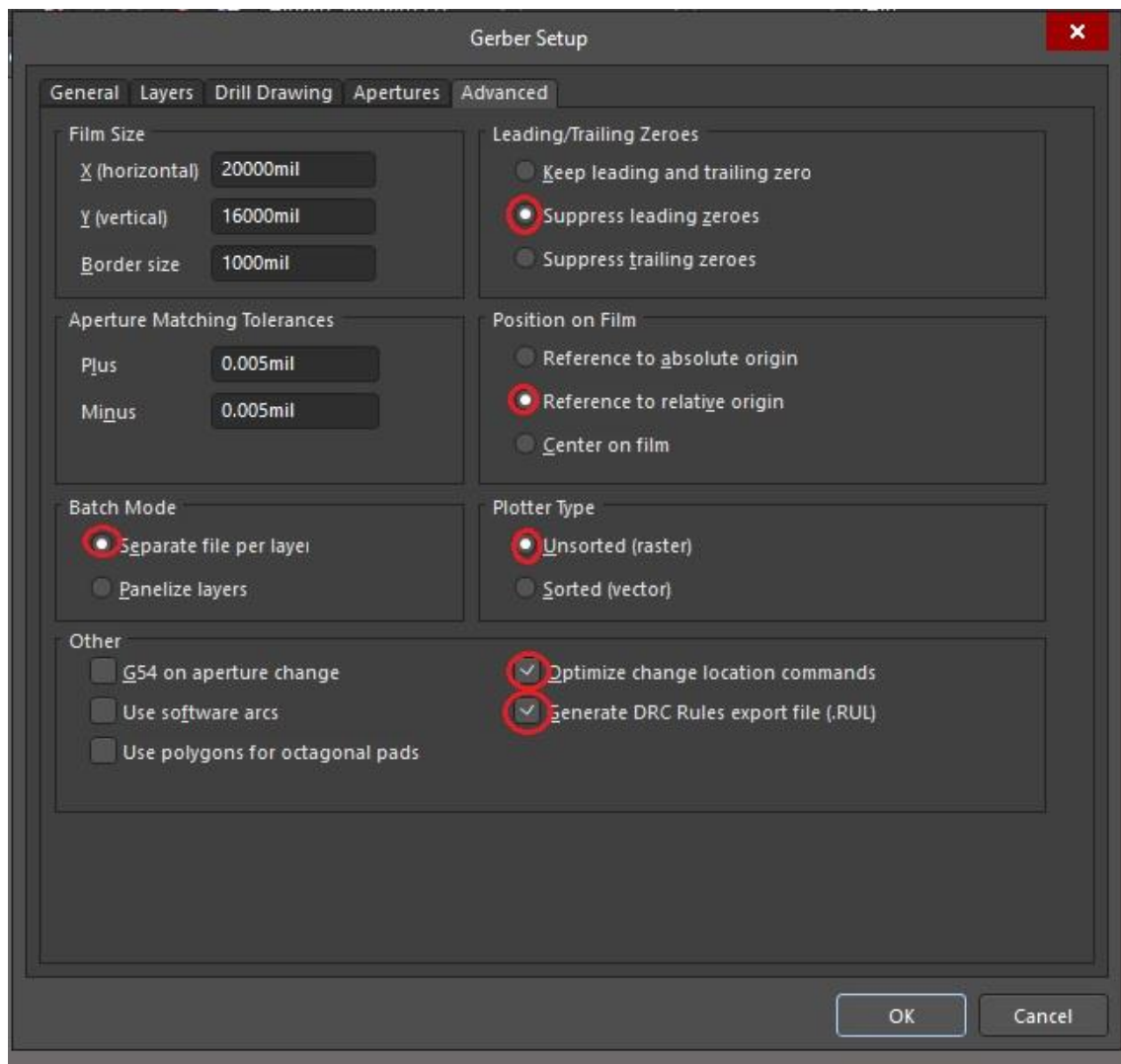
Archivos Gerber:

Hay distintas formas de obtener los archivos Gerber en la versión 18 (preferentemente en formato RS274X), la que yo estoy más acostumbrado a usar es clic en menú file, clic en fabricatio outputs, clic en Gerber Files:

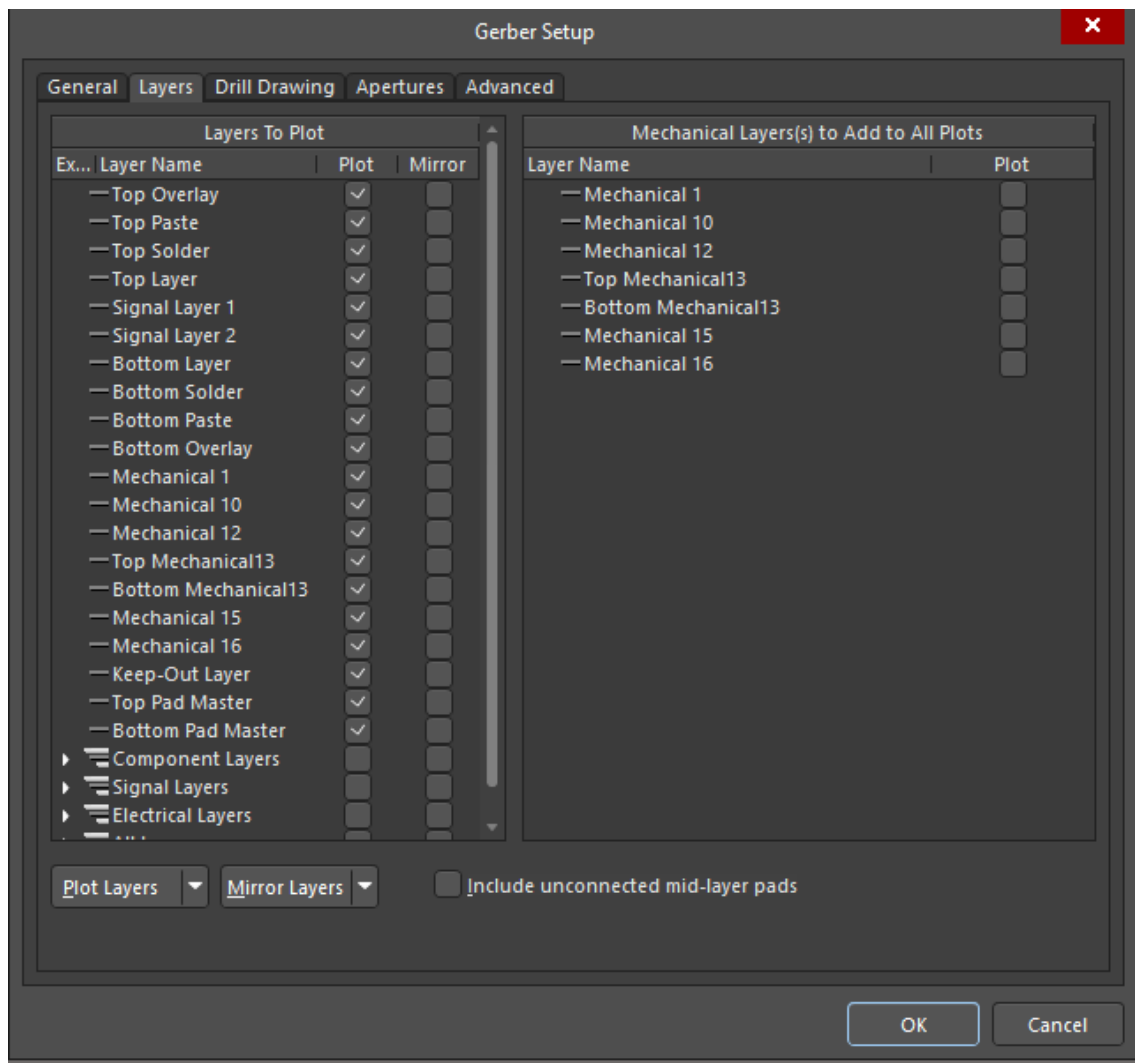
Menú / File / Fabrication Outputs / Gerber Files





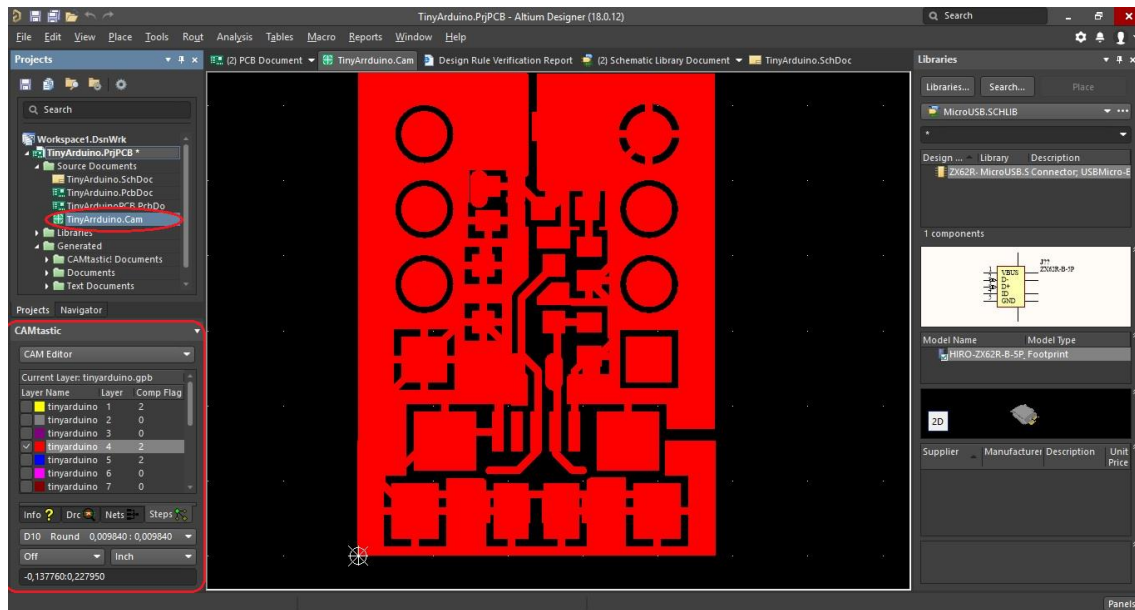


En esta ocasión el PCB es tan pequeño que no resultaría práctico pedir al fabricante que te haga la placa y luego soldar los componentes, por eso hay que activar las capas para el proceso de soldadura y el de ensamble.

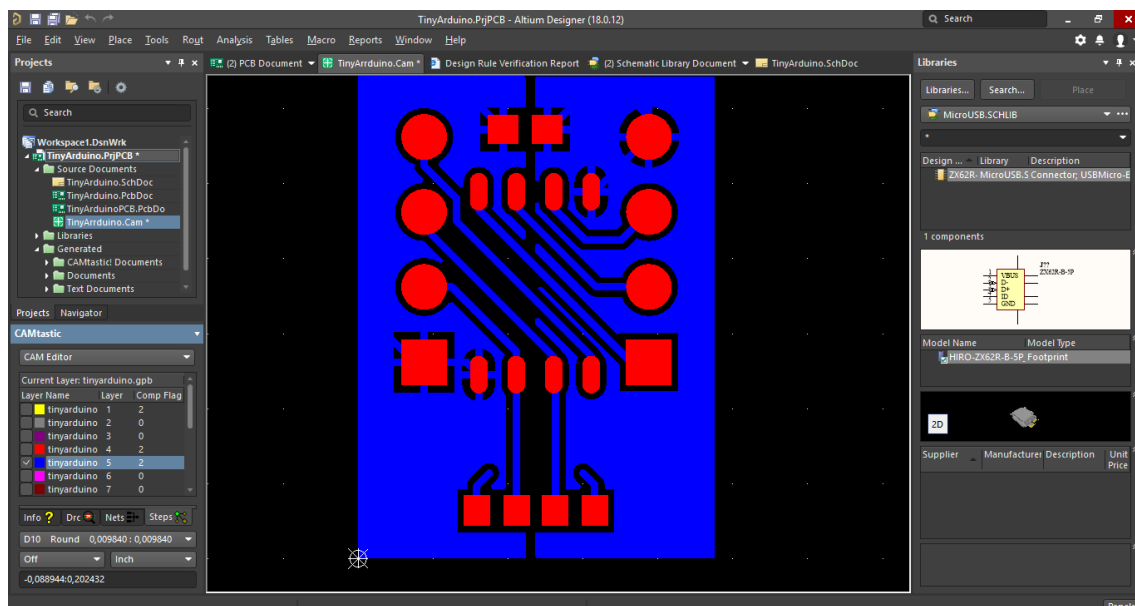


Clic en OK y automáticamente se genera una carpeta llamada “Project Output” dentro de la carpeta de nuestro proyecto con los archivos gerber.

Además también se generan archivos con extensión .Cam para poder visualizar y revisar posibles errores antes de enviar el PCB a fabricar.



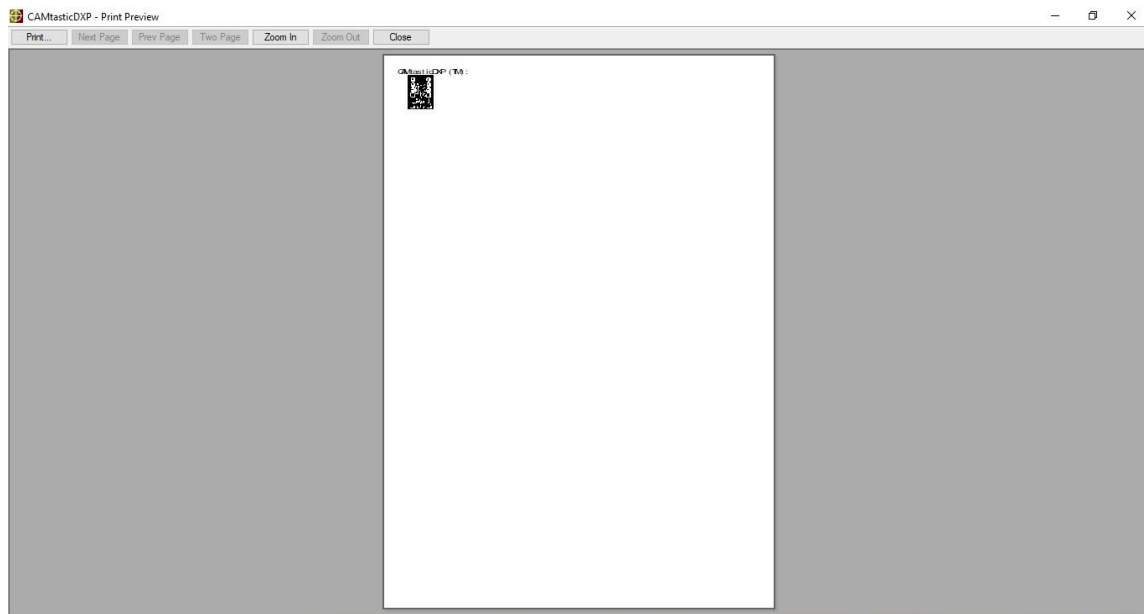
Activando y desactivando las distintas capas en el panel Camtastic a la izquierda del interfaz de Altium (bajo Projects y otras pestañas como Navigator), se pueden visualizar las distintas capas.



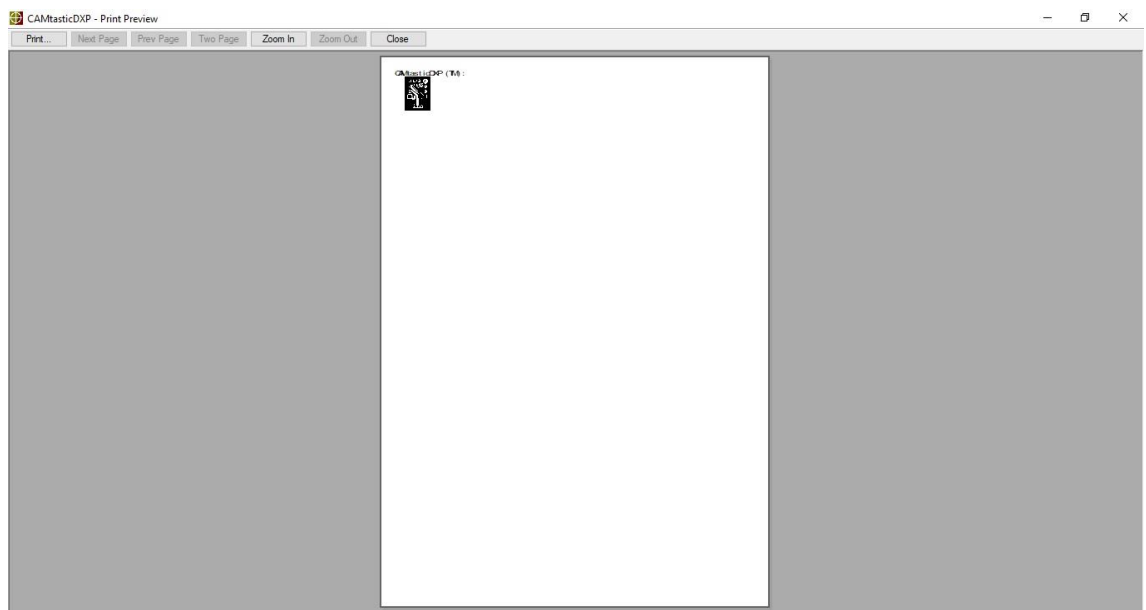
Y así sucesivamente.

También es una buena idea obtener una previsualización del PCB a su escala real:

Top Layer:



Bottom Layer:



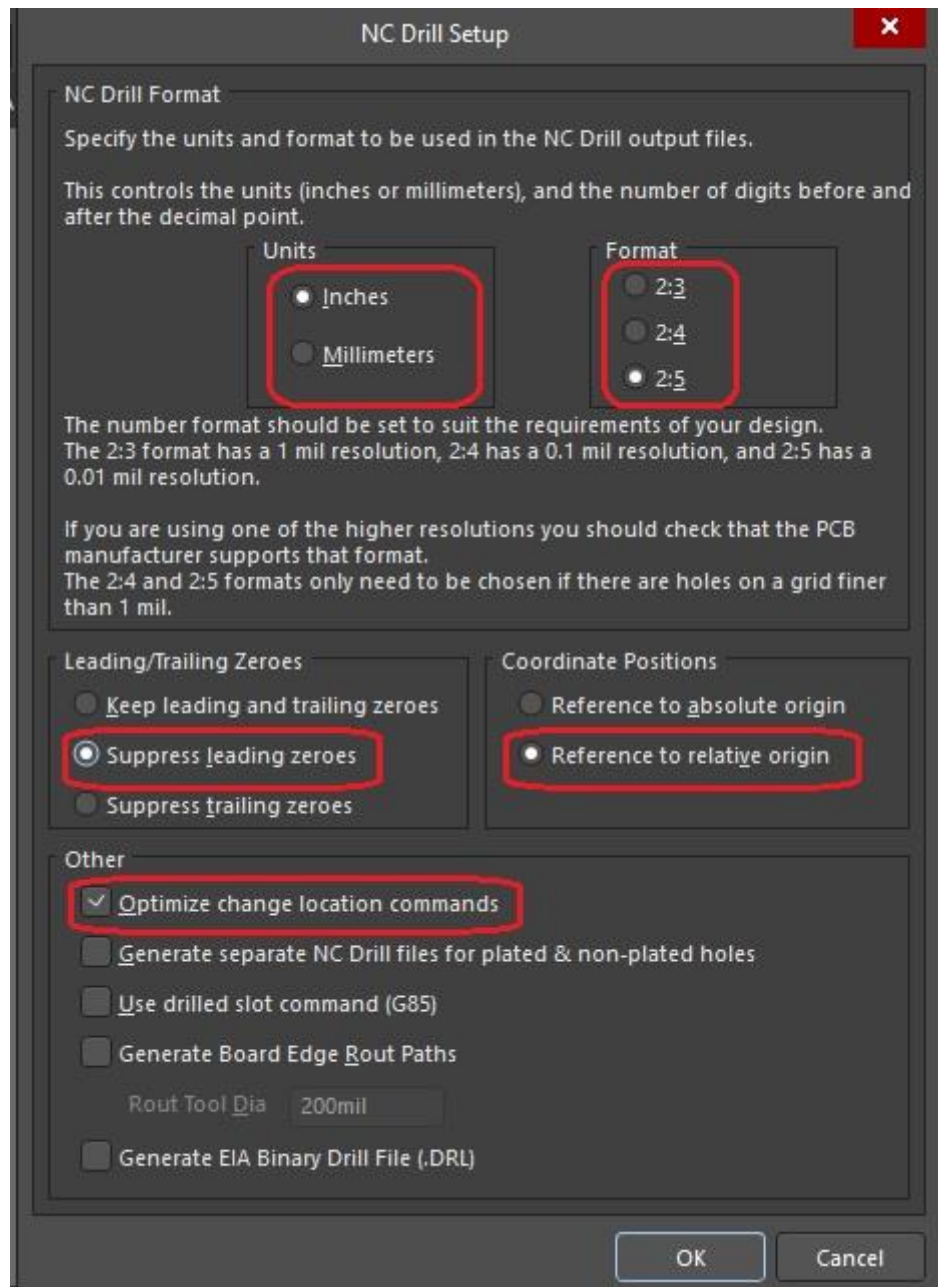
CMlasticDP (TM) :



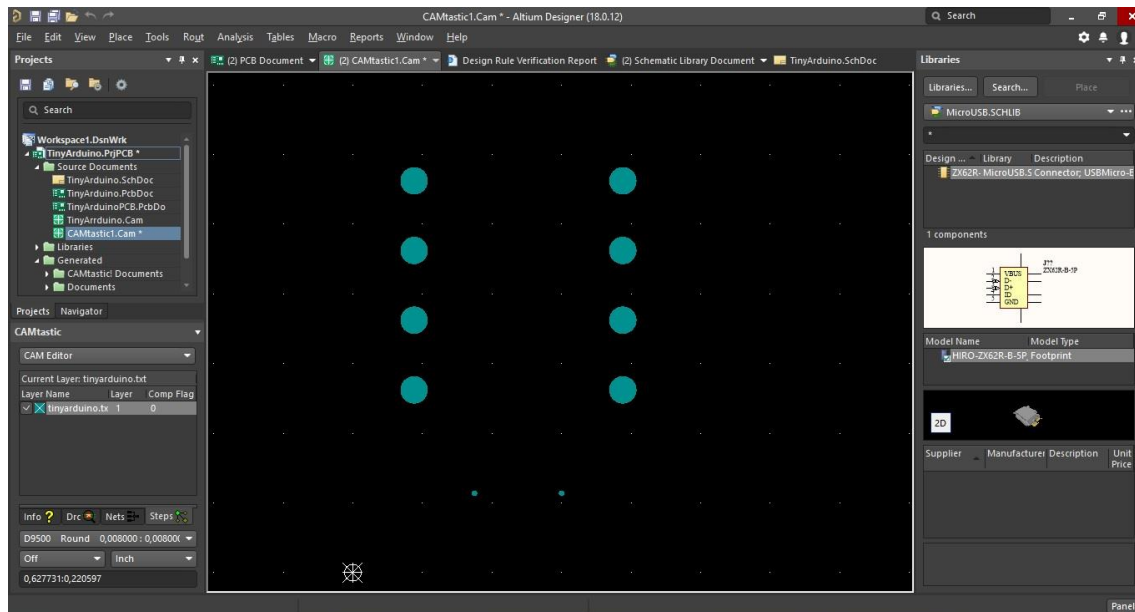
Es realmente pequeño, pero en el monitor se ve con las dimensiones adecuadas para encajarse en un protoboard, así que las dimensiones están bien.

NC Drills Files (información para el fabricante de los taladros del PCB):

Clic en File, Fabrication Output, NC Drill Files:



Clic OK y se han generado automáticamente dentro de la carpeta del proyecto e inmediatamente se visualiza:



Se puede observar que no hay muchos drills o taladros (bastante menos que con el autoruteo y con multicapa), reducir el número de taladros es siempre deseable ya que abarata la fabricación del PCB.

Bill Of Materials (BOM):

Además de adjuntar este documento adjunto la hoja Excel con el BOM. No obstante, muestro un par de capturas de pantalla a continuación.

TinyArduinoBOM (Modo de compatibilidad) - Excel

Footprint	Comment	LibRef	Designator	Description	Quantity
CAPC1608X9	AVX Interconnect	CMP-19299424-3	C1	CAP CER 0.1UF 16V 5% X7R 0603	1
PCB-kuo5gyk	Hirose ZX62R-B	ZX62R-B-5P	CN1	copper, gold, series, pos, Connectors and	1
PCB-6tqbiewd	Diodes Inc. B054	CMP-992e50204	D1, D2	B0540WS Series 40 V 0.5 A Schottky Barr	2
AVAG-HSMX	Avago HSMG-C1	HSMG-C190	DS1	LED 570NM GREEN DIFF 0603 SMD	1
PCB-mruwntk	Molex 90120-078	90120-0764	J1, J2	2.54mm (.100") Pitch C-Grid III? Header, Si	2
RESC1609X5	Vishay Dale CRC	CMP-1857175-2	R1	RES SMD 1.5K OHM 1% 1/10W 0603	1
RESC1609X5	Vishay Dale CRC	CMP-1866767-2	R2, R3	RES SMD 68 OHM 5% 1/10W 0603	2
RESC1609X5	Vishay Dale CRC	CMP-3855966-2	R4	RES SMD 390 OHM 1% 1/10W 0603	1
RESC1609X5	Vishay CRCV06	CMP-1855984-6	R5	Resistor, Thick Film, 0 Ohms, 0.1 W, 0 Oh	1
8S2_L	ATTiny85-20SU	ATTINY85-20SU	U1	8-bit AVR Microcontroller, 20MHz, 2.7-5.5V	1
					13

Approved: Notes

BOM Report

Footprint	Comment	LibRef	Designator	Description	Quantity
CAPC1608X90X35NL15T15	AVX Interconnect / Elco 0603YC104JAT2A	CMP-19299424-3	C1	CAP CER 0.1UF 16V 5% X7R 0603	1
PCB-kuo5gykd7jvbo0o0jro3-1	Hirose ZX62R-B-5P	ZX62R-B-5P	CN1	copper, gold, series, pos, Connectors and A	1
PCB-6tqbiewd2diqb4h5r69p-1	Diodes Inc. B0540WS-7	CMP-992e5020441546e9-1	D1, D2	B0540WS Series 40 V 0.5 A Schottky Barr	2
AVAG-HSMX-C190	Avago HSMG-C190	HSMG-C190	DS1	LED 570NM GREEN DIFF 0603 SMD	1
PCB-mruwntkvy73mrw75dg9m-1	Molex 90120-0764	90120-0764	J1, J2	2.54mm (.100") Pitch C-Grid III? Header, Si	2
RESC1609X50X30LL10T20	Vishay Dale CRCW06031K50FKEA	CMP-1857175-2	R1	RES SMD 1.5K OHM 1% 1/10W 0603	1
RESC1609X50X30ML10T20	Vishay Dale CRCW060368R0JNEA	CMP-1866767-2	R2, R3	RES SMD 68 OHM 5% 1/10W 0603	2
RESC1609X50X30LL10T20	Vishay Dale CRCW0603390RFKEA	CMP-3855866-2	R4	RES SMD 390 OHM 1% 1/10W 0603	1
RESC1609X50X30NL10T20	Vishay CRCW06030000Z0EA	CMP-1855984-6	R5	Resistor; Thick Film; 0 Ohms; 0.1 W; 0 Oh	1
8S2_L	ATtiny85-20SU	ATTINY85-20SU	U1	8-bit AVR Microcontroller, 20MHz, 2.7-5.5V	1
					13

Hay una opción, al hacer las librerías en Altium Designer, en que puedes añadir links del vendedor y los precios. Como no la añadí no se muestra en el documento Excel. De todas formas, se podría añadir dos columnas a mano. Dicho esto, creo que esta documentación cumple con el objetivo que persigo que es demostrar de alguna manera que me manejo con Altium Designer y los PCBs.

Gracias por la atención.