Benemérita Universidad Autónoma de Puebla Facultad de Ciencias de la Electrónica Área de Sistemas Digitales



Introducción

- Sistema de Cómputo
 - Hardware
 - Arquitectura de Computadoras
 - Organización de Computadoras
 - Software
 - Usuarios
- Historia

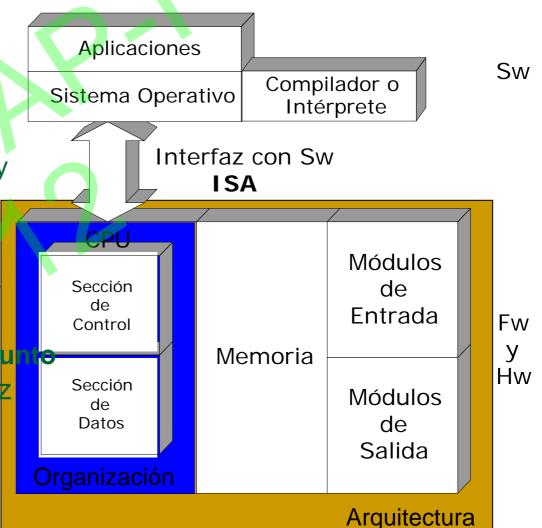
Sistema de Cómputo (SC)

SC=Sw+Fw+Hw

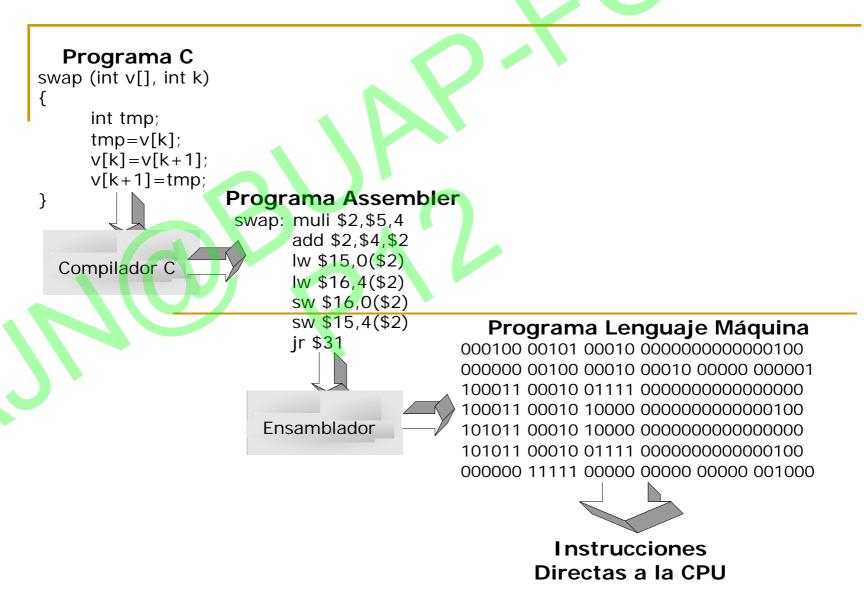
Desde 1946 los componentes son:

CPU: secciones control y datos

- Memoria
- Módulos Entrada
- Módulos Salida
- ISA (Arquitectura de Conjunio de Instrucciones) : Interfazente entre Hw y Sw

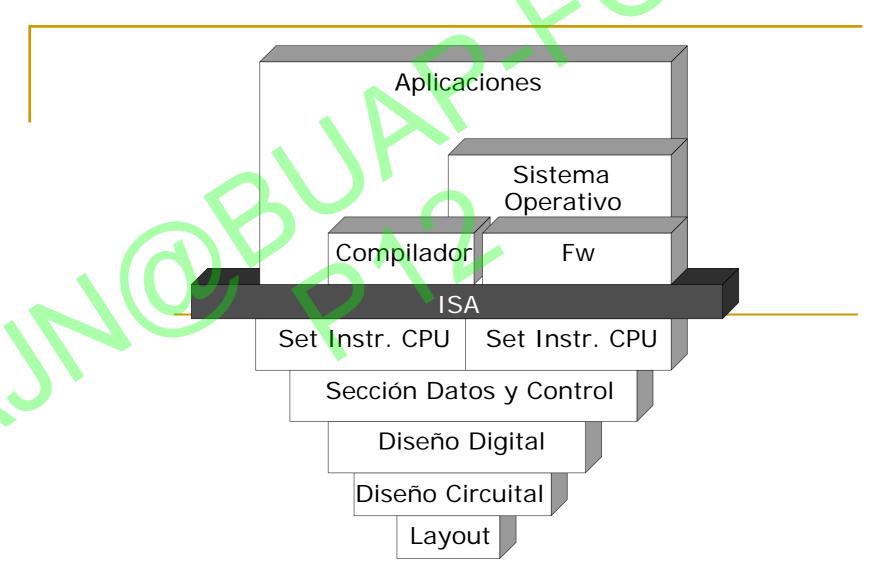


Sistema de Cómputo (Software)



Conceptos de Máquinas

- Máquina Virtual: Abstracción que representa un sistema de cómputo desde algún punto de vista. Tiene asociado un Traductor(lenguaje).
 - Ej: Java VM, VMWare, PlayStation Emulator, MaMe32, XP VM.
- Máquina Multinivel: La representación de un sistema de cómputo estructurado en niveles de máquinas virtuales, donde el n-ésimo nivel es soportado por el (n-1)-ésimo.
 - Ej: Juegos N64 corriendo sobre emulador N64 y emulador N64 corriendo sobre PC.



- Arquitectura de computadoras: Comportamiento del hardware SC con visión top-down y/o bottom-up.
 - Niveles de abstracción
 - Diseño, modelado y evaluación
- Arquitectura de Computadora
 - = Hw(Periféricos) + ISA + Organización(CPU)

 Arquitectura de Conjunto de Instrucciones (ISA): atributos de un SC desde el punto de vista del programador.

"la estructura conceptual y comportamiento funcional del SC, es independiente de la implantación"

- Capa de Sw que permite utilizar el Hw
- Interfaz crítica:
 - Conjunto de instrucciones, codificación, representación y formato
 - Modos de direccionamiento y acceso a datos e instrucciones
 - Condiciones especiales

Ventaja:

- Diferentes implantaciones para una misma arquitectura
 - Dos CPUs diferentes pueden tener "el mismo" conjunto de instrucciones.
 - Ej. Pentium, Pentium II, Pentium III, Pentium IV.
 - Como consecuencia se ejecutan los mismos programas.

Desventaja:

- A veces dificulta la innovación
 - Compatibilidad con versiones anteriores.
 - Ej. 486, Pentium, Pentium MMX, Pentium II, Pentium III, Pentium IV.

- Problemática de diseño:
 - ¿Cuántas instrucciones proveerá la ISA?
 - ¿Qué tan poderosas serán?
 - ¿Qué y cuántos formas para transferir la información?
- Alternativas de implantación:
 - RISC: conjunto de instrucciones reducidas.
 - Diseño más simple
 - CPU más rápida
 - Requiere de muchas instrucciones para implantar instrucciones de alto nivel
 - CISC: conjunto de instrucciones complejas.
 - Diseño más complejo
 - CPU más lenta
 - Instrucciones más poderosas

Ejemplos ISA:

- Digital Alpha (v1, v3)
 1992-97
- □ HP PA-RISC (v1.1, v2.0) 1986-96
- Sun Sparc (v7,v8, v9, Ultra) 1987-
- **SGI MIPS** (MIPS I, II, III, IV, V) 1986-96
- □ x86 u 80x86 (x86, Pentiums, AMDs) 1978-

Formatos de Instrucciones

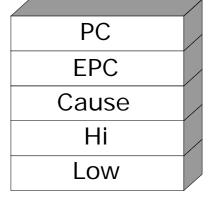
Opcode	Rs	Rt	Rd	Shamt	Func
Opcode	Rs	Rt	Immediate		
Opcode	Label				

ISA MIPS R2000/3000

- Tipos de Instrucciones:
 - Load/Store (/w/Sw)
 - Cálculo (add)
 - Saltos absolutos y condicionales (j/beq)
 - Punto flotante (add.f)
 - Especiales (slt, nop)

Algunos Registros

Registros 0-31 32b c/u R0,...,R31



Formato de Instrucciones Prefix Opcode ModR/M SIB Displacement Immediate

- ISA Intel 80x86
 - Tipos de Instrucciones:
 - Load/Store (mov)
 - Cálculo (add)
 - Saltos absolutos y condicionales (jmp/jcc)
 - Punto flotante (addss)
 - Especiales (loop, call)

Algunos Registros

8 ó 12 Registros Propósito General 16 ó 32b c/u AX,BX,CX...

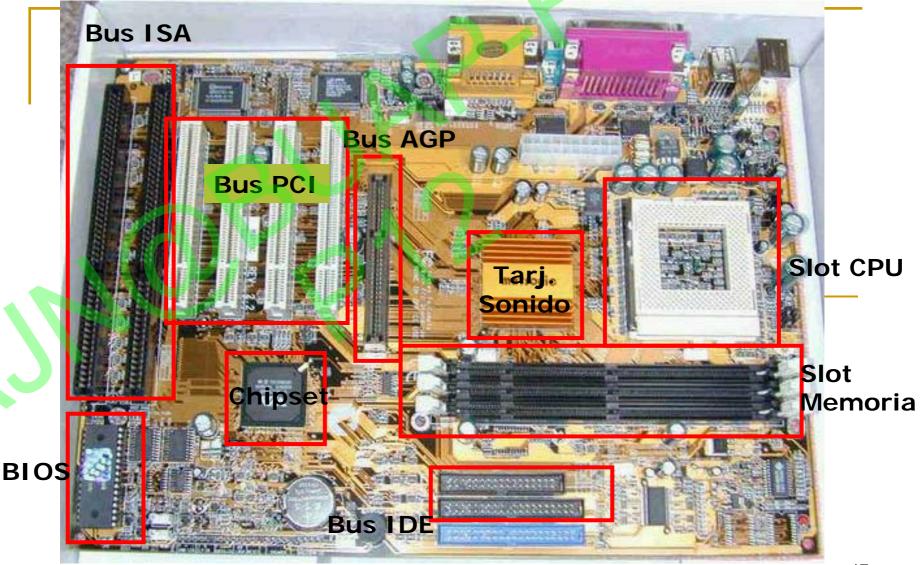
	/
IP	
CS	
DS	
ES	
SS	

```
Programa en C
unsigned int gcd(unsigned int a, unsigned int b)
  if (a == 0 \&\& b == 0)
     b = 1;
  else
     if(b == 0)
          b = a;
    else
      if (a != 0)
          while (a != b)
             if (a <b)
               b = b-a;
             else
               a = a-b;
   return b;
```

```
Programa en Ensamblador x86
gcd:
      neg
           eax
           L3
L1:
      neg
             eax
      xchg eax,edx
L2:
      sub
            eax,edx
L3:
      add
            eax,edx
            L4
      jne
      inc
            eax
L4:
      ret
```

```
Programa en Ensamblador MIPS
       bne $10,$0,L1
gcd:
       bne $11,$0,L1
       addi $11,$0,1
       j End
       bne $11,$0,L2
L1:
        add $11,$10,$0
       j End
       beg $10,$0,End
Loop:
       blt $10,$11,L3
       sub $10,$10,$11
       j LoopC
       sub $11,$11,$10
L3:
LoopC: bne $10,$11,Loop
       jr $31
End:
```

Ejemplo de Arquitectura de Computadora



- Organización de Máquina: forma de interconectar las distintas partes de Hw que componen un CPU para ejecutar la ISA.
 - Estructura y función de las unidades funcionales
 (FU) del CPU: Registros, ALU, Buses, etc.
 - Forma de interconexión de los componentes (FU).
 - Cómo circula la información (DataPath) entre los componentes para resolver un problema.
 - Lógica y medios de CONTROL del flujo de información.
 - Coordinación de las FU para implementar la ISA.

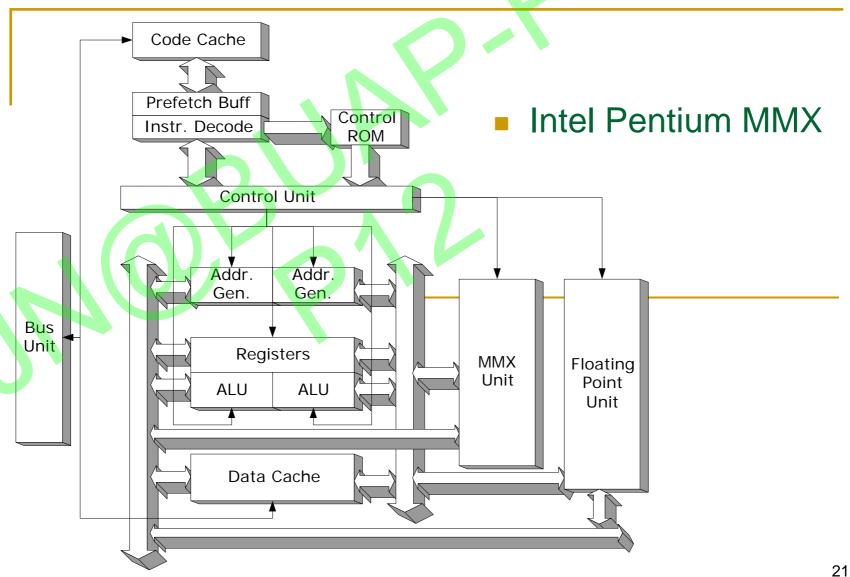
- Ej: Para la ISA: Intel x86
 - Organización 1: Intel Pentium
 - Organización 2: Intel Pentium II
 - Organización 3: Intel Pentium III
 - Organización 4: Intel Pentium IV
 - Organización 5: Intel Celeron
 - Organización 6: AMD K5
 - Organización 7: AMD K6
 - Organización 8: AMD Athlon
 - Organización 9: AMD Duron

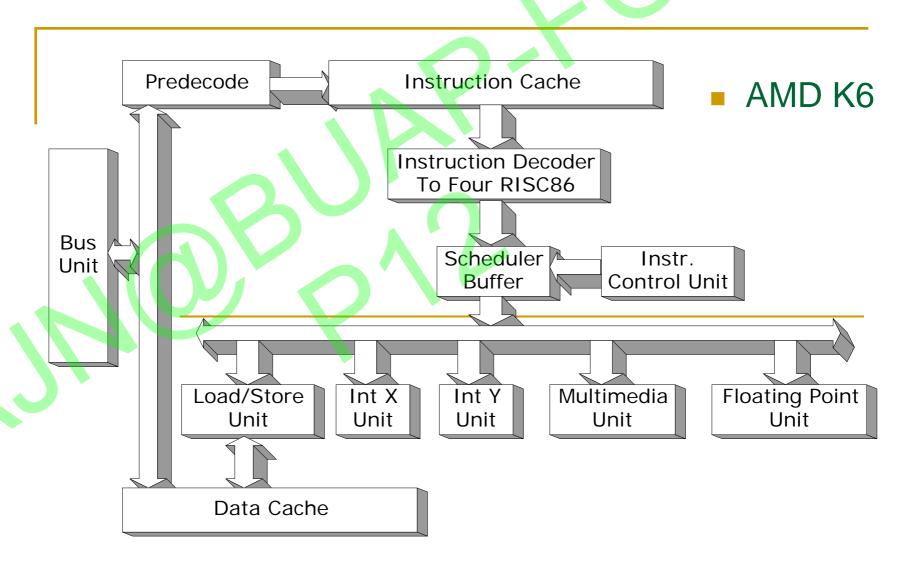




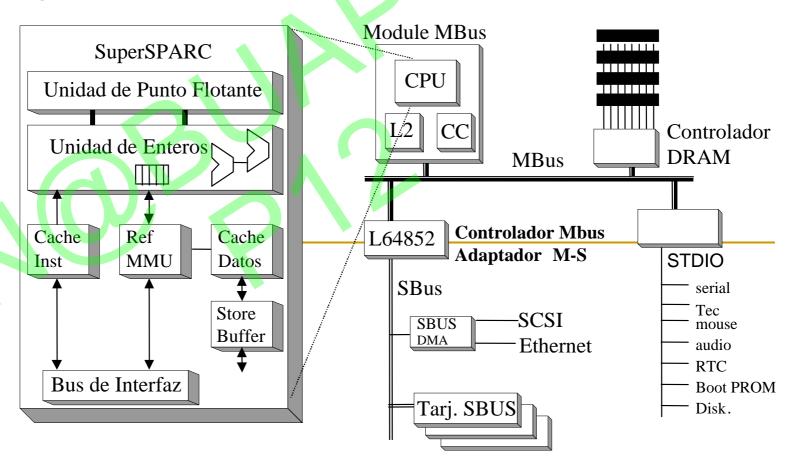








Organización Sun SparcStation 20

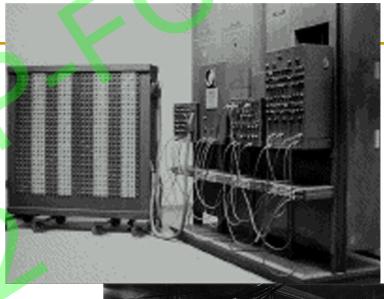


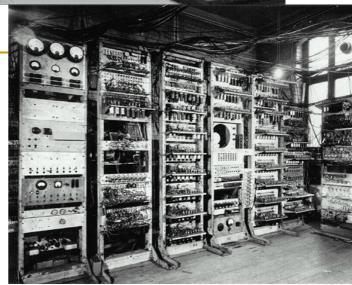
- Generación 0: Dispositivos Mecánicos (1642 - 1945)
 - Pascal (1642): suma y resta
 - Von Leibniz (1672): multiplicación y división
 - Babbage (1792 1871): máquina diferencial y máquina analítica
 - 1930 1944: máquinas electromagnéticas, aritmética binaria, Aiken: Mark I y Mark II





- Generación 1: Tubos de Vacío (1945 - 1955)
 - ENIAC (1946):
 - 18000 tubos
 - 1500 relés
 - 30 toneladas
 - 140 KWatts
 - EDSAC, JOHNIAC, ILLIAC, MANIAC, WEIZAC, EDVAC
 - IAS: originó la arquitectura de von Neumann.
 - Programa representado digitalmente, almacenado en memoria junto a datos
 - Organización de máquinas contemporáneas





- Generación 2: Transistores (1955 1965)
 - DEC PDP-1 (1961): 4 KBy memoria, 18 bits, 5 ms.
 - IBM 7090, 7094: 32K memoria, 36 bits, 2 ms.
 - IBM 1401 aplicaciones comerciales 4 KBy
 - CDC 6600 (1964): alto desempeño en aplicaciones numéricas paralelismo interno en CPU
 - Burroughs B5000: diseñada para facilitar tarea al compilador





- Generación 3: Circuitos integrados (1965 1980)
 - IBM/360: familia de modelos compatibles (ISA diferente de implementación). Memoria de 250 nseg a 1 mseg, límite de 16 MBy. Multiprogramación.
 - DEC PDP-11: minicomputador precio/desempeño



- Generación 4: Circuitos VLSI (1980 - 199?)
 - PCs
 - Workstations
 - Mainframes
 - Supercomputadores
 - Redes de Computadores





- Generación 5:
 - ¿Microprocesadores ? (199? 20??)
 - Computadores realmente portables
 - ¿Uso masivo de computadores paralelos?
 - ¿Redes de computadores utilizadas como computadores paralelos?
 - ¿Sistemas completos en un chip?



