

## **Versión 261C.01**

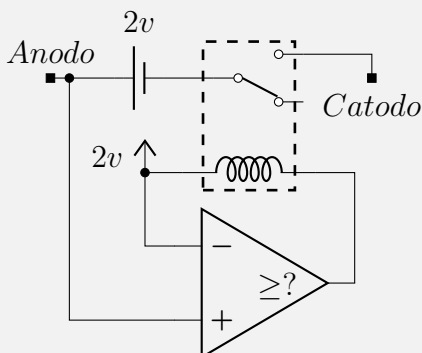
<b>Carrera: INGENIERÍA EN INFORMÁTICA</b>
<b>Asignatura:</b> 3631 - Fundamentos de sistemas embebidos
<b>Tema:</b> Semiconductores y tecnología de circuitos integrados
<b>Unidad:</b> 1.2 - 1.3
<b>Objetivo:</b> Comprender los conceptos básicos de semiconductores y las características de las señales digitales en circuitos integrados
<b>Competencias a desarrollar:</b> <ul style="list-style-type: none"><li>• Concepción, diseño y desarrollo de proyectos de ingeniería en informática.</li><li>• Gestión, planificación, ejecución y control de proyectos de ingeniería en informática.</li><li>• Utilización de técnicas y herramientas de aplicación en la ingeniería en informática.</li><li>• Generación de desarrollos tecnológicos y/o innovaciones tecnológicas.</li><li>• Desarrollo de una actitud profesional emprendedora.</li><li>• Aprendizaje continuo</li><li>• Actuación profesional ética y responsable.</li><li>• Comunicación efectiva.</li><li>• Desempeño en equipos de trabajo.</li><li>• Identificación, formulación y resolución de problemas de ingeniería en informática</li></ul>
<b>Descripción de la actividad:</b> <ol style="list-style-type: none"><li>1. Tiempo estimado de resolución: 1 semana</li><li>2. Metodología: Ejercicios verificados en simuladores</li><li>3. Forma de entrega: No obligatoria</li><li>4. Metodología de corrección y feedback al alumno: Presencial y por Miel.</li></ol>

## B- Semiconductores

### Diodo Ideal vs Diodo Real

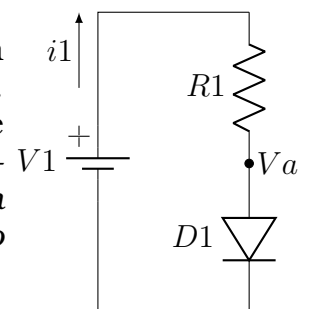
Dado que cada diodo tiene una curva que describe su funcionamiento, cada ejercicio indica si se utiliza un diodo real o un diodo ideal. Los ejercicios que se refieren al diodo ideal de 2V utilizan el siguiente subcircuito visto en la teoría. A continuación dejamos el texto del subcircuito para el simulador Falstad, que puede importarse en File > Import From Text , y luego una vez importado File > Create Subcircuit para poder incluirlo en Draw > Subcircuit.

```
$ 1 0.000005 10.20027730826997 50 5 50 5e-11
207 320 48 320 16 4 Anodo
207 464 32 464 64 4 Catodo
178 368 48 432 48 6 1 0.2 0.050000000004999653 0.05 1000000 0.02 20 0.015 0.005 1
v 368 48 320 48 0 0 40 2 0 0 0.5
R 368 80 336 80 0 0 40 2 0 0 0.5
401 368 128 432 128 1 8\15\15\1000000\4.661160346586257e-12\2\100000 2\20\100000000000\2.5 1\50
x 278 178 538 181 4 24 Diodo\Ideal\Simulado\2V
w 432 80 432 128 0
w 368 112 368 80 0
w 368 144 320 144 0
w 320 144 320 48 0
w 464 32 432 32 0
```



Recuerde que esto **NO ES UN DIODO** sino un subcircuito creado para "simular" un diodo ideal ya que el mismo no existe.

**B.1** Dado el siguiente circuito complete los valores que faltan en la tabla. El diodo  $D1$  equivale al diodo ideal de 2V simulado. Considerando que comercialmente se consiguen resistores de  $1/8W$ ,  $1/4W$ ,  $1/2W$ ,  $1W$ ,  $2W$ ,  $5W$ , indique el adecuado. *Nota: Recuerde que este diodo no conduce hasta no esta polarizado en directa con al menos 2V de diferencia de potencial entre ánodo y cátodo, luego se comporta como una llave ideal.*

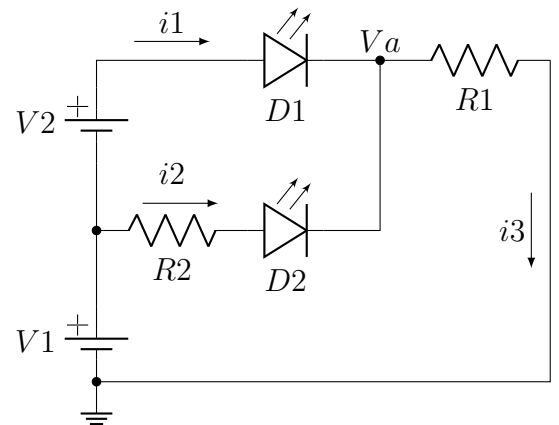


V1	R1	$i1$	Va	$V_{R1}$	$P_{R1}$	D1	$W_{res}$
5 V	$300\ \Omega$	10 mA	2 V	3 V	30 mW	2 V	$1/8W$
5 V		20 mA				2 V	
12 V				10 V	200 mW	2 V	
	$21,8\ k\Omega$			218 V		2 V	
1 V	$2\ \Omega$		1 V			2 V	

**B.2** Dado el circuito del punto **B.1** el diodo  $D1$  equivale al 1N4004 (diodo real). Encuentre los valores faltantes en la tabla. *Nota: tenga en cuenta que al ser un*

[illegible]

**B.6** Dado el siguiente circuito complete los valores que faltan en la tabla. Utilice el diodo ideal simulado de 2V para los LEDs  $D1$  y  $D2$ . Tenga en cuenta que las referencias a masa (GND) son tomadas desde el negativo de la fuente  $V1$ .

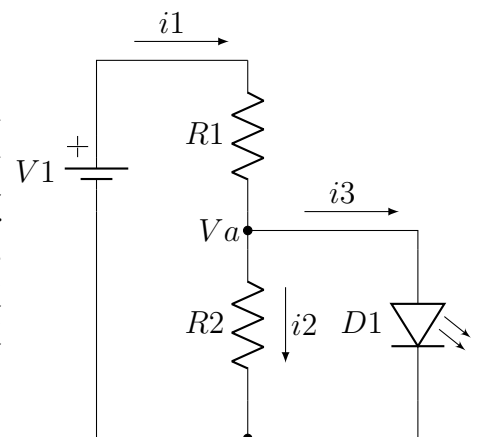


$V1$	$V2$	$i1$	$R1$	$i2$	$R2$	$Va$	$i3$
5 V	7 V	20 mA	500 $\Omega$	0 mA	150 $\Omega$	10 V	20 mA
5 V	5 V	15 mA			20 $\Omega$		
5 V	0 V		75 $\Omega$		0 $\Omega$		

**B.7** En el circuito del punto **B.6** se invierte el LED  $D2$ , es decir que ahora su ánodo se encuentra conectado a  $Va$  y su cátodo se encuentra conectado a  $R2$ . El resto se mantiene igual (sentido de corrientes, polaridad de fuentes, etc). Encuentre los valores que faltan en la tabla.

$V1$	$V2$	$i1$	$R1$	$i2$	$R2$	$Va$	$i3$
5 V	7 V		1 k $\Omega$	-10 mA			
0 V	7 V		1 k $\Omega$		300 $\Omega$		

**B.8** Dado el siguiente circuito complete los valores que faltan en la tabla. Utilice el diodo ideal simulado de 2V para el LED  $D1$ . *Nota: El valor de tensión en el punto  $Va$  es particularmente importante en este ejercicio. Analice el circuito considerando a priori que el diodo  $D1$  no es presente. Al encontrar  $Va$  se debe cumplir entonces que  $Va \geq 2V$  para que  $D1$  se encuentre polarizado en directa venciendo el umbral. Luego si eso ocurre, al existir del diodo el valor de  $Va$  va a estar forzado en 2V por el diodo*



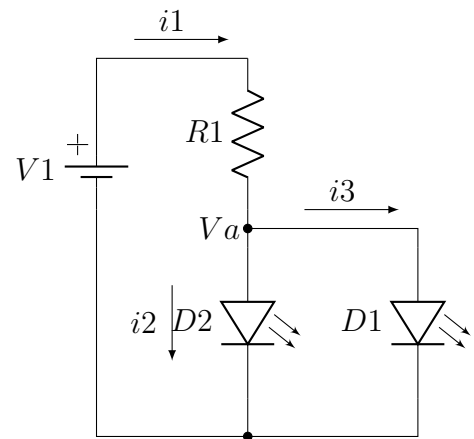
$V1$	$R1$	$R2$	$Va$	$i1$	$i2$	$i3$
5 V	100 $\Omega$	400 $\Omega$	2 V	30 mA	5 mA	25 mA
5 V	250 $\Omega$	250 $\Omega$				
5 V	400 $\Omega$	100 $\Omega$				
5 V	300 $\Omega$	200 $\Omega$				
5 V	200 $\Omega$	250 $\Omega$				

### Atención

Recuerde que utilizar diodos en paralelo dependiendo de una única resistencia es una mala idea. Los siguientes ejercicios están pensados para que reflexione acerca de esto. Intente razonar a priori que va a ocurrir con la corriente y que rama va a forzar el valor de tensión en el punto  $Va$

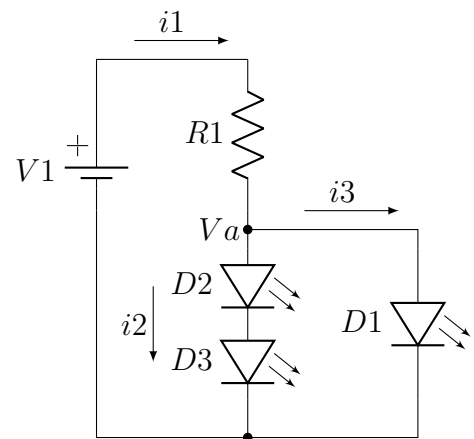
**B.9** Dado el siguiente circuito complete los valores que faltan en la tabla. El diodo  $D1$  equivale al diodo simulado de 2V mientras que  $D2$  equivale a default-led.

$V1$	$R1$	$V_a$	$i1$	$i2$	$i3$
5 V	320 $\Omega$	1,785 mV	10 mA	0 mA	10 mA
5 V	640 $\Omega$	1,72 mV			

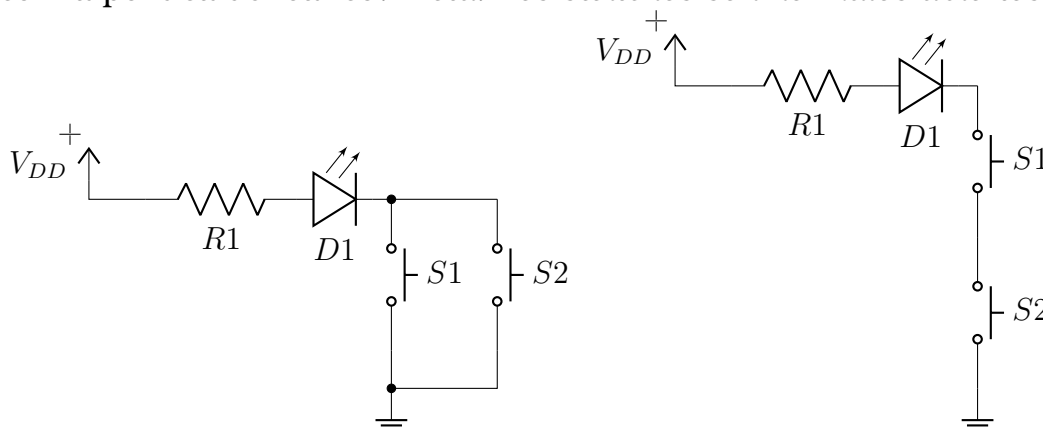


**B.10** Dado el siguiente circuito complete los valores que faltan en la tabla. El diodo  $D1$  equivale al diodo simulado de 2V mientras que  $D2$  y  $D3$  equivale a default-led.

$V1$	$R1$	$V_a$	$i1$	$i2$	$i3$
5 V	300 $\Omega$				





**B.11** Como política de seguridad para el ingreso a cajas de seguridad, un banco requiere que haya dos guardias presentes para habilitar el ingreso. El ingreso habilitado se indica con un diodo LED. Cuando el mismo se enciende el ingreso está habilitado. Cuando el LED está apagado el ingreso está impedido. Los guardias informan su disponibilidad presionando botones en el circuito. El guardia uno presiona  $S1$  y el guardia dos presiona  $S2$ . Considerando que ambos guardias tienen que estar presentes, ¿cuál de los siguientes circuitos cumple con la política del banco? *Nota: Los switches son normales abiertos.*



**B.12** Diseñe una lógica donde el LED está siempre encendido salvo que uno de los dos guardias decida apagarlo.

**B.13** Diseñe una lógica donde el LED está siempre encendido salvo que ambos guardias decidan presionar sus respectivos pulsadores.

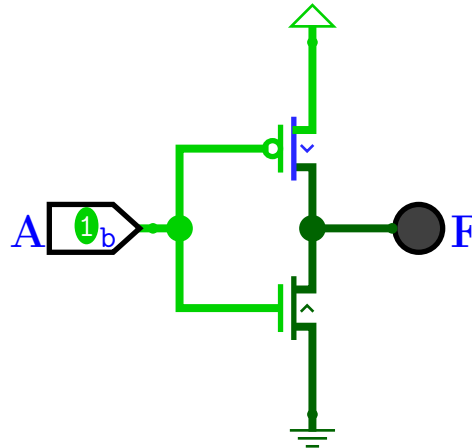
**B.14** Utilizando logisim-evolution, dispone de los siguientes transistores para implementar circuitos CMOS

Canal P  Canal N 

Implemente los siguientes circuitos y probando las distintas combinaciones de valores de las entradas A y B complete la tabla de verdad.

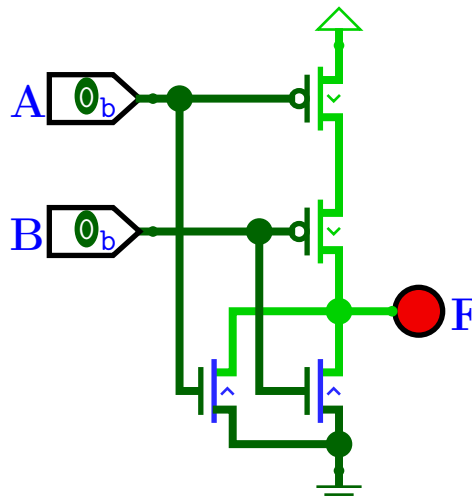
(a)

A	F
0	
1	



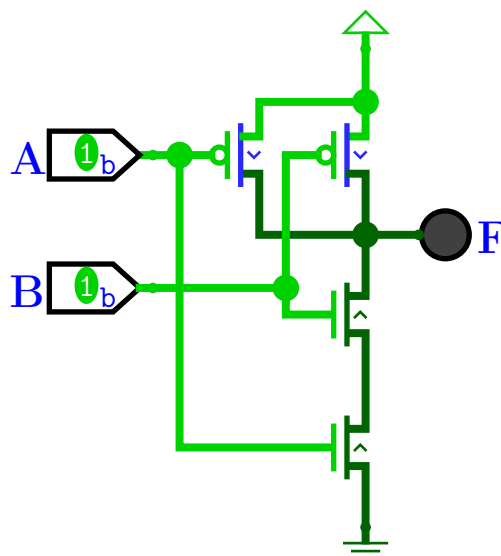
(b)

A	B	F
0	0	
0	1	
1	0	
1	1	



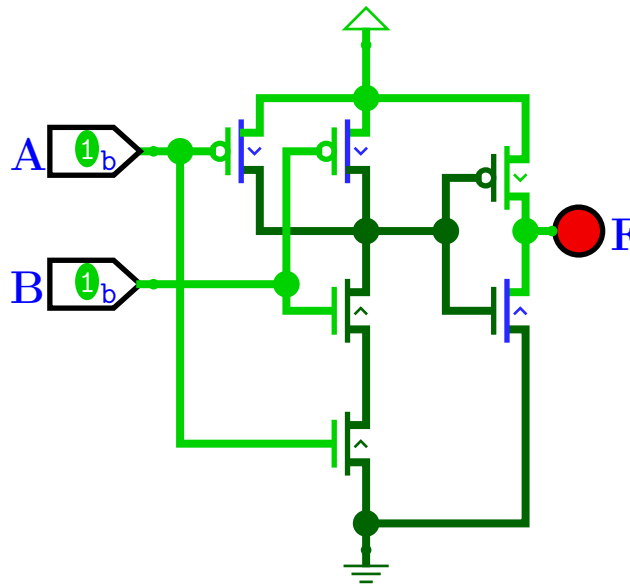
(c)

A	B	F
0	0	
0	1	
1	0	
1	1	



**B.15** Dado el siguiente circuito, complete la tabla de verdad e identifique a que compuerta corresponde (NAND, NOR, AND, OR, XOR, XNOR).

A	B	F
0	0	
0	1	
1	0	
1	1	

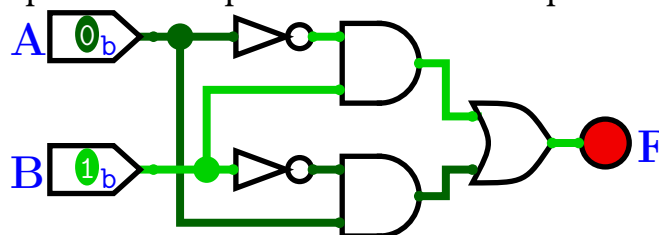


**B.16** Dada la siguiente tabla de verdad, implemente el circuito que cumple con la salida F utilizando transistores CMOS en logisim-evolution. *Nota: tenga en cuenta que una compuerta OR es equivalente a negar una compuerta NOR*

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

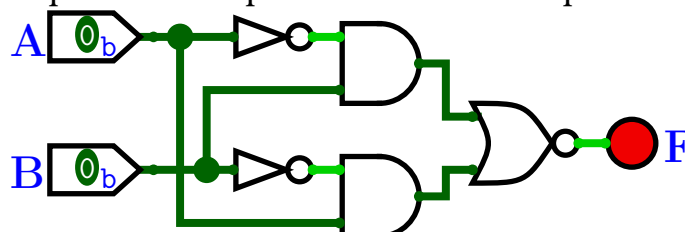
**B.17** Implemente una compuerta XOR con transistores CMOS. Dejamos como referencia el circuito equivalente implementado con compuertas AND, OR y NOT.

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0



**B.18** Implemente una compuerta XNOR con transistores CMOS. Dejamos como referencia el circuito equivalente implementado con compuertas AND, NOR y NOT.

A	B	F
0	0	1
0	1	0
1	0	0
1	1	1



## C- Tecnología

**C.1** Busque la hoja de datos del circuito integrado CD4069 (CMOS Hex Inverter) <https://www.ti.com/lit/ds/symlink/cd4069ub.pdf>  
Encuentre los siguientes parámetros: VDD (max), TPLH y TPHL (5V) , y todas las corrientes y tensiones de entrada y salida (puede usar 25 C de temperatura y reportar max,min,typ según prefiera). Identifique claramente cuál es la unidad de cada parámetro.

**C.2** Indique que es el período, la frecuencia y el ciclo de actividad de una señal periódica

**C.3** Complete la tabla con los valores solicitados

Pregunta	Valor
¿Cuántos picosegundos hay en un nanosegundo?	
¿Cuántos picosegundos hay en un medio nanosegundo?	
¿Cuántos picosegundos hay en un milisegundo?	
¿Cuántos milisegundos hay en un segundo?	
¿Cuántos microsegundos hay en un segundo?	
¿Cuántos microsegundos hay en un milisegundo?	
¿Cuántos microsegundos hay en un medio milisegundo?	
¿Cuántos microsegundos hay en 1000 nanosegundos?	

**C.4** Indique el período para señales periódicas de: 1 Hz , 50 Hz , 100 Hz , 500 Hz , 1 kHz , 2 kHz , 1 MHz , 2 MHz , 50 MHz , 100 MHz , 333 MHz , 500 MHz , 600 MHz , 1 GHz , 2 GHz.

**C.5** Calcule la frecuencia para señales periódicas que tienen un período de: 1 ps , 2 ps , 100 ps , 500 ps , 1 ns , 2 ns , 100 ns , 500 ns , 1  $\mu$ s , 2  $\mu$ s , 100  $\mu$ s , 500  $\mu$ s , 1 ms , 2 ms , 100 ms , 500 ms , 1 s.

**C.6** El tiempo de propagación de una compuerta es de 100 ns. Indique cuál es la frecuencia máxima a la que puede operar dicha compuerta. Razone este punto pensando en el negador, ya que durante 100 nss debe tener una entrada en un valor, luego pasar al otro por 100 ns nuevamente.

**C.7** Calcule los márgenes de ruido para las siguientes familias de compuertas. Luego indique los márgenes de ruido para la interconexión entre las distintas familias, ej: Salida TTL5 Entrada ARD, Salida ARD Entrada TTL5, y así todas las combinaciones posibles. Se brindan ciertos valores de resultado como ejemplo.

Parámetro	TTL5	ARD	CMOS3	INV
$V_{oh_{min}}$	2,7 V	4,2 V	2,4 V	4,0 V
$V_{ih_{min}}$	2,0 V	3,0 V	2,0 V	2,0 V
$V_{ol_{max}}$	0,4 V	0,9 V	0,5 V	1,0 V
$V_{il_{max}}$	0,8 V	1,5 V	0,8 V	3,0 V

Respuestas (algunas):

- Salida TTL5 Entrada TTL5,  $V_{nh} = 0,7V$ ;  $V_{nl}=0,4V$ ; Margen de ruido= $0,4V$ .
- Salida ARD Entrada TTL5,  $V_{hn}=2,2V$ ;  $V_{nl}=Invalido$ ; No es compatible.
- Salida CMOS3 Entrada TTL5,  $V_{hn}=0,4V$ ;  $V_{nl}=0,3V$ , Margen de ruido= $0,3V$ .



- Salida TTL5 Entrada CMOS3,  $V_{hn}=0,7V$ ;  $V_{nl}=0,4V$ , Margen de ruido= $0,4V$ . (compare con la respuesta anterior).
- Salida INV Entrada INV, Familia inválida.

**C.8** Calcule el factor de cargabilidad para las siguientes familias de circuitos integrados.

Parámetro	A	B	C
$I_{oh_{max}}$	2 mA	2 mA	2 mA
$I_{ih_{max}}$	500 nA	2 mA	1000 $\mu A$
$I_{ol_{max}}$	5 mA	5 mA	800 $\mu A$
$I_{il_{max}}$	1 mA	500 $\mu A$	1 mA

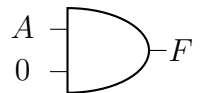
Respuestas (algunas):

- A  $\rightarrow$  A Fan Out: 5 conexiones
- A  $\rightarrow$  B Fan Out: 1 conexión

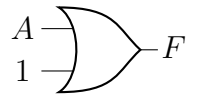
**C.9** Dada una compuerta alimentada con 5 V, su consumo de corriente en bajo es de 1 mA y alto en 2 mA, calcule la potencia disipada media (PDM) a la salida siendo:

- La salida constante en alto
- La salida constante en bajo  $R_{ta}=5 \text{ mW}$
- La salida es periódica con un ciclo de actividad de 50%
- La salida es periódica con un ciclo de actividad de 25%  $R_{ta}=6,25 \text{ mW}$
- La salida es periódica con un ciclo de actividad de 3/8 del tiempo
- La salida es periódica con un ciclo de actividad de 100%  $R_{ta}=10 \text{ mW}$
- La salida es periódica con un ciclo de actividad de 0%

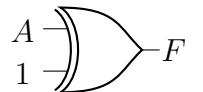
**C.10** Calcule la PDM a la salida F de la siguiente compuerta siendo que la misma se encuentra alimentada con 5 V, su consumo de corriente en bajo es 2 mA, en alto es 5 mA y la entrada A tiene un ciclo de actividad del 50%. *Nota: Revise la tabla de verdad de AND.  $R_{ta}=P_{dl}$*



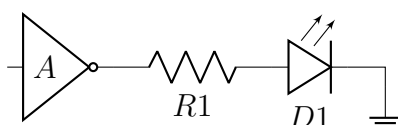
**C.11** Calcule la PDM a la salida F de la siguiente compuerta siendo que la misma se encuentra alimentada con 5 V, su consumo de corriente en bajo es 2 mA, en alto es 5 mA y la entrada A tiene un ciclo de actividad del 50%. *Nota: Revise la tabla de verdad de OR.  $R_{ta}=P_{dh}$*



**C.12** Calcule la PDM a la salida F de la siguiente compuerta siendo que la misma se encuentra alimentada con 5 V, su consumo de corriente en bajo es 2 mA, en alto es 5 mA y la entrada A tiene un ciclo de actividad del 25%. *Nota: Revise la tabla de verdad de XOR, en particular cuando la entrada B es 1. La respuesta NO es 13,75 mW*



**C.13** La familia de compuertas A (alimentada con 5 V) posee los siguientes parámetros estáticos. Si D1 tiene tensión de umbral ideal de 2 V, indique si es posible encontrar un valor de R1 que asegure que circulen como mínimo 20 mA por D1. En caso de encontrar el valor, indique el mismo. En caso de ser imposible, indique el motivo.  $R_{ta}= \text{Imposible}$  ( $125 \Omega$  exceden  $I_{oh}$ )



Parámetro	A
$V_{oh_{min}}$	4,5 V
$V_{ol_{min}}$	0,5 V
$I_{oh_{max}}$	23 mA
$I_{ol_{max}}$	40 mA

**C.14** La familia de compuertas A (alimentada con 5 V ) posee los siguientes parámetros estáticos. Si D1 tiene tensión de umbral ideal de 2 V , indique si es posible encontrar un valor de R1 que asegure que circulen como mínimo 20 mA por D1. En caso de encontrar el valor, indique el mismo. En caso de ser imposible, indique el motivo.  $R_{ta} = 110 \Omega$

Parámetro	A
$V_{oh_{min}}$	4,5 V
$V_{ol_{min}}$	0,5 V
$I_{oh_{max}}$	25 mA
$I_{ol_{max}}$	40 mA

