

Sistemas Combinacionales

Electrónica Digital

José Ramón Sendra Sendra
Dpto. de Ingeniería Electrónica y Automática
ULPGC

SISTEMAS COMBINACIONALES

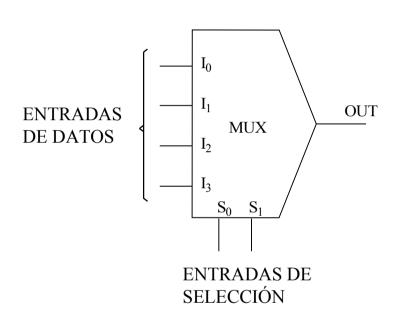
Circuito Combinacional → su salida depende sólo de sus entradas

Clasificación según escala de integración:

```
•SSI → máx. 10 puertas lógicas (100 xtores)*
```

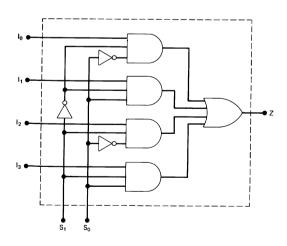
- •MSI → máx. 100 puertas lógicas (1000 xtores)**
- •LSI → máx. 1000 puertas lógicas (10000 xtores)
- •VLSI → > 1000 puertas lógicas (>10000 xtores)





I_3	I_2	I_1	I_0	S_1	S_0	OUT
X	X	X	X	0	0	I_0
X	X	X	X	0	1	I_1
X	X	X	X	1	0	I_2
X	X	X	X	1	1	I_3

$$OUT = \overline{S_1}\overline{S_0}I_0 + \overline{S_1}S_0I_1 + S_1\overline{S_0}I_2 + S_1S_0I_3$$

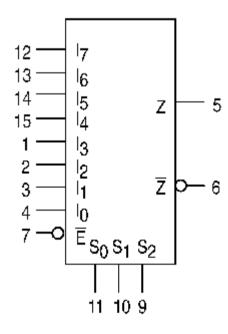


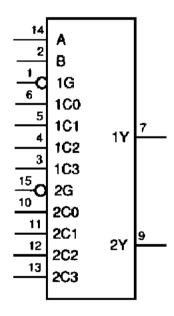
74151

74153

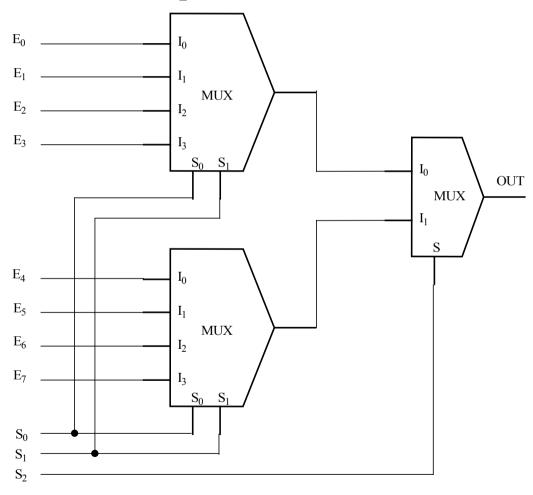
Mux de 8 canales con Enable

Doble Mux de 4 canales con Enable

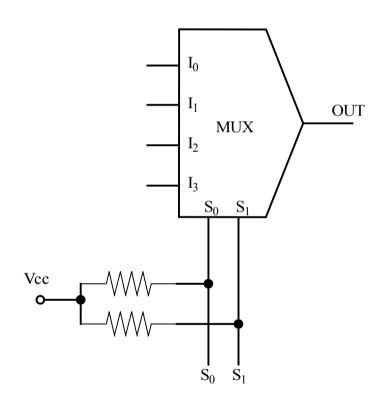




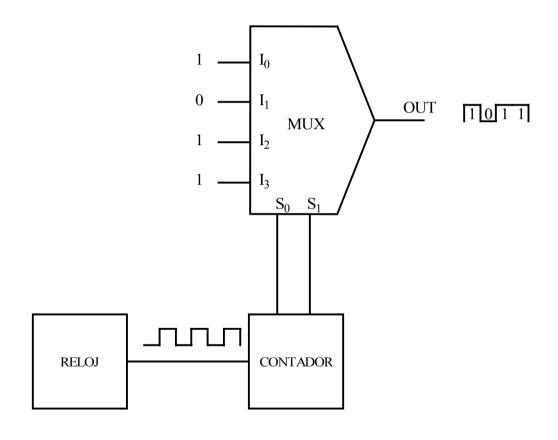
Expansión de Multiplexores



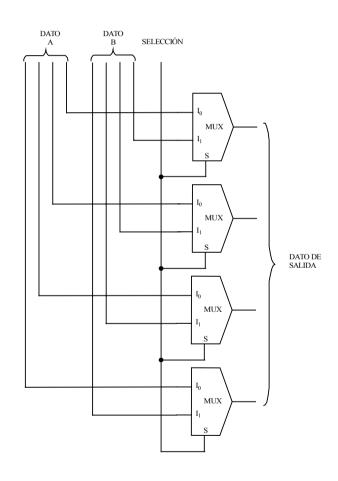
Ejemplo de aplicación: encaminamiento de datos

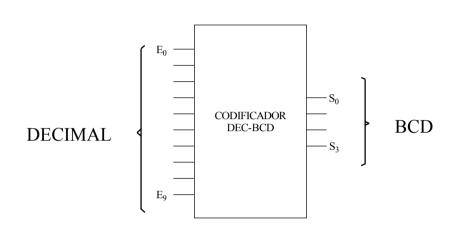


Ejemplo de aplicación: convertidor paralelo serie



Ejemplo de aplicación: multiplexado de datos (ej: impresoras)





E9	E ₈	E ₇	$\mathbf{E_6}$	$\mathbf{E_5}$	$\mathbf{E_4}$	$\mathbf{E_3}$	$\mathbf{E_2}$	$\mathbf{E_1}$	$\mathbf{E_0}$	S_3	S_2	S_1	S_0
0	0	0	0	0	0	0	0	0	1	0	0	0	0
0	0	0	0	0	0	0	0	1	X	0	0	0	1
0	0	0	0	0	0	0	1	X	X	0	0	1	0
0	0	0	0	0	0	1	X	X	X	0	0	1	1
0	0	0	0	0	1	X	X	X	X	0	1	0	0
0	0	0	0	1	X	X	X	X	X	0	1	0	1
0	0	0	1	X	X	X	X	X	X	0	1	1	0
0	0	1	X	X	X	X	X	X	X	0	1	1	1
0	1	X	X	X	X	X	X	X	X	1	0	0	0
1	X	X	X	X	X	X	X	X	X	1	0	0	1

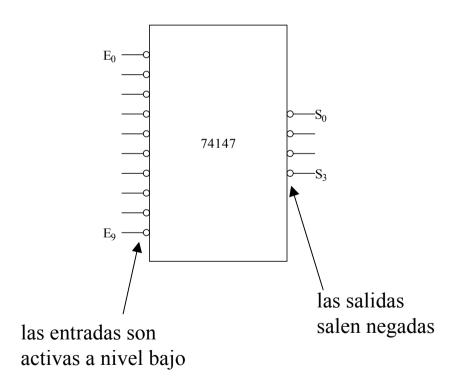


Codificador con prioridad \rightarrow si se activan 2 entradas a la vez, sólo sale la de mayor valor decimal

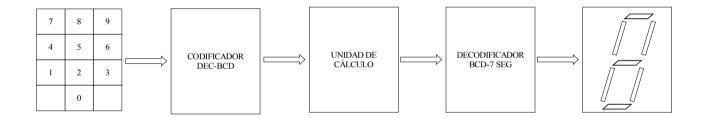
Codificador sin prioridad \rightarrow si se activan 2 entradas a la vez, no se sabe que valor va a salir (X=0)

74147

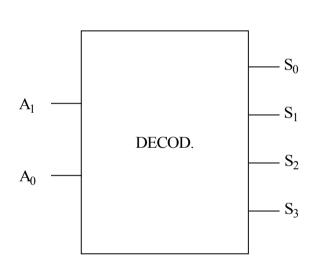
Codificador Decimal-BCD con prioridad



Ejemplo de aplicación: Codificador de un teclado decimal



Decodificadores no excitadores o decod. lógicos



\mathbf{A}_1	$\mathbf{A_0}$	S_3	S_2	$\mathbf{S_1}$	S_0
0	0	0 0 0	0	0	
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

$$S_0 = \overline{A_1} \overline{A_0}$$

$$S_1 = \overline{A_1} A_0$$

$$S_2 = A_1 \overline{A_0}$$

$$S_3 = A_1 A_0$$

74138

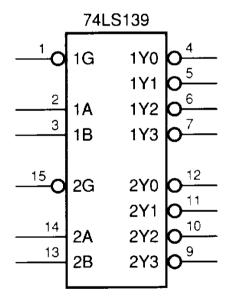
Decodificador Octal

74LS138

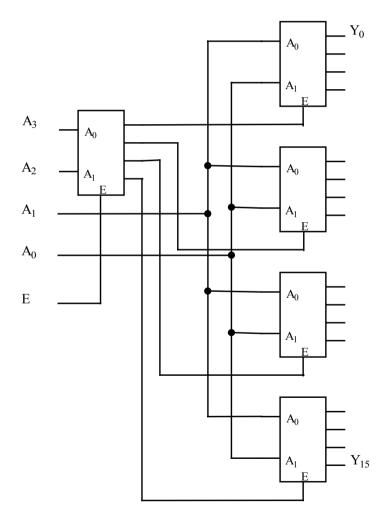
G1 Y0 O 15
G2A Y1 O 14
G2B Y2 O 13
G2B Y3 O 12
A Y4 O 11
A Y5 O 0
B Y6 O 9
C Y7 O 7

74139

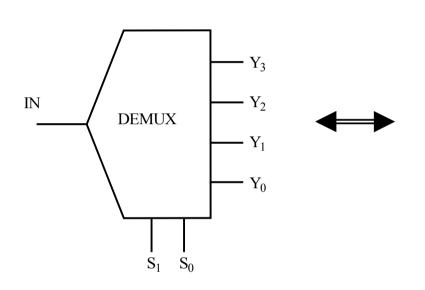
Doble Decodificador de dos variables



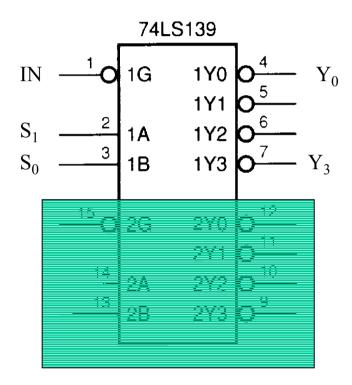
Expansión de Decodificadores



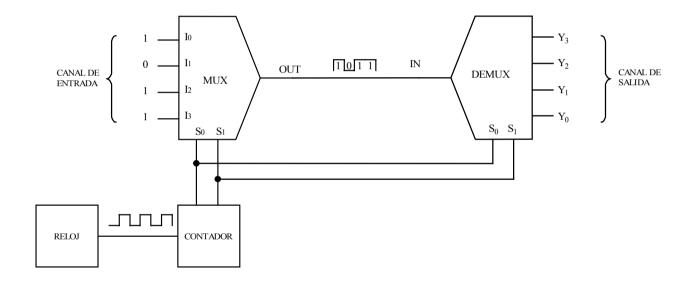
Caso particular de Decodificador → Demultiplexor



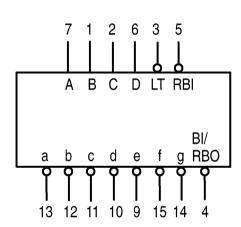
	S_1					
X	0	0	0	0	0	IN
X	0	1	0	0	IN	0
X	1	0	0	IN	0	0
X	1 1	1	IN	0	0	0



Ejemplo de aplicación: canal de comunicación serie



Decodificadores excitadores



LT → Lamp Test

RBI → Ripple Blanking Input

BI/RBO → Blanking Input/

Ripple Blanking Output

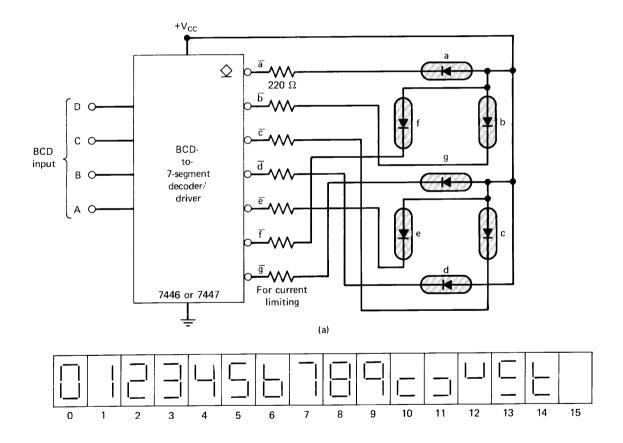
			– IN	PUT	s —				_	OUTI	PUTS	_		\neg	
DECIMAL OR FUNCTION	LT	RBI	D	С	В	Α	BI/RBO	8	Ь	10	ď	e	Ī	9	NOTE
0	Н	Н	L	٦	L	L	I	L	١	L	L	L	L	Ι	Α
1	Н	Х	L	L	L	Н	Н	Н	L	L	Ι	Н	Η	Н	Α
2	Н	Х	L	L	H	L	Н	L	L	I	L	L	Н	L	
3	н	Х	L	L	H	Н	Н	L	L	L	L.	Н	Н	L	
4	Н	Х	L	Η	L	L	H	H	L	L	Η	Η	L	L	
5	Н	Х	Ĺ	Τ	L	Н	Н	L	Н	L	L	Н	L	L	
6	Н	Х	L	H	Н	L	Н	Н	Η	L	L	L	L	L	
7	Н	Х	L	Τ	Н	Н	Н	L	L	L	Ι	Ξ	Н	Н	
8	Н	Х	Н	L	L	Ļ	Н	L	L	L	L	L	L	L	
9	Н	Х	Н	با	L	Н	Н	L	L	L	Η	I	L	┙	
10	Н	X	H	L	Н	L	Н	Н	Н	Ι	L	L	Н	٦	
11	Ι	Х	Н	L	Н	Н	H	Н	Н	L_	L	Τ	Н	۲	
12	Н	Х	Н	Ι	L	L	Н	Н	L	Н	Н	Н	L	L	
13	Н	Х	Н	τ	L	Н	Н	L	Н	Н	L	Η	L	L	
14	Н	Х	Н	Ι	Н	L	Н	н	Н	Ι	L	L	L	L	
15	Н	Х	Н	Ι	Н	Н	Н	H	Н	Н	Н	Н	Н	Н	
BI	Х	Х	X	Х	Х	Х	L	Н	Н	Н	Н	Н	Н	Ξ	В
RBI	Н	L	L	L	L	L	L	H	Н	Н	Н	Н	Н	Ξ	С
LT	L	Х	Х	Х	Х	Х	H	L	L	L	L	L	L	L	D

H = HIGH Voltage Level

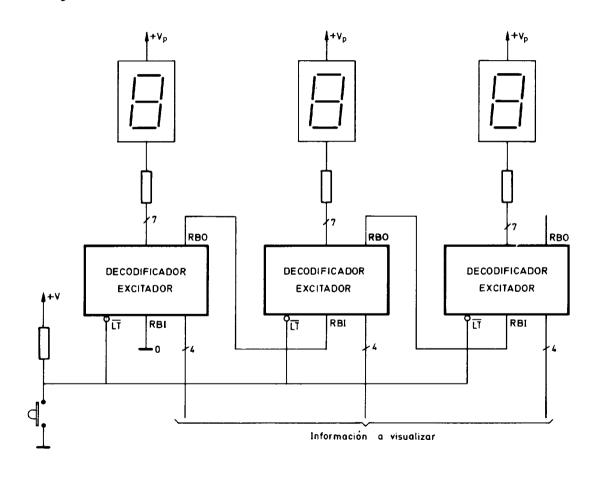
L = LOW Voltage Level

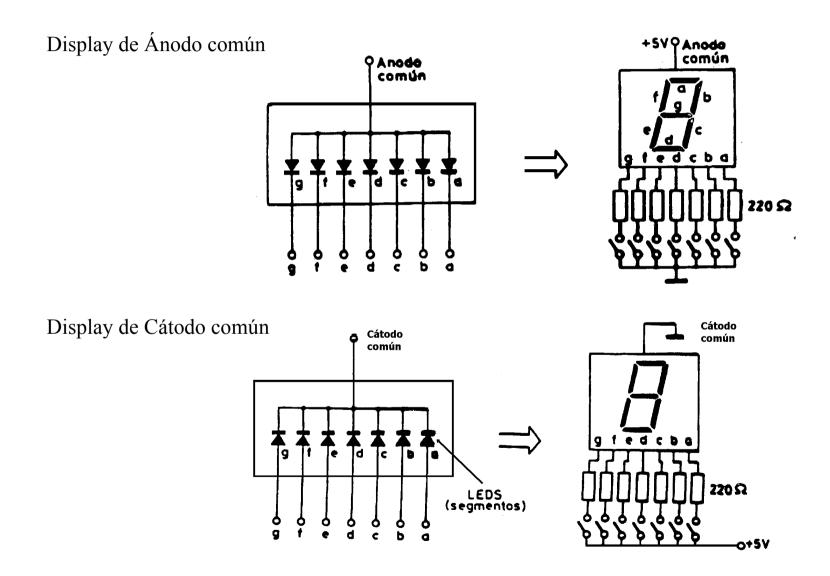
X = Immaterial

Ejemplo de aplicación



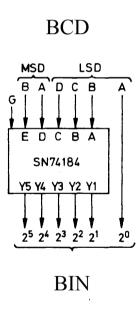
Uso de RBI y RBO





CONVERTIDORES DE CÓDIGO

6 bits BCD \Rightarrow 6 bits Binario

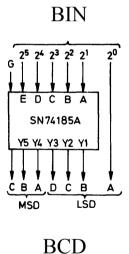


	,										
BCD		E	NTR	ADA	S		SALIDAS				
Words	E	D	С	В	A	G	Y 5	Y 4	Y 3	Y2	Y1
0-1	L	L	L	L	L	L	L	Ļ	L	L	L
2-3	L	L	L	L	Н	L	L	L	L	L	Н
4-5	L	L	L	Н	L	L	L	L	L	Н	L
6-7	L	L	L	Н	Н	L	L	L	L	Н	Н
8-9	L	L	Н	L	L	L	L	L	_H	L	L
10-11	L	Н	L	L	L	L	L	L	Н	L	Н
12-13	L	Н	L	L	Н	L	L	L	Н	Н	L
14-15	L	Н	L	Н	L	L	L	L	Н	Н	Н
16-17	L	Н	L	Н	Н	L	L	Н	L	L	L
18-19	L	Н	Н	L	L	L	L	Н	L	L	Н
20-21	Н	L	L	L	L	L	L	Н	L	Н	L
22-23	Н	L	L	L	H	L	L	Н	L	Н	Н
24-25	Н	L	L	Н	L	L	L	Н	Н	L	L
26-27	H	L	L	Н	Н	L	L	Н	Н	L	Н
28-29	Н	L	Н	L	L	L	L	Н	Н	Н	L
30-31	Н	Н	L	L	L	۳	L	Н	Н	Н	Н
32-33	Н	Н	L	L	Н	L	Н	L	L	L	L
34-35	Н	Н	L	Н	L	L	Н	L	L	Ł	Н
36-37	Н	Η	L	Н	Н	L	Н	L	L	Н	L
38-39	Н	Н	Н	L	L	L	H	L	L	Н	Н
Any	X	X	X	X	X	Н	Н	Н	Н	Н	Н

H=ALTO L=BAJO X=INDIFERENTE

CONVERTIDORES DE CÓDIGO

6 bits Binario \Rightarrow 6 bits BCD



ENTRADAS SALIDAS Binary Binary select Ena words G Y6 Y5 Y4 Y3 Y2 Y1 HHL 14-15 L 20-21 28-29 HHHL 34-35 L 60-61 H H H H L L нніці 62-63 H H H H H L HHL X X X X X**H H H H H** H=ALTO L=BAJO X = INDIFERENTE