

Bilet 1

Teorie.

1. Definitia CLC.

Circuite de comutare caracterizate prin aceea ca starea iesirilor sale la un moment dat depinde doar de starea intrarilor la momentul de timp considerat.

2. Hazard dinamic(definitie).

Apare atunci cand in urma modificarii starii intrarilor starea iesirii trebuie sa se modifice, dar aceasta modificare nu se face direct, ci dupa un numar de oscilatii intre noua si vechea stare.

3. Implementarea cu memorii ROM.

Implementare functiilor logice cu memorii ROM presupune urmarea urmatoarelor etape:

- a. Stabilirea dimensiunii memoriei necesare pentru aplicatia respectiva
- b. Alegerea tipurilor de circuite ROM integrate cele mai potrivite: cu dimensiuni identice sau cat mai apropiate de cele stabilite anterior
- c. Daca nu exista memorii ROM cu dimensiuni identice cu cele dorite, se fac transformari de dimensiuni cu diverse metode
- d. Stabilirea tabelului de adevar a memoriei ROM
- e. Reducerea dimensiunii memoriei ROM, atunci cand este posibil, utilizand codificarea la intrare sau decodificarea la iesire

Implementarea cu memorii ROM se face avand in vedere urmatoarele doua aspecte: utilizarea unui numar minim de Circuite integrate; folosirea integrala a capacitatii memoriei

4. Implementarea cu PLA(definitie, caracteristici, schema bloc generala).

Ofera o serie de avantaje: flexibilitatea programarii, reducerea spatiului ocupat prin reducerea substantiala a numarului componentelor, puterea consumata mai mica si fiabilitatea mult imbunatatita.

PLA este o structura extrem de flexibila care se poate utiliza eficient pentru implementarea sistemelor de functii cu mai mult de 8 variabile de intrare. Utilizarea eficienta a capacitatii acestui circuit, in cazul implementarii unor sisteme logice combinacionale, necesita operatii de minimizare a functiilor booleene, similare cu cele intalnite la implementarea cu porti logice. PLA-urile tind sa acopere, la ora actuala, toate acele structuri de circuite logice combinacionale de complexitate mica si medie, pentru care o implementare cu circuite standard(utilizate ca circuite logice universale) MUX, DMUX/DCD, ROM ar genera un numar foarte mare de termeni produs.

5. Decodicatorul(definitie, schema bloc, tabela de adevar, ecuatie de functionare). Un circuit logic combinational , care in cazul general, are n intrari si m iesiri; $m \leq 2^n$ iesiri. Pentru fiecare combinatie a intrarilor la un moment dat se activeaza o singura iesire. Exista 2 tipuri de DCD: in zecimal, in 7 segmente.

Decodificare, ca operatie, este necesara in multiplexarea datelor, afisarea numerica, conversia numeric analogica, adresarea memoriei, samd.

6. Implementarea cu porti logice SI-NU.

Pentru implementarea cu porti logice SI-NU este nevoie ca mai intai sa se puna in evidenta operatia SI-NU in expresia functiei de implementat. Ca atare, negam de 2 ori expresia functiei (astfel valoarea de adevar a acesteia nu se modifica) si, cu ajutorul teoremelor lui DeMorgan, efectuam calculele pana cand se pune in evidenta operatia SI-NU.

7. Implementarea cu DMUX.

Variabilele funcției se aplica în raport cu ponderile lor pe intrările de selecție.

În cazul în care nivelul logic SAU se realizează cu porți logice SI-NU, la intrările acestor porți se vor aplica ieșirile DCD, respectiv DMUX ce corespund termenilor canonici prezenți în expresia funcției.

O altă variantă de realizare a nivelului logic SAU este cu porți logice SI, la intrările acestor porți se aplica ieșirile DCD respectiv DMUX corespunzătoare termenilor canonici ce nu apar în expresia funcției; se ia în considerare negata funcției.

8. Multiplexorul / selectorul (definiție, schema bloc, tabela de adevăr, ecuația de funcționare).

Un circuit logic combinational, care în cazul general are 2^n intrări de date/informație, n intrări de selecție.

Starea ieșirii la un moment dat e dată de starea intrării I_k .

Din punct de vedere constructiv MUX generează ambele nivele logice (SI,SAU) necesare implementării unei funcții. Deoarece se generează direct termenii canonici, implementarea cu MUX nu mai necesită în prealabil minimizarea funcției de implementat. Intrările de date (care în expresia ieșirii înmulțesc termenii canonici) au rolul unor intrări de validare, prin intermediul cărora se selectează doar acei termeni canonici ce intervin în expresia funcției de implementat.

9. Ce rol are strobarea.

Strobarea are rol de inhibare a circuitului. Atunci când pe intrarea de strobare nu se aplică semnal, sau se aplică un semnal echivalent cu valoarea logică 0, circuitul funcționează în mod normal. Atunci când pe intrarea de strobare se aplică un semnal echivalent cu valoarea logică 1, ieșirile circuitului sunt „forțate” 1.

10. Algoritmul de minimizare al diagramelor VID (variabile incluse).

Se urmează următoarele etape:

- Se consideră toate variabilele înglobate 0 și se formează subcuburi cu 1-rile din diagramă
- Se consideră toate 1-rile combinații indiferente și se formează subcuburi cu variabilele înglobate din diagramă
- Se consideră conjunctia între variabilele înglobate și implicantii primi obținuți la sfârșitul etapei a doua
- Se consideră disjunctia între implicantii primi obținuți la sfârșitul etapelor 1 și 3
- În cazul în care există mai mult de o singură variabilă înglobată în diagramă, se ia în considerare o variabilă (celelalte fiind considerate 0) și se tratează punctele de la 1 la 4; în continuare se va lua în considerare o altă variabilă (celelalte fiind considerate 0) și se urmează punctele de la 1 la 4; la sfârșit se însumează expresiile parțiale obținute.

Bilet 4

Teorie.

1. Hazard static.

Atunci când în urma modificării stării intrărilor circuitului se modifică pentru un scurt interval de timp starea ieșirii, deși această ieșire nu se justifică dpdv logic deoarece noii stări a intrărilor trebuie să-i corespundă aceeași stare a ieșirii.

2. Implementarea cu MUX.

Variabilele funcției se aplică în raport cu ponderile lor pe intrările de selecție. A) Se activează (punându-se la 1 logic) intrările de date corespunzătoare termenilor canonici prezenți în expresia funcției. B) se activează (punându-se la 1 logic) intrările de date corespunzătoare termenilor canonici ce nu apar în expresia funcției (altfel spus, luăm în considerare negația funcției).

3. Implementarea cu porți logice SAU-NU.

Pentru implementarea cu porți logice SAU-NU este nevoie ca mai întâi să se pună în evidență operația SAU-NU în expresia funcției de implementat. Ca atare, negăm de 2 ori expresia funcției (astfel valoarea de adevăr a acesteia nu se modifică) și, cu ajutorul teoremelor lui DeMorgan, efectuăm calculele până când se pune în evidență operația SAU-NU.

4. Ce rol are intrarea de strobare.

Strobarea are rol de inhibare a circuitului. Atunci când pe intrarea de strobare nu se aplică semnal, sau se aplică un semnal echivalent cu valoarea logică 0, circuitul funcționează în mod normal. Atunci când pe intrarea de strobare se aplică un semnal echivalent cu valoarea logică 1, ieșirile circuitului sunt „forțate” 1.

5. PLA.

Un circuit logic combinational cu 2 nivele de logică programabilă: o matrice de porți SI (constituie un decodificator condiționat) și o matrice de porți SAU (are rol de codificator). Spre deosebire de memoriile ROM, la PLA-uri este programabil și primul nivel logic.

6. Memorii ROM.

Circuite de memorie ale caror conținut este programat la fabricare și nu poate fi schimbat de utilizator. Dacă la aplicarea unui impuls pozitiv pe grila tranzistorului acesta conduce, atunci canalul devenit conductor al tranzistorului se comportă ca un scurtcircuit între drenă și sursă. În acest caz informația înscrisă este 0 logic. Dacă tranzistorul este blocat aceasta este 1 logic.

7. Demultiplexorul (definiție, schema bloc, tabel adevăr, ecuația de funcționare).

Circuit logic combinational ce are, în cazul general, o intrare de date, n intrări de selecție, 2^n ieșiri. Expresia ieșirii la un moment dat: $Z_j = 0$, dacă j diferă de ϵ , 1 dacă j egal cu ϵ . ϵ - echivalentul zecimal numărului binar reprezentat de stările 0 și 1 ale intrărilor de selecție și este dat de relația: $\epsilon = S_{n-1}S_{n-2} \dots S_1S_0$.

8. Convertorul cu cod (definiție, schema bloc).

Circuite logice combinationale având, în cazul general, n intrări și m ieșiri, și care servesc la transcrierea informației dintr-un cod binar în alt cod binar.

9. Definiția unui CLC.

Circuite de comutare caracterizate prin aceea că starea ieșirilor sale la un moment dat depinde doar de starea intrărilor la momentul de timp considerat.