7. Meio Somador e Somador Completo

A operação aritmética binária mais simples é a adição de dois dígitos binários (bits), a qual pode ser vista como a adição de dois números binários de um bit cada. Considerando-se todas as 4 combinações de valores que podem ocorrer, os resultados possíveis dessa adição são:

$$0 + 0 = 0$$
$$0 + 1 = 1$$
$$1 + 0 = 1$$
$$1 + 1 = 10$$

Repare que no último caso acima, o resultado da adição é o valor 2, que em binário necessita de dois dígitos para ser representado (10). Um circuito aritmético para realizar a operação de adição, deve operar corretamente para qualquer combinação de valores de entrada.

Isso significa que o circuito para a adição de dois bits deve possuir duas entradas e duas saídas, para poder representar o máximo valor possível de ser obtido em uma soma de 2 dígitos de 1 bit. A este componente que tem a capacidade de somar 2 bits, damos o nome de meio somador. A Figura 1 abaixo apresenta o desenho representativo de um meio somador.

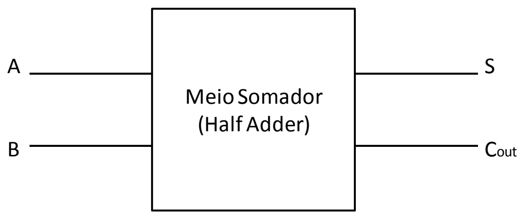

Figura 1. Meio Somador

Denomina-se **meia-soma** a operação de adição de dois bits. O circuito mostrado na Figura 1 é denominado **meio somador** (half adder, em inglês). As duas entradas, A e B, representam os dois bits a serem adicionados. A saída S representa o dígito menos significativo do resultado, enquanto que a saída Cout representa o dígito mais significativo do resultado, o qual também é conhecido por transporte de saída (carry out, em inglês), uma vez que ele assume valor 1 somente quando o resultado da soma de A e B não pode ser representado num único dígito.

A fim de se projetar o circuito do meio somador, devemos montar uma tabela verdade (Tabela 1) para as saídas S e Cout utilizando-se os valores que resultam da adição de dois dígitos binários, como segue:

Tabela 1. **Tabela Verdade de um Meio Somador**

A	B	Cout	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

Felizmente para facilitar a implementação do circuito que faz a soma de 2 entradas binárias, existe uma porta lógica que implementa esta função de soma chamada de Lógica OU EXCLUSIVA que em inglês é chamada de forma simplificada de XOR e tem como ‘⍰’ o símbolo de operador lógico. A Tabela verdade da porta XOR é igual a saída S da Tabela 1. Portanto, a saída S nada mais é do que o XOR entre A e B ($S = \overline{A}.B + A.\overline{B}$ = A $\oplus$B). Já a saída Cout é o E entre A e B (Cout = A.B). Então, um circuito para o meio somador usa apenas uma porta XOR de duas entradas e uma porta E de duas entradas, conforme mostrado na Figura 2.

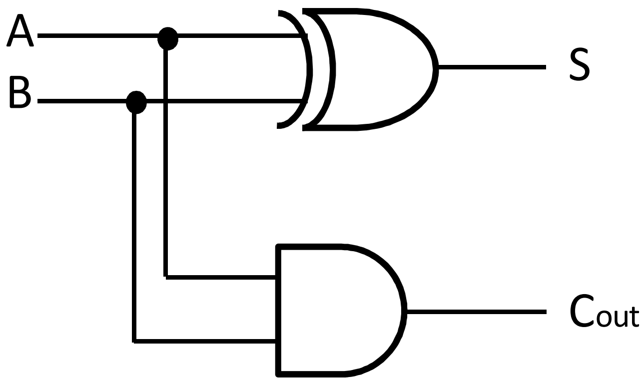

Figura 2. Circuito que implementa o meio somador (*half adder* ou HAD).

Entretanto, ao somarmos dois números binários que possuem mais de um dígito cada ocorrer transporte diferente de zero para a soma de um par de dígitos intermediários, a soma do par seguinte deverá considerar esse transporte proveniente do par anterior, conforme ilustra o exemplo a seguir (Figura 3).

transporte	1101#
A	1101
B	+ 0101
resultado	10010

Figura 3. Exemplo de uma operação de soma de 4 bits.

O exemplo mostrado na Figura 3 ilustra bem o fato de, para cada posição exceto a menos significativa, o resultado é obtido mediante a adição de três bits: um pertencente ao número A, um pertencente ao número B e um terceiro que é o transporte proveniente do resultado da adição entre os bits da posição anterior. Chamamos este terceiro bit, ou seja, o bit de transporte de bit de “carry”, o que quer dizer transporte em inglês, e o abreviamos como Cin.

O circuito capaz de realizar a soma de três bits (A, B e Cin), gerando o resultado em dois bits (S e Cout) é denominado somador completo (full adder, em inglês). Apesar da entrada Cin normalmente receber o transporte proveniente da soma imediatamente anterior (carry in, em inglês), a rigor as três entradas são absolutamente equivalentes sob o ponto de vista funcional, ou seja, em um circuito somador completo, tanto faz se a entrada A for ligada a entrada do Cin e vice-versa. A tabela verdade para a soma completa é mostrada na 0, juntamente com o mapa de Karnaugh e as equações mínimas resultantes para S e Cout. A figura 4 mostra um circuito para o somador completo.

Tabela 2. **Tabela Verdade de um somador Completo**

A	B	Cin	S	Cout
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

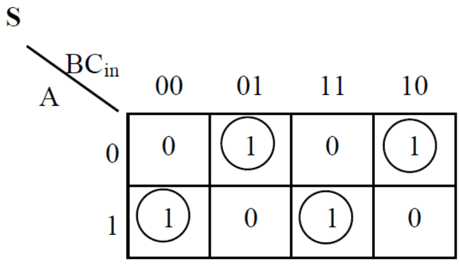

Figura 4. Mapa de Karnaugh da saída soma

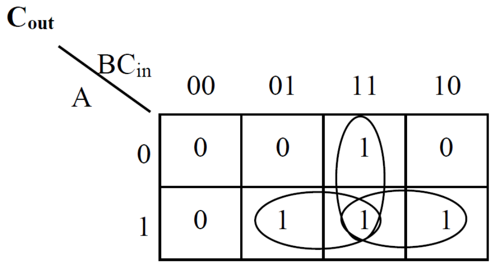

Figura 5. Mapa de Karnaugh da saída Carry out

Conforme pode-se ver pelo mapa de Karnaugh acima (Figura 4), a expressão mínima em soma de produtos para S contém todos os mintermos da função:

$$S = \overline{A} \cdot \overline{B} \cdot \mathrm{Cin} + \overline{A} \cdot B \cdot \overline{\mathrm{Cin}} + A \cdot \overline{B} \cdot \overline{\mathrm{Cin}} + A \cdot B \cdot \mathrm{Cin}$$

O circuito que implementa a saída S do somador completo pode ser derivado a partir da equação em soma de produtos acima. No entanto, pode-se ainda manipular tal equação conforme segue:

$$S = \bar{A} \cdot (\bar{B}.Cin + B.\overline{Cin}) + A \cdot (\bar{B}.\overline{Cin} + B.Cin)$$

$$S = \bar{A} \cdot (B \oplus Cin) + A \cdot \overline{(B \oplus Cin)}$$

$$S = (A \oplus B \oplus Cin)$$

Logo, o circuito para a saída S do somador completo pode também ser representado com duas portas XOR, conforme mostra a Figura 6.

A saída Cout após ser simplificada com o mapa de karnaugh da Figura 5, tem como expressão mínima em soma de produtos a equação apresentada abaixo e ilustrava na figura Figura 6:

$$C_{out} = A \cdot B + A \cdot C_{in} + B \cdot C_{in}$$

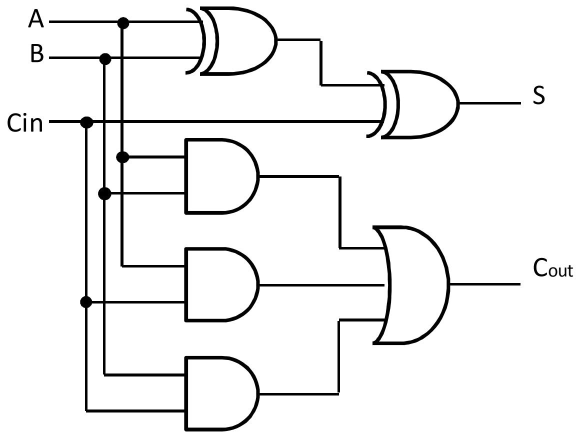

Figura 6. Circuito para o somador completo (*full adder* ou FAD).

O somador tipo propagador de carry (*ripple carry*)

Utilizando-se n somadores completos como o da Figura 6, pode-se realizar um somador capaz de operar dois números binários de n bits. Particularmente, o dígito de ordem i do resultado, Si, será obtido pela adição de Ai, Bi e Ci, onde Ci é o transporte proveniente do dígito anterior. O somador de índice i recebe como entradas Ai, Bi e Ci, gerando a soma Si e o valor de transporte Ci+1, o qual será entrada para o somador completo do dígito seguinte (i+1). A Figura 7 mostra um circuito somador paralelo para números binários com 4 bits.

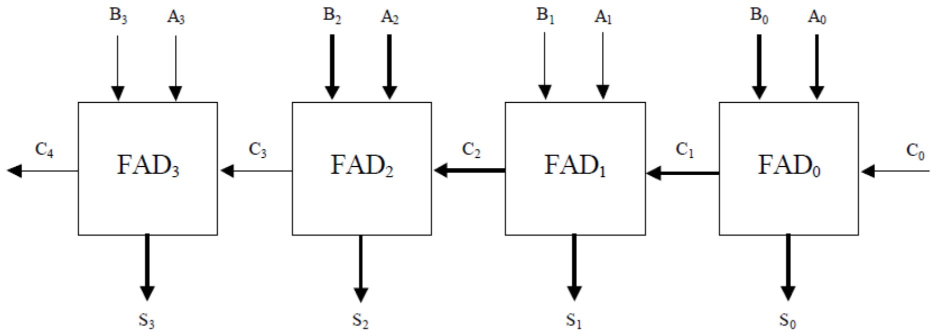

Figura 7. Somador do tipo Ripple Carry