

→ Arquitetura de computadores - Ficha 6

1-

- 50% de instruções acessam memória $\Rightarrow \% Mem = 0,5$
- 4 linhas $\Rightarrow B=4$
- $mp_t = 20 + 10 \times 4 = 60 ns$
- $f = 2 GHz$
- $CPI_{cpu} = 1$
- $hit\ rate\ de\ dados = 92\% \Rightarrow m_{RD} = 8\% = 0,08$
- $hit\ rate\ de\ instruções = 96\% \Rightarrow m_{RI} = 0,04\% = 4\%$

$$mp_{cc} = 60 \times 2 = 120$$

→ M1

$$f = 2 GHz \Rightarrow mp_c = 60 \times 2 = 240$$

$$CPI = CPI_{cpu} + CPI_{mem}$$

$$= 1 + ((0,04 + 0,08 \times 0,5) \times 240) = 20,2$$

$$T_{exec} = \frac{CPI \times \#I}{f} = \frac{20,2 \times \#I}{2 \times 10^9} = 5,05 \times 10^{-9} \#I$$

→ M2

- cache linhas 8 bytes

$$mp_t = 20 + 10 \times 3 = 100 ns$$

$$mp_{cc} = 100 \times 2 = 200$$

$$m_{RI} = 0,02 \quad m_{RD} = 0,04$$

$$CPI = (1 + ((0,02 + 0,04 \times 0,5) \times 200)) = 9$$

$$T_{exec} = \frac{9 \times \#I}{2 \times 10^9} = 4,5 \times 10^{-9}$$

M2

é melhor

3-

• 4 blocos

→ F: 250 ps

→ D: 200 ps

→ E: 350 ps

→ W: 150 ps

latência: 50 ps

a)

= sem pipeline

$$f = \frac{1}{(250 + 200 + 350 + 150 + 50) \times 10^{-12}} = 1 \times 10^9 \text{ Hz}$$

• com pipeline

$$f = \frac{1}{(350 + 50) \times 10^{-12}} = 2,5 \times 10^9 \text{ Hz}$$

b)

• CPI normal = 1

$$\text{CPI dados} = 1,5 \times 0,4 = 0,6$$

↓
dados

$$\text{CPI controle} = \frac{1}{2} \times 0,2 = 0,1$$

$$\text{CPI total} = 1 + 0,6 + 0,4 = 2$$

c) CPI normal = 1

$$\text{CPI dados} = 0,4 \times 0,5 = 0,2$$

$$\text{CPI controle} = 0,4 \times 0,75 = 0,3$$

$$\text{CPI total} = 1 + 0,2 + 0,3 = 1,5$$