

Eduardo Alfaro González
 Tarea 1 Microprocesadores
 Problema 1

Tabla para Initreg, considerando que los bits 0, 1, 2 y 3 no se utilizan porque se realizan saltos cada 2K en las primeras 32K

Bit 6	Bits 5	Bit 4	Bit 3	In. a/o	Fin
0	0	0	0	\$ 0000	\$ 03FF
0	0	0	1	\$ 0800	\$ 0BFF
0	0	1	0	\$ 1000	\$ 13FF
0	0	1	1	\$ 1800	\$ 1BFF
0	1	0	0	\$ 2000	\$ 23FF
0	1	0	1	\$ 2800	\$ 2BFF
0	1	1	0	\$ 3000	\$ 33FF
0	1	1	1	\$ 3800	\$ 3BFF
1	0	0	0	\$ 4000	\$ 43FF
1	0	0	1	\$ 4800	\$ 4BFF
1	0	1	0	\$ 5000	\$ 53FF
1	0	1	1	\$ 5800	\$ 5BFF
1	1	0	0	\$ 6000	\$ 63FF
1	1	0	1	\$ 6800	\$ 6BFF
1	1	1	0	\$ 7000	\$ 73FF
1	1	1	1	\$ 7800	\$ 7BFF

Tabla para el registro INITAM, considerando que los bits 5, 4, 3, 2 y 1 no se utilizan para la memoria utilizada es de 12k

B7	B6	Ramhal	Inicio	Fin
0	0	0	\$0000	\$2FFFF
0	0	1	\$1000	\$3FFF
0	1	0	\$4000	\$6FFF
0	1	1	\$5000	\$7FFF
1	0	0	\$8000	\$AFFF
1	0	1	\$9000	\$BFFF
1	1	0	\$C000	\$EFFF
1	1	1	\$0000	\$FFFF

Tabla para INITEE con bit 0 = 1 y bits 1, 2, 3 = x

Bit 7	Bit 6	Bits	Bit 4	Inicio	Fin
0	0	0	0	\$0000	\$0FFF
0	0	0	1	\$1000	\$1FFF
0	0	1	0	\$2000	\$2FFF
0	0	1	1	\$3000	\$3FFF
0	1	0	0	\$4000	\$4FFF
0	1	0	1	\$5000	\$5FFF
0	1	1	0	\$6000	\$6FFF
0	1	1	1	\$7000	\$7FFF
1	0	0	0	\$8000	\$8FFF
1	0	0	1	\$9000	\$9FFF
1	0	1	0	\$A000	\$AFFF
1	0	1	1	\$B000	\$BFFF
1	1	0	0	\$C000	\$CFFF
1	1	0	1	\$D000	\$DFFF
1	1	1	0	\$E000	\$EFFF
1	1	1	1	\$F000	\$FFFF

2) Ldd # \$FE30 ; A = \$FF D = \$30 2 ciclos
 Ldx # \$1070 ; X = \$1070 2 ciclos
 Ldab # \$B6 ; D = \$56 1 ciclo
 Std \$6, X ; $x+b = \$1076 / (\$1076 - TE) = \$56$ 2 ciclos
 Bset \$6, X, \$55 ; (\$1076) = \$FF 4 ciclos
 Bclr \$6, X, \$37 ; (\$1077) = \$CB 4 ciclos

R/ a) La dirección modificada por ambas instrucciones es \$1076 después de Bset el valor almacenado es \$FF, después de Bclr es \$CB. Por la instrucción Std en \$1077 queda almacenado un \$56

b) Total = 15 ciclos

$$c) \frac{1}{48 \text{ MHz}} \cdot 15 \text{ ciclos} = 312.5 \text{ ns}$$

3) a) Contador de Os

Inicio: Ldab # \$10
 Std \$19, Y ; Memoria auxiliar
 Ldd \$20, Y

Loop: Lsr d
 Bcs Next

Pshd
 Ldd # \$EE10

Inc D, Y

Puld

Next: Dec \$19, Y

Brsct \$19, Y, \$01 Loop

Fin: Bra Fin

b) Toggle Pares

Inicio: Bclr \$2087, \$55 ; Borrar los impares
Ldaa #AA ; Cargar máscara
EORA \$2087 ; XOR máscara
Stad \$2087 ; Guardar resultado

4) Selector

Inicio: Ldab #200
Ldab # -50
Ldx # Datos
Ldy # Mayores
Loop: cmpb l, X+ ; comparar con -50
ble chk_Fin ;
movb -l, X, Y ; guardar si es mayor
Iny ;
chk_Fin dbne a, loop
Fin bra Fin

5) Ordenador

Inic:

ldy #Datos_Nodos

ldx #Orden

ldad #250

ldab #01

; offset para cada bit mas significativo

Loop: ROR B, Y

Bcs Impres ; El numero es por output

Pares: ROL B, Y ; Devuelve a estado normal

Decb , B=0

LP: Movw B, Y, 2, X+

Addb #2

Cmpb #8

bne LP

Aby

ldab #01

done A, Loop

bra Fin

Impres: ROL B, Y

Inc B

LI: Movw B, Y, 2, X+

Addb #2

Cmpb #06

Bne LI

~~Movw B, Y, G, X-~~

Movw B, Y, G, X- ; Guarda throughput

ldab #01

Movw B, Y+, 8, X+ ; Guarda #modelo

done A, Loop

bra Fin

Fin