



5ª ATIVIDADE DE LABORATÓRIO

1) Projete um contador síncrono crescente/decrescente, utilizando FFs do tipo D, com as seguintes especificações:

- i) Módulo 16;
- ii) Entrada de *Reset* (assíncrono);
- iii) Entrada de habilitação de contagem (EN);
- iv) Entrada *Up/Down* para acionar contagem crescente ou decrescente;
- v) Entradas $P_{N-1} \dots P_0$ para carga paralela do contador;
- vi) Entrada *PL* responsável por acionar a carga paralela do contador;
- vii) Saídas $Q_{N-1} \dots Q_0$; e
- viii) Saída de estouro/estado final (RCO).

Especificamente,

- a) Desenhe o diagrama de transição de estados mostrando todos os estados possíveis;
- b) Elabore a tabela de transição de estados relacionando o estado atual ao próximo;
- c) Obtenha as expressões lógicas necessárias para gerar os sinais de controle;
- d) Implemente as expressões lógicas no *software* LogiSim Evolution; e
- e) Verifique o funcionamento do circuito lógico e encapsule em um bloco lógico.

2) Projete um circuito lógico que opere como um divisor de frequência com relação de 64 Hz (entrada) para 1 Hz (saída), utilizando como base o bloco lógico construído no Exercício 1).

Especificamente,

- a) Discorra sobre a abordagem usada para agregar os blocos;
- b) Determine as expressões lógicas necessárias para reiniciar/acionar os diferentes blocos;
- c) Implemente o divisor de frequência usando o *software* LogiSim Evolution; e
- d) Verifique o funcionamento do circuito lógico e encapsule em um bloco lógico.

3) Projete um cronômetro digital capaz de apresentar em displays de 7 segmentos a evolução dos segundos (0 até 59s), usando os blocos lógicos já construídos nos Exercícios 1) e 2).

Para tal, considere as seguintes características de projeto:

- i) O cronômetro deve ser capaz de contar de forma crescente/decrescente;
- ii) O usuário deve ter a opção de carregar o valor inicial da contagem;
- iii) Deve existir um botão para iniciar/pausar a contagem;
- iv) O cronômetro deve parar quando a contagem terminar (atingir 0s ou 59s); e
- v) A frequência de entrada de *clock*, usada para gerar os segundos, é de 64 Hz.

Nesse contexto,

- a) conecte os blocos lógicos necessários explicitando a motivação por trás das decisões;
 - b) adicione os elementos necessários para atender as características de projeto; e
 - c) verifique o funcionamento do sistema digital através do *software* LogiSim Evolution.
- Note que o *Reset* de cada contador deve ser realizado após o último estado daquele dígito; por exemplo, para o contador de 0s até 9s (LSD), considere o *Reset* em 10 (i.e., 1010₂).



4) Projete um sistema de controle de um motor de passo com quatro enrolamentos (conforme ilustrado na Figura 1), utilizando máquina de estados. Especificamente, considere que:

- o motor de passo é acionado por um contador síncrono de 2 bits (BA);
- o nível lógico da entrada de controle D indica o sentido de rotação do motor;
- a sequência de estados em caso de rotação no sentido
 - horário ($D = 0$) é $11 \rightarrow 10 \rightarrow 00 \rightarrow 01 \rightarrow 11 \rightarrow \dots$; e
 - anti-horário ($D = 1$) é $11 \rightarrow 01 \rightarrow 00 \rightarrow 10 \rightarrow 11 \rightarrow \dots$;
- os enrolamentos 1 e 2 devem estar sempre em estados opostos (idem para 3 e 4).

Diante disso,

- Desenhe o diagrama de estados levando em conta o sentido de rotação do motor;
- Elabore a tabela de transição de estados incluindo a entrada de controle D ;
- Obtenha as expressões lógicas necessárias para gerar os sinais de controle dos FFs D ; e
- Implemente o circuito usando o *software* LogiSim Evolution e verifique o funcionamento.

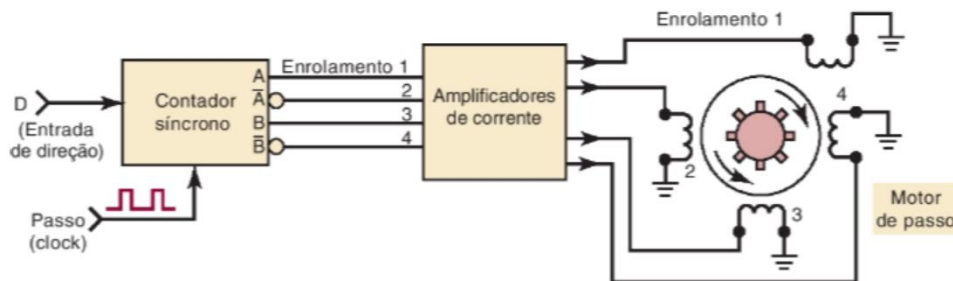


Figura 1.