

9

REGISTRADORES DE DESLOCAMENTO

TÓPICOS DO CAPÍTULO

- 9-1 Funções Básicas de Registradores de Deslocamento
- 9-2 Registradores de Deslocamento com Entrada Serial/Saída Serial
- 9-3 Registradores de Deslocamento com Entrada Serial/Saída Paralela
- 9-4 Registradores de Deslocamento com Entrada Paralela/Saída Serial
- 9-5 Registradores de Deslocamento com Entrada Paralela/Saída Paralela
- 9-6 Registradores de Deslocamento Bidirecionais
- 9-7 Registradores de Deslocamento como Contadores

9-8 Aplicações de Registradores de Deslocamento

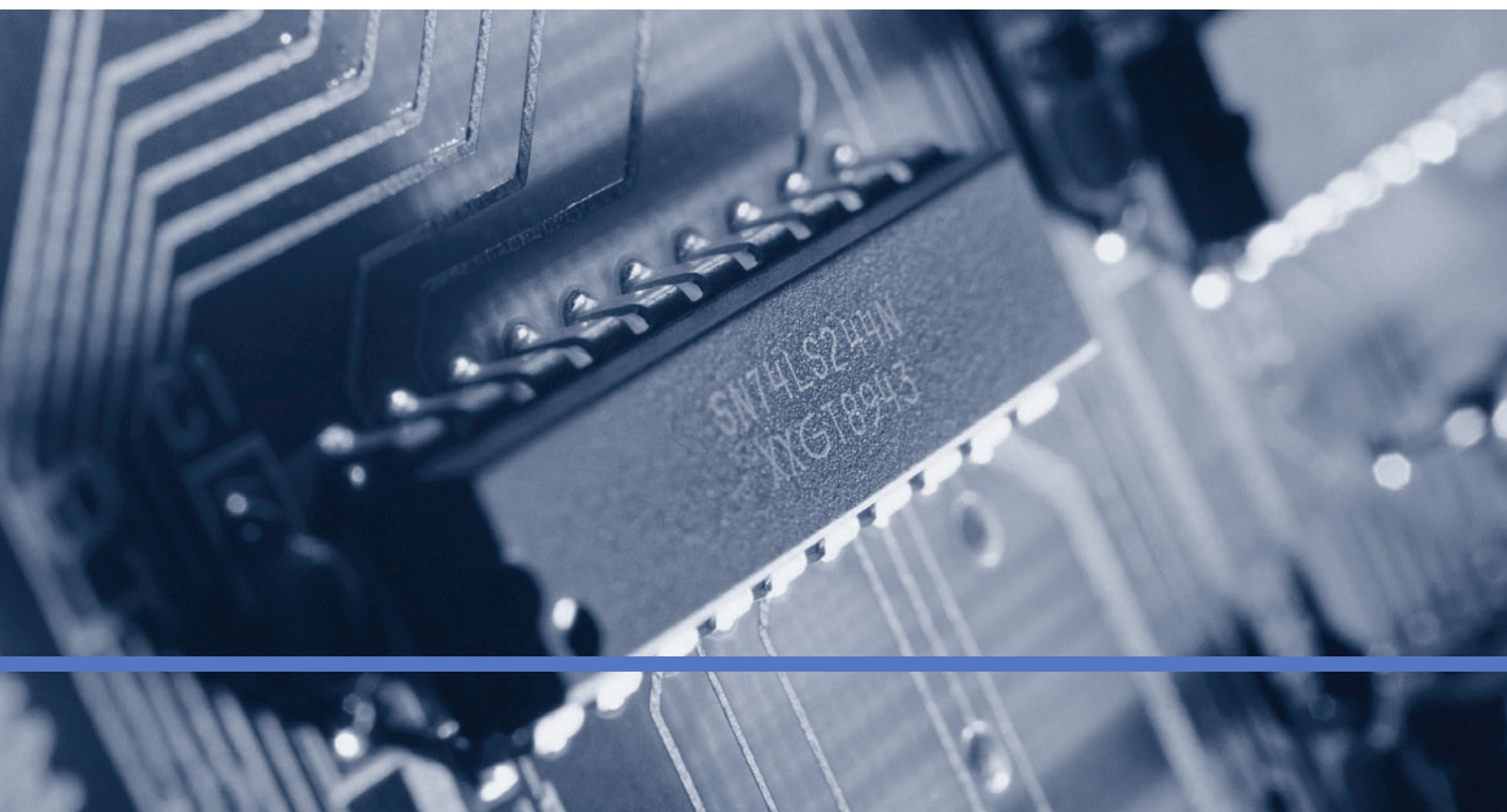
9-9 Símbolos Lógicos com Notação de Dependência

9-10 Análise de Defeito

■■■ Aplicações em Sistemas Digitais

OBJETIVOS DO CAPÍTULO

- Identificar as formas básicas de movimentação de dados em registradores de deslocamento
- Explicar como operam os registradores de deslocamento com entrada serial/saída serial, entrada serial/saída paralela, entrada paralela/saída serial e entrada paralela/saída paralela
- Descrever como opera um registrador de deslocamento bidirecional



- Determinar a sequência de um contador Johnson
- Configurar um contador em anel para gerar uma sequência específica
- Construir um contador em anel a partir de um registrador de deslocamento
- Usar um registrador de deslocamento como um dispositivo de atraso de tempo
- Usar um registrador de deslocamento para implementar um conversor de dados de serial para paralelo
- Implementar um codificador de teclado controlado por um registrador de deslocamento básico
- Interpretar símbolos, com notação de dependência, de registradores de deslocamento padrão 91-1984 da ANSI/IEEE
- Usar registradores de deslocamento em aplicações de sistemas

TERMOS IMPORTANTES

- Registrador
- Estágio
- Deslocamento
- Carga
- Bidirecional

INTRODUÇÃO

Os registradores de deslocamento são um tipo de circuito lógico muito parecido com os contadores digitais. Os registradores são usados principalmente no armazenamento de dados digitais e não possuem uma característica interna de sequência de estado como os contadores. Entretanto, existem exceções e essas são abordadas na Seção 9-7.

Neste capítulo, os tipos básicos de registradores de deslocamento são estudados e diversas aplicações são apresentadas. Além disso, é introduzido um método de análise de defeito.



DISPOSITIVOS LÓGICOS DE FUNÇÕES FIXAS

74XX164	74XX165	74XX174
74XX194	74XX195	

■ ■ ■ DISCUSSÃO PRÉVIA DE APLICAÇÕES EM SISTEMAS DIGITAIS

Esse tópico ilustra os conceitos deste capítulo. Um sistema de controle de segurança num prédio é introduzido. O sistema usa dois tipos de registradores de deslocamento, bem como outros tipos de dispositivos abordados em capítulos anteriores. O sistema também inclui uma memória que será foco de Aplicações em Sistemas Digitais no Capítulo 10.

WWW. ACESSE O SITE

Recursos que o ajudarão no estudo deste capítulo estão disponíveis em

<http://www.prenhall.com/floyd>

9-1 FUNÇÕES BÁSICAS DE REGISTRADORES DE DESLOCAMENTO

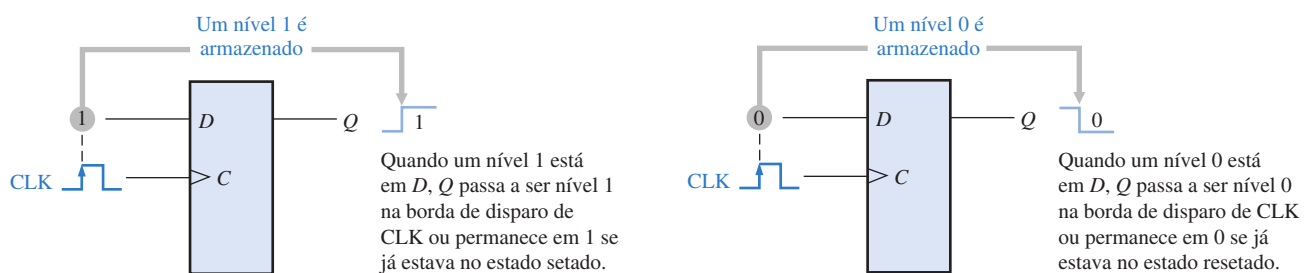
Os registradores de deslocamento consistem de arranjos de flip-flops e são importantes em aplicações que envolvem o armazenamento e a transferência de dados em sistemas digitais. Um registrador, diferentemente de um contador não tem uma sequência de estados específica, exceto em certas aplicações muito especializadas. Um registrador, em geral, é usado somente para armazenamento e deslocamento de dados (1s e 0s) recebidos de uma fonte externa e normalmente não possui características internas de sequência de estados.

Ao final do estudo desta seção você deverá ser capaz de:

- Explicar como um flip-flop armazena um bit de dado
- Definir a capacidade de armazenamento de um registrador de deslocamento
- Descrever a capacidade de deslocamento de um registrador

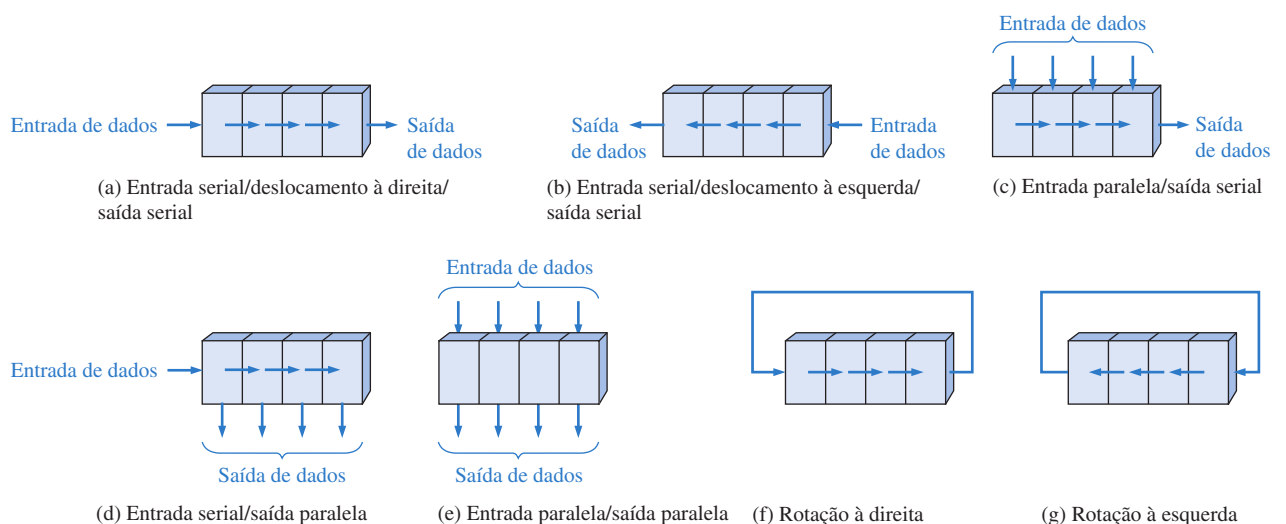
Um registrador pode consistir em um ou mais flip-flops usados para armazenar e deslocar dados.

Um **registrador** é um circuito digital com duas funções básicas: armazenamento de dados e movimentação de dados. A capacidade de armazenamento de um registrador o torna um importante tipo de dispositivo de memória. A Figura 9-1 ilustra o conceito de armazenamento de um nível 1 ou nível



▲ FIGURA 9-1

O flip-flop como um elemento de armazenamento.



▲ FIGURA 9-2

Movimentos básicos de dados em registradores de deslocamento. (São usados quatro bits como ilustração. Os bits se movem na direção das setas.)

0 num flip-flop D. Um nível 1 é aplicado na entrada de dados como mostrado, e um pulso de clock é aplicado armazenando o nível 1 *setando* o flip-flop. Quando o nível 1 na entrada é removido, o flip-flop permanece no estado setado, armazenando assim o 1. Um procedimento similar se aplica ao armazenamento de um nível 0 *resetando* o flip-flop, como também está ilustrado na Figura 9–1.

A *capacidade de armazenamento* de um registrador é o número total de bits (1s e 0s) dos dados digitais que ele pode reter. Cada **estágio** (flip-flop) é um registrador de deslocamento que representa um bit da capacidade de armazenamento; portanto, o número de estágios num registrador determina sua capacidade de armazenamento.

A capacidade de **deslocamento** de um registrador permite o movimento de dados de um estágio para outro dentro do registrador ou ainda para dentro ou para fora do registrador com a aplicação de pulsos de clock. A Figura 9–2 ilustra os tipos de movimentos de dados em registradores de deslocamento.

SEÇÃO 9–1 REVISÃO

As respostas estão no final do capítulo.

1. Em geral, qual é a diferença entre um contador e um registrador de deslocamento?
2. Quais as duas funções principais realizadas por um registrador de deslocamento?

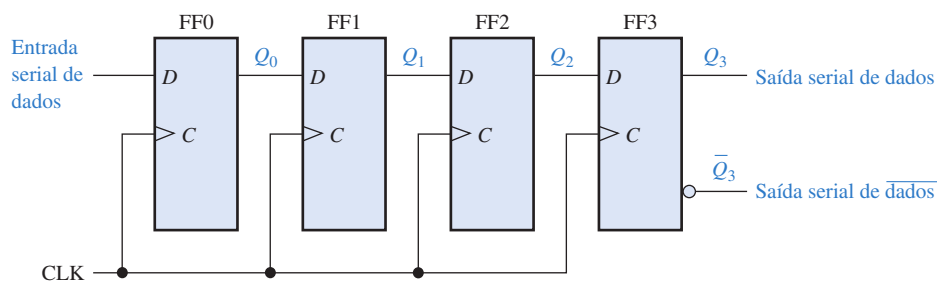
9-2 REGISTRADORES DE DESLOCAMENTO COM ENTRADA SERIAL/SAÍDA SERIAL

O registrador de deslocamento com entrada serial/saída serial aceita dados seriais – ou seja, um bit de cada vez numa única linha. Ele gera em sua saída a informação armazenada também de forma serial.

Ao final do estudo desta seção você deverá ser capaz de:

- Explicar como os bits de dados são inseridos de forma serial num registrador de deslocamento
- Descrever como os bits de dados são deslocados através do registrador
- Explicar como os bits de dados são obtidos de forma serial a partir de um registrador de deslocamento
- Desenvolver e analisar diagramas de temporização para registradores com entrada serial/saída serial

Vamos analisar primeiro a entrada serial de dados num registrador de deslocamento típico. A Figura 9–3 mostra um dispositivo de 4 bits implementado com flip-flops D. Com quatro estágios, esse registrador de deslocamento pode armazenar até quatro bits de dados.



▲ FIGURA 9–3

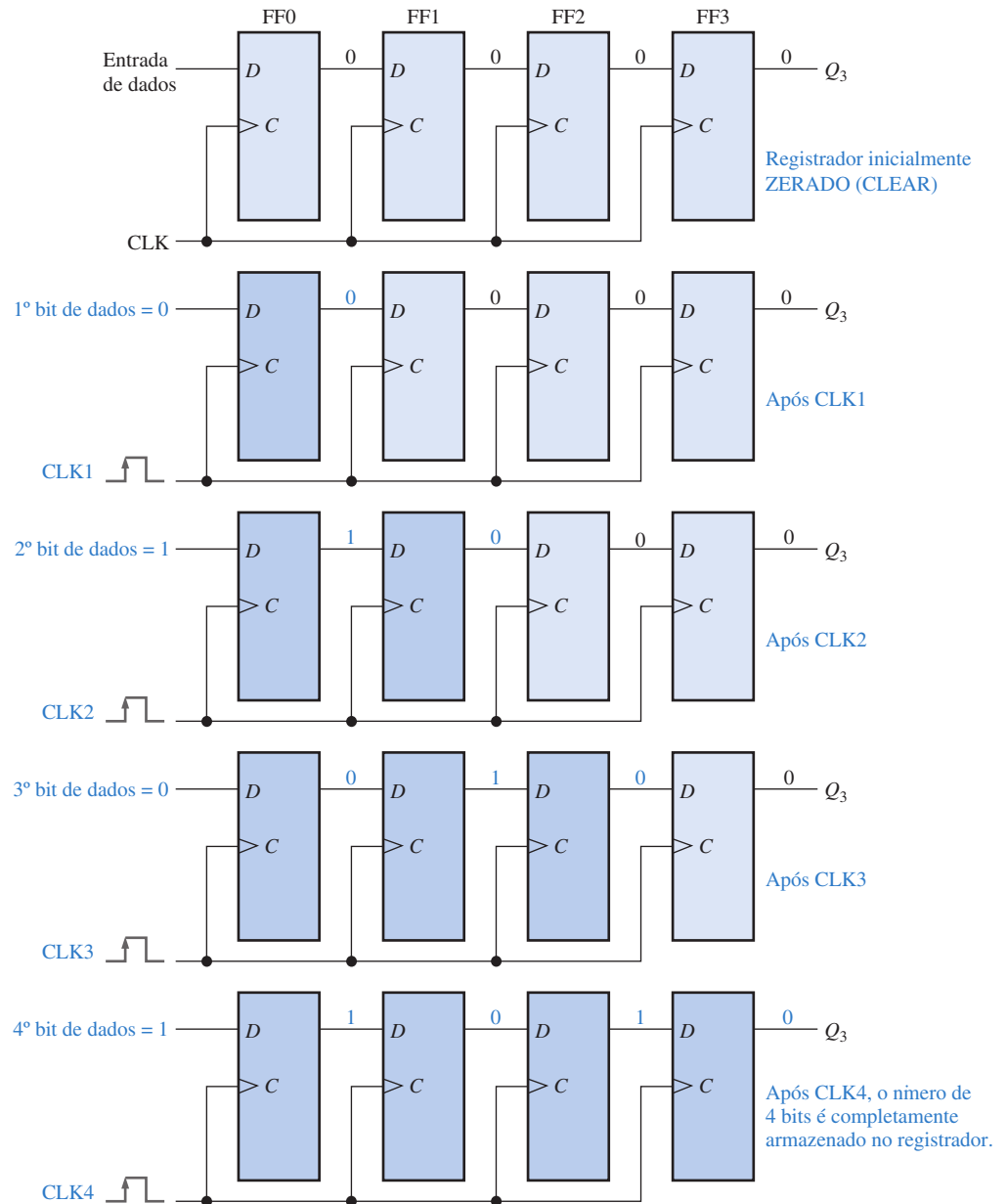
Registrador com entrada serial/saída serial.

A Figura 9–4 ilustra uma entrada de quatro bits (1010) no registrador, começando com o bit mais à direita. O registrador está inicialmente zerado. O nível 0 é colocado na linha de entrada de dados, fazendo $D = 0$ para o FF0. Quando o primeiro pulso de clock é aplicado, FF0 é resetado, armazenando assim o nível 0.

Em seguida, o segundo bit, o qual é nível 1, é aplicado na entrada de dados, fazendo $D = 1$ para FF0 e $D = 0$ para FF1 porque a entrada D de FF1 está conectada na saída Q_0 . Quando o segun-

NOTA: COMPUTAÇÃO

Freqüentemente, é necessário *limpar* (zerar) um registrador interno de um computador. Por exemplo, um registrador pode ser zerado antes de uma operação aritmética ou outra operação. Uma forma na qual registradores de computadores são zerados é usando software para subtrair o conteúdo de um registro dele próprio. O resultado sempre será zero. Por exemplo, uma instrução de computador que realiza essa operação é SUB AL,AL. Com essa instrução, o registrador denominado AL é zerado.



▲ FIGURA 9-4

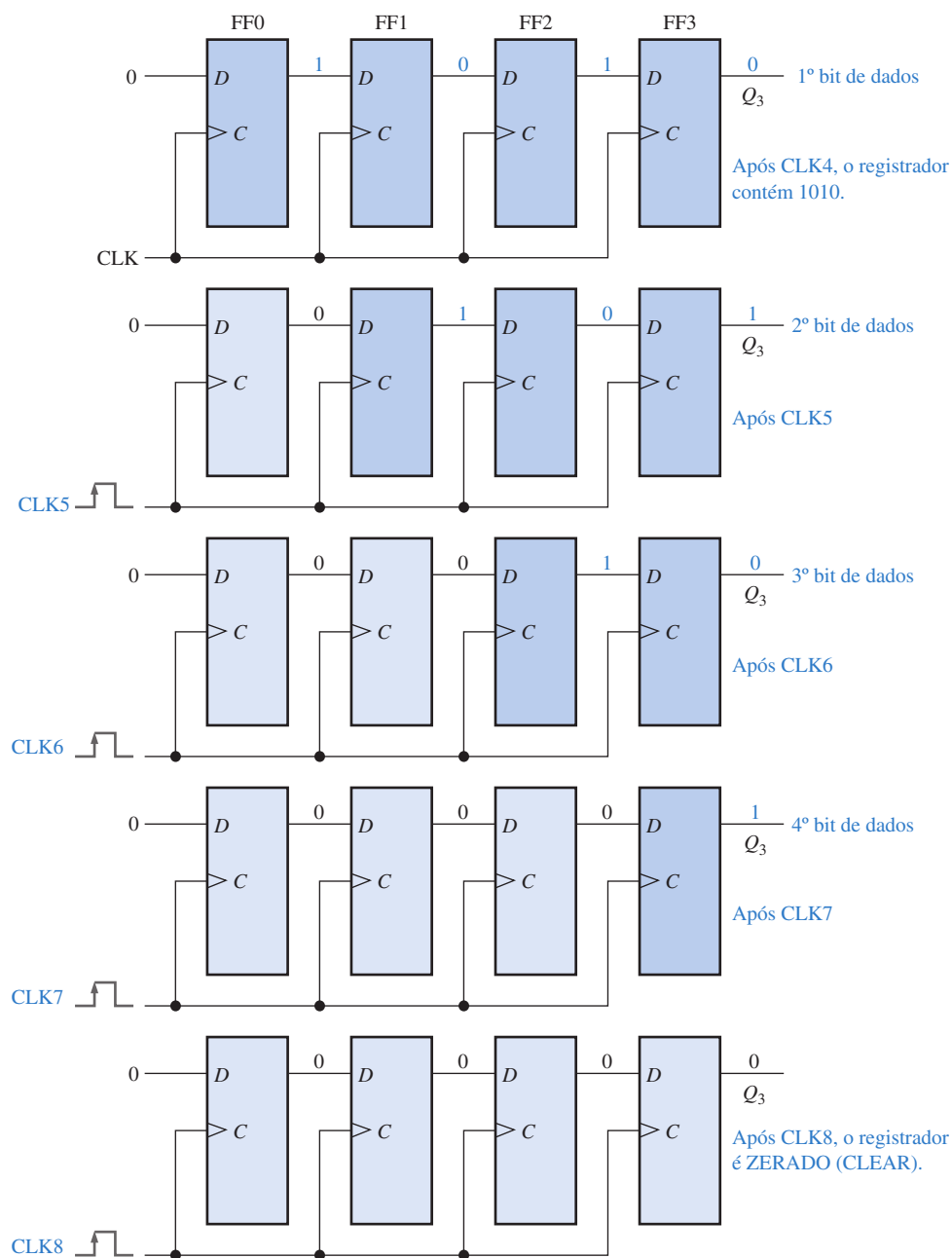
Quatro bits (1010) sendo inseridos de forma serial num registrador.

do pulso de clock ocorre, o nível 1 na entrada de dados é deslocado para FF0, fazendo com que FF0 seja setado; e o nível 0 que estava em FF0 é deslocado para FF1.

O terceiro bit, um nível 0, é agora colocado na linha de entrada de dados e um pulso de clock é aplicado. O nível 0 entra para o FF0, o nível 1 armazenado no FF0 é deslocado para o FF1 e o nível 0 armazenado em FF1 é deslocado para FF2.

O último bit, um nível 1, é colocado agora na entrada de dados e um pulso de clock é aplicado. Dessa vez o nível 1 entra no FF0, o nível 0 armazenado em FF0 é deslocado para FF1, o nível 1 armazenado em FF1 é deslocado para FF2 e o nível 0 armazenado em FF2 é deslocado para FF3. Isso completa a entrada serial dos quatro bits no registrador de deslocamento, onde eles podem ser armazenados por algum tempo enquanto os flip-flops tiverem alimentação cc.

Para dados seriais, um bit de cada vez é transferido.



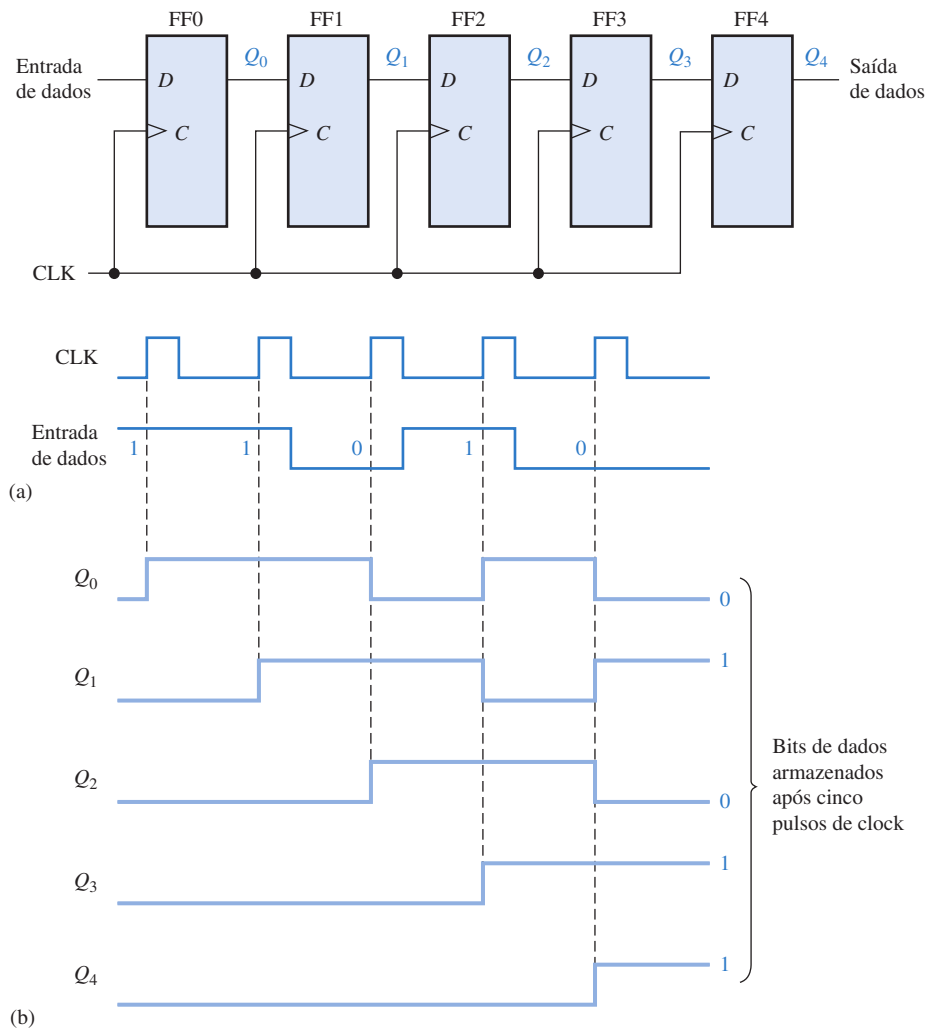
▲ FIGURA 9-5

Quatro bits (1010) sendo deslocados de forma serial e substituídos somente por zeros.

Se desejarmos obter os dados do registrador, os bits têm que ser deslocados de forma serial para fora sendo obtido a partir da saída Q_3 , conforme a Figura 9-5 ilustra. Após CLK4 na operação de entrada de dados descrita, o bit mais à direita, 0, aparece na saída Q_3 . O pulso de clock CLK6 desloca o terceiro bit para a saída e CLK7 desloca o quarto bit para a saída. Enquanto os quatro bits originais são deslocados para fora, mais bits podem ser deslocados para dentro do registrador. Bits zeros são mostrados sendo deslocados para dentro do registrador.

EXEMPLO 9-1

Mostre os estados do registrador de 5 bits mostrado na Figura 9-6 para as formas de onda de entrada de dados especificada e do clock. Considere que o registrador esteja inicialmente zerado (todos os bits em nível 0).



► **FIGURA 9-6**

Abra o arquivo F09-06 para verificar a operação.



Solução O primeiro bit de dado (1) é inserido no registrador no primeiro pulso de clock e em seguida deslocado da esquerda para a direita enquanto os bits restantes são inseridos e deslocados. O registrador contém $Q_4Q_3Q_2Q_1Q_0 = 11010$ após cinco pulsos de clock. Veja a Figura 9-6(b).

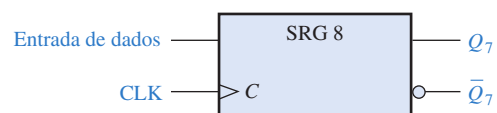
Problema relacionado* Mostre os estados do registrador se a entrada de dados for invertida (complementada). O registrador está inicialmente zerado.

* As respostas estão no final do capítulo.

A Figura 9-7 mostra um símbolo em bloco lógico tradicional para um registrador de deslocamento de 8 bits com entrada serial/saída serial. A indicação “SRG 8” indica um registrador de deslocamento (SRG) com uma capacidade de 8 bits.

► **FIGURA 9-7**

Símbolo lógico para um registrador de deslocamento de 8 bits com entrada serial/saída serial.



SEÇÃO 9-2
REVISÃO

1. Desenvolva o diagrama lógico para o registrador de deslocamento dado na Figura 9-3, usando flip-flops J-K para substituir os flip-flops D.
2. Quantos pulsos de clock são necessários para inserir um byte de dados de forma serial num registrador de deslocamento de 8 bits?

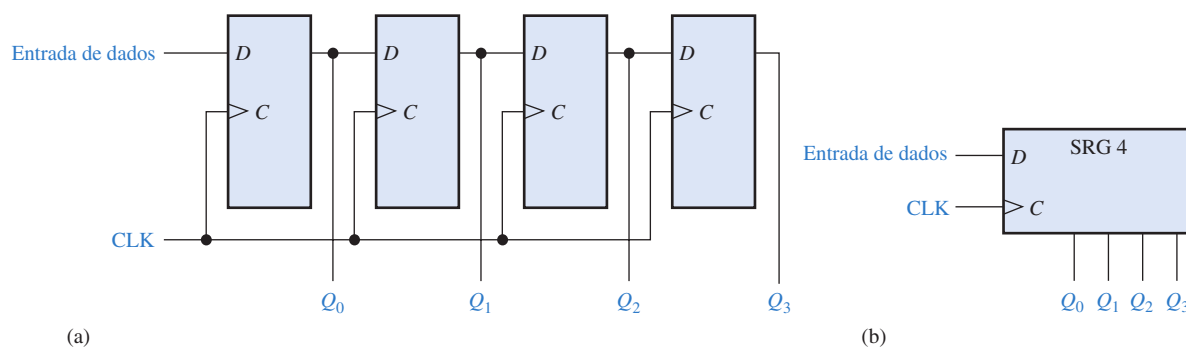
9-3 REGISTRADORES DE DESLOCAMENTO COM ENTRADA SERIAL/SAÍDA PARALELA

Os bits de dados são inseridos serialmente (primeiro o bit mais à direita) nesse tipo de registrador da mesma forma conforme discutido na Seção 9-2. A diferença está na forma na qual os bits de dados são obtidos na saída do registrador; num registrador com saída paralela, a saída de cada estágio está disponível. Uma vez armazenados os dados, cada bit aparece em sua linha de saída respectiva e todos os bits são disponibilizados simultaneamente, em vez de um bit de cada vez como no registrador com saída serial.

Ao final do estudo desta seção você deverá ser capaz de:

- Explicar como os bits de dados são obtidos na saída de um registrador de deslocamento em paralelo
- Comparar a saída serial com a saída paralela
- Discutir o CI registrador de deslocamento de 8 bits 74HC164
- Desenvolver e analisar os diagramas de temporização para registradores com entrada serial/saída paralela

A Figura 9-8 mostra um registrador de deslocamento de 4 bits com entrada serial/saída paralela e o seu símbolo lógico em bloco.



▲ FIGURA 9-8

Um registrador de deslocamento com entrada serial/saída paralela.

EXEMPLO 9-2

Mostre os estados do registrador de 4 bits (SRG 4) para as formas de onda dadas na Figura 9-9(b).

Solução O registrador contém 0110 após quatro pulsos de clock. Veja a Figura 9-9(b).

Problema relacionado Se a entrada de dados permanece em 0 após o quarto pulso de clock, qual o estado do registrador após três pulsos adicionais de clock?

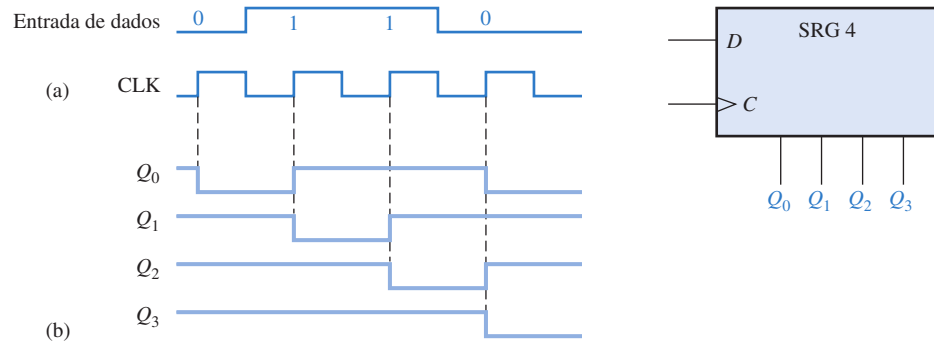
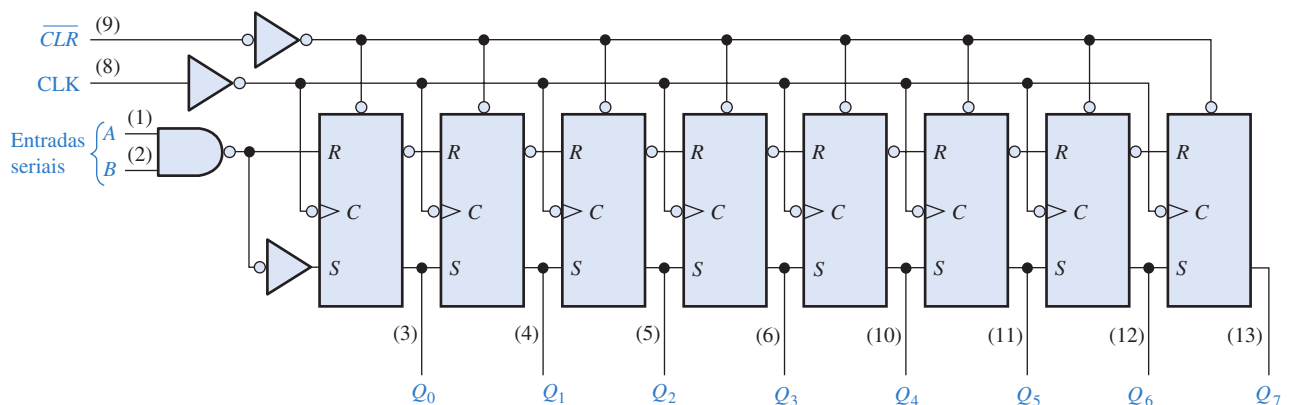


FIGURA 9-9

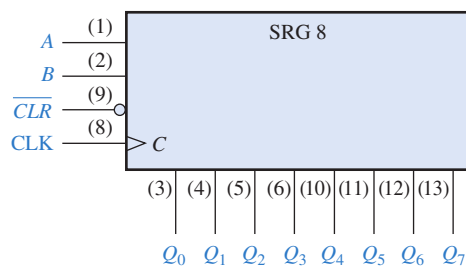
REGISTRADOR DE DESLOCAMENTO DE 8 BITS COM ENTRADA SERIAL/SAÍDA PARALELA (74HC164)



O CI 74HC164 é um exemplo de um CI registrador de deslocamento que tem entrada serial/saída paralela. O diagrama lógico é mostrado na Figura 9-10(a) e o símbolo lógico em bloco é mostrado na parte (b). Observe que esse dispositivo tem duas entradas seriais com possibilidade de controle, A e B , e uma entrada de clear (\overline{CLR}) que é ativa em nível BAIXO. As saídas paralelas são de Q_0 a Q_7 .



(a) Diagrama lógico

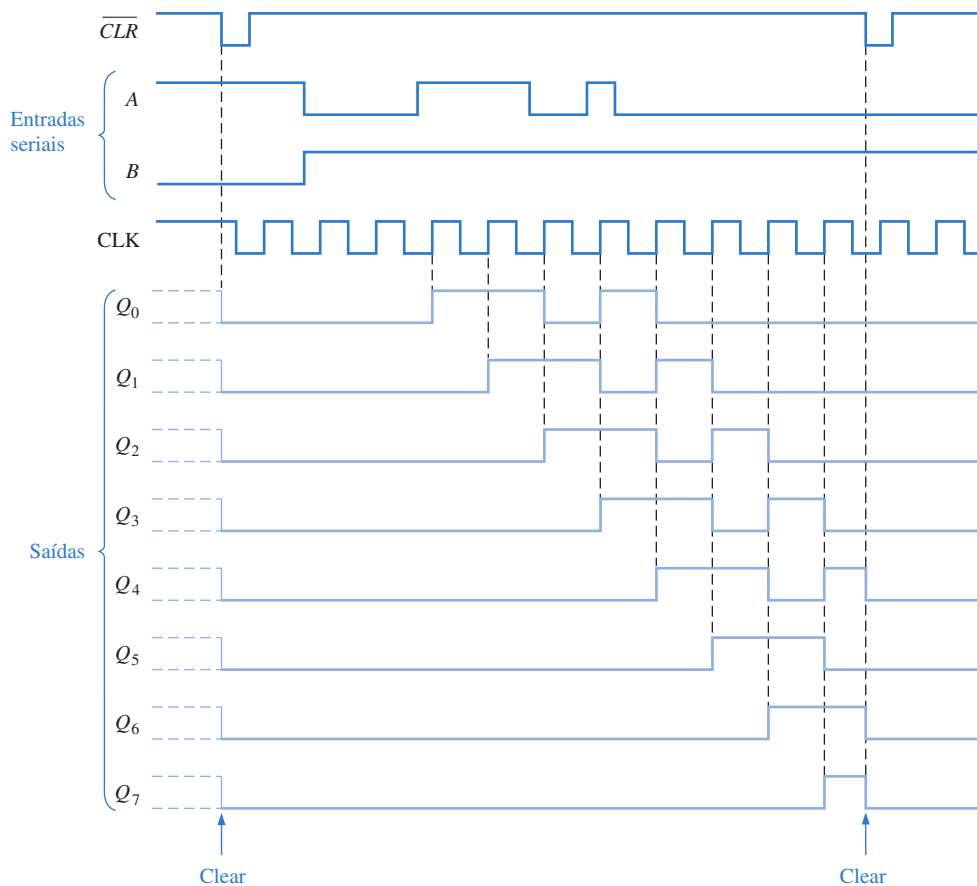


(b) Símbolo lógico

▲ FIGURA 9-10

O CI 74HC164 registrador de deslocamento de 8 bits com entrada serial/saída paralela.

Uma amostra de um diagrama de temporização do CI 74HC164 é mostrado na Figura 9–11. Observe que os dados seriais de entrada em *A* são deslocados através do registrador após a entrada *B* ir para nível ALTO.



▲ FIGURA 9–11

Amostra de um diagrama de temporização para o CI registrador de deslocamento 74HC164.

SEÇÃO 9–3 REVISÃO

1. A seqüência de bits 1101 é inserida serialmente (o bit mais à direita é o primeiro) num registrador de deslocamento de 4 bits com saída paralela que está inicialmente resetado. Quais são os estados das saídas *Q* após dois pulsos de clock?
2. Como um registrador com entrada serial/saída paralela pode ser usado como um registrador com entrada serial/saída serial?

9-4 REGISTRADORES DE DESLOCAMENTO COM ENTRADA PARALELA/SAÍDA SERIAL

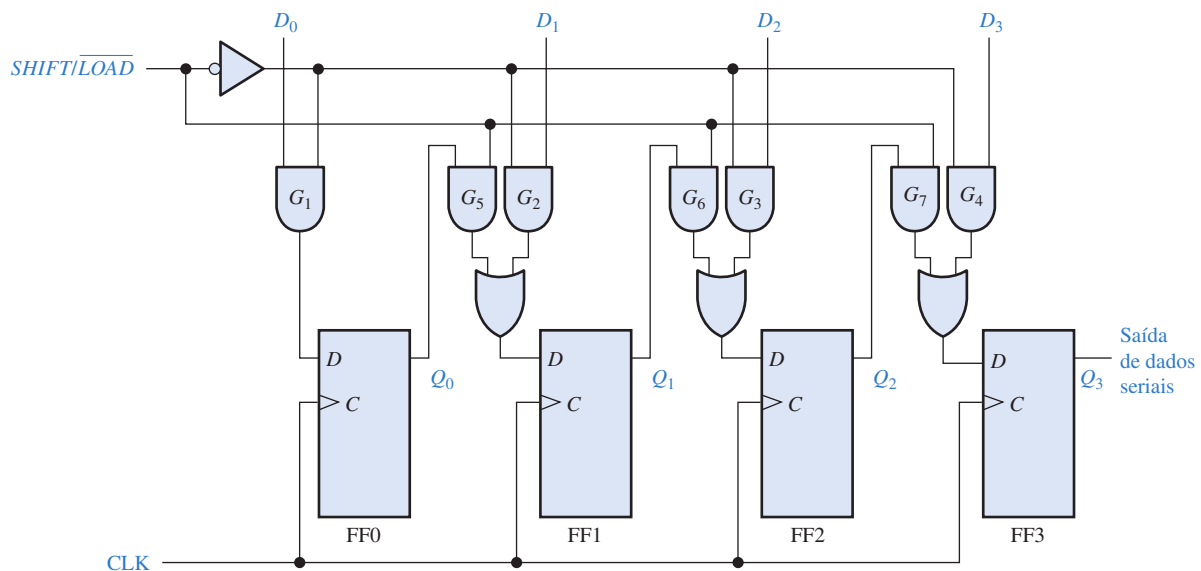
Para um registrador com entrada de dados em paralelo, os bits são inseridos simultaneamente nos seus respectivos estágios em linhas paralelas em vez de bit a bit numa única linha como acontece com a entrada serial de dados. A saída serial é a mesma descrita na Seção 9–2, uma vez que os dados estejam completamente armazenados no registrador.

Ao final do estudo desta seção você deverá ser capaz de:

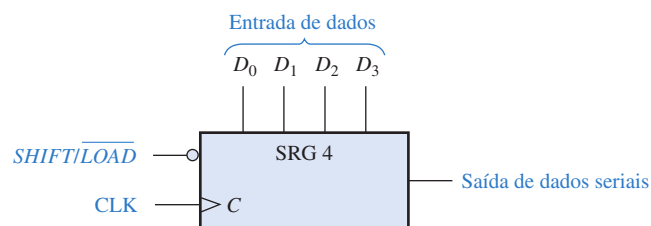
- Explicar como os bits de dados são inseridos num registrador de deslocamento com entrada paralela
- Comparar a entrada serial com a entrada paralela
- Discutir o CI registrador de deslocamento de 8 bits com entrada paralela 74HC165
- Desenvolver e analisar diagramas de temporização para registradores com entrada paralela/saída serial

Para dados em paralelo, múltiplos bits são transferidos de cada vez.

A Figura 9–12 ilustra um registrador de deslocamento e um símbolo lógico típico. Observe que existem quatro linhas de entradas de dados, (D_0 , D_1 , D_2 e D_3) e uma entrada $\overline{SHIFT/LOAD}$, a qual permite a **carga** (load) dos quatro bits em paralelo no registrador. Quando $\overline{SHIFT/LOAD}$ for nível BAIXO, as portas G_1 a G_4 são habilitadas, permitindo que cada bit de dado seja aplicado na entrada D do seu respectivo flip-flop. Quando um pulso de clock for aplicado, os flip-flops com $D = 1$ serão setados e com $D = 0$ resetados, armazenando assim todos os quatro bits simultaneamente.



(a) Diagrama lógico



(b) Símbolo lógico



▲ FIGURA 9–12

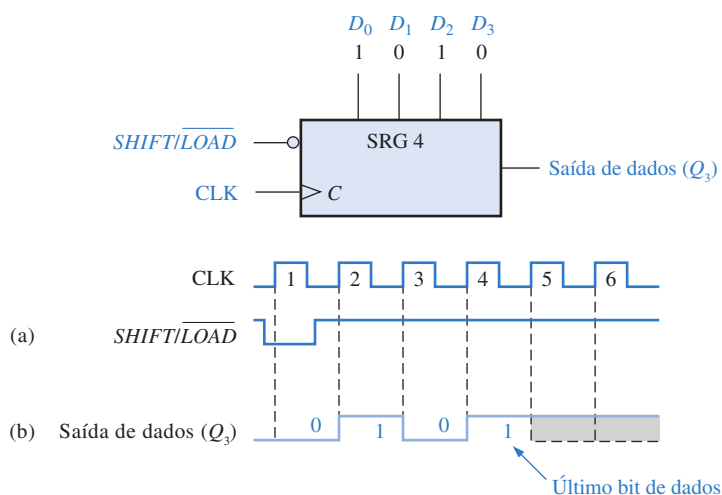
Um registrador de deslocamento de 4 bits com entrada paralela/saída serial. Abra o arquivo F09-12 para verificar a operação.

Quando $\overline{SHIFT/LOAD}$ for nível ALTO, as portas de G_1 a G_4 são desabilitadas e as portas de G_5 a G_7 são habilitadas, permitindo o deslocamento (shift) dos bits de dados à direita de um estágio pa-

ra o próximo. As portas OR permitem a operação de deslocamento normal ou a operação de entrada de dados em paralelo, dependendo de quais portas AND são habilitadas pelo nível lógico na entrada $\overline{SHIFT/LOAD}$. Observe que FF0 tem uma única porta AND para desabilitar a entrada paralela D_0 . Não é necessário nesse caso um arranjo AND/OR por que não existe entrada serial de dados.

EXEMPLO 9-3

Mostre a forma de onda na saída de dados para um registrador de 4 bits com entrada paralela de dados a partir das formas de onda de $\overline{SHIFT/LOAD}$ e do clock dadas na Figura 9-13(a). Consulte o diagrama lógico na Figura 9-12(a).



▲ FIGURA 9-13

Solução No pulso de clock 1, os dados em paralelo ($D_0D_1D_2D_3 = 1010$) são carregados no registrador, fazendo Q_3 igual a 0. No pulso de clock 2 o nível 1 de Q_2 é deslocado para Q_3 ; no pulso de clock 3 o nível 0 é deslocado para Q_3 ; no pulso de clock 4 o último bit de dados (1) é deslocado para Q_3 ; e no pulso de clock 5 todos os bits foram deslocados para fora, e apenas os 1s restantes no registrador (considerando que a entrada D permanece em 1). Veja a Figura 9-13(b).

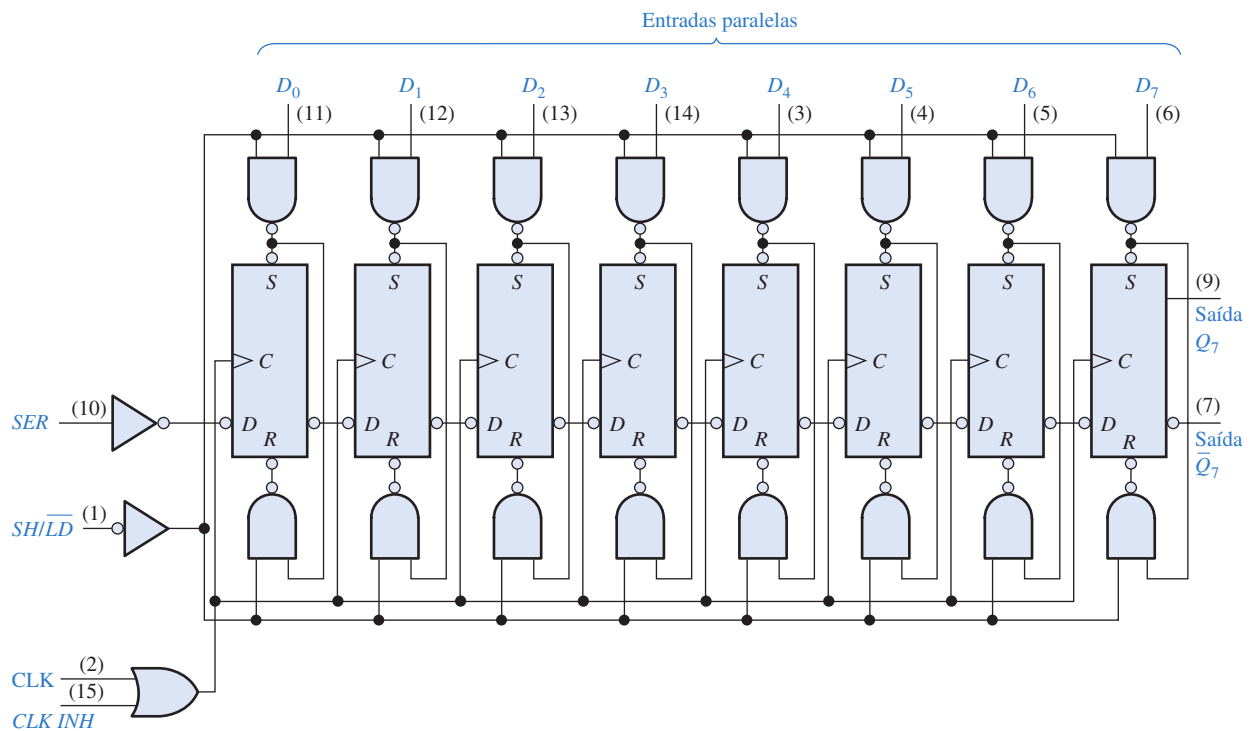
Problema relacionado Mostre a forma de onda na saída de dados para as entradas de clock e $\overline{SHIFT/LOAD}$ mostradas na Figura 9-13(a) se os dados paralelos são $D_0D_1D_2D_3 = 0101$.

REGISTRADOR DE DESLOCAMENTO DE 8 BITS COM CARGA PARALELA (74HC165)

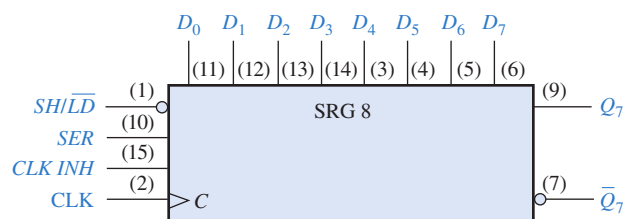
O CI 74HC165 é um exemplo de um CI registrador de deslocamento que tem entrada paralela/saída serial (ele também pode operar como entrada serial/saída serial). A Figura 9-14(a) mostra o diagrama lógico interno para esse dispositivo e a parte (b) mostra um símbolo lógico em bloco típico. Um nível BAIXO na entrada $\overline{SHIFT/LOAD}$ ($\overline{SH/LD}$) habilita todas as portas NAND para a carga paralela. Quando um bit de entrada é nível 1, o flip-flop é setado assincronamente por uma saída de nível BAIXO na porta superior.



Quando um bit de dado de entrada for nível 0, o flip-flop é resetado assincronamente por um nível BAIXO na saída da porta inferior. Alternativamente, os dados podem ser inseridos de forma serial na entrada *SER*. Além disso, o clock pode ser desabilitado a qualquer momento com um nível ALTO na entrada *CLK INH*. As saídas de dados seriais do registrador são Q_7 e o seu complemento \overline{Q}_7 . Essa implementação é diferente do método síncrono de carga paralela discutido anteriormente, demonstrando que geralmente existem diversas formas de realizar a mesma função.



(a) Diagrama lógico

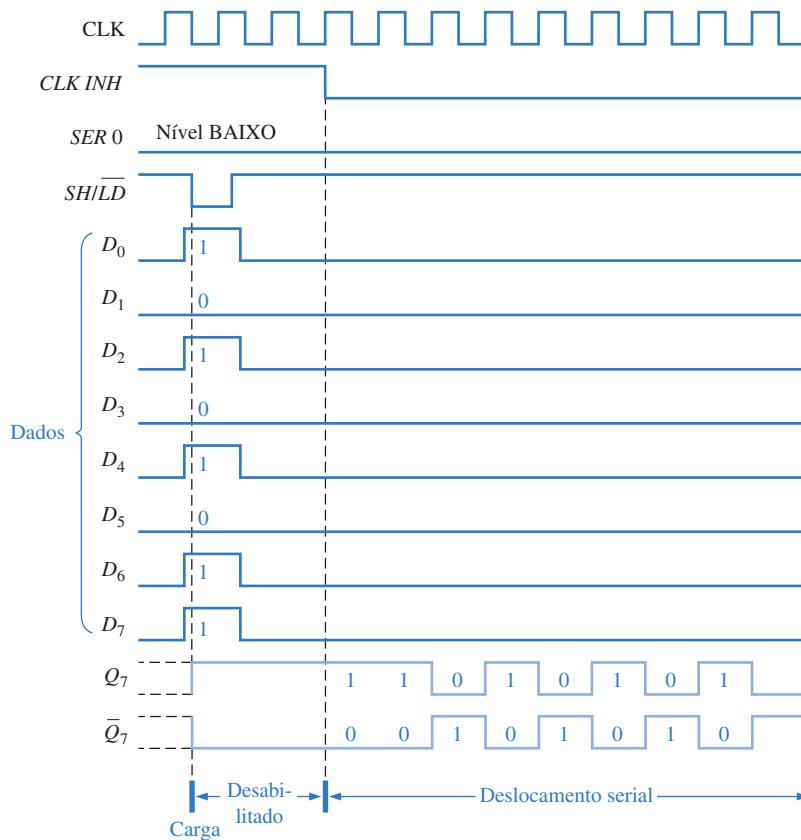


(b) Símbolo lógico

▲ FIGURA 9-14

O CI registrador de deslocamento de 8 bits com carga paralela 74HC165.

A Figura 9-15 é um diagrama de temporização mostrando um exemplo da operação de um CI registrador de deslocamento 74HC165.



▲ FIGURA 9-15

Amostra de um diagrama de temporização para o CI registrador de deslocamento 74HC165.

SEÇÃO 9-4 REVISÃO

1. Explique a função da entrada $SHIFT/\overline{LOAD}$.
2. A operação de carga paralela no CI registrador de deslocamento 74HC165 é síncrona ou assíncrona? O que isso significa?

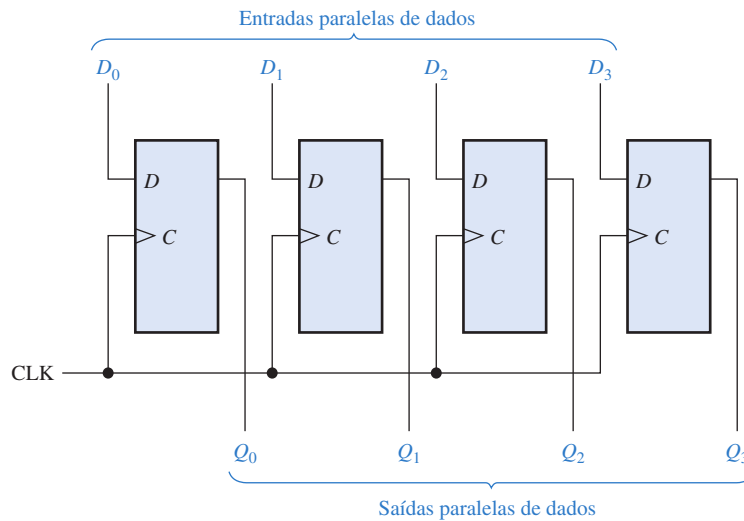
9-5 REGISTRADORES DE DESLOCAMENTO COM ENTRADA PARALELA/SAÍDA PARALELA

A entrada paralela de dados foi descrita na Seção 9-4 e a saída paralela de dados também foi discutida anteriormente. O registrador com entrada paralela/saída paralela emprega os dois métodos. Imediatamente em seguida à entrada de todos os bits de dados, esses aparecem nas saídas em paralelo.

Ao final do estudo desta seção você deverá ser capaz de:

- Discutir o registrador de deslocamento de 4 bit com entrada paralela/saída paralela 74HC195
- Desenvolver e analisar diagramas de temporização para registradores com entrada paralela/saída paralela

A Figura 9–16 mostra um registrador com entrada paralela/saída paralela.



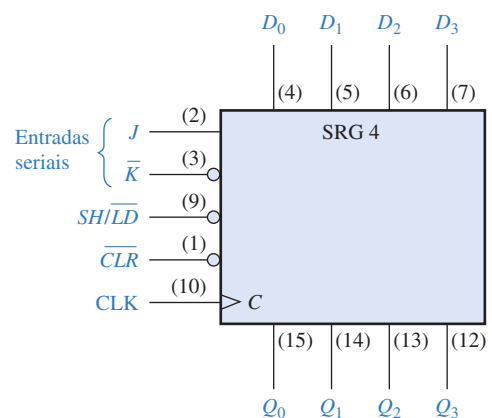
▲ FIGURA 9–16

Registrador com entrada paralela/saída paralela.

REGISTRADOR DE DESLOCAMENTO DE 4 BITS COM ACESSO PARALELO (74HC195)



O CI 74HC195 pode ser usado para operar com entrada paralela/saída paralela. Como ele também tem uma entrada serial, pode ser usado para operar com entrada serial/saída paralela. Ele ainda pode ser usado para operar com entrada paralela/saída serial usando Q_3 como saída. O símbolo lógico em bloco típico é mostrado na Figura 9–17.

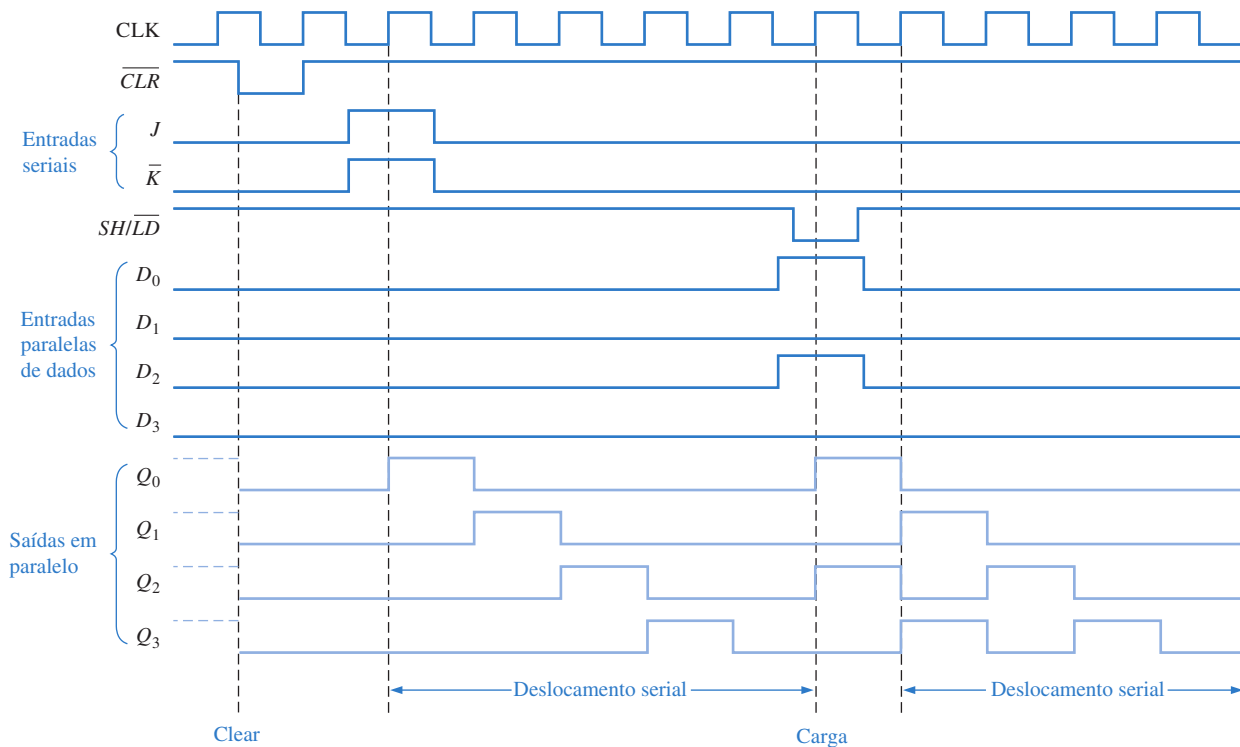


► FIGURA 9–17

O CI registrador de deslocamento de 4 bits com acesso paralelo 74HC195.

Quando a entrada $\overline{SHIFT/LOAD}$ ($\overline{SH/LD}$) é nível BAIXO, os dados nas entradas paralelas são inseridos de forma síncrona na transição positiva do clock. Quando $\overline{SH/LD}$ for nível ALTO, os dados armazenados são deslocados à direita (de Q_0 para Q_3) sincronizados pelo clock. As entradas J e \overline{K} são as entradas seriais de dados para o primeiro estágio do registrador (Q_0); Q_3 pode ser usada para saída serial de dados. A entrada de clear, que é ativa em nível BAIXO, é assíncrona.

O diagrama de temporização da Figura 9-18 ilustra a operação desse registrador.



▲ FIGURA 9-18

Amostra de um diagrama de temporização para o CI registrador de deslocamento 74HC195.

SEÇÃO 9-5 REVISÃO

1. Na Figura 9-16, $D_0 = 1$, $D_1 = 0$, $D_2 = 0$ e $D_3 = 1$. Após três pulsos de clock, quais são os dados nas saídas?
2. Para o CI 74HC195, $SH/\overline{LD} = 1$, $J = 1$, e $\overline{K} = 1$. Qual é o estado da saída Q_0 após um pulso de clock?

9-6 REGISTRADORES DE DESLOCAMENTO BIDIRECIONAIS

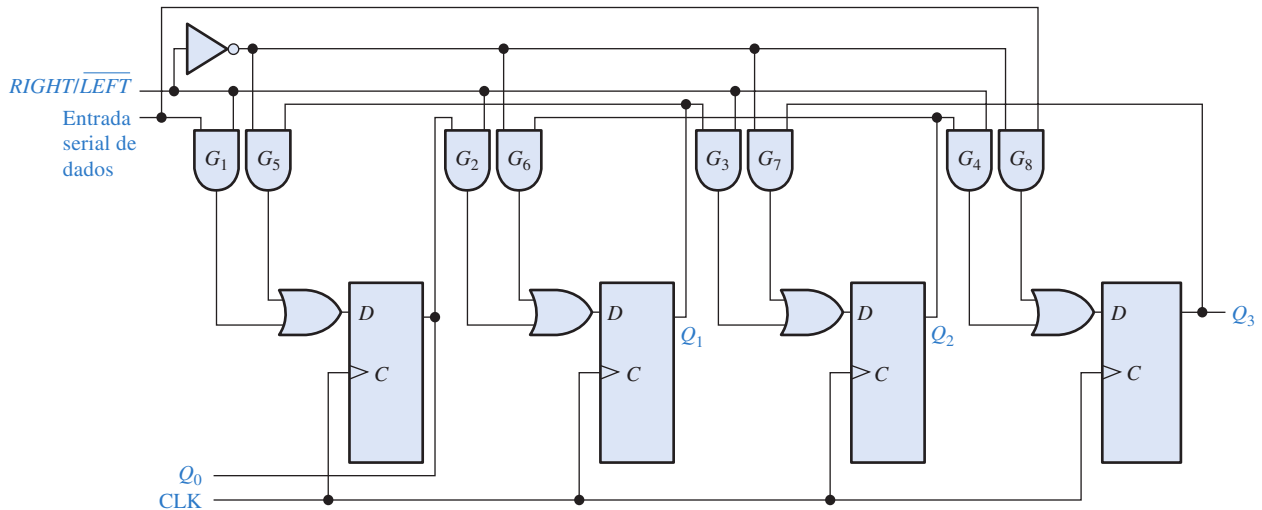
Um registrador de deslocamento bidirecional é aquele no qual os dados podem ser deslocados para a esquerda ou para a direita. Isso pode ser implementado usando lógica de controle que habilita a transferência do bit de dado de um estágio para o próximo estágio à direita ou à esquerda, dependendo do nível lógico na linha de controle.

Ao final do estudo desta seção você deverá ser capaz de:

- Explicar a operação de um registrador de deslocamento bidirecional
- Discutir o CI registrador de deslocamento bidirecional universal de 4 bits 74HC194
- Desenvolver e analisar diagramas de temporização para registradores de deslocamento bidirecionais

Um registrador de deslocamento **bidirecional** de 4 bits é mostrado na Figura 9-19. Um nível ALTO na entrada de controle $RIGHT/\overline{LEFT}$ permite que os bits de dados inseridos no registrador sejam deslocados para a direita, e um nível BAIXO permite que os bits de dados sejam deslocados para a esquerda. Um exame na lógica de controle torna a operação aparente. Quando a entrada de controle $RIGHT/\overline{LEFT}$ for nível ALTO, as portas de G_1 a G_4 são habilitadas e o estado da

saída Q de cada flip-flop passa para a entrada D do flip-flop *seguinte*. Quando um pulso de clock ocorre, os bits de dados são deslocados uma posição para a *direita*. Quando a entrada de controle $RIGHT/LEFT$ for nível BAIXO, as portas de G_5 a G_8 são habilitadas sendo que a saída Q de cada flip-flop passa para a entrada D do flip-flop *precedente*. Quando um pulso de clock ocorre, os bits de dados são então deslocados uma posição à *esquerda*.

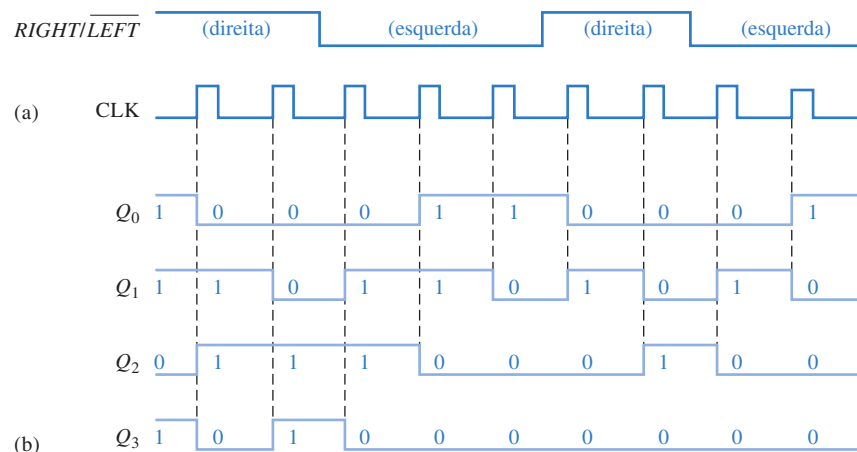


▲ FIGURA 9-19

Registrador de deslocamento bidirecional de 4 bits. Abra o arquivo F09-19 para verificar a operação.

EXEMPLO 9-4

Determine o estado do registrador de deslocamento mostrado na Figura 9-19 após cada pulso de clock considerando a forma de onda da entrada $RIGHT/LEFT$ mostrada na Figura 9-20(a). Considere que $Q_0 = 1$, $Q_1 = 1$, $Q_2 = 0$, $Q_3 = 1$ e que a linha de entrada serial de dados esteja em nível BAIXO.



► FIGURA 9-20

Solução Veja a Figura 9-20(b).

Problema relacionado Inverta a forma de onda $RIGHT/LEFT$ e determine o estado do registrador de deslocamento dado na Figura 9-19 após cada pulso de clock.

REGISTRADOR DE DESLOCAMENTO BIDIRECIONAL UNIVERSAL DE 4 BITS (74HC194)

O CI 74HC194 é um exemplo de um registrador de deslocamento bidirecional universal. Um **registrador de deslocamento universal** tem capacidade de entrada e saída serial e paralela de dados. O símbolo lógico em bloco é mostrado na Figura 9–21 e um diagrama de temporização é mostrado na Figura 9–22.

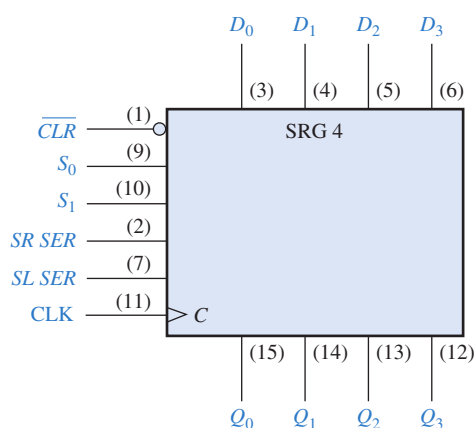
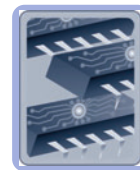


FIGURA 9–21

O CI registrador de deslocamento bidirecional universal de 4 bits 74HC194.

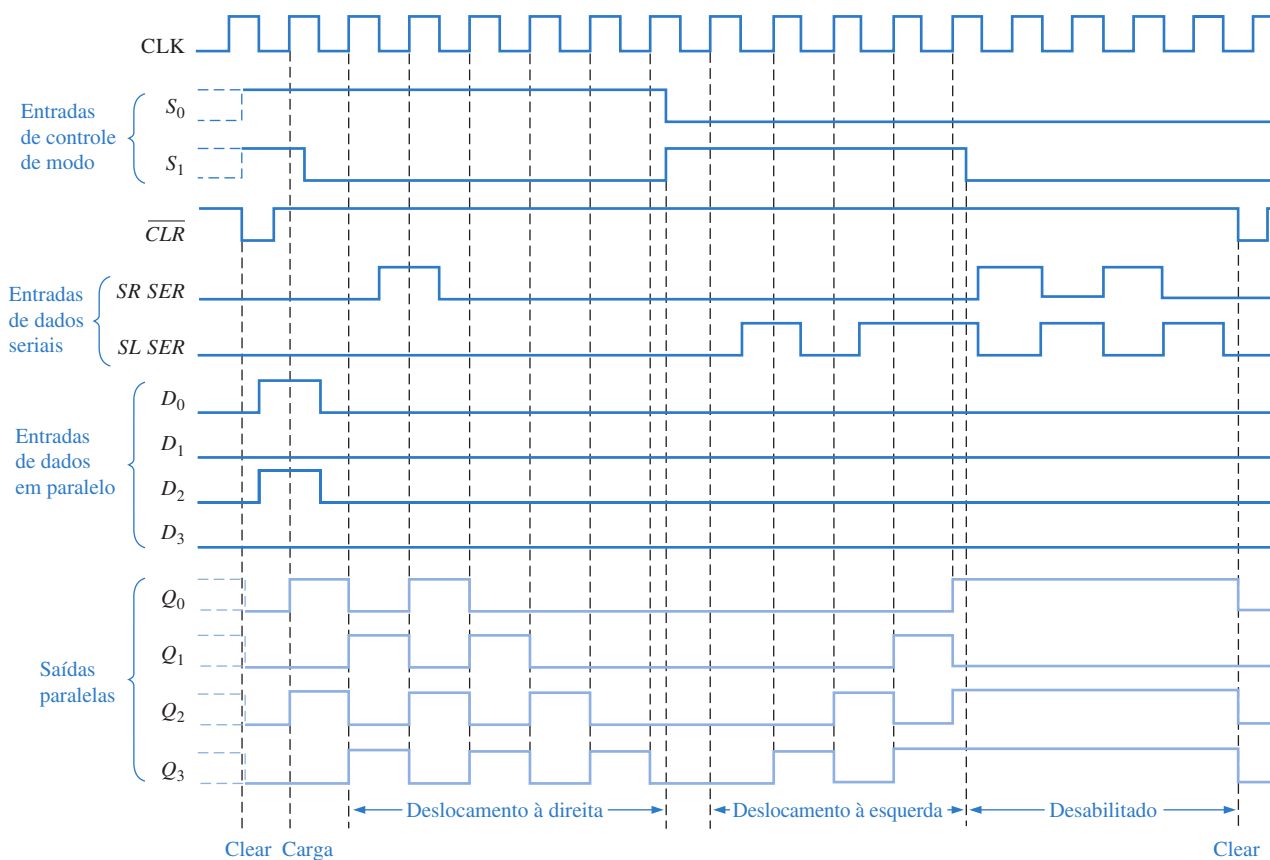


FIGURA 9–22

Amostra do diagrama de temporização para o CI registrador de deslocamento 74HC194.

A carga paralela, que é sincronizada com a transição positiva do clock, é realizada aplicando-se os quatro bits de dados nas entradas paralelas e nível ALTO nas entradas S_0 e S_1 . O deslocamento à direita é realizado de forma síncrona com a borda positiva do clock quando S_0 for nível ALTO e S_1 for nível BAIXO. Os dados seriais nesse modo são inseridos na entrada serial de deslocamento à direita ($SR\ SER$). Quando S_0 for nível BAIXO e S_1 for nível ALTO, os bits de dados são deslocados à esquerda de forma síncrona com o clock, sendo os novos dados inseridos na entrada serial à esquerda ($SL\ SER$). A entrada $SR\ SER$ vai para o estágio Q_0 e $SL\ SER$ vai para o estágio Q_3 .

SEÇÃO 9-6 REVISÃO

- I. Considere que o registrador de deslocamento bidirecional de 4 bits mostrado na Figura 9-19 tenha os seguintes conteúdos: $Q_0 = 1$, $Q_1 = 1$, $Q_2 = 0$ e $Q_3 = 0$. Existe um nível 1 na linha de entrada de dados seriais. Se a entrada $RIGHT/LEFT$ for nível ALTO durante três pulsos de clock e nível BAIXO durante mais dois pulsos de clock, quais são os conteúdos após o quinto pulso de clock?

9-7 REGISTRADORES DE DESLOCAMENTO COMO CONTADORES

Um registrador de deslocamento usado como contador é basicamente um registrador de deslocamento com a saída serial conectada de volta à entrada serial para produzir seqüências especiais. Esses dispositivos são freqüentemente classificados como contadores porque exibem uma seqüência de dados específica. Dois dos tipos mais comuns de registradores de deslocamento usados como contadores, o contador Johnson e o contador em anel, são apresentados neste capítulo.

Ao final do estudo desta seção você deverá ser capaz de:

- Discutir como um registrador de deslocamento usado como contador difere de um registrador de deslocamento básico
- Explicar a operação de um contador Johnson
- Especificar uma seqüência Johnson para qualquer número de bits
- Explicar a operação de um contador em anel e determinar a seqüência de qualquer contador específico

Contador Johnson

Em um **contador Johnson**, o complemento da saída do último flip-flop é conectado de volta na entrada D do primeiro flip-flop (isso pode ser feito também com outros tipos de flip-flops). Esse arranjo com realimentação produz uma seqüência característica de estados, conforme mostra a Tabela 9-1 para um dispositivo de 4 bits e na Tabela 9-2 para um dispositivo de 5 bits. Observe que a seqüência de 4 bits tem um total de 10 estados. Em geral, um contador Johnson produz um módulo de $2n$, onde n é o número de estágios no contador.

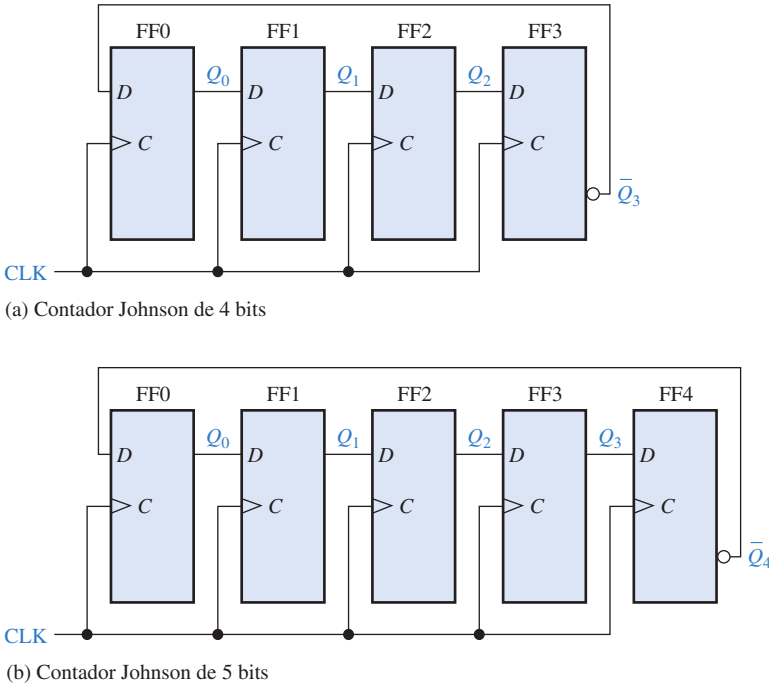
As implementações de contadores Johnson de 4 e 5 estágios são mostradas na Figura 9-23. A implementação de um contador Johnson é muito simples independentemente do número de estágios. A saída Q de cada estágio é conectada na entrada D do próximo estágio (considerando que flip-flops D sejam usados). A única exceção é que a saída \bar{Q} do último estágio é conectada de volta na entrada D do primeiro estágio. Conforme mostra as seqüências nas Tabelas 9-1 e 9-2, o contador é “preenchido” com 1s da esquerda para a direita e, em seguida, é “preenchido” com 0s novamente.

PULSO DE CLOCK	Q_0	Q_1	Q_2	Q_3
0	0	0	0	0
1	1	0	0	0
2	1	1	0	0
3	1	1	1	0
4	1	1	1	1
5	0	1	1	1
6	0	0	1	1
7	0	0	0	1

◀ **TABELA 9-1**
Sequência Johnson de 4 bits

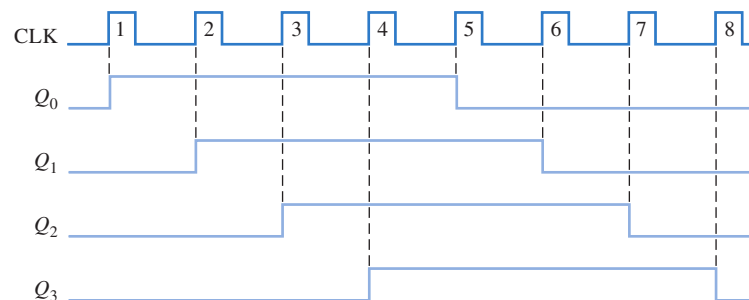
PULSO DE CLOCK	Q_0	Q_1	Q_2	Q_3	Q_4
0	0	0	0	0	0
1	1	0	0	0	0
2	1	1	0	0	0
3	1	1	1	0	0
4	1	1	1	1	0
5	1	1	1	1	1
6	0	1	1	1	1
7	0	0	1	1	1
8	0	0	0	1	1
9	0	0	0	0	1

◀ **TABELA 9-2**
Sequência Johnson de 5 bits



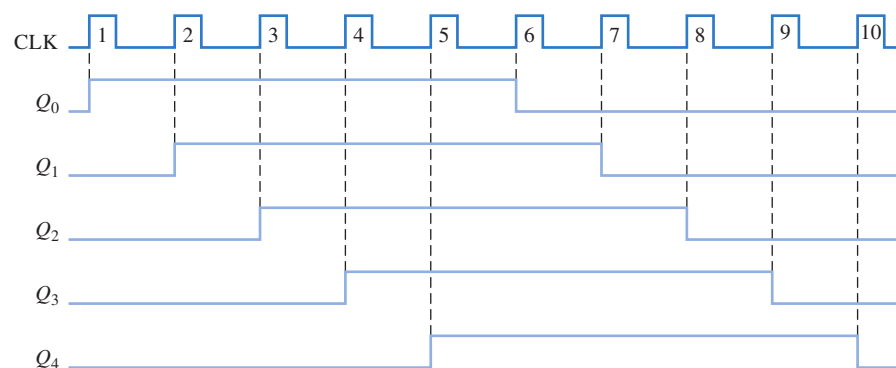
◀ **FIGURA 9-23**
Contadores Johnson de 4 e 5 bits.

Diagramas das operações de temporização dos contadores de 4 e 5 bits são mostrados nas Figuras 9-24 e 9-25, respectivamente.



► FIGURA 9-24

Seqüência de temporização para um contador Johnson de 4 bits.



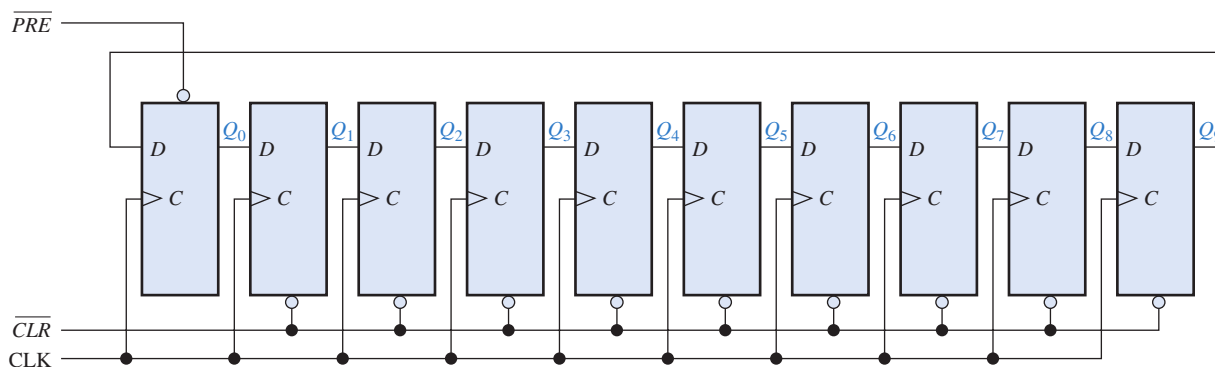
► FIGURA 9-25

Seqüência de temporização para um contador Johnson de 5 bits.

Contador em Anel

O **contador em anel** utiliza um flip-flop para cada estado em sua seqüência. Ele tem a vantagem de não necessitar de portas de decodificação. No caso de um contador em anel de 10 bits, existe uma única saída para cada dígito decimal.

A Figura 9-26 mostra um diagrama lógico para um contador em anel de 10 bits. A seqüência para esse contador em anel é dada na Tabela 9-3. Inicialmente, um nível 1 está presente no primeiro flip-flop e o restante dos flip-flops estão resetados. Observe que as conexões entre estágios são as mesmas que para um contador Johnson, exceto que a saída Q em vez de \bar{Q} é realimentada a partir do último estágio. As dez saídas do contador indicam diretamente a contagem decimal dos pulsos de clock. Por exemplo, um nível 1 em Q_0 representa zero, um nível 1 em Q_1 representa um,



▲ FIGURA 9-26

Um contador em anel de 10 bits. Abra o arquivo F09-26 para verificar a operação.

PULSO DE CLOCK	Q ₀	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇	Q ₈	Q ₉
0	1	0	0	0	0	0	0	0	0	0
1	0	1	0	0	0	0	0	0	0	0
2	0	0	1	0	0	0	0	0	0	0
3	0	0	0	1	0	0	0	0	0	0
4	0	0	0	0	1	0	0	0	0	0
5	0	0	0	0	0	1	0	0	0	0
6	0	0	0	0	0	0	1	0	0	0
7	0	0	0	0	0	0	0	1	0	0
8	0	0	0	0	0	0	0	0	1	0
9	0	0	0	0	0	0	0	0	0	1

◀ TABELA 9-3

Seqüência de um contador em
anel de 10 bits

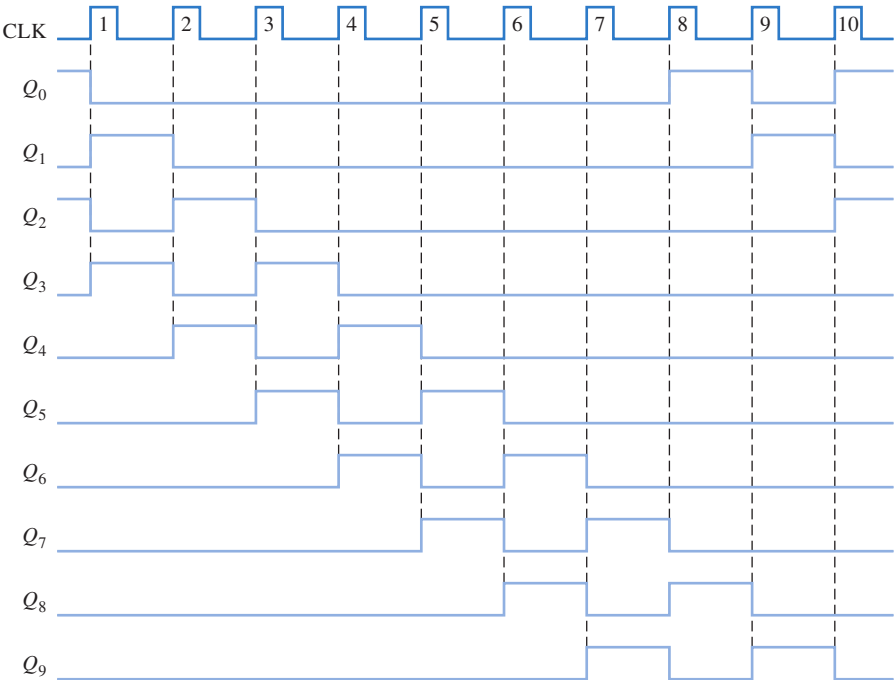
um nível 1 em Q_2 representa dois, um nível 1 em Q_3 representa três, e assim por diante. Temos que verificar que um nível 1 é sempre mantido no contador e simplesmente desloca “em torno do anel”, avançando um estágio para cada pulso de clock.

Seqüências modificadas podem ser conseguidas colocando mais que um único 1 no contador, conforme ilustrado no Exemplo 9-5.

EXEMPLO 9-5

Se um contador em anel de 10 bits similar ao da Figura 9-26 tem o estado inicial 1010000000, determine a forma de onda de cada uma das saídas Q .

Solução Veja a Figura 9-27.



► FIGURA 9-27

Problema relacionado Se um contador em anel de 10 bits tem um estado inicial 0101001111, determine a forma de onda para cada saída Q .

SEÇÃO 9-7
REVISÃO

1. Quantos estados existem na seqüência de um contador Johnson de 8 bits?
2. Escreva a seqüência de estados para um contador Johnson começando com 000.

9-8 APLICAÇÕES DE REGISTRADORES DE DESLOCAMENTO

Registradores de deslocamento são encontrados em muitos tipos de aplicações, das quais algumas são apresentadas nesta seção.

Ao final do estudo desta seção você deverá ser capaz de:

- Usar um registrador de deslocamento para gerar um atraso de tempo
- Implementar uma seqüência para contador em anel especificada usando um CI registrador de deslocamento 74HC195
- Discutir como registradores de deslocamento são usados para converter dados do formato serial para paralelo
- Definir UART
- Explicar a operação de um codificador de teclado e como registradores são usados nessa aplicação



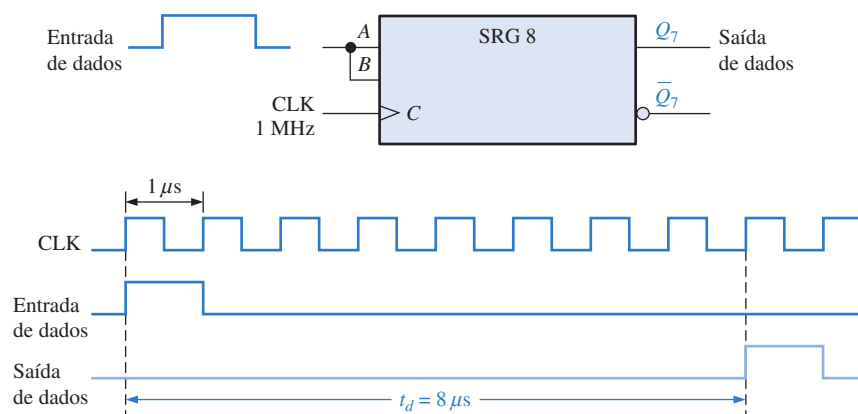
NOTA: COMPUTAÇÃO

Os registradores de propósito geral no processador Pentium são registradores de 32 bits que podem ser usados para armazenamento temporário de dados bem como usos específicos. Quatro desses registradores são apresentados a seguir. O *acumulador* (EAX) é usado principalmente para armazenamento temporário de dados e operandos de instruções. O *registrador base* (EBX) é usado para armazenar um valor temporariamente. O *registrador de contagem* (ECX) é usado principalmente para determinar o número de repetições num certo loop, fluxo, deslocamento ou rotação. O *registrador de dados* (EDX) normalmente é usado para o armazenamento temporário de dados.

Atraso de Tempo

O registrador de deslocamento com entrada serial/saída serial pode ser usado para proporcionar um atraso da entrada para a saída que é uma função do número de estágios (n) no registrador e a frequência do clock.

Quando um pulso de dado é aplicado na entrada serial como mostra a Figura 9-28 (A e B inter-conectadas), ele entra no primeiro estágio na borda de disparo do pulso de clock. Ele é então deslocado de estágio para estágio a cada pulso de clock sucessivo até que apareça na saída serial com um atraso de n períodos de clock. Essa operação de atraso de tempo é ilustrada na Figura 9-28, na qual um registrador de deslocamento de 8 bits com entrada serial/saída serial é usado com um clock de 1 MHz para obter um atraso de tempo (t_d) de $8\mu s$ ($8 \cdot 1\mu s$). Esse tempo pode ser ajustado para cima ou para baixo alterando a frequência de clock. O atraso de tempo também pode ser aumentado fazendo a conexão em cascata de registradores de deslocamento, e diminuído obtendo a saída a partir de estágios sucessivamente mais próximos do primeiro, caso as saídas desses estágios estejam acessíveis, conforme ilustra o Exemplo 9-6.

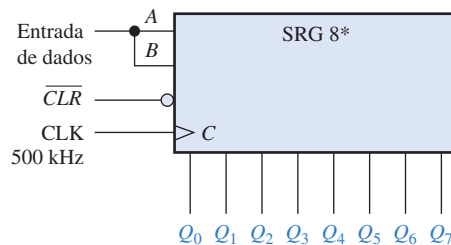


▲ FIGURA 9-28

Um registrador de deslocamento usado como um dispositivo de atraso de tempo.

EXEMPLO 9-6

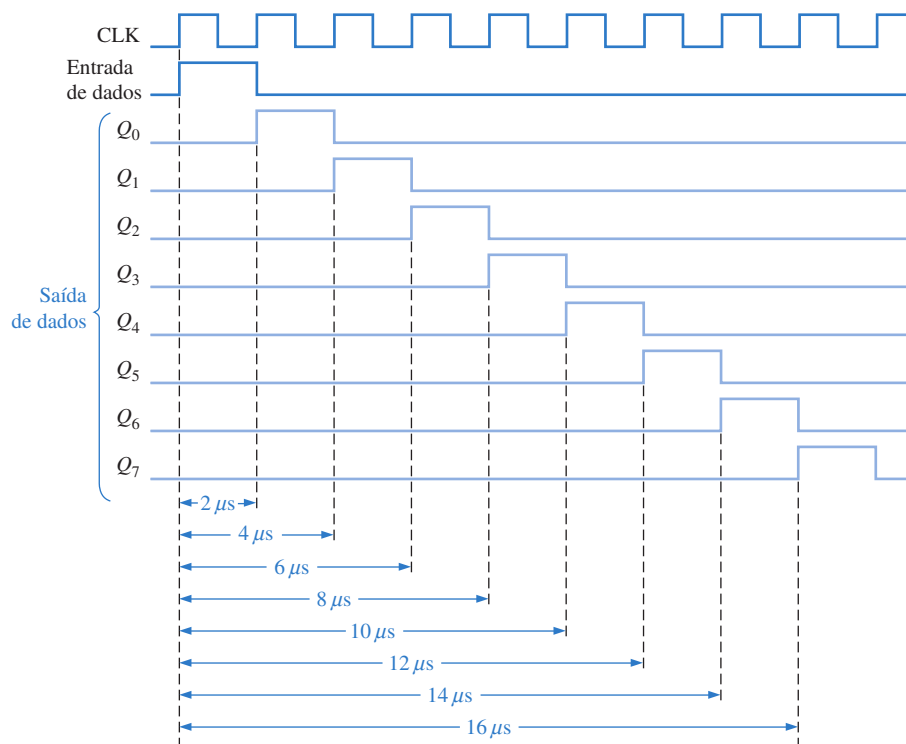
Determine o tempo de atraso entre a entrada serial e cada saída no circuito mostrado na Figura 9-29. Mostre um diagrama de temporização para ilustrar.



► **FIGURA 9-29**

* Deslocamentos de dados de Q_0 para Q_7 .

Solução O período de clock é $2\mu\text{s}$. Portanto, o atraso de tempo pode ser aumentado ou diminuído em incrementos de $2\mu\text{s}$ a partir de um mínimo de $2\mu\text{s}$ até um máximo de $16\mu\text{s}$, conforme ilustrado na Figura 9-30.



▲ **FIGURA 9-30**

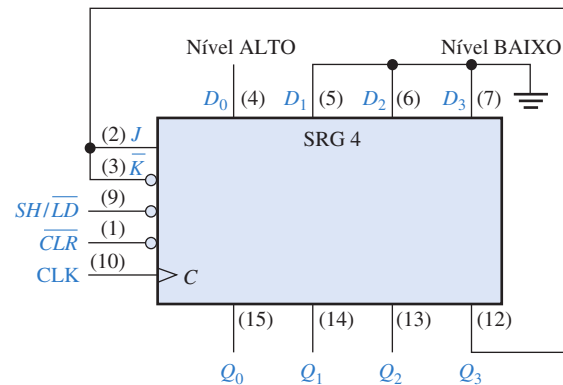
Diagrama de temporização mostrando os atrasos de tempo do registrador dado na Figura 9-29.

Problema relacionado Determine a frequência de clock necessária para obter um atraso de tempo de $24\mu\text{s}$ para a saída Q_7 na Figura 9-29.

UM CONTADOR EM ANEL USANDO O CI REGISTRADOR DE DESLOCAMENTO 74HC195



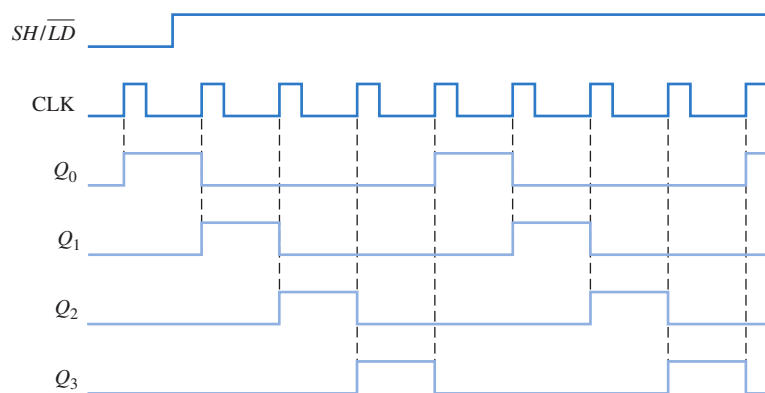
Se a saída for conectada de volta para a entrada serial, um registrador de deslocamento pode ser usado como um contador em anel. A Figura 9–31 ilustra essa aplicação com um CI registrador de deslocamento de 4 bits 74HC195.



► FIGURA 9–31

CI 74HC195 conectado como um contador em anel.

Inicialmente, a sequência de bits 1000 (ou qualquer outra sequência) pode ser carregada (*preste*) no contador de forma síncrona aplicando a sequência de bits nas entradas paralelas, colocando a entrada SH/\overline{LD} em nível BAIXO e aplicando um pulso de clock. Após essa inicialização, o nível 1 continua circulando pelo contador em anel, conforme o diagrama de temporização mostrado na Figura 9–23.



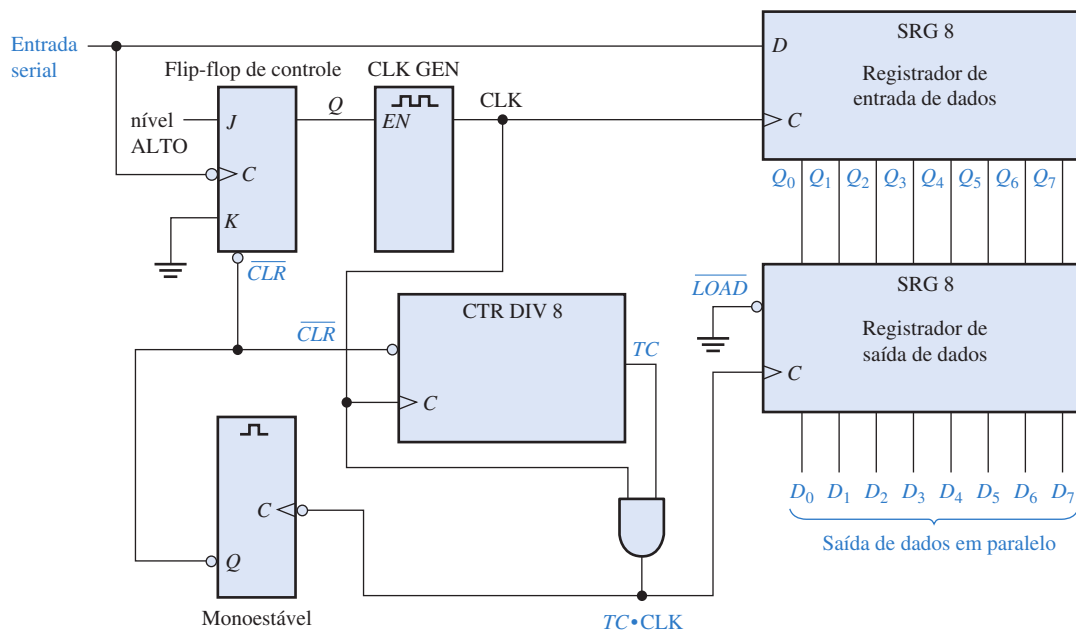
▲ FIGURA 9–32

Diagrama de temporização mostrando dois ciclos completos do contador em anel dado na Figura 9–31 quando inicializado com 1000.

Conversor de Dados de Serial para Paralelo

A transmissão serial de dados de um sistema digital para outro é normalmente usada para reduzir o número de fios na linha de transmissão. Por exemplo, oito bits podem ser enviados de forma serial ao longo de um fio, mas são necessários oito fios para enviar o mesmo dado em paralelo.

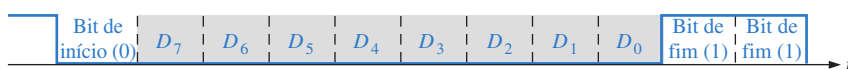
Um computador ou um sistema baseado em microprocessador normalmente necessita receber dados que estejam no formato paralelo, dessa forma é necessário converter de serial para paralelo. Um conversor de dados de serial para paralelo simplificado, no qual dois tipos de registradores de deslocamento são usados, é mostrado na Figura 9–33.



▲ FIGURA 9-33

Diagrama lógico simplificado de um conversor de serial para paralelo.

Para ilustrar a operação desse conversor de serial para paralelo, é usado o formato de dado serial mostrado na Figura 9-34. O primeiro bit (bit de início – *start bit*) é sempre 0 e sempre começa com uma transição de nível ALTO para nível BAIXO. Os próximos oito bits (D_7 a D_0) são os bits de dados (um dos bits pode ser a paridade) e os dois últimos bits (bits de fim – *stop bits*) são sempre nível 1. Quando nenhum dado estiver sendo enviado, existe o nível 1 continuamente na linha serial de dados.

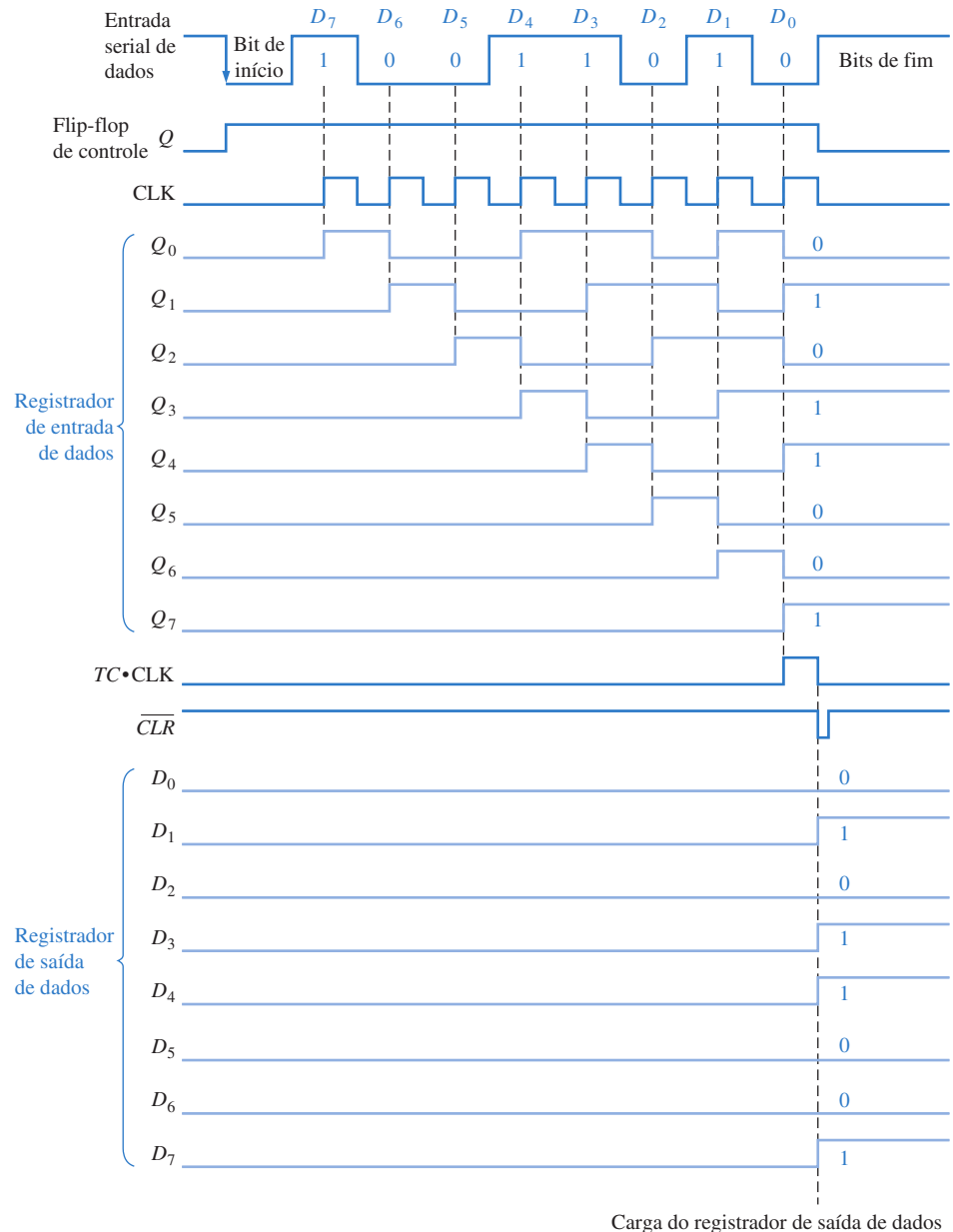


▲ FIGURA 9-34

Formato serial de dados.

A transição de nível ALTO para nível BAIXO do bit de início seta o flip-flop de controle, o qual habilita o gerador de clock. Após um tempo de atraso fixo, o gerador de clock começa a produzir uma forma de onda de pulsos, que é aplicada na entrada de dados do registrador e no contador divisor por 8. O clock tem uma frequência precisamente igual a dos dados na entrada serial e o primeiro pulso de clock após o bit de início ocorre durante o primeiro bit de dado.

O diagrama de temporização na Figura 9-35 ilustra a seguinte operação básica: Os oito bits de dados (D_7 a D_0) são deslocados de forma serial para dentro do registrador de entrada de dados. Após os oito pulsos de clock, uma operação AND entre a transição do nível ALTO para o nível BAIXO na saída fim de contagem (TC) do contador e o clock ($TC \cdot CLK$) carrega os oito bits que estão no registrador de entrada de dados para dentro do registrador de saída de dados. Essa mesma transição também dispara o monoestável, o qual produz um pulso de curta duração para resetar o contador e o flip-flop que por sua vez desabilita o gerador de clock. O sistema agora está pronto para o próximo grupo de onze bits e ele espera pela próxima transição do nível ALTO para o nível BAIXO do bit de início.



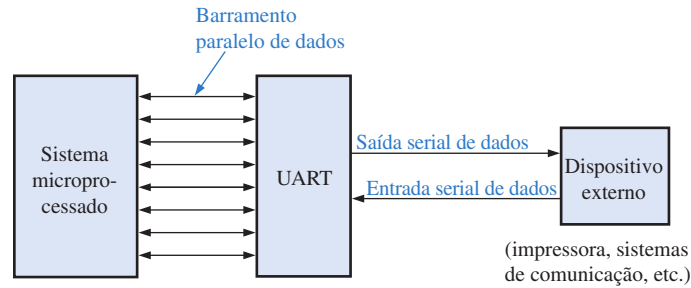
▲ FIGURA 9-35

Diagrama de temporização ilustrando a operação do conversor de dados de serial para paralelo dado na Figura 9-33.

A inversão do processo citado anteriormente pode ser realizada por um conversor de paralelo para serial. Entretanto, como o formato serial de dados tem que ser produzido, requisitos adicionais têm que ser considerados.

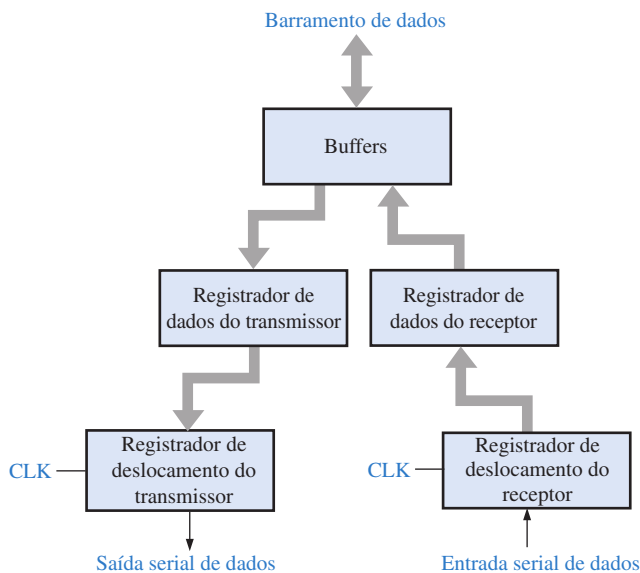
Transmissor/Receptor Assíncrono Universal (UART)

Conforme mencionado, os computadores e sistemas baseados em microprocessadores normalmente enviam e recebem dados no formato paralelo. Frequentemente, esses sistemas têm que se comunicar com dispositivos externos que enviam e/ou recebem dados no formato serial. Um dispositivo de interfaceamento usado para realizar essas conversões é o UART (*Universal Asynchronous Receiver Transmitter* – Transmissor/Receptor Assíncrono Universal). A Figura 9-36 ilustra o UART numa aplicação de um sistema geral baseado em microprocessador.



◀ FIGURA 9-36
Interface UART.

Um dispositivo UART inclui um conversor de dados de serial para paralelo tal como discutimos e um conversor de paralelo para serial, como mostra a Figura 9-37. O barramento de dados é basicamente um conjunto de condutores em paralelo ao longo dos quais os dados se movimentam entre o UART e o sistema microprocessado. Buffers fazem a interface entre registradores de dados e o barramento de dados.



◀ FIGURA 9-37
Diagrama em bloco básico de um dispositivo UART.

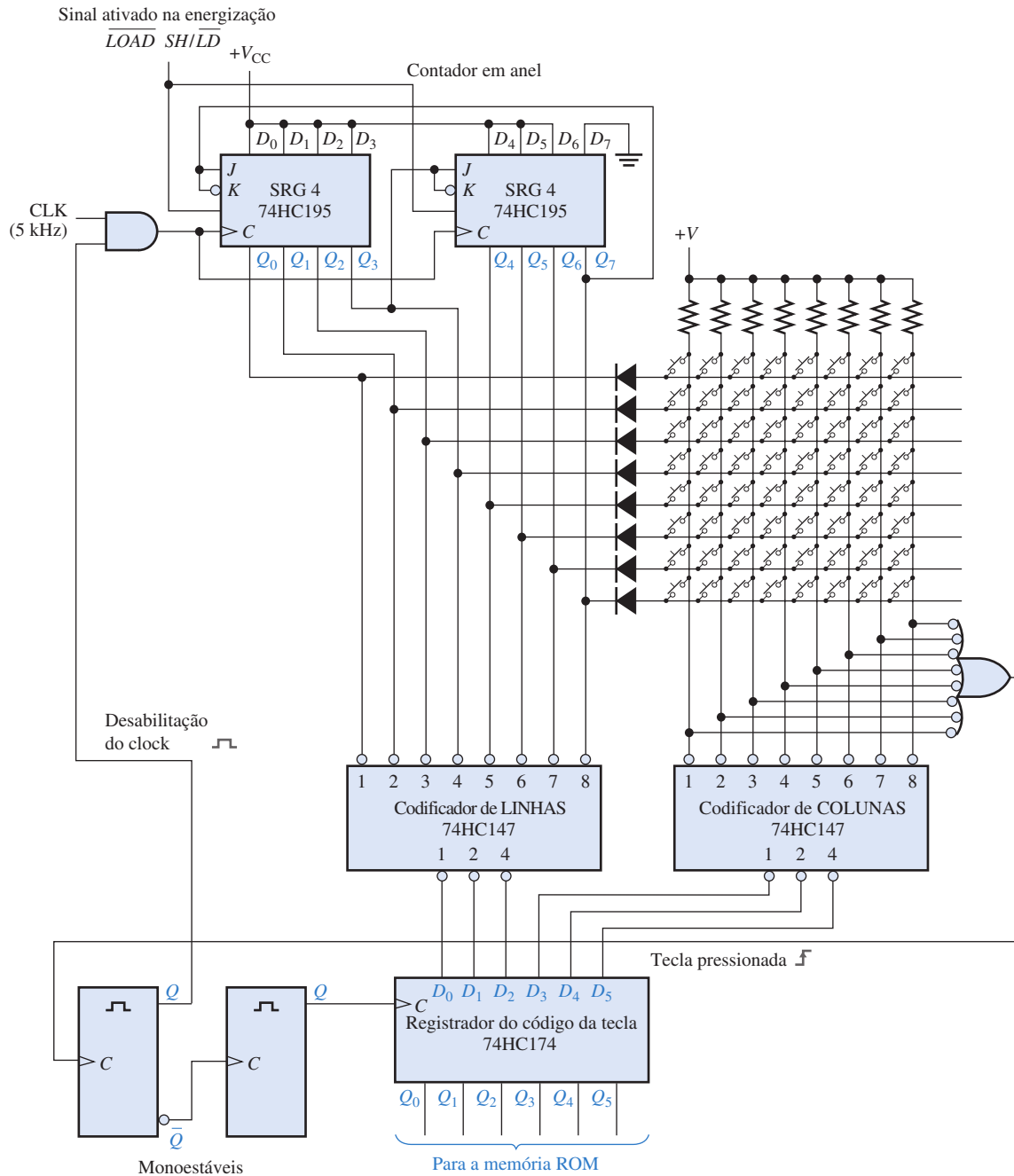
O UART recebe os dados no formato serial, converte os dados para o formato paralelo e os coloca no barramento de dados. O UART também aceita dados em paralelo a partir do barramento de dados, converte os dados para o formato serial e os transmite para um dispositivo externo.

Codificador de Teclado

O codificador de teclado é um bom exemplo da aplicação de um registrador de deslocamento usado como um contador em anel em conjunto com outros dispositivos. Lembre-se que um codificador de teclado de computador simplificado, sem armazenamento de dados, foi apresentado no Capítulo 6.

A Figura 9-38 mostra um codificador de teclado simplificado que codifica uma tecla pressionada numa matriz de 64 teclas organizada em oito linhas e oito colunas. Dois CIs registradores de deslocamento de 4 bits 74HC195 são conectados como um contador em anel com uma seqüência de bits fixa contendo sete 1s e um 0 presetado no momento em que o sistema é energizado. Dois CIs codificadores de prioridade 74HC147 (apresentado no Capítulo 6) são usados como um codificador de oito para três linhas (9 entradas em nível ALTO, 8 saídas não usadas) para codificar LINHAS e COLUNAS da matriz do teclado. O CI 74HC174 (seis flip-flops) é usado como um registrador com entrada paralela/saída paralela no qual o código LINHA/COLUNA dos codificadores de prioridade é armazenado.

A operação básica do codificador de teclado dado na Figura 9-38 é a seguinte: o contador em anel “escaneia” as linhas em busca de uma tecla acionada conforme o sinal de clock desloca o ní-



▲ FIGURA 9-38

Circuito simplificado de um codificador de teclado.

vel 0 ao longo do contador numa frequência de 5 kHz. O nível 0 (BAIXO) é aplicado sequencialmente em cada LINHA, enquanto todas as outras LINHAS ficam em nível ALTO. Todas as LINHAS estão conectadas nas entradas do codificador de LINHAS, assim a saída de 3 bits do codificador de LINHAS em qualquer instante é a representação binária da LINHA que está em nível BAIXO. Quando uma tecla for pressionada, uma COLUNA é conectada a uma LINHA. Quando a LINHA for colocada em nível BAIXO pelo contador em anel, aquela coluna em particular também vai para nível BAIXO. O codificador de COLUNAS produz uma saída binária correspondente à COLUNA na qual tem uma tecla pressionada. O código de LINHA de 3 bits juntamente com o código de COLUNA de 3 bits identifica exclusivamente a tecla pressionada. Esse código de 6

bits é aplicado nas entradas do registrador de código da tecla. Quando uma tecla é pressionada, os dois monoestáveis produzem um pulso de clock atrasado para a operação de carga paralela do código de 6 bits no registrador de código da tecla. Esse atraso dá um tempo para que o repique da chave termine. Além disso, a saída do primeiro monoestável inibe o contador em anel evitando um escaneamento enquanto o dado está sendo carregado no registrador do código da tecla.

O código de 6 bits no registrador do código da tecla é agora aplicado na memória ROM (*read-only memory*) para ser convertido para um código alfanumérico apropriado que o caractere do teclado. As memórias ROM são estudadas no Capítulo 10.

SEÇÃO 9-8 REVISÃO

1. No codificador de teclado, quantas vezes por segundo o contador em anel escaneia o teclado?
2. Qual é o código de 6 bits LINHA/COLUNA (código da tecla) para a linha superior e a coluna mais à esquerda no codificador de teclado?
3. Qual é a finalidade dos diodos no codificador de teclado? Qual é a finalidade dos resistores?

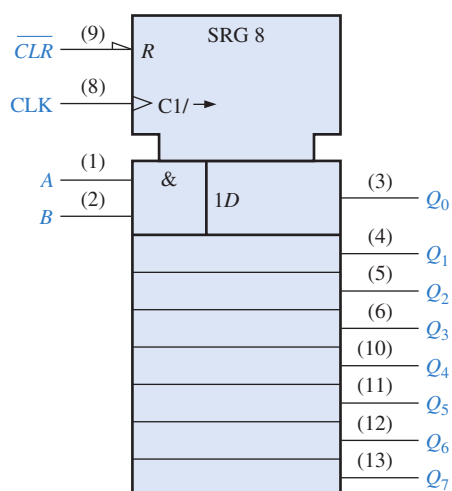
9-9 SÍMBOLOS LÓGICOS COM NOTAÇÃO DE DEPENDÊNCIA

São apresentados dois exemplos de símbolos do padrão 91-1984 da ANSI/IEEE com notação de dependência para registradores de deslocamento.

Ao final do estudo desta seção você deverá ser capaz de:

- Entender e interpretar os símbolos lógicos com notação de dependência para os CIs registradores 74HC164 e 74HC194

O símbolo lógico para o CI registrador de deslocamento com saída paralela de 8 bits 74HC164 é mostrado na Figura 9-39. As entradas de controle comum são mostradas no bloco com um entalhe. A entrada clear (\overline{CLR}) está indicada por um R (de RESET) dentro do bloco. Como não existe prefixo de dependência para relacionar R com o clock (C_1), a função clear é assíncrona. O símbolo da seta para a direita após C_1 indica que o dado flui de Q_0 para Q_7 . As entradas A e B passam por uma função AND conforme indicado pelo símbolo interno da AND (&), para prover uma entrada de dados síncrona, $1D$, para o primeiro estágio (Q_0). Observe a dependência de D em C , conforme indicado pelo sufixo 1 em C e o prefixo 1 em D .



◀ FIGURA 9-39

Símbolo lógico para o CI 74HC164.

A Figura 9-40 é o símbolo lógico para o registrador de deslocamento bidirecional universal de 4 bits 74HC194. Começando na parte superior esquerda do bloco de controle, observe que a entrada \overline{CLR} é ativa em nível BAIXO e assíncrona (sem prefixo de relação com C). As entradas S_0 e S_1

são entradas de modo que determinam os modos de operação para deslocamento à direita, deslocamento à esquerda e carga paralela, conforme mostra a indicação de dependência após o M . A indicação $\frac{0}{3}$ representa os estados binários de 0, 1, 2 e 3 nas entradas S_0 e S_1 . Quando um desses dígitos é usado como prefixo para uma outra entrada, uma dependência é estabelecida. O símbolo $1 \rightarrow / 2 \leftarrow$ na entrada de clock indica o seguinte: $1 \rightarrow$ indica que um deslocamento à direita (Q_0 em direção a Q_3) ocorre quando as entradas de modo (S_0, S_1) estão no estado binário 1 ($S_0 = 1, S_1 = 0$), $2 \leftarrow$ indica que um deslocamento à esquerda (Q_3 em direção a Q_0) ocorre quando as entradas de modo estão no estado binário 2 ($S_0 = 0, S_1 = 1$). A entrada serial de deslocamento à direita (SR SER) é dependente do modo e dependente do clock, conforme indicado por 1, 4D. As entradas paralelas (D_0, D_1, D_2 e D_3) são todas dependentes do modo (o prefixo 3 indica o modo de carga paralela) e dependentes de clock, conforme indicado por 2, 4D. A entrada serial de deslocamento à esquerda (SL SER) é dependente do modo e dependente do clock, conforme indicado por 2, 4D.

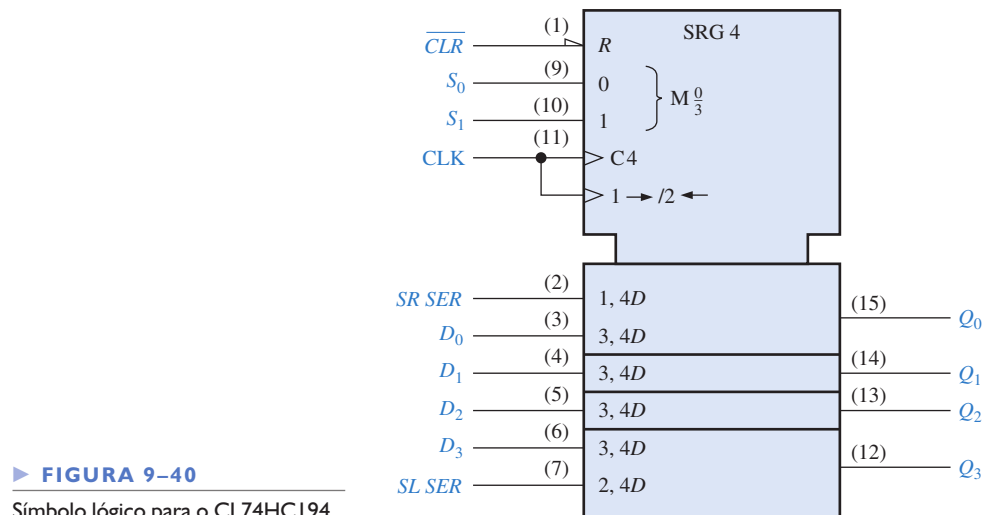
Os quatro modos para o CI 74HC194 são resumidos a seguir:

Não faz nada: $S_0 = 0, S_1 = 0$ (modo 0)

Deslocamento à direita: $S_0 = 1, S_1 = 0$ (modo 1, conforme em 1, 4D)

Deslocamento à esquerda: $S_0 = 0, S_1 = 1$ (modo 2, conforme em 2, 4D)

Carga paralela: $S_0 = 1, S_1 = 1$ (modo 3, conforme em 3, 4D)



► FIGURA 9-40
Símbolo lógico para o CI 74HC194.

SEÇÃO 9-9 REVISÃO

1. Na Figura 9-40 existem entradas que são dependentes das entradas de modo no estado 0?
2. A carga paralela é síncrona com o clock?

9-10 ANÁLISE DE DEFEITO

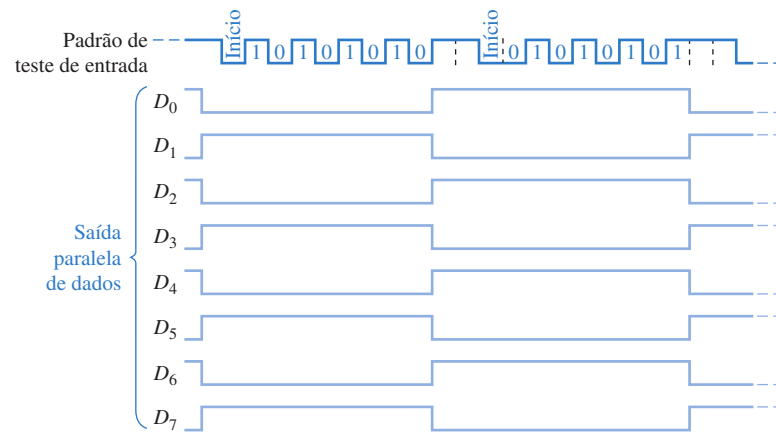


Um método tradicional de análise de defeito em lógica sequencial e outros sistemas mais complexos usa um procedimento de teste prático do circuito com uma forma de onda conhecida (estímulo) e então observa a saída verificando se a sequência de bits está correta.

Ao final do estudo desta seção você deverá ser capaz de:

- Explicar o procedimento de teste prático como uma técnica de análise de defeito
- Discutir o teste prático de um conversor de serial para paralelo

Para verificar a operação correta, cada uma das saídas de dados em paralelo é observada para um padrão alternado de 1s e 0s à medida que os padrões de teste de entrada são repetidamente deslocados para o registrador de entrada de dados e em seguida carregados no registrador de saída de dados. O diagrama de temporização para esse caso é mostrado na Figura 9–43. As saídas podem ser observadas aos pares num osciloscópio de duplo traço, ou todas as oito saídas podem ser observadas simultaneamente com um analisador lógico configurado para análise de temporização.



► FIGURA 9–43

Saídas corretas para o circuito sob teste dado na Figura 9–42. O padrão de teste de entrada é mostrado.

Se uma ou mais saídas do registrador de saída de dados não estiverem corretas, então temos que verificar as saídas do registrador de entrada de dados. Caso essas saídas estejam corretas, então o problema está associado com o registrador de saída de dados. Verifique as entradas do registrador de saída de dados diretamente nos pinos do CI para ver se há um circuito aberto em alguma linha. Verifique se a alimentação (V_{CC} e GND) está correta (observe se não há algum ruído na linha de GND). Verifique se a linha de carga está firme no nível BAIXO e se existem pulsos de clock na entrada de clock com amplitudes corretas. Certifique-se de que a conexão com o analisador lógico não esteja colocando saídas em curto-circuito. Se todas essas verificações passarem pela verificação, então é provável que o registrador de saída esteja com defeito. Se as saídas do registrador de entrada também estiverem erradas, o defeito pode estar associado com o próprio registrador de entrada ou com qualquer outra lógica, sendo que uma investigação adicional é necessária para isolar o problema.

DICA PRÁTICA

Quando se mede sinais digitais com um osciloscópio, devemos sempre usar o acoplamento cc (DC) em vez de acoplamento ca (AC). O motivo pelo qual o acoplamento ca não é melhor para visualizar sinais digitais é que o nível 0 V no sinal apareceria como nível *médio* do sinal num ponto diferente do valor real de 0 V. É muito mais fácil encontrar um GND “flutuante” ou um nível lógico errado com o acoplamento cc. Se suspeitar de um circuito aberto na linha GND num circuito digital, aumente a sensibilidade do osciloscópio para a máxima possível. Um bom GND nunca apresentará ruído nessa condição, porém um circuito aberto provavelmente apresentará algum ruído, que se mostra como uma flutuação aleatória no nível de 0 V.

SEÇÃO 9–10 REVISÃO

1. Qual é a finalidade de fornecer uma entrada de teste para um circuito lógico seqüencial?
2. Em geral, quando uma forma de onda de saída é verificada como correta, qual é o próximo passo a ser tomado?



Os problemas de análise de defeito que são abordados no CD-ROM estão disponíveis na Seção “Prática de Análise de Defeito Usando o Multisim” no final dos problemas do capítulo.



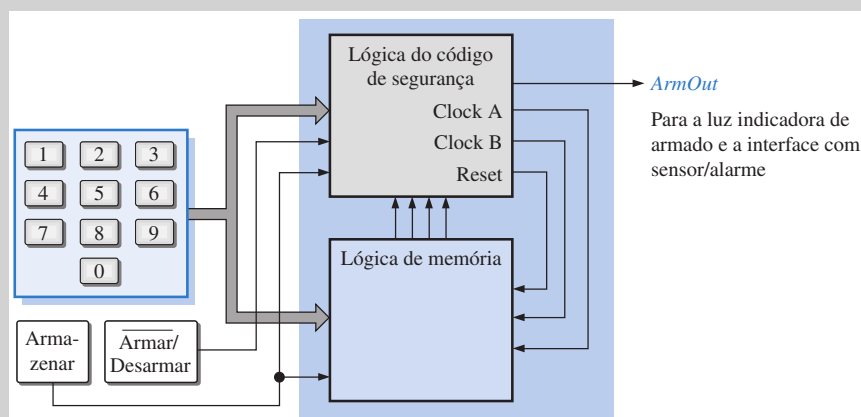
APLICAÇÕES EM SISTEMAS DIGITAIS

Nessa seção de Aplicações em Sistemas Digitais, um sistema relativamente simples é desenvolvido para controlar a segurança de uma sala ou prédio. O sistema pode ser programado com um código de segurança de 4 dígitos entrando com os quatro dígitos, um de cada vez, a partir de um teclado, no modo *desarmar*. Uma vez que o código de segurança foi inserido e armazenado, o sistema é comutado para o modo *armar*. Para desarmar o sistema, temos que inserir o código de 4 dígitos correto no teclado.

Operação Básica

Um diagrama em bloco básico é mostrado na Figura 9-44. O sistema lógico consiste do circuito lógico do código de segurança e do circuito lógico de memória. Nesse capítulo, o foco está relacionado ao circuito de entrada do código. O circuito lógico de memória será desenvolvido no Capítulo 10, sendo que as duas seções lógicas serão combinadas de forma a completar o sistema lógico.

A chave de controle coloca o sistema de segurança no modo *armar* ou no modo *desarmar*. A programação é realizada colocando primeiro o sistema no modo *desarmar* e em seguida pressionando a chave *armazenar* seguida da tecla do dígito para cada um dos quatro dígitos a serem inseridos. Após esse processo, a memória contém os códigos BCD para cada um dos quatro dígitos do código de segurança. Quando o sistema é comutado para o modo *armar*, a saída *ArmOut* habilita os sensores do sistema de alarme e as luzes e um LED para indicar que o sistema está armado. Para entrar na sala ou no prédio, o sistema tem que ser comutado para o modo *desarmar* e os quatro dígitos corretos do código de segurança têm que ser inseridos pelo teclado.



▲ FIGURA 9-44

Diagrama em bloco básico do sistema de segurança.

Lógica do Código de Segurança

A lógica do código de segurança controla as operações de armar, desarmar, programar e inserir. O diagrama lógico básico é mostrado na Figura 9-45. Quando o sistema é armado primeiro colocando a chave na posição Armar, o registrador de deslocamento C contém 00010000 de forma que existe um nível BAIXO na saída *ArmOut* o qual ativa os sensores do sistema, o circuito de alarme e o indicador de ARMADO. Além disso, um pulso de RESET é gerado pelo monoestável E (MEE) para o contador de endereço de memória.

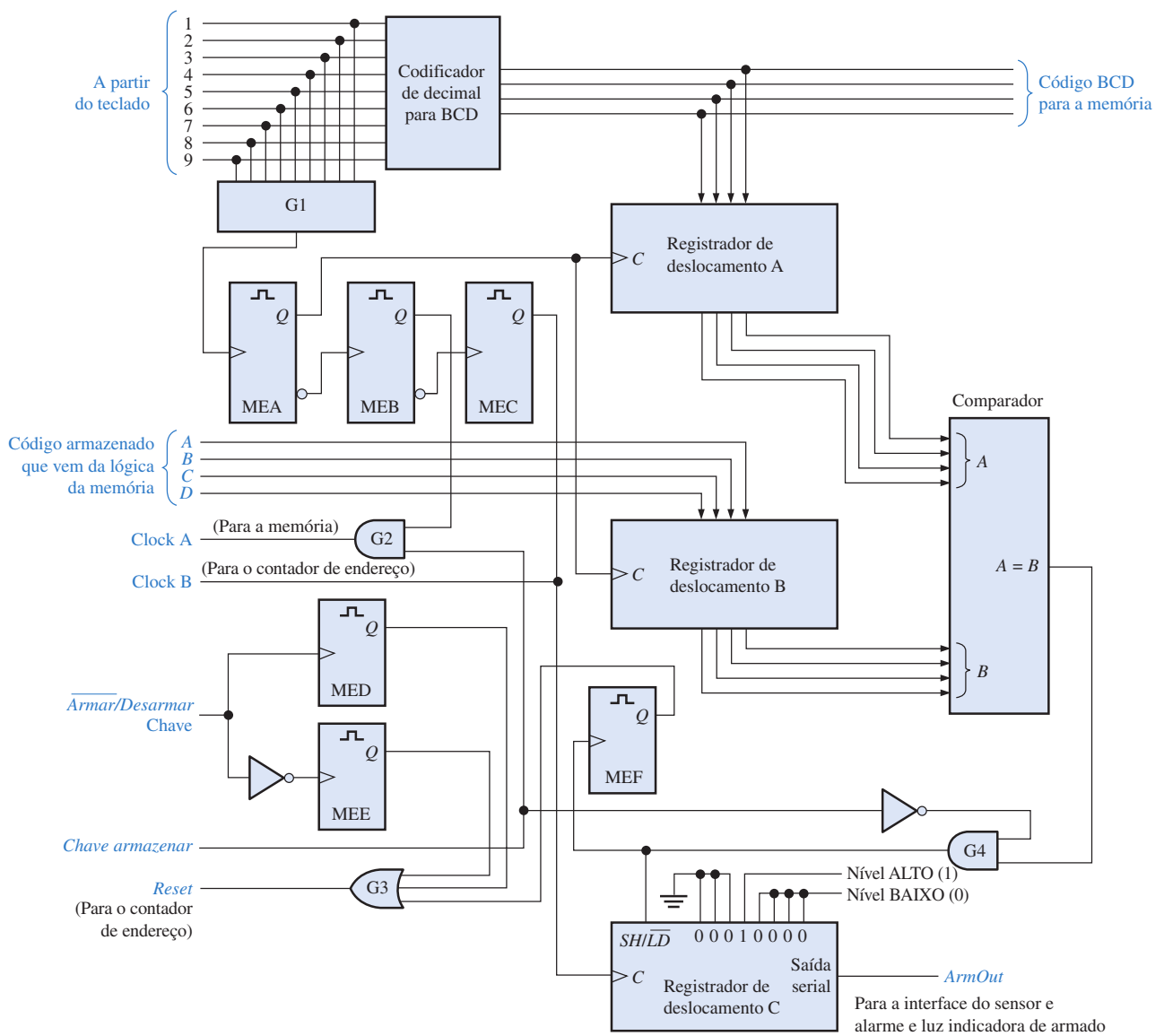
Inserir Para desativar o sistema de forma que alguém possa entrar no local em que o sistema de segurança está instalado, é necessário digitar o código correto de 4 dígitos que seja igual ao código armazenado na memória. O primeiro dígito do código de segurança é inserido a partir do teclado. O codificador de decimal para BCD produz o código BCD que representa o dígito que foi pressionado no teclado. O monoestável A (MEA) é disparado através da porta G1 produzindo um pulso de clock que armazena o código BCD de 4 bits do codificador no registrador de deslocamento A e o código armazenado no primeiro endereço de memória passa para o registrador de deslocamento B. Uma vez que os códigos estejam nos registradores A e B, eles são aplicados nas entradas do comparador. Quando um dígito correto é inserido através do teclado, os 4 bits na entrada A do comparador e os 4 bits na entrada B serão iguais, resultando em um nível ALTO (1) na saída $A = B$ do compa-

rador e colocando o registrador de deslocamento C no modo *deslocar* (SH – shift).

A borda de subida do pulso de saída de MEA dispara MEB, o qual, por sua vez, dispara MEC na borda de subida do pulso em sua saída. A saída de MEC gera o *clock B* para o contador de endereço de memória e pulsa a entrada de clock do registrador C para deslocar o dado 00010000 para a direita de forma que o registrador agora contenha o dado 00001000. Como ainda existe um 0 (nível BAIXO) na saída serial *ArmOut*, o sistema permanece armado (ativado).

Quando o segundo código do dígito correto é inserido através de teclado, o conteúdo do registrador de deslocamento C é deslocado passando a ser 00000100 e o sistema permanece ativado. Quando o código do terceiro dígito é inserido através do teclado, o conteúdo do registrador de deslocamento C passa a ser 00000010. Quando o código do quarto e último dígito é inserido, o conteúdo do registrador de deslocamento C passa para 00000001. Agora o nível 1 (ALTO) na saída serial *ArmOut* desarma o sistema permitindo a entrada da pessoa no local.

Caso um código incorreto de um dígito seja inserido em qualquer momento, a saída do comparador vai para nível BAIXO, produzindo um nível BAIXO em SH/\overline{LD} e dispara MEF que envia um pulso de resete para o contador de endereço de memória. O registrador de deslocamento C agora está no modo de *carga paralela*. O MEC dispara o registrador C que é carregado com o código predefinido 00010000. Nesse ponto, temos que começar do início e reinserir os quatro códigos dos dígitos.



▲ FIGURA 9-45

Diagrama lógico básico da lógica do código de segurança.

Programação Para programar um código de 4 dígitos no sistema, a chave é colocada na posição desarmar. Isso dispara o monoestável MED que envia um pulso de resete através de G3 para o contador de endereço de memória resetando-o para 00, o primeiro endereço da memória. A chave armazenar é colocada na posição Armazenar o que desabilita a saída $A = B$

do comparador via porta G4 e habilita a saída de MEB via G2 para fornecer um clock para a memória durante a programação de um código na memória.

Em seguida, o primeiro dígito do código de segurança desejado é inserido através do teclado. MEA é disparado através da porta G1 como um resultado da tecla pressionada e, por sua vez, dispara MEB, o

qual produz o clock A para armazenar o código na memória. MEB dispara MEC produzindo o clock B para o contador de endereço de memória fazendo-o avançar para o segundo endereço (01). O segundo dígito do código é inserido através do teclado, sendo repetida a sequência descrita para o primeiro dígito. Após a inserção do quarto e último código do dígito, a memó-

ria contém o código de segurança de 4 dígitos. Caso um dígito incorreto for inserido acidentalmente, temos que concluir a inserção dos 4 dígitos ou reativar a chave ARMAZENAR para garantir que o contador de memória contenha o primeiro endereço novamente. Uma vez feita a programação, o sistema é comutado para o modo *armar*.

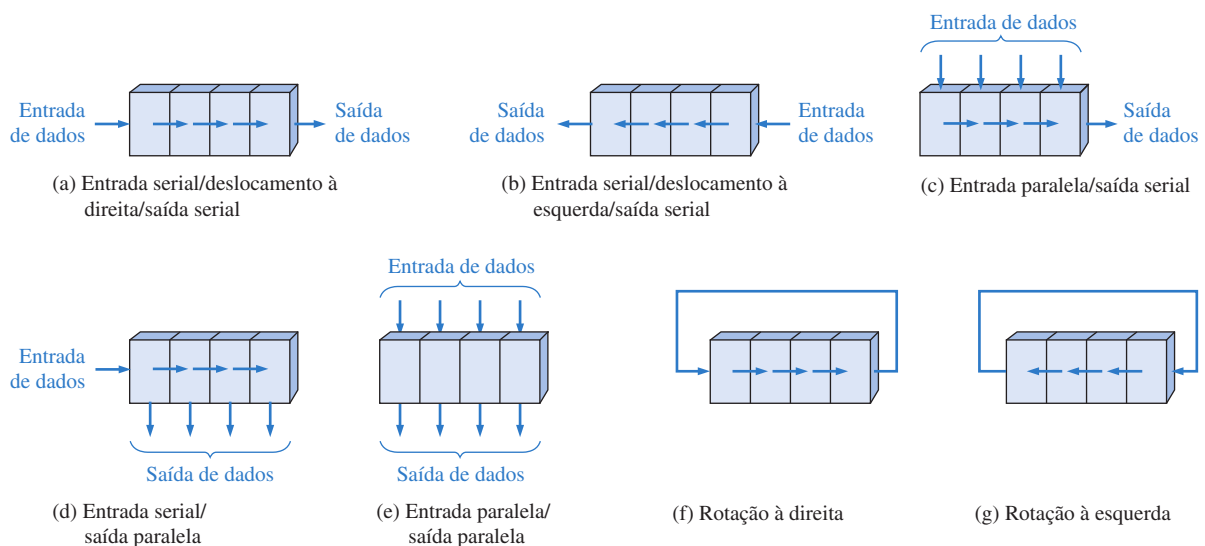
Atribuições do Sistema

- **Atividade 1** Descreva a finalidade do registrador de deslocamento A.
- **Atividade 2** Descreva a finalidade do registrador de deslocamento B.
- **Atividade 3** Descreva a finalidade do registrador de deslocamento C.
- **Atividade 4** Descreva a finalidade do comparador.

- **Atividade Opcional** Usando CIs lógicos 74XX e outros componentes, implemente a lógica de código de segurança mostrada na Figura 9-45. Faça qualquer alteração que for necessária para acomodar os dispositivos usados. Faça a depuração e o teste do circuito lógico e descreva qualquer defeito de projeto (caso tenha algum) que você identificar.

RESUMO

- Os tipos básicos de movimentação de dados em registradores de deslocamento são ilustrados na Figura 9-46.



▲ FIGURA 9-46

- Registradores de deslocamento usados como contadores são registradores de deslocamento com realimentação que exibem seqüências especiais. Como exemplos temos o contador Johnson e o contador em anel.
- O contador Johnson tem $2n$ estados em sua seqüência, onde n é o número de estágios.
- O contador em anel tem n estágios em sua seqüência.

TERMOS IMPORTANTES

Os termos importantes e outros termos em **negrito** destacados no capítulo são definidos no glossário que se encontra no final do livro.

Bidirecional Tem duas direções. Num registrador de deslocamento bidirecional, o dado armazenado pode ser deslocado para a direita ou para a esquerda.

Carga Para inserir dados num registrador de deslocamento.

Deslocamento Para movermos dados binários de estágio para estágio dentro de um registrador de deslocamento ou outro dispositivo de armazenamento ou mover dados em binário para dentro ou para fora de um dispositivo.

Estágio Um elemento de armazenamento num registrador.

Registrador Um ou mais flip-flops usado para armazenar um dado deslocado.

AUTOTESTE

As respostas estão no final do capítulo.

- Um estágio em um registrador de deslocamento consiste em
 - um latch
 - um flip-flop
 - um byte de armazenamento
 - quatro bits de armazenamento
- Para deslocar um byte de dados de forma serial num registrador, tem que ter
 - um pulso de clock
 - um pulso de carga
 - oito pulsos de clock
 - um pulso de clock para cada nível 1 no dado
- Para carregar de forma paralela um byte de dados num registrador de deslocamento com uma carga síncrona, tem que ter
 - um pulso de clock
 - um pulso de clock para cada nível 1
 - oito pulsos de clock
 - um pulso de clock para cada nível 0 no dado
- O grupo de bits 10110101 é deslocado de forma serial (primeiro o bit mais à direita) para dentro de um registrador de deslocamento de 8 bits com saída paralela que apresenta inicialmente os estados 11100100. Após dois pulsos de clock, o registrador contém
 - 01011110
 - 10110101
 - 01111001
 - 00101101
- Com uma frequência de clock de 100 kHz, 8 bits podem ser inseridos de forma serial num registrador de deslocamento em
 - 80 μ s
 - 8 μ s
 - 80 ms
 - 10 μ s
- Com uma frequência de clock de 1 MHz, oito bits podem ser inseridos de forma paralela num registrador de deslocamento
 - em 8 μ s
 - no tempo de atraso de propagação de oito flip-flops
 - em 1 μ s
 - no tempo de atraso de propagação de um flip-flop
- Um contador Johnson de módulo 10 necessita de
 - dez flip-flops
 - quatro flip-flops
 - cinco flip-flops
 - doze flip-flops
- Um contador em anel de módulo 10 necessita no mínimo de
 - dez flip-flops
 - cinco flip-flops
 - quatro flip-flops
 - doze flip-flops
- Quando um registrador de deslocamento de 8 bits com entrada serial/saída serial é usado para gerar um atraso de tempo de 24 μ s, a frequência de clock tem que ser de
 - 41,67 kHz
 - 333 kHz
 - 125 kHz
 - 8 MHz
- A finalidade do uso de um contador em anel no circuito de codificação de teclado visto na Figura 9-38 é
 - aplicar seqüencialmente um nível ALTO em cada linha para detectar a tecla pressionada.
 - fornecer pulsos de disparo para o registrador do código da tecla.
 - aplicar seqüencialmente um nível BAIXO em cada linha para detecção da tecla pressionada.
 - para inverter seqüencialmente a polarização dos diodos em cada linha.

PROBLEMAS

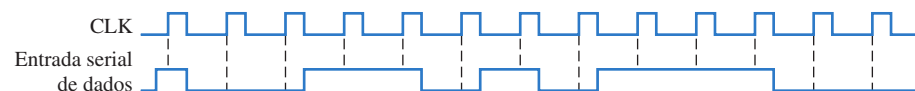
As respostas para os problemas de número ímpar estão no final do livro.

SEÇÃO 9-1 Funções Básicas de Registradores de Deslocamento

- Por que os registradores de deslocamento são considerados dispositivos básicos de memória?
- Qual é a capacidade de armazenamento de um registro que pode guardar dois bytes de dados?

SEÇÃO 9-2 Registradores de Deslocamento com Entrada Serial/Saída Serial

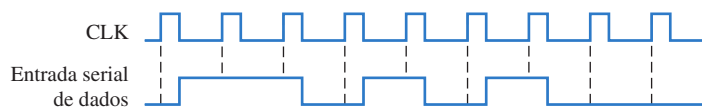
- Para a entrada de dados e o clock mostrados na Figura 9-47, determine os estados de cada flip-flop no registrador de deslocamento visto na Figura 9-3 e mostre as formas de onda de Q . Considere que o registrador contém inicialmente somente 1s.



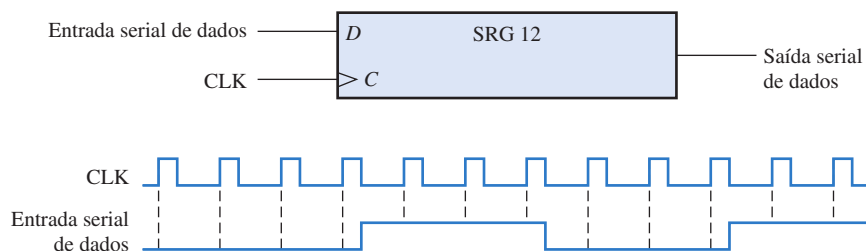
► FIGURA 9-47

4. Resolva o Problema 3 para as formas de onda dadas na Figura 9-48.

► FIGURA 9-48

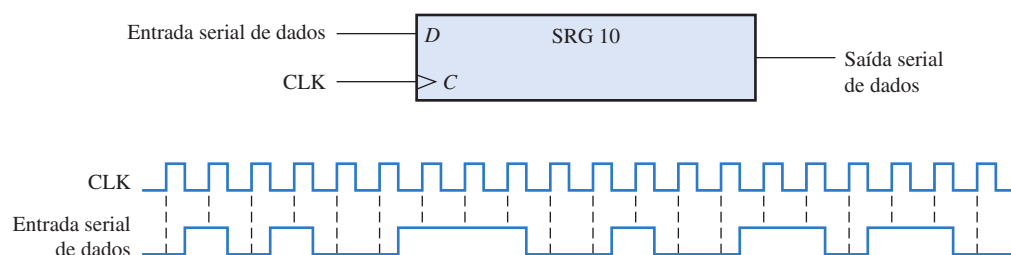


5. Qual é o estado do registrador visto na Figura 9-49 após cada pulso de clock se ele começa no estado 101001111000?



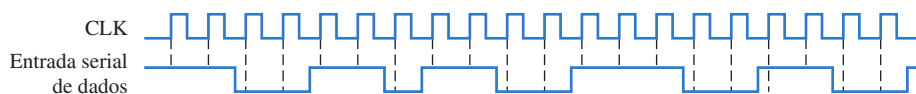
▲ FIGURA 9-49

6. Para o registrador de deslocamento com entrada serial/saída serial, determine a forma de onda na saída de dados para a entrada de dados e o clock mostrados na Figura 9-50. Considere que o registrador esteja inicialmente resetado.



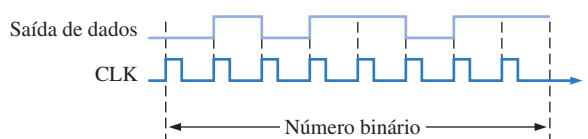
▲ FIGURA 9-50

7. Resolva o Problema 6 para as formas de onda dadas na Figura 9-51.



▲ FIGURA 9-51

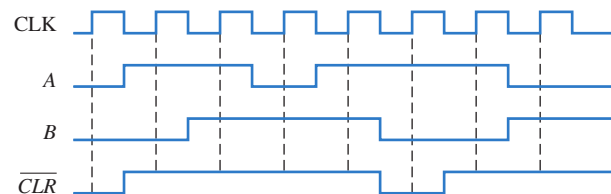
8. Um registrador de deslocamento com entrada serial/saída serial e clock ativo na borda de subida tem uma forma de onda na saída de dados como mostra a Figura 9-52. Qual é o número binário armazenado num registrador de 8 bits se o primeiro bit de dados a sair (o bit mais à esquerda) for o LSB?



► FIGURA 9-52

SEÇÃO 9-3 Registradores de Deslocamento com Entrada Serial/Saída Paralela

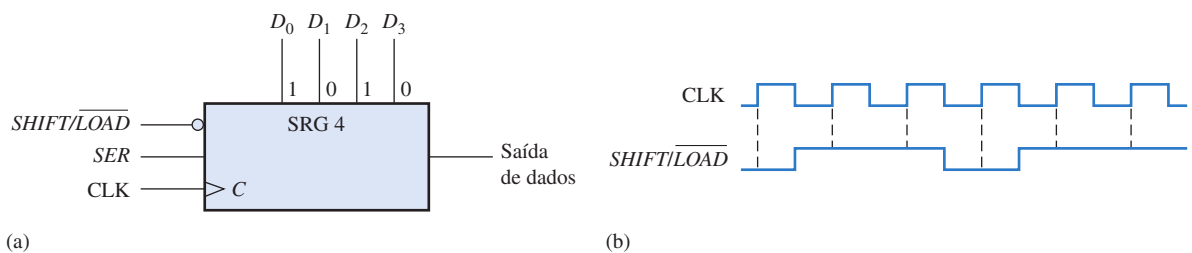
9. Mostre um diagrama de temporização completo com as saídas em paralelo para o registrador de deslocamento dado na Figura 9-8. Use as formas de onda dadas na Figura 9-50 com o registrador inicialmente resetado.
10. Resolva o Problema 9 para as formas de onda de entrada vistas na Figura 9-51.
11. Desenvolva as formas de onda para as saídas de Q_0 a Q_7 para um CI registrador de deslocamento 74HC164 com as formas de onda de entrada mostradas na Figura 9-53.



► FIGURA 9-53

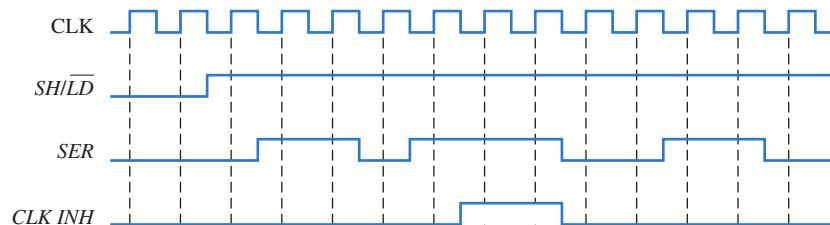
SEÇÃO 9-4 Registradores de Deslocamento com Entrada Paralela/Saída Serial

12. O registrador de deslocamento na Figura 9-54(a) tem as entradas $SHIFT/LOAD$ e CLK como mostra a parte (b) da figura. A entrada serial de dados (SER) é nível 0. As entradas de dados em paralelo são $D_0 = 1$, $D_1 = 0$, $D_2 = 1$ e $D_3 = 0$, como mostrado. Desenvolva a forma de onda da saída de dados em relação às entradas.



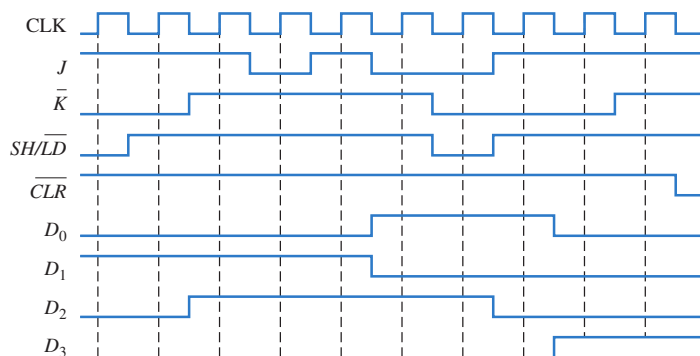
▲ FIGURA 9-54

13. As formas de onda mostradas na Figura 9-55 são aplicadas ao registrador de deslocamento 74HC165. As entradas em paralelo são todas nível 0. Determine a forma de onda de Q_7 .



▲ FIGURA 9-55

14. Resolva o Problema 13 se todas entradas em paralelo são nível 1.
15. Resolva o Problema 13 se a entrada SER for invertida.



► FIGURA 9-56

SEÇÃO 9-5 Registradores de Deslocamento com Entrada Paralela/Saída Paralela

16. Determine as formas de onda para todas as saídas Q do CI registrador de deslocamento de 4 bits 74HC195 quando as entradas são como mostra a Figura 9-56.
17. Resolva o Problema 16 se a entrada SH/\overline{LD} for invertida e o registrador for inicialmente resetado.
18. Use dois CIs registradores de deslocamento 74HC195 para formar um registrador de deslocamento de 8 bits. Mostre as conexões necessárias.

SEÇÃO 9-6 Registradores de Deslocamento Bidirecionais

19. Para o registrador bidirecional de 8 bits visto na Figura 9-57, determine o estado do registrador após cada pulso de clock para a forma de onda da entrada de controle $RIGHT/\overline{LEFT}$ dada. Um nível ALTO nessa entrada habilita um deslocamento à direita, e um nível BAIXO habilita um deslocamento à esquerda. Considere que o registrador esteja inicialmente armazenando o número decimal setenta e seis em binário, com a posição mais à direita sendo o LSB. Existe um nível BAIXO na linha de entrada de dados.



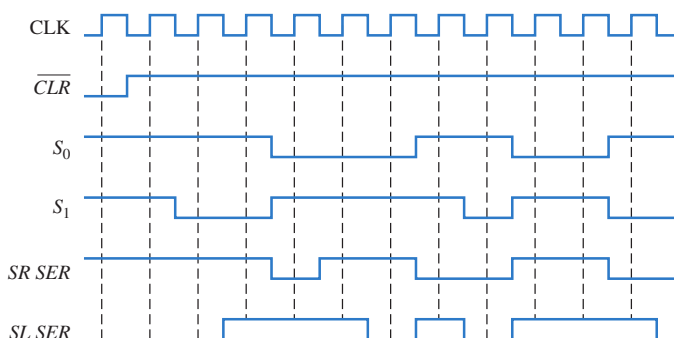
▲ FIGURA 9-57

20. Resolva o Problema 19 para as formas de onda dadas na Figura 9-58.



► FIGURA 9-58

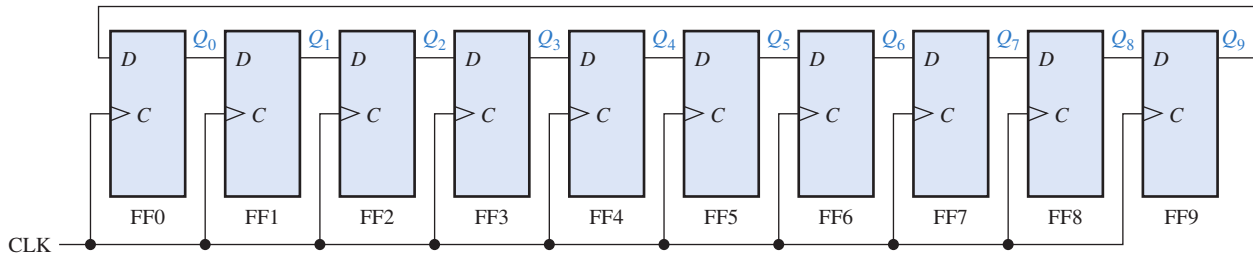
21. Use dois CIs registradores de deslocamento de 4 bits bidirecionais 74HC194 para criar um registrador de deslocamento de 8 bits bidirecional. Mostre as conexões.
22. Determine as saídas Q de um CI 74HC194 com as entradas mostradas na Figura 9-59. As entradas D_0 , D_1 , D_2 e D_3 são nível ALTO.



► FIGURA 9-59

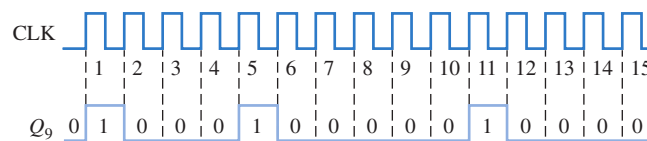
SEÇÃO 9-7 Registradores de Deslocamento como Contadores

23. Quantos flip-flops são necessários para implementar cada uma das seguintes configurações de contadores Johnson:
- (a) módulo 6 (b) módulo 10 (c) módulo 14 (d) módulo 16
24. Desenhe o diagrama lógico para um contador Johnson de módulo 18. Mostre o diagrama de temporização e escreva a sequência na forma tabular.
25. Para o contador em anel dado na Figura 9-60, mostre as formas de onda para cada saída de flip-flop em relação ao clock. Considere que o FF0 esteja inicialmente setado e que o restante esteja resetado. Mostre pelo menos dez pulsos de clock.



▲ FIGURA 9-60

26. Precisamos gerar a forma de onda mostrada na Figura 9-61. Projete um contador em anel e indique como ele pode ser presetado para produzir essa forma de onda na saída Q_9 . No CLK16 o padrão mostrado começa a repetir.



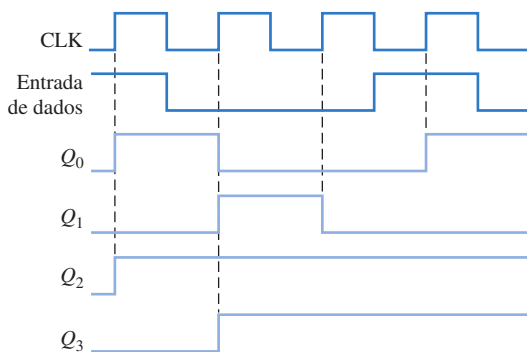
► FIGURA 9-61

SEÇÃO 9-8 Aplicações de Registradores de Deslocamento

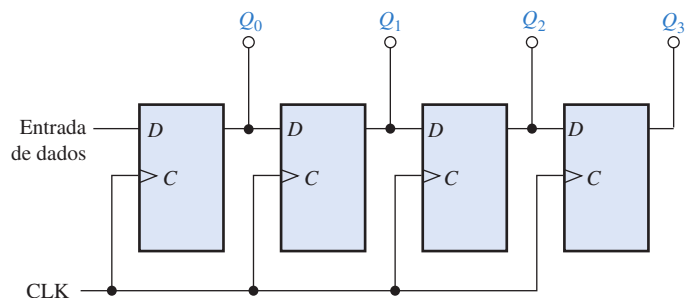
27. Use CIs registradores de deslocamento de 4 bits 74HC195 para implementar um contador em anel de 16 bits. Mostre as conexões.
28. Qual é a finalidade da entrada ao energizar na Figura 9-38?
29. O que acontece quando duas teclas são pressionadas simultaneamente no circuito da Figura 9-38?

SEÇÃO 9-10 Análise de Defeito

30. Com base nas formas de onda dadas na Figura 9-62(a), determine o problema mais provável com o registrador visto na parte (b) da figura.



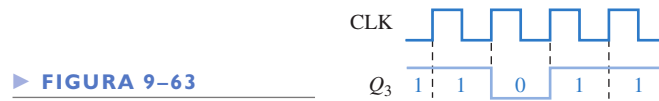
(a)



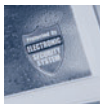
(b)

▲ FIGURA 9-62

31. Consulte o registrador de deslocamento com entrada paralela/saída serial dado na Figura 9–12. O registrador está no estado onde $Q_0Q_1Q_2Q_3 = 1001$ e $D_0D_1D_2D_3 = 1010$ é carregado nele. Quando a entrada $\overline{SHIFT/LOAD}$ for nível ALTO, os dados mostrado na Figura 9–63 são deslocados para fora. Essa operação está correta? Em caso negativo, qual deve ser o problema mais provável?



32. Verificamos que o registrador visto na Figura 9–19 desloca os dados para a direita mas não para a esquerda. Qual deve ser o defeito mais provável?
33. Para o codificador de teclado mostrado na Figura 9–38, faça uma lista dos possíveis defeitos para cada um dos seguintes sintomas:
- (a) O estado do registrador do código da tecla não muda para qualquer tecla pressionada.
 - (b) O estado do registrador do código da tecla não muda quando qualquer tecla na terceira linha é pressionada. Para todas as outras teclas é gerado o código correto.
 - (c) O estado do registrador do código da tecla não muda quando qualquer tecla na primeira coluna é pressionada. Para todas as outras teclas é gerado o código correto.
 - (d) Quando qualquer tecla da segunda coluna é pressionada, os três bits da esquerda do código da tecla ($Q_0Q_1Q_2$) são corretos, porém os três bits da direita são todos nível 1.
34. Desenvolva um procedimento para um teste prático do codificador de teclado visto na Figura 9–38. Especifique o procedimento passo a passo, indicando o código de saída a partir do registrador do código da tecla que deve ser observado em cada passo do teste.
35. Que sintomas são observados para os seguintes defeitos no conversor de serial para paralelo mostrado na Figura 9–33:
- (a) a saída da porta AND está fixa no estado ALTO.
 - (b) a saída do gerador de clock está fixa no estado BAIXO.
 - (c) o terceiro estágio do registrador de entrada de dados está fixo no estado SET.
 - (d) a saída de contagem final do contador está fixa no estado ALTO.



Aplicações em Sistemas Digitais

36. Qual é a principal finalidade da lógica do código de segurança?
37. Considere que o código digitado seja 1939. Determine os estados dos registradores de deslocamento A e C após o segundo dígito correto ter sido digitado.
38. Considere que a senha seja 7646 e que o número digitado seja 7645. Determine os estados dos registradores de deslocamento A e C após cada dígito correto ter sido digitado.



Problemas Especiais de Projeto

39. Especifique os dispositivos que podem ser usados para implementar o conversor de dados de serial para paralelo mostrado na Figura 9–33. Desenvolva o diagrama lógico completo mostrando quaisquer modificações necessárias para acomodar os dispositivos específicos usados.
40. Modifique o conversor de serial para paralelo dado na Figura 9–33 para prover uma conversão de 16 bits.
41. Projete um conversor de dados de paralelo para serial de 8 bits que produza o formato de dados mostrado na Figura 9–34. Mostre um diagrama lógico e especifique os dispositivos.
42. Projete um circuito para ativar o sinal \overline{LOAD} na energização para o codificador de teclado apresentado na Figura 9–38. Esse circuito tem que gerar um pulso em nível BAIXO de curta duração quando a chave de alimentação for ligada.
43. Implemente o gerador de padrão de teste usado na Figura 9–42 para análise de defeito do conversor de serial para paralelo.
44. Reveja o sistema de controle e contagem de comprimidos que foi apresentado no Capítulo 1.
- (a) Utilizando o conhecimento adquirido neste capítulo, implemente os registradores A e B no sistema mencionado usando CIs de função fixa específicos.
 - (b) Implemente o sistema usando seu software de desenvolvimento.



Prática de Análise de Defeito Usando o Multisim

45. Abra o arquivo P09-45 e teste o registrador de deslocamento de 4 bits para determinar se existe um defeito. Identifique o defeito se possível.
46. Abra o arquivo P09-46 e teste o registrador de deslocamento de 8 bits com entrada serial/saída paralela 74164 para determinar se existe um defeito. Identifique o defeito se possível.
47. Abra o arquivo P09-47 e teste o registrador de deslocamento de 8 bits com carga paralela 74165 para determinar se existe um defeito. Identifique o defeito se possível.
48. Abra o arquivo P09-48 e teste o registrador de deslocamento de 4 bits com acesso paralelo para determinar se existe um defeito. Se existir um defeito, Identifique-o se possível.
49. Abra o arquivo P09-49 e teste o contador em anel de 10 bits para determinar se existe um defeito. Se existir um defeito, Identifique-o se possível.

RESPOSTAS

SEÇÕES DE REVISÃO

SEÇÃO 9-1 Funções Básicas de Registradores de Deslocamento

1. Um contador tem uma sequência especificada de estados, porém um registrador de deslocamento não.
2. Armazenamento e movimentação de dados são duas funções de um registrador de deslocamento.

SEÇÃO 9-2 Registradores de Deslocamento com Entrada Serial/Saída Serial

1. FF0: entrada de dados em J_0 , entrada de dados em K_0 ; FF1: \overline{Q}_0 em J_1 , \overline{Q}_0 em K_1 ; FF2: Q_1 em J_2 , \overline{Q}_1 em K_2 ; FF3: Q_2 em J_3 , \overline{Q}_2 em K_3
2. Oito pulsos de clock

SEÇÃO 9-3 Registradores de Deslocamento com Entrada Serial/Saída Paralela

1. 0100 após 2 pulsos de clock
2. Tome a saída serial no flip-flop mais à direita para operação de saída serial

SEÇÃO 9-4 Registradores de Deslocamento com Entrada Paralela/Saída Serial

1. Quando $SHIFT/\overline{LOAD}$ for nível ALTO, os dados são deslocados à direita um bit a cada pulso de clock. Quando $SHIFT/\overline{LOAD}$ for nível BAIXO, os dados nas entradas paralelas são carregados no registrador.
2. A operação de carga paralela é assíncrona, assim, ela não depende do clock.

SEÇÃO 9-5 Registradores de Deslocamento com Entrada Paralela/Saída Paralela

1. As saídas de dados são 1001.
2. $Q_0 = 1$ após um pulso de clock.

SEÇÃO 9-6 Registradores de Deslocamento Bidirecionais

1. 1111 após o quinto pulso de clock.

SEÇÃO 9-7 Registradores de Deslocamento como Contadores

1. Dezesesseis estados tem um contador Johnson de 8 bits.
2. Para um contador Johnson de 3 bits: 000, 100, 110, 111, 011, 001, 000

SEÇÃO 9-8 Aplicações de Registradores de Deslocamento

1. 625 escaneamentos/segundo
2. $Q_5Q_4Q_3Q_2Q_1Q_0 = 011011$
3. Os diodos proporcionam caminhos unidirecionais para puxar as LINHAS de nível BAIXO e evitar níveis ALTOS nas LINHAS onde está conectada a matriz de chaves. Os resistores elevam as COLUNAS para o nível ALTO.

SEÇÃO 9-9 Símbolos Lógicos com Notação de Dependência

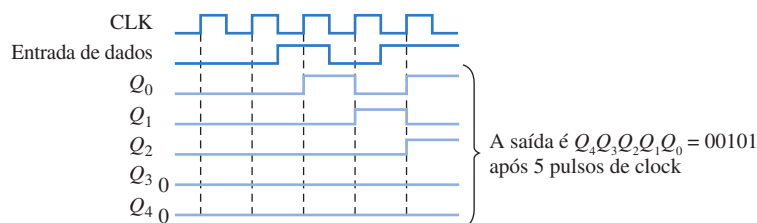
1. Nenhuma das entradas são dependentes das entradas de modo estando no estado 0.
2. Sim, a carga paralela é síncrona com o clock conforme a indicação 4D.

SEÇÃO 9-10 Análise de Defeito

1. Uma entrada de teste é usada para fazer com que o circuito passe por todos os estados.
2. Verifique a entrada para essa parte do circuito. Se o sinal nessa entrada estiver correto, o defeito está isolado no circuito entre a entrada boa e a saída ruim.

PROBLEMAS RELACIONADOS APRESENTADOS NOS EXEMPLOS

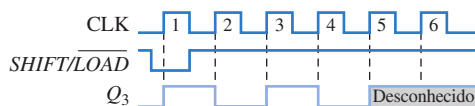
9-1. Veja a Figura 9-64.



► FIGURA 9-64

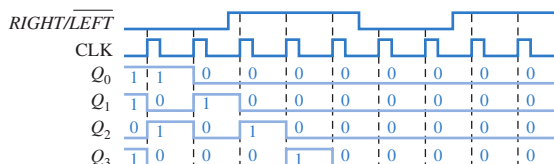
9-2. O estado do registrador após três pulsos de clocks adicionais é 0000.

9-3. Veja a Figura 9-65.



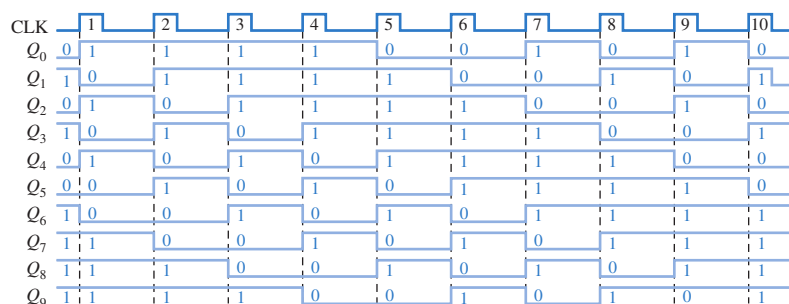
► FIGURA 9-65

9-4. Veja a Figura 9-66.



► FIGURA 9-66

9-5. Veja a Figura 9-67.



► FIGURA 9-67

9-6. $f = 1/3 \mu\text{s} = 333 \text{ kHz}$

AUTOTESTE

1. (b)
2. (c)
3. (a)
4. (c)
5. (a)
6. (d)
7. (c)
8. (a)
9. (b)
10. (c)