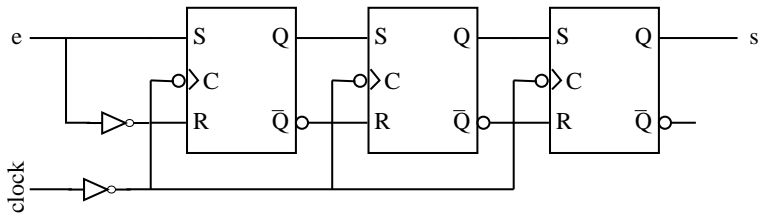
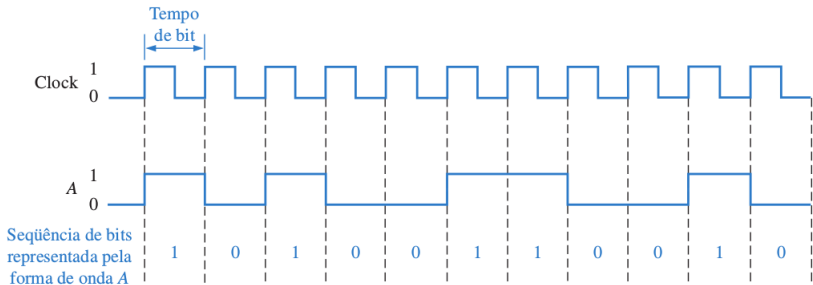


Registrador com entrada serial, saída serial

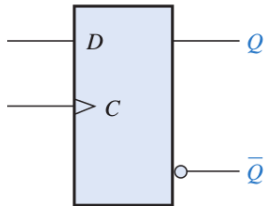
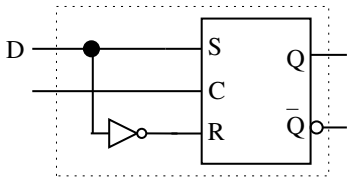


A entrada serial (*bit e*) deve estar sincronizada com o sinal do *clock* neste caso. Uma sucessão de 3 subidas no sinal de *clock* “preenche” o registrador.



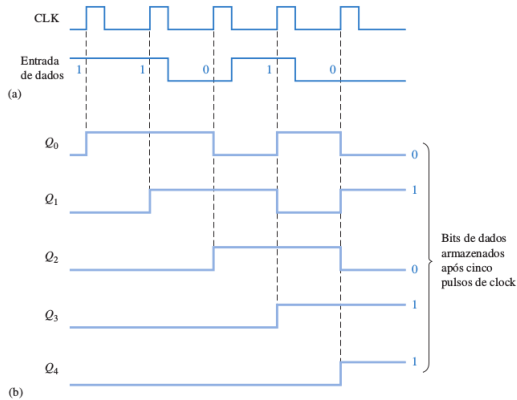
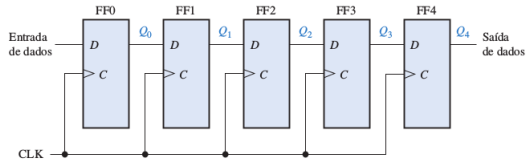
Sequência de bits (sincronizadas com o sinal de *clock*)

Flip-flop D



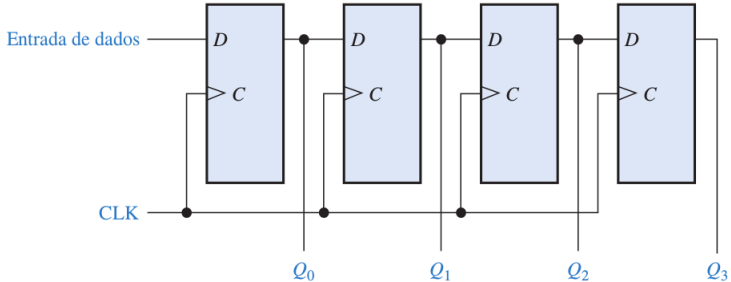
Flip-flop D simplesmente armazena o dado de entrada D

À direita, diagrama de um flip-flop D disparado por borda positiva



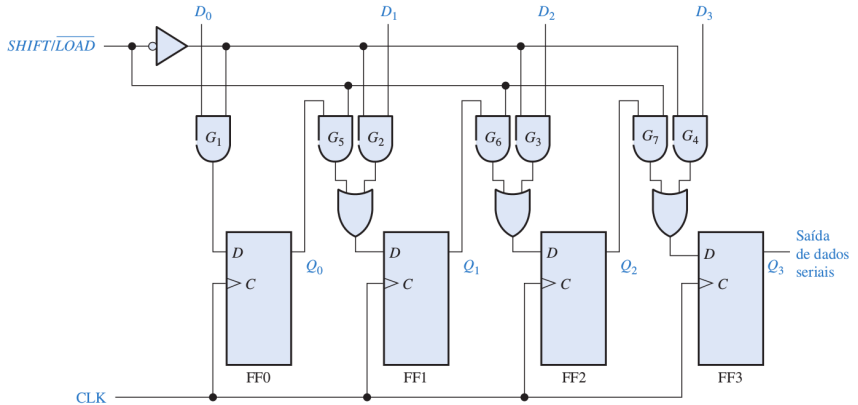
Funcionamento de um registrador-deslocador com entrada serial

Registrador com entrada serial, saída paralela

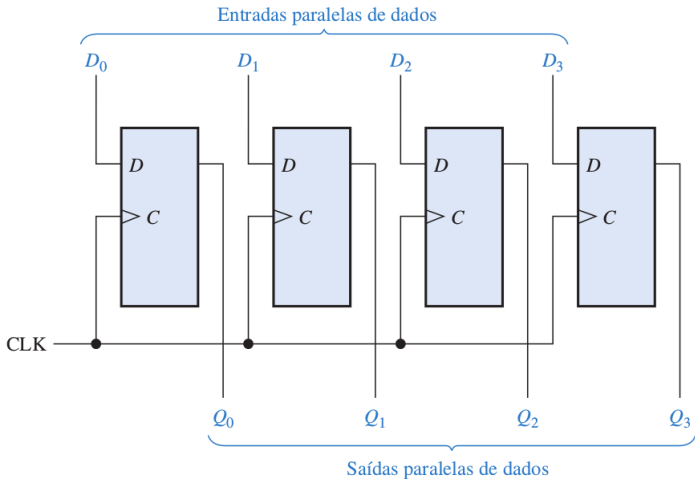


(a)

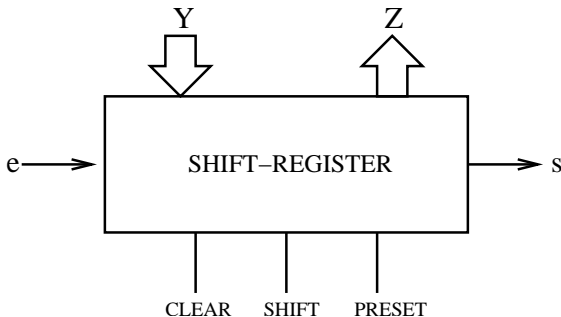
Registrador com entrada paralela, saída serial



Registrador com entrada paralela, saída paralela



Registradores genéricos



Entrada paralela: $Y = y_n y_{n-1} \dots y_2 y_1$

Saída paralela: $Z = z_n z_{n-1} \dots z_2 z_1$

Entrada serial: e é 1 *bit* de entrada

Saída serial: s é um *bit* de saída

Sinais de controle:

CLEAR (Limpa): $CLEAR=1$ “zera” o registrador

PRESET (Carrega): $PRESET=1$ “carrega” a entrada Y (paralela)

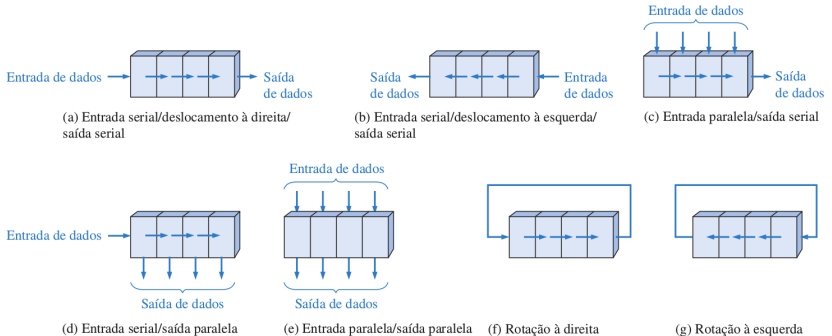
SHIFT (desloca): desloca, uma posição, todos os *bits* para a direita

SHIFT e PRESET (LOAD) podem estar combinados em uma única entrada:

SHIFT/ \overline{LOAD} : quando 1, ativa o modo SHIFT, quando 0 ativa o modo LOAD

Pode haver também um controle LEFT/ \overline{RIGHT}

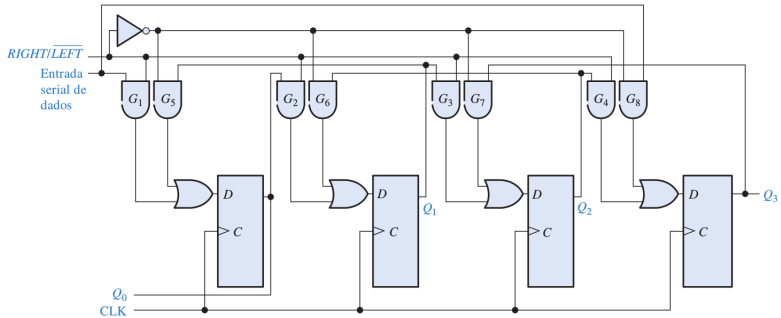
Modos de operação de registradores



▲ FIGURA 9-2

Movimentos básicos de dados em registradores de deslocamento. (São usados quatro bits como ilustração. Os bits se movem na direção das setas.)

Deslocadores LEFT/RIGHT



Exemplo de uso de registradores

Registradores especiais do processador

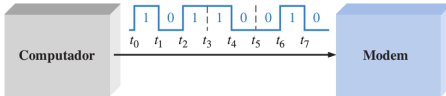
- IR (registrador de instruções)
- ACC (acumulador)

Exemplo de uso de registradores

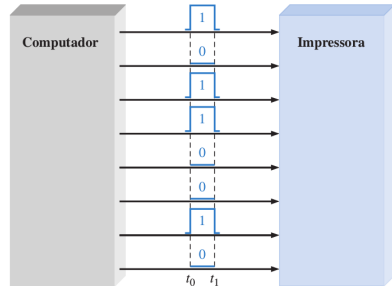
Multiplicação/divisão por potências de 2

- Multiplicação por 2
- Divisão por 2

Exemplo de uso de registradores



(a) Transferência serial de um dado Binário de 8 bits a partir de um Computador para um modem. O intervalo de t_0 a t_1 é enviado primeiro.



(b) Transferência paralela de um dado binário de 8 bits a partir de um computador para uma impressora. O instante inicial é t_0 .

▲ FIGURA 1-12

Ilustração de transferências serial e paralela de dados binários. Apenas as linhas de dados são mostradas.

Verificação de paridade

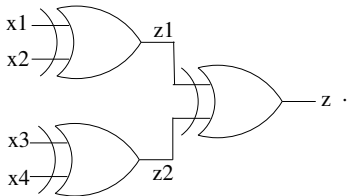
E por falar em transmissão de dados ...

Transmissão de dados estão sujeitos a ruídos (que podem alterar os dados)

Verificação simples: **paridade dos bits**

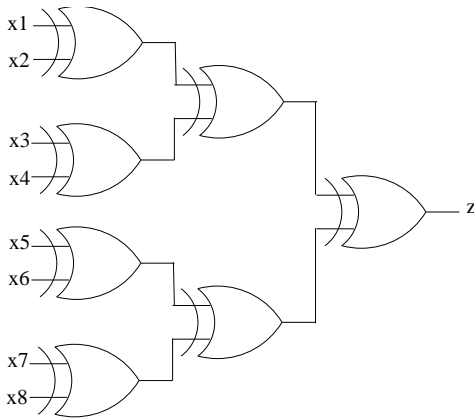
Exemplo: A cada 8 bits transmitidos, 7 são de dados e o oitavo é um bit de paridade;
completa-se os 7 bits com mais um, de modo que o total de bits 1 seja par

Verificação de paridade – combinacional



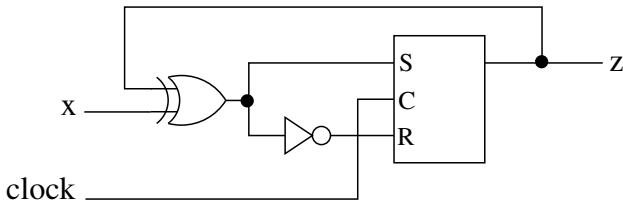
Circuito combinacional para verificação de paridade (4 bits)

Verificação de paridade – combinacional



8 bits

Verificação de paridade – sequencial



$$z = \left[\left(\left[\left(\left[(x_1 \oplus x_2) \oplus x_3 \right] \oplus x_4 \right) \oplus x_5 \right] \oplus x_6 \right) \oplus x_7 \right] \oplus x_8$$

n bits

Contador incremental módulo 2^3

