

Ramón Pallás Areny

Doctor Ingeniero Industrial

Universitat Politècnica de Catalunya

ADQUISICIÓN Y DISTRIBUCIÓN DE SEÑALES



marcombo
BOIXAREU EDITORES
BARCELONA

© Ramón Pallás Areny, 1993
Reservados todos los derechos
de publicación, reproducción, préstamo, alquiler
o cualquiera otra forma de cesión
del uso de este ejemplar por
MARCOMBO, S. A.
Gran Vía de les Corts Catalanes, 594
08007 Barcelona (España)

Quedan rigurosamente prohibidas, sin la autorización escrita de los titulares del «Copyright», bajo las sanciones establecidas en las leyes, la reproducción total o parcial de esta obra por cualquier medio o procedimiento, comprendidos la reprografía y el tratamiento informático, y la distribución de ejemplares de ella mediante alquiler o préstamo públicos, así como la exportación e importación de esos ejemplares para su distribución en venta, fuera del ámbito de la Comunidad Económica Europea.

ISBN: 84-267-0918-4
Depósito Legal: B. 25714-93
Impreso en España
Printed in Spain
Composición y filmación: Grafic-5, s. l. - Riera Blanca, 115 bis - 08028 Barcelona
Impresión: Gersa, Industria Gráfica. Tambor del Bruc. 6.08970 Sant Joan Despí (Barcelona)

Índice general

Prólogo	XI
1. Introducción a la adquisición y distribución de señales	1
1.1 Conceptos generales	1
1.2 Funciones en la adquisición y distribución de señales	2
1.2.1 Transducción	3
1.2.2 Conversión analógica-digital	4
1.2.3 Acondicionamiento de señales	8
1.3 Arquitecturas para adquisición y distribución de señales	8
1.3.1 Sistemas de bajo y alto nivel	8
1.3.2 Sistemas centralizados, descentralizados y distribuidos	10
1.3.3 Sistemas unibús y multibús	12
1.3.4 Sistemas de ensayo: estímulo y medida	14
1.3.5 Sistemas en línea y fuera de línea	16
1.3.6 Sistemas integrados para adquisición de señales	16
1.4 Margen dinámico y relación señal-ruido (S/N)	19
1.5 Ideas generales sobre el diseño de sistemas de adquisición y distribución de señales	21
1.5.1 Definición del problema	22
1.5.2 Diseño sistemático	22
1.5.3 Realización del diseño	23
1.5.4 Verificación y corrección del diseño	24
1.5.5 Documentación, mantenimiento y actualización	24
1.6 Ejercicios y problemas	25
2 Sensores y actuadores	27
2.1 Tipos de sensores	27
2.1.1 Sensores analógicos y sensores digitales	27
2.1.2 Sensores moduladores y sensores generadores	28
2.2 Características de los sensores	31
2.2.1 Características estáticas	32
2.2.2 Características dinámicas	35
2.3 Actuadores electromecánicos	36
2.3.1 Relés	36
2.3.1.1 Fundamento y tipos	36
2.3.1.2 Características de los relés	39

VI *Índice general*

2.3.2	Solenoides	44
2.3.2.1	Fundamento y tipos	44
2.3.2.2	Características de los solenoides	46
2.3.3	Motores de continua	51
2.3.3.1	Fundamento	51
2.3.3.2	Tipos y características	55
2.3.4	Motores de alterna	63
2.3.4.1	Fundamento	63
2.3.4.2	Tipos y características	64
2.3.5	Motores de paso a paso	67
2.3.5.1	Fundamento	67
2.3.5.2	Tipos de motores de paso a paso	69
2.3.5.3	Características de los motores de paso a paso	71
2.4	Actuadores electrohidráulicos y electroneumáticos	73
2.4.1	Actuadores electrohidráulicos	73
2.4.2	Actuadores electroneumáticos	75
2.5	Refrigeradores y calefactores	77
2.5.1	Refrigeradores	77
2.5.2	Calefactores	84
2.6	Ejercicios y problemas	84
3.	Acondicionamiento de señales de entrada	86
3.1	Problemas de acondicionamiento y alternativas	86
3.1.1	Tipos de señales	87
3.1.2	Operaciones con señales	90
3.1.2.1	Operaciones con señales analógicas	90
3.1.2.2	Operaciones con señales digitales	92
3.1.3	Errores en el acondicionamiento de señal	92
3.1.3.1	Errores estáticos	96
3.1.3.2	Errores dinámicos	93
3.2	Interfaz con los sensores analógicos	97
3.2.1	Divisores de tensión	97
3.2.2	Puentes de impedancias	98
3.2.3	Amplificación	100
3.2.3.1	Amplificadores diferenciales	100
3.2.3.2	Amplificadores de instrumentación: errores	111
3.2.3.3	Amplificadores de aislamiento: IMRR	115
3.2.3.4	Compatibilidad entre señales y amplificadores	118
3.2.4	Procesamiento analógico de señales	118
3.2.4.1	Linealización analógica	119
3.2.4.2	Corrección de derivas	124
3.2.4.3	Demodulación síncrona	125
3.3	Filtrado	126
3.3.1	Filtros pasivos	128
3.3.1.1	Filtros de paso bajo: funciones de Butterworth, Chebychev y Bessel	128

3.3.1.2 Realización de filtros pasivos de paso bajo	131
3.3.1.3 Reglas de transformación	133
3.3.1.4 Filtros de entrada y protecciones	135
3.3.2 Filtros activos <i>RC</i>	138
3.3.2.1 Filtros de paso bajo y paso alto	138
3.3.2.2 Filtros pasabanda	143
3.3.2.3 Filtros de banda eliminada	144
3.3.2.4 Consideraciones prácticas. Sensibilidad	144
3.3.3 Filtros de condensadores comutados	145
3.3.4 Filtros analógicos no lineales	147
3.4 Interfaz con sensores digitales	150
3.4.1 Acondicionamiento de niveles de tensión	150
3.4.2 Conversiones de código	153
3.4.3 Acondicionamiento de salidas de interruptores	155
3.5 Ejercicios y problemas	158
4. Conceptos fundamentales en adquisición de señales	162
4.1 Muestreo de señales	163
4.1.1 Muestreo natural	163
4.1.2 Muestreo ideal uniforme	168
4.1.3 Muestreo de señales pasabanda	171
4.1.4 Muestreo repetitivo secuencial	174
4.2 Cuantificación	175
4.2.1 Cuantificación uniforme	175
4.2.2 Cuantificación no uniforme	180
4.3 Codificación	185
4.3.1 Códigos binarios unipolares	185
4.3.2 Códigos binarios bipolares	187
4.3.3 Otros códigos	190
4.3.4 Ejercicios y problemas	196
5. La etapa frontal en la adquisición de señales	198
5.1 Multiplexado por división del tiempo (TDM)	198
5.1.1 Interruptores analógicos	199
5.1.1.1 El interruptor ideal y el interruptor real	199
5.1.1.2 Tipos de interruptores analógicos	207
5.1.1.3 Parámetros de los interruptores analógicos	209
5.1.2 Multiplexores analógicos	212
5.1.2.1 Estructura y tipos	212
5.1.2.2 Parámetros y errores de los multiplexores analógicos	215
5.1.2.3 Subconmutación de canales	222
5.1.2.4 Extensión del número de canales en multiplexado TDM	223
5.1.2.5 Protección de los multiplexores analógicos	226
5.1.3 Matrices de conexión	227

VIII Índice general

5.1.4	Multiplexores digitales	228
5.2	Amplificadores programables	230
5.2.1	Amplificadores de ganancia programable	230
5.2.1.1	Amplificadores con componentes discretos	230
5.2.1.2	Amplificadores de ganancia programable integrados	234
5.2.2	Amplificadores conmutables	235
5.3	Amplificadores de muestreo y retención (S&H)	235
5.3.1	Estructura básica de un amplificador S&H	237
5.3.2	Parámetros y errores de los amplificadores S&H	238
5.3.2.1	Parámetros y errores propios	238
5.3.2.2	Parámetros comunes como subsistema	244
5.3.3	Circuitos para amplificadores S&H	246
5.4	Ejercicios y problemas	248
6.	Conversión analógica/digital y digital/analógica	255
6.1	Terminología y especificaciones	255
6.2	Convertidores D/A	261
6.2.1	Convertidores D/A de resistencias ponderadas	263
6.2.2	Convertidores D/A de resistencias en escalera	264
6.2.3	Convertidores D/A logarítmicos	266
6.3	Convertidores A/D	269
6.3.1	Convertidores A/D paralelos	269
6.3.2	Convertidores de aproximaciones sucesivas	271
6.3.3	Convertidores tipo servo	272
6.3.4	Convertidores sigma-delta	273
6.3.5	Convertidores de rampa: simple, doble, triple	274
6.3.6	Convertidores tensión-frecuencia	275
6.3.7	Otros convertidores A/D	276
6.4	Rechazo del modo serie o del modo normal (SMRR, NMRR)	277
6.5	Convertidores y medidas por relación	278
6.6	Control de la conversión	279
6.6.1	Conexión del convertidor	279
6.6.2	Control y modos de funcionamiento	282
6.6.3	Diseño de un programa de adquisición de señales	283
6.7	Ejercicios y problemas	285
7.	Análisis de errores y calibración en adquisición de señales	286
7.1	Errores sistemáticos y errores aleatorios	286
7.2	Fuentes de error	288
7.3	Estima del error total	290
7.4	Calibración en la adquisición de señales	296
7.5	Corrección de errores de cero	302
7.6	Ejercicios y problemas	305
8.	La etapa de salida en la distribución de señales	307
8.1	Obtención de señales analógicas	307

8.2	Demultiplexado	309
8.3	Reconstrucción de señales: extrapolación	313
8.3.1	Extrapolación de orden cero	314
8.3.2	Extrapolación de primer orden	316
8.3.3	Extrapolación de orden fraccionario	318
8.3.4	Extrapolación exponencial	320
8.4	Filtrado y reducción de transitorios	321
8.5	Salida de datos: bucles de masa y aislamiento optoelectrónico	323
8.5.1	Salida de datos: transmisión serie. Normas EIA	324
8.5.2	Bucle de masa: transmisión diferencial	327
8.5.3	Aislamiento de señales digitales	329
8.5.3.1	Diódos electroluminiscentes (LED)	329
8.5.3.2	Fotodiódos	330
8.5.3.3	Fototransistores	332
8.5.3.4	Optoacopladores	333
8.5.4	Aislamiento para el control de potencia	338
8.5.4.1	Acopladores con fototiristores y fototriacs	339
8.5.4.2	Relés de estado sólido	341
8.6	Ejercicios y problemas	344
9.	Acondicionamiento de señales de salida	346
9.1	Circuitos periféricos de salida y circuitos de potencia	347
9.1.1	Circuitos periféricos de salida	347
9.1.2	Circuitos de potencia lineales y conmutados	349
9.2	Amplificadores e interruptores de potencia	352
9.2.1	Amplificadores de potencia lineales	353
9.2.1.1	Amplificadores operacionales de potencia	353
9.2.1.2	Reguladores de tensión lineales	354
9.2.2	Disipación térmica en circuitos de potencia. Zonas de funcionamiento seguro (SOA)	355
9.2.3	Etapas con transistores bipolares y Darlington	360
9.2.4	Etapas con transistores MOSFET	361
9.2.5	Etapas con tiristores (SCR y triacs)	364
9.2.6	Etapas con GTO	368
9.2.7	Etapas con IGBT	369
9.2.8	Interruptores en lado alto y en lado bajo, en puente y en semipuente	369
9.3	Activación de lámparas y LED	371
9.4	Accionamiento de relés y solenoides	376
9.5	Accionamiento de motores	378
9.5.1	Accionamiento de motores de continua	378
9.5.2	Accionamiento de motores de alterna	383
9.5.3	Accionamiento de motores de paso a paso	385
9.6	Ejercicios y problemas	389

X *Índice general*

Apéndice 1. Soluciones de algunos de los ejercicios y problemas planteados ...	391
Apéndice 2. Siglas y acrónimos utilizados en este libro	419
Índice alfabético	422

Prólogo

Este libro trata sobre circuitos y subsistemas para la interfaz entre sistemas digitales y sistemas analógicos, y entre sistemas digitales entre sí. Se centra en los aspectos físicos de la interfaz y en el análisis de errores y calibración. Cuando se trata de la entrada de información hacia el sistema digital, se habla de adquisición de señales (o datos), mientras que la salida de información del sistema digital se denomina distribución de señales.

El objetivo de este libro es enseñar el diseño de sistemas de adquisición y distribución de señales (SAS, Sistemas de Adquisición de Señales; SDS, Sistemas de Distribución de Señales), bien a partir de componentes (circuitos integrados), bien a partir de subsistemas. Para ello se analizan las funciones necesarias desde la adaptación de la entrada procedente de un sensor hasta la adaptación de la salida para activar un actuador. Se tratan los amplificadores de instrumentación y de aislamiento, los filtros analógicos lineales y no lineales, la linealización, corrección de derivas y demodulación síncrona, los multiplexores analógicos y matrices de conexión, los amplificadores programables y amplificadores de muestreo y retención, los convertidores analógico-digitales y digital-analógicos, los optoacopladores y relés de estado sólido, y los activadores e interruptores de potencia. En los activadores se incluyen relés y solenoides, motores de continua, de alterna y de paso a paso, actuadores electrohidráulicos y electroneumáticos, y calefactores y refrigeradores Peltier. Se informa también sobre las distintas funciones analógicas, digitales, o mixtas, disponibles en forma de circuitos integrados, y sobre el significado de sus especificaciones más relevantes. Se hacen frecuentes referencias a modelos comerciales, para muchos de los cuales se han recogido en varias tablas algunas de sus especificaciones básicas. Hemos creído que el posible riesgo de obsolescencia parcial que corre el libro con ello, queda más que compensado por el beneficio que comporta conocer los recursos realmente disponibles para el diseño.

El libro está dirigido especialmente a los estudiantes y profesionales de la ingeniería electrónica. Por esta razón algunos temas se tratan sólo hasta el punto que ha parecido adecuado para facilitar la participación en equipos multidisciplinarios. En cambio, se estudian con detalle aquellos temas que creemos básicos para todo ingeniero electrónico. En particular, se ha profundizado más en el acondicionamiento de los sensores que en el de los actuadores. Dado que el objetivo de muchos actuadores (a diferencia de un sensor) es modificar profundamente el proceso del que forman parte, en su diseño es importante conocer bien el proceso. Por lo tanto, difícilmente serán responsabilidad exclusiva de un ingeniero electrónico.

XII Prólogo

Por el tipo de aplicaciones consideradas, puede decirse que se tratan los SAS y SDS orientados a la instrumentación (medida, control, ensayos —test—). Por ello se han tomado como referencia los sistemas de 12 bits, que son el estándar actual en la industria. Aunque algunos aspectos físicos son comunes a los sistemas de comunicación, éstos tienen entidad propia y no se tratan aquí. A diferencia de otros libros que se detienen en el convertidor digital-analógico, en el presente se incluyen varios aspectos adicionales de la distribución de señales: el demultiplexado, el filtrado y reducción de transitorios, la extrapolación, la transmisión serie y bucles de masa, el aislamiento optoelectrónico, los circuitos periféricos de salida y los amplificadores e interruptores de potencia. Creemos que este enfoque viene justificado cuando menos por la profusión en el laboratorio de ordenadores personales para tareas no sólo de medida sino también de control.

Cada capítulo tiene una introducción que lo enmarca dentro del libro, a la vez que lo hace relativamente independiente de los demás, de modo que si se adopta como libro de texto, el orden de impartición de los temas en clase no tiene por qué ser exactamente el del índice. Para aumentar la flexibilidad, en algunos casos se ha preferido repetir algún concepto en vez de abusar de las citas.

Para facilitar la comprensión de la materia se han incluido unos 70 ejemplos de diseño resueltos. Pensando en su adopción como libro de texto, se han incluido ejercicios y problemas, para muchos de los cuales se dan en el apéndice 1 las soluciones detalladas y comentadas. En el apéndice 2 se recogen las siglas y acrónimos usados profusamente a lo largo del libro.

Para un mejor entendimiento del libro, conviene que el lector haya estudiado o esté estudiando simultáneamente programación básica de sistemas digitales, en particular de entradas y salidas de microprocesadores, y que tenga al menos unas nociones básicas de amplificadores operacionales y del análisis de circuitos lineales. Para el capítulo 4 es necesario tener unos fundamentos sólidos de teoría de señal. De no ser así, se recomienda al lector que prescinda de los formalismos matemáticos y considere directamente las conclusiones.

Cada capítulo incluye referencias (74 en total) con material específico para profundizar en el estudio de los diversos temas expuestos. Normalmente, un alumno no necesitará consultarlas, pero el profesor o el estudiante del tema puede encontrarlas útiles para ampliar sus conocimientos.

Aquellos lectores que conozcan otra obra del mismo autor, titulada *Transductores y acondicionadores de señal* (Marcombo, 1989), (o su versión inglesa *Sensors and signal conditioning*, John Wiley & Sons, 1991), notarán que el presente libro trata los sensores y el acondicionamiento de señal de una forma mucho más succincta, de modo que aquel libro puede ser considerado como una obra más especializada que la presente. A la vez, aquí se profundiza en la adquisición de señales que en la obra previa fue simplemente esbozada. Esperamos que ambos libros sean de provecho a los lectores.

Madison (Wisconsin)

Capítulo 1

Introducción a la adquisición y distribución de señales

Los sistemas de adquisición y distribución de señales (SADS) son un tipo particular de sistema electrónico. Para comprender su funcionamiento hay que conocer las funciones que deben cumplir y las distintas formas en que se pueden realizar y organizar. La decisión sobre cuáles son los elementos a considerar como punto de partida para realizar cada función (qué comprar y qué diseñar) hay que tomarla tras analizar el coste de cada alternativa.

En este capítulo se estudian tres aspectos básicos de los SADS: las funciones a realizar, las distintas posibilidades para organizarlas y los conceptos de margen dinámico y relación señal-ruido. En el desarrollo del capítulo quedan implícitas la alternativa de poder realizar algunas funciones bien por hardware bien por software y la existencia de unas limitaciones físicas que no se pueden superar solamente por software. Se dan también unas ideas generales sobre el diseño de SADS que, aunque quizás puedan parecer prematuras, creemos necesarias para crear buenos hábitos de trabajo.

1.1 CONCEPTOS GENERALES

Un sistema es un conjunto de elementos o partes organizadas para realizar una función determinada. Un sistema electrónico es aquel cuyos elementos o partes realizan sus funciones respectivas por medios electrónicos.

En un SADS para medida y control, las entradas son en forma de variables físicas, eléctricas o no, y las salidas son en forma de variables físicas o de presentación visual o acústica. Los SADS suelen realizar una única tarea, aunque con grados de complejidad muy diversos. En los sistemas para tratamiento de datos y textos, en cambio, las entradas y salidas son directamente a través de equipos periféricos de ordenador (teclado, pantalla, impresora...), no hay interacción con otras variables físicas más que las propias de interfaz con el usuario, y se pueden realizar tareas diversas pues son programables por el usuario.

2 *Introducción a la adquisición y distribución de señales*

Las dimensiones físicas y la complejidad de un SADS, evaluada por el número de elementos con una función diferenciada, pueden ser muy dispares. El diseño de un SADS implica considerar las partes que lo integran y sus tareas respectivas. La identificación de cada parte se hace desde una perspectiva determinada que puede ser a nivel de «transistor», de componente, de circuito o de subsistema.

El diseñador de circuitos integrados debe situarse en un momento u otro a nivel de transistor; su sistema final es un circuito integrado monolítico o híbrido. El diseñador de circuitos basados en elementos discretos se sitúa a nivel de componente; su sistema final típico es un circuito impreso. El diseñador de equipos electrónicos se sitúa a nivel de subsistemas en forma de circuitos impresos o modulares; su sistema final es el equipo o instrumento. En un nivel superior están los diseñadores de sistemas de tratamiento de datos, comunicación, medida o control, quienes emplean elementos en forma de equipos o tarjetas de circuito impreso para realizar su trabajo, que suele implicar la interconexión de elementos distantes.

Nuestros objetivos son el análisis y el diseño de SADS a nivel de componentes y de subsistemas, pero no de circuitos integrados. La elección de uno u otro nivel se hace en la práctica en función de criterios económicos. Aunque aquí no vamos a entrar en el detalle de dichos criterios, cambiantes según evoluciona el mercado, tampoco los vamos a ignorar. No obstante, dado que distintos escenarios pueden resultar en distintas soluciones, nos situaremos con mayor frecuencia a nivel de componentes que a nivel de subsistemas, es decir, como usuarios de circuitos integrados más que de circuitos impresos. Inicialmente supondremos que cada función la realiza un elemento distinto, con independencia del grado de integración disponible.

Actualmente (1992), el coste estimado de un sistema electrónico de medida con complejidad media es: circuitos electrónicos, 35-15 %; software 45-55 %; cableado y conectores 15-20 %; y mantenimiento 5-10 %. La preponderancia del software es común a otros campos de las tecnologías de la información. Es conveniente recordar que para lograr un software de calidad son muy importantes la estructuración, la documentación y el mantenimiento.

La arquitectura o estructura de un sistema se refiere a la organización de sus partes. Para estudiarla se representa el sistema mediante un modelo que describe la función de cada una de sus partes y las interrelaciones entre ellas. Dicha descripción admite distintas opciones; puede ser meramente verbal, gráfica, matemática, física, o una combinación de ellas. Las descripciones matemática y física exigen un análisis detallado que será el objetivo de capítulos posteriores. Las descripciones verbales y gráficas son suficientes para introducir aquí el tema.

1.2 **FUNCIONES EN LA ADQUISICIÓN Y DISTRIBUCIÓN DE SEÑALES**

En un sistema de medida hay que adquirir la información (en forma de señales analógicas o digitales), procesarla y presentarla. A veces, además, hay que registrarla. En un sistema de control hay que comparar el resultado de la medida con

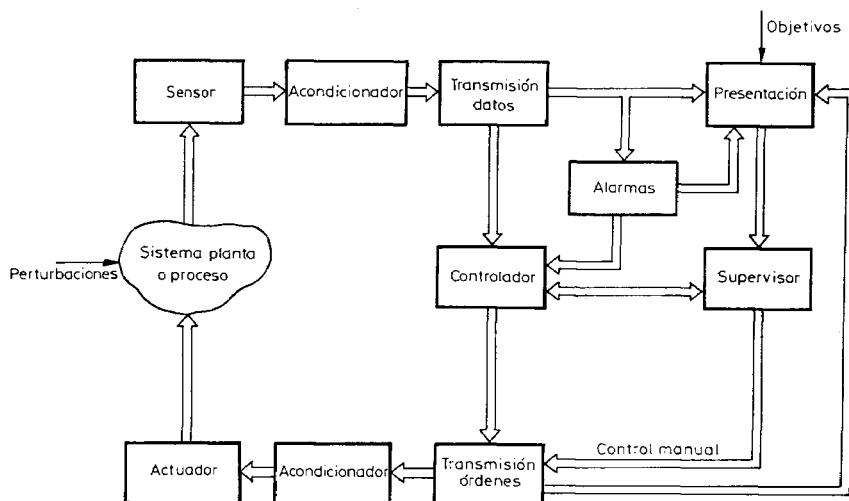


Figura 1.1 Estructura general de un sistema de adquisición y distribución de señales para medida y control. (Tomada de R. Pallás Areny, *Transductores y acondicionadores de señal*. Barcelona: Marcombo, 1989, Figura 1.1.)

los objetivos establecidos, y actuar en consecuencia sobre el sistema físico o proceso para modificar el parámetro deseado. Ello requiere la generación de tensiones de salida analógicas y digitales, y el control de la potencia a aplicar. Para obtener un funcionamiento correcto hay que contar y temporizar simultáneamente varios eventos independientes. En la figura 1.1 se presenta la estructura general de un SADS para medida y control del que a continuación se describen tres de sus funciones, cuyo estudio constituye el objetivo de este libro.

1.2.1 Transducción

El primer elemento de un SADS es el que mide la magnitud de interés. Ésta puede ser mecánica, térmica, eléctrica, magnética, óptica o química. Salvo en el caso de que las magnitudes a controlar sean todas eléctricas (por ejemplo, en una fuente de alimentación), el elemento de medida es un transductor (de entrada) que convierte energía de una forma física en otra forma distinta; en nuestro caso en energía eléctrica. Un transductor se denomina también un «sensor» por la capacidad que ofrece de percibir, tras el procesamiento oportuno, fenómenos que de otra forma serían inaccesibles a nuestros sentidos.

La cantidad de energía convertida por un transductor es pequeña, de manera que la salida hay que acondicionarla para adaptarla a las etapas siguientes. Si la cantidad de energía convertida y, por lo tanto, extraída del proceso, fuera grande, se podría llegar a perturbar el funcionamiento del proceso de una forma no deseada.

Los parámetros básicos de un sensor son: margen o campo de medida, sensibilidad, resolución y exactitud. La sensibilidad es la relación entre la magnitud de salida y la de entrada, en ausencia de errores. Si la sensibilidad es constante en todo el margen de medida, se dice que el sensor es lineal. La resolución es el menor cambio en la magnitud de entrada que se puede detectar a la salida; viene limitada en último término por las fluctuaciones aleatorias presentes en todo elemento (mecánico o eléctrico) que disipe energía, como es el caso de los sensores. La exactitud describe el grado de coincidencia entre el valor real de la entrada y su valor deducido a partir de la salida actual y de la sensibilidad. Su estudio detallado se expondrá más tarde.

Cuando interese controlar una magnitud física, una vez se tiene la información sobre el estado real y se compara con el objetivo, se toma una decisión (según un algoritmo de control) que debe acabar en una acción sobre el proceso. Si, por ejemplo, se desea mantener un reactor químico a temperatura constante y la temperatura medida es inferior a la deseada, hay que activar un calefactor; si se desea leer una zona concreta de un disco magnético, hay que desplazar el disco, el cabezal, o ambos, hasta que el cabezal quede sobre la zona deseada; si se desea que la tensión de salida de una fuente de alimentación se mantenga en un valor constante, hay que regularla si cambia al hacerlo la carga; etc.

Si la magnitud controlada no es eléctrica, hay que convertir la señal eléctrica de control en una acción no eléctrica. (Los sistemas totalmente neumáticos son una excepción que no consideraremos aquí.) Hace falta una nueva transducción (de salida). Los elementos que dan una salida no eléctrica a partir de una entrada eléctrica se denominan accionamientos o actuadores (salida mecánica) y calefactores/refrigeradores —células Peltier— (salida térmica). Los elementos que dan una salida óptica o acústica, suelen formar parte de los subsistemas de presentación, aunque cada vez hay más aplicaciones industriales que emplean directamente las radiaciones ópticas (láser, por ejemplo) y mecánicas (ultrasonidos).

1.2.2 Conversión analógica-digital

La salida de los sensores es normalmente, aunque no exclusivamente, en forma de señal analógica (continua en cuanto a amplitud y en el tiempo). En algún punto del SADS dicha señal hay que convertirla en digital («binaria»: continua en el tiempo pero con sólo dos niveles de tensión), por cuanto los elementos de procesamiento y muchos de los de presentación requieren entradas digitales. En muchos casos, el procesador es un ordenador personal (PC).

La conversión de señales analógicas en señales digitales se realiza en dos etapas: primero se cuantifica la señal y luego se codifica. La cuantificación consiste en representar la amplitud (continua) de la señal mediante un número finito de valores distintos, en instantes determinados; si el convertidor es de n bits, hay 2^n valores o estados posibles. La codificación es la representación del valor asignado a la señal, mediante combinaciones de símbolos que se representan habitualmente con dos niveles de tensión («1» y «0»). La cuantificación y codificación las realiza el convertidor analógico-digital (CAD).

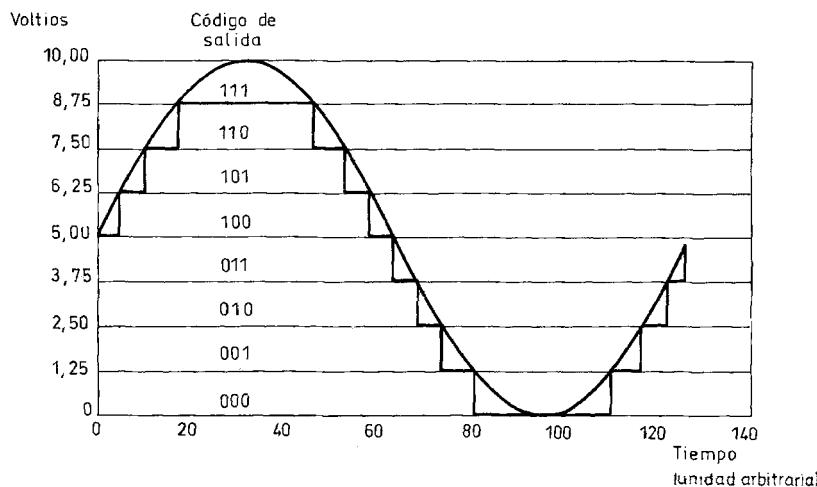


Figura 1.2 Señal senoidal y su versión digital con una resolución de 3 bits (a modo de ejemplo; los valores de resolución habituales son mucho mayores).

En la figura 1.2 se muestra una señal senoidal y su «versión digital» mediante un CAD de 3 bits (a modo de ejemplo; la resolución es habitualmente mucho mayor). En este caso hay 8 estados de salida, representados por los códigos desde 000 hasta 111. Si el margen M de tensiones de entrada del CAD es de 0 a 10 V, cada código representa un intervalo de amplitudes de $10 \text{ V}/8 = 1,25 \text{ V}$.

Ejemplo. Un determinado CAD de 12 bits admite dos márgenes de entrada: 0 a 5 V y -5 V a +5 V. ¿Cuál es en cada caso la amplitud del intervalo de tensiones de entrada que corresponde a cada estado?

En el primer caso, $M = 5 \text{ V} - 0 \text{ V} = 5 \text{ V}$, y cada estado corresponde a un intervalo de

$$\frac{5 \text{ V}}{2^{12}} = 1,22 \text{ mV}$$

En el segundo caso, $M = 5 \text{ V} - (-5 \text{ V}) = 10 \text{ V}$, y cada estado corresponde a un intervalo de

$$\frac{10 \text{ V}}{2^{12}} = 2,44 \text{ mV}$$

La conversión A/D lleva un cierto tiempo. Si durante este tiempo cambia la amplitud de la señal analógica de entrada, el resultado de la conversión corresponderá a alguno de los valores que haya tomado la entrada durante el tiempo que ha durado la conversión. Para que esta incertidumbre en la amplitud sea inferior a la discriminación que permite el CAD (valor del bit menos significativo, LSB, «Least Significant Bit») la velocidad máxima de cambio de la entrada, dV/dt , debe cumplir

6 Introducción a la adquisición y distribución de señales

$$\frac{dV}{dt} \leq \frac{M}{2^n t_c} \quad (1.1)$$

donde M es el margen de tensiones de entrada del CAD, n su número de bits y t_c el tiempo entre conversiones (que incluye, además del tiempo de conversión propiamente dicho, cualquier tiempo muerto necesario en el CAD, por ejemplo para su puesta a cero).

En el caso de una señal senoidal de amplitud de pico A y frecuencia f , la máxima velocidad de cambio se produce en el paso por cero, de modo que si se acepta una incertidumbre máxima de 1 LSB la frecuencia de la señal no debe exceder de

$$f \leq \frac{M}{2\pi A 2^n t_c} \quad (1.2)$$

Si la señal se ha acondicionado previamente de tal modo que su amplitud (de pico a pico), $2A$, coincide con el margen del CAD, M , la máxima frecuencia admisible será

$$f \leq 1/(2^n \pi t_c) \quad (1.3)$$

Ejemplo. Se dispone de un ADC80-12 que es un CAD de 12 bits que tiene un tiempo máximo de conversión de $25 \mu s$. Si se acepta una incertidumbre máxima de 1 LSB, ¿cuál es la frecuencia máxima que puede tener una señal senoidal a convertir, cuya amplitud de pico a pico coincide con el margen de entrada del CAD?

El tiempo mínimo entre conversiones será $t_c = 25 \mu s$

La frecuencia máxima aceptable es

$$f \leq 1/2^n \pi t_c = 1/(2^{12} \pi 25 \mu s) = 3,1 \text{ Hz}$$

El resultado del ejemplo anterior pone de relieve una limitación importante de los CAD: no pueden convertir el valor instantáneo de señales de evolución rápida. Para subsanar esta limitación se les precede de un dispositivo que adquiere el valor de la señal analógica de entrada (una «muestra») y lo retiene mientras dura la conversión. Dicho dispositivo se denomina amplificador de muestreo y retención (S&H, Sample and Hold). Entonces, si el diseño de la temporización es correcto, en las ecuaciones (1.1) a (1.3) se puede emplear, como valor para t_c , la incertidumbre en el instante de tiempo en que se toma la muestra («incertidumbre en la apertura»).

Ejemplo. Se dispone de un ADC 84KG que es un CAD de 12 bits que tiene un tiempo máximo de conversión de $12 \mu s$. Si se acepta una incertidumbre máxima de 1 LSB y se le precede de un AD582 que es un S&H cuya incertidumbre en el tiempo de apertura es de

15 ns, ¿cuál es la frecuencia máxima que puede tener una señal senoidal a convertir, cuya amplitud de pico a pico coincide con el margen de entrada del CAD?

El tiempo durante el que las fluctuaciones de la entrada crean una incertidumbre en el valor convertido es 15 ns.

La frecuencia máxima aceptable es

$$f \leq 1/(2^{12}\pi 15 \text{ ns}) = 5.180 \text{ Hz}$$

En general, si el CAD tiene una exactitud elevada se puede hacer que los errores que dependen del tiempo sean debidos exclusivamente al S&H.

Para obtener una salida en forma de tensión analógica a partir de un controlador digital (que son los habituales), se emplea un convertidor digital-analógico (CDA). Su velocidad de conversión es también finita, de modo que puede hacer falta retener el valor (digital) a convertir, por ejemplo en un registro de desplazamiento.

1.2.3 Acondicionamiento de señales

Para aprovechar el margen dinámico de salida del CAD (2^n valores correspondientes a un margen de tensiones de entrada M), el margen de amplitudes de la señal debe coincidir con el de entrada del convertidor (M). Para ello hay que amplificar la salida del sensor pero evitando la saturación del amplificador. Al mismo tiempo, hay que hacer compatible la salida del sensor con la entrada del CAD. Esta última suele ser unipolar y con impedancia de 1 a 10 kΩ, mientras que la salida del sensor puede ser diferencial o de alta impedancia. Además, según el teorema del muestreo, el ancho de banda de la señal a convertir (incluidas las componentes no deseadas —ruido, interferencias—, si las hay) debe ser inferior a la mitad de la frecuencia con que se tomen las muestras en el proceso de cuantificación.

Los circuitos de acondicionamiento de la señal de entrada se encargan de la amplificación, filtrado y adaptación de la señal del sensor al CAD u otro tipo de etapa posterior. Deben estar protegidos frente a sobretensiones, en particular si están separados de los sensores. Pueden realizar también funciones de procesamiento como son la linealización de sensores, la diferenciación e integración de señales, la detección de fallos, la comparación con límites y otras más complejas. Todas estas operaciones hay que hacerlas manteniendo los errores dentro de márgenes aceptables. El procesamiento analógico es más rápido pero menos flexible, y más caro en componentes, que el procesamiento por software. Si los sensores necesitan una señal de alimentación externa, los circuitos de acondicionamiento de señal deben proporcionársela.

Dado que manejan sólo señales eléctricas sin convertirlas en otras formas físicas, los acondicionadores de señal constituyen lo que se denomina una interfaz. Otras interfaces del sistema son las necesarias para enviar la información a través de los canales o líneas de comunicación. Su función y estructura dependen tanto del medio de comunicación como del código empleado para el mensaje.

8 Introducción a la adquisición y distribución de señales

Cuando hay que conectar dos elementos distantes, los puntos respectivos que se toman como referencia para medidas de tensión están a distinto potencial. Si dichos puntos se conectaran directamente, circularían por el circuito corrientes no relacionadas con la señal, que podrían enmascararla. Se hace necesario, pues, un aislamiento galvánico que interrumpa la continuidad óhmica a lo largo de todo el circuito de conexión, permitiendo el paso de la información. Este aislamiento, basado muchas veces en optoacopladores, puede ser necesario tanto a la entrada como a la salida.

Los actuadores requieren niveles de tensión y de corriente mayores de los que ofrece el CDA a su salida. Por ello la salida hay que acondicionarla antes del actuador. Según la aplicación, en el acondicionamiento de la señal de salida pueden predominar los criterios de rendimiento y disipación de potencia sobre los de error. Suele ser necesaria además la protección frente a cortocircuitos.

1.3 ARQUITECTURAS PARA ADQUISICIÓN Y DISTRIBUCIÓN DE SEÑALES

A partir de la estructura de la figura 1.1 para un SADS para medida y control, se pueden considerar diversas alternativas de organización cuando hay varios canales de entrada o salida, o cuando se contempla la posibilidad de distribuir la capacidad de procesamiento (que determina, entre otras características, la velocidad del sistema). En este apartado se describen algunas de dichas alternativas.

1.3.1 Sistemas de bajo y alto nivel

Cuando hay varios canales de entrada, es frecuente que compartan un recurso común, por ejemplo el procesador digital, o varios recursos comunes, por ejemplo toda la cadena de medida salvo el sensor. Hace falta entonces un conmutador para ir asignando a cada canal, de forma secuencial o arbitraria, el recurso compartido. Normalmente se usa un multiplexor, que es un conjunto de interruptores que tienen uno de sus terminales común.

En la figura 1.3 se presenta un SAS donde el multiplexor permite que varios sensores compartan el resto de la cadena de medida. Dado que las señales de los sensores no han sido acondicionadas antes de multiplexarlas, su amplitud será pequeña, y por ello se habla de multiplexado de bajo nivel. Los errores que introduzca el multiplexor deberán ser, en consecuencia, muy pequeños. Además, si las características de las señales de salida de todos los sensores no son similares, vendrá que la ganancia del amplificador y la frecuencia de corte del filtro previo al S&H sean programables (por software) para poderlas adaptar a cada canal. Por último, si la distancia entre sensores es apreciable, en su conexión a un multiplexor central puede que se capten interferencias, que pueden ser graves porque la señal aún no ha sido amplificada. Ello obliga a utilizar cables apantallados, mucho más caros.

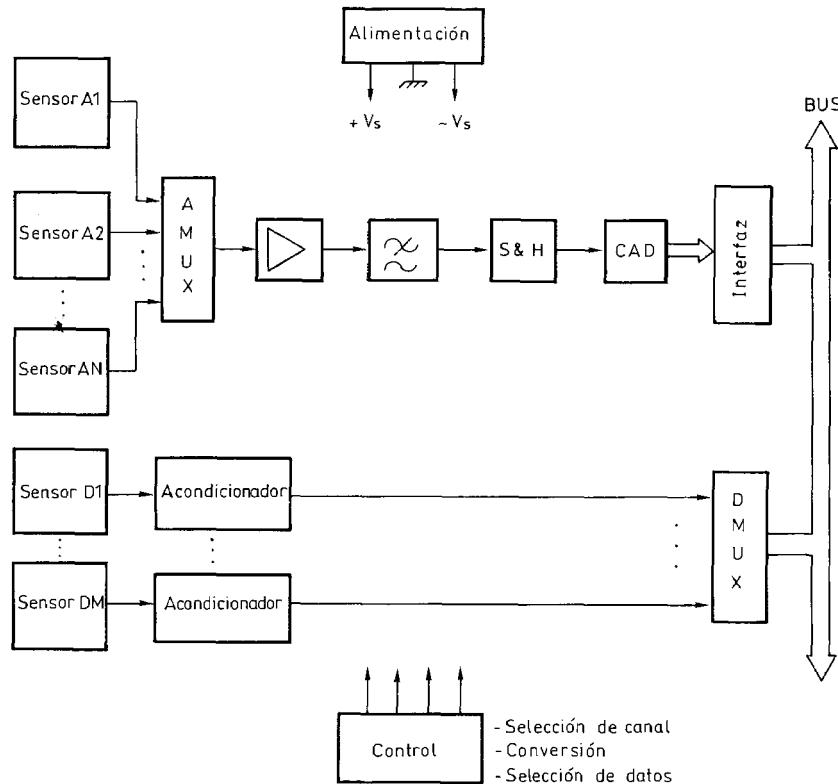


Figura 1.3 Sistema de adquisición de señales con multiplexado de bajo nivel: las señales de salida de los sensores comparten directamente una cadena de medida común.

Para reducir el efecto de los errores del multiplexor y de las interferencias en la conexión entre sensor y multiplexor, y para acondicionar mejor la señal de cada canal, se pueden amplificar primero las señales individuales y luego multiplexarlas, tal como se muestra en la figura 1.4. Si la amplitud de las señales multiplexadas es mayor de unos 100 mV, se habla de multiplexado de alto nivel. Si los amplificadores trabajan con ganancia constante, el sistema es entonces más rápido porque no hay que esperar a que se estabilice el amplificador tras conmutar la ganancia. Para el amplificador que sigue al multiplexor puede bastar una ganancia pequeña, constante. El reparto de la ganancia en dos etapas facilita el diseño de los amplificadores.

Una limitación de la estructura de la figura 1.4 es que no permite tomar muestras simultáneamente en todos los canales. Esto impide, por ejemplo, hacer medidas de fase precisas entre canales. Además, cuando hay muchos canales, tanto el multiplexor como los elementos compartidos deben ser muy rápidos, incluso si las señales de cada canal son lentas. Una solución al primer problema es poner un S&H (precedido del filtro pertinente) para cada canal, previo al multiplexor; entonces se comparten sólo el CAD y los elementos posteriores.

10 Introducción a la adquisición y distribución de señales

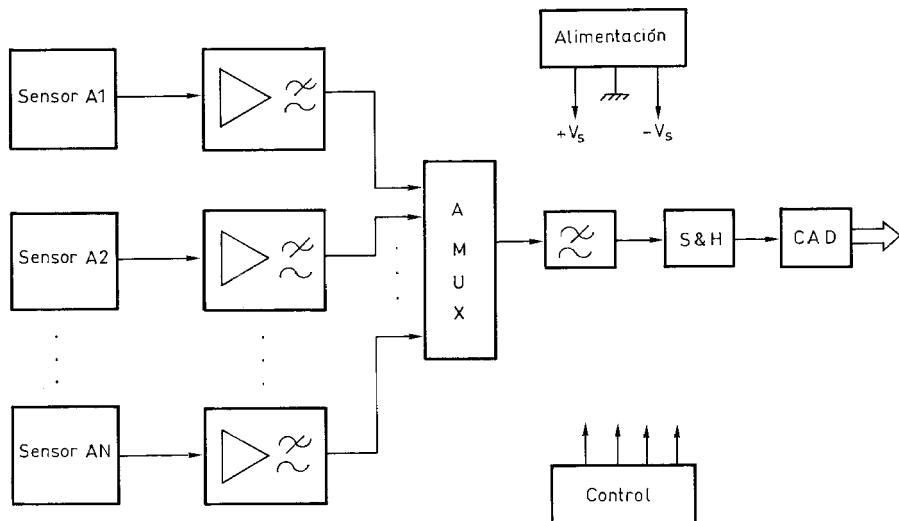


Figura 1.4 Sistema de adquisición de señales con multiplexado de alto nivel: antes de multiplexar las señales de salida de los sensores, se amplifican hasta obtener más de unos 100 mV.

Si se pone un CAD para cada canal, se puede elegir de forma que esté adaptado a las necesidades del canal respectivo. Normalmente no todos los canales necesitarán la misma resolución. Si las señales no tienen variaciones rápidas, se puede incluso prescindir del S&H. Si hay que transmitir las señales, es más fácil hacerlo ahora que están en forma digital. También el aislamiento, mediante optoacopladores, es más simple. Si hay un solo procesador, las señales a multiplexar son las salidas digitales de cada CAD. Para el multiplexado digital no hace falta propiamente un dispositivo, sino que se aprovecha la conexión a un bus mediante elementos con salidas de tres estados (tri-state) (figura 1.5). Éstas pueden configurarse de forma que den un «1», un «0», o queden desconectadas eléctricamente del elemento al que están unidos físicamente.

En un SDS con varios canales de salida se puede compartir también un recurso común mediante el uso de un demultiplexor o distribuidor, que puede ser también analógico o digital. Las estructuras posibles son similares a las descritas anteriormente para la entrada, y se exponen en el apartado 8.2.

1.3.2 Sistemas centralizados, descentralizados y distribuidos

El sistema de la figura 1.1 es un ejemplo de sistema centralizado. El procesamiento e incluso el control corren a cargo de un único elemento central aunque haya distintos puntos de medida. En un sistema descentralizado, en cambio, hay distintos procesadores coordinados, cada uno de los cuales se encarga de un sector o zona. En un sistema distribuido el número de procesadores es más elevado y cada uno de ellos cuida de una zona más pequeña, a la vez que se comunica con

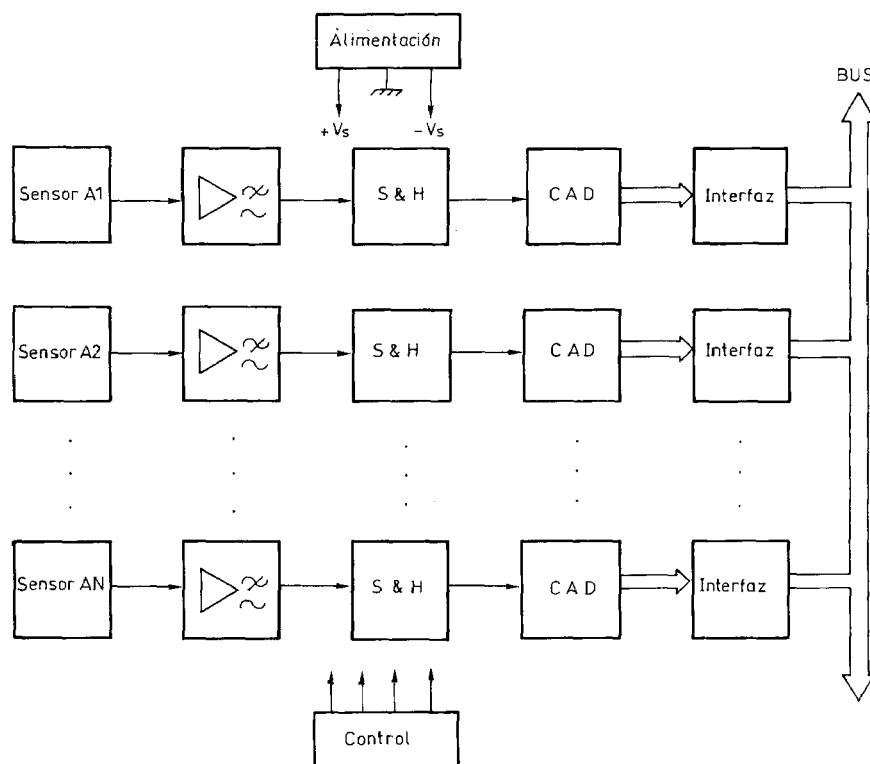


Figura 1.5 Multiplexado digital mediante elementos con salidas de tres estados (tri-state). No hay propiamente un dispositivo multiplexor sino que el multiplexado se realiza en cada elemento conectado al recurso común (el bus).

los otros procesadores mediante una red de interconexión. Estas mismas alternativas en la estructura física relativa a las señales, se encuentran en la alimentación eléctrica (fuentes de alimentación). En términos generales, los sistemas distribuidos tienen mayor fiabilidad y menores costes de cableado que los sistemas centralizados.

Atendiendo a su grado de integración, hay tres tipos básicos de SAS centralizados. El primero lo forman los SAS que consisten en la interconexión, vía bus, de varios instrumentos independientes. Puede tratarse de instrumentos completos conectados por el bus IEEE-488, o de instrumentos en «tarjeta» conectados al bus VXI; e incluso de instrumentos completos que se comunican por una interfaz EIA-RS-232-D o similar.

El segundo grupo de SAS centralizados lo forman las tarjetas de circuito impreso conectables a un bus. En particular, abundan las tarjetas para ordenadores personales, sobre todo para el IBM PC, XT, AT y compatibles.

El tercer grupo de SAS centralizados son circuitos integrados complejos, monolíticos o híbridos, que incorporan todas o la mayor parte de las funciones necesarias para adquirir señales analógicas (apartado 1.3.6).

1.3.3 Sistemas unibús y multibús

La transmisión, tratamiento y presentación de la información se realizan preferentemente con medios que trabajan con señales digitales. El elemento central en dichas funciones es entonces un microprocesador (μ P), que es el conjunto —normalmente integrado— de ALU (Arithmetic and Logic Unit), circuito de control, algo de memoria volátil de lectura y escritura (RWM, Read-Write Memory) y, a veces, reloj; el conjunto de los elementos, salvo el reloj, constituye una CPU (Central Process Unit). Cuando se le añaden una memoria con el programa (ROM, Read Only Memory), memoria RWM adicional y componentes periféricos de interfaz externa, entonces se tiene un microcomputador (μ C), que también puede estar integrado en una sola pastilla.

Los elementos de un μ C están interconectados mediante un conjunto de líneas comunes que constituyen lo que se denomina el «bus» del sistema. Esta disposición afecta en gran medida la estructura y funcionamiento del sistema, cuyos elementos deben tener, además de los circuitos para su función específica, otros circuitos para la interfaz con el bus. Parte de las líneas del bus (bus de direcciones) especifican la dirección del elemento que debe transmitir un dato, que se pone en un conjunto de líneas (bus de datos). El sincronismo se logra mediante otro conjunto de líneas que constituye el bus de control. Cuanto mayor es el número de bits de direcciones, mayor es el número de elementos (registros) que puede tener el sistema; cuantos más bits de datos se tengan, más rápidas son las transferencias u operaciones con los datos.

Cuando el μ C se conecta a otros elementos externos también mediante un bus, éste no tiene por qué ser igual que el bus interno del microcomputador. El bus del (sistema) IBM® PC, por ejemplo, es una extensión del bus del Intel 8088, que es la CPU interna. Cuando además se desea conectar el IBM® PC con otros dispositivos, la conexión puede ser también mediante un bus, por ejemplo el descrito en la norma IEEE-488 (GPIB, General Purpose Interface Bus), que es distinto al bus del IBM® PC.

Dado que para realizar las distintas funciones indicadas en la figura 1.1 se puede emplear más de un μ C, que puede ser distinto para cada función, y dada la variedad de buses disponibles a distintos niveles, resulta que el número y tipo de buses es una característica importante en la estructura de todo SADS. Todos los elementos que estén a un mismo nivel en un sistema basado en bus deben ser compatibles con dicho bus.

En la figura 1.6 se presenta un SAS con un solo bus, en este caso el del Intel 8085. La comunicación con otros sistemas se hace mediante una interfaz serie asíncrona que cumple la norma EIA-RS-232-C. Para ampliar el número de canales de entrada analógicos hasta 48, el bus está disponible para conectarlo a otras tarjetas que incluyan los acondicionadores de señal (preamplificación, escalado, multiplexado, aislamiento), en cuyo caso se comparte el CAD. Obsérvese que la presencia de una interfaz de entrada/salida digital no significa necesariamente que sea tipo bus. En este ejemplo concreto se trata simplemente de ocho líneas de entrada optoaisladas compatibles TTL, y de ocho líneas de salida también compatibles TTL.

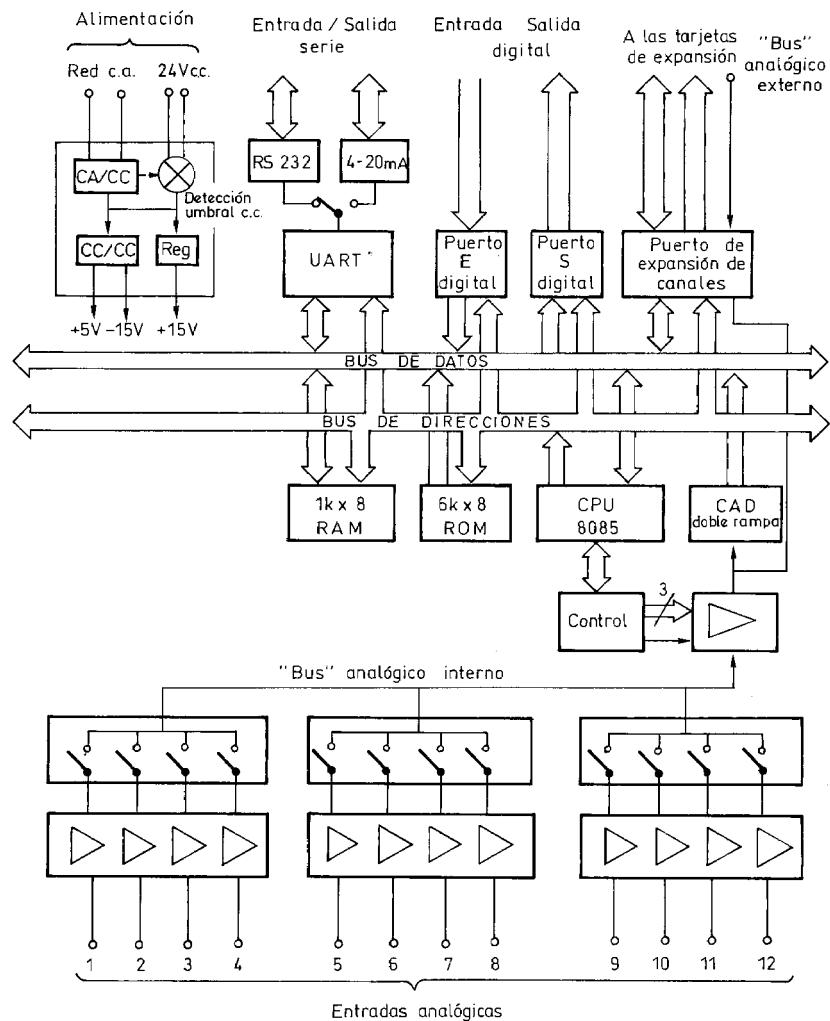


Figura 1.6 Estructura de un sistema de adquisición de datos unibus. (Documentación Omega Engineering, Inc., Modelo μ MEGA 4000.)

Un SAS basado en un PC que incorpore la tarjeta descrita en la figura 1.7, es un ejemplo de sistema con dos buses: el del PC y el del procesador interno de la tarjeta. El ordenador queda libre de las tareas de control de la adquisición, pero presta su bus para la transferencia de datos a memoria, mediante acceso directo a memoria (DMA, Direct Memory Access). Se pueden conectar otras tarjetas al mismo bus para realizar otras funciones, por ejemplo la generación de señales analógicas o la comunicación a través de una línea telefónica. En general, si se emplea más de un bus, se reserva el más rápido para la conexión entre CPU y memoria.

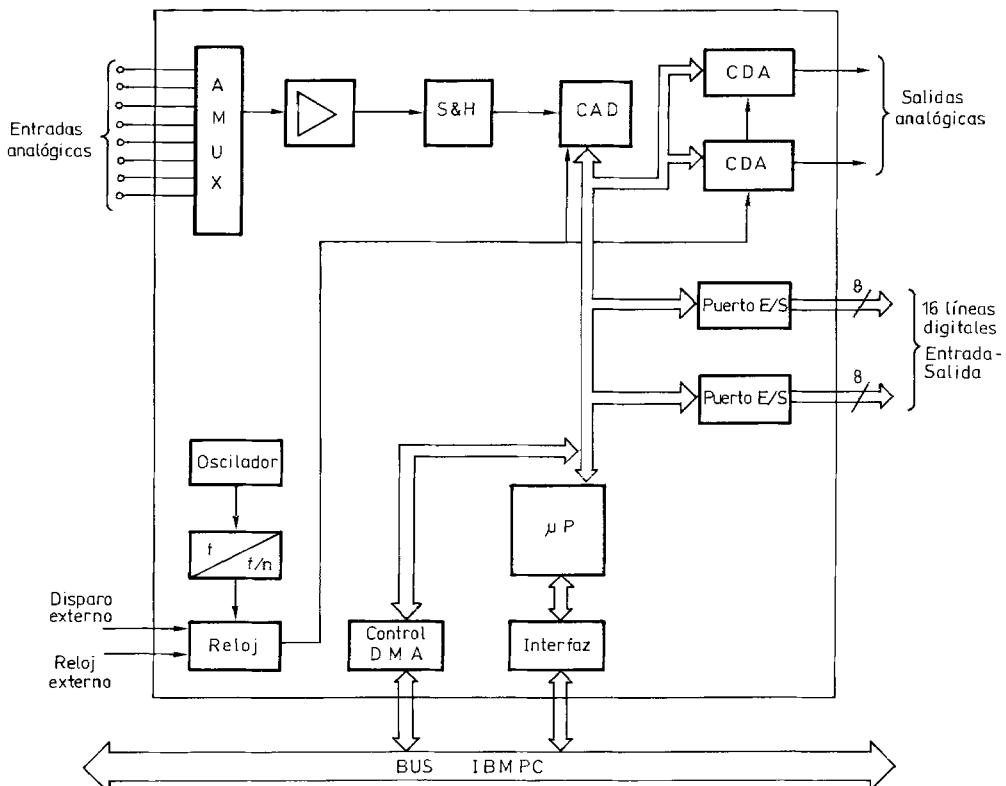


Figura 1.7 Tarjeta de adquisición de señales que se puede conectar a un IBM PC. El sistema tiene dos buses: el del IBM PC y el del procesador interno de la tarjeta. (Documentación Data Translation, Modelo DT2801.)

A veces, al integrar un sistema alrededor de un bus se desconoce el tiempo de respuesta exacto de un elemento concreto, de forma que la puesta a punto final del sistema sólo puede hacerse una vez ha sido montado y puesto en marcha. En estos casos, dado que las modificaciones en el software suelen ser más fáciles que en el hardware, esta posible necesidad de ajustes hay que preverla al diseñar los programas.

1.3.4 Sistemas de ensayo: estímulo y medida

Los sistemas de ensayo son un caso particular de SADS caracterizados por la necesidad de aplicar un estímulo al sistema o dispositivo del que se desea medir la respuesta. En los sistemas de ensayo simples se conecta directamente la fuente de señal al dispositivo a ensayar (DAE), y éste al medidor (figura 1.8a).

En los sistemas complejos donde hay varios puntos de medida en un DAE, o hay varios DAE, o donde hay que aplicar distintas fuentes de señal o distintos me-

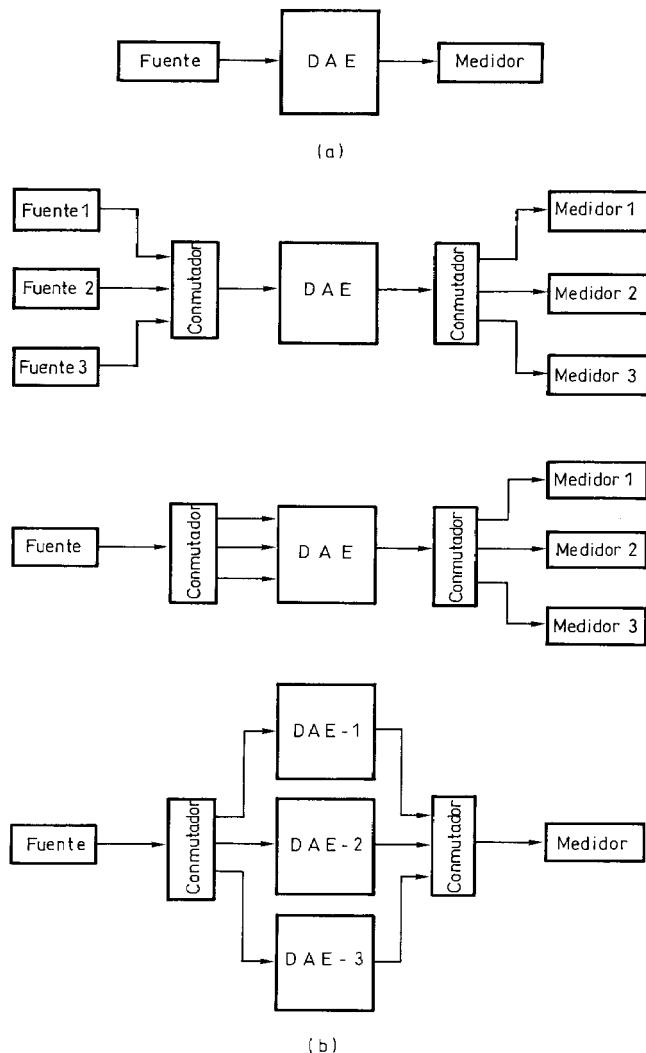


Figura 1.8 Sistemas de ensayo. a) Sistema simple con conexión directa fuente (estímulo)-dispositivo a ensayar (DAE)-medidor. b) Sistemas de ensayo donde se comparten uno o más recursos comunes mediante conmutación.

didores o ambas cosas, a uno o varios DAE, no se utiliza una conexión directa fuente-DAE-medidor sino que se comparten recursos. En todos estos casos se utiliza un conmutador (multiplexor o matriz de conexión —apartado 5.1—) para ir estableciendo las sucesivas conexiones fuente-DAE-medidor. La automatización de estas conexiones se suele realizar mediante un ordenador con una interfaz que cumpla la norma IEEE-488 o la norma VXI.

1.3.5 Sistemas en línea y fuera de línea

Otra característica que afecta a la estructura de un SAS es si las señales se procesan conforme se van adquiriendo o en tiempo diferido (figura 1.9). En el primer caso se habla de sistemas en línea (on line) mientras que en el segundo se habla de sistemas fuera de línea (off line); un ejemplo son los denominados «data loggers». Los sistemas fuera de línea se caracterizan por disponer de un elemento que registra las señales para su posterior volcado al procesador digital. El registro suele ser en memorias de semiconductor o en soporte magnético, cinta o disco, y se realiza sobre las señales digitalizadas. Los códigos empleados para el registro magnético son los mismos que para la transmisión de datos. Los sistemas fuera de línea son habituales en medidas remotas o durante períodos de tiempo largos.

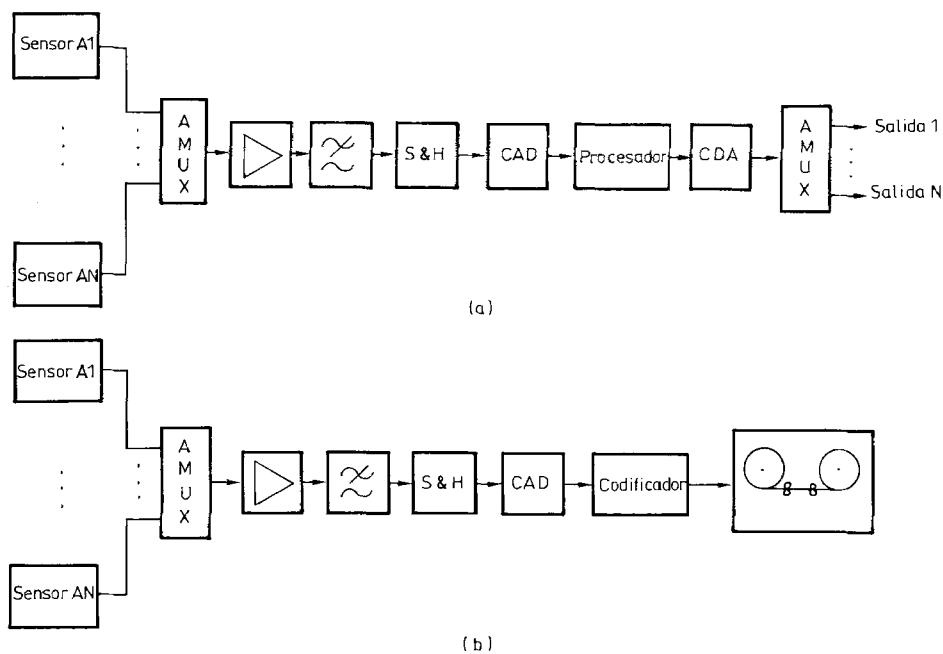


Figura 1.9 Sistemas de adquisición de datos en línea (a) y fuera de línea (b).

1.3.6 Sistemas integrados para adquisición de señales

Si exceptuamos algunos sensores, el resto de las funciones necesarias para adquirir señales analógicas se pueden integrar en un circuito monolítico o híbrido. Incluso hay μ C que integran una parte frontal analógica (como el μ PD 7002 de NEC, el SAB 80215 de Siemens, el 8096 de Intel, y la familia TMS370 de Texas Instruments), aunque sus prestaciones analógicas son inferiores a las de los SAS integrados.

Todos los SAS integrados incluyen un multiplexor, CAD y una interfaz de salida, que es la que determina el formato (serie o paralelo) de los datos de salida hacia el μ P. En algunos modelos se puede seleccionar uno cualquiera de los dos formatos. Otros modelos incluyen un amplificador, normalmente con entrada diferencial (apartado 3.2.3) y, a veces, con ganancia programable (AGP). Aún otros modelos incorporan un S&H, bien como elemento diferenciado, bien intrínsecamente en un diseño especial del multiplexor. En este último caso se puede tomar una muestra simultáneamente en todos los canales.

En general, los sistemas de elevadas prestaciones realizados en tecnología híbrida incorporan, además de las funciones anteriores, otras de control, memoria, tensión de referencia, reloj y filtro. El control permite la selección, por parte del procesador, del canal que va a ser muestreado, de la ganancia del AGP, de los instantes de muestreo e inicio de la conversión y del formato de los datos a la salida. La memoria permite el almacenamiento temporal de las medidas, pudiéndose acceder a cualquiera de ellas en un instante distinto al de la conversión. La tensión de referencia determina la exactitud del CAD (capítulo 6). Algunos modelos incorporan una referencia de tensión fija o ajustable para el CAD, mientras que en otros hay que aplicar una tensión externa. La tensión interna, si la hay, suele ser accesible externamente. El reloj es necesario para el proceso de conversión y para el control. Aunque suele ser externo, puede haber un segundo reloj que regula la velocidad de transmisión de datos si el formato de salida es en serie. El filtro sólo lo integran algunos modelos especiales. De no haberlo, puede intercalarse externamente, si es accesible la conexión entre el amplificador y el S&H.

En los SAS, integrados o no, puede establecerse un factor de mérito que es el producto (número de bits) \times (velocidad de adquisición). Un valor elevado para este producto indica que el sistema es de calidad, pues existe un compromiso entre la optimización de ambos parámetros. Así, si representamos la situación de los SAS en una gráfica cuyos ejes sean el número de bits y la velocidad de adquisición (figura 1.10), podemos ver cómo todos quedan por debajo de una cierta curva límite. Esta misma curva alcanza valores máximos más elevados para los SAS en formato tarjeta para bus (PC o VME) y valores todavía mayores para los dispositivos enchufables a un bus de instrumentación (IEEE-488, VXI). Si las prestaciones lo permiten, la elección de un SAS integrado se plantea por motivos de ahorro de espacio, aumento de la fiabilidad respecto a sistemas formados por bloques discretos y ahorro de tiempo y dinero en la fase de desarrollo del producto, a no ser que se tenga experiencia previa en el diseño de SAS.

Hay, además, un compromiso entre sencillez y flexibilidad. Un SAD en formato tarjeta o hecho a medida tiene mayores posibilidades de configuración. La elección de un SAD integrado será adecuada si encontramos un dispositivo que se ajuste a todas las características de nuestro diseño, lo que es bastante probable dada la variedad de modelos disponibles, algunos de los cuales pueden verse en la tabla 1.1. Sus campos de aplicación son aquellos donde el ahorro de espacio y complejidad son importantes, por ejemplo en automoción. Los sistemas con acceso serie son adecuados para sensores remotos y sistemas de adquisición distribuidos.

18 Introducción a la adquisición y distribución de señales

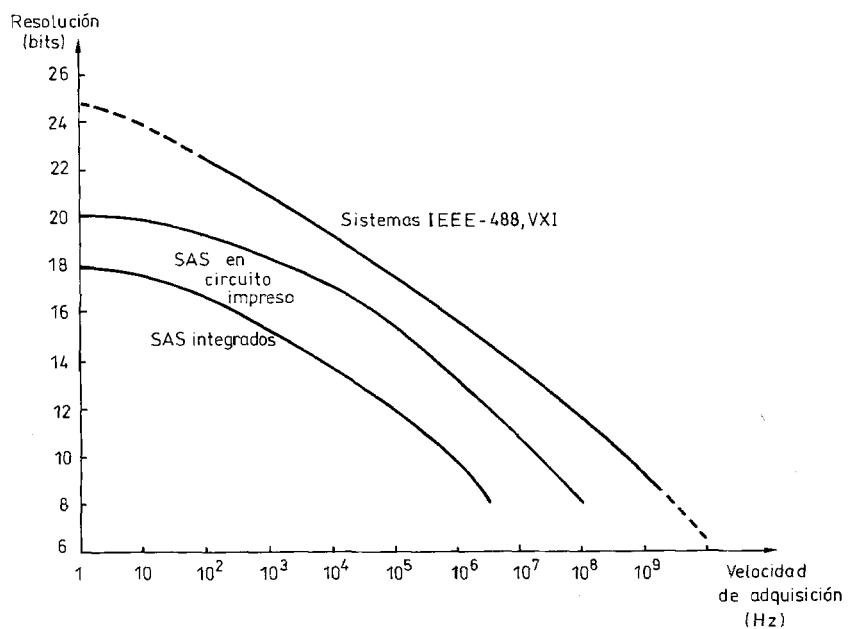


Figura 1.10 Compromiso número de bits-velocidad de adquisición en sistemas de adquisición de señales.

Tabla 1.1 Características básicas de algunos modelos de sistemas de adquisición de señales integrados.

Modelo	Número de canales	Número de bits	Velocidad de adquisición
AD7824	8	8	100 kHz
AD1332	1	12	125 kHz
AD1334	4	12	67 kHz
ADC0808	8	8	100 µs
ADC1034	4	10	13,7 µs
CS5101	2	16	50 kHz
CS5506/8	4/8	20	60 Hz
DAS5712	16/8	12	40 kHz
DAS5716	16/8	16	2,5 kHz
HDAS524/8	4/8	12	400 kHz
LTC1090	4/8	10	30 kHz
LTC1290	4/8	12	50 kHz
MAX154/8	4/8	8	2,5 µs
MAX182	4	12	60 µs
SMD862	16	12	33 kHz
SMD872	16	12	50 kHz
TLC532	5	8	15 µs
TLC32044	2/4	14	19,2 kHz

1.4 MARGEN DINÁMICO Y RELACIÓN SEÑAL-RUIDO (S/N)

Las conexiones indicadas en el apartado 1.3 entre los elementos que realizan las distintas funciones en un SADS, representan la transferencia de información entre elementos. La información está en los parámetros de una señal eléctrica, normalmente una tensión. En los sistemas de medida y control, los parámetros de interés son muchas veces la amplitud y fase de la tensión. Entonces, para que la información pase inalterada de uno a otro elemento es necesario, ante todo, que la impedancia de entrada de cada elemento sea mucho mayor que la impedancia de salida del precedente. Pero esto no basta, sino que hay que considerar además la presencia de tensiones no deseadas que enmascaran la información de interés.

En un sistema de medida se desea que a un margen de valores de la magnitud a medir (x_{\max} , x_{\min}) le corresponda una gama de códigos de salida (D_{\max} , D_{\min}) y que se puedan discriminar cambios en x de una amplitud que designamos Δx . El sensor, con su sensibilidad, y el circuito de acondicionamiento inmediato ofrecen un margen de tensiones de salida ($v_{s,\max}$, $v_{s,\min}$) correspondiente al margen de valores de x (figura 1.11). El sensor, además, debe ser capaz de discernir cambios de amplitud Δx , es decir, una variación Δx debe producir un cambio de tensión Δv_s apreciable. El CAD tendrá un margen de tensiones de entrada M (por ejemplo,

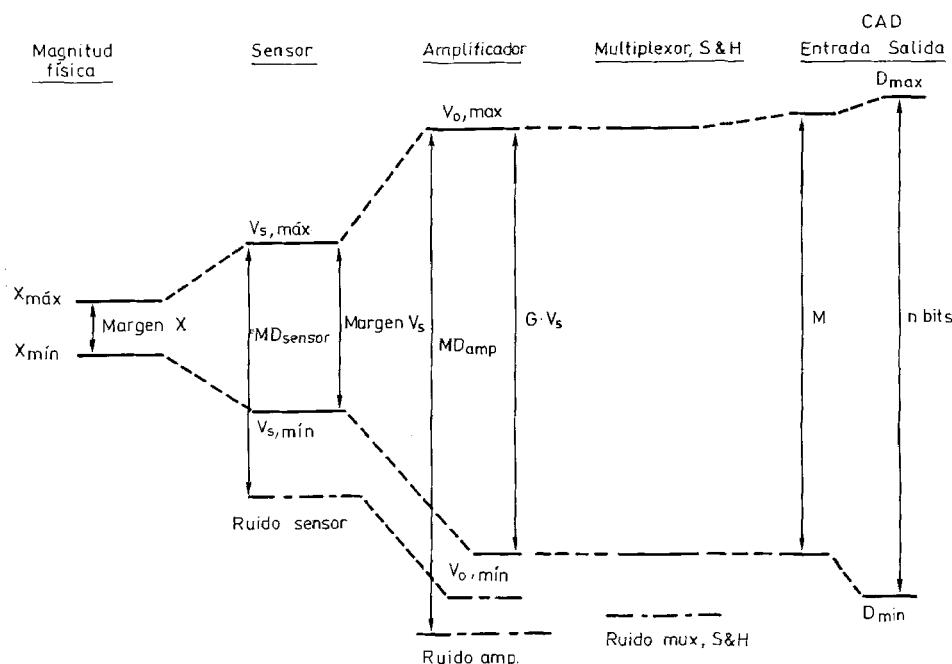


Figura 1.11 Márgenes de señal y márgenes dinámicos en una cadena de medida. Las líneas gruesas describen la transformación que experimenta el margen de la magnitud (señal) a medir. Las líneas con punto y raya representan el nivel de ruido propio de cada etapa, y sirven para definir su margen dinámico.

desde 0 V hasta M V) y una resolución $M/2^n$. A su salida, el CAD ofrecerá 2^n códigos distintos, por ejemplo desde 000... 0 hasta 111... 1 (n bits), y su resolución es el cambio en el bit menos significativo (1 LSB).

La adaptación entre el margen de tensiones de salida del sensor y el margen de entrada del CAD la realiza el amplificador. El margen de tensiones de salida del amplificador viene limitado en sus dos extremos. La tensión máxima (en módulo) viene limitada en cualquier caso a un valor inferior a la tensión de alimentación del amplificador (saturación), y en muchos casos por distorsiones no lineales para gran señal (sobrecarga). El valor mínimo (en módulo) viene limitado por el «ruido» y derivas intrínsecas (capítulo 3), por las distorsiones para pequeña señal, y por las interferencias externas. El multiplexor y el S&H normalmente no modifican el margen de tensiones más que en un posible incremento del nivel de ruido. Idealmente el nivel de ruido del sistema debiera quedar determinado por el sensor; es decir, el ruido del sensor, una vez amplificado, debería ser mayor que el ruido propio del amplificador.

El margen dinámico (MD) de un sensor, elemento o sistema se define como el cociente entre el nivel de salida máximo (para no tener sobrecarga) y el mínimo nivel aceptable (por ruido, distorsión, interferencia o resolución). El valor máximo puede ser distinto según sean las especificaciones (por ejemplo, distorsión) que se acepten como válidas. Si los dos niveles no se refieren al mismo parámetro (valor de pico, de pico a pico o valor eficaz), hay que especificarlo. Si el nivel mínimo viene determinado por una señal aleatoria, es frecuente caracterizarlo mediante su valor eficaz. Si se trata de un ruido impulsional, es más común emplear el valor de pico, o de pico a pico. Las señales senoidales se suelen caracterizar por su valor de pico, o de pico a pico.

El margen dinámico suele expresarse en decibelios, y de aquí que en la figura 1.11 se presente como la diferencia entre niveles; se sobreentiende que la unidad empleada para la relación entre niveles son los decibelios. Obsérvese en la figura 1.11 que el margen dinámico de todos los elementos de la cadena de medida debe exceder del margen de variación de la magnitud medida, para dar cabida a la resolución deseada en la medida del valor mínimo de la magnitud x de entrada.

Ejemplo. Se desea medir una temperatura que varía entre 0 y 100 °C con una resolución de 0,1 °C, obteniendo una salida digital mediante un CAD cuyo margen de entrada es de 0 a 10 V. Determinar el margen dinámico necesario para los elementos de la cadena de medida.

El margen dinámico de la magnitud de entrada será

$$\begin{aligned} \text{MD} &= 20 \log \frac{100 - 0}{0,1} \\ &= 20 \log (100 - 0) - 20 \log 0,1 = 60 \text{ dB} \end{aligned}$$

(Obsérvese que al tomar diferencias de logaritmos no se ha puesto el símbolo de la unidad, «°C», pero que en ambos sumandos se toman logaritmos de cantidades homogéneas.)

Para cada elemento de la cadena de medida hará falta un margen dinámico de 60 dB. Para el CAD esto significa que debe cumplirse

$$2^n = 1000, \quad n = 9,97$$

Tomaríamos $n = 10$. Pero esto será suficiente siempre y cuando aseguremos que el margen (10 V, 0 V) corresponde a (100 °C, 0 °C). Si, por ejemplo, el sensor ofrece un margen (100 mV, 0 V), es decir tiene una sensibilidad de 1 mV/ °C, su nivel de ruido de salida debe ser inferior a $0,1 \text{ }^{\circ}\text{C} \times (1 \text{ mV/ }^{\circ}\text{C}) = 0,1 \text{ mV}$. Entonces hace falta un amplificador de ganancia $G = 10 \text{ V}/100 \text{ mV} = 100$, con un nivel de ruido equivalente a su entrada que sea inferior a 0,1 mV, para que el nivel de ruido de salida sea inferior a 10 mV. El CAD tendrá una resolución en tensión de $10 \text{ V}/2^{10} = 9,98 \text{ mV}$.

Si no se empleara amplificador, y el sensor fuera el mismo, para que el CAD mantuviera la resolución de 0,1 mV que da el sensor debería cumplir,

$$\frac{10 \text{ V}}{2^n} = 0,1 \text{ mV} \quad n = 16,6$$

Un CAD de 16 bits sería aún insuficiente y habría que considerar uno de 18 bits, que es el siguiente valor disponible comercialmente.

En los sistemas de transmisión, en vez de margen dinámico se habla de relación señal-ruido (S/N, SNR, Signal-to-Noise Ratio). Se define como el cociente entre el valor de la señal y el del ruido, y suele expresarse también en decibelios. Cuando puede haber confusión respecto a la forma de expresión de la señal y del ruido, conviene especificar: relación de valor de pico de señal a valor eficaz de ruido, relación de valor eficaz de señal a valor eficaz de ruido, relación de valor de pico de señal a valor de pico de ruido, etc. Para aquellos elementos o sistemas donde la transmisión de información de una a otra etapa se basa en el criterio de máxima transferencia de potencia, la relación señal-ruido se define como el cociente entre la potencia de señal y la potencia de ruido.

1.5 IDEAS GENERALES SOBRE EL DISEÑO DE SISTEMAS DE ADQUISICIÓN Y DISTRIBUCIÓN DE SEÑALES

Para el diseño de un SADS hay que seguir los principios generales de diseño de todo sistema electrónico. Las bases son la división y la organización. En nuestro caso esto se traduce en dividir la función del SADS en tareas elementales y organizar los elementos que realizan dichas tareas. Pero, ¿qué se entiende por tarea elemental y qué se entiende por elemento? La respuesta depende del nivel de diseño considerado. A nivel de componentes, un elemento es cualquier componente especificado en los catálogos; cualquiera de las tareas que puede realizar, suponiendo que no sea única, es una tarea elemental. Análogamente se puede decir a nivel de circuitos impresos. La división de la función inicial en tareas elementales no es en general inmediata, sino que se realiza mediante sucesivas divisiones partiendo desde la función inicial.

El diseño metódico de un sistema consta de cinco etapas: definición del problema, diseño sistemático, realización del diseño, verificación y corrección, y documentación, mantenimiento y actualización.

1.5.1 Definición del problema

La definición del problema implica: describirlo, dar las características del sistema que lo resuelva, establecer las condiciones de contorno o ambientales en que deben mantenerse dichas características, y justificar el tipo de sistema propuesto para la solución, frente a otras posibles alternativas.

La descripción del problema debe incluir el análisis del contexto técnico, funcional y económico en que debe integrarse el sistema. El diseñador del sistema no tiene por qué realizar dicho análisis, pero debe conocer sus resultados.

La especificación de las características del SADS debe seguir las normas técnicas habituales para el tipo de sistema. Debe incluir lo siguiente:

1. La descripción de qué debe hacer el sistema.
2. Las prestaciones técnicas de su función.
3. Los detalles de la interacción usuario-sistema.
4. La interfaz del sistema con el entorno.
5. La conducta en caso de errores y el diagnóstico de averías.

Las condiciones ambientales pueden ser tanto climáticas (temperatura, humedad), como electromagnéticas (interferencias, fluctuaciones de la alimentación), químicas (inmersión, atmósferas corrosivas, polvo) o mecánicas (vibraciones).

1.5.2 Diseño sistemático

Un diseño sistemático consiste en una serie de subsistemas modulares interconectados. Un método para definirlos es ir subdividiendo la función a realizar en otras funciones, cada una de las cuales a su vez se subdivide hasta llegar a funciones elementales de fácil realización. Conforme se va avanzando en el nivel de división, aumenta el detalle y se reduce la complejidad de las funciones a realizar. Las decisiones que se toman en un nivel dado vienen influidas por las decisiones tomadas en niveles previos y condicionan a su vez las decisiones que se podrán tomar en niveles inferiores. Las decisiones más arriesgadas se toman en primer lugar.

La decisión de subdividir o no una función viene condicionada por la disponibilidad de elementos simples para realizarla (sean hardware o software). Ello implica que, por una parte, hay que tener un buen conocimiento de la oferta y, por otra, saber contrapesar las ventajas y limitaciones respectivas del hardware y del software. Para lo primero, hay que desarrollar el hábito de informarse, normalmente a través de la lectura. Para lo segundo, se dan seguidamente unas pautas.

En términos generales, las soluciones hard son más caras pero también más rápidas de ejecución que las soluciones soft. Algunos de los factores a tener en cuenta son:

- Coste por unidad producida.
- Tiempo y coste del desarrollo de la solución.
- Fiabilidad o capacidad de funcionamiento dentro de las especificaciones durante largo tiempo tras la puesta en marcha.

- Compatibilidad con otras aplicaciones dentro del entorno del sistema.
- Potencia disipada.
- Espacio ocupado.

Para grandes series de producción, cuanto menos hardware tanto mejor, aunque sea a costa de requerir un software más complejo, porque mientras en una solución hard el coste de los componentes incorporados en cada producto se mantiene fijo, en cambio en una solución software el coste de la programación se reparte entre todas las unidades producidas y sólo el coste de la memoria necesaria en cada unidad repercute directamente en su precio. Al estimar el coste hay que tener en cuenta la disponibilidad de los componentes necesarios; tareas como la codificación de teclas o interruptores, la decodificación para elementos de presentación alfanuméricos (displays) y las interfaces serie/paralelo, son tan comunes que hay una amplia oferta hardware a bajo precio. Para los problemas donde intervienen señales analógicas, las soluciones integradas disponibles son muy limitadas.

En las soluciones soft muchas veces se puede elegir entre aquellas que requieren tiempo y las que requieren memoria. Por ejemplo, un resultado calculado mediante la aplicación de una fórmula requiere mucho tiempo y poca memoria; el mismo resultado obtenido a partir de una tabla requiere poco tiempo pero ocupa mucha memoria. Incluso dentro de una misma solución soft es posible, a veces, elegir procesadores con distintas velocidades; hay que considerar que ello puede obligar a tener memorias también de acceso rápido, cuyo precio es más elevado.

Una ventaja de los sistemas soft es que no tienen las limitaciones de abanico de entrada y abanico de salida (fan-in y fan-out) presentes en las soluciones hard. Esto no significa que la CPU no tenga dichas limitaciones; a veces incluso la limitación del número de patillas disponibles puede favorecer una solución hard. La ventaja de una solución soft es que se pueden hacer operaciones lógicas internas con muchos bits sin tener que emplear separadores (buffers) ni excitadores (drivers). La repetición, por ejemplo, de una instrucción de escritura permite pasar información del acumulador a un gran número de posiciones de memoria sin que se tengan que añadir separadores dependiendo de cuántas posiciones se trate.

En términos generales, una solución hard es eléctricamente menos fiable que una solución soft debido al mayor número de conexiones. Además, consume mayor potencia y ocupa más espacio (salvo que la solución soft sea ávida de memoria). Además, por software se pueden realizar varias tareas (en particular si se trata con componentes mecánicos lentos, pues, en términos de las velocidades de los procesadores actuales, requieren atención sólo ocasionalmente), mientras que el hardware es muy rígido.

1.5.3 Realización del diseño

La realización del sistema incluye en general dos partes: hardware y software. Las tareas a realizar en cada caso dependen de la complejidad del sistema y del nivel de diseño considerado. Por ello sólo se exponen aquí unas consideraciones generales, inevitablemente vagas. En el hardware digital lo más práctico es emplear

como componentes periféricos al microprocesador utilizado los propios de su familia; si el diseño consiste en aplicar tarjetas de circuito impreso, deben ser todas compatibles con el bus central del sistema. Conviene que el número de tensiones de alimentación distintas sea el mínimo. La disposición de los elementos del sistema, sean los componentes dentro de un circuito impreso, sean las tarjetas dentro de un chasis modular, hay que hacerla teniendo en cuenta la compatibilidad electromagnética entre los elementos. No es prudente disponerlos al azar y confiar en la buena suerte. Esto último también aconseja disponer varios puntos de prueba para verificar el funcionamiento del sistema, en vez de confiar exclusivamente en las entradas y salidas naturales o propias de la función realizada. En sistemas muy complejos o muy costosos, se recurre a la simulación antes (o incluso en vez) de la realización de prototipos.

En el diseño del software la decisión central es qué tipo de lenguaje (nivel alto, intermedio o bajo) utilizar. La programación en lenguaje de nivel alto (ASYST, BASIC, FORTRAN, MATLAB, PASCAL) o intermedio (lenguaje C) es más rápida y fácil de corregir y mantener pero exige que se disponga de un compilador, que es el «traductor» capaz de convertir las instrucciones en órdenes inteligibles por el microprocesador utilizado. Los programas en lenguaje de alto nivel son además más fiables por cuanto incluyen muchas menos instrucciones (y, por tanto, menos posibilidades de error) que los programas en ensamblador.

Un inconveniente de los lenguajes de alto nivel es que son menos eficientes por cuanto el código máquina generado a partir de ellos suele ser mucho más largo que el generado a partir de un programa escrito en ensamblador, de modo que necesitan más memoria. Peor es, sin embargo, el hecho de que en muchas aplicaciones el objetivo es sacar provecho de detalles específicos de la arquitectura de un determinado microprocesador, y ello no es posible con lenguajes de alto nivel. Por ello la mejor solución suele ser utilizar una combinación de lenguaje de alto nivel con lenguaje ensamblador. Los sistemas de desarrollo de software actuales permiten combinar ambos tipos de lenguaje.

1.5.4 Verificación y corrección del diseño

La verificación y corrección del sistema consiste en comprobar si el sistema cumple con las especificaciones propuestas y tomar las acciones necesarias para que las cumpla si no lo hace. Normalmente se recurre a analizar la salida ante unas condiciones predeterminadas; caso de que no cumpla con la prevista, se va «retrocediendo» desde el punto en que se detecta el error hasta encontrar su causa. Lógicamente cuando el sistema está concebido de forma modular conviene verificar cada módulo por separado una vez está completo, antes de verificar el sistema en su conjunto.

1.5.5 Documentación, mantenimiento y actualización

La etapa de documentación, mantenimiento y actualización se olvida con frecuencia. La ausencia de componentes mecánicos puede inducir a pensar que si el

sistema funciona bien al principio, lo seguirá haciendo de forma indefinida. La experiencia demuestra que no es así. Una razón que explica este hecho es que el entorno de funcionamiento del sistema puede ser distinto al entorno en que se verifica, o puede cambiar con el tiempo. (El entorno incluye aquí las condiciones térmicas, de alimentación y electromagnéticas.) Puede suceder también que las pruebas del sistema no incluyeran una combinación de entradas que luego se produce en la práctica, o simplemente que se exige al sistema unas funciones que difieren de las previstas inicialmente, por lo que su diseño debe ser actualizado.

Estas y otras circunstancias aconsejan documentar muy bien tanto el hardware como el software de la solución adoptada. Esta etapa debe correr a cargo de quien diseña el sistema. La documentación debe estar dirigida y ser inteligible a un ingeniero que no haya tomado parte en el diseño, pues normalmente ésta es la situación real.

1.6 EJERCICIOS Y PROBLEMAS

1. Describir el sistema electrónico de una nevera de gama media-alta a partir de la información que se facilita al propietario.
2. Describir el sistema electrónico de un modelo reciente de automóvil a partir de la información que se facilita al propietario.
3. Diseñar a nivel de esquema de bloques un sistema de alarma para una casa unifamiliar de tipo medio.
4. Diseñar, a nivel de esquema de bloques, el subsistema de acondicionamiento de señal de un sistema que permita medir cambios de $0.5\text{ }^{\circ}\text{C}$ en la temperatura interior de una nevera cuando se emplea un sensor cuya sensibilidad es de $1\text{ }\mu\text{A/K}$. La salida debe ser en código binario con complemento a 2.
5. Diseñar a nivel de componentes (ficticios) un sistema de apertura automática para la puerta del garaje de una vivienda.
6. Un determinado sistema para medir temperaturas desde $-10\text{ }^{\circ}\text{C}$ hasta $120\text{ }^{\circ}\text{C}$, incorpora un sensor con sensibilidad 1 mV/K y un CAD con margen de entrada de 0 a 10 V. Si se desea una resolución de $0.5\text{ }^{\circ}\text{C}$, ¿cuál debe ser la resolución del CAD si no se le precede con un amplificador? ¿Cuál debe ser la resolución si se emplea un amplificador con ganancia 50?
7. El convertidor ADC84KG (Burr Brown) tiene una resolución de 12 bits y un tiempo máximo de conversión de $12\text{ }\mu\text{s}$. Si se desea aplicarlo a la conversión del valor máximo de señales senoidales y se acepta una incertidumbre de hasta 1 LSB, ¿cuál es la máxima frecuencia que pueden tener dichas señales?
8. El S&H HA5330 (Harris Semiconductor) tiene un tiempo de apertura de 20 ns y una incertidumbre en dicho tiempo de 0,1 ns; está previsto para convertidores de 12 bits. Si se aplica en un sistema de forma que no se compense su tiempo de apertura, ¿cómo queda reducida, respecto al caso en que sí se compense el tiempo de apertura, la máxima frecuencia de una señal senoidal a convertir, si se acepta una incertidumbre de 1 LSB?

REFERENCIAS

- [1] Daniel H. Sheingold (ed.), *Analog-digital conversion handbook*, 3^a ed., capítulos 1 y 2. Prentice-Hall, 1986.
- [2] Bernard M. Gordon, *The analogic data-conversion system digest*, Analogic Corporation, 1977.
- [3] Eugene L. Zuch, *Data acquisition and conversion handbook*, capítulo 1, Datel-Intersil, Inc., 1979.
- [4] Patrick H. Garret, *Analog I/O design: acquisition, conversion, recovery*, Reston Publishing Company, Inc., 1981.

26 *Introducción a la adquisición y distribución de señales*

- [5] Keithley Instruments Engineering Staff, *Switching handbook*, Keithley Instruments, Inc., 1987.
- [6] Kenneth L. Short, *Microprocessors and Programmed Logic*, 2.^a ed., capítulo 14, Prentice-Hall, 1987.
- [7] Dennis J. Gaushell y Henry T. Darlington, «Supervisory Control and Data Acquisition», Proceedings IEEE, diciembre 1987, págs. 1645-1658.
- [8] Steve H. Leibson, «Data-acquisition system design demands attention to details», EDN, julio 18, 1991, págs. 156-164.
- [9] Harold S. Stone y J. Cocke, «Computer architecture in the 1990s», IEEE Computer, septiembre 1991, págs. 30-37.
- [10] Ramón Bragós y Ramón Pallás Areny, «Sistemas integrados para adquisición de datos», Mundo Electrónico, noviembre 1992, págs. 68-77.

Capítulo 2

Sensores y actuadores

Los sensores y actuadores son los elementos de un sistema que lo conectan con su entorno físico, excluido el usuario. La función de los sensores es obtener señales eléctricas en respuesta a magnitudes de entrada no eléctricas. La función de los actuadores es realizar una acción mecánica en respuesta a una señal de entrada, que en el caso de los actuadores eléctricos es eléctrica, pero que puede ser también neumática, hidráulica o mecánica.

Los objetivos de este capítulo son: describir los principios de funcionamiento básicos de los sensores y actuadores; describir los tipos de sensores y actuadores desde el punto de vista del diseño de un SADS; y establecer los principios de diseño de sistemas basados en sensores y en actuadores.

2.1 TIPOS DE SENORES

2.1.1 Sensores analógicos y sensores digitales

Según la forma de su señal de salida los sensores pueden ser analógicos o digitales. El acondicionamiento de la señal de salida de los sensores digitales es mucho más simple que la de los analógicos, pero son pocos los dispositivos capaces de dar directamente una salida digital en respuesta a una magnitud física de entrada. Los más comunes son los codificadores de posición. Son sensores de desplazamiento lineal o angular que consisten en una regla o disco codificado con zonas dotadas de una propiedad (conducción eléctrica, transparencia óptica, magnetización) y un sistema de lectura sensible a dicha propiedad.

Hay dos tipos de codificadores de posición: incrementales y absolutos (figura 2.1). En los codificadores incrementales se obtiene un cambio de estado de la salida cada vez que el elemento codificado se desplaza una distancia determinada. La posición absoluta se puede conocer añadiendo un contador y un detector del sentido del desplazamiento, pero en caso de desconexión se pierde la información sobre la posición. Los tacómetros digitales se basan en el mismo principio pero emplean un disco o rueda con menor número de sectores diferenciados.

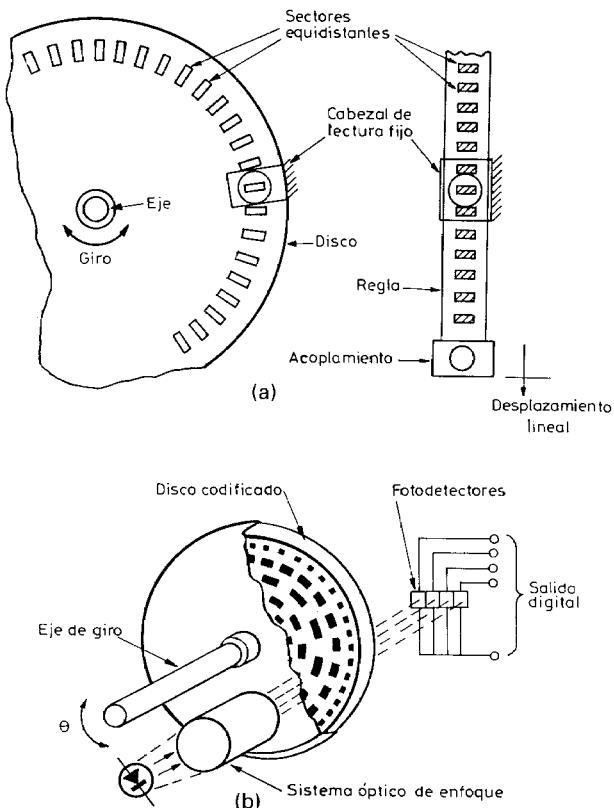


Figura 2.1 Codificadores de posición: (a) Incremental; (b) Absoluto. (Tomada de: Ramón Pallás Areny, *Transductores y acondicionadores de señal*, Barcelona: Marcombo, 1990).

En los codificadores absolutos cada posición del elemento codificado viene determinada por un código propio, de manera que al desconectar el sistema no se pierde la información. Sin embargo, dado que se emplean múltiples elementos de lectura, cuya alineación no será perfecta, conviene utilizar códigos cíclicos (el código Gray, por ejemplo) para evitar que de una posición a la contigua cambie más de 1 bit. Para la interfaz con un ordenador hacen falta entonces convertidores de código, por lo que el coste total es mayor que el de los codificadores incrementales.

2.1.2 Sensores moduladores y sensores generadores

Otra forma de clasificar los sensores, en particular los analógicos, es según necesiten o no un aporte de energía de alimentación para efectuar la transducción. Si la necesitan se denominan sensores moduladores, por cuanto la magnitud medida modifica o «modula» la alimentación suministrada; la mayor parte de la ener-

gía de la salida procede entonces de la alimentación auxiliar. Los sensores que no necesitan alimentación auxiliar se califican como generadores y la energía de su señal de salida procede del sistema o proceso donde se mide.

Los sensores generadores requieren menos cables de conexión que los moduladores, y ello los hace atractivos para aplicaciones remotas donde el coste de los cables es un factor importante. Además, su consumo de energía es menor, y esto los hace muy atractivos en telemetría.

Atendiendo a su señal de salida los sensores generadores se pueden dividir en los que generan una tensión y los que generan una corriente o carga eléctrica. En el primer grupo están los termopares y los electrodos para medir concentraciones de iones (el pH, por ejemplo). En el segundo grupo están los sensores piezoelectrinos y piroeléctricos (ver la tabla 2.1). Los primeros responden a la deformación mientras los segundos responden a los cambios de temperatura.

Los sensores generadores se basan en fenómenos reversibles, de manera que el mismo principio físico se puede aplicar a la realización de una acción no eléctrica a partir de una entrada eléctrica. Los fenómenos termoeléctricos se aplican, por ejemplo, a la refrigeración de componentes electrónicos (elementos Peltier).

Tabla 2.1 Tipos de sensores (analógicos).

Tipo de magnitud medida					
	Mecánica	Térmica	Magnética	Óptica	Química
Generadores	Piezoelectrinos	Termopares Piroeléctricos		Fotovoltaicos	Electrodos
Moduladores					
Resistivos	Galgas extensométricas Potenciómetro	RTD Termistores	Magnetoresistencias	LDR	Humistores
Capacitivos	Condensador variable Condensador diferencial				
Inductivos LVDT	Inductancia variable Sensores corrientes Foucault Sincros, resolvers Inductosyn				
Electromagnéticos	Sensores basados en ley de Faraday		Sensores de efecto Hall		
Unión semiconductor		Conv.T/I	Magnetotrans.	Fotodiodos Fototransistores	ISFET
Radiación	Fibras ópticas Ultrasónidos				

30 *Sensores y actuadores*

Los componentes piezoelectrómicos se aplican para posicionar elementos de precisión.

Muchos sensores moduladores se basan en la variación de la impedancia eléctrica de un conductor o semiconductor en respuesta a un cambio en la magnitud detectada. Dicho cambio puede afectar a la geometría (como en un potenciómetro), a las propiedades del material (como en un termistor), o a ambas cosas (como en una galga extensométrica). Si el cambio se produce en la parte real de la impedancia, se tiene un sensor resistivo. Si el cambio se produce en la parte imaginaria, se tiene un sensor capacitivo o uno inductivo según que la fase, respecto a una tensión de alimentación de referencia, sea, respectivamente, negativa o positiva. La impedancia de los sensores de reactancia variable hay que medirla aplicando una tensión o corriente alterna. En los sensores resitivos, en cambio, se puede emplear además tensión o corriente continua, y es lo más común.

Las galgas extensométricas son resistencias de aleaciones conductoras o de semiconductor que cambian de valor cuando se las somete a una fuerza que las deforme. Las RTD (Resistance Temperature Detectors) son resistencias de material conductor (platino, níquel, cobre) cuyo valor cambia —predeciblemente— con la temperatura. Los termistores son también resistencias pero basadas en mezclas de semiconductores que presentan una variación muy fuerte, y no lineal, con la temperatura. Los magnetoresistores son resistencias de semiconductor que cambian de valor en presencia de un campo magnético. Las LDR (Light Dependent Resistors) son resistencias semiconductoras que cambian de valor —de forma acusada y no lineal— con la luz incidente. Los humistores son resistencias semiconductoras que cambian de valor —también de forma no lineal— según sea la humedad.

Los sensores capacitivos e inductivos son dispositivos en los que la magnitud a medir provoca un cambio en la geometría (distancia entre placas, posición de un núcleo, etc.) o en el material (dieléctrico, ferromagnético), con el consiguiente cambio en la capacidad o inductancia.

Los transformadores diferenciales con variación lineal (LVDT, Linear Variable Differential Transformer) son transformadores con un primario y dos secundarios, acoplados mediante un núcleo ferromagnético móvil; en la posición central del núcleo, la tensión inducida en cada secundario es igual; al desplazarse el núcleo en un sentido aumenta la tensión en uno de los secundarios y se reduce en igual magnitud en el otro; si el desplazamiento es en sentido contrario, sucede al revés.

Los sincros, resolvers e inductosyn son también transformadores variables, pero en este caso un devanado o un conjunto de ellos es fijo y los otros se desplazan respecto a los anteriores, accionados por el dispositivo cuya posición o desplazamiento se desea medir.

En los sensores moduladores lineales, la variación de la impedancia con la magnitud detectada es del tipo

$$Z = Z_0(1 + x) \quad (2.1)$$

donde x es una función lineal de la sensibilidad del sensor y de la magnitud detectada. En las RTD, por ejemplo, el valor de la resistencia a una temperatura T es

$$R(T) = R_0[1 + \alpha T] \quad (2.2)$$

donde R_0 es la resistencia a 0 °C y α es 0,00385 Ω/Ω/K para el platino y 0,00681 Ω/Ω/K para el níquel, en los respectivos márgenes donde el comportamiento es aproximadamente lineal.

En algunos sensores de reactancia variable no es la impedancia sino la admittance la que presenta un comportamiento lineal, de la forma

$$Y = Y_0(1 + x) \quad (2.3)$$

En los sensores inductivos basados en transformadores variables se obtiene una salida en forma de tensión alterna modulada en amplitud, no en forma de impedancia variable. Otros sensores donde se genera una tensión en presencia de una señal de excitación están basados en otros fenómenos electromagnéticos. Según la ley de inducción de Faraday, por ejemplo, en un conductor —sólido o líquido— que se desplace en el seno de un campo magnético se induce una tensión que depende de la velocidad de variación del flujo abarcado. Esto se aplica en sensores de velocidad angular (tacómetros) y lineal, y también en caudalímetros electromagnéticos. El efecto Hall, que es la obtención de una tensión proporcional a una corriente eléctrica y un campo magnético aplicados, es el fundamento de sensores para la medida de campo magnético y de desplazamientos.

En los sensores basados en uniones semiconductoras se aprovechan las variaciones en las propiedades de la unión bajo la acción de la magnitud a detectar. En un transistor, por ejemplo, la tensión de la unión base-emisor depende de la temperatura a que esté sometido, y esto se emplea en los convertidores temperatura-corriente y otros termómetros de unión. La incidencia de fotones en una unión p-n produce pares electrón-hueco adicionales a los generados espontáneamente por agitación térmica, y este es el fundamento de los fotodiodos (y de los sensores fotovoltaicos, donde se mide la diferencia de potencial generada). En un transistor FET la presencia de iones en la zona de la puerta afecta la conducción en el canal, y este es el fundamento de los ISFET (Ion-Sensitive Field Effect Transistor).

Otros sensores se basan en el efecto que la magnitud a medir tiene sobre una radiación aplicada exprofeso. Puede tratarse de una radiación óptica conducida por una fibra óptica, de una radiación mecánica (ultrasonidos), o de una radiación electromagnética (por ejemplo, en RADAR —Radio Detecting and Ranging—). La radiación puede experimentar atenuación, reflexión, cambio de fase, efecto Doppler, etc. Pero a diferencia de los métodos anteriores donde hay propiamente un elemento sensor accesible, los sensores basados en radiaciones son en sí mismos sistemas complejos y el usuario no puede modificarlos.

2.2 CARACTERÍSTICAS DE LOS SENSORES

La finalidad de un sensor es dar una salida eléctrica que se corresponda con una determinada magnitud aplicada a su «entrada». En consecuencia, un primer grupo de características se refiere a la descripción de dicha correspondencia.

Dado que en las condiciones normales de utilización la magnitud de entrada varía lentamente, se distingue entre el comportamiento del sensor frente a entradas de valor constante, características «estáticas», y su comportamiento frente a entradas variables, características «dinámicas».

2.2.1 Características estáticas

Las características estáticas esenciales son: exactitud, fidelidad y sensibilidad. Otras características como linealidad, resolución, histéresis, etc., son secundarias.

— *Calibración.* Para definir las características estáticas esenciales conviene considerar primero el proceso de calibración del sensor. Consiste en aplicar sucesivos valores de la magnitud de entrada, cuyo valor se determina con un sistema de medida de calidad superior al que se está calibrando, e ir anotando los respectivos valores de la salida. La línea que une todos los puntos obtenidos es la denominada curva de calibración. Si durante la calibración se aplica varias veces la misma magnitud de entrada, sucede que la lectura de salida no siempre es la misma. Ello es debido en último término a la aleatoriedad de los diversos factores que repercuten en el valor de la salida en presencia de una entrada específica. La dispersión de las lecturas determina la denominada fidelidad o repetibilidad del sensor. Para ajustar la curva de calibración se toma el valor medio de las lecturas. Lo más frecuente, por ser lo más práctico, es ajustar una recta a través de dichos puntos, por ejemplo con el método de los mínimos cuadrados. Pero ni siempre es posible obtener una curva de calibración que sea recta, ni es necesario. Lo fundamental es que a la misma entrada le corresponda siempre la misma salida.

— *Sensibilidad.* La sensibilidad de un sensor se define como la pendiente de la curva de calibración. Si ésta es una recta, la sensibilidad es constante y se dice del sensor que es lineal. Obsérvese que la recta no tiene por qué pasar necesariamente por el origen. Si el sensor es lineal, para determinar la entrada correspondiente a una salida observada basta restarle la salida correspondiente a entrada cero y dividir el resultado por la sensibilidad. De aquí el interés de los sensores lineales. Pero un sensor no lineal es igualmente válido con tal que sea repetible; se puede, por ejemplo, guardar en una tabla el valor de la entrada correspondiente a cada salida, o guardar los coeficientes de la curva de calibración y obtener la entrada mediante cálculo.

Ejemplo. Se dispone de una RTD de platino con variación lineal, $R_0 = 100 \Omega$ (a 0°C) y $\alpha = 0,00389 \Omega/\Omega/\text{K}$. ¿Cuál es su sensibilidad a 25°C ? ¿Cuál es su coeficiente de temperatura a 25°C ?

La variación de la resistencia con la temperatura se puede expresar como

$$R(T) = R_0[1 + \alpha T]$$

La sensibilidad, que será constante a todas las temperaturas por ser lineal el sensor, es la pendiente de la recta,

$$S = \alpha R_0 = (0,00389 \Omega/\Omega/K)100 \Omega = 0,389 \Omega/K.$$

El coeficiente de temperatura a 25 °C, α' , es tal que

$$R(T) = R_{25}[1 + \alpha'(T - 25)]$$

donde R_{25} es el valor de la resistencia a 25 °C, que puede obtenerse de

$$R(25) = R_0[1 + \alpha(25 - 0)]$$

Dado que el valor $R(T)$ no depende de la forma como se exprese, deberá cumplirse

$$R(T) = R_0[1 + \alpha T] = R_{25}[1 + \alpha'(T - 25)]$$

y de aquí se deduce

$$\alpha R_0 = \alpha' R_{25} = \alpha' R_0[1 + \alpha(25 - 0)]$$

$$\alpha' = \frac{\alpha}{1 + 25\alpha} = \frac{0,00389 \Omega/\Omega/K}{1 + 0,09725} = 0,00355 \Omega/\Omega/K$$

Obsérvese que la sensibilidad y el coeficiente de temperatura son fáciles de distinguir por sus unidades. Mientras la unidad de la sensibilidad es «Ω/K», la unidad del coeficiente de temperatura es «Ω/Ω/K».

— **Exactitud.** La exactitud (o precisión, aunque es preferible el primer término) es el grado de coincidencia entre el valor real de la entrada y el valor calculado a partir de la salida obtenida y de la sensibilidad. La diferencia entre ambos valores se denomina error absoluto y el cociente entre el error absoluto y el valor real se denomina error relativo. Cuando el sensor se supone lineal, en vez de inexactitud se suele hablar de no linealidad. La discrepancia entre el valor real y el resultado puede ser debida simplemente a la limitada repetibilidad del sensor. En este caso la repetición de la medida y el cálculo de la media de los resultados reduce el error absoluto, pero dicha repetición no siempre es posible en la práctica. Si la discrepancia se debe a otras causas, como por ejemplo a un deterioro del sensor, entonces el valor medio de las lecturas no tiende a coincidir con el valor real y se dice que hay un error sistemático. La única forma de conocer, y eventualmente corregir, los errores sistemáticos es mediante calibración.

— **Error de cero y error de sensibilidad.** Para los sensores lineales es común descomponer el error en dos términos: error de cero y error de ganancia (o de sensibilidad). El error de cero es el valor de la salida del sensor en el punto en que supuestamente debía ser nula. El error de ganancia indica la discrepancia entre la sensibilidad prevista y la observada. Ambos errores varían con los factores ambientales, en particular la temperatura, y a menudo también con la tensión de alimentación y con el tiempo. Dichas variaciones se denominan derivas.

34 Sensores y actuadores

— **Resolución.** La resolución de un sensor es el mínimo cambio de la entrada que se puede percibir a la salida. Cuando se trata de un cambio a partir de una entrada nula se emplea a veces el término «umbral». La resolución del sensor no es, en general, un factor limitante en aplicaciones industriales, por cuanto siempre es posible disponer una etapa posterior con ganancia suficiente para poder percibir pequeños cambios de la entrada mediante el sistema de presentación final. El factor último que limita la resolución es el ruido (eléctrico).

— **Otras características.** Además de las características de la relación entrada-salida, en la selección de un sensor intervienen otros factores relativos al entorno de aplicación. En primer lugar está, obviamente, el campo o margen de medida, que debe corresponderse con el margen de variación esperado para la magnitud de entrada. Si el margen de entrada del sensor es pequeño, las entradas altas pueden dañarlo de forma irreversible; si el margen de entrada del sensor es excesivo, y su margen de salida no aumenta proporcionalmente, se limita innecesariamente la resolución final.

Otros factores a considerar son: límites de la tensión de alimentación, temperatura, humedad, vibraciones, presencia de sustancias corrosivas, etc. Para muchos de estos factores hay, por una parte, unos límites absolutos y, por otra, se especi-

Tabla 2.2 Características de un sensor modulador con componentes activos integrados (basado en el efecto Hall —TL173I—). (Documentación Texas Instruments Inc.) El fabricante no especifica la resolución.

Tensión de alimentación, V_{CC}	
— máxima	25 V
— recomendada	12 V
Potencia disipable a $T \leq 25^\circ\text{C}$	775 mW
Coeficiente de disipación ($T > 25^\circ\text{C}$)	6,2 mW/ $^\circ\text{C}$
Margen de temp. funcionamiento	– 20 $^\circ\text{C}$ a 85 $^\circ\text{C}$
Margen de temp. almacenamiento	– 65 $^\circ\text{C}$ a 150 $^\circ\text{C}$
Densidad de flujo magnético, B	ilimitada
— máximo recomendado	$\pm 50 \text{ mT}$
Corriente de salida máxima, I_0	
— fuente	0,5 mA
— sumidero	2 mA
Tensión de salida para $B = 0 \text{ mT}$	
a 12 V, 25 $^\circ\text{C}$ e I_0 dentro de límites	6 V típica
Deriva con la alimentación ($B = 0 \text{ mT}$)	5,8 V mín., 6,2 V máx.
Sensibilidad	18 mV/V
para $-50 \text{ mT} < B < +50 \text{ mT}$ y 25 $^\circ\text{C}$	15 V/T típica
Deriva térmica	13,5 mín., 18 máx.
para T dentro de límites	$\pm 5\%$ máx.
Frecuencia máxima de funcionamiento	100 kHz
Corriente de alimentación	
para $B = 0 \text{ mT}$ e $I_0 = 0$	8 mA típica
	12 mA máx.

fica su influencia en la exactitud del sensor. En el caso de sensores con componentes activos integrados, hay también límites en las corrientes de entrada o salida, o en ambas (ver la tabla 2.2).

2.2.2 Características dinámicas

La presencia de elementos que almacenan energía (muelles, masas) hace que la respuesta de un sensor cuando la entrada es variable difiera de la que presenta cuando la entrada es constante. La relación matemática entre la entrada y la salida del sensor se expresa mediante una ecuación diferencial, y el modelo se simplifica para que dicha ecuación sea lineal y de coeficientes constantes. En este caso es posible describir la relación entrada-salida mediante la función de transferencia, es decir, mediante el cociente entre las transformadas de Laplace de la salida y de la entrada. En los sensores ordinarios la función de transferencia consiste en una simple constante de proporcionalidad, o en una fracción cuyo denominador es un polinomio de primer o segundo orden. Se habla entonces, respectivamente, de sensores de orden cero, de primer orden, o de segundo orden.

Las características dinámicas esenciales son el retardo y el error dinámico. El retardo es un término genérico para describir el intervalo de tiempo que transcurre desde que se aplica una entrada hasta que la salida alcanza su valor estacionario. El retardo del sensor es importante en aquellos sistemas de medida o control que funcionan en lazo cerrado.

Dado que hay diversos criterios para definir los instantes inicial y final de la respuesta, hay también diversas definiciones para el retardo. Cuando el sensor es de primer orden y tipo paso bajo, es común tomar como retardo, o tiempo de respuesta, el tiempo que tarda la salida en alcanzar el 63 % de su valor final cuando se aplica una entrada en forma de escalón, y que coincide con la denominada constante de tiempo τ del sistema. Otra alternativa es tomar el intervalo de tiempo que tarda la salida en pasar del 10 % al 90 % de su valor final, también frente a una entrada en escalón. Dicho intervalo se denomina «tiempo de subida» de la respuesta (figura 2.2).

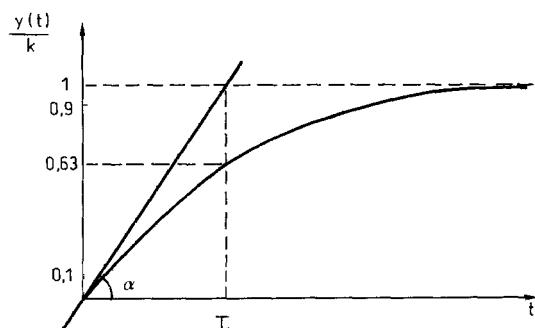


Figura 2.2 Tiempo de respuesta de un sistema paso bajo de primer orden a una entrada en escalón. El tiempo que tarda la salida en alcanzar el 63 % de su valor final coincide con la constante de tiempo del sistema.

Ejemplo. Un determinado sensor de temperatura tiene una respuesta de primer orden con frecuencia de corte de 0,1 Hz. Calcular el tiempo que tarda en responder a un cambio súbito de temperatura.

Dado que el sensor es de primer orden, su modelo dinámico será

$$\frac{Y(s)}{T(s)} = \frac{k\omega_0}{s + \omega_0}$$

donde $Y(s)$ es la transformada de Laplace de la salida $y(t)$, $T(s)$ es la de la entrada $T(t)$, k es la sensibilidad estática, y ω_0 es la frecuencia de corte, $0,2\pi$ rad/s en este ejemplo.

Si el cambio súbito de temperatura se asimila a una entrada en escalón de amplitud A , $Au(t)$ [$U(s) = 1/s$], la respuesta temporal será

$$y(t) = kA[1 - \exp(-t/\tau)]$$

donde $\tau = 1/\omega_0$. El «tiempo de respuesta» es entonces,

$$t_r = t_{90} - t_{10} = \tau \ln 9 = 2,2/\omega_0 = 3,5 \text{ s}$$

Obsérvese que, según el modelo, el valor final kA sólo se alcanza asintóticamente (al cabo de un tiempo infinito). En la práctica, el tiempo a partir del cual se puede aceptar la lectura dependerá del error aceptado. Para un error del 1 %, por ejemplo, se tiene que al cabo de $4,6\tau$ la salida alcanza el 99 % del valor final. Este tiempo es entonces más significativo que el estándar t_r .

El error dinámico se define como la diferencia entre la respuesta del sensor a una magnitud de entrada cuando es variable y su respuesta a una entrada de la misma amplitud cuando es constante, en ausencia de errores estáticos. Al igual que el retardo, el error dinámico depende de la forma concreta de la entrada variable. Así en el ejemplo anterior el error dinámico es nulo, pero si la entrada hubiera sido en forma de «rampa» (temperatura variable linealmente con el tiempo) entonces hubiéramos tenido un error dinámico constante.

Si la entrada al sensor es de frecuencia conocida, cabe pensar en principio en una amplificación que compense la atenuación a dicha frecuencia o frecuencias. Pero la respuesta dinámica suele venir determinada por factores externos al sensor (por ejemplo, la velocidad del fluido donde está inmerso) y por ello dicha compensación («equalization» en inglés), no siempre es viable.

2.3 ACTUADORES ELECTROMECÁNICOS

2.3.1 Relés

2.3.1.1 Fundamento y tipos. Un relé es un interruptor mecánico accionado eléctricamente. Consta de dos o más contactos, correspondientes a uno o a varios circuitos independientes, y de un elemento que controla la comutación. La corriente y tensión necesarias para el control es muy pequeña respecto a la poten-

cia del circuito controlado. Ello permite que el interruptor que cierra el circuito de control, denominado interruptor de control, sea de potencia muy inferior a la necesaria en un interruptor intercalado directamente en el circuito controlado.

— *Tipos de contactos y acciones.* Cada contacto móvil de un relé (o de un interruptor) se denomina un polo. Un relé simple tiene un único polo. En un relé con dos polos hay dos contactos móviles accionados simultáneamente. Al activar el relé, el polo se mueve hasta que toca un contacto cuya posición es fija («throw» en inglés). Para cada polo puede haber uno o dos contactos fijos. Se habla en consecuencia de relés SPST (Single Pole Single Throw), SPDT (Single Pole Double Throw), DPDT (Dual Pole Dual Throw), etc. (figura 2.3). Los relés SPST con contactos normalmente abiertos, se denominan de Tipo A (Form A, en inglés), mientras que los SPST con contactos normalmente cerrados, se denominan de Tipo B (Form B).

De los relés con dos posiciones o contactos fijos, los hay cuya acción de apertura («break», en inglés) y de cierre («make», en inglés) es tal que queda garantizado que se abrirá un circuito antes de cerrar el otro (bbm, break before make), mientras que en otros sucede a la inversa: se cierra un circuito antes de abrir el otro (mbb, make before break). Los relés SPDT se denominan entonces de Tipo C (Form C) si son bbm y Tipo D (Form D), o de transferencia continua, si son mbb.

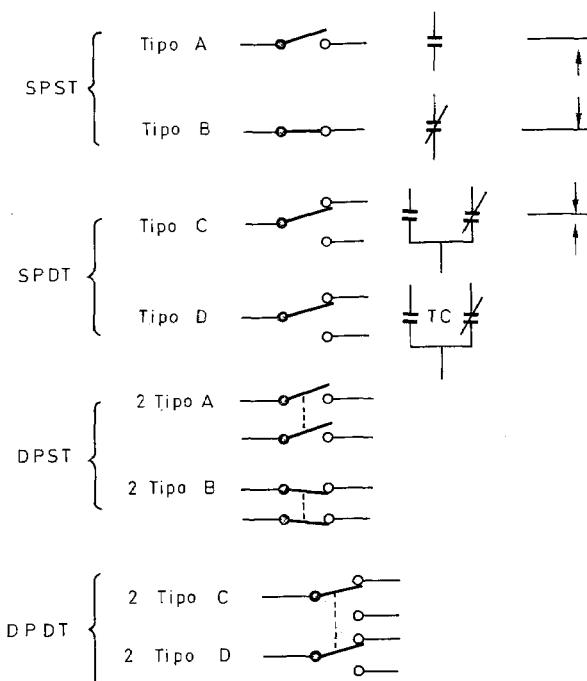


Figura 2.3 Símbolos para relés con diversos tipos de contactos.

— **Relés electromagnéticos.** En los relés electromagnéticos, figura 2.4a, el elemento de control es un electroimán (una bobina con núcleo de hierro dulce). El interruptor puede estar normalmente abierto o normalmente cerrado y se cierra o abre, respectivamente, cuando circula una corriente por el electroimán; esta corriente crea un campo magnético que atrae a la armadura, que a su vez arrastra el contacto móvil sobre el fijo (cierre) o los separa (apertura). Para que al cesar la

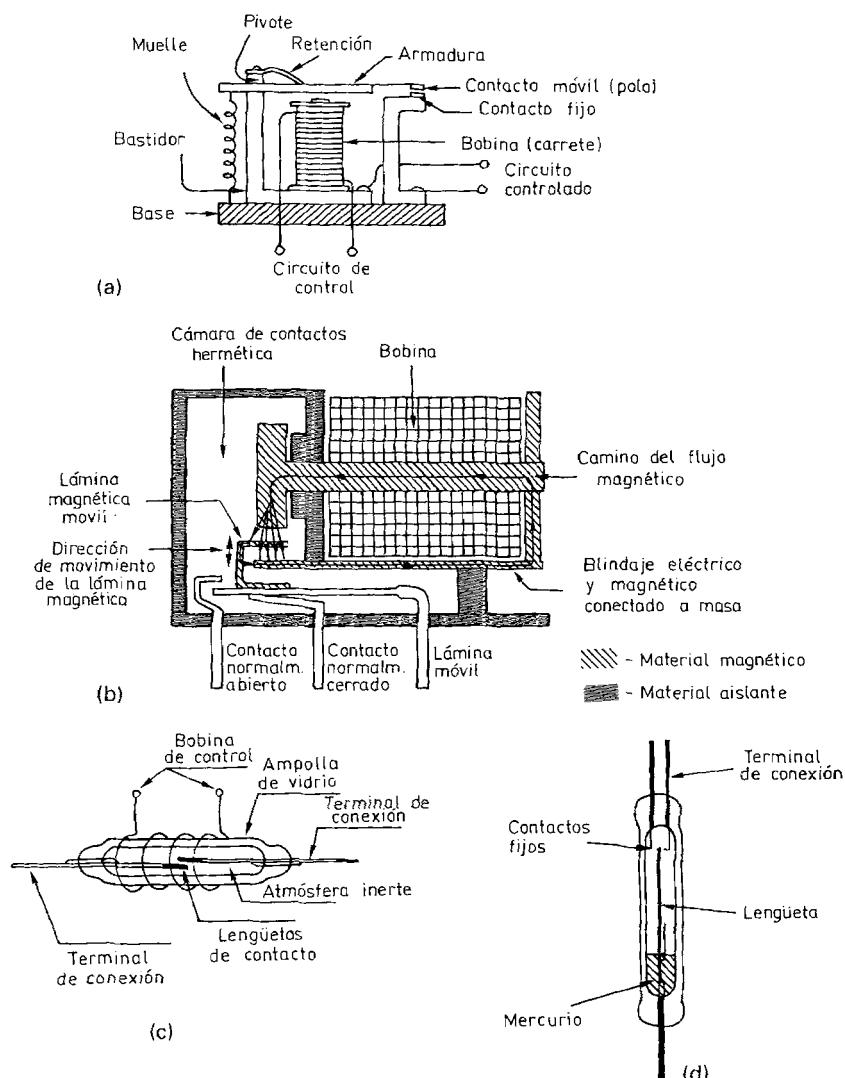


Figura 2.4 (a) Esquema de un relé electromagnético. (b) Sección transversal de un relé de láminas (Documentación Thermoset Inc.). (c) Estructura típica de un relé de láminas con contacto seco. (d) Relé de láminas con contactos de mercurio, de montaje vertical (no se muestra la bobina de control).

corriente de control el interruptor vuelva a la posición previa (en reposo), unos relés incorporan un muelle de recuperación mientras que en otros son los propios contactos los que están dispuestos sobre un elemento elástico que actúa como muelle.

La tensión de activación de un relé puede ser continua o alterna. En este segundo caso hay un riesgo de que el contacto vibre (castañee) debido las fluctuaciones del campo magnético de control, pues al pasar la tensión por cero no hay corriente de activación. Una forma de evitar las vibraciones es mediante un condensador en paralelo con la bobina de control; al aplicar una tensión alterna este condensador se carga y cuando la tensión pasa por 0 V el condensador se descarga a través de la bobina manteniendo así el relé activado.

— *Relés de láminas («reed»).* Un tipo especial de relé electromagnético es el denominado relé de láminas, (figuras 2.4b, c y d). Su elemento de control consiste también en una bobina, pero en este caso el campo magnético creado al circular corriente por ella actúa sobre dos láminas ferromagnéticas (hierro-níquel) cuyos extremos internos se solapan, constituyendo el interruptor del circuito controlado. Dichas láminas están encerradas dentro de una ampolla de vidrio u otro recinto estanco, de modo que se puede controlar la atmósfera que rodea a los contactos; se suele llenar la ampolla con nitrógeno, u otro gas inerte, para que los contactos tengan una vida más larga que cuando están a la intemperie: se alcanzan fácilmente 10^8 ciclos de funcionamiento.

Los contactos pueden ser «secos» o de mercurio. En los contactos secos se emplea oro (hasta potencias de unos 15 VA), tungsteno con aleaciones de oro y cobre (hasta potencias de unos 100 VA), y rodio sobre oro (hasta potencias de 250 VA). En los relés de láminas con contactos de mercurio, dentro de la ampolla de vidrio hay un poco de mercurio que se desplaza por acción capilar, de manera que cubre la zona de los contactos tanto en los elementos fijos como en el móvil. Muchos de estos relés sólo se pueden montar en posición vertical, pues de lo contrario el mercurio cierra continuamente el circuito. Pero hay modelos que pueden montarse en cualquier posición.

2.3.1.2 Características de los relés. Las características de los relés se pueden dividir en tres grupos según sean relativas al contacto, a la conmutación, o al elemento de control. Algunas características del contacto son: la resistencia del contacto cuando está cerrado, R_{ON} , la resistencia y capacidad entre contactos cuando está abierto, R_{OFF} , C_{OFF} , la máxima potencia, tensión y corriente que pueden conmutar, la corriente máxima que puede conducir, y la máxima tensión entre contactos que puede aguantar, V_{ISO} . Obsérvese que no basta con especificar la potencia máxima que se puede conmutar sino que los valores máximos de tensión y corriente conmutables están también limitados. La corriente que se puede conmutar es inferior a la que se puede conducir (con contactos cerrados). La resistencia del contacto se especifica para contactos nuevos, pero su valor va aumentando conforme envejece el relé.

Las características de la conmutación se refieren, por una parte, a la vida esperada y, por otra, a la dinámica de la conmutación. Esta última se caracteriza por

los tiempos de cierre y apertura, por los tiempos que duran los rebotes mecánicos respectivos, especificados para la tensión nominal en el elemento de control, y por la velocidad de repetición del ciclo cierre-apertura, limitada, aparte de los rebotes, por el aumento de temperatura del relé. La vida esperada viene determinada por límites mecánicos o por el número de operaciones bajo una cierta carga hasta que la resistencia de contacto alcanza un determinado valor: en relés secos, hasta $1\ \Omega$ o $2\ \Omega$; en relés con contactos de mercurio, cuando aumenta de un 2 a un 5 %. Los fallos pueden ser mecánicos (ruptura de la bobina, fallo de la armadura, fatiga de las láminas) o en el contacto (cortocircuito —contactos «pegados»— o circuito abierto —oxidación, películas aislantes—).

El elemento de control viene caracterizado por su resistencia e inductancia eléctricas, su tensión nominal, su consumo al accionar el interruptor y para mantenerlo accionado, y los valores de tensión capaces de provocar, respectivamente, la apertura y cierre del circuito controlado. La corriente necesaria para mantener el relé activado es inferior a la necesaria para la activación, pues la reluctancia del circuito magnético depende, sobre todo, del entrehierro, y cuando el interruptor está cerrado el entrehierro viene determinado por el espesor de los materiales de contacto (no ferromagnéticos).

Tabla 2.3 Especificaciones del relé de 1 A de alta sensibilidad modelo HG2C-5S. (Documentación Augat Alcoswitch.)

Resistencia de contacto	100 mΩ máx. inicial
Resistencia de aislamiento	1 GΩ mín. a 500 V c.c.
Potencia comutable máx.	30 W c.c., 60 VA c.a. resistiva
Tensión comutable máx.	125 V c.c. o c.a. resistiva
Corriente comutable máx.	1,25 A c.c. o c.a. resistiva
Rigidez dieléctrica	500 V entre contactos abiertos 1000 V entre bobina y contactos
Vida esperada	
— mecánica	$20 \cdot 10^6$ ciclos
— eléctrica (carga resistiva)	0,5 $\cdot 10^6$ ciclos a 1 A, 24 V c.c. 0,2 $\cdot 10^6$ ciclos a 0,5 A, 120 V c.a.
Tiempo de cierre	3 a 4,5 ms
Tiempo de apertura	\approx 1,5 ms
Duración de rebotes al cerrar	0,5 a 2 ms
Duración de rebotes al abrir	0,5 a 3,5 ms
Resistencia eléctrica bobina	45 Ω ($\pm 10\%$) a 20 °C
Tensión nominal	5 V
Tensión de cierre	3,5 V
Tensión de apertura	0,5 V
Potencia nominal consumida	0,56 W
Potencia de activación	0,28 W
Margen de temperatura	- 30 °C a + 65 °C
Resistencia a vibraciones	1,5 mm, 10 Hz a 55 Hz
Resistencia a choques	
— ausencia de errores	10 g durante 11 ms
— límite de destrucción	100 g durante 6 ms

Además de los tres grupos de características anteriores, interesan también las ambientales. En particular, el margen de temperaturas de funcionamiento, y la resistencia a vibraciones y choques para no tener errores de conmutación y, en último término, para que el relé conserve su integridad física. En la tabla 2.3 se presentan las especificaciones de un relé electromagnético de 1 A de alta sensibilidad.

— *Protección de los contactos de un relé [2] [3]*. Un problema común a todos los relés, y otros interruptores electromecánicos, es que sus contactos se deterioran en sucesivas aperturas y cierres. Cuando los dos contactos están muy próximos, la diferencia de potencial es suficiente para hacer saltar una chispa entre ellos y para arrancar electrones de los átomos de la superficie (arcos metálicos). Dichos átomos se oxidan, el metal se reblandece, y la resistencia eléctrica del contacto va aumentando con el tiempo. Otro problema es la posible descarga gaseosa del gas entre contactos. Los transitorios eléctricos asociados con arcos y descargas, además de erosionar el contacto, se propagan debido a las altas impedancias que presentan las líneas de alimentación a estas frecuencias, y pueden alterar el funcionamiento del propio circuito, y de otros en sus proximidades.

Estos problemas se reducen empleando para los contactos aleaciones resistentes a la oxidación y con alto punto de fusión (normalmente a base de oro, plata, wolframio, rodio, rutenio y paladio) y disponiendo un circuito de protección que limite la tensión y corriente a través de los contactos al abrir y cerrar el circuito. Los materiales idóneos para el contacto dependen de la aplicación. En términos generales, se prefieren aleaciones de paladio o de plata cuando hay que conmutar corrientes altas, y aleaciones de oro o rodio y rutenio para corrientes bajas.

La tensión necesaria para iniciar una descarga gaseosa entre contactos depende del gas y de la distancia entre ellos. Para el aire, la tensión mínima es de unos 320 V cuando los contactos están a unas 7,6 μm . Para distancias mayores o menores, hace falta una tensión mayor. La tensión necesaria para sostener la descarga es casi independiente de la distancia entre contactos, y para el aire es de unos 300 V; la corriente necesaria para mantener la descarga es de unos pocos miliamperios.

Para que no salte el arco, el campo eléctrico entre contactos no debe exceder de 0,5 MV/cm. En términos prácticos, cuando se tiene en cuenta la velocidad de aproximación y separación de los contactos, esta última condición equivale a limitar la velocidad de crecimiento de la tensión entre contactos a menos de 1 V/ μs . Las tensiones y corrientes mínimas necesarias para que se mantenga un arco dependen del metal, y van desde los 12 V, 400 mA para la plata hasta los 17,5 V, 700 mA para el platino.

Para que un relé no se deteriore hay que evitar, pues, que entre sus contactos aparezcan corrientes y tensiones elevadas. Ambas vienen determinadas por la carga del circuito controlado, pero, según el tipo de carga, puede que los valores máximos no correspondan a los calculados en régimen estacionario, sino que se produzcan durante la conmutación. Si la carga es capacitiva, por ejemplo, en el momento de cerrar el circuito aparecerá un corriente muy elevada, de acuerdo con

$$i = C \frac{dV}{dt} \quad (2.4a)$$

Si, en cambio, se trata de una carga inductiva, en el momento de abrir el circuito el cese de la corriente producirá una tensión muy elevada, según

$$e = -L \frac{di}{dt} \quad (2.4b)$$

Las cargas reales no serán puramente inductivas o capacitivas. Lo más frecuente es que sean una combinación $R-L-C$. Más aún, muchas veces se tratará de una bobina, con un cierta resistencia óhmica, en paralelo con una capacidad parásita. Para un circuito LC paralelo, si la corriente por el circuito cerrado es I_0 , el valor de pico de la tensión entre contactos al abrir, supuestas despreciables las resistencias, es

$$v_{cpico} = I_0 \sqrt{(L/C)} \quad (2.5a)$$

y la pendiente inicial de dicha tensión es

$$\frac{dV_c}{dt} = \frac{I_0}{C} \quad (2.5b)$$

En la apertura, el condensador limita, pues, la velocidad de subida de la tensión entre contactos y el valor de dicha tensión.

Mediante un condensador se pueden proteger, pues, los contactos de un relé, o de un interruptor en general. La figura 2.5a muestra un ejemplo típico de circuito de protección de los contactos de un interruptor que controla una carga inductiva.

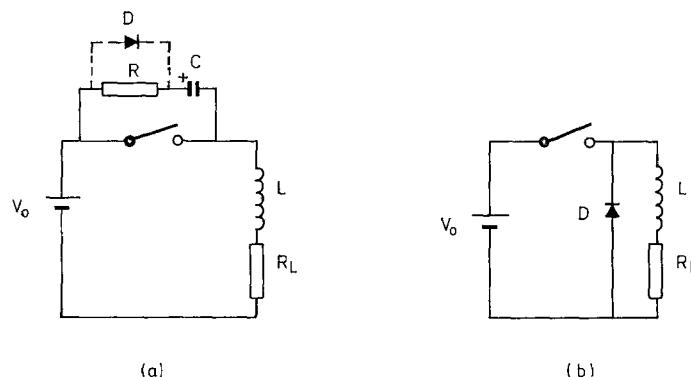


Figura 2.5 Circuitos de protección de los contactos de un interruptor que controla una carga inductiva. (a) Red RC , con diodo opcional; como alternativa, la red RC puede ponerse en paralelo con la carga. (b) Mediante un diodo (o una resistencia no lineal con la tensión).

Vemos que hay una resistencia en serie con el condensador. Si sólo se dispone el condensador, cuando se abre el interruptor la corriente que circulaba por éste pasa por C y lo carga a la tensión V_0 . Cuando se cierra el interruptor, C se descarga por los contactos y esta corriente puede ser elevada; si se incluye la resistencia R , la corriente de descarga queda limitada. Pero, por contra, R aumenta la tensión en bornes de los contactos en la apertura del interruptor, por lo que su valor es un compromiso.

Como criterios de diseño para una red de protección RC se pueden tomar: que la tensión al abrir ($I_0R = V_0R/R_L$) no exceda de V_0 , y que la corriente al cerrar sea inferior a la necesaria para que se produzca un arco eléctrico (I_a). Esto lleva a

$$\frac{V_0}{I_a} < R < R_L \quad (2.6)$$

Para que el condensador limite el valor de pico de la tensión entre contactos a menos de 300 V se deberá cumplir

$$300 \geq I_0(L/C)^{1/2} \quad (2.7a)$$

$$C \geq (I_0/300)^2 L \quad (2.7b)$$

Para limitar la pendiente de la tensión entre contactos, se deberá cumplir

$$I_0/C < 1 \text{ V}/\mu\text{s} \quad (2.8a)$$

$$C > I_0 \times 10^{-6} \quad (2.8b)$$

Si la condición (2.6) no se puede cumplir, por ejemplo porque I_0 es muy alta (R_L es baja) y excede de la corriente de arco ($I_0 > I_a$), entonces disponiendo un diodo en paralelo con R la caída de tensión en ella al abrir quedará limitada a la tensión de conducción directa del diodo, y no hace falta que se cumpla $R < R_L$; basta tener entonces $R > V_0/I_a$.

Ejemplo. Se dispone de un relé de $L = 150 \text{ mH}$, $R_L = 100 \Omega$, activado por una tensión $V_0 = 12 \text{ V}$, a través de un interruptor cuyos contactos son de plata ($I_a = 400 \text{ mA}$). Diseñar una red RC para proteger los contactos de este interruptor.

La corriente a través del circuito cerrado es

$$I_0 = \frac{12 \text{ V}}{100 \Omega} = 120 \text{ mA}$$

Dado que $120 \text{ mA} < I_a$, es viable la protección con una red RC . El condensador debe cumplir,

$$C > I_0 \times 10^{-6} = 120 \text{ nF}$$

$$C > \left(\frac{I_0}{300} \right)^2 L = \left(\frac{120 \times 10^{-3}}{300} \right)^2 0,15 = 24 \text{ nF}$$

Podemos tomar, por ejemplo, $C = 133 \text{ nF}$.
 La resistencia deberá cumplir

$$\frac{12}{400 \times 10^{-3}} < R < 100 \Omega$$

$$30 \Omega < R < 100 \Omega$$

Podemos tomar, por ejemplo, $R = 82 \Omega$.

Según pone de relieve este ejemplo, la bobina del propio relé es una carga inductiva para el interruptor de control que, por lo tanto, puede requerir también protección. Cuando el interruptor sea de semiconductor, no hay problemas de descarga gaseosa y el factor a considerar en el diseño del circuito de protección es la máxima tensión al abrir.

Otro método de protección, al activar cargas inductivas, es el de la figura 2.5b. Cuando el circuito está cerrado, no circula corriente por el diodo. Cuando se abre el circuito, la corriente que circulaba por la bobina sigue al principio circulando por ella y cierra su camino por el diodo. De esta forma se limita la tensión entre contactos a la caída de tensión en bornes de la carga. Un inconveniente respecto al circuito RC anterior es que el tiempo de extinción de la corriente es más largo, pues es del orden de L/R_{total} , y el diodo ofrece poca resistencia eléctrica. Otro inconveniente es que esta protección deja de serlo si V_0 es alterna. Para este caso se puede poner, en vez del diodo, dos zeners conectados en oposición serie, o bien una resistencia no lineal con la tensión (varistor).

Si la carga activada no es inductiva, y la corriente de consumo es inferior a la corriente de arco ($I_0 < I_a$), en general no hace falta protección en los contactos. Si la corriente de consumo es mayor que la de arco, entonces hay que emplear una red $R-D-C$, pero si la tensión de alimentación no supera los 300 V, no hace falta que el condensador cumpla la condición (2.7b).

2.3.2 Solenoides

2.3.2.1 Fundamento y tipos. Un solenoide es un convertidor de energía eléctrica en energía mecánica por vía de un campo magnético. En la figura 2.6a se presenta una vista de un solenoide comercial. Consiste en un circuito magnético y un elemento mecánico móvil. El circuito magnético está formado por una bobina dentro de un armazón ferromagnético (hierro), que ofrece un camino de baja reluctancia magnética. El elemento mecánico móvil es un vástag (y un émbolo en el caso de la figura 2.6a) también ferromagnético (hierro dulce, por ejemplo): al circular una corriente por la bobina se produce un campo magnético que induce polos magnéticos en el vástag, que de esta forma es atraído y tiende a quedar centrado dentro de la bobina; el desplazamiento se suele limitar con un tope mecánico. El émbolo, si lo hay, facilita el paso del flujo magnético, lo que aumenta la fuerza ejercida.

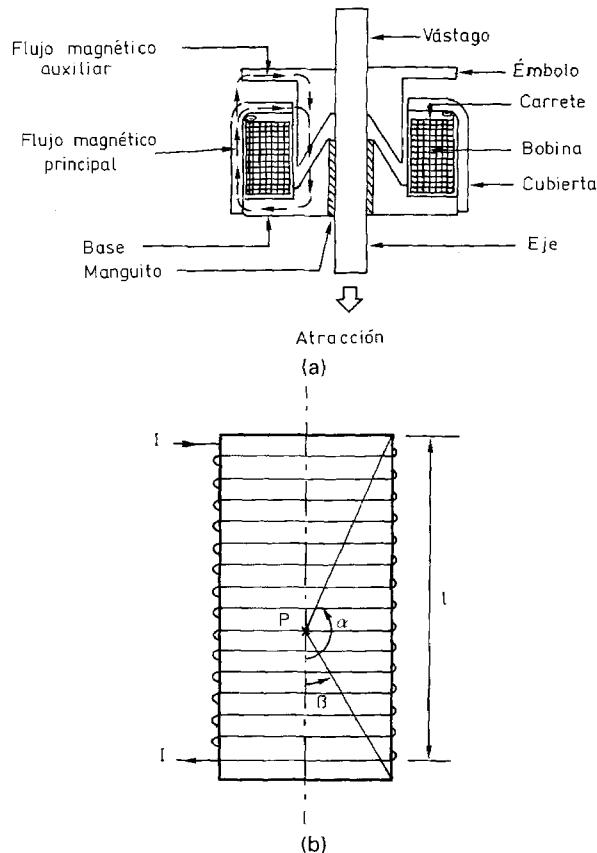


Figura 2.6 (a) Vista de un solenoide; el flujo magnético sigue dos caminos paralelos y en ambos casos incluye tramos en el «hierro» —armazón, émbolo, vástago— y tramos en el aire —entrehierro— (Documentación Shindengen Electric MFG. Co., Ltd., Tokio). (b) Notación para calcular el campo magnético en el eje de un solenoide.

La finalidad de un solenoide es producir una fuerza o par sobre el elemento móvil, normalmente en una acción todo o nada, aunque se comercializan modelos que ofrecen un desplazamiento proporcional a la corriente aplicada. En los modelos todo/nada, el elemento móvil vuelve a su posición inicial gracias a la acción de un muelle recuperador. Muchas válvulas y cilindros empleados en control de procesos incorporan un solenoide como actuador.

Empleando la notación de la figura 2.6b, el módulo de la intensidad de campo magnético H en un punto P del eje de una bobina de sección circular de longitud l , con N espiras por las que circula una corriente I es [4]

$$|H| = \frac{NI}{2l} (\cos \beta - \cos \alpha) \quad (2.9a)$$

y su dirección es axial. En el caso de un solenoide muy largo ($\beta \approx 0^\circ$, $\alpha \approx 180^\circ$), resulta

$$H = NI/l \quad (2.9b)$$

Este campo magnético induce en el vástago dos polos magnéticos de intensidad proporcional a H y, por lo tanto, a I . Entre estos polos y los de la bobina se produce una atracción, que es la que desplaza al vástago. Si la bobina está devanada sobre un cilindro ferromagnético, entonces la fuerza sobre el vástago depende de la que ejerce dicho cilindro y de la ejercida por la bobina.

La fuerza entre un campo magnético de intensidad H y un polo magnético Q es

$$F = HQ \quad (2.10)$$

de manera que la fuerza ejercida sobre el vástago es directamente proporcional al cuadrado de la corriente. Ahora bien, si el solenoide se alimenta a tensión constante, la corriente no lo es, pues al disminuir el entrehierro, disminuye la reluctancia y con ello aumenta la inductancia, reduciéndose la corriente. La fuerza no es, pues, constante durante todo el recorrido.

El movimiento lineal del vástago unido al émbolo se puede convertir en una rotación mediante un plano inclinado. El rotor, que es plano, va unido al émbolo y está apoyado en la armadura del solenoide mediante tres bolas cuyo alojamiento tiene la base inclinada. Cuando el émbolo se desplaza hacia el interior del solenoide, las bolas deslizan dentro de su canal respectivo y obligan al rotor a girar.

2.3.2.2 Características de los solenoides. Las características de un solenoide pueden ser relativas a su salida, a su entrada, a su activación y a las condiciones ambientales.

— *Características de salida.* Las características de salida son la fuerza (o el par) y el desplazamiento lineal (o angular), que dependen de la construcción y de la potencia aplicada a la entrada (figura 2.7). La fuerza y el desplazamiento necesarios en una aplicación determinan el tamaño del solenoide a elegir. Las especificaciones de fuerza y desplazamiento se dan para una temperatura de referencia determinada pues al aumentar la temperatura lo hace la resistencia de la bobina; como el dispositivo se alimenta a tensión constante, la corriente a su través disminuye, y con ella la potencia eléctrica absorbida y, por lo tanto, también disminuye la potencia de salida. Las curvas de la figura 2.7, por ejemplo, son válidas a una temperatura de 20 °C.

La temperatura real que alcanza el solenoide depende de la temperatura ambiente, de la potencia efectiva aplicada, es decir, considerando el ciclo de trabajo, y de la refrigeración presente. El ciclo de trabajo se define como el cociente entre el tiempo en que el solenoide está activado, t_{on} , y el tiempo total,

$$\text{Ciclo de trabajo} = \frac{t_{on}}{t_{on} + t_{off}} \times 100 \% \quad (2.11)$$

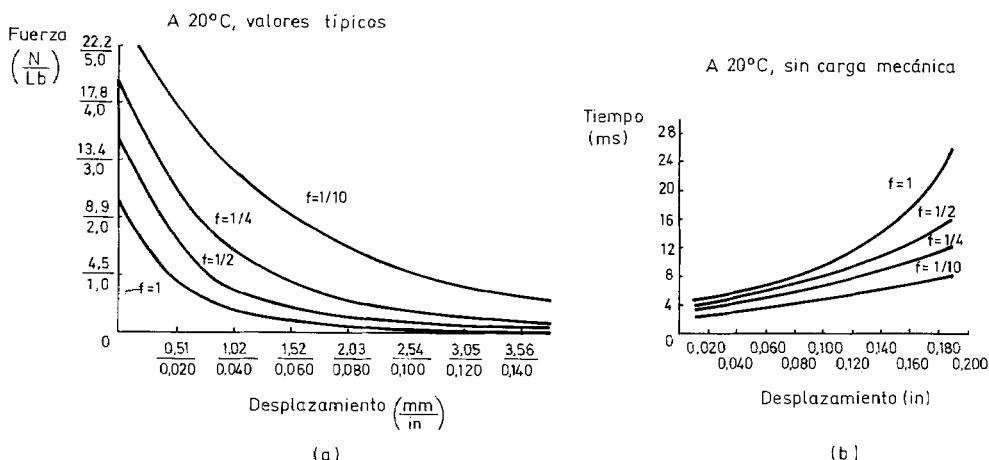


Figura 2.7 Curvas características de un solenoide. (a) Fuerza vs. desplazamiento. (b) Tiempo vs. desplazamiento. Corresponden a los modelos «tamaño OEC» de Lucas Ledex Inc.

En la figura 2.7 se puede observar que la fuerza que puede ejercer un solenoide es tanto mayor cuanto menor sea el ciclo de trabajo (suponiendo un funcionamiento continuo), por cuanto durante intervalos de tiempo breves se le puede aplicar una potencia eléctrica mayor. Si un determinado solenoide se emplea, por ejemplo, con un ciclo de trabajo del 10 %, la potencia que se le puede aplicar es 10 veces mayor que si está activado continuamente.

En cualquier caso, la máxima potencia de entrada y, por tanto, la máxima fuerza y desplazamiento de salida, viene limitada por el calentamiento, pues el aislamiento entre los hilos de la bobina se deteriora al aumentar la temperatura. El límite normal es de 120 °C, pero hay modelos especiales que soportan hasta 175 °C. Así pues, no sólo hay que considerar el ciclo de trabajo sino también la duración, en segundos, del tiempo durante el que está activado el solenoide de forma ininterrumpida. Si, por ejemplo, se activa durante 10 minutos cada hora, aunque el devanado esté previsto para un ciclo de trabajo de 1/6, el paso de la corriente de activación durante 10 minutos es más que probable que queme la bobina.

La refrigeración puede ser por convección (circulación de aire, natural o forzada, o de otro fluido), o por conducción, normalmente a través del soporte donde esté montado el solenoide. El fabricante especifica el calentamiento en unas condiciones dadas; para el caso de la figura 2.7, si circula libremente aire a 20 °C y el solenoide está montado en un soporte de aluminio de 13 cm² y 3,2 mm de espesor, la bobina alcanza, en condiciones nominales, 80 °C por encima de la temperatura ambiente (los 20 °C supuestos), es decir 100 °C. Como el cobre tiene un coeficiente de temperatura de 0,393 %/°C, es decir, su resistencia varía de la forma

$$R(T °C) = R(20 °C)[1 + 0,00393 (T - 20)] \quad (2.12)$$

resulta que $R(100 °C) = 1,31R(20 °C)$. Alimentando a tensión constante, la potencia de entrada disminuirá en un 24 % porque $P = V^2/R$, y $1/1,31 = 76\%$. Según la

Tabla 2.4 Características eléctricas de diversos solenoides (modelos tamaño 0EC). Las características mecánicas correspondientes son las de la figura 2.7. (Documentación Lucas Ledex Inc.)

		<i>Ciclo de trabajo</i>			
		continuo (100 %)	$\leq 50\%$ $\leq 100\text{ s}$	$\leq 25\%$ $\leq 36\text{ s}$	$\leq 10\%$ $\leq 7\text{ s}$
		$\rightarrow 0\%$	$\rightarrow 0\%$	$\rightarrow 0\%$	$\rightarrow 0\%$
Potencia (W) a 20 °C		4,5	9	18	45
Amperios(vuelta)		285	403	570	901
Hilo (AWG)	Resistencia, a 20 °C ($\pm 10\%$)	Ω vueltas a	Tensión V, c.c.	Tensión V, c.c.	Tensión V, c.c.
26	0,50	90	1,6	2,3	3,2
30	3,29	240	4,1	5,7	8,0
35	37,10	840	12,8	18,1	25
40	341	2283	42	59	82
44	1832	5100	99	139	197
					311

tabla 2.4, a 20 °C el solenoide necesita una potencia de entrada de 45 W si el ciclo de trabajo es del 10 % y 18 W si es del 25 % ($18\text{ W} = 45\text{ W}/2,5$). Si se trabaja con un ciclo del 10 %, a 100 °C la potencia tomada será $45/1,3 = 34\text{ W}$. La fuerza ejercida a 100 °C para un recorrido determinado se puede estimar entonces interpolando en la figura 2.7 entre las curvas correspondientes a ciclos de trabajo del 10 % y del 25 %. Para 2 mm, por ejemplo, sería de unos 5 N (0,5 kg). Si en cambio el solenoide permaneciera a 20 °C, al aplicarle 45 W con un ciclo de trabajo del 10 %, durante 2 mm podría hacer una fuerza de 6,75 N.

— **Características de entrada.** Las características de entrada esenciales en un solenoide son la potencia y la tensión (continua o alterna) necesarias para la activación, y la resistencia del devanado. Estos tres parámetros están relacionados por un factor que depende de la construcción del solenoide. Normalmente, una vez se ha elegido el tamaño del solenoide de acuerdo con el desplazamiento y la fuerza deseadas, a partir de la potencia y tensión disponibles para la activación se elige un modelo que presentará una resistencia de bobina determinada.

La tabla 2.4 corresponde a una familia de solenoides de Lucas Ledex Inc. Se puede comprobar que la potencia de entrada aceptable es tanto mayor cuanto menor es el ciclo de trabajo. Pero al mismo tiempo, para cada ciclo de trabajo viene especificada la duración máxima de t_{on} aceptable. Los tiempos señalados con un asterisco corresponden al caso de activación intermitente (ciclo de trabajo $\rightarrow 0\%$), es decir, suficientemente pausada como para permitir al solenoide enfriarse hasta temperatura ambiente antes de la siguiente activación. La distinción entre activación continua y activación intermitente con tiempo de activación largo, difiere de unos a otros fabricantes. En el caso de la tabla 2.4, la activación se entiende que es continua si dura más de 8 minutos.

En solenoides accionados continuamente, la aplicación ininterrumpida de la corriente de activación puede provocar un calentamiento excesivo de la bobina,

con el consiguiente riesgo de destrucción. Una solución, cara, es utilizar un modelo muy grande con respecto a la fuerza o par deseados. Una alternativa mejor es utilizar modelos que incluyen una resistencia en paralelo con un interruptor inicialmente cerrado; cuando el solenoide llega al final de su carrera se abre el interruptor y la resistencia deja circular sólo la corriente necesaria para mantener el solenoide en posición, que es muy inferior a la corriente de arranque. El interruptor puede ser mecánico, activado entonces por el propio solenoide, o electrónico (figuras 2.8a y b). En el circuito de la figura 2.8c, no se utiliza ningún tipo de interruptor. Cuando se cierra el pulsador, el condensador da la corriente de activación inicial, mientras que la corriente de mantenimiento se obtiene a través del rectificador.

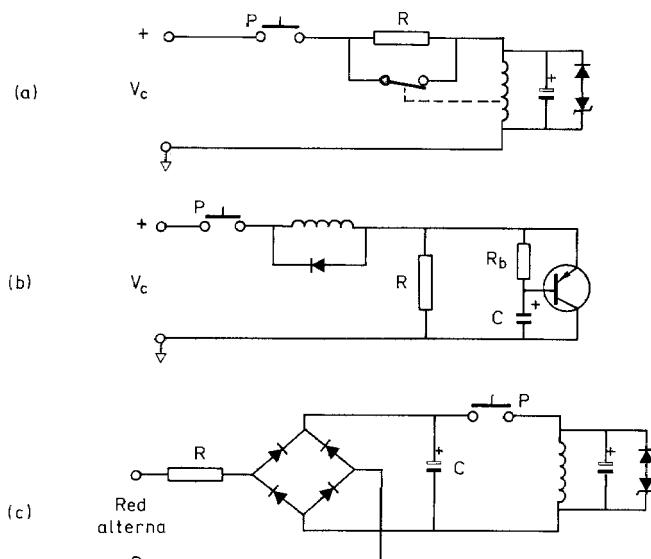


Figura 2.8 Protección de un solenoide accionado de forma ininterrumpida. El pulsador P es el que activa al solenoide. En (a) hay un interruptor de protección mecánico, I, normalmente cerrado y que es abierto por el propio solenoide. En (b) se emplea un transistor como interruptor, que se abre cuando el condensador entre base y colector se ha cargado completamente. En (c) el condensador da la corriente necesaria para activar el solenoide, y luego se toma la corriente de mantenimiento directamente de la red. (Documentación Lucas Ledex, Inc.)

Ejemplo. Un determinado sistema requiere un solenoide capaz de ejercer una fuerza de 0,5 kg con un recorrido de 1 mm, y que se activará manualmente una vez cada hora durante un tiempo de 2 min. La fuente de alimentación disponible es de 30 V. Seleccionar un modelo adecuado para esta aplicación y determinar la protección necesaria en su caso.

De la figura 2.7 se deduce que los modelos de tamaño 0EC son capaces de proporcionar la fuerza ($0,5 \text{ kg} = 4,9 \text{ N}$) y el desplazamiento necesarios, con un ciclo de trabajo próximo al 25 %. Dado que se dispone de 30 V para la alimentación, de la tabla 2.4 se deduce que el modelo con hilo de sección AWG 35 puede ser adecuado. El ciclo de trabajo en esta aplicación es: $2 \text{ min}/60 \text{ min} = 3,3\%$; como es muy inferior al 10 %, que es el valor mí-

nimo de ciclo de trabajo especificado, se puede considerar que la activación es intermitente. Pero según la tabla 2.4, el tiempo máximo de activación es entonces 44 s. La solución es poner una protección con una resistencia en serie que limite la tensión en régimen estacionario a 12,8 V, que es el valor especificado para este modelo en caso de activación continua.

— *Características de activación.* El proceso de activación de un solenoide viene caracterizado por el tiempo necesario para alcanzar la posición final, contado desde el instante en que se aplica la señal de control. Para un solenoide determinado, este tiempo depende de la carga mecánica, del ciclo de trabajo, de la potencia de entrada, de la temperatura y del desplazamiento.

Cuando se aplica una tensión continua V al solenoide, se cumple

$$V = i R + \frac{d(iL)}{dt} = i R + L \frac{di}{dt} + i \frac{dL}{dx} \frac{dx}{dt} \quad (2.13)$$

Inicialmente el vástagos no se mueve y el último término es nulo. La corriente crece, pues, exponencialmente dependiendo de la resistencia (R) y la inductancia (L) de la bobina (figura 2.9). Cuando I es suficiente para provocar un flujo magnético capaz de desplazar el émbolo o rotor (corriente de acción, punto «a» en la figura 2.9), este desplazamiento reduce el entrehierro con lo que se reduce la reluctancia, aumenta la inductancia, y la corriente disminuye hasta que se alcanza el final del recorrido (punto «b»). Según (2.13), la disminución de la corriente es tanto mayor cuanto más rápido sea el desplazamiento (dx/dt). Una vez ha terminado el movimiento, la corriente aumenta de nuevo exponencialmente hasta alcanzar el valor final V/R , pero con una constante de tiempo mayor por serlo la inductancia. Para una carga mecánica mayor, el tiempo que se tarda en desplazar el émbolo o rotor es también mayor (línea discontinua, punto «c»). Si la carga es ex-

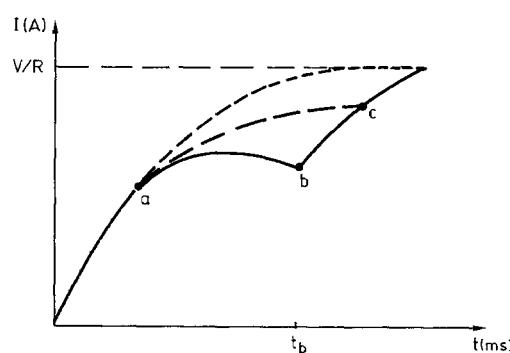


Figura 2.9 Evolución temporal de la corriente en un solenoide al aplicar una tensión continua a su bobina. La respuesta es inicialmente exponencial (punto a) pero cuando el émbolo se mueve reduciendo el entrehierro aumenta la inductancia y la corriente se reduce (punto b). Para una carga mecánica más grande, la reducción de la corriente se produce más tarde (punto c). La corriente final viene determinada, en cualquier caso, por la resistencia de la bobina ($I = V/R$).

cesiva, la corriente aumenta exponencialmente hasta alcanzar el valor final sin que se desplace el elemento móvil (línea a puntos).

El tiempo necesario para alcanzar la posición final aumenta, pues, al hacerlo la carga mecánica, al reducir la potencia de entrada y al aumentar la temperatura (pues reduce la potencia). La tensión de activación debe estar aplicada durante un tiempo superior al especificado por el fabricante (incluyendo un factor de seguridad) —ver la figura 2.7—.

El tiempo de retorno del solenoide no está especificado pues depende de la red dispuesta en paralelo con la bobina para eliminar los transitorios asociados a la inductancia cuando se interrumpe la corriente. Una vez se ha elegido una red concreta, se puede determinar dicho tiempo experimentalmente. (Una red de protección puede consistir, por ejemplo, en una combinación de diodo en serie con un zener y todo en paralelo con un condensador.) En cualquier caso, el intervalo mínimo hasta la próxima activación viene limitado también por el ciclo de trabajo seleccionado y por la potencia de entrada (tabla 2.4).

2.3.3 Motores de continua

2.3.3.1 Fundamento. Un motor de continua es un actuador electromecánico que hace girar un eje basándose en la interacción entre dos dipolos magnéticos, uno fijo y otro dispuesto sobre una pieza que puede girar, denominada rotor (figura 2.10). El dipolo fijo puede ser un imán permanente o un electroimán alimentado por corriente continua (devanado de excitación de campo). El dipolo móvil es un electroimán consistente en una bobina, denominada armadura, devanada sobre un soporte ferromagnético y alimentada por una corriente continua cuya polaridad se invierte a cada semicírculo (o fracción de ciclo) de rotación por la acción de un conmutador.

Un conmutador simple consta de colector y escobillas. El colector es un anillo de cobre dividido en dos o más partes aisladas eléctricamente, y montado sobre el eje de giro, del que está también aislado eléctricamente. Cada segmento del anillo está conectado permanentemente a un extremo de la armadura, y está en contacto con una escobilla distinta durante cada semicírculo, y por ello el sentido de la corriente en la armadura cambia también a cada semicírculo. De esta forma, durante un semicírculo cada polo de la armadura es atraído en una dirección y cuando se llega a la que sería la posición estable, el cambio de sentido de la corriente provoca un cambio de polaridad magnética con la consiguiente repulsión-atracción que hace que la armadura siga girando, y complete así una vuelta. Al acabar ésta, cambia de nuevo la polaridad y se repite el ciclo, girando de forma continua.

Si la densidad de flujo magnético presente es B y cada lado de la espira tiene una longitud l , la fuerza F sobre dicho segmento conductor cuando por él circula una corriente I_a es

$$\bar{F} = I_a \bar{l} \times \bar{B} \quad (2.14a)$$

Para un lado de la espira cuya dirección sea paralela al eje de giro y perpendicular

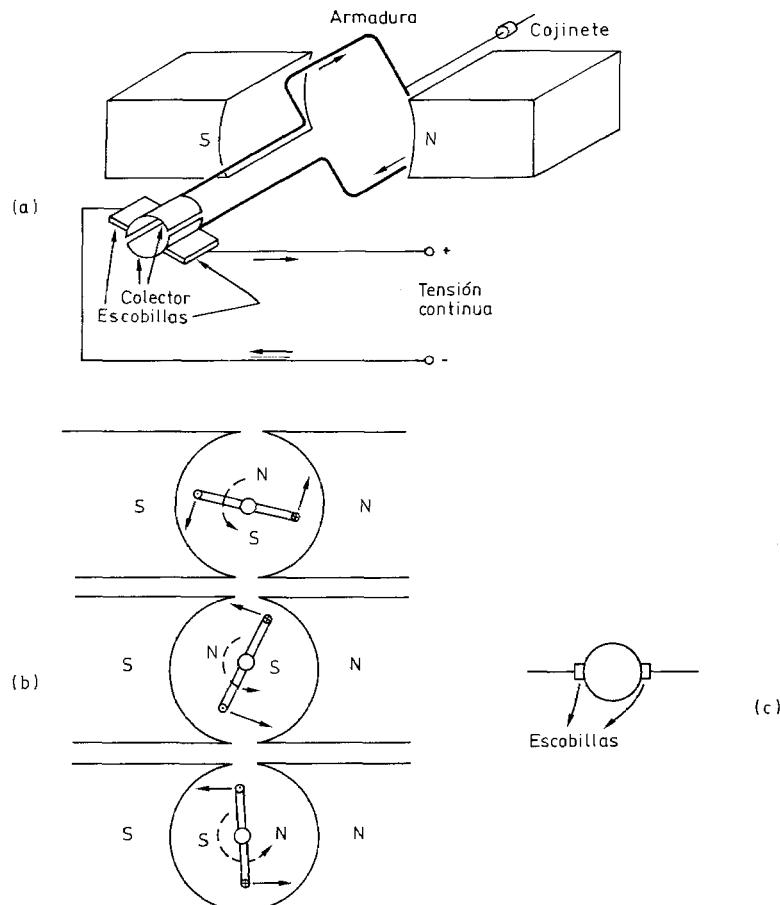


Figura 2.10 Motor de corriente continua. (a) Estructura. (b) Fundamento: la atracción-repulsión entre polos magnéticos lleva a una posición que sería de equilibrio (la central); pero la conmutación de la corriente de la armadura hace que el rotor siga girando. (c) Símbolo.

al flujo (perpendicular a su vez a la superficie de cada polo del dipolo fijo), tendremos

$$F = BI_a l \quad (2.14b)$$

En el lado opuesto de la espira, el sentido de la corriente es el contrario, mientras que en los segmentos paralelos al campo magnético la fuerza es nula. Si el radio de giro es r , para cada conductor se tendrá un par T de magnitud

$$T = Fr = BI_a lr \quad (2.15)$$

La densidad de flujo magnético se puede expresar en función del flujo Φ y área A de cada polo (supuestos iguales en todos los polos)

$$B = \frac{\Phi}{A'} = \frac{\Phi}{2\pi rl/p} \quad (2.16)$$

donde p es el número de polos. Para el conjunto de conductores de la armadura, z , conectados todos en serie, el módulo del par puede expresarse de la forma

$$T = \frac{z\Phi p}{2\pi} I_a = K_T I_a \quad (2.17)$$

donde K_T es la denominada constante de par del motor.

El par motor T se emplea en vencer la inercia J (carga y armadura), el rozamiento viscoso F en los soportes de la carga y del propio motor (este último normalmente muy pequeño), el rozamiento estático del propio motor, T_f , y el par resistente que imponga la carga, T_L . Para una velocidad de rotación ω , igual para el motor y la carga, se tiene

$$T = J \frac{d\omega}{dt} + F\omega + T_f + T_L \quad (2.18)$$

Al mismo tiempo, cuando un conductor de longitud l se mueve con velocidad v en el seno de un campo magnético con densidad de flujo B , perpendicular a v , se genera en dicho conductor una tensión

$$E = Blv \quad (2.19)$$

En una espira con dos conductores en serie, la tensión total será $2E$. En el caso de un motor, la tensión generada se denomina «fuerza» contraelectromotriz (f.c.e.m.). (En realidad es una diferencia de potencial, no una fuerza.) Si la velocidad de giro es ω , entonces $v = \omega r$, y con las mismas sustituciones que antes se obtiene que la tensión E_g generada para el conjunto de los z conductores (cada espira incluye dos conductores) es

$$E_g = \frac{z\Phi p}{2\pi} \omega = K_E \omega \quad (2.20)$$

donde K_E es la denominada constante de tensión del motor. Obsérvese que $K_E = K_T$ (si están expresadas en unidades coherentes) y que E_g depende del sentido de rotación, pero no del sentido de I_a . La igualdad entre la constante de par y la constante de tensión se debe a la reversibilidad del fenómeno.

La f.c.e.m. se opone a la tensión aplicada a la armadura. Si ésta tiene resistencia R_a y su inductancia se supone despreciable, se tiene

$$V_a = E_g + I_a R_a \quad (2.21)$$

La reducción de la corriente I_a disminuye el par T , y con éste la velocidad para una carga mecánica dada.

Ejemplo. Se dispone de un motor de continua de potencia y velocidad nominales P_n y ω_n , respectivamente. Su armadura tiene una resistencia R_a y se alimenta a tensión V_a . En condiciones nominales el consumo de corriente es I_a en la armadura e I_c en el devanado de excitación de campo. Si externamente se reduce la corriente de campo a αI_c ($\alpha < 1$), ¿cuál es el nuevo valor de la velocidad si la carga mecánica se mantiene constante?

Si el par exigido permanece constante y se reduce el flujo (proporcional a I_c), debe aumentar la corriente en la armadura,

$$T = K_T I_a = K'_T I'_a$$

Dado que K_T es directamente proporcional al flujo magnético y éste a la corriente de campo, se tiene

$$I'_a = I_a / \alpha$$

La nueva f.c.e.m. será

$$E'_g = V_a - I'_a R_a = V_a - I_a R_a / \alpha$$

La constante K_E del motor es también directamente proporcional al flujo magnético y, dado que z , A y p permanecen constantes, tendremos

$$\begin{aligned} \frac{E_g}{B\omega} &= \frac{E'_g}{B'\omega'} \\ \omega' &= \frac{E'_g}{\alpha E_g} \omega \end{aligned}$$

donde $E_g = V_a - I_a R_a$. Se obtiene finalmente

$$\omega' = \omega \frac{\alpha V_a - I_a R_a}{\alpha^2 (V_a - I_a R_a)}$$

Obsérvese que una reducción del campo de excitación provoca un aumento de la velocidad de rotación. Por ejemplo, para un motor con $V_a = 230$ V, $I_a = 40$ A, $R_a = 0,25$ Ω y $\omega = 1200$ r/min, una reducción del 20 % en la corriente de campo provoca un aumento del 23,6 % de la velocidad, que pasa a ser $\omega' = 1483$ r/min.

El resultado del ejemplo anterior parece en principio contradictorio: al reducir el flujo de excitación, aumenta la velocidad. Esto es cierto siempre y cuando se cumpla una condición importante: el motor no debía estar previamente dando su par y velocidad máximos. En caso contrario, al reducir la excitación el motor no puede mantener el par máximo. Esta restricción se debe físicamente a que al reducir la excitación en un factor α , la corriente de armadura I_a aumenta a I_a/α , y una corriente de armadura excesiva puede provocar su destrucción por sobrecalentamiento. Obsérvese que este método ofrece un medio para aumentar la velocidad del motor, a base de ir perdiendo par de salida, una vez se excede del máximo.

— **Rendimiento.** La potencia necesaria para mover la carga mecánica se transfiere, pues, desde el circuito eléctrico de la armadura, alimentada normalmente por un amplificador de potencia. El devanado de campo o el imán permanente, no transfieren energía pero su presencia es necesaria para que se produzca la transferencia. La potencia teórica es

$$P_{\text{teor}} = E_g I_a \quad (2.22)$$

pero la potencia real de salida P_{sal} es menor debido a las pérdidas mecánicas en la rotación (P_{rot}). Además, parte de la potencia eléctrica de entrada ($P_{\text{ent}} = V_a I_a$) se pierde por efecto Joule (P_{elec}), y parte sirve para crear el campo de excitación (P_{campo}), en su caso. El balance energético es

$$P_{\text{ent}} = P_{\text{arm}} + P_{\text{campo}} = P_{\text{teor}} + P_{\text{elec}} + P_{\text{campo}} = P_{\text{sal}} + P_{\text{rot}} + P_{\text{elec}} + P_{\text{campo}} \quad (2.23)$$

donde P_{arm} es la potencia que consume la armadura. Las pérdidas mecánicas (P_{rot}) se calculan restando la potencia de salida de la potencia teórica. El cociente entre la potencia de salida y la de entrada se denomina rendimiento o eficiencia del motor,

$$\eta = \frac{P_{\text{sal}}}{P_{\text{ent}}} \quad (2.24)$$

El rendimiento es mayor en motores grandes (se alcanza fácilmente $\eta = 95\%$) que en motores pequeños (en motores de relojes de pulsera, por ejemplo, se tiene $\eta \approx 1\%$); esto se debe a la mayor importancia relativa que tienen las pérdidas resistivas en los motores pequeños. El rendimiento también es mayor cuanto más grande sea la velocidad, ya que mientras la potencia de salida aumenta con ω , las pérdidas eléctricas permanecen casi constantes. Por esta razón, sale más a cuenta utilizar una reducción mecánica (un engranaje) con sus pérdidas inherentes, que hacer trabajar el motor directamente a baja velocidad.

Ejemplo. Calcular el rendimiento del motor de imán permanente cuyas características figuran en la tabla 2.5 cuando trabaja en condiciones nominales.

Dado que el campo se crea con un imán permanente, no se toma potencia para crear el campo de excitación. La potencia consumida es $V_a I_a = 27 \times 0,17 = 4,6$ W. La potencia nominal es 2 W. El rendimiento será,

$$\eta = 2/4,6 = 44\%$$

Las pérdidas totales son 2,6 W, pero como no se conoce la resistencia de la armadura no se puede saber cuáles son las pérdidas eléctricas y cuáles las mecánicas.

2.3.3.2 Tipos y características. Las características fundamentales para la selección de un motor son el par de arranque, la velocidad, el par de salida en régimen permanente, y su regulación de velocidad. Para las aplicaciones de baja potencia que requieran una velocidad muy pequeña (< 1000 r/min) se comercializan

56 Sensores y actuadores

Tabla 2.5 Características de un motor de continua de imán permanente —miniatura— (Documentación TRW Globe Motors, modelo SD A-1200) y de uno con excitación en paralelo (Documentación Electro-Craft, modelo M-1040-00). La dispersión de algunos valores en el motor de continua se debe a la dispersión de características del flujo de los imanes.

	SD A-1200	M-1040
Potencia nominal (continua)	2 W	80 W
Velocidad nominal	≈ 14.000 r/min	4.000 r/min
Velocidad en vacío	15.500 a 18.500 r/min	6.000 r/min
Par de arranque	1,3 N cm	24,7 N cm
Par máximo nominal (continuo)	0,12 N cm	(en gráficas)
Constante de par, K_T (± 10 %)	—	4,1 N cm
Constante de tensión, K_E (± 10 %)	—	4,3 mV/(r/min)
Tensión	27 V	(en gráficas)
Corriente en vacío	85 mA	—
Corriente máxima con carga nominal	170 mA	—
Corriente de arranque	1,15 A	—
Resistencia armadura (± 15 %)	—	0,70 Ω
Inductancia armadura	—	0,09 mH
Corriente máxima	—	60 A
Constante tiempo mecánica	—	2,3 ms
Par máximo de fricción estática	—	1,76 N cm
Momento inercia armadura	0,0018 kg/cm²	0,041 kg/cm²
Vida	1.000 h continuo	6.600 h a 1.500 r/min
Temperatura funcionamiento armadura	– 55 °C a + 85 °C	155 °C máx.
Diámetro	19,05 mm	254 mm
Peso	0,49 N	

modelos que incorporan ya engranajes reductores, pues las velocidades directas del eje son muy grandes.

La relación entre la tensión aplicada a la armadura de un motor y su velocidad de rotación depende en último término de cómo se obtenga el flujo B . Desde este punto de vista, se distinguen los siguientes tipos de motores de continua (figura 2.11):

- Motores de imán permanente.
- Motores de excitación independiente.
- Motores de excitación paralelo.
- Motores de excitación serie.
- Motores de excitación compuesta.

En los motores de imán permanente, el campo de excitación lo produce un imán permanente fijo. En los motores de excitación independiente, además del devanado de la armadura hay un devanado de campo que se alimenta a una tensión continua constante e independiente de la armadura. En los motores de excitación paralelo (o derivación), el devanado de campo y la armadura están eléctricamente en paralelo, por lo que tienen aplicada la misma tensión; sin embargo, el devanado de campo se diseña con una resistencia mucho mayor que la de la arma-

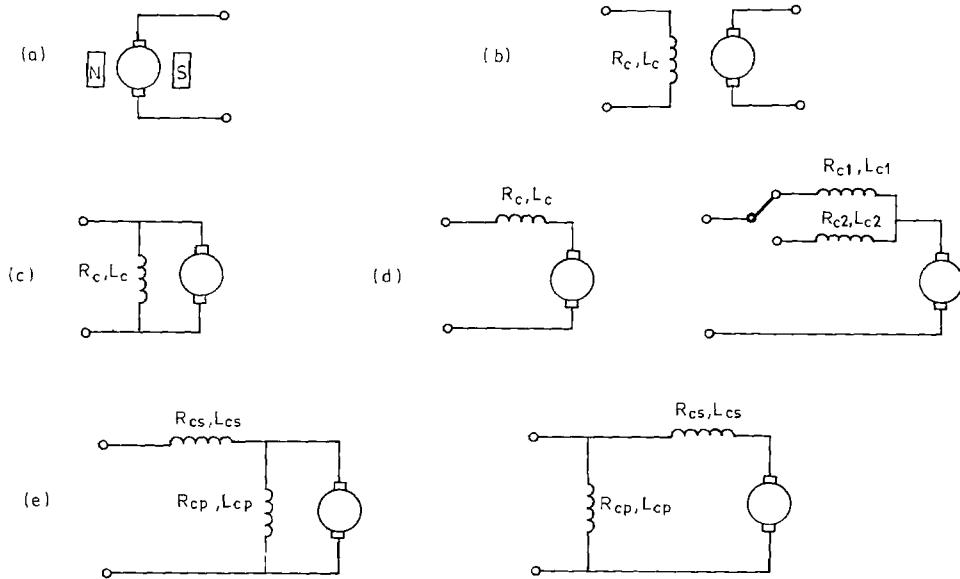


Figura 2.11 Distintos tipos de motores de corriente continua. (a) De imán permanente. (b) Con excitación independiente. (c) Con devanado de excitación en paralelo. (d) Con devanado de excitación en serie, único y dividido. (e) Con devanado de excitación compuesta (dos tipos).

dura para que la mayor parte de la corriente circule por ésta. En los motores de excitación serie, los dos devanados están en serie por lo que circula por ellos la misma corriente. Los motores de excitación compuesta incluyen un tercer devanado; éste puede estar en serie con la conexión en paralelo del devanado de campo y la armadura, o bien puede estar dispuesto en serie con la armadura y el conjunto conectado en paralelo con el devanado de campo. El sentido de arrollamiento de este tercer devanado puede ser tal que su flujo se sume o se oponga al creado por el devanado de excitación.

— *Motores con excitación en paralelo (o en derivación)*. En los motores de imán permanente, de excitación independiente, y de excitación en paralelo, B es constante, por lo que K_E y K_T son independientes de las condiciones de funcionamiento del motor. Si el campo de excitación es constante, a partir de (2.17), (2.19) y (2.20) se obtiene

$$\omega = \frac{V_a}{K_E} - \frac{R_a}{K_E K_T} T \quad (2.25)$$

que expresa una relación lineal entre la velocidad y el par, tal como se representa en la figura 2.12a. La pendiente de la recta (con signo cambiado) se denomina constante de regulación de velocidad, y puede deducirse dividiendo la velocidad

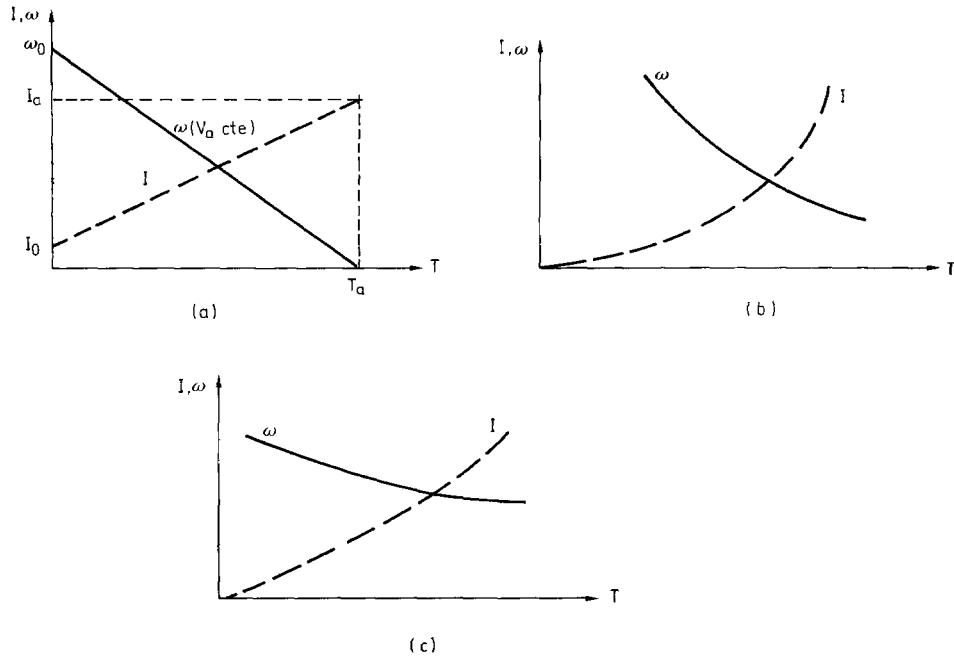


Figura 2.12 Relación entre el par, la velocidad y la corriente de armadura para distintos tipos de motores de continua. (a) Para un motor con excitación en paralelo; la pendiente real de ω es muy pequeña, de forma que la recta es casi horizontal. (b) Para un motor con excitación en serie. (c) Para un motor con excitación compuesta.

en vacío (ω cuando $T = 0$, $\omega_0 = V_a/K_E$) por el par de arranque (T cuando $\omega = 0$; $T_A = K_T V_a/R_a$). Normalmente la recta es casi horizontal. Para corrientes de armadura altas, la relación par-velocidad se hace no lineal debido a la tendencia del flujo de reacción de la armadura a seguir el camino de baja reluctancia que ofrecen las piezas polares, perdiéndose con ello uniformidad. En la tabla 2.5 se presentan las características de un modelo comercial.

Si se eliminan T e I_a entre las ecuaciones eléctricas (2.17), (2.20), (2.21) y la mecánica (2.18), en ausencia de pérdidas, con $T_f = T_L = 0$, con condiciones iniciales nulas, y para cambios pequeños que permitan suponer que el comportamiento es lineal, se obtiene la siguiente función de transferencia

$$\frac{\omega(s)}{V_a(s)} = \frac{K_T}{FR_a + K_T K_E} \frac{1}{\tau s + 1} \quad (2.26)$$

donde τ es la constante de tiempo del motor,

$$\tau = \frac{JR_a}{FR_a + K_T K_E} \quad (2.27a)$$

que determina lo rápido que cambia la velocidad del motor cuando hay un cambio brusco (escalón) en la tensión de armadura, suponiendo que la corriente I_a cambie también de forma instantánea. (Algunos fabricantes definen la constante de tiempo del motor de forma distinta. Por ejemplo, Electro-Craft la define como $JR_a/K_T K_E$). Al primer factor del segundo miembro de (2.26), se le denomina constante del motor,

$$K_m = \frac{K_T}{FR_a + K_T K_E} \quad (2.27b)$$

La consideración de la inductancia de la armadura en (2.21) introduce además una constante de tiempo eléctrica, $\tau_e = L_a/R_a$, que determina lo rápido que aumenta la corriente de armadura cuando hay un cambio súbito en la tensión V_a , suponiendo que la velocidad del motor se mantenga constante. Normalmente $\tau \gg \tau_e$, y la función de transferencia es entonces

$$\frac{\omega(s)}{V_a(s)} \approx \frac{K_T}{FR_a + K_T K_E} \frac{1}{\tau s + 1} \frac{1}{\tau_e + 1} \quad (2.28)$$

A veces, por analogía con τ_e se define una constante de tiempo mecánica $\tau_m = J/F$.

Si interesa la respuesta de la velocidad del motor a una variación en la carga mecánica, T_L , se puede obtener la función de transferencia correspondiente eliminando I_a y tomando $V_a = 0$ en las ecuaciones (2.17), (2.18), (2.20) y (2.21). Se obtiene, si L_a se supone despreciable,

$$\frac{\omega(s)}{T_L(s)} = \frac{-R_a}{FR_a + K_T K_E} \frac{1}{\tau s + 1} \quad (2.29)$$

Cuando se aplica una tensión V_a a un motor con excitación en paralelo, la corriente de arranque es elevada ($E_g = 0$ inicialmente), pero al circular en su mayor parte por la armadura, que tiene resistencia mucho menor que el devanado de campo, el par de arranque obtenido es pequeño por serlo el flujo magnético. Si la tensión aplicada se mantiene constante, el campo de excitación también lo será, con independencia de cuál sea la carga mecánica presente; si el campo es constante, la velocidad también lo será. Por ello, estos motores se emplean en aplicaciones donde se requieran un par de arranque moderado y una velocidad constante, como es el caso por ejemplo de las máquinas-herramienta, las cintas de transporte y los ventiladores. Su rendimiento es inferior al de los motores de imán permanente (que también son de velocidad constante) debido a las pérdidas por calentamiento y en los entrehierros. Su potencia puede ser, sin embargo, mucho mayor.

Si el devanado de campo se quema o queda abierto por otra causa, cesa el campo magnético y con él la f.c.e.m., lo cual aumenta la corriente en la armadura. Para evitar que alcance valores peligrosos, conviene poner en serie con la armadura un interruptor automático o un fusible que se active si la corriente es alta.

La presencia de R_a en la «ganancia» de (2.29) sugiere que la velocidad se puede controlar, para una tensión dada, disponiendo un reóstato en serie con la armadura. Otra posibilidad es poner un reóstato en serie con el devanado de campo, controlando así su fuerza magnetomotriz y con ella la velocidad.

Ejemplo. Un determinado motor de excitación en paralelo tiene una potencia nominal P_n (W) a la velocidad ω_n (r/min) y una resistencia de armadura R_a . Cuando se alimenta a tensión V_a (V) su consumo nominal es I (A) y su corriente de campo I_c (A). Si cuando está accionando su carga nominal, consistente en una fricción viscosa, se dispone una resistencia R (Ω) en serie con su armadura, ¿cuál es la velocidad de rotación que alcanza en régimen estacionario? Suponer que las pérdidas mecánicas permanecen constantes.

La velocidad de salida depende de E_g ($E_g = K_E\omega$) y ésta debe ser tal que la potencia teórica de salida ($E_g I_a$) permita mover la carga y sostenga las pérdidas mecánicas (P_{rot}). En la situación inicial se tiene

$$\begin{aligned}K_E &= E_g / \omega_n \\E_g &= V_a - I_a R_a \\I_a &= I - I_c \\P_{rot} &= E_g I_a - P_n \\P_n &= T_n \omega_n = F \omega_n^2\end{aligned}$$

De aquí se pueden obtener K_E , P_{rot} y F , que permanecen constantes al añadir R . En la nueva situación, $R'_a = R_a + R$, la velocidad pasará a ser ω y las ecuaciones son

$$\begin{aligned}\omega &= E_g' / K_E \\E_g' &= V_a - I_a' R'_a \\E_g' I_a' &= P_{rot} + F \omega^2\end{aligned}$$

De estas ecuaciones se obtiene

$$\omega^2 (F R'_a + K_E^2) - \omega V_a K_E + P_{rot} R'_a = 0$$

cuya resolución da dos valores. El más próximo a la velocidad previa es la respuesta.

Si, por ejemplo, $P_n = 10$ CV, $\omega_n = 1.200$ r/min, $V_a = 230$ V, $I = 42$ A, $I_c = 2$ A, $R_a = 0,25$ Ω y $R = 0,75$ Ω , se tiene inicialmente

$$\begin{aligned}E_g &= 230 - (42 - 2) 0,25 = 220 \text{ V} \\K_E &= 220 \times 60 / 1.200 \times 2\pi = 1,75 \text{ V} \cdot \text{s/rad} \\P_{rot} &= 220 \times 40 - 10 \times 745,7 = 1.343 \text{ W} \\F &= 7.457 / (40\pi)^2 = 0,47 \text{ N} \cdot \text{ms}\end{aligned}$$

Cuando se añaden los $0,75 \Omega$, la ecuación de la velocidad es

$$3,53\omega^2 - 402,7\omega + 1.343 = 0$$

cuyas raíces son 3,44 y 110,6. Esta última es la más próxima a la velocidad inicial y, por lo tanto, la velocidad final será $\omega = 110,6 \text{ rad/s} = 1.056 \text{ r/min}$.

— *Motores de imán permanente.* Son también motores de velocidad constante, pero de pequeña potencia (inferior a unos 75 W). Dado que no necesitan un aporte continuo de energía para crear el campo magnético, se calientan menos que los otros motores; esto es particularmente importante cuando el motor deba ser de pequeño tamaño (menos de 3 cm de diámetro). Su rendimiento es de un 15 a un 20 % mayor que el de los motores con excitación en paralelo. Tienen el riesgo de desmagnetización, que puede producirse si se introducen en un campo magnético externo, si la tensión aplicada a la armadura excede de la máxima especificada, o si dicha tensión se invierte de polaridad de forma repentina. Este último peligro se puede evitar mediante la inclusión de una resistencia en serie con el devanado. En la tabla 2.5 se presentan las características de un modelo comercial.

La relación par-velocidad es también una recta como en la figura 2.12a. Controlando la tensión de armadura V_a , se puede desplazar dicha característica, de forma paralela, siempre y cuando no se exceda del valor nominal de la corriente de armadura. Este mismo límite impide que se puedan obtener velocidades mayores de la nominal, bajo riesgo de quemar el motor.

En la figura 2.13 se presenta un modelo para el motor, que muestra sus dos «entradas»: la tensión de alimentación de la armadura y el par de carga, T_L (más la posible fricción estática T_f). La respuesta del sistema, velocidad del motor, puede obtenerse como superposición de la respuesta a cada una de las entradas [ecuaciones (2.28) y (2.29)].

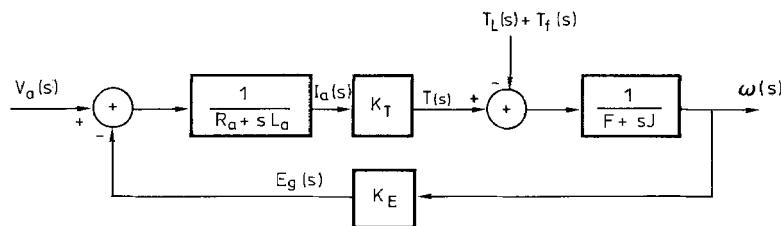


Figura 2.13 Modelo para un motor de corriente continua con excitación en paralelo (o de excitación independiente, o de imán permanente).

Ejemplo. Un determinado motor de imán permanente tiene las siguientes características:

$$\begin{aligned}
 K_T &= 0,024 \text{ N} \cdot \text{m/A} \\
 K_E &= 2,5 \text{ V/1.000 r/min} (= 0,024 \text{ V} \cdot \text{s/rad}) \\
 R_a &= 12,4 \Omega \\
 L_a &= 3,1 \text{ mH} \\
 J &= 1,8 \times 10^{-6} \text{ N} \cdot \text{m} \cdot \text{s}^2/\text{rad} \\
 F &= 1,01 \times 10^{-6} \text{ N} \cdot \text{m} \cdot \text{s}/\text{rad} \\
 T_f &= 3,5 \times 10^{-3} \text{ N} \cdot \text{m} \\
 T_{\max} &= 1,8 \times 10^{-2} \text{ N} \cdot \text{m} \\
 I_{\max} &= 0,75 \text{ A} \\
 \omega_{\max} &= 10.500 \text{ r/min (en vacío)}
 \end{aligned}$$

¿Cuál es su respuesta a un escalón de 1 V en la tensión aplicada a su armadura?

Según la ecuación (2.27a), la constante de tiempo del motor es

$$\tau = \frac{JR_a}{FR_a + K_T K_E} = \frac{1,8 \times 10^{-6} \times 12,4}{1,01 \times 10^{-6} \times 12,4 + 0,024 \times 0,024} = 38 \text{ ms}$$

La constante de tiempo eléctrica es

$$\tau_e = L_a/R_a = 3,1 \text{ mH}/12,4 \Omega = 0,25 \text{ ms}$$

Según la ecuación (2.27b), la constante del motor es

$$K_m = \frac{K_T}{R_a F_m + K_T K_E} = \frac{0,024}{12,4 \times 1,01 \cdot 10^{-6} + 0,024 \times 0,024} = 40,8 \text{ rad/V} \cdot \text{s}$$

Dado que $\tau_e \ll \tau$, se puede aproximar la función de transferencia para la respuesta de la velocidad a la tensión de la armadura, por la ecuación (2.26)

$$\frac{\omega(s)}{V_a(s)} = \frac{40,8}{0,038s + 1} \frac{\text{rad/s}}{\text{V}}$$

Para una entrada de un escalón de 1 V, la respuesta de la velocidad del motor viene dada por

$$\omega(t) = 40,8(1 - e^{t/0,038}) \text{ rad/s} = 390 (1 - e^{t/0,038}) \text{ r/min}$$

— *Motores con excitación independiente.* En servomotores (motores para servosistemas de velocidad o de posición), sobre todo de escasa potencia (fracción de 1 kW), se emplea a menudo un devanado independiente de la armadura, al que se aplica una tensión constante para crear un campo magnético constante. Para obtener la característica par-velocidad deseada, se puede controlar la tensión del devanado de campo o la de la armadura. Para obtener el máximo par-velocidad, se aplica al devanado de campo la tensión nominal; para un par dado, la velocidad se controla mediante la tensión de armadura. Para aumentar la velocidad, a costa de un menor par, se mantiene la tensión de armadura en su valor nominal y se reduce la tensión del devanado de campo.

— *Motores con excitación en serie.* En los motores con excitación serie, el campo de excitación es proporcional a la corriente de armadura pues ésta circula por los dos devanados. Se tiene entonces

$$E_g = K_E \omega = K_E I_a \omega \quad (2.30)$$

$$T = K_T I_a = K_T I_a^2 \quad (2.31)$$

donde K_E y K_T dependen sólo de parámetros constructivos, pero no de la corriente. Cuando se aplica una tensión V_a se cumple

$$V_a = E_g + I_a R_a = K_E^+ I_a \omega + I_a R_a = (T/K_T)^{1/2} (K_E^+ \omega + R_a) \quad (2.32)$$

Inicialmente E_g es nula pues la armadura no giraba, I_a es muy alta, y por consiguiente también lo es el par de arranque, que depende de su cuadrado. Este elevado par de arranque es la característica fundamental de este tipo de motores. Si la carga mecánica es elevada, entonces la velocidad de rotación es pequeña, así como la f.c.e.m., y por tanto la corriente es elevada; esto ocasiona un aumento del campo de excitación y con él el del par, que así puede hacer frente a la carga presente. En la figura 2.12b se muestra la relación teórica entre el par, la velocidad y la corriente.

La velocidad se puede controlar a través de la corriente por lo que si se alimenta a tensión constante, basta poner un reóstato en serie con los dos devanados. La regulación de velocidad es, sin embargo, peor que en los motores con excitación en paralelo.

Estos motores se emplean, por ejemplo, en aplicaciones de tracción (velocidad variable), en grúas, y en válvulas de acción rápida, donde es muy importante tener un par de arranque elevado. No deben emplearse nunca en situaciones donde la carga pueda llegar a ser muy pequeña pues la alta velocidad que alcanzan en vacío es peligrosa. Para limitar el valor de la corriente de entrada, que podría quemar los devanados, se dispone una resistencia no lineal en serie que limita la caída de tensión inicial en ellos, o bien una resistencia en paralelo y un interruptor que la cortocircuite una vez el motor ha alcanzado una velocidad suficiente para generar una f.c.e.m. apreciable.

Una variante de estos motores consiste en dividir el devanado de excitación en dos mitades, cada una arrollada en un sentido. Para cambiar el sentido de giro basta entonces un interruptor simple de dos posiciones, mientras los otros motores necesitan interruptores dobles de dos posiciones.

— *Motores con excitación compuesta.* El tercer devanado de los motores compuestos permite obtener unas características intermedias entre las de un motor con excitación en serie y uno paralelo (figura 2.12c). Si el tercer devanado está arrollado de forma que su flujo se sume al creado por el devanado de excitación, se aumenta el par de arranque. Si en cambio su flujo se resta, mejora la regulación de la velocidad.

2.3.4 Motores de alterna

2.3.4.1 Fundamento. Los motores de alterna se basan, al igual que los motores de continua, en la interacción entre dos dipolos magnéticos. Pero en este caso se trata de dos dipolos producidos por corrientes alternas que circulan una por una bobina devanada sobre un soporte magnético fijo, denominado estator, y otra por una pieza giratoria metálica denominada rotor, que puede tener o no uno o varios devanados a su alrededor.

Los motores de alterna pueden ser de tres tipos: de inducción, síncronos y universales. Cualquiera de ellos puede ser monofásico o polifásico. Las frecuencias

normales de alimentación son 50 Hz (60 Hz en EE.UU. y otros países) y 400 Hz (en sistemas compactos de aeronaves y buques).

2.3.4.2 Tipos y características

— *Motores de inducción.* Los motores de inducción consisten en un rotor de jaula de ardilla construido con barras de cobre, aluminio o ambas, unidas por sus extremos mediante anillos y montadas en un tambor cilíndrico, que gira bajo la acción de un campo magnético giratorio creado por la corriente alterna que circula por los devanados del estator (figura 2.14).

El giro del campo magnético se obtiene a base de desfasar las corrientes que circulan por cada devanado. En el caso de la figura 2.14 hay dos corrientes desfasadas 90° circulando por dos devanados perpendiculares entre sí. Cuando la corriente es máxima en uno, es nula en el otro y el campo tiene la dirección determinada por el primer devanado. Al cabo del tiempo correspondiente a un cuarto de ciclo más tarde, la corriente del segundo devanado alcanza su máximo, mientras que en el primero es nula; la dirección del campo es la determinada por el segundo devanado. Al cabo del siguiente cuarto de ciclo la corriente en el primer devanado alcanza de nuevo el valor máximo, pero ahora tiene sentido opuesto al del primer cuarto de ciclo por lo que el campo creado tiene también sentido opuesto. Lo mismo sucede con el segundo devanado un cuarto de ciclo más tarde.

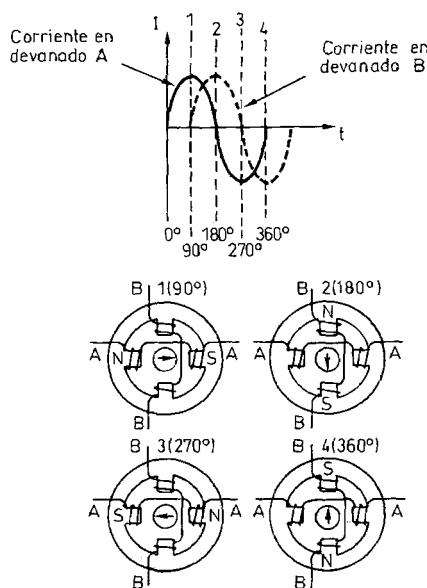


Figura 2.14 Principio de funcionamiento de un motor de inducción. El campo magnético producido por el estator, cuya dirección se ha indicado por una flecha dentro del rotor, es giratorio gracias al secuenciamiento de las corrientes en cada uno de los dos devanados.

El campo magnético del estator induce una corriente en el rotor (al que no se aplica ninguna corriente externa). A diferencia, pues, de los motores de continua donde la corriente se suministra al rotor mediante colector y escobillas, aquí la corriente del rotor (que es la que realiza el trabajo de salida) se induce desde el estator. De ahí el nombre de motores de inducción. Esta corriente inducida crea a su vez otro campo magnético que interacciona con el original: los polos del mismo signo se repelen y los de distinto signo se atraen. Conforme va girando el campo del estator, lo mismo hace el rotor. La velocidad de giro teórica (síncrona) ω_s es igual al número de cambios de sentido de la corriente por unidad de tiempo (dos por cada ciclo de la frecuencia de alimentación), dividido por el número de pares de «polos», p (2 en el caso de la figura 2.14),

$$\omega_s = \frac{(2f \text{ Hz}) (60 \text{ s/min})}{p} = \frac{120f}{p} \text{ r/min} \quad (2.33)$$

(Contrariamente a lo que pudiera sugerir la figura 2.14, en los motores de inducción no hay «polos» salientes, sino que ni el estator ni el rotor tienen salientes pronunciados; pero la corriente eléctrica que circula por cada devanado del estator crea un campo magnético que tiene, obviamente, 2 «polos»).

Ejemplo. ¿Cuál es la velocidad de giro teórica (síncrona) de un motor de inducción con 2 polos, conectado a la red de 50 Hz? ¿Y conectado a la red de 60 Hz?

A 50 Hz,

$$\omega_s = \frac{120 \times 50}{2} = 3.000 \text{ r/min}$$

A 60 Hz,

$$\omega_s = \frac{120 \times 60}{2} = 3.600 \text{ r/min}$$

La velocidad real del rotor cuando se le aplica una carga mecánica es inferior a la teórica, en un porcentaje que depende precisamente de la carga. Si la velocidad del rotor fuera igual a la del campo, nunca cortaría las líneas del campo magnético y no produciría par alguno. Si el rotor se retrasa (se «desliza»), sí que corta las líneas del campo y produce un par; cuanto más se retrase, mayor es el par. Para una velocidad de rotación ω_r , se define la velocidad de deslizamiento como

$$\omega_d = \omega_s - \omega_r \quad (2.34)$$

y el deslizamiento como

$$d = \frac{\omega_s - \omega_r}{\omega_s} \quad (2.35)$$

66 Sensores y actuadores

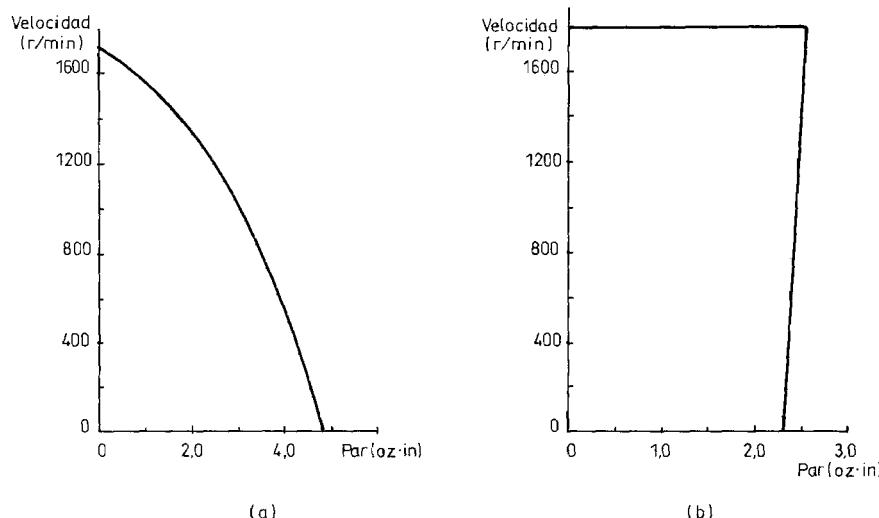


Figura 2.15. Característica velocidad-par para motores de alterna: (a) De inducción. (b) Síncrono (con histéresis). (Documentación TRW Globe Motors.) [1 oz · in = 72 g · cm.]

La característica velocidad-par deseada se puede obtener al diseñar el motor controlando la conductividad de las barras del rotor. En la figura 2.15a se presenta dicha característica para un familia de motores concreta. Para un motor determinado, se puede variar la velocidad controlando la frecuencia de alimentación (que no puede ser entonces directamente la de la red eléctrica).

Cuando los devanados del estator se alimentan a partir de una tensión alterna única (una sola fase), un método para obtener dos corrientes desfasadas consiste en conectar los dos devanados en paralelo pero añadiendo un condensador en serie con uno de ellos. En los motores de potencia elevada, una vez el rotor alcanza una velocidad próxima a la de régimen, dicho condensador (y el devanado correspondiente) se desconecta mediante un interruptor centrífugo. Si la tensión de alimentación disponible es trifásica (tres tensiones desfasadas 120° eléctricos), entonces se disponen en el estator tres pares de polos en direcciones a 120° una de otra.

— **Motores síncronos.** En los motores síncronos hay un estator como en los motores de inducción, pero en cambio el campo magnético del rotor se produce mediante un devanado alimentado con corriente continua y un sistema de commutación similar al de los motores de continua (colector y escobillas). Para el arranque se disponen en el rotor barras de cobre como en un motor de inducción; una vez su velocidad es próxima a la de régimen, se aplica corriente continua al rotor. El campo que crea esta corriente se acopla con el del estator, de forma que el rotor gira a la frecuencia de alimentación del estator (suponiendo un solo par de polos). Las barras de la jaula de ardilla giran en sincronismo con esta frecuencia por lo que no se induce tensión alguna en ellas. El resultado es un giro en sincronismo

con la frecuencia de red, esencialmente constante. Por esta propiedad se emplean en relojes y en contadores. Se usan también en periféricos de ordenador y en compresores.

Otra posibilidad para el arranque es construir el rotor con una aleación que presente una histéresis magnética muy pronunciada. En la figura 2.15b se muestra la característica velocidad-par de un motor de este tipo.

Cuando la potencia deseada es de hasta unos pocos kilovatios, se puede emplear un imán permanente como rotor, en vez de una armadura alimentada con corriente continua. Se dice entonces que se trata de un «motor de continua sin escobillas» («brushless-dc motors»). Como imán permanente se emplea un material cerámico (para potencias entre 25 y 900 W), alnico (para potencias de 20 a 280 W, o tierras raras —samario/cobalto— (para potencias de 25 a 6.000 W). Para generar un campo magnético giratorio que esté a 90° (eléctricos) respecto al rotor, la posición de éste se detecta mediante fototransistores, sensores de efecto Hall, o sensores electromagnéticos, y se activa en consecuencia el devanado que corresponda en el estator. Hay modelos en los que el estator rodea al rotor, mientras que en otros es el rotor el que rodea al estator. Dado que no hay contactos móviles, no tienen problemas de desgaste ni arcos en las escobillas, por lo que gozan de alta fiabilidad. Se usan, por ejemplo, para el posicionamiento de cabezales en memorias de disco y en grabadores de video.

— *Motores universales.* Consisten en un motor de continua con excitación serie alimentado con corriente alterna. Como a cada semiciclo cambian tanto el sentido del campo de excitación como el de la corriente en la armadura, el giro es siempre en el mismo sentido. Para evitar las pérdidas por calentamiento en el armazón del estator y del rotor, ambos son laminados. Se emplean en aplicaciones de baja potencia donde no sea importante tener una velocidad constante, y en cambio sí lo sea tener poco peso y un par alto; por ejemplo, en ventiladores, aspiradoras, taladeros, molinillos, trituradoras, etc.

2.3.5 Motores de paso a paso

2.3.5.1 Fundamento. En un motor de paso a paso cada vuelta del rotor se completa mediante la sucesión de pasos o saltos discretos, todos ellos de igual amplitud, denominados paso angular o ángulo incremental. La posición del rotor al final de cada paso es estable, de manera que permanece en ella si no se envía una excitación adicional en forma de impulso de tensión o corriente. El movimiento del rotor no es, pues, continuo sino a saltos provocados por la alimentación secuencial de las bobinas del estator, denominadas «fases». Cada fase está devanada sobre dos dientes diametralmente opuestos o sobre varios dientes equidistantes. La velocidad de rotación depende del número de pasos de cada vuelta y de la frecuencia de los impulsos de excitación. El motor se alimenta con corriente continua y mediante circuitería lógica adicional se consigue la secuencia de impulsos necesaria para las fases del estator. El sentido de giro se controla mediante la secuencia de alimentación de las fases.

Ejemplo. Se dispone de un motor de paso a paso que se desplaza 15° a cada impulso. Si se desea que gire a 300 r/min, ¿cuál debe ser la frecuencia de los impulsos de entrada?

$$\omega = \frac{15^\circ}{360^\circ} f$$

$$f = 24\omega = 7.200 \text{ impulsos/min} = 120 \text{ impulsos/s}$$

La figura 2.16a describe gráficamente el funcionamiento de un motor de paso a paso. Se trata de un modelo (hipotético) con un paso de 90° y un imán permanente como rotor. Una vez el rotor está en una posición de equilibrio, cuando llega un impulso y cambia la dirección de una de las corrientes del estator, la polaridad del electroimán correspondiente se invierte, y como resultado las fuerzas de repulsión y atracción entre polos desplazan el rotor a la nueva posición de equilibrio, que está a 90° de la anterior. Un nuevo impulso cambia la polaridad del otro electroimán, y el rotor gira otros 90° , y así sucesivamente.

En los modelos reales el rotor no es necesariamente un imán permanente. Puede ser también un material magnético con un número de «dientes» distinto al número de polos del estator, tal como muestra la figura 2.16b. De esta forma, estator y rotor nunca pueden estar perfectamente alineados, de manera que si en

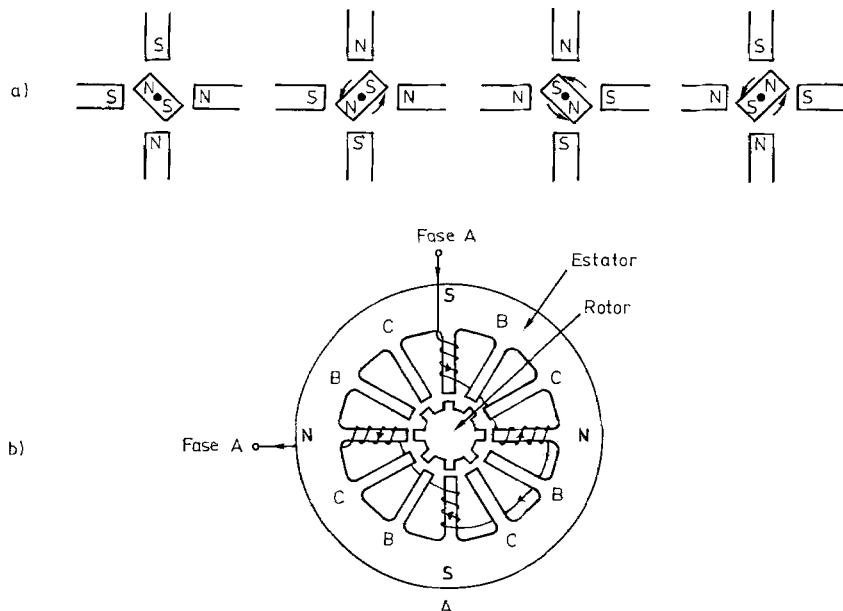


Figura 2.16 (a) Principio de funcionamiento de un motor de paso a paso. (b) Sección transversal de un modelo con 8 dientes en el rotor y 12 polos en el estator; en la posición mostrada, el rotor está alineado con los polos A; el siguiente impulso alinearán el rotor con los polos B, y el siguiente con los polos C. Para más claridad, sólo se muestra el devanado de los polos A. (Documentación Moore Reed Company Ltd.)

una posición hay unos cuantos polos y dientes que están encarados, al enviar un impulso que activa los otros polos y desactiva los anteriores, el rotor avanza a una nueva posición de equilibrio.

Si la frecuencia de los impulsos de alimentación es suficientemente lenta, se puede apreciar que al pasar de una posición a la siguiente hay una serie de oscilaciones del rotor antes de alcanzar la posición final. Una forma de amortiguarlas es reduciendo la velocidad de los flancos de los impulsos enviados a las fases, de forma que por un breve tiempo dos de ellas tengan alimentación. Otro método de amortiguamiento es aumentar las pérdidas por histéresis en el rotor, eligiendo el material adecuado, pero esto reduce también el rendimiento.

Si la frecuencia de los impulsos de alimentación es suficientemente alta, llega un punto en el que se presenta un impulso justo después de que el rotor pase por primera vez por su posición de equilibrio. Entonces el rotor gira continuamente, sin detención apreciable en ninguna posición. En este caso, para parar el motor o para invertir su sentido de rotación, hay que reducir previamente la frecuencia hasta llevarlo a la zona de funcionamiento paso a paso.

Comparados con los otros tipos de motores, los de paso a paso no requieren realimentación para obtener un posicionamiento preciso; basta contar el número de impulsos que se les envía. Además pueden girar de forma continua o con velocidad variable, como motores síncronos o asíncronos, se pueden sincronizar varios de ellos entre sí, y aceptan secuencias de movimiento complejas. Su interfaz con circuitos digitales es muy simple, y de ahí su amplio uso actual en periféricos de ordenador, robots, maquinaria textil, y otras muchas aplicaciones.

2.3.5.2 Tipos de motores de paso a paso. Los motores de paso a paso se clasifican de acuerdo con el tipo de rotor. Se habla así de motores de imán permanente, motores de reluctancia variable y motores híbridos; hay también otros tipos especiales. En la tabla 2.6 se presentan algunas características de modelos comerciales de cada uno de los tres tipos principales.

— *Motores de imán permanente.* Su rotor es un imán permanente magnetizado en dirección radial. El estator tiene 2 o 4 grupos de bobinas, y hay 4 pasos

Tabla 2.6 Algunas características de los motores de paso a paso modelos 20-875-100 (Crouzet) —de imán permanente—, 20 MS 106 (Moore Reed) —de reluctancia variable—, y 34 MS 111 (Moore Reed) —híbrido—.

	Imán permanente 20-875-100	Reluctancia variable 20 MS 106	Híbrido 34 MS 111
Paso angular	90°	5°	1,8°
Resistencia (Ω /fase)	10	14	1,9
Inductancia (mH/fase)	—	21	5,4
Inercia rotor ($\text{g} \cdot \text{cm}^2$)	60	24	650
Par estático ($\text{g} \cdot \text{cm}$)	2.400	3.200	13.000
Par dinámico ($\text{g} \cdot \text{cm}$)	1.400	1.600	10.000
Frecuencia máxima reversible (pasos/s)	90 a 200	280	600

por vuelta. Un mayor número de bobinas complicaría la electrónica y, al requerir más hilo de cobre, aumentaría el tamaño del motor. Presentan un par elevado, un amortiguamiento interno importante, elevada inercia propia y trabajan a bajas frecuencias. La curva par-frecuencia se puede aproximar por una línea recta.

El circuito eléctrico equivalente para cada fase consiste en una resistencia en serie con una inductancia y una fuerza contraelectromotriz proporcional a la velocidad de giro,

$$E_g = K_E \omega \quad (2.36)$$

donde K_E es la constante de tensión del motor.

En términos generales, los motores de imán permanente ofrecen una potencia de salida elevada, alto rendimiento y un buen amortiguamiento (apartado 2.3.5.3).

— *Motores de reluctancia variable*. Su rotor es de hierro dulce laminado, con varios dientes en dirección radial, mientras que el estator tiene un número de polos diferente, también en dirección radial (figura 2.16b). Si el número de fases del estator es q y su número de polos es N_s , entonces el número de dientes del rotor, N_r , se suele elegir como $N_r = N_s \pm (N_s/q)$. En el caso de la figura 2.16b, $N_s = 12$, $q = 3$ y $N_r = 8$; el paso angular del estator es $360^\circ/12 = 30^\circ$, mientras que el paso angular del rotor es $360^\circ/8 = 45^\circ$, y el paso angular del motor es de $45^\circ - 30^\circ = 15^\circ$.

Al aplicar un impulso de corriente i_A a la fase A del estator, el rotor (hierro) se acerca al electroimán para disminuir el entrehierro, y con ello la reluctancia magnética en el circuito, y así facilitar el paso del flujo magnético. De ahí el nombre de motores de «reluctancia variable». Para variaciones pequeñas del ángulo de desviación θ , el par T que desplaza al rotor es

$$T = \frac{1}{2} i_A^2 \frac{dL}{d\theta} \quad (2.37)$$

donde L es la inductancia de la fase, que es función del ángulo θ pues $L = n^2/R(\theta)$ y la reluctancia $R(\theta)$ es obviamente función de θ . Para las posiciones de equilibrio, $\theta = 0$ y $T = 0$. El paso angular es

$$\frac{360^\circ}{qN_r} \quad (2.38)$$

Para aumentar el par al máximo, el entrehierro se hace muy pequeño (unos 0,05mm). Los pasos angulares obtenidos son muy diversos: 30° , 15° , $7,5^\circ$, 6° , etc. La curva par-frecuencia para una inercia dada no es recta, sino que presenta anomalías hacia las bajas frecuencias. Su par estático es doble del par dinámico. Como la magnetización residual del hierro dulce es prácticamente nula, el par ejercido en ausencia de alimentación es nulo. Su velocidad de giro llega hasta unos 1.200 pasos/s.

El circuito eléctrico equivalente para una fase cualquiera A se puede obtener considerando que cada fase tendrá una resistencia R_A y una inductancia L_A . Si el flujo abarcado por el devanado es Φ_A , al aplicar una tensión v_A tendremos

$$v_A = i_A R_A + \frac{d\Phi_A}{dt} \quad (2.39)$$

El flujo puede expresarse como

$$\Phi_A = L_A i_A \quad (2.40)$$

de manera que (2.39) se convierte en

$$v_A = i_A R_A + L_A \frac{di_A}{dt} + i_A \frac{dL_A}{dt} \quad (2.41)$$

Si la velocidad de rotación es constante, $\omega = d\theta/dt$ y queda finalmente

$$v_A = i_A R_A + L_A \frac{di_A}{dt} + \omega i_A \frac{dL_A}{d\theta} \quad (2.42)$$

donde podemos interpretar que la fuerza contraelectromotriz inducida en la fase es

$$E_A = \omega i_A \frac{dL_A}{d\theta} \quad (2.43)$$

En términos generales, los motores de reluctancia variable ofrecen menor potencia de salida, menor rendimiento y menor amortiguamiento que los motores de imán permanente. Por contra, son de construcción más simple, ofrecen velocidades de giro más altas (para cargas pequeñas) y su rotor tiene menos inercia.

— **Motores híbridos.** Son una combinación de los dos tipos anteriores. Se denominan también motores de inductancia síncrona. Su estator consta de varias bobinas (ocho, en general), mientras que su rotor consiste en un imán cilíndrico magnetizado axialmente (en la dirección del eje del motor), dispuesto entre dos piezas de hierro dulce laminado que tienen varios dientes, en número ligeramente distinto al de bobinas del estator (figura 2.17). Ofrecen ángulos de paso muy pequeños, un par elevado y la posibilidad de funcionar a frecuencias muy elevadas. El circuito eléctrico equivalente para cada una de sus fases es el mismo que para los motores de paso a paso de continua.

2.3.5.3 Características de los motores de paso a paso. Distinguimos entre las características estáticas (motor parado) y las características dinámicas. Cuando el motor está parado, puede que esté alimentado o no. Si está alimen-

tado y no se aplican impulsos al estator, el par ejercido por el rotor se denomina «par de retención» (holding torque). Su valor pasa por un máximo en los puntos equidistantes de las posiciones estables. La presencia de este par obvia el uso de un freno. Si el motor no está alimentado, entonces el par máximo ejercido por el rotor se denomina «par de detención» (detent torque); en los motores de reluctancia variable es nulo, por lo que el rotor gira libremente; en los motores de imán permanente este par resistente es máximo entre las posiciones de equilibrio.

La principal característica dinámica es el par en función de la frecuencia de los impulsos de excitación. El par no es constante durante cada recorrido, pero su variación es la misma durante cada paso. En las curvas par-frecuencia se señalan dos puntos: el par de carga máximo al que el motor es capaz de arrancar o de parar sin perder un paso, para una velocidad de rotación dada (pull-in rate); y el par de carga para el que el motor pierde el sincronismo cuando hace girar una carga de una determinada inercia a una velocidad dada (pull-out rate).

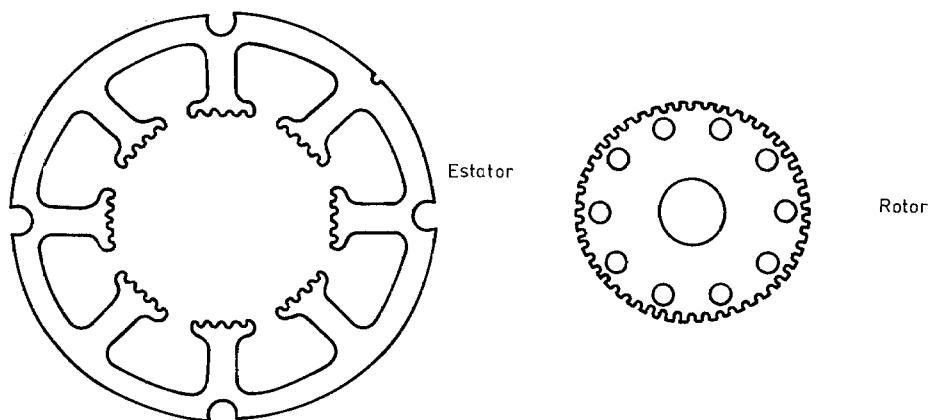


Figura 2.17 Motor de paso a paso híbrido; para mayor claridad, el rotor se muestra fuera de su alojamiento. (Documentación Moore Reed Company Ltd.)

Otras características dinámicas son: la velocidad máxima de rotación (maximum slew rate), la máxima velocidad reversible (maximum reversible rate), la precisión del paso (step angle error), el tiempo de establecimiento (settling time), y el rebasamiento (overshoot).

La velocidad máxima de rotación es aquella a la que el motor en vacío no pierde el sincronismo. La máxima velocidad reversible es aquella a la que el motor es capaz de invertir su sentido de rotación sin perder el sincronismo. La precisión del paso es la tolerancia en la posición, es decir, el error total introducido por el motor en un único paso; no es un error acumulativo, se expresa en tanto por ciento, y suele ser inferior al 5 % del paso angular. El tiempo de establecimiento es el tiempo transcurrido desde que se aplica una señal de mandato hasta que el eje alcanza su posición de reposo. El rebasamiento es el ángulo de rotación girado por el eje más allá de la que es finalmente su posición de reposo.

2.4 ACTUADORES ELECTROHIDRÁULICOS Y ELECTRONEUMÁTICOS

Los actuadores electromecánicos tienen una doble limitación. Por una parte, tal como su nombre indica, a su salida ofrecen sólo acciones mecánicas (fuerza, par, posición, velocidad,...), mientras que el proceso o sistema a controlar puede requerir una acción distinta, por ejemplo térmica, o la variación del caudal de un fluido. El elemento de control final no puede ser entonces un relé, solenoide o motor, sino que, en los ejemplos anteriores, debe ser respectivamente un calefactor-refrigerador y una válvula de caudal.

Por otra parte, la relación par/masa que se puede obtener con un motor eléctrico viene limitada por la saturación que, para una intensidad de campo magnético más o menos alta, experimenta cualquier material ferromagnético (el hierro, por ejemplo, empieza a saturarse a partir de unos 1,6 T), y por la máxima densidad de corriente que acepta el cobre para no tener un calentamiento excesivo (de 2 a 8 A/mm²).

Mediante actuadores hidráulicos y neumáticos se pueden obtener fácilmente fuerzas y pares de fuerza con potencia muy elevada. Ambos sistemas emplean un fluido a alta presión (aceite y aire, respectivamente) y son frecuentes bien como elementos finales en el lazo de control, bien como actuadores para activar elementos finales, como por ejemplo válvulas. Sin embargo, el procesador del sistema sigue siendo electrónico, por lo que hace falta una conversión de las señales eléctricas en acciones neumáticas o hidráulicas.

2.4.1 Actuadores electrohidráulicos

La figura 2.18a es el esquema de un sistema de control hidráulico. Para entender la necesidad de sus distintos elementos conviene examinar primero el funcionamiento del actuador hidráulico. La figura 2.18b, por ejemplo, representa la estructura de un actuador lineal basado en un pistón y un cilindro: el caudal Q_2 de fluido de entrada a presión p_2 provoca un desplazamiento del pistón (y una cierta compresión del fluido), que hace salir un cierto caudal Q_1 a presión p_1 . Si el área del pistón es A , la fuerza ejercida es

$$F = A(p_2 - p_1) \quad (2.44)$$

El motor hidráulico necesita, pues, una admisión y una expulsión de fluido con una determinada presión y caudal. Los elementos capaces de controlar un caudal o una presión, se denominan válvulas. Una válvula para control de caudal consiste en una restricción controlable instalada en un conducto. Consta de: un elemento capaz de variar la apertura de la válvula; un motor o actuador que convierte una señal eléctrica de control en un movimiento; y un enlace mecánico entre los dos elementos anteriores.

En la figura 2.18c se muestra el esquema de una válvula basada en un cilindro y varios pistones unidos a un vástago accionado por un solenoide (para tener una

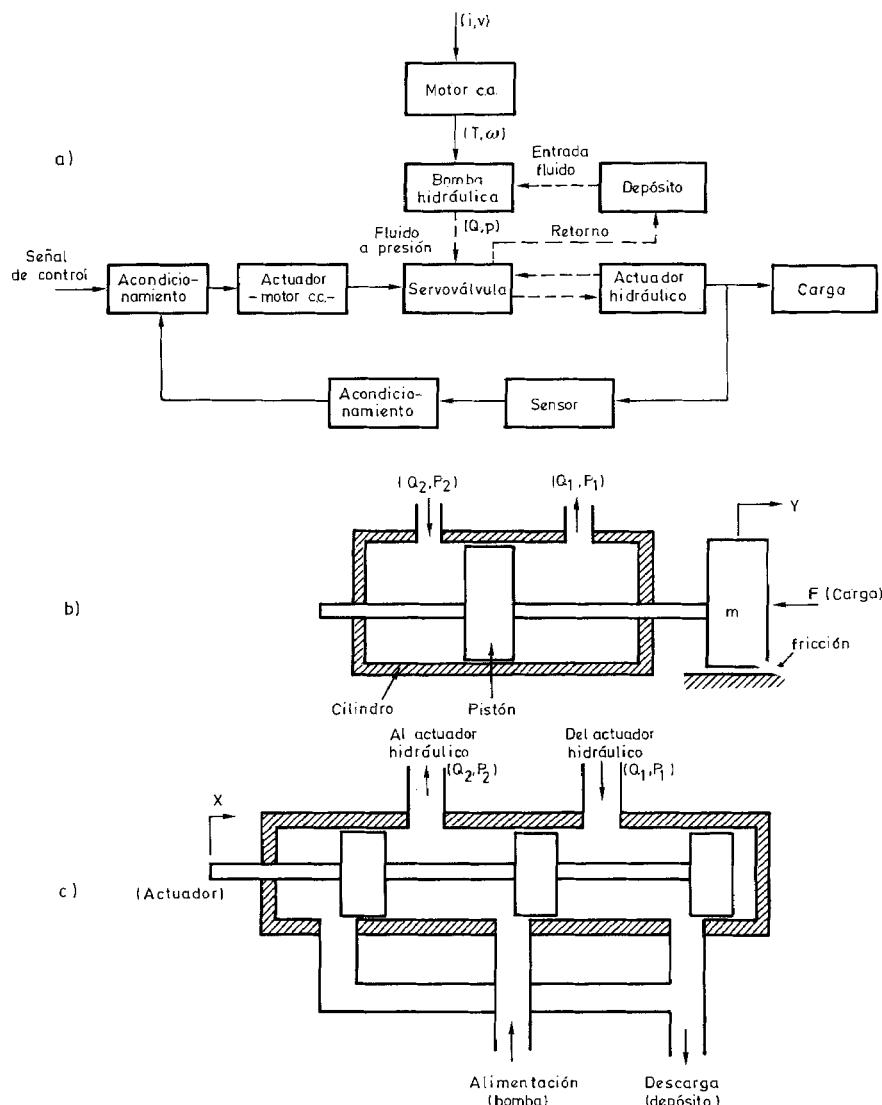


Figura 2.18 a) Esquema de un sistema de control hidráulico. b) Estructura de un actuador hidráulico que produce un desplazamiento lineal a su salida. c) Esquema de una válvula de caudal accionada por un actuador que desplaza el vástago linealmente.

acción todo-nada) o un motor que produzca un desplazamiento lineal. Dado que tiene cuatro entradas-salidas de fluido, se denomina válvula de cuatro vías. En el presente ejemplo, el caudal Q_2 hacia el actuador aumenta con el desplazamiento x y se reduce al aumentar la presión p_2 . El caudal Q_1 desde el actuador aumenta al hacerlo x y la presión p_1 . Si se emplea una realimentación de la posición

o velocidad de salida final, como en el caso de la figura 2.18a, se denomina servoválvula.

El fluido a alta presión cuyo caudal es regulado por la válvula lo suministra una bomba hidráulica. Ésta puede considerarse como un actuador hidráulico pero funcionando al revés: el desplazamiento, por ejemplo, de unos pistones accionados por un motor eléctrico (de alterna), provoca un aumento de la presión del fluido admitido desde un depósito donde está a baja presión (por ejemplo la atmosférica). Se obtienen presiones de hasta 5.000 psi (1 psi = 6.894,76 kg/m · s²). El fluido que la (servo)válvula no dirige hacia el actuador hidráulico, se vierte en dicho depósito de manera que no se pierde. El suministro de fluido a alta presión puede emplearse simultáneamente en varias servoválvulas que realicen distintas tareas de control.

Los actuadores hidráulicos son capaces de producir una gran fuerza o par, por lo que son muy frecuentes en maquinaria pesada. Por su gran rapidez, robustez, alta relación potencia-peso y fiabilidad, se emplean en aeronaves (control de aletas, trenes de aterrizaje) y en sistemas críticos, por ejemplo para control de dirección y frenado de vehículos.

2.4.2 Actuadores electroneumáticos

Los actuadores neumáticos se basan también en un motor (de aire) y una válvula. Un sistema de control neumático tiene una estructura similar a uno hidráulico (figura 2.18) con bomba (neumática) —compresor—, servoválvula y motor, pero con dos diferencias importantes:

1. El fluido que se emplea es aire, que es mucho más compresible que los distintos tipos de aceite empleados en sistemas hidráulicos.
2. No hay depósito de fluido sino que la bomba toma el aire de la atmósfera y la válvula descarga directamente a la atmósfera.

La compresibilidad del aire limita la máxima potencia que se puede obtener, pero el coste del fluido es obviamente mucho menor que en los sistemas hidráulicos.

En la figura 2.19 se muestra un actuador neumático basado en un diafragma y un muelle. Si el diafragma tiene un área A , la fuerza ejercida viene dada también por (2.44). En la figura 2.19a se muestra la posición del actuador cuando la presión de entrada es baja (la presión al otro lado del diafragma es siempre la atmosférica). El muelle mantiene al diafragma en su posición. Cuando la presión de entrada es alta (figura 2.19b), se vence la fuerza del muelle y se desplaza el diafragma, arrastrando el vástagos. Dado que la fuerza que ejerce el muelle es proporcional a su compresión, $F = k \cdot \Delta x$, el desplazamiento del vástagos será

$$\Delta x = \frac{A(p_2 - p_1)}{k} \quad (2.45)$$

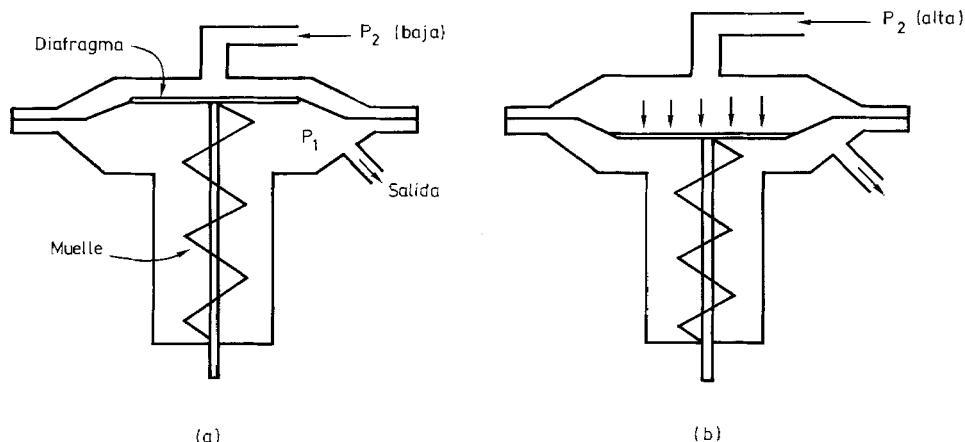


Figura 2.19 Actuador neumático directo basado en diafragma y muelle. Posición del vástago de salida, (a) cuando la entrada es una presión baja, (b) cuando la entrada es una presión alta.

Ejemplo. Para abrir una determinada válvula se necesita una fuerza de 500 N y se dispone de una presión de 100 kPa. Calcular el diámetro del diafragma de un actuador que permita abrir dicha válvula.

$$A = \frac{F}{\Delta P} = \frac{500 \text{ N}}{10^5 \text{ N/m}^2} = 50 \text{ cm}^2$$

$$d = (4A)^{1/2} \text{ cm}/\pi \approx 8 \text{ cm}$$

— **Convertidor electroneumático.** Además de su capacidad de activar directamente válvulas u otros dispositivos de potencia elevada, las señales neumáticas permiten realizar funciones de control de complejidad media, y también acciones de ajuste fino. Por ello su uso es muy frecuente en la industria. La señal neumática es una presión en el margen de 3 a 15 psi («pound square inch», libra por pulgada cuadrada, lb/in²; es una unidad inglesa pero su uso es tan frecuente que no se suele convertir al Sistema Internacional; el margen equivalente es de unos 20 a 100 kPa).

Por otra parte, la transmisión de señales analógicas a distancias del orden de metros se suele hacer en forma de corriente en el margen de 4-20 mA. En el elemento neumático, dicha corriente hay que convertirla en una señal de presión de 3-15 psi, y para ello se emplea un convertidor corriente/presión (I/P). En la figura 2.20 se muestra el esquema de un convertidor I/P basado en un mecanismo tobera-lengüeta en el que la posición de la lengüeta está controlada por un solenoide activado por la señal eléctrica. Los muelles sirven para calibrar los valores extremos del margen. El sistema neumático se alimenta con una presión de unos 20 psi y la presión de salida depende de la pérdida de aire en la tobera, que depende a su vez de la distancia entre la tobera y la lengüeta. Cuando ésta obtura to-

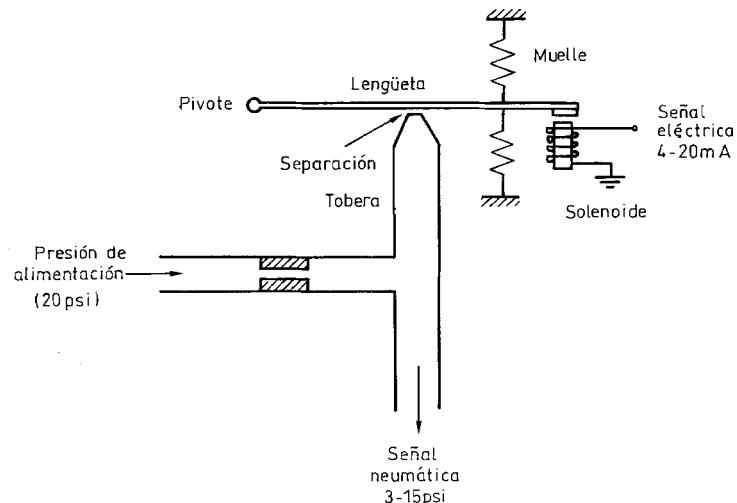


Figura 2.20 Esquema de un convertidor corriente-presión (I/P) basado en una tobera y una lengüeta. La presión del aire de salida depende de la separación entre la tobera y la lengüeta.

talmente la tobera, la presión de salida es igual a la de entrada. Cuando la lengüeta se separa de la tobera, la presión de salida decrece rápidamente.

2.5 REFRIGERADORES Y CALEFACTORES

2.5.1 Refrigeradores

La extracción de calor de un sistema, cuando se dispone de poco espacio o cuando se desea alcanzar una temperatura inferior a la del ambiente, se realiza mediante refrigeradores basados en el efecto Peltier. Este es un efecto termoeléctrico reversible que consiste en la absorción o cesión de calor en la unión entre dos materiales distintos cuando circula una corriente eléctrica a través de dicha unión (figura 2.21). La absorción o cesión dependen del sentido de la corriente y de la naturaleza de los materiales. La cantidad de calor cedida o absorbida en cada unión es proporcional a la corriente,

$$dQ_P = \pm \pi_{AB} I dt \quad (2.46)$$

o

$$q_P = \pm \pi_{AB} I \text{ (W)} \quad (2.47)$$

donde π_{AB} es el coeficiente Peltier para el par de materiales (A, B) considerado, a la temperatura de la unión. (Dado que su unidad es el voltio, a veces se denomina «tensión Peltier».)

Al mismo tiempo, al haber dos uniones a temperatura distinta en el circuito de

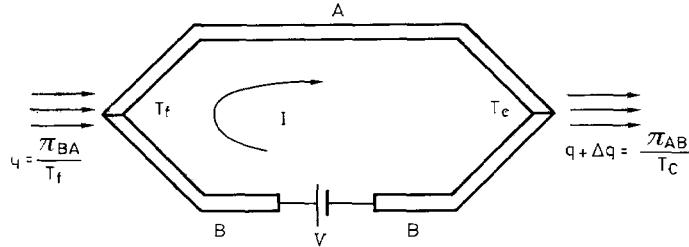


Figura 2.21 Efecto Peltier en un circuito de materiales distintos.

la figura 2.21 aparece una fuerza termoelectromotriz E_S por efecto Seebeck, que es proporcional a la diferencia de temperaturas entre las uniones,

$$dE_S = \pm \alpha_{AB} dT \quad (2.48)$$

donde α_{AB} es el coeficiente Seebeck. Se demuestra que $\pi_{AB} = \alpha_{AB}T$, donde T es la temperatura absoluta de la unión.

Además del efecto Peltier, en el circuito se producirá calor por efecto Joule,

$$q_J = I^2 R \text{ (W)} \quad (2.49)$$

y se tendrá una conducción de calor desde una unión a la otra, según la ley de Fourier,

$$q_F = \frac{kA}{L} \Delta T \text{ (W)} \quad (2.50)$$

donde k es la conductividad térmica ($\text{W/m } ^\circ\text{C}$), A es la sección transversal del circuito y L su longitud.

El calor neto q absorbido en la unión a temperatura fría es la diferencia entre el calor que absorbe por efecto Peltier, y el calor liberado por efecto Joule más el que llega a la unión por conducción. Se demuestra que es [10],

$$q = \alpha IT_f - \frac{1}{2} I^2 R - K \Delta T \quad (2.51)$$

donde $\alpha = \alpha_{AB} = |\alpha_A| + |\alpha_B|$, R es la resistencia eléctrica del circuito formado por los dos metales (en ausencia de uniones), K es la conductancia térmica, $K = kA/L$, y $\Delta T = T_c - T_f$.

La tensión V aplicada al circuito para que circule una corriente I debe ser igual a la suma de las tensiones Seebeck y la caída óhmica,

$$V = \alpha \Delta T + IR \quad (2.52)$$

La potencia aplicada será entonces

$$P = VI = I(\alpha\Delta T + IR) \quad (2.53)$$

El calor cedido en la unión caliente será $q + P$.

El rendimiento del elemento (o «par» como suele designarse) es el cociente entre el calor liberado q y la potencia P requerida para obtener dicha liberación de calor,

$$\eta = \frac{q}{P} = \frac{\alpha IT_f - I^2 R/2 - K\Delta T}{I(\alpha\Delta T + IR)} \quad (2.54)$$

Se plantean entonces dos posibles alternativas para el diseño: obtener la máxima capacidad de refrigeración (liberación de calor) u obtener el máximo rendimiento.

— *Diseño para obtener la máxima refrigeración.* Para determinar la corriente que da la máxima refrigeración, basta buscar el máximo de q respecto a I en (2.51). Se obtiene

$$I_m = \frac{\alpha T_f}{R} \quad (2.55)$$

Si la unión fría se aísla térmicamente, al circular una corriente I_m se obtendrá la máxima diferencia de temperaturas entre uniones. Haciendo $q_m = q(I_m) = 0$ en (2.51), se obtiene que dicha diferencia máxima es

$$\Delta T_m = \frac{\alpha^2 T_f^2}{2KR} \quad (2.56)$$

de donde se ve que la máxima diferencia de temperaturas se puede hacer grande a base de minimizar el producto KR . Si el valor óptimo de KR se designa por ϕ , se puede definir un factor de mérito z para los materiales,

$$z = \frac{\alpha^2}{\phi} \quad (2.57)$$

La máxima diferencia de temperaturas puede expresarse entonces como

$$\Delta T_m = \frac{1}{2} z T_f^2 \quad (2.58)$$

donde puede verse que ΔT_m es tanto mayor cuanto más alta sea la temperatura de la unión fría y cuanto mayor sea el factor de mérito. En la tabla 2.7 se presentan algunos parámetros de un par de uso frecuente: telururo de bismuto p y n .

Tabla 2.7 Algunos parámetros de una determinada célula Peltier basada en telururo de bismuto *n* (material A) y *p* (material B).

Coeficiente Seebeck <i>A</i>	$\alpha_A = 230 \mu\text{V}/^\circ\text{C}$
Coeficiente Seebeck <i>B</i>	$\alpha_B = -210 \mu\text{V}/^\circ\text{C}$
Coeficiente Seebeck <i>AB</i>	$\alpha_{AB} = 440 \mu\text{V}/^\circ\text{C}$
Conductancia térmica	$K = 36,4 \text{ mW}/^\circ\text{C}$
Factor de mérito	$z = 0,00308/\text{K}$
Resistencia	$R = 1,73 \text{ m}\Omega$

Ejemplo. Se dispone de un par consistente en telururo de bismuto *p* y *n* (tabla 2.7). Determinar cuál es la máxima diferencia de temperaturas entre uniones que se puede conseguir cuando la unión fría se mantiene a 300 K, cuál es el valor de la corriente necesaria para ello, y la potencia eléctrica consumida. Deducir el valor del factor de mérito *z* para dicho par.

La máxima diferencia de temperaturas viene dada por (2.56),

$$\Delta T_m = \frac{\alpha^2 T_f^2}{2KR} = \frac{(440 \times 10^{-6})^2 (300)^2}{2 \times 36,4 \times 10^{-3} \times 1,73 \times 10^{-3}} = 138 \text{ }^\circ\text{C}$$

La corriente necesaria viene dada por (2.55),

$$I_m = \frac{\alpha T_f}{R} = \frac{440 \times 10^{-6} \times 300}{1,73 \times 10^{-3}} = 76,3 \text{ A}$$

La potencia eléctrica consumida viene dada por (2.53),

$$P = VI = I(\alpha \Delta T + IR) = 76,3 (440 \times 10^{-6} \times 138 + 76,3 \times 1,73 \times 10^{-3}) = 14,7 \text{ W}$$

El valor del factor de mérito puede deducirse de (2.58),

$$z = 2\Delta T_m / T_f^2 = 0,00307$$

que se aproxima bien al valor dado en la tabla 2.7.

Ahora bien, cuando se obtiene la máxima diferencia de temperaturas el calor neto extraído es nulo: el efecto Peltier justo compensa el efecto Joule y el calor conducido hasta la unión. Si, en cambio, la diferencia de temperaturas se mantiene nula, el valor I_m de (2.55) dará la máxima refrigeración. A partir de (2.51),

$$q_m = \alpha I_m T_f - \frac{1}{2} I_m^2 R \quad (2.59)$$

Ejemplo. Para el par de la tabla 2.7, determinar cuál es la potencia extraída cuando ambas uniones están a 300 K y circulan corrientes, respectivamente, de 76,3 A, 50 A y 100 A.

Aplicando directamente (2.51) con $I = 76,3 \text{ A}$ y $\Delta T = 0$,

$$q = \alpha I T_f - \frac{1}{2} I^2 R = 440 \times 10^{-6} \times 76,3 \times 300 - (76,3) 2 \times 1,73 \times 10^{-3}/2 = 5,04 \text{ W}$$

Con $I = 50 \text{ A}$, se evacuan

$$q = 440 \times 10^{-6} \times 50 \times 300 - (50) 2 \times 1,73 \times 10^{-3}/2 = 4,44 \text{ W}$$

Con $I = 100 \text{ A}$, se evacuan

$$q = 440 \times 10^{-6} \times 100 \times 300 - (100) 2 \times 1,73 \times 10^{-3}/2 = 4,55 \text{ W}$$

En principio puede sorprender que ni corrientes más altas ni más bajas de 76,3 A den mayor evacuación de calor. La explicación es que para este par, el valor 76,3 A es el óptimo según (2.55),

$$I_m = \frac{\alpha T_f}{R} = \frac{440 \times 10^{-6} \times 300}{1,73 \cdot 10^{-3}} = 76,3 \text{ A}$$

En un sistema de refrigeración estaremos normalmente en una situación donde las uniones estarán a temperaturas distintas y, por supuesto, se desea extraer una cantidad neta de calor no nula en la unión fría. El calor total que se podrá extraer depende de la capacidad de dissipación de calor que tenga el punto donde se vaya a expulsar. La potencia que se podrá extraer de cada célula viene dado por (2.51) cuando la corriente es I_m . Si con una sola célula no se puede extraer todo el calor, habrá que utilizar varias de ellas simultáneamente.

Ejemplo. Diseñar un refrigerador para una carga de 300 W a 37 °C empleando células Peltier con las características de la tabla 2.7, cuando se dispone de un disipador de calor que puede disipar 1.500 W a 75 °C y el rendimiento no es muy importante.

La corriente que da la máxima extracción de calor es (2.55)

$$I_m = \frac{\alpha T_f}{R} = \frac{440 \times 10^{-6} \times 310}{1,73 \times 10^{-3}} = 78,84 \text{ A}$$

La potencia extraída en la unión fría será, ecuación (2.51)

$$\begin{aligned} q &= \alpha I T_f - \frac{1}{2} I^2 R - K \Delta T = \\ &= 440 \times 10^{-6} \times 78,84 \times 310 - (78,84) 2 \times 1,73 \times 10^{-3}/2 - 36,4 \times 10^{-3} \times 38 \\ &= 10,75 - 5,38 - 1,38 = 3,99 \text{ W} \end{aligned}$$

El número de células necesarias es

$$n = 300 \text{ W}/3,99 \text{ W} = 75$$

En la unión caliente de cada célula se deberán disipar, además del calor extraído de la unión fría, una potencia

$$P = I\alpha T_c = 78,84 \times 440 \times 10^{-6} \times (273 + 75) = 12,07 \text{ W}$$

Para el conjunto de células, el calor a disipar en la unión caliente, incluido el extraído en la unión fría, será

$$q_T = 300 \text{ W} + 75 \times 12,07 \text{ W} = 1.205 \text{ W}$$

Por lo tanto, no se excede la capacidad de dissipación disponible, que es de 1.500 W.

La potencia eléctrica a suministrar a cada célula será, ecuación (2.53)

$$P = VI = I(\alpha\Delta T + IR) = 78,84 \times (440 \times 10^{-6} \times 38 + 78,84 \times 1,73 \times 10^{-3}) = 12,07 \text{ W}$$

El rendimiento obtenido es

$$\eta = \frac{3,99}{12,07} = 33,1 \%$$

— *Diseño para obtener el máximo rendimiento.* En el diseño de refrigeradores para sistemas en aeronaves o satélites, interesa obtener la máxima eficiencia. La corriente óptima para obtener un rendimiento máximo puede obtenerse haciendo $d\eta/dI = 0$ en (2.54). El resultado es,

$$I_o = \frac{\alpha\Delta T}{R(\gamma - 1)} \quad (2.60)$$

donde para simplificar la notación se ha introducido el parámetro γ ,

$$\gamma = [1 + (z/2)(T_c + T_f)]^{1/2} \quad (2.61)$$

Sustituyendo el valor de I_o en (2.54) se obtiene el rendimiento óptimo,

$$\eta_o = \frac{T_f}{\Delta T} \left[\frac{\gamma - (T_c/T_f)}{\gamma + 1} \right] \quad (2.62)$$

Ejemplo. Diseñar un refrigerador para una carga de 300 W a 37 °C empleando células Peltier con las características de la tabla 2.7, cuando se dispone de un dissipador de calor que puede disipar 1.500 W a 75 °C y se desea tener la máxima eficiencia.

De (2.61) se obtiene que el parámetro γ vale en este caso,

$$\gamma = [1 + (0,00307/2)(348 + 310)]^{1/2} = 1,418$$

Según (2.60) el valor de la corriente óptima es

$$I_o = \frac{440 \times 10^{-6} \times 38}{1,73 \times 10^{-3} \{1,418 - 1\}} = 23,1 \text{ A}$$

La potencia extraída en la unión fría será, según (2.51)

$$\begin{aligned} q &= \alpha I T_f - \frac{1}{2} I^2 R - K \Delta T = \\ &= 440 \times 10^{-6} \times 23,1 \times 310 - (23,1)^2 \times 1,73 \times 10^{-3} / 2 - 36,4 \times 10^{-3} \times 38 \\ &= 3,15 - 0,462 - 1,383 = 1,306 \text{ W} \end{aligned}$$

El número de células necesarias es

$$n = 300 \text{ W} / 1,306 \text{ W} \approx 230$$

En la unión caliente de cada célula se deberá disipar, además del calor extraído de la unión fría, una potencia

$$P = I \alpha T_c = 23,1 \times 440 \times 10^{-6} \times (273 + 75) = 3,54 \text{ W}$$

Para el conjunto de células, el calor a disipar en la unión caliente, incluido el extraído en la unión fría, será

$$q_T = 300 \text{ W} + 230 \times 3,54 \text{ W} = 1,114,2 \text{ W}$$

Por lo tanto, no se excede la capacidad de disipación disponible, que es de 1.500 W.

La potencia eléctrica a suministrar a cada célula será. (2.53)

$$P = VI = I(\alpha \Delta T + IR) = 23,1 \times (440 \times 10^{-6} \times 38 + 23,1 \times 1,73 \times 10^{-3}) = 1,3094 \text{ W}$$

El rendimiento obtenido es

$$\eta = \frac{1,306}{1,3094} = 99,74 \text{ %}$$

Según (2.62), el rendimiento óptimo es

$$\begin{aligned} \eta_o &= \frac{T_f}{\Delta T} \left[\frac{\gamma - (T_c/T_f)}{\gamma + 1} \right] = \\ &= \frac{310}{38} \left[\frac{1,418 - 348/310}{1,418 + 1} \right] = 99,67 \text{ %} \end{aligned}$$

que coincide razonablemente con el valor obtenido, habida cuenta de los redondeos en los resultados.

2.5.2 Calefactores

Para obtener temperaturas de hasta unos 800 °C en sólidos, líquidos o gases, se emplean calefactores basados en una resistencia eléctrica y el efecto Joule. La potencia de la resistencia depende de la temperatura final deseada, del tiempo en que se desee alcanzarla, de la capacidad calorífica del material calentado, de la densidad de potencia permitida (por ejemplo, para que no hiervan determinadas componentes durante el calentamiento de un derivado del petróleo) y de las pérdidas de calor. Hay modelos con potencias desde fracciones de kilovatio hasta varias decenas de kilovatios. El calor se transfiere al medio por conducción, convección o radiación. Unos calefactores calientan directamente (por ejemplo, mediante su inmersión en un líquido), mientras que otros calientan indirectamente (consisten, por ejemplo, en una banda dispuesta alrededor de un matraz).

La resistencia calefactora está formada por hilo bobinado de aleación níquel (80 %)-cromo (20 %), y está separada del medio por una vaina protectora que se elige según el medio de que se trate: cobre para agua, hierro para aceite, acero inoxidable para líquidos corrosivos o aire a alta temperatura. La resistencia está aislada eléctricamente de la vaina mediante materiales refractarios que permiten el paso del calor.

La resistencia se conecta directamente a la red eléctrica, monofásica o trifásica, y la energía transferida se controla interrumpiendo la alimentación mediante un relé electromecánico o de estado sólido (capítulo 8). Hay modelos que incorporan un termopar que da una tensión (de bajo nivel) proporcional a la temperatura del calefactor o del medio (si el termopar está en contacto con éste). El cable de conexión a la resistencia se puede aislar térmicamente para evitar las pérdidas de calor a través suyo.

2.6 EJERCICIOS Y PROBLEMAS

Sensores

1. Se dispone de una RTD de platino cuyo coeficiente de temperatura a 0 °C es 0,00385 Ω/Ω/K. En la aplicación pretendida debe medir una temperatura alrededor de los 50 °C y por ello para el diseño se piensa utilizar la relación $R(T) = R_{50}[1 + \alpha'(T - 50)]$. ¿Cuál es el valor de α' ?
2. Analizar las especificaciones del termistor H 43 de Siemens, indicando cuáles son relativas a la entrada, cuáles a la salida, cuáles a la relación entrada-salida, y cuáles son ambientales y de alimentación.
3. Analizar las especificaciones del sensor de temperatura AD590JH (Analog Devices), indicando cuáles son relativas a la entrada, cuáles a la salida, cuáles a la relación entrada-salida, y cuáles son ambientales y de alimentación.
4. Un termistor cuya constante de tiempo térmica es de 20 s se emplea en una aplicación donde se desea una exactitud del 0,5 %, y donde son previsibles cambios súbitos de temperatura semejantes a un escalón. ¿Cuánto tiempo hay que esperar antes de tomar como válida una medida de la resistencia del termistor después de un cambio súbito de temperatura?

Actuadores

5. Se dispone de un relé que se utiliza para conectar una fuente de tensión continua de 48 V a una

carga resistiva de 50Ω . Si los contactos del relé son de plata (corriente de arco, $I_a = 400 \text{ mA}$), diseñar una red de protección para dichos contactos.

6. Si en un motor de continua con devanado de excitación en paralelo se invierte la polaridad de la tensión aplicada, ¿cambia el sentido de giro? Explicarlo.

7. Un motor de continua con excitación en paralelo está funcionando en condiciones nominales cuando de pronto la tensión de alimentación se reduce en un 15 %. Calcular el cambio de velocidad y en la potencia de entrada, a) cuando la carga mecánica es constante, y b) cuando la carga es proporcional a la velocidad.

8. Un motor de continua con excitación serie está trabajando en condiciones nominales cuando de repente la carga mecánica aumenta su par en un 25 %. Analizar los efectos de este cambio suponiendo que la tensión de alimentación permanece constante.

9. Un motor de continua con excitación en paralelo consume 25 A, 200 V a 1.000 r/min y 5 CV. Su resistencia de armadura es de $0,5 \Omega$ y la del devanado de campo 100Ω . Determinar las pérdidas mecánicas y la velocidad en vacío.

10. Un motor de continua de 20 CV, 220 V y 1.200 r/min tiene excitación en paralelo y sus corrientes respectivas de armadura y campo son 75 A y 1,5 A, en condiciones nominales de velocidad y carga. La resistencia del devanado de su armadura es de $0,2 \Omega$. Calcular: 1) El par teórico (electromagnético); 2) las pérdidas; 3) el rendimiento; y 4) el par real (mecánico) en el eje de salida.

11. Si en el motor del problema anterior se acopla rígidamente el eje del motor al eje de otro motor igual, calcular: 1) La tensión en circuito abierto en el devanado de la armadura del motor que actúa como carga cuando su devanado de campo está en circuito abierto; 2) la tensión en circuito abierto en el devanado de la armadura del motor que actúa como carga cuando su devanado de campo está conectado a la red de 220 V y las pérdidas por rotación se consideran constantes; 3) la velocidad de giro de los ejes si con el devanado de campo conectado a 220 V se cortocircuita el devanado de la armadura del motor que actúa como carga y se desprecian las pérdidas de rotación; y 4) la intensidad de la corriente que circula por la armadura en este último caso.

REFERENCIAS

- [1] Ramón Pallás Areny. *Transductores y acondicionadores de señal*. Barcelona: Marcombo, 1989.
- [2] Henry W. Ott. *Noise reduction techniques in electronic systems*, 2^a ed., capítulo 7. Nueva York: John Wiley & Sons, 1988.
- [3] Josep Balcells, Francesc Daura, Rafael Esparza y Ramón Pallás. *Interferencias electromagnéticas en sistemas electrónicos*, capítulo 13. Barcelona: Marcombo, 1992.
- [4] Percy Hammond. *Electromagnetismo*. Ediciones Urmo, 1968.
- [5] Stephen J. Chapman. *Electrical machinery fundamentals*. Nueva York: McGraw-Hill, 1985.
- [6] Chester L. Nachtigal (ed.). *Instrumentation and control, fundamentals and applications*, cap. 16. Nueva York: Wiley-Interscience, 1990.
- [7] Curtis D. Johnson. *Process control instrumentation*, 3^a ed.. Nueva York: John Wiley & Sons, Inc., 1988.
- [8] Clarence W. de Silva. *Control sensors and actuators*. Englewood Cliffs: Prentice-Hall, 1989.
- [9] John D. Lenk. *Handbook of controls and instrumentation*. Englewood Cliffs (NJ, USA): Prentice-Hall Inc., 1980
- [10] Alland D. Kraus y Avram Bar-Cohen. *Thermal analysis and control of electronic equipment*, capítulo 18. Washington: Hemisphere Publishing Corporation, 1983.

Capítulo 3

Acondicionamiento de señales de entrada

En este capítulo se analiza el problema del acondicionamiento de las señales procedentes de sensores, reconociendo que la calidad de la información final de un SADS depende directamente de la calidad de las señales que maneja. Se presentan unas pautas para el diseño sistemático de circuitos para el acondicionamiento de señales y se estudian algunas alternativas para su realización. Se introduce también una metodología para el análisis de errores, que será desarrollada con detalle en el capítulo 7. Se consideran tanto los sensores analógicos como los digitales, y se profundiza especialmente en la amplificación y el filtrado.

3.1 PROBLEMAS DE ACONDICIONAMIENTO Y ALTERNATIVAS

Los elementos que conectan un sistema electrónico con su entorno, sensores y actuadores, no están previstos en general para ser conectados directamente al núcleo del sistema, normalmente un procesador digital. Las etapas de acondicionamiento de señal hacen compatibles dichas conexiones.

El análisis de diferentes SAS podría llevar en principio a la conclusión de que el acondicionamiento de señal es prácticamente específico para cada aplicación. Ello es debido en parte a que mientras la amplificación de la señal de los sensores y su filtrado paso bajo previo a la conversión A/D (de acuerdo con el criterio de Nyquist, capítulo 4), son fáciles de identificar, no sucede en cambio lo mismo con el resto de funciones en el acondicionamiento de señal. Las populares creencias de que la electrónica analógica es más arte que ciencia, y de que las soluciones digitales son siempre las ideales, no hacen sino inducir aún más a pensar que el diseño de los circuitos de acondicionamiento de señal es más empírico que analítico.

Se dan aquí unas pautas para el diseño de acondicionadores de señal que, sin pretender alcanzar una estandarización comparable a la del diseño de los circuitos digitales, permitan al menos tener una guía. Las bases del método propuesto son: la descripción de la forma física en que se presentan las señales, la descripción ma-

temática de las operaciones con señales, y la consideración de las conversiones entre dominios de señal realizadas por los circuitos analógicos.

3.1.1 Tipos de señales

— *Señales analógicas y señales digitales.* Denominamos aquí señal a toda magnitud eléctrica cuyas variaciones llevan información sobre un proceso o magnitud física. Las señales cuya amplitud varía de forma continua con el tiempo se denominan analógicas. Aquellas que pueden tomar sólo una serie de valores concretos, se denominan señales de amplitud discreta continuas en el tiempo. Las señales que pueden tomar un valor cualquiera pero sólo en instantes de tiempo concretos, se denominan de amplitud continua discretas en el tiempo. Las señales que sólo pueden tomar valores de amplitud discretos en instantes concretos, se denominan digitales; su amplitud viene dada por un código que se representa físicamente mediante señales con sólo dos niveles de tensión («1» y «0»). La representación del código es lo que se denomina comúnmente una señal digital. Por extensión, suelen designarse como digitales todas las señales de amplitud discreta, aunque sean continuas en el tiempo.

— *Señales unipolares y señales diferenciales.* De acuerdo con la disposición física de los terminales en los que se presentan, las señales pueden ser unipolares o bipolares —diferenciales— (figura 3.1). Las señales unipolares se miden entre un terminal y otro de referencia. Se denominan señales unipolares puestas a tierra aquellas cuyo terminal de referencia está conectado a tierra. (La superficie del planeta es eléctricamente conductora —en distintos grados— y las instalaciones eléctricas están conectadas a ella por razones de protección.) Si el terminal de referencia es independiente de tierra, se tiene una señal flotante; los terminales se pueden invertir, o uno de ellos se puede conectar a tierra sin que se altere el circuito. Si entre el terminal de referencia y tierra existe una tensión, se dice de ésta que es una tensión en modo común y no se puede conectar a tierra ninguno de los terminales de la señal; la impedancia equivalente del generador de modo común puede tener valores muy dispares según el caso.

Un termopar conectado a la carcasa de una turbina de vapor para medir su temperatura ofrece una señal unipolar puesta a tierra por estarlo la turbina. El mismo termopar pero encerrado dentro de una vaina de acero y aislado de ella, ofrece una señal, en principio, flotante. Si en vez de estar montado sobre la turbina lo está sobre un cable de alta tensión, esta alta tensión aparece en modo común a los dos terminales del termopar, y en serie con una impedancia (alta) determinada por el acoplamiento capacitivo entre el cable y tierra.

Las señales bipolares, o diferenciales, aparecen entre dos terminales que son independientes del terminal de referencia, que a su vez puede estar o no conectado a tierra. La impedancia entre cada uno de los dos terminales de señal y el de tierra es similar. La polaridad con que se tome la señal es irrelevante: sólo cambia el signo. Hay también tres posibilidades: señal diferencial puesta a tierra, flotante, o con tensión en modo común, que es lo más frecuente. El punto de referencia

88 Acondicionamiento de señales de entrada

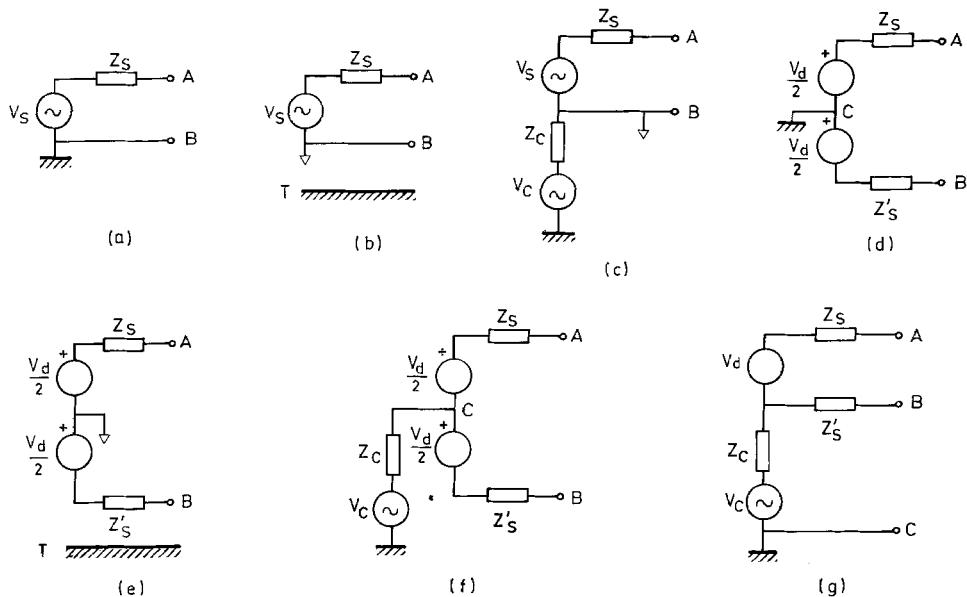


Figura 3.1 Tipos de señales según sus terminales. (a) Unipolar puesta a tierra. (b) Unipolar flotante. (c) Unipolar con tensión en modo común. (d) Diferencial puesta a tierra. (e) Diferencial flotante. (f) Diferencial con tensión en modo común. (g) Diferencial con tensión en modo común.

para las señales flotantes, o uno cualquiera de los dos terminales de señal, puede conectarse a tierra; para las señales con tensión de modo común, no se puede conectar a tierra ningún terminal, ni siquiera el de referencia. Se puede, sin embargo, invertir la polaridad de la salida.

Las señales diferenciales se distinguen porque las diferencias de potencial respectivas entre cada terminal y el de referencia varían simultáneamente en la misma magnitud pero en sentido opuesto. Sin embargo, muchas veces se emplea un circuito equivalente como el de la figura 3.1g, donde esta propiedad no queda patente; obsérvese que aquí el terminal C no coincide con el punto C de la figura 3.1f. Un caso frecuente de señales diferenciales es el de un sensor dispuesto en un puente de impedancias alimentado por una fuente de tensión o de corriente que tiene un terminal puesto a tierra (apartado 3.2.2).

Obviamente, mientras una señal unipolar puede darse con dos terminales (alto, A, y bajo, B), una señal diferencial necesita siempre al menos tres terminales para su representación: alto, A, bajo, B, y común, C. La compatibilización de los terminales de la señal con los terminales de entrada del dispositivo siguiente es una de las funciones del acondicionamiento de señales, y tiene gran repercusión en la reducción de interferencias. La consideraremos de nuevo una vez analizadas las opciones para la amplificación.

— *Señales de alta y baja impedancia.* Además de la configuración de terminales en que se presentan, es importante también la impedancia de salida de las se-

ñales. Se habla, en consecuencia, de señales de alta impedancia y de baja impedancia. Desde este punto de vista, al conectar dos elementos de un sistema electrónico hay dos situaciones posibles: o bien se desea que la tensión o corriente de entrada de un elemento coincida con la correspondiente a la salida del elemento precedente, o bien se desea transferir la máxima potencia de un elemento al siguiente. En ambos casos hay que adaptar la impedancia y esta es otra de las funciones del acondicionamiento de señal. En el primer caso, para evitar la atenuación de la señal (efecto de «carga»), la impedancia de entrada debe ser mucho mayor que la de salida, si se mide tensión, o mucho menor, si se mide corriente. Con la notación de la figura 3.2a, la tensión medida será

$$v_m = v_o \frac{Z_m}{Z_o + Z_m} \quad (3.1)$$

de donde es inmediato que para tener $v_m \approx v_o$ hace falta $Z_m \gg Z_o$. Si se mide corriente (figura 3.2b), tenemos

$$i_m = i_o \frac{Z_o}{Z_o + Z_m} \quad (3.2)$$

de manera que para tener $i_m \approx i_o$ deberá cumplirse $Z_m \ll Z_o$.

Cuando se desea transmitir la máxima potencia, la impedancia de entrada debe coincidir con el complejo conjugado de la impedancia de salida. Si ambas son resistivas, que es lo común aquí, la resistencia de salida y la de entrada deben ser iguales. Si en la figura 3.2a se toma $Z_o = R_o$ y $Z_m = R_m$, la potencia transmitida es

$$P_m = V_m \cdot I_m = \frac{V_o^2}{(R_o + R_m)^2} R_m \quad (3.3)$$

Para encontrar el valor máximo de esta potencia en función de la resistencia de entrada, basta tomar la derivada primera,

$$\frac{\partial P_m}{\partial R_m} = V_o^2 \frac{R_o - R_m}{(R_o + R_m)^3} \quad (3.4)$$

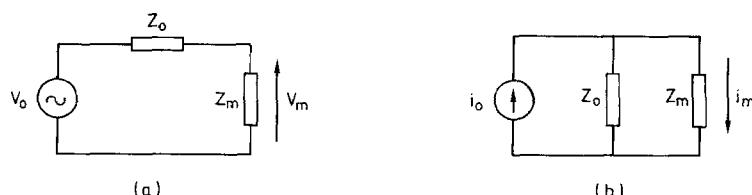


Figura 3.2 Impedancia de salida y de entrada, (a) cuando se mide tensión y (b) cuando se mide corriente.

de donde es obvio que para que esta derivada se anule debe cumplirse $R_o = R_m$. Calculando la derivada segunda para $R_o = R_m$ se comprueba que se trata de un máximo y no de un mínimo.

3.1.2 Operaciones con señales

La información de una señal está en el valor de alguno de sus parámetros, definidos en el dominio de las amplitudes o en el dominio de las frecuencias. En SAS lo habitual es que la información esté en la amplitud. El primer aspecto que se contempla entonces, antes incluso que el formato y la impedancia, es obtener a partir de la señal de entrada otra cuyo margen de amplitudes se corresponda con el requerido por el elemento que va a recibir la señal, y de manera que el valor inferior del margen (en módulo) se pueda medir con la resolución deseada (figura 1.11). Esta es la función básica de la amplificación.

Pero, además, cuando las señales se consideran en su contexto, surge la necesidad de otras operaciones. Por ejemplo: para medir la temperatura media del aire en un recinto se puede partir de la señal respectiva de varios sensores de temperatura y calcular su media; para calcular la velocidad de una aeronave se puede integrar la señal de un sensor que mida su aceleración; para medir la potencia en un circuito eléctrico se pueden multiplicar dos tensiones que sean, respectivamente, proporcionales a la tensión y a la corriente en el circuito.

Todas estas operaciones se pueden describir mediante los símbolos matemáticos correspondientes. Hay otras operaciones que pueden describirse de la misma forma y que, sin embargo, muchas veces se describen empíricamente, o empleando un lenguaje no matemático. Aunque esta práctica puede ser aceptable en algunas situaciones, la descripción de las etapas de acondicionamiento de señal mediante términos matemáticos facilita su diseño y el análisis de sus errores.

El diseño resulta también más fácil si la descripción de las operaciones va acompañada de la descripción de las conversiones entre dominios de información (tensión, corriente, frecuencia-tiempo) que conllevan. Esto permite detectar redundancias (es decir, conversiones innecesarias) y aprovechar mejor las cualidades de cada circuito. Es más fácil, por ejemplo, restar tensiones que restar frecuencias, pero es más fácil contar (que es una forma de integrar) que integrar una tensión.

3.1.2.1 Operaciones con señales analógicas. Las operaciones sobre señales analógicas se clasifican en lineales y no lineales. En las primeras se cumple el principio de la superposición, mientras que en las segundas no. En la tabla 3.1 se relacionan algunas de las operaciones más frecuentes en el acondicionamiento de señales analógicas. Otras operaciones habituales son simples casos particulares de las descritas. La inversión (de signo), por ejemplo, equivale a multiplicar por la constante -1 . Además, en muchas operaciones se multiplica el resultado final por una constante (se amplifica), para tener el valor de fondo de escala deseado.

La realización física de las operaciones de la tabla 3.1 presupone que el elemento que sigue al que realiza la operación no le carga. Dicho de otra forma, en la

Tabla 3.1 Algunas operaciones habituales en el acondicionamiento de señales analógicas.

Suma	$z(t) = x(t) + y(t)$ $z(t) = x(t) + b$	Polarización, b constante
Promediado	$z(t) = \frac{x_1(t) + x_2(t) + \dots + x_n(t)}{n}$	n entero
Resta	$z(t) = x(t) - y(t)$	
Producto	$z(t) = x(t) y(t)$ $z(t) = k x(t)$	Modulación de amplitud si $y(t)$ es senoidal Amplificación por k
División	$z(t) = x(t)/y(t)$	
Potencia	$z(t) = x^n(t)$	$n < 1$, radicación
Logaritmo	$z(t) = \ln x(t)$	
Integración	$z(t) = \frac{1}{T} \int_0^T x(t) dt$	
Derivación	$z(t) = \frac{dx(t)}{dt}$	
Comparación	$z(t) = 1$ si $x(t) > y(t)$ $= 0$ si $x(t) < y(t)$	Los valores 1 y 0 se representan con dos niveles de tensión distintos
Limitación de amplitud	$z(t) = x(t)$ si $ x(t) < V$ $= V$ si $ x(t) \geq V$	Recorte
Limitación de velocidad	$z(t) = x(t)$ si $\left \frac{dx(t)}{dt} \right < S$ $z(t) \neq x(t)$, $dz/dt = S$ si $\left \frac{dx(t)}{dt} \right \geq S$	
Valor absoluto	$z(t) = x(t) $	Rectificación de onda completa
Valor máximo	$z(t) = \max \{x_1(t), x_2(t), \dots, x_n(t)\}$ $z(t) = \max \{x(t)\}$	Detección de pico
Valor mínimo	$z(t) = \min \{x_1(t), x_2(t), \dots, x_n(t)\}$ $z(t) = \min \{x(t)\}$	Detección de valle

realización de operaciones complejas que requieran varias etapas hay que adaptar las impedancias.

Por otra parte, no hay que olvidar que en las señales complejas la información está no sólo en la amplitud de sus componentes sino también en su fase. En consecuencia, en las operaciones que se efectúen con ellas hay que cuidar ambos aspectos; si se desea que la señal conserve su forma, la operación no sólo debe ser lineal (es decir, no debe modificarse la frecuencia), sino que además el posible desfase

introducido por la operación debe ser proporcional a la frecuencia. De esta forma, para una señal periódica compleja

$$v_s(t) = \frac{a_o}{2} + \sum_{n=1}^{\infty} (a_n \cos 2\pi n f t + b_n \sin 2\pi n f t) \quad (3.5)$$

si en la banda de interés la respuesta frecuencial del circuito que la procesa tiene amplitud constante G y desfase proporcional a la frecuencia, $\phi = \tau 2\pi f$, a la salida se tendrá,

$$\begin{aligned} v_o(t) &= \frac{G a_o}{2} + \sum_{n=1}^{\infty} G [a_n \cos 2\pi n f (t + \tau) + b_n \sin 2\pi n f (t + \tau)] \\ &= G v_s(t + \tau) \end{aligned} \quad (3.6)$$

Es decir, al cabo de un tiempo τ se obtiene una reproducción de la señal de entrada modificada por el factor G (constante). El retardo τ no tiene mayor trascendencia, salvo si la señal obtenida se va a realimentar, en cuyo caso hay que analizar la posibilidad de oscilaciones.

3.1.2.2 Operaciones con señales digitales. Dado que la mayoría de los sensores ofrecen señales analógicas, el acondicionamiento de señales digitales es menos común que el de señales analógicas. Se podría incluso pensar que las operaciones con señales digitales están supeditadas a lo que se pueda hacer programando un μP . Sin embargo, de la misma forma que muchas de las funciones periféricas de un μP son tan frecuentes que se comercializan varios circuitos integrados para realizarlas, también los hay para otras operaciones comunes con señales digitales. En la tabla 3.2 se presentan algunas de dichas operaciones; el significado de la mayoría de los términos es inmediato, salvo quizás la «eliminación de rebotes» que se verá en el apartado 3.4.3.

Distinguimos entre las operaciones sobre la información representada por las señales digitales y las operaciones sobre sus parámetros físicos. Las primeras se pueden realizar todas con un μP mientras que la mayoría de las segundas no. En el primer caso, la decisión sobre el uso de un μP o de componentes específicos depende, entre otros factores, de la velocidad deseada, de la memoria disponible, del abanico de entrada y salida necesarios, y de la finalidad de la operación a realizar. El uso de un μP reduce el número de componentes y no tiene limitaciones de abanico de entrada o salida (para las operaciones; el componente sí las tiene), pero a costa de una menor velocidad y una mayor ocupación de memoria.

3.1.3 Errores en el acondicionamiento de señal

En el caso de las operaciones con señales analógicas, toda discrepancia entre la salida real y la esperada se denomina error. Por supuesto que dicha discrepancia es también un indicio de error en el caso de las señales digitales, pero dada la ma-

Tabla 3.2 Algunas operaciones habituales con señales digitales que se pueden realizar con circuitos integrados.

1 Sobre la información representada por el código	
— Aritmética decimal o binaria:	Sumar/restar Contar/descontar Multiplicar Dividir
— Operaciones lógicas:	AND OR NOT EX-OR
— Almacenar (registros)	
— Conversiones:	Serie/paralelo Codificar/decodificar Complementar a 9 Cambio de estado (biestables)
2 Sobre los parámetros físicos	
— Sobre la frecuencia:	Multiplicar Dividir Osciladores
— Sobre la fase:	Comparadores de fase (EX-OR)
— Sobre el tiempo:	Retardo Monoestables Diferenciar Integrar
— Sobre la amplitud:	Conversión de niveles de tensión Recuadrar (disparador Schmitt) Inhibir cambios estado (eliminar rebotes)

yor inmunidad a errores propia de estas operaciones, en caso de discrepancias al operar con señales digitales se habla de fallos más que de errores. En las operaciones analógicas hay siempre errores, debidos cuando menos a las limitaciones físicas intrínsecas a los elementos con que se realizan.

Para el estudio de los errores se puede considerar, por una parte, el comportamiento cuando la entrada es de muy baja frecuencia ($f < 0,01$ Hz), errores estáticos, y, por otra, el comportamiento frente a las otras entradas, errores dinámicos.

3.1.3.1 Errores estáticos

— *Errores aditivos y errores multiplicativos.* Los errores estáticos pueden ser constantes con respecto a la magnitud de entrada, o puede que varíen con ésta. En el primer caso se denominan errores aditivos; en el segundo caso se denominan

multiplicativos, si son directamente proporcionales a la entrada, y no tienen nombre específico si no lo son. Otros nombres equivalentes son, respectivamente, errores de cero y errores de ganancia (o de factor de escala). En cualquier caso, el error total puede expresarse como error absoluto

$$e = \text{valor obtenido} - \text{valor ideal} \quad (3.7)$$

o como error relativo

$$\varepsilon = \frac{e}{\text{valor ideal}} \quad (3.8)$$

El error absoluto se puede expresar respecto a un valor de referencia, por ejemplo el valor de fondo de escala. Se habla entonces de error «relativo al fondo de escala», pero no deja de ser un error absoluto. Sólo cuando la entrada sea el valor de fondo de escala, coincidirán el error absoluto referido al fondo de escala y el error relativo.

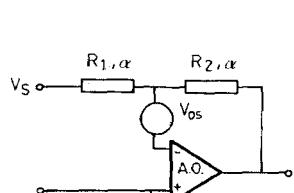
Cuando se calculan errores de ganancia, hay que tener precaución con las unidades en que se exprese ésta. Si, por ejemplo, el valor ideal es $G_i = 100$ y el valor obtenido es $G_r = 110$, el error absoluto será $e = 110 - 100 = 10$, que expresado en decibelios sería $e = 20$ dB. Pero si tomamos $G_i = 40$ dB, $G_r = 40,8$ dB, entonces $e = 0,8$ dB.

Ejemplo. Calcular el error relativo en el amplificador inversor de la figura E3.1a cuando se tienen en cuenta la tolerancia α de las resistencias y la tensión de desequilibrio (offset) del amplificador operacional (AO).

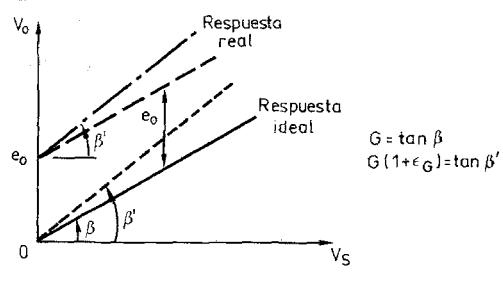
La salida ideal (en ausencia de error) es

$$v_o = \frac{-R_2}{R_1} v_s = G \cdot v_s$$

La salida real al considerar la tolerancia de las resistencias será



(a)



(b)

Figura E3.1 (a) Amplificador inversor. (b) Representación del error de cero y del error de ganancia.

$$v'_o = \frac{-R_2(1 \pm \alpha)}{R_1(1 \pm \alpha)} v_s = G' \cdot v_s$$

y el peor caso será cuando la tolerancia tenga distinto signo en cada resistencia. El error absoluto en uno de dichos casos será

$$e_\alpha = v'_o - v_o = (G' - G) v_s = \frac{R_2}{R_1} \frac{2\alpha}{1 + \alpha} v_s$$

y el error relativo correspondiente,

$$\epsilon_\alpha = \frac{e}{v_o} = \frac{-2\alpha}{1 + \alpha}$$

Por otra parte, si se considera la tensión de desequilibrio, v_{os} , en ausencia de v_s la salida será

$$v'_o = \left(1 + \frac{R_2}{R_1}\right) v_{os}$$

Dado que la salida ideal en ausencia de entrada es cero, el error absoluto será $e_o = v'_o$. El cálculo del error relativo carece de sentido en este caso.

Si se consideran a la vez ambas fuentes de error, aplicando el principio de la superposición se obtiene que la salida es

$$v'_o = G' v_s + \left(1 + \frac{R_2}{R_1}\right) v_{os}$$

El error absoluto total es

$$e = \frac{R_2}{R_1} \frac{2\alpha}{1 + \alpha} v_s + \left(1 + \frac{R_2}{R_1}\right) v_{os}$$

Claramente la tolerancia de las resistencias produce un error de ganancia mientras que la tensión de desequilibrio produce un error de cero. El error relativo total será

$$\epsilon = \frac{-2\alpha}{1 + \alpha} \left(1 + \frac{R_1}{R_2}\right) \frac{v_{os}}{v_s}$$

Los criterios para reducir este error son ahora obvios: la tolerancia debe ser lo menor posible, y v_{os} debe ser pequeña con respecto a v_s .

Puede observarse que los errores multiplicativos es más cómodo expresarlos como error relativo, mientras que los errores aditivos es mejor expresarlos como error absoluto. En este ejemplo podríamos poner

$$v'_o = G(1 + \epsilon_G)v_s + e_o$$

siendo $\varepsilon_G = -2\alpha/(1 + \alpha)$ y $e_o = (1 + R_2/R_1)v_{os}$. En la figura 3.1b se puede observar cómo afecta la presencia del error de cero y del error de ganancia a la relación entrada-salida: en vez de la recta deseada, dicha relación viene dada por una recta desplazada paralelamente y girada (de pendiente distinta).

— **Derivas.** Tanto las características de transferencia de una etapa de acondicionamiento de señal como algunas de sus fuentes de error vienen influidas por factores ambientales, y en concreto por la temperatura, el tiempo (cronológico) y la tensión de alimentación. En el amplificador de la figura E3.1, por ejemplo, el tiempo y la temperatura influyen en los valores de v_{os} , R_1 y R_2 , y las fluctuaciones (lentas) en la tensión de alimentación influyen en la tensión de salida, a través del factor de rechazo de —las perturbaciones de— la alimentación, PSRR (Power Supply Rejection Ratio).

La existencia de estas derivas obliga a considerar los errores de cero, pues aunque suele ser posible anularlos en el proceso de calibración, ésta se realiza en unas condiciones y un momento dados; inevitablemente, cuando menos con el mero transcurrir del tiempo, el error de cero ya no será nulo en otro momento.

Para calcular el posible efecto de las derivas en los errores, hay que tener en cuenta que las derivas debidas a cada factor distinto son independientes entre sí. Por ello, un cálculo que consista en la adición directa de cada contribución cabe considerarlo como una previsión del peor caso, en que todas las influencias se manifiesten simultáneamente y en la misma dirección. Dada la aleatoriedad de cada una de las contribuciones a las derivas, se acepta como método de cálculo del error total la raíz cuadrada de la suma de los cuadrados de cada una de ellas. (Esto equivale a considerar que estas variables aleatorias tienen media nula, y obtener la variancia de su suma mediante la suma de variancias.) La aplicación de este método de cálculo se expondrá en el capítulo 7.

3.1.3.2 Errores dinámicos. En la respuesta de un sistema a una señal de entrada, se puede distinguir entre dos etapas o fases: la transitoria y la estacionaria. La primera es la que media desde que se aplica la entrada hasta que la salida alcanza su valor final, mientras que la segunda se cuenta a partir de dicho momento. Cuando se habla de error dinámico suele sobreentenderse en la fase estacionaria, pero antes de medir la salida hay que asegurarse de que ha acabado la fase transitoria.

El error dinámico depende de la forma concreta de la entrada aplicada, si bien en el acondicionamiento de señal suelen considerarse entradas senoidales. No hay que olvidar entonces que la función de transferencia no recoge la respuesta transitoria a dichas entradas.

Cuando la operación realizada es lineal, los errores se pueden dividir en aditivos y multiplicativos, aparte del posible error de linealidad. El ruido de un amplificador es una fuente de error aditivo típica, mientras que la limitación del ancho de banda produce un error multiplicativo. El error total puede expresarse también como error absoluto o como error relativo.

Ejemplo. Calcular el error debido a la limitación del ancho de banda en un amplificador seguidor ($G = 1$) basado en un AO que por lo demás se considera ideal.

Si la respuesta frecuencial del AO es $A(j\omega)$, la del amplificador será

$$H(j\omega) = \frac{1}{1 + 1/A(j\omega)}$$

El error absoluto será $e = H(j\omega) - 1$, y el error relativo

$$\varepsilon = \frac{H(j\omega) - 1}{1} = \frac{-1}{1 + A(j\omega)}$$

En vez de G obtenemos $G(1 + \varepsilon)$.

A baja frecuencia $A(j\omega)$ es constante, por lo tanto, el error estático debido a este factor también lo será. A frecuencias mayores que la de corte ($\alpha = 3$ dB) de $A(j\omega)$, ésta decrece con la frecuencia, por lo que el error dinámico frente a una entrada senoidal será tanto mayor cuanto mayor sea la frecuencia de entrada.

3.2 INTERFAZ CON LOS SENSORES ANALÓGICOS

Los sensores analógicos pueden ser generadores o moduladores. La interfaz de los sensores generadores con un CAD requiere amplificación y adaptación de impedancias. La salida de algunos sensores moduladores basados en una variación de impedancia es en forma de señal alterna modulada en amplitud; su interfaz debe incluir entonces una demodulación o un CAD especial (convertidores de sincro y resolver a digital) [1]. La mayoría de los sensores, sin embargo, ofrecen simplemente una variación de impedancia del tipo $Z = Z_0(1 + x)$, por lo que para obtener una señal eléctrica hacen falta circuitos previos al amplificador, o bien se pueden incorporar en un oscilador cuya frecuencia dependa de Z . La primera solución es la más habitual a frecuencias menores de 1 MHz.

La generación y amplificación de tensiones es normalmente más simple que la de corrientes, y por ello el acondicionamiento de señal tiende a orientarse en esta dirección. La detección de corriente tuvo gran interés cuando los elementos de presentación eran galvanómetros, pero con el advenimiento de los elementos de presentación digitales, perdió gran parte de su interés.

3.2.1 Divisores de tensión

Un divisor de tensión como el de la figura 3.3, donde Z_p es una impedancia de valor fijo bien conocido, ofrece una tensión de salida dependiente de las variaciones de una impedancia,

$$v_s = V \frac{Z_0(1 + x)}{Z_p + Z_0(1 + x)} \quad (3.9)$$

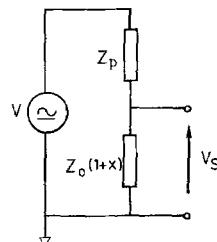


Figura 3.3 Divisor de tensión que incorpora un sensor de impedancia variable. Z_p es una impedancia fija bien conocida.

Obsérvese que la «operación» efectuada es no lineal. El valor de Z_p se elige de forma que la sensibilidad sea máxima, y esto se cumple cuando $Z_p = Z_0(1 + x)$ [1]; dado que esta condición matemática no es posible en la práctica, se puede tomar $Z_p = Z_0(1 + x_c)$, donde x_c es el valor correspondiente al centro del margen de medida.

Si $x \ll 1$, se puede aproximar

$$v_s \approx V \frac{Z_0(1 + x)}{Z_p + Z_0} \quad (3.10)$$

La salida es ahora lineal y la operación efectuada es el producto de la tensión de alimentación por un factor lineal con x ; si V es senoidal esto es una modulación de amplitud. Pero si x es pequeña también sucederá que v_s presentará sólo variaciones muy pequeñas alrededor de un valor grande y el amplificador subsiguiente no podrá tener alta ganancia porque se saturaría. Claramente, si se pudiera eliminar el término debido a Z_0 entonces la salida sería directamente proporcional a x . Una forma de eliminar dicho término es haciendo la diferencia entre v_s y la salida de otro divisor formado por Z_p y Z_0 . Un circuito con dos divisores de tensión alimentados en paralelo constituye lo que se denomina un puente de impedancias.

3.2.2 Puentes de impedancias

La figura 3.4 presenta la estructura general de un puente de impedancias. Uno de los dispositivos 1 o 2 debe ser un generador y el otro un detector. Cuando se

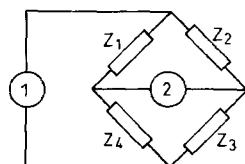


Figura 3.4 Puente de impedancias. Uno de los dispositivos 1 o 2 debe ser un generador (de tensión o corriente) y el otro un detector (de tensión o corriente).

aplica a sensores de impedancia variable, uno o varios de los brazos varían de la forma $Z_0(1 + x)$, y los otros, en su caso, son impedancias fijas que se eligen de acuerdo con el tipo de sensor. Si los sensores son resistivos, se eligen resistencias, mientras que si son reactivos y si trabaja a menos de unos 30 kHz, se suelen preferir como brazos fijos las inductancias de un transformador o autotransformador toroidal.

Para simplificar el análisis y la notación, considérese el caso de un puente resistivo con un solo sensor en la posición de R_3 , del tipo $R_0(1 + x)$, alimentado por una fuente de tensión, y cuya salida se mide con un voltímetro ideal. La tensión detectada es entonces,

$$v_s = V \left[\frac{R_0(1 + x)}{R_0(1 + x) + R_2} - \frac{R_4}{R_4 + R_1} \right] \quad (3.11)$$

Si una de las resistencias es ajustable y hacemos $v_s = 0$ cuando $x = 0$, se cumple entonces

$$\frac{R_1}{R_4} = \frac{R_2}{R_0} = k \quad (3.12)$$

y la tensión de salida en el caso general queda de la forma

$$v_s = V \frac{kx}{(k+1)(k+1+x)} \quad (3.13)$$

Se observa, pues, que la relación entre v_s y x no es lineal. Pero si $x \ll k+1$, se puede aproximar

$$v_s \approx V \frac{kx}{(k+1)^2} \quad (3.14)$$

La relación es ahora lineal y el margen de variación de v_s está centrado en $v_s = 0$ V (para $x = 0$). El precio que hay que pagar es, por una parte, una pérdida de sensibilidad respecto a la máxima posible (obtenida con $k \approx 1$) si es que hay que diseñar con $k \gg 1$ para aceptar la aproximación anterior. Por otra parte, resulta que la señal de salida se presenta entre dos terminales que no coinciden con ninguno de los de la alimentación, de modo que si ésta está puesta al potencial de referencia (masa), el amplificador conectado a la salida del puente debe tener entrada diferencial.

Los puentes permiten realizar varias operaciones sin obtener previamente varias tensiones y procesarlas posteriormente. Por ejemplo, si V es alterna, v_s será una señal modulada en amplitud y con la portadora suprimida. Otras operaciones se basan en el empleo de varios sensores. Si se considera, por ejemplo, que R_4 es otro sensor del tipo $R_0(1 + y)$, y la condición de equilibrio inicial es la misma de antes (3.12), tendremos

$$v_s = V \frac{(k+1)(x-y)}{(k+1+x)(k+1+y)} \quad (3.15)$$

Si x e $y \ll k+1$,

$$v_s \approx V \frac{x-y}{k+1} \quad (3.16)$$

Es decir, se ha realizado la diferencia $x - y$, y la sensibilidad ha aumentado en $(k+1)/k$. Con este circuito se pueden medir, por ejemplo, diferencias de temperatura.

Es inmediato comprobar que si en vez de R_3 se emplearan dos sensores de resistencia respectiva $R_0(1+x)/2$ y $R_0(1+y)/2$, la salida sería proporcional a $x+y$. Si en cambio R_3 es un sensor que detecta una variable x , y es sensible a una perturbación que provoca una variación porcentual y , $R_3 = R_0(1+x)(1+y)$, y R_2 es sensible a la misma perturbación pero no detecta el cambio x , $R_2 = R_0(1+y)$, entonces la salida es independiente del cambio y . Esta es una forma común de cancelar interferencias.

3.2.3 Amplificación

El margen de entrada habitual en un CAD es de 0 a 5 V o de 0 a 10 V. En consecuencia, las señales procedentes de los sensores generadores de tensión, de los divisores de tensión y de los puentes, hay que amplificarlas, y a veces hay que desplazar su valor mínimo para que sea cero. Además, la entrada del CAD es unipolar, es decir, un terminal está conectado al de referencia (incluso en el caso de admitir tensiones positivas y negativas), de manera que si la señal disponible es diferencial, el amplificador debe convertirla en unipolar. Si el sensor, o su circuito inmediato, no produce una tensión continua, que es el único tipo de señal que admite el CAD, hay que efectuar una conversión de dominio previa o simultánea a la amplificación.

Las señales procedentes de los sensores suelen ser de baja frecuencia (< 10 Hz), si bien en el caso de sensores de reactancia variable la portadora es de hasta 100 kHz. En consecuencia, los circuitos de interfaz suelen estar basados en AO. Solo en algunos sensores capacitivos e inductivos y con sensores de fibra óptica se trabaja a frecuencias superiores a 1 MHz, y se obtienen principalmente señales moduladas en frecuencia.

3.2.3.1 Amplificadores diferenciales. Las señales en forma de tensión unipolar se pueden amplificar en principio mediante un amplificador elemental (inversor o no inversor) basado en un AO. Ahora bien, dado que muchas veces hay una tensión de interferencia v_i que aparece en modo común entre los terminales de referencia del sensor y del amplificador, éste suele ser de tipo diferencial (AD) (figura 3.5a). El origen de v_i es muchas veces la diferencia de potencial entre tomas de tierra físicamente distintas: las corrientes de fugas de la instalación y

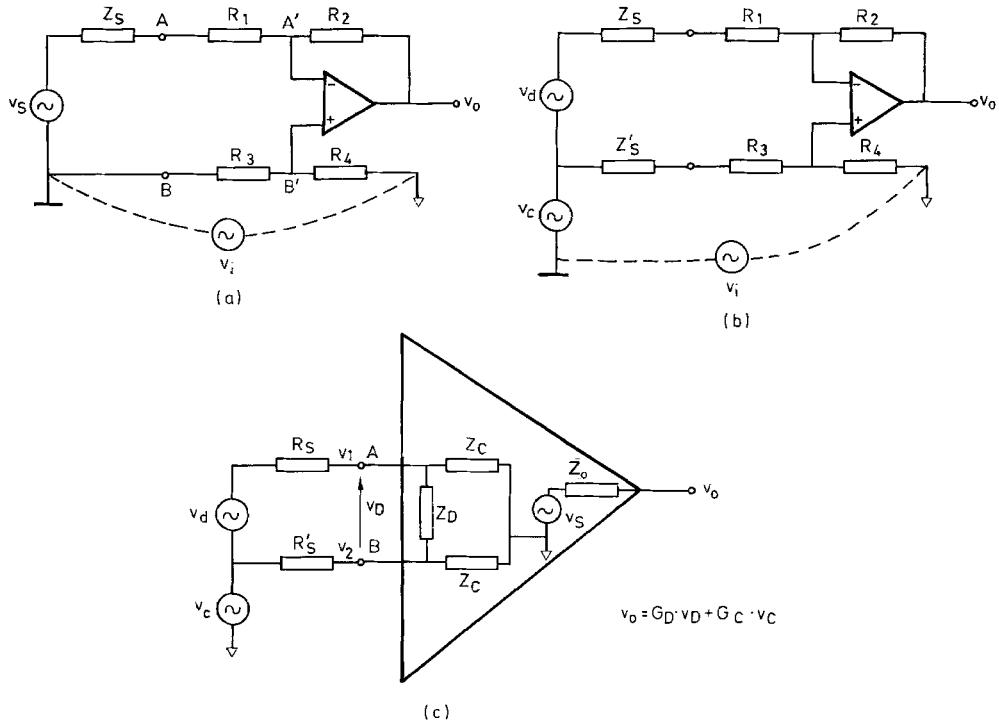


Figura 3.5 Aplicación de un amplificador diferencial (AD). (a) A una señal unipolar con tensión en modo común. (b) A una señal diferencial. (c) Circuito equivalente para un AD.

de los equipos conectados a ella hacen que entre dos puntos alejados exista siempre una diferencia de potencial, incluso si la impedancia eléctrica entre ellos es pequeña.

Cuando la señal es diferencial, el amplificador también debe serlo. En este caso, el AD debe rechazar tanto la tensión en modo común v_c presente en la señal, como la posible interferencia v_i (figura 3.5b). El circuito equivalente para un AD, con independencia de su estructura, es el de la figura 3.5c. A su entrada se define una tensión en modo diferencial,

$$v_D = v_1 - v_2 \quad (3.17)$$

y una tensión en modo común,

$$v_C = \frac{v_1 + v_2}{2} \quad (3.18)$$

Si la etapa siguiente no carga a Z_o , la tensión de salida es $v_s = v_o$,

$$v_o = G_D v_D + G_C \cdot v_C \quad (3.19)$$

donde la ganancia en modo diferencial G_D se define como

$$G_D = \left. \frac{v_o}{v_D} \right|_{v_C=0} \quad (3.20)$$

y la ganancia en modo común G_C como

$$G_C = \left. \frac{v_o}{v_C} \right|_{v_o=0} \quad (3.21)$$

Tanto G_D como G_C son función de la frecuencia. La tensión de salida puede expresarse como

$$v_o = G_D \left(v_D + \frac{v_C}{G_D/G_C} \right) \quad (3.22)$$

que revela que el cociente entre la ganancia en modo diferencial y la ganancia en modo común describe la capacidad del AD de rechazar las señales de modo común. Por ello, dicho cociente se denomina Relación de Rechazo del Modo Común, CMRR (Common Mode Rejection Ratio) y suele expresarse en decibelios,

$$\text{CMRR} = 20 \log \frac{G_D(f)}{G_C(f)} \quad (3.23)$$

Para un AD como el de las figuras 3.5a y 3.5b, basado en cuatro resistencias y un AO, el CMRR depende del apareamiento de las resistencias R_1 a R_4 , supuestas mucho mayores que Z_s , y del CMRR del propio AO. La ganancia en modo diferencial, G_D , viene dada por

$$G_D = \frac{R_2}{R_1} = \frac{R_4}{R_3} = k \quad (3.24)$$

El apareamiento se puede conseguir empleando resistencias de baja tolerancia, o bien con un potenciómetro, por ejemplo en serie con R_4 . En este segundo caso, sin embargo, el apareamiento difícilmente se mantendrá con el tiempo o la temperatura, pues las derivas en potencímetros y resistencias son distintas. Los CI comerciales que incorporan el AO y las resistencias tienen ventaja en este aspecto; pero su precio es unas 10 veces superior al de los AO corrientes. En la tabla 3.3 se dan algunas de las especificaciones de un AD integrado de este tipo. Su ganancia diferencial es 1, por lo que en este caso puede hacer falta una etapa posterior (unipolar) con ganancia adicional.

Los AD integrados pueden utilizarse también en aplicaciones no diferenciales, y aprovechar el apareamiento de sus resistencias internas. La figura 3.6 muestra un sumador de precisión y un circuito para obtener la media de dos señales;

Tabla 3.3 Algunas especificaciones del amplificador diferencial INA 105AM. (Documentación Burr-Brown Corp.)

Ganancia	$1 \pm 0,005\% + (10^{-6}/^{\circ}\text{C}) \Delta T$
No linealidad	$\pm 0,0002\%$
Z_D	50 kΩ
Z_C	50 kΩ
CMRR	90 dB en continua
v_{os}	50 μV + 5 μV/°C ΔT + 1 μV/V ΔV _{ce} + 20 μV/mes \sqrt{n} meses
v_n (RTO)	60 nV/ $\sqrt{\text{Hz}}$ a 10 kHz
Ancho de banda a -3 dB	2,4 μV _{pp} de 0,01 Hz a 10 Hz
Velocidad	1 MHz
	3 V/μs

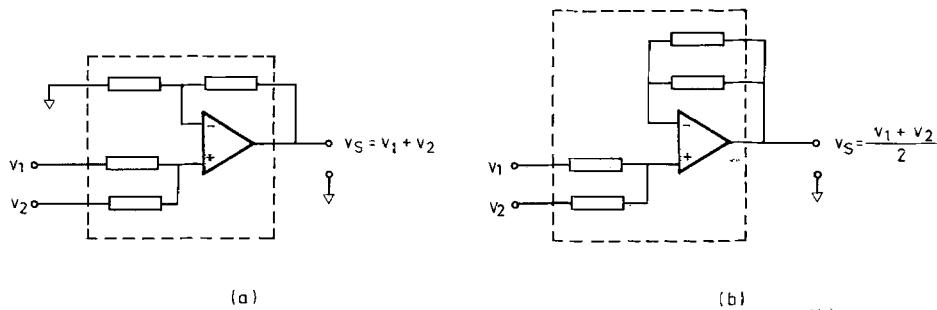


Figura 3.6 Circuitos unipolares basados en un AD integrado. (a) Sumador de precisión. (b) Circuito que obtiene el valor medio de dos tensiones. Los componentes y conexiones dentro de la línea a trazos están dentro del circuito integrado.

cuando emplean el modelo de la tabla 3.3, ambos circuitos tienen una exactitud del 0,01 %.

— **CMRR efectivo.** El modelo de la figura 3.5c incluye la impedancia de entrada tanto en modo diferencial, Z_D , como en modo común, Z_C . La razón es la siguiente: si la impedancia de la señal es alta con respecto a Z_C , se forman dos divisores de tensión (admitiendo que Z_D es muy alta para no tener efectos de carga); si dichos divisores no son idénticos, aparecerá una diferencia de potencial en bornes de Z_D , v_D , que será amplificada por la ganancia diferencial, G_D . Se dice entonces que el CMRR efectivo es inferior al CMRR del AD.

Al aplicar una tensión en modo común v_c , en la entrada del circuito aparecerá una tensión diferencial v_D y una tensión en modo común v_C . La salida v_o será

$$v_o \Big|_{v_d=0} = G_D v_D + G_C v_C \quad (3.25)$$

donde sabemos que $G_D/G_C = \text{CMRR}$. Si se acepta que el efecto de carga es pequeño (hipótesis que dará una solución sólo aproximada, válida si el CMRR espe-

104 Acondicionamiento de señales de entrada

cificado es muy alto), y que las impedancias vienen determinadas por sus componentes resistivas, entonces la tensión diferencial a la entrada del amplificador será

$$v_D \approx v_c \left[\frac{R_C}{R_C + R_s} - \frac{R_C}{R_C + R'_s} \right] \approx v_c \frac{R'_s - R_s}{R_C} \quad (3.26)$$

y la tensión en modo común, $v_C \approx v_c$.

Cuando se aplica una tensión v_d en modo diferencial, la ganancia es G_D . El CMRR efectivo será el cociente entre la ganancia de todo el circuito a la señal v_d , y la ganancia que presenta todo el circuito a v_c . Es decir,

$$\text{CMRR}_e \approx \frac{G_D}{G_D[(R'_s - R_s)/R_C] + G_C} \quad (3.27)$$

De aquí se obtiene

$$\frac{1}{\text{CMRR}_e} \approx \frac{R'_s - R_s}{R_C} + \frac{1}{\text{CMRR}} \quad (3.28)$$

Por lo tanto, en previsión de posibles desequilibrios en las impedancias de salida de una señal diferencial, para que el CMRR efectivo sea próximo al CMRR del AD, las impedancias Z_C de éste deben ser lo más altas posible.

Ejemplo. Calcular el valor aproximado del CMRR efectivo en continua para el circuito de la figura 3.5b cuando el AD es el INA 105 AM (tabla 3.3), y la impedancia de salida de la señal es resistiva, de unos 100Ω , y con un desequilibrio del 1% entre las dos ramas.

En este caso, $R'_s - R_s = 100 \Omega \times 0,01 = 1 \Omega$, $R_C = 50 \text{ k}\Omega$, y $\text{CMRR} = 90 \text{ dB} = 31.622$, de donde resulta

$$\frac{1}{\text{CMRR}_e} \approx \frac{1}{50.000} + \frac{1}{31.622} = 5,16 \times 10^{-6}$$

y de aquí, $\text{CMRR}_e \approx 86 \text{ dB}$.

(Obsérvese que en la ecuación (3.22) el CMRR hay que expresarlo en unidades lineales, no en decibelios.)

El resultado del ejemplo anterior evidencia que si la impedancia de la señal es alta, un AD como el de la figura 3.5a no tiene suficiente impedancia de entrada y ello produce, además de un efecto de carga, un deterioro del CMRR efectivo. Los AD que presentan alta impedancia de entrada, en modo común y en modo diferencial —entre otras características—, se denominan amplificadores de instrumentación (AI). (No deben confundirse con los AO cuyo comportamiento a baja frecuencia es de alta calidad, y que algunos fabricantes denominan «AO de instrumentación».)

— *Relación de rechazo del modo serie (SMRR)*. La ganancia diferencial $G_D(f)$ puede ser muy pequeña a determinadas frecuencias o a partir de una frecuencia determinada. Esto permite rechazar interferencias que aparezcan directamente «en serie» con la señal, es decir, entre los terminales A y B en la figura 3.5c. (Puede tratarse, por ejemplo, de una interferencia inducida en el bucle AA'BB' —figura 3.5a— por un campo magnético variable.) La relación entre la ganancia en modo diferencial a las frecuencias de la señal de interés, $G_D(f_s)$, y la misma ganancia a las frecuencias rechazadas, $G_D(f_r)$, se denomina Relación de Rechazo del Modo Serie (SMRR, Series Mode Rejection Ratio) o del modo normal (NMRR, Normal Mode Rejection Ratio),

$$\text{SMRR}(f_r) \equiv \text{NMRR}(f_r) = 20 \log \frac{G_D(f_s)}{G_D(f_r)} \quad (3.29)$$

Por lo tanto, en la figura 3.5b la contribución de v_i y v_{ic} a v_o vienen determinadas por el CMRR y por el SMRR.

Ejemplo. El amplificador de la figura E3.2 tiene una ganancia diferencial plana (es decir, constante) de valor 100 y un desfase nulo para toda la banda de frecuencias consideradas, y un CMRR que es de 100 dB a baja frecuencia y decrece a razón de 20 dB/década a partir de 10 Hz. Si se supone que las impedancias de entrada del AD son mucho mayores de 120Ω , calcular cómo contribuyen respectivamente a la salida, las interferencias en modo serie y en modo común de 50 Hz, 1 kHz y 20 kHz, con 10 mV de amplitud.

— Una interferencia en modo serie v_{is} produce una tensión a la entrada del amplificador,

$$v_D \left|_{v_{is}} \right. = v_{is} \frac{1}{1 + j\omega 2RC} = v_{is} \frac{1}{1 + jf 0,015}$$

Por lo tanto,

$$\text{SMRR}(f) = 1 + jf 0,015$$

y las interferencias en modo serie sufren una atenuación, dependiendo de su frecuencia, dada por este factor. La señal resultante a la entrada del amplificador, pasa a su salida amplificada por 100 (40 dB).

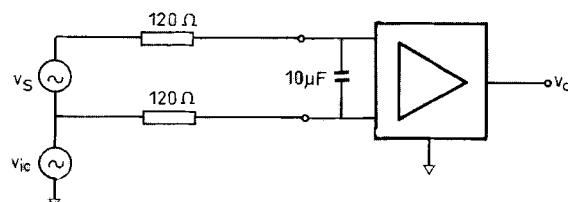


Figura E3.2 Amplificador diferencial con filtro previo que le confiere Rechazo del Modo Serie.

La tabla siguiente da los resultados a distintas frecuencias:

	50 Hz	1 kHz	20 kHz
SMRR	$1,25 \angle 37^\circ$	$15 \angle 86^\circ$	$300 \angle 89,8^\circ$
SMRR(dB)	$2 \text{ dB} \angle 37^\circ$	$23,5 \text{ dB} \angle 86^\circ$	$50 \text{ dB} \angle 89,8^\circ$
G_d	$38 \text{ dB} \angle 37^\circ$	$16,5 \text{ dB} \angle 86^\circ$	$-10 \text{ dB} \angle 89,8^\circ$
v_o	$800 \text{ mV} \angle 37^\circ$	$67 \text{ mV} \angle 37^\circ$	$3,3 \text{ mV} \angle 89,8^\circ$
retardo	2 ms	$239 \mu\text{s}$	$12,47 \mu\text{s}$

— Una interferencia en modo común v_{ic} pasa tal cual a la entrada en modo común del amplificador y no produce ninguna tensión de entrada en modo diferencial. La tensión en modo común a la entrada del amplificador contribuye a la salida a través de G_C , y según (3.23),

$$\text{CMRR} = \frac{G_D(f)}{G_C(f)} = \frac{10^5}{1 + jf/10} = \frac{100}{G_C(f)}$$

De aquí obtenemos,

$$G_C(f) = \frac{1 + jf/10}{1,000}$$

La tabla siguiente da los resultados a distintas frecuencias:

	50 Hz	1 kHz	20 kHz
G_C	$0,0051 \angle 78,7^\circ$	$0,1 \angle 89,4^\circ$	$2 \angle 89,97^\circ$
v_o	$5,1 \mu\text{V} \angle 78,7^\circ$	$1 \text{ mV} \angle 89,4^\circ$	$20 \text{ mV} \angle 89,97^\circ$
retardo	4,4 ms	$248 \mu\text{s}$	$12,49 \mu\text{s}$

Obsérvese cómo en este circuito el SMRR va aumentando con la frecuencia, de manera que la contribución a la salida de la interferencia en modo serie es menor a frecuencias altas. En cambio el CMRR decrece al aumentar la frecuencia y, por lo tanto, la salida debida a una señal de modo común va aumentando con su frecuencia.

— *CMRR de etapas diferenciales en cascada*. La situación descrita por el circuito de la figura 3.5c, que ha llevado al resultado expresado por (3.28), puede considerarse como un caso particular de una situación más general: siempre que una etapa con entrada diferencial va precedida por otra, obviamente con entrada y salida diferenciales, se puede producir una degradación del CMRR de la etapa más alejada de la entrada de señal. En la figura 3.7a se presenta el esquema equivalente para un caso de tres etapas. La terminología para definir los parámetros de cada etapa se da en la figura 3.7b.

En una etapa con entrada y salida diferenciales, la señal diferencial a la entrada produce una salida en modo diferencial según la ganancia en modo diferencial,

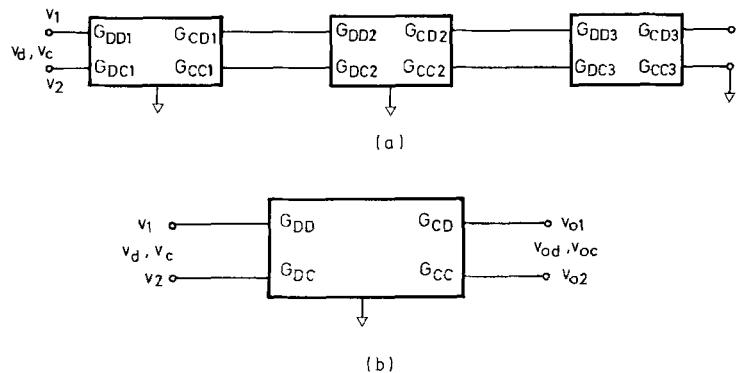


Figura 3.7 (a) Etapas diferenciales en cascada. La última se considera que tiene salida unipolar. (b) Tensiones y ganancias en una etapa con entrada y salida diferenciales.

$$G_{DD} = \frac{v_{od}}{v_d} \Bigg|_{v_c=0} \quad (3.30)$$

La señal en modo común a la entrada produce una señal en modo común a la salida según la ganancia en modo común,

$$G_{CC} = \frac{v_{oc}}{v_c} \Bigg|_{v_d=0} \quad (3.31)$$

Pero al mismo tiempo, una señal en modo diferencial a la entrada produce una señal en modo común a la salida según la ganancia de modo diferencial a modo común,

$$G_{CD} = \frac{v_{oc}}{v_d} \Bigg|_{v_c=0} \quad (3.32)$$

También, y esto es lo peor, una señal en modo común a la entrada produce una señal en modo diferencial a la salida según la ganancia de modo común a modo diferencial,

$$G_{DC} = \frac{v_{od}}{v_c} \Bigg|_{v_d=0} \quad (3.33)$$

Para una etapa con salida unipolar, \$G_{CC} = G_{CD} = 0\$.

Con estas cuatro ganancias definimos tres factores para cada etapa considerada individualmente: el rechazo del modo común, que designamos \$C\$ (reservamos CMRR para describir el comportamiento de una etapa cuando viene precedida por las otras),

$$C = \frac{G_{DD}}{G_{DC}} \quad (3.34)$$

el factor de discriminación,

$$D = \frac{G_{DD}}{G_{CC}} \quad (3.35)$$

y un factor sin nombre específico,

$$E = \frac{G_{CD}}{G_{DD}} \quad (3.36)$$

Con estas definiciones, si para cada etapa de la figura 3.7a se cumple $E_i \ll C_{i+1}$ y $E_i \ll D_{i+1} C_{i+2}$, entonces se puede demostrar [2] que el recíproco del CMRR del sistema completo, CMRR_T , se puede obtener sumando los recíprocos del CMRR de cada una de las etapas en el sistema,

$$\frac{1}{\text{CMRR}_T} = \frac{1}{\text{CMRR}_1} + \frac{1}{\text{CMRR}_2} + \frac{1}{\text{CMRR}_3} \quad (3.37)$$

donde para cada etapa se ha definido

$$\text{CMRR}_i = \prod_1^{j < i} C_j D_j \quad (3.38)$$

Es decir, el factor C de cada etapa viene «amplificado» por el factor de discriminación de cada una de las etapas que le preceden. De esta forma el rechazo de modo común que presenta una etapa considerada individualmente (C) queda aumentado, de manera que su CMRR dentro del sistema (CMRR_i) es igual o mayor que el que tenía como etapa sola. En una cadena de amplificadores interesaría, pues, poner en la parte frontal las etapas con mayor factor de discriminación.

De (3.37) se deduce que el CMRR_T es menor que el CMRR de cualquiera de las etapas, salvo que una o más de ellas tengan CMRR de signo opuesto y compensen el CMRR de las demás, cosa difícil de garantizar en el diseño.

Ejemplo. Los amplificadores de la figura E3.3 tienen respectivamente ganancia (diferencial) de 100 y 10, y CMRR de 80 dB $\angle 90^\circ$ y 60 dB $\angle 90^\circ$. Calcular el CMRR que presenta el conjunto dependiendo del orden en que se coloquen. (Se supone que los dos amplificadores tienen entrada y salidas diferenciales y que un terminal del que se coloque en segundo lugar puede conectarse a masa.)

Suponiendo que las hipótesis que llevan a (3.37) se cumplen, cuando la etapa frontal es la de mayor ganancia,

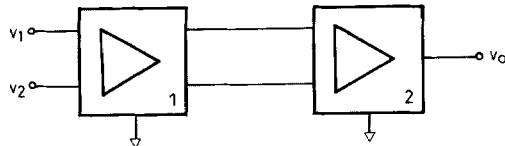


Figura E3.3

$$\frac{1}{\text{CMRR}_T} = \frac{1}{10^4 \angle 90^\circ} + \frac{1}{100 \times 10^3 \angle 90^\circ}$$

de donde $\text{CMRR}_T = 79 \text{ dB} \angle 90^\circ$.

Si, en cambio, la etapa frontal es la de ganancia 10,

$$\frac{1}{\text{CMRR}_T} = \frac{1}{10^3 \angle 90^\circ} + \frac{1}{10 \times 10^4 \angle 90^\circ}$$

y $\text{CMRR}_T = 59,9 \text{ dB} \angle 90^\circ$.

La expresión (3.37) es válida sólo cuando se cumplen unas determinadas relaciones entre los factores C , D y E de las etapas. El valor concreto de dichos factores depende de la estructura de la etapa. Si consideramos primero etapas formadas por dos partes no acopladas (figura 3.8), tenemos

$$v_{o1} = v_1 H_1(j\omega) \quad (3.39a)$$

$$v_{o2} = v_2 H_2(j\omega) \quad (3.39b)$$

$$v_{o1} = \left(\frac{v_d}{2} + v_c \right) H_1(j\omega) \quad (3.40a)$$

$$v_{o2} = \left(\frac{v_d}{2} + v_c \right) H_2(j\omega) \quad (3.40b)$$

De estas expresiones se deducen las cuatro ganancias para la etapa,

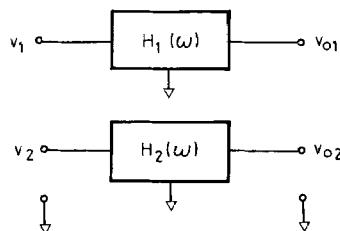


Figura 3.8 Etapa con entrada y salida diferenciales formada por dos partes no acopladas.

110 Acondicionamiento de señales de entrada

$$G_{DD} = [H_1(j\omega) + H_2(j\omega)]/2 \quad (3.41a)$$

$$G_{CD} = [H_1(j\omega) - H_2(j\omega)]/4 \quad (3.41b)$$

$$G_{DC} = H_1(j\omega) - H_2(j\omega) \quad (3.41c)$$

$$G_{CC} = [H_1(j\omega) + H_2(j\omega)]/2 \quad (3.41d)$$

y a partir de ellas se obtienen los tres factores,

$$C = \frac{1}{2} \cdot \frac{H_1(j\omega) + H_2(j\omega)}{H_1(j\omega) - H_2(j\omega)} \quad (3.42a)$$

$$D = 1 \quad (3.42b)$$

$$E = 1/4 C \quad (3.42c)$$

Por lo tanto, si $H_1(j\omega) \approx H_2(j\omega)$ el factor C será muy alto y las condiciones necesarias para aceptar (3.37) se cumplirán. Obsérvese que al ser $D = 1$, las etapas no acopladas no mejoran el factor C de las posteriores.

Ejemplo. Calcular el CMRR a 10 kHz para el sistema formado por un amplificador diferencial precedido por un filtro de paso bajo en cada terminal, tal como se indica en la figura E3.4. (Esta situación es típica de un amplificador precedido de un multiplexor, capítulo 5.) El valor medio de las resistencias es $R_a = 270 \Omega$, y la máxima diferencia entre ellas es del 6 % de R_a . Los condensadores se suponen iguales y de 23 pF. (Si fueran condensadores discretos, su tolerancia sería elevada; en un multiplexor, en cambio, C_1 y C_2 son capacidades parásitas y no tienen por qué ser muy diferentes.)

Para cada rama del circuito se tiene,

$$H_1(j\omega) = \frac{\omega_1}{\omega_1 + j\omega}$$

$$H_2(j\omega) = \frac{\omega_2}{\omega_2 + j\omega}$$

donde $\omega_1 = 1/R_1 C_1$ y $\omega_2 = 1/R_2 C_2$. Si se expresan las resistencias y los condensadores en función de su valor medio y la diferencia máxima respectivas,

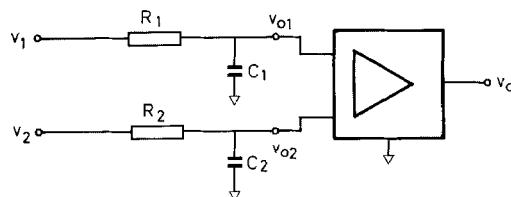


Figura E3.4

$$R_a = \frac{R_1 + R_2}{2}$$

$$R_i = R_1 - R_2$$

$$C_a = \frac{C_1 + C_2}{2}$$

$$C_i = C_1 - C_2$$

entonces el factor C de la etapa frontal es

$$C \approx \frac{j\omega R_a C_a + 1}{-j\omega (R_a C_i + R_i C_a)}$$

Si $R_a = 270 \Omega$, $R_i = 0,06 \times 270 \Omega = 16,2 \Omega$, $C_a = 23 \text{ pF}$ y $C_i \approx 0$, dado que su factor de discriminación es $D = 1$, tendremos

$$C(10 \text{ kHz}) \approx j 42.735 = 92,6 \text{ dB} \angle 90^\circ$$

$$\frac{1}{\text{CMRR}_T} = \frac{1}{j 42.735} + \frac{1}{-j 10.000}$$

$$\text{CMRR}_T = 13.055 \angle -90^\circ = 82 \text{ dB} \angle -90^\circ$$

Se obtienen 82 dB a pesar de que el AD tenía sólo 80 dB porque el signo del CMRR de cada etapa era distinto. Si se intercambiaran R_1 y R_2 (o los terminales del AD), el CMRR de las dos etapas tendría el mismo signo y resultaría $\text{CMRR}_T = 78 \text{ dB} \angle 90^\circ$

Para las etapas con entradas y salidas diferenciales que no tengan una estructura como la de la figura 3.8, las ecuaciones (3.40) no son válidas y, por lo tanto, tampoco lo son las (3.41) ni las (3.42). Así pues, antes de aplicar (3.37) hay que cerciorarse en cada caso de que se cumplan las condiciones $E_i \ll C_{i+1}$ y $E_i \ll D_{i+1} C_{i+2}$.

3.2.3.2 Amplificadores de instrumentación: errores. La figura 3.9a muestra el modelo equivalente para un AI conectado a una señal diferencial, que es muy parecido al de un AO. La principal diferencia estriba en que el AI no necesita realimentación externa (aunque puede tenerla); además, el AI suele aplicarse a señales diferenciales (aunque nada impide utilizarlo en modo unipolar). La expresión completa de la tensión de salida es:

$$v_o = v_A + (v_{os} + v_b + v_R + v_n)G \quad (3.43)$$

donde:

G es la ganancia del AI (fija o seleccionable)

112 Acondicionamiento de señales de entrada

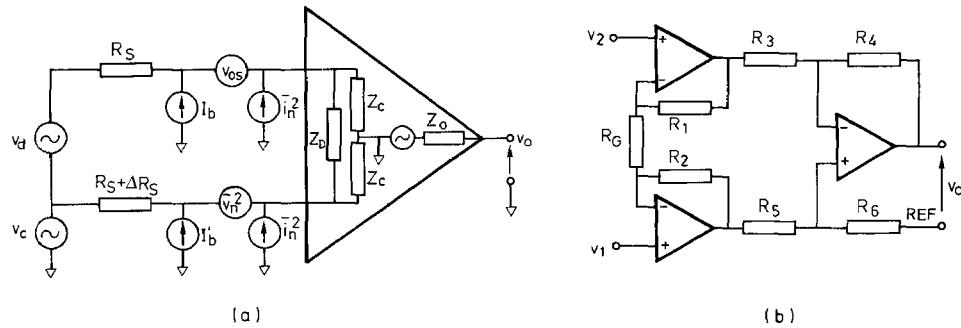


Figura 3.9 (a) Modelo para un amplificador de instrumentación (AI) conectado a una señal diferencial y con un terminal de salida conectado directamente a masa. (b) AI realizado con tres AO; el terminal de referencia de la salida (REF) puede conectarse al nivel de tensión deseado.

$$v_A = v_d(G + e_G + \frac{\Delta G}{\Delta T} \Delta T + e_{NLG}) \quad (3.44)$$

e_G , $\Delta G/\Delta T$, y e_{NLG} son, respectivamente, los valores especificados para el error, la deriva térmica y la no linealidad de la ganancia.

$$v_{os} = v_{osin} + v_{osout}/G + \left(\frac{\Delta v_{osin}}{\Delta T} + \frac{\Delta v_{osout}}{\Delta T} - \frac{1}{G} \right) \Delta T \quad (3.45)$$

v_{osin} es la tensión de desequilibrio (offset) de entrada y v_{osout} es la de desequilibrio de salida del AI; al consistir éste muchas veces en dos etapas diferenciadas, la segunda amplifica el error de la primera, y el error de ésta depende de su ganancia; de ahí la distinción entre los dos términos. [No debe confundirse esto con la posibilidad de referir la tensión de desequilibrio a la entrada (RTI, Referred To Input) o a la salida (RTO, Referred To Output) del amplificador.]

$$v_b \approx I_b \Delta R_s + I_{os}(R_s + \Delta R_s) + \frac{\Delta I_{os}}{\Delta T} R_s \Delta T \quad (3.46)$$

I_b es la corriente de polarización e I_{os} el desequilibrio entre las corrientes de polarización respectivas de cada entrada

$$v_R = v_c/\text{CMRR} + \Delta V_{cc}/\text{PSRR} \quad (3.47)$$

CMRR es el valor efectivo de la relación de rechazo del modo común [ec. (3.27) si predominan las componentes resistivas de las impedancias de salida y entrada]; no siempre es correcto emplear directamente el valor del CMRR el especificado para el AI.

PSRR es el factor de rechazo de las interferencias en las líneas de alimentación especificado para el AI.

$$v_n \approx [(v_{nAI} \sqrt{BW})^2 + v_{1/f}/6,6]^1/2 \quad (3.48)$$

v_{nAI} es la tensión de ruido especificada para el AI (en valor eficaz) en la zona donde su densidad espectral de frecuencia es plana. BW es el ancho de banda de trabajo dentro de dicha zona.

$v_{1/f}$ es la tensión de ruido especificada para el AI (en valor de pico a pico) en la zona donde su densidad espectral de frecuencia crece de forma inversamente proporcional a la frecuencia.

En el modelo anterior se ha supuesto que la resistencia R_s es pequeña y, por lo tanto ni su ruido térmico ni las contribuciones de la corriente de ruido del AI son importantes. En caso contrario, dichas contribuciones deberían sumarse cuadráticamente con v_n (ver [1], apartado 7.4).

Los términos de error pueden agruparse por una parte en los que multiplican a v_d (errores de ganancia) y, por otra, en los que se suman a v_d (errores de cero). En ambos casos, algunos de dichos factores tienen derivas térmicas apreciables, especificadas por el fabricante. Si durante la calibración se ajustan algunos errores de cero, entonces los únicos términos a considerar son las derivas respectivas. En la tabla 3.4 se dan algunas especificaciones de un AI comercial.

Un circuito muy popular para realizar un AI con componentes discretos es el de la figura 3.9b. Se basa en 3 AO en dos etapas: la primera con entrada y salida diferenciales y la segunda con entrada diferencial y salida unipolar puesta al nivel de tensión de referencia que se desee. Para ajustar el CMRR del conjunto se puede poner una resistencia ajustable en serie con R_6 . También se puede elegir como segunda etapa un AD integrado, cuyas resistencias están ya ajustadas.

Tabla 3.4 Especificaciones del AI AD 624S. (Documentación Analog Devices Inc.)

Ganancia	$\left[\frac{40.000}{R_G} + 1 \right] \pm 20 \%$
Margen de valores de ganancia	1 a 1.000
Error en la ganancia	
$G = 1$	$\pm 0,05 \%$
$G = 100$	$\pm 0,25 \%$
$G = 200, 500$	$\pm 0,5 \%$
$G = 1000$	$\pm 1,0 \%$
No linealidad	
$G = 1$ a 1.000	$\pm 0,005\%$
Deriva térmica	
$G = 1$	$5 \times 10^{-6}/^\circ\text{C}$
$G = 100, 200$	$10 \times 10^{-6}/^\circ\text{C}$
$G = 500, 1.000$	$15 \times 10^{-6}/^\circ\text{C}$
Tensión de desequilibrio (offset)	
De la etapa de entrada	$75 \mu\text{V}$
Deriva térmica	$2,0 \mu\text{V}/^\circ\text{C}$
De la etapa de salida	3 mV
Deriva térmica	$50 \mu\text{V}/^\circ\text{C}$

Tabla 3.4 (Continuación).

PSRR		
$G = 1$	75 dB	
$G = 100, 200$	105 dB	
$G = 500, 1.000$	110 dB	
Corriente de entrada		
De polarización	$\pm 50 \text{ nA}$	
Deriva térmica	$\pm 50 \text{ pA}^{\circ}\text{C}$	
De desequilibrio	$\pm 35 \text{ nA}$	
Deriva térmica	$\pm 20 \text{ pA}^{\circ}\text{C}$	
Entrada		
Impedancia en modo diferencial	$1 \text{ G}\Omega \parallel 10 \text{ pF}$	
Impedancia en modo común	$1 \text{ G}\Omega \parallel 10 \text{ pF}$	
CMRR (cc a 60 Hz), 1 k Ω desequilibrio en resistencia de fuente		
$G = 1$	70 dB	
$G = 100, 200$	100 dB	
$G = 500, 1.000$	110 dB	
Respuesta dinámica		
Frecuencia de corte a -3 dB		
$G = 1$	1 MHz	
$G = 100$	150 kHz	
$G = 200$	100 kHz	
$G = 500$	50 kHz	
$G = 1.000$	25 kHz	
Velocidad de salida (slew rate)	5 V/ μs	
Tiempo de establecimiento, para un escalón 20 V, dentro del 0,001%		
$G = 1 \text{ a } 200$	15 μs	
$G = 500$	35 μs	
$G = 1.000$	75 μs	
Ruido		
Tensión de ruido a 1 kHz		
Referida a la entrada	4 nV// $\sqrt{\text{Hz}}$	
Referida a la salida	75 nV// $\sqrt{\text{Hz}}$	
Tensión de ruido de entrada entre 0,1 y 10 Hz		
$G = 1$	10 μV_{pp}	
$G = 100$	0,3 μV_{pp}	
$G = 200, 500, 1.000$	0,2 μV_{pp}	
Corriente de ruido entre 0,1 y 10 Hz	60 pA _{pp}	

En la figura 3.10 se muestran diversos circuitos para corregir la tensión de desequilibrio de un AI. En la figura 3.10a se emplean directamente los dos terminales de ajuste, que acceden a la etapa frontal del AI; su inconveniente es que las derivas en V_{cc} repercutirán en la salida. El circuito de la figura 3.10b evita dicho efecto, pero dado que sigue interaccionando con la etapa de entrada —la reequili-

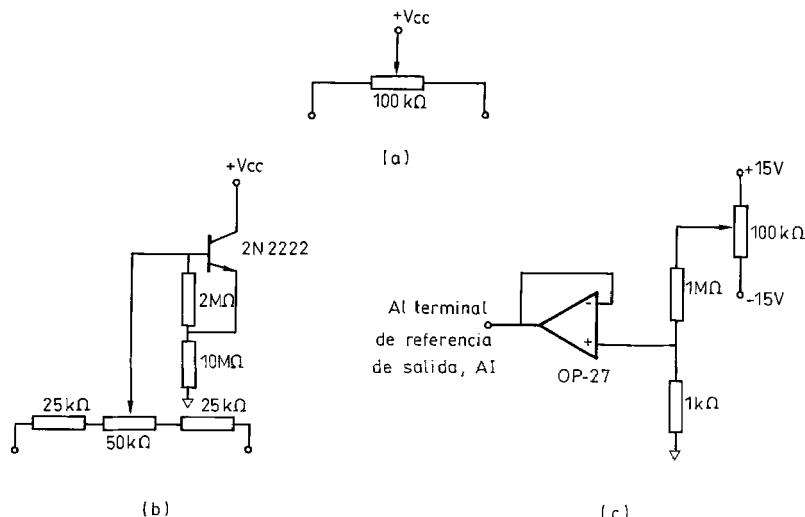


Figura 3.10 Métodos de corrección del valor inicial de la tensión de desequilibrio de un AI. (a) y (b), a través de los terminales de ajuste provistos. (c) A través del terminal de referencia (de salida). (Documentación Burr-Brown Corp.)

bra—, las derivas térmicas pueden ser mayores que en su ausencia. El circuito de la figura 3.10c evita dicho problema: ahora se conecta una tensión en serie con el terminal de referencia de salida; se puede aplicar sólo en modelos donde el terminal de referencia de salida no esté conectado internamente al terminal de referencia de la entrada (el central de la tensión de alimentación).

3.2.3.3 Amplificadores de aislamiento: IMRR. Si en la figura 3.5b $|v_c| + |v_i|$ es mayor que la máxima tensión aceptable por el AD para que no sufra daños, hay que pensar en una solución alternativa. No importa si el CMRR disponible es suficiente: el amplificador se deteriora irreversiblemente. Si, por ejemplo $|v_c| + |v_i| = 100$ V y CMRR = 120 dB a la frecuencia de interés, podría pensarse que a la salida se tendrá una tensión de error de 100 V/ 10^6 = 100 μ V; sin embargo, al aplicar una tensión de modo común de 100 V a cualquier amplificador ordinario, éste sufre daños irreversibles.

El riesgo de las tensiones de modo común altas se debe a la circulación de corrientes en el bucle donde están aplicadas dichas tensiones. La solución es, pues, abrir dicho bucle. Los amplificadores donde no hay continuidad óhmica entre la entrada y la salida se denominan amplificadores de aislamiento (AA). El terminal de referencia de entrada es flotante respecto al terminal de referencia de salida (figura 3.11a) y puede que ambos sean flotantes respecto al de referencia de la alimentación (figura 3.11b). Para pasar la señal con información de una a otra parte, se emplea un transformador, optoacoplador, o condensadores serie; la señal modula una portadora que se demodula en el lado de salida. La alimentación se pasa mediante transformador, o se alimenta la parte frontal mediante baterías o un convertidor continua/continua.

116 Acondicionamiento de señales de entrada

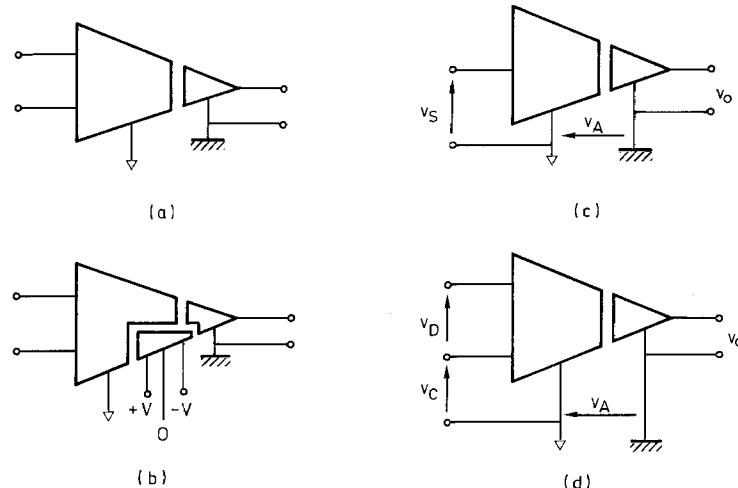


Figura 3.11 Amplificador de aislamiento (AA). (a) Símbolo general. (b) Símbolo cuando hay aislamiento a la vez entre alimentación, entrada y salida. (c) Tensión de modo aislado. (d) Tensión de modo común y tensión de modo aislado cuando la entrada del AA es diferencial.

El amplificador de entrada en un AA puede ser o no diferencial. Además, no suele ser un amplificador de precisión. Por ello, a veces la alimentación aislada es accesible en la parte frontal para que se pueda poner un amplificador previo de alta calidad.

La tensión que queda aplicada entre los terminales de referencia aislados de un AA se denomina tensión de modo aislado, v_A , y contribuye en parte a la salida, siendo así una fuente de error (figura 3.11c). La capacidad de rechazar la tensión de modo aislado viene descrita por el factor de rechazo del modo aislado, IMRR (Isolation Mode Rejection Ratio). Al igual que el CMRR, el IMRR suele decrecer al aumentar la frecuencia. No hay una única definición para el IMRR: según la tecnología, y el fabricante, puede describir el error equivalente a la entrada,

$$v_o = G \left(v_s + \frac{v_A}{\text{IMRR}} \right) \quad (3.49a)$$

o directamente el error a la salida,

$$v_o = Gv_s + \frac{v_A}{\text{IMRR}} \quad (3.49b)$$

Si la etapa de entrada del AA es diferencial, goza además del CMRR, de manera que entonces la salida es

$$v_o = G_D v_D + G_C v_C + G_A v_A = G_D \left(v_D + \frac{v_C}{\text{CMRR}} + \frac{v_A}{\text{IMRR}} \right) \quad (3.50a)$$

si el IMRR está referido a la entrada, y

$$v_o = G_D \left(v_D + \frac{v_C}{\text{CMRR}} \right) + \frac{v_A}{\text{IMRR}} \quad (3.50b)$$

si el IMRR está referido directamente a la salida.

Ejemplo. El circuito de la figura E3.5 sirve para medir la corriente que consume un motor de continua de 500 V, cuyo valor máximo es de 100 A. El AA ISO102 (Burr-Brown) tiene $G = 1$ y un IMRR de 140, 130 y 110 dB, respectivamente en continua, a 10 y a 100 Hz. Si el CAD tiene un margen de entrada de 1 V, ¿cuántos bits puede tener para que el error debido a la tensión en modo aislado sea igual o menor que la resolución del CAD? Si el motor fuera de alterna alimentado a 50 Hz, ¿cómo cambiaría el resultado?

La tensión de salida debida a los 500 Vcc será,

$$v_o = \frac{500 \text{ V}}{140 \text{ dB}} = 50 \mu\text{V}$$

El error absoluto relativo al fondo de escala será,

$$e = \frac{50 \mu\text{V}}{1 \text{ V}} = 5 \times 10^{-5}$$

La resolución del CAD relativa a su fondo de escala es 2^{-n} y queremos

$$2^{-n} = 5 \times 10^{-5}$$

$$n = 14,3$$

Tomaríamos $n = 14$ bits.

Si, en cambio, el motor estuviera alimentado en alterna,

$$\text{IMRR (50 Hz)} = 130 \text{ dB} - 20 \text{ (dB/década)} \times 0,5 \text{ décadas} = 120 \text{ dB}$$

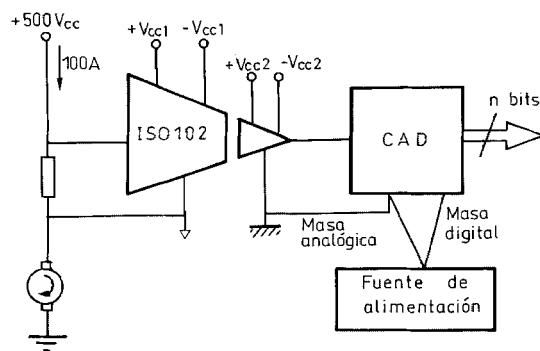


Figura E3.5

La tensión de error a la salida,

$$v_o = \frac{500 \text{ V}}{120 \text{ dB}} = 500 \mu\text{V}$$

El error absoluto relativo al fondo de escala sería $e = 5 \times 10^{-4}$ y $n = 11$ bits.

3.2.3.4 Compatibilidad entre señales y amplificadores. En la figura 3.1 se han presentado los seis tipos de señales que podemos encontrar en un SAS. De los apartados anteriores se deduce que, por su parte, los amplificadores pueden tener entrada unipolar o diferencial y pueden ser flotantes (con aislamiento) o no. Esto da cuatro tipos básicos de amplificadores. Algunas señales son obviamente incompatibles con ciertos amplificadores; por ejemplo, no se puede conectar una señal diferencial con tensión de modo común a un amplificador con entrada unipolar puesta a masa (no flotante). Para otras combinaciones la situación no es tan clara. En la tabla 3.5 se resumen todas las situaciones posibles y se indica su compatibilidad.

Las señales unipolares puestas a masa son, en principio, incompatibles con los amplificadores con entrada unipolar puesta a masa y pueden serlo con uno con entrada diferencial puesta a masa si no tiene un CMRR suficientemente alto. La razón es en ambos casos la diferencia de potencial presente entre dos masas distintas: en general, suele ser tan grande que enmascara las señales débiles. Las señales flotantes, unipolares o diferenciales, son compatibles con cualquier tipo de amplificador, pero son ciertamente señales un tanto idealizadas. Las señales unipolares con tensión de modo común deben ser amplificadas con un amplificador de entrada flotante; un amplificador diferencial no flotante puede ser adecuado si su CMRR es suficientemente alto.

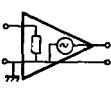
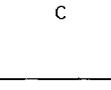
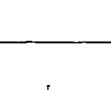
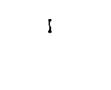
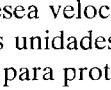
Las señales diferenciales puestas a masa, directamente o a través de una tensión de modo común, necesitan un amplificador con entrada diferencial, y en el segundo caso con un buen CMRR si el amplificador no es flotante.

3.2.4 Procesamiento analógico de señales

La amplificación sirve esencialmente para adaptar márgenes de amplitudes o impedancias. Cuando se trata de extraer la información de la señal, la situación es más compleja y se plantea la disyuntiva de hacerlo por medios analógicos o con un procesador digital. En este segundo caso hay, al menos, una operación analógica inevitable: el ancho de banda de cualquier señal que se vaya a digitalizar hay que limitarlo de acuerdo con el criterio de Nyquist (capítulo 4). Para ello se emplean filtros analógicos, que se estudian en el apartado 3.3.

La decisión sobre las demás operaciones está sujeta a las consideraciones generales sobre las ventajas e inconvenientes de hardware y software, por cuanto el procesamiento digital suele basarse en un μ P y software, mientras que el analógico es necesariamente hardware. En términos generales, el tratamiento analógico es

Tabla 3.5 Compatibilidad entre señales y amplificadores: *C* = compatibles; *CC* = condicionalmente compatibles; *I* = incompatibles.

Señal	Amplificador 1	Amplificador 2	Amplificador 3	Amplificador 4
	I	CC (CMRR)	C	C
	C	C	C	C
	I	CC (CMRR)	C	C
	I	C	I	C
	C	C	C	C
	I	CC (CMRR)	I	C

preferible cuando se desea velocidad, o en aplicaciones que requieren la fabricación de sólo unas pocas unidades. También se emplean métodos analógicos para reducir interferencias y para proteger circuitos, pues los métodos digitales no bastan por sí solos. Se consideran a continuación algunos casos, ilustrativos del tipo de soluciones y recursos empleados.

3.2.4.1 Linealización analógica. Cuando la relación entre la variable a medir y la señal disponible no es lineal, interesa linealizarla. La no linealidad puede ser debida al principio de medida empleado, al sensor, o a su interfaz. Por ejemplo, un método para medir el caudal de un fluido consiste en poner una obstrucción al flujo y medir la caída de presión en ella, que es proporcional al cu-

drado de la velocidad del fluido. Para determinar ésta hay que calcular entonces la raíz cuadrada de la salida del sensor de presión diferencial ([1], apartado 1.7). Una situación similar se produce en aquellos sensores basados en un fenómeno resonante donde la variable de interés es proporcional al cuadrado de la frecuencia de oscilación.

En cuanto a los sensores, varios de ellos son de por sí no lineales en gran medida; termistores, LDR y humistores presentan una relación exponencial entre resistencia eléctrica y magnitud detectada. Otros, como los termopares, son no lineales en menor grado, mientras que aún en otros, como los termómetros de resistencia metálica, sólo se considera la no linealidad en aplicaciones de precisión.

Ejemplos simples de interfaces no lineales son los divisores de tensión y los puentes de impedancias. Otro ejemplo son los osciladores de frecuencia variable que incorporan un sensor capacitivo, inductivo, o resistivo; la frecuencia de oscilación es inversamente proporcional a la raíz cuadrada de la capacidad, inductancia o resistencia. Aunque el sensor sea lineal, para conocer la magnitud de interés hay que calcular el cuadrado de la frecuencia ([1], apartado 5.4).

Los métodos de linealización analógica dependen del origen de la no linealidad. Cuando se debe al principio de medida, el objetivo es realizar una función matemática determinada, por ejemplo una raíz cuadrada o una elevación al cuadrado. Hay CI analógicos que realizan directamente estas operaciones, por lo que en principio el problema tiene fácil solución.

Cuando la no linealidad se debe al propio sensor, las soluciones analógicas son específicas para cada caso. Pero hay una clase de sensores resitivos que admiten un mismo tratamiento [4]. En la figura 3.12a se muestra una red lineal alimentada por una fuente E_a , una resistencia $R(x)$ que depende de una magnitud física x , y dos terminales de salida (3-4) donde se mide la tensión o corriente. Por el teorema

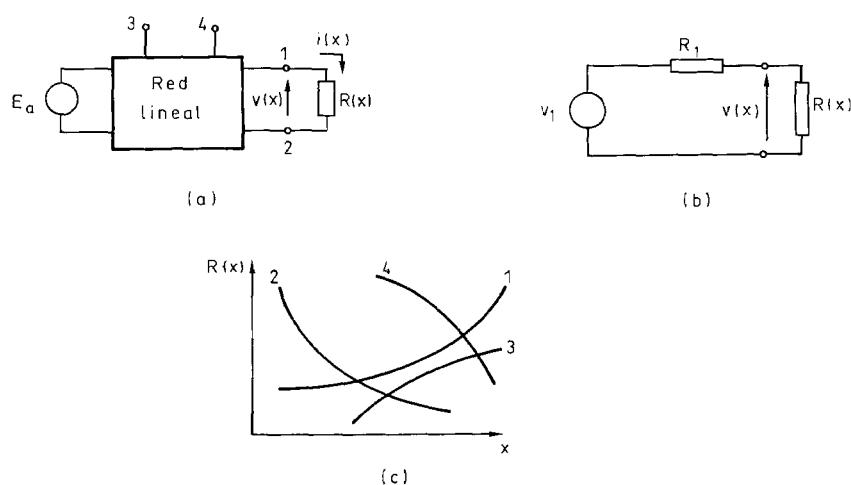


Figura 3.12 Linealización de sensores resitivos no lineales. (a) Modelo general del circuito de acondicionamiento; $R(x)$ es el sensor. (b) Circuito equivalente de Thevenin visto por el sensor. (c) Los sensores con respuesta como las curvas 1 y 2 se pueden linealizar con este método; los sensores con respuestas como las curvas 3 y 4, no se pueden linealizar así.

de la sustitución, $R(x)$ puede ser sustituida por la caída de tensión en ella, $v(x)$. Tenemos entonces dos fuentes de tensión: E_a , que por ser constante producirá corrientes y tensiones constantes en la red; y $v(x)$ que producirá corrientes y tensiones que le serán proporcionales, por ejemplo entre los terminales 3 y 4. En definitiva, la tensión de salida será lineal con x sólo si $v(x)$ lo es.

Si sustituimos la fuente E_a y la red por sus equivalentes de Thevenin, figura 3.12b, vemos que las posibilidades de linealización dependen de R_1 , que es la resistencia vista por el sensor. La caída de tensión en éste será,

$$v(x) = V_1 \frac{R(x)}{R_1 + R(x)} \quad (3.51)$$

Definimos ahora una función respuesta $F(x)$,

$$F(x) = \frac{v(x)}{V_1} = \frac{R(x)}{R_1 + R(x)} = 1 - \frac{R_1}{R_1 + R(x)} \quad (3.52)$$

La linealidad de $v(x)$ puede deducirse ahora de $F(x)$, viendo si su derivada primera es constante y si su derivada segunda vale cero. La derivada primera (la sensibilidad) es,

$$S = \frac{dF}{dx} = \frac{R_1 R'(x)}{[R_1 + R(x)]^2} \quad (3.53)$$

Para que $v(x)$ sea lineal, S debe ser constante. Para ello, si $R(x)$ es una función creciente de x , de (3.53) deducimos que $R'(x)$ debe ser también una función creciente de x ; si $R(x)$ es una función decreciente de x , deducimos que $R'(x)$ debe ser también una función decreciente de x . Es decir, $R(x)$ debe de ser cóncava hacia arriba, tal como las curvas 1 y 2 en la figura 3.12c. Los sensores resistivos con respuestas como las curvas 3 y 4, no se pueden linealizar de esta forma. La curva 1 es típica de los termistores; la curva 2 es como la de las RTD de níquel; la curva 3 es como la de las RTD de platino.

La ecuación (3.53) es una condición necesaria pero no suficiente para tener una salida lineal. Una condición suficiente es que la derivada primera de S sea nula,

$$\frac{dS}{dx} = \frac{d^2F}{dx^2} = 0 \quad (3.54)$$

que lleva a,

$$2R'^2 = R''(R_1 + R) \quad (3.55)$$

es decir, R'' debe ser positiva, que es otra forma de expresar la condición de curvatura expuesta antes.

Dado que R_1 debe ser una resistencia real (no negativa), para que se cumpla (3.55) deberá cumplirse

$$2R'^2/R \geq R'' \geq 0 \quad (3.56)$$

Esta condición se puede reformular en términos de conductancia, $G(x) = 1/R(x)$,

$$G''(x) = \frac{2R'^2/R - R''}{R^2} \quad (3.57)$$

que implica que para que se cumpla (3.56), deberá ser $G''(x) \geq 0$. Por lo tanto, la condición necesaria y suficiente para la linealización es que tanto la resistencia como la conductancia estén curvadas cóncavamente hacia arriba.

Ejemplo. Determinar las condiciones para que se pueda linealizar la respuesta de un termistor mediante una red lineal como en la figura 3.12a y el valor de la resistencia equivalente del circuito de linealización.

Un modelo para la resistencia de un termistor en un margen de temperaturas reducido es

$$R(T) = A \exp(B/T)$$

donde A y B son constantes. La función respuesta es, (3.52)

$$F(x) = \frac{R(T)}{R_1 + R(T)}$$

La sensibilidad es, según (3.53),

$$S = \frac{R_1 R'}{(R_1 + R)^2} = -\frac{B}{T^2} \frac{R R_1}{(R_1 + R)^2}$$

Los puntos de inflexión de $F(T)$, que corresponden a $dS/dT = 0$, cumplen la condición (3.55)

$$2R'^2 = R''(R_1 + R)$$

En este caso, dichos puntos cumplen

$$F(T) = \frac{1}{2} + \frac{T}{B}$$

Las condiciones de linealidad (3.56) llevan, respectivamente, a

$$\begin{aligned} B &\geq 2T \\ B + 2T &\geq 0 \end{aligned}$$

Es decir, la linealización es posible si

$$-\frac{1}{2} \leq \frac{T}{B} \leq \frac{1}{2}$$

La constante B tiene valores que suelen exceder de 2.000 K y, por lo tanto, la condición anterior se cumple normalmente.

El circuito de linealización puede ser tan simple como una resistencia serie o en paralelo, o combinaciones de ellas. Entonces, para tener un punto de inflexión (es decir, máxima linealidad) en T_c , debe cumplirse

$$F(T_c) = \frac{1}{2} + \frac{T_c}{B}$$

y de aquí se obtiene que la resistencia que debe ver el termistor debe ser

$$R_1 = R(T_c) \frac{B - 2T_c}{B + 2T_c}$$

Si la no linealidad se debe a la interfaz del sensor, una solución es modificarla, cuando sea posible. En el caso de un sensor resistivo lineal en un puente, por ejemplo, la no linealidad es debida a que la corriente a través del sensor varía al hacerlo la magnitud detectada. Si se modifica el puente de forma que la corriente sea constante, entonces la salida será lineal. El circuito de la figura 3.13 aplica este método. Si los AO se consideran ideales, la salida es

$$v_o = V \frac{R}{R_0} x \quad (3.58)$$

donde x debe ser positiva para que la realimentación neta del AO del puente sea negativa.

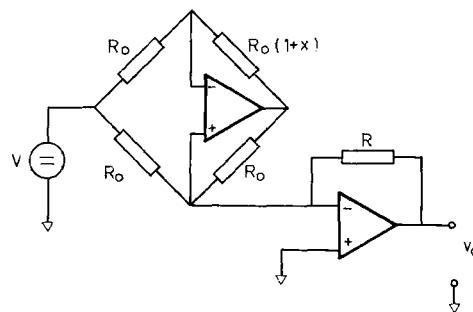


Figura 3.13 Linealización analógica de un puente resistivo mediante un AO.

3.2.4.2 Corrección de derivas. Los errores sistemáticos se corrigen durante el proceso de calibración, pero una vez finalizada ésta las circunstancias ambientales (incluido el tiempo cronológico) cambian, y las derivas en los parámetros producen derivas en la relación entrada-salida. Cuando esta relación es lineal, cabe considerar las derivas de cero y las de ganancia. Una forma de corregirlas es mediante una recalibración periódica a cargo de un controlador digital: se aplican de nuevo unos valores de entrada conocidos, se mira la salida, y se determina (por cálculo) la relación entre ambos. El proceso es entonces eminentemente digital.

Como complemento a la solución anterior, o como alternativa si el caso lo permite, es posible corregir las derivas de cero analógicamente. El método consiste también en aplicar la entrada correspondiente (cero) y medir la salida; el valor de ésta se «descuenta» entonces de alguna forma analógica de la salida obtenida cuando se aplica la entrada normal. La entrada «cero» se puede aplicar en cualquier punto del sistema, y entonces se corrigen las derivas de todos los elementos incluidos entre dicho punto y aquel donde se mida la salida.

El circuito de la figura 3.14 corrige las derivas de un AI que dispone de un terminal de referencia accesible, que no va conectado directamente a masa en el interior. En funcionamiento normal, fase de amplificación, los interruptores S_1 , S_2 y S_5 están cerrados, y los demás abiertos. La salida es entonces la entrada amplificada, junto con todos los errores, y en particular con un error de cero. En la fase de corrección, los interruptores S_1 , S_2 y S_5 están abiertos, y los demás cerrados. La salida del AI es entonces el error de cero, que se aplica al terminal de referencia a través de un integrador, de modo que la salida del AI respecto a masa es muy pequeña. Durante la siguiente fase de amplificación la señal de corrección sigue presente en el terminal de referencia, por lo que la salida del circuito incluye enton-

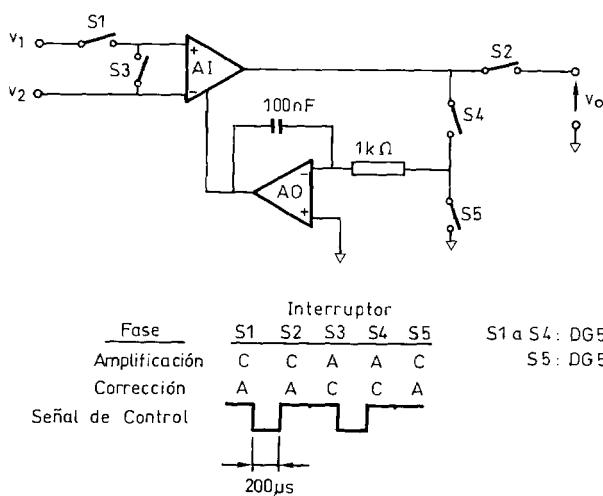


Figura 3.14 Corrección de derivas de cero en un amplificador de instrumentación. El AO debe ser de bajas derivas; por ejemplo el OPA 111. A: interruptor abierto; C: interruptor cerrado.

ces la corrección. Para que durante la fase de corrección la salida del circuito sea válida hay que retenerla, por ejemplo mediante un amplificador de muestreo y retención.

3.2.4.3 Demodulación síncrona. Cuando se debe procesar una señal procedente de un sensor de alterna cuyo campo de medida incluye valores positivos y negativos, se debe obtener información no sólo sobre la amplitud sino también sobre el signo de la magnitud de entrada. La operación que permite obtener ambas es la denominada demodulación síncrona, descrita en la figura 3.15a. Consiste en multiplicar la señal de interés $s(t)$ por una señal de referencia $r(t)$, y filtrar paso bajo la salida. El filtro de paso alto de entrada no es estrictamente necesario, pero es habitual incluirlo.

Para el caso en que tanto $s(t)$ como $r(t)$ sean senoidales,

$$s(t) = \sqrt{2}V_s \cos(2\pi f_s t + \phi_s) \quad (3.59a)$$

$$r(t) = \sqrt{2}V_r \cos 2\pi f_r t \quad (3.59b)$$

su producto da

$$\begin{aligned} v_p(t) &= 2V_s V_r [\cos(2\pi f_s t + \phi_s)] [\cos 2\pi f_r t] \\ &= V_s V_r \cos [2\pi(f_s + f_r)t + \phi_s] + V_s V_r \cos [2\pi(f_s - f_r)t - \phi_s] \end{aligned} \quad (3.60)$$

El filtro de paso bajo a la salida elimina la componente de alta frecuencia, y da

$$v_o(t) = \text{FPB}\{v_p(t)\} = \{V_s V_r \cos [2\mu(f_s - f_r)t - \phi_s]\} \{H(f_s - f_r)\} \quad (3.61a)$$

donde $H(f)$ es la respuesta frecuencial del filtro, con $H(0) = 1$. Si se elige $f_r = f_s$ se tendrá

$$v_o(t) = V_s V_r \cos \phi_s \quad (3.62)$$

es decir, se recupera información sobre la amplitud, V_s , y sobre la fase ϕ_s .

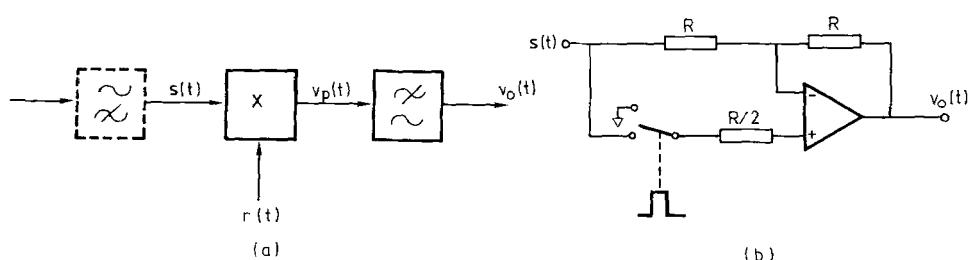


Figura 3.15 Demodulador síncrono. (a) Estructura general. (b) Amplificador de ganancia $+1/-1$ comutable, para multiplicar una señal por otra cuadrada.

Es interesante observar que la salida de este circuito debida a una señal senoidal de amplitud V_i , frecuencia f_i y fase ϕ_i , viene dado por

$$v_o(t) = \{V_i V_r \cos [2\pi(f_i - f_r)t - \phi_i]\} \{|H(f_i - f_r)|\} \quad (3.61b)$$

Si ahora el filtro de salida se supone de primer orden con una frecuencia de corte f_0 ,

$$|H(f)| = \frac{1}{[1 + (f/f_0)^2]^{1/2}} \quad (3.63)$$

entonces, cuando $f_i = f_r \pm f_0$ la respuesta está atenuada en 3 dB respecto a la obtenida cuando $f_i = f_r$. Es decir, el ancho de banda equivalente es $2f_0$, centrado en f_r . Este comportamiento como filtro de banda estrecha sin necesidad de componentes sintonizados, explica por qué la demodulación síncrona es una técnica habitual para mejorar la relación señal-ruido. Esta capacidad de rechazar toda interferencia de frecuencia f_i superpuesta a la señal de entrada, la describimos como SMRR,

$$\text{SMRR} = 20 \log \left| \frac{v_o}{v_o} \right|_{f_r} = -10 \log \left[1 + \left(\frac{f_r - f_i}{f_0} \right)^2 \right] \approx 20 \log \frac{f_r - f_i}{f_0} \quad (3.64)$$

Las interferencias que entran en el sistema después de la salida del multiplicador [es decir, sobre $v_p(t)$], son atenuadas sólo por la acción del filtro de paso bajo.

La realización directa del esquema de la figura 3.15a mediante un multiplicador analógico y una señal de referencia senoidal, está sometida a los errores, importantes, de los multiplicadores. Si en cambio se toma como referencia una señal cuadrada, las relaciones de fase, y el ancho de banda equivalente del demodulador son los mismos. Dado que el producto de una señal por otra cuadrada equivale a multiplicar la primera por $+1$ y -1 alternativamente, la demodulación se puede realizar ahora con un simple amplificador de ganancia conmutada. En la figura 3.15b se muestra una realización con componentes discretos. Se comercializan CI que incluyen amplificador e interruptor (OPA 201), otros que incluyen las resistencias y actúan directamente como demoduladores síncronos (AD 630), mientras que otros incluyen hasta un oscilador senoidal para excitar el sensor o puente (NE 5521).

3.3 FILTRADO

Un filtro es todo dispositivo o subsistema que modifica señales de acuerdo con su frecuencia u otro criterio. Los filtros se emplean para reducir interferencias, por ejemplo de la red eléctrica (50 Hz); para reducir el ancho de banda del sistema, y con él el ruido, y además evitar el mezclado heterodino («aliasing») si la

Es interesante observar que la salida de este circuito debida a una señal senoidal de amplitud V_i , frecuencia f_i y fase ϕ_i , viene dado por

$$v_o(t) = \{V_i V_r \cos [2\pi(f_i - f_r)t - \phi_i]\} \{|H(f_i - f_r)|\} \quad (3.61b)$$

Si ahora el filtro de salida se supone de primer orden con una frecuencia de corte f_0 ,

$$|H(f)| = \frac{1}{[1 + (f/f_0)^2]^{1/2}} \quad (3.63)$$

entonces, cuando $f_i = f_r \pm f_0$ la respuesta está atenuada en 3 dB respecto a la obtenida cuando $f_i = f_r$. Es decir, el ancho de banda equivalente es $2f_0$, centrado en f_r . Este comportamiento como filtro de banda estrecha sin necesidad de componentes sintonizados, explica por qué la demodulación síncrona es una técnica habitual para mejorar la relación señal-ruido. Esta capacidad de rechazar toda interferencia de frecuencia f_i superpuesta a la señal de entrada, la describimos como SMRR,

$$\text{SMRR} = 20 \log \left| \frac{v_o}{v_o} \right|_{f_r} = -10 \log \left[1 + \left(\frac{f_r - f_i}{f_0} \right)^2 \right] \approx 20 \log \frac{f_r - f_i}{f_0} \quad (3.64)$$

Las interferencias que entran en el sistema después de la salida del multiplicador [es decir, sobre $v_p(t)$], son atenuadas sólo por la acción del filtro de paso bajo.

La realización directa del esquema de la figura 3.15a mediante un multiplicador analógico y una señal de referencia senoidal, está sometida a los errores, importantes, de los multiplicadores. Si en cambio se toma como referencia una señal cuadrada, las relaciones de fase, y el ancho de banda equivalente del demodulador son los mismos. Dado que el producto de una señal por otra cuadrada equivale a multiplicar la primera por $+1$ y -1 alternativamente, la demodulación se puede realizar ahora con un simple amplificador de ganancia conmutada. En la figura 3.15b se muestra una realización con componentes discretos. Se comercializan CI que incluyen amplificador e interruptor (OPA 201), otros que incluyen las resistencias y actúan directamente como demoduladores síncronos (AD 630), mientras que otros incluyen hasta un oscilador senoidal para excitar el sensor o puente (NE 5521).

3.3 FILTRADO

Un filtro es todo dispositivo o subsistema que modifica señales de acuerdo con su frecuencia u otro criterio. Los filtros se emplean para reducir interferencias, por ejemplo de la red eléctrica (50 Hz); para reducir el ancho de banda del sistema, y con él el ruido, y además evitar el mezclado heterodino («aliasing») si la

señal se va a digitalizar (apartado 4.1); y para atenuar selectivamente determinadas componentes, por ejemplo en circuitos de audio. Además del criterio frecuencial, otros criterios empleados en filtros son la velocidad de la señal (slew rate) y su amplitud.

Los filtros analógicos se pueden realizar mediante componentes pasivos exclusivamente o mediante combinaciones de componentes pasivos y componentes activos. En ambos casos, los filtros pueden ser lineales (no alteran la frecuencia de las señales) o no lineales. Los filtros pasivos requieren el uso de inductancias, salvo en casos triviales, y dado que las inductancias son componentes voluminosos, pesados y caros, en particular a bajas frecuencias, se prefieren en general los filtros activos. Pero en aquellos casos donde la energía de las señales manejadas es elevada, la limitada potencia disponible por los componentes activos ordinarios obliga a utilizar filtros pasivos, muchas veces empleando componentes no lineales. Los filtros que trabajan a frecuencias superiores a 1 MHz suelen ser también pasivos.

Cuando la función a realizar por un filtro se describe en el dominio frecuencial, el comportamiento deseado se define mediante la función de transferencia, y se presta atención tanto a la amplitud como a la fase. Para una función de transferencia de tipo general

$$H(s) = \frac{A + jB}{C + jD} \quad (3.65)$$

la amplitud viene dada por

$$|H(f)|^2 = \frac{A^2 + B^2}{C^2 + D^2} \quad (3.66a)$$

y la fase

$$\arg \{H(f)\} = \arctan (B/A) - \arctan (D/C) \quad (3.66b)$$

Para una banda de frecuencias, mejor que la fase se prefiere el denominado retraso de grupo,

$$T_{rg} = -\frac{d[\arg \{H(f)\}]}{d(2\pi f)} \quad (3.66c)$$

A partir de su función de transferencia es, pues, inmediato calcular el efecto de un filtro en una señal de frecuencia dada. Una precaución a señalar es que el empleo de los decibelios para las amplitudes tiende a disimular errores que son importantes a nivel de lo requerido en aplicaciones de precisión. Así una atenuación de «sólo» 0,1 dB supone un error de

$$\varepsilon = 10^{-0,1/20} = 1,14 \%$$

Inversamente, para trabajar por ejemplo con una precisión igual a la resolución de un CAD de 12 bits, la atenuación no debe exceder de $-20 \log(4.095/4.096) = 0.002$ dB, que es un valor ciertamente muy bajo.

Cuando la señal a procesar no es senoidal sino compleja, aunque sólo interese su amplitud hay que tener en cuenta tanto la amplitud como la fase de la respuesta del filtro. La única forma segura de garantizar errores pequeños suele ser mediante filtros cuya frecuencia de corte esté bien por encima de la máxima frecuencia esperada en la señal de entrada.

Actualmente la síntesis de filtros se realiza mediante programas de ordenador o a partir de manuales donde están recogidas las respuestas correspondientes a funciones de transferencia habituales, y se dan los valores de los componentes para realizarlas, empleando uno de los diferentes circuitos disponibles [5], [6], [7]. El programa FilterPro, por ejemplo, lo suministra Burr-Brown gratuitamente.

Si las señales a tratar presentan flancos abruptos, o cuando un mismo filtro se conmuta de una a otra señal, es importante también su respuesta transitoria. Como regla general, ésta es tanto más larga cuanto más abrupta y selectiva sea la respuesta frecuencial; la duración real de la respuesta hay que determinarla experimentalmente. No existe ningún filtro analógico que optimice a la vez la respuesta frecuencial (amplitud y fase) y la respuesta temporal. En el caso de los filtros antialiasing, si las señales a conmutar son de amplitudes muy dipares, la respuesta transitoria es tan larga que no es posible que varios canales multiplexados comparten un único filtro (tal como se ha indicado en las figuras 1.3 y 1.4). Suele ser mejor poner un filtro para cada canal (antes del multiplexor).

3.3.1 Filtros pasivos

3.3.1.1 Filtros de paso bajo: funciones de Butterworth, Chebychev y Bessel. Estas tres funciones se caracterizan por la ausencia de ceros; tienen sólo polos, correspondientes a las raíces de los polinomios de Butterworth, Chebychev y Bessel. La función de Legendre tiene la misma propiedad, pero su uso es más limitado. La función de Butterworth tiene una respuesta de amplitud lo más plana posible entre cero y la frecuencia de corte, f_c , y viene dada por

$$|H(f)|^2 = \frac{1}{1 + (f/f_c)^{2n}} \quad (3.67a)$$

donde n es el denominado orden de la función (o del filtro). Las $2n-1$ primeras derivadas de $|H(f)|^2$ en $f = 0$ son nulas, y de ahí que la respuesta frecuencial sea plana. La frecuencia de corte a -3 dB es siempre f_c , con independencia del orden del filtro. La fase correspondiente es

$$\arg \{H(f)\} = -\arctan (f/f_n)^{2n} \quad (3.67b)$$

Los filtros de Butterworth se eligen cuando interesa una respuesta de amplitud plana y no preocupan ni la falta de linealidad de la fase ni el rebasamiento en su

respuesta temporal transitoria. El orden n del filtro necesario para tener una atenuación especificada se determina de forma inmediata a partir de la amplitud de la respuesta.

$$n = \frac{\log [|H(f)|^2 - 1]}{2 \log (f/f_c)} \quad (3.68)$$

Ejemplo. Se desea atenuar en 60 dB una interferencia de 50 Hz empleando un filtro de Butterworth con frecuencia de corte 10 Hz. ¿Cuál debe ser el orden del filtro?

La atenuación es

$$A(\text{dB}) = -20 \log |H(50)|$$

y por lo tanto

$$n = \frac{\log (10^6 - 1)}{2 \log (50/10)} = 4,3$$

Hace falta un filtro de quinto orden.

Las funciones de Chebychev tienen una transición más abrupta que las funciones de Butterworth entre la banda de paso y la banda atenuada. (A la larga todo filtro de paso bajo de orden n tiene una atenuación de $20n$ dB/década con independencia de su tipo.) El precio que se paga es un rizado (controlado) en la amplitud de la respuesta frecuencial, que viene dada ahora por

$$|H(f)|^2 = \frac{1}{1 + \epsilon^2 C_n^2 \{f/f_0\}} \quad (3.69)$$

donde $C_n \{f/f_0\}$ es un polinomio de Chebychev de primera especie y orden n ,

$$C_n = \cos \{n \cos^{-1} (f/f_0)\} \quad 0 \leq f/f_0 \leq 1 \quad (3.70a)$$

$$C_n = \cosh \{n \cosh^{-1} (f/f_0)\} \quad f/f_0 > 1 \quad (3.70b)$$

ϵ es el denominado factor de rizado y siempre se cumple $\epsilon^2 \leq 1$. El rizado es una ondulación con máximos y mínimos de la misma amplitud, y que se especifica mediante el valor pico a pico (R), expresado en decibelios. El rizado es siempre positivo (es decir, los mínimos están por encima de la amplitud unidad) cuando el orden del filtro es par, y negativo cuando el orden del filtro es impar. Además se cumple,

$$R(\text{dB}) = 10 \log (1 + \epsilon^2) \quad (3.71)$$

De aquí es inmediato deducir el valor de ϵ para un rizado dado.

El orden n de un filtro para que a una frecuencia f la atenuación sea $A(\text{dB})$,

$$A(\text{dB}) = -20 \log |H(f)| \quad (3.72)$$

se puede deducir de (3.69) y (3.70b),

$$n = \frac{\cosh^{-1}[\varepsilon^{-1}(10^{A/10} - 1)^{1/2}]}{\cosh^{-1}(f/f_0)} \quad (3.73)$$

En las fórmulas anteriores, f_0 es la frecuencia donde acaba el rizado. La frecuencia de corte a -3 dB , f_c , corresponde al caso

$$\varepsilon^2 C_n^2 \{f_c/f_0\} = 1 \quad (3.74)$$

y de aquí,

$$f_c = f_0 \cosh \left\{ \frac{\cosh^{-1}(1/\varepsilon)}{n} \right\} \quad (3.75)$$

El desfase es no lineal, y la no linealidad aumenta al hacerlo el rizado; correspondientemente, la respuesta transitoria tiene un rebasamiento tanto mayor cuanto mayor sea el rizado.

Ejemplo. Se desea atenuar en 60 dB una interferencia de 50 Hz empleando un filtro de Chebychev con rizado máximo $0,1 \text{ dB}$ y frecuencia natural 5 Hz . ¿Cuál debe ser el orden del filtro? ¿Cuál es la frecuencia de corte a -3 dB ?

A partir del rizado, determinamos ε , (3.71)

$$\begin{aligned} 0,1 &= 10 \log(1 + \varepsilon^2) \\ \varepsilon &= 0,1526 \end{aligned}$$

La atenuación deseada requiere,

$$\begin{aligned} 10^6 &= 1 + 0,0233 C_n^2 \\ C_n &= 6,551,21 \\ 6,551,21 &= \cosh \{n \cosh^{-1}(50/5)\} \\ n &= 3,167 \end{aligned}$$

El filtro tendría que ser de cuarto orden, pero en vistas del resultado quizás fuera mejor relajar un poco las especificaciones de atenuación y hacerlo sólo de tercer orden. La frecuencia de corte sería en este caso,

$$f_c = 5 \cosh \left\{ \frac{\cosh^{-1}(1/0,1526)}{3} \right\} = 6,94 \text{ Hz}$$

Las funciones de Bessel (o de Thomson) tienen el desfase más lineal posible y, por lo tanto, carecen de rebasamiento en su respuesta transitoria, a costa de un decrecimiento más lento de la amplitud de su respuesta frecuencial, hasta que se alcanza el valor asintótico de 20n dB/década.

La función de transferencia de un filtro de Thomson de orden n es de la forma n

$$H(s) = \frac{a_0}{a_0 + a_1 s + a_2 s^2 + \dots + a_n s^n} \quad (3.76)$$

Los coeficientes a_m se determinan haciendo que las derivadas del retardo de grupo (el inverso de la derivada de la fase con la frecuencia) para $f = 0$ sean nulas. Esto lleva, para un retardo de grupo τ , a la expresión

$$a_m = \frac{(2n - m)!}{m!(n - m)!(2\tau)^{n-m}} \quad (3.77)$$

Los polos correspondientes de $H(f)$ se determinan por cálculo numérico, y figuran en las tablas de los manuales para un retardo normalizado de $\tau = 1$ s.

Un cuarto tipo de filtros, los denominados elípticos, tienen una función de transferencia que se anula a determinadas frecuencias. Se utilizan cuando hay componentes no deseadas superpuestas a la señal de interés, y que tienen mayor frecuencia que ésta y amplitud elevada. En estos casos, un filtro sin ceros en la función de transferencia puede que debiera ser de orden muy elevado, para lograr una atenuación suficiente.

3.3.1.2 Realización de filtros pasivos de paso bajo. Una vez elegido el tipo de función de transferencia deseada, hay que considerar su realización física. Un aspecto fundamental es entonces qué impedancias de fuente y de carga «ve» el filtro. Cuando estas impedancias no son ideales (es decir, cero la de fuente e infinita la de carga), la función de transferencia no viene determinada exclusivamente por la red de componentes del filtro sino también por dichas impedancias. Se consideran dos casos principales: el de redes «terminadas» (impedancia de fuente y de carga iguales) y el de redes «no terminadas» (impedancia de carga infinita).

En la figura 3.16 se dan las redes correspondientes a filtros de Butterworth de orden 2 a 5. Los valores de los parámetros, normalizados para una frecuencia de corte de 1 rad/s y una resistencia de fuente de 1Ω , se dan en la tabla 3.6. Para calcular el filtro correspondiente a otra frecuencia, basta dividir todas las inductancias y las capacidades por la relación entre la frecuencia deseada y la frecuencia normalizada. Si la resistencia de fuente (y de carga en redes terminadas) no es de 1Ω , basta multiplicar los valores de la impedancia de todos los componentes por el valor numérico de la resistencia que se tenga, pues el producto por una constante no modifica la función de transferencia.

132 Acondicionamiento de señales de entrada

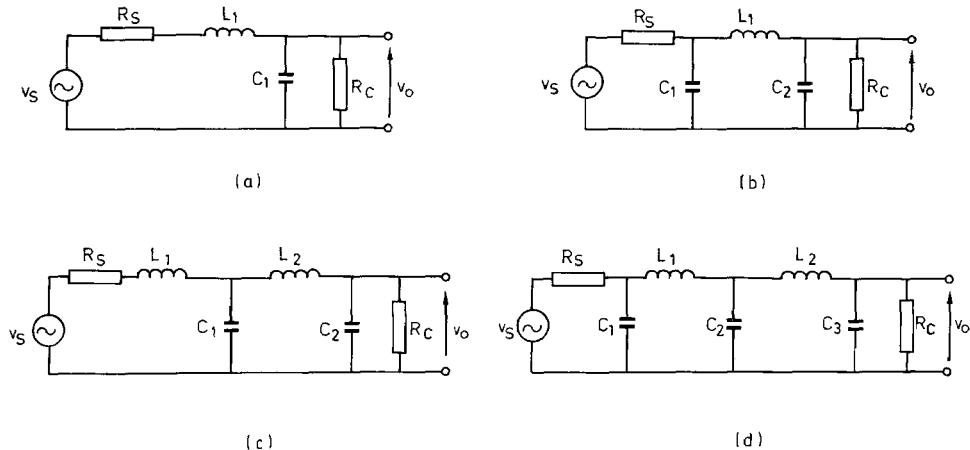


Figura 3.16 Filtros de Butterworth pasivos de paso bajo, orden 2 a 5; observar que el orden coincide con el número de elementos independientes que almacenan energía. Los valores normalizados de los componentes están en la tabla 3.6.

Tabla 3.6 Valores normalizados para los componentes de los filtros de Butterworth de la figura 3.16, para el caso en que están terminados ($R_S = 1 \Omega$, $R_C = 1 \Omega$) y para el caso en que no lo están ($R_S = 1 \Omega$, $R_C = \infty$).

Orden	$R_C(\Omega)$	$L_1(H)$	$C_1(F)$	$L_2(H)$	$C_2(F)$	$C_3(F)$
2	1	$\sqrt{2}$	$\sqrt{2}$	—	—	—
	∞	$\sqrt{2}/2$	$\sqrt{2}$	—	—	—
3	1	2	1	—	1	—
	∞	4/3	1/2	—	3/2	—
4	1	0,7654	1,8478	1,8478	0,7654	—
	∞	0,3827	1,0824	1,5772	1,5307	—
5	1	1,6180	0,6180	1,6180	2	0,6180
	∞	0,8944	0,3090	1,6944	1,3820	1,5451

Ejemplo. Diseñar un filtro de Butterworth a disponer entre una fuente de 600Ω de resistencia de salida y una carga de 600Ω , cuya frecuencia de corte sea 5 kHz y que atenúa los 20 kHz al menos 40 dB por debajo del nivel de continua.

En primer lugar hay que calcular el orden del filtro. La atenuación en continua es de 6 dB y, por lo tanto, la atenuación total deseada es de 46 dB , o sea $|H(f)| = 10^{-2.3}$. Así pues,

$$n = \frac{\log [|H(f)|^2 - 1]}{2 \log (f/f_c)} = \frac{\log [10^{4.6} - 1]}{2 \log (20/5)} = 3.8$$

Hay que utilizar un filtro de cuarto orden.

Dado que la resistencia de fuente y la de carga son iguales, el filtro debe ser «terminado». Como $R_S = 600 \Omega$, hay que multiplicar todas las impedancias por 600 (es decir, hay que dividir los condensadores por 600); como la frecuencia de corte es 5 kHz ($10^4 \pi \text{ rad/s}$), hay que dividir todas las inductancias y capacidades por $10^4 \pi$. De la tabla 3.6 obtenemos,

$$L_1 = 0,7654 \frac{600}{10^4\pi} = 14,6 \text{ mH}$$

$$C_1 = 1,8478 \frac{1}{600 \times 10^4\pi} = 98 \text{ nF}$$

$$L_2 = 1,8478 \frac{600}{10^4\pi} = 35,3 \text{ mH}$$

$$C_2 = 0,7654 \frac{1}{600 \times 10^4\pi} = 40,6 \text{ nF}$$

La topología para los filtros de Chebychev y Bessel es la misma de la figura 3.16; sólo cambian los valores de los componentes, que pueden encontrarse en los manuales de filtros.

3.3.1.3 Reglas de transformación. Cuando la respuesta deseada no es de tipo paso bajo, las topologías de la figura 3.16 y los valores de los componentes normalizados se pueden emplear para el nuevo tipo de respuesta empleando las siguientes reglas de transformación.

Para obtener un filtro con respuesta de paso alto a partir de uno de tipo de paso bajo, la transformación consiste en sustituir s por $1/s$ en la función de transferencia. Esto implica, en el circuito normalizado, cambiar las inductancias por condensadores y los condensadores por inductancias, y hacer el recíproco de los valores (normalizados). La frecuencia de corte no cambia.

Ejemplo. Diseñar un filtro Butterworth de paso alto de tercer orden con frecuencia de corte 500 Hz y que trabaje con una resistencia de fuente de 100Ω y resistencia de carga $10 \text{ M}\Omega$.

La resistencia de carga es suficientemente grande como para suponer que se trata de un circuito abierto ($R_C = \infty$). El circuito correspondiente se deriva de la figura 3.16, poniendo condensadores donde hay inductancias y reciprocamente, y de la tabla 3.6, haciendo el recíproco de los valores: $L_1 = 2$, $L_2 = 2/3$, $C_1 = 3/4$.

El escalado (o desnormalización) de impedancias consiste en multiplicarlas por 100, y el escalado de frecuencias requiere dividir el valor de los componentes por 1.000π . Por lo tanto,

$$L_1 = 2 \frac{100}{1.000\pi} = 63,7 \text{ mH}$$

$$L_2 = \frac{2}{3} \frac{100}{1.000\pi} = 21,2 \text{ mH}$$

$$C_1 = \frac{3}{4} \frac{1}{100 \times 1.000\pi} = 2,4 \mu\text{F}$$

La transformación de un filtro de paso bajo en uno pasabanda consiste en cambiar s por $s + 1/s$ en la función de transferencia correspondiente a un filtro normalizado a la frecuencia central de la banda de paso, ω_0 . En términos de componentes del circuito esto implica cambiar las inductancias y condensadores de la forma

$$Ls \rightarrow L(s + 1/s) \quad (3.78a)$$

$$Cs \rightarrow C(s + 1/s) \quad (3.78b)$$

Este cambio se materializa añadiendo un condensador en serie con las inductancias y una inductancia en paralelo con los condensadores. Para calcular el valor de los componentes a añadir, se determina primero el factor de calidad Q ,

$$Q = \frac{f_0}{B} = \frac{\omega_0}{2 \pi B} \quad (3.79)$$

donde B es el ancho de banda del filtro (a - 3 dB). Se calculan entonces los valores de los componentes de un filtro de paso bajo correspondientes a una frecuencia $1/Q$, y se añade a cada inductancia L un condensador serie de valor $1/L$, y a cada condensador C se le añade una inductancia en paralelo de valor $1/C$.

Ejemplo. A partir de un filtro Butterworth de paso bajo y tercer orden, diseñar un filtro pasabanda centrado en 1 kHz y con ancho de banda 100 Hz, a disponer entre una fuente de señal de 100Ω de resistencia de salida y un amplificador de resistencia de entrada muy alta.

De la figura 3.16 y la tabla 3.6 se deduce que el filtro de partida es el de la figura E3.6a. El factor de calidad deseado es

$$Q = 1 \text{ kHz}/100 \text{ Hz} = 10$$

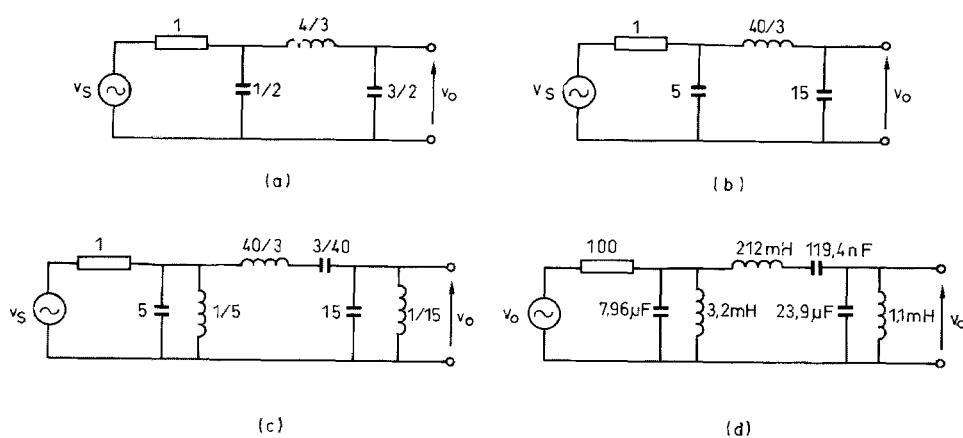


Figura E3.6

Dado que $1/Q = 0,1$, un filtro de paso bajo con frecuencia de corte normalizada $1/Q$ requiere dividir todos los valores de los componentes por 0,1. Se obtiene así el circuito de la figura E3.6b. Si ahora se realiza la transformación de paso bajo a banda pasante con $\omega_b = 1 \text{ rad/s}$, se obtiene el circuito de la figura E3.6c. El escalado de impedancias consiste en multiplicarlas por 100, y el de frecuencias en dividir el valor de los componentes por 2.000π , de modo que finalmente se obtiene el filtro de la figura E3.6d.

3.3.1.4 Filtros de entrada y protecciones. En los sistemas de medida y control, los filtros pasivos, y en particular los de paso bajo, se aplican habitualmente en la entrada, con la finalidad de reducir las interferencias superpuestas a la señal y también el ancho de banda. El riesgo de sobretensiones no permite utilizar ahí directamente filtros activos. El cálculo de estos filtros es simple, pues a veces basta incluso con poner etapas RC en cascada, tal como se indica en la figura 3.17. La función de transferencia es

$$H(s) = \frac{1}{(1 + \tau_1 s)(1 + \tau_2 s) + R_1 C_2 s} \quad (3.80)$$

donde $\tau_1 = R_1 C_1$ y $\tau_2 = R_2 C_2$. Si $\tau_1 = \tau_2 = \tau = RC$ y los efectos de carga son insignificantes, es decir, el término $R_1 C_2 s$ se puede despreciar, tendremos

$$H(s) = \left(\frac{1}{\tau s + 1} \right)^2 \quad (3.81)$$

Para el caso de sensores con señales de salida de muy baja frecuencia, un filtro de este tipo puede atenuar considerablemente las interferencias de 50 Hz. Si la resistencia de fuente no es muy pequeña respecto a R , hay que incluirla en el cálculo. La resistencia de carga que «ve» el filtro suele ser muy grande por tratarse de la entrada de un amplificador de tensión.

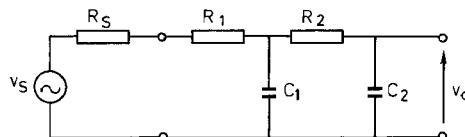


Figura 3.17 Filtro de entrada RC pasivo para reducir las interferencias de red al medir señales de baja frecuencia.

Ejemplo. Determinar los valores de los componentes del filtro de la figura 3.17 para tener una atenuación de al menos 40 dB a 50 Hz, sin atenuar las señales de 1 Hz en más de 3 dB.

Veamos primero si es viable un filtro con dos etapas con igual constante de tiempo en cascada. Si la segunda etapa no carga a la primera, la amplitud de la respuesta frecuencial total es

$$|H(f)| \approx \frac{1}{1 + (2\pi f\tau)^2}$$

El cociente de la amplitud de la respuesta a dos frecuencias distintas f_1 y f_2 es,

$$\frac{|H(f_1)|}{|H(f_2)|} = \frac{1 + (2\pi f_2 \tau)^2}{1 + (2\pi f_1 \tau)^2} = \frac{A_1}{A_2} = r$$

De aquí se obtiene,

$$\tau^2(2\pi)^2(f_2^2 - rf_1^2) = r - 1$$

En un filtro de paso bajo, si $f_1 < f_2$, se tiene $r > 1$. Por lo tanto, para un valor dado de r , hay solución si $f_2^2 - rf_1^2 > 0$. Esto requiere que se cumpla

$$r < (f_2/f_1)^2$$

En el caso presente, $r = 10^{-3/20}/10^{-40/20} = 0,707/0,01 = 70,7$ y $f_2/f_1 = 50$, por lo que hay solución. De no haberla, se podría aumentar el orden del filtro, o relajar las especificaciones de la atenuación: conformarse con menor atenuación a 50 Hz, o aceptar mayor atenuación a 1 Hz.

Con los datos actuales,

$$\begin{aligned}\tau^2 &= \frac{70,7 - 1}{(2\pi)^2(2.500 - 70,7)} = 7,267 \times 10^{-4} \\ \tau &= 2,7 \times 10^{-2}\end{aligned}$$

La elección de los valores de R y C hay que hacerla de acuerdo con los componentes disponibles y mirando que la segunda etapa no cargue a la primera, si se desea trabajar con la función de transferencia aproximada (3.81). $R_1 = 10 \text{ k}\Omega$, $C_1 = 2,7 \mu\text{F}$, $R_2 = 100 \text{ k}\Omega$ y $C_2 = 270 \text{ nF}$ son valores corrientes.

Cuando el sistema tiene entrada diferencial, conviene poner cuando menos un condensador entre los dos terminales de entrada (figura E3.2). Dicho condensador formará, junto con las resistencias de fuente de la señal, un filtro de paso bajo para las interferencias de modo serie. Cuando esto no es suficiente, se puede añadir un filtro en cada una de las dos líneas de entrada y cuidar que ambos tengan la misma frecuencia de corte a base de aparejar los componentes. En caso contrario, las posibles señales de modo común presentes a la entrada del filtro darán a su salida una señal en modo diferencial.

Analicemos este problema para el caso de dos simples filtros de primer orden, tal como se indica en la figura 3.18. Para que v_c no produzca una caída de tensión en Z_d , debe cumplirse $H_1(s) = H_2(s)$. En caso contrario, se tiene para esta etapa un CMRR finito, ec. (3.42a)

$$\text{CMRR}(s) = \frac{[H_1(s) + H_2(s)]/2}{H_1(s) - H_2(s)} = \frac{1 + s(\tau_1 + \tau_2)/2}{(\tau_2 - \tau_1)s} \quad (3.82)$$

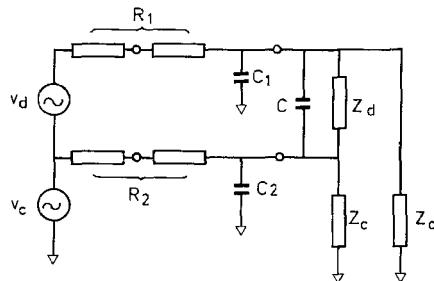


Figura 3.18 Filtros de entrada en un sistema diferencial. Si los componentes no están aparentados, se degrada el CMRR.

Si se emplean resistencias de tolerancia α , $R = R_n(1 \pm \alpha)$, y condensadores de tolerancia β , $C = C_n(1 \pm \beta)$, el peor caso será cuando $\tau_2 - \tau_1$ sea lo mayor posible. Se tiene entonces,

$$\text{CMRR}(s) \approx \frac{1 + \tau s}{2(\alpha + \beta)\tau s} \quad (3.83)$$

En términos prácticos, esto significa, por ejemplo, que a frecuencias mayores que la de corte de los filtros tendremos $\text{CMRR} < 1/2(\alpha + \beta)$.

Ejemplo. En un sistema con entrada diferencial se inserta un filtro de entrada tal como el de la figura 3.18. Si la frecuencia de corte es 5 Hz y se emplean resistencias del 1 % y condensadores del 10 %, ¿cuál es el CMRR máximo que se obtiene en el peor caso?

— A frecuencias mucho mayores que la de corte,

$$\text{CMRR}(f) \approx \frac{[1 + (f/f_0)^2]^{1/2}}{2(\alpha + \beta)(f/f_0)} \approx 13 \text{ dB}$$

— A frecuencia 10 veces menor que la de corte,

$$\text{CMRR}(f) \approx 1/(0,22 \times 0,1) = 33 \text{ dB}$$

Obsérvese que aunque el amplificador posterior sea perfecto, el CMRR queda limitado por el filtro previo.

Para evitar la necesidad de componentes de precisión y que sean a la vez capaces de proteger el sistema (es decir, componentes de potencia), cuyo coste sería desorbitado, se emplean para la protección componentes no lineales, mientras que el filtrado se basa en parte en el CMRR y en parte se realiza con componentes de precisión. Si es previsible que varíe la temperatura, conviene emplear resistencias de película metálica y condensadores cerámicos tipo NP0 (que tienen un coeficiente de temperatura muy pequeño).

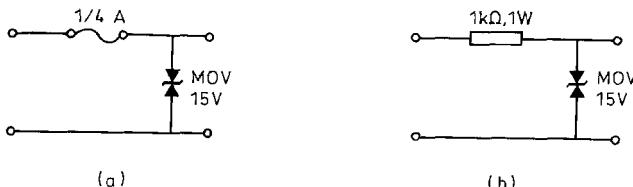


Figura 3.19 Ejemplos de protección de sobrecorrientes (a) y sobretensiones (b) en líneas unipolares. Un MOV típico es el SCL15C TransZorb. (General Semiconductor Industries, Inc.)

La protección de las líneas de señal debe considerar dos tipos de situaciones: las sobretensiones y las sobrecorrientes. Su origen pueden ser las descargas electrostáticas o atmosféricas, los contactos con las líneas de red, o simplemente fallos humanos. Para evitar que las sobretensiones queden aplicadas a la entrada de los componentes activos, se emplean limitadores: descargadores de gas (neones) para tensiones altas (> 70 V), varistores de óxido metálico para tensiones medianas (MOV, Metal Oxide Varistor), y zeners para tensiones bajas. Las sobrecorrientes se evitan con fusibles, o con resistencias de potencia, si las especificaciones lo permiten. En la figura 3.19 se presentan ejemplos de protección en una línea unipolar.

3.3.2 Filtros activos RC

Los filtros activos emplean componentes con ganancia mayor que 1. Su principal ventaja no es, sin embargo, la posibilidad de tener una ganancia mayor que 1 en el filtro, aunque desde luego es posible tenerla; su extenso uso se debe, sobre todo, a que permiten realizar las mismas funciones de transferencia que los filtros pasivos, y otras más elaboradas, sin tener que emplear inductancias. Los filtros activos RC se realizaban antaño con transistores; actualmente se realizan con amplificadores operacionales (AO). Al principio fueron un tanto temidos por su potencial inestabilidad; pero si se emplean determinadas configuraciones «seguras» y AO compensados internamente, son una solución efectiva y rápida para la mayoría de los problemas de filtrado. La disponibilidad de programas como FilterPro, simplifica aún más el diseño.

3.3.2.1 Filtros de paso bajo y de paso alto

— *Estructura VCVS*. La forma más simple para tener un filtro activo RC consiste en utilizar un AO como amplificador seguidor, con o sin ganancia, dispuesto a la salida de un filtro pasivo. Esta solución puede tener su interés en algunos casos, pero no aprovecha todas las ventajas del AO, en particular las concernientes al uso de realimentación. El diseño de un filtro activo consta de dos fases, igual que en los filtros pasivos. En primer lugar se elige el tipo de función de transferencia, y en segundo lugar se decide la topología del circuito para realizarla. De entre todas las topologías posibles, la más popular es una presentada por R. P. Sallen y E. L.

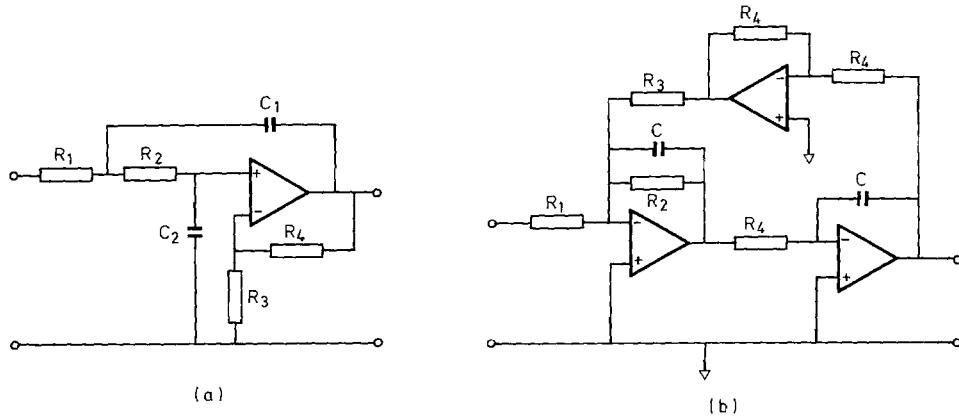


Figura 3.20 Filtros activos de paso bajo. (a) Tipo VCVS. (b) Bicuadrático.

Key en 1954 (antes, pues, de que aparecieran los AO monolíticos). La estructura básica de una etapa de paso bajo de segundo orden se presenta en la figura 3.20a. Dado que el AO actúa como fuente de tensión controlada por una tensión, se dice de esta etapa que es de tipo VCVS (Voltage Controlled Voltage Source).

La función de transferencia del circuito de la figura 3.20a es

$$H(s) = \frac{k\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (3.84)$$

donde:

$$k = 1 + R_4/R_3 \quad (3.85a)$$

$$\omega_n^2 = 1/R_1 C_1 R_2 C_2 \quad (3.85b)$$

$$2\zeta\omega_n = \frac{R_4/R_3}{R_2 C_2} + \frac{1}{R_1 C_1} + \frac{1}{R_2 C_1} \quad (3.85c)$$

Se observa que la ganancia influye en el amortiguamiento, pero no en la frecuencia natural, ω_n .

— **Estructura bicuadrática.** Otra estructura de interés es la denominada bicuadrática. Con la terminología de la figura 3.20b, los parámetros de esta etapa de segundo orden son

$$k = R_3/R_1 \quad (3.86a)$$

$$\omega_n^2 = 1/R_3 R_4 C^2 \quad (3.86b)$$

$$2\zeta\omega_n = 1/R_2 C \quad (3.86c)$$

140 Acondicionamiento de señales de entrada

Tabla 3.7 Valores de los componentes para diversos filtros de paso bajo normalizados, basados en la estructura VCVS. Los valores de los condensadores están dados en faradios, en forma de mantisa y exponente.

Orden	2	3	4	5	6
Función Bessel					
C_1	9,066 - 1	1,243 + 0	7,351 - 1 1,012 + 0	1,009 + 0	6,352 - 1 7,225 - 1 1,073 + 0
C_2	6,799 - 1	9,880 - 1	6,746 - 1 3,900 - 1	8,712 - 1 3,098 - 1	6,098 - 1 4,835 - 1 2,561 - 1
C_3		2,538 - 1		3,095 - 1	
Butterworth					
C_1	1,414 + 0	3,546 + 0	1,082 + 0 2,613 + 0	1,753 + 0 3,235 + 0	1,035 + 0 1,414 + 0 3,863 + 0
C_2	7,071 - 1	1,392 + 0	9,241 - 1 3,825 - 1	1,354 + 0 3,089 - 1	9,660 - 1 7,071 - 1 2,588 - 1
C_3		2,024 - 1		4,214 - 1	
Chebychev 2 dB					
C_1	2,672 + 0	2,782 + 0	4,021 + 0 9,707 + 0	1,240 + 1 1,499 + 1	5,750 + 0 7,853 + 0 2,146 + 1
C_2	5,246 - 1	3,113 + 0	1,163 + 0 1,150 - 1	4,953 + 0 7,169 - 2	1,769 + 0 2,426 - 1 4,902 - 2
C_3		3,892 - 2		1,963 - 1	
Chebychev 1 dB					
C_1	2,218 + 0	1,618 + 1	3,125 + 0 7,546 + 0	8,884 + 0 1,155 + 1	4,410 + 0 6,024 + 0 1,646 + 1
C_2	6,061 - 1	2,567 + 0	1,269 + 0 1,489 - 1	3,935 + 0 9,355 - 2	1,904 + 0 3,117 - 1 6,425 - 2
C_3		6,428 - 2		2,540 - 1	
Chebychev 0,25 dB					
C_1	1,778 + 0	8,551 + 0	2,221 + 0 5,363 + 0	5,543 + 0 8,061 + 0	3,044 + 0 4,159 + 0 1,136 + 1
C_2	6,789 - 1	2,018 + 0	1,285 + 0 2,084 - 1	2,898 + 0 1,341 - 1	1,875 + 0 4,296 - 1 9,323 - 2
C_3		1,109 - 1		3,425 - 1	
Chebychev 0,1 dB					
C_1	1,638 + 0	6,653 + 0	1,901 + 0 4,592 + 0	4,446 + 0 6,810 + 0	2,553 + 0 3,487 + 0 9,531 + 0

Tabla 3.7 (Continuación.)

Orden	2	3	4	5	6
C_2	$6,955 - 1$	$1,825 + 0$	$1,241 + 0$ $2,409 - 1$	$2,520 + 0$ $1,580 - 1$	$1,776 + 0$ $4,917 - 1$ $1,110 - 1$
C_3		$1,345 - 1$		$3,804 - 1$	

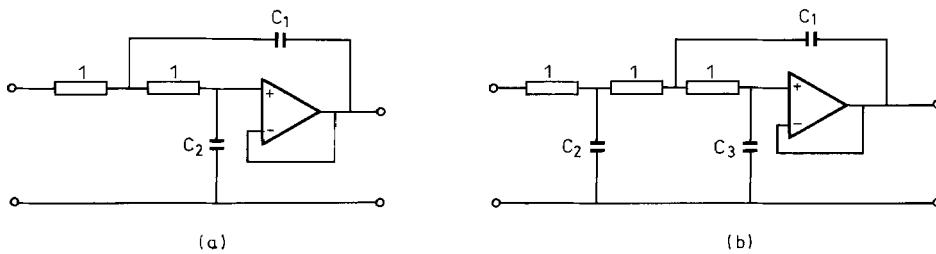


Figura 3.21 Filtros de paso bajo normalizados, tipo VCVS con ganancia unidad. (a) De segundo orden. (b) De tercer orden.

Se puede observar que ahora el filtro es mucho más fácil de sintonizar que en el caso anterior, por cuanto partiendo de valores arbitrarios para R_4 y C es posible ajustar ζ con R_2 , ω_n con R_3 , y k con R_1 .

El valor correspondiente de los componentes de estas etapas, y de otras a disponer en cascada si se desean filtros de orden superior, están tabulados de acuerdo con el tipo de respuesta deseada (Butterworth, Chebychev de rizado especificado, y Bessel). En la tabla 3.7 se presentan los valores de los componentes normalizados para $\omega_0 = 1$ rad/s, correspondientes a algunos filtros de orden 2 a 6 y estructura VCVS con ganancia unidad, obtenidos poniendo en cascada las etapas de segundo y tercero orden de la figura 3.21. El escalado se realiza a partir de la expresión

$$\omega_n R_n C_n = \omega R C \quad (3.87)$$

donde el subíndice «n» se refiere a valores normalizados: 1 rad/s, 1 Ω , y el valor de C_n en las tablas. Para los valores deseados de ω y R se obtiene entonces el valor del condensador C correspondiente a partir de (3.87).

Ejemplo. Diseñar un filtro de paso bajo tipo Butterworth de quinto orden con frecuencia de corte 5 Hz y una impedancia de entrada de 100 k Ω , empleando una estructura tipo VCVS.

Para una estructura tipo VCVS, la impedancia de entrada es aproximadamente igual a la resistencia R_1 en el circuito de la figura 3.20a. Si se emplea una etapa de tercero orden seguida de una de segundo orden (figura 3.21), los valores de C_n se obtienen en la tabla 3.7 para el caso orden = 5. El factor de escala es

$$k = \frac{\omega_n R_n}{\omega R} = \frac{1}{2\pi(5)(10^5)} = 318 \times 10^{-9}$$

Así pues, en la etapa de tercer orden,

$$C_1 = 1,753 \times k = 558 \text{ nF}$$

$$C_2 = 1,354 \times k = 431 \text{ nF}$$

$$C_3 = 0,421 \times k = 134 \text{ nF}$$

y para la etapa de segundo orden,

$$C_1 = 3,235 \times k = 1,03 \mu\text{F}$$

$$C_2 = 0,309 \times k = 98 \text{ nF}$$

Las cinco resistencias (3 y 2) deben ser todas de $100 \text{ k}\Omega$.

Una limitación grave de este método de diseño es que la tabla 3.7 puede dar como resultado valores de condensadores no estandarizados. En cambio, algunos programas de diseño, como FilterPro, producen circuitos que emplean condensadores y resistencias estándar, e incluso permiten elegir la tolerancia de las resistencias.

La estructura de un filtro de paso alto tipo VCVS es similar a la del circuito de la figura 3.20a, pero intercambiando R_1 y R_2 con C_1 y C_2 . Los parámetros son los mismos que antes, pero la función de transferencia tiene la forma

$$H(s) = \frac{ks^2}{s^2 + 2\zeta\omega_n s + \omega_n^2} \quad (3.88)$$

Para el diseño se puede emplear también la tabla 3.7, pero los valores obtenidos sirven ahora para calcular las resistencias, haciendo su recíproco, tal como se indica en la figura 3.22. El factor de escala se obtiene eligiendo el valor deseado de ω y C , y se emplea para escalar el valor de las resistencias obtenidas de las tablas: $R_1 = 1/C_1$, $R_2 = 1/C_2$, etc.

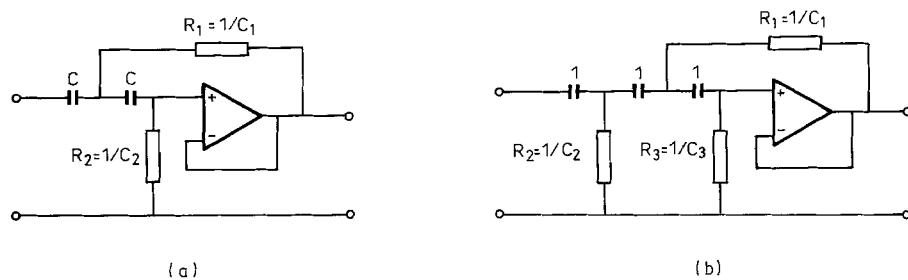


Figura 3.22 Filtros de paso alto normalizados, tipo VCVS con ganancia unidad. (a) De segundo orden. (b) De tercer orden.

3.3.2.2 Filtros pasabanda. Un filtro de segundo orden que permite el paso de una banda de frecuencias B centrada en ω_0 , tiene una función de transferencia de la forma

$$H(s) = \frac{k\omega_0 s}{s^2 + Bs + \omega_0^2} \quad (3.89)$$

Una estructura tipo VCVS que tiene una función de transferencia así es la de la figura 3.23a. Los valores de los parámetros correspondientes son

$$k = (1 + R_3/R_2)/\sqrt{2} \quad (3.90a)$$

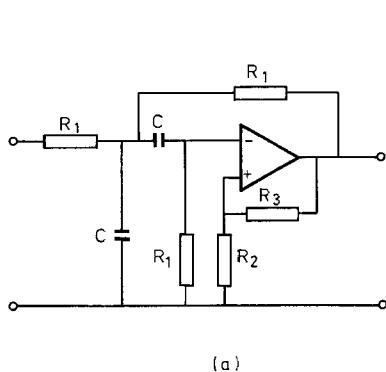
$$B = \frac{4 - k\sqrt{2}}{R_1 C} \quad (3.90b)$$

$$\omega_0^2 = 2/R_1^2 C^2 \quad (3.90c)$$

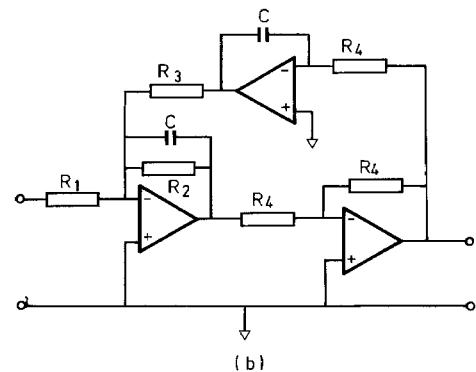
De los propios valores de estos parámetros se deduce que cuando se desea un factor de calidad alto [$Q = \omega_0/B = 1/(2\sqrt{2} - k)$], debe ser $R_3/R_2 \approx 3$, y el filtro es muy sensible al valor de estas dos resistencias. Por esta razón, este esquema sólo se aplica en los casos con $Q < 4$. Obsérvese también que la frecuencia central viene determinada por R_1 y C , de modo que una vez elegida ésta se pueden realizar distintos anchos de banda a base de variar sólo R_2 y R_3 .

Para obtener valores de Q de hasta 100, se puede emplear la estructura bicuadrática de la figura 3.23b, cuya función de transferencia (también de segundo orden) tiene los parámetros siguientes:

$$k = \frac{(R_3 R_4)^{1/2}}{R_1} \quad (3.91a)$$



(a)



(b)

Figura 3.23 Filtros activos pasabanda. (a) Tipo VCVS. (b) Bicuadrático.

$$B = \frac{1}{R_2 C} \quad (3.91b)$$

$$\omega_0^2 = 1/R_3 R_4 C^2 \quad (3.91c)$$

En este caso, la ganancia se ajusta mediante R_1 , Q mediante R_2 , y ω_0 mediante R_3 . Obsérvese que una etapa de segundo orden necesita tres AO.

3.3.2.3 Filtros de banda eliminada. Un filtro que elimine una banda de frecuencias B (a -3 dB) centrada en ω_0 , se puede aproximar mediante una respuesta de segundo orden del tipo

$$H(s) = \frac{k(s^2 + \omega_0^2)}{s^2 + Bs + \omega_0^2} \quad (3.92)$$

Un circuito que realiza esta función de transferencia es el de la figura 3.24. Los parámetros correspondientes cuando se cumple la condición $R_3 R_4 = 2 R_1 R_5$, son

$$k = -R_6/R_3 \quad (3.93a)$$

$$B = 2/R_4 C \quad (3.93b)$$

$$\omega_0^2 = \frac{1}{R_4 C^2} \left(\frac{1}{R_1} + \frac{1}{R_2} \right) \quad (3.93c)$$

3.3.2.4 Consideraciones prácticas. Sensibilidad. En la realización de filtros activos hay que tener en cuenta que las funciones de transferencia anteriores son válidas cuando el AO tiene un comportamiento que se puede considerar como ideal. Esto significa, por una parte, que a la frecuencia de trabajo el producto ganancia por ancho de banda del AO debe ser de al menos 10, y a ser posible 100 (o más en el caso de Q alto) y que la amplitud de las señales no debe quedar limitada por la velocidad de respuesta (slew rate) del AO. Por otra parte, en los filtros de paso bajo hay que tener en cuenta las tensiones y corrientes de desequilibrio (offset) y sus derivas.

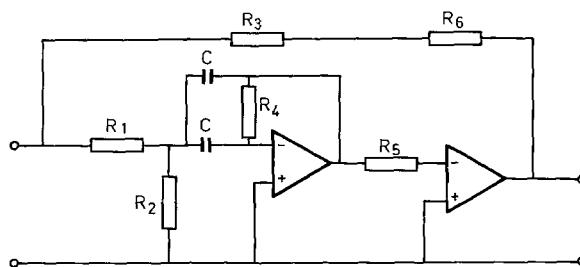


Figura 3.24 Estructura de un filtro de banda eliminada de segundo orden.

En cuanto a las resistencias y condensadores, las expresiones de los parámetros del filtro permiten calcular su sensibilidad a los valores de dichos componentes, que depende del circuito considerado. Para un parámetro cualquiera P , su sensibilidad normalizada a un factor F se define como

$$S_F^P = \frac{dP/P}{dF/F} \quad (3.94)$$

Ejemplo. Determinar la sensibilidad de la frecuencia natural del filtro de la figura 3.20a a las variaciones en la resistencia R_1 .

A partir de $\omega_n^2 = 1/R_1 C_1 R_2 C_2$, obtenemos

$$\begin{aligned} 2\ln \omega_n &= -\ln R_1 - \ln R_2 C_1 C_2 \\ 2 \frac{d\omega_n}{\omega_n} &= -\frac{dR_1}{R_1} \\ S_{R1}^{\omega_n} &= -1/2 \end{aligned}$$

Esto significa que si R_1 tiene, por ejemplo, unas derivas de $100 \times 10^{-6}/^\circ\text{C}$, ello provoca unas derivas de $50 \times 10^{-6}/^\circ\text{C}$ en ω_n , y que cuando R_1 aumenta, ω_n disminuye. O también, que si R_1 difiere en un 10% del valor necesario, ω_n diferirá aproximadamente en un 5 % respecto al valor previsto.

Cuando el valor de una resistencia influye en un parámetro, los mejores resultados se obtienen con resistencias de película metálica. Para los condensadores hay que evitar los valores grandes, y a ser posible el uso de los electrolíticos, pues tienen una inductancia parásita grande. El dieléctrico debe tener pocas fugas, bajo coeficiente de temperatura y no debe ser higroscópico. Poliestireno, policarbonato, teflón y materiales cerámicos son adecuados.

3.3.3 Filtros de condensadores comutados

Los filtros de condensadores comutados (SC, switched capacitor) son una clase particular de filtros activos que no emplean resistencias, sino solamente AO, condensadores e interruptores (transistores), por lo que son especialmente indicados para la integración monolítica. (Las resistencias ocupan mucho espacio en los CI, y su calidad es mediocre). En la figura 3.25 se muestra la estructura de una célula integradora básica y su equivalente analógica. Una señal de reloj comuta alternativamente los dos interruptores de modo que si el periodo de reloj es $T = 1/f_r$, la corriente media de entrada es

$$I_m = \frac{Q}{T} = \frac{v_s C}{T} = v_s C f_r \quad (3.95)$$

El circuito se comporta como una resistencia de valor

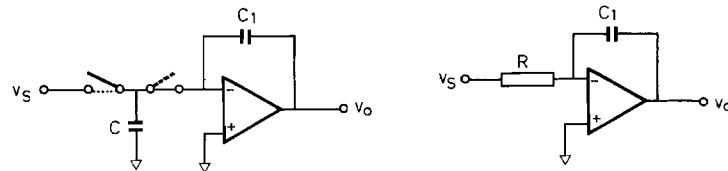


Figura 3.25 Integrador basado en un circuito de condensador conmutado y equivalente analógico.

$$R = \frac{v_s}{I_m} = \frac{1}{Cf_r} \quad (3.96)$$

siempre y cuando f_r sea mucho mayor que las frecuencias presentes en v_s (para evitar el mezclador heterodino —apartado 4.1—). La constante de tiempo del integrador será, pues, $RC_1 = C_1/f_r$. Dado que la tecnología MOS permite realizar condensadores con una precisión del 0,1 % en las relaciones de valores de capacidad, es posible tener así un integrador de precisión. Para variar la frecuencia de corte, basta cambiar la frecuencia del reloj. Para garantizar que la señal de entrada no tiene componentes de frecuencia mayor que la del reloj, puede que el filtro SC tenga que ir precedido de un filtro convencional, pues de lo contrario los productos de intermodulación aparecen como ruido superpuesto a la salida. Además, el ancho de banda del sistema que sigue al filtro SC debe ser mucho menor que la frecuencia de reloj, para que no se reflejen a su salida las comutaciones de éste.

Con dos integradores de este tipo se puede realizar un filtro (o célula) universal de variables de estado de segundo orden, tal como se indica en la figura 3.26. Con una célula de estas se puede realizar cualquier respuesta de segundo orden, y poniendo varias de ellas en cascada se obtienen respuestas de orden superior. El MF10, que es el filtro SC estándar, tiene dos canales de este tipo, con un sumador de tres entradas adicional antes del primer integrador. La relación entre la frecuencia del filtro y la del reloj es 1/50 o 1/100, con una exactitud del orden del

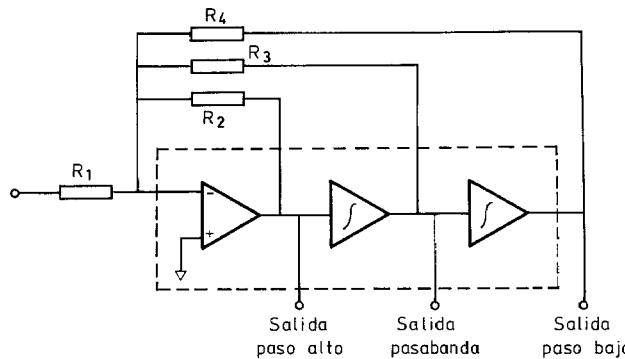


Figura 3.26 Estructura de un filtro de variables de estado de segundo orden.

0,6 %. Para el diseño de estos filtros se dispone de programas como el Filter CAD de Linear Technology, que corren en PC.

Además de la facilidad de ajuste de la frecuencia y otros parámetros, los filtros SC tienen las ventajas de ser compactos, relativamente baratos (5 dólares USA es el precio típico), y tener bajo consumo (los modelos CMOS). Su estabilidad térmica es al menos 10 veces mejor que la de los filtros con componentes discretos. Sus principales limitaciones son la máxima frecuencia, inferior a 200 kHz en dispositivos comerciales, las interferencias e intermodulaciones debidas a la señal de reloj, y el ruido, asociado a los AO MOS, que es particularmente alto a frecuencias menores de 1 kHz. Como resultado, su margen dinámico es menor de 90 dB, e incluso de sólo 80 dB para un ancho de banda de 20 kHz en los modelos económicos.

Los filtros SC tienen extensa aplicación en circuitos de audio en receptores de radio y TV, en telefonía y reconocimiento de voz. Su uso en instrumentación es más limitado.

3.3.4 Filtros analógicos no lineales

Todos los filtros de los apartados anteriores discriminan las señales de acuerdo con su frecuencia. En algunas aplicaciones, sin embargo, conviene discriminarlas por su amplitud o por su velocidad (o pendiente). Considérese, por ejemplo, un simple filtro de paso bajo RC , tal como se indica en la figura 3.27a. Su frecuencia de corte viene dada por $f_0 = 1/2\pi RC = 1/2\pi t$. Si el filtro se emplea para reducir ruido cuya energía es proporcional al ancho de banda, la relación señal-ruido (SNR), expresada como cociente de tensiones, será proporcional a la raíz cuadrada del ancho de banda. Por esto, una mejora de SNR en un factor K implica reducir f_0 en K^2 . Pero, a la vez, cuanto menor sea f_0 mayor es el tiempo de respuesta del filtro, por lo que el tiempo de medida es más largo. En un sistema multicanal con varias señales compartiendo el mismo filtro, esto puede llegar a ser inaceptable.

La limitación de velocidad se puede estudiar viendo la respuesta $y(t)$ del filtro a una entrada en escalón $u(t)$. Se obtiene

$$y(t) = 1 - e^{-t/\tau} \quad (3.97)$$

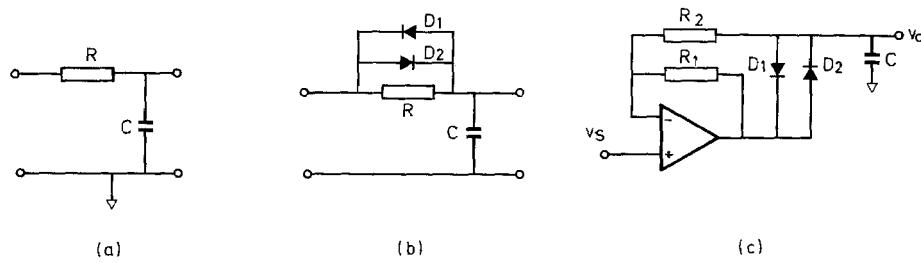


Figura 3.27 (a) Filtro RC paso bajo lineal. (b) Filtro RC paso bajo no lineal. (c) Filtro activo de paso bajo no lineal.

148 Acondicionamiento de señales de entrada

La pendiente inicial de la salida es

$$\left. \frac{dy(t)}{dt} \right|_{t=0} = -\frac{1}{\tau} e^{-t/\tau} \Big|_{t=0} = -\frac{1}{\tau} \quad (3.98)$$

Resulta, pues, que τ determina la pendiente: el condensador se va cargando a través de la resistencia y, si aumentan uno u otro, o los dos, el proceso se hace más lento.

Una resistencia no lineal cuyo valor dependiera inversamente de la caída de tensión en ella, aceleraría el proceso: inicialmente su valor sería pequeño, y conforme se fuera cargando el condensador el valor de la resistencia iría aumentando. Los diodos presentan una característica de este tipo. Su comportamiento se describe con la ecuación

$$i = I_S[\exp(v/V_T) - 1] \quad (3.99)$$

donde $V_T = kT/q$, k es la constante de Boltzmann, T es la temperatura absoluta y q es la carga del electrón. Su resistencia dinámica será

$$r_d = \frac{dv}{di} = \frac{V_T}{I_S \exp(v/V_T)} = \frac{V_T}{i + I_S} \quad (3.100)$$

y resulta depender inversamente de la corriente a su través. El filtro —no lineal— de la figura 3.27b se basa en esta dependencia [9]. Cuando la tensión de entrada es elevada, el condensador se carga a través del diodo, que queda polarizado directamente. Cuando la diferencia entre la tensión de entrada y la de salida es inferior a la tensión umbral del diodo (unos 0,6 V), entonces el diodo se bloquea y C acaba cargándose más lentamente, a través de R. La mejora relativa es tanto mayor cuanto menor sea el umbral del diodo con respecto a la tensión de entrada, es decir, se favorecen las amplitudes grandes.

En la figura 3.27c se presenta un circuito para reducir el umbral de los diodos. Si el AO se considera ideal, se cumple

$$\frac{v_a - v_s}{R_2} = \frac{v_s - v_o}{R_1} \quad (3.101)$$

La diferencia de potencial aplicada a los diodos es entonces

$$v_o - v_a = (v_o - v_s) \left(1 + \frac{R_2}{R_1} \right) \quad (3.102)$$

Para tener el umbral de 0,6 V, basta que la diferencia entre la entrada y la salida sea $0,6 \text{ V}/(1 + R_2/R_1)$.

El circuito de la figura 3.27c actúa, pues, como un filtro que discrimina las señales por su amplitud, a la vez que presenta una constante de tiempo efectiva,

para amplitudes grandes, menor que R_1C ; para amplitudes pequeñas, la constante de tiempo efectiva es R_1C . Para utilizar este circuito de forma efectiva, hay que conocer a priori la amplitud máxima del ruido y elegir el umbral de tensión un poco por encima de ella. Una forma de asegurar que el ruido de alta frecuencia no excederá dicho umbral es mediante un filtro de paso bajo a la entrada del amplificador, y con frecuencia de corte suficientemente alta para no influir en la constante de tiempo de forma apreciable.

Si el ruido se presenta en forma de transitorios rápidos de gran amplitud, se puede emplear un filtro que discrimine las señales por su velocidad (slew rate), atenuando las más rápidas. El circuito de la figura 3.28 es de este tipo, pues tiene un ancho de banda inversamente proporcional a la amplitud de las señales de entrada [10]. Cuando la velocidad de las señales es pequeña, la salida sigue a la entrada, y el conjunto actúa como un amplificador de ganancia unidad. Para señales de alta velocidad, el AO1 actúa como comparador, cuya salida alcanza el valor de una de las dos tensiones de alimentación; los diodos limitan entonces la caída de tensión en R_3 , de modo que el condensador C_2 se carga o descarga con una corriente constante. La velocidad de la salida es entonces v_D/R_3C_2 , donde v_D es la caída de tensión en los diodos. Mientras la pendiente de la señal de entrada excede este valor, la salida tendrá su velocidad limitada por dicho valor. La caída de tensión en los diodos y la corriente a su través se pueden determinar mediante R_2 .

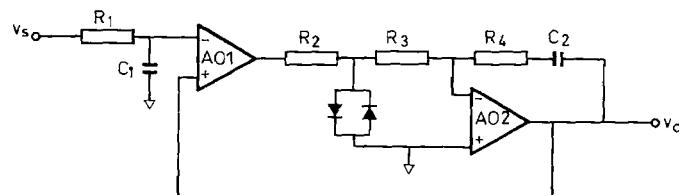


Figura 3.28 Filtro no lineal que limita la pendiente de la señal de salida.

Ejemplo. Calcular el valor de los componentes en el circuito de la figura 3.28 de manera que la velocidad de la señal de salida quede limitada a 0,1 V/ms, sin afectar las componentes de 1 Hz.

El filtro RC de entrada es lineal y, por lo tanto, afectará a todas las frecuencias. Para decidir si afecta o no a 1 Hz, falta un criterio; podemos tomar, por ejemplo, que su atenuación a dicha frecuencia no exceda del 0,1 %. Tenemos entonces,

$$\frac{1}{1 + (1 \text{ Hz}/f_0)^2} < (0,999)^2$$

$$f_0 > 22 \text{ Hz}$$

$$R_1C_1 > \frac{1}{(2\pi) \times 22} = 723 \times 10^{-3} \text{ s}$$

En la elección de R_1 hay que tener en cuenta que determina la impedancia de entrada a alta frecuencia. Si elegimos $R_1 = 250 \text{ k}\Omega$, debe ser $C_1 = 28,9 \text{ nF}$, que es un valor aceptable.

La velocidad máxima de salida es v_D/R_3C_2 , donde v_D viene determinada por la tensión de alimentación del AO y por R_2 , y depende del tipo de diodo. Con $V_{cc} = 15 \text{ V}$ y $R_2 = 100 \text{ k}\Omega$, por ejemplo, $i_D = 150 \mu\text{A}$; para el 1N4148, $v_D = 0,3 \text{ V}$. Debe cumplirse, pues,

$$\frac{v_D}{R_3C_2} < 0,1 \text{ V/ms}$$

$$R_3C_2 > 3 \text{ ms}$$

Con $R_3 = 470 \text{ k}\Omega$ y $C_2 = 6,4 \text{ nF}$ se cumple esta condición. R_4 hay que determinarla para garantizar la estabilidad del circuito, y depende del tipo de AO.

3.4 INTERFAZ CON SENSORES DIGITALES

Los sensores con salida digital no necesitan un CAD. Ello podría inducir a pensar que su interfaz con un procesador digital (μP) es inmediata. Sin embargo, el término digital hace referencia sólo a que las señales son en forma de tensiones con dos niveles distintos. Pero ni la magnitud de dichas tensiones ni los códigos de representación de la información quedan predeterminados. La interfaz debe garantizar la compatibilidad en estos dos aspectos.

Pero, además, la variedad de familias de componentes digitales disponibles para realizar las funciones deseadas es mucho mayor que la que se tiene en el caso de interfaces con sensores analógicos. Se ha resumido por ello en la tabla 3.8 la situación actual de las familias TTL y CMOS, y en la tabla 3.9 sus características de potencia y velocidad.

En algunos casos el sensor integra ya componentes de una determinada familia lógica. Entonces interesa conocer, por una parte, los niveles de tensión y corriente de entrada y de salida (tabla 3.10) y la capacidad de carga que tienen (tabla 3.11) y, por otra, su compatibilidad con otras familias lógicas (tabla 3.12).

3.4.1 Acondicionamiento de niveles de tensión

Distinguimos dos situaciones diferentes: cuando los dos circuitos tienen las mismas tensiones de alimentación, y cuando las tienen distintas. Cuando las tensiones son las mismas, si la salida es TTL y la entrada CMOS o, recíprocamente, hay también distintas situaciones posibles según se trate de familias CMOS compatibles TTL (CMOS con sufijo «T») o no. Las familias CMOS-T tienen niveles de tensión y corriente compatibles TTL; las otras familias CMOS, no. Cuando se trata de conectar una salida TTL a una entrada CMOS-T, la impedancia de ésta es tan alta que la conexión no conlleva ningún problema en cuanto a número de cargas que se puede atacar simultáneamente. Si la conexión es de una salida CMOS-T a una entrada TTL, la capacidad de corriente de dicha salida es comparable a la de una salida TTL.

Tabla 3.8 Uso de las diversas familias lógicas TTL y CMOS.

<i>Designación</i>	<i>Nombre</i>	<i>Uso y observaciones</i>
(ninguna)	TTL original	No se emplea en diseños actuales Frecuente en diseños antiguos Hay circuitos MSI sin equivalente en otras
L	Low-power TTL «baja potencia»	Interés meramente histórico
H	High-speed TTL «alta velocidad»	Interés meramente histórico
LS	Low-power Schottky TTL	Antigua pero aun empleada Lenta (reloj de menos de 8 MHz) Muchos fabricantes: menor precio que AS, ALS o FAST
ALS	Advanced low-power Schottky TTL	No se conocen planes de cesar su producción Lenta. Destinada a sustituir LS a la larga Se emplea en vez de LS cuando se duda de la continuidad en el suministro
S	Schottky TTL	Alta velocidad (en diseños antiguos) No recomendado en diseños actuales Sustituir por familias AS y FAST
AS	Advanced Schottky TTL	Menor potencia disipada que familia S Menor corriente de entrada que familia S Mayor velocidad comutación que familia S Para circuitos de 20 MHz o más
F	FAST TTL	Similar a AS pero consumo algo menor en componentes SSI. Igual consumo en MSI Velocidad algo menor en algún caso
(ninguna)	CMOS series 4000, 4000A y 4000B	Serie 4000 es obsoleta Series 4000A y 4000B lo serán pronto Aún son adecuadas para sistemas a baterías (9 o 12 V)
HC	High-speed CMOS	Umbrales lógicos 20 % y 70 % de Vcc Más lenta que LS TTL Hay componentes patilla a patilla compatibles con serie 4000 y LS-TTL, pero los niveles no son compatibles TTL
HCT	High-speed CMOS compatible TTL	Similar a HC pero con umbrales lógicos compatibles TTL (cuando la alimentación es de 5 V)
C, AC ACL ACT FACT	Advanced CMOS («-T» = compatible TTL)	Velocidad comparable a AS y FAST; > 20 MHz Patilla a patilla compatibles con TTL equivalentes Sólo las familias con «-T» tienen niveles compatibles con TTL Alimentación de 2 a 6 V, incluso las compatibles con TTL Flancos más rápidos y niveles de transición mayores que TTL Corriente salida ± 24 mA (frente a -1 mA como fuente y +20 mA —sumidero— en AS y FAST)

152 Acondicionamiento de señales de entrada

Tabla 3.9 Potencia y velocidad para una puerta y un registro de diversas familias lógicas. La velocidad está especificada a 25 °C y 5 V (4,5 V para la HC)

Familia	Potencia (mW)	Velocidad puerta (ns)		Velocidad registro (ns)	
		carga 15 pF	carga 50 pF	t_{prop}	t_{setup}
(TTL)	10	9	—	27	13
LS	2	9,5	13	23	17
ALS	1	4	9	13	10
S	19	3	5	8	
F	4	2	3,5	6,2	2,6
AS	10	1,5	3,5	7	3
HC	(*)	—	18	35	20
AC	(*)	—	6	6	1

(*) La disipación de las familias AC y HC depende de la frecuencia y la carga.

Factores para la conversión de los parámetros de tiempo:

— multiplicar el valor típico a 25 °C por 1,5 para obtener el valor a 85 °C en el peor caso.

— multiplicar el valor a 25 °C por 2 para obtener el valor a 125 °C en el peor caso.

Tabla 3.10 Corrientes y tensiones estáticas de entrada y salida para una puerta NAND estándar de diversas familias lógicas. Las corrientes negativas salen del terminal y las positivas entran. Obsérvese que las corrientes no siempre están especificadas para los valores extremos de la tensión.

Familia	Entrada				Salida			
	I_{IL}/V_{IL} (mA)/(V)	I_{IH}/V_{IH} (μ A)/(V)	$V_{IL} \text{ max}$ (V)	$V_{IH} \text{ min}$ (V)	I_{OL}/V_{OL} (mA)/(V)	I_{OH}/V_{OH} (mA)/(V)	$V_{OL} \text{ max}$ (V)	$V_{OH} \text{ min}$ (V)
(TTL)	-1,6/0,4	40/2,4	0,8	2,0	16/0,4	-0,4/2,4	0,4	2,4
LS	-0,4/0,4	20/2,7	0,7	2,0	4/0,4	-0,4/2,5	0,4	2,5
ALS	-0,1/0,5	20/2,7	0,8	2,0	8/0,5	-0,4/2,5	0,5	2,5
S	-2,0/0,5	50/2,7	0,8	2,0	20/0,5	-1,0/2,5	0,5	2,5
F	-0,6/0,5	20/2,7	0,8	2,0	20/0,5	-1,0/2,5	0,5	2,5
AS	-0,5/0,5	20/2,7	0,8	2,0	20/0,5	-2,0/2,5	0,5	2,5
HCT	$\pm 0,001/0$	$\pm 1/V_{cc}$	0,8	2,0	4/0,4	-4,0/3,7	0,4	3,7
HC	$\pm 0,001/0$	$\pm 1/V_{cc}$	0,9	3,15	0,02/0,1	-0,02/4,4	0,1	4,4
ACT	$\pm 0,001/0$	$\pm 1/V_{cc}$	0,8	2,0	24/0,4	-24/3,7	0,4	3,7
AC	$\pm 0,001/0$	$\pm 1/V_{cc}$	1,35	3,15	24/0,4	-24/4,4	0,1	4,4

Tabla 3.11 Capacidad de carga de entrada y salida para diversas familias lógicas TTL, normalizada respecto a una puerta NAND estándar de cada familia respectiva.

Familia	Carga de entrada		Carga de salida permitida	
	I_{IL}	I_{IH}	I_{OL}	I_{OH}
(TTL)	1	1	10	0
LS	1	1	10	20
ALS	1	1	80	20
F	1	1	33,3	50
S	1	1	10	20
AS	1	1	40	100

Tabla 3.12 Compatibilidad estática de las diversas familias TTL y compatibles.

<i>Dispositivo fuente</i>	<i>Número de cargas que se pueden alimentar</i>					
	<i>Familia</i>	<i>LS</i>	<i>(TTL)</i>	<i>S</i>	<i>F</i>	<i>AS</i>
(TTL	40	10	8	26,7	32	20
LS	10	2,5	2	6,7	8	20
ALS	20	5	4	13,3	16	20
S	50	12,5	10	33,3	40	50
F	50	12,5	10	33,3	40	50
AS	50	12,5	10	33,3	40	100
HCT	10	2,5	2	6,7	8	40
ACT	60	15	12	40	48	240

Para la conexión entre componentes TTL y componentes CMOS con niveles propios (no compatibles TTL), supuestos alimentados todos a la misma tensión, hay que tener en cuenta que los niveles de salida CMOS son compatibles con los niveles de entrada TTL, pero en cambio los niveles de salida TTL no son compatibles con los niveles de entrada CMOS. En concreto, el nivel bajo es compatible pero el nivel alto no lo es: mientras el valor mínimo del nivel alto de salida TTL es 2,4 o 2,5 V, el valor mínimo del nivel alto de entrada CMOS es 3,15 V (tabla 3.10). La adaptación de niveles se realiza con una resistencia de 1 kΩ que desplaza el nivel («pull-up»), tal como se indica en la figura 3.29a.

Si las tensiones de alimentación son distintas, la interconexión no es tan simple, y suele basarse en CI que aceptan ambas tensiones de alimentación. Un tipo de interfaz emplea comparadores de tensión, mientras que otro emplea inversores-separadores. Así, el circuito de la figura 3.29b adapta una salida TTL a una entrada CMOS (4000), mientras que el de la figura 3.29c adapta una salida CMOS (4000) a una entrada TTL. Además de los CI mostrados en las figuras, el LTC1045 es otro CI útil para estas aplicaciones. En la figura 3.29d se muestra la adaptación de TTL a CMOS mediante un separador; este mismo CI se puede aplicar a la adaptación de dos niveles CMOS distintos. Para el paso de CMOS a TTL o a CMOS-T, se puede emplear el circuito de la figura 3.29e, que también sirve para adaptar dos familias CMOS que tengan niveles distintos. El nivel de tensión de referencia es siempre el mismo en todos los casos.

Cuando la amplitud de la señal digital de entrada excede los niveles de tensión de los circuitos digitales siguientes, por ejemplo si no procede de ninguna familia lógica, hay que atenuarla. El circuito de la figura 3.29f realiza dicho acondicionamiento; el condensador ofrece un camino de baja impedancia para los flancos rápidos. Si el problema es que la pendiente de la señal digital de entrada es demasiado lenta (y, por lo tanto, propensa al ruido), se puede usar el circuito de la figura 3.29g que «acelera» los flancos de subida, e incidentalmente invierte la señal.

3.4.2 Conversiones de código

En los sensores cuya salida es un tren de impulsos de frecuencia proporcional a la magnitud a medir (tacómetros, caudalímetros digitales, osciladores variables),

154 Acondicionamiento de señales de entrada

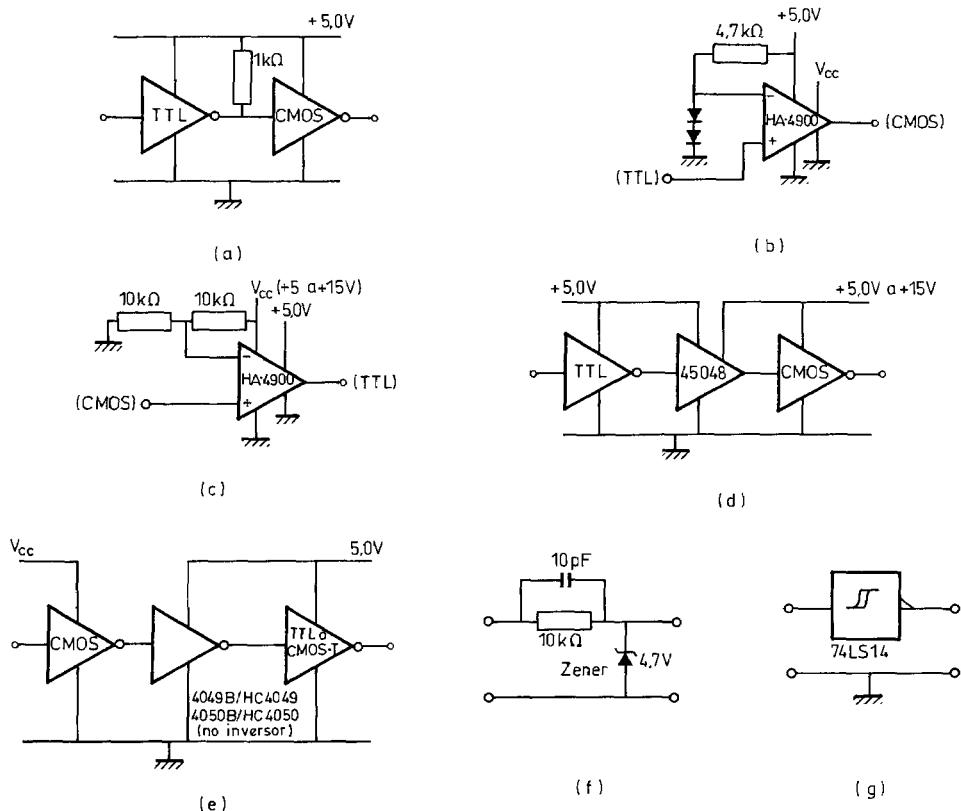


Figura 3.29 Acondicionamiento de señales digitales. (a) Conexión de TTL a CMOS cuando la tensión de alimentación es la misma. Cuando las tensiones de alimentación son distintas, se puede pasar de TTL a CMOS (b) y de CMOS a TTL (c), mediante un comparador, o bien mediante un separador, (d) y (e). Para atenuar una entrada de alta amplitud se puede usar el circuito (f), mientras que para acelerar sus flancos sirve el circuito (g).

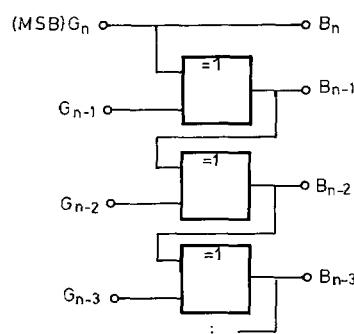


Figura 3.30 Circuito para la conversión de código Gray en código binario natural.

o donde la cantidad de impulsos da la magnitud de interés (codificadores incrementales), hay que contar los impulsos para obtener una salida digital en paralelo. Este conteo se puede hacer con un μ P si éste dispone de tiempo suficiente, o bien con un contador externo cuya salida es leída por el μ P. En cualquier caso, si los impulsos a contar no son síncronos con la señal que determina el tiempo durante el que se cuenta, el número de cuentas obtenido puede oscilar entre dos valores que difieren en una cuenta.

Para los codificadores de posición absolutos, la operación a realizar es normalmente una conversión de código Gray a código binario. El algoritmo correspondiente para obtener el valor del dígito binario de orden i consiste en sumar en módulo 2 (OR exclusiva) el dígito binario de orden $i + 1$ con el dígito Gray de orden i . El dígito binario más significativo es igual al Gray del mismo orden. Es decir,

$$B_i = (B_{i-1}) \oplus G_i, 0 \leq i < n \quad (3.103a)$$

$$B_n = G_n \quad (3.103b)$$

Esta conversión la puede hacer el μ P mediante programa, empleando la instrucción Ex-OR si forma parte del repertorio, o bien se puede hacer mediante puertas Ex-OR (tipo 7486 o 4070) si se desea mayor velocidad y el coste adicional es aceptable. En la figura 3.30 se presenta una realización hardware.

3.4.3 Acondicionamiento de salidas de interruptores

Para los sensores cuya salida es de tipo todo/nada (detectores de proximidad, nivel, presencia, final de carrera, alarmas, etc.), hay que adoptar precauciones especiales. En principio, un circuito como el la figura 3.31 puede parecer una interfaz aceptable: la salida de cada interruptor (supuesto normalmente abierto) está en nivel alto, y cuando se cierra pasa a nivel bajo; la entrada al periférico queda entonces codificada según cual sea el interruptor cerrado, y mediante una puerta

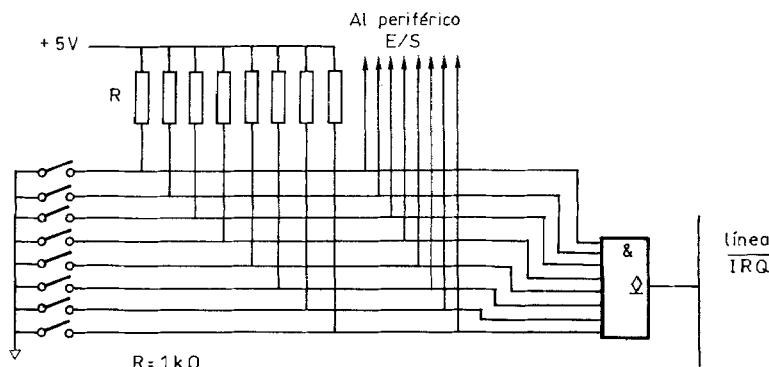


Figura 3.31 Interfaz para sensores con salida tipo todo/nada (interruptores), basada en pedir una interrupción al μ P.

AND se puede solicitar una interrupción a través de una línea activada por flanco negativo (descendente).

Sucede, sin embargo, que cuando un interruptor se cierra (sea manualmente o en un relé), antes de que el polo quede conectado al contacto fijo de forma permanente, hay una serie de rebotes que duran varios milisegundos (figura 3.32a). Durante este tiempo el contacto se abre y cierra varias veces, de forma que si el tiempo necesario para examinar el estado del interruptor es breve, el resultado es la detección de múltiples cierres (y aperturas). Con un μ P trabajando a 1 MHz o frecuencias mayores, difícilmente se tarda más de 100 μ s en examinar una entrada,

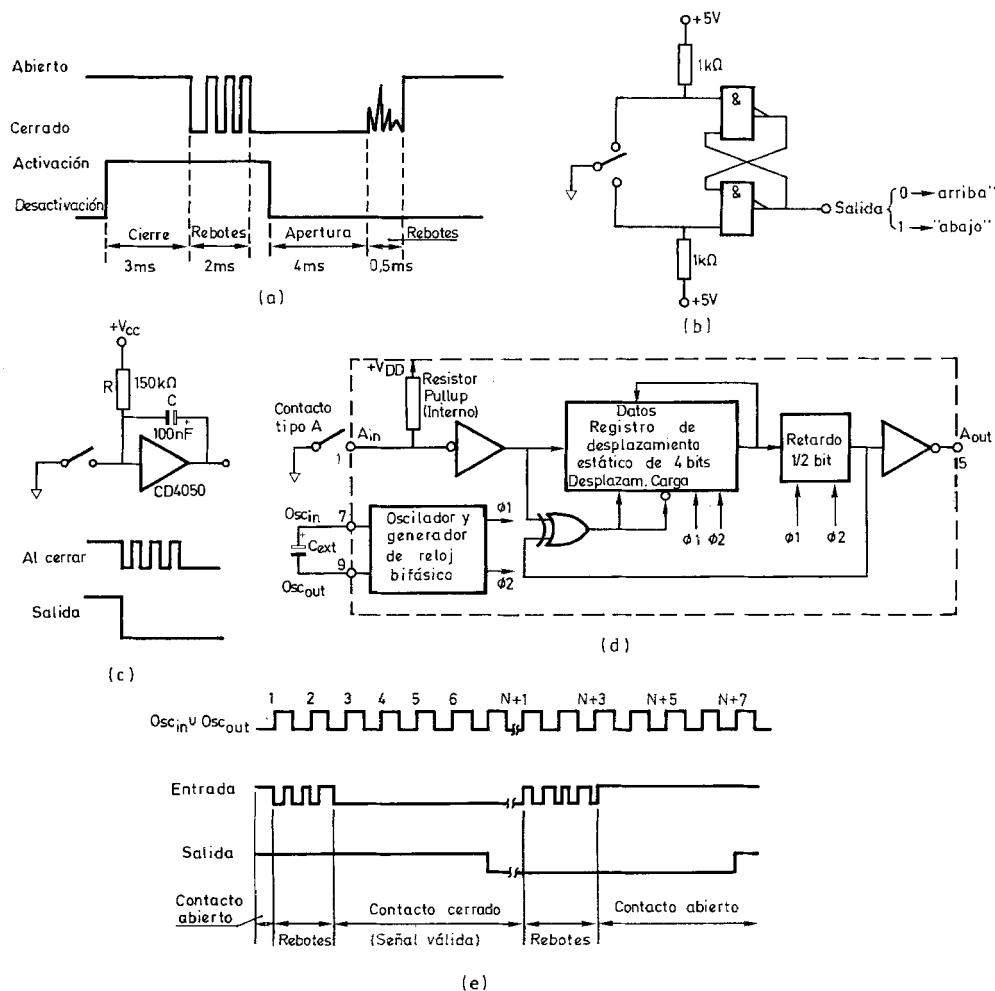


Figura 3.32 Rebotes en un contacto electromecánico de láminas (a) y circuitos para eliminar sus efectos (b) y (c). (d) El MC14490 tiene seis circuitos de eliminación de rebotes como éste. Su acción está ilustrada en la figura (e).

por lo que cada «rebote» se considera como una acción distinta. Al abrir el interruptor, sucede algo similar.

Una forma obvia para evitar este problema es introducir un retardo en la subrutina que examina el estado de un interruptor, de modo que, por ejemplo, después de haber entrado por primera vez el dato se espere un tiempo más largo que el previsto de duración de los rebotes (1 a 10 ms según el interruptor) antes de poder aceptar otra solicitud de atención (interrupción). También se puede leer el dato de entrada antes y después del retardo, rechazándolo si ambas lecturas no coinciden. En cualquier caso, el μ P queda bloqueado mientras dura el retardo por lo que esta solución es poco eficiente.

Las soluciones hardware liberan al μ P a costa de un mayor precio. Una opción es emplear interruptores con contactos de mercurio, libres de rebotes; su precio es, sin embargo, mucho mayor, y la variedad de modelos disponibles para todas las formas de contacto o posición física del interruptor, es menor que para interruptores electromecánicos (ver el apartado 2.3.1). Una alternativa es emplear el circuito clásico de la figura 3.32b para cada interruptor, que ahora debe tener dos contactos de salida. Las dos puertas NO-Y (NAND) forman un biestable RS. La salida de éste cambia sólo cuando el interruptor pasa de una posición a otra; en caso de rebote, un salida del interruptor conserva su valor mientras la otra cambia, y esto no produce transición alguna en la salida del biestable. Un biestable RS integrado puede sustituir el circuito de puertas anterior.

Si el interruptor disponible no se puede sustituir por uno de dos contactos, se puede emplear su salida para activar un monoestable que produzca un impulso de mayor duración que los rebotes; la salida del monoestable se toma como salida del interruptor, y no puede cambiar durante el tiempo que dura el impulso. Con esta solución hay que tener la precaución de considerar en el diseño el efecto de los factores ambientales en la duración del impulso del monoestable. En particular, hay que tener en cuenta el efecto de las fluctuaciones de la tensión de alimentación y de la temperatura, especialmente el de esta última en el condensador externo que suelen requerir los monoestables. Esta misma razón desaconseja la conexión directa de condensadores a la salida del interruptor para provocar retardos, pues éstos deben ser entonces demasiado largos para que sean fiables.

Una solución similar, y con análogas limitaciones, es la descrita en la figura 3.32c. Cuando se cierra el contacto la salida del interruptor pasa inmediatamente a «0». Si un rebote abre momentáneamente el contacto, el condensador C empieza a cargarse lentamente de modo que la tensión a la entrada de la puerta va aumentando. Si esta llegara a $V_{cc}/2$, la salida cambiaría de estado. Dado que el nivel $V_{cc}/2$ se alcanza al cabo de un tiempo $t_{1/2}$, que viene dado por

$$1 - \exp(-t_{1/2}/\tau) = 0,5 \quad (3.104a)$$

$$t_{1/2} = 0,7\tau = 0,7 RC \quad (3.104b)$$

conviene elegir R y C de forma que quede garantizado que no hay rebotes que duren más allá de $t_{1/2}$.

Cuando hay que procesar las señales de varios interruptores, el MC14490 es un CI que integra seis circuitos de eliminación de rebotes. Cada circuito es como el

158 Acondicionamiento de señales de entrada

indicado en la figura 3.32d, y ofrece a su salida una señal limpia al cabo de cuatro periodos de reloj, después de que la entrada se haya estabilizado, tal como ilustra la figura 3.32e.

3.5 EJERCICIOS Y PROBLEMAS

1. Describir las funciones de acondicionamiento de señal que se realizan en un termómetro comercial, partiendo de la documentación que da su fabricante.
2. Calcular el error estático y el error dinámico a 10 kHz debido al rechazo del modo común (C) y a la ganancia finita en lazo abierto (A_d), en un amplificador seguidor basado en un AO que por lo demás se considera ideal. Aplicarlo a los casos del TL071C y del OP-27EP; para el primero, a muy baja frecuencia $C = 86$ dB y $A_d = 106$ dB, y a 10 kHz, $C = 50$ dB $\angle 90^\circ$ y $A_d = 50$ dB $\angle -90^\circ$; para el OP-27EP, $C = 124$ dB y $A_d = 124$ dB, y a 10 kHz, $C = 110$ dB $\angle 90^\circ$ y $A_d = 60$ dB $\angle -90^\circ$.
3. Diseñar un divisor de tensión resistivo que incorpore un termistor cuya resistencia varía de la forma $R(T) = A \exp \{B/T\}$, siendo $A = 0.0757 \Omega$, $B = 4.200$ K, y T la temperatura en kelvins, y que se va a emplear para medir una temperatura entre 10 y 40 °C.
4. El circuito de la figura P3.1 es un medidor de humedad basado en un sensor capacitivo Z_x dispuesto en un puente de impedancias, donde Z_u debe ser una impedancia ajustable. El sensor tiene un dieléctrico que absorbe y desabsorbe humedad de forma aproximadamente lineal. La variación de capacidad es de 0,4 pF/% HR y la capacidad es de 122 pF cuando HR = 43 %. El objetivo es que a un margen de humedad del 10 al 90 % le corresponda un margen de tensión de aproximadamente 1 a 9 V en la salida del amplificador. Se pide:
 - a) Diseñar los elementos del puente, alimentado por una senoide de 100 kHz, para que una salida cero corresponda a una humedad cero y para tener máxima sensibilidad. (Es conveniente hacer algunas hipótesis para simplificar el problema.)
 - b) Calcular la ganancia del amplificador para que el margen de tensiones de salida sea el deseado.
 - c) Si el amplificador de alterna consiste en un solo AO en configuración no inversora, calcular cuál debería ser la ganancia finita en modo diferencial del AO en lazo abierto, para que el error de ganancia que acarrea fuera inferior al 1 %. ¿Cómo se podría proceder para superar esta situación?

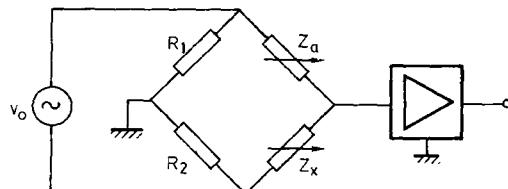


Figura P3.1

5. En un AD como el de la figura 3.5a con $R_1 = R_3 = 100$ kΩ, $R_2 = R_4 = 1$ MΩ, todas con tolerancia del 1 %, se incluye un potenciómetro en serie con R_3 y R_4 , y con su cursor conectado a la entrada no inversora del AO (es decir, el potenciómetro se pone entre R_3 y R_4). Calcular el valor nominal de dicho potenciómetro, y su efecto en el CMRR total cuando se mide una señal diferencial con impedancia de salida de 1.000 Ω, con asimetría del 1 %.
6. Determinar el orden de un filtro de Butterworth de paso bajo tal que a 2 kHz la atenuación sea de 1 dB a lo sumo y a 16 kHz sea como mínimo de 40 dB.
7. Diseñar un monoestable a utilizar para eliminar los rebotes de la salida de un interruptor, cuya duración es de unos 5 ms, y que debe trabajar en un margen de temperaturas de 30 a 60 °C. Basar el di-

seño en un CI tipo 555, y considerar tres tipos de condensador: electrolítico, cerámico y plástico, y dos tipos de resistencias: de carbón aglomerado y de película metálica.

8. Se desea medir la corriente consumida por un motor de continua viendo la caída de tensión que produce en una resistencia serie, y cuyo valor máximo es de 50 mV. Dado que el motor se alimenta a + 500 V, para obtener una tensión final de 10 V se piensa emplear un AA, con $G = 1$, y como éste tiene unos errores importantes, se le precede de un amplificador de precisión basado en un AO, tal como se indica en la figura P3.2. La parte frontal del circuito se alimenta con una fuente de alimentación aislada de ± 15 V (no representada en la figura), con fluctuaciones de $\pm 5\%$ en cada línea de alimentación. Considerando las fuentes de error especificadas al final, y supuesta constante la temperatura, calcular:

- El error absoluto a la salida del AA si se empleara primero el AA, con ganancia unidad, y luego el AO (para lograr la ganancia necesaria).
- El error absoluto debido al AO cuando se emplea éste antes del AA, y se concentra toda la ganancia en aquél.
- El error total (debido al AO y al AA) en este segundo caso.
- El error total en el segundo caso si se dispone un ajuste para los errores de cero.
- El error total en el segundo caso si se dispone un ajuste de cero y uno de ganancia.

Expresar todos los errores como porcentaje del fondo de escala de entrada.

Fuentes de error:

Amplificador operacional

- Ganancia en lazo abierto = 1.000.000
- Tensión de offset = $25 \mu\text{V}$
- Corriente de polarización = 40 nA
- PSRR = $20 \mu\text{V/V}$

Amplificador de aislamiento

- Error inicial en la ganancia = 0,25 % del fondo de escala del AA (20 V). Ajustable a cero.
- Error de no linealidad en la ganancia = 0,003 % del fondo de escala (20 V). No ajustable a cero.
- Tensión de offset = 70 mV
- PSRR = 4 mV/V
- Relación de rechazo del modo aislado (IMRR) = 140 dB en c.c.

Nota: Obsérvese que este fabricante especifica los errores de ganancia en forma de desviación de la tensión de salida respecto a la salida que él prevé a fondo de escala, y no como desviación de la relación salida/entrada respecto a la relación prevista (ganancia 1 en este caso).

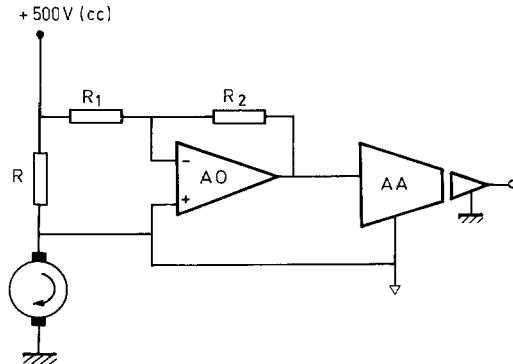


Figura P3.2

160 Acondicionamiento de señales de entrada

9. El circuito de la figura P3.3 es una aplicación sugerida por el fabricante de los CI *INA 110 e ISO 120*. Se trata de medir la corriente de red en un transformador a base de detectar la caída de tensión en una resistencia de potencia de precisión. La ganancia del AI se elige de entre uno de los valores fijos ofrecidos (1, 10, 100, 200, 500), de forma que a fondo de escala de la corriente a medir (100 A eficaces) se obtenga una tensión de entrada al AA que sea lo más alta posible, dentro del margen permitido. Si se emplean los modelos *INA 110AG e ISO 120BG*, cuyas especificaciones se adjuntan, y las tensiones de alimentación disponibles de $+/- 15$ V (aisladas y no aisladas), tienen fluctuaciones de hasta $\pm 1\%$, se pide:

- Calcular el error de cero y el error de ganancia máximos referidos a la entrada del AI, a 25°C y excluyendo la contribución del ruido de cada componente.
- Si se pone un ajuste de cero y un ajuste de ganancia (en continua), ¿cuál es el error residual no ajustable?

Amplificador de instrumentación

- Error de ganancia = $\pm 0,1\%$
- No linealidad de la ganancia = $\pm 0,01\%$ del fondo de escala
- Tensión de offset = $\pm (500 + 5.000/G)$ μV
- Deriva del offset con $V_{s1} = \pm (30 + 300/G)$ ($\mu\text{V/V}$)
- Corriente dc offset ± 50 pA
- CMRR = 87 dB

Amplificador de aislamiento

- Margen de entrada = 20 V
- Error de ganancia = $\pm 0,1\%$ del margen de entrada
- No linealidad de la ganancia = $\pm 0,01\%$ del margen de entrada
- Tensión de offset = ± 25 mV
- Deriva con $V_{s1} = \pm 2$ (mV/V)
- Deriva con $V_{s2} = \pm 2$ (mV/V)
- IMRR = 115 dB

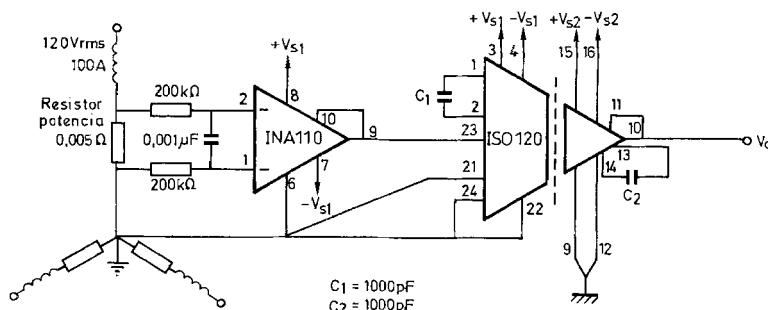


Figura P3.3

10. El circuito de la figura P3.4 es un AI en el que se ha añadido un condensador C en serie con la resistencia R_1 , que es la que se emplea para determinar la ganancia, con el objetivo de tener un desfase nulo a una frecuencia determinada. Esto permite amplificar señales moduladas en amplitud sin introducir desfase, y sin tener que emplear amplificadores con frecuencia de corte mucho mayor que la frecuencia de interés. Si se considera que el ancho de banda de los AO de la etapa de entrada está limitado, pero el resto de elementos y parámetros se consideran ideales. ¿cuál es la expresión de la frecuencia a la que se obtiene un desfase nulo? ¿Cuál es la ganancia a dicha frecuencia?

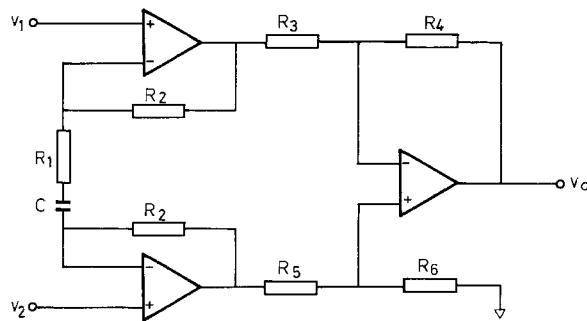


Figura P3.4

REFERENCIAS

- [1] Ramón Pallás Areny. *Transductores y acondicionadores de señal*. Barcelona: Marcombo, 1989.
- [2] Ramón Pallás Areny y John G. Webster, «Common mode rejection ratio for cascaded differential amplifier stages», *IEEE Trans. Instrum. Meas.*, vol. 40, págs. 677-681, 1991.
- [3] Ramón Pallás Areny y John G. Webster, «Common mode rejection ratio in differential amplifiers», *IEEE Trans. Instrum. Meas.*, vol. 40, págs. 669-676, 1991.
- [4] Joseph M. Diamond, «Linearization of resistance thermometers and other transducers», *The Review of Scientific Instruments*, vol. 41, págs. 53-60, 1970.
- [5] John L. Hilburn and David E. Johnson. *Manual of Active Filter Design*, 2^a ed.. Nueva York: McGraw-Hill, 1983.
- [6] Wai-Kai Chen. *Passive and active filters, theory and implementations*. Nueva York: John Wiley and Sons, 1986.
- [7] Arthur B. Williams y Fred J. Taylor. *Electronic filter design handbook: LC, active and digital filters*, 2.^a ed. Nueva York: McGraw-Hill, 1988.
- [8] Nello Sebestopulos (ed.). *Monolithic filter handbook*. Milpitas (CA): Linear Technology Corp., 1990.
- [9] R. Burt y M. Stitt, «Nonlinear components lower settling time of noise reduction filters». EDN, febrero 15, 1990, págs. 177-180.
- [10] Jonathan Andy, «Variable slew-rate filter tames noise». EDN, abril 13, 1989, págs. 150-152.

Capítulo 4

Conceptos fundamentales en adquisición de señales

El acondicionamiento de las señales de entrada las prepara para la etapa siguiente, que suele ser un procesador digital. Las señales analógicas son continuas en el tiempo y en la amplitud, mientras que los procesadores digitales requieren señales con sólo dos niveles de tensión, que representan un código determinado. La conversión analógico-digital se encarga de convertir un tipo de señales en otro, y debe hacerlo conservando la información. Es decir, idealmente debiera ser posible, a partir de la salida digital, reconstruir fielmente la señal analógica de entrada.

La conversión A/D se puede analizar considerando tres procesos distintos: el muestreo, la cuantificación y la codificación. El muestreo obtiene, a partir de la señal continua de entrada, una señal discreta en el tiempo y continua en el dominio de las amplitudes, es decir, una serie temporal. El muestreo es un proceso lineal, no exclusivo de la conversión A/D sino presente también, por ejemplo, en sistemas de multiplexado por división del tiempo (TDM, time-division multiplexing) (apartado 5.1) y en la comunicación por impulsos modulados en amplitud (PAM, pulse-amplitude modulation).

La cuantificación es una operación no lineal que convierte una señal de amplitud continua en otra de amplitud discreta, es decir, con un número finito de valores o niveles de amplitud. La codificación es el proceso de asignar una palabra (o combinación) de un código digital a cada uno de una serie de niveles de tensión discretos.

La información adquirida, directamente o tras el procesamiento de las señales, se emplea a veces para actuar sobre el proceso o sistema de donde provienen; además, es frecuente presentarla, almacenarla, o ambas cosas a la vez. Dichas funciones se suelen realizar directamente con las señales digitales, sin convertirlas de nuevo en analógicas.

En este capítulo se exponen los fundamentos teóricos de la representación de la información analógica de entrada en forma digital, prestando atención a las situaciones habituales en instrumentación y en aplicaciones industriales.

4.1 MUESTREO DE SEÑALES

El muestreo es un proceso lineal mediante el que se transforma una señal continua en el tiempo y de banda limitada, en una sucesión (continua) de valores de amplitud en instantes discretos, que constituyen la denominada señal muestreada o serie temporal. Esta transformación se puede hacer de distintas formas, pero lo más habitual es que la señal muestreada esté formada por los valores de la señal original en instantes de tiempo equiespaciados. Se habla entonces de muestreo uniforme.

4.1.1 Muestreo natural

La figura 4.1 es un modelo gráfico del muestreo uniforme, cuando se considera que la señal muestreadora, $m(t)$, es un tren de impulsos de amplitud unidad y duración finita τ (de aquí la denominación de muestreo natural), separados un tiempo T , que se denomina periodo de muestreo [1]. La señal a muestrear $s(t)$ se supone que es de banda limitada, con máxima componente frecuencial f_M y mínima 0 ($0 - f_M$ en su descripción mediante análisis de Fourier). La señal muestreada, $s_m(nT)$ (n entero), es un tren de impulsos modulados en amplitud, es decir, es discreta en el tiempo pero continua en amplitud, y puede interpretarse como el producto de la señal de entrada por la muestreadora,

$$s_m(nT) = s(t) m(t) \quad (4.1)$$

El teorema del muestreo establece la relación que debe haber entre f_M y T .

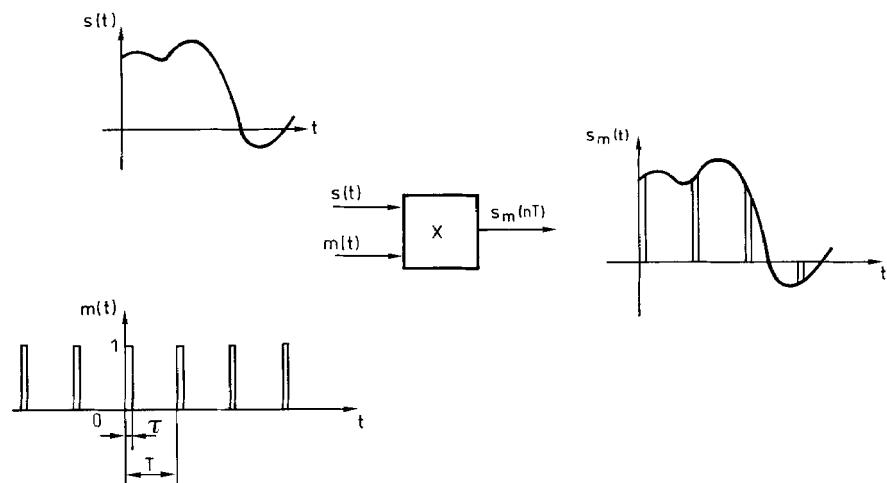


Figura 4.1 Modelo gráfico para el proceso de muestreo: la señal a muestrear $s(t)$ se multiplica por la muestreadora $m(t)$.

Para deducirla de forma gráfica, consideramos primero que $m(t)$, dado que es periódica, se puede descomponer en series de Fourier,

$$m(t) = \sum_{n=-\infty}^{n=\infty} C_n \exp \{j(2\pi/T) nt\} \quad (4.2a)$$

donde

$$C_n = \frac{1}{T} \int_0^T m(t) \exp \{-j(2\pi/T) nt\} dt \quad (4.3a)$$

Dado que $m(t) = 1$ para $0 < t < \tau$, y $m(t) = 0$ fuera de este intervalo, queda

$$\begin{aligned} C_n &= \frac{1}{T} \int_0^\tau \exp \{-j(2\pi/T) nt\} dt = \frac{1 - \exp \{-j 2\pi n \tau / T\}}{j 2\pi n T / T} = \\ &= \frac{\exp \{-j 2\pi n \tau / 2T\}}{2 \pi n T / 2 T} \frac{\exp \{j 2\pi n \tau / 2 T\} - \exp \{-j 2\pi n \tau / 2 T\}}{2 j} = \\ &= \frac{\tau}{T} \frac{\sin 2 \pi n \tau / 2 T}{2 \pi n \tau / 2 T} \exp \{-j 2\pi n \tau / 2 T\} \end{aligned} \quad (4.3b)$$

La señal muestreadora se puede expresar, pues, como

$$m(t) = \sum_{n=-\infty}^{n=\infty} \frac{\sin 2 \pi n \tau / 2 T}{2 \pi n \tau / 2 T} \exp \{-j 2 \pi n \tau / 2 T\} \exp \{j 2 \pi n t / T\} \quad (4.2b)$$

y la señal muestreada, en notación compacta, será

$$s_m(t) = \sum_{n=-\infty}^{n=\infty} C_n s(t) \exp \{j 2\pi n t / T\} \quad (4.4)$$

Consideremos ahora el significado de esta relación entre $s(t)$ y $s_m(t)$ en el dominio frecuencial. Si denominamos $S(f)$ y $S_m(f)$ a las transformadas de Fourier respectivas,

$$S(f) = F[s(t)] = \int_{-\infty}^{\infty} s(t) \exp \{-j 2\pi f t\} dt \quad (4.5a)$$

$$S_m(f) = F[s_m(t)] = \int_{-\infty}^{\infty} s_m(t) \exp \{-j 2\pi f t\} dt \quad (4.5b)$$

entonces, a partir de la propiedad del desplazamiento en la frecuencia de la transformada de Fourier,

$$F[x(t) \exp \{j 2\pi f_0 t\}] = X(f - f_0) \quad (4.6)$$

tendremos

$$S_m(f) = \sum_{n=-\infty}^{n=\infty} C_n S(f - n/T) \quad (4.7)$$

Para $n = 0$,

$$C_0 = \lim_{n \rightarrow 0} C_n = \tau/T \quad (4.8)$$

$$S_m(f) \Big|_{n=0} = \frac{\tau}{T} S(f) \quad (4.9)$$

Esto significa que el espectro de la señal de entrada se conserva en forma en la señal muestreada, pero modificado en amplitud por el factor τ/T .

Para $n \neq 0$, C_n es compleja y se tiene

$$|C_n| = \frac{\tau}{T} \left| \frac{\operatorname{sen} n(2\pi/T)(\tau/2)}{n(2\pi/T)(\tau/2)} \right| = \frac{\tau}{T} \operatorname{senc} \left(\frac{n\tau}{T} \right) \quad (4.10)$$

$$|S_m(f)| = \left| \sum_{n=-\infty}^{n=\infty} C_n S(f - n/T) \right| \quad (4.11a)$$

donde $\operatorname{senc} x = (\operatorname{sen} \pi x)/\pi x$ es la función «seno cociente» (sinc en inglés).

Por lo tanto, el espectro de $m(t)$, que es discreto por tratarse de una señal periódica y está constituido por los coeficientes C_n , tendrá la forma indicada en la figura 4.2a. El producto $C_n S(f - n/T)$ será nulo fuera de las frecuencias n/T , y así tendremos

$$|S_m(f)| = \sum_{n=-\infty}^{n=\infty} |C_n| |S(f - n/T)| \quad (4.11b)$$

Es decir, para cada valor de n se «repite» el espectro de $s(t)$, pero con una amplitud escalada o ponderada por $|C_n|$. La situación está descrita gráficamente en la figura 4.2b. A partir de ésta es inmediato observar que si las distintas bandas frecuenciales de $S_m(f)$ no se solapan, mediante un filtro de paso bajo ideal con frecuencia de corte f_M (es decir, con atenuación infinita a partir de f_M) es posible recuperar $S(f)$ a partir de $S_m(f)$, es decir, $s(t)$ a partir de $s_m(t)$. Para que las bandas no se solapen debe cumplirse

$$k/T + f_M < (k + 1)/T - f_M \quad (4.12a)$$

o, lo que es lo mismo,

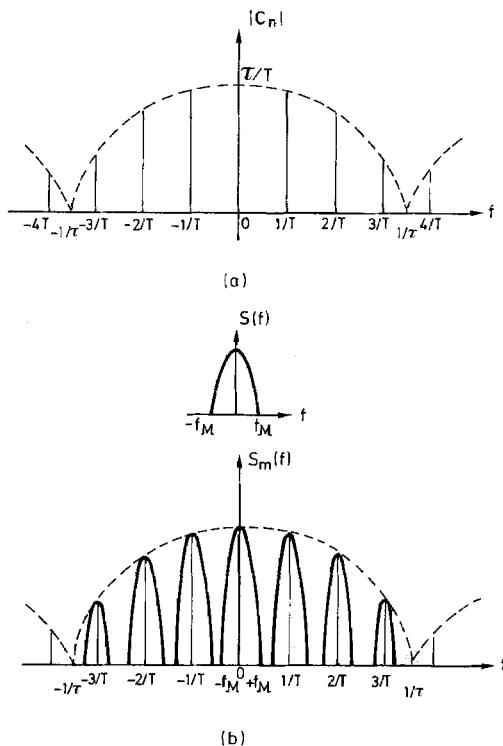


Figura 4.2 (a) Espectro de un tren de impulsos de duración finita τ y periodo T . (b) Espectro de la señal obtenida al muestrear con los impulsos anteriores una señal de espectro $S(f)$.

$$T < 1/2f_M \quad (4.12b)$$

Cuanto menor sea T con respecto a $1/2f_M$, más separadas quedan las bandas de $S_m(f)$ y, por lo tanto, más relajadas pueden ser las características de atenuación del filtro de reconstrucción de la señal. Si, por contra, $T > 1/2f_M$, entonces las bandas en la figura 4.2b se solapan, fenómeno que se denomina «aliasing» en inglés (las muestras tomadas «representan» una señal distinta de la original) y que supone un mezclador heterodino que da origen a una frecuencia inexistente, en principio, en la señal de entrada. O bien, si resulta que en la señal de entrada ya había componentes de frecuencia igual a la que aparece por «aliasing», entonces resulta que las componentes «ficticias» enmascaran a las de interés.

En la figura 4.3 se presentan dos situaciones distintas al muestrear una senoide de periodo T_s , primero con un periodo $T < T_s/5$ y luego con un periodo $T > T_s/2$. Puede verse cómo, en este segundo caso, la señal reconstruida a partir de las muestras tomadas no coincide con la original.

Ejemplo. Determinar la relación entre la frecuencia de muestreo y las frecuencias respectivas de dos señales senoidales para que sus muestras instantáneas tengan el mismo valor.

Una señal senoidal de frecuencia f_0 la podemos expresar de la forma

$$s(t) = \exp \{j 2\pi f_0 t\}$$

Si las muestras tomadas a intervalos T son instantáneas, $s_m(t)$ la podemos expresar como

$$s_m(t) = s(nT) = \exp \{j 2\pi f_0 nT\}$$

Ahora bien, para una senoide se cumple

$$\exp \{j 2\pi f_0 nT\} = \exp \{j 2\pi f_0 nT\} \exp \{j 2\pi nk\} = \exp \{jnT(2\pi f_0 + 2\pi k/T)\}$$

Esto significa que una señal de frecuencia $f_0 + k/T$ tiene las mismas muestras que la de frecuencia f_0 . Si, por ejemplo, $f_0 = 1$ Hz, $1/T = 3$ Hz, y $k = 1$, entonces $\text{Im}\{s(t)\} = \text{sen } 2\pi t$ (Im es la parte imaginaria), y $\text{sen } 2\pi 4t$ tienen las mismas muestras. ($k = 1$ implica que las muestras ya se repiten en un solo ciclo.) Por lo tanto, si una senoide de 4 Hz se muestrea a 3 Hz aparecerá una senoide de 1 Hz.

Para evitar el mezclado heterodino hay que poner un filtro de paso bajo «anti-aliasing» antes del muestreador. El orden de este filtro se elige de forma que las componentes no deseadas presentes en la señal de entrada, y que estén por encima de la mitad de la frecuencia de muestreo, queden reducidas a una amplitud menor que la correspondiente, por ejemplo, a la resolución del CAD o al valor

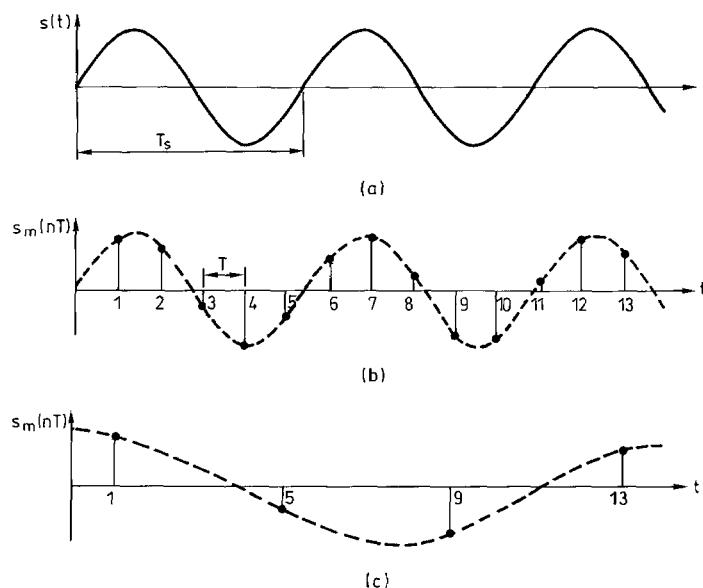


Figura 4.3 Muestreo de una señal senoidal $s(t)$ de periodo T_s (a), con un tren de impulsos de periodo $T < T_s/5$ (b), y con un tren de impulsos de periodo $T > T_s/2$ (c). Obsérvese cómo, en este segundo caso, las muestras tomadas sugieren que la señal de partida era de frecuencia distinta a la real.

máximo del error de cuantificación. Obviamente, cuanto mayor sea la frecuencia de muestreo con respecto a la frecuencia de las señales no deseadas, menor puede ser el orden del filtro de paso bajo.

4.1.2 Muestreo ideal uniforme

Algunos CAD exigen que la señal aplicada a su entrada permanezca constante durante el tiempo de conversión, de modo que no es posible que su entrada sea «transparente» a la señal aplicada, como sucede en el muestreo natural. Para que la entrada del CAD permanezca constante, se le antepone un circuito de muestreo y retención (S&H) que toma una muestra en un tiempo muy breve y la retiene durante el tiempo necesario para efectuar su conversión. En una primera aproximación, se supone entonces que el muestreo es instantáneo (ideal).

El teorema del muestreo, o de Shannon [2], afirma que si $s(t)$ es una señal cuya transformada de Fourier $S(f)$ es tal que $S(f) \equiv 0$ para toda frecuencia $|f| \geq f_M$, entonces

$$s(t) = \sum_{n=-\infty}^{n=\infty} s(nT) \frac{\sin 2 \pi f_M(t-nT)}{2 \pi f_M(t-nT)} \quad (4.13a)$$

donde $T = 1/2 f_M$. f_M es la denominada frecuencia de Nyquist y $1/T$ es la frecuencia de muestreo de Nyquist (Nyquist rate). Es decir, $s(t)$ se puede reconstruir a partir de $s(nT)$, que es la secuencia de sus muestras instantáneas, empleando la fórmula de interpolación (4.13a), que se denomina serie cardinal. Obsérvese que n va desde $+\infty$ hasta $-\infty$, por lo que se requieren, en principio, todas las muestras pasadas y futuras, y esto es irrealizable; pero no por ello pierde interés la relación establecida entre el ancho de banda de entrada y la frecuencia de muestreo. En la práctica se muestrea a una frecuencia de 7 a 10 veces mayor que la mínima y se reconstruye la señal con un número finito de muestras. Una expresión equivalente a (4.13a) pero más fácil de calcular es

$$s(t) = \frac{1}{\pi} \sin(2 \pi f_M t) \sum_{n=-\infty}^{n=\infty} \frac{(-1)^n s(nT)}{2 f_M t - n} \quad (4.13b)$$

Para demostrar (4.13a), primero se puede considerar que en la banda de frecuencias $|f| < f_M$, $S(f)$ es una señal periódica de periodo $2 f_M$, y se puede representar mediante la serie de Fourier,

$$S(f) = \sum_{n=-\infty}^{n=\infty} s_n \exp\{-jn 2 \pi f (1/2 f_M)\} \quad (4.14a)$$

donde

$$s_n = \frac{1}{2 f_M} \int_{-f_M}^{f_M} S(f) \exp\{jn 2 \pi f (1/2 f_M)\} df \quad (4.14b)$$

Dado que fuera del intervalo $[-f_M, f_M]$ se cumple $S(f) = 0$, los límites de integración de (4.14b) se pueden extender a $[-\infty, +\infty]$,

$$s_n = \frac{1}{2f_M} \int_{-\infty}^{\infty} S(f) \exp \{jn 2\pi f (1/2f_M)\} df = \frac{1}{2f_M} s(n/2f_M) \quad (4.14c)$$

donde $s(n/2f_M)$ es la transformada inversa de Fourier. El espectro de la señal de entrada se puede escribir entonces de la forma

$$S(f) = \sum_{n=-\infty}^{n=\infty} \frac{1}{2f_M} s(n/2f_M) \exp \{-jn 2\pi f (1/2f_M)\} \quad \text{para } |f| < f_M \quad (4.15a)$$

$$S(f) = 0 \quad \text{para } |f| \geq f_M \quad (4.15b)$$

La señal de entrada es la transformada inversa de Fourier de $S(f)$,

$$\begin{aligned} s(t) &= \int_{-f_M}^{f_M} S(f) \exp \{j 2\pi f t\} df = \\ &= \sum_{n=-\infty}^{n=\infty} \frac{1}{2f_M} s(n/2f_M) \int_{-f_M}^{f_M} \exp \{j 2\pi f [t - n/2f_M]\} df = \\ &= \sum_{n=-\infty}^{n=\infty} s(n/2f_M) \frac{\sin 2\pi f_M (t - n/2f_M)}{2\pi f_M (t - n/2f_M)} \quad \text{c.q.d.} \end{aligned}$$

La función

$$h(t) = \frac{\sin 2\pi f_M t}{2\pi f_M t} \quad (4.16)$$

se denomina retención cardinal («cardinal hold»), y coincide con la respuesta impulsional de un filtro de paso bajo ideal. La conclusión en cuanto a la frecuencia de muestreo, es, pues, la misma ilustrada antes de forma gráfica en la figura 4.2.

Obsérvese que aunque el teorema del muestreo indica cómo se puede calcular una señal a partir de sus muestras, no es evidente que la suma converja a $s(t)$ entre los instantes de muestreo. Sin embargo, dicha convergencia se produce y además sin error (suponiendo una precisión ilimitada en los valores de las muestras disponibles). En los instantes de muestreo la convergencia es evidente pues tenemos

$$s(kT) = \sum_{n=-\infty}^{n=\infty} s(nT) \cdot h(kT - nT) \quad (4.17)$$

y $h(kT - nT) = 0$ para todo $n \neq k$. Esto significa que si la señal original se reconstruye a base de pasar la señal muestreada $s_m(t)$ por un filtro de paso bajo ideal, en-

tonces la respuesta impulsional de las muestras anteriores y posteriores a $s(nT)$ no producen interferencia en el instante nT . En cambio, entre los instantes de muestreo todas las muestras contribuyen al valor de la señal interpolada, y entre todas permiten reconstruir el valor exacto de la señal inicial.

En la figura 4.4 se ilustra el proceso de reconstrucción de una señal a partir de sus muestras. La figura 4.4a es la representación gráfica de la función $h(t)$. La figura 4.4b es la función a reconstruir, en este caso un fragmento de $\cos \omega t - (\cos 3\omega t)/2$. Como la frecuencia máxima es $3\omega/2\pi$, la frecuencia de los impulsos de muestreo debe ser $6\omega/2\pi$. La línea a puntos es el resultado de la reconstrucción mediante siete muestras equiespaciadas y con la ponderación adecuada, según (4.13), y que se ilustra en la figura 4.4c. La función de ponderación de cada muestra tiene la misma forma que la figura 4.4a, pero la amplitud respectiva es: $-1/2$, -1 , 1 , $+1/2$, $+1$, -1 y $-1/2$, que corresponde a los valores de $\cos n\pi/3 - (\cos n\pi)/2$ desde $n = +3$ hasta $n = -3$. La reconstrucción sería exacta si se supone que la señal es repetitiva y se incluyera la contribución de las otras muestras que se tomarían de la señal. Dado que en la figura 4.4c, en cada punto de paso por cero sólo hay una de las funciones que no es nula, esto significa que realmente el valor de

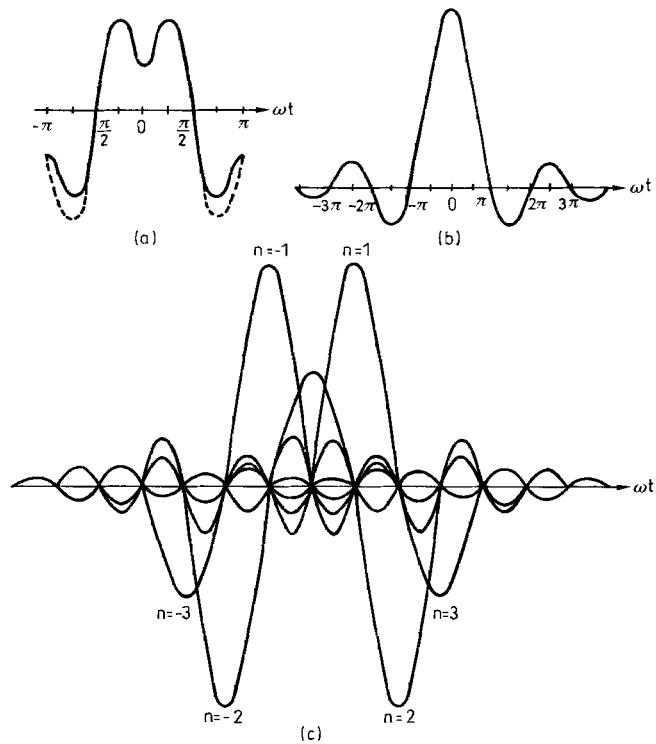


Figura 4.4 Interpolación de una señal entre muestras mediante la serie cardinal. El valor de una muestra no afecta al valor asignado a la señal en los instantes en los que se han tomado otras muestras.

una muestra en un instante no afecta al valor que se asigna a la señal reconstruida en los otros instantes de muestreo.

Hay que observar también que el teorema del muestreo no dice que la única forma de recuperar la señal $s(t)$ sea tal como indica (4.13). Sólo afirma que $s(t)$ se puede recuperar de dicha forma si se toman las muestras a frecuencia mayor que $2f_M$. Así, por ejemplo, se demuestra que también es posible reconstruir $s(t)$ tomando muestras suyas con menor frecuencia, siempre y cuando se conozca además el valor de las derivadas de $s(t)$ en el instante de muestreo. Si se conocen los valores de las k primeras derivadas, es posible entonces tomar muestras separadas $T = (k + 1)/2 f_M$ y aún se puede reconstruir la señal [3].

Para comparar el muestreo ideal con el muestreo natural, considerar que la señal de muestreo, $m(t)$, es un tren de impulsos de Dirac, de la forma

$$m(t) = \sum_{n=-\infty}^{n=\infty} \delta(t - nT) \quad (4.18)$$

En este caso

$$C_n = \frac{1}{T} \int_{-T/2}^{T/2} \delta(t) \exp \{-j(2\pi/T) nt\} dt = \frac{1}{T} \quad (4.19)$$

y el espectro de la señal muestreada queda

$$S_m(f) = \sum_{n=-\infty}^{n=\infty} C_n S(f - n/T) = \frac{1}{T} \sum_{n=-\infty}^{n=\infty} S(f - n/T) \quad (4.20)$$

El espectro $S(f)$ se repite, pues, tal cual a intervalos $1/T$, sin la ponderación por los coeficientes C_n que aparecen en el muestreo natural (ecuación 4.11b).

4.1.3 Muestreo de señales pasabanda

Una situación habitual en instrumentación y en aplicaciones industriales es la de una señal en forma de portadora modulada en amplitud por la magnitud de interés, de frecuencia mucho menor que la de la portadora. El objetivo es en estos casos reconstruir la información, no la portadora (que por ser inyectada ex profeso en el sistema es bien conocida). A priori parece que en estas situaciones la frecuencia mínima de muestreo debe venir determinada por el ancho de banda de la información, no por la frecuencia de la portadora. Se puede demostrar que efectivamente es así [4]; aquí nos limitamos a exponer los resultados sin demostrarlos.

Si $s(t)$ es una señal pasabanda tal que $S(f) = 0$ excepto en la banda $f_1 < |f| < f_2$, siendo $0 < f_1 < f_2 < \infty$, entonces

$$s(t) = \sum_{n=-\infty}^{n=\infty} [p(nT) \cos 2\pi f_c t - q(nT) \sin 2\pi f_c t] \frac{\sin 2\pi f_0[t - nT]}{2\pi f_0[t - nT]} \quad (4.21)$$

donde:

$$p(t) = s(t) \cos 2\pi f_0 t + s^*(t) \sin 2\pi f_0 t \quad (4.22a)$$

$$q(t) = s^*(t) \cos 2\pi f_0 t - s(t) \sin 2\pi f_0 t \quad (4.22b)$$

$s^*(t) = H\{s(t)\}$, transformada de Hilbert de $s(t)$

$$f_c = (f_1 + f_2)/2 \quad (4.22c)$$

$$T = 1/2f_0 = 1/B \quad (4.22d)$$

$B = f_2 - f_1$, es el ancho de banda de la señal.

Esto significa que $s(t)$ se puede reconstruir a partir de muestras de sus componentes en fase y en cuadratura, $p(t)$ y $q(t)$, muestreadas a una frecuencia determinada por su ancho de banda ($f_2 - f_1$), no por la máxima frecuencia presente.

En muchos casos lo que interesa es obtener precisamente las componentes en fase y en cuadratura. Se demuestra también [5] que para cualquier señal limitada a la banda de frecuencias $f_c - B/2 \leq f \leq f_c + B/2$, (por ejemplo una portadora de frecuencia f_c modulada por una señal de ancho de banda B),

$$s(t) = p(t) \cos 2\pi f_c t - q(t) \sin 2\pi f_c t \quad (4.23)$$

es posible obtener las componentes en cuadratura $p(t)$ y $q(t)$ a partir de muestras tomadas de $s(t)$, sin procesado previo (es decir, sin hacer la transformada de Hilbert), mediante las fórmulas de interpolación siguientes

$$p(t) = TB \sum_{n=-\infty}^{n=\infty} (-1)^{nk} s(nT) \operatorname{senc} B(t - nT) \quad (4.24a)$$

$$q(t) = TB \sum_{n=-\infty}^{n=\infty} (-1)^{nk} s(nT + T_c/4 + mT) \operatorname{senc} B(t - nT - T_c/4 - mT) \quad (4.24b)$$

donde $T = k/2f_c = kT_c/2 \leq 1/B$, siendo k cualquier entero, $B \leq 2f_c$, y $m = 0, \pm 1, \pm 2$, etcétera

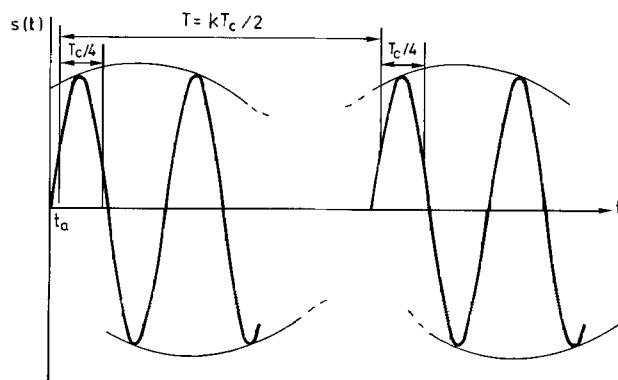


Figura 4.5 Muestreo sincrónico de una señal para obtener sus dos componentes, en fase y cuadratura.

Se trata, pues, de tomar las muestras en sincronismo con la portadora (T debe ser un múltiplo de $1/2f_c$). Cada par de muestras debe estar separado por un cuarto del periodo de la portadora, $T_c/4$, (y por varios ciclos de muestreo si se desea, haciendo $m \neq 0$). En la figura 4.5 se ilustran estas relaciones. El muestreo a una frecuencia submúltiplo de la portadora produce solapamientos de bandas, y la banda que cae en el origen de frecuencias es precisamente la que se recupera. Para que la señal quede efectivamente limitada a la banda de frecuencias $f_c - B/2 \leq f \leq f_c + B/2$, conviene disponer un filtro pasabanda antes del muestreador. No basta el filtro de paso bajo habitual (antialiasing) antes del muestreador.

Esta forma de muestreo, síncrona, se denomina muestreo en cuadratura porque permite obtener las dos componentes de la señal, y es una alternativa a la demodulación síncrona analógica descrita en el apartado 3.2.4.3. En la figura 4.6 se

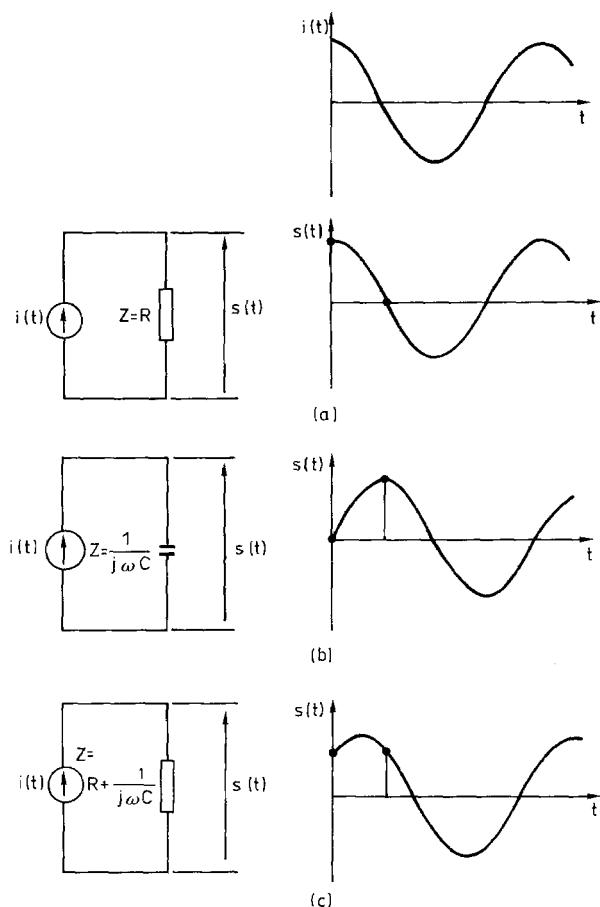


Figura 4.6 Medida de las dos componentes de una impedancia Z mediante muestreo (síncrono) en cuadratura. (a) Cuando $Z = R$, la muestra desfasada $\pi/2$ tiene valor nulo. (b) Cuando $Z = 1/j\omega C$, la muestra en fase tiene valor nulo. (c) Cuando hay componente real e imaginaria, ni la muestra en fase ni la muestra desfasada $\pi/2$ son nulas.

ilustra el significado de este proceso en el caso de medir una impedancia Z , supuesta esta de variación muy lenta con respecto a la señal inyectada para medirla. Si $Z = R$, la muestra tomada en un instante correspondiente a un retardo de $\pi/2$ respecto al máximo de la portadora, tiene valor nulo. Si $Z = 1/j\omega C$, es la muestra tomada en sincronismo con el valor máximo de la portadora la que tiene valor nulo. Si ninguna de las dos muestras es nula, significa que Z tiene componente resistiva y capacitiva.

Es muy importante observar que este tipo de submuestreo permite utilizar un CAD que tenga un tiempo de conversión grande, mayor por ejemplo que el periodo de la portadora, pero inferior al periodo de la información (señal moduladora). Ahora bien, la muestra hay que tomarla de una señal que cambia rápidamente y, por lo tanto, el amplificador S&H (apartado 5.3) debe ser rápido.

4.1.4 Muestreo repetitivo secuencial

Aun en otros casos, la situación que se presenta es muestrear una señal que se sabe de antemano es repetitiva. Se puede entonces aprovechar este conocimiento, y tomar las muestras no en un solo periodo de la señal sino en periodos sucesivos, tal como se indica en la figura 4.7. Para ello hace falta tener un punto de sincronismo y un circuito temporizador que vaya distanciando progresivamente, y de forma bien conocida, el instante de muestreo con respecto a dicho punto. Si no se conoce el periodo de la señal a muestrear, que es lo habitual, hay que determinarlo antes de tomar las muestras [10].

Esta técnica, que es otra forma de submuestreo, se emplea en oscilloscopios digitales de bajo coste y también en voltímetros digitales de precisión. Al igual que en el muestreo en cuadratura, el muestreo repetitivo permite utilizar un CAD más lento, pero no exime de tener un S&H rápido.

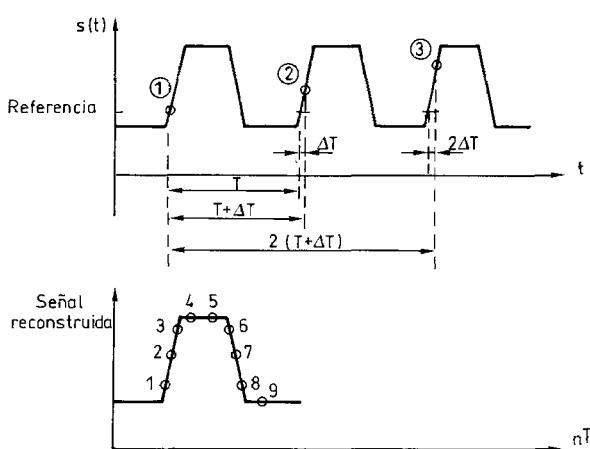


Figura 4.7 Muestreo repetitivo secuencial. Las muestras sucesivas se toman al cabo de tiempos cada vez mayores contados a partir de un instante de sincronismo. Obsérvese que el eje de tiempos en la señal reconstruida es artificial.

4.2 CUANTIFICACIÓN

La cuantificación de una señal consiste en representarla mediante una serie finita de niveles de amplitud o estados de salida. A diferencia del muestreo, la cuantificación es un proceso no lineal. Un sensor digital (un codificador de posición, por ejemplo) es un sistema de cuantificación. En la adquisición de señales, la cuantificación la realiza el CAD. En estos casos la señal de partida es a veces, pero no siempre, una señal muestreada, es decir, discreta en el tiempo.

4.2.1 Cuantificación uniforme

En la figura 4.8a se representa gráficamente un proceso de cuantificación uniforme. En este ejemplo, al conjunto de valores de la entrada entre 0 y $q/2$ ($0 \leq x < q/2$) se les ha asignado el nivel o estado 1; a los valores entre $q/2$ y $3q/2$ ($q/2 \leq x < 3q/2$), el estado 2; a los valores entre $3q/2$ y $5q/2$ ($3q/2 \leq x < 5q/2$) el estado 3; y, en general, a los valores entre $(k - 3/2)q$ y $(k - 1/2)q$ se les ha asignado el estado k . El último estado no incluye el valor de entrada $2^n q$, sino que corresponde al intervalo $(2^n - 3/2)q \leq x < (2^n - 1/2)q$.

El valor q se denomina intervalo de cuantificación, y coincide con la diferencia entre el mayor y el menor valor de la entrada a los que se les asigna el mismo estado de salida. A este tipo de cuantificadores en los que el estado de salida viene determinado exclusivamente por un valor de la entrada, pero no por los valores pasados ni por los futuros, se les denomina de memoria cero, y son los más frecuentes. En los cuantificadores secuenciales, por ejemplo, el estado de salida depende de la entrada presente y de las anteriores, por lo que son un tipo de codificadores con memoria.

El número de estados de salida expresado en bits (n) determina la resolución

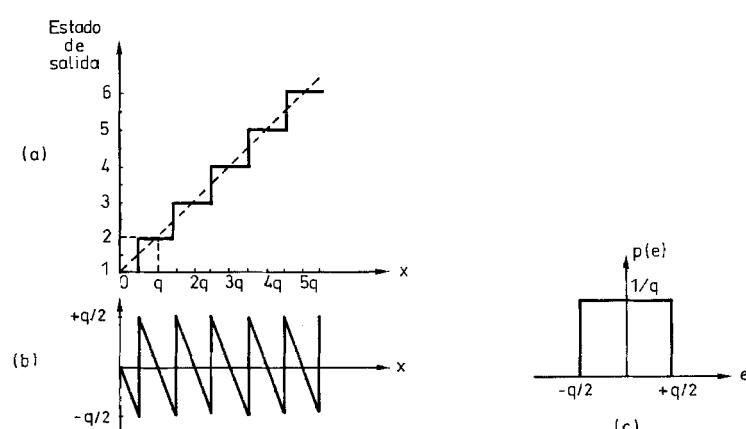


Figura 4.8 (a) Cuantificación lineal. (b) Error de cuantificación y (c) su función de densidad de probabilidad.

del cuantificador; $2^n = N$ es el número de estados. En la tabla 4.1 se da la resolución en función del número de bits hasta $n = 28$.

La diferencia entre el mayor y el menor valor aceptados a la entrada se denomina margen de entrada, M . En la cuantificación uniforme q es constante en todo el margen M , y se cumple

$$q = \frac{M}{2^n} \quad (4.25)$$

En este caso hay $2^n - 1$ puntos de decisión en el margen M para asignar un estado a la señal de entrada. (Cuando a partir de dos valores de entrada extremos se asigna el mismo estado a todas las entradas, entonces hay $2^n + 1$ puntos de decisión). En el cuantificador de la figura 4.8a los puntos de decisión están en el centro de cada intervalo.

Ejemplo. Para medir una temperatura entre 0 y 100 °C, se dispone de una sonda que ofrece 10 mV/°C. Si se desea una resolución de 0,1 °C y una salida digital, determinar el margen de entrada y el número de bits del CAD.

A fondo de escala de la temperatura se obtendrá

$$100 \text{ } ^\circ\text{C} \times 10 \text{ mV/}^\circ\text{C} = 1 \text{ V}$$

Por lo tanto el margen de la señal de entrada será de 0 a 1 V.

Un cambio de 0,1 °C producirá a la salida del sensor un cambio de

$$0,1 \text{ } ^\circ\text{C} \times 10 \text{ mV/}^\circ\text{C} = 1 \text{ mV}$$

Por lo tanto, el número de bits debe ser tal que

$$\frac{1 \text{ V}}{2^n} = 1 \text{ mV}$$

De donde $n = 9,96$. Hace falta un CAD de 10 bits.

La cuantificación introduce inevitablemente un error, por cuanto si se intenta reconstruir la entrada a partir de la salida del cuantificador, no se obtiene el continuo de valores del margen M o, en definitiva la relación $y = x$, sino la curva en «escalera» indicada en la figura 4.8a. El máximo error cometido es $\pm q/2$, y su evolución en función del valor de la entrada tiene forma de diente de sierra (figura 4.8b). Si todos los valores del margen M tienen igual probabilidad, el error de cuantificación se puede interpretar como si la entrada tuviera superpuesto un ruido aleatorio con función de densidad de probabilidad rectangular (figura 4.8c), y que se denomina ruido de cuantificación. Su valor medio para un cuantificador con una característica de transferencia como la de la figura 4.8a (y supuesto que todos los valores de entrada tengan la misma probabilidad) es

Tabla 4.1 Resolución de un cuantificador en función de su número de bits.

Número de bits, n	2^n	Resolución		
		%	partes/ 10^6	dB
1	2	50	500.000	- 6
2	4	25	250.000	- 12
3	8	12,5	125.000	- 18,1
4	16	6,25	62.500	- 24,1
5	32	3,125	31.250	- 30,1
6	64	1,5625	15.625	- 36,1
7	128	0,781 25	7.812,5	- 42,1
8	256	0,390 625	3.906,25	- 48,2
9	512	0,195 313	1.953,13	- 54,2
10	1.024	0,097 656	976,56	- 60,2
11	2.048	0,048 828	488,28	- 66,2
12	4.096	0,024 414	244,14	- 72,2
13	8.192	0,012 207	122,07	- 78,2
14	16.384	0,006 104	61,04	- 84,3
15	32.768	0,003 052	30,52	- 90,3
16	65.536	0,001 526	15,26	- 96,3
17	131.072	0,000 763	7,63	- 102,3
18	262.144	0,000 381	3,81	- 108,4
19	524.288	0,000 191	1,91	- 114,4
20	1.048.576	0,000 095	0,95	- 120,4
21	2.097.152	0,000 048	0,48	- 126,4
22	4.194.304	0,000 024	0,24	- 132,5
23	8.388.608	0,000 012	0,12	- 138,5
24	16.777.216	0,000 006	0,06	- 144,5
25	33.554.432	0,000 003	0,03	- 150,5
26	67.108.864	0,000 0015	0,015	- 156,5
27	134.217.728	0,000 00075	0,0075	- 162,6
28	268.435.456	0,000 000373	0,00373	- 168,6

$$\bar{e} = E\{e\} = \int_{-\infty}^{\infty} e p(e) de = \int_{-\infty}^{\infty} e \frac{1}{q} de = \frac{1}{q} \int_{-q/2}^{q/2} -x dx = 0$$

donde $E\{ \}$ es el operador esperanza matemática. La variancia será

$$\begin{aligned} \text{var}\{e\} &= E\{(e - \bar{e})^2\} = E\{e^2\} - E^2\{\bar{e}\} = \\ &= \int_{-\infty}^{\infty} e^2 \frac{1}{q} de = \frac{1}{q} \int_{-q/2}^{q/2} x^2 dx = \frac{q^2}{12} \end{aligned} \quad (4.26)$$

El valor eficaz del ruido es la raíz cuadrada de la suma de la media al cuadrado y la variancia, y será $q/2\sqrt{3}$. Resulta, pues, que para reducir el valor eficaz de este ruido hay que reducir proporcionalmente el intervalo de cuantificación. Esta reducción viene limitada por factores tecnológicos y, en último término, por el ruido eléctrico asociado a los componentes electrónicos.

La acción del cuantificador se puede describir en términos de relación señal-ruido (S/N), definida como el cociente entre la amplitud de la señal deseada y la

amplitud del ruido presente. Suele expresarse en decibelios. Cuando se trata de ruido aleatorio, ambas amplitudes se dan en valor eficaz. Así, para el caso de una señal senoidal con amplitud entre 0 y $(2^n - 1/2)q$ (es decir, unipolar), su valor cuadrático medio es

$$\frac{1}{2\pi} \int_0^{2\pi} (2^n - 1/2)^2 q^2 \sin^2 \alpha d\alpha = (2^n - 1/2)^2 q^2 / 2$$

La relación S/N será, pues,

$$\begin{aligned} S/N &= \frac{(2^n - 1/2)^2 q^2 / 2}{q^2 / 12} = 6 (2^n - 1/2)^2 \approx 6 \times 2^{2n} \text{ cuando } n > 4. \\ S/N \text{ (dB)} &\approx 10 \log 6 + 20 n \log 2 = 7,78 + 6,02 n \end{aligned} \quad (4.27)$$

Este valor es para señales senoidales con amplitud de pico igual al margen de entrada del cuantificador. (No consideramos por ahora el signo de la entrada.) Para señales de menor amplitud, S/N será más pequeño. Por esto es importante amplificar la señal para que su margen de variación coincida con M .

Cuando la señal de entrada es aleatoria, su amplitud puede tomar en principio cualquier valor entre $+\infty$ y $-\infty$, y viene caracterizada por su función de densidad de probabilidad, $p(x)$ [6]. La bondad del cuantificador se describe entonces mediante la denominada distorsión cuadrática media, D

$$D = \int_{-\infty}^{\infty} [C(x) - x]^2 p(x) dx \quad (4.28a)$$

donde $C(x)$ es la relación entrada-salida del cuantificador. Si el número de estados de salida N es elevado, la expresión anterior se puede sustituir por

$$D = \sum_{i=1}^N \int_{x_{i-1}}^{x_i} (y_i - x)^2 p(x) dx \quad (4.28b)$$

donde $y_i = C(x)$ para toda x que caiga dentro de la región R_i entre x_{i-1} y x_i . Al ser N grande, cada intervalo de valores asignados a un mismo estado es muy pequeño (salvo los dos extremos, denominadas zonas de sobrecarga), de forma que $p(x)$ se puede considerar constante en cada región R_i . Si tomamos $p(x) \approx p(y_i)$ en cada región R_i , excepto en las dos extremas donde suponemos $p(x) \approx 0$, y llamando $q_i = x_i - x_{i-1}$, si $y_i = (x_i + x_{i-1})/2$, queda

$$\begin{aligned} D &= \sum_{i=2}^{N-1} p(y_i) \int_{x_{i-1}}^{x_i} (y_i - x)^2 dx = \sum_{i=2}^{N-1} p(y_i) \left[\frac{-(y_i - x_i)^3 + (y_i - x_{i-1})^3}{3} \right] = \\ &= \frac{1}{12} \sum_{i=2}^{N-1} p(y_i) q_i^3 \end{aligned} \quad (4.29)$$

Para cuantificación uniforme, q_i es la misma para todas las regiones, $q_i = q$, de modo que tendremos

$$D = \frac{q^2}{12} \sum_{i=2}^{N-1} p(y_i)q \quad (4.30)$$

Dado que

$$\sum p(y_i) q \approx \int p(u)du = 1$$

queda finalmente

$$D \approx \frac{q^2}{12} \quad (4.31)$$

que coincide con (4.26), obtenida sin considerar el ruido de sobrecarga (en las zonas extremas del margen de entrada).

La relación S/N para el cuantificador cuando su entrada es aleatoria será, en general,

$$S/N (\text{dB}) = 10 \log \frac{\text{var}[x]}{D} \quad (4.32)$$

En la tabla 4.2 se recogen los valores de S/N para entradas aleatorias y deterministas de distintos tipos. Puede observarse que para todas ellas S/N mejora a ra-

Tabla 4.2 Valor aproximado de la relación señal-ruido al cuantificar distintos tipos de señales con un cuantificador uniforme de más de 4 bits, y con una característica como la de la figura 4.8a.

Señal	Valor cuadrático medio (energía, o potencia sobre 1Ω)	S/N (dB)
Continua unipolar	$(2^n - 1/2)^2 q^2$ $\approx 2^{2n} q^2$	$10,8 + 6 n$
Continua bipolar	$[(2^n - 1/2)q/2]^2$ $\approx 2^{2n} q^2/4$	$4,8 + 6 n$
Triangular bipolar	$[(2^n - 1/2)q/2]^2/3$ $\approx 2^{2n} q^2/12$	$6 n$
Senoide unipolar	$(2^n - 1/2)^2 q^2/2$ $\approx 2^{2n} q^2/2$	$7,78 + 6 n$
Senoide bipolar	$[(2^n - 1/2)q/2]^2/2$ $\approx 2^{2n} q^2/8$	$1,8 + 6 n$
Aleatoria gaussiana margen de -3σ a $+3\sigma$	$[(2^n - 1/2)q/6]^2$ $\approx 2^{2n} q^2/36$	$-4,8 + 6 n$

zón de 6 dB por cada bit adicional. Ahora bien, si se desea aumentar la relación S/N simplemente a base de un mayor número de bits, n , hay que tener en cuenta que esto implica un mayor tiempo de conversión y, por lo tanto, un menor ancho de banda aceptable para la señal de entrada.

El empleo de la relación S/N no pone de relieve la limitación del cuantificador en cuanto al valor máximo de la entrada, pues considera sólo su valor cuadrático medio. Sin embargo, a partir de cierto valor V de la señal de entrada, supuesta gausiana, se le asigna un mismo código, y se produce el denominado ruido de sobrecarga. Para evitar que este error sea excesivo, el nivel de sobrecarga se elige de forma que sea un múltiplo adecuado del valor eficaz σ de la señal de entrada. Dicho múltiplo, $y = V/\sigma$, se denomina factor de carga (loading factor), siendo habitual tomar $4 \leq y \leq 5$. Para $y = 4$ se obtiene

$$S/N (\text{dB}) \approx 6n - 7,3 \quad (4.33)$$

No obstante, el ruido debido a la saturación es muy inferior al ruido debido a la cuantificación de los valores de entrada que no producen saturación, por lo que la calibración del amplificador previo al cuantificador no es crítica.

4.2.2 Cuantificación no uniforme

La cuantificación uniforme no es siempre la opción más eficiente. Basta observar, por ejemplo, que mientras el error absoluto de cuantificación es constante de unos a otros intervalos de cuantificación, el error relativo será en cambio mucho mayor para las amplitudes de entrada pequeñas. En consecuencia, S/N es menor para las pequeñas amplitudes, que en muchos casos son precisamente las que se dan más veces. Si se desea mantener S/N constante en un amplio margen de amplitudes (cuantificación «robusta»), entonces se puede variar, por ejemplo, el intervalo de cuantificación proporcionalmente a la amplitud de entrada.

El interés de S/N constante en un amplio margen se presenta, por ejemplo, en la transmisión de voz por MIC (Modulación de Impulsos Codificados, Pulse Code Modulation —PCM— en inglés). Una cuantificación uniforme comportaría una mayor degradación de la señal de voz de quienes hablan más bajo. Como resulta que el oído es capaz de distinguir señales inmersas en un nivel de ruido elevado siempre y cuando las señales sean también de amplitud elevada, no importa que el ruido de cuantificación sea mayor para señales grandes. Pero, además, la cuantificación no uniforme permite reducir el número de bits de 12 (cuantificación lineal) a 8. Dado que el ancho de banda para tener inteligibilidad es de 3 kHz, y que la frecuencia de muestreo adecuada se sitúa en 8 kHz, la transmisión de 12 bits exigiría 96 kbits/s, mientras que el ancho de banda disponible en los canales básicos es de 64 kbits/s, que es lo que requiere un sistema de 8 bits.

La cuantificación no uniforme se puede describir con el modelo de la figura 4.9 [6]. El cuantificador se descompone en dos bloques: un compresor $F(x)$ no lineal y un cuantificador lineal (uniforme, relación ideal $y = x$). La función $F(x)$ es monótona creciente con simetría impar, toma valores entre $-V$ y $+V$, y cumple

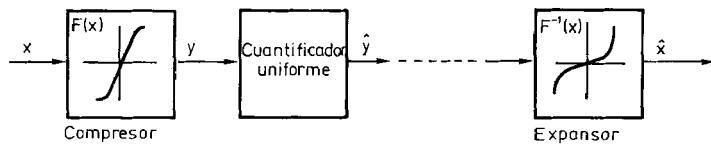


Figura 4.9 Modelo de la cuantificación no uniforme que la describe mediante una compresión, una cuantificación no uniforme y una expansión.

$F(V) = V$ y $F(0) = 0$. Por ser $F(x)$ monótona, se puede invertir, de manera que si se aplica $F^{-1}(x)$ a la salida del compresor se recupera la entrada x y, por lo tanto, la compresión no acarrea ninguna pérdida de información. $F^{-1}(x)$ es el denominado expansor. El cuantificador uniforme se elige con $N - 2$ ($\approx N$) intervalos, dejando fuera las zonas de sobrecarga, de manera que $q = 2V/N$. En la figura 4.10 se muestra la relación entre los niveles de decisión del cuantificador y los intervalos de valores de la entrada. El conjunto de las dos operaciones compresión-expansión se denomina en inglés «companding» (COMPressing – expANDING); una posible traducción equivalente puede ser «compansión», aunque se presta a jocosos equívocos.

Una forma de aplicar el método de la figura 4.9 es utilizar como compresor un amplificador logarítmico y luego un cuantificador lineal [7]. Al aplicar una entrada v_a a un amplificador logarítmico, la salida es

$$v_o = k \log \frac{v_a}{v_r} \quad (4.34)$$

donde v_r es una tensión de referencia. Si el cuantificador lineal tiene n bits y su margen de entrada es M , deberá cumplirse

$$v_{omax} - v_{omin} = M = q 2^n \quad (4.35)$$

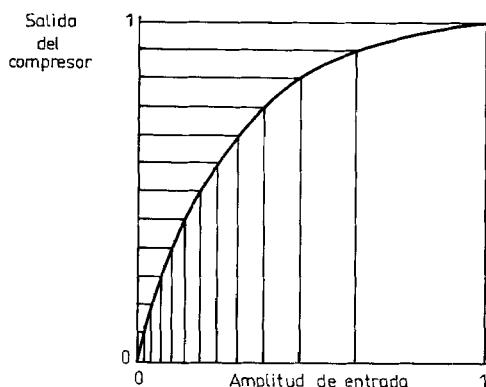


Figura 4.10 Correspondencia entre los niveles de decisión y la salida del compresor (limitado a amplitudes positivas).

El intervalo de cuantificación ΔV equivalente a la entrada será la diferencia entre las tensiones que a la salida del amplificador produzcan tensiones que difieran en q . Es decir,

$$v_o = k \log \frac{v_a}{v_r} \quad (4.36a)$$

$$v_o + q = k \log \frac{v_a + \Delta V}{v_r} \quad (4.36b)$$

Restando (4.36a) de (4.36b) obtenemos

$$q = k \log \frac{v_a + \Delta V}{v_a} = \frac{k}{2,3} \ln \left(1 + \frac{\Delta V}{v_a} \right) \quad (4.37)$$

Dado que cuando $x \ll 1$, $\ln(1 + x) \approx x$, si $\Delta V \ll v_a$ tendremos

$$\Delta V = \frac{2,3 v_a}{k} q \quad (4.38)$$

Es decir, la amplitud del intervalo de cuantificación equivalente a la entrada es proporcional a la amplitud de la entrada: será menor para entradas pequeñas que para entradas grandes.

Ejemplo. Se desea digitalizar una señal cuyo margen es de 1 mV a 10 V empleando un amplificador logarítmico y un cuantificador lineal cuyo margen de entrada es de -5 V a +5 V. Si se desea mantener el error de cuantificación inferior al 1 % de la amplitud de la entrada, ¿cuánto deben valer el factor k del amplificador y la resolución n del cuantificador?

La tensión de salida mínima del amplificador será,

$$v_{omin} = k \log \frac{0,001}{v_r}$$

y la salida máxima

$$v_{omax} = k \log \frac{10}{v_r}$$

Por lo tanto, debe cumplirse

$$v_{omax} - v_{omin} = k \log 10^4 = 4 k = 5 \text{ V} - (-5 \text{ V}) = 10 \text{ V}$$

$$k = 2,5 \text{ V}$$

Para el error de cuantificación, a partir de (4.38) tenemos

$$\frac{\Delta V}{v_a} = \frac{2,3}{k} q = \frac{2,3}{2,5 \text{ V}} \frac{5 \text{ V} - (-5 \text{ V})}{2^n} \leq 0,01$$

y de aquí, $n = 9,84$ bits. Tomaríamos $n = 10$ bits.

Si se empleara directamente un cuantificador uniforme, con el mismo margen de tensiones de entrada, para tener un error del 1 % en la tensión de 1 mV debería cumplirse

$$\frac{q}{1 \text{ mV}} = \frac{10/2^n}{0,001} \leq 0,01$$

y de aquí, $n = 19,93$ bits. Es decir, harían falta 20 bits.

Ahora bien, los amplificadores logarítmicos sólo aceptan entradas unipolares (el logaritmo de una cantidad negativa no está definido) y requieren muchos ajustes. Es preferible por ello emplear un cuantificador no lineal junto con un codificador apropiado. La característica no lineal más apropiada es de tipo logarítmico, según se demuestra a continuación.

Cuando N es grande, $F(y)$ se puede aproximar en el intervalo de cuantificación i -ésimo, q_i , mediante un segmento de recta con pendiente $F'(y_i)$, que es la derivada de $F(y)$ evaluada en el punto y_i , donde y_i es el punto de salida equivalente del cuantificador no uniforme. Tenemos entonces,

$$F'(y_i) q_i = F(x_i) - F(x_{i-1}) = 2 \text{ V}/N \quad (4.39)$$

Si llamamos $g(y)$ a la pendiente de la curva del compresor, $g(y) = F'(y)$, entonces queda

$$q_i = \frac{2 \text{ V}}{N g(y_i)} \quad (4.40)$$

La distorsión cuadrática media, si consideramos $p(y_i) q_i \approx p(u) du$, será, pues,

$$D = \frac{V^2}{3 N^2} \int_{-V}^V \frac{p(u)}{[g(u)]^2} dx \quad (4.41)$$

Mediante esta expresión se puede comparar el ruido de cuantificación de distintos compresores.

Si el compresor realza las señales de bajo nivel, y de tal manera que se pueda aceptar que para ellas el intervalo de cuantificación es prácticamente uniforme,

$$q_0 = \frac{2 \text{ V}}{N g(0)} \quad (4.42)$$

entonces la mejora obtenida con respecto al caso de cuantificación uniforme en

todo el margen se evalúa con el denominado factor de ventaja de la compansión (companding advantage),

$$c_A = \frac{q}{q_0} = g(0) \quad (4.43)$$

que es otro criterio de comparación de distintos compresores.

Un tipo particular de cuantificadores no uniformes son los denominados cuantificadores robustos, que ofrecen S/N constante en todo el margen de entrada, con independencia de la función de densidad de probabilidad de la señal. Si el compresor se elige con una pendiente

$$g(x) = \frac{V}{b|x|} \quad (4.44)$$

entonces la distorsión cuadrática media es

$$D = \frac{b^2}{3N^2} \int_{-V}^V |x|^2 p(x) dx = \frac{b^2}{3N^2} \text{var}[x] \quad (4.45)$$

y la relación señal-ruido, si se deja aparte el ruido de sobrecarga, es entonces

$$S/N = \frac{\text{var}[x]}{D} = \frac{3N^2}{b^2} \quad (4.46)$$

que resulta ser efectivamente independiente de $p(x)$. La función de compresión deberá ser, pues, para $x > 0$,

$$F(x) = \int g(x) dx = \frac{1}{b} \ln \frac{x}{V} + \text{cte.} \quad (4.47a)$$

Si imponemos la condición adicional $F(V) = V$, quedará

$$F(x) = V + c \ln \{x/V\} \quad (4.47b)$$

donde c es una constante. Un compresor logarítmico cumple, por lo tanto, la condición deseada. Pero no es realizable, por cuanto $F(0)$ no es finita.

La solución adoptada en la práctica para realizar la compresión, consiste en dar valores finitos para $|x|$ pequeño y mantener la característica logarítmica para los valores grandes [8]. Un sistema empleado en sistemas PCM en EE.UU., Canadá y Japón, usa la llamada ley μ ,

$$F(x) = V \frac{\ln (1 + \mu |x|/V)}{\ln (1 + \mu)} \text{sgn } x \quad (4.48)$$

Obsérvese que se trata de una función impar, como se deseaba, con $F(0) = 0$, $F(V) = V$, y $F'(0) = \mu/V \ln(1 + \mu)$. En cuantificadores de 7 bits se toma $\mu = 100$, mientras que en los de 8 bits se toma $\mu = 255$. En el primer caso, $c_A = 21,7 = 26,7$ dB, que equivale a 4 bits, es decir, para pequeñas señales S/N es igual a la de un cuantificador lineal de 11 bits. Para $\mu = 100$, $c_A = 47 = 33,4$ dB.

El compresor especificado en las normas CCITT, y ampliamente utilizado en Europa, sigue la denominada ley A ,

$$F(x) = \frac{A x}{1 + \ln A} \quad 0 \leq x \leq V/A \quad (4.49a)$$

$$F(x) = \frac{V + V \ln(A x/V)}{1 + \ln A} \quad V/A \leq x \leq V \quad (4.49b)$$

En sistemas de 7 bits, un valor típico es $A = 87,6$. Entonces, $c_A = 16 = 24,1$ dB.

4.3 CODIFICACIÓN

La codificación es el proceso de representar de forma biunívoca cada uno de los estados de salida (finitos) del cuantificador por un símbolo elegido de un alfabeto finito. Cuando el alfabeto consta sólo de las cifras 1 o 0, y la posición de cada cifra dentro de un número se corresponde con una potencia entera de 2, se habla entonces de códigos binarios. Cada cifra o dígito binario se denomina «bit» (contracción de «BInary digiT»).

4.3.1 Códigos binarios unipolares

Los códigos binarios unipolares se utilizan para representar cantidades unipolares, es decir, con un signo predefinido. Los más comunes son el binario natural, el NBCD y el Gray.

— *Código binario natural.* También denominado binario directo, ordinario, o puro. En este código cada bit corresponde a una potencia sucesiva de 2, de acuerdo con su posición en el número. Es decir, para un número de n cifras se tiene,

$$D_{n-1}D_{n-2}\dots D_1D_0 = D_{n-1} \times 2^{n-1} + D_{n-2} \times 2^{n-2} + \dots + D_1 \times 2^1 + D_0 \times 2^0 \quad (4.50)$$

donde $D_i \in [0,1]$. D_{n-1} es el bit más significativo (MSB, Most Significant Bit), y D_0 es el bit menos significativo (LSB, Least Significant Bit). Por ejemplo,

$$10101b = 2^4 + 2^2 + 2^0 = 21d$$

donde hemos empleado la letra b para designar un número en código binario natural y la letra d para un número en código decimal.

En general, con n bits se pueden representar 2^n valores distintos, incluido el cero; la cantidad más grande que se puede representar es 2^{n-1} ; y el peso del bit más significativo es 2^{n-1} . En el caso de los CAD es conveniente considerar el código de salida como una fracción del valor del fondo de escala (FE), que se considera la unidad. Esto equivale a dividir el valor de cada bit por 2^n , de modo que se tiene,

$$D_{n-1}D_{n-2}\dots D_1D_0 = D_{n-1} \times 2^{-1} + D_{n-2} \times 2^{-2} + \dots + D_1 \times 2^{1-n} + D_0 \times 2^{0-n} \quad (4.51)$$

De esta forma, MSB = FE $\times 2^{-1}$ = FE/2 y LSB = FE $\times 2^{-n}$. Cuando se utiliza este convenio, el número lleva implícito un punto binario a la izquierda, es decir, todos los bits representan potencias fraccionarias de 2. Si la tensión de fondo de escala es V_{FE} , la tensión V_o correspondiente a una palabra o combinación de n bits dada, $D_{n-1}D_{n-2}\dots D_1D_0$, será

$$V_o = V_{FE} \sum_{i=0}^{i=n-1} (D_i / 2^{n-i}) \quad (4.52)$$

Obsérvese que el valor máximo de la salida es V_{FE} sólo cuando $n = \infty$. Para un número de bits finito se tiene

$$V_{\max} = V_{FE}(1 - 1/2^n) \quad (4.53)$$

Por ejemplo, para un convertidor de 12 bits y margen de entrada de 0 a +10 V, tenemos $V_{\max} = 9,99976$ V y $V_{\min} = 0$ V.

— **Códigos BCD.** En los códigos BCD, decimal codificado en binario, (Binary-Coded Decimal), los bits se agrupan de cuatro en cuatro, de manera que cada grupo representa una cifra de la cantidad expresada en código decimal. Cuando el peso de cada bit dentro de su grupo es el mismo que en el código binario natural, es decir, 8-4-2-1 de izquierda a derecha, se habla de código NBCD (BCD Natural). Otros pesos empleados son 2-4-2-1, 5-4-2-1, y 5-3-1-1. Obviamente, para cada grupo sólo se aceptan las representaciones equivalentes a una cifra de 0 a 9. Por ejemplo, $128d$ es $1\ 0010\ 1000$ en NBCD. Obsérvese que $100101000b = 296d$.

Los códigos BCD son poco eficientes porque para cada grupo de 4 bits se emplean sólo 10 de las 16 palabras posibles. Sin embargo, son convenientes cuando se emplean elementos de visualización numéricos, o cuando se deben direccionar elementos que conmutan canales agrupados en décadas. Se comercializan circuitos integrados que permiten realizar sumas y restas con números en código NBCD, sin necesidad de conversión previa o posterior a otros códigos. También muchos μ P tienen previsiones que facilitan las operaciones en NBCD; es el caso, por ejemplo, de los bits Half Carry Flag (H) y Subtract Flag (N) del registro de banderas (flags) del Z-80, y el bit Auxiliary Carry Flag (AC) del registro de banderas del 8085A.

Cuando se utilizan códigos BCD, es frecuente emplear un bit adicional que permite tener una extensión de escala sin pérdida de resolución. Es decir, se puede representar una cantidad mayor que la máxima permitida con un bit me-

nos, manteniendo la misma resolución (el bit menos significativo tiene el mismo peso). Se habla entonces de «1/2 dígito»; pero la extensión de escala permitida no es siempre del 100%. Cuando lo es, la lectura máxima aceptada es 19 ... 99. Con otro bit adicional, se puede alcanzar hasta 39 ... 99. Se habla entonces de «3/4 de dígito», pero la extensión de escala tampoco es siempre del 400%.

— *Código Gray*. Entre dos números consecutivos en código binario natural, la mitad de las veces cambia más de 1 bit. Hay códigos donde de un número al siguiente siempre cambia sólo 1 bit, y se denominan códigos de distancia unidad. Si del mayor al menor número que se pueden representar con n bits cambia también sólo 1 bit, se dice del código que es cíclico. El código Gray, o binario reflejado (tabla 4.3) es un código de distancia unidad y cíclico. Se emplea en codificadores de posición absolutos (apartado 2.1.1), con el fin de resolver el problema de ambigüedad entre posiciones contiguas. A diferencia de los códigos BCD, con el código Gray no se pierde resolución respecto al código binario natural. Además, no es un código ponderado, es decir, cada posición no corresponde a una potencia de 2.

— *Códigos complementarios*. Los códigos complementarios consisten en la inversión bit a bit (o complemento lógico) de los números de otro código. En la tabla 4.3 se presentan el código binario (natural) complementario y el código NBDC complementario.

Tabla 4.3 Palabras (o «números») de 4 bits en diversos códigos unipolares.

Número decimal	Binario natural	Binario complementario	NBCD	NBCD complementario	Gray
0	0000	1111	0000	1111	0000
1	0001	1110	0001	1110	0001
2	0010	1101	0010	1101	0011
3	0011	1100	0011	1100	0010
4	0100	1011	0100	1011	0110
5	0101	1010	0101	1010	0111
6	0110	1001	0110	1001	0101
7	0111	1000	0111	1000	0100
8	1000	0111	1000	0111	1100
9	1001	0110	1001	0110	1101
10	1010	0101	(1 0000)	(0 1111)	1111
11	1011	0100	(1 0001)	(0 1110)	1110
12	1100	0011	(1 0010)	(0 1101)	1010
13	1101	0010	(1 0011)	(0 0011)	1011
14	1110	0001	(1 0100)	(0 1011)	1001
15	1111	0000	(1 0101)	(0 1010)	1000

4.3.2 Códigos binarios bipolares

La representación digital de cantidades que puedan tomar valores positivos o negativos exige tener en cuenta su signo. Dado que el signo sólo tiene uno de dos

valores (+ o -), una forma de hacerlo es mediante un bit adicional, que ocupe por ejemplo la posición más a la izquierda en el número binario. Esto supone inevitablemente una pérdida de resolución con respecto a algunos códigos unipolares.

— *Código binario con complemento a dos.* El complemento a dos de un número binario se define como aquel número que sumado al original da resultado 0 (para un número concreto de bits). En el código binario con complemento a dos, las cantidades positivas se representan como en binario natural, pero se les añade un bit 0 a la izquierda. Las cantidades negativas se representan haciendo el complemento a 1 de cada bit del número binario que representa la cantidad positiva, y sumando 1. Obsérvese que, a diferencia de lo que sucede con el código binario natural, ahora no se pueden añadir arbitrariamente ceros a la izquierda de un número. Como algoritmo para representar una cantidad negativa $-Q$ mediante n bits en código binario con complemento a dos, se puede emplear la relación $Q + (-Q) = 2^n$, es decir, $(-Q) = 2^n - Q$.

Ejemplo. La representación de + 7 con 4 bits en código binario con complemento a dos es 0111. La palabra 00111 representa también + 7, con 5 bits.

La representación de - 7 con 4 bits en código binario con complemento a dos, equivale a $2^4 - 7 = 9$ y, por lo tanto, es 1001. Pero 01001 equivale a 9 representado con 5 bits.

Una ventaja de este código es que permite hacer restas simplemente a base de sumar los números positivos y negativos. Por ello es un sistema de codificación que emplean muchos μ P. Otra ventaja es que tiene una sola representación para el cero. Un inconveniente es que en cero todos los bits cambian, y esto da lugar a transitorios fuertes en los CAD y CDA.

Si la tensión de fondo de escala es V_{FE} , a una palabra de n bits en este código le corresponde una tensión

$$V_o = V_{FE} \left[\sum_{i=0}^{i=n-2} (D_i / 2^{n-1-i}) - D_{n-1} \right] \quad (4.54)$$

mientras que los valores extremos son

$$V_{\min} = -V_{FE} \quad (4.55a)$$

$$V_{\max} = V_{FE}[1 - 1/2^{n-1}] \quad (4.55b)$$

Para un convertidor de 12 bits con margen de entrada -10 V a +10 V tendremos: $V_{\max} = 9,9951$ V, $V_{\text{central}} = 0$ V, $V_{\min} = -10$ V.

— *Código binario con complemento a uno.* En este código las cantidades positivas se representan como en binario natural, y las cantidades negativas se representan haciendo el complemento a uno de cada bit de la palabra que representa la cantidad positiva. A partir del código binario natural es más fácil obtener el có-

digo con complemento a uno que el código con complemento a dos, pues basta invertir cada bit. Por contra, hay dos representaciones para la cantidad cero: 00 ... 0 y 11 ... 1, y las sumas aritméticas en este código pueden requerir un paso más que en el código binario con complemento a dos.

La tensión correspondiente a una palabra de n bits $D \dots D_1D_0$, cuando el fondo de escala es V_{FE} es

$$V_o = V_{FE} \left[\sum_{i=0}^{i=n-2} (D_i/2^{n-1-i}) - D_{n-1} + D_{n-1}/2^{n-1} \right] \quad (4.56)$$

y los valores extremos son

$$V_{\min} = -V_{FE}[1 - 1/2^{n-1}] \quad (4.57a)$$

$$V_{\max} = V_{FE}[1 - 1/2^{n-1}] \quad (4.57b)$$

Para el caso de un convertidor de 12 bits con margen de entrada de -10 V a $+10$ V, los valores extremos serán $V_{\max} = 9,9951$ V y $V_{\min} = -9,9951$ V, mientras que el valor en el centro de la escala es 0 V y tiene dos representaciones: 0000 0000 y 1111 1111 1111. Obsérvese que los números negativos están desplazados «una posición» con respecto al código binario con complemento a dos.

— *Código binario decalado (offset binary).* El código binario decalado es similar al código binario con complemento a dos, pues sólo cambia el bit de mayor peso (MSB), que ahora es 1 para las cantidades positivas y 0 para las negativas. La cantidad «cero» se considera positiva.

Es un código muy fácil de realizar, y por ello es uno de los favoritos en CAD que acepten entradas bipolares, a pesar de que alrededor del valor cero tiene muchas transiciones de bits. Los modelos ADC 908, PM7574 y ADC 910 son de este tipo. El algoritmo para pasar un número de n bits de binario natural a binario decalado es

$$N_{bd} = N_b + 2^n \quad (4.58)$$

Así, por ejemplo, para $n = 3$ la representación de $+7$ es $111 + 1000 = 1111$, y la representación de -7 es $-111 + 1000 = 0001$.

La tensión correspondiente a una palabra de n bits cuando la tensión de fondo de escala es V_{FE} viene dada por

$$V_o = V_{FE} \left[\sum_{i=0}^{i=n-1} (D_i/2^{n-1-i}) - 1 \right] \quad (4.59)$$

mientras que los valores extremos son

$$V_{\min} = -V_{FE} \quad (4.60a)$$

$$V_{\max} = V_{FE}[1 - 1/2^{n-1}] \quad (4.60b)$$

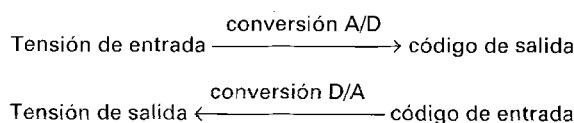
igual que en el código binario con complemento a dos.

— *Código binario con signo añadido*. En este código, también llamado binario simétrico, las cantidades positivas se representan como en binario natural y se las precede de un 0. Las cantidades negativas se representan igual pero se las precede de un 1. La cantidad «cero» puede representarse indistintamente con un 1 o un 0 a la izquierda. Las transiciones de bits alrededor de cero son pocas, de modo que es un código interesante para representar cantidades próximas a cero. Sin embargo, se utiliza poco porque dificulta las operaciones aritméticas.

En la figura 4.11 se describen los algoritmos para pasar de unos códigos bipolares a otros [9]. Algunos CAD se pueden programar de forma que su salida esté en uno de entre varios códigos disponibles, que incluyen, además de los anteriores, el código complementario de algunos de ellos; por ejemplo, el código complementario del código binario con complemento a dos, y el código complementario del código binario decalado. En la tabla 4.4 se dan algunos códigos bipolares para una tensión de fondo de escala de ± 5 V.

Tabla 4.4 Algunos códigos bipolares para una tensión de fondo de escala (FE) de ± 5 V cuando se emplean 8 bits.

Fracción decimal	Fracción de FE	FE = ± 5 V (V)	Complemento a dos	Complemento a uno	Binario decalado	Signo añadido
+ 127/128	+ FE-1LSB	+ 4,961	01111111	01111111	11111111	11111111
+ 96/128	+ (3/4)FE	+ 3,750	01100000	01100000	11100000	11100000
+ 64/128	+ (1/2)FE	+ 2,500	01000000	01000000	11000000	11000000
+ 32/128	+ (1/4)FE	+ 1,250	00100000	00100000	10100000	10100000
0	0	0	00000000	00000000	10000000	10000000
				11111111		00000000
- 32/128	- (1/4)FE	- 1,250	11100000	11011111	01100000	00100000
- 64/128	- (1/2)FE	- 2,500	11000000	10111111	01000000	01000000
- 96/128	- (3/4)FE	- 3,750	10100000	10011111	00100000	01100000
- 127/128	- FE + 1LSB	- 4,961	10000001	10000000	00000001	01111111
-128/128	- FE	- 5,000	10000000	-	00000000	-



4.3.3 Otros códigos

Algunos CAD con resolución superior a 8 bits ofrecen su salida en formato de dos bytes para facilitar la conexión a buses de 8 bits. El byte alto contiene el bit más significativo y alguno o todos los 8 bits de salida con mayor peso. El byte bajo contiene el bit menos significativo y algunos o todos los 8 bits de salida con menor

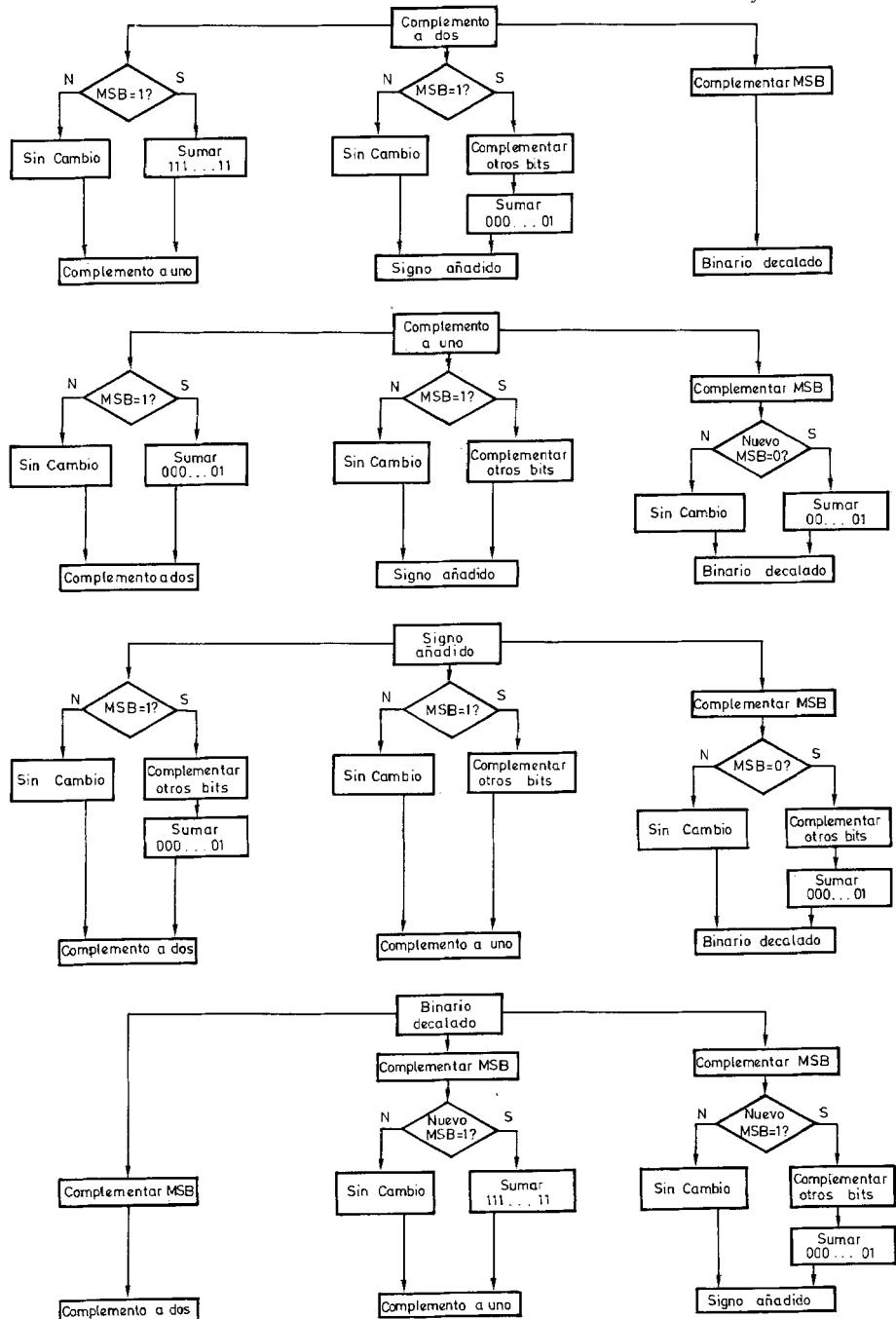


Figura 4.11 Algoritmos para la conversión de unos a otros códigos bipolares. Jorge E. Monzon/Willis J. Tompkins, «Basic Signal Conversion» en *Interfacing sensors to the IBM® PC*, Tompkins/Webster eds., © 1988, págs. 114-115. Reproducido con permiso de Prentice Hall, Englewood Cliffs, New Jersey.

peso. Cada uno de los dos bytes puede estar justificado a la derecha o a la izquierda. (En la justificación a la derecha [izquierda], cuando hay menos de 8 bits, éstos se colocan en el registro de salida empezando por las posiciones de la derecha [izquierda] y el resto de las posiciones se llenan con ceros.)

— *Codificadores no lineales (Coders-decoders, codecs)*. Cuando la cuantificación se realiza según una ley no lineal, la asignación de códigos debe ser acorde con esta ley. Dado que un mismo dispositivo (CDA) se puede aplicar a la codificación y a la decodificación, en la industria se les conoce como «codecs» [8]. Las leyes de compresión habituales (logarítmicas: μ y A) suelen aproximarse mediante tramos rectilíneos. Dentro de cada tramo rectilíneo, denominado segmento o cuerda, la relación entrada-salida presenta la forma escalonada propia de la cuantificación lineal.

Para el caso de 8 bits, hay 8 segmentos a cada lado del origen, numerados del 0 al 7, y en cada segmento hay 16 «pasos» de cuantificación. En la ley μ , el tamaño del intervalo de cuantificación en cada segmento es doble con respecto al del segmento anterior y, por lo tanto, la pendiente se reduce a la mitad (figura 4.12). En la ley A , los dos primeros segmentos a cada lado del origen tienen el mismo intervalo de cuantificación, y en los siguientes (del 2 al 7) el intervalo se dobla de cada segmento al siguiente. Dado que en la ley A los cuatro segmentos alrededor del origen pueden considerarse como uno solo porque su pendiente es la misma, a veces se la denomina la ley de los 13 segmentos; por razón análoga, la ley μ (con $\mu = 255$) se conoce también como la ley de los 15 segmentos.

Otra diferencia entre las leyes μ y A está en la forma en que su característica entrada-salida cruza el origen; en la ley A hay un salto justo en el origen, mientras que en la ley μ el cruce por cero está a mitad de camino entre dos niveles o puntos de decisión (figura 4.12).

De los 8 bits empleados, uno sirve para identificar el signo de la muestra analógica, tres para identificar el número de orden del segmento, y cuatro para identificar cada uno de los 16 pasos en que está dividido cada segmento. En la tabla 4.5 se presentan los niveles de decisión normalizados correspondientes a la ley μ en la codificación, y los valores de (corriente de) salida en el caso de la decodificación. Obsérvese que hay una discrepancia entre los valores de ambas partes de la tabla. Esta discrepancia es debida a que entre la codificación y la decodificación se introduce un descalaje deliberado, cuya amplitud es la mitad del intervalo de cuantificación, de tal forma que el nivel de decisión en la decodificación cae justo en el centro del intervalo de cuantificación (figura 4.13).

En la tabla 4.6 se presentan los niveles de decisión y los valores de salida normalizados para la ley A , que muestran la misma discrepancia, debida a igual razón. Este descalaje explica también que el salto de uno a otro tramo tenga una amplitud $(2^m q + 2^{m+1} q)/2$.

— *Códigos correctores de errores*. Cuando una información digital se va a transmitir o se almacena para su posterior recuperación, es frecuente que la codificación inicial (la realizada, por ejemplo, por un CAD) vaya seguida por una codificación adicional que permita detectar la presencia de errores, y a veces su corrección.

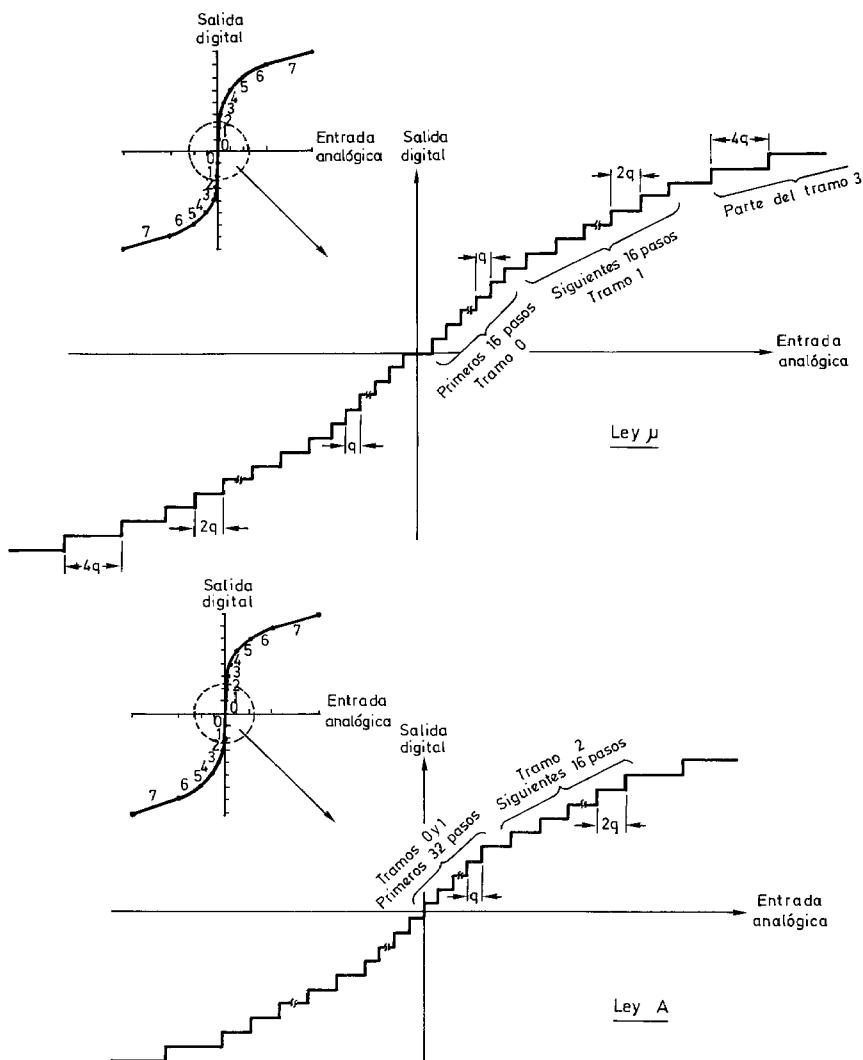


Figura 4.12 Aproximación por tramos de las leyes de compresión logarítmicas μ ($\mu = 255$) y A [8].

Para la detección de errores se emplean, por ejemplo, los bits de paridad, la verificación de la suma, y los bits de verificación de redundancia cíclica. Los bits de paridad consisten en un bit adicional para cada octeto, tal que sumado al número de bits de valor 1 en el dato inicial, dé un total de «1» par, o impar, según se decida a priori. Obviamente los errores en dos bits que cambien de 0 a 1, o de 1 a 0, pasan desapercibidos.

La verificación de la suma consiste en generar para cada bloque de datos un byte que se añade al final del bloque. Para verificar el bloque de datos se genera

Tabla 4.5 Niveles de decisión y valores de salida normalizados para la ley μ [8].
 Niveles de decisión en la codificación (excluido el signo) $I_{T,P} = 2[2^T(P + 17) - 16,5]$. T = n.^o Tramo (0 a 7). P = n.^o Paso (0 a 15).

Paso	Tramo	0	1	2	3	4	5	6	7
		000	001	010	011	100	101	110	111
0	0000	1	35	103	239	511	1055	2143	4319
1	0001	3	39	111	255	543	1119	2271	4575
2	0010	5	43	119	271	575	1183	2399	4831
3	0011	7	47	127	287	607	1247	2527	5087
4	0100	9	51	135	303	639	1311	2655	5343
5	0101	11	55	143	319	671	1375	2783	5599
6	0110	13	59	151	335	703	1439	2911	5855
7	0111	15	63	159	351	735	1503	3039	6111
8	1000	17	67	167	367	767	1567	3167	6367
9	1001	19	71	175	383	799	1631	3295	6623
10	1010	21	75	183	399	831	1695	3423	6879
11	1011	23	79	191	415	863	1759	3551	7135
12	1100	25	83	199	431	895	1823	3679	7391
13	1101	27	87	207	447	927	1887	3807	7647
14	1110	29	91	215	463	959	1951	3935	7903
15	1111	31	95	223	479	991	2015	4063	8159
Tamaño del paso		2	4	8	16	32	64	128	256

Valores de salida normalizados (excluido el signo) $I_{T,P} = 2[2^T(P + 16,5) - 16,5]$. T = n.^o Tramo (0 a 7) P = n.^o Paso (0 a 15).

Paso	Tramo	0	1	2	3	4	5	6	7
		000	001	010	011	100	101	110	111
0	0000	0	33	99	231	495	1023	2079	4191
1	0001	2	37	107	247	527	1087	2207	4447
2	0010	4	41	115	263	559	1151	2335	4703
3	0011	6	45	123	279	591	1215	2463	4959
4	0100	8	49	131	295	623	1279	2591	5215
5	0101	10	53	139	311	655	1343	2719	5471
6	0110	12	57	147	327	687	1407	2847	5727
7	0111	14	61	155	343	719	1471	2975	5983
8	1000	16	65	163	359	751	1535	3103	6239
9	1001	18	69	171	375	783	1599	3231	6495
10	1010	20	73	179	391	815	1663	3559	6751
11	1011	22	77	187	407	847	1727	3487	7007
12	1100	24	81	195	423	879	1791	3615	7263
13	1101	26	85	203	439	911	1855	3743	7519
14	1110	28	89	211	455	943	1919	3871	7775
15	1111	30	93	219	471	975	1983	3999	8031
Tamaño del paso		2	4	8	16	32	64	126	256

Tabla 4.6 Niveles de decisión y valores de salida normalizados para la ley A [8].
 Niveles de decisión en la codificación (excluido el signo) $I_{T,P} = 2^{N-1} (34 + 2 P)$ si $N > 0$. $I_{TP} = 2 P + 2$ si $N = 0$.

Paso \ Tramo	0	1	2	3	4	5	6	7
	000	001	010	011	100	101	110	111
0 0000	2	34	68	136	272	544	1088	2176
1 0001	4	36	72	144	288	576	1152	2304
2 0010	6	38	76	152	304	608	1216	2432
3 0011	8	40	80	160	320	640	1280	2560
4 0100	10	42	84	168	336	672	1344	2688
5 0101	12	44	88	176	352	704	1408	2816
6 0110	14	46	92	184	368	736	1472	2944
7 0111	16	48	96	192	384	768	1536	3072
8 1000	18	50	100	200	400	800	1600	3200
9 1001	20	52	104	208	416	832	1664	3328
10 1010	22	54	108	216	432	864	1728	3456
11 1011	24	56	112	224	448	896	1792	3584
12 1100	26	58	116	232	464	928	1856	3712
13 1101	28	60	120	240	480	960	1920	3840
14 1110	30	62	124	248	496	992	1984	3968
15 1111	32	64	128	256	512	1024	2048	4096
Tamaño del paso	2	2	4	8	16	32	64	128

Valores de salida normalizados (excluido el signo) $I_{T,P} = 2^{N-1} (33 + 2 P)$ si $N > 0$. $I_{TP} = 2 P + 1$ si $N = 0$.

Paso \ Tramo	0	1	2	3	4	5	6	7
	000	001	010	011	100	101	110	111
0 0000	1	33	66	132	264	528	1056	2112
1 0001	3	35	70	140	280	560	1120	2240
2 0010	5	37	74	148	296	592	1184	2368
3 0011	7	39	78	156	312	624	1248	2496
4 0100	9	41	82	164	328	656	1312	2624
5 0101	11	43	86	172	344	688	1376	2752
6 0110	13	45	90	180	360	720	1440	2880
7 0111	15	47	94	188	376	752	1504	3008
8 1000	17	49	98	196	392	784	1568	3136
9 1001	19	51	102	204	408	816	1632	3264
10 1010	21	53	106	212	424	848	1696	3392
11 1011	23	55	110	220	440	880	1760	3520
12 1100	25	57	114	228	456	912	1824	3648
13 1101	27	59	118	236	472	944	1888	3776
14 1110	29	61	122	244	488	976	1952	3904
15 1111	31	63	126	252	504	1008	2016	4032
Tamaño del paso	2	2	4	8	16	32	64	128

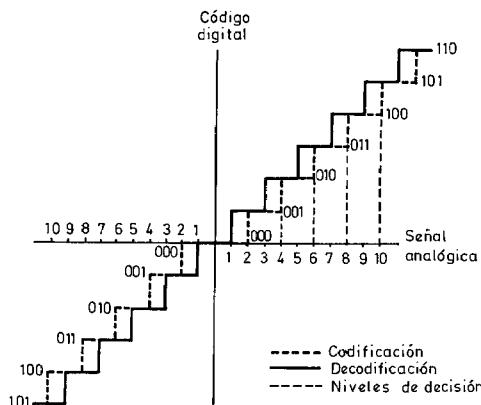


Figura 4.13 Decalaje entre los niveles de decisión en la codificación y decodificación en codecs, mostrada alrededor del origen [8].

de nuevo el byte de verificación y se comprueba con el obtenido la primera vez. Cualquier discrepancia es prueba de que ha habido un error. Una forma de generar un bit de verificación es mediante la suma con arrastre de todos los bytes del bloque de datos. Otra posibilidad es hacer la O-exclusiva de cada octeto.

La verificación de redundancia cíclica (CRC, cyclic-redundancy-check) consiste en yuxtaponer a los datos iniciales los bytes obtenidos como resto de dividirlos por un polinomio específico, denominado polinomio generador. Dicha yuxtaposición produce una palabra que es divisible por el polinomio generador. La posterior división del conjunto por dicho polinomio debe dar, en consecuencia, resto cero; el caso contrario es síntoma de un error.

Un ejemplo de código que permite detectar y además corregir errores, es el código Hamming. Consiste en 4 bits adicionales por cada byte, cada uno de los cuales es un bit de paridad para diferentes subgrupos del byte original.

4.4 EJERCICIOS Y PROBLEMAS

- Calcular la función de transferencia de un muestreador cuya respuesta impulsional es 1 entre 0 y $t/2$, y 0 fuera de este intervalo.
- Calcular la función de transferencia de un muestreador cuya respuesta impulsional es 1 entre $-t/2$ y $t/2$, y 0 fuera de este intervalo.
- Determinar el valor eficaz del ruido de cuantificación de un cuantificador que asigna el estado k -ésimo a los valores de entrada del intervalo $(k-1)q \leq x < kq$. ¿Cuál es el intervalo de valores de entrada asignado al estado 2^n ?
- Se dispone de un CAD de 12 bits, modelo ADC 84KG, cuyo tiempo de conversión máximo es 12 μs . Determinar cuál es la máxima frecuencia de una señal senoidal a digitalizar con dicho CAD si se desea que el error debido al cambio de la señal durante la conversión sea inferior al máximo error de cuantificación. Si se precede el CAD de un muestreador (S&H) capaz de tomar una muestra en 200 ns, ¿cuál es entonces dicha frecuencia máxima?
- Se dispone de un CAD de 16 bits con un margen de entrada de -10 V a $+10$ V y cuya salida se puede representar en diversos códigos. ¿Cuáles son la mayor y la menor tensión de entrada que admite

cuando el código es, respectivamente, el binario con complemento a dos, el binario con complemento a uno, y el binario decalado?

REFERENCIAS

- [1] Herbert Taub y Donald L. Schilling. *Principles of Communication Systems*, apartado 5.4. New York: McGraw-Hill, 1971.
- [2] Claude L. Shannon. «Communication in the presence of noise». Reimpreso en: Proceedings of The IEEE, vol. 72, págs. 1191-1201, septiembre 1984.
- [3] Abdul J. Jerri. «The Shannon sampling theorem - Its various extensions and applications». Proceedings of The IEEE, vol. 65, págs. 1565-1596, noviembre 1977.
- [4] Arthur Kohlenberg. «Exact interpolation of band-limited functions». Journal of Applied Physics, vol. 24, págs. 1432-1436, diciembre 1953.
- [5] O.D Grace y S.P. Pitt. «Sampling and interpolation of bandlimited signals by quadrature methods» The Journal of the Acoustical Society of America, vol. 48, págs. 1311-1318, noviembre 1969.
- [6] A. Gersho. «Principles of quantization». IEEE Trans. on Circuit and Systems, vol. CAS-25, págs. 427-435, Julio 1978.
- [7] G.B. Clayton, *Data converters*, cap. 5. Nueva York: Halsted Press (John Wiley & Sons), 1982.
- [8] Guido Pastorino. «Companding digital-to-analog converter». Application Note 39, Precision Monolithics.
- [9] Jorge E. Monzón y Willis J. Tompkins, «Basic signal conversion». En W.J. Tompkins y J.G. Webster (eds.), *Interfacing sensors to the IBM PC*. Englewood Cliffs: Prentice-Hall, 1988.
- [10] Ronald L. Swerlein. «Precision AC voltage measurements using digital sampling techniques». Hewlett-Packard Journal, abril 1989, págs. 15-21.

Capítulo 5

La etapa frontal en la adquisición de señales

El acondicionamiento de las señales de los sensores las prepara para la conversión A/D, considerando uno o varios de los siguientes aspectos: margen de amplitudes, ancho de banda, compatibilización de conexiones, adaptación de impedancias, desplazamiento de niveles, conversión entre dominios analógicos, linearización, corrección de derivas, demodulación, etc. Sin embargo, la señal obtenida tras el acondicionamiento no siempre se puede aplicar directamente al CAD. En concreto, algunos CAD requieren que la señal de entrada permanezca constante durante el tiempo de conversión; para ello se les precede de un circuito que toma una muestra «instantánea» de dicha señal y la retiene durante el tiempo de conversión. Este circuito se denomina amplificador de muestreo y retención (sample and hold, S&H).

Por otra parte, habida cuenta de la rápida velocidad de conversión de algunos CAD, y de la relativa lentitud de la mayoría de las magnitudes físicas medidas, en particular en control de procesos, cabe pensar en diseños donde muchos canales analógicos compartan un mismo convertidor. Los elementos empleados para la multicanalización son los denominados multiplexores. En estos casos, para aprovechar al máximo el margen dinámico del CAD cuando el margen de amplitud de las señales de entrada es dispar, se dispone un amplificador de ganancia programable (AGP) entre el multiplexor y el CAD (precedido por un S&H en su caso).

5.1 MULTIPLEXADO POR DIVISIÓN DEL TIEMPO (TDM)

El multiplexado por división del tiempo (TDM, Time Division Multiplexing) consiste en asignar un recurso común (aquí un CAD o un procesador digital), sucesivamente a varios canales de entrada. Se realiza mediante relés o interruptores (electrónicos) analógicos.

La comutación de señales mediante relés es interesante en aquellas aplicaciones donde hace falta que el interruptor tenga una resistencia muy pequeña en es-

tado de conducción, o donde las tensiones a manejar excedan de unos ± 15 V, o sean del orden de milivoltios o menores. En los demás casos, se prefieren los interruptores analógicos.

5.1.1 Interruptores analógicos

Un interruptor analógico consiste en un transistor, normalmente de efecto de campo (FET), que se lleva a conducción o a saturación mediante una señal de control digital. Dado que el nivel y la velocidad de ésta pueden ser insuficientes para producir una transición rápida entre los dos estados, suele disponerse un activador («driver») entre la señal de control digital y el terminal de control (puerta) del transistor.

5.1.1.1 El interruptor ideal y el interruptor real. La figura 5.1a presenta un modelo funcional simplificado de un interruptor analógico ideal, accionado por una señal digital. Bajo el control de ésta, el interruptor se cierra inmediatamente, y la tensión de salida es idéntica a la de entrada (cortocircuito). La apertura del interruptor es también instantánea, y provoca un aislamiento total entre la entrada y la salida (circuito abierto). La figura 5.1b presenta un modelo eléctrico equivalente, que es un cuadripolo para el que se tiene, supuesta $Z_c \gg Z_s$, $I_1 = 0$ y $v_2 = v_1 = v_s$. En la figura 5.1c se describe gráficamente la relación entre la corriente y la caída de tensión a través del interruptor. Obsérvese que no hay ningún dispositivo electrónico (diodo, BJT, FET,...) que tenga una característica de este tipo.

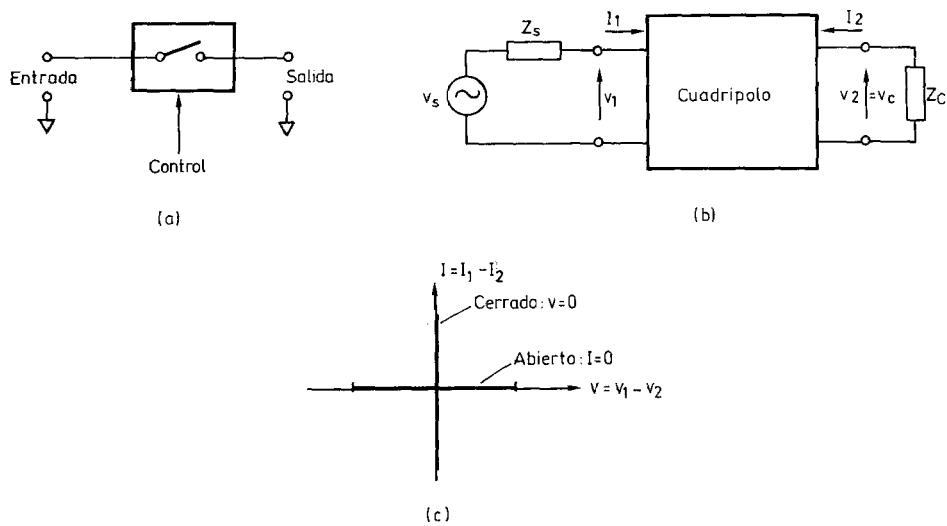


Figura 5.1 (a) Modelo funcional simplificado de un interruptor analógico ideal controlado digitalmente. (b) Modelo eléctrico de un interruptor analógico ideal. (c) Relación entre la corriente y la caída de tensión en un interruptor analógico ideal, cuando el medidor de tensión es ideal.

En la figura 5.2 se presenta el modelo eléctrico de un interruptor analógico real, abierto y cerrado, en continua y en alterna, cuando consiste en un transistor FET; la adición de todos los elementos indicados permite considerar al interruptor I como ideal. I_S es la corriente de fugas del surtidor, I_D es la de fugas del drenador y R_{ON} es la resistencia entre drenador y surtidor en estado de conducción. R_{ON} depende de la amplitud de la señal y de la temperatura. La presencia de corrientes de fugas a la entrada y a la salida impide conectar un condensador en serie con ellas sin más; habrá que proporcionar siempre un camino para dichas corrientes.

— *Errores en continua.* En corriente continua, cuando el interruptor está abierto (figura 5.2a) la tensión de salida debiera ser $v_2 = 0$, y sin embargo tenemos

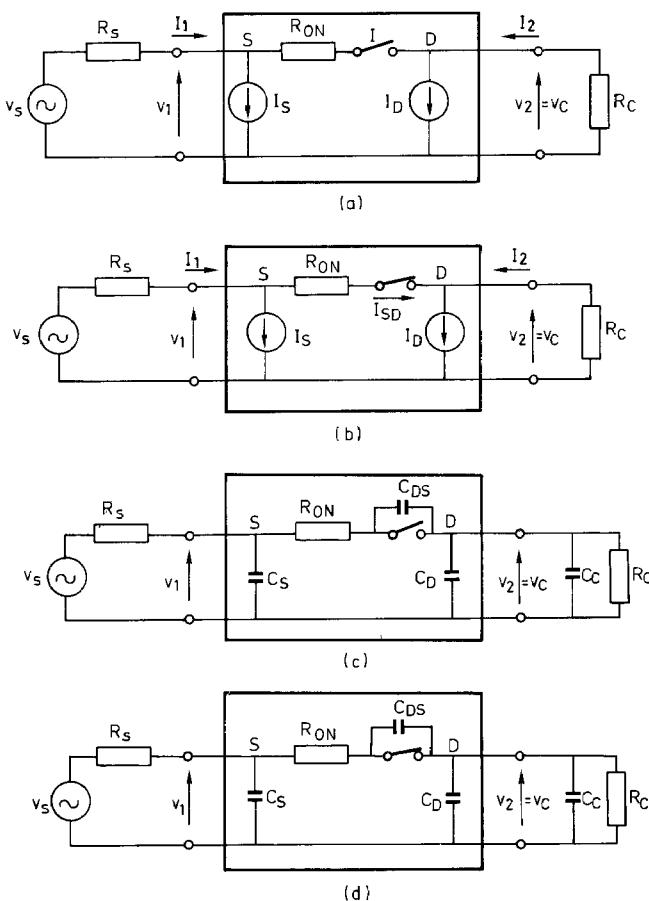


Figura 5.2 Modelos eléctricos para un interruptor real basado en un transistor FET. (a) En continua, abierto. (b) En continua, cerrado. (c) En alterna, abierto. (d) En alterna, cerrado. El valor de C_D y C_S depende del estado del interruptor (abierto/cerrado).

$$v_2 = -I_2 R_c = -I_D R_c \quad (5.1)$$

Dado que la salida debiera ser nula, no cabe hablar de error relativo. El error absoluto E referido a la entrada v_s es

$$\frac{E}{v_s} = \frac{v_2 - 0}{v_s} \quad (5.2)$$

Cuando el interruptor está cerrado, figura 5.2b, desearíamos tener $v_2 = v_1 = v_s$, e $I_1 = 0$, y sin embargo tenemos

$$I_1 = I_S + I_{SD} = I_S + I_D - I_2 \quad (5.3a)$$

$$v_2 = -I_2 R_c \approx \frac{v_s}{R_s + R_{ON} + R_c} R_c \quad (5.3b)$$

Hay, pues, un error relativo

$$\epsilon \approx \frac{v_2 - v_s}{v_s} = \frac{-(R_s + R_{ON})}{R_s + R_{ON} + R_c} \quad (5.3)$$

Dado que tanto I_S como I_D son muy pequeñas, y a la vez R_c puede ser fácilmente $1 \text{ M}\Omega$, los errores que se cometen en continua cuando se emplean interruptores FET son muy pequeños. Al factor $R_c/(R_c + R_{ON})$ se le denomina pérdidas por inserción, IL, (Insertion Loss), y se expresa en decibelios,

$$\text{IL (dB)} = 20 \log \frac{R_c}{R_c + R_{ON}} \quad (5.4)$$

Obsérvese que en las expresiones del error cuando el interruptor está cerrado interviene el efecto de carga debido a que R_c no es infinita, y que la presencia de R_{ON} hace que este efecto sea más grave que en ausencia del interruptor, pues, salvo en casos de señales de alta impedancia de salida, con interruptores electrónicos se tendrá $R_{ON} > R_s$.

Ejemplo. Un determinado interruptor analógico con $I_S = I_D = 1 \text{ nA}$ y $R_{ON} = 100 \Omega$, está dispuesto en un circuito con $v_s = 1 \text{ V}$ continua, $R_s = 50 \Omega$, y $R_c = 1 \text{ M}\Omega$. Calcular los errores cuando el interruptor está abierto y cuando está cerrado.

Cuando está abierto, el error en v_2 , referido a v_s , es

$$\frac{E}{v_s} = \frac{v_2 - 0}{v_s} = \frac{10^{-9} \times 106}{1} = 0,1\%$$

Cuando está cerrado, el error relativo será

$$\epsilon = \frac{v_2 - v_s}{v_s} = \frac{-(R_s + R_{ON})}{R_s + R_{ON} + R_c} = \frac{-(50 + 100)}{50 + 100 + 106} = -0,15\%$$

Aunque la señal de entrada sea continua, dado que se produce una commutación hay que tener en cuenta la presencia de las capacidades parásitas del conmutador y de la carga (y también del activador en su caso). Dichas capacidades están representadas en las figuras 5.2c y 5.2d. La capacidad de la carga, C_c , suele ser una capacidad parásita y, por lo tanto, depende del trazado del circuito, al igual que C_{DS} . Estas capacidades afectan al tiempo de respuesta (tiempo de establecimiento, settling time) en la apertura y cierre.

Al cerrar el interruptor, la capacidad equivalente $C_e = C_D + C_c$ debe cargarse a través de R_{ON} (y R_s), mientras que al abrirlo, C_e debe descargarse a través de R_c . Lógicamente, si $R_c \gg R_s + R_{ON}$ para reducir los efectos de carga, resultará que la respuesta será mucho más lenta al abrir el interruptor que al cerrarlo. Los valores de C_s y C_D aumentan con el área del interruptor, y dado que una forma de tener R_{ON} pequeña, para un tipo de interruptores determinado, es mediante un área mayor, la reducción de R_{ON} suele venir acompañada de un aumento de las capacidades parásitas del interruptor.

Ejemplo. Un determinado interruptor con $R_{ON} = 100 \Omega$, $C_s = 3 \text{ pF}$, y $C_D = 7 \text{ pF}$, está conectado a un amplificador con $1 \text{ M}\Omega||10 \text{ pF}$ de impedancia de entrada. Determinar cuál es el tiempo de establecimiento dentro del 0,1%, en la apertura y en el cierre, suponiendo que la operación del interruptor fuera instantánea y la entrada una tensión continua.

En el cierre, para un circuito RC el tiempo de establecimiento dentro del 0,1% del valor final será

$$1 - 0,001 = 1 - \exp \{-t_s/RC\}$$

$$t_s = -RC \ln 0,001 = 6,9 RC$$

Con $R = 100 \Omega$ (supuesta despreciable R_s) y $C_e = 17 \text{ pF}$ (supuesta incluida la capacidad parásita en la de entrada del amplificador), resulta $t_s = 11,7 \text{ ns}$.

En la apertura, el tiempo de descarga del condensador al 0,1% del valor inicial será

$$0,001 = \exp \{-t_s/RC\}$$

$$t_s = 6,9 RC$$

Con $R = 1 \text{ M}\Omega$ y $C_e = 17 \text{ pF}$, tendremos $t_s = 117 \mu\text{s}$.

Obsérvese que si se exige un diseño con t_s breve en la apertura, de poco serviría un interruptor mejor (y más caro) que tuviera R_{ON} y C_D menores. Más bien cabe cuestionar el interés de una resistencia de entrada tan alta (10.000 veces mayor que R_{ON}), si en realidad se puede aceptar que sea «sólo» 1.000 veces mayor, para tener un error de carga del 0,1%.

En general, si se desea que la salida del interruptor haya alcanzado un valor que no difiera del valor final en más de un $\epsilon\%$, si la entrada aplicada es constante hay que esperar un tiempo

$$t_{\Delta} = -\tau \ln \varepsilon \quad (5.5a)$$

donde $\tau = RC$. En un SAD, el error aceptable para un interruptor, y los demás elementos, suele estar referido al error del CAD del sistema. Si, por ejemplo, se desea que la salida no difiera del valor final en más del error de cuantificación máximo, para un CAD de n bits tendremos

$$\varepsilon = \frac{q/2}{2^n q} = \frac{1}{2^{n+1}} \quad (5.5b)$$

y el tiempo a esperar después de la comutación será,

$$t_{\Delta} = -0,7\tau(n+1) \quad (5.5c)$$

— *Errores en alterna.* Cuando la señal de entrada al interruptor es alterna, hay que tener en cuenta las capacidades parásitas del interruptor y de la carga. Los modelos respectivos para el interruptor abierto y cerrado, cuando la impedancia de salida del activador se considera muy pequeña, son los de las figuras 5.2c y 5.2d. La presencia de capacidades parásitas afecta por una parte al tiempo de respuesta (tiempo de establecimiento, settling time) en la apertura y cierre, y al aislamiento entrada-salida cuando el interruptor está abierto.

La tensión de salida de una red de paso bajo con constante de tiempo $\tau = RC$, al aplicar una tensión $v_i(t)$ a su entrada en el instante t_0 es

$$v_o(t) = v_c(t_0) \exp \frac{-(t-t_0)}{\tau} + \int_{t_0}^t \frac{1}{\tau} \exp \frac{-(t-t')}{\tau} v_i(t') dt' \quad (5.6)$$

El primer término representa la contribución de la tensión a que estaba cargado el condensador y el segundo es la contribución de la tensión aplicada. Si se supone que $t_0 = 0$, y que la tensión aplicada es senoidal del tipo,

$$v_i(t) = A \cos \omega t \quad (5.7)$$

se obtiene

$$v_o(t) = \left[v_c(0) - \frac{A}{1 + \omega^2 \tau^2} \right] \exp(-t/\tau) + \frac{A}{(1 + \omega^2 \tau^2)^{1/2}} \cos(\omega t - \theta) \quad (5.8)$$

donde $\theta = \arctan(\omega\tau)$. Si además suponemos que el condensador inicialmente estaba descargado, $v_c(t_0) = 0$.

El error relativo que se comete al medir la salida en un instante t será

$$\varepsilon = \frac{v_o(t) - v_i(t)}{v_i(t)} =$$

$$= \frac{-\frac{1}{1+\omega^2\tau^2} \exp(-t/\tau) + \frac{1}{(1+\omega^2\tau^2)^{1/2}} \cos(\omega t - \theta)}{\cos \omega t} - 1 \quad (5.9)$$

y, por lo tanto, depende no sólo del factor t/τ como sucede para una entrada continua, sino también de ωt .

Ejemplo. En un determinado SAS cuya resolución es de 16 bits, se conmuta una señal senoidal de 100 kHz con un interruptor que tiene $R_{ON} = 220 \Omega$ y $C = 60 \text{ pF}$ (incluyendo las capacidades parásitas). ¿Cuánto tiempo hay que esperar después de la comutación para que la diferencia entre la salida y la entrada sea menor que el máximo error de cuantificación?

El error relativo aceptable cuando se mide la tensión de fondo de escala es

$$\varepsilon = \frac{q/2}{2^{16} q} = 1/2^{17} = 7.6 \times 10^{-6}$$

La constante de tiempo del circuito es

$$\tau = 220 \times 60 \times 10^{-12} = 13.2 \text{ ns}$$

Según la ecuación (5.9), el comportamiento del circuito viene determinado por el factor $\omega\tau = 2\pi 10^5 \times 13.2 \times 10^{-9} = 8.3 \times 10^{-3}$. Este valor es tan pequeño que la ecuación 5.9 la podemos aproximar y escribir

$$\varepsilon = \frac{\exp(-t/\tau) + \cos \omega t}{\cos \omega t} - 1 = \frac{\exp(-t/\tau)}{\cos \omega t} \leq 7.6 \times 10^{-6}$$

El resultado depende, obviamente, del punto de la señal senoidal en que se mida. Si se mide en un instante en que el valor sea muy pequeño, resultará muy difícil tener un error relativo pequeño. En el límite, cuando la señal es nula, no se puede hablar de error relativo, pues sería infinito. Si en cambio se mide cuando $\cos \omega t = 1$, habrá que esperar

$$t = -(13.2 \text{ ns}) \times (\ln 7.6 \times 10^{-6}) = 156 \text{ ns}$$

El resultado del ejemplo anterior pone de manifiesto que si $\omega\tau \ll 1$ el criterio expresado por (5.5a) correspondiente a la respuesta en continua, es suficiente.

La presencia de C_{DS} en la figura 5.2c implica que cuando el interruptor esté abierto hay una caída de tensión en R_c ,

$$v_c \approx v_s \frac{j\omega R_c C_{DS}}{1 + j\omega R_c (C_c + C_{DS})} \quad (5.10)$$

donde $\omega = 2\pi f$, y f es la frecuencia de la señal. El aislamiento de los interruptores suele darse en decibelios como

$$A = 20 \log |v_c/v_s| \quad (5.11)$$

por lo que requiere la especificación de la resistencia y capacidad de la carga, y de la frecuencia de medida. El aislamiento se reduce conforme aumenta la frecuencia.

Ejemplo. Para el interruptor DG123A (Siliconix) se especifica un aislamiento típico en OFF de -50 dB a 5 MHz cuando $R_c = 100 \Omega$ y $C_c = 3 \text{ pF}$. ¿Cuál es el aislamiento cuando las condiciones de trabajo son $R_c = 100 \text{ k}\Omega$, $C_c = 10 \text{ pF}$ y $f = 100 \text{ kHz}$?

De la especificación de catálogo podremos deducir C_{DS} , y a partir de ésta y de la fórmula del aislamiento se podrá calcular el aislamiento en las condiciones de trabajo.

$$A = 20 \log \frac{\omega R_c C_{DS}}{\{1 + [\omega R_c (C_c + C_{DS})]^2\}^{1/2}} = -50 \text{ dB}$$

$$20 \log \frac{2\pi 5 \times 10^6 \times 100 C_{DS}}{\{1 + [2\pi 5 \times 10^6 \times 100 (3 \times 10^{-12} + C_{DS})]^2\}^{1/2}} = -50 \text{ dB}$$

De aquí se deduce

$$C_{DS} \approx 1 \text{ pF}$$

En las condiciones de trabajo,

$$20 \log \frac{2\pi \times 10^5 \times 10^5 \times 10^{-11}}{\{1 + [2\pi \times 10^5 \times 10^5 (4 \times 10^{-12})]^2\}^{1/2}} = -4,54 \text{ dB}$$

Quedan, pues, bien patentes la importancia de las condiciones reales de trabajo, así como las limitaciones de los interruptores ordinarios para trabajar a frecuencias altas y con cargas de alta impedancia.

Para señales de frecuencia superior a unos 200 kHz, el aislamiento de un interruptor JFET abierto queda mejor descrito con el circuito equivalente de la figura 5.3a. A estas frecuencias la impedancia de salida del activador contribuye de forma importante a la degradación del aislamiento.

El aislamiento se puede aumentar mediante la combinación de varios interruptores. En el circuito de la figura 5.3b se dispone un interruptor I_2 en paralelo con la carga, accionado en contrafase respecto al interruptor serie I_1 ; de esta forma, la corriente inyectada a través de C_{DS1} provoca una caída de tensión en R_{ON2} , que es pequeña comparada con la que habría en R_c . Obviamente, esta solución sólo es válida cuando sea posible cortocircuitar la carga.

El circuito de la figura 5.3c emplea dos interruptores en serie, I_1 e I_3 , accionados al unísono, y un interruptor en paralelo, I_2 , accionado en contrafase con los anteriores. La falta de aislamiento de I_1 provoca en R_{ON2} una caída de tensión que se propaga a la salida a través de I_3 . El precio a pagar por la mejora obtenida es una mayor resistencia serie cuando se cierran los dos interruptores del canal, I_1 e I_3 .

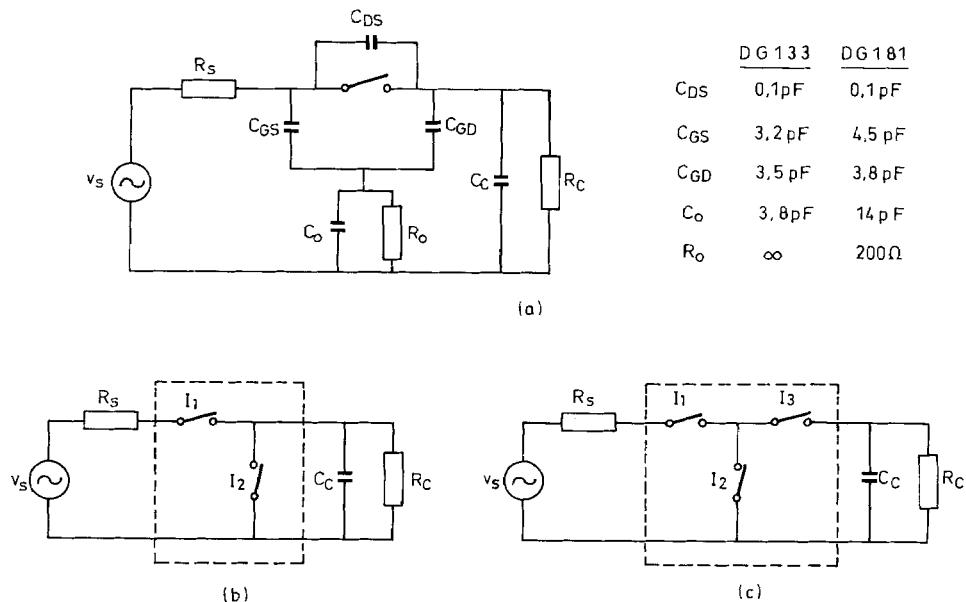


Figura 5.3 (a) Circuito equivalente para describir el aislamiento de un interruptor JFET a frecuencia mayor de unos 200 kHz; R_o y C_o constituyen la impedancia equivalente de salida del activador. (b) Circuito con un interruptor adicional dispuesto en paralelo y accionado en contrafase para mejorar el aislamiento. (c) Red de interruptores en T , con dos interruptores en serie accionados en fase, y uno en paralelo accionado en contrafase, para mejorar el aislamiento.

— *Velocidad de conmutación.* En un interruptor ideal la apertura y el cierre del circuito son inmediatos. En un interruptor real hay un retardo desde que se da la orden, en forma de señal digital, hasta que se alcanza la situación final en el canal. Este retardo suele especificarse mediante el denominado tiempo de conmutación, t_c , que se define para una señal de entrada v_s constante (positiva o negativa).

En el cierre, $t_c (t_{ON})$ se define como el tiempo entre el instante en que la señal de control pasa por el 50 % de su valor final y el instante en que la salida alcanza el 90 % del valor final, para una impedancia de carga concreta.

En la apertura, $t_c (t_{OFF})$ se define como el tiempo entre el 50 % de la señal de control y el instante en que la salida alcanza el 90 % del valor que tenía inicialmente (estado cerrado), para la misma carga de referencia. A veces se especifica también el tiempo que tarda la salida en reducirse al 10 % del valor que tenía inicialmente.

La corriente y niveles de tensión necesarios para la activación dependen del tipo de interruptor. Algunos interruptores incorporan un circuito interno de activación al que se pueden conectar directamente señales de determinadas familias lógicas. Otros requieren un activador externo. En ambos casos, el tiempo de conmutación necesario incluye el tiempo de retardo en el circuito lógico de control.

Para evitar la necesidad de aplicar continuamente la señal de control, algunos interruptores integran un cerrojo («latch») en su entrada de control; estos modelos requieren sólo una orden breve, simultánea con una señal de escritura.

5.1.1.2 Tipos de interruptores analógicos. Los interruptores analógicos se realizan normalmente con transistores FET, actuando drenador y surtidor como «contactos», y la puerta como entrada de control. La ventaja de los FET frente a los diodos y transistores bipolares es que, dada la ausencia de uniones *p-n* en el canal, no hay tensiones de decalaje debidas a la unión que se sumen a las señales transmitidas.

En la figura 5.4 se muestra la conductancia del canal en función de la tensión puerta-surtidor para los distintos tipos de transistores FET (de unión —JFET— y MOS). El valor necesario para la tensión de control depende del que tenga la tensión de entrada (v_s) y de la tensión umbral (v_p , v_{GSth}) del transistor.

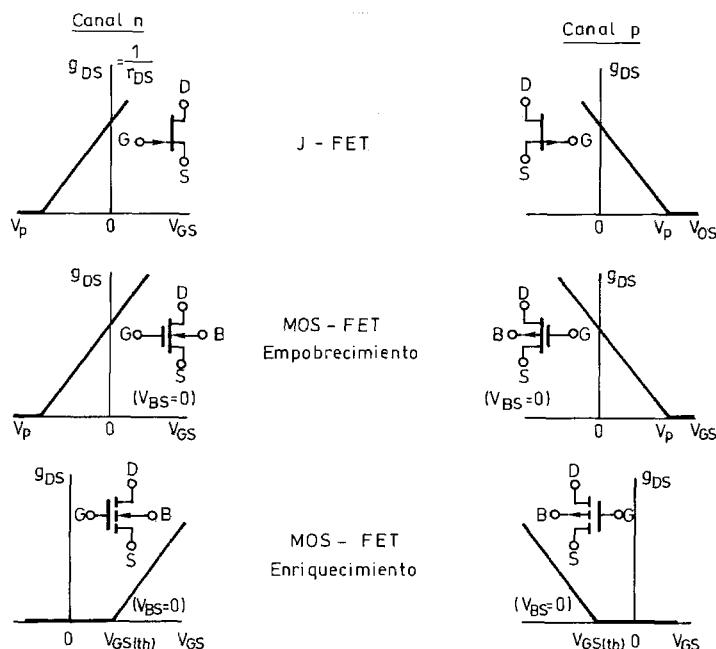


Figura 5.4 Conductancia del canal en función de la tensión puerta-surtidor para transistores FET de distintos tipos. g_{DS} : conductancia drenador-surtidor; v_p : tensión de corte («pinch-off»); v_{GSth} : tensión umbral puerta-surtidor. (Documentación Siliconix, Inc.)

Ejemplo. Determinar los niveles de la tensión de control necesaria para comutar un señal de ± 5 V mediante un 2N4392 (JFET de canal *n* con tensión de corte v_{GS} mínima de -2 V y máxima de -5 V).

— Para tener el canal cerrado hace falta que $v_{GS} = 0$ V. Dado que el surtidor está conectado a la señal de entrada, esta condición no se podrá cumplir estrictamente. Sin em-

bargo, una resistencia de alto valor entre puerta y surtidor puede aproximar dicha condición. En algunos circuitos de activación dicha resistencia consiste en otro FET. Para asegurar $v_G < v_S$, habrá que tener $v_G < +5$ V.

— Para tener el canal abierto debe cumplirse, en el peor caso,

$$v_G - v_S < -5 \text{ V}$$

Podemos elegir $v_G = v_S - 5$ V = -10 V.

Obsérvese que, incluso en este caso simple, los valores de la tensión de control necesaria no coinciden con los niveles de tensión típicos de las familias lógicas. De ahí la necesidad de un excitador para abrir y cerrar el interruptor.

La resistencia del canal en un FET depende de la señal de entrada. Esta dependencia es de sentido opuesto según el canal sea *p* o *n*. Si el canal es *p*, su resistencia disminuye al aumentar la tensión de fuente. Si el canal es *n*, su resistencia aumenta con la tensión de fuente. Un interruptor CMOS consiste en la conexión en paralelo de un transistor MOS de canal *p* y uno de canal *n* (figura 5.5a). Con esta disposición se logra que la resistencia de canal sea bastante independiente de la amplitud de la tensión de fuente (figura 5.5b).

En la tabla 5.1 se comparan cualitativamente los distintos tipos de interruptores analógicos más comunes, mientras que en la tabla 5.2 se dan sus características más importantes. Los tipos preferidos son los *n*-JFET y los CMOS.

Los relés electromecánicos miniatura también se emplean para la conmutación de señales, en particular los relés de láminas (reed) con contactos de mercurio. En la tabla 5.3 se comparan cualitativamente con los interruptores electrónicos analógicos. Para facilitar la comparación, se puede tomar como ejemplo el relé 712-5 (encapsulado TO-5) de Teledyne Relays, para el que se especifica: $R_{ON} = 0,1 \Omega$ máx. inicial; vida = 1.000.000 ciclos mínimo, a 0,5 A y 28 Vcc, con carga resistiva; tiempo de activación = 4 ms; tiempo de desactivación = 3,0 ms; capacidad entre

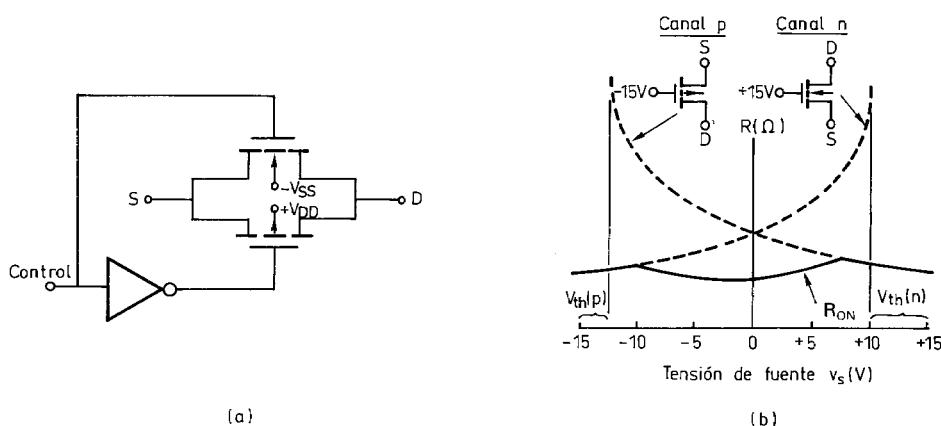


Figura 5.5 Interruptor CMOS. (a) Estructura simplificada. (b) Dependencia entre la resistencia equivalente y la tensión de fuente.

Tabla 5.1 Comparación cualitativa de los distintos tipos de interruptores analógicos.

	Ventajas	Inconvenientes
JFET	R_{ON} baja R_{ON} constante con señal Alta velocidad comutación Alto aislamiento	Margen señal limitado Elevado consumo Alto precio (híbridos)
P-MOS	Fáciles de fabricar	R_{ON} varía con la señal Área grande: C_{DS} grande Comutación lenta
CMOS	R_{ON} baja R_{ON} varía $\approx 10\%$ con señal Bajas fugas en OFF Margen amplitud señal amplio Menor inyección de carga Bajo consumo Bajo coste	Possible enganche (latchup) Comutación lenta Capacidades parásitas altas

Tabla 5.2 Valores típicos de los parámetros más importantes de los diversos tipos de interruptores analógicos. Bi-JFET se refiere a un interruptor JFET con activador bipolar.

	R_{ON} (Ω)	$I_{D(OFF)}$ (nA)	C_S, C_{DOFF} (pF)	t_c t_{ON}	(ns) t_{OFF}	Margen tensión entrada (V)
CMOS	25-100	0,05-5	5,5-14	20-1000	20-500	± 15
PMOS	75-800	1-4	3-18	200-300	400-2000	± 10
Bi-JFET	60-200	0,1-3	3-6,5	350-500	90-300	± 11
n -JFET	10-100	0,1-15	2,4-21	150-750	130-1250	+ 15/-10 o - 10/+15
p -JFET	100-150	0,2-0,5		100-500	100-500	+ 20 a 0

terminales = 0,4 pF típica; $R_{aislamiento}$ = 1 G Ω mÍn.; tensión de activación = 3,6 V máx.; potencia de activación = 450 mW; peso = 2,6 g máx.; dimensiones: 9,40 mm \times 9,40 mm \times 6,99 mm. En términos generales, los relés son preferibles cuando se manejan señales de nivel muy alto o muy bajo, y a la vez las velocidades de comutación sean lentas.

5.1.1.3 Parámetros de los interruptores analógicos. Los parámetros de los interruptores analógicos se pueden agrupar según se refieran al contacto (impedancia, entrada, salida), a la comutación, al control de la comutación, y a las características ambientales, incluida la alimentación. En la tabla 5.4 se dan algunas especificaciones de interruptores CMOS y n -JFET de uso frecuente.

— Características del contacto.

R_{ON} : R_{DS} , resistencia óhmica entre surtidor y drenador cuando está cerrado; varía con la señal, la alimentación y la temperatura. El valor y la dependencia con la señal decrecen para tensiones de alimentación altas y temperaturas bajas.

210 La etapa frontal en la adquisición de señales

Tabla 5.3. Comparación cualitativa de los relés de señal y los interruptores analógicos.
Adaptada de [2].

<i>Ventajas</i>	<i>Inconvenientes</i>
RELÉS	
R_{ON} muy baja	Vida limitada
R_{OFF} muy alta	R_{ON} y R_{OFF} deterioran con el uso
Aislamiento galvánico	Consumo elevado
Características poco dependientes de T	Tamaño y peso grandes
Amplio margen de señal	Commutación lenta (> 1 ms)
	Rebotes en contactos
	Incompatibilidad niveles lógicos
	Ruido acústico
	Sensibles a vibraciones
	Coste elevado
INTERRUPTORES ANALÓGICOS	
Vida ilimitada	R_{ON} alta (25 a 200 Ω normal)
No se degradan	R_{OFF} potencialmente menor
Bajo consumo	Sin aislamiento galvánico
Tamaño y peso pequeño	Características dependientes de T
Rápidos ($< 1 \mu s$)	Margen de señal limitado
Sin rebotes	Sensibles a descargas electrostáticas
Compatibles TTL/CMOS	
Sin ruido acústico	
Robustos	
Bajo coste	

Tabla 5.4 Especificaciones de un interruptor CMOS de muy bajo coste (MCD14016B), otro de bajo coste DG201A, y uno *n*-JFET (DG180A). Los valores son típicos y a 25° C, pero las condiciones de medida no son todas idénticas.

	<i>MC14016B</i>	<i>DG201A</i>	<i>DG180A</i>	
R_{ON}	260-300	115	7,5	Ω
ΔR_{ON}	10-15	–	–	Ω
I_{DS}	± 25	± 20	200	mA
$I_D(ON)$	–	100	0,01	nA
$I_D(OFF)$	1,5	– 0,02	0,04	nA
$I_S(OFF)$	1,5	– 0,02	0,04	nA
$C_D(ON)$	5	8	8,5	pF
$C_D(OFF)$	5	5	17	pF
$C_S(ON)$	5	8	8,5	pF
$C_S(OFF)$	5	5	21	pF
Aislamiento	$C_{DS} = 0,2$ pF	70 dB a 100 kHz, 75 Ω	> 55 dB a 1 MHz, 75 Ω	
t_{ON}	15	480	240	ns
t_{OFF}	20-34	370	140	ns
Inyección de carga	$\approx 1,5$	20	–	pC

ΔR_{ON} : diferencia entre R_{ON} para interruptores con un mismo encapsulado.

I_{DS} : corriente (máxima) a través del interruptor cerrado. Se especifica un valor para corriente continua y otro para alterna.

I_D, I_S : corrientes respectivas en los terminales D o S.

C_D, C_S : capacidad respectiva entre los terminales D o S, y masa (terminal de referencia). Dependen de la condición ON/OFF.

C_{DS} : capacidad entre los terminales D y S. Determina el aislamiento.

C_{DD}, C_{SS} : capacidad entre los terminales D y entre los terminales S de distintos interruptores en un mismo encapsulado. Influye en la diafonía entre canales.

— *Características de conmutación.*

t_{ON} : retardo entre el 50 % de la señal de control y el instante cuando se considera que el interruptor está cerrado.

t_{OFF} : retardo entre el 50 % de la señal de control y el instante cuando se considera que el interruptor está abierto.

Operación bbm o mbb. En interruptores dobles, la apertura de un circuito precede al cierre del otro (operación bbm —break before make—) o al revés (operación mbb —make before break—).

— *Características de control.*

V_{INL} : tensión umbral para tener el estado «bajo».

V_{INH} : tensión umbral para tener el estado «alto».

I_{INL}, I_{INH} : corriente respectiva en la entrada de control.

C_{IN} : capacidad entre la entrada digital y masa.

Inyección de carga: carga inyectada desde el terminal de control a la salida. Especificada como carga o como tensión de decalaje sobre un condensador de valor especificado, conectado entre la salida y masa.

Cuando se comutan señales de bajo nivel, es importante también el ruido asociado al interruptor. Este parámetro no suelen especificarlo los fabricantes, pero no hay que olvidar que si bien el contacto cerrado se modela con una resistencia R_{ON} , se trata realmente de un dispositivo activo (un FET) y, por lo tanto, el ruido será superior al ruido térmico asociado a R_{ON} , que es

$$e_t = (4 k T B R_{ON})^{1/2} \quad (5.12)$$

con $k = 1,38 \times 10^{-23}$ J/K, T la temperatura en kelvin y B el ancho de banda considerado. Para el MC14016B alimentado a 15 V, por ejemplo, la tensión de ruido es de $15 \sqrt{B}$ nanovoltios a frecuencias mayores de 4 kHz, mientras que para frecuencias menores aumenta de forma inversamente proporcional a la frecuencia, según una relación del tipo

$$e_n = (m \log f + b) \sqrt{B} \quad (5.13)$$

donde f es la frecuencia en hercios. En la banda de 10 Hz a 4 kHz, de las especificaciones del fabricante se deduce $m = -9,375 \text{ nV}/\sqrt{\text{Hz}}$ y $b = 48,75 \text{ nV}/\sqrt{\text{Hz}}$.

Ejemplo. Comparar el ruido de un interruptor MC14016B en una banda de 100 Hz centrada en 1kHz, con el ruido térmico asociado a su R_{ON} a 25 °C.

— Dado que la banda queda por debajo de 4 kHz, la tensión de ruido no es constante con la frecuencia. Por lo tanto, no se puede calcular multiplicando un valor por el ancho de banda, sino que hay que integrar e_n/\sqrt{B} en la banda de interés. No obstante, como una banda de 100 Hz centrada en 1 kHz es relativamente estrecha, se puede aproximar la integral por el producto del valor de e_n/\sqrt{B} a 1 kHz y $\sqrt{100}$ Hz.

Según (5.13), a 1 kHz,

$$e_n/\sqrt{B} = -9,375 \text{ nV}/\sqrt{\text{Hz}} \log 1.000 + 48,75 \text{ nV}/\sqrt{\text{Hz}} = 20,625 \text{ nV}/\sqrt{\text{Hz}}$$

La tensión de ruido total será, pues,

$$e_n = 20,625 \text{ nV} \sqrt{100} = 206,25 \text{ nV}$$

— Según (5.12), una resistencia $R_{ON} = 260 \Omega$ presenta a 25 °C y para $B = 100$ Hz una tensión de ruido de

$$e_t = (4 \times 1,38 \times 10^{-23} \times 298 \times 260 \times 100)^{1/2} = 20,68 \text{ nV}$$

que resulta ser unas 10 veces menor que la del interruptor.

5.1.2 Multiplexores analógicos

5.1.2.1 Estructura y tipos. Un multiplexor analógico es un dispositivo capaz de seleccionar una de entre varias entradas analógicas y encaminarla hacia su salida, que es única. Consta de un conjunto de interruptores analógicos cuyas salidas están conectadas a un mismo punto, y de un circuito de control capaz de seleccionar y activar el interruptor deseado a partir de un código digital.

En la figura 5.6a se muestra el esquema funcional y la tabla de verdad de un multiplexor analógico de ocho canales, que además retiene el código de selección de canal (en un cerrojo, «latch»), y dispone de entradas adicionales de borrado de la dirección (reset), inhibición del dispositivo (enable) y transferencia de la dirección seleccionada (write). En la figura 5.6b se presenta la estructura interna simplificada, que muestra, además de uno de los ocho interruptores, el decodificador, el desplazador de nivel, el cerrojo y la interfaz con la señal de control (TTL). La presencia de un cerrojo facilita la interfaz con μP , que de esta forma no hace falta que apliquen continuamente el código de selección de canal. Basta que lo apliquen durante un tiempo breve, en presencia de una señal de transferencia (write).

Cuando las señales a comutar no son unipolares sino diferenciales, se pueden emplear los modelos que comutan simultáneamente dos líneas de entrada a dos líneas respectivas de salida, tal como se indica en la figura 5.6c. Obsérvese que no es posible tener una salida formada por la diferencia entre cualquier par de entradas, sino que los pares posibles a la salida vienen predeterminados por el conexionado de los terminales de entrada.

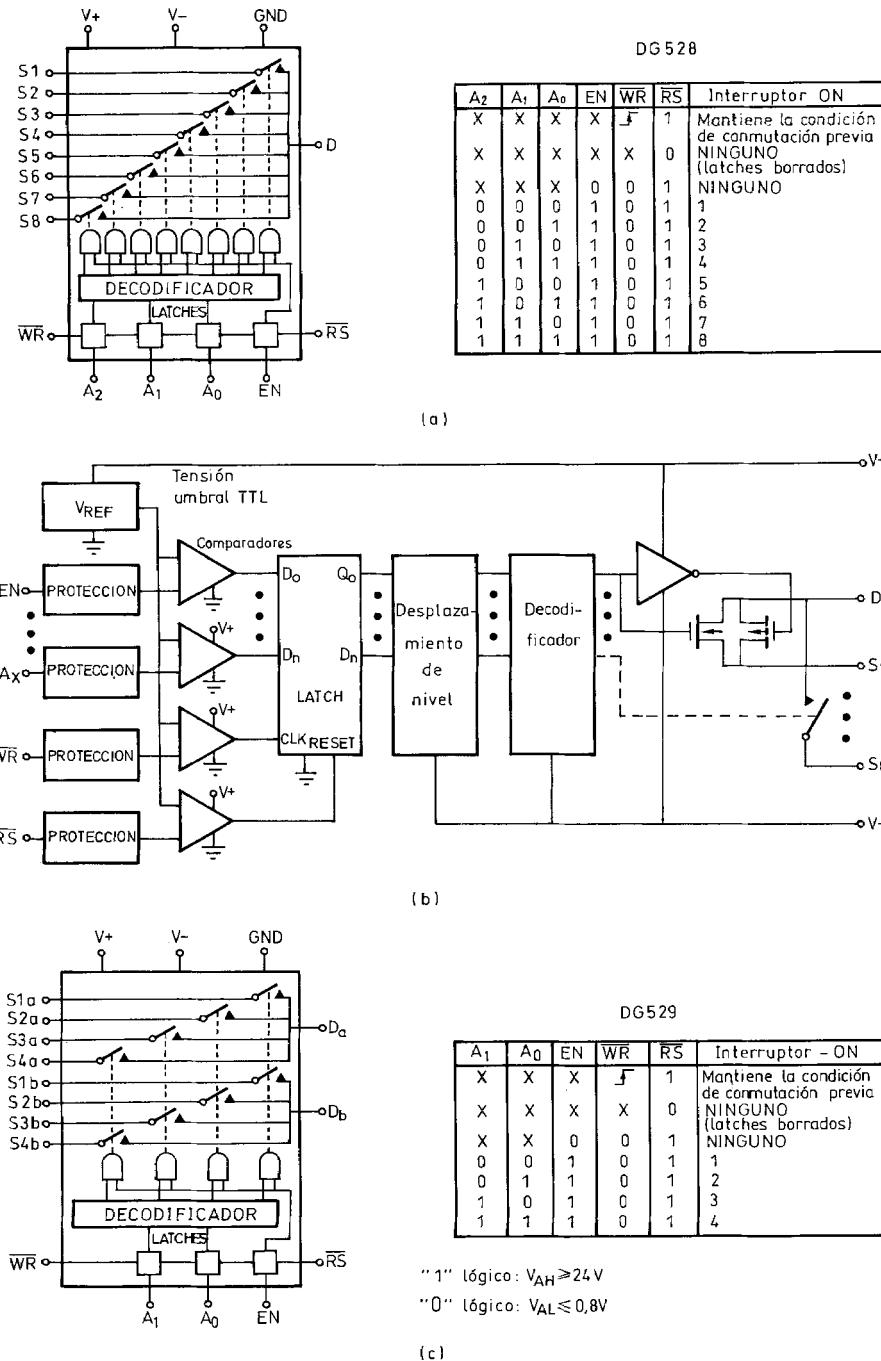


Figura 5.6 (a) Esquema funcional y tabla de verdad del multiplexor analógico de ocho canales DG528. (b) Su estructura interna simplificada. (c) Esquema funcional y tabla de verdad del multiplexor analógico de cuatro canales diferenciales DG529. (Documentación Siliconix, Inc.)

El número de canales de entrada disponibles es un múltiplo de 2, entre 4 y 16 en el caso de canales unipolares, y entre 4 y 8 para canales diferenciales. La conexión de todos los terminales de salida juntos hace que la capacidad total entre la salida y masa (C_D), y las corrientes de fuga de salida (I_D), aumenten en proporción con el número de canales. Para mitigar este problema, hay multiplexores cuya estructura interna se basa en un submultiplexado (figura 5.7). Esta solución se aplica tanto en modelos unipolares (figura 5.7a) como en modelos diferenciales (figura 5.7b). Su contrapartida es que en el canal conectado la resistencia pasa a ser $2 R_{ON}$. Ahora sólo quedan en paralelo con la salida del canal seleccionado las capacidades parásitas y las corrientes de fuga de los interruptores que en cada nivel están en el mismo grupo que los que configuran el canal seleccionado.

Otro método de multiplexado es el basado en el denominado condensador flotante (figura 5.8). Consiste en un condensador y un par de interruptores para cada canal; el condensador se carga primero a la tensión de entrada, y luego los interruptores conectan el condensador a la salida. Este método permite reducir los efectos de las tensiones en modo común a la entrada, pues el condensador se carga sólo a la diferencia de potencial entre terminales. El LTC 1043 es un circuito integrado que incluye los interruptores y la generación de señales de control para esta función, pero su empleo limita a unos +18 V el valor máximo de la tensión de modo común. Empleando relés como interruptores, se pueden soportar tensiones de modo común altas. Dado que el valor de la señal en el instante de conmutar queda retenido en el condensador, este tipo de multiplexor realiza inherentemente la función del S&H.

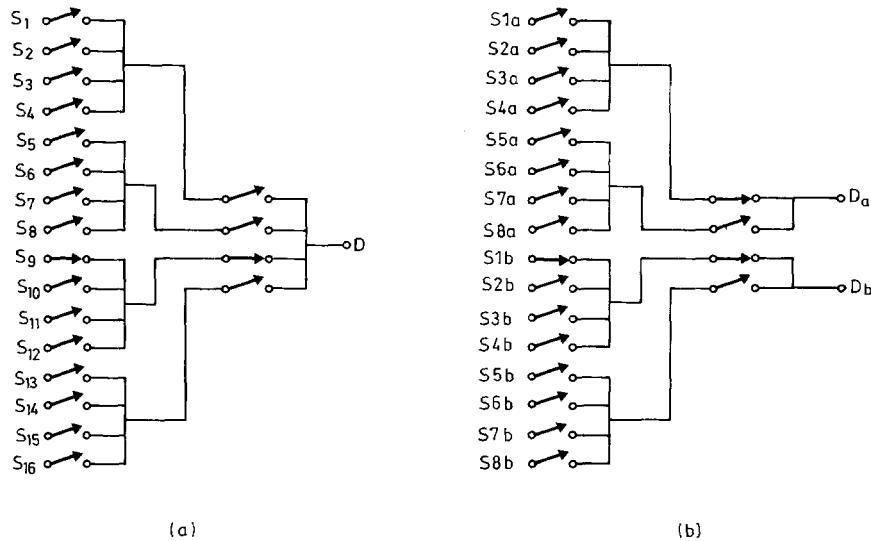


Figura 5.7 Submultiplexado interno para reducir la capacidad y las fugas de salida. (a) En multiplexores unipolares; se muestra conectado el canal número 9. (b) En multiplexores diferenciales; se muestra conectado el canal número 1 (a y b). (Documentación Intersil, Inc.)

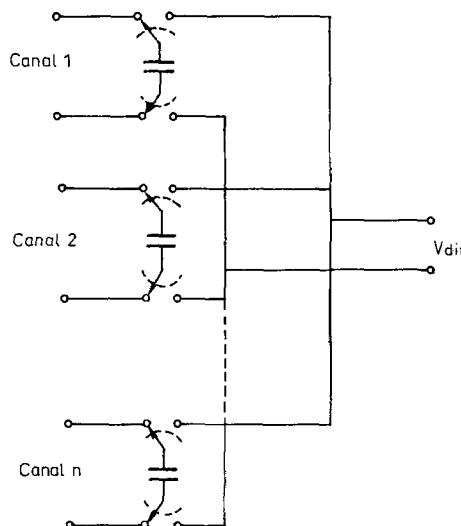


Figura 5.8 Multiplexado mediante condensadores flotantes. Los interruptores se accionan por pares, primero hacia la izquierda, luego hacia la derecha.

5.1.2.2 Parámetros y errores de los multiplexores analógicos. Los parámetros de los multiplexores son los propios de los interruptores analógicos, a los que se añaden los derivados de la presencia de varios de ellos en un mismo encapsulado, y su interconexión, y los propios del control digital. Se puede hablar, pues, de parámetros de cada interruptor y de parámetros del conjunto. Los primeros no difieren de lo visto anteriormente para los interruptores analógicos.

Un parámetro de conjunto es la máxima diferencia en R_{ON} entre canales. Se especifica como

$$\Delta R_{ON} = \frac{R_{ON \text{ máx}} - R_{ON \text{ mín}}}{R_{ON \text{ media}}} \quad (5.14)$$

Su valor es de un 3 % a un 9 %, según modelos. Se especifica a veces también la diferencia en las derivas térmicas de R_{ON} entre canales. ΔR_{ON} limita el valor máximo del CMRR que se puede obtener en un sistema diferencial que incluya un multiplexor antes del amplificador diferencial (por ejemplo, en multiplexado de bajo nivel, figura 1.3). Si la impedancia de modo común respectiva de cada canal es Z_{c1} y Z_{c2} (figura 5.9), el desequilibrio entre los dos divisores de tensión formados por cada R_{ON} y Z_c hace que parte de la señal de entrada en modo común se convierta en señal diferencial a la salida. Si se supone inicialmente que la impedancia de entrada en modo diferencial es infinita, y que la tensión diferencial de entrada v_d pasa a la salida sin atenuación, tendremos

$$\text{CMRR} = \frac{v_D|_{v_d}}{v_D|_{v_c}} = \frac{v_d}{v_D|_{v_c}} \quad (5.15)$$

216 La etapa frontal en la adquisición de señales

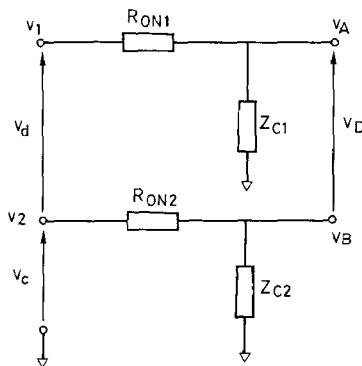


Figura 5.9 Circuito equivalente para estudiar el efecto de un multiplexor diferencial en el CMRR.

$$\frac{1}{CMRR} \approx \frac{Z_{c1}}{Z_{c1} + R_{ON1}} - \frac{Z_{c2}}{Z_{c2} + R_{ON2}} \quad (5.16)$$

Expresando cada impedancia como incremento respecto a un valor medio,

$$Z_{c1} = Z_c + \Delta Z_c/2 \quad (5.17a)$$

$$Z_{c2} = Z_c - \Delta Z_c/2 \quad (5.17b)$$

$$R_{ON1} = R_{ON} + \Delta R_{ON}/2 \quad (5.17c)$$

$$R_{ON2} = R_{ON} - \Delta R_{ON}/2 \quad (5.17d)$$

se llega a

$$\frac{1}{CMRR} \approx \frac{R_{ON}\Delta Z_c - Z_c \Delta R_{ON}}{(Z_c + R_{ON})^2} \quad (5.18a)$$

Si para evitar efectos de carga se ha diseñado $Z_c \gg R_{ON}$, podemos aproximar

$$\frac{1}{CMRR} \approx \frac{R_{ON}}{Z_c} \left(\frac{\Delta Z_c}{Z_c} - \frac{\Delta R_{ON}}{R_{ON}} \right) \quad (5.18b)$$

El CMRR será tanto mayor cuanto más alta sea Z_c y, por lo tanto si ésta viene determinada por capacidades parásitas habrá un deterioro del CMRR al aumentar la frecuencia.

Ejemplo. Calcular el límite impuesto en el CMRR de un sistema diferencial por un multiplexor para el que $R_{ON} = 220 \Omega$ y $\Delta R_{ON} = 7\%$, cuando la carga de cada canal es equilibrada, primero si es de $1 M\Omega$ resistiva, y luego si es de $10 pF$.

En este caso, $\Delta Z_c = 0$ y $\Delta R_{ON} = 0,07 \times 220 \Omega = 15,4 \Omega$. Por lo tanto, cuando la carga es resistiva,

$$|\text{CMRR}| \approx \frac{1 \text{ M}\Omega}{15,4 \text{ }\Omega} = 64.935$$

Es decir, $\text{CMRR} \approx 96 \text{ dB}$, e independiente de la frecuencia.

Cuando la carga es reactiva, $Z_C = 10^{11}/j2\pi f$ y

$$\text{CMRR} \approx \frac{10^{11}}{j2\pi f 15,4}$$

A 10 kHz el CMRR sería 100 dB, pero a 100 kHz se reduciría a 80 dB. Además, si la tensión de modo común a la entrada es senoidal, su contribución a la salida estará desfasada 90° .

La presencia de R_{ON} produce también un error en modo diferencial a altas frecuencias, por efecto de carga. Si en la figura 5.9 suponemos que, a la frecuencia de la señal, tanto Z_{C1} como Z_{C2} son capacitivas y llamamos $C_1 - C_2 = \Delta C$, teniendo en cuenta las tolerancias tendremos

$$\tau_1 = R_{ON1}C_1 \quad (5.19a)$$

$$\tau_2 = R_{ON2}C_2 \quad (5.19b)$$

$$\Delta\tau = \tau_1 - \tau_2 \quad (5.19c)$$

Si suponemos aún que la impedancia de entrada en modo diferencial es mucho mayor que en modo común, la tensión diferencial obtenida será

$$v_D = \frac{v_1}{1 + \tau_1 s} - \frac{v_2}{1 + \tau_2 s} = \frac{v_1 - v_2 + s(v_1 \tau_2 - v_2 \tau_1)}{(1 + \tau_1 s)(1 + \tau_2 s)} \quad (5.20)$$

Empleando el método convencional para describir variaciones en función del valor medio y de la diferencia,

$$\tau_1 = \tau_m + \Delta\tau/2 \quad (5.21a)$$

$$\tau_2 = \tau_m - \Delta\tau/2 \quad (5.21b)$$

cuando a la entrada no hay tensión en modo común,

$$v_1 = v_d/2 = -v_2 \quad (5.22)$$

entonces la ecuación (5.20) se puede escribir así

$$v_D \approx v_d \frac{1}{1 + \tau_m s} \quad (5.23)$$

Por lo tanto, sólo podemos considerar $v_D \approx v_d$ cuando estemos a frecuencias tales que $(2\pi f \tau_m)^2 \ll 1$. En caso contrario, se comete un error relativo,

$$\varepsilon = \left| \frac{1}{[1 + (2\pi f \tau_m)^2]^{1/2}} - 1 \right| \quad (5.24)$$

Además, según (5.15) tendremos una contribución adicional a la degradación del CMRR.

Ejemplo. Se dispone de un multiplexor diferencial para el que $R_{ON} = 220 \Omega$, $\Delta R_{ON} = 15 \Omega$, $C = 25 \text{ pF}$ y $\Delta C = 5 \text{ pF}$ (una vez montado en el circuito de utilización). ¿Cuál es la máxima frecuencia de medida aceptable para que el error en la señal diferencial sea inferior al error máximo de cuantificación de un CAD de 12 bits?

En un CAD de 12 bits, el error de cuantificación máximo, expresado como error relativo es

$$\varepsilon = \frac{q/2}{2^{12}q} = 1/2^{13}$$

Con los datos que tenemos,

$$\tau_m = 220 \times 25 \times 10^{-12} = 5,5 \text{ ns}$$

$$\Delta\tau = (220 + 15/2)(25 + 5/2) \times 10^{-12} - (220 - 15/2)(25 - 5/2) \times 10^{-12} = 1,475 \text{ ns}$$

de modo que a partir de (5.24) tendremos,

$$\begin{aligned} \varepsilon &= \left| \frac{1}{[1 + (2\pi f \tau_m)^2]^{1/2}} - 1 \right| = 2^{-13} \\ (2\pi f \times 5,5 \times 10^{-9})^2 &= \frac{1}{(1 - 2^{-13})^2} - 1 \\ f &\approx 452 \text{ kHz} \end{aligned}$$

El error expresado en (5.24) corresponde al estado estacionario, pues se ha obtenido a partir de (5.20). Si tras la comutación no se espera un tiempo suficiente, en la fase transitoria habrá un error adicional. Según se ha visto en el apartado 5.1.1.1, normalmente se puede tomar el criterio expresado por la ecuación (5.5a) para decidir dicho tiempo. Sólo para frecuencias altas habrá que considerar la ecuación (5.9), o su equivalente.

Otros parámetros de conjunto para los multiplexores son: I_D y C_D , para las que se especifican los valores globales, ΔI_{DOFF} en modelos diferenciales, y las distintas fuentes de diafonía [3]. Los valores I_{DOFF} y C_{DOFF} corresponden al caso en que no se selecciona ningún canal del multiplexor. Esta situación se produce cuando se conectan varios multiplexores en paralelo (apartado 5.1.2.4).

La figura 5.10a es un modelo para describir una fuente de diafonía «estática»: el aislamiento de los canales abiertos. Si las resistencias de fuente de las señales

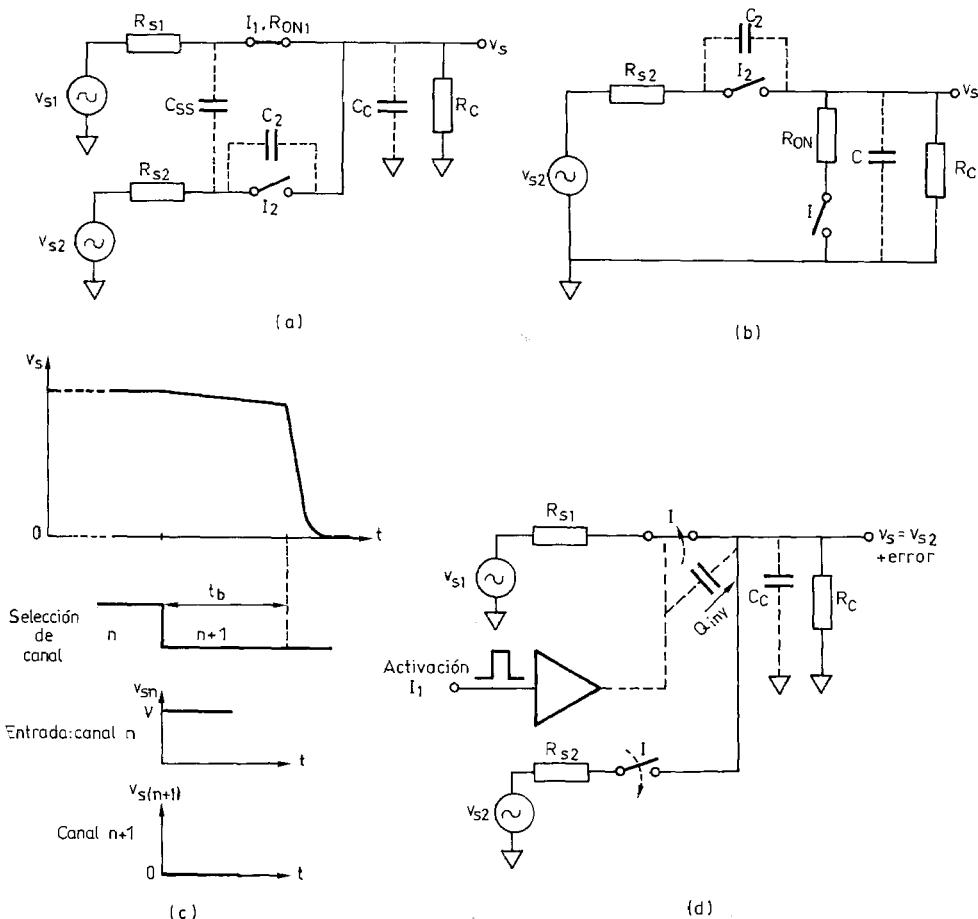


Figura 5.10 Errores por diafonía en un multiplexor analógico. (a) Diafonía estática. (b) Diafonía dinámica. (c) Diafonía entre canales consecutivos. (d) Retroinyección de carga.

son mucho menores que las demás del circuito, y si la impedancia de carga es mucho mayor que R_{ON} , cuando $v_{s1} = 0$ se tendrá una señal de error a la salida debida a la corriente inyectada a través de C_2 ,

$$v_{se} = v_{s2} \frac{j\omega R_{ON} C_2}{1 + j\omega R_{ON} C_2} \quad (5.25)$$

La contribución del resto de canales abiertos se puede calcular de igual forma. Esta es la principal fuente de diafonía en selectores de canal que no se activen secuencialmente de forma continuada (sistemas de audio y video), en amplificadores de ganancia programable y en fuentes de alimentación programables. Si R_{s1} es

grande, en (5.25) hay que emplear $R_{s1} + R_{ON}$ en vez de R_{ON} , y además la capacidad C_{ss} también influirá en la diafonía estática.

El circuito equivalente para estudiar la diafonía dinámica, supuesta R_{s1} muy pequeña, se presenta en la figura 5.10b. El interruptor I sirve para modelar la secuencia temporal de conmutación entre canales, cuando se supone que la acción es de tipo bbm, es decir, hay un tiempo t_b en que ningún interruptor está cerrado. Durante t_b , la corriente inyectada a través de C_2 da una caída de tensión en R_c ; el resto del tiempo, la resistencia equivalente es $R_{ON}\parallel R_c$. Si $R_{ON} \ll R_c$, la resistencia equivalente media se puede estimar como

$$R_e \approx \frac{R_{ON}(t_c - t_b) + R_c t_b}{t_c} \quad (5.26)$$

donde t_c es el tiempo nominal durante el que está cerrado cada canal (t_b está incluido en t_c). La tensión de error en el caso de dos canales es

$$\nu_{se} \approx \nu_{s2} \frac{j\omega R_e C_2}{1 + j\omega R_e C_2} \quad (5.27)$$

Si hay varios canales, se puede calcular la contribución de cada uno aplicando esta expresión, con ν_{s2} igual a la tensión de entrada respectiva de cada canal. Obsérvese que ahora la diafonía depende no sólo de la frecuencia de la señal, sino también de la frecuencia de conmutación entre canales. En sistemas TDM, donde hay una exploración sucesiva y continuada de canales, esta forma de diafonía es más importante que la estática.

Ejemplo. Calcular la diafonía estática y dinámica a 10 kHz, en un multiplexor con $R_{ON} = 300 \Omega$, $C_2 = 0,3 \text{ pF}$, $t_b = 800 \text{ ns}$ y $t_c = 25 \mu\text{s}$, cuando $R_c = 10 \text{ k}\Omega$.

Para la diafonía estática, en decibelios,

$$\begin{aligned} D_e &\approx -20 \log \frac{\omega R_{ON} C_2}{[1 + (\omega R_{ON} C_2)^2]^{1/2}} = \\ &= -20 \log \frac{2\pi 10^4 \times 300 \times 3 \times 10^{-13}}{[1 + (2\pi 10^4 \times 300 \times 3 \times 10^{-13})^2]^{1/2}} = 105 \text{ dB} \end{aligned}$$

Para calcular la diafonía dinámica, hace falta la resistencia equivalente,

$$R_e \approx \frac{R_{ON}(t_c - t_b) + R_c t_b}{t_c} = \frac{300 (25 - 0,8) \times 10^{-6} + 10^4 \times 0,8 \times 10^{-6}}{25 \times 10^{-6}}$$

$$R_e = 610,4 \Omega$$

$$D_d \approx -20 \log \frac{2\pi 10^4 \times 610,4 \times 3 \times 10^{-13}}{[1 + (2\pi 10^4 \times 610,4 \times 3 \times 10^{-13})^2]^{1/2}} = 99 \text{ dB}$$

Una tercera forma de diafonía es la denominada diafonía entre canales consecutivos, o adyacentes en el tiempo. A diferencia de la diafonía estática y dinámica, que aumenta a razón de 20 dB/década debido a su carácter capacitivo, la diafonía entre canales consecutivos es invariante con la frecuencia. Su origen es el «arrastre» de carga de un canal al siguiente; en la figura 5.10c se ilustra este efecto al pasar del canal n cuya entrada es V , al canal $n + 1$, cuya entrada suponemos a tensión 0. Durante el tiempo t_b la carga almacenada en C_c se descarga a través de R_c , mientras que cuando se conecta efectivamente el canal $n + 1$, C_c se descarga a través de la R_{ON} de este canal. Dado que $R_c \gg R_{ON}$, esta diafonía se va reduciendo a partir del momento en que se da la orden de cambio de canal. Un método para eliminarla es cortocircuitar R_c cuando se dé la orden de cambio. Otro método es tener conectados a masa la mitad de los canales de entrada, de forma alternativa (el 1, 3, 5, etc.), dejando los otros (2, 4, 6, ...) para las señales a multiplexar.

La conexión de la salida de dos o más interruptores analógicos introduce aún otro tipo de error, ausente en interruptores individuales. Se trata de la retroinyección de carga desde el interruptor que está cerrado a los que están abiertos (figura 5.10d). Cuando se abre el interruptor I_1 , la carga inyectada a su salida desde la entrada de control se drena a tierra a través de R_{ON} de I_2 y R_{S2} . Si estas dos resistencias son bajas, el drenaje es rápido. Pero si la resistencia de salida de la señal es alta, el drenaje es lento y aparece un descalaje (offset) en la tensión de salida. La velocidad de drenaje debe ser tanto más rápida cuanto mayor sea la velocidad de conmutación entre canales. Por lo tanto, la retroinyección de carga puede limitar la velocidad máxima de conmutación cuando hay señales de alta impedancia.

En cuanto a la conmutación y su control, se especifican varios tiempos (figura 5.11). Sus definiciones son inmediatas a partir de dicha figura, si bien difieren a veces de unos a otros fabricantes. Hay, además, el tiempo de conexión en validación ($t_{ON(EN)}$), el tiempo de desconexión en inhibición ($t_{OFF(EN)}$), el tiempo de du-

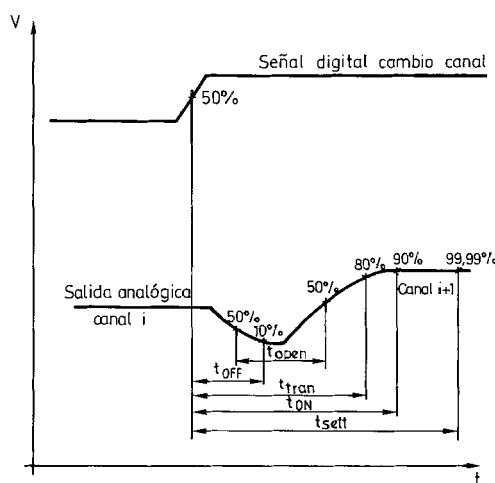


Figura 5.11 Tiempos de conmutación en un multiplexor analógico tipo bbm. Las tensiones aplicadas a los canales de entrada se suponen constantes.

222 *La etapa frontal en la adquisición de señales*

Tabla 5.5. Especificaciones de un multiplexor analógico CMOS de muy bajo coste (MC14051B), otro con cerrojos de entrada (DG528AA), y uno *n*-JFET (MUX-08). Los valores son típicos y a 25 °C, pero las condiciones de medida no son todas idénticas.

	<i>MC14051BCP</i>	<i>DG528AA</i>	<i>MUX-08A/E</i>	
R_{ON}	80-250	270	220	Ω
ΔR_{ON}	10-25 Ω	6 %	7 %	
I_{DS}	± 25	± 20	25	mA
$I_D(ON)$	–	– 0,03	0,1	nA
$I_D(OFF)$	0,05	– 0,015	0,1	nA
$I_S(OFF)$	–	– 0,005	0,01	nA
$C_D(OFF)$	60	25	7	pF
$C_S(OFF)$	10	5	2,5	pF
Aislamiento	$C_{DS} = 0,15 - 0,47 \text{ pF}$	68 dB a 500kHz, 1 kΩ, 15 pF	$C_{DS} = 0,3$	pF
Diáfonía	– 50 dB a 4,5 MHz, 1 kΩ		– 70dB a 500 kHz, 1 MΩ, 10	pF
t_{tran}	120-360	600	1.000-1.500	ns
$t_{enable}(\text{ON/OFF})$	140-350	1.000/400	1.000/100	ns
t_{open}	–	0,2	800	ns
t_{sett}	–	–	3,4 al 0,02 %	μs
Inyección carga	≈ 3,75	4	–	pC

ración del impulso de escritura, en su caso, (t_{WW}), los tiempos necesarios para tomar los datos de control como válidos, etc. Para los modelos de acción bbm (abrir un circuito antes de cerrar el otro), se define también el tiempo de retardo máximo entre dichas dos acciones (t_{open} en la figura 5.11). Hay que advertir que muchos de estos tiempos se miden en unas condiciones de carga que pueden diferir mucho de las condiciones reales de trabajo.

Un parámetro de especial interés cuando hay muchos canales de entrada, cada uno de los cuales exigirá una frecuencia de muestreo mínima, es la máxima velocidad de exploración de canales permitida por el multiplexor (throughput rate). Se define como el inverso del tiempo de establecimiento, dentro de una determinada banda de error del valor final, contado desde el instante (nivel 50 %) en que se da la orden de cambio de canal. En la tabla 5.5 se dan las características más relevantes de algunos multiplexores analógicos de ocho canales de uso frecuente.

5.1.2.3 Subconmutación de canales. Cuando las señales de entrada poseen ancho de banda dispar, puede ser interesante agruparlas de tal forma que ni se tomen muestras innecesarias de las señales más lentas, ni se dejen de tomar las muestras necesarias de las más rápidas. El circuito de la figura 5.12 muestra una posible solución. En este caso concreto los canales 7 a 14 corresponden a señales lentas, que se muestran a una frecuencia ocho veces menor que los canales 2 a 6. El canal 1 corresponde a una señal más rápida que se muestrea a frecuencia doble que las demás.

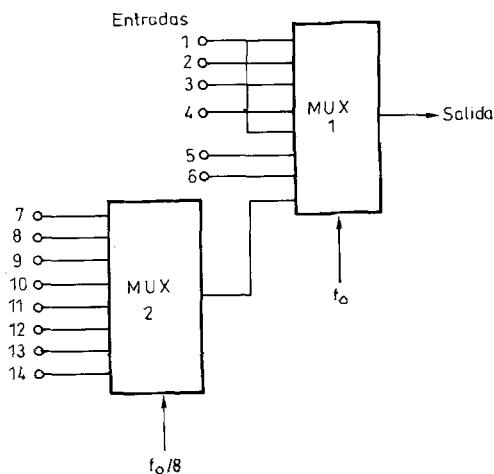


Figura 5.12 Subconmutación en multiplexado TDM.

5.1.2.4 Extensión del número de canales en multiplexado TDM.

El número máximo de canales en los multiplexores integrados disponibles actualmente es de 16 si son unipolares y 8 si son diferenciales. La forma más inmediata de ampliar el número de canales es mediante una estructura en paralelo, tal como se muestra en la figura 5.13a. El código del canal seleccionado se aplica a cada multiplexor, pero sólo uno de éstos está autorizado por la señal de validación

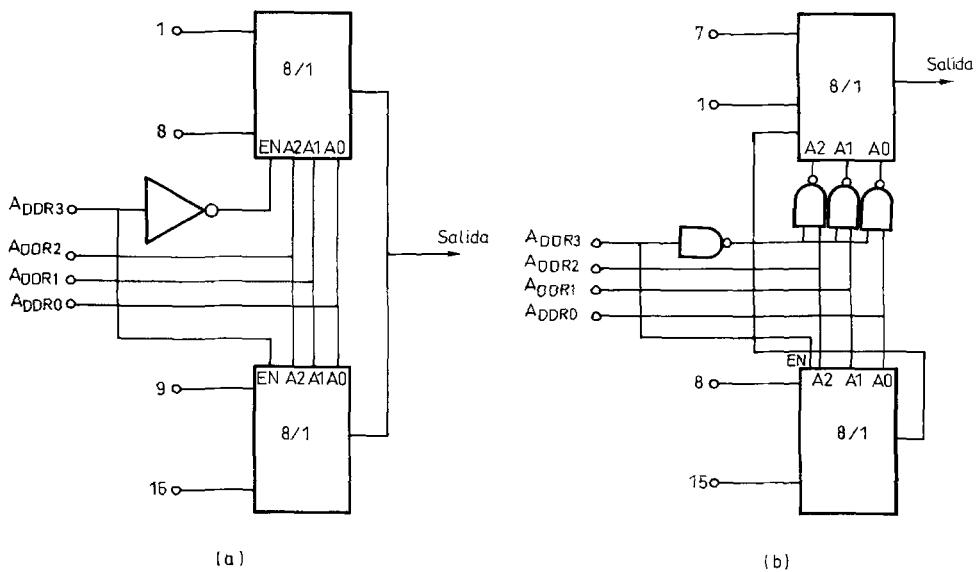


Figura 5.13 Extensión del número de canales de entrada en multiplexado TDM. (a) Estructura en paralelo. (b) Estructura en semiparalelo.

(Enable). Los inconvenientes de esta solución son el aumento de la capacidad parásita y la corriente de fugas de salida, y una reducción del aislamiento en los canales desconectados.

La estructura semiparalela de la figura 5.13b se basa en mantener fija la dirección elegida en uno de los multiplexores mientras se van pasando por ella las señales procedentes de otro multiplexor. Durante la exploración de los demás canales del primer multiplexor, el segundo está inhibido. Con esta estructura, sólo los canales del segundo multiplexor ven mayores fugas y mayor capacidad parásita (y resistencia de contacto) que en el caso de emplear una sola unidad. El número total de canales es, sin embargo, inferior al de la estructura en paralelo.

Una estructura piramidal, también denominada de dos niveles o con submultiplexado, reduce los problemas más graves derivados de la conexión de múltiples interruptores en paralelo. Hay multiplexores que ya tienen internamente una estructura de este tipo (figura 5.7), pero la solución también es aplicable a un gran número de canales empleando varios multiplexores del tipo que sean (figura 5.14). En este caso se trata de un sistema secuencial donde primero se pasan a la salida todas las entradas del primer multiplexor, luego todas las del segundo, etc. Obsérvese que la salida verá sólo un canal ON y 18 (15 + 3) OFF. Además, si por avería un canal queda cortocircuitado, sólo quedan inhabiles los del mismo grupo, mientras que con una estructura en paralelo quedaría todo el sistema fuera de servicio.

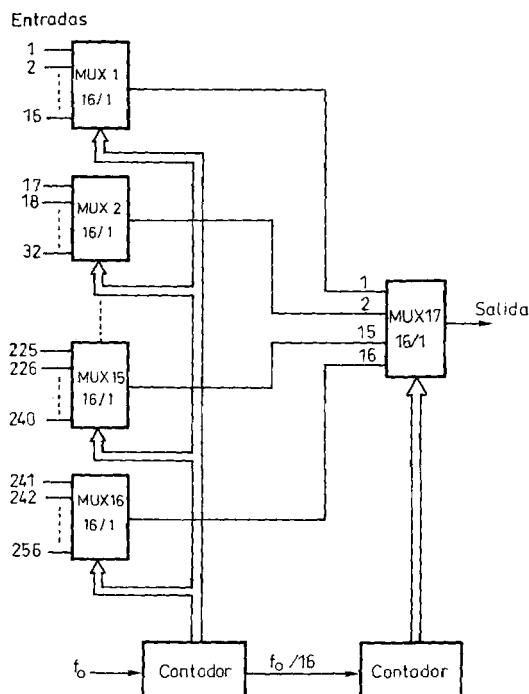


Figura 5.14 Estructura piramidal, o a dos niveles, o con submultiplexado, en multiplexado TDM y con exploración secuencial.

Como inconveniente, una estructura piramidal exige un número elevado de multiplexores rápidos, y por contra sólo el de salida puede ser más lento.

Ejemplo. Comparar el error en continua de un sistema de multiplexado de 64 canales basado en la conexión de ocho unidades MUX-08 en paralelo, con el error de un sistema a dos niveles que emplee ocho MUX-08 en el primer nivel y un MUX-08 en el segundo nivel. Suponer que todas las señales de entrada tienen una impedancia de salida de $120\ \Omega$, y que la salida del multiplexor está conectada a un amplificador de alta impedancia de entrada y corrientes de polarización muy bajas.

— En el sistema paralelo, cuando hay un canal cerrado la tensión de error será

$$v_{se} = (64 - 1) I_{D(OFF)} (R_{ON} + R) + I_{D(ON)} (R_{ON} + R)$$

donde R es la resistencia de salida de la señal. Para el MUX-08, a $25\text{ }^{\circ}\text{C}$, $I_{D(OFF)} = I_{D(ON)} = 100\text{ pA}$ y $R_{ON} = 220\ \Omega$. Con $R = 120\ \Omega$ resulta

$$v_{se} = 63 \times 100 \times 10^{-12} (220 + 120) + 100 \times 10^{-12} (220 + 120) = 2,2\ \mu\text{V}$$

— Multiplexando a dos niveles, cuando se selecciona un canal hay dos interruptores en serie cerrados, y siete interruptores abiertos conectados a la salida de cada uno de los que están cerrados. La tensión de error será

$$\begin{aligned} v_{se} = & (8 - 1) I_{D(OFF1)} (R_{ON1} + R) + I_{D(ON1)} (R_{ON1} + R) + \\ & + (8 - 1) I_{D(OFF2)} (R_{ON1} + R_{ON2} + R) + I_{D(ON2)} (R_{ON1} + R_{ON2} + R) \end{aligned}$$

donde las designaciones 1 y 2 se refieren a los niveles 1 y 2. En nuestro caso se emplea el mismo dispositivo en los dos niveles. Resulta, pues,

$$\begin{aligned} v_{se} = & 7 \times 100 \times 10^{-12} (220 + 120) + 100 \times 10^{-12} (220 + 120) + \\ & + 7 \times 100 \times 10^{-12} + (220 + 220 + 120) + 100 \times 10^{-12} + (220 + 220 + 120) = 0,72\ \mu\text{V} \end{aligned}$$

Notas:

— Algunos fabricantes especifican $I_{S(ON)} + I_{D(OFF)}$ en vez de cada corriente por separado, e interpretan que dicha corriente no fluye a través de R_{ON} . En este caso, en las ecuaciones anteriores habría que emplear $I_{D(ON)}R$ en vez de $I_{D(ON)}(R_{ON} + R)$.

— Si las corrientes de entrada del amplificador fueran del mismo orden de magnitud que las del multiplexor, habría que considerarlas.

En la figura 5.15 se presenta un sistema de multiplexado a dos niveles que exige menos multiplexores rápidos que (relativamente) lentos [4]. Se basa en ordenar los canales de entrada de modo que los contiguos estén conectados a multiplexores sucesivos, en vez de estar agrupados en paquetes consecutivos. En el ejemplo de la figura, con sólo dos unidades en el primer nivel, los canales impares van a un multiplexor y los pares van al otro. De esta forma cada unidad del primer nivel pone a su salida uno de sus canales de entrada, y la unidad del segundo nivel las explora rápidamente. Dada la mayor velocidad del multiplexor del segundo

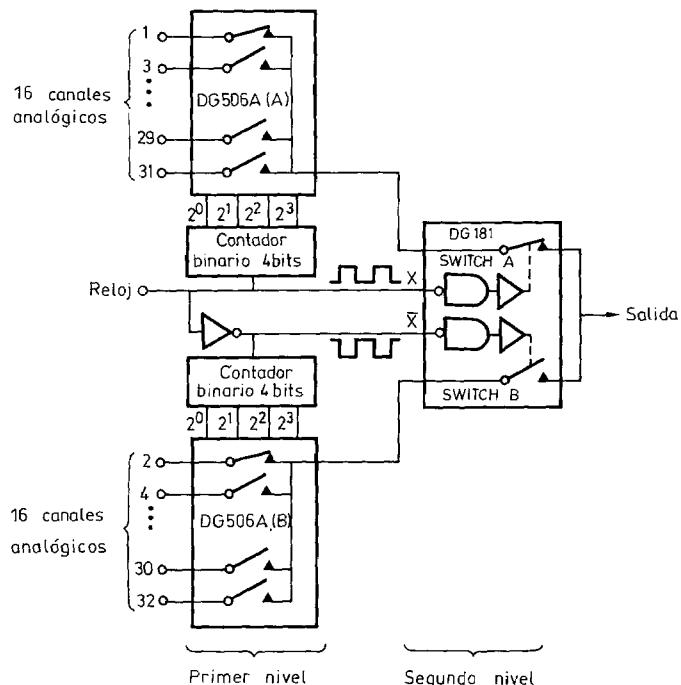


Figura 5.15 Sistema de multiplexado a dos niveles que requiere menos multiplexores rápidos que lentos. Obsérvese que los canales pares se conectan a una unidad y los impares a la otra.

nivel, se puede lograr que mientras uno de los del primer nivel está conectado, el otro esté conmutando, logrando así una mayor velocidad.

5.1.2.5 Protección de los multiplexores analógicos. Los multiplexores analógicos pueden estar en la parte frontal de un subsistema de adquisición de señales. En aplicaciones donde el sensor y los circuitos de acondicionamiento de señal estén alejados del multiplexor, es frecuente que cada subsistema tenga una alimentación independiente. En estos casos, un fallo en la alimentación en el multiplexor puede dejar aplicadas en su entrada tensiones capaces de dañar e incluso destruir el dispositivo.

Para proteger el multiplexor en estos u otros casos en que puedan aparecer sobretensiones, se pueden poner redes de protección externas para cada entrada, por ejemplo a base de diodos y resistencia tal como se indica en la figura 5.16a o mediante resistencias y limitadores de tensión específicos, como en la figura 5.16b. Hay modelos que incorporan internamente redes-diodo, pero si hay varios canales en fallo, la potencia total disipada por las resistencias internas de protección puede ser excesiva y dañar al componente. Este tipo de soluciones implican un aumento de la resistencia serie de cada canal durante la conducción, y, además, si el dispositivo se emplea como demultiplexor (paso de una entrada a n salidas), entonces no hay protección porque la salida no incorpora dicha red.

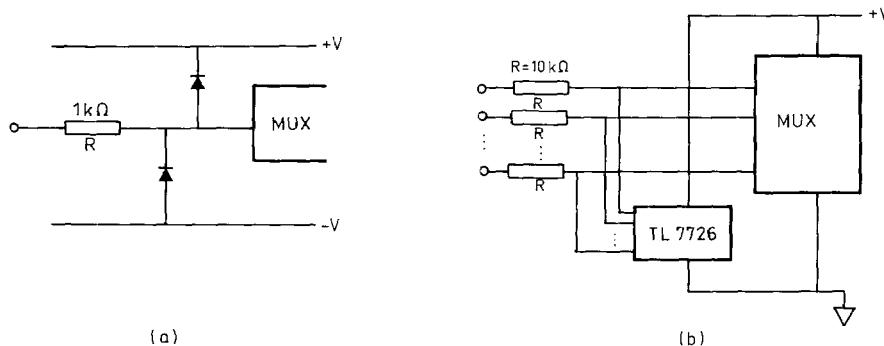


Figura 5.16 Redes de protección de una entrada de un multiplexor analógico. En (a) el diodo debe ser 1N914 o equivalente, o Schottky (400 mV de caída directa). En (b), el TL7726 (Texas Instruments) incluye seis limitadores donde la caída de tensión es de 200 mV para una corriente de 20 mA.

Una solución distinta consiste en diseñar cada interruptor mediante varios transistores en serie, y de tal forma que en caso de sobretensión siempre haya al menos uno de ellos que quede cortado. La contrapartida es ahora un mayor precio del dispositivo, y la pérdida, de las ventajas que comporta, en los interruptores CMOS ordinarios, la disposición de un transistor de canal *p* y uno de canal *n* en paralelo.

5.1.3 Matrices de conexión

Los multiplexores analógicos sólo permiten conectar una de varias entradas a una única salida, o viceversa. Cuando interesa poder conectar una de entre M entradas a una cualquiera de entre N salidas, se puede emplear una matriz de conexión. Esta situación, habitual en telefonía, se presenta también en sistemas de medida multicanal donde hay varios canales de salida simultáneos (por ejemplo, en electrocardiografía y en electroencefalografía) y también en sistemas de ensayo automáticos (apartado 1.3.4). Se comercializan modelos de 4×4 , 8×8 , 8×12 , 16×8 y 16×16 contactos.

En la figura 5.17 se presenta el esquema de bloques de una matriz de conexión de 4×4 , junto con su tabla de verdad. Una memoria interna de 16 bits determina el estado de cada uno de los 16 interruptores de la matriz. El contenido de la memoria se modifica seleccionando la dirección de 4 bits correspondiente y dando una orden de transferencia (entrada C1). La dirección de entrada se valida mediante un uno lógico en el terminal ID. La entrada C1 es la de un «latch» que permite transferir sucesivamente a la memoria distintos códigos de conexión, de manera que se establezca a la vez más de una conexión. Se corre, por lo tanto, el riesgo de conectar más de una entrada a la misma salida, y así cortocircuitar las fuentes de señal. En un multiplexor, en cambio, siempre hay una sola conexión posible.

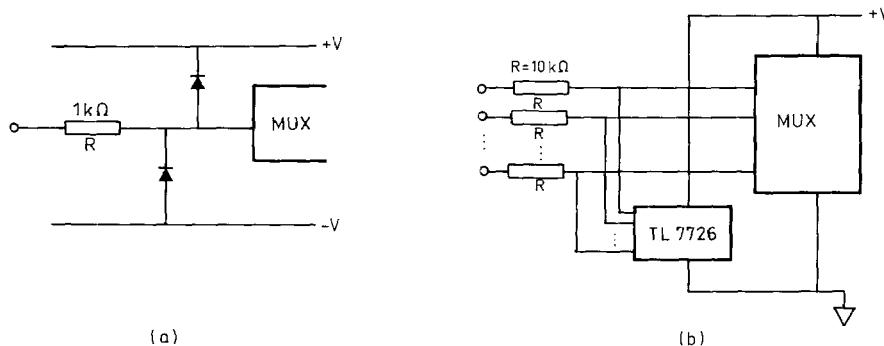


Figura 5.16 Redes de protección de una entrada de un multiplexor analógico. En (a) el diodo debe ser 1N914 o equivalente, o Schottky (400 mV de caída directa). En (b), el TL7726 (Texas Instruments) incluye seis limitadores donde la caída de tensión es de 200 mV para una corriente de 20 mA.

Una solución distinta consiste en diseñar cada interruptor mediante varios transistores en serie, y de tal forma que en caso de sobretensión siempre haya al menos uno de ellos que quede cortado. La contrapartida es ahora un mayor precio del dispositivo, y la pérdida, de las ventajas que comporta, en los interruptores CMOS ordinarios, la disposición de un transistor de canal *p* y uno de canal *n* en paralelo.

5.1.3 Matrices de conexión

Los multiplexores analógicos sólo permiten conectar una de varias entradas a una única salida, o viceversa. Cuando interesa poder conectar una de entre M entradas a una cualquiera de entre N salidas, se puede emplear una matriz de conexión. Esta situación, habitual en telefonía, se presenta también en sistemas de medida multicanal donde hay varios canales de salida simultáneos (por ejemplo, en electrocardiografía y en electroencefalografía) y también en sistemas de ensayo automáticos (apartado 1.3.4). Se comercializan modelos de 4×4 , 8×8 , 8×12 , 16×8 y 16×16 contactos.

En la figura 5.17 se presenta el esquema de bloques de una matriz de conexión de 4×4 , junto con su tabla de verdad. Una memoria interna de 16 bits determina el estado de cada uno de los 16 interruptores de la matriz. El contenido de la memoria se modifica seleccionando la dirección de 4 bits correspondiente y dando una orden de transferencia (entrada C1). La dirección de entrada se valida mediante un uno lógico en el terminal ID. La entrada C1 es la de un «latch» que permite transferir sucesivamente a la memoria distintos códigos de conexión, de manera que se establezca a la vez más de una conexión. Se corre, por lo tanto, el riesgo de conectar más de una entrada a la misma salida, y así cortocircuitar las fuentes de señal. En un multiplexor, en cambio, siempre hay una sola conexión posible.

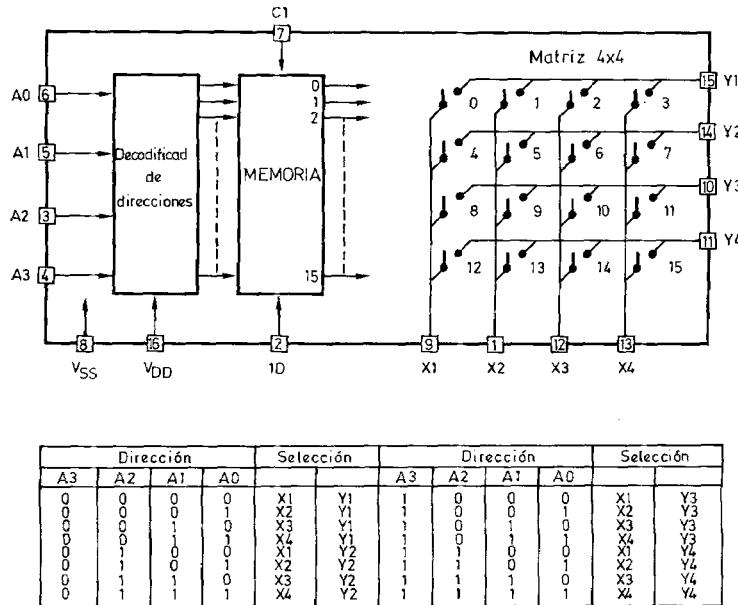


Figura 5.17 Esquema de bloques y tabla de verdad de una matriz de conexión basada en interruptores analógicos. (Documentación Thomson Semiconducteurs.)

5.1.4 Multiplexores digitales

Si las señales que deben compartir un mismo recurso no son analógicas sino digitales (binarias), entonces se pueden emplear multiplexores digitales, que son más rápidos que los analógicos. Señales digitales de entrada son, por ejemplo, las procedentes de sensores con salida digital todo/nada (detectores de nivel, proximidad y presencia, detectores del estado de válvulas —abierta/cerrada— y alarmas), y las procedentes de interruptores y de detectores de tensión de alimentación.

Cuando hay ocho o menos de estas entradas binarias, se pueden conectar a un puerto paralelo de entrada de 8 bits. Mediante instrucciones de verificación de bits (si las hay), o con máscaras, por ejemplo, se puede analizar el estado de cada línea y adquirir la información correspondiente.

Cuando hay más de ocho líneas a entrar, se usa multiplexado digital. El esquema lógico y la tabla de verdad de un multiplexor digital de 8 bits se muestran en la figura 5.18. Sus tiempos de propagación entrada-salida son inferiores a 15 ns, mientras que el retardo máximo entre la selección de canal y la salida es inferior a 24 ns.

A diferencia de lo que sucede en multiplexado analógico, los dispositivos con entrada digital aceptan más de una línea de entrada (normalmente grupos de ocho o cuatro en PIO). Por ello, teniendo en cuenta además la variedad de circuitos integrados digitales disponibles, se pueden concebir otros métodos de multiplexado

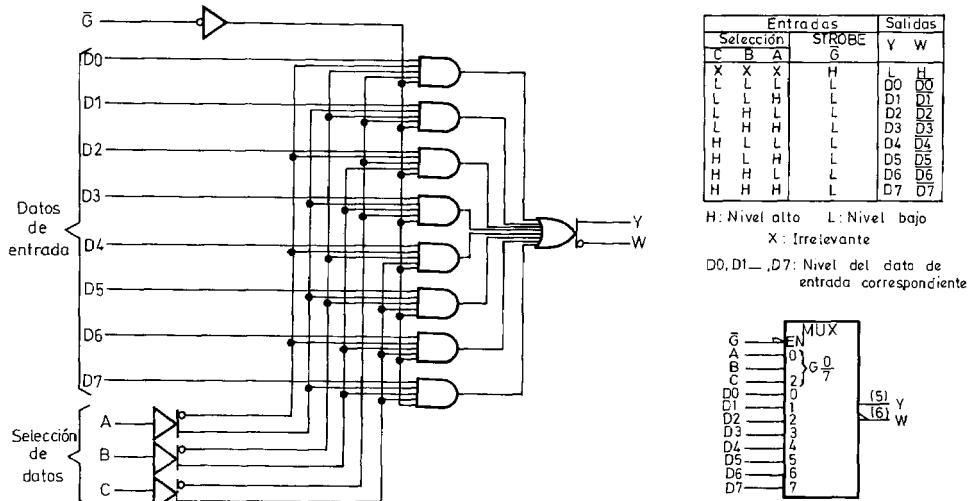


Figura 5.18 Esquema lógico, tabla de verdad y símbolo del multiplexor digital de 8 bits SN74ALS151. (Documentación Texas Instruments.)

que no usan explícitamente un multiplexor. Un posible recurso son los codificadores de prioridad (tipo 74LS148).

La figura 5.19 muestra cómo conectar 128 líneas de entrada a un puerto de 8 bits de un μ P empleando una solución alternativa. Se basa en 16 circuitos inte-

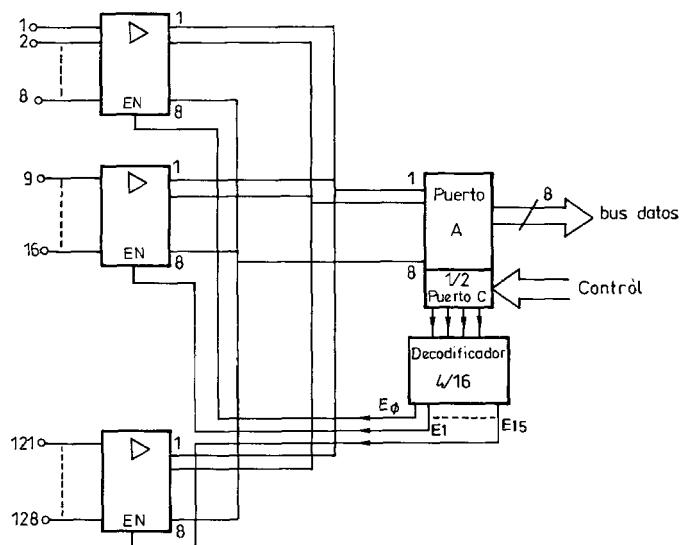


Figura 5.19 Multiplexado de 128 señales binarias para leerlas con un solo puerto I/O de 8 bits. El separador de 8 bits con control de inhibición es ficticio, pero se comercializan componentes con funciones similares.

grados, cada uno con ocho separadores controlados por una puerta lógica. Las salidas homólogas de cada uno se conectan entre sí y se llevan a uno de los puertos de una PIO. Bajo control de 4 bits (16 códigos), se activa en cada instante sólo uno de los 16 grupos, y éste es el que se dirige al puerto, donde son leídos mediante una operación de entrada. La entrada de datos se realiza, pues, en dos etapas: primero se saca el código de 4 bits que selecciona el grupo deseado, y luego se leen los datos de dicho grupo. El proceso es más lento que si cada línea a entrar se conecta directamente a un terminal de entrada de un puerto I/O, pero es mucho más barato pues ahora basta con un solo puerto y componentes adicionales que son de bajo coste.

5.2 AMPLIFICADORES PROGRAMABLES

Denominamos amplificadores programables aquellos cuyo comportamiento puede ser modificado mediante señales digitales de control. El parámetro cuya modificación es más interesante es la ganancia pues permite adaptar el margen dinámico de la señal al del CAD. Los denominados amplificadores operacionales programables permiten que sea modificada su velocidad de respuesta, pero su uso en SADS es menos frecuente. Algunos fabricantes califican como programables aquellos amplificadores de instrumentación cuya ganancia no viene prefijada por el diseño. Aquí entendemos la programabilidad sólo en el sentido de selección de la ganancia mediante un código digital.

5.2.1 Amplificadores de ganancia programable

El empleo de un amplificador de ganancia programable (AGP) antes de un CAD con un determinado margen dinámico, permite obtener la misma resolución para todas las señales de entrada, con independencia de su amplitud. Para tener un AGP, cabe considerar dos tipos de soluciones: se pueden emplear componentes ordinarios y añadirles una red externa para selección y determinación de la ganancia, o se puede recurrir a los componentes previstos especialmente para estas situaciones.

5.2.1.1 Amplificadores con componentes discretos. En el caso de señales unipolares, es relativamente simple formar un AGP mediante componentes discretos. Los factores principales a considerar son el efecto de la resistencia de los interruptores en la ganancia, y la posible variación de los errores de cero y sus derivas en función de la ganancia. En la figura 5.20 se muestra un circuito simple que ilustra estos problemas. Se trata de un amplificador inversor en cuya entrada hay una red de resistencias y conmutadores (habituales en CDA). La ganancia se elige mediante una palabra digital G , y viene dada por

$$v_o = -v_s \frac{R_2}{R_g} \quad (5.28)$$

donde

$$R_g = \frac{1}{I_0 \frac{8}{R} + I_1 \frac{4}{R} + I_2 \frac{2}{R} + I_3 \frac{1}{R}} \quad (5.29)$$

donde $I_i \in \{0,1\}$.

Para obtener ganancias de -1 , -4 y -15 , por ejemplo, bastaría tener, respectivamente, $G = 0001$, $G = 0100$ y $G = 1111$, con $R_2 = R$. Sin embargo, aparte de tener una inversión de signo, la impedancia de entrada es pequeña y varía según la ganancia, y la resistencia de cada interruptor (R_{ON}) queda en serie con las resistencias que determinan la ganancia; esto se traduce en un error de ganancia, en un error de linealidad (porque R_{ON} depende de la tensión aplicada), y en un error de cero que varía según la ganancia elegida. Si se desea, por ejemplo, que el error de ganancia sea pequeño, R deberá ser muy elevada.

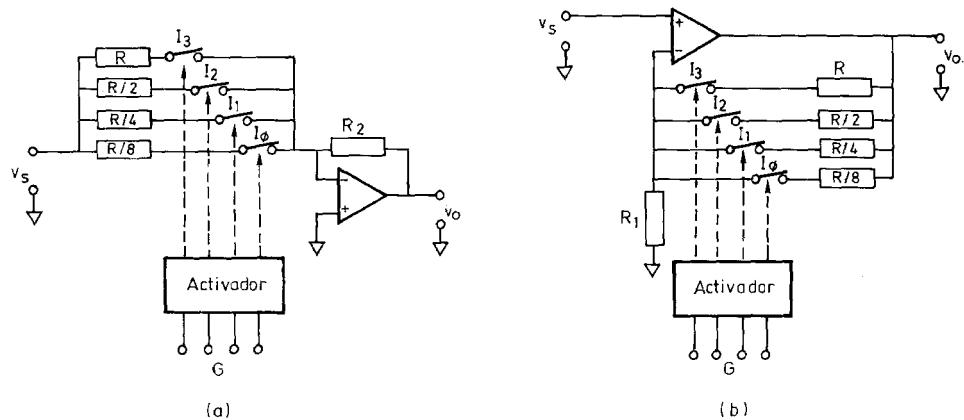


Figura 5.20 Amplificadores de ganancia programable. (a) Inversor. (b) No inversor. La presencia de interruptores en serie con las resistencias de ganancia es fuente de error en ambos casos.

Los problemas de la impedancia de entrada y de la inversión de signo se resuelven con el amplificador no inversor de la figura 5.20b. Los problemas asociados a R_{ON} , sin embargo, permanecen. La ganancia mínima (con $R_1 = R/8$) es ahora 2 y la máxima es 16. Se puede obtener ganancia 1 con un interruptor adicional que conecte la salida a la entrada inversora.

Una forma de evitar los efectos de R_{ON} es quitarla del camino de las señales (es decir, que no esté en serie con las resistencias de ganancia). En el circuito de la figura 5.21a, muy popular, las únicas corrientes a través de un interruptor cerrado son las fugas de los que están abiertos y las corrientes de polarización del AO. La ganancia es

232 La etapa frontal en la adquisición de señales

$$v_o = v_s \frac{R_1 + R_2 + R_3 + R_4 + R_5}{I_j \sum_{i=1}^{4-j} R_i} \quad (5.30)$$

donde $I_j \in \{0,1\}$, y j es un entero entre 0 y 3. Obsérvese que ahora con cuatro interruptores no podemos obtener 16 ganancias como en la figura 5.21 ($16 = 2^4$), sino que sólo obtenemos cuatro. Hay que asegurarse, además, de que no queden dos interruptores activados, porque el valor de la ganancia resultante no sería válido. Sin embargo, si se desea evitar que el AO quede en lazo abierto y tienda a saturarse u oscilar en la transición entre dos valores de ganancia, hay que emplear un interruptor múltiple de tipo mbb (conectar antes de desconectar), por ejemplo el

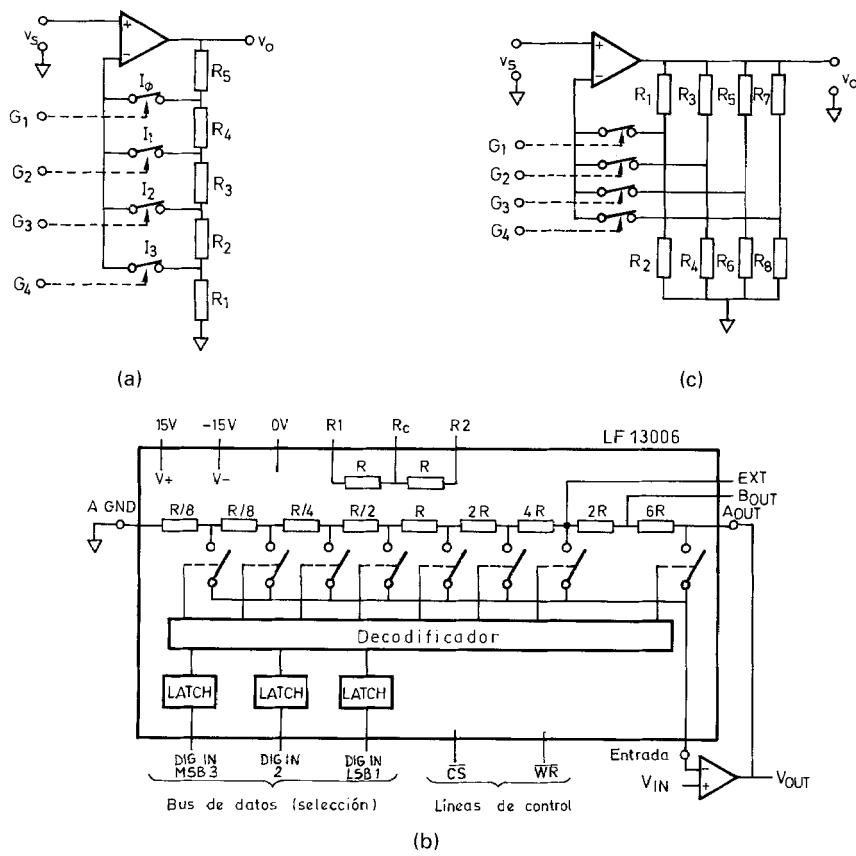


Figura 5.21 Amplificadores de ganancia programable con reducción de los errores debidos las resistencias de los interruptores. En (a) la ganancia depende de todas las resistencias. En (c) cada ganancia viene determinada por un par de resistencias distintas. El CI LF13006 (b) facilita la realización de la solución (a).

DG243. Con la acción mbb, además, la carga injectada en las transiciones se drena a masa a través de las resistencias de ganancia; si éstas son de valor bajo, los transitorios en la conmutación serán pequeños. El empleo de CI como los LF13006 (figura 5.21b) y LF13007 que integran las resistencias, los interruptores y el decodificador, reduce los errores debidos a la tolerancia de las resistencias.

Un inconveniente del circuito de la figura 5.21a es que todas las resistencias influyen en el valor de cualquiera de las ganancias seleccionables. En el circuito de la figura 5.21c, en cambio, se puede ajustar el valor de cada ganancia independientemente, a costa de emplear más resistencias.

Cuando la señal de entrada es diferencial, el amplificador debe ser de instrumentación. En el caso de AI basados en tres AO, para tener ganancia programable se podría disponer en vez de la resistencia de ganancia un conjunto de resistencias e interruptores. Sin embargo, aparecerían de nuevo los errores de R_{ON} . Una solución donde R_{ON} no aparezca en serie con las resistencias de ganancia, sólo es viable en aquellos AI integrados donde algunas de dichas resistencias no sean internas, por ejemplo en el AD625 (Analog Devices).

Una alternativa a las redes de resistencias de las figuras 5.20 y 5.21 son los llamados potenciómetros con control digital (E²POT —Xicor—, Dallas Instruments). Los E²POT consisten en una serie de 99 resistencias en serie, con 100 puntos de «conexión» (figura 5.22a). La posición de la toma conectada se determina mediante un contador y se almacena en una memoria interna no volátil. El control U/D (Up/Down) determina el sentido de avance del «cursor»; los impulsos aplicados a la entrada INC (Increment) desplazan el cursor; y aplicando una entrada al terminal CS (Chip Select) se almacena el valor actual del contador en la memoria no volátil. El conjunto se comporta como un potenciómetro (figura 5.22b) que acepta como tensiones límite: 0 a 5 V en V_H y desde -5 V hasta $V_H - 1$ V en V_L . La resolución para cada modelo es de $R_{max}/99$. Hay modelos con R_{max} desde 10 kΩ hasta 1 MΩ, en saltos 1-2-5.

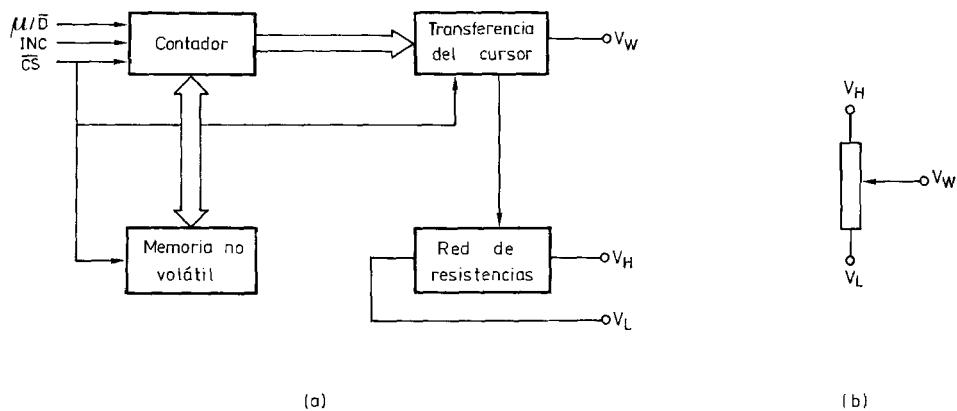


Figura 5.22 Potenciómetros con control digital. (a) Estructura interna. (b) Circuito equivalente. (Xicor Electronics.)

5.2.1.2 Amplificadores de ganancia programable integrados. Se comercializan amplificadores que incorporan las resistencias e incluso los interruptores y el decodificador para programar su ganancia. En el primer caso, la resistencia del interruptor queda en serie con las de ganancia. Sólo si se emplean relés y, por lo tanto, conmutación de ganancia lenta, se puede garantizar que los interruptores no influirán de forma apreciable en la ganancia. Los modelos AD524 (figura 2.23a), y AD624 (Analog Devices), por ejemplo, son de este tipo.

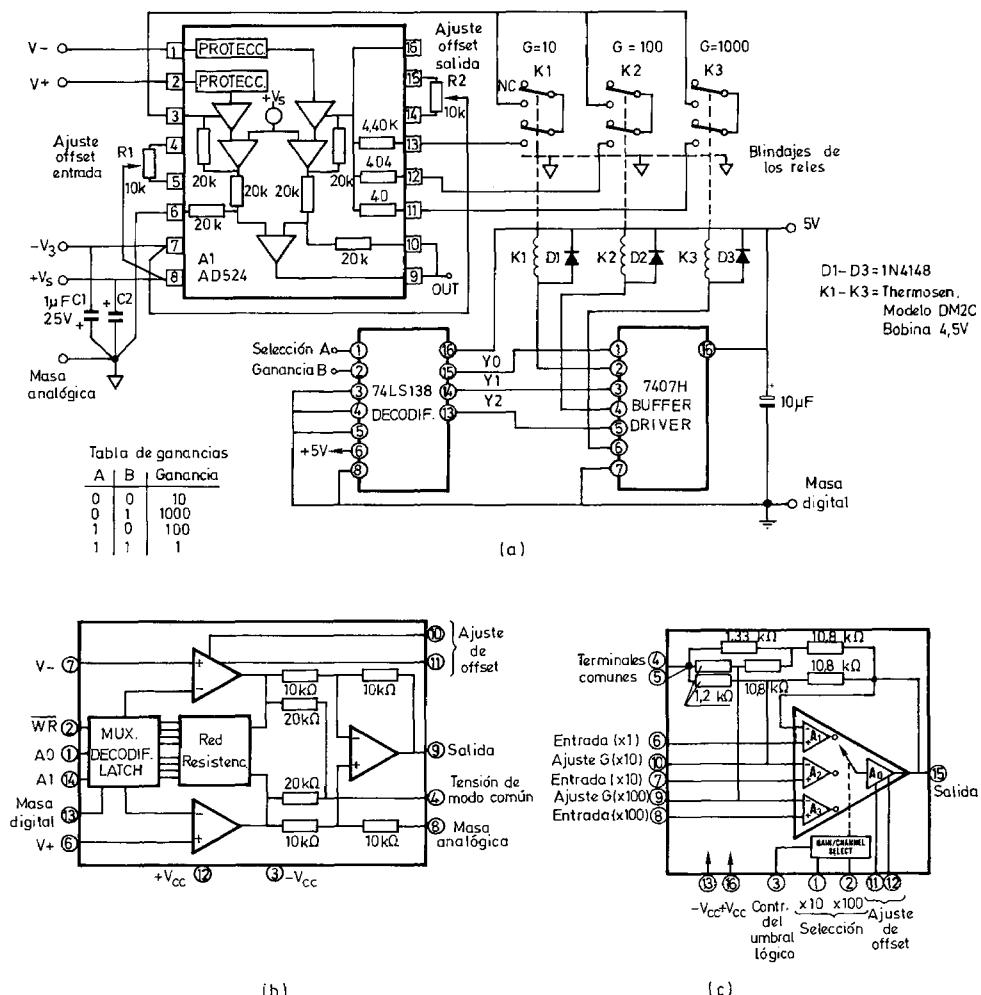


Figura 5.23 Amplificadores de ganancia programable integrados. (a) Con resistencias internas e interruptores externos. (b) Con resistencias, interruptores y decodificador integrado. (c) Amplificador multicanal con tres ganancias prefijadas. (Documentación Analog Devices Inc. y Burr-Brown Corp.)

Para conseguir ganancias de valores intermedios entre los preprogramados, hay que añadir resistencias externas, con lo que aumentan las fuentes de error.

Los amplificadores que incluyen interruptores y decodificador, suelen designarse como «programables por software», por ejemplo los modelos PGA200/201 (Burr-Brown), figura 5.23b, LH0084 (National Semiconductor) y AM542/543 (Datel) (todos ellos en tecnología híbrida). La gama de valores de ganancia que ofrecen es pequeña, pero se puede ampliar, si es necesario, mediante otra etapa posterior que también sea de ganancia programable.

En la figura 5.23c se muestra otro amplificador programable, pero de concepción distinta. En este caso no se comutan resistencias para determinar el valor de ganancia deseado, sino que se comuta entre tres amplificadores que tienen diferentes resistencias de realimentación.

5.2.2 Amplificadores conmutables

Un tipo de dispositivos que ofrecen múltiples soluciones en el acondicionamiento de señales, y en particular en la obtención de ganancia programable, son los denominados amplificadores conmutables. Consisten en varios AO, dentro de un mismo encapsulado, junto con los circuitos lógicos que conectan uno de ellos a un amplificador de salida común. El primer modelo de este tipo fue el HA2400 (Harris Semiconductor), figura 5.24a, con cuatro AO. El LM 604 de National Semiconductor es similar. El OPA675/676 (figura 5.24b), y el OPA201 (Burr-Brown), tienen dos canales; el ancho de banda del primer modelo es de unos 100 MHz y el del segundo 500 kHz. Estos dos modelos son especialmente indicados para obtener una ganancia de +1 o -1, por ejemplo para demodulación síncrona (apartado 3.2.4.3) o para acondicionar señales a convertir mediante un CAD unipolar. También permiten multiplexar dos canales, dando a cada uno la ganancia deseada (figura 5.24c).

5.3 AMPLIFICADORES DE MUESTREO Y RETENCIÓN (S&H)

El tiempo necesario para la cuantificación y la codificación de señales depende de la resolución deseada, del método de conversión y de la velocidad de los componentes empleados. Por otra parte, la velocidad con que se debe convertir una señal depende de sus variaciones temporales y de la exactitud deseada. Pero no sólo debe ser el CAD suficientemente rápido de acuerdo con el criterio de Nyquist, sino que además debiera hacer la conversión de forma instantánea, pues de lo contrario se tiene una incertidumbre en la amplitud de la señal adquirida. Si la conversión dura un tiempo t_c , la salida obtenida corresponderá al valor de la señal en algún momento dentro de dicho intervalo de tiempo, pero no se sabe cuál.

Para una señal senoidal $A \sin \omega t$, por ejemplo, su velocidad máxima de cambio es $A\omega$. Si su conversión a digital dura t_c , el error máximo cometido será

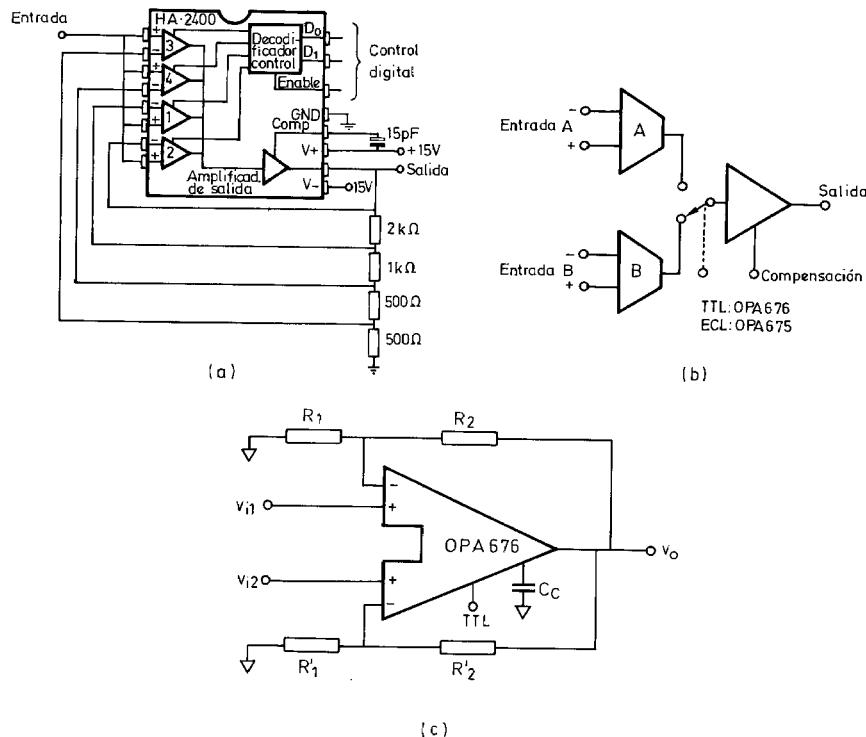


Figura 5.24 Amplificadores commutables. (a) HA2400 (Harris Semiconductor), con cuatro canales, conectado como amplificador de ganancia programable de ganancia 1, 2, 4, 8 o 0 (al aire). (b) Modelo OPA675/676 (Burr-Brown Corp.), con dos canales y ancho de banda de 100 MHz. (c) Multiplexor de dos canales con ganancias independientes, basado en el OPA676.

$$\Delta V = t_c A \omega \quad (5.31a)$$

y el error porcentual,

$$e = \frac{\Delta V}{2A} = \pi f t_c \quad (5.31b)$$

Para una senoide de frecuencia f y un convertidor de n bits, si se desea que el error porcentual sea menor que el error de cuantificación máximo, el tiempo de conversión deberá cumplir

$$t_c < \frac{1}{\pi f 2^{n+1}} \quad (5.32)$$

Por ejemplo, para una senoide de 1 kHz y un convertidor de 12 bits, el criterio anterior lleva a $t_c < (1/2^{13})/(\pi \times 10^3) = 39$ ns. Un CAD con esta velocidad es muy caro.

Un amplificador de muestreo y retención (S&H) soluciona este problema a base de tomar una muestra de la tensión de entrada y almacenarla en un condensador durante el tiempo que dure la conversión. De este modo no hace falta que la conversión sea muy rápida; basta que lo sea la adquisición de la muestra. La salida del CAD corresponde entonces al valor de la entrada en el «instante» de muestreo. El tiempo de conversión vendrá limitado solamente por el criterio de Nyquist.

5.3.1 Estructura básica de un amplificador S&H

Un amplificador S&H básico consta de un condensador y un interruptor junto con una red de adaptación de impedancias (figura 5.25). El interruptor I se cierra, brevemente, durante el muestreo y se abre durante la retención. El mismo circuito pero con I cerrado durante un tiempo largo y abierto sólo brevemente, se denomina amplificador de seguimiento y retención, T&H (track and hold); se emplea, por ejemplo, como filtro de paso bajo para eliminar transitorios en la reconstrucción de señales.

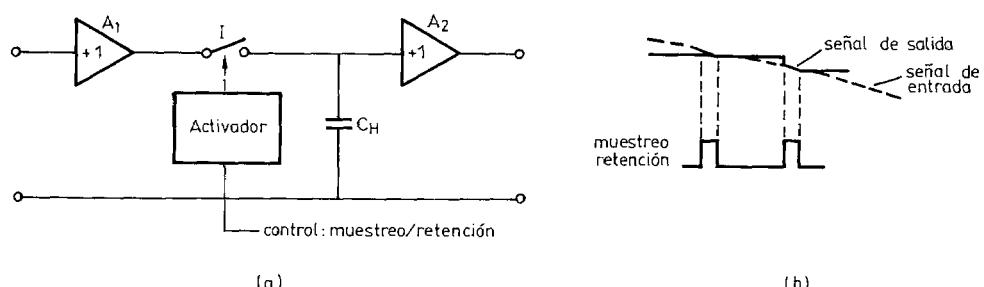


Figura 5.25 (a) Estructura básica de un amplificador de muestreo y retención. (b) Forma de onda de la señal de salida en el caso ideal.

En la figura 5.25a, A_1 es un separador con alta impedancia de entrada, alta estabilidad cuando se conecta a una carga capacitiva, y alta corriente de salida para poder cargar el condensador C_H en un tiempo breve, a través de la resistencia del interruptor. El amplificador A_2 es un separador con corriente de polarización muy pequeña, para no descargar el condensador.

Cuando hay varios canales de entrada e interesa muestrearlos todos en el mismo instante, se dispone un S&H en cada canal, previo al multiplexor analógico. Se comercializan circuitos integrados que incluyen hasta ocho S&H (MAX 156, Maxim), y otros con dos S&H, cada uno conectado a su respectivo CAD. Si las señales son diferenciales, se puede emplear el sistema de condensador flotante (figura 5.8) para transferir la señal desde la entrada al condensador de retención previo al CAD.

5.3.2 Parámetros y errores de los amplificadores S&H

Los parámetros y errores de un S&H se pueden dividir entre los propios de la función que realizan, y que son distintos para cada estado y transición, y los parámetros comunes como subsistema.

5.3.2.1 Parámetros y errores propios (figura 5.26)

1. En estado de muestreo:

- Error de cero (sample offset). Es el valor de la tensión de salida cuando la entrada es cero. Sumado al error de carga (charge offset), determina el error de cero total (throughput offset).
- Derivas del error de cero. Suelen incluirse en las derivas de error de cero total.
- Ganancia. El valor nominal suele ser $+/- 1,0 \text{ V/V}$.
- Error de ganancia (gain accuracy, gain error). Es la diferencia entre la tensión de entrada y la de salida (en modelos con ganancia unidad).
- Derivas de la ganancia (gain drift) con la temperatura. Son las fluctuaciones en el valor de la ganancia cuando cambia la temperatura.

2. En estado de retención:

- Deriva (droop rate, decay rate). Es el decremento (o incremento, dependiendo de la polaridad de las corrientes) de la tensión de salida, debido al condensador de almacenamiento C_H , a las corrientes de fuga en el interruptor, y a las corrientes de polarización del amplificador de salida. Esta deriva es tanto menor cuanto mayor sea el condensador de retención,

$$\frac{dV}{dt} = \frac{i}{C_H} \quad (5.33)$$

La deriva aumenta si hay fugas superficiales a través del circuito impreso, por lo que se recomienda emplear una guarda alrededor del terminal de entrada del am-

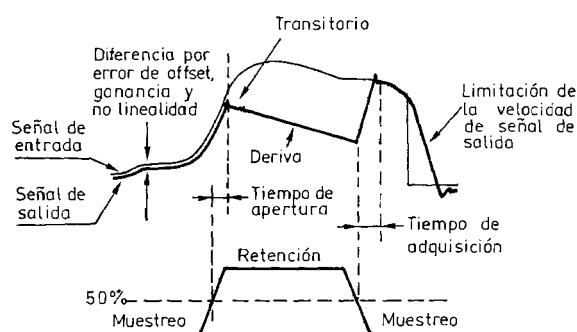


Figura 5.26 Algunas especificaciones de los amplificadores S&H.

plificador de salida [5]. El condensador debe ser de teflón, poliestireno, polipropileno con poca absorción dieléctrica y pocas fugas. En el caso de S&H monolíticos, C_H es externo por lo difícil que resulta integrar condensadores de suficiente calidad. Dada la dependencia entre las corrientes de polarización y la temperatura, la deriva depende también de la temperatura.

— Aislamiento (feedthrough). Es el porcentaje del cambio de la tensión de entrada que aparece en la salida (en retención). Es debido principalmente al acoplamiento capacitivo a través del interruptor y depende de la amplitud y de la frecuencia de la entrada. En sistemas multiplexados, si mientras el S&H retiene la muestra correspondiente a un canal, su entrada «sigue» al canal siguiente, el error por falta de aislamiento puede ser grande si las amplitudes de las señales de cada canal son muy dispares.

— Ruido del amplificador de salida. Es la tensión de ruido del amplificador final, que implica una incertidumbre en el valor de la tensión de salida.

3. En la transición de retención a muestreo:

En esta fase el condensador C_H se carga a la tensión de entrada, con un transitorio para el establecimiento final, que depende de la amplitud y forma concreta de la señal de entrada. Las especificaciones suelen darse para un cambio en escalón de amplitud igual al fondo de escala.

— Tiempo de adquisición (acquisition time) (t_{ac}). Es el tiempo durante el que el S&H debe permanecer en el estado de muestreo, necesario para que la salida alcance su valor final, dentro de una cierta banda de error, e incluye el retardo en la conmutación, el intervalo de subida (slewing interval) y el tiempo de establecimiento en la adquisición (settling time). El tiempo de adquisición aumenta al hacerlo la capacidad del condensador de almacenamiento y, junto con el tiempo de conversión del CAD, determina el tiempo empleado en cada canal adquirido. Mediante una estructura con dos S&H («ping-pong»), se puede casi eliminar su tiempo de adquisición (figura 5.27): mientras un canal está en fase de retención y

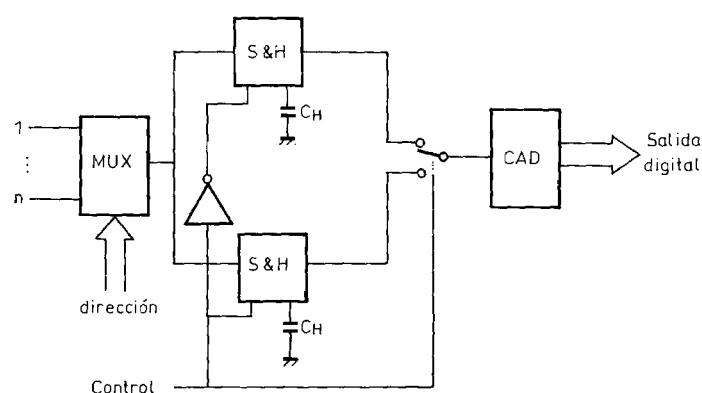


Figura 5.27 Estructura con dos S&H para eliminar su tiempo de adquisición a efectos prácticos: mientras el CAD convierte la señal de uno, el otro toma la muestra del canal siguiente.

el CAD convierte su salida, el multiplexor de entrada se dirige al canal siguiente y el otro S&H se pone en la fase de muestreo.

Si la señal muestreada es senoidal, el transitorio al cargar el condensador es distinto al producido por una entrada en escalón. El tiempo que hay que esperar antes de pasar al estado de retención es entonces también distinto. Si dichos tiempos se debieran sólo a fenómenos lineales, su relación sería fácil de obtener. En la práctica no sucede así, pero aun en este caso es interesante deducir dicha relación.

En el apartado 5.1.1.1 se ha obtenido que al cargar un condensador C a través de un interruptor con resistencia R , a partir de una tensión senoidal $v_i(t) = A \cos(\omega t)$ procedente de una fuente de tensión con resistencia de salida despreciable, la tensión en bornes del condensador es

$$v_o(t) = \left[v_c(0) - \frac{A}{1 + \omega^2 \tau^2} \right] \exp(-t/\tau) + \frac{A}{(1 + \omega^2 \tau^2)^{1/2}} \cos(\omega t - \theta) \quad (5.8)$$

donde $\tau = RC$ y $\theta = \arctan(\omega\tau)$. Si además suponemos que el condensador inicialmente estaba descargado, entonces $v_c(t_0) = 0$.

Si el tiempo de adquisición mínimo se decide según el criterio de obtener un error relativo ϵ para la respuesta a un escalón, ecuación (5.5a), y dicho error debe ser inferior al error máximo de cuantificación con n bits, ecuación (5.5c), tendremos

$$t_{ac} = -\tau \ln \epsilon = 0,7 \tau (n + 1) \quad (5.34)$$

El error relativo que se comete al tomar la muestra al cabo de t_{ac} será [ecuación (5.9)]

$$\begin{aligned} \epsilon &= \frac{v_o(t) - v_i(t)}{v_i(t)} = \\ &= \frac{-\frac{1}{1 + \omega^2 \tau^2} \exp(-t_{ac}/\tau) + \frac{1}{(1 + \omega^2 \tau^2)^{1/2}} \cos(\omega t_{ac} - \theta)}{\cos \omega t_{ac}} - 1 \quad (5.35) \end{aligned}$$

y, por lo tanto, depende no sólo del factor t_{ac}/τ como sucede para una entrada en escalón, sino también de $\omega\tau$. Obsérvese que como valor «exacto» para la señal se toma $\cos \omega t_{ac}$ en vez de $\cos \omega t$, que es el que en principio interesa. Esto se debe a que, dado que conocemos t_{ac} , podemos calcular fácilmente el valor de la señal en otro instante t cualquiera, si sabemos que es senoidal. Si la señal tuviera forma desconocida, bastaría asignar el valor de la muestra obtenida, no al instante nT , sino a $nT + t_{ac}$.

Ejemplo. Supongamos un S&H cuya respuesta venga determinada por $R_{ON} = 200 \Omega$ y $C_H = 500 \text{ pF}$, en un SAS con 12 bits de resolución. Determinar el error relativo que se comete al muestrear el valor de pico de una señal senoidal de 100 kHz si el tiempo que se

espera antes de tomar la muestra (tiempo de adquisición) se decide de acuerdo con la respuesta a una entrada en escalón.

Para este S&H, $\tau = 200 \times 500 \times 10^{-12} = 100$ ns. Según (5.34), el tiempo que esperaríamos es

$$t_{ac} = 0,7\tau(n+1) = 0,7 \times 100 \times 13 \text{ ns} = 910 \text{ ns}$$

Para una entrada de 100 kHz, $\omega\tau = 2\pi \times 10^5 \times 100 \times 10^{-9} = 0,063$ y $\theta = \arctan \omega\tau = 3,6^\circ$. Los factores de error en (5.35) son entonces,

$$\begin{aligned} \frac{-1}{1 + \omega^2\tau^2} \exp(-t_{ac}/\tau) &= \frac{-1,12 \times 10^{-4}}{1 + 0,004} = -1,1 \times 10^{-4} \\ \frac{1}{(1 + \omega^2\tau^2)^{1/2}} \cos(\omega t_{ac} - \theta) &= \frac{\cos(32,76^\circ - 3,6^\circ)}{1,00198} = 0,873 \end{aligned}$$

El error relativo es, pues,

$$\varepsilon = \frac{-1,1 \times 10^{-4} + 0,873}{0,841} - 1 = 1,0379 - 1 = 3,79 \%$$

Esto significa que, aun sabiendo que la muestra obtenida no corresponde al valor máximo ($\alpha = 0^\circ$) sino a $\alpha = 32,76^\circ$, el desfase θ introducido lleva a un error del 3,79 %, que es mucho mayor que la resolución de un CAD de 12 bits. El error debido al término transitorio (exponencial decreciente) apenas es significativo porque hemos esperado 9,1 constantes de tiempo antes de tomar la muestra.

Para tener un tiempo de adquisición pequeño, τ debe ser pequeña. Una forma de lograrlo es mediante un valor pequeño para C_H . Sin embargo, ello aumenta el error debido a la deriva. Hay que adoptar, pues, un compromiso entre estos dos objetivos: tiempo de adquisición rápido frente a deriva pequeña.

Ejemplo. Un determinado S&H tiene un interruptor con $R_{ON} = 200 \Omega$ y una deriva de 30 mV/s cuando $C_H = 1$ nF. Se desea aplicarlo al muestreo síncrono de una senoide de 10 kHz en el instante en que $\alpha = \pi/2$, de manera que el error cometido sea inferior a la mitad del error de cuantificación máximo de un CAD de 12 bits y fondo de escala de entrada 1 V, cuyo tiempo de conversión es de 25 μ s.

El error absoluto aceptable es

$$e = \frac{q/2}{2} = \frac{1 \text{ V}/2^{12}}{4} = \frac{1 \text{ V}}{2^{14}}$$

Para que en la adquisición no tengamos un error excesivo, el «ángulo» θ en que se tome la muestra debe cumplir,

$$\begin{aligned}
 \sin \pi/2 - \sin (\pi/2 + \theta) &< e \\
 1 - \cos \theta &< e \\
 \cos \theta > 1 - e &= 16.383/16.384 \\
 \theta &< 0,011 \text{ rad} \\
 \theta = 2\pi f t_{ac} &= 0,011 \text{ rad} \\
 t_{ac} < 0,011/2\pi \times 10^4 &= 176 \text{ ns}
 \end{aligned}$$

La relación entre el tiempo de adquisición y la constante de tiempo τ es, en el caso presente,

$$\begin{aligned}
 t_{ac} &= 0,7\tau(n+2) \\
 \tau &= 176 \text{ ns}/98 = 18 \text{ ns}
 \end{aligned}$$

Por lo tanto,

$$C_H \leq \frac{18 \text{ ns}}{200 \Omega} = 90 \text{ pF}$$

Para la deriva tendremos, ecuación (5.33),

$$\begin{aligned}
 \frac{dV}{dt} &= \frac{i}{C_H} = 30 \text{ mV/s} = \frac{i}{90 \text{ pF}} \\
 i &= 2,7 \text{ pA}
 \end{aligned}$$

El objetivo es que el cambio de tensión debido a la deriva cumpla

$$\begin{aligned}
 \Delta V &= \frac{i}{C_H} t_c \leq e = 1/2^{14} \text{ V} \\
 C_H &\geq \frac{(2,7 \text{ pA})(12 \mu\text{s})}{2^{-14} \text{ V}} = 0,53 \text{ pF}
 \end{aligned}$$

El problema tiene solución, y se podría tomar $C_H = 82 \text{ pF}$.

4. En la transición de muestreo a retención:

En esta fase se abre el interruptor de paso al condensador, aunque no de forma instantánea, ni siempre con el mismo retardo. Por lo tanto, aunque una vez transcurrido el tiempo de adquisición decidamos retener la muestra, el valor retenido realmente será otro.

— Tiempo de apertura (aperture time) (t_{ap}). Es el tiempo necesario para que el interruptor pase del estado de muestreo al de retención. Se mide desde el nivel 50 % de la señal de control de muestreo a retención, hasta el instante en que la salida deja de seguir a la entrada. Este tiempo, junto con la velocidad de cambio de la señal de entrada, es el que determina en principio la incertidumbre en la ampli-

tud de la señal muestreada. t_{ap} es a veces distinto según que la señal de entrada sea un escalón positivo o negativo.

Ejemplo. Determinar la incertidumbre, en bits, en la amplitud de una señal de pendiente máxima $1 \text{ V}/\mu\text{s}$, cuando se muestrea con un amplificador S&H que tiene un tiempo de apertura de 30 ns.

$$\Delta V = \frac{1 \text{ V}}{1 \mu\text{s}} \cdot 30 \text{ ns} = 30 \text{ mV}$$

Para determinar el error relativo hay que conocer el margen de entrada M del convertidor. Si suponemos $M = 10 \text{ V}$, tendremos $\varepsilon = 0,3\%$, que equivale aproximadamente a 1 bit sobre 8.

Ahora bien, la existencia de una constante de tiempo τ hace que la tensión en bornes del condensador de retención esté retrasada un tiempo t_{ad} respecto a la tensión aplicada a la entrada del S&H. Para el caso en que la señal de entrada fuera una rampa (tensión creciente linealmente con el tiempo), $t_{ad} = \tau$. Este efecto es de sentido contrario al tiempo de apertura. La situación se puede modelar con el esquema de la figura 5.28 [6]. Suponemos que t_{ap} se debe, por una parte, al retraso digital (entre la orden y el inicio del cambio de R_{ON}) (t_{dd}) y, por otra, a la evolución gradual del interruptor desde conducción a corte (t_{aa}). Suponemos también que el valor de la tensión de salida es la media de la tensión presente durante la apertura del interruptor. Podemos definir entonces un tiempo de apertura efectivo (effective aperture delay time),

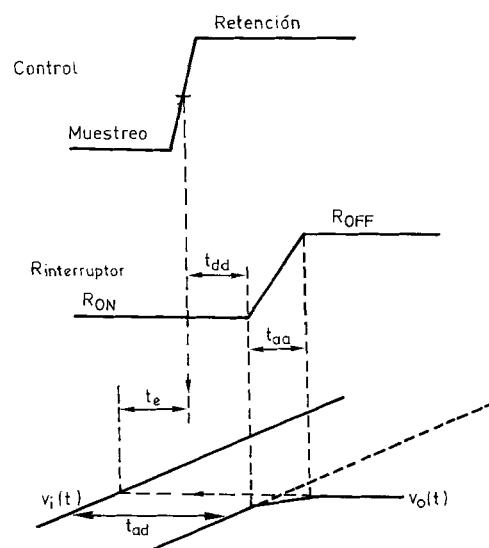


Figura 5.28 Retardos en la apertura de un S&H.

$$t_e = t_{dd} + t_{aa}/2 - t_{ad} \quad (5.36)$$

que puede ser positivo o negativo.

— Incertidumbre en el tiempo de apertura (aperture time jitter, aperture time uncertainty) (Δt_a). Es el margen de variación del tiempo de apertura. Si la señal de control para pasar a retención la adelantamos en previsión de la existencia del tiempo de apertura, el único error de tiempo que queda es esta incertidumbre, que determina, pues, el límite último de la máxima frecuencia de muestreo.

— Error de transferencia de carga (charge transfer). Es la carga transferida a través de capacidades parásitas al condensador de retención cuando se conmuta al estado de retención. Provoca un error de tensión $\Delta V = \Delta Q/C_H$, que se puede cancelar en parte aplicando una señal adecuada al condensador en el momento de la conmutación al estado de retención, o mediante otras estrategias. El empleo de un condensador grande reduce este error, pero aumenta el tiempo de adquisición. Otros términos similares, pero cuya definición cambia de unos a otros fabricantes, son: pedestal, charge step, charge offset, sample-to-hold offset. Su objetivo es describir el cambio de nivel entre el último valor durante el muestreo y el valor adquirido al retener la muestra.

— Transitorio en la conmutación (sample-to-hold transient). Es la amplitud del transitorio que aparece en la salida en el instante en que la señal de control pasa de muestreo a retención. Se especifica también su duración, o tiempo de extinción dentro de una banda de amplitudes (tiempo de establecimiento en la retención, $t_{S,H}$). Se distingue del error de transferencia de carga en que éste permanece constante, y en cambio el transitorio desaparece a la larga. El tiempo de extinción se suma al tiempo de adquisición para determinar la frecuencia máxima de muestreo posible para el S&H,

$$f_{s,\max} = \frac{1}{(t_{ac} + t_{S,H})} \quad (5.37a)$$

Si se considera además el tiempo de conversión del CAD, t_c , la frecuencia máxima de muestreo posible en el sistema será

$$f_{s,\max} = \frac{1}{(t_{ac} + t_{S,H} + t_c)} \quad (5.37b)$$

Esta frecuencia se puede aumentar mediante alguna de las técnicas de reducción del tiempo de adquisición.

5.3.2.2 Parámetros comunes como subsistema. Los parámetros de un amplificador S&H comunes con los de otros subsistemas, pueden considerarse también como parámetros en modo «muestreo», por cuanto cabe pensar en que podría permanecer indefinidamente en dicho estado, comportándose entonces como un simple amplificador. Se refieren a su entrada y salida analógica, a su entrada digital, y a sus características de transferencia.

Los principales parámetros de la entrada analógica son: su margen, la resistencia de entrada, la tensión de desequilibrio (throughput offset), la deriva total (throughput drift) y la corriente de polarización. La tensión de desequilibrio se puede ajustar con medios externos, poniendo la entrada a masa y comutando sucesivamente de S a H y al revés; el ajuste se hace durante la fase de retención, pues de esta forma se ajusta tanto el error del amplificador como el error de carga. La salida analógica viene caracterizada por su margen, corriente y resistencia. La entrada digital se caracteriza por los niveles de tensión necesarios para tener un «1» y un «0», y por la corriente de entrada en la transición.

— *Características de transferencia.* La no linealidad «total» (throughput nonlinearity) es la suma del error de carga y la no linealidad de la ganancia, que no se puede corregir mediante los ajustes de cero y de ganancia.

La no linealidad dinámica (dynamic nonlinearity) es el error total entre entrada y salida, que no se puede ajustar. Incluye el error de carga, la no linealidad de la ganancia, la deriva (droop), los transitorios térmicos y el aislamiento (o transparencia). Es decir, todos los errores que no se pueden ajustar a cero cuando hay un cambio de entrada, después de un cierto periodo de adquisición y un periodo de retención. Por ejemplo: 10 V, 5 μ s, 1 ms.

La velocidad de respuesta (slew rate), el ancho de banda para señales grandes, el ruido y el PSRR (Power Supply Rejection Ratio), se definen de forma análoga a los AO. En la tabla 5.6 se dan algunas especificaciones de tres modelos de amplificador S&H, cada uno destinado a una gama de aplicaciones distinta.

Tabla 5.6 Algunas especificaciones de los amplificadores S&H, modelos LF398 (National Semiconductor), SHC-85 y SHC-601BH (Burr-Brown Corp.).

Parámetro	LF398A	SHC-85	SHC-601BH
— En muestreo:			
Error de cero	2 mV	2 mV	2 mV
Error de ganancia	0,004 %	0,01 % de 20 V	Según R_{carga}
Deriva de ganancia	—	2×10^{-6} de 20 V/ $^{\circ}$ C	28×10^{-6} / $^{\circ}$ C
— En retención ($C_H = 1$ nF):			
Deriva	30 mV/s	125 mV/s	20 V/s
Aislamiento a 1 kHz	70 dB	86 dB	77 dB a 10 MHz
— En la transición $H \rightarrow S$:			
Tiempo de adquisición al 0,1 %, 10 V	4 μ s		12 ns (2,5 V)
al 0,01 %, 10 V		4,5 μ s	
— En la transición $S \rightarrow H$:			
Tiempo de apertura	50 ns	30 ns	4 ns
Incertidumbre en t_a	—	—	0,9 ps (rms)
Error de carga	1 mV (10nF)	2mV (1 nF)	5 mV
Transitorio extinción a 1 mV	—	50 m V 0,5 μ s	7 mV 9 ns

5.3.3 Circuitos para amplificadores S&H

El circuito de la figura 5.25 tiene limitada su exactitud y velocidad por las prestaciones del interruptor y de los AO. Al haber dos AO en cascada, sus errores se suman. La elección del condensador está sujeta también a un compromiso entre exactitud y velocidad: si es grande, aumenta la exactitud (influyen menos las fugas y la inyección de carga), pero para que se cargue rápidamente al valor final interesa que sea pequeño.

El circuito de la figura 5.29a permite aumentar la exactitud sin perder velocidad. Los dos interruptores se accionan en contrafase: durante el muestreo se cierra I1 y se compara v_o con v_i en A1, de modo que se va cargando C para reducir la diferencia entre las dos; en la fase de retención, v_o se aísla de la entrada a través de R , e I2 se cierra para estabilizar A1. El interruptor I2 puede consistir simplemente en dos diodos en oposición-paralelo. El LF398A tiene una estructura de este tipo.

Un inconveniente del circuito anterior, y del de la figura 5.25, es que el interruptor de muestreo opera a la tensión de entrada y esto aumenta las fugas y el tiempo de conmutación. A la vez, el AO tiene un error grande debido a la tensión de modo común. La dependencia de R_{ON} con la amplitud de la tensión, que lleva a no linealidades, y la limitación de la máxima tensión aplicada, junto con otros factores, hacen conveniente una solución donde el interruptor trabaje a tensión de masa virtual, tal como se indica en la figura 5.29b. Si se supone $R \gg R_{ON}$, y que cuando se toma una muestra la entrada equivale a un escalón de tensión V_i , la salida será

$$v_o(t) = -V_i(1 - e^{-t/\tau}) \quad (5.38a)$$

donde $\tau = RC_{II}$. Si el tiempo de muestreo es mucho mayor que RC_H , tendremos

$$v_o(t) \approx -V_i \quad (5.38b)$$

Durante la fase de retención, $v_o(t) \approx -V_i$ (suponiendo nulas la corriente de entrada del AO y las fugas de I), pero $v_i(t)$ va cambiando. Cuando se toma la si-

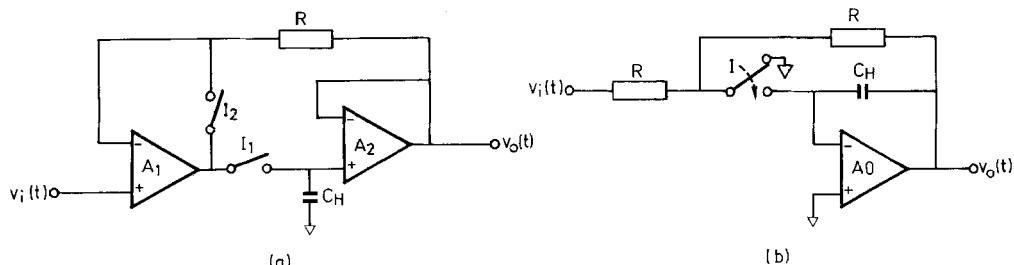


Figura 5.29 Diversas estructuras de amplificadores S&H. (a) Con realimentación total para reducir errores en la fase de seguimiento. (b) Con condensador en el lazo de realimentación para que el interruptor tenga un extremo a masa virtual.

iguiente muestra, la entrada es un escalón de amplitud V_i , de modo que C_H se descarga con una corriente $i(t)$, tal que

$$v_o(t) = -\frac{1}{C_H} \int i(t) dt - V_i \quad (5.39a)$$

$$i(t) = -\frac{v_o}{R} - \frac{V_i}{R} \quad (5.39b)$$

De aquí resulta

$$v_o(t) = -V_i + (V_i - V_i)(1 - e^{-t/\tau}) \quad (5.40)$$

Dado que suponemos que el tiempo de muestreo es mucho mayor que τ , tendremos $v_o(t) = V_i$, es decir, se adquiere el valor de la nueva muestra.

Al circuito de la figura 5.29b se le puede añadir un separador de entrada, si es necesario porque la impedancia de fuente de la señal no es suficientemente pequeña. El sistema puede hacerse más rápido, sin tener que reducir C_H , a base de disponer un interruptor con ganancia de corriente. Si dicha ganacia es α , la constante de tiempo queda reducida a RC_H/α . El AO debe ser entonces capaz de dar toda la corriente necesaria, porque el interruptor está dentro de su lazo de realimentación.

Cuando las señales a muestrear son de frecuencia superior a 10 MHz, los interruptores a base de FET tienen errores excesivos. Se prefieren entonces los basados en puentes de diodos (rápidos), tal como se ilustra de forma simplificada en la figura 5.30. Cuando se aplican las dos tensiones de control, $+V_c$ y $-V_c$, los cuatro

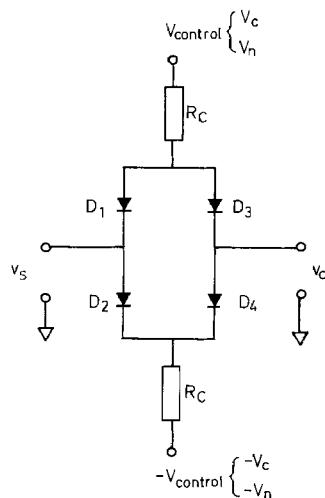


Figura 5.30 Muestreador basado en un puente de diodos.

diodos conducen, y la señal queda conectada a la carga, en este caso el condensador de retención, a través de dos pares de diodos en serie. Los diodos por una parte, y las tensiones de control, por otra, deben estar perfectamente apareados para que la tensión de salida no esté decalada. La corriente en cada diodo tiene dos componentes: una debida a la tensión de control, $V_c/2R_c$, en sentido directo en cada uno, y otra debida a la señal de entrada, en sentido directo en D2 y D3, y en sentido inverso en D1 y D4, si v_s es positiva. La mayor corriente inversa circula por D1, y V_c debe calcularse de modo que este diodo no llegue a cortarse mientras se toma la muestra.

5.4 EJERCICIOS Y PROBLEMAS

1. Calcular el aislamiento que se obtiene con el circuito de la figura 5.3c a 100 kHz, cuando se emplean interruptores que tienen $R_{ON} = 100 \Omega$, $C_s = 3 \text{ pF}$, $C_D = 7 \text{ pF}$, $C_{DS} = 1 \text{ pF}$, y la carga es $100 \text{ k}\Omega||10 \text{ pF}$.
2. Deducir la expresión para el CMRR de un multiplexor diferencial en función de la constante de tiempo de cada rama, cuando la impedancia de entrada de modo común de la etapa siguiente es capacitiva (figura 5.9) (ecuación equivalente a la 5.18b). ¿Cuál es, en el peor caso, el CMRR a 1 MHz cuando $R_{ON} = 220 \Omega \pm 6\%$ y $C = 20 \text{ pF} \pm 5 \text{ pF}$?
3. Considerese un sistema de medida de humedad de 64 canales donde cada uno de ellos está constituido por un sensor capacitivo en un puente, seguido de un amplificador, tal como se estudió en el problema 4 del capítulo 3. La tensión de fondo de escala del amplificador es de 10 V. El sistema se puede configurar de distintas formas, tal como se muestra en la figura P5.1. El multiplexor es el DG506AC y el amplificador de muestreo y retención (S&H) es el LF398A.
 - a) En el caso de la figura P5.1a, la señal de cada canal se rectifica, se filtra paso bajo y luego se multiplexa. Suponiendo que la humedad a medir varía lentamente, calcular el error total (máximo) a 25 °C debido al multiplexor cuando se mide la tensión de un canal cualquiera, y expresarlo como porcentaje de la tensión de fondo de escala de entrada.
 - b) Una alternativa para simplificar el circuito sería emplear un solo rectificador y filtro, dispuestos tras el multiplexor, que entonces debería commutar señales de 100 kHz (figura P5.1b). Si el rectificador tiene una impedancia de entrada de $1 \text{ M}\Omega||10 \text{ pF}$, ¿cuál es el error, expresado como porcentaje del fondo de escala de entrada, debido a la diafonía estática en el multiplexor, en el peor caso?
 - c) Otra posible simplificación sería prescindir del rectificador y muestrear directa y síncronamente el valor de pico de la señal de 100 kHz (figura P5.1c). ¿Cuántos bits debería tener el convertidor para que su error de cuantificación máximo fuera inferior al 0,1 % del fondo de escala?
 - d) Si se desea que el error debido al tiempo de apertura del S&H sea inferior al error de cuantificación máximo, ¿se puede aplicar el LF398A en el caso de la figura P5.1c?

Especificaciones del DG506AC: (a 25 °C y 10 V de entrada)

$$\begin{aligned} R_{ON} &= 450 \Omega \\ I_{D(OFF)} &= 20 \text{ nA} \\ I_{D(ON)} &= 20 \text{ nA} \\ C_{DOFF} &= 45 \text{ pF} \\ \text{Aislamiento a } 500 \text{ kHz} &= 68 \text{ dB, para carga de } 1 \text{ k}\Omega||15 \text{ pF} \end{aligned}$$

Especificaciones del LF398A:

$$\begin{aligned} \text{Impedancia de entrada} &= 10^{10} \Omega \\ \text{Tiempo de apertura} &= 25 \text{ ns} \end{aligned}$$

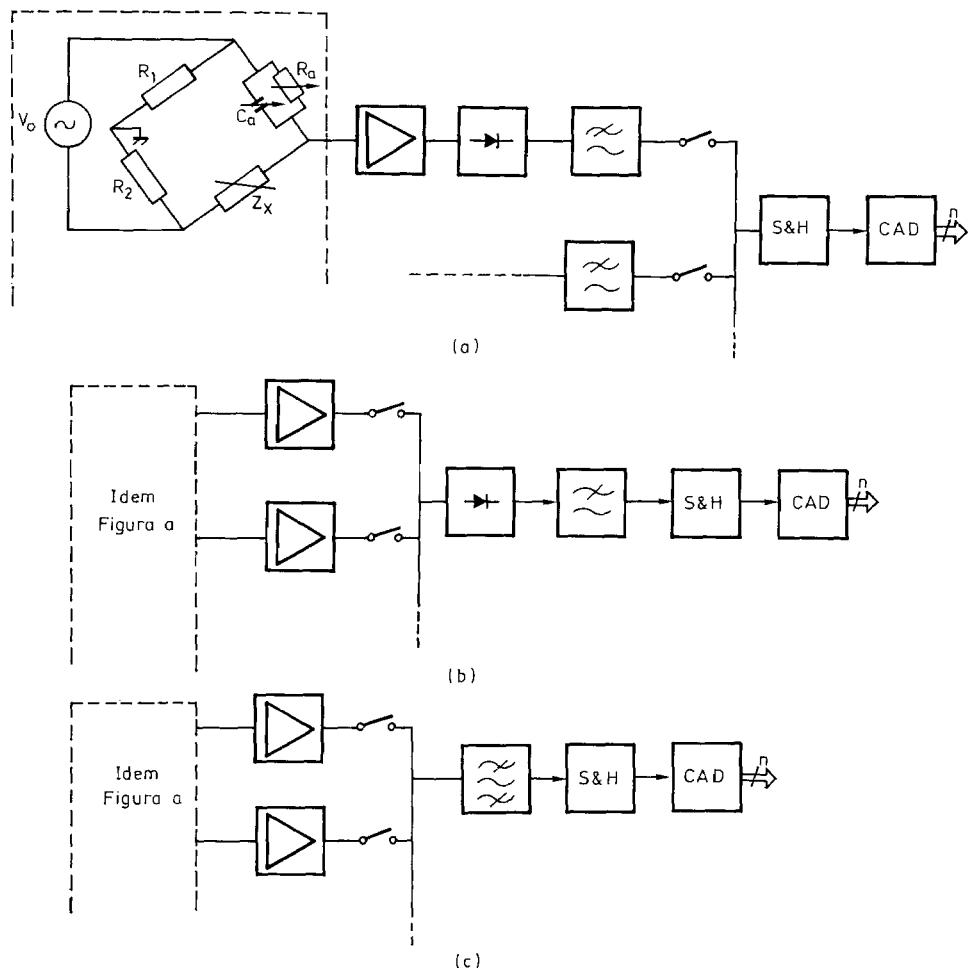


Figura P5.1

4. Un técnico con poca experiencia en electrónica pretende resolver un problema de interferencia (resistiva) de red mediante un filtro de paso bajo a la entrada de un multiplexor constituido por la conexión en paralelo de cuatro unidades de ocho canales cada una. Al multiplexor le siguen un AI y un CAD de 12 bits, que incluye un amplificador de muestreo y retención (figura P5.2a). Las señales de entrada son de muy baja frecuencia y tienen una impedancia de salida menor de $10\ \Omega$. Se pide:

- Diseñar un filtro de paso bajo RC de primer orden que permita tener una atenuación de 40 dB a 50 Hz.
- Supóngase que finalmente pone en cada canal un filtro de primer orden con frecuencia de corte 1 Hz, basado en un condensador de $1\ \mu F$. Dado que después de este filtro hay una conmutación en una red que incluye una cierta capacidad, cabe preguntarse por el tiempo de estabilización de la señal a muestrear. Si cada unidad multiplexora tiene $C_{DOFF} = 50\ pF$, cada canal $R_{ON} = 200\ \Omega$, y el AI tiene una impedancia de entrada de $1\ G\Omega||7\ pF$, ¿cuánto tiempo deberá esperar antes de tomar la lectura para que el error cometido sea inferior al error de cuantificación del CAD?

250 *La etapa frontal en la adquisición de señales*

c) El técnico observa luego que ni aún esperando más tiempo del obtenido en el apartado b llega a obtener los resultados previstos en la amplitud de la señal. Cae entonces en la cuenta de que quizás pueda tener un error por efecto de carga, debido a la desadaptación de impedancias. ¿Cuánto vale dicho error?

d) Para reducir el error por efecto de carga, decide poner un seguidor en cada canal (figura P5.2b). ¿Cuál debe ser la impedancia de entrada de dicho seguidor para que el error por carga sea al menos 10 veces menor que el error de cuantificación?

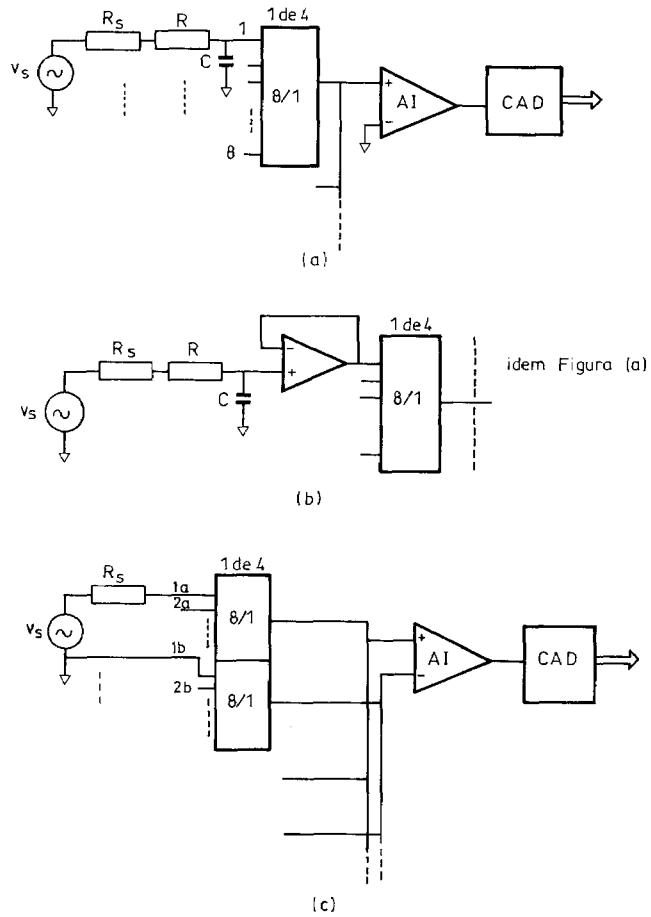


Figura P5.2

e) Cuando calcula el presupuesto de la nueva solución, se da cuenta de que excede del límite que tiene autorizado, por lo que presenta esta solución a su supervisor. Éste le sugiere que considere la solución de la figura P5.2c, donde cada una de las cuatro unidades multiplexoras es ahora diferencial y el AI es un modelo mejor que el de la figura P5.2a. Si la diferencia máxima entre R_{ON} de los dos canales de un par diferencial es de $\pm 5\%$ del valor medio (200Ω), y para cada grupo de interruptores dentro de una unidad diferencial se tiene $C_{DOFF} = 50 \text{ pF}$, con una diferencia máxima de $\pm 3 \text{ pF}$ entre grupos, ¿cuál es el valor mínimo del CMRR que podrá obtener a 50 Hz debido al conjunto fuente-multiplexor si el nuevo AI tiene una impedancia de entrada en modo común $1 \text{ T}\Omega||2 \text{ pF}$?

5. Se dispone de un sistema de adquisición de señales con la estructura que se muestra en la figura P5.3. Hay ocho canales que son diferenciales por estar puesta a tierra la fuente de alimentación, que es de 20 V (continua) y común a los ocho puentes de sensores. En cada puente hay cuatro sensores resistentivos que tienen la misma resistencia nominal, $R_0 = 120 \Omega$, y que varían de la forma indicada. La variación de x es entre 0 y 1 %, con frecuencia máxima de 0,1 Hz. Entre la masa de la fuente de alimentación y la de los circuitos integrados del sistema, incluido el AI, hay una interferencia de 50 Hz que tiene a lo sumo unos 10 V de pico a pico.

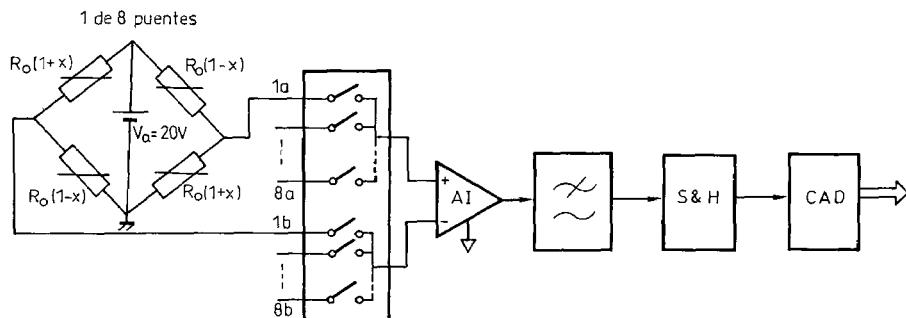


Figura P5.3

El error total se desea mantener inferior al 0,1% del fondo de escala de entrada. Como primera aproximación se pretende que el error en cada una de las cinco etapas, cuando se consideran sus principales fuentes de error, sea inferior al 0,01%, para que de esta forma quede margen suficiente para otros posibles errores no considerados.

a) Si el margen de entrada del CAD es de 0 a 10 V, ¿cuál debe ser la ganancia del AI? Si se desea que el máximo error de cuantificación sea inferior al 0,01% del margen de entrada del CAD, ¿cuál debe ser su resolución (en bits)?

b) El multiplexor tiene una resistencia media de 1.500Ω en cada canal cerrado (hay una resistencia serie de protección), y un desequilibrio máximo del $\pm 5\%$ entre la resistencia individual de cada canal. Si se desea que el desequilibrio en la parte frontal no reduzca el CMRR por debajo de 80 dB, ¿cuál es el valor mínimo de la impedancia de entrada en modo común en continua? Si se desea mantener el valor $CMRR = 80$ dB a la frecuencia de red, ¿cuál es el valor máximo aproximado que puede tener la capacidad parásita a masa desde cada entrada del AI? Si el AI tiene una resistencia de entrada en modo común de $10 G\Omega$ y su CMRR se supone infinito, ¿cuál es el error debido a la tensión de modo común producida por la alimentación del puente?

c) Para el AI, el fabricante especifica una corriente de polarización de $\pm 30 \text{ nA}$, y una corriente de offset también de $\pm 30 \text{ nA}$; para el multiplexor la corriente de fugas de salida total es de 200 nA cuando todos los canales están abiertos y de 200 nA cuando hay un canal cerrado y el resto están abiertos; la máxima diferencia entre las corrientes de fugas del par que constituye un canal diferencial (abierto o cerrado), es de $\pm 50 \text{ nA}$. Calcular el error absoluto que producen dichas corrientes y expresarlo de forma porcentual respecto a la tensión de fondo de escala de entrada al multiplexor.

d) El filtro de paso bajo es de tipo Butterworth. Determinar su orden y frecuencia de corte para obtener una atenuación de 40 dB a 50 Hz, sin que el error en amplitud a 0,1 Hz exceda del 0,01%.

e) Para el S&H, cuando el condensador de retención es de 100 pF el fabricante especifica un error de transferencia de carga (sample-to-hold offset error) de 100 mV y una deriva (droop rate) de 250 mV/s . Si se desea reducir el error por transferencia de carga a un 0,01% del fondo de escala de la señal de entrada al S&H, ¿cuál debe ser el valor del condensador de retención? ¿Cuál debe ser entonces el tiempo máximo de conversión para que el error debido a la deriva sea también inferior al 0,01% del fondo de escala de la señal de entrada al S&H?

f) ¿Es realmente necesario el S&H en esta aplicación?

6. Un determinado sistema de medida de temperatura de ocho canales emplea ocho sondas iguales, que tienen 100Ω a 25°C , coeficiente de temperatura $0,4\text{ }^\circ\text{C}^{-1}$, y se suponen lineales; cada sonda está dispuesta en un puente de resistencias de 100Ω , y todos los puentes se alimentan con una fuente de tensión alterna de 20 V cuya frecuencia se puede elegir. Un terminal de salida del puente está puesto a masa. La estructura del sistema propuesto es la que se muestra en la figura P5.4. El margen de temperaturas a medir y el ancho de banda de la información son los mismos para cada sonda, y son, respectivamente, de 20°C a 30°C , y 1 Hz . Las interferencias de 50 Hz presentes son muy fuertes, y por ello se precede el amplificador de un filtro de paso alto. El convertidor A/D es suficientemente rápido como para muestrear directamente la portadora sin necesidad de demodulación previa. Se pide:

- a) Determinar la resolución del convertidor para que su error de cuantificación para una entrada de tensión continua sea inferior a un 0,01 % de su margen de entrada.

b) Si cada sonda tiene una respuesta dinámica de primer orden con $\tau = 1$ s, ¿cuánto tiempo hay que esperar antes de tomar una lectura después de un cambio súbito, asimilable a un escalón, para que el error cometido sea inferior al propio de cuantificación de un convertidor de 10 bits?

c) ¿Cuál debe ser la ganancia del amplificador para que el margen de tensiones de salida correspondientes al margen de temperaturas de 20 a 30 °C sea aproximadamente de - 5 V a + 5 V

d) Supóngase que para el amplificador se elige una configuración no inversora basada en un AO con ganancia 100, y que se emplean resistencias con tolerancia del 1 %. ¿Cuál es el error relativo en la ganancia, en el peor caso, debido a esta tolerancia?

e) Si el AO empleado tiene una ganancia en continua de 10^6 , su frecuencia de ganancia unidad es 1 MHz, y tiene una respuesta determinada por un polo dominante, ¿cuál es la máxima frecuencia de alimentación del puente para que el error relativo en la ganancia (100) sea inferior al 0,1 %?

f) Supóngase que el filtro de paso alto es de tipo Butterworth con frecuencia de corte de 1 kHz. Si se desea atenuar los 50 Hz en más de 60 dB, ¿cuál debe ser el orden del filtro? ¿Es importante la falta de linealidad de su fase?

g) Diseñar el filtro de paso bajo si es de tipo Butterworth, de quinto orden, frecuencia de corte 10 kHz, y estructura VCVS.

h) Si la resistencia de cada canal del multiplexor es de 100Ω , ¿cuál debe ser la resistencia de entrada del filtro de paso alto para que el error por carga sea inferior al 0,01 %?

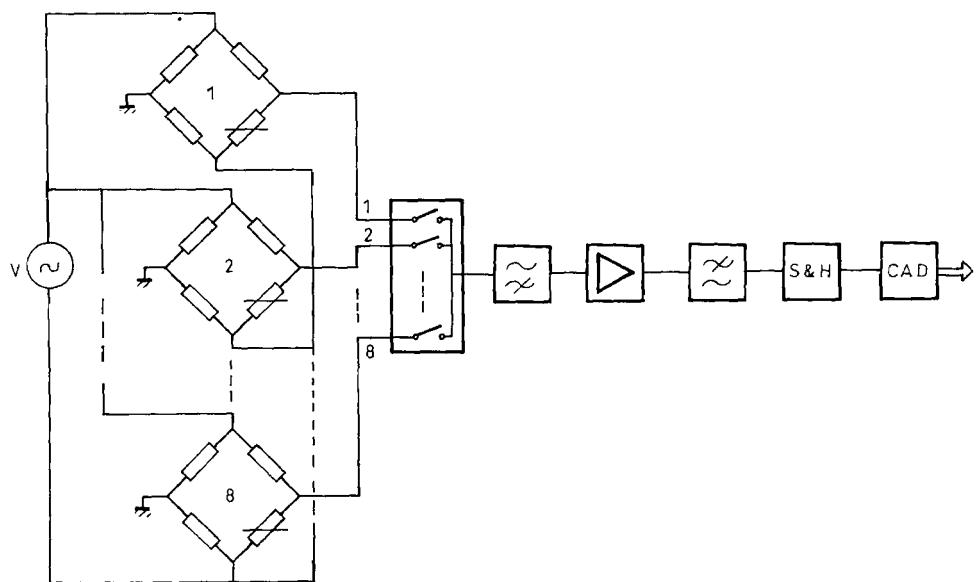


Figura P5.4

i) Si la capacidad a través de cada interruptor abierto del multiplexor es de 1 pF, ¿cuál es la tensión de error aproximada en el canal cerrado, cuando el puente se alimenta a 3 kHz?

j) ¿Cuál debe ser el tiempo de apertura máximo del amplificador S/H para que la incertidumbre en amplitud que produzca sea inferior al error de cuantificación máximo de un convertidor de 10 bits?

7. Se desea diseñar una tarjeta de adquisición para ocho señales cuyo valor de fondo de escala es de ± 10 V, procedentes de sendas fuentes cuya impedancia de salida es inferior a 10Ω . El tiempo de conversión máximo aceptable es de $100 \mu s$ por cada canal, por lo se piensa en un sistema constituido por: multiplexor, S&H y CAD. Se dispone de la tensión de alimentación doble necesaria (± 15 V), pero con fluctuaciones de hasta $\pm 1\%$ como máximo. El sistema debe funcionar en el margen de temperaturas de $+15^\circ C$ a $+55^\circ C$. Se pide:

a) Determinar la resolución que debe tener el CAD para que su error de cuantificación máximo sea inferior al 0,01 % del fondo de escala.

b) Calcular el error total, en el peor caso, debido a los parámetros de los componentes disponibles que se especifican más abajo, y expresarlo como porcentaje del fondo de escala.

Especificaciones:

Multiplexor (Todas las especificaciones son valores máximos en el margen de 0 a $70^\circ C$)

$$R_{ON} = 2 \text{ k}\Omega \quad I_{DOL}(\text{salida}) = 200 \text{ nA}$$

Sample and hold (Valores máximos a $25^\circ C$ y coeficientes de temperatura respectivos, en su caso)

$$R_m = 100 \text{ M}\Omega$$

$$I_{\text{polarización}} = 50 \text{ nA}$$

Deriva = $0,5 \text{ mV/ms}$ a $25^\circ C$; 10 mV/ms a $70^\circ C$

Ganancia = 1

Error de ganancia = $\pm 0,01\%$ de 20 V

Deriva de la ganancia = $\pm 2 \times 10^{-6}$ de $20 \text{ V}/^\circ C$

Offset = $\pm 2 \text{ mV}$

Deriva del offset = $\pm 25 \mu\text{V}/^\circ C$

PSRR = $100 \mu\text{V/V}$

8. Calcular la frecuencia máxima de una señal senoidal del tipo $A \cos \omega t$ muestreada sincrónicamente a una frecuencia igual a la suya cuando se desea mantener el error de adquisición por debajo del error máximo de un cuantificador de 12 bits. El S&H se dispone de forma que durante mitad del tiempo esté en muestreo y la otra mitad en retención, y se pretende conocer el valor del pico negativo (figura P5.5). (Suponer que el S&H se puede modelar como un sistema de paso bajo de primer orden con constante de tiempo $\tau = 100 \text{ ns}$.)

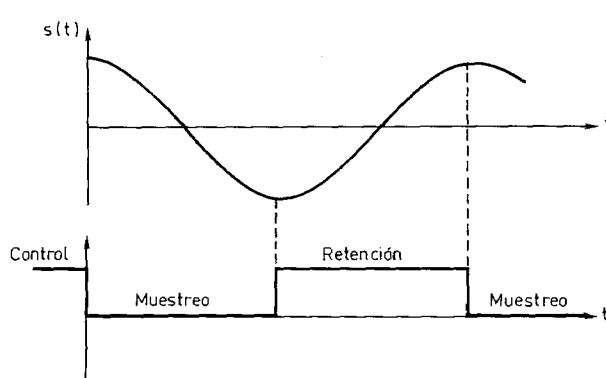


Figura P5.5

REFERENCIAS

- [1] Anónimo. «FETs as analog switches». Application Note 72-2, Siliconix, diciembre 1984.
- [2] Daniel H. Sheingold (ed.). *Analog-digital conversion handbook*, capítulo 19. Englewood Cliffs: Prentice-Hall, 1986.
- [3] Shelby D. Givens. «Understanding crosstalk in analog multiplexers». Application Note 35, Precision Monolithics.
- [4] J.O.M. Jenkins. «IC multiplexer increases analog switching speeds». Application Note 73-2, Siliconix, abril 1976.
- [5] Ramón Pallás Areny, «Interferencias electromagnéticas en subsistemas analógicos», apartado 15.11, en: *Interferencias electromagnéticas en sistemas electrónicos*. Barcelona: Marcombo, 1992.
- [6] Daniel H. Sheingold (ed.). *Analog-digital conversion handbook*, capítulo 18. Englewood Cliffs: Prentice-Hall, 1986.

Capítulo 6

Conversión analógica/digital y digital/analógica

Un convertidor analógico-digital (CAD) es un dispositivo que ofrece una salida digital a partir de una señal analógica de entrada. Realiza, pues, las funciones de cuantificación y codificación. Hay modelos que incluyen un muestreador previo (sampling converters), otros incorporan un multiplexor analógico, y aún otros incluyen los dos. Un convertidor digital-analógico (CDA) realiza el proceso inverso. Ambos dispositivos son inherentemente no lineales.

Para el usuario de SADS, el CAD y el CDA son elementos clave que determinan el límite último de precisión que puede obtener. Para el diseñador de SADS, las características de los CAD y CDA justifican la necesidad de realizar determinadas funciones entre ellos y los sensores y actuadores. En ambos casos, el interés está en la interpretación de las especificaciones y en el conocimiento de los principios de funcionamiento básicos, más que en el detalle de la estructura interna de los dispositivos.

Aunque en la secuencia lógica dentro de un SADS la conversión A/D (entrada) precede a la conversión D/A (salida), resulta que algunos tipos de CAD están basados internamente en un CDA, por lo que conviene conocer primero la estructura de éste.

6.1 TERMINOLOGÍA Y ESPECIFICACIONES

La figura 6.1a describe las dos funciones de un CAD: cuantificación y codificación. Aunque la señal de entrada proceda de un S&H, su gama de amplitudes es continua. La salida X_i de cada comparador C_i , en cambio, tiene una de dos amplitudes (X_A, X_B) según que la entrada exceda o no el umbral respectivo U_i ; los umbrales se determinan a partir de una tensión de referencia conocida con precisión y estable. El codificador responde al conjunto de tensiones binarias de entrada mediante una palabra digital $D_{n-1} \dots D_1 D_0$ en un código predeterminado.

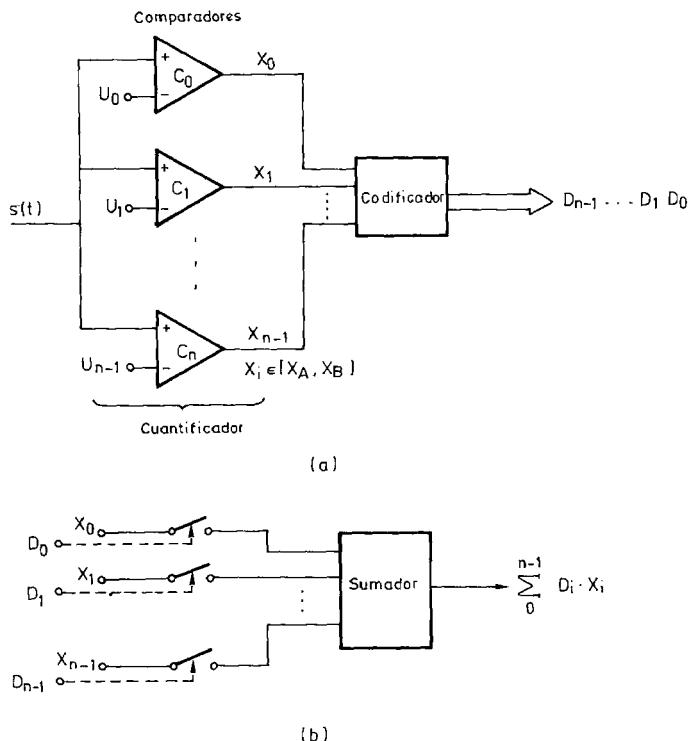


Figura 6.1 (a) Modelo de las funciones de un CAD. (b) Modelo de la función de un CDA.

Si los umbrales están equiespaciados, $U_i - U_{i-1} = U_j - U_{j-1}$, la cuantificación es uniforme («lineal»), en caso contrario es no uniforme. Los niveles de cuantificación se definen como las amplitudes equidistantes de cada par de umbrales.

La figura 6.1b describe la función de un CDA. Cada uno de los bits D_i de la palabra digital controla un interruptor para determinar si una entrada asociada X_i contribuye o no a la salida. Dado que hay un número finito de bits, la amplitud de la salida analógica tendrá sólo un número finito de niveles. Si la separación entre niveles es constante, se dice del CDA que es uniforme. Si la separación depende de la amplitud de la salida, se dice que el CDA es no uniforme. Las entradas X_i son un conjunto finito de tensiones o corrientes que guardan una relación entre sí, y que se obtienen a partir de una tensión de referencia de precisión y estable.

Las especificaciones de los CAD se pueden dividir entre las relativas a su entrada, las relativas a su salida, y las que describen la relación entrada-salida, aparte de las especificaciones generales como subsistema (consumo, alimentación, características ambientales, etc.).

— **Características de entrada.** De la entrada interesa el número de canales (normalmente uno), el tipo de señal (tensión o corriente), su margen de valores: máximo y mínimo, y su polaridad (unipolar, bipolar —con signo—). Los termina-

les de entrada suelen ser unipolares (señal entre un terminal y masa). Además de la entrada de señal, hay que considerar la posible entrada de la tensión de referencia que se emplea para la cuantificación, es decir, para determinar la amplitud del intervalo de cuantificación. En algunos modelos es interna, en otros es externa, y aun en otros se tienen las dos posibilidades. La exactitud y estabilidad de dicha tensión son factores clave en las del CAD.

Ejemplo. Características de entrada del MX7572J (Maxim)

Número de canales	1
Margen de entrada	0 – 5 V, unipolar
Tensión de referencia	– 5,25 V interna
Deriva de tensión referencia	$20 \times 10^{-6}/^{\circ}\text{C}$

— *Características de salida.* De la salida, interesa en primer lugar, el número de bits, que determina la resolución del CAD. Ésta se define como la magnitud del menor cambio que se debe producir en la entrada analógica para tener un cambio perceptible en su salida, es decir, el cambio de valor de un bit, suponiendo el convertidor ideal, es decir, sin errores. Se da como porcentaje del fondo de escala, o como el valor de una tensión para un margen de tensión de entrada determinado, o simplemente como el número de bits.

Otros datos de interés son el código de salida (binario natural, binario con complemento a dos, binario deculado, BCD, etc.), el formato (serie o paralelo), la velocidad de salida (bit rate), los niveles de tensión eléctrica de salida, disponibilidad de cerrojos (latches), etc.

Ejemplo. Características de salida del MX7572J (Maxim).

Número de bits	12
Código de salida	Binario natural
Formato	Paralelo o 2 palabras de 8 bits
Tiempo de acceso a los datos	110 ns máximo
Nivel de salida, estado bajo	0,4 V máximo
Nivel de salida, estado alto	4 V mínimo
Salida de tres estados	

— *Características de la relación entrada-salida.* De la relación entrada-salida interesan, sobre todo, los parámetros relativos a la exactitud y a la velocidad de conversión. Por tratarse de un sistema no lineal no se puede hablar de función de transferencia del CAD, como cociente entre las transformadas de Laplace de la salida y la entrada. Es mejor hablar de relación o curva (en una descripción gráfica) de transferencia. En el caso de cuantificación uniforme se considera que la curva de transferencia ideal es una recta que pase por el centro de los peldaños de la curva de transferencia teórica, que es la que determina el error de cuantificación (figura 6.2a).

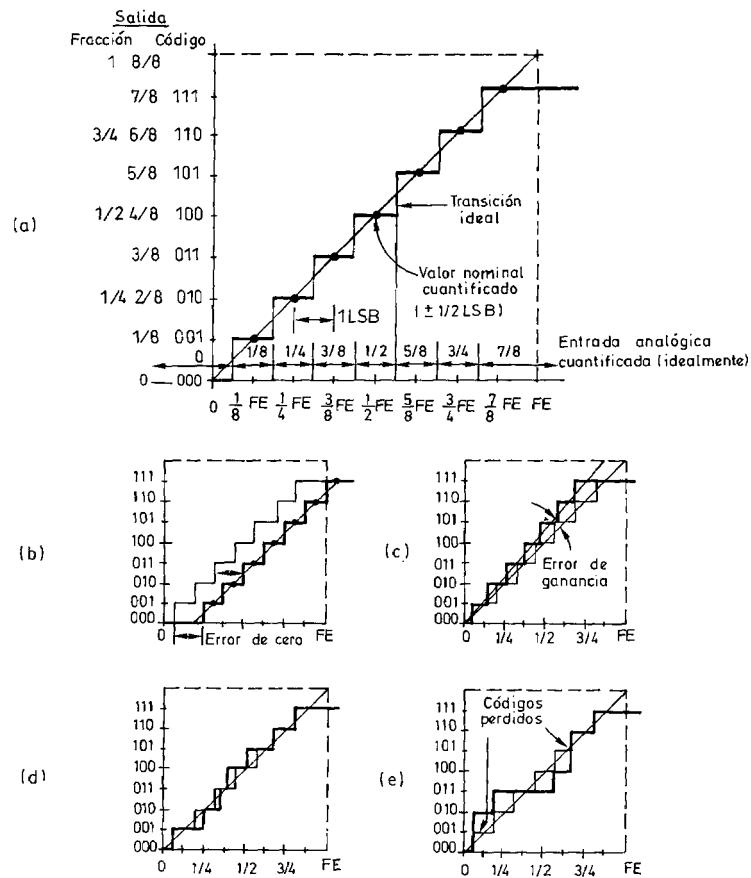


Figura 6.2 Errores en un CAD con cuantificación uniforme. (a) Curvas de transferencia teórica e ideal. (b) Error de cero. (c) Error de ganancia. (d) Error de linealidad. (e) Pérdida de códigos. (Documentación Analog Devices, Inc).

La exactitud viene especificada mediante el error total, que es el valor máximo de la suma de todos los errores, incluido el de cuantificación, y puede expresarse como error absoluto o como error relativo. El error absoluto es la diferencia entre el valor de la entrada equivalente al código de salida actual y el valor de la entrada real. Se da en unidades de tensión. El error relativo es el cociente entre el error absoluto y la tensión analógica de entrada. Se suele expresar en términos de LSB (bit menos significativo). Según su dependencia respecto a la entrada, se distinguen varios tipos de error, cuyas fuentes suelen ser también distintas [1].

- *Error de cero*

El error de cero (offset, zero offset error), figura 6.2b, es el valor (analógico) de la diferencia entre la curva de transferencia real y la ideal, en ausencia de otros

errores (salvo el de cuantificación). Su presencia implica que la primera transición no se produce exactamente en $+ 1/2$ LSB, de modo que la curva de transferencia real está desplazada horizontalmente. Se expresa en milivoltios, o como porcentaje del fondo de escala. El error total es entonces el de cuantificación más dicha tensión de desplazamiento. Algunos CAD integradores (apartado 6.3) tienen una fase de corrección de cero en la que el error de cero de entrada se ajusta a cero mediante un lazo de realimentación.

- *Error de ganancia*

El error de ganancia (slope error, gain error, scale factor error), es la diferencia entre la pendiente de la curva de transferencia real y la ideal, en ausencia de otros errores (salvo el de cuantificación). Suele expresarse en tanto por ciento para una entrada igual al fondo de escala. Su presencia conlleva una rotación de la curva de transferencia real alrededor del origen (figura 6.2c). Tanto el error de cero como el de ganancia se pueden corregir mediante calibración, a una temperatura y en un momento determinados; sus derivas se pueden corregir mediante calibración repetida en dos puntos.

- *Error de no linealidad*

El error de no linealidad es la máxima diferencia entre la curva de transferencia real y la ideal cuando los errores de cero y de ganancia son nulos (figura 6.2d). Es un error que no se puede corregir. Se expresa como porcentaje del fondo de escala, o como fracción de LSB, y suele valer $1/2$ LSB. Se denomina también linealidad «integral» porque indica el error que se tiene en una determinada palabra de salida, con independencia de las demás.

A veces el error de no linealidad no se expresa con respecto a la curva de transferencia ideal sino respecto a otras. Si se expresa con respecto a la curva de transferencia obtenida al girar o desplazar la actual de tal manera que el error de cero sea nulo, se habla de error de linealidad referido al cero. Si se expresa con respecto a la curva de transferencia obtenida al girar o desplazar la actual de tal manera que pase por los puntos extremos de la característica ideal, se habla de error de linealidad terminal.

- *Linealidad diferencial*

La linealidad diferencial o incremental es la diferencia entre cualquier intervalo de cuantificación real y su valor analógico ideal ($FE/2^n$). Si la amplitud de los intervalos de cuantificación adyacentes no es la misma, entonces la pendiente «media» de la curva de transferencia no es 1, se pueden perder códigos (cuando este error es mayor que un intervalo de cuantificación, figura 6.2e), y la curva de transferencia puede devenir no monótona (con pendiente negativa), aparte de producir un error de ganancia.

- *Velocidad de conversión*

La velocidad de conversión de un CAD (conversion rate), es el número de conversiones, repetidas, que puede hacer por unidad de tiempo, con una resolución y linealidad determinadas, y para una entrada igual al valor de fondo de escala. El tiempo de conversión (conversion time), es el tiempo que tarda el CAD en hacer una conversión, en las mismas condiciones de arriba; no coincide con el recíproco de la velocidad de conversión (hay que tener en cuenta, por ejemplo, el tiempo necesario para la puesta a cero del CAD después de cada conversión). En términos generales, cuanto mayor es la velocidad de conversión, menor es la resolución obtenida (figura 1.10).

Ejemplo. Características de transferencia del MX7572JN05 (Maxim).

Error de cero	
— A 25 °C	± 4 LSB
— De 0 a 70 °C	± 6 LSB máximo ± 1 LSB típico
Error de fondo de escala a 25 °C	± 15 LSB
— Coeficiente de temperatura (incluye derivas en la tensión de referencia)	± 40 × 10 ⁻⁶ /°C
No linealidad integral	± 1 LSB
No linealidad diferencial	± 1 LSB
Tiempo de conversión	5 µs máximo

Las especificaciones de los CDA pueden dividirse también en las relativas a la entrada, las relativas a la salida, y las propias de la transferencia. Son análogas a las de los CAD, salvo que ahora la entrada es digital y la salida es analógica, esta última muchas veces en forma de corriente, no de tensión. En consecuencia, se habla, por ejemplo, de error de cero de salida y error de linealidad de salida. Para la velocidad de conversión y el tiempo de conversión se considera una determinada banda de error alrededor del valor final considerado.

Ejemplo. Características del PM-7542A (Analog Devices Inc.)

— Características de entrada.	
Número de bits	12
Código de entrada	Binario unipolar o deculado
Formato	3 bytes de 4 bits
Tiempo de establecimiento de los datos	40 ns mínimo
Tiempo de permanencia de los datos	40 ns mínimo
Nivel de entrada, estado bajo	0,8 V máximo
Nivel de entrada, estado alto	2,4 V mínimo
Tres registros de entrada	
Tensión de referencia	– 10 V a + 10 V

— Características de salida.	
Número de salidas	2 (complementarias)
Corriente de salida	Depende de la tensión de referencia
— Características de transferencia.	
Error de cero	
— A 25 °C	± 0,02 LSB máximo
— De - 40 °C a 85 °C	± 0,5 LSB máximo
Error de ganancia	
— A 25 °C	± 1 LSB máximo
— De - 40 °C a 85 °C	± 2 LSB máximo
— Coeficiente de temperatura	± 5 × 10 ⁻⁶ /°C máximo
No linealidad integral	± 1/2 LSB máximo
No linealidad diferencial	± 1/2 LSB máximo
Tiempo de establecimiento de la salida dentro de 1/2 LSB, con 100 Ω carga	0,25 μs máx. (no verificado)

En las tablas 6.1 y 6.2 se resumen, respectivamente, los parámetros básicos a considerar en la selección de un CAD y de un CDA.

Tabla 6.1 Parámetros básicos a considerar en la selección de un convertidor A/D.

-
- Número de canales
 - Tipo de canales (unipolares o diferenciales)
 - Margen de la tensión de entrada
 - Resolución (en número de bits)
 - Exactitud
 - Tensión de referencia necesaria
 - Velocidad: frecuencia de conversión
 - Formato de la señal de salida (binario, complemento a dos, ...)
 - Control de la conversión (interrupciones, verificación de estado, ...)
 - Funciones adicionales a la entrada (muestreo, multiplexado, ganancia programable, entradas de bajo nivel)
 - Funciones adicionales a la salida (cerrojos)
 - Condiciones ambientales
-

6.2 CONVERTIDORES D/A

Un CDA lineal (uniforme), con código de entrada binario puro, obtiene a partir de una palabra digital de n bits, $D_{n-1}D_{n-2}\dots D_1D_0$, 2^n niveles discretos de tensión o corriente, según la relación

$$V_o = V_{FE}(D_{n-1}2^{-1} + D_{n-2}2^{-2} + \dots + D_12^{n-1} + D_02^{-n}) \quad (6.1)$$

Tabla 6.2 Parámetros básicos a considerar en la selección de un convertidor D/A.

-
- Número de canales
 - Código de entrada
 - Niveles de tensión de entrada
 - Formato de la entrada (serie, paralelo)
 - Margen de tensiones o corrientes de salida
 - Resolución (en número de bits)
 - Exactitud
 - Velocidad: tiempo de establecimiento
 - Funciones adicionales a la salida
 - Condiciones ambientales
-

donde V_{FE} es el valor de fondo de escala. El valor máximo de la salida no es V_{FE} sino

$$V_{omax} = V_{FE} \frac{2^n - 1}{2^n} \quad (6.2)$$

Cuando la tensión de referencia a partir de la que se determina el intervalo de cuantificación no es interna sino externa, se dice del CDA que es de tipo multiplicador porque multiplica la entrada de referencia (análogica) por la entrada digital.

Los CDA más comunes son de tipo paralelo y su estructura general se indica en la figura 6.3a. Hay una interfaz digital que adapta el nivel lógico de entrada al requerido por los interruptores, y, en el caso de los modelos denominados «compatibles con μ P», retiene el número a convertir durante el tiempo que dura su conversión. El AO de salida convierte la corriente en tensión, y en el caso de CDA rápidos suele ser externo. La presencia de un AO interno aumenta inevitablemente el tiempo de establecimiento de la salida. La resistencia R_o , sin embargo, es preferible que sea interna al dispositivo, pues de esta forma está aparentada térmicamente con las resistencias del convertidor, que determinan su resistencia de salida. Los tiempos de conversión obtenidos van desde más de 100 μ s en modelos lentos hasta menos de 100 ns en modelos ultrarrápidos. La resolución estándar es de 12 bits, pero abundan los modelos de 16 y 18 bits, y los hay ya disponibles de 20 bits para aplicaciones de audio.

Todos los CDA donde la corriente contribuida por la conmutación de cada uno de los bits es independiente, presentan en mayor o menor grado transitorios (glitches) en su salida debidos a la falta de simultaneidad en las conmutaciones, pues los tiempos de paso a corte y de paso a conducción son distintos. La amplitud del transitorio se especifica como producto de tensión o corriente por tiempo [«V · ns» o «mA · ns»]. Si a la salida hay un AO, su limitada velocidad hace que el transitorio observado a la salida sea menor que el interno, pero aún sigue siendo importante. Este es un problema a abordar en la distribución de señales.

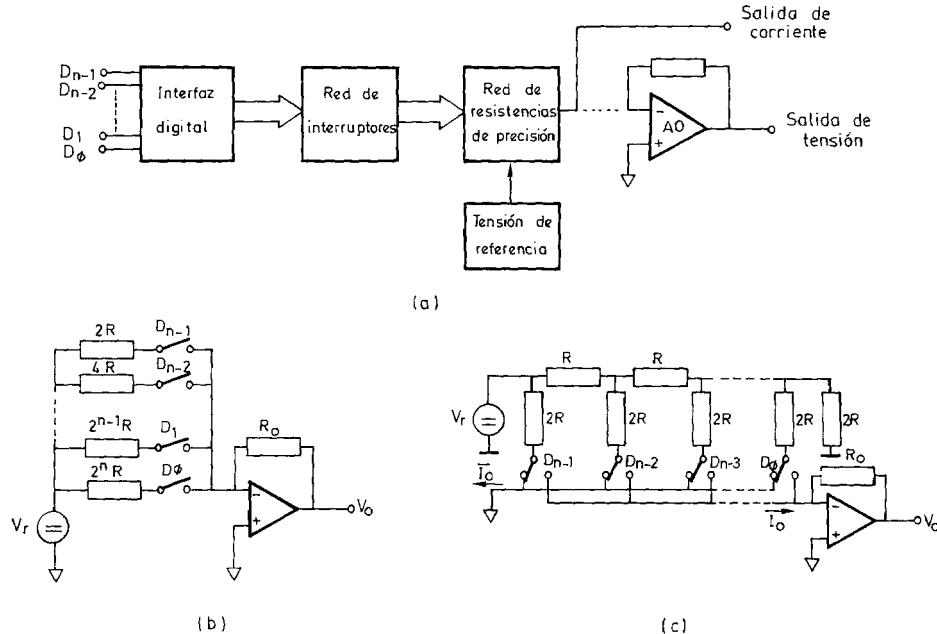


Figura 6.3 (a) Estructura general de un convertidor D/A paralelo. (b) Convertidor D/A de resistencias ponderadas. (c) Convertidor D/A con red de resistencias en escalera.

6.2.1 Convertidores D/A de resistencias ponderadas

En la figura 6.3b se muestra un CDA basado en resistencias ponderadas. Consiste en un sumador de n entradas, a cada una de las cuales se asigna un peso distinto según las n potencias de 2. La corriente en la masa virtual es

$$I_o = V_r \left(\frac{D_{n-1}}{2R} + \frac{D_{n-2}}{4R} + \dots + \frac{D_1}{2^{n-1}R} + \frac{D_0}{2^nR} \right) = -\frac{V_o}{R_o} \quad (6.3a)$$

y la tensión de salida

$$V_o = V_r \frac{R_o}{R} \left(\frac{D_{n-1}}{2} + \frac{D_{n-2}}{4} + \dots + \frac{D_1}{2^{n-1}} + \frac{D_0}{2^n} \right) \quad (6.3b)$$

Si se disponen dos interruptores por cada bit, accionados en contrafase de manera que cuando una resistencia no se conecta hacia la salida se conecte a masa, entonces la fuente de tensión de referencia ve siempre la misma carga con independencia de la palabra de entrada, y esto mejora su estabilidad. Dado que el signo de la salida depende de la polaridad de V_r , esta estructura se puede aplicar a CDA multiplicadores de dos y cuatro cuadrantes.

Los principales inconvenientes de esta estructura derivan del gran margen de valores de las resistencias cuando la resolución deba ser alta. Esto por una parte dificulta el apareamiento térmico y, por otra, dado que la menor de las resistencias debe ser mucho más alta que la del interruptor, lleva a un valor muy grande para la resistencia mayor, con lo que aumentan los tiempos de conmutación. Además, la tolerancia en la resistencia mayor debe ser muy estricta y esto encarece su fabricación.

Ejemplo. Calcular la tolerancia en la resistencia correspondiente al MSB en un CDA de resistencias ponderadas para que el error debido a dicha tolerancia sea inferior a 1 LSB cuando la resolución es de 8, 10, 12 y 16 bits.

Para un convertidor de n bits, si el valor de la resistencia asociada al LSB es $2R$, entonces la resistencia asociada al MSB es $2^n R$. Si llamamos α a la tolerancia total, deseamos que se cumpla

$$\alpha 2^n R < 2R$$

$$\alpha < 1/2^{n-1}$$

Empleando los datos de la tabla 4.1, si $n = 8$, $\alpha < 0,78\%$; si $n = 10$, $\alpha < 0,19\%$; si $n = 12$, $\alpha < 0,048\%$; y si $n = 16$, $\alpha < 0,0015\%$.

6.2.2 Convertidores D/A de resistencias en escalera

El circuito de la figura 6.3c tiene una red de resistencias en escalera, con sólo dos valores: R y $2R$. La corriente de salida es la suma de las que fluyen a través de cada resistencia de valor $2R$ controlada por los distintos bits. Cuando el extremo inferior de cada rama en paralelo está a 0 V (masa, «0» lógico, o masa virtual, «1» lógico), al ir de izquierda a derecha la corriente se va dividiendo por 2 a cada nodo. Con esta disposición de interruptores dobles, la carga que ve la fuente de tensión de referencia es R , con independencia de la palabra de entrada. Por esto a veces se habla de corriente de referencia, $I_r = V_r/R$. Algunos modelos tienen disponible en un terminal la corriente de salida complementaria, es decir, la correspondiente a la palabra digital complementaria de la aplicada a la entrada. Si una de estas dos corrientes no se utiliza, hay que derivarla a masa.

Ejemplo. Un determinado CDA de 8 bits con entrada en binario natural y salida de corriente y la complementaria, utiliza una corriente de referencia de 2 mA, que es además la máxima que puede suministrar a su salida. ¿Cuál es la salida de corriente en cada terminal cuando la palabra de entrada es 1111 1111? ¿Y cuando es 1000 0000?

Aplicando (6.2), en este caso la corriente correspondiente a 1111 1111 = 255d será

$$I_{omax} = I_r \frac{28 - 1}{28} = 2 \text{ mA} \frac{255}{256} = 1,9922 \text{ mA}$$

La corriente complementaria es entonces nula.

Cuando la entrada es 1000 0000 = 128d la corriente de salida será

$$I_o = 2 \text{ mA} \frac{128}{256} = 1,0000 \text{ mA}$$

La entrada complementaria es 0111 1111 = 127d y la corriente asociada es

$$I_o = 2 \text{ mA} \frac{127}{256} = 0,9922 \text{ mA}$$

La suma de estas dos corrientes da efectivamente 1,9922 mA. En ningún caso se llegan a obtener los 2 mA.

Dado que en esta estructura hay sólo dos valores de resistencia distintos, la exactitud y el apareamiento térmico son mejores que con la red ponderada, y la velocidad es mayor. El precio pagado es que ahora se emplean dos resistencias por cada bit. Esta configuración, con distintas variantes en cuanto a la commutación e inyección de corriente, es la preferida. La precisión obtenida en la fabricación de condensadores MOS con una relación de valores determinada, permite fabricar actualmente CDA basados en redes de condensadores en vez de resistencias.

En los modelos con salida de corriente y resolución elevada, si se obtiene una salida de tensión mediante un AO externo, los errores de éste contribuyen a la salida directamente, y pueden superar con creces a los errores del CDA. La elección de dicho AO debe ser, pues, muy cuidadosa.

Ejemplo. El PM-7572A es un CDA de 12 bits con salida de corriente y cuyas especificaciones básicas se han dado en el apartado 6.1. Su resistencia equivalente de salida depende del código digital de entrada y es $R_s = 10 \text{ k}\Omega$ cuando en la palabra de entrada hay más de 4 bits que son «1» y es $R_s = 30 \text{ k}\Omega$ cuando uno solo cualquiera de los bits de entrada es «1». Para obtener un tensión de salida de 10 V a fondo de escala se emplea un esquema como el de la figura 6.3c, con una tensión de referencia de + 10 V. Determinar la tensión de desequilibrio (offset) aceptable en el AO para que el error de cero cuando la entrada es 0000 0001 1111 y cuando es 1000 0000 0000, sea inferior al error de cero del propio CDA.

La tensión de salida debida a la tensión de desequilibrio v_{os} del AO es

$$v_o(0) = v_{os} \left(1 + \frac{R_o}{R_s} \right)$$

Para tener una tensión de fondo de escala de 10 V cuando la referencia es de 10 V hará falta que R_o sea

$$R_o = \frac{V_{FE}}{V_r/R_s} = \frac{10 \text{ V}}{10 \text{ V}/10 \text{ k}\Omega} = 10 \text{ k}\Omega$$

Cuando la entrada sea 0000 0001 1111, la tensión de error será

$$v_o(0) = v_{os}(1 + 10 \text{ k}\Omega / 10 \text{ k}\Omega) = 2 v_{os}$$

Cuando la entrada sea 1000 0000 0000, la tensión de error será

$$v_o(0) = v_{os}(1 + 10 \text{ k}\Omega / 30 \text{ k}\Omega) = (4/3) v_{os}$$

Por lo tanto, la situación es peor en el primer caso.

El error de cero del PM-7572A es $e(0) = 0,02 \text{ LSB}$ y en este caso 1 LSB vale

$$1 \text{ LSB} = \frac{10 \text{ V}}{2^{12}} = 2,44 \text{ mV}$$

de manera que $e(0) = 49 \mu\text{V}$. El AO deberá tener una tensión de desequilibrio menor de unos $25 \mu\text{V}$, que es un valor muy pequeño, en particular si el AO debe ser al mismo tiempo rápido. Los AO de la familia OP-77 ofrecen tensiones de desequilibrio de este orden.

6.2.3 Convertidores D/A logarítmicos

En el apartado 4.2.2 se ha expuesto el interés de la cuantificación no uniforme para mantener una relación S/N alta al cuantificar señales pequeñas. Se ha demostrado también que con una compresión logarítmica se obtiene una cuantificación óptima. Para el caso de la transmisión de voz, dos funciones de compresión en uso son la ley μ y la ley A. Los DAC-86 y DAC-88 son CDA que realizan la ley μ -255, mientras que el DAC-89 realiza la ley A. Empleando el algoritmo de aproximaciones sucesivas (apartado 6.3.2), con estos CDA se pueden realizar conversiones A/D.

En algunas aplicaciones de medida y control, interesa también mantener una SNR alta para un amplio margen de valores. Una forma de hacerlo es mediante un atenuador o amplificador programable a partir de una entrada digital. Los amplificadores de ganancia programable (apartado 5.2.1) ofrecen un número muy limitado de valores de ganancia. Un CDA de n bits puede contemplarse como un atenuador con 2^n valores posibles; si en la ecuación (6.1) sustituimos la palabra digital por su equivalente decimal,

$$(D_{n-1}D_{n-2} \dots D_1D_0)_b = N_d \quad (6.4a)$$

podremos ponerla de la forma

$$V_o = V_{FE} \frac{N}{2^n} = \alpha \cdot V_{FE} \quad (6.4b)$$

donde α es el factor de atenuación. Si el CDA se pone en el lazo de realimentación de un AO, se obtiene una ganancia programable. Por lo tanto, si se excluye el

código de entrada 000 ... 0, se puede emplear directamente un CDA uniforme («lineal») para obtener $2^n - 1$ valores de atenuación o ganancia.

Ahora bien, la separación entre los valores de atenuación obtenidos es muy dispar, porque mientras la adición de 1 bit implica un margen de atenuación adicional de $20 \log(1/2) = -6$ dB, sucede que cuando el número de bits es alto hay muchos códigos intermedios, lo que implica muchos valores de atenuación intermedios; en cambio, cuando el número de bits es pequeño hay pocos códigos disponibles.

Ejemplo. Determinar la amplitud de los pasos de atenuación de un CDA uniforme de 8 bits, expresándola en decibelios.

El margen de valores de atenuación que se puede obtener es

$$20 \log (2^8 - 1) = 48 \text{ dB}$$

Cuando la entrada es 1111 1111 = $255d$, $\alpha = -0,034$ dB. Cuando la entrada es 1000 0000 = $128d$, $\alpha = -6$ dB. En el extremo opuesto de la escala, cuando la entrada es 0000 0010 = $2d$, $\alpha = -42,14$ dB, y cuando la entrada es 0000 0001 = $1d$, $\alpha = -48,16$ dB.

Resulta, pues, que mientras entre $-0,034$ dB y -6 dB se pueden elegir $255 - 128 = 127$ valores distintos, en cambio entre $-42,14$ dB y $-48,16$ dB no se puede elegir ningún valor de atenuación intermedio. Es decir, para las atenuaciones altas el paso de atenuación es de -6 dB, mientras que para las atenuaciones más bajas es de $-0,034$ dB.

Para tener un paso de atenuación constante, cuando se expresa en decibelios, hay que elegir el código disponible que dé el valor más próximo al de la atenuación deseada. En general, con n bits se puede obtener un margen de atenuación de $6n$ dB. Si deseamos 2^m valores de atenuación equiespaciados, bastarán m bits. Un CDA logarítmico permite obtener uno de $2m$ valores con una resolución $\Delta\alpha$ constante en todo el margen de atenuaciones y mejor que la correspondiente a un CDA de m bits, es decir $|\Delta\alpha| < 20 \log (1 - 2^{-m})$. El AD7111 (Analog Devices), por ejemplo, permite seleccionar con una palabra digital de 8 bits, uno cualquiera de 240 valores de atenuación entre 0 y $-88,5$ dB, con una resolución de 0,375 dB [2]. Si en la ecuación 6.4b empleamos V_{IN} en vez de V_{FE} , su salida se puede expresar como

$$\left| \frac{V_o}{V_{IN}} \right| = -0,375 N (\text{dB}) \quad (6.5a)$$

donde N es el valor decimal del código de entrada y $0 < N < 239$. Para $240 \leq N \leq 255$, la salida es cero. En términos de tensión de salida, la relación es

$$V_o = -V_{IN} \exp (-0,375N/20) \quad (6.5b)$$

La estructura de un CDA logarítmico consiste en una red R-2R de alta resolución precedida por un conversor de código que pasa de los m bits de entrada al có-

digo correspondiente al valor de la atenuación deseada. En el caso del AD7111 (figura 6.4a) $m = 8$ y la red interna tiene una resolución de 17 bits. En este caso concreto hay además un registro de entrada para facilitar la conexión del dispositivo a un μ P. En las figuras 6.4b y 6.4c se muestra cómo conectar un CDA logarítmico para tener, respectivamente, una atenuación y una ganancia programables. En el caso de la atenuación, la tensión de entrada se aplica al terminal de salida de tensión del CDA mientras que la tensión de salida se obtiene en el terminal de entrada de tensión del CDA. La tensión de salida será (para el AD7111),

$$V_o = -10^{(0.375N/20)} V_{IN} \quad (6.6)$$

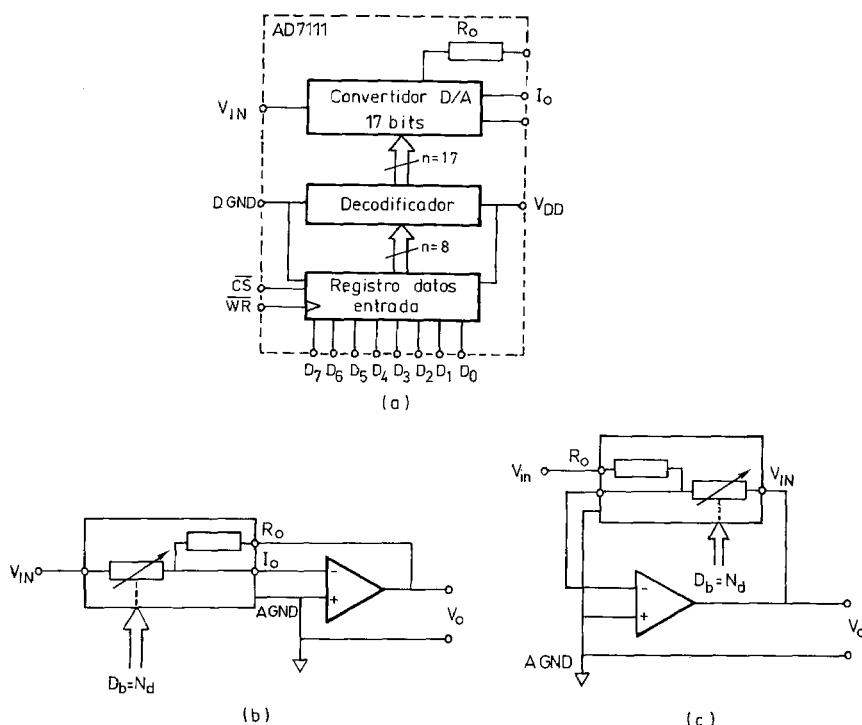


Figura 6.4 (a) Estructura simplificada del CDA logarítmico AD7111. Obtención de una atenuación (b) y de una ganancia (c) programables digitalmente en pasos equiespaciados (en decibelios) empleando el AD7111. (Documentación Analog Devices Inc.)

Las especificaciones relativas a resolución y exactitud son distintas a las habituales en un CDA uniforme. La resolución se refiere al cambio en la atenuación, no al cambio en la tensión de salida, cuando se pasa de uno a otro código de entrada. La exactitud es la diferencia en decibelios entre la atenuación ideal, según especifica el fabricante, y la atenuación real obtenida.

6.3 CONVERTIDORES A/D

La variedad de circuitos empleados para la conversión A/D es mayor que en convertidores D/A. En la tabla 6.3 se presenta una clasificación de la que seguidamente se describen algunos de los tipos más frecuentes.

Tabla 6.3 Clasificación de los convertidores A/D. (Adaptada de [3], pág. 101).

Tipo	Ejemplo
1 Convertidores A/D directos	
1.1 Sin realimentación	Paralelos («flash»)
1.2 Con realimentación	Aproximaciones sucesivas CAD tipo servo (tracking)
1.2.1 Bit a bit	
1.2.2 No bit a bit	
2 Convertidores A/D indirectos	
2.1 Sin realimentación	
2.1.1 Por intervalo de tiempo	Rampa simple Doble rampa, triple rampa
2.1.2 Por frecuencia	Convertidor V/F
2.2 Con realimentación	

6.3.1 Convertidores A/D paralelos

Los denominados convertidores «flash» son un tipo de CAD paralelo que consisten, para n bits, en un divisor de tensión con 2^{n-1} tomas intermedias; cada toma se conecta a un comparador analógico de alta velocidad, cuya otra entrada va conectada a la tensión a convertir; las salidas de los comparadores se retienen en un sistema de cerrojos, de donde se llevan a un codificador de prioridad «flash»), figura 6.5a. Cuando se aplica una tensión a la entrada, todos los comparadores cuya tensión de referencia es menor que la entrada dan un «1» a su salida, mientras que aquellos cuya tensión de referencia es mayor dan un «0». El codificador da entonces la palabra digital correspondiente.

Este método de conversión es el más rápido disponible comercialmente. Su principal inconveniente es que necesita 2^{n-1} comparadores, por lo que sólo puede concebirse como CI LSI, no a base de componentes discretos. También hay que considerar la gran capacidad que presentan a la señal de entrada todos los comparadores en paralelo; ello obliga a atacar al convertidor con un amplificador de gran ancho de banda. Además, dado que dichas capacidades varían si lo hace la amplitud de la entrada, es aconsejable preceder el CAD de un amplificador S&H.

Los modelos disponibles tienen una resolución de 6 a 11 bits, con frecuencias de muestreo de hasta 500×10^6 muestras/s. Una forma de aumentar la velocidad,

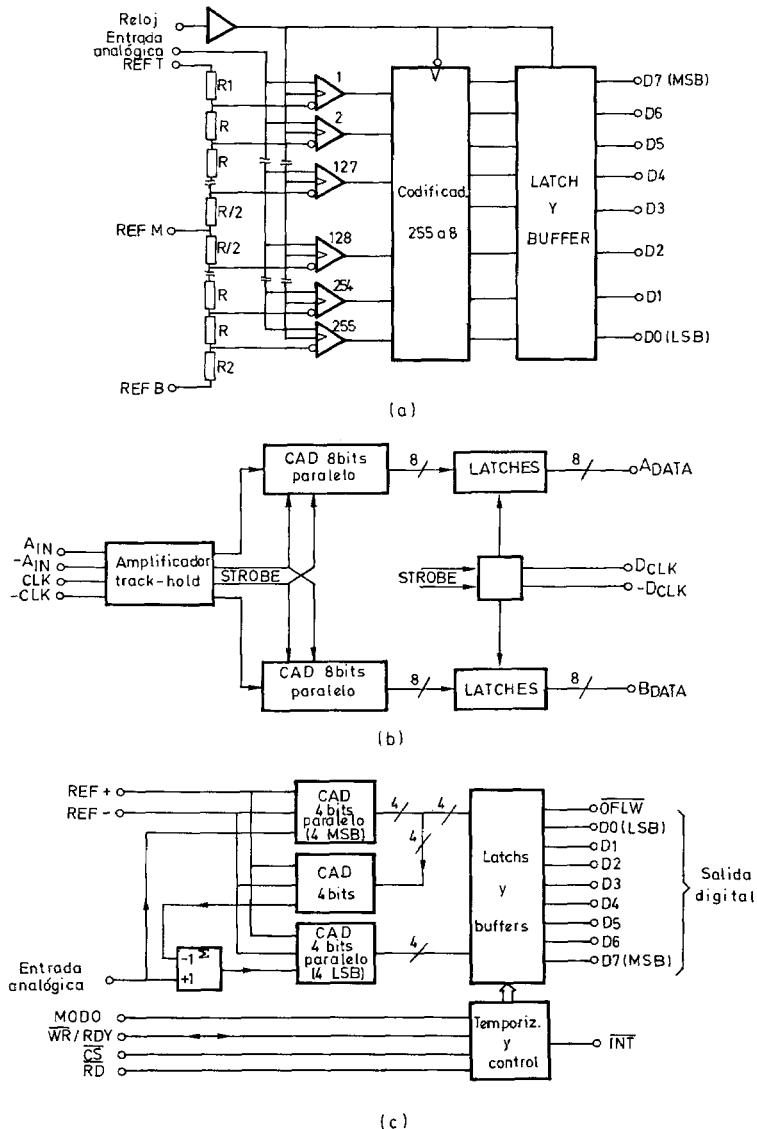


Figura 6.5 (a) Diagrama de bloques del convertidor paralelo TLC5502 (Texas Instruments Inc.). (b) Aumento de la velocidad mediante dos CAD controlados por relojes de distinta fase (TKAD10C, Tektronix). (c) Aumento de la resolución, a costa de menor velocidad, mediante un sistema de dos etapas (Texas Instruments Inc.).

manteniendo la resolución, es mediante dos CAD en paralelo controlados por señales de reloj en contrafase (figura 6.5b).

Si se desea aumentar la resolución, a costa de perder velocidad, se puede emplear un sistema multietapa, o con subdivisión de escala (subranging), tal como se indica en la figura 6.5c. Consiste en emplear dos codificadores paralelo rápidos, de

4 bits en este ejemplo; al primero se aplica directamente la entrada, y da los bits de salida de mayor peso; al segundo se le aplica la diferencia entre la entrada, retardada un cierto tiempo, y la salida de un CDA que obtiene el equivalente analógico de los (4) bits de mayor peso. Las salidas de ambos codificadores se combinan para dar la salida total, de 8 bits en este caso. Con este método se obtienen hasta 40×10^6 conversiones/s con 16 bits.

6.3.2 Convertidores de aproximaciones sucesivas

El algoritmo de aproximaciones sucesivas ofrece un buen compromiso entre velocidad y complejidad, y es el más frecuente cuando no se trata de obtener una exactitud muy elevada. Hay muchos modelos de 8, 10, 12, 14 y 16 bits, con tiempos de conversión entre 1 y 100 μs . En la figura 6.6a se muestran los elementos básicos de un convertidor de este tipo; para facilitar la interfaz con un μP , las líneas de salida se conectan a separadores de tres estados. Se puede montar con componentes discretos, pero su coste supera el de muchos de los CI disponibles.

El método consiste en ir comparando la tensión de entrada con una tensión analógica generada internamente con un CDA, cuya entrada digital se incrementa o decremente según que el resultado de la comparación indique, respectivamente, que la tensión de entrada es inferior o superior a la tensión generada internamente. En la figura 6.6b se muestra cómo se van asignando los bits de salida en función del resultado de la comparación. Al empezar la conversión se aplica al CDA una entrada 10 ... 00, y luego se van probando los bits de menor peso. Los errores del CDA pueden llevar a no linealidades.

El tiempo de conversión aumenta al hacerlo la resolución deseada, pero es independiente de la amplitud de la entrada. El límite actual es de unas 10^6 conversiones/s para 12 bits. Dado que el resultado de una comparación no se fija en el registro de salida hasta que llega el ciclo de reloj siguiente a aquel en el que se ha efectuado la comparación, si la frecuencia de reloj es f_r , el tiempo de conversión para n bits es

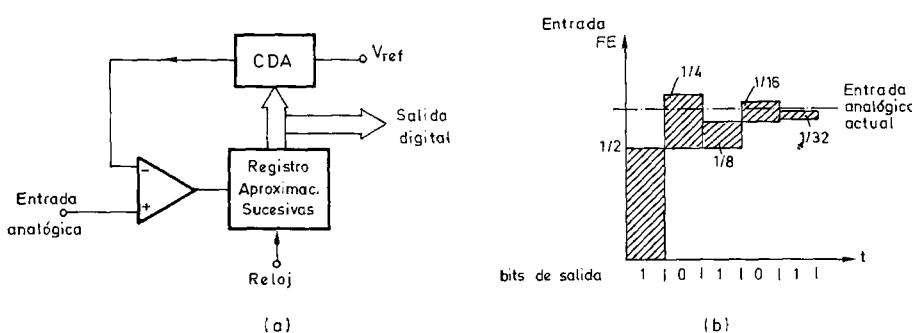


Figura 6.6 (a) Esquema simplificado de un CAD basado en el algoritmo de aproximaciones sucesivas. (b) Asignación de valor a los bits de salida en comparaciones sucesivas.

$$t_c = \frac{n+1}{f_r} \quad (6.7)$$

Un inconveniente de este método es su no linealidad si la entrada varía durante el tiempo de conversión. Esta variación puede ser inherente a la señal, o puede ser debida a ruido superpuesto. Para evitar que la entrada cambie durante la conversión, se precede al CAD con un amplificador S&H; esto no evita, sin embargo, que la muestra tomada pueda venir influida por el posible ruido a la entrada. En cualquier caso son, pues, convertidores muy susceptibles al ruido.

6.3.3 Convertidores tipo servo

En la figura 6.7a se muestran los elementos básicos de un CAD basado también en la comparación de la entrada con una tensión analógica generada con un CDA, pero en este caso la palabra digital es la salida de un contador bidireccional. Al iniciar la conversión, el contador se pone a cero, y su salida se va incrementando hasta que rebasa el valor de la entrada (figura 6.7b), situación que es detectada por el comparador. Una vez la salida ha «alcanzado» a la entrada, cualquier posible cambio pequeño en ésta es seguido rápidamente, contando o descontando, y de ahí la analogía con un servosistema. Dado que el convertidor sigue a la entrada, no hace falta precederle de un S&H. El tiempo de conversión aumenta con la resolución, pues cuanto mayor sea ésta mayor es el número de cuentas a obtener (para una entrada igual al fondo de escala).

La máxima velocidad (SR, Slew Rate) de la señal de entrada que el sistema realimentado puede seguir, está limitada por la frecuencia de reloj f_r , pues la salida del CDA sólo se incrementa o decrementa 1 LSB a cada ciclo de reloj. Si la tensión de fondo de escala es V_{FE} , tendremos

$$SR = \frac{1 \text{ LSB}}{f_r} = \frac{V_{FE}/2^n}{f_r} \quad (6.8)$$

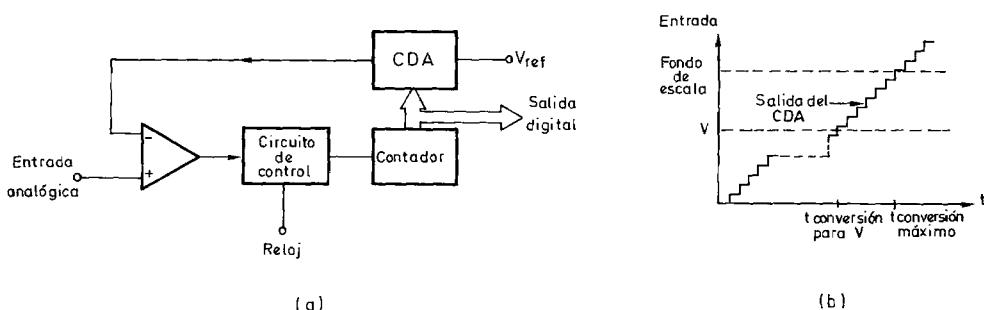


Figura 6.7 Convertidor A/D tipo servo (tracking). (a) Esquema de bloques básico. (b) Evolución temporal de la salida en función de la tensión de entrada.

6.3.4 Convertidores sigma-delta

Conocidos también como convertidores delta-sigma, convertidores de 1 bit y convertidores con sobremuestreo (oversampling converters), se están convirtiendo en los favoritos para aplicaciones de alta resolución a frecuencias bajas y medias. Constan (figura 6.8) de un modulador analógico y de un circuito de filtrado digital y diezmado [4]. El modulador analógico convierte la señal de entrada en una salida de dos niveles (1 bit) y alta velocidad (de aquí el «sobremuestreo»), y consta de uno o varios integradores, un comparador cuya salida se almacena en un cerrojo, y un CDA de 1 bit (o más en algunos modelos). El circuito sustrae (de ahí la «delta») la salida del CDA de la entrada analógica e integra (de ahí la «sigma») el resultado. La salida del integrador se compara con cero a alta velocidad, de modo que se tiene una secuencia de unos y ceros a alta velocidad. El CDA en el lazo de realimentación intenta mantener la salida del integrador próxima a cero; puede ser una simple fuente de corriente. El filtro digital elimina el ruido de alta frecuencia introducido por el modulador analógico. El diezmador ofrece las muestras de salida a una velocidad menor de la disponible a la salida del comparador, pero con mayor resolución.

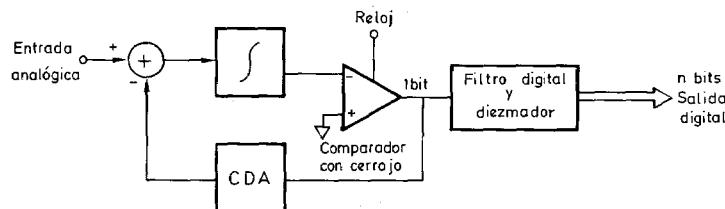


Figura 6.8 Estructura básica de un CAD sigma-delta.

Si la entrada es, por ejemplo, positiva, la salida del integrador será también positiva y el comparador generará una serie de «1» que el CDA convierte en una señal que se resta a la entrada hasta el momento en que el integrador da una salida nula; entonces el comparador da una serie de «0» a su salida. Cuanto mayor (más positiva) sea la entrada, más larga será la serie de «1» comparada con la de «0». Cuanto menor sea la entrada (más negativa), más larga será la serie de «0» respecto a la de «1». Si la entrada es nula, a la salida del comparador se producen tantos «1» como «0».

Una ventaja de este método es que es inherentemente lineal, porque se emplea sólo 1 bit en la cuantificación. Además, no hace falta S&H previo, ni ningún componente externo, y el filtro antialiasing puede ser muy simple por lo alta que es la frecuencia de muestreo con respecto a la frecuencia de la señal de entrada. Su principal inconveniente es que su tiempo de conversión va de decenas a centenas de milisegundos. Se utilizan en aplicaciones de baja frecuencia (10 Hz a 100 kHz), en particular audio y voz, con resoluciones de 16 a 21 bits.

6.3.5 Convertidores de rampa: simple, doble, triple

Un método de conversión totalmente distinto a los anteriores consiste en convertir primero la tensión de entrada en otra magnitud, y después convertir esta magnitud en una salida digital. En los denominados convertidores de rampa, la magnitud intermedia es el intervalo de tiempo de carga o descarga de un condensador.

En el caso de rampa simple, se integra la tensión de referencia hasta que la salida del integrador iguala a la tensión de entrada. El tiempo que se tarda en llegar a esta situación depende de la magnitud de la tensión de entrada, y se mide con un reloj y un contador internos. La precisión depende de la frecuencia del reloj, de la estabilidad de la tensión de referencia y de la capacidad del condensador de integración. Este proceso de integración hacia innecesario un amplificador S&H antes del CAD.

En los convertidores de doble rampa (figura 6.9a), se integra la señal de entrada v_s , constante, en un condensador durante un tiempo prefijado T , y luego se descarga el condensador hasta cero, empleando una corriente conocida determinada por la tensión de referencia, V_r . En la fase de integración, la tensión en el condensador alcanza un valor

$$V_C = \frac{1}{\tau} \int_0^T -v_s dt = \frac{v_s}{\tau} T \quad (6.9a)$$

donde $\tau = RC$ es la constante de tiempo del integrador. La descarga hasta 0 V, empleando la tensión de referencia $-V_r$ para establecer la corriente de descarga, dura un tiempo t tal que

$$0 - v_s = \frac{1}{\tau} \int_T^{T+t} -(-V_r) dt = \frac{V_r}{\tau} t \quad (6.9b)$$

De estas ecuaciones se obtiene

$$t = T \frac{v_s}{V_r} \quad (6.10)$$

Resulta, pues, que el tiempo que dura la descarga es proporcional a la amplitud de la entrada (figura 6.9b). Dado que el reloj con que se miden los tiempos y el condensador de integración son los mismos en la fase de carga y en la de descarga, su exactitud no influye en la precisión de la conversión, siempre y cuando permanezcan estables durante el tiempo de conversión. La exactitud del convertidor depende sólo de la tensión de referencia y de los errores de cero internos. Este método de conversión es inherentemente lineal.

La repercusión de los errores de cero (integrador, comparador), se reduce introduciendo una fase de autocero al inicio de la conversión, previa a la integración de la señal de entrada. En esta fase se cortocircuita la entrada a masa y se integran

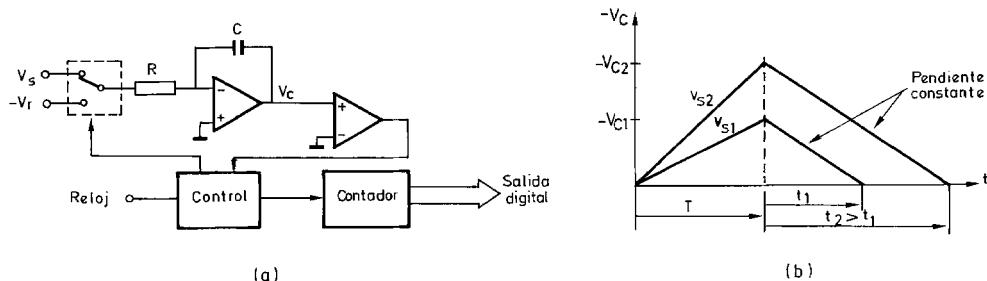


Figura 6.9 Convertidor A/D de doble rampa. (a) Esquema de bloques simplificado. (b) Tiempos de descarga en función de la amplitud de la entrada.

los errores presentes, que luego se «descuentan» durante el ciclo de medida normal. Esta compensación se hace de forma analógica o digital.

Un inconveniente de este método de conversión es su lentitud, que aumenta al hacerlo la resolución deseada, por cuanto la máxima frecuencia del reloj viene limitada. Una solución para mejorar la velocidad es el denominado método de la triple rampa. Consiste en emplear dos fuentes de corriente distintas durante la fase de descarga. Primero se drena una corriente elevada, obteniéndose los bits de mayor peso, y luego se drena una corriente menor, ponderándose adecuadamente las cuentas obtenidas en cada fase de descarga.

6.3.6 Convertidores tensión-frecuencia

La frecuencia de una señal es una magnitud apropiada en la conversión A/D pues basta un contador para obtener una salida digital. Los convertidores tensión/frecuencia (V/f) cabe considerarlos como la primera etapa del proceso.

En la figura 6.10 se presenta el esquema simplificado de un tipo de convertidor V/f basado en el principio denominado de equilibrio de carga (análogo al modulador de los convertidores sigma-delta). Consisten en un integrador al que se aplica

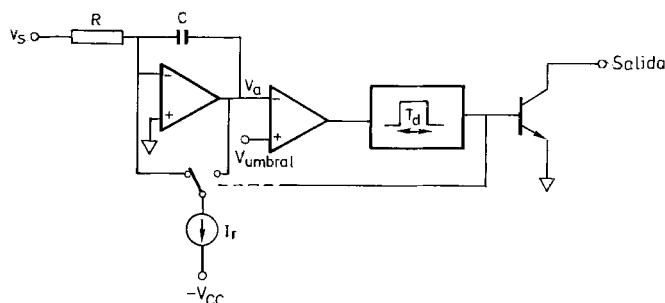


Figura 6.10 Esquema simplificado de un convertidor tensión-frecuencia basado en el principio del equilibrio de carga.

o bien la señal de entrada o bien una corriente de referencia, conocida con exactitud. Si la tensión de entrada es constante, la salida del integrador es una rampa que, en cuanto alcanza un nivel de tensión prefijado en un comparador, dispara un monoestable que da un impulso de amplitud y duración fijos, que se lleva a la salida, normalmente a través de un transistor en colector abierto; a la vez, el disparo del monoestable inicia la descarga del condensador de integración mediante una corriente de valor fijo durante el tiempo que dure el impulso. La frecuencia de los impulsos de salida dependerá de lo que tarde la entrada en compensar la carga extraída cada vez por la fuente de corriente, es decir, de la amplitud de la tensión de entrada.

De forma analítica, durante el tiempo de integración de la entrada la fuente de corriente se conecta a la salida del AO, de modo que no afecta a la carga del condensador. Si v_s es positiva, v_a será negativa y, cuando alcance el valor umbral V_u , disparará el monoestable produciendo un impulso de duración T_d . Durante este tiempo el condensador se descargará parcialmente y v_a aumentará en

$$\Delta V = T_d \frac{dV}{dt} = T_d \frac{I_r - v_s/R}{C} \quad (6.11)$$

Después del tiempo T_d , el condensador se carga otra vez, y v_a se hace negativa. El tiempo T_s necesario para alcanzar de nuevo el umbral del comparador, será el que se tarde en recuperar la carga perdida en la fase anterior, es decir,

$$T_s = \frac{\Delta V}{dV/dt} = \frac{\Delta V}{v_s/RC} = T_d \left(\frac{I_r R}{v_s} - 1 \right) \quad (6.12a)$$

La frecuencia de los impulsos de salida será, pues,

$$f_o = \frac{1}{T_d + T_s} = \frac{v_s}{T_d I_r R} \quad (6.12b)$$

Esta frecuencia es independiente del valor del condensador de integración, pero depende no sólo de la corriente de referencia sino también de la duración de los impulsos del monoestable.

6.3.7 Otros convertidores A/D

Los sensores de medida de desplazamientos lineales y angulares que están basados en transformadores variables, ofrecen a su salida señales senoidales cuya amplitud y fase tiene la información sobre el desplazamiento o posición medidos. La conversión a digital de dichas señales no se realiza obteniendo primero una tensión continua a partir de la amplitud y fase de las señales alternas, sino que se emplean convertidores especiales que aceptan directamente señales alternas, en distintos formatos (sincro, resolver). Estos convertidores sincro-digital (S/D) y re-

solver-digital (R/D) suelen ser de tipo servo (tracking) porque así se minimiza el retardo entre salida y entrada, que es muy importante en sistemas realimentados. El principio de funcionamiento de estos convertidores está expuesto en [5] y su estudio detallado puede encontrarse en [6].

6.4 RECHAZO DEL MODO SERIE O DEL MODO NORMAL (SMRR, NMRR)

Todos los convertidores que integran la señal de entrada (los de doble rampa y equilibrio de carga, por ejemplo), gozan de la propiedad de rechazar las interferencias que aparezcan superpuestas a dicha señal. Esta capacidad de rechazo se cuantifica mediante la denominada Relación de Rechazo del Modo Serie o del Modo Normal (SMRR, NMRR). Viene dada por el cociente entre la respuesta a la señal de interés, aquí normalmente una tensión continua, y la respuesta a las interferencias. Suele expresarse en decibelios.

Si consideramos, por ejemplo, una entrada senoidal, $v_s(t) = V_s \operatorname{sen} \omega t$, el valor medio al integrarla durante un tiempo T es

$$v_o = \frac{V_s}{T} \int_{t_0}^{t_0+T} \operatorname{sen} \omega t dt = \frac{V_s}{\omega T} 2 \operatorname{sen} \frac{2\omega t_0 + \omega T}{2} \operatorname{sen} \frac{\omega T}{2} \quad (6.13a)$$

En el caso más desfavorable, es decir, para tener v_o máxima, t_0 debe elegirse de forma que se cumpla

$$\operatorname{sen} \frac{2\omega t_0 + \omega T}{2} = 1 \quad (6.13b)$$

Esto sucede cuando

$$\omega t_0 = \frac{\pi}{2} - \frac{\omega T}{2} \quad (6.13c)$$

El valor medio de la integral de $v_s(t)$ es entonces

$$v_o = \frac{V_s}{\pi f T} \operatorname{sen} \pi f T \quad (6.14)$$

Dado que para una tensión continua V_s ($f = 0$), tendremos $v_o = V_s$, resulta

$$\text{SMRR} = 20 \log \frac{\pi f T}{\operatorname{sen} \pi f T} \quad (6.15)$$

En la figura 6.11 se presenta la forma de esta relación en función del valor de fT . Puede observarse que cuando $fT = \text{entero}$, la SMRR es infinita. Si se desea

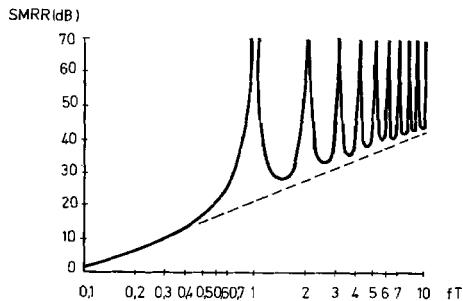


Figura 6.11 Valor de la relación de rechazo del modo serie (SMRR) en convertidores integradores en función de la frecuencia de las interferencias y del tiempo de integración del convertidor.

rechazar las interferencias de red (50 o 60 Hz y sus armónicas), basta elegir un período de integración que sea de 20 ms (o 16,6 ms), o un múltiplo. En cualquier caso, la atenuación mínima de las interferencias de alta frecuencia crece a razón de 20 dB/década. El precio a pagar por este rechazo de las interferencias es la lentitud en la conversión debida a tener que integrar durante un tiempo T . Debido a su alto SMRR, los CAD integradores son los preferidos en multímetros digitales de laboratorio.

6.5 CONVERTIDORES Y MEDIDAS POR RELACIÓN

Los CAD pueden considerarse como divisores analógicos con salida digital, por cuanto ésta no es sino la relación entre la tensión de entrada y una tensión de referencia. Por ello, en todos los CAD cualquier posible inestabilidad en la tensión de referencia produce una inexactitud en la salida. Pero resulta que, a la vez, los sensores moduladores que se disponen en un divisor de tensión o en un puente de medida (potenciómetros, galgas extensométricas, RTD, termistores, etc.) dan una salida que es una fracción de la tensión de alimentación; la estabilidad de esta tensión de alimentación repercutirá, por lo tanto, en la exactitud de la salida. Cabe pensar, pues, en emplear la misma tensión para la alimentación del sensor y como tensión de referencia del CAD, de modo que en vez de acumular las inestabilidades, éstas se compensen.

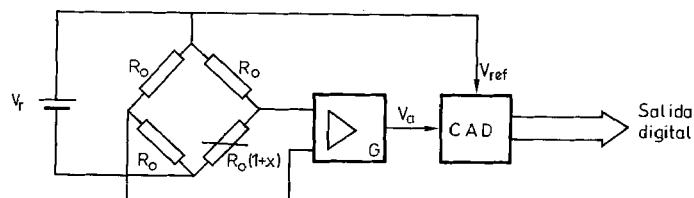


Figura 6.12 Sistema de medidas por relación donde se emplea una tensión de referencia única para el CAD y para alimentar un puente con un sensor.

En la figura 6.12 se muestra la disposición de un sistema de este tipo en el caso de un sensor montado en un puente. La tensión de referencia, común a todo el sistema, puede ser externa, o ser la propia del CAD si es accesible y puede alimentar una carga como la que presenta el puente. No se han indicado las líneas de alimentación de los componentes activos. La salida, para $x \ll 1$, puede expresarse como

$$D = \frac{v_a}{V_r} = \frac{GV_r x/4}{V_r} = \frac{Gx}{4} \quad (6.16)$$

y resulta ser efectivamente independiente de V_r .

6.6 CONTROL DE LA CONVERSIÓN

La conversión A/D y D/A se controla habitualmente desde sistemas basados en μ P. Este control implica, cuando menos, determinar el inicio de la conversión y o bien adquirir su resultado una vez ha acabado (caso de la conversión A/D), o bien aplicar la entrada digital a convertir (caso de la conversión D/A). Las alternativas disponibles para el control dependen de cómo esté conectado el convertidor al μ P.

6.6.1 Conexión del convertidor

La interfaz de cualquier dispositivo periférico con un μ P puede realizarse de varias formas distintas: a través de una entrada/salida general (E/S), con mapeado en memoria, con mapeado E/S (I/O) (o en acumulador), o con acceso directo a memoria (DMA).

La primera forma, que es la más simple, consiste en emplear puertos E/S (Peripheral Interface Adapters, PIA, Programmable Peripheral Interfaces, PPI, Parallel Input/Output Controllers, PIO, etc.). Estos dispositivos tienen varias líneas que se pueden programar como entradas o salidas, en bloques o una a una, e incluso generan señales de interrupción para el μ P, o señales de protocolo (handshaking) para otros periféricos. En la figura 6.13a se muestra cómo conectar un CAD de 8 bits y un CDA de 12 bits a un 8255A, que es un PPI con 24 líneas programables individualmente en dos grupos de 12; en su modo de funcionamiento 0 (el indicado), cada grupo de 4 bits, dentro de un grupo de 12, se puede programar como entradas o como salidas.

La segunda forma de interfaz consiste en conectar el periférico, en este caso el convertidor, directamente al bus de datos del μ P. De esta manera el dispositivo es para el μ P como una dirección de memoria más (o como varias direcciones, por ejemplo si se trata de un CAD que acepta varias señales analógicas de entrada porque incluye un multiplexor analógico). En este caso, el convertidor responde a mandatos (commands) de la CPU que se emplean para leer (entrada) o escribir (salida) en memoria. Este método de interfaz se emplea en aplicaciones donde es

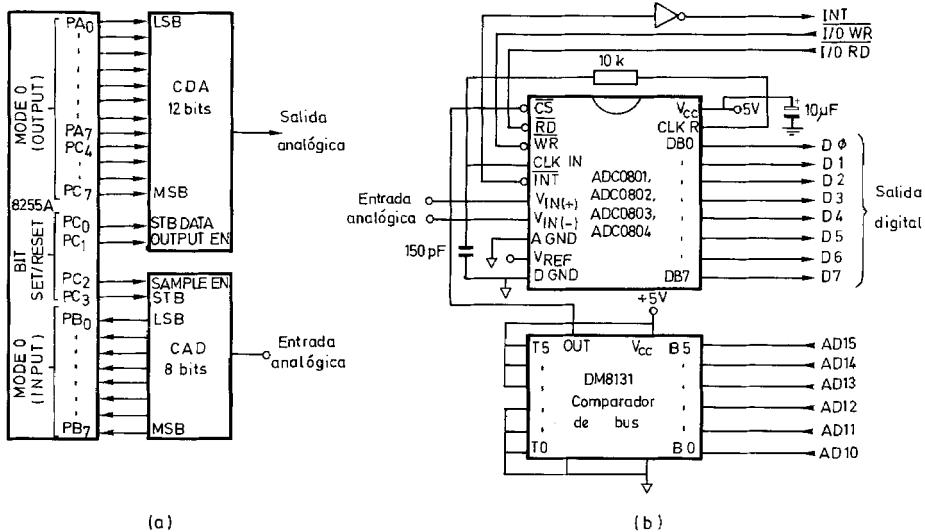


Figura 6.13 Dos formas de conexión de un CAD o CDA a un μ P. (a) A través de un periférico E/S. (b) Directamente, con mapeado E/S.

primordial obtener alta velocidad, pues algunas instrucciones de lectura o escritura en memoria ocupan menos tiempo que las ordinarias de entrada o salida. Sin embargo, el convertidor debe responder por lo menos tan rápido como una memoria y, por lo tanto, debe ser compatible con la temporización del bus del μ P. Además, tanto el direccionamiento como el control y la entrada o salida de datos exigirán el empleo de circuitos adicionales para decodificación, temporización, formateado (por ejemplo en convertidores de más de 8 bits empleados con μ P de 8 bits), etc. Esta solución es, pues, más compleja, aunque suele ser la habitual.

Un problema adicional del mapeado de periféricos en memoria es que se ocupan posiciones de memoria que evidentemente dejan de estar disponibles. Una solución a este problema la ofrecen aquellos μ P que tienen parte de su espacio de direcciones de memoria reservado para entradas y salidas, de modo que se habla de mapeado E/S o E/S aisladas. Con este método, el convertidor responde a los mandatos de la CPU que están reservados para entrada o salida (por ejemplo, IN y OUT en el 8088 y el Z80). En estas instrucciones interviene el acumulador, de ahí que se hable también de E/S por acumulador, y el resultado es que se pierde velocidad.

En la figura 6.13b se muestra cómo conectar un CAD de la serie ADC080X con el μ P 8080A-2, mediante mapeado E/S. Estos CAD pueden conectarse directamente al bus de control del 8080A y su salida tiene cerrillos y capacidad para ser conectada directamente al bus de datos, de manera que no requiere una PPI o similar. La dirección del CAD es la E0 (hex), y la decodificación se hace con el DM8131 que es un comparador de 2 palabras binarias de 6 bits; para direccionar el CAD se emplea su entrada de selección (CS, Chip Se-

lect). (Si sólo hubiera un máximo de ocho dispositivos mapeados E/S, se podría emplear cada una de las ocho líneas del bus de direcciones, para selección del dispositivo, CS.) La señal de escritura E/S (E/S WR) se emplea para iniciar la conversión, mientras que la de lectura E/S (E/S RD) es la que pone el resultado en el bus. Para emplear mapeado en memoria, se podría emplear el método convencional para decodificación de la dirección, y las líneas MEMW y MEMR para iniciar la conversión y entrar el resultado, respectivamente.

Si la velocidad de entrada o salida de datos debe ser alta, los métodos anteriores pueden resultar demasiado lentos. La entrada de una serie de datos en un μ P, por ejemplo, requiere los siguientes procesos, con el número de ciclos de reloj indicados para el caso del 8088:

- Leer un dato (byte) en el acumulador (8).
- Copiarlo en una dirección de memoria (10).
- Incrementar la dirección, que será la del siguiente dato (2).
- Verificar si se han leído todos los datos que se deseaba, por ejemplo para llenar toda la memoria (17).

El proceso de salida de datos es similar. El proceso de lectura lleva 37 ciclos de reloj cada vez, por lo que con un reloj de 4,77 MHz, caso del IBM® PC, se tardan 78 μ s. Esto significa que si los datos llegan a alta velocidad, el μ P no tiene tiempo suficiente entre dato y dato para atender la petición de interrupción que genera cada uno. Además, el μ P queda ocupado al 100 % durante el proceso, y si atiende alguna interrupción durante éste, pierde datos de entrada.

El proceso de acceso directo a memoria, DMA (Direct Memory Access) permite que el μ P siga atendiendo su programa, hasta cierto punto, a la vez que acelera la transmisión de datos desde una entrada o salida hacia memoria, o viceversa. Durante DMA se inhibe la CPU para permitir la transferencia directa desde un elemento externo a la memoria del sistema, y un dispositivo de interfaz (controlador de DMA) es el encargado de gestionar los buses de direcciones, datos y control.

El proceso de DMA necesita un programa inicial breve que carga varios registros con valores predeterminados, en particular los correspondientes a la posición de memoria a partir de donde se deben guardar los datos, y al volumen de datos que serán transferidos. La instrucción final de este programa autoriza al dispositivo externo el uso de DMA. Para ello, cada vez que hay un dato se manda una señal de DMA a la CPU, que la atiende (en general al acabar la instrucción actual, como en las interrupciones) y pone los activadores de los buses en estado de alta impedancia.

El controlador de DMA incluye un contador que es decrementado a cada byte transferido; cuando llega a cero se emite una señal de interrupción, de manera que se puede manejar un bloque de datos como convenga. Hay dos formas principales de transferencia de datos: byte a byte y a salvas. En el primer caso la CPU es inhibida cada vez sólo durante un ciclo de almacenamiento. Cuando funciona a salvas, una vez ha empezado el proceso de DMA no se interrumpe hasta que se han transferido todos los datos; esto presupone normalmente que éstos se habían al-

macenado previamente de manera que, cuando empieza la transferencia, están todos disponibles.

En el caso de CAD con salida serie, la conexión con el μ P admite múltiples soluciones. Hay que tener en cuenta que cuando el convertidor y el μ P no son contiguos, el coste de cable requerido para la transmisión en paralelo resulta excesivo. En aquellos μ P que tienen una entrada serie, por ejemplo la SID en el 8085A, ésta ofrece una solución directa para la interfaz serie. En otros casos se puede emplear una de las líneas E/S de un puerto E/S, pero inevitablemente el proceso es lento. Otra solución es poner uno o varios registros de desplazamiento antes del μ P, y entrar en éste la salida (paralelo) de dichos registros.

6.6.2 Control y modos de funcionamiento

En general, el control E/S en un μ P se puede realizar por programa, por interrupciones o por hardware (caso de DMA). El control por programa puede ser incondicionado o condicionado. En este último se realiza el proceso de «acuerdo mutuo» (handshaking), que implica el uso de banderas (flags), e interrogaciones (polling). Su mayor duración da lugar a la denominada sobrecarga E/S (I/O overhead).

En el caso particular de las conversiones A/D o D/A, las opciones para iniciar la conversión son las siguientes:

1. Desde la CPU, por programa («strobe» del CAD mediante una orden software).
2. Desde un temporizador, cuando se desea la conversión a intervalos regulares.
3. En respuesta a una orden externa controlada (gated external strobe): el CAD ejecuta una conversión cuando la CPU le permite que responda a una señal de solicitud externa.
4. Orden externa incontrolada: el CAD ejecuta una conversión siempre que hay una señal de solicitud externa. Este modo de funcionamiento permite sincronizar varios convertidores

El procedimiento de conversión A/D se puede dividir en las siguientes fases:

1. Escribir en la dirección de memoria que corresponda la palabra (byte) de conversión, cada uno de cuyos bits tiene un significado concreto.

Por ejemplo, en un sistema A/D que incluya un AGP con cuatro valores de ganancia posibles y ocho canales de entrada: el bit 7, si es 1 autoriza el modo automático de incremento de canal y si es 0 lo desautoriza; el bit 6, si es 1 se dará una interrupción a la CPU cuando se acabe la conversión y si es 0 no se dará; el bit 5, si es 1 se dará una interrupción a la CPU cuando se tenga un «overflow» (inicio de conversión antes de que se hayan leído los datos de la previa) y si es 0 se inhibe dicha función; el bit 4, si es 1 se autorizan las interrupciones desde el temporizador que se indique (mediante conexión física) y si es 0 no se autorizan; el bit 3, si es 1

se autorizan las interrupciones de la CPU debidas a las interrupciones combinadas de los puertos E/S y si es 0 no se autorizan; el bit 2, si es 1 se autorizan las conversiones bajo control de una señal externa y si es 0 no se autorizan; el bit 1, bit alto de selección de ganancia; bit 0, bit bajo de selección de ganancia.

2. Especificar el canal de entrada a convertir, a base de escribir su número de orden en la dirección de memoria asignada para esta función (es decir, donde la CPU busca el número de canal). Si sólo hay un canal, basta con escribir su número una vez.
3. Iniciar la conversión (por software, por señal externa, desde un temporizador).
4. Informar al programa que se está haciendo una conversión (por ejemplo, dando un valor predeterminado a un bit en una dirección de memoria predefinida donde está el byte de estado, o enviando una señal de interrupción una vez se acabe la conversión).
5. Leer los datos obtenidos, procediendo en el orden de bits que se ha preestablecido.

La conversión A/D se realiza en dos pasos: primero se indica al subsistema de entrada (amplificador, multiplexor, amplificador S&H) qué canal se va a convertir, se muestrea y se retiene la muestra en el S&H; el segundo consiste en la conversión A/D propiamente dicha. Según la organización de estos pasos, cabe hablar de distintos modos de funcionamiento:

1. Al acabar el primer paso se inicia el segundo.
2. Cuando se acaba el segundo paso se reinicia el primero (es lo más rápido).
3. Operación solapada; se ejecutan los dos pasos al mismo tiempo: mientras se convierte un canal (paso 2) muestrea el siguiente (paso 1).

Para facilitar el control, se puede diseñar un sistema de incremento automático de manera que después de convertir un canal quedan dispuestos para convertir el siguiente. De este modo basta indicarles una vez por qué canal deben empezar, y la conversión va siguiendo su curso. Cuando hay varios canales y se desea poder limitar el número de los utilizados, se puede disponer un microinterruptor mecánico para seleccionar dicho número.

6.6.3 Diseño de un programa de adquisición de señales

En los sistemas de medida no basta con adquirir las señales externas. Normalmente hay funciones adicionales para el ordenador como son: procesamiento (filtrado, promediado); análisis: cursores para buscar puntos, medida de amplitudes, medida de tiempos; y presentación de señales y resultados. Estas funciones se suelen realizar mediante un software de medio o alto nivel. Las tareas particulares a realizar en cada caso son las de la tabla 6.4.

Para diseñar el programa correspondiente, hay que considerar una serie de aspectos generales, válidos para cualquier tipo de programa:

Tabla 6.4 Tareas a realizar en la adquisición y distribución de señales.

ADQUISICIÓN	
1	Conversión A/D
1.1	Determinar el camino a seguir por la señal
1.2	Control de la conversión: temporización, interrupciones
1.3	Ejecución de la conversión
2	Almacenamiento
2.1	Preparación de los datos
2.2	Escritura en memoria
PROCESAMIENTO	
1	Recuperación
1.1	Lectura de memoria
1.2	Restauración de datos
2	Selección y ejecución del procesamiento
3	Almacenamiento
3.1	Preparación de los datos
2.2	Escritura en memoria
PRESENTACIÓN DE SEÑALES Y RESULTADOS	
1	Recuperación
1.1	Lectura de memoria
1.2	Restauración de datos
2	Procesamiento de salida (interpolación)
3	Escritura en elemento final (pantalla, impresora)

1. Determinar las interfaces con el usuario. Puede ser, por ejemplo, un teclado o un ratón para la entrada, y una impresora o un tubo de rayos catódicos para la salida.
2. Decidir cómo representar los datos («tipo» de datos): enteros, reales, en coma flotante, ...
3. Decidir los métodos a emplear para el procesamiento de los datos. Tipos y orden de los filtros, algoritmos de promediado.
4. Organizar el programa. Es recomendable un diseño modular con los siguientes bloques o módulos: adquisición, procesamiento, análisis, presentación. En cada módulo: subdividir cada problema en problemas más simples, decidir qué debe transferir cada módulo al siguiente, e incorporar protecciones para los casos en que los parámetros de entrada a un módulo no sean correctos (en particular para los módulos que interactúan directamente con el usuario).

Una vez diseñado el programa, los pasos siguientes son habituales en programación: escribir el programa, ejecutarlo, verificar que hace lo que debe, depurarlo, mantenerlo y modificarlo (por ejemplo, para adaptarlo a otra máquina). Es de gran importancia el documentarlo de manera que pueda ser analizado y modificado fácilmente por personas que no hayan participado en su diseño inicial.

6.7 EJERCICIOS Y PROBLEMAS

1. Para un determinado CAD se especifica, a 25 °C, un error de cero de ± 4 LSB, un error de no linealidad diferencial de ± 1 LSB y un error de ganancia de $\pm (1/2)$ LSB, con un coeficiente de temperatura de $\pm 45 \times 10^{-6}$ °C. Si su resolución es de 12 bits y sus errores iniciales de cero y de ganancia se ajustan a cero a 25 °C, ¿cuál es el máximo error de conversión cuando se produce un cambio de temperatura a 30 °C?
2. Un determinado CDA tiene, a 25 °C, un error de linealidad diferencial de $\pm (1/2)$ LSB, con una deriva de $\pm 5 \times 10^{-5}$ FE/°C. ¿Cuál es el margen de temperaturas en que se puede utilizar para que no deje de ser monotónico?
3. En un determinado CDA de 12 bits con entrada en código binario natural, la ponderación del MSB excede en 0,1 % al valor correcto. ¿Cuál es el error de no linealidad diferencial que se producirá?
4. Un determinado SAS incorpora un CAD integrador para rechazar interferencias en modo serie provenientes, sobre todo, de la red de suministro eléctrico. Si se desea que el SMRR sea grande tanto en países con red de 50 Hz como en países con red de 60 Hz, ¿cuál debe ser el periodo mínimo de integración?

REFERENCIAS

- [1] Daniel H. Sheingold (ed.). *Analog-digital conversion handbook*, 3.^a ed., capítulo 11. Englewood Cliffs (NJ): Prentice-Hall, 1986.
- [2] Dieter Seitzer, Günter Pretzl y Nadder A. Hamdy. *Electronic analog-to-digital converters*. Chichester (U.K.): John Wiley & Sons, 1983.
- [3] Daniel H. Sheingold (ed.). *Analog-digital conversion handbook*, 3.^a ed., capítulo 16. Englewood Cliffs (NJ): Prentice-Hall, 1986.
- [4] Anne W. Swager, «Technique bolsters dc-to-audio converters», EDN, septiembre 2, 1991, págs. 77-86.
- [5] R. Pallás Areny. *Transductores y acondicionadores de señal*, apartado 5.5. Barcelona: Marcombo, 1989.
- [6] G. S. Boyce (ed.). *Synchro and Resolver Conversion Handbook*. Surrey (U.K.): Memory Devices Ltd., 1980.

Capítulo 7

Análisis de errores y calibración en adquisición de señales

En un SAS además de tener un error de cuantificación inevitable, el comportamiento de cada uno de sus elementos dista de ser ideal. Como resultado, a partir de un código de salida no podemos determinar de forma exacta el valor de la señal de entrada, sino que sólo podemos aspirar a determinar un intervalo de valores que tenga una cierta probabilidad de contener al verdadero valor de la entrada.

De hecho, el diseño de un SAS se hace a partir de una especificación del error total aceptable, no a base de considerar cualesquiera elementos que puedan hacer la función deseada y calcular luego el posible error que conllevan. En una primera iteración se supone para cada etapa un error tal que sea posible realizarla con un coste razonable; conforme se van adoptando decisiones sobre la estructura de cada etapa, se calcula el error resultante y se va redistribuyendo el margen «so-brante». Por razones académicas, sin embargo, aquí procederemos de forma inversa, y analizaremos los errores presentes en un sistema con una configuración y componentes determinados. De este modo se podrán obtener criterios acerca de los órdenes de magnitud del error que cabe esperar en un sistema real.

7.1 ERRORES SISTEMÁTICOS Y ERRORES ALEATORIOS

Las fuentes de error en cada etapa dependen de su estructura. A la vez, según sea la fuente de error, puede que el valor de éste se pueda predecir, o puede que sólo sea posible acotarlo. Se denominan errores sistemáticos aquellos cuyo valor permanece constante, para unas condiciones dadas, o bien evoluciona de una forma conocida al hacerlo alguno de los parámetros de que depende. Si, por ejemplo, un amplificador requiere una resistencia de valor R para obtener una ganancia deseada G , que es de la forma $G = kR$, puede suceder que dicho valor no sea normalizado. Si empleamos una resistencia cuyo valor medido es R' , el error relativo cometido en la ganancia será

$$\varepsilon = \frac{kR' - kR}{kR} = \frac{R'}{R} - 1 \quad (7.1)$$

de modo que en vez de tener una ganancia real G , tendremos $G(1 + \varepsilon)$. Si por ejemplo $G = 100$ y $\varepsilon = -1\%$, ello significa que cuando la salida sea de 1 V la entrada no es 10,0 mV (1 V/100), sino que es 10,1 mV (1 V/0,99).

Pero si en vez de medir el valor de R' se hubiese empleado directamente una resistencia de valor nominal R y tolerancia $\pm \alpha$, entonces solamente podríamos decir que el error relativo máximo es $|\varepsilon| = \alpha$. Con $\alpha = \pm 1\%$, en el ejemplo anterior concluiríamos que una salida de 1 V corresponde a una entrada entre 9,9 mV y 10,1 mV. (Lo mismo puede decirse si el error asociado al instrumento con que medimos R' es apreciable; aunque nunca podremos decir que el valor exacto es R' , si dicho error es pequeño podremos considerar que es despreciable a efectos prácticos.)

Si R no fuera un valor estándar y se eligiera una resistencia de valor nominal R_n y tolerancia $\pm \alpha$, la situación sería similar. Si, por ejemplo, $R_n = 0,95R$, y $\alpha = \pm 1\%$, una salida de 1 V correspondería, en el peor caso, a una entrada entre 10,4 y 10,6 mV. Obsérvese que aunque el intervalo de incertidumbre a la entrada tiene la misma amplitud, 2 mV, ahora está centrado en 10,5 mV, mientras que en el caso anterior estaba centrado en 10 mV. Tenemos, pues, un error sistemático conocido debido a que R_n no es igual a R , y un error aleatorio debido a la tolerancia de la resistencia. De hecho, para un solo amplificador se puede determinar su ganancia real y el error es entonces sistemático (y corregible). Pero si se montan varios amplificadores con el mismo diseño, la distribución de ganancias es aleatoria y su valor medio tiene un error sistemático.

La expresión del resultado sólo es completa cuando se puede asociar una cierta probabilidad al intervalo resultante. Para ello es necesario conocer la función de densidad de probabilidad (f.d.p.) de la variable aleatoria que da lugar a la incertidumbre en el resultado final; en el caso anterior, se trataría de conocer la distribución de valores de las resistencias de valor nominal R_n de entre las que elegimos la utilizada para determinar la ganancia.

El conocimiento de la f.d.p. de las distintas fuentes de error puede parecer a priori una tarea ardua. Sin embargo, tanto a cada una de ellas como al cálculo de su efecto total, se puede aplicar el teorema del límite central, que afirma que la suma de un gran número de variables aleatorias independientes tiende a seguir una ley normal (gaussiana), con independencia de la f.d.p. de cada variable, siempre y cuando ninguna de ellas predomine sobre las demás. Esto significa, por ejemplo, que dado que son varios los factores que contribuyen a la tolerancia de una resistencia durante su fabricación, la f.d.p. de los valores de las resistencias probablemente sea gaussiana. A la vez, si se juntan las resistencias de igual valor nominal y distintas fabricaciones, el conjunto seguirá también la ley normal; pero si se juntan resistencias de dos valores nominales muy dispares, por muchas que haya de cada tipo el conjunto de valores no tendrá una f.d.p. gaussiana.

Cuando se sabe que la f.d.p. es gaussiana, la especificación de la probabilidad asociada a un intervalo de valores es inmediata (figura 7.1). Salvo que se indique lo contrario, se suele aceptar que a efectos prácticos los límites extremos vienen

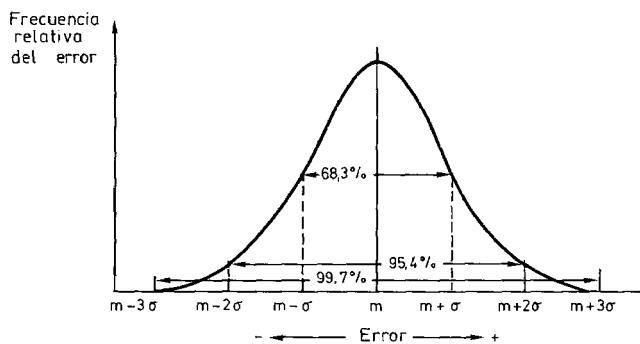


Figura 7.1 Distribución gausiana de errores alrededor del valor nominal m , que muchas veces es nulo.

dados por $\pm 3 \sigma$, donde σ es la desviación típica de la distribución. Esto implica un intervalo que contiene al verdadero valor el 99,7 % del tiempo, o de los casos.

7.2 FUENTES DE ERROR

En la figura 7.2 se presenta la estructura simplificada de un SAS. Se trata de un sistema diferencial con multiplexado de bajo nivel, y un CAD que requiere un amplificador de muestreo y retención previo.

Los errores de cada etapa se pueden dividir en estáticos y dinámicos, según se manifiesten cuando la señal de entrada es lenta, o cuando cambia con el tiempo. Además, y en particular para los errores estáticos, se suele distinguir entre los errores que son independientes de la magnitud de la señal de entrada, errores aditivos, de los que son proporcionales a dicha magnitud, errores multiplicativos; cada uno de estos errores se puede expresar como error relativo o como error absoluto. Los errores dinámicos dependen de la forma de la señal de entrada, pero es común referirse a una entrada senoidal para considerar los errores de amplitud, mientras que el retardo se describe mediante el tiempo de establecimiento o el tiempo de respuesta ante una señal en escalón.

En la tabla 7.1 se resumen algunos de los errores de cada una de las etapas del sistema de la figura 7.2 empleando la terminología anterior con algunas salvedades. En multiplexores, por ejemplo, la diafonía estática y dinámica no se refiere

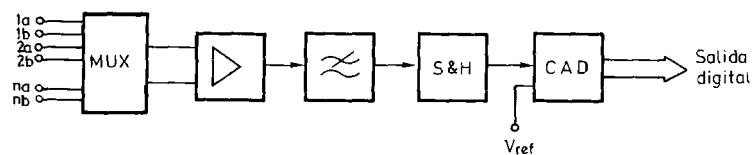


Figura 7.2 Estructura simplificada de un sistema de adquisición de señales, en este caso diferencial y con multiplexado de bajo nivel.

Tabla 7.1 Algunas fuentes de error para las etapas del sistema de la figura 7.2. Se sobreentiende que, además, algunos factores de error derivan con el tiempo, la temperatura y la alimentación.

Etapa	Fuentes de errores estáticos	Fuentes de errores dinámicos
Multiplexor	Corrientes de fugas (ON, OFF) Corrientes entrada amplificadores CMRR (0)	Corriente de ruido CMRR (f)
	Pérdidas por inserción Diafonía estática Diafonía canales consecutivos Retroinyección de carga	Diafonía dinámica
		Tiempo establecimiento
Amplificador	Tensión desequilibrio-offset CMRR(0) PSRR	Tensión de ruido CMRR(f)
	Error de ganancia (0) No linealidad ganancia	Error de ganancia(f)
		Velocidad (slew rate) Tiempo de establecimiento
Filtro	Error de ganancia	Atenuación Desfase Tiempo de respuesta
Amplificador S&H	Error de cero en muestreo Error de carga	
	Error de ganancia No linealidad Deriva (droop rate)	Tiempo de apertura
		Velocidad (slew rate) Aislamiento Tiempo de adquisición Tiempo de establecimiento
Convertidor	Error de cero PSRR	
	Error de ganancia No linealidad ganancia No linealidad diferencial	Tiempo de conversión
		Error de cuantificación

propriamente al carácter estático o dinámico de la señal sobre la que se produce la interferencia, sino a la velocidad de conmutación del multiplexor. En convertidores, el error de cuantificación se produce tanto para entradas estáticas como diná-

micas; en modelos con entrada diferencial hay que considerar el CMRR; en modelos de alta resolución, puede llegar a ser importante el ruido. Por otra parte, no se mencionan las posibles derivas de cada una de las fuentes de error, pero se sobreentiende que existen. Obsérvese que los errores propios de cada etapa no son suficientes para determinar el error total, por cuanto no incluyen las especificaciones de impedancia de entrada y salida; al conectar dos etapas, dichas impedancias pueden provocar tanto errores de amplitud como retardos, y el desequilibrio de impedancias reduce el CMRR efectivo.

7.3 ESTIMA DEL ERROR TOTAL

Una vez determinadas las fuentes de error en cada elemento de un sistema, surge el problema de estimar el error total. Para ello hay dos métodos generales. El primero consiste en sumar algebraicamente todos los errores, tomando para cada uno su valor máximo y considerándolos todos en la misma dirección (igual signo). La probabilidad de que en la práctica se tenga esta situación es remota, por lo que esta estima resulta demasiado pesimista. Además, si se desea una exactitud alta, los errores exigidos a cada etapa al aplicar este método pueden ser tan pequeños que su realización resulte muy cara e incluso imposible.

El otro método para combinar errores es hacer su suma cuadrática, es decir, el error total se estima como la raíz cuadrada de la suma de los cuadrados de cada factor de error individual. Esto equivale a suponer que los errores son aleatorios y que cada fuente de error es independiente de las demás. Sabemos, sin embargo, que algunos de los errores son sistemáticos, y que otros dependen de un mismo factor externo.

La situación real puede aconsejar una combinación de ambos métodos. Si, por ejemplo, se sabe que una misma causa (por ejemplo, la temperatura o las derivas de la alimentación) influye en varios errores sistemáticos, se puede calcular la contribución de dicha causa mediante la suma algebraica de todos los errores que produce, pues aparecerán todos al mismo tiempo. Los errores sistemáticos que sean independientes entre sí se pueden combinar mediante la suma cuadrática, y combinarlos de la misma forma con los errores aleatorios. En cualquier caso, hay que tener las precauciones de emplear unidades homogéneas para expresar los errores a combinar, y de que los valores combinados correspondan a una misma probabilidad. Los errores sistemáticos («peor caso») se suele considerar corresponden a una probabilidad del 99,7 % (3σ). El error total se estima entonces con la fórmula

$$\varepsilon_{\text{total}} \approx \sqrt{\sum \varepsilon_i^2 + [\sum \varepsilon_j^2 + \sum \varepsilon_k^2]^{1/2}} \quad (7.2)$$

donde los subíndices i , j , y k se refieren, respectivamente, a los errores sistemáticos con una causa común, a los errores sistemáticos independientes y a los errores aleatorios. Aunque puede suceder que una misma causa afecte a distintos errores aleatorios, éstos nunca se combinan de forma aritmética pues si son realmente aleatorios cabe esperar que la influencia de unos venga compensada en parte por la de otros, dando lugar precisamente a una distribución gausiana.

El error de cuantificación merece una consideración aparte, por cuanto su f.d.p. no es gausiana sino uniforme. Por lo tanto, no se puede sumar impunemente como si fuera un error aleatorio más, a no ser que sea pequeño comparado con los otros errores, en cuyo caso sí se aplica el teorema del límite central. De hecho, si es la fuente de error predominante, una suma cuadrática produce una estima demasiado optimista. Una posible solución es entonces dejarlo aparte y sumarlo directamente al error total debido a las otras fuentes de error, aunque ello pueda dar un resultado muy conservador. La alternativa de calcular la f.d.p. resultante al sumar los errores con distribución gausiana y el error de cuantificación, sólo se contempla cuando la suma directa lleva a exigencias demasiado estrictas.

Para calcular el retardo total, no es posible combinar de forma simple los retardos de cada etapa, sean tiempos de subida, de retardo o de establecimiento. Es posible obtener una estima a base de hacer la suma cuadrática de los tiempos de subida, pero en algunos casos el error de esta estima puede ser muy grande.

Por último, no hay que olvidar la interacción entre etapas debida a sus respectivas impedancias de entrada y salida. Dicha interacción influye tanto en los errores de amplitud como en el retardo total.

Ejemplo. Diseñar y estimar los errores de amplitud de un sistema para medir temperaturas de 0 °C a 450 °C basado en 16 termopares cuya sensibilidad es de 55,5 $\mu\text{V}/^\circ\text{C}$, y con una tensión de modo común de unos 10 V, prácticamente continua. La resolución deseada es de 0,1 °C, y cada medida de temperatura debe hacerse al menos una vez cada segundo. (Adaptado de [1].)

— Dado que todas las señales son iguales, cabe pensar en utilizar un solo amplificador. La presencia de la tensión de modo común a la entrada sugiere que el amplificador sea de instrumentación y el multiplexor diferencial. Incluso si no hubiera la tensión de modo común especificada, convendría que el sistema fuera diferencial para reducir las interferencias de red.

— La frecuencia de muestreo mínima es de 16 Hz, por lo que se dispone de 62,5 ms para la conversión de cada canal. Un simple CAD de doble rampa es suficiente, y permite ahorrarse el amplificador S&H que precede a los CAD de aproximaciones sucesivas. La tensión de entrada no cambia de signo y, por lo tanto, el CAD puede ser unipolar.

— Una resolución de 0,1 °C en 450 °C equivale a 1 sobre 4.500. Por lo tanto, el convertidor debe ser de por lo menos 13 bits ($2^{13} = 8.192$, $2^{12} = 4.096$). La resolución será,

$$1 \text{ LSB} = \frac{(55,5 \mu\text{V}/^\circ\text{C}) (450 ^\circ\text{C})}{8192} = 3,05 \mu\text{V}$$

que equivale a 0,055 °C.

— Para que la tensión de modo común produzca un error inferior a la resolución, deberá cumplirse

$$\text{CMRR} > \frac{10 \text{ V}}{3,05 \mu\text{V}} = 130 \text{ dB}$$

Este valor no es asequible con un amplificador de instrumentación ordinario, por lo que o bien se emplea un AI de muy altas prestaciones, o bien hay que pensar en otra solución

para reducir el efecto de la tensión de modo común. Una posibilidad es emplear la técnica del condensador flotante.

— El esquema básico de la solución propuesta es el de la figura E7.1a. Para cada canal hay dos pares de interruptores y un condensador grande C conectado, vía un par de interruptores, a la entrada del amplificador. Ahora éste no tiene por qué ser diferencial, pero si lo es podrá reducir las posibles interferencias entre su terminal de referencia y el terminal «bajo» del condensador C . El interruptor entre los terminales de entrada del AI cortocircuita dichos terminales mientras se está cargando C , de manera que el amplificador no queda con las entradas al aire.

— Las fuentes de error en un sistema de condensador flotante se describen en la figura E7.1b, y consisten básicamente en las capacidades parásitas entre los terminales del interruptor y masa. Cuando se conectan los dos interruptores de entrada, C se carga a la tensión v_d ; C_{b1} y C_{c1} se cargan a la tensión $v_d + v_c$; y C_{b2} y C_{c2} se cargan a la tensión v_c . Al conectar C al amplificador, supuesto de entrada unipolar, por un lado parte de la carga de C se desplaza a C_{d1} , produciendo una atenuación en la tensión. En lugar de tener una entrada $v_D = v_d = Q/C$, tendremos $v_D' = Q/(C + C_{d1})$. El error en modo diferencial (o «serie») será

$$e_s = v_D - V_D' = v_d \frac{C_{d1}}{C + C_{d1}}$$

Por otro lado, la carga almacenada en $C_{b1} + C_{c1}$ cuando estaban cerrados los dos interruptores de entrada producirá, al cerrarse los interruptores que llevan al amplificador, una tensión en el condensador $C + C_{d1}$. Es decir, la tensión en modo común a la entrada se convierte en una tensión diferencial a la salida, de magnitud

$$v_D|_c = \frac{v_c(C_{b1} + C_{c1})}{C + C_{d1}}$$

de modo que $\text{CMRR} \approx (C_{b1} + C_{c1})/C$, siempre y cuando $C \gg C_{d1}$.

— En el ejemplo presente, dada la baja velocidad de exploración de los canales, los interruptores pueden ser relés. Nos interesa tener $\text{CMRR} > 130 \text{ dB}$. Elegimos $\text{CMRR} = 140 \text{ dB}$. Si la capacidad parásita entre cada contacto del relé y su bobina es de unos 5 pF, y el cableado de los interruptores y el condensador flotante añade otros 3 pF, tendremos $C_{al} = 5 \text{ pF}$, $C_{b1} + C_{c1} = 13 \text{ pF}$, y $C_{d1} = 5 \text{ pF}$. Para tener $\text{CMRR} = 140 \text{ dB}$, deberá ser $C = 130 \mu\text{F}$. (Un condensador tan grande que sea de calidad, puede ser bastante caro, y difícil de localizar.) Si el amplificador es de instrumentación, el valor de C podrá ser mucho menor por cuanto entonces v_c sólo lo cargaría a la diferencia de tensiones que produzca el posible desequilibrio de impedancias entre la fuente de señal y los bornes del condensador.

— La elección de C determina el error en modo serie. Con 16 canales en paralelo, el valor de C_{d1} en la figura E7.1b pasará a ser 80 pF, a los que cabe añadir la capacidad de entrada del amplificador y el cableado asociado. Si se estiman en 20 pF, tendremos $C_{d1} \approx 100 \text{ pF}$, y

$$e_s = v_d \frac{100 \text{ pF}}{130 \mu\text{F}} = 7,7 \times 10^{-7} v_d$$

El error resulta ser despreciable.

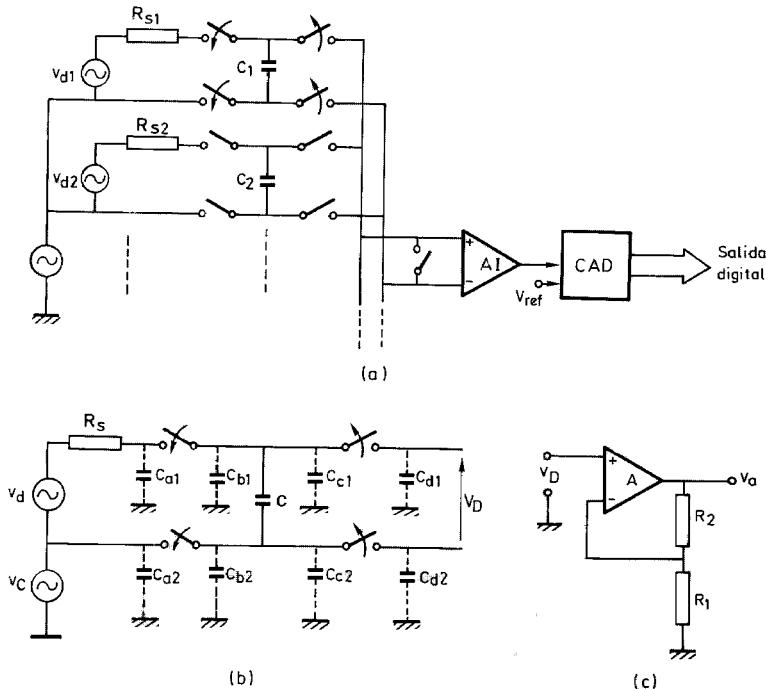


Figura E7.1 (a) Sistema de multiplexado de bajo nivel con alto CMRR basado en un condensador flotante. (b) Errores en modo diferencial y en modo común en el condensador flotante, cuando se considera un solo canal. (c) Amplificador no inversor.

— Para la etapa de amplificación supondremos que nos conformamos con que sea unipolar para reducir costes. Para tener una impedancia de entrada suficientemente alta (y no descargar C), se puede emplear la configuración no inversora de la figura E7.1c. Si el margen de entrada del CAD es de 0 a 5 V, la ganancia deberá ser

$$G = \frac{5 \text{ V}}{450 \text{ }^{\circ}\text{C} \times 55,5 \mu\text{V}/\text{C}} = 200,2$$

— Si la ganancia del amplificador de la figura E7.1c se evalúa como $G = 1 + R_2/R_1$, se comete un error debido a que la ganancia en lazo abierto del AO no es infinita. La tensión de salida real se puede obtener a partir de

$$v_a = A \left(v_D - v_a \frac{R_1}{R_1 + R_2} \right)$$

El resultado es una ganancia

$$G' = \frac{v_a}{v_D} = \frac{A}{1 + AR_1/(R_1 + R_2)} = \frac{A}{1 + A/G}$$

294 Análisis de errores y calibración en adquisición de señales

El error relativo correspondiente es

$$\varepsilon_G = \frac{G - G'}{G} = 1 - \frac{A}{(1 + A/G)G} = \frac{G}{G + A}$$

— En el ejemplo presente, este error es sistemático y se puede corregir mediante calibración. Si de todos modos se desea que no sea excesivo, podemos tomar como criterio que no exceda del máximo error de cuantificación ($1/2$ LSB). Para 13 bits tenemos $1 \text{ LSB} = 1/8.192 = 0,012\%$ FE (FE = fondo de escala), de modo que podríamos aceptar $\varepsilon_G = 0,006\%$. Para $G = 200,2$ esto exige $A > 3,3 \times 10^6$, valor asequible (a baja frecuencia, como es el caso presente) con AO de calidad. Si se emplea un AO con $A = 10^6$, el error cometido será de un 0,02 %.

— Las tolerancias en las resistencias R_1 y R_2 son otra fuente de error sistemático. En el peor caso, la ganancia resultante al emplear resistencias de tolerancia α es

$$G' = 1 + \frac{R_2(1 + \alpha)}{R_1(1 - \alpha)} = 1 + (G - 1) \frac{1 + \alpha}{1 - \alpha}$$

El error relativo correspondiente será

$$\varepsilon_\alpha = \frac{G - G'}{G} = \frac{-2\alpha}{1 - \alpha} - \frac{G - 1}{G}$$

Con resistencias del 0,01 %, el error máximo es de -0,02 %. El empleo de resistencias con baja tolerancia reduce el error, pero incrementa el coste. El uso de una resistencia ajustable no es recomendable como solución definitiva. Para corregir este error se puede calibrar la ganancia.

— Los errores de cero del amplificador se pueden compensar también mediante calibración. Si no se piensa calibrar, para que su valor sea inferior al error de cuantificación máximo, $1/2 \text{ LSB} = 1,5 \mu\text{V}$, habría que pensar en un AO con tensión de desequilibrio inferior a $1 \mu\text{V}$, que es mucho menor que lo disponible incluso en modelos de calidad ($5 \mu\text{V}$ máx. en el LTC 1050AC). Se concluye, pues, que la calibración de cero es inevitable.

— Las corrientes de polarización del AO son otra fuente de error ya que pueden descargar el condensador flotante cuando éste es conectado al amplificador. Sin necesidad de entrar en el detalle de la temporización, el tiempo máximo que puede durar la conexión condensador-amplificador son los 62,5 ms disponibles para cada canal. Para que la descarga sea inferior a $1,5 \mu\text{V}$ ($1/2$ LSB), debe suceder

$$I_b < \frac{1,5 \mu\text{V} \times 130 \mu\text{F}}{62,5 \text{ ms}} = 3,1 \text{ nA}$$

Este valor es superior a la corriente de polarización máxima especificada para los AO de calidad. (El LTC 1050AC tiene un máximo de 100 pA a 85°C , que es su temperatura de funcionamiento más alta.)

Para que I_b no produzca un error apreciable a la salida debido a que circula por R_2 , ésta debe cumplir

$$R_2 < \frac{1,5 \mu\text{V}}{100 \text{ pA}} = 15 \text{ k}\Omega$$

En consecuencia, $R_2 < 15 \text{ k}\Omega \times 200 = 3 \text{ M}\Omega$. Dado que para este modelo de AO las corrientes de desequilibrio (offset) son comparables a las de polarización, de poco serviría poner, en serie con la entrada no inversora, una resistencia de compensación igual a la combinación paralelo de R_1 y R_2 .

— El CMRR del AO es otra fuente de error a considerar aquí, pues se trata de una configuración no inversora y, por lo tanto, la tensión de entrada v_D aparece de hecho en modo común. A la salida del AO, con ganancias A_d y A_c , (es decir, $\text{CMRR} = A_d/A_c$) tendremos,

$$v_a = (v_D - v_-) A_d + \frac{v_D + v_-}{2} A_c \approx \left(v_D - v_- + \frac{v_D}{\text{CMRR}} \right) A_d$$

Si se desea que este error sea inferior a $1,5 \mu\text{V}$, en el peor caso, que corresponde al valor máximo de v_D , $v_{Dmax} = (55,5 \mu\text{V}/^\circ\text{C}) \times 450^\circ\text{C} = 25 \mu\text{V}$, deberemos tener

$$\text{CMRR} > \frac{25 \text{ mV}}{1,5 \mu\text{V}} = 84 \text{ dB}$$

Este valor es ampliamente superado por los AO de calidad. Para el LTC 1050AC se especifican 120 dB mínimo.

— El análisis de la tensión de ruido (las corrientes de ruido poco afectarán puesto que las de polarización no afectan), depende del ancho de banda de medida. Este hay que determinarlo en función del tiempo de establecimiento necesario. Para una respuesta de paso bajo de primer orden, con constante de tiempo τ , el tiempo necesario para que la salida quede a un $r\%$ del valor final es

$$t_n = -\tau \ln(r/100)$$

Si como cota tomamos un valor equivalente a 1/2 LSB del valor final, en el caso de 13 bits $r = 0,006\%$. Si deseamos llegar a dicho valor en menos de 10 ms, con lo cual aún quedan $62,5 - 10 = 52,5$ ms por canal, deberemos tener

$$\tau < \frac{10 \text{ ms}}{9,7} \approx 1 \text{ ms}$$

que implica una frecuencia de corte $f_c > 164 \text{ Hz}$. Para este ancho de banda, los AO convencionales presentan un ruido muy pequeño. Sin embargo, los AO de bajas derivas no son convencionales sino que están basados en estructuras con conmutaciones periódicas, que llevan un ruido de baja frecuencia importante. Para el LTC 1050AC, en la banda de 0,1 a 10 Hz se especifican $1,6 \mu\text{Vpp}$. Si se emplea un CAD integrador, este ruido quedaría reducido; si, por ejemplo, el periodo de integración es de 20 ms (para atenuar las interferencias de 50 Hz), el tiempo máximo de conversión es de unos 40 ms, aceptable, pues, en este ejemplo, y las componentes de 10 Hz quedan atenuadas por $\text{senc}(0,2\pi) = 0,94$. Si el ruido final resultara ser aún excesivo, cabría considerar un AO convencional, a costa de un mayor error de cero, pero sin más trascendencia porque se puede eliminar mediante calibración.

— El resumen de los errores (ignorando las derivas) es

<i>Fuente</i>	<i>Magnitud del error</i>	<i>Observaciones</i>
Multiplexor (C flotante)		
— Modo serie	$7,7 \times 10^{-5} \%$	Despreciable
— Modo común	$1 \mu\text{V}$	
Amplificador		
— Offset	$5 \mu\text{V}$	Máximo. Corregible
— Ganancia		
$A = 120 \text{ dB}$	0,02 %	Constante. Corregible
$\alpha = 0,01 \%$	0,02 %	Máximo. Corregible
— CMRR (120 dB)	25 nV	Despreciable
Convertidor		
— Cuantificación	$1,5 \mu\text{V}$	Máximo

En el peor caso (suma directa), si no se corrigen los errores de cero y ganancia mediante calibración, el error total sería

$$e = 7,5 \mu\text{V} + 0,04 \% \times (55,5 \mu\text{V}/^\circ\text{C}) \times T = 7,5 \mu\text{V} + T \times 22,2 \text{nV}/^\circ\text{C}$$

Esto significa que no se podría obtener la resolución deseada, pues $0,1^\circ\text{C}$ equivale a $5,55 \mu\text{V}$. La calibración resulta, pues, inevitable.

7.4 CALIBRACIÓN EN LA ADQUISICIÓN DE SEÑALES

Los errores de distintos tipos presentes en un SAS desde el sensor hasta el CAD, hacen que la relación entre la salida y la entrada diste de la prevista inicialmente. Normalmente se desea una relación lineal de la forma

$$y = px + q \quad (7.3)$$

Entonces, a partir de una salida «y» se deduce que la entrada correspondiente es

$$x = \frac{y - q}{p} \quad (7.4)$$

Además, se suele tener $y = 0$ cuando $x = 0$, es decir, $q = 0$. El cálculo de la entrada que daremos como respuesta, a partir del resultado de la medida, es entonces aún más simple: basta dividirlo por la sensibilidad (o ganancia) p .

La situación real es distinta, en parte por los errores del sensor, y en (menor) parte por el SAS en sí. Los errores sistemáticos se pueden corregir mediante calibración. Cuanto sigue es aplicable tanto al sensor como al sistema de adquisición, o al conjunto de los dos.

La calibración estática consiste en aplicar sucesivos valores conocidos de la entrada, e ir registrando los valores correspondientes de la salida. Una posibilidad es crear una tabla y almacenarla en una memoria ROM; para determinar la entrada correspondiente a una salida basta entonces interpolar linealmente entre los dos valores más próximos que se tenga en memoria. Obviamente, de esta forma no se pueden corregir los errores que varíen respecto al instante de calibración, y es bien sabido que todos los componentes electrónicos tienen derivas temporales y térmicas.

Otra alternativa es determinar la relación funcional entrada-salida, y almacenar sólo los valores de los parámetros necesarios para calcular la función inversa. Sin embargo, los cálculos pueden ser bastante largos, además de depender de cada sistema en particular. Además, para muchos sensores es difícil determinar su función de transferencia de forma exacta.

Un tercer método consiste en emplear una fórmula de interpolación basada en dos o más puntos de referencia determinados mediante calibración. Si, por ejemplo, resulta que la relación entrada-salida es una recta, diferente de la prevista (figura 7.3), su ecuación se puede determinar a partir de dos puntos (x_1, y_1) , (x_2, y_2) de la forma

$$\frac{y - y_1}{y_2 - y_1} = \frac{x - x_1}{x_2 - x_1} \quad (7.5)$$

A partir de una salida y , el valor de la entrada x correspondiente es

$$y = \frac{y_2 - y_1}{x_2 - x_1} x - x_1 - \frac{y_2 - y_1}{x_2 - x_1} + y_1 = p'x + q' \quad (7.6)$$

Para simplificar la corrección, se suele tomar $x_1 = 0$, y $x_2 = x_{FE}$ (FE designa fondo de escala). De este modo,

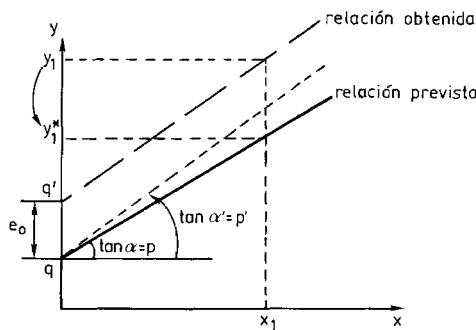


Figura 7.3 Corrección del error de cero y del error de sensibilidad mediante calibración. A partir de la lectura obtenida y_1 se calcula la lectura corregida y_1^* , y a partir de ésta se obtiene, según la relación prevista, la entrada real x_1 .

$$y_1 = q' \quad (7.7a)$$

$$y_2 = p'x_{FE} + q' \quad (7.7b)$$

La diferencia entre q' y q se denomina entonces error de cero,

$$e_0 = q' - q \quad (7.8a)$$

y el cociente entre p y p' se denomina factor de (corrección de) escala

$$k = p/p' = \frac{y_{2n} - y_{1n}}{y_2 - y_1} = \frac{M}{y_2 - y_1} \quad (7.8b)$$

donde $M = y_{2n} - y_{1n}$ es el margen de salida nominal. El valor real de la entrada x correspondiente a una salida y es

$$x = \frac{k(y - e_0 - q)}{p} \quad (7.9a)$$

Para el caso habitual con $q = 0$, para obtener x no hay que dividir directamente el resultado por la sensibilidad, $x = y/p$, sino

$$x = \frac{k(y - e_0)}{p} = \frac{y^*}{p} \quad (7.9b)$$

donde y^* es la lectura corregida que se obtiene restando a cada resultado el error de cero y multiplicándolo por el factor de escala. El proceso de corrección es normalmente interno, y el usuario final puede que sea ajeno a las correcciones.

Si la relación entrada-salida que obtenemos no es una recta sino que tiene la forma genérica $y = f(x)$, se puede emplear un tercer punto de calibración (x_3, y_3) e interpolar entre los tres para obtener el valor de y «corregido» [$L(y) \equiv y^*$]. Una posibilidad es aplicar la fórmula de interpolación de Lagrange de segundo orden,

$$y^* \equiv L(y) = \frac{(y - y_2)(y - y_3)}{(y_1 - y_2)(y_1 - y_3)} x_1 + \frac{(y - y_1)(y - y_3)}{(y_2 - y_1)(y_2 - y_3)} x_2 + \frac{(y - y_1)(y - y_2)}{(y_3 - y_1)(y_3 - y_2)} x_3 \quad (7.10)$$

que corresponde a un polinomio de segundo orden que pasa por los puntos (x_1, y_1) , (x_2, y_2) y (x_3, y_3) .

Es obvio, sin embargo, que un método más orientado a la descripción de los errores sería más atractivo. En particular, si se pudiera extrapolar directamente el método empleado para el caso en que la respuesta es una recta, la aplicación de las correcciones sería muy simple.

Considérese la expansión de una función mediante fracciones continuas [2]

$$V(y) = c_0 + \frac{c_1 y}{1 + \frac{c_2 y}{1 + \dots}} \quad (7.11a)$$

La aproximación de segundo orden viene dada por

$$V(y) = c_0 + \frac{c_1 y}{1 + c_2 y} \quad (7.11b)$$

El objetivo es ahora calcular c_0 , c_1 , y c_2 a partir de los tres puntos de calibración, $y_1 = f(x_1)$, $y_2 = f(x_2)$, e $y_3 = f(x_3)$. Normalmente se toma $x_3 = (x_2 - x_1)/2$; si además $x_1 = 0$, y $x_2 = x_{FE}$, entonces $x_3 = x_{FE}/2 = x_c$, el valor central de la escala de medida.

Para poder resolver el problema, hay que imponer tres condiciones a la función $V(y)$ que da el valor de y corregido [$y^* = V(y)$]. Las dos condiciones impuestas en la calibración con dos puntos eran la corrección de cero y la del factor de escala, que llevaban al valor y^* . Aquí añadimos una corrección de «no linealidad» basada en forzar que los tres puntos de $V(y)$ correspondientes a las tres lecturas de calibración, y_1 , y_2 , y_3 , estén sobre una recta. Para ello debe cumplirse,

$$\frac{V(y_2) - V(y_3)}{V(y_3) - V(y_1)} = \frac{x_2 - x_3}{x_3 - x_1} = 1 \quad (7.12a)$$

De aquí y de la aproximación de segundo orden de $V(y)$ (7.11b) se deduce

$$c_2 = \frac{y_2 + y_1 - 2y_3}{y_2(y_3 - y_1) - y_1(y_2 - y_3)} \quad (7.13a)$$

Obsérvese que si las lecturas obtenidas están sobre una recta, $y_3 = (y_1 + y_2)/2$, entonces $c_2 = 0$ porque efectivamente no hay no linealidad a corregir.

Si imponemos la condición de tener un margen de salida igual al nominal, deberá cumplirse

$$V(y_2) - V(y_1) = M$$

Esta condición requiere que se cumpla

$$c_1 = \frac{(1 + c_2 y_2)(1 + c_2 y_1)M}{y_2 - y_1} = \frac{(y_2 - y_3)(y_3 - y_1)(y_2 - y_1)M}{[y_2(y_3 - y_1) - y_1(y_2 - y_3)]^2} \quad (7.13b)$$

Cuando la salida es lineal ($c_2 = 0$) y se cumple $y_2 - y_1 = M$, entonces $c_1 = 1$, porque no hay error de sensibilidad a corregir.

Para corregir el error de cero hay que tomar

$$c_0 = q - \frac{c_1 y_1}{1 + c_2 y_1} = q - \frac{y_1(y_2 - y_3) M}{y_2(y_3 - y_1) - y_1(y_2 - y_3)} \quad (7.13c)$$

Si $c_2 = 0$ y $c_1 = 1$, cuando se cumpla $y_1 = q$, entonces $c_0 = 0$ porque no hay error de cero.

Para aplicar este método, se calibra inicialmente el sistema midiendo tres entradas conocidas, y mediante las ecuaciones 7.13 se determinan los parámetros c_0 , c_1 y c_2 , que se almacenan en memoria. A partir de un resultado y cualquiera, se calcula entonces el resultado corregido $V(y)$. Para corregir las derivas de cero, se puede recalibrar periódicamente con una entrada conocida, y modificar el parámetro c_0 . Si se desean corregir las posibles derivas de la sensibilidad, hay que calibrar en otro punto adicional, y modificar c_1 . Además, si se cambia de sensor puede hacer falta una recalibración que incluya el tercer punto, y modificar c_2 ; el SAS por sí solo no suele producir errores de no linealidad graves en comparación con los del sensor.

Finalmente, si no es posible tener el tercer punto de calibración centrado en el margen de medida, se puede emplear un punto cualquiera si se modifica la condición de linealidad

$$\frac{V(y_2) - V(y_3)}{V(y_3) - V(y_1)} = \frac{x_2 - x_3}{x_3 - x_1} = \frac{\alpha}{1 - \alpha} \quad (7.12b)$$

La expresión de los tres parámetros de calibración es entonces

$$c_2 = \frac{2(1 - \alpha) y_2 + 2 \alpha y_1 - 2 y_3}{2 a y_2 (y_3 - y_1) - 2 (1 - \alpha) y_1 (y_2 - y_3)} \quad (7.14a)$$

$$c_1 = \frac{4 \alpha (1 - \alpha) (y_2 - y_3) (y_3 - y_1) (y_2 - y_1) M}{[2 \alpha y_2 (y_3 - y_1) - 2 (1 - \alpha) y_1 (y_2 - y_3)]^2} \quad (7.14b)$$

$$c_0 = q - \frac{2(1 - \alpha) y_1 (y_2 - y_3) M}{2 a y_2 (y_3 - y_1) - 2 (1 - \alpha) y_1 (y_2 - y_3)} \quad (7.14c)$$

El caso de x_3 centrado corresponde a $\alpha = 1/2$.

Ejemplo. Sea un termistor cuya resistencia puede modelarse, en el margen de 0 °C a 60 °C, como $R(T) = 3.300 \exp [4.070 (1/(T + 273,15) - 1/298,15)]$. Determinar la fórmula para corregir las lecturas y así poderlas interpretar según una recta.

Al medir las temperaturas extremas obtendremos,

$$R(0) = 8.290,5 \Omega$$

$$R(60) = 566,5 \Omega$$

y por lo tanto la recta que tomamos como respuesta es

$$y \equiv R(T) = \frac{566,5 - 8.290,5}{60 - 0} T + 8.290,5$$

Entonces, a partir de una resistencia medida R , queremos poder deducir la temperatura mediante dicha recta, es decir,

$$T = \frac{R - 8.290,5}{-7.724/60}$$

Pero si, por ejemplo, medimos una $R = 1.897,6 \Omega$ (que según el modelo del termistor significa que éste estaba a 30°C), el resultado que daríamos sería

$$T = \frac{R - 8.290,5}{-7.724/60} = \frac{1.897,6 - 8.290,5}{-128,73} = 49,66^\circ\text{C}$$

Puede verse que el error cometido es considerable.

Para obtener las lecturas corregidas según el método de la ecuación (7.11b),

$$R^* = V(y) = c_0 + \frac{c_1 y}{1 + c_2 y}$$

podemos emplear tres puntos de calibración equidistantes y a partir de ellos calcular c_0 , c_1 y c_2 mediante las ecuaciones (7.13).

Si calibrámos el termistor a $x = 0, 30$ y 60°C , obtendremos respectivamente, $R \equiv y = 8.290,5 \Omega$, $1.897,6 \Omega$ y $566,5 \Omega$. Los coeficientes de $V(y)$ son entonces,

$$\begin{aligned} c_2 &= 6,287 \times 10^{-4}/\Omega \\ c_1 &= 9,236 \\ c_0 &= -3,206,55 \Omega \end{aligned}$$

Por lo tanto, a partir de un valor medido R , podemos obtener el valor corregido R^* mediante

$$R^* = V(y) = -3,206,55 \Omega + \frac{9,236 R}{1 + 6,287 \times 10^{-4} R/\Omega}$$

Si, por ejemplo, medimos $R = 4.898,26 \Omega$, la lectura corregida es

$$R^* = -3,206,55 \Omega + \frac{9,236 \times 4.898,6 \Omega}{1 + 6,287 \times 10^{-4} \times 4.898,6} = 7.207,79 \Omega$$

y el resultado que daríamos sería

$$T = \frac{R^* - 8.290,5}{-7.724/60} = \frac{7.207,79 - 8.290,5}{-128,73} = 8,41^\circ\text{C}$$

Según el modelo matemático, sabemos que la temperatura real era 10 °C. Si no empleáramos la corrección, el resultado que daríamos sería

$$T = \frac{R - 8.290,5}{- 7.724/60} = \frac{4.898,26 - 8.290,5}{- 128,73} = 26,35 \text{ } ^\circ\text{C}$$

7.5 CORRECCIÓN DE ERRORES DE CERO

La posibilidad de corregir los errores de cero y no linealidad mediante software, tal como se ha descrito en el apartado anterior, podría llevar al error de pensar que dichos errores pierden importancia. El error de cero en particular puede requerir correcciones previas (por hardware o por hardware y software) respecto a las que se basan sólo en software. La razón es que su magnitud puede ser tan grande que conlleve una pérdida de margen dinámico inaceptable.

Considérese, por ejemplo, el SAS simplificado de la figura 7.2. Si se supone que, una vez conectadas las etapas previas al CAD, cada una de ellas tiene un error de cero propio, el error total a la entrada del CAD será

$$e_0 = (e_M + e_A) G + e_F + e_{SH} \quad (7.15)$$

donde se ha supuesto que tanto los filtros como el amplificador S&H tienen ganancia unidad. Si el margen de entrada del CAD es M , su margen efectivo queda reducido a $M - e_0$.

Ejemplo. Supóngase que en el sistema de la figura 7.2 la fuente de señal tiene impedancia de salida despreciable; el multiplexor tiene $R_{ON} = 250 \Omega$ y unas corrientes de fugas despreciables frente a las de polarización del amplificador, que son de 50 nA; el amplificador tiene una tensión de offset de 3 mV y ganancia de 100; el filtro tiene una tensión de offset de 5 mV; y el amplificador S&H tiene un error de cero total de 2 mV. Si el CAD tiene un margen de entrada de 10 V y su resolución es de 12 bits, ¿cuál es la resolución efectiva disponible para la señal?

El error de cero a la entrada del CAD será

$$e_0 = (250 \times 50 \times 10^{-9} \text{ V} + 3 \text{ mV}) \times 100 + 5 \text{ mV} + 2 \text{ mV} = 308,25 \text{ mV}$$

La representación de esta tensión necesitará m bits,

$$\frac{308,25}{10^4} 2^{12} = 2^m$$

$$m = 6,98 \text{ bits} \approx 7 \text{ bits}$$

Para la señal quedarán sólo 5 bits.

Habida cuenta de la diferencia de magnitud entre el error de cero y sus derivas, cabe pensar en una solución que consista en eliminar el error de cero, por ejemplo mediante un filtro de paso alto, o mediante un ajuste inicial. Entonces quedaría sólo el error debido a las derivas de dicho error.

Ejemplo. Supóngase que en el sistema de la figura 7.2 los errores de cero se ajustan a 25 °C, la fuente de señal tiene impedancia de salida despreciable; el multiplexor tiene $R_{ON} = 250 \Omega$ y unas corrientes de fugas despreciables frente a las de polarización del amplificador, cuyas derivas a 25 °C son 50 pA/°C; el amplificador tiene una tensión de offset con derivas de 50 $\mu\text{V}/^\circ\text{C}$ a 25 °C y ganancia de 100; el filtro tiene una tensión de offset con derivas de 50 $\mu\text{V}/^\circ\text{C}$ a 25 °C; y el amplificador S&H tiene unas derivas de cero de 20 $\mu\text{V}/^\circ\text{C}$ a 25 °C. Si el CAD tiene un margen de entrada de 10 V y su resolución es de 12 bits, ¿cuál es la resolución efectiva disponible para la señal si el sistema alcanza 55 °C?

El error de cero será debido sólo a las derivas por los 30 °C de incremento de temperatura.

$$\begin{aligned} e_0 &= (250 \times 50 \times 10^{-12} + 50 \times 10^{-6}) \times 30 \times 100 + 50 \times 10^{-6} \times 30 + 20 \times 10^{-6} \times 30 = \\ &= 152,14 \text{ mV} \end{aligned}$$

La representación de esta tensión necesitará m bits,

$$\frac{0,15214}{104} 212 = 2^m$$

$$m = 5,96 \text{ bits} \approx 6 \text{ bits}$$

Para la señal quedarán los otros 6 bits.

Ahora bien, por una parte un filtro de paso alto cuya frecuencia de corte sea muy baja, para no atenuar la señal de interés cuando ésta es de baja frecuencia (situación muy habitual), tiene un tiempo de respuesta muy largo. Por otra parte, los ajustes encarecen la fabricación, por lo que son poco recomendables. Una solución deseable es emplear componentes con errores de cero pequeños y buscar una forma de corrección automática de las derivas que permita mantener un margen dinámico grande. Los denominados componentes con autocero emplean internamente dicha corrección. Es el caso de algunos AO y CAD integradores.

Para la corrección automática del error de cero de aquellos elementos o conjunto de ellos que no la posean internamente, una alternativa es dividir el ciclo de trabajo en dos fases: en la primera se aplica una entrada nula y la salida, que es el error de cero, se almacena. En la segunda fase, se descuenta el error de cero de la salida obtenida cuando se aplica la señal de entrada deseada. Si el error de cero se descuenta antes del CAD, se preserva el margen dinámico inicial. Este es el método aplicado en el apartado 3.2.4.2. Una precaución a tener es que la frecuencia de conmutación de una a otra fase no interfiera con la frecuencia de la señal de entrada (según el teorema del muestreo).

Otra alternativa para la corrección automática de los errores de cero es el denominado método de la recirculación [3]. Consiste también en dividir el ciclo de

medida en dos fases: en la primera se aplica la entrada desconocida x_1 y se obtiene una salida y_1 ; en la segunda fase, se desconecta la entrada desconocida y se aplica como entrada la salida previa ($x_2 = y_1$), obteniéndose una salida y_2 . Se calcula entonces el resultado mediante la fórmula

$$r = 2y_1 - y_2 \quad (7.15)$$

Veamos a qué corresponde. Si el error absoluto de la primera medida es E_1 , y el de la segunda medida es E_2 ,

$$y_1 = x_1 + E_1 \quad (7.16a)$$

$$y_2 = x_2 + E_2 = y_1 + E_2 = x_1 + E_1 + E_2 \quad (7.16b)$$

entonces el resultado será

$$r = 2y_1 - y_2 = 2(x_1 + E_1) - (x_1 + E_1 + E_2) = x_1 + E_1 - E_2 \quad (7.16c)$$

de manera que la imprecisión en el resultado depende del cambio del error de una a otra medida.

Este método se puede aplicar siempre y cuando se cumplan las dos condiciones siguientes: en primer lugar, debe ser posible reproducir la salida a la entrada con una exactitud mejor que la que se desea obtener en el resultado; en segundo lugar, la función de error debe ser pequeña y lisa en todo un margen de medida grande. Si se cumplen estas condiciones, la mejora obtenida respecto al caso de realizar una sola medida la podemos calcular de la forma siguiente. Supongamos que la función de error es $e(x)$, y por tanto $E_1 = e(x_1)$, $E_2 = e(x_2)$. El resultado será

$$r = x_1 + e(x_1) - e(x_2) \quad (7.17)$$

Expresemos ahora $e(x_2)$ en función de $e(x_1)$ mediante series de Taylor,

$$e(x_2) = e[x_1 + e(x_1)] = e(x_1) + e'(x_1)e(x_1) + \frac{e''(x_1)e^2(x_1)}{2!} + \dots \quad (7.18)$$

El resultado se puede expresar como

$$r = x_1 - e'(x_1)e(x_1) - \frac{e''(x_1)e^2(x_1)}{2!} + \dots \quad (7.19a)$$

Si el error es pequeño y con variación suave, podremos aproximar

$$r \approx x_1 - e'(x_1)e(x_1) \quad (7.19b)$$

de manera que el error relativo obtenido gracias a este método es

$$\varepsilon = \frac{r - x_1}{x_1} = \frac{-e'(x_1) e(x_1)}{x_1}$$

Ejemplo. Sea un sistema cuya función de error es sinusoidal y cuyo valor máximo ocurre para una entrada $x_1 = (7/8)$ FE y es del 0,3 % de la entrada. ¿Cuál es el error obtenido si se aplica el método de la recirculación?

$$\begin{aligned} e(x_1) &= 0,003 x_1 \operatorname{sen} 2\pi x_1 \\ e'(x_1) &= 0,003 (x_1 2\pi \cos 2\pi x_1 + \operatorname{sen} 2\pi x_1) \\ \varepsilon &= -0,0032^2 (\operatorname{sen} 2\pi x_1) (x_1 2\pi \cos 2\pi x_1 + \operatorname{sen} 2\pi x_1) \end{aligned}$$

Para $x_1 = 7/8$, resulta $\varepsilon = 21 \times 10^{-6}$. Si no se hubiese aplicado este método, el error hubiese sido 0,3 %, es decir, más de 140 veces mayor.

En la figura 7.4a se presenta una forma de realizar dicho método. Puede observarse que la estructura tiene un gran parecido con la de un servosistema (figura 7.4b). Un servosistema es más preciso, pero requiere un elemento H de alta calidad capaz de ofrecer a su salida la magnitud a comparar con la magnitud de entrada. La relación entrada-salida es

$$\frac{Y(s)}{X(s)} = \frac{G(s)}{1 + G(s) H(s)} \approx \frac{1}{H(s)}$$

Con el método de la recirculación, no hace falta el elemento H , basta un amplificador de muestreo y retención.

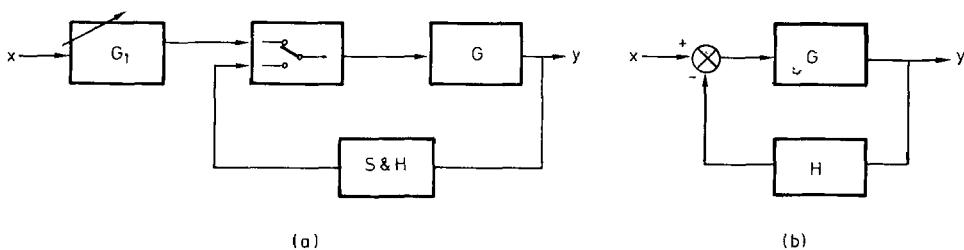


Figura 7.4 (a) Realización del método de la recirculación para corrección de errores (Documentación Fluke Instruments). (b) Realimentación negativa.

7.6 EJERCICIOS Y PROBLEMAS

- Se dispone de un sensor de temperatura de silicio, cuya resistencia en el margen de 0 °C a 50 °C se puede modelar como $R(T) = 120 [(T + 273,15)/298,15]^{2,3}$. Determinar la fórmula para corregir las lecturas de resistencia de forma que los resultados de la medida, es decir, la temperatura, se puedan determinar según una recta.

2. Un determinado sistema de medida de temperatura basado en un termopar tipo J, ofrece las siguientes tensiones de salida: 0 mV a 0 °C, 2,585 V a 50 °C y 5,268 V a 100 °C. Si la respuesta del sistema se linealiza con el método de la ecuación 7.11b, ¿cuál es la temperatura de entrada cuando la salida es 4,186 V?

3. El circuito de la figura P7.1 representa la estructura simplificada de un SAS. Para corregir los errores globales de cero y de ganancia, una de las entradas es 0 V y la otra una tensión de referencia de 0,7 V; las lecturas correspondientes se almacenan para la posterior aplicación de un algoritmo de corrección. El CAD es de 12 bits, utiliza una tensión de referencia de 0,7 V, y su margen de tensión de entrada es de 12 V. La ganancia nominal del amplificador es de 10, y la del S&H es 1. Considerando solamente las fuentes de error indicadas en la figura (errores de ganancia y cero —tensiones de offset referidas a la entrada—), determinar:

- El error de cero a la salida del convertidor.
- La salida del convertidor cuando la entrada es 0,7 V.
- La fórmula a aplicar para corregir la lectura. (Sugerencia: aplicarla a un caso concreto para comprobar su bondad).

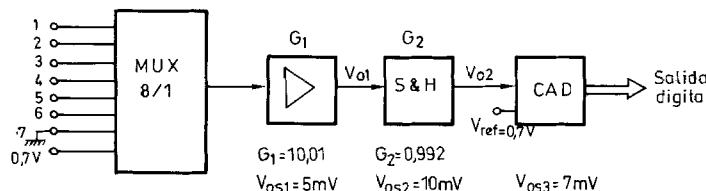


Figura P7.1

REFERENCIAS

- [1] Richard C. Jaeger, «Tutorial: Analog Data Acquisition Technology, Part IV: System design, Analysis and Performance», IEEE Micro, febrero 1983, págs. 52-61.
- [2] W.T. Bolk, «A general digital linearising method for transducers», J. Phys. E. Sci. Instrum., Vol. 18, 1985, págs. 61-64.
- [3] Ramesh Goyal y Benjamin T. Brodie. «Recent advances in precision AC measurements». IEEE Trans. Instrum. Meas., Vol. IM-33, septiembre 1984, págs. 164-167.

Capítulo 8

La etapa de salida en la distribución de señales

Según el tipo de dispositivo que deba recibir la información, su señal de entrada debe ser en forma digital (alarmas, visualizadores numéricos, motores de paso a paso, impresoras, modems,...), o analógica (señales de verificación, motores de continua, trazadores de gráficos, altavoces,...). Para las señales digitales, las operaciones habituales antes de su acondicionamiento de potencia son la transmisión a un registro, para no cargar directamente el bus del sistema, y una conversión de código, en su caso. Cuando la diferencia de potencial entre masas es alta, hay que incluir un aislamiento galvánico, análogo al aislamiento de entrada visto en el apartado 3.2.3.3. Aquí el aislamiento se suele realizar por vía óptica.

Cuando hay que obtener una salida analógica, una función importante es la reconstrucción de la forma de onda a partir de los valores numéricos obtenidos por el procesador. Esta función se basa en un CDA y un extrapolador. Para reducir los transitorios del CDA se emplean filtros específicos.

8.1 OBTENCIÓN DE SEÑALES ANALÓGICAS

La obtención de una señal analógica a partir de la información generada por un procesador digital, se hace mediante un CDA. Éste ofrece, en respuesta al código presente a su entrada, una salida en forma de tensión o corriente, o de ganancia controlada (caso de CDA con tensión de referencia externa —los denominados convertidores multiplicadores—). Además, para que la salida tenga el valor inferior y el margen de amplitudes deseados, se suele poner un amplificador inmediato al CDA.

La asignación del valor de entrada E necesario para tener una salida S determinada, en un convertidor cuyos márgenes respectivos de entrada y salida son ME y MS, se hace según la fórmula

$$E = S \times P + E_0 \quad (8.1)$$

donde $P = ME/MS$, y $E0$ es el valor que hay que poner a la entrada para tener una salida de 0 V.

Ejemplo. Sea un CDA de 12 bits, con valores de entrada entre -2.048 y 2.047. Para distintos márgenes de salida, los valores de P y $E0$ para aplicar (8.1) son

Margen de salida	P	$E0$
0 a 10 V	409,5	-2.048
-10 a 10 V	204,75	0
0 a 5 V	819	-2.048
-5 a 5 V	409,5	0
-2,5 a 2,5 V	819	0

Es interesante observar que para salidas unipolares el valor central del margen de salida no corresponde exactamente a una entrada 0, sino a otra ligeramente distinta.

La relación entre los códigos de entrada y la salida analógica es

Código	Entrada digital	Salida analógica
Binario natural	1111 11111111	+ FE - 1 LSB
	1000 00000000	Media escala
	0111 11111111	Media escala - 1 LSB
	0000 00000000	Cero
Binario desplazado	1111 11111111	+ FE - 1 LSB
	1000 00000000	Cero
	0111 11111111	Cero - 1 LSB
	0000 00000000	- FE

El CDA no produce ningún error de cuantificación pero admite sólo un conjunto finito de valores de entrada. Esto equivale a tener un error de redondeo en los cálculos, ya que si, por ejemplo, el procesador trabaja con una precisión de 16 bits y el CDA es de 12 bits, la precisión final de la salida analógica será a lo sumo de $\pm (1/2)$ bit del CDA.

La transferencia del código digital entre el procesador y la entrada del CDA se puede hacer de varias formas. En cualquier caso, hay que tener en cuenta que el CDA en sí mismo es «transparente», es decir, ofrece a su salida el equivalente a la entrada presente en aquel momento; además, dicha entrada debe estar en formato paralelo. Por ello, cuando no se quiere dedicar un puerto E/S exclusivamente al CDA, hay que interponer un registro entre el bus del sistema y el convertidor: cuando una señal de control está en un estado determinado, el sistema es transparente y la salida sigue a la entrada; cuando dicha señal está en el otro estado, la salida del registro queda bloqueada y ofrece al convertidor el último código autorizado. Algunos CDA incluyen internamente dicho registro, y el dispositivo aparece como una dirección de memoria más (figura 8.1).

En otros casos se emplean dos niveles de registros: el primero puede adquirir cualquier entrada digital, pero hace falta una orden expresa para transferirla al se-

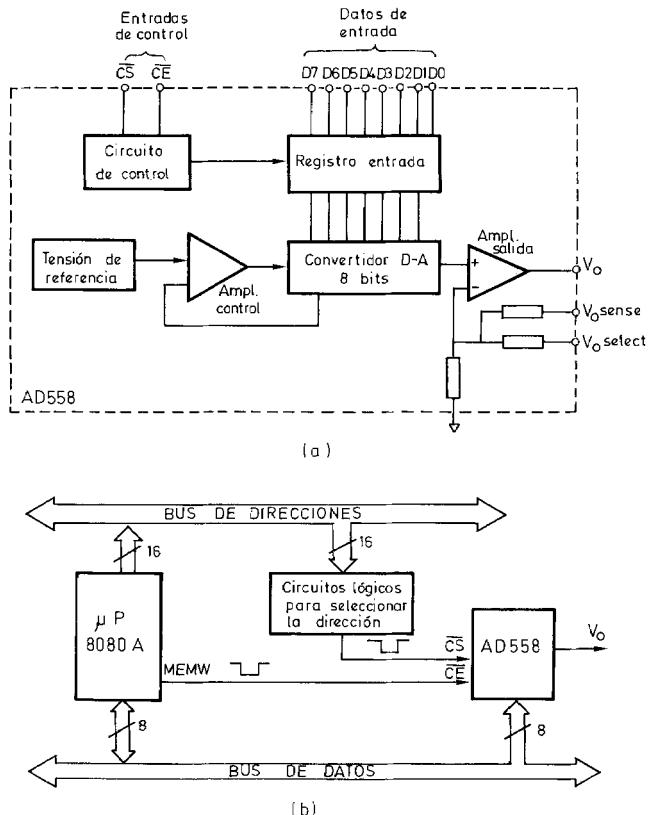


Figura 8.1 Conexión de un CDA de 8 bits al bus de un μ P. (a) Estructura interna del CDA AD558, que incluye un registro interno y tiene salida por tensión. (b) Interfaz con el μ P 8080A; hay dos entradas de control: una para selección del dispositivo y otra para escribir los datos. (Documentación Analog Devices, Inc.)

gundo, que va conectado al CDA. Esto permite, por ejemplo, que la escritura desde el bus del μ P y la carga efectiva al CDA sean independientes, e incluso asíncronas. También hacen falta dos niveles de registros cuando la entrada no está directamente disponible en formato paralelo; por ejemplo, si está en formato serie o si ocupa más de 1 byte. En el primer caso hay que poner un registro de desplazamiento para hacer la conversión serie-paralelo, y otro registro para alimentar el CDA. Si la entrada ocupa más de 1 byte, y el bus de datos es de 8 bits, la información debe ser extraída en dos etapas.

8.2 DEMULTIPLEXADO

Cuando hay que ofrecer varias señales analógicas de salida a partir de un solo procesador, es necesario demultiplexarlas. Para ello se dispone de diversas estruc-

310 *La etapa de salida en la distribución de señales*

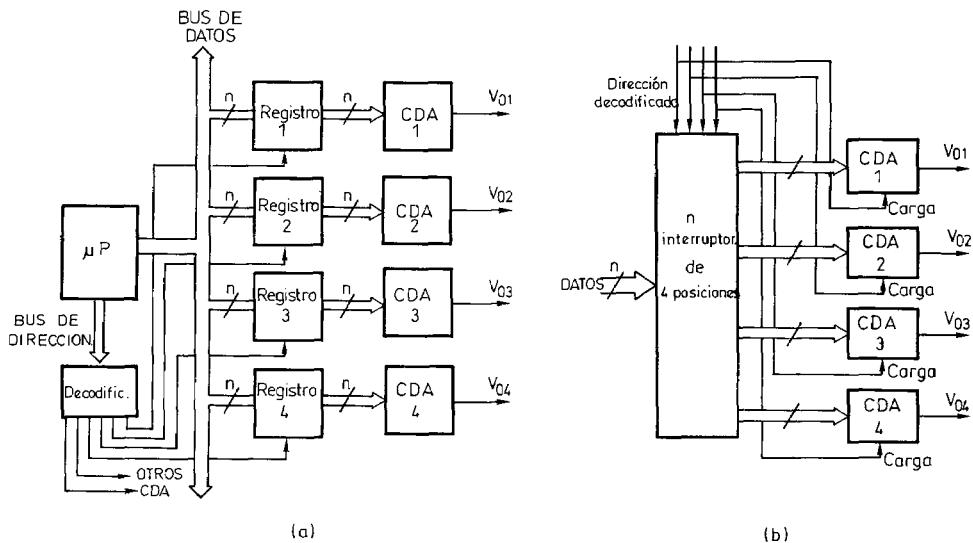


Figura 8.2 Estructuras para la distribución de señales empleando demultiplexado digital. (a) Demultiplexado basado en el bus del procesador. (b) Demultiplexado mediante interruptores externos al bus y CDA con registro de entrada.

turas que, en términos generales, se distinguen porque demultiplexan bien la entrada digital al CDA, bien su salida analógica.

En la figura 8.2a se presenta la solución más obvia: dado que el bus de datos de un μP está inherentemente multiplexado, se puede añadir un par registro-CDA por cada canal de salida, y elegir en cada momento el CDA deseado mediante un decodificador de direcciones. La presencia de dos niveles de registros, o la disposición de un separador entre el bus y el registro previo al CDA, permiten aislar éste del ruido del bus.

Además del coste de los CDA, un inconveniente de esta solución es que al haber varios dispositivos conectados al bus, éste debe soportar una carga eléctrica elevada: típicamente de 4 a 8 pF por cada línea de datos. El sistema de la figura 8.2b emplea también demultiplexado digital, pero ahora se interpone un demultiplexor entre el bus y el conjunto de convertidores. De esta forma, sólo el CDA seleccionado queda conectado al bus, y éste soporta una carga mucho menor. Un inconveniente respecto a la solución de la figura 8.2a es la complejidad del sistema de interruptores de demultiplexado. Hay circuitos integrados que tienen hasta cuatro CDA, y que facilitan esta solución y la anterior.

El demultiplexado analógico reduce el número de CDA necesarios, a costa de emplear varios amplificadores de muestreo y retención. En el caso de la figura 8.3a, todos los amplificadores S&H reciben la misma señal de entrada, pero sólo uno de ellos la transfiere a su salida; el resto ofrecen la señal retenida en su condensador. Obviamente, el tiempo máximo de retención disponible es limitado. Cuando se tienen varios CDA con registro de entrada, en cambio, el tiempo de retención es ilimitado, sin necesidad de una actualización periódica. Una considera-

ción adicional sobre la solución basada en amplificadores S&H se refiere a su tiempo de adquisición: dado que, en general, éste excederá de $1 \mu\text{s}$, hay que tener la precaución de mantener la salida del CDA constante durante el tiempo necesario para que se adquiera el valor final, pero sin hipotecar el bus del μP durante intervalos de tiempo largos.

En la figura 8.3b se presenta otra solución con demultiplexado analógico, empleada en la tarjeta D/A cuyas especificaciones se dan en la tabla 8.1. Los problemas de diafonía y fugas son mayores que en el caso anterior, porque todas las señales analógicas se concentran en el multiplexor, pero el diseño es más simple.

En todas estas aplicaciones, los amplificadores S&H deben tener tiempos de adquisición y establecimiento breves, seguidos de tiempos de retención largos, a diferencia de las aplicaciones de conversión A/D donde tanto la adquisición de una muestra como su conversión deben ser rápidas.

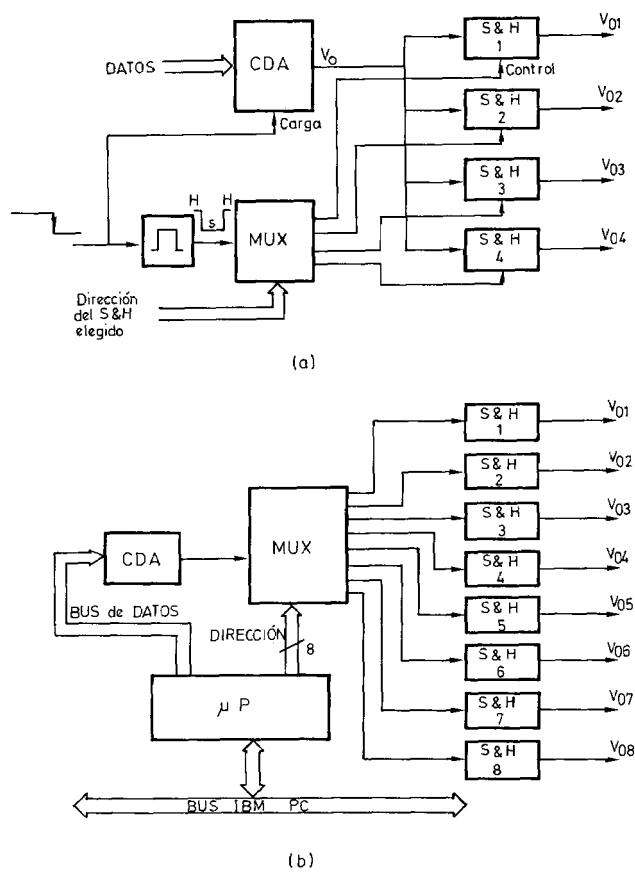


Figura 8.3 Estructuras para la distribución de señales empleando demultiplexado analógico. (a) Demultiplexado basado en las señales de control. (b) Demultiplexado analógico directo (Documentación Data Translation, modelo DT 2815).

312 La etapa de salida en la distribución de señales

Tabla 8.1. Algunas especificaciones de la tarjeta de conversión D/A DT2815 (Data Translation).

— Salidas:
Tensión
Corriente
Márgenes: unipolar: 0 a 5 V 4 a 20 mA
bipolar: -5 a 5 V
Ajustes disponibles en la salida: ganancia cero (para tensión y corriente)
— Entrada: códigos: unipolar (binario directo) bipolar (binario decalado —offset—)
— Transferencia:
Resolución 12 bits
No linealidad $\pm 1/2$ LSB
No linealidad diferencial $< \pm 1/2$ LSB
Error de cuantificación $< 1/2$ LSB
Error de ganancia: ajustable a 0 en el canal 0 ajustable a 1/2 LSB en demás canales
Error de cero: ajustable a 0 en el canal 0 ajustable a 1/2 LSB en demás canales
Exactitud del sistema: $\pm 0,025\%$ FE (margen de fondo escala)
— Características dinámicas:
Tiempo de establecimiento a 1/2 LSB: 300 μ s (cualquier salto)
Velocidad de respuesta: 0,2 V/ μ s mÍn. (tensión) 1 mA/ μ s (corriente)
Velocidad de conversión del CDA: 5 kHz
Velocidad de la tarjeta: 3,3 kHz por canal, para 1 canal solo 425 Hz por canal para los 8 canales
Ruido de salida: 0,2 LSB r.m.s.
— Características térmicas:
Deriva de cero: $\pm 10\text{ }\mu\text{V/}^{\circ}\text{C}$
Deriva de ganancia: $\pm 20 \times 10^{-6}\text{ FE/}^{\circ}\text{C}$
Deriva de linealidad diferencial: $3 \times 10^{-6}\text{ FE/}^{\circ}\text{C}$
Monotonía: garantizada de 0 a + 70 °C
— Características de interfaz:
Compatibilidad de bus: IBM PC/XT/AT y compatibles
Tipo de interfaz: mapeada E/S, direccionada 10 bits
Margen de direcciones tarjeta: 200 a 3 FE (hex), seleccionable en saltos de 2 (hex)
Dirección de base inicial: 224 (hex)
Interrupciones: ninguna; sólo acepta E/S por interrogación
Data path: 8 bits
— Alimentación:
Tensiones: + 12 V, $\pm 5\%$, 83 mA tÍp., 90 mA máx. - 12 V, $\pm 5\%$, 95 mA tÍp., 100mA máx. + 5 V, $\pm 5\%$, 100 mA tÍp., 120 mA máx.
Bucle de corriente: +12 V, 250 mA máx., empleando los +12 V de la tarjeta para alimentar a los 8 canales de salida
Margen de alimentación del bucle: 10 a 40 V sobre 250 Ω
Consumo: 2 W tÍp., 4 W máx.

8.3 RECONSTRUCCIÓN DE SEÑALES: EXTRAPOLACIÓN

El muestreo de señales exige un filtro interpolador para reconstruir la forma de onda de la señal muestreada. La relación señal-ruido se puede mejorar mediante filtrado digital. A la vez, la cuantificación conlleva un ruido cuya posible reducción mediante filtrado cabe tener en cuenta. La interpolación es el proceso de reconstrucción del valor de una señal $s(t)$ en un instante t a partir de sus valores en n instantes discretos, entre 0 y nT , cuando t es un instante del intervalo $[0, nT]$. El filtrado numérico y la interpolación son objeto de estudio del procesamiento digital de señales.

En los sistemas de medida de forma de onda, donde no interesa el valor de la señal en un instante dado sino su forma, y en sistemas de control digital, donde los actuadores pueden incluso quedar dañados si se les aplican señales de alta frecuencia, hay que obtener una señal continua de salida, no un tren de impulsos como ofrece un CDA, que responde directamente al código aplicado a su entrada. La extrapolación es el proceso de aproximación del valor de una señal $s(t)$ en un instante t a partir de sus valores en n instantes discretos, entre 0 y nT , cuando t es un instante que queda fuera del intervalo $[0, nT]$. Cuanto más alejado esté t del intervalo $[0, nT]$, mayor será el error de extrapolación.

Para encontrar $s(t)$ en el intervalo de tiempo entre nT y $(n + 1)T$, se puede desarrollar en serie de potencias,

$$s_n(t) \approx s(nT) + s'(nT)[t - nT] + \frac{s''(nT)}{2!}[t - nT]^2 + \dots \quad (8.2)$$

donde $s_n(t) = s(t)$ en el intervalo $nT \leq t < (n + 1)T$. Para conocer $s_n(T)$ hacen falta, pues, las derivadas de $s(t)$ en el instante nT . Como sólo conocemos los valores de $s(t)$ en los instantes de muestreo, hay que estimar las derivadas a partir de las muestras de la señal. Un método es:

$$s'(nT) \approx \frac{1}{T} [s(nT) - s([n - 1] T)] \quad (8.3a)$$

$$\begin{aligned} s''(nT) &\approx \frac{1}{T} [s'(nT) - s'([n - 1] T)] \\ &\approx \frac{1}{T^2} [s(nT) - 2s([n - 1] T) + s([n - 2] T)] \end{aligned} \quad (8.3b)$$

En general, para estimar la derivada de orden k hacen falta $k + 1$ muestras de la señal. Ahora bien, por una parte la realización física de extrapoladores de orden elevado es compleja; y por otra parte el uso de muestras muy retrasadas puede provocar inestabilidades en el caso de sistemas de control en lazo cerrado.

314 La etapa de salida en la distribución de señales

8.3.1 Extrapolación de orden cero

La extrapolación más habitual en la reconstrucción de señales es la de orden cero (o retención de orden cero) (figura 8.4c). Consiste en tomar

$$s_n(t) \approx s(nT) \quad (8.4)$$

El efecto de una retención de orden cero y duración τ se puede interpretar como el resultado de aplicar la serie de muestras $s_m(t) \equiv s(nT)$, n entero, a un sistema cuya respuesta a un impulso unitario es un impulso de duración τ (figura 8.5a). Es decir, tenemos

$$h_0(t) = 1 \quad \text{para } 0 < t < \tau \quad (8.5a)$$

$$h_0(t) = 0 \quad \text{para } t > \tau, \text{ y para } t < 0 \quad (8.5b)$$

El objetivo es ahora calcular el efecto de esta retención en el espectro de $s_m(t)$. La transformada de Fourier de $h_0(t)$ es

$$\begin{aligned} H_0(f) &= \int_{-\infty}^{\infty} h_0(t) \exp \{-j2\pi ft\} dt = \int_0^{\tau} \exp \{-j2\pi ft\} dt = \\ &= \frac{1}{j2\pi f} [1 - \exp \{-j2\pi f\tau\}] = \tau \frac{\sin \pi f\tau}{\pi f\tau} \exp \{-j\pi f\tau\} \end{aligned} \quad (8.6a)$$

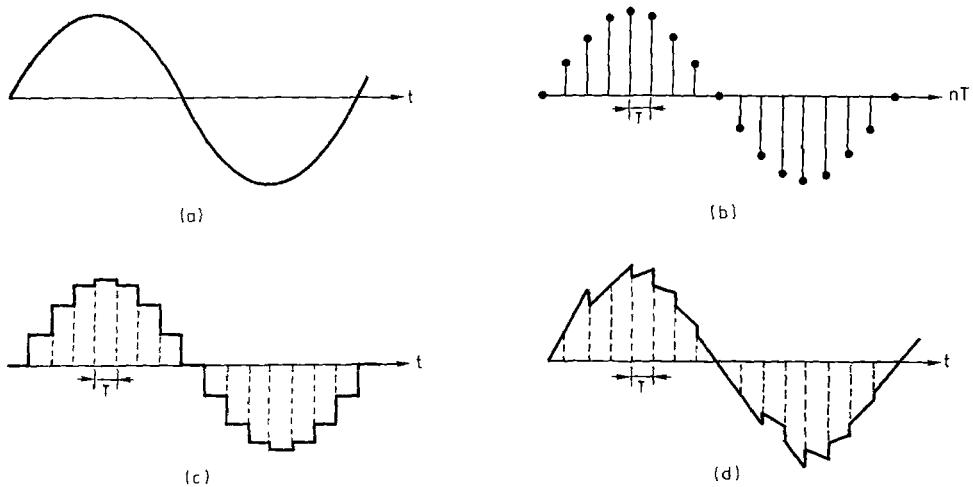


Figura 8.4 Reconstrucción de una señal senoidal (a) a partir de sus muestras uniformes separadas un tiempo T . (b). (c) Mediante una retención de orden cero y duración T . (d) Mediante una extrapolación de primer orden.

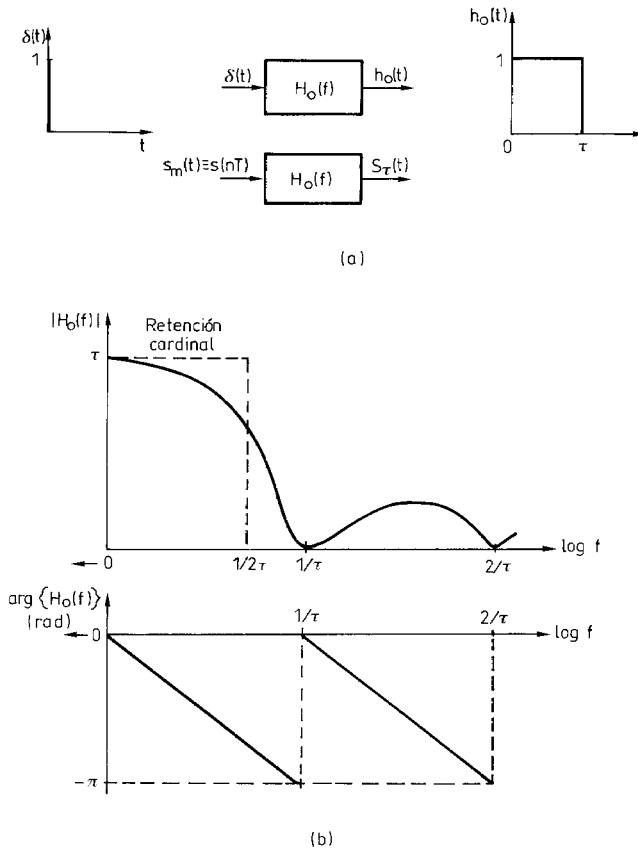


Figura 8.5 Retención de orden cero y duración τ . (a) Respuesta impulsional. (b) Módulo y fase de la respuesta frecuencial.

De aquí se deduce,

$$|H_0(f)| = \left| \tau \frac{\sin \pi f \tau}{\pi f \tau} \right| \quad (8.6b)$$

$$\arg\{H_0(f)\} = -\pi f \tau = 2\pi f t_r \quad (8.6c)$$

donde t_r es el tiempo de retardo. Esto significa que $H_0(f)$ se comporta como un filtro de paso bajo no ideal. Su módulo y fase están representados en la figura 8.5b. Una fase lineal significa que la señal de salida preserva la forma, pero sale con un retardo $t_r = \tau/2$.

El espectro obtenido será, pues,

$$S_T(f) = H(f) S_m(f) \quad (8.7)$$

316 La etapa de salida en la distribución de señales

de manera que el espectro de $s_m(t)$ queda modificado por una función senc, y en particular también queda modificado el lóbulo de banda base, que es el que se considera para la recuperación de $s(t)$. Esta modificación es tanto más pequeña cuanto menor sea τ , pero un valor de τ muy pequeño implica unos impulsos de salida muy estrechos (y, por tanto, la señal obtenida no sería continua, y tendría muy poca energía). Normalmente se toma $\tau = T$ (separación entre muestras), pero las muestras deben ser suficientemente próximas (T pequeño) para no distorsionar en exceso el espectro de la señal, es decir, aquí no se aplica el criterio de Nyquist. Un CDA con un registro de entrada se comporta como un extrapolador de orden cero.

Ejemplo. Determinar la relación entre el periodo de retención τ de un muestreador como el de la figura 8.5a y la frecuencia máxima de la señal muestreada, si se desea que la atenuación de ésta no exceda de 1/1.024 con respecto a la continua.

La respuesta frecuencial del muestreador a frecuencia f_M , es

$$|H(f_M)| = \left| \tau \frac{\sin \pi f_M \tau}{\pi f_M \tau} \right|$$

La respuesta en continua es τ . El error relativo será,

$$\varepsilon = \frac{\tau - |H(f_M)|}{\tau}$$

Deseamos $\varepsilon < 1/1.024$. Por lo tanto

$$\frac{|H(f_M)|}{\tau} > 1 - 1/1.024 = 0,99902$$

y de aquí,

$$f_M \tau < 2,44 \times 10^{-2} = 1/41$$

Es decir, para mantener un error de amplitud inferior a 1/1.024, hay que tener un tiempo de retención que sea 41 veces inferior al periodo de la señal. O sea, hay que aproximar la senoide mediante 41 tramos escalonados.

Para atenuar las componentes de alta frecuencia, incluidas las que surgen del efecto no lineal de la limitación de velocidad de subida del CDA (slew rate), a la retención de orden cero se le suele añadir un filtro (analógico) de paso bajo simple. Su efecto se estudia en el apartado 8.3.4.

8.3.2 Extrapolación de primer orden

La extrapolación de primer orden o lineal (first-order hold) consiste en tomar sólo los dos primeros términos del desarrollo (8.2),

$$s_n(t) \approx s(nT) + s'(nT) [t - nT] \quad (8.8)$$

donde $s'(nT)$ la aproximamos mediante la ecuación (8.3a). Es decir, para reconstruir la señal en un instante posterior a nT se integra la diferencia entre dos muestras adyacentes, correspondientes a los instantes $(n - 1)T$ y nT . El resultado para el caso de una senoide se muestra en la figura 8.4d.

La función de transferencia de este interpolador se puede obtener a partir de su respuesta impulsional, $h_1(t)$. Aplicando $\delta(t)$ en el instante $t = 0$, tendremos (figura 8.6a):

— En $n = 0$,

$$s_0(t) = s(0) + \frac{s(0) - s(-T)}{T} t \quad (8.9a)$$

dado que $s(0) = \delta(0) \equiv 1$ y $s(-T) = \delta(-T) \equiv 0$, queda, para $0 \leq t < T$,

$$h_1(t) = s_0(t) = 1 + t/T \quad (8.9b)$$

— En $n = 1$,

$$s_1(t) = s(T) + \frac{s(T) - s(0)}{T} [t - T] \quad (8.10a)$$

dado que $s(0) = 1$ y $s(T) = 0$, queda, para $T \leq t < 2T$,

$$h_1(t) = 1 - t/T \quad (8.10b)$$

Dado que $s(nT) = 0$ para $n \geq 1$, resulta $h_1(t) = 0$ en todos los intervalos de muestreo adicionales. $H_1(f)$ se puede calcular por ejemplo mediante la transformada de Laplace, y se obtiene

$$H_1(f) = \frac{1 + j2\pi fT}{T} \left[\frac{1 - e^{-j2\pi fT}}{j2\pi f} \right]^2 \quad (8.11a)$$

De aquí se deduce,

$$|H_1(f)| = T[1 + (2\pi fT)^2]^{1/2} \left[\frac{\sin 2\pi fT}{2\pi fT} \right]^2 \quad (8.11b)$$

$$\arg \{H_1(f)\} = \arctan \pi fT - 2\pi fT \quad (8.11c)$$

Resulta, pues, que la amplitud no es plana, y el retardo no es constante (figura 8.6b). Se concluye que para valores de T grandes es mejor la extrapolación de or-

318 La etapa de salida en la distribución de señales

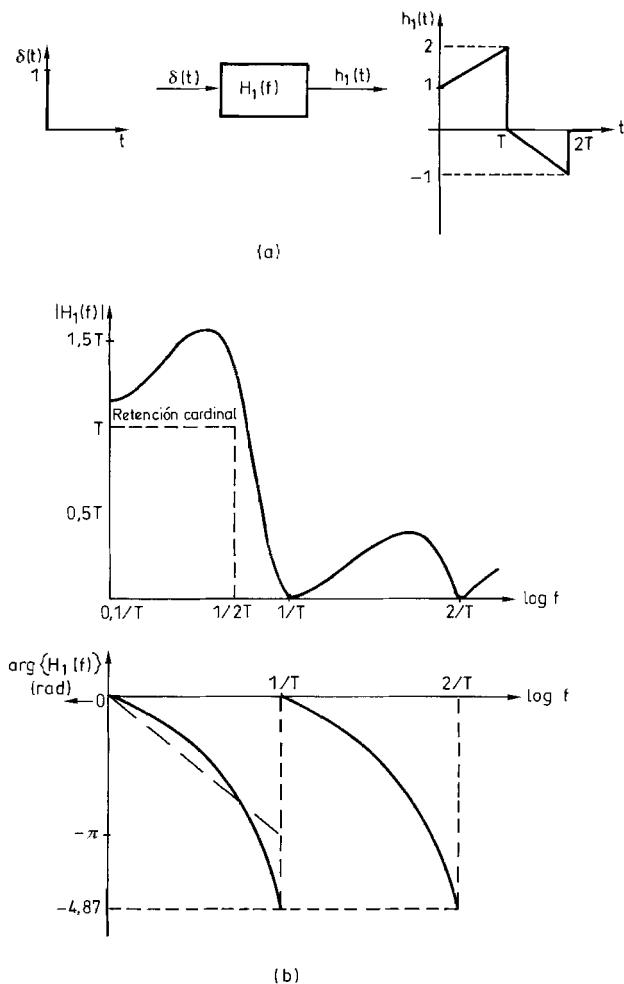


Figura 8.6 Extrapolación de primer orden. (a) Respuesta impulsional. (b) Módulo y fase de la respuesta frecuencial.

den cero que la de orden 1, pues el pico en el módulo de $H_1(f)$ implica que el rizado en la salida sería grande; para T pequeño, en cambio, es mejor la extrapolación de orden 1 porque la zona inicial de su respuesta de amplitud puede ser suficientemente plana y su retardo es menor que el de la extrapolación de orden cero.

8.3.3 Extrapolación de orden fraccionario

En la extrapolación de orden fraccionario, también denominada retención de primer orden con corrección parcial de la velocidad, la salida entre una muestra y

la siguiente tiene una pendiente igual a k veces la diferencia entre las muestras precedentes, siendo $0 < k < 1$. Su interés se deduce observando las figuras 8.5b y 8.6b: si el módulo de la respuesta frecuencial de una retención de orden cero tiene una atenuación excesiva a baja frecuencia, y en cambio el de una retención de primer orden tiene un sobreimpulso, cabe esperar que una retención de orden fraccionario dé una respuesta plana, próxima a la de un filtro de paso bajo ideal.

La respuesta impulsional de un extrapolador de orden fraccionario se muestra en la figura 8.7. Su expresión analítica es

$$h_k(t) = \left[1 + \frac{kt}{T} \right] u(t) - [1+k] u(t-T) - \frac{2k}{T} [t-T] u(t-T) + \\ + ku(t-2T) + \frac{k}{T} [t-2T] u(t-2T) \quad (8.12)$$

donde $u(t)$ es la función escalón (nula para $t < 0$; 1 para $t > 0$). (Para evitar confusiones, en la ecuación 8.12 se han empleado corchetes para encerrar los factores de los productos; los paréntesis sólo se han empleado para encerrar la variable independiente.) La respuesta frecuencial se puede calcular por ejemplo mediante la transformada de Laplace, y se obtiene

$$H_k(f) = (1 - k e^{-j2\pi f T}) \frac{1 - e^{-j2\pi f T}}{j2\pi f} - \frac{k}{4\pi^2 f_2 T} (1 - e^{-j2\pi f T})^2 \quad (8.13a)$$

Esta expresión se puede poner en función de la respuesta frecuencial de un extrapolador de orden cero, $H_0(f)$, y de uno de primer orden, $H_1(f)$,

$$H_k(f) = (1 - k e^{-j2\pi f T}) H_0(f) + \frac{k}{1 + j2\pi f T} H_1(f) \quad (8.13b)$$

El módulo y la fase de esta expresión para distintos valores de k , están comprendidos entre los correspondientes a la extrapolación de orden cero ($k = 0$) (figura 8.5b) y a la extrapolación de orden 1 ($k = 1$) (figura 8.6b). Para $k = 0,3$ la amplitud es casi plana con la frecuencia, en la banda de paso.

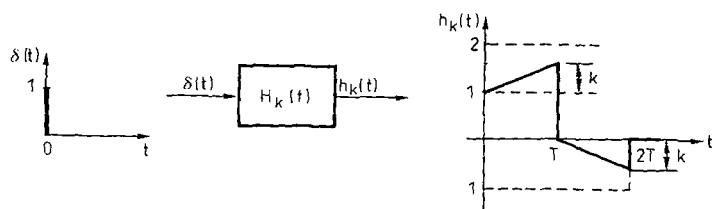


Figura 8.7 Extrapolación de orden fraccionario: respuesta impulsional.

8.3.4 Extrapolación exponencial

Si en la respuesta frecuencial de un extrapolador de orden cero (ecuación 8.6a) sustituimos el seno por su forma exponencial, obtenemos

$$H_0(f) = \frac{1 - e^{-j2\pi fT}}{j2\pi f} \quad (8.14a)$$

Si ahora sustituimos $e^{-j2\pi fT}$ por los dos primeros términos de su desarrollo, queda

$$H_0(f) = \frac{1}{j2\pi f} \left(1 - \frac{1}{e^{-j2\pi fT}} \right) \approx \frac{1}{j2\pi f} \left(1 - \frac{1}{1 + j2\pi fT} \right) = \frac{T}{1 + j2\pi fT} = H_e(f) \quad (8.14b)$$

que la definimos como respuesta de un extrapolador exponencial. La razón de

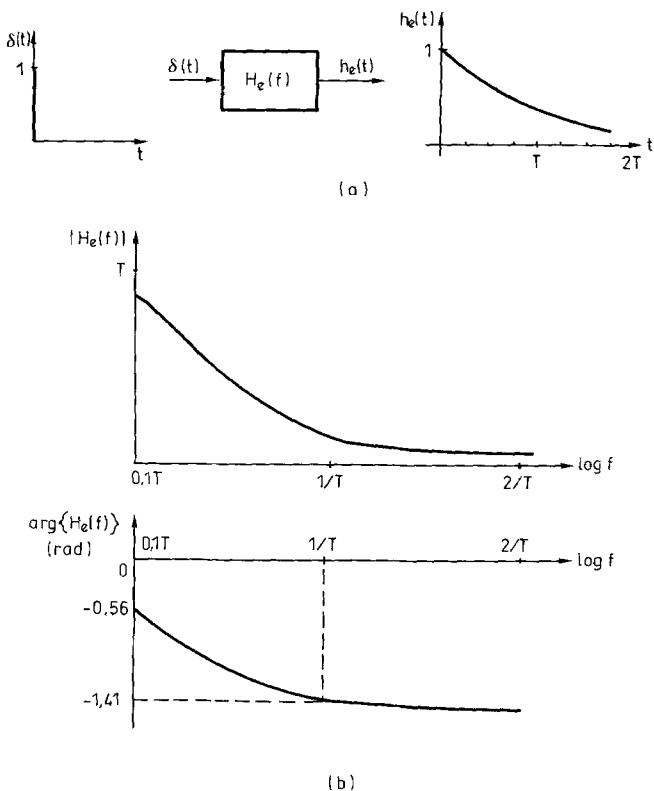


Figura 8.8 Extrapolación de orden fraccionario. (a) Respuesta impulsional. (b) Módulo y fase de la respuesta frecuencial.

este nombre puede encontrarse si mediante la transformada inversa de Laplace obtenemos la respuesta impulsional, que resulta ser de tipo exponencial

$$h_e(t) = e^{-t/T} \quad (8.14c)$$

La ecuación (8.14b) coincide con la respuesta frecuencial de un filtro RC de paso bajo, multiplicada por $T (= RC)$. Su módulo y fase están representados en la figura 8.8 y son:

$$|H_e(f)| = T[1 + (2\pi f T)^2]^{-1/2} \quad (8.15a)$$

$$\arg \{H_e(f)\} = \arctan 2\pi f T \quad (8.15b)$$

Una reconstrucción directa mediante un filtro de paso bajo RC a la salida de un CDA, no es posible porque los impulsos de salida de un CDA (sin registro de entrada) no tienen suficiente energía para dar una señal de salida manejable. Ahora bien, si después de una retención de orden cero se pone un filtro de paso bajo, entonces mediante (8.14b) se puede conocer la acción del filtro sobre la señal reconstruida inicialmente. Además, si la retención de orden cero se hace con un amplificador S&H, éste tiene un tiempo de adquisición finito porque realiza una acción integradora (debe cargarse su condensador de retención). Esta acción se puede modelar también mediante (8.14b) y (8.14c).

8.4 FILTRADO Y REDUCCIÓN DE TRANSITORIOS

Además del filtrado para la reconstrucción de las señales, a la salida de un CDA hay que considerar la reducción de los transitorios (glitches) debidos al propio convertidor. Estos transitorios se deben a dos causas principales: la primera es la falta de simultaneidad en la conmutación de los bits, pues los tiempos de paso a conducción y paso a corte de los conmutadores, por ejemplo, son diferentes; este problema es especialmente grave cuando cambian muchos bits (a mitad de la escala, en el caso del código binario natural). La segunda causa es el acoplamiento capacitivo de las señales de control de las fuentes de corriente de los bits, a la salida del CDA.

En la figura 8.9a se muestra el transitorio que aparece cuando la entrada pasa de 01... 11 a 10... 00. El filtrado lineal de dichos transitorios no es práctico porque, dado que ni se producen a intervalos regulares ni son uniformes sus amplitudes, la distorsión resultante en la señal de salida puede ser excesiva (figura 8.9b).

La reducción de los transitorios se consigue por una parte con un diseño especial del CDA que ofrezca tiempos de conmutación rápidos y con tiempos de subida y bajada de los impulsos que sean lo más simétricos posible. De esta forma se consigue que los transitorios sean simétricos, con energía media casi nula (figura 8.9c). Este método se emplea en los CDA para aplicaciones de video, donde la presencia de transitorios es grave por cuanto produce trazos erráticos perceptibles por el usuario.

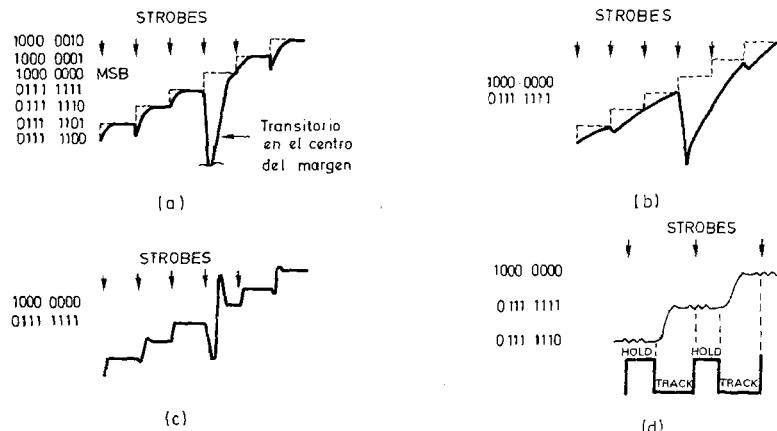


Figura 8.9 (a) Transitorios a la salida de un CDA. (b) Distorsión producida por un filtro lineal que pretenda reducir los transitorios. (c) Salida de un CDA diseñado para producir transitorios de salida pequeños. (d) Empleo de un amplificador de seguimiento y retención (S&H) para reducir los transitorios [1].

Otro método de reducción de transitorios, más al alcance del diseñador del sistema, consiste en disponer un amplificador de seguimiento y retención (track and hold) a la salida del CDA, temporizado de forma que retenga el valor de salida cuando se actualiza la entrada del CDA, y no pase a la fase de seguimiento hasta que se hayan extinguido los transitorios (figura 8.9d). Este método conlleva una reducción en la máxima velocidad de actualización de la entrada del CDA, y esto hay que tenerlo en cuenta especialmente en sistemas multicanal donde se comparte un único CDA de salida.

Este amplificador S&H para reducción de transitorios no debe confundirse con el de reconstrucción de la señal mediante retención de orden cero (caso de un CDA sin registro de entrada). El S&H de reconstrucción debe tener una adquisición rápida y permanecer la mayor parte del tiempo en estado de retención. El S&H para reducción de transitorios («deglitcher») está la mayor parte del tiempo en estado de seguimiento y sólo está en estado de retención durante el tiempo de establecimiento del CDA, t_s , después que haya cambiado su código de entrada.

El efecto de este S&H en el espectro de la señal de salida, se estudia considerando que su tiempo de adquisición viene determinado por una constante de tiempo $\tau = RC$, que se introduce adrede para evitar las distorsiones que produciría la limitada velocidad de cambio (slew rate) del AO de salida del S&H, si su entrada cambiara rápidamente (figura 8.10). Las componentes espectrales resultantes de dicha no linealidad, son un problema en sistemas de audio digital; pueden no serlo en sistemas de medida. Se demuestra [2] [3] que la respuesta frecuencial total es

$$H(f) = e^{-j\pi f T} \frac{\sin \pi f T}{\pi f T} \frac{1}{1 + j2\pi f \tau} \frac{1 - e^{-t_s/\tau} e^{-j2\pi f t_s}}{1 - e^{-t_s/\tau} e^{-j2\pi f T}} \quad (8.16)$$

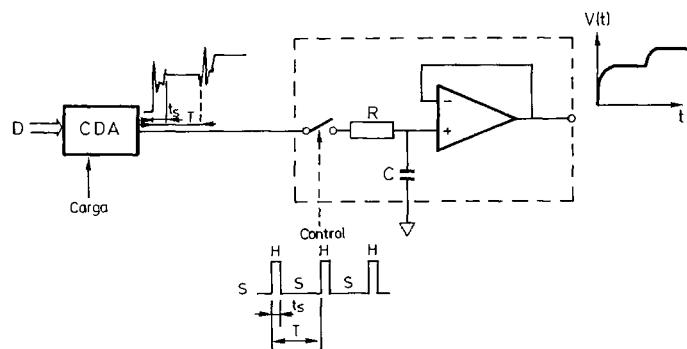


Figura 8.10 Aplicación de un amplificador de seguimiento y retención (S&H o T&H) a la reducción de transitorios a la salida de un CDA (que incluye un registro de entrada).

donde es fácil identificar el primer factor como correspondiente a la retención de orden cero y duración T (en el CDA); y el segundo factor como correspondiente al efecto integrador de la red RC . El tercer factor muestra el efecto de la retención durante t_s y seguimiento durante el resto del tiempo hasta T . Si fuera $t_s = T$, quedaría sólo el efecto de la retención de orden cero en el CDA, seguida de un filtro de paso bajo RC . Si fuera $\tau = 0$, tendríamos sólo el efecto del CDA con retención (registro de entrada).

8.5 SALIDA DE DATOS: BUCLES DE MASA Y AISLAMIENTO OPTOELECTRÓNICO

Cuando en un SDS hay que conectar el procesador central a elementos que no estén alimentados por su misma fuente de alimentación, hay que prever la existencia de diferencias de potencial importantes entre los terminales de referencia (masa) respectivos. La situación es similar a la descrita en la adquisición de señales (apartado 3.2.3, figura 3.5), con una salvedad importante: mientras las señales procedentes de los sensores suelen ser analógicas, las de salida de los procesadores son inicialmente digitales y la comunicación con otros sistemas se prefiere que sea también en forma digital, entre otras razones por su mayor inmunidad a las interferencias. Se habla entonces de transmisión de datos.

La inmunidad a interferencias en la transmisión de datos se logra por una parte eligiendo adecuadamente un código (incluyendo bits de paridad) y el tipo de transmisión (síncrona, asíncrona); y por otra parte eligiendo la norma que tenga unas características eléctricas adecuadas al entorno: margen de ruido y tipo de línea (unipolar, diferencial). A nivel de realización física, el empleo de cables apantallados y la disposición de las tomas de masa, confieren mayor inmunidad.

8.5.1 Salida de datos: transmisión serie. Normas EIA

En la transmisión de datos lo habitual es organizarlos o agruparlos en unidades de información denominadas caracteres. Cada carácter consta de varios bits (de 5 a 8). El receptor debe ser capaz de reconocer un determinado paquete de bits como un carácter. Según el método de empaquetamiento, la transmisión en serie puede ser síncrona o asíncrona. En los sistemas síncronos los datos se codifican con un código que permite obtener una señal de sincronismo a partir de los propios datos recibidos. Esto permite enviar los datos de forma continua y obtener una alta velocidad de transmisión, que debe haber sido acordada previamente entre emisor y receptor (en bits/segundo: 75, 110, 300, 600, 1.200, 2.400, etc.).

La transmisión asíncrona está prevista para comunicar subsistemas que no deben transferirse información de forma continua. La identificación de los caracteres se hace precediendo cada uno de ellos de uno o más bits de encabezamiento (start) y postponiéndole uno o más bits de terminación (stop) (figura 8.11). Cuando no se transmite información, la línea se mantiene a nivel bajo «- V», por ejemplo - 12 V; cuando hay un carácter para transmitir, se pasa la línea a nivel alto, «+ V» (por ejemplo, + 12 V) durante el tiempo que dura 1 bit, lo que constituye el bit de encabezamiento; después de éste se transmiten los bits que constituyen el carácter, empleando + V para un «0» y - V para un «1» (lógica negativa), y manteniendo la tensión correspondiente durante el tiempo asignado a un bit; una vez enviados todos los bits de un carácter, el emisor envía un bit de terminación a base de mantener la tensión de la línea a - V (que es el nivel de tensión en reposo) durante al menos el tiempo de un bit, antes de enviar el siguiente carácter.

El envío de un bit de encabezamiento implicará una transición a + V y, por lo tanto, con este sistema es posible reconocer el inicio de un nuevo carácter, cualquiera que haya sido el último bit del carácter precedente. Al detectar la transición, el receptor comprueba al cabo de 1/2 bit si la línea aún está a «0», para asegurarse de que la señal es cierta y no se trata de un simple transitorio. Los relojes del emisor y del receptor deben estar sintonizados para poder reconocer cada bit (por su duración); a cada carácter se resincronizan los relojes gracias al bit de encabezamiento y al de terminación. El emisor y el receptor deben estar de acuerdo además en el número de bits de cada carácter, normalmente de 5 a 8, y en el tipo de bits de paridad para detección de errores (si los hay).

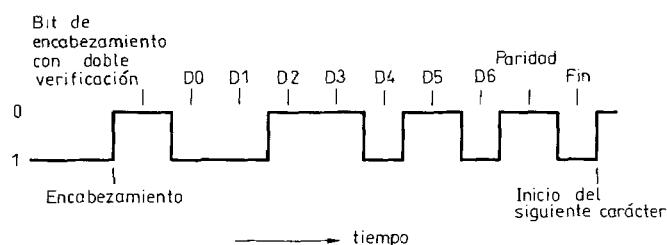


Figura 8.11 Transmisión asíncrona del carácter de 7 bits, 1010011 (letra S en código ASCII) con bit de paridad par y 1 bit de terminación.

Dado que en un μ P la comunicación entre la CPU y sus periféricos se hace vía un bus (sistema paralelo), en la transmisión serie en sistemas basados en μ P hay que convertir la información paralelo en información serie y viceversa. Esta conversión se realiza mediante dispositivos designados genéricamente como USART (Universal Synchronous/Asynchronous Receiver Transmitters), como el Intel 8251A PCI (Programmable Communication Interface) y el Zilog 8530 SCC (Serial Communications Controller). Hay modelos que sirven sólo para la transmisión asíncrona (UART) o síncrona (USRT).

Los USART son dispositivos con entradas y salidas compatibles TTL y, por lo tanto, no pueden ser conectados directamente a las líneas de comunicación porque no tienen los niveles de tensión, corriente y potencia necesarios. Hacen falta, pues, generadores y receptores de línea. Los diversos modelos comercializados están previstos para cumplir las diferentes normas de transmisión. En la tabla 8.2 se resumen las características principales de las tres interfaces que hasta el momento han alcanzado un mayor uso.

La norma EIA RS-232 fue introducida por la EIA (Electronics Industries Association) en 1962 para conectar un ordenador a un modem, pero actualmente se emplea para todo tipo de interconexiones, hasta el punto de haberse convertido en el arquetipo de las interfaces serie. (Se llega incluso al extremo de designar como «RS-232» la interfaz de algunos sistemas por el mero hecho de ser una interfaz serie, a pesar de no cumplir dicha norma.) La versión EIA RS-232-C fue introducida en 1969; la versión EIA RS-232-D, es una revisión de la versión anterior,

Tabla 8.2 Características básicas de las interfaces EIA-RS-232-D, EIA-RS-422 y EIA-RS-423.

Parámetro	EIA RS-232-D	EIA RS-422-A	EIA RS-423
Tipo de línea	Unipolar	Diferencial	Unipolar
Número de generadores y receptores en una línea	1 generador 1 receptor	1 generador 10 receptores	1 generador 10 receptores
Longitud cable máxima	(2.500 pF)	1.200 m	1.200 m
Velocidad máxima para la longitud máxima	20 kbit/s	100 kbit/s	10 kbit/s
Velocidad máxima y longitud aceptable	20 kbit/s 15 m	10 Mbit/s 12 m	100 kbit/s 12 m
Tensión salida máxima del generador	± 25 V	-0,25 a 6 V	± 6 V
Nivel de señal del generador			
— con carga	± 5 V	± 2 V	$\pm 3,6$ V
— en vacío	± 15 V	± 5 V	± 6 V
Impedancia de carga generador	3 Ω a 7 k Ω	100 Ω	450 Ω min
Corriente salida máxima (estado alta impedancia)	$V_{max}/300 \Omega$	$\pm 100 \mu A$	$\pm 100 \mu A$
Velocidad de señal	30 V/ μ s	-	controlable
Tensión entrada receptor	± 15 V	-7 a +7 V	± 12 V
Sensibilidad de entrada del receptor	± 3 V	-200 mV	± 200 mV
Resistencia de entrada del receptor	3 a 7 k Ω	> 4 k Ω	> 4 k Ω

aprobada en 1986, y que introdujo sólo ligeros cambios. Esta norma se refiere a la interconexión de un equipo terminal de datos (ETD) (conector macho), por ejemplo un ordenador, una impresora, o un terminal de entrada, y un equipo de terminación de un circuito de datos (ETCD) (conector hembra), por ejemplo un modem o un ordenador. Cuando el ETCD no es un modem, la especificación de la función de cada línea es genuina de cada fabricante. Se aplica tanto a comunicaciones serie síncronas como asíncronas, tanto en comunicaciones punto a punto como multipunto (varios equipos comparten el mismo medio), y tanto en líneas privadas, como en líneas conmutadas, sean de dos o cuatro hilos.

En la norma EIA RS-232-D, ninguna tensión en ningún contacto del conector debe exceder + 25 o - 25 V (muy superior, pues, a los + 5 V propios de un sistema TTL). Cualquier contacto debe resistir un cortocircuito con cualquier otro contacto sin sufrir daños ni él ni cualquier otro equipo. Cuando la carga es de $3\text{ k}\Omega$ a $7\text{ k}\Omega$, la salida «0» del generador viene representada por una tensión entre + 5 y + 15 V, y la salida «1» viene representada por una tensión entre - 5 y - 15 V. En el receptor, una tensión entre + 3 y + 15 V representa un «0», mientras que una tensión entre - 3 y - 15 V representa un «1». Las tensiones entre + 3 y - 3 V corresponden a la zona de transición, y no están definidas. En la figura 8.12 se presenta la relación entre niveles de tensión y señales («0» y «1»). Obsérvese que se puede tolerar un margen de ruido de 2 V sin que se produzca error alguno a la entrada del receptor.

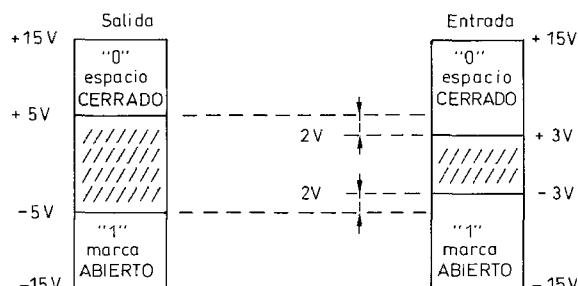


Figura 8.12 Características eléctricas de las señales en la norma EIA RS-232-D. Las zonas rayadas son las de transición.

La longitud máxima permitida para la línea, que era de 15 m en la versión EIA RS-232-C, no está especificada directamente en la versión D. Se especifica sólo la capacidad máxima de la carga, que debe ser inferior a 2.500 pF. Según el tipo de cable y la velocidad de transmisión, se podrá alcanzar una distancia mayor o menor. Dado que con generadores (drivers) TTL no se pueden cubrir líneas con más de unos 70 cm, hay que emplear generadores y receptores de línea especiales. La velocidad de las señales está limitada a $30\text{ V}/\mu\text{s}$ por razones de diafonía entre conductores en un cable multifilar. Las señales no deben permanecer en la zona de transición ni más de 1 ms, ni más del 4 % de su duración.

8.5.2 Bucles de masa: transmisión diferencial

En la figura 8.13 se muestran los esquemas eléctricos de los circuitos de datos de las normas de la tabla 8.2. En la norma EIA RS-232-D el circuito de datos es unipolar, es decir, los datos vienen representados por la tensión entre una línea dada y otra de referencia que es común al generador y receptor. Generadores típicos que reúnen las condiciones exigidas por la norma son el MC1488, SN75188, y DS75150; los receptores respectivos son: MC1489, SN75189 y DS75154. Hay también combinaciones de generador/receptor en un mismo circuito integrado, alimentado además a tensión única (5 V); por ejemplo, el LT1180C. Si la línea de conexión es corta, puede suceder que su capacidad ($\approx 52 \text{ pF/m}$ en un par trenzado de hilo 24 AWG) sea insuficiente para limitar la velocidad de subida de las señales por debajo del valor impuesto por la norma. En estos casos se puede emplear un condensador externo C que limite la pendiente de las señales. Para evitar reflexiones en la línea, se puede terminar ésta con su impedancia característica ($R_t = R_0$).

Una limitación de los circuitos unipolares es que si hay una diferencia de potencial grande entre las tomas de tierra de generador y receptor, se pueden producir errores a la entrada del receptor. Si, por ejemplo, dicha diferencia de potencial

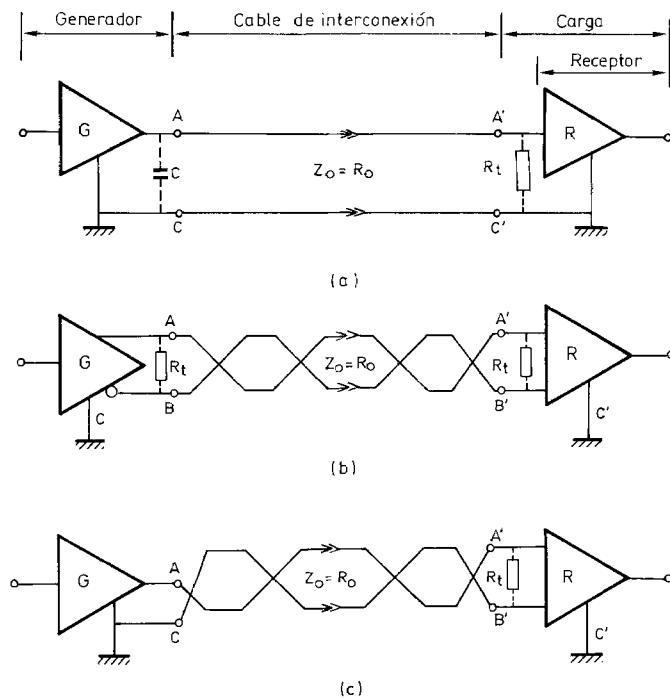


Figura 8.13 Circuitos eléctricos para la transmisión serie de datos según normas EIA RS-232-D, unipolar (a); EIA RS-422-A, diferencial (b); y EIA RS-423, emisor unipolar y receptor diferencial (c).

es de 3 V, y el generador aplica 5 V entre sus terminales de salida, el receptor no ve más que un cambio de 2 V, que no supera el margen necesario para ser considerado como señal válida.

Un circuito diferencial (figura 8.13b) resuelve este problema: la señal viene representada por la diferencia de potencial entre dos líneas, cada una de las cuales da una tensión de igual magnitud pero en contrafase con respecto a una línea de referencia. De este modo se pueden transmitir señales a mayores distancias y a mayor velocidad, sin que las posibles diferencias de potencial de hasta ± 3 V entre los puntos C y C' provoquen errores. Tampoco las tensiones de error en serie con cada línea y que sean similares producirán error en el receptor, pues éste detecta sólo la diferencia de tensión entre líneas (figura 8.14). La línea de conexión debe ser también equilibrada, y por ello es común que se trate de un par trenzado, ya que de esta forma las capacidades parásitas a tierra desde cada conductor son más parecidas. La resistencia de terminación es opcional en la norma, pero es recomendable emplearla. Algunos pares generador/receptor que cumplen la norma EIA-RS-422-A son: MC3486/3487, SN75181/75182, y DS8830/8820A.

Con un circuito de emisor unipolar y receptor diferencial también es posible reducir los errores por interferencia, aunque menos que con un sistema diferencial. La norma EIA RS-423 define un circuito de este tipo (figura 8.13c). Los generadores y receptores empleados son los mismos que para la interfaz EIA RS-422-A.

Las normas EIA RS-422-A y EIA RS-423, definen sólo las características eléctricas de la interfaz; los aspectos funcionales y mecánicos necesarios para la ejecu-

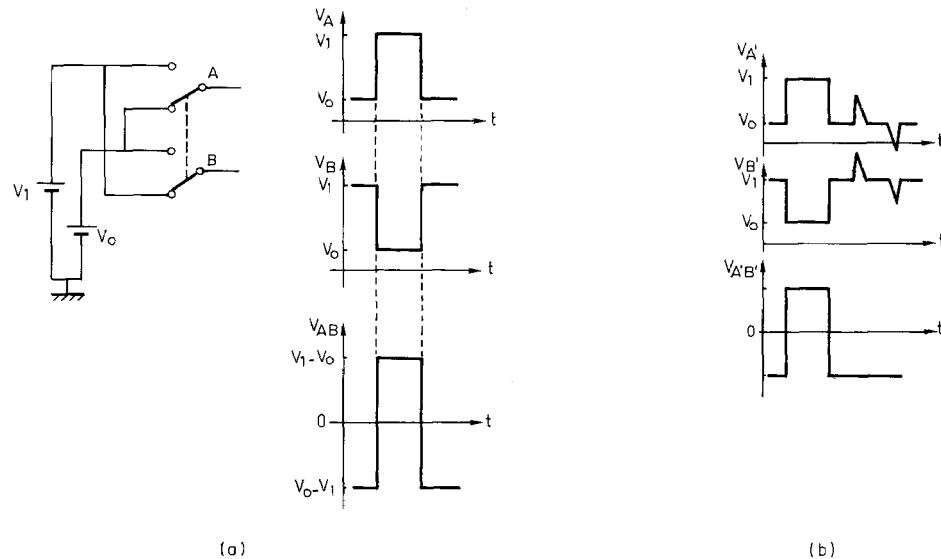


Figura 8.14. (a) Tensiones a la salida del generador de línea en la transmisión diferencial de datos. (b) Las interferencias en modo serie que sean iguales en los dos conductores de la línea se cancelan en el receptor.

ción de la interfaz están en la norma EIA RS-449, publicada en 1977 y reafirmada en 1985. El conjunto de estas tres normas (422, 423, y 449), y la EIA RS-485, que también es diferencial, está destinado a sustituir, a la larga, a la EIA RS-232, por cuanto ofrecen una mayor velocidad y cubren una mayor distancia. Los valores máximos de la velocidad de subida de la señal, la longitud del cable y la máxima frecuencia están relacionados y vienen especificados en las normas. La velocidad de subida (del 10 % al 90 % de la diferencia entre valores estacionarios), por ejemplo, viene limitada en la norma EIA RS-423-A de modo que no produzca más de 1V de diafonía; esto lleva a valores inferiores a los de la norma EIA RS-232-D, y es lo que permite cubrir mayores distancias sin que la diafonía sea excesiva.

Ahora bien, la máxima tensión en modo común aceptable a la entrada del receptor de la norma EIA RS-422-A no debe exceder de 7 V, en módulo. Pero al mismo tiempo, la posibilidad de cubrir grandes distancias aumenta precisamente la probabilidad de que la diferencia de potencial entre masas sea mayor. En estos casos hay que introducir un aislamiento galvánico entre emisor y receptor para que las corrientes entre masas no dañen a los componentes.

8.5.3 Aislamiento de señales digitales

El aislamiento en la distribución de señales es necesario cuando hay diferencias de potencial elevadas entre tomas de masa. Esto sucede cuando las señales se transmiten a larga distancia, o simplemente de un edificio a otro, cuando hay motores en el sistema (estén próximos o alejados del procesador) y, en general, cuando hay subsistemas con fuentes de alimentación independientes. El aislamiento es también necesario en casos especiales, como los aparatos electromédicos que entran en contacto con el paciente, o los utilizados en atmósferas explosivas. Es además una precaución habitual en un sistema donde en los receptores puede haber eventualmente conexiones poco ortodoxas, como sucede a veces en los servicios públicos de telecomunicación.

Las señales se aislan normalmente mediante un optoacoplador, que consiste en un diodo emisor de infrarrojos y un fotodetector (fotodiodo o fototransistor). Todos los optoacopladores son intrínsecamente unidireccionales, y esto impide que las posibles interferencias en el circuito de salida pasen hacia el de entrada.

8.5.3.1 Diodos electroluminiscentes (LED). Un LED (Light Emitting Diode) es una unión *p-n* polarizada directamente donde la recombinación de huecos y electrones en la unión produce luz con una eficiencia elevada. La recombinación de huecos injectados hacia la zona *n* con los electrones que allí abundan, y de electrones injectados hacia la zona *p* con los huecos que hay en ésta, se produce en cualquier unión *p-n*. Pero en un LED se elige el material de forma que dicha recombinación no vaya acompañada de vibraciones térmicas en la estructura cristalina, como sucede, por ejemplo, con el silicio y el germanio, pues ello reduce en gran modo la eficiencia.

En optoacopladores, y en los sistemas ópticos en general, la radiación emitida por la fuente debe estar adaptada a la sensibilidad del detector. Dado que interesa

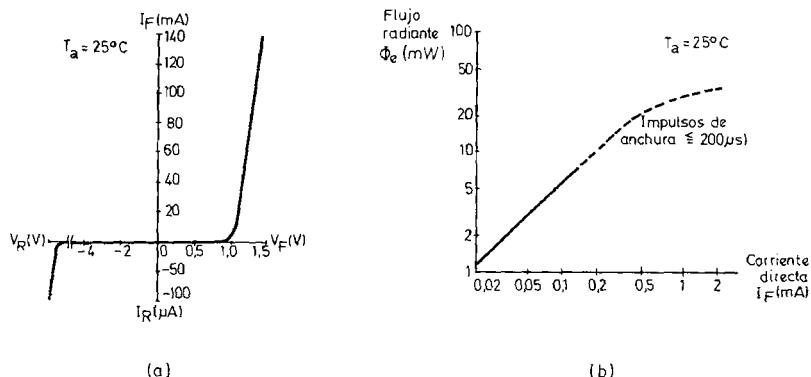


Figura 8.15 Características de un LED de AsGa. (a) Característica $V-I$. (b) Flujo radiante en función de la corriente directa en el modelo GL514. (Documentación Sharp Corp.)

que éste sea de silicio (Si) por su facilidad de integración, la emisión debe ser en la banda del infrarrojo (IR) que es donde el Si tiene sensibilidad óptima. Un material apropiado es entonces el arseniuro de galio (AsGa). La longitud de onda de los fotones que emite es de unos 950 nm. La eficiencia depende del tipo de unión (difusión o fase líquida epitaxial) y es del orden del 1 al 5 %.

La característica $I-V$ de un LED (figura 8.15a) es similar a la de un diodo de Si, pero la tensión umbral es más alta (1,0 V frente a 0,6 V) y la tensión de ruptura inversa es mucho menor (de 3 V a 6 V frente a más de 30 V). El coeficiente de temperatura de la caída de tensión directa $\Delta V_F / \Delta T$ es de $-1.9 \text{ mV} / ^\circ C$ frente a los $2.3 \text{ mV} / ^\circ C$ del Si. El flujo radiante Φ_e es proporcional a la corriente directa I_F sólo para valores pequeños de ésta (figura 8.15b). Para corrientes altas, la eficiencia disminuye debido al calentamiento del dispositivo. Para tener flujos altos, hay que trabajar con impulsos de corriente con ciclo de trabajo tanto menor cuanto mayor sea la corriente.

8.5.3.2 Fotodiodos. Cuando incide luz en una unión $p-n$, los fotones incidentes producen pares electrón-hueco. Si la energía de los fotones es mayor que la anchura de banda prohibida, los electrones y huecos producidos difunden respectivamente hacia la zona n y p , y aparece una tensión (V_{oc}) a través de la unión en circuito abierto. Para el Si, la longitud de onda de los fotones debe ser menor de unos 1.100 nm. Si se conecta una carga externa, circula una corriente I_P en dirección inversa a la de conducción del diodo. Las cargas generadas lejos de la unión se recombinan antes de alcanzar ésta, y no contribuyen a la corriente I_P . Para aumentar la sensibilidad (responsividad) del diodo, la zona p se diseña muy estrecha y así la unión queda muy próxima a la superficie.

En la figura 8.16a se muestra el circuito equivalente para un fotodiodo ideal. La corriente generada por la luz incidente es

$$I_P = \beta q R_T \quad (8.17a)$$

donde: β es la absorbancia electrón-hueco, q es la carga de un electrón ($1,6 \times 10^{-19}$ C) y R_T es el número de fotones absorbidos efectivamente. El diodo ideal en la figura 8.16a tiene una corriente de fugas, designada como corriente en la oscuridad I_D , que depende de la tensión V a través de la unión,

$$I_D = I_S(e^{qV/kT} - 1) \quad (8.17b)$$

I_S es la corriente de saturación del diodo, k es la constante de Boltzmann ($1,3807 \times 10^{-23}$ J/K) y T la temperatura en kelvin. I_D aumenta con la tensión inversa y con la temperatura. La corriente neta a través de la carga será

$$I = I_P - I_D \quad (8.17c)$$

La tensión en circuito abierto se puede obtener haciendo $I = 0$,

$$V_{oc} = \frac{kT}{q} \ln \left(\frac{I_P}{I_S} + 1 \right) \quad (8.18a)$$

Para el Si, V_{oc} tiene un coeficiente de temperatura de unos $-2,5$ mV/°C. La corriente en cortocircuito se puede obtener haciendo $V = 0$,

$$I_{sc} = I_P - \beta q R_T \quad (8.18b)$$

I_{sc} es también proporcional a la iluminación recibida, expresada en lux. Para el Si, y una fuente de luz estándar (denominada «A» por la CIE), el coeficiente de temperatura de I_{sc} es de $+0,2$ %/°C. En la figura 8.16b se muestra cómo se desplaza la característica $I-V$ al incidir la radiación.

El condensador C_j en la figura 8.16a representa la capacidad de la unión. La

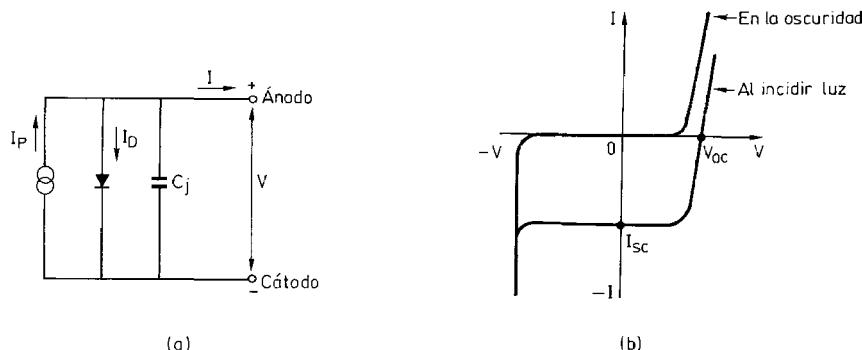


Figura 8.16 (a) Circuito equivalente para un fotodiodo real. En un fotodiodo real hay que añadir una resistencia de fugas en paralelo, una resistencia en serie y una fuente de ruido. (b) Desplazamiento de la curva $V-I$ en función de la radiación incidente. (Documentación Sharp Corp.)

constante de tiempo determinada por C_j y la resistencia equivalente que ve (normalmente la resistencia de carga) es uno de los factores que determinan el tiempo de respuesta del diodo. Dado que C_j disminuye al aumentar la tensión inversa aplicada al diodo, se puede aumentar la velocidad de éste a base de aplicarle una tensión inversa. Pero esto aumenta la corriente I_D y, por lo tanto, aumenta el umbral de iluminación detectable.

El otro factor que determina el tiempo de respuesta del fotodiodo son los tiempos de transición de los portadores. La respuesta más rápida se obtiene con los diodos *p-i-n*.

8.5.3.3 Fototransistores. Un fototransistor es un transistor *n-p-n* cuya base (zona *p*) tiene un área grande para que la unión base-colector se comporte como un buen fotodiodo. El circuito equivalente se muestra en la figura 8.17a. Consiste simplemente en un fotodiodo (entre base y colector), cuya corriente es amplificada por el transistor. La corriente de colector será

$$I_C = I_P(1 + h_{FE}) \approx I_P h_{FE} \quad (8.19a)$$

donde h_{FE} es la ganancia de corriente del transistor en configuración de emisor común. Esta amplificación no es siempre suficientemente alta, por lo que se dispone de modelos en configuración Darlington que ofrecen corrientes de colector mayores. Para ambas configuraciones hay modelos cuyo terminal de base es accesible. I_C no es proporcional a la iluminación, a pesar de que I_P sí lo es, porque h_{FE} no es constante sino que depende a su vez de I_P .

La corriente de colector en oscuridad será el resultado de amplificar la corriente de oscuridad del fotodiodo,

$$I_{CEO} = I_D(1 + h_{FE}) \approx I_D h_{FE} \quad (8.19b)$$

Dado que I_D aumenta al hacerlo la temperatura, I_{CEO} también aumenta. Esto puede ser una fuente de interferencia cuando se trabaja con iluminaciones bajas que produzcan corrientes de colector pequeñas.

En la figura 8.17b se muestra la relación entre la corriente de colector y la tensión colector-emisor en un fototransistor. Las curvas son similares a las de un transistor, pero el parámetro no es la corriente de base sino la iluminación incidente. Obsérvese que las curvas se han interrumpido cuando se alcanza el punto correspondiente a la máxima potencia disipable por el dispositivo, según

$$P_C = I_C V_{CE} \quad (8.20)$$

Para el modelo de la figura 8.17b, la potencia máxima es de 75 mW cuando la temperatura ambiente no pasa de 25°C. Al aumentar la temperatura ambiente, la potencia máxima que puede disipar decrece linealmente, y es de sólo unos 15 mW a 85 °C, que es la máxima temperatura de trabajo.

El tiempo de respuesta de un fototransistor viene dominado por su capacidad colector-base, C_{CB} , cuyo valor aparente a la salida viene multiplicado por h_{FE} . En

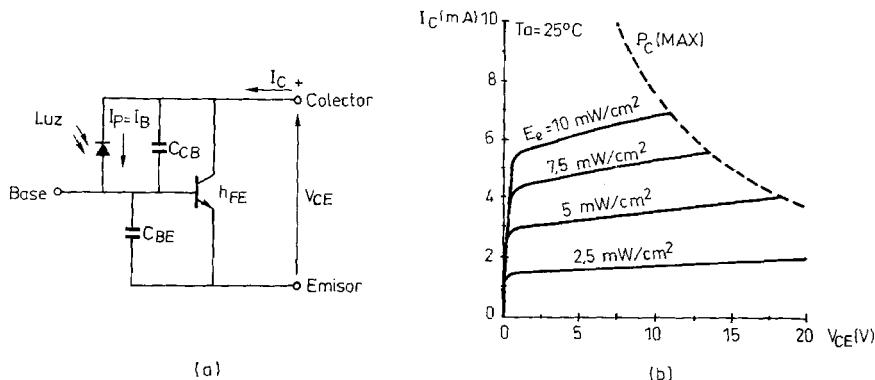


Figura 8.17 (a) Circuito equivalente para un fototransistor. (b) Relación entre la corriente de colector y la tensión colector-emisor en función de la iluminación incidente en el fototransistor PT380. (Documentación Sharp Corp.)

consecuencia, cuanto mayor sea h_{FE} tanto mayor será el tiempo de respuesta. En cualquier caso, dado que el área de base se diseña expresamente grande, los fototransistores tienen tiempos de respuesta mayores que los transistores convencionales. La constante de tiempo de la respuesta aumenta proporcionalmente al hacerlo la resistencia de carga.

8.5.3.4 Optoacopladores. En un optoacoplador se combinan una fuente de luz, normalmente un LED infrarrojo de AsGa, y un fotodetector de Si, que puede ser desde un simple fotodiodo hasta una combinación de éste con un circuito integrado que incluye un regulador de tensión y un circuito elemental para el procesamiento de la señal (amplificador, disparador Schmitt y etapa de salida). Aunque es posible formar un optoacoplador mediante componentes discretos, el diseño con elementos integrados ofrece muchas ventajas. En la figura 8.18 se muestran dos disposiciones de emisor y detector dentro del encapsulado. Hay CI que incorporan varios pares emisor-detector.

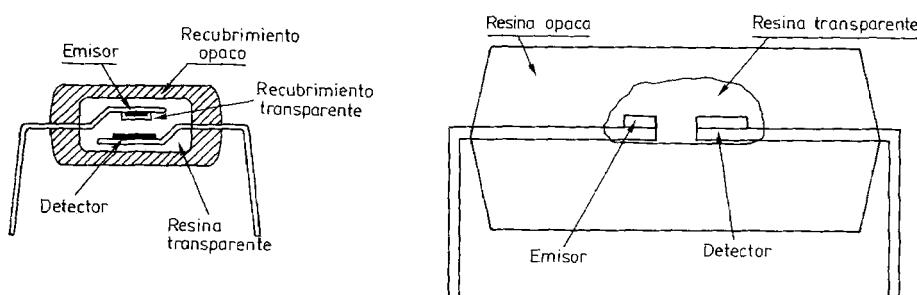


Figura 8.18 Disposición de emisor y detector dentro de un optoacoplador integrado. (Documentación Motorola.)

Los optoacopladores se clasifican según la señal de entrada que aceptan y según el tipo de salida que ofrecen. Para señales de entrada «alternas», es decir, con valores de tensión positivos y negativos, hay modelos con dos LED en paralelo y polaridad opuesta. La salida puede ser de alta sensibilidad, alta tensión colector-emisor, alta velocidad, alta tensión de aislamiento, o analógica. Estos últimos tienen un FET de salida y permiten obtener, por ejemplo, una resistencia ajustable mediante una tensión aislada. En la figura 8.19 se muestran diversas opciones disponibles comercialmente [4].

Las características básicas de un optoacoplador son las relativas a la transferencia y al aislamiento entre emisor y detector. La relación de transferencia de corriente, CTR (Current Transfer Ratio), se define como el cociente entre la co-

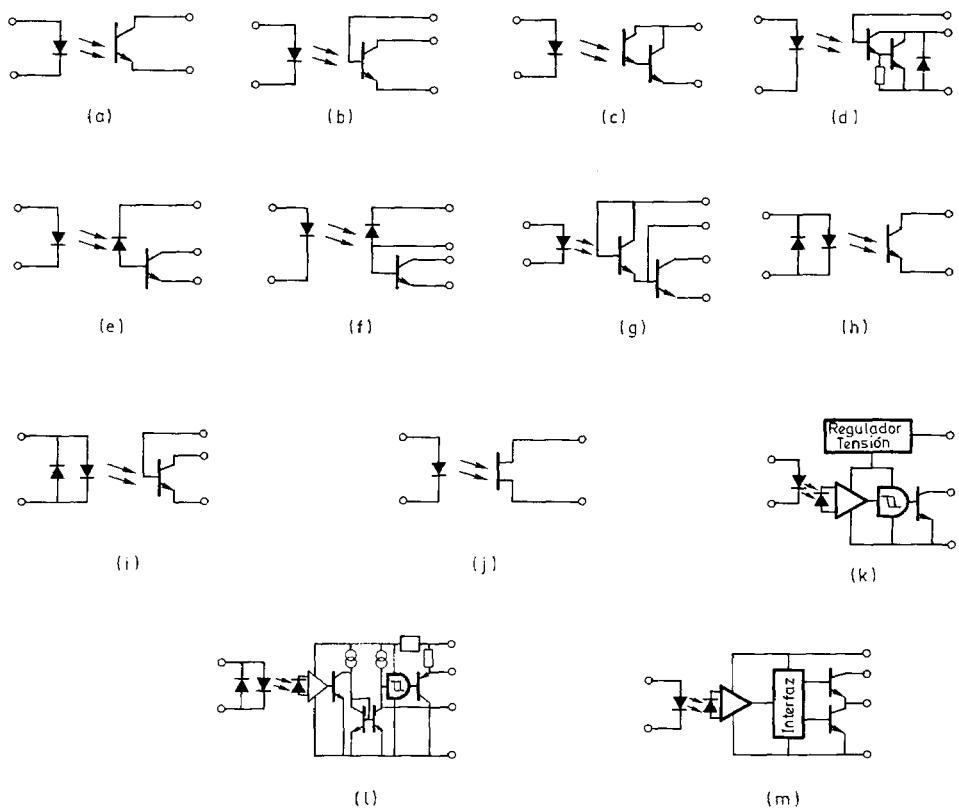


Figura 8.19 Distintos tipos de optoacopladores disponibles comercialmente. (a) Con fototransistor simple. (b) Con fototransistor que tiene la base accesible. (c) Con fototransistor Darlington. (d) Con fototransistor Darlington que tiene la base accesible. (e) Con fotodiodo y transistor de alta velocidad. (f) Con fotodiodo y transistor de alta velocidad que tiene la base accesible. (g) Con salida de alta velocidad y alta sensibilidad. (h) Para entradas alternas. (i) Para entradas alternas y con terminal de base accesible. (j) Con salida FET («analógica»). (k) Con salida digital. (l) Para entradas alternas y salida digital. (m) Con salida de alta potencia. (Documentación Sharp Corp.)

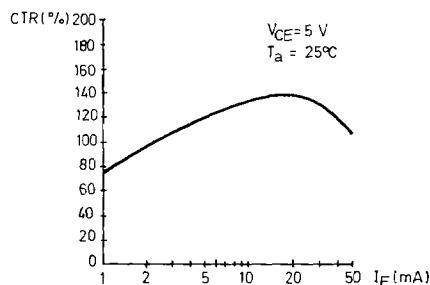


Figura 8.20 Dependencia entre la relación de transferencia de corriente (CTR) y la corriente directa de entrada en el optoacoplador PC817. (Sharp Corp.)

corriente de salida (colector) y la corriente directa de entrada, y se expresa en tanto por ciento

$$\text{CTR} = \frac{I_C}{I_F} \times 100 (\%) \quad (8.21)$$

El valor de CTR varía mucho de uno a otro tipo de optoacopladores: desde 50 % para modelos con un simple fototransistor de salida, hasta más de 600 % para modelos con salida Darlington. CTR no es constante con I_F sino que tiene una evolución como la mostrada en la figura 8.20. CTR decrece al aumentar la temperatura ambiente a pesar de que hay una cierta compensación entre el coeficiente de temperatura positivo de h_{FE} para el silicio (+ 0,7 %/°C) y el coeficiente negativo del AsGa (- 1 %/°C). Además, al aumentar T , el pico de radiación emitido se desplaza hacia longitudes de onda mayores.

El tiempo de respuesta del optoacoplador depende de la corriente de entrada y de la resistencia de carga. En un caso general, se definen los tiempos indicados en la figura 8.21a. Para los modelos con transistor de salida rápido, se definen los retardos de propagación indicados en la figura 8.21b. En la tabla 8.3 se dan los valores de dichos tiempos para distintos modelos y resistencias de carga. A veces se definen además los tiempos de paso a conducción (turn-on), $t_{on} = t_d + t_r$, y de cese de conducción (turn-off), $t_{off} = t_s + t_f$.

El aislamiento ofrecido por un optoacoplador no es perfecto. Cuando entre la entrada y la salida se aplica una tensión con variación rápida, la capacidad parásita entre el emisor y el detector hace circular una corriente de desplazamiento

$$i_d = C_f \frac{dV}{dt} \quad (8.22)$$

Esta corriente produce una caída de tensión en la resistencia de carga (figura 8.22). El valor de C_f no viene especificado como tal en los catálogos. En su lugar se da el rechazo del modo común (CMR), especificado a través de la velocidad de cambio (o el valor de la tensión de modo común para una velocidad de cambio

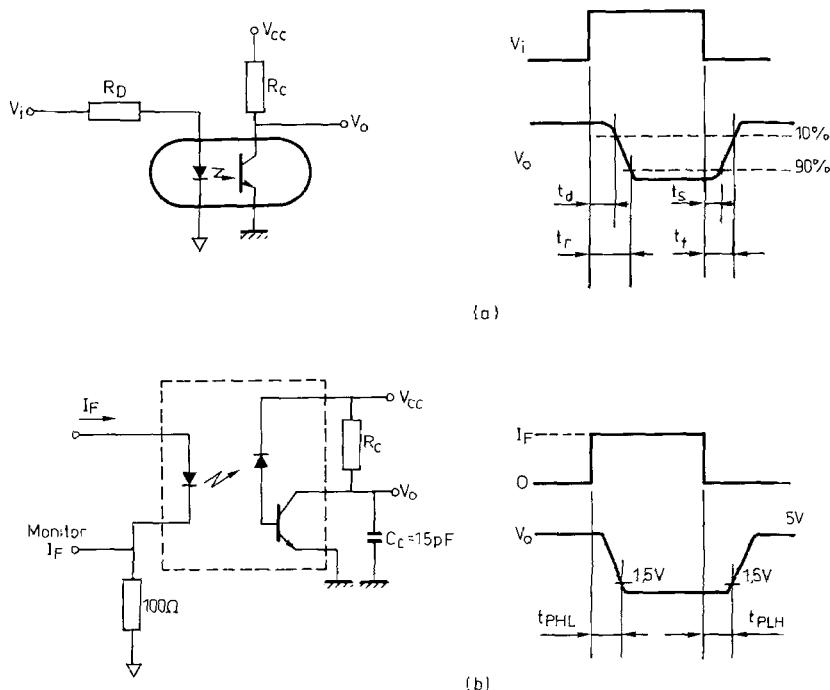


Figura 8.21 Tiempos de respuesta de optoacopladores y circuitos de medida correspondientes. (a) Para optoacopladores de uso general. (b) Para optoacopladores con transistor de salida rápido.

dada), que para una resistencia de carga determinada provoca una tensión de salida v_o de valor especificado. Por ejemplo: optoacoplador alimentado a 9 V, con carga de $470\ \Omega$; para tener menos de 100 mV de salida al aplicar una tensión con $dV/dt = 2\text{ kV}/\mu\text{s}$, la tensión de modo común no debe exceder de 1,5 kV.

Tabla 8.3 Tiempos de respuesta de distintos tipos de optoacopladores y resistencias de carga. Todos los valores son típicos, a temperatura ambiente de 25 °C.

Tipo	Salida con fototransistor simple	Salida con fotodarlington	Salida con fototransistor rápido
Modelo	4N26	PC815	6N136
Condiciones	$V_{CC} = 10\text{ V}$ $I_C = 10\text{ mA}$	$V_{CE} = 2\text{ V}$ $I_C = 10\text{ mA}$	$I_F = 16\text{ mA}$
R_C	$100\ \Omega$ a $1\text{ k}\Omega$	-	$1,9\text{ k}\Omega$
t_d	$0,07\ \mu\text{s}$	$11\ \mu\text{s}$ a $15\ \mu\text{s}$	-
t_r	$0,8\ \mu\text{s}$	$60\ \mu\text{s}$ a $320\ \mu\text{s}$	-
t_s	$4\ \mu\text{s}$	$3,3\ \mu\text{s}$ a $5\ \mu\text{s}$	-
t_f	$7\ \mu\text{s}$	$55\ \mu\text{s}$ a $280\ \mu\text{s}$	-
t_{PHL}	-	-	$0,3\ \mu\text{s}$
t_{PLH}	-	-	$0,3\ \mu\text{s}$

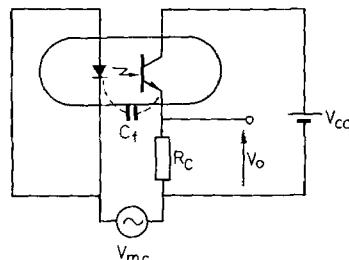


Figura 8.22 Circuito de medida del rechazo del modo común de un optoacoplador.

El CMR aumenta si se reduce la capacidad entre la entrada y la salida. El modelo HCPL 2631 (Hewlett Packard) incluye una pantalla electrostática interna que reduce dicha capacidad, aumentando en consecuencia su CMR.

La tensión máxima de aislamiento entre la entrada y la salida está también limitada. Se suele especificar para tiempos de aplicación de 1 minuto (o 5 s en algunos casos), y una humedad relativa del 40 % (o 45 %) al 60 %. Son habituales valores de hasta 5.000 V eficaces.

Ejemplo. Diseñar una interfaz digital mediante un optoacoplador según el esquema de la figura E8.1 [5].

Deseamos que cuando V_1 sea «1», V_2 sea «0». Para ello deberá ser

$$V_{CE} \leq V_{ILmax}$$

donde la « L » en el subíndice indica el estado lógico bajo. Hace falta, pues, que I_F sea suficiente alta. La característica CTR indica cuál es el valor apropiado, y de ahí se puede calcular

$$R_1 = \frac{V_{CC1} - V_{F1(\text{tip})} - V_{OL(\text{tip})}}{I_{F(\text{tip})}}$$

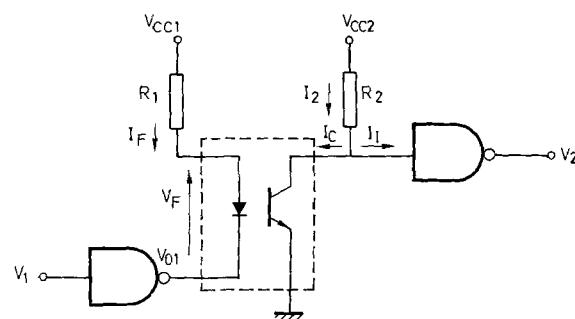


Figura E8.1

338 La etapa de salida en la distribución de señales

El valor de diseño será uno normalizado y con una cierta tolerancia $\pm \alpha$,

$$R_{1\max} = R_{1n}(1 + \alpha)$$

$$R_{1\min} = R_{1n}(1 - \alpha)$$

En la tensión de salida de una puerta lógica y de los demás dispositivos, hay también una cierta tolerancia. Los casos extremos serán

$$I_{F(\max)} = \frac{V_{CC1(\max)} - V_{F1(\min)} - V_{OL(\min)}}{R_{1(\min)}}$$

$$I_{F(\min)} = \frac{V_{CC1(\min)} - V_{F1(\max)} - V_{OL(\max)}}{R_{1(\max)}}$$

La corriente de salida será,

$$I_{CL(\min)} = \frac{\text{CTR } I_F}{100}$$

R_2 hay que elegirla de forma que la caída de tensión en ella no impida obtener los niveles lógicos de entrada deseados, V_{IL} y V_{IH} . Cuando se desea tener la entrada a nivel bajo, es la tensión del colector del fototransistor la que fija el valor, de manera que en R_2 debe haber una caída de tensión suficientemente alta incluso cuando la alimentación es alta:

$$R_{2(\min)} = \frac{V_{CC2(\max)} - V_{CL(ON)}}{I_{CL(ON)} + I_{IL(\max)}}$$

Para garantizar un nivel lógico de entrada alto en la puerta de salida, R_2 no debe ser tan alta que la caída de tensión en ella impida alcanzar dicho nivel:

$$R_{2(\max)} = \frac{V_{CC2(\min)} - V_{IH(\min)}}{I_{CH(OFF)} + I_{IH(\max)}}$$

El valor de R_2 hay que elegirlo entre estos límites. Para que el tiempo de respuesta quede mínimamente afectado por los efectos capacitivos, interesa el valor de R_2 más pequeño. Si en cambio interesa tener en cuenta una posible degradación de CTR con el tiempo, que reducirá I_{CL} , convendrá un valor más alto para R_2 .

8.5.4 Aislamiento para el control de potencia

La potencia de salida de los optoacopladores es muy limitada. Su corriente máxima de salida es de hasta unos 150 mA en los modelos convencionales, y del orden de 0,5 A en los modelos de «alta potencia», que por contra aguantan sólo tensiones inferiores a unos 20 V. Su tensión máxima de salida es, en general, de

decenas de voltios, y los modelos que aguantan más de 100 V no permiten corrientes superiores a unos 5 mA. Todos estos valores son muy inferiores a los propios de muchas cargas eléctricas, en particular las conectadas directamente a la red alterna (50 o 60 Hz).

En sistemas de baja potencia (por ejemplo, amplificadores de audio y servoamplificadores), la potencia suministrada a la carga se controla linealmente. En estos casos, un optoacoplador ofrece a su salida la corriente de control necesaria para gobernar la etapa de potencia (puede ser un simple transistor de potencia) que activa a la carga.

En sistemas de potencia elevada, un control lineal implicaría unas pérdidas de energía muy elevadas en el elemento de control. Por ello se prefiere controlar la potencia conmutando la conexión de la carga a la fuente de energía (ver el apartado 9.1.2); modulando la señal de conmutación se puede incluso lograr que el control sea lineal. El aislamiento se realiza por vía magnética (con transformadores de impulsos [6]) u óptica, en cuyo caso son preferibles los optoacopladores cuyo elemento de salida esté expresamente previsto para trabajar en conmutación, como por ejemplo un tiristor o un triac. La potencia de salida sigue siendo muy limitada, pero es suficiente para activar conmutadores de mayor potencia.

8.5.4.1 Acopladores con fototiristores y fototriacs. Un fototiristor (o LASCD, Light Activated Silicon Controlled Rectifier) es un tiristor (apartado 9.2.5) que se dispara (conduce) al incidir en él luz que genere pares electrón-hueco. Para un fototiristor de silicio esto significa que la luz debe ser visible o en el infrarrojo cercano. Su construcción es similar a la de un tiristor normal, pero está diseñado de forma que su corriente de disparo de puerta sea muy pequeña; así aumenta su sensibilidad óptica. En la figura 8.23 se muestra el circuito equivalente. La luz incidente genera la corriente de base para cada uno de los dos transistores.

Con la notación de la figura 8.23, si suponemos que la amplificación de corriente del transistor Q_1 ($p-n-p$) es α_1 y la del transistor Q_2 es α_2 , y si designamos las corrientes de colector en la oscuridad como I_{CBO1} e I_{CBO2} , tendremos [7]

$$I_K = I_A + I_G + I_P \quad (8.23a)$$

$$I_{B1} = I_{C2} \quad (8.23b)$$

$$I_{C2} = \alpha_2 I_K + I_{CB2} \quad (8.23c)$$

$$I_{B1} = (1 - \alpha_1) I_A - I_{CBO1} \quad (8.23d)$$

De aquí se deduce,

$$I_A = \frac{\alpha_2(I_G + I_P) + I_{CBO1} + I_{CBO2}}{1 - (\alpha_1 + \alpha_2)}$$

Cuando $\alpha_1 + \alpha_2 \approx 1$, el fototiristor se dispara. Esta condición se obtiene cuando el nivel de iluminación supera un cierto valor, que depende de la tensión aplicada a la puerta: cuanto mayor sea la corriente de puerta, menor será la iluminación necesaria. Se suele disponer por ello una resistencia R_{GK} entre puerta y cátodo, que

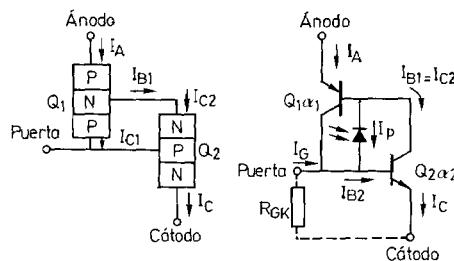


Figura 8.23 Estructura y circuito equivalente para un fototiristor: un transistor $p-n-p$ y otro $n-p-n$ que se realimentan positivamente, y un fotodiodo. La resistencia R_{GK} se añade externamente para controlar la sensibilidad.

drena parte de la corriente fuera de la zona $n-p-n$ del tiristor; cuanto mayor sea dicha resistencia mayor es la sensibilidad a la luz (y a la temperatura, por la generación térmica de pares electrón-hueco). Sin embargo, un valor alto de R_{GK} reducirá también el umbral de la velocidad de cambio de la tensión (dv/dt) entre ánodo y cátodo capaz de activar erráticamente el tiristor (apartado 9.2.5).

La condición de disparo se puede explicar físicamente por la realimentación positiva que hay entre los dos transistores: la corriente de base de Q_1 es la corriente de colector de Q_2 , y la corriente de colector de Q_1 es la corriente de base de Q_2 ; si la ganancia de corriente es suficiente, hay una acción regenerativa que mantiene al dispositivo conduciendo aunque no haya ni corriente en la puerta (G) ni iluminación. La corriente conducida viene limitada por la impedancia externa. Para pasar al estado de corte, es necesario reducir la corriente de ánodo a un valor inferior a la denominada corriente de enclavamiento (I_H).

Un acoplador con fototiristor o fototriac está formado por un LED y un fototiristor o fototriac, separados por una resina transparente a la radiación del LED. En la figura 8.24 se muestran diversos tipos disponibles. El elemento de salida

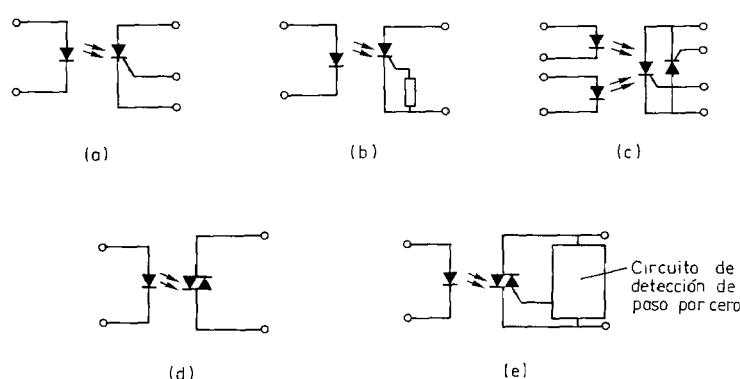


Figura 8.24 Distintos tipos de acopladores con fototiristor o fototriac. (a) Para control de media onda. (b) Para control de media onda, con resistencia de puerta integrada. (c) Para control de onda completa. (d) Para control de onda completa (triac). (e) Para control de onda completa con circuito de detección de paso por cero. (Documentación Sharp Corp.)

puede controlar directamente cargas alimentadas a tensión de red (120 V o 220 V), pero la corriente aceptable es de sólo unos 100 a 300 mA. Para cargas de mayor potencia, el acoplador provee la corriente necesaria para disparar un tiristor o triac externos de mayor potencia. El circuito de detección de paso por cero permite disparar el conmutador externo cuando la tensión de alimentación de la carga pasa por cero, siempre que previamente se haya iluminado el acoplador (pero no se dispara necesariamente en el instante de iluminación).

Los principales parámetros de estos acopladores son:

- Corriente de conducción (I_T) máxima (en valor eficaz) en función de la temperatura ambiente (T_a): es tanto menor cuanto más alta sea T_a , y viene limitada por la temperatura máxima permitida en las uniones semiconductoras. I_T es de hasta unos 200 mA (eficaces) a 30 °C.
- Corriente repetitiva máxima en corte (I_{DRM}) en función de la temperatura ambiente (T_a): es la corriente de fugas a través del dispositivo cuando está en estado de corte y se le aplica la tensión nominal (bloqueada) entre ánodo y cátodo (V_{DRM}); aumenta exponencialmente al hacerlo T_a .
- Velocidad crítica de la tensión ánodo-cátodo en estado de corte (bloqueo) (dv/dt). Es la velocidad de cambio máxima admisible para la tensión entre ánodo y cátodo para que no se produzca el paso a conducción, incluso sin tener señal de entrada y con una tensión bloqueada inferior a la nominal (V_{DRM}). Decrece al aumentar la temperatura y al aumentar la resistencia R_{GK} . El margen de valores en modelos ordinarios va de 1 a 100 V/ μ s.
- Corriente (de entrada) mínima de disparo (I_{FT}): es la corriente mínima necesaria para que el fototiristor o fototriac pase de corte a conducción. Depende de la sensibilidad de éste y de la intensidad del LED, y decrece al aumentar la temperatura y al aumentar la resistencia R_{GK} . Suele ser de entre 5 mA y 15 mA.
- Tensión de aislamiento entrada-salida: entre 1.500 y 5.000 V.

8.5.4.2 Relés de estado sólido. Un relé de estado sólido (SSR, Solid State Relay) es un conmutador electrónico basado en semiconductores que ofrece aislamiento eléctrico entre un circuito de control («entrada») y un circuito de carga («salida») sin elementos móviles ni contactos. Realiza, pues, la misma función que un relé electromecánico, pero al no tener partes móviles su vida es más larga, no produce ruido acústico, su velocidad de conmutación es mucho mayor (tiempos de nanosegundos a microsegundos, frente a milisegundos), es inmune a vibraciones y choques mecánicos, es más pequeño y pesa menos. Al no tener contactos, no hay rebotes, ni arcos, ni desgaste. Dado que no hay bobina de control, produce, en principio, menos interferencias electromagnéticas. La potencia necesaria para su activación es también mucho menor, con modelos directamente compatibles con diversas familias lógicas TTL y CMOS.

Por contra, los relés de estado sólido son más caros que los relés electromecánicos y tienen una caída de tensión serie no nula en estado de conducción. Por lo tanto, por una parte no se pueden emplear para conmutar señales pequeñas (audio), y por otra se calientan más. Esto último, además de limitar la máxima corriente que pueden conducir, es problemático porque dado que por su pequeño

tamaño se montan en placas de circuito impreso, pueden provocar un calentamiento de componentes cercanos, que pueden ser sensibles. En el apartado 9.2.2 se expone el método de cálculo de los disipadores térmicos necesarios. Los relés de estado sólido ofrecen además menor aislamiento porque presentan una corriente de fugas apreciable cuando están abiertos, tanto mayor cuanto mayor sea la potencia controlada. Otra desventaja es que no se comercializan tantas configuraciones de contactos: lo habitual es que sean de tipo A (SPST, NO) o de tipo B (SPST, NC). Al estar formados por semiconductores, no soportan temperaturas altas ni transitorios fuertes.

En principio, un optoacoplador o un acoplador con tiristor se pueden considerar un SSR. Sin embargo, esta denominación se reserva para aquellos casos donde la potencia de salida es bastante elevada; por ejemplo, cuando se puede conmutar más de 5 V, 1 A. Los optoacopladores constituyen entonces simplemente la parte de entrada y de aislamiento del SSR, que se pueden controlar incluso con señales digitales con niveles lógicos estándar (a veces se denominan entonces «módulos E/S aislados» [8]); la parte de salida se diseña específicamente según que la carga a conmutar esté alimentada en continua o en alterna (figura 8.25). En la tabla 8.4 se dan algunas características de un modelo de cada tipo. Obsérvese que en los modelos de alterna que incorporan un circuito de detección de paso por cero, el tiempo de paso a conducción puede tener un retraso de hasta un semiciclo de la frecuencia de la red de alimentación.

Para cargas alternas, los modelos habituales son para 24, 120 y 240 V. Los primeros pueden conmutar entre 10 V y 50 V, los segundos entre 24 V y 140 V, y los terceros entre 24 V y 280 V. La frecuencia de alimentación de la carga puede variar entre 25 Hz y 70 Hz sin alterar el funcionamiento del relé.

La corriente especificada para la carga es la que el relé acepta que circule de forma continua. Viene determinada por el calentamiento de las uniones semicon-

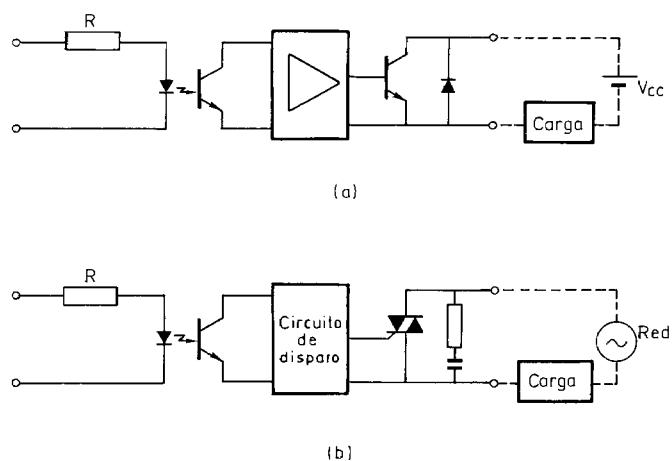


Figura 8.25 Estructura simplificada de un relé de estado sólido. (a) Para cargas alimentadas en continua. (b) Para cargas alimentadas en alterna. Tanto para el optoacoplador como para el conmutador de salida, hay varias opciones.

Tabla 8.4 Especificaciones de dos relés de estado sólido (módulos optoaislados), uno para control de cargas alimentadas en alterna y otro para cargas alimentadas en continua, con entrada de control de 15 V. (Documentación Potter & Brumfield – Siemens.)

	<i>OAC-15</i>			<i>ODC-15</i>			
	<i>Mín.</i>	<i>Típ.</i>	<i>Máx.</i>	<i>Mín.</i>	<i>Típ.</i>	<i>Máx.</i>	
CARACTERÍSTICAS DE ENTRADA							
Tensión de control, V_{in}	9	15	18	9	15	18	(V)
Tensión de activación			9			9	(V)
Tensión de desactivación	1			1			(V)
Corriente de activación		11,5	13,5		8	9	(mA)
Corriente de desactivación	0,1			0,7			(mA)
Corriente de entrada, V_{in} ,típ	20	24		14	16		(mA)
Corriente de entrada, V_{in} ,máx	25	29		17	20		(mA)
Tensión inversa aceptable			28			18	(V)
Resistencia entrada	680					1.000	(Ω)
CARACTERÍSTICAS DE SALIDA							
Tensión de la carga	12	240	280	(V_{ef})	5	60	(V)
Tensión repetitiva bloqueable	± 600			(V_p)			
Corriente de la carga	0,02		3	(A_{ef})	0,02	3	(A)
Corriente transitoria			85	(A_p)		5	(A)
Corriente de fugas (OFF)		1	1,5	(mA _{ef})		0,1	(μA)
Caída de tensión cuando ON			1,6	(V_p)		1,2	(V)
dv/dt estática (OFF)	200	400		(V/μs)			
dv/dt dinámica (ON)	25			(V/μs)			
Tiempo de conmutación a ON			8,3	(ms)		0,1	(ms)
Tiempo de conmutación a OFF					1/2 (ciclo)	0,3	(ms)
Tipo de salida	normalmente abierta			normalmente abierta			
CARACTERÍSTICAS DE AISLAMIENTO (ambos modelos)							
Aislamiento a 60 Hz	4.000 V _{ef}						
Inmunidad a transitorios	> 3.000 V _{pp}						
Resistencia aislamiento	100 GΩ						
Capacidad entrada-salida	10 pF (máx.)						

ductoras por donde circule la corriente y se reduce cuando aumenta la temperatura ambiente. Cuando se commutan corrientes de más de unos 5 A, hace falta un dissipador de calor. Se especifica también una corriente de carga mínima, que es la corriente mínima que debe circular por la carga para mantener el relé activado. Puede ser del orden de 50 mA a 100 mA. Si la carga consume muy poca corriente, puede que haga falta conectar una resistencia en paralelo con ella para alcanzar dicho valor mínimo de corriente.

Para evitar que los modelos de alterna se activen cuando hay transitorios fuertes en la propia línea de alimentación alterna de la carga, la etapa de salida tiene una red RC (u otra red adecuada) que limita la tensión y su velocidad de variación; además protege al commutador frente a los transitorios que surgen al desconectar cargas inductivas y al conectar cargas capacitivas (apartado 2.3.1.2). Los

modelos para control de cargas alimentadas en continua incorporan también un circuito de protección frente a transitorios en la salida.

La comutación en el punto de paso por cero de la tensión (creciente) de alimentación de la carga evita la producción de interferencias electromagnéticas (pues la potencia conmutada es entonces pequeña) y las corrientes iniciales fuertes en la carga, especialmente en las lámparas y cargas capacitivas. (El punto de conmutación está realmente dentro de una banda de ± 15 V alrededor de 0 V.) En los modelos con triac de salida, la desconexión del relé se produce por sí sola cuando la corriente controlada se reduce a un valor por debajo de la corriente de mantenimiento; si la carga es resistiva, esto sucede cerca del punto de cero de la tensión (decreciente).

La tensión y corriente de control vienen determinadas por la resistencia en serie con el LED. Para poder controlar el relé con tensiones alternas, hay modelos que incorporan un rectificador en la entrada de control. Para aceptar tensiones de control de cualquier polaridad, hay modelos con dos LED de polaridad opuesta. Para poder aceptar un amplio margen de tensiones de control, hay modelos que incorporan una fuente de corriente a la entrada, en vez de tener simplemente una resistencia de protección.

8.6 EJERCICIOS Y PROBLEMAS

1. Para verificar mediante un ordenador el comportamiento de un determinado sistema ante una señal senoidal de 100 Hz, se piensa utilizar un CDA de 12 bits y extrapolación de orden cero, y aplicar a su entrada los valores de la amplitud de la senoide en diversos instantes equiespaciados. Si se desea que en ningún caso la amplitud de la senoide de salida difiera del valor ideal en más de 1/2 LSB, ¿cuántos valores de la senoide hay que tomar en cada ciclo?

2. Diseñar una interfaz entre una puerta SN7404 y una puerta SN7400 mediante un optoacoplador 4N25, alimentados todos a $5\text{ V} \pm 5\%$, según el esquema de la figura P8.1. Para el 4N25 se especifica: $\text{CTR}(\text{min}) = 20\%$; $V_{F(\text{min})} = 1,2\text{ V}$ a 10 mA; $V_{F(\text{tip})} = 1,25\text{ V}$ a 10 mA; $V_{F(\text{máx})} = 1,5\text{ V}$ a 10 mA; $I_{Cf}(OFF) = 50\text{ nA}$; $V_{CE(\text{sat})} = 0,5\text{ V}$. Las características generales de la familia TTL 74XX son: $V_{IL} = 0,8\text{ V}$; $I_{IL} = -1,6\text{ mA}$; $V_{IH} = 2\text{ V}$; $I_{IH} = 40\text{ }\mu\text{A}$; $V_{OL} = 0,4\text{ V}$ (máximo), 0,2 V (típico); $I_{OL} = 16\text{ mA}$; $V_{OH} = 2,4\text{ V}$; $I_{OH} = -400\text{ }\mu\text{A}$.

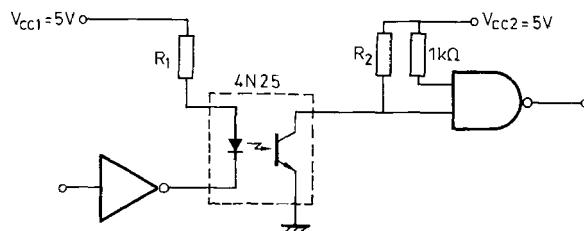


Figura P8.1

3. El esquema de la figura P8.2 es un circuito para entregar una señal digital aislada ópticamente en el extremo de 100 m de un par trenzado cuyos hilos son de tamaño métrico 4,0 (diámetro 0,4 mm, resistencia 120 Ω/km). El optoacoplador TIL 111 tiene una CTR del 50 %, $V_{CE(\text{sat})} = 0,3\text{ V}$, y $V_F =$

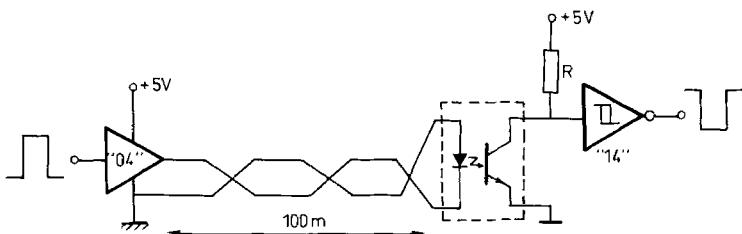


Figura P8.2

$= 1.3 \text{ V}$ cuando $I_F = 20 \text{ mA}$. ¿Cuánto debe valer R ? Suponer primero que las puertas son TTL estándar y luego TTL LS.

REFERENCIAS

- [1] Daniel H. Sheingold (ed.) *Analog-digital conversion handbook*, 3.^a ed., cap. 3 y 13. Englewood Cliffs: Prentice-Hall, Inc., 1986.
- [2] Rober Bristow-Johnson. «Effect of DAC deglitching on frequency response». Journal of the Audio Engineering Society, vol. 36, núm. 11, noviembre 1988, págs. 895-903.
- [3] Barry A. Blesser. «Digitization of audio: a comprehensive examination of theory, implementation, and current practice». Journal of the Audio Engineering Society, vol. 26, núm. 10, octubre 1978, págs. 739-771.
- [4] Sharp Corp. *Optoelectronics Data Book 1991/1992*.
- [5] Texas Instruments. *Optoelectronics and Image Sensors Data Book*, 1990.
- [6] Salvador Martínez García y Juan A. Gualda Gil. «Componentes para excitación de semiconductores de potencia». Mundo Electrónico, junio 1991, págs. 47-57.
- [7] D. R. Graham y F. B. Golden (eds.). *SCR Manual*, 6.^a ed. (General Electric), cap. 14. Englewood Cliffs (NJ): Prentice-Hall, 1982.
- [8] Anthony Bishop. *Solid-state relay handbook*. Indianapolis (IN): Howard W. Sams & Co., 1986.

Capítulo 9

Acondicionamiento de señales de salida

La etapa de salida en un sistema de distribución de señales permite obtener señales analógicas a partir del código de salida que da el procesador, o bien retener las señales digitales a presentar, transmitir o para activar un actuador. En ambos casos el procesador y el circuito de utilización final se pueden aislar galvánicamente entre sí.

Pero ni los dispositivos de visualización (displays), ni los medios de transmisión, ni los actuadores, son en general directamente compatibles con las señales obtenidas en la etapa de salida, y por ello hay que acondicionarlas. En particular, los niveles de tensión y corriente, y la potencia disponible, suelen ser insuficientes. Ahora bien, mientras el acondicionamiento de señales de entrada suele tener siempre el mismo objetivo final y la variedad está en las señales de partida, aquí en cambio el punto de partida es común: un procesador digital con sus periféricos de salida, incluido en su caso un CDA; en cambio, el objetivo final depende de cada acción concreta a realizar.

Cuando se trata de presentar las señales, su acondicionamiento es específico para cada tipo de visualizador, y los hay de muy diversos tipos. Por ello se tratarán aquí sólo los casos elementales de activación de lámparas y LED. Para otros visualizadores se puede consultar [1]. Cuando la señal se va a transmitir, dependiendo de la distancia y el medio puede hacer falta uno u otro tipo de modulación, tema que queda fuera del ámbito de este libro. Además, hay que acondicionar la señal según las características físicas de la línea. La transmisión directa de señales digitales ha sido considerada en el apartado 8.5.1.

Si las señales deben controlar un actuador, la variedad de requerimientos es tan amplia como los tipos de actuadores. Consideraremos aquí de forma genérica los casos de los relés y solenoides, y los motores de continua, alterna y de paso a paso, en aplicaciones de baja ($< 1 \text{ kW}$) y media ($< 100 \text{ kW}$) potencia. Al lector interesado en profundizar en estos temas le recomendamos las referencias [2] y [3]. En [11] están descritos los componentes de potencia más recientes.

9.1 CIRCUITOS PERIFÉRICOS DE SALIDA Y CIRCUITOS DE POTENCIA

9.1.1 Circuitos periféricos de salida

La conexión de un μ P con su entorno, excluida la memoria, se hace a través de los puertos de entrada/salida. La capacidad de corriente y tensión que tienen éstos es la propia de la tecnología del CI, y en general es pequeña. En el Intel 8255A, por ejemplo, que es un periférico programable compatible TTL, la corriente máxima en los terminales que la tienen más alta es -4 mA a lo sumo, y -1 mA en el peor caso. Con esta corriente ni siquiera se puede activar un LED. Pero, además, por mera precaución en el diseño no conviene que dicho componente vaya directamente conectado a una carga, pues un fallo o una sobretensión imprevista podrían dañarlo de forma irreversible. Es mejor intercalar entre el periférico y la carga otro componente de interfaz más barato.

Los componentes de interfaz pueden ser simplemente transistores y otros elementos discretos, pero hay CI para interfaz que tienen varios circuitos en una misma pastilla. Los clasificamos en tres grupos. El primero lo constituyen aquellos elementos de las diversas familias lógicas estándar cuya etapa de salida se ha diseñado con mayor capacidad de tensión y corriente. Son, por ejemplo, los separadores (buffers) y activadores (drivers); en la tabla 9.1 se resumen las características de algunos modelos. Para aplicaciones de alta tensión hay modelos (TTL 7406/07/16/17) que tienen una salida de colector abierto: el colector está conectado directamente a la patilla de salida, no a la línea de alimentación (figura 9.1a). El transistor de salida aguanta de 15 a 30 V y puede drenar una corriente de 40 a 30 mA. En las familias CMOS hay componentes con salida en drenador abierto, pero su capacidad de tensión y corriente es muy limitada. Para los componentes CMOS con escasa capacidad de corriente de salida hay separadores, como el DS3630 (figura 9.1b), que permite entregar o drenar hasta 16 mA.

Tabla 9.1 Resumen de las características de diversos separadores (buffers) y activadores (drivers) de varias familias lógicas.

Modelo	Función lógica (activado)	Compatibilidad entrada	Tensión alimentación (V)	Tensión salida (V)	Corriente salida máxima (mA)
CD4049/50	INV/NO INV	CMOS, TTL	3 a 15	3 a 15	$-12, +40$
CD4503B	NO INV	CMOS, TTL	3 a 18	3 a 18	$-17,6, +25$
7406/7	INV/NO INV	TTL	5	30	+ 40
7416/7	INV/NO INV	TTL	5	15	+ 40
74125	NO INV	TTL	5	5	$-5,2, +16$
74365	NO INV	TTL	5	5	$-2,6, +24$
74ALS240/1	INV/NO INV	TTL	5	5	$-15, +24$
74ALS756/7	INV/NO INV	TTL	5	5	$-0,1, +24$
74F1240/1	INV/NO INV	TTL	5	5	$-15, +64$
74HC365/6	NO INV/INV	CMOS	2 a 6	2 a 6	+ 7,8
74ALS2240	INV	TTL	5	5	$-15, +15$

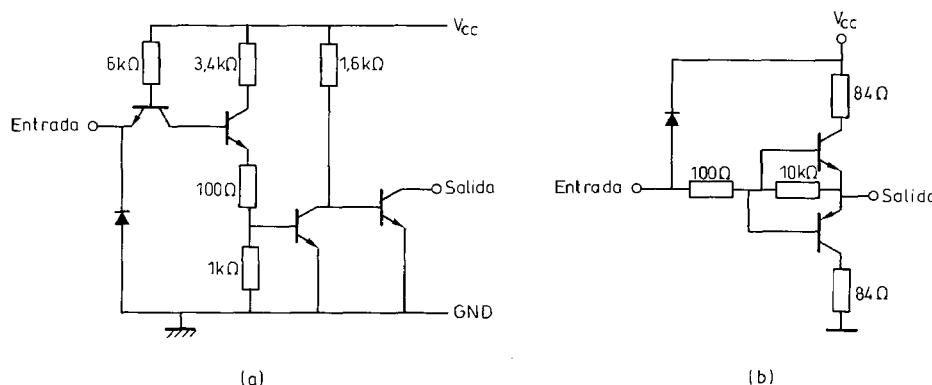


Figura 9.1 (a) Esquema de un activador/separador TTL con transistor de salida de alta tensión y colector abierto. (Documentación Texas Instruments.) (b) Esquema del separador DS3630, que tiene entrada (y salida) compatibles CMOS y TTL. (Documentación National Semiconductor.)

Poniendo varios elementos de un mismo CI en paralelo, aumenta la capacidad de corriente de salida. Pero en el caso de circuitos TTL esta solución hay que limitarla a los elementos que tengan una cápsula común, pues de lo contrario es difícil garantizar que tengan la misma temperatura, alimentación y características; si uno de varios elementos en paralelo fuera distinto a los demás, podría quedar sobre cargado. Los circuitos CMOS con transistores de enriquecimiento tienen un coeficiente de temperatura positivo en su resistencia R_{ON} , de manera que autorregulan su carga: si su corriente aumenta, su temperatura crece y con ella su resistencia, lo que reduce la corriente. No obstante, para mayor seguridad, en circuitos CMOS también conviene poner en paralelo sólo los elementos de una misma cápsula.

El segundo grupo de componentes de interfaz (periféricos de salida) son los denominados activadores de periféricos (peripheral drivers) [4]. En éstos se desplazan los niveles de tensión mediante una red resistencia-diodo (figura 9.2a) o bien mediante una etapa de salida (transistor de potencia o Darlington) añadida a una puerta de entrada, compatible con la familia lógica deseada (figura 9.2b). El diodo limitador de tensión que tienen a la salida se puede poner en paralelo con las cargas inductivas, ahorrando así el diodo externo (para reducción de transitorios) (apartado 2.3.1.2). El transistor de salida tiene a veces las conexiones de base, emisor y colector accesibles para mayor flexibilidad de aplicación. Para poder activar cargas capacitivas a alta velocidad (por ejemplo, transistores MOSFET de potencia), hay activadores específicos con entrada compatible TTL y CMOS (figura 9.2c), e incluso con cerrojos para almacenar la orden (MIC5801, MIC5950). Algunos activadores poseen protección interna frente a sobrecorrientes y temperaturas altas.

El encapsulado de estos CI les permite disipar al menos 1 W. Las tensiones continuas manejables van de 15 a 100 V, pero las tensiones que pueden conmutar son inferiores. La corriente de salida va de 100 mA a 2 A, aunque aceptan picos de corriente mayores (un 25 %) siempre y cuando, por ejemplo, no duren más de

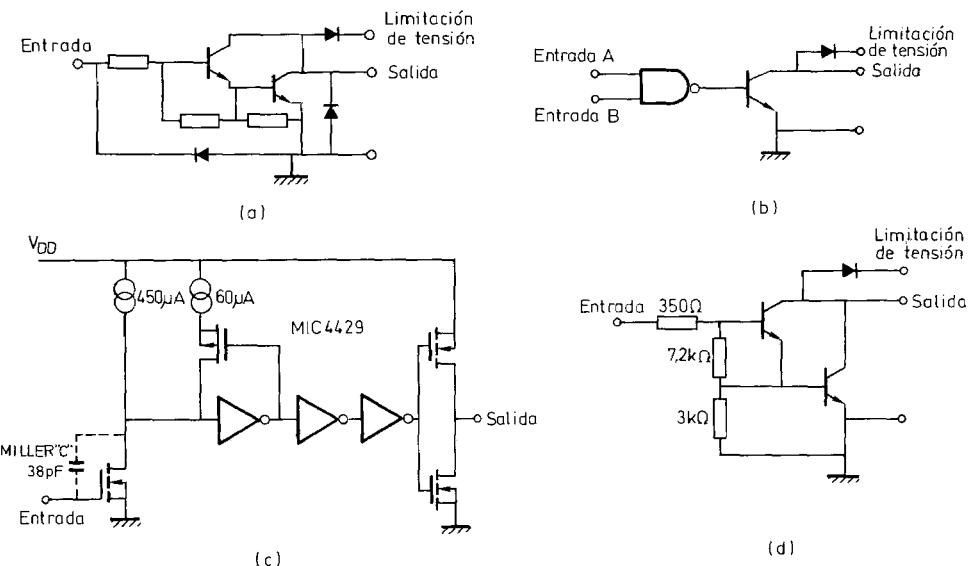


Figura 9.2 Tipos de CI activadores de periférico. (a) Con entrada diodo-resistencia. (b) Con puerta lógica de entrada. (c) Con salida de alta velocidad para activar cargas capacitivas (MIC4429) (Documentación Micrel Semiconductor.) (d) Con transistores Darlington (uno de los cuatro pares del ULN 2064B). Muchos activadores incluyen un diodo para protección de transitorios en cargas inductivas.

10 ms y su ciclo de trabajo sea inferior al 50 %. El arquetipo es el SN75450B que aguanta 30 V a la salida, puede comutar 300 mA con tensiones de alimentación de 20 V, y su entrada es compatible TTL. Los modelos que aguantan tensiones mayores suelen hacerlo a expensas de una menor velocidad de comutación.

El tercer grupo de componentes de interfaz lo constituyen redes (arrays) de transistores Darlington cuyas entradas son compatibles con diversas familias lógicas; los circuitos lógicos de control deben ser entonces externos. El ULN2064B es un modelo típico, con cuatro pares Darlington cuya tensión mínima de ruptura es de 50 V y corriente de salida 1,75 A. Cada par incluye también un diodo interno para protección de transitorios en cargas inductivas, tal como se indica en la figura 9.2d. La compatibilidad con las diversas familias lógicas se logra diseñando valores distintos para la resistencia de 350 Ω. En la tabla 9.2 se resumen las características de algunos activadores de periféricos y redes Darlington. Para corrientes mayores de 1 A se emplean lo que denominamos interruptores de potencia (tabla 9.4).

9.1.2 Circuitos de potencia lineales y conmutados

Cuando se necesita una potencia mayor que la que pueden dar los circuitos periféricos de salida, hay que emplear un circuito de potencia que lleve a la carga la energía necesaria desde una fuente de alimentación de alta potencia (continua o alterna) (figura 9.3). Este circuito es atacado por un activador para cuyo control

350 Acondicionamiento de señales de salida

Tabla 9.2 Resumen de las características de diversos activadores de periféricos y redes de transistores Darlington. (n.e., no especificado.)

Modelo	Función lógica (activado)	Compatibilidad entrada	Tensión salida (V)	Tensión comutable	Corriente salida (mA)
DP8310/1	INV/NO INV	TTL	30	n.e.	100/88
DS3631/2	AND/NAND	CMOS, TTL	56	40	300
DS3633/4	OR/NOR	CMOS, TTL	56	40	300
DS3656/8	NAND	CMOS, TTLLS	65/70	30/35	600
DS3680	(entrada dif.)	CMOS, TTL	- 60	- 60	50
DS3686/7	NAND	CMOS, TTL	56/- 56	56/- 56	300/- 300
L601/2	INVERSOR	General/PMOS	90	90	400
MC1411/2	INVERSOR	TTL, CMOS	50	50	500
MC1472	AND	TTL	70	70	300
MIC426/7	INV/NO INV	CMOS, TTL	5 a 18	5 a 18	< 10
MIC4420/9	NO INV/INV	CMOS, TTL	5 a 18	5 a 18	< 10
NE5090	NO INVERSOR	TTL, CMOS	28	n.e.	150
SN75372/4	NAND	TTL	24	24	- 10, + 40
SN75435	INVERSOR	TTL, CMOS	70	35	600
SN75436/8	INVERSOR	TTL, CMOS	70	50/35	500/1.000
SN75451/2	AND/NAND	TTL	30	20	300
SN75453/4	OR/NOR	TTL	30	20	300
SN75461/2	AND/NAND	TTL	35	30	300
SN75463/4	OR/NOR	TTL	35	30	300
SN75471/2	AND/NAND	TTL	70	55	300
SN75473	OR	TTL	70	55	300
SN75465	INVERSOR	TTL	100	100	500
ULN2068	INVERSOR	TTL	50	50	1.500
ULN2074	INV/NO INV	TTL	50	50	1.500

basta una alimentación de baja potencia. Si el regulador es complejo, el flujo de energía hacia la carga lo determina un circuito de control, digital, que puede estar integrado junto con los de potencia (circuitos de potencia «inteligentes» —Smart Power— o integrados —Power Integrated Circuits—).

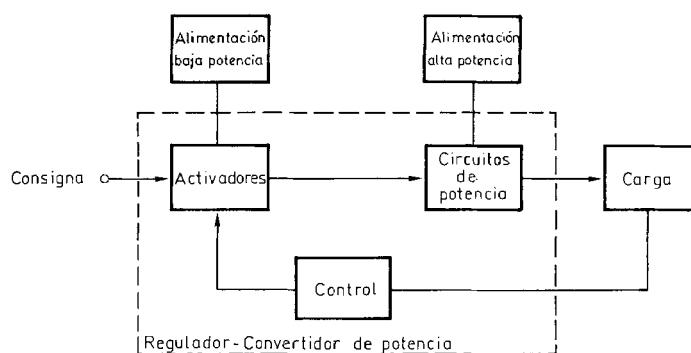


Figura 9.3 Estructura general de un circuito de regulación-conversión de potencia: un circuito de potencia conecta (continua o intermitentemente) la carga a una fuente de alimentación de potencia. La potencia entregada a la carga es la necesaria para obtener la acción indicada por la consigna.

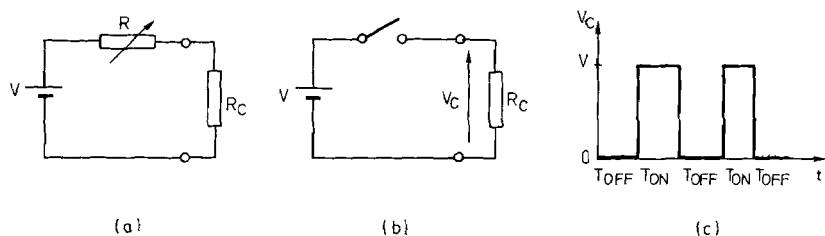


Figura 9.4 (a) Modelo de un regulador lineal. (b) Modelo de un regulador conmutado y (c) tensión obtenida en una carga resistiva.

Según su funcionamiento, hay dos tipos básicos de reguladores: lineales y conmutados. En los reguladores lineales hay una relación lineal entre la entrada de control y la salida (de potencia) del regulador, que actúa en definitiva como una resistencia ajustable por la señal de control. Si se supone que la carga es resistiva, figura 9.4a, la potencia entregada a la carga es

$$P = \left(\frac{V}{R + R_c} \right)^2 R_c \quad (9.1a)$$

y la eficiencia o rendimiento será

$$\eta = \frac{P}{\text{Potencia total}} = \frac{R_c}{R + R_c} \quad (9.1b)$$

Cuando $R \gg R_c$ porque la tensión requerida por la carga es mucho menor que la disponible, las pérdidas de potencia son altas y el rendimiento bajo. Esta solución sólo se emplea para muy baja potencia y para aquellas cargas que exijan una tensión continua «limpia» de armónicos.

En los reguladores conmutados se emplea una matriz de conmutadores de potencia que conectan la fuente de alimentación a la carga, según establezcan las señales de control. Para el caso elemental de la figura 9.4b con un solo interruptor, si suponemos que éste es ideal, la tensión en la carga (resistiva) tiene la forma indicada en la figura 9.4c. El valor medio de la tensión entregada será,

$$V_c(0) = \frac{V \times T_{ON} + 0 \times T_{OFF}}{T_{ON} + T_{OFF}} = V \frac{T_{ON}}{T_{ON} + T_{OFF}} \quad (9.2)$$

de manera que, controlando los tiempos durante los que el interruptor está abierto y cerrado, podemos obtener la tensión que requiera la carga. La tensión obtenida puede ser de frecuencia constante y duración de impulsos variable (PWM, Pulse Width Modulation), o puede consistir en impulsos de duración constante y frecuencia variable (PFM, Pulse Frequency Modulation). Pero además, si el interruptor tiene $R_{ON} = 0$ e $I_{OFF} = 0$, las pérdidas son nulas y el rendimiento del 100 %.

Un interruptor real presentará una cierta resistencia cuando esté cerrado y, por lo tanto, habrá en él una caída de tensión V_{ON} . La potencia perdida será entonces

$$P_{ON} = V_{ON} \frac{V}{R_{ON} + R_c} \quad (9.3a)$$

Si $R_{ON} \ll R_c$, el rendimiento vendrá dado por

$$\eta \approx \frac{V}{V + V_{ON}} \quad (9.3b)$$

La eficiencia es ahora mucho mayor, pero no todas las cargas aceptan una alimentación de este tipo donde además de la tensión media de interés hay un contenido de armónicos importante. Los motores sí la aceptan y por su carácter inductivo la corriente resultante al conmutar una continua no presenta los cambios abruptos de la figura 9.4c (para cargas resistivas). Pero las cargas que responden a altas frecuencias, por ejemplo, los altavoces, las cerámicas piezoelectricas (generadores de ultrasonidos) y los sistemas de deflexión en tubos de rayos catódicos, hay que alimentarlos con una tensión sin armónicos.

En principio, una forma de extender la aplicabilidad de los reguladores conmutados es aumentar la frecuencia de conmutación, pues de esta forma los armónicos serán de frecuencia más alta. Sin embargo, hay que tener en cuenta que el paso de los interruptores a corte y a conducción no es instantáneo, por lo que durante dichas transiciones hay una disipación de potencia importante en el interruptor al serlo la resistencia que presenta. Esto reduce la eficiencia y la máxima frecuencia de conmutación, para no superar la temperatura máxima permitida en los semiconductores.

Cuando la potencia disponible no está directamente en la forma que necesita la carga, hay que emplear un convertidor. Si la carga hay que alimentarla en continua y la fuente es de corriente alterna, hace falta un rectificador; si la carga hay que alimentarla en alterna, a frecuencia distinta de la de la fuente, hace falta un cicloconvertidor o un convertidor de frecuencia; si la carga hay que alimentarla en alterna y la fuente es continua, hace falta un «inversor»; y si la carga hay que alimentarla en continua a partir de una fuente continua, un regulador conmutado constituye un convertidor continua-continua (o troceador). En [3] puede encontrarse el estudio detallado de estos distintos tipos de convertidores.

9.2 AMPLIFICADORES E INTERRUPTORES DE POTENCIA

Los reguladores de potencia más simples son los lineales. Hay al menos dos tipos de CI aptos para esta función: los amplificadores operacionales y los denominados reguladores de tensión lineales. Los interruptores de potencia difieren tanto por su acción como por el tipo de activador que necesitan. En este apartado se ex-

pondrán ambas características con el objetivo de poder diseñar etapas de potencia simples.

9.2.1 Amplificadores de potencia lineales

9.2.1.1 Amplificadores operacionales de potencia. Los AO tienen limitada la corriente de salida a unos ± 20 mA (± 120 mA en el OP-50) y la tensión de salida a un valor inferior al de alimentación (normalmente +15 V y -15 V). Una forma de aplicar los AO a la alimentación de cargas de consumo alto es mediante componentes externos. En la figura 9.5, por ejemplo, se presenta un método simple para obtener una corriente de salida (bidireccional) elevada: para $v_o > 0$, Q_1 está en conducción, y para $v_o < 0$, es Q_2 el que conduce. Cuando v_o es próxima a 0 V, no conduce ni Q_1 ni Q_2 , lo que provocaría una distorsión de cruce, pero entonces es el propio AO el que ofrece corriente a la salida a través de R_1 . Aunque esta corriente es limitada, para tensiones de salida pequeñas puede ser suficiente. Q_1 y Q_2 deben ser complementarios (por ejemplo, 2N2222A y 2N2907A, 2N3724 y 2N3244, 2N3725 y 2N3467, 2N4401 y 2N4403, 2N6327 y 2N6330) y el AO debe proporcionarles una corriente de base suficiente.

Mediante transistores y componentes pasivos adicionales se puede extender también el margen de tensión y de potencia del AO [5]. Sin embargo, llega un momento en que por coste y fiabilidad es preferible utilizar un AO integrado de alta corriente o de alta tensión. Una solución intermedia es emplear una etapa externa integrada; el L149 (SGS-Thomson) es un CI previsto para esta función que ofrece hasta 4 A, ± 20 V. En la tabla 9.3 se resumen algunas características de diversos AO de potencia monolíticos. Las reglas para el diseño con estos AO son las mismas que para los AO convencionales, con las consideraciones adicionales propias de la conmutación de cargas inductivas, en su caso, y de la disipación térmica (apartado 9.2.2).

Otro tipo de amplificadores de potencia son los denominados amplificadores de audio. Aunque no ofrecen tanta flexibilidad de diseño como los AO, porque suelen tener la ganancia fija, si las señales a amplificar están en la banda de unos

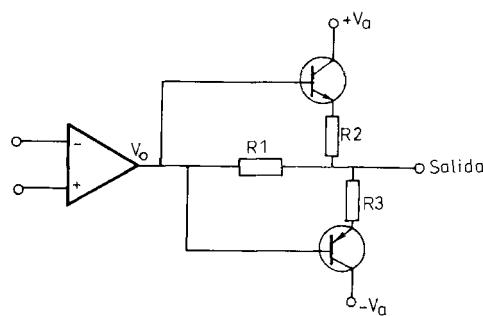


Figura 9.5 Amplificación de la corriente de salida de un AO mediante un par de transistores complementarios. (La red de realimentación del AO no está dibujada.)

354 Acondicionamiento de señales de salida

Tabla 9.3 Amplificadores operacionales monolíticos de alta corriente y de alta tensión, y algunas de sus características

	Tensión alimentación total (V) mínima	Tensión alimentación total (V) máxima	Corriente salida (A)	f ₀ (MHz)	Ganancia en lazo abierto mínima (dB)
Alta corriente					
L165	12	36	3	1,6	90
L272	8	56	1	1	80
LM12	20	80	10	0,7	94
LM13080	3	15	0,25	1	90
LM675	20	80	3	5,5	70
OPA541AP	16	60	10	1,6	90
SG1173	10	50	3,5	1	92
ULN3755B	6	40	3,5	0,8	100
Alta tensión					
3580	30	70	0,06	5	106
3584	140	300	0,015	20	100
HA2645	20	80	0,01	4	100
LM343	10	68	0,01	1	97
LM344	10	68	0,01	10	97
MC1436	10	80	0,01	1	97
OPA455B	20	100	0,015	2	100

70 Hz a 200 kHz son una opción (de bajo coste) a considerar. El LM384, LM2878 y el MC1454 son amplificadores de este tipo.

Por último, si el amplificador puede ser de ganancia unidad, y sólo se le exige que dé una corriente de salida elevada y tenga alta velocidad, por ejemplo para atacar cables, se pueden emplear AO seguidores («buffers»). Algunos modelos son: EL2008 (1 A, 55 MHz, 2.000 V/μs), HA5033 (80 mA, 250 MHz, 1.000 V/μs), LM6325 (300 mA, 50 MHz, 800 V/μs) y OPA633 (100 mA, 275 MHz, 2.500 V/μs).

9.2.1.2 Reguladores de tensión lineales. Los reguladores de tensión lineales ofrecen una tensión de salida continua y una corriente de hasta unos 10 A. En la figura 9.6 se muestra la estructura simplificada de un regulador serie. El AO compara una fracción de la tensión de salida con la tensión de referencia (zener) y ajusta convenientemente la resistencia serie ofrecida por el transistor Q para que la tensión de salida se mantenga constante a pesar de las posibles variaciones de la carga. La tensión obtenida es

$$v_s = v_{ref} \left(1 + \frac{R_2}{R_1} \right) \quad (9.4)$$

de manera que se puede ajustar al valor deseado variando la relación R₂/R₁. Para ello se pueden emplear resistencias externas y dejar disponible el terminal de rea-

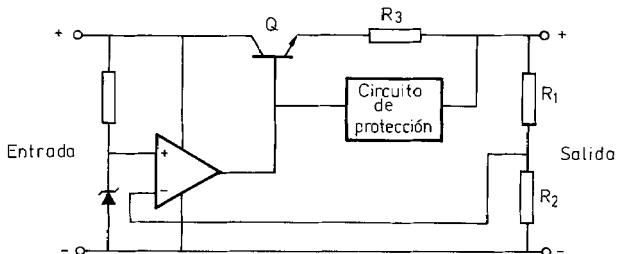


Figura 9.6 Estructura simplificada de un regulador de tensión lineal serie.

limentación (denominado «control»). El modelo LM78G, por ejemplo, ofrece tensiones entre + 5 V y + 30 V, con una corriente de 1 A. El LM79G es similar, pero da tensiones negativas de - 2,2 V a - 30 V. Si interesa una tensión de salida fija, las resistencias están integradas y el dispositivo tiene entonces sólo tres terminales. Son, por ejemplo, los modelos de la serie LM78xx para tensiones positivas y LM79xx para tensiones negativas (xx = 05, 08, 12, 15, corresponde a la tensión de salida expresada en voltios).

Para evitar la destrucción de Q si se cortocircuitara la salida, el circuito de protección de sobrecargas detecta la caída de tensión en R_s y limita la corriente de base de Q cuando la corriente de salida es demasiado alta. Como la ganancia de corriente de los transistores de potencia es pequeña ($\beta < 10$), Q es a veces un par Darlington.

La estructura de la figura 9.6 se puede utilizar también empleando sólo tres terminales y manteniendo la capacidad de ajuste si se emplea el terminal común como terminal de control, que se designa entonces como terminal de «ajuste» (ADJ). El LM396K y el LT1038K ofrecen 10 A, el primero con tensiones entre 1,25 V y 15 V, y el segundo entre 1,2 V y 33 V. El LM317HV ofrece 1,5 A y tensiones entre 1,2 V y 57 V, mientras que el LM337HV ofrece 1,5 A y tensiones entre - 1,2 V y - 47 V. Estos CI se pueden emplear como si fueran transistores de potencia con alta ganancia de corriente, con el terminal de entrada como colector, el de salida como emisor, y el de ajuste como base.

Para sistemas con control digital hay reguladores que ofrecen una tensión de salida de + 5 V (LT1005 y LT1035) o de + 12 V (LT1036) que se puede pasar a 0 V mediante una orden en una entrada compatible TTL y CMOS.

9.2.2 Disipación térmica en circuitos de potencia. Zonas de funcionamiento seguro (SOA).

Cuando un circuito de potencia conduce energía desde la fuente a la carga, se produce en él una disipación de calor debido al paso de corriente, tanto si funciona linealmente como en conmutación. Este calor puede llegar a fundir los terminales de conexión internos de los dispositivos, y esto establece un primer límite en la corriente que se puede conducir.

La potencia disipada aumenta también la temperatura de las uniones semiconductoras de los componentes y fluye por conducción hacia la cápsula del dispositi-

tivo. La cápsula (metálica, cerámica o de plástico) almacena en principio el calor, pero conforme aumenta su temperatura el calor empieza a fluir hacia el aire circundante (el «ambiente»). La temperatura de las uniones y la de la cápsula van aumentando hasta que se llega a un equilibrio entre la potencia disipada en el dispositivo y el flujo de calor al ambiente. Para una determinada potencia disipada, la temperatura final que alcanzan las uniones depende del flujo de calor hacia la cápsula y hacia el ambiente. Este flujo se caracteriza por la resistencia térmica,

$$\theta_{12} = \frac{T_1 - T_2}{\text{Potencia disipada}} \quad (\text{°C/W}) \quad (9.5)$$

Si, por ejemplo, $\theta_{12} = 0,5 \text{ °C/W}$ y la potencia disipada en el punto 1 es de 10 W, T_1 estará 5 °C por encima de T_2 . Un símil eléctrico es tomar la diferencia de temperaturas como diferencia de tensiones y la potencia disipada como la corriente.

Para que las uniones semiconductoras no alcancen una temperatura peligrosa (entre menos de 100 °C y hasta 200 °C según el tipo de dispositivo), es importante, pues, que la resistencia térmica sea pequeña. Una forma para reducir θ entre la cápsula y el ambiente es mediante un disipador de calor: una superficie metálica con un buen contacto térmico con la cápsula; si hay convección forzada, la resistencia térmica efectiva es aún menor. Se suelen emplear elementos de aluminio ennegrecidos y con aletas. Ahora bien, la resistencia térmica entre las uniones internas y la cápsula no vienen afectadas por la presencia de un disipador externo. Por lo tanto, no se puede garantizar una temperatura aceptable en las uniones sin un estudio detallado.

El circuito de la figura 9.7a muestra por ejemplo el modelo térmico, en estado estacionario, para un AO híbrido con más de dos chips: en el de entrada se disipa la mayor parte de la potencia en estado de reposo, mientras que en el de salida se disipa la mayor parte de la potencia cuando hay una carga conectada [6]. Los símbolos de la figura representan respectivamente:

- T_J^* : temperatura de la unión cuando no hay carga
 T_J : temperatura de la unión cuando hay carga

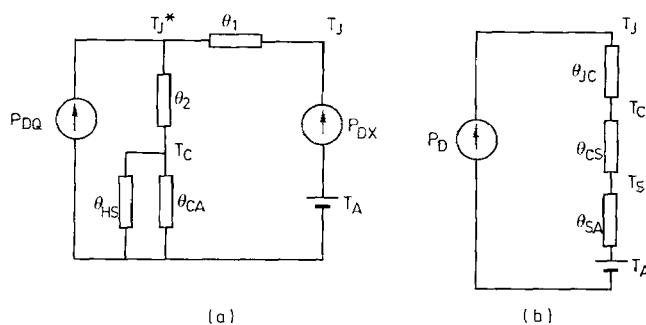


Figura 9.7 (a) Modelo térmico para un AO híbrido. (b) Modelo térmico simplificado para un AO de potencia.

T_C :	temperatura de la cápsula
T_A :	temperatura ambiente
θ_{CA} :	resistencia térmica cápsula-ambiente
θ_{HS} :	resistencia térmica efectiva del disipador
θ_1, θ_2 :	resistencias térmicas internas
P_{DQ} :	potencia disipada en reposo = $ V_{CC} I_{+Q} + V_{CC} I_{-Q}$
P_{DX} :	potencia disipada en el transistor de salida = $ V_S - V_{CC} I_S$ (se supone una etapa de salida complementaria donde en un instante dado sólo uno de los dos transistores está conduciendo)
V_{CC} :	tensión (simétrica) de alimentación del AO
I_{+Q}, I_{-Q} :	corrientes de consumo en reposo
V_S, I_S :	tensión y corriente de salida

El cálculo de las temperaturas se puede hacer empleando los métodos habituales en el análisis de circuitos eléctricos. Para T_J , por ejemplo, tenemos la siguiente ecuación

$$T_J = T_A + P_{DQ}(\theta_2 + \theta_{HS}||\theta_{CA}) + P_{DX}(\theta_1 + \theta_2 + \theta_{HS}||\theta_{CA}) \quad (9.6)$$

Ejemplo. El OPA101, con el disipador especificado por su fabricante, presenta: $\theta_1 = 75 \text{ }^{\circ}\text{C/W}$, $\theta_2 = 85 \text{ }^{\circ}\text{C/W}$, $\theta_{CA} = 150 \text{ }^{\circ}\text{C/W}$ y $\theta_{HS} = 225 \text{ }^{\circ}\text{C/W}$. Cuando se alimenta a $V_{CC} = \pm 15 \text{ V}$ consume $I_{+Q} = I_{-Q} = 8 \text{ mA}$ y puede atacar una carga de hasta $1 \text{ k}\Omega$. Determinar la temperatura del transistor de salida cuando entrega la máxima potencia de salida a la carga y $T_A = 25 \text{ }^{\circ}\text{C}$.

Para encontrar cuándo se entrega la máxima potencia a la carga, en función de la tensión de salida, basta derivar la expresión correspondiente

$$P_{DX} = (V_S - V_{CC}) I_S = (V_S - V_{CC}) \frac{V_{CC}}{R_C}$$

e igualar la derivada a cero,

$$\frac{\partial P_{DX}}{\partial V_S} = \frac{V_S}{R_C} + \frac{V_S - V_{CC}}{R_C} = 0$$

La potencia máxima corresponde al caso $V_S = V_{CC}/2$ y será

$$P_{DXM} = V_{CC}^2 / 4R_C$$

Con los datos del enunciado,

$$\theta_{HS}||\theta_{CA} = \frac{\theta_{HS} \theta_{CA}}{\theta_{HS} + \theta_{CA}} = 90 \text{ }^{\circ}\text{C/W}$$

Aplicando (9.6) queda,

$$T_J = 25^\circ\text{C} + (30 \text{ V} \times 8 \text{ mA}) (85 \text{ }^\circ\text{C/W} + 90 \text{ }^\circ\text{C/W})$$

$$+ \frac{(15 \text{ V})^2}{4 \times 1 \text{ k}\Omega} (75 \text{ }^\circ\text{C/W} + 85 \text{ }^\circ\text{C/W} + 90 \text{ }^\circ\text{C/W}) = 25^\circ\text{C} + 42^\circ\text{C} + 14^\circ\text{C} = 81^\circ\text{C}$$

En los AO de potencia, la potencia disipada en ausencia de carga es muy pequeña comparada con la potencia bajo carga, por lo que el modelo térmico se puede simplificar según se indica en la figura 9.7b [7]. Ahora θ_{JC} es la resistencia térmica desde la unión a la cápsula; θ_{CS} es la resistencia térmica entre la cápsula y el disipador de calor; θ_{SA} es la resistencia térmica entre la cápsula y el ambiente; y T_S es la temperatura que alcanza el disipador. Si la potencia disipada por el AO es P_D , la temperatura de la unión del transistor de salida será

$$T_J = T_A + P_D (\theta_{JC} + \theta_{CS} + \theta_{SA}) \quad (9.7)$$

Ejemplo. Para el OPA501 con cápsula TO-3 ($\theta_{CS} = 0,1 \text{ }^\circ\text{C/W}$, $\theta_{JC} = 2,2 \text{ }^\circ\text{C/W}$) y un disipador con resistencia $4 \text{ }^\circ\text{C/W}$, alimentado a $\pm 28 \text{ V}$ y conectado a una carga de 10 V a la que aplica 10 V , a una temperatura ambiente de 25°C , ¿cuál es la temperatura en la unión del transistor de salida?

La potencia disipada será

$$P_D = (28 \text{ V} - 10 \text{ V}) \frac{10 \text{ V}}{10 \Omega} = 18 \text{ W}$$

Aplicando (9.7),

$$T_J = 25^\circ\text{C} + 18 \text{ W} (2,2 + 0,1 + 4) \text{ }^\circ\text{C/W} = 25^\circ\text{C} + 113,4^\circ\text{C} \approx 138^\circ\text{C}$$

El límite en el producto (tensión \times corriente) de salida impuesto por la máxima temperatura de las uniones, depende de la temperatura ambiente y es menor para temperaturas altas (figura 9.8a). Además, depende de θ_{JC} y como ésta es menor si la potencia disipada se produce a intervalos breves (impulsos), el límite es tanto mayor cuanto más breves sean los impulsos (figura 9.8b). El límite debido a la máxima corriente es independiente de la temperatura de la cápsula.

En los AO de potencia bipolares hay un límite impuesto por la denominada ruptura secundaria. Este fenómeno, distinto de la ruptura primaria (por avalancha), es el resultado de una distribución no uniforme de la corriente en la unión base-colector (polarizada inversamente durante conducción) del transistor de salida, lo que provoca un aumento de la temperatura en aquella zona y puede acabar destruyendo el dispositivo. En la figura 9.8b se puede apreciar que este límite puede ser más restrictivo que el impuesto por la disipación térmica; además, se reduce al aumentar la temperatura de la cápsula. Por último, las tensiones altas vienen limitadas por la máxima tensión colector-emisor que soporta algún transistor del dispositivo.

Estos cuatro límites señalados definen la denominada zona de funcionamiento seguro (SOA, Safe Operating Area): en tanto en cuanto la corriente y tensión de trabajo estén dentro de dicha zona, el AO tendrá un comportamiento fiable. Aunque sólo se suele representar un cuadrante, la SOA de los AO normalmente es simétrica respecto a los dos ejes.

Los otros dispositivos de potencia tienen también sus propias zonas de funcionamiento seguro. Los reguladores de tensión lineales tienen unas gráficas similares a los AO, pero no son simétricas. Los transistores bipolares y Darlington de potencia tienen gráficas distintas según que la unión base-emisor esté polarizada.

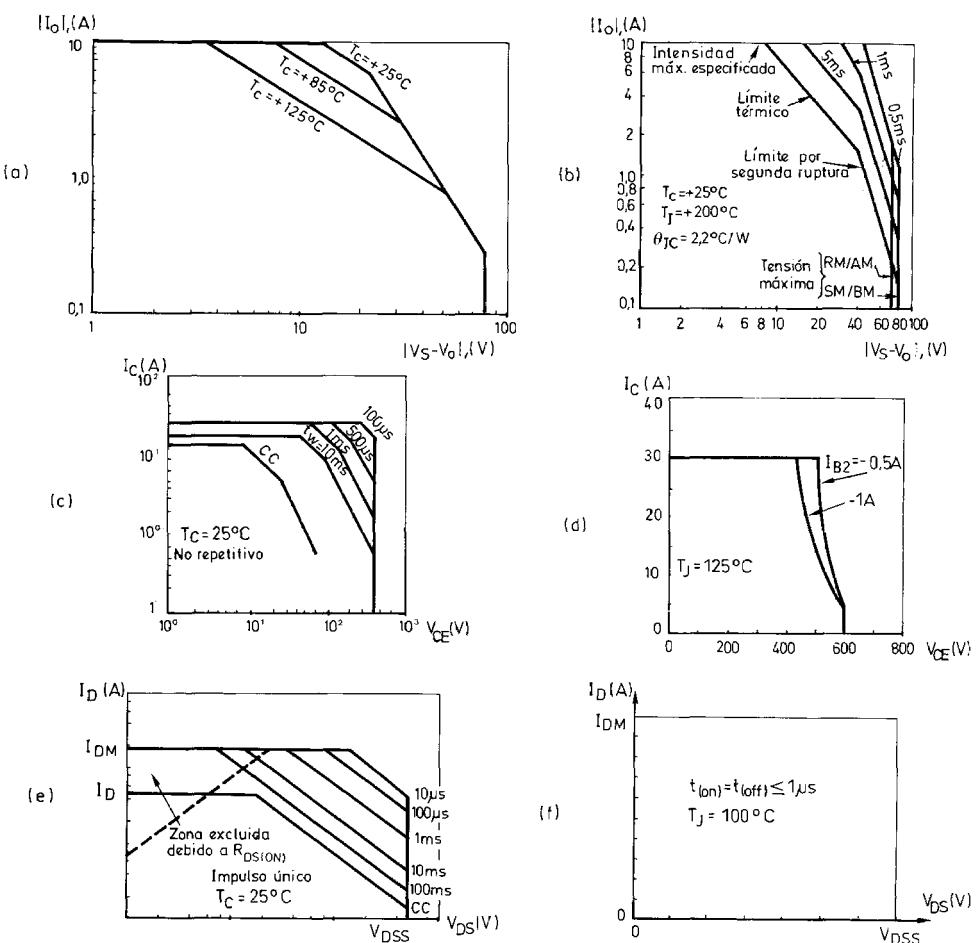


Figura 9.8 Zonas de funcionamiento seguro. (a) En función de la temperatura, para el OPA541. (b) En función del tiempo, para el OPA501. (c) Para un Darlington, con polarización directa. (d) Para un Darlington, con polarización inversa. (e) Para un MOSFET con polarización directa. (f) Para un MOSFET en conmutación. (a) y (b): Documentación Burr-Brown Corp. (c) a (f): Documentación Powerex, Inc.

zada directamente (FBSOA, Forward Bias SOA) (figura 9.8c) o inversamente (RBSOA, Reverse Bias SOA) (figura 9.8d). En este segundo caso el factor limitante es la ruptura de la unión base-emisor, y se produce antes cuando la corriente de base es grande. En los transistores MOSFET no hay ruptura secundaria y, por lo tanto, la delimitación de la zona de funcionamiento seguro es distinta. En la figura 9.8e se muestra la forma típica en caso de polarización directa. Hay que observar que si la tensión drenador-surtidor es pequeña, la $R_{DS(ON)}$ puede imponer un límite más restrictivo que el establecido por la corriente de pico. Cuando se trabaja en conmutación, la zona es casi rectangular (figura 9.8f). Para los tiristores, el límite viene impuesto por la disipación térmica.

9.2.3 Etapas con transistores bipolares y Darlington

Los transistores bipolares de potencia (BJT o BPT, Bipolar Power Transistor) se pueden emplear tanto en aplicaciones lineales como en conmutación, donde presentan una mayor capacidad de corriente y de tensión que los transistores MOSFET, aunque son más lentos y susceptibles al fenómeno de la segunda ruptura. Como la ganancia de corriente de los BPT es pequeña, normalmente se emplean configuraciones Darlington. En la figura 9.9 se presenta la estructura y la característica de un modelo de media potencia (600 V, 15 A) en la denominada zona de cuasisaturación. (Los transistores de esta potencia no se utilizan en la zona lineal.)

En la elección del BPT hay que tener en cuenta, por una parte, las necesidades de la aplicación (corriente de colector I_C , tensión colector-emisor V_{CE} y velocidad de conmutación) y, por otra, los límites de tensión, corriente y potencia. El BPT se ataca en corriente (corriente de base I_B), pero además la tensión de ataque en circuito abierto debe ser mayor que $V_{BE(SAT)}$. I_B se elige de un 50 % a un 100 % mayor que la mínima necesaria (I_C/h_{FE}). La ganancia de corriente en emisor común h_{FE} depende de I_{CE} , V_{CE} y la temperatura, y determina el valor mínimo de I_B .

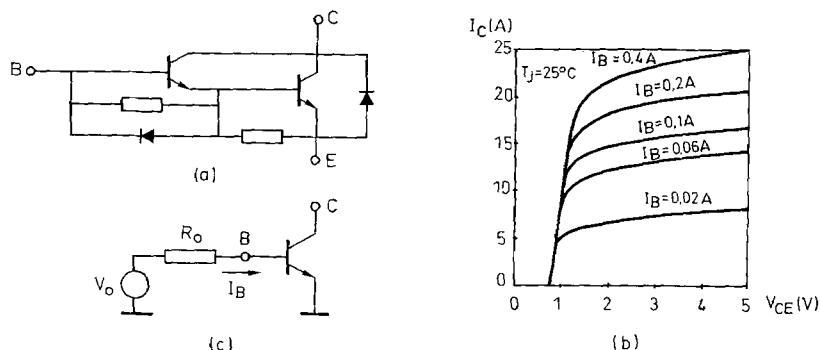


Figura 9.9 (a) Estructura y (b) característica tensión-corriente del transistor Darlington KS8245A1 (600 V, 15 A). (Documentación Powerex, Inc.) (c) Circuito equivalente de ataque de un BPT.

La caída de tensión en el interruptor, $V_{CE(SAT)}$, interesa que sea pequeña para que lo sean las pérdidas de potencia durante la conducción (ecuación 9.3b), pero un valor alto de I_B hace que la conmutación sea más lenta, lo que aumenta las pérdidas. El valor máximo de I_B es aquel para el que apenas se produce una reducción adicional de $V_{CE(SAT)}$ para la I_C a la que se esté trabajando.

El circuito equivalente de ataque de un BPT es el de la figura 9.9c. La corriente de base obtenida será

$$I_B = \frac{V_0 - V_{BE(SAT)}}{R_0} \quad (9.8)$$

Si la corriente I_B necesaria excede las posibilidades de la señal de control, hay que emplear un preactivador. En el límite, hay que considerar los activadores de periféricos de la tabla 9.2 que sean compatibles con la familia lógica de donde proceda la señal, y con éstos activar a su vez a otra etapa de mayor potencia. Para aplicaciones de menos de 1 A, el LM395 es un BPT que incorpora protecciones que le confieren alta fiabilidad, puede conmutar 40 V en 500 ns y necesita menos de 3 μ A de corriente de base.

9.2.4 Etapas con transistores MOSFET

De los distintos tipos de MOSFET, el habitual como interruptor de alta tensión en aplicaciones de potencia es el de enriquecimiento y canal n (figura 9.10a). En contraposición al BPT, el MOSFET es más rápido pero no acepta tensiones ni corrientes tan altas (salvo si conmuta tensiones pequeñas). También difiere en que la corriente (de drenador I_D) no viene controlada por la corriente sino por la tensión de puerta (V_{GS}). La única corriente a suministrar a la puerta es la necesaria para cargar la capacidad de entrada C_{iss} y las pequeñas fugas a través de la

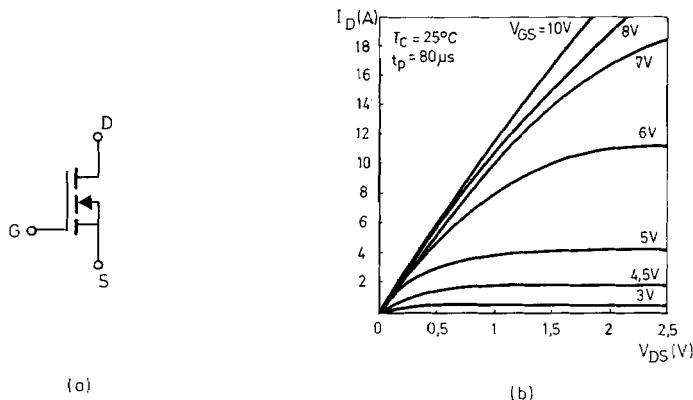


Figura 9.10 MOSFET de potencia. (a) Símbolo. (b) Característica del SGSP561 (100 V, 16 A) para un impulso normalizado de 80 μ s (Documentación SGS-Thomson.)

capa de óxido; en consecuencia, no tiene mucho sentido hablar de ganancia de corriente y en las aplicaciones lineales se prefiere caracterizar el dispositivo por su transconductancia ($\Delta I_D / \Delta V_{GS}$). Una vez se ha cargado C_{iss} , la carga queda almacenada y el aporte de energía necesario para mantener el transistor conduciendo es mínimo, a diferencia de los BPT donde hay que suministrar continuamente la I_B .

En la figura 9.10b se presenta la curva característica de un MOSFET de 100 V y 16 A. Hay dos regiones: la zona inicial (a la izquierda) o zona óhmica, y la zona activa o de saturación (a la derecha), donde las curvas son prácticamente horizontales. En la zona óhmica la tensión drenador-surtidor (V_{DS}) crece proporcionalmente a la corriente de drenador (I_D); el cociente entre ellas es la $R_{DS(ON)}$, inferior, por ejemplo, a 5 Ω para $I_D = 0,8$ A en el IRF713, y a 0,055 Ω para $I_D = 20$ A en el IRF151. Cuando se trabaja en conmutación se mantiene al MOSFET en la zona óhmica. Obsérvese que mientras en la figura 9.9b las curvas no pasan por el origen, en la figura 9.10b sí que pasan y, por lo tanto, no hay tensión de offset. Por contra, la pendiente de esta zona es menor que en los BPT, lo que significa que para intensidades altas las pérdidas por conducción serán grandes.

En la elección de un MOSFET de potencia hay que considerar la corriente de drenador I_D máxima, la potencia disipada $I_{D2} R_{DS(ON)}$ (que junto con la tensión drenador-surtidor V_{DSS} determinan la FBSOA) y la tensión puerta-surtidor V_{GSS} máxima (en general -20 V). Para evitar que en la conmutación se exceda V_{DSS} , es conveniente disponer entre drenador y surtidor una red de amortiguamiento similar a las de la figura 2.5.

Para activar un MOSFET hay que tener en cuenta, en primer lugar, que presenta una capacidad de entrada C_{iss} elevada, que depende no linealmente de la tensión drenador-surtidor y puerta-surtidor. Valores entre 0,2 nF y 4 nF son habituales. Dado que para conmutar el dispositivo hace falta una tensión umbral mínima V_{GSth} , habrá que cargar dicha capacidad, y si la conmutación es rápida esto implicará un pico de corriente de entrada alto,

$$i_p = C_{iss} \frac{dv}{dt} \quad (9.9)$$

Ejemplo. El IRF151 tiene una V_{GSth} máxima de 4 V y $C_{iss} \approx 3$ nF. Si se desea conmutarlo en 50 ns, ¿cuál es la corriente máxima necesaria?

Si suponemos que se ataca con una fuente de corriente constante, la tensión aplicada a la entrada será una rampa y dv/dt será constante (4 V/50 ns). La corriente máxima será

$$i_p = 3 \text{ nF} \frac{4 \text{ V}}{50 \text{ ns}} = 240 \text{ mA}$$

Debido a la dependencia no lineal de C_{iss} con V_{DS} y V_{GS} , para el diseño se prefiere a veces emplear las curvas de evolución de la carga eléctrica durante la conmutación, en vez de los valores de la capacidad.

En segundo lugar, al ser la impedancia de puerta muy alta, no conviene dejar ésta al aire, pues podría pasar a conducción por culpa de una posible tensión espuria acoplada a la puerta. Conviene, por lo tanto, disponer el circuito de ataque al MOSFET de tal forma que la impedancia entre la puerta y el surtidor sea baja cuando el dispositivo deba estar en estado de corte.

En la figura 9.11 se presentan distintos circuitos para atacar un MOSFET de potencia. Para velocidades de conmutación bajas es posible conectar directamente una puerta CMOS a la puerta de un MOSFET cuya tensión umbral sea inferior a 4,5 V (por ejemplo, el 2N7000), (figura 9.11a): cuando la salida esté en estado alto, el transistor pasará a conducir. Las puertas TTL en cambio, en estado alto dan, en el peor caso, una tensión de sólo 2,5 V. Se pueden emplear entonces activadores con salida en colector abierto, como el 7407 (figura 9.11b), que permiten obtener además $V_{GS} > 5$ V; para lograr valores muy bajos para $R_{DS(ON)}$, hace falta en general $V_{GS} > 10$ V. Pero la constante de tiempo RC_{iss} limita la velocidad de conmutación. Ésta se puede mejorar un poco mediante un activador con salida totem-pole

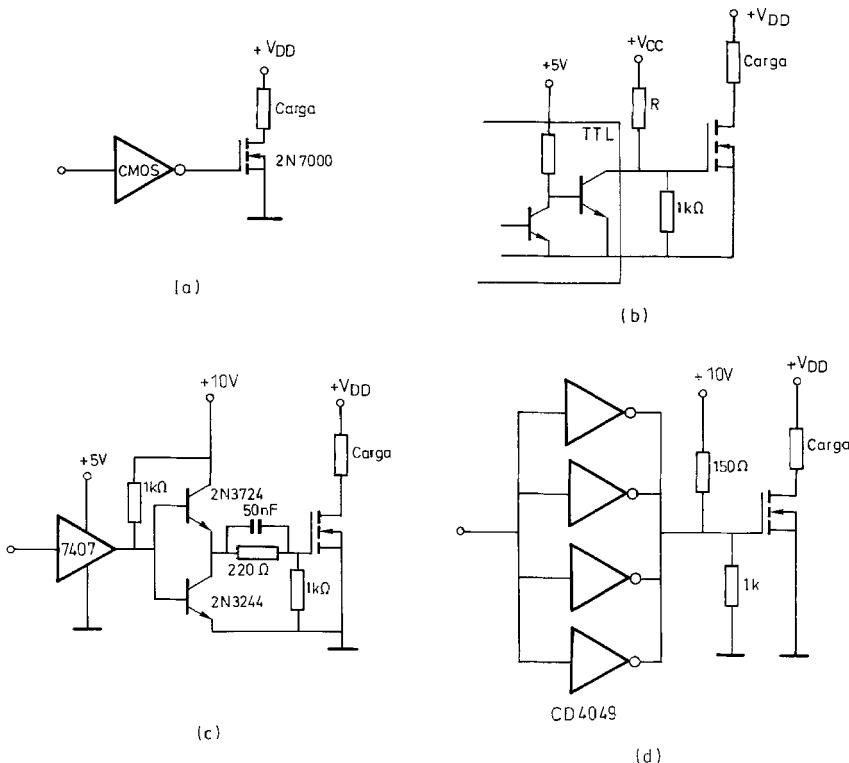


Figura 9.11 Circuitos para excitar transistores MOSFET. (a) Directamente con una puerta CMOS si el umbral V_{GSh} es pequeño. (b) Con un activador TTL que tenga salida en colector abierto. (c) Con un par complementario como seguidor de emisor, para mejorar la velocidad de conmutación. (d) Con varios separadores en paralelo para aumentar su corriente de salida.

(SN75372, por ejemplo) o con un par complementario conectado como seguidor de emisor (figura 9.11c), que puedan dar una corriente de pico

$$i_p = C_{iss} \frac{V_{OH} - V_{OL}}{t_r} \quad (9.10)$$

donde V_{OH} y V_{OL} son los valores de las tensiones de salida para el estado alto y el estado bajo, y t_r es el tiempo de conmutación deseado. La resistencia en serie con la puerta del MOSFET permite amortiguar transitorios de conmutación. Para la familia CMOS-4000, se puede emplear un separador y poner varios en paralelo para aumentar la corriente de salida (figura 9.11d).

Para velocidades de conmutación elevadas, hay que emplear activadores que puedan dar y drenar picos de corriente altos con tiempos de conmutación muy pequeños. El MIC426, por ejemplo, puede dar hasta 1,5 A en 30 ns, mientras que el MIC4420 puede dar hasta 6 A de pico en 25 ns. En [8] se pueden encontrar métodos de excitación adicionales, incluso para cuando el surtidor no esté puesto a masa.

9.2.5 Etapas con tiristores (SCR y triacs)

El término tiristor designa genéricamente a una serie de dispositivos con cuatro capas semiconductoras, que tienen dos estados estables de funcionamiento: conducción y bloqueo. El más común es el rectificador controlado de silicio, SCR, (Silicon Controlled Rectifier) que es el que se suele sobreentender al hablar de «tiristor».

En la figura 9.12 se presentan el símbolo, estructura básica y característica estática corriente-tensión de un SCR: cuando la tensión ánodo-cátodo supera un cierto umbral, el dispositivo conduce. Este umbral se reduce si se aplica un impulso breve de corriente positiva (entrante) a la puerta, y se reduce tanto más cuanto mayor sea dicho impulso; pero una corriente de puerta negativa no blo-

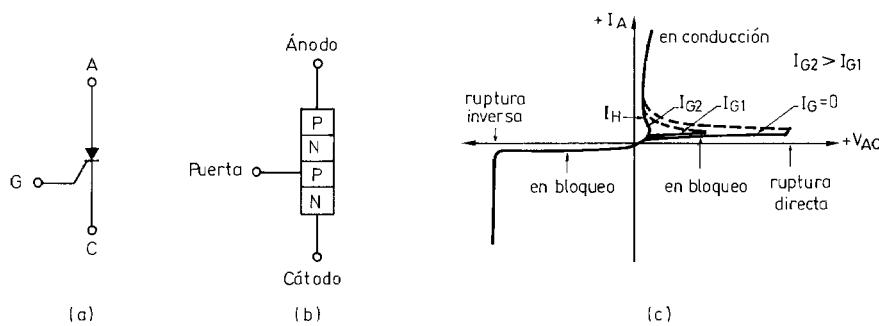


Figura 9.12 SCR. (a) Símbolo. (b) Estructura básica. (c) Característica estática corriente-tensión.

quea la conducción, sino que ésta se interrumpe cuando la corriente ánodo-cátodo se reduce por debajo del valor de enclavamiento I_H . El paso del estado de bloqueo al de conducción se denomina «disparo» y puede explicarse como resultado de la realimentación positiva entre el transistor *npn* y *pnp* internos (ver la figura 8.23). El disparo es muy rápido pero viene limitado por la velocidad de cambio (di/dt) permitida para la corriente de ánodo, que hay que acotar para que no se concentre excesivamente en algunos puntos. El paso de conducción a bloqueo es más lento, debido a la presencia de portadores minoritarios en las uniones. En su utilización normal, la tensión ánodo-cátodo máxima se mantiene inferior al valor capaz de poner al tiristor en conducción, y ésta se controla mediante la puerta.

El tiristor se puede activar también si la velocidad de cambio (dv/dt) de la tensión ánodo-cátodo es muy alta: la capacidad parásita entre el ánodo y el interior del dispositivo puede acoplar en la unión de control corrientes de desplazamiento suficientes para desencadenar la conducción. Análogamente, y por razones similares, una temperatura alta o la iluminación (apartado 8.5.4.1) también pueden activar al tiristor.

Una forma de utilizar el SCR es como rectificador controlado (figura 9.13a). Si a cada periodo se dispara el tiristor en un instante correspondiente a un ángulo α ($0^\circ \leq \alpha \leq 360^\circ$), la tensión en bornes de la carga, supuesta resistiva, tendrá la forma indicada en la figura 9.13b. La tensión media entregada se puede controlar, pues, mediante el ángulo α . Sin embargo, el contenido de armónicos de dicha tensión es muy alto. Se prefiere por ello el denominado rectificador controlado de onda completa de la figura 9.13c. Para entender mejor su funcionamiento lo hemos dibujado de otra forma en la figura 9.13d. Suponiendo inicialmente $\alpha = 0^\circ$, cuando la tensión del terminal R es positiva conducen T1 y T4, y $V_A - V_B = V_R - V_S$. Cuando la tensión del terminal S es positiva conducen T3 y T2, y también obtenemos $V_A - V_B = V_R - V_S$. Si el ángulo de disparo no es de 0° , la forma de onda de la tensión obtenida con una carga resistiva es la indicada en la figura 9.13e. Su valor medio es

$$V_{cc}(0) = (1 + \cos \alpha) \frac{\sqrt{2}}{\pi} V_{ef} \quad (9.11a)$$

donde V_{ef} es el valor eficaz de la tensión alterna de entrada. Si la carga es inductiva (por ejemplo un motor), la corriente en ella no puede variar de una forma tan abrupta como sugiere la figura 9.13e. Si la inductancia es suficientemente grande, la forma de onda de la tensión obtenida es independiente de dicha inductancia y sólo depende del ángulo de disparo. Se demuestra que el valor medio de la tensión en la carga es entonces

$$V_{cc}(0) = \cos \alpha \frac{\sqrt{2}}{\pi} V_{ef} \quad (9.11b)$$

En ambos casos, pues, mediante el ángulo de disparo se puede controlar el valor medio de la tensión aplicada a la carga.

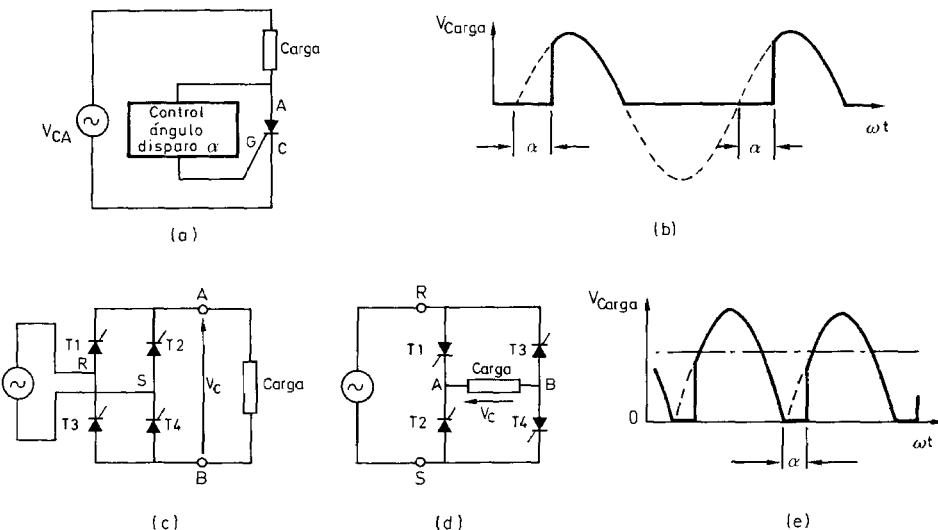


Figura 9.13 Utilización del tiristor como rectificador controlado. (a) De media onda. (b) Tensión obtenida sobre una carga resistiva. (c) De onda completa (monofásico), representación convencional. (d) Representación alternativa a (c). (e) Tensión obtenida sobre una carga resistiva.

Para el diseño de inversores (convertidores continua-alterna) de alta frecuencia se prefieren los llamados tiristores asimétricos. En éstos el espesor y el dopado de las capas se han diseñado para optimizar a la vez la tensión de bloqueo y el tiempo de bloqueo, pero su capacidad de bloquear tensiones inversas se ha reducido hasta el nivel propio de un diodo.

En la elección de un SCR hay que considerar, en primer lugar, que la tensión ánodo-cátodo no supere los límites especificados. Están limitadas tanto la tensión directa como la tensión inversa, se apliquen repetidamente o una sola vez. Si el tiristor se va a conectar, por ejemplo, a la red de 220 V, la tensión de pico es de 311 V por lo que conviene elegir un modelo que no dispare con tensiones inferiores; uno de 350 V o 400 V puede ser apropiado. En segundo lugar, la tensión a conducir debe ser inferior a la máxima aceptada, tanto en valor de pico como en valor eficaz y en valor instantáneo. En tercer lugar, hay que limitar las velocidades de cambio de la tensión y la corriente por debajo de los límites especificados. Y por último, en cuanto a los parámetros principales, hay que garantizar que en el circuito de puerta no se disipará más potencia de la permitida, y que la temperatura de las uniones (o de la cápsula) no excederá el límite especificado.

Para disparar el SCR es necesario que el impulso de corriente aplicado a la puerta tenga una cierta intensidad mínima, que depende de la temperatura del dispositivo. La corriente de puerta máxima viene limitada por la máxima potencia que puede disipar la puerta. El fabricante también especifica el tiempo durante el que hay que aplicar dicho impulso, que suele ser del orden de las decenas de microsegundos. Por ejemplo: para un tiristor capaz de bloquear 400 V y de conducir 5 A continuamente, la intensidad de disparo es 8 mA.

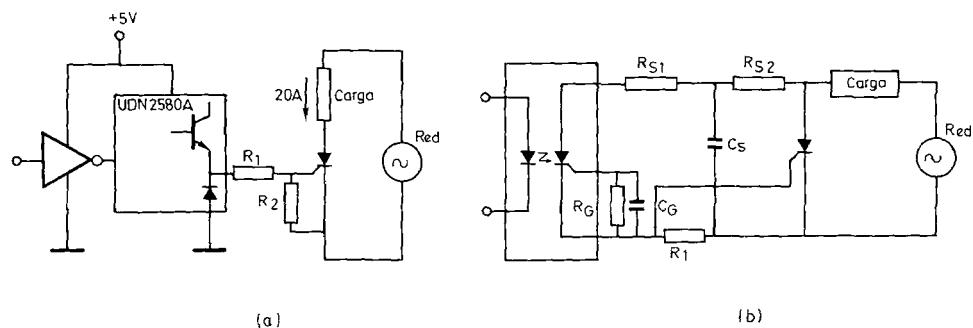


Figura 9.14 Circuito de disparo de un SCR. (a) Circuito simple sin aislamiento. (b) Con aislamiento entre la señal de control y el circuito de la carga.

En la figura 9.14a se presenta un circuito de disparo simple: el activador ofrece una corriente mayor que la de salida de la puerta CMOS; R_1 limita la corriente de puerta; R_2 evita el disparo errático debido a posibles transitorios en la red, pues ofrece un camino de baja impedancia hacia el cátodo. Dado que las corrientes conmutadas son fuertes, se prefiere, en general, que el circuito de control esté aislado galvánicamente del de carga. Los fototiristores y los relés de estado sólido (apartado 8.5.4) son aptos para esta última función. En [9] hay un estudio detallado del disparo con transformador. En la figura 9.14b, R_1 evita que cuando el fototíristor esté bloqueado, la corriente de fugas dispare al tiristor grande, y el conjunto R_{S1} , R_{S2} , C_S constituye un filtro de paso bajo para reducir los transitorios.

Un triac (Triode AC semiconductor) es un dispositivo complejo con varias uniones semiconductoras, que funcionalmente equivale a dos SCR conectados en antiparalelo y con un electrodo de puerta común. A diferencia, pues, del SCR que es unidireccional, el triac puede bloquear tensión y conducir corriente en ambos sentidos entre los terminales principales T₁ y T₂. En la figura 9.15 se muestran su símbolo, estructura básica y característica corriente-tensión. En el cuadrante I el terminal T₂ es positivo y el disparo se puede producir mediante un impulso de co-

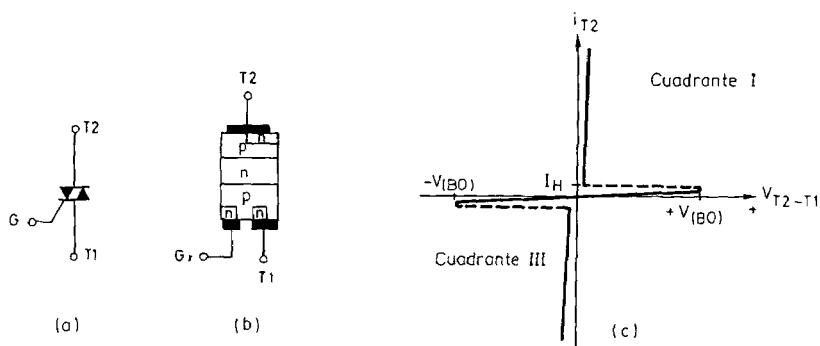


Figura 9.15 Triac. (a) Símbolo. (b) Estructura simple. (c) Característica corriente-tensión.

riente de puerta positivo. En el cuadrante III el terminal T1 es positivo y el disparo se puede producir mediante un impulso de corriente de puerta negativo.

Aunque un triac es más fácil de controlar que dos SCR en antiparalelo, es más barato y ocupa menos espacio, tiene mayores limitaciones en dv/dt , di/dt y sobreintensidades, tiene menor sensibilidad para el disparo por puerta y mayor tiempo de paso de conducción a bloqueo. Además, su bloqueo es más difícil que el de los SCR, en particular para cargas inductivas donde debido al desfase entre la tensión y la corriente puede suceder que al pasar la tensión por cero, la corriente esté por encima del valor de enclavamiento. Por ello se utilizan preferentemente para el control de fase de cargas resistivas (lámparas, estufas) conectadas a la red alterna y en relés de estado sólido de alterna; no obstante, hay modelos diseñados expresamente para el control de motores. Para sincronizar la conmutación del triac con el paso por cero de la tensión de red se emplean CI (CA3079/58/59, UAA1016B) que son de por sí capaces de activar la puerta. El TDA1023 controla además el tiempo de conducción del triac.

9.2.6 Etapas con GTO

El GTO (Gate Turn-off Thyristor) es un SCR que al igual que éste se puede disparar mediante un impulso breve de corriente positiva en la puerta, pero además se puede bloquear mediante un impulso breve de corriente negativa en la misma puerta. Esta corriente negativa, sin embargo, debe ser muy grande, del orden del 20-25 % de la corriente de ánodo que se deseé bloquear. La estructura del GTO es similar a la del SCR pero la geometría del electrodo de puerta y del catodo es distinta. La característica estática corriente-tensión en conducción también es similar, si bien la caída de tensión directa es de 2 V a 3 V; en bloqueo, los GTO simétricos son similares al tiristor, mientras que los asimétricos tienen una sola unión *p-n* bloqueando la corriente, y no aguantan más de unos 30 V. En la figura 9.16 se muestran dos símbolos del GTO.

Una limitación importante del GTO es su predisposición al fenómeno de la segunda ruptura (apartado 9.2.2), que los hace muy susceptibles a las sobretensiones presentes al conmutar cargas inductivas. Por ello siempre se emplean acompañados de redes de amortiguamiento y la potencia disipada en éstas impone un límite en la velocidad de conmutación. Así, mientras los tiempos de disparo y de bloqueo son del orden de microsegundos, resulta que la velocidad máxima de conmutación aplicada no supera unos 2 kHz. Se aplican principalmente en sistemas de alta potencia (> 100 kW).

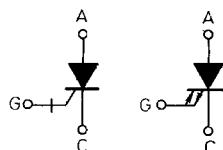


Figura 9.16 Símbolos del GTO.

9.2.7 Etapas con IGBT

El IGBT (Insulated Gate Bipolar Transistor) o IGT es un dispositivo que combina la alta impedancia de entrada y alta velocidad de conmutación de un MOSFET con la baja caída de tensión en conducción propia de un BJT. En la figura 9.17a se presenta su estructura equivalente y en la 9.17b dos de sus símbolos: hay quienes lo consideran un MOSFET modificado, mientras que otros lo consideran un BJT con una entrada MOSFET. El IGBT equivale a un Darlington «invertido» con un MOSFET de Enriquecimiento y canal *n* a su entrada; la salida es un transistor *pnp*. Si se aplica a la puerta una tensión positiva respecto al emisor, se forma un canal *n* en la región *p*, que polariza directamente la unión base-emisor del transistor *pnp* y lo pone en conducción, modulando la resistencia de drenador del MOSFET. Esto produce unas pérdidas en conducción muy por debajo de las habituales en un MOSFET. Para bloquear el IGBT se interrumpe la corriente de base (conectando ésta a 0 V); hay modelos que pueden bloquear tensiones inversas tan altas como los tiristores. Su característica corriente-tensión es entonces similar a la de un BJT en el cuadrante I y a la de un SCR en el cuadrante III.

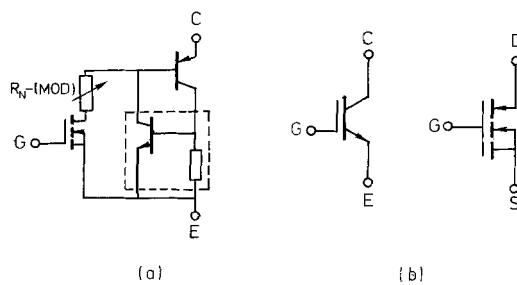


Figura 9.17 IGBT. (a) Circuito equivalente. (b) Símbolos.

Como ventajas adicionales, el IGBT admite mayor densidad de corriente que el BPT y tiene menor capacidad de entrada (C_{iss}) que el MOSFET. Su velocidad de conmutación es más alta que la del BPT, y esto permite diseñar convertidores a frecuencias no audibles. Además, no presenta el fenómeno de la segunda ruptura y su SOA es rectangular y amplia. Sus características puerta-emisor son similares a las del MOSFET y, por lo tanto, sirven los mismos circuitos de activación del apartado 9.2.4.

9.2.8 Interruptores en lado alto y en lado bajo, en puente y en semipuente

La posición de un interruptor de potencia respecto a la carga y a las líneas de alimentación no es irrelevante. En la figura 9.18a se muestra el caso más simple: el interruptor está conectado a masa y la carga queda «flotante». Esta es la situación

más cómoda para el interruptor pues es fácil garantizar que la señal de control, referida también a masa, tenga las características necesarias para activarlo. Sin embargo, la carga, por su propia naturaleza, conviene a veces que esté conectada a masa; por ejemplo, en el caso de motores cuya carcasa está efectivamente sujetada a una superficie metálica que muy probablemente estará conectada a masa por razones de seguridad eléctrica. La conexión permanente de un terminal de la carga a la alimentación es un riesgo eléctrico para el personal.

La ubicación del interruptor en el lado «alto» (figura 9.18b) es mejor para la carga pero dificulta el control. Si se emplea un interruptor cuya señal de control actúa según sea su valor respecto al terminal bajo del interruptor (emisor en transistores *npn*, surtidor en MOSFET de canal *n*), el circuito de control es más complejo porque hay que «elevar» de alguna forma la tensión de control por encima del potencial de masa, alejada ahora del interruptor. Si el interruptor es, en cambio, un BJT *pnp* o un MOSFET de canal *p*, entonces la señal de control está referida al terminal alto de la alimentación y, por lo tanto, el circuito de control puede ser tan simple como en el caso de la figura 9.18a. Sin embargo, los interruptores de este tipo, en particular los *p*-MOSFET, son más caros y sus características son inferiores.

Cuando la carga puede necesitar corriente en uno u otro sentido, podemos considerar dos situaciones según que la fuente de alimentación ofrezca una tensión unipolar o bipolar. Si es bipolar se puede emplear la disposición de la figura 9.18c, que se denomina en «semipuente» o media «H». Esta disposición tiene el problema de la conducción simultánea en los dos interruptores, que cortocircuita a la fuente de alimentación. Si dicho cortocircuito se prolonga, puede llegar a destruir la fuente. En cualquier caso, la simultaneidad de conducción durante la conmutación conlleva unas pérdidas de potencia altas. Para evitar dicha simultaneidad hay que temporizar cuidadosamente las señales de control.

Si la fuente de alimentación ofrece una tensión unipolar, todavía es posible obtener corrientes en los dos sentidos. La configuración en puente de la figura 9.18d hace circular una corriente en un sentido cuando están cerrados I1 e I4, y una corriente en sentido contrario cuando están cerrados I2 e I3. Los commutadores I1 e I2 tienen la problemática asociada al lado «alto» de la carga.

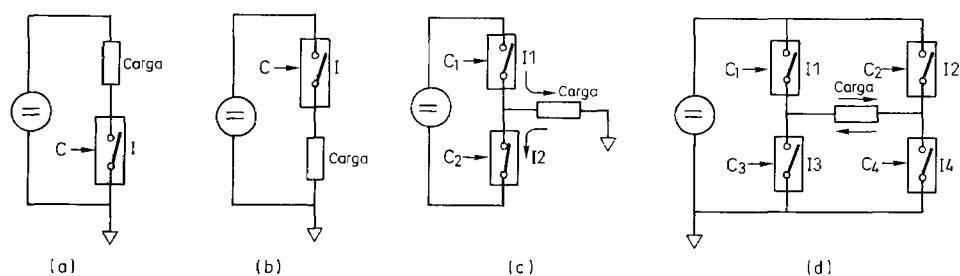


Figura 9.18 Diversas ubicaciones posibles de los interruptores de potencia respecto a la carga. (a) En el lado «bajo». (b) En el lado «alto». (c) En semipuente o media «H». (d) En puente o H. C: control; I: interruptor.

Tabla 9.4 Características principales de algunos interruptores de potencia para corrientes mayores de 1 A. Tipo: LA: lado alto; LAB: doble (lado alto y lado bajo); LB: lado bajo; SH: semipuente; H: puente. Si hay dos semipuentes con una misma cápsula, se puede constituir un puente completo (SH, H) con el CI.

Modelo	Compatibilidad entrada	Tensión alimentación (V)		Corriente Salida (A)	Protección			
		mínima	máxima		I	V	T	Tipo
L293D	TTL	4,5	36	1,2	sí	sí	sí	SH, H
L298N	TTL	5	46	2		sí	sí	H
LM1951	TTL, CMOS	4,5	26	1	sí	sí	sí	LA
LM18298	TTL		46	2,6		sí	sí	H
SN754410	TTL, CMOS	4,5	36	1,1		sí	sí	SH, H
TDF1778	TTL, CMOS	8	32	2,5	sí	sí	sí	LA
TPIC2404	TTL, CMOS	9	16	1	sí	sí	sí	LB
TPD1000	CMOS	4,5	60	4	sí	sí	sí	LA
TPD4001	CMOS	4,5	60	3	sí	sí	sí	SH
UDN2878/9	TTL, CMOS		30/50	4				LB
UDN2951	TTL, CMOS	10	75	8	sí	sí	sí	SH
UDN2975/6	TTL, CMOS	20	50/60	4	sí			LAB
UDN2998	TTL, CMOS	10	50	2		sí	sí	H
VB100	diferencial	4,75	450	5		sí	sí	LB

Los interruptores disponibles comercialmente no son todos ellos válidos para cualquiera de las disposiciones de la figura 9.18. Hay modelos que sólo pueden entregar corriente y otros que sólo la pueden drenar. La mayor flexibilidad la ofrecen aquellos que pueden entregar y drenar corriente, bien porque tienen una etapa de cada tipo a su salida, bien porque su salida es de tipo totem-pole. En la tabla 9.4 se presentan las características principales de algunos interruptores para intensidades superiores a 1 A.

Dado que los interruptores tienen limitada su capacidad para soportar sobretensiones, sobreintensidades y sobrecargas, muchos de ellos llevan protecciones incorporadas. Además, en las aplicaciones de control en lazo cerrado es necesario medir un parámetro (que suele ser la intensidad de corriente) para el lazo la realimentación y controlar el tiempo que el interruptor está conduciendo. Los interruptores que incorporan la resistencia de medida y los circuitos de control subsiguientes se denominan «interruptores inteligentes». Algunos de ellos ofrecen señales de diagnóstico, por ejemplo para indicar si hay sobretensiones o si los terminales de conexión a la carga están cortocircuitados o al aire.

9.3 ACTIVACIÓN DE LÁMPARAS Y LED

Las lámparas incandescentes consumen de 40 mA a 10 A. En su activación hay que considerar, además de la corriente, el cambio de su resistencia en frío al valor que presentan en caliente. El coeficiente de temperatura para un filamento de tungsteno es de $+0,0048 \Omega/\Omega/K$ y la temperatura que alcanza en la lámpara va

de 2.000 K a 3.400 K, según los modelos. Si se acepta en principio que la resistencia varía de forma lineal, para un cambio desde 300 K (temperatura ambiente) a 2.700 K tendremos

$$R(2.700) = R(300)[1 + 0,0048 \times 2.400] = 12,52 \times R(300) \quad (9.12)$$

Esto significa que la corriente drenada inicialmente es casi trece veces mayor que la corriente nominal en funcionamiento (si la fuente de alimentación lo permite).

Una interfaz que soporte una intensidad trece veces mayor que la nominal es una solución, pero no necesariamente la mejor. Las figuras 9.19a y b muestran una posible interfaz; en el primer caso un cero lógico apaga la lámpara mientras que en el segundo la enciende. En ambos casos la corriente máxima del transistor debe ser trece veces mayor que la nominal; es decir, para una lámpara de 14 V y 200 mA, por ejemplo, el transistor tiene que aguantar un pico de más de 2,6 A. Si se emplea el LM395, que acepta hasta 40 V, 1 A, y entrada CMOS y TTL, las protecciones internas evitan por sí solas los daños en la conmutación. Lo mismo puede decirse de algunos de los interruptores de potencia de la tabla 9.4. Si no se conoce la evolución de la corriente de la lámpara al encenderla, se puede medir viendo la caída de tensión en una resistencia puesta en serie con el filamento.

En la figura 9.19c se muestra cómo prescindir del excitador a base de un MOSFET que necesite $V_{GS} = 4,5$ V para conmutar. Para el 2N7000 ($I_{DM} = 1,3$ A, $V_{DSS} = 60$ V) la lámpara debería ser de menos de unos 100 mA. Con el 2N7014 ($I_{DM} = 14$ A, $V_{DSS} = 100$ V) se podría activar una lámpara de hasta 100 V, 1 A. Si se desea ajustar automáticamente el nivel de iluminación se puede emplear un fotosenso y un dispositivo lineal. En la figura 9.19d se utiliza un fototransistor y un

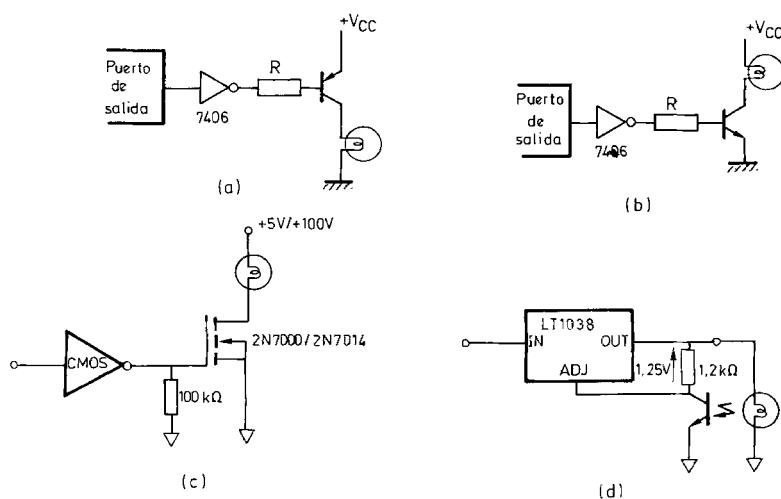


Figura 9.19 Interfaces para una lámpara incandescente. (a) Un «0» la apaga, y un «1» la enciende. (b) Un «0» la enciende y un «1» la apaga. (c) Mediante MOSFET con entrada compatible CMOS y TTL. (d) Regulación del nivel de iluminación.

regulador de 35 V, 10 A que aguanta transitorios de hasta 24 A. La tensión de salida es

$$V_0 = 1,25 \text{ V} \left(1 + \frac{R_{CE}}{1,2 \text{ k}\Omega} \right) + 50 \mu\text{A} \times R_{CE} \quad (9.13)$$

El esfuerzo térmico que supone el encendido de la lámpara reduce su propia vida. Hay varias técnicas para limitar la corriente transitoria y poder emplear un interruptor de menor potencia. Una de ellas consiste en poner una resistencia «de entretenimiento» tal como muestran las figuras 9.20a y b. Dicha resistencia mantiene siempre una cierta corriente a través de la lámpara, de manera que el transistor al encender es menor; como el brillo no es proporcional a la corriente (un 50 % de la corriente puede dar sólo un 10 % del brillo), dicha corriente constante es aceptable. La presencia de R , sin embargo, implica un aumento del consumo. Para calcular R hay que conocer la relación entre la caída de tensión en la lámpara, V_L y su resistencia R_L en el punto antes de que empiece a brillar de forma notable. Se obtiene

$$R = \frac{V_a - V_L}{V_L} R_L \quad (9.14a)$$

El transistor basta que aguante entonces una corriente del orden de 2 a 4 veces la nominal de la lámpara.

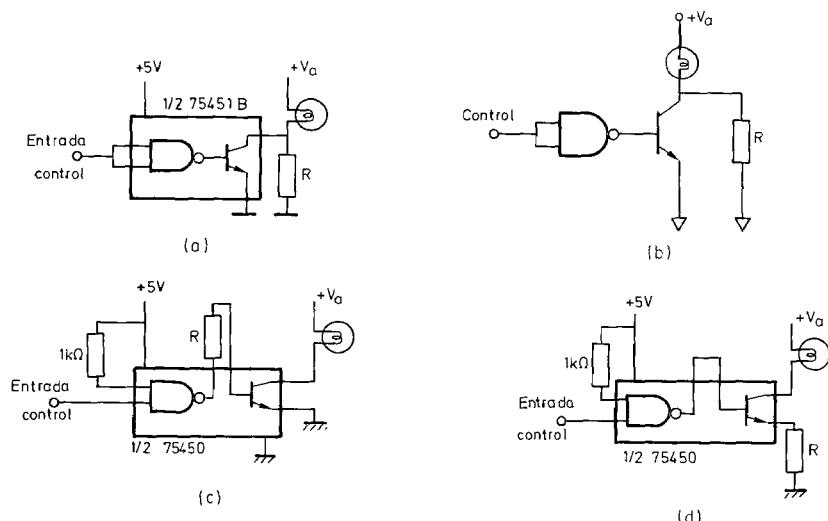


Figura 9.20 Reducción del transitorio de encendido en una lámpara incandescente. (a) y (b) Mediante una resistencia de entretenimiento. (c) Limitando la corriente de base. (d) Mediante una resistencia de emisor.

Ejemplo. En la figura 9.20b, calcular R y la potencia disipada en ella para una lámpara de 14 V y 200 mA que presenta 7 Ω de resistencia cuando la caída de tensión es de 1 V, y su brillo es escaso.

En este caso $V_a = 14$ V, $V_L = 1$ V y $R_L = 7$ Ω. Aplicando 9.14a,

$$R = \frac{14 - 1}{1} 7 \Omega \approx 100 \Omega$$

La potencia disipada será

$$P = \left(\frac{1 \text{ V}}{7 \Omega} \right)^2 \times 100 \Omega = 2 \text{ W}$$

Otros métodos para reducir el transitorio al conectar se basan en introducir un retardo de modo que la activación de la lámpara sea paulatina (es decir, más lenta que el retardo debido a la constante de tiempo propia del filamento que no excede de unos 10 ms). Dicho retardo puede ser térmico o eléctrico (en la señal de control). Una forma simple de introducir un retardo térmico es mediante un termistor NTC (Negative Temperature Coefficient) en serie con el filamento. Inicialmente la temperatura del termistor es baja y su resistencia alta; conforme va circulando corriente, el termistor se calienta y su resistencia se reduce, aumentando así la corriente en la lámpara. El valor de la resistencia del termistor una vez se alcanza el estado estacionario debe ser suficientemente pequeño para no aumentar demasiado la potencia consumida; pero la temperatura final del termistor depende de las propiedades térmicas (conducción y convección) de su entorno, que pueden ser difíciles de predecir.

Otra forma de retardar la activación es limitando la corriente de base del transistor que enciende la lámpara, aunque ello aumentará la disipación del transistor durante la comutación. Esta solución se puede aplicar sólo si el circuito activador tiene accesible la base del transistor de salida, como sucede en el modelo de la figura 9.20c. Para calcular R hay que saber la ganancia de corriente del transistor, h_{FE} , y su tensión base-emisor, V_{BE} . Será

$$R = \frac{V_{OH} - V_{BE}}{I_{B(\text{límite})}} = \frac{V_{OH} - V_{BE}}{I_{C(\text{límite})}/h_{FE}} \quad (9.14b)$$

donde V_{OH} es el nivel alto de la salida lógica, I_B es la corriente de base, e I_C es la corriente de colector.

Ejemplo. Para el SN75450B se especifica $V_{OH} = 3,5$ V (valor típico), $V_{BE} = 0,7$ V, $I_C(\text{límite}) = 500$ mA, y $h_{FE} = 84$. Calcular el valor de la resistencia a conectar en serie con la base, según la figura 9.20c, para limitar la corriente de colector de salida.

Aplicando 9.14b,

$$R = \frac{3,5 - 0,7}{0,5/84} \Omega = 470 \Omega$$

La dependencia del valor de R respecto a h_{FE} y V_{BE} , que varían de unos a otros componentes y dependen de la temperatura, es una limitación importante de esta solución. El circuito de la figura 9.20d limita también la corriente inicial, pero ahora R depende de las características de la lámpara, no de las del activador. Si se desea que la corriente sea inferior a I_C (límite), el valor de R vendrá dado por la ecuación siguiente:

$$R = \frac{V_{OH} - V_{BE}}{I_C(\text{límite})} \quad (9.14b)$$

Para el SN75450 como activador, se puede tomar $R = 5,6 \Omega$.

Para introducir un retardo eléctrico en la señal de control de entrada se puede emplear una red RC . Los retardos necesarios dependen del tiempo que tarde la lámpara en calentarse, y deben ser de 150 ms a 200 ms en lámparas de baja tensión.

Los LED requieren para su activación de 5 ms a 200 mA, siendo de 10 mA a 20 mA lo más común. Los activadores que en el apartado 9.1 hemos denominado del primer grupo tienen en este caso capacidad suficiente (figura 9.21a). El cálculo de la resistencia limitadora es inmediato,

$$R = \frac{V_a - V_D - V_{OL}}{I_D} \quad (9.15)$$

donde V_a es la tensión de alimentación, V_D es la caída de tensión directa en el LED (por ejemplo, 1,6 V a 20 mA en un diodo rojo), V_{OL} es el nivel de salida lógico bajo, e I_D es la corriente a través del diodo.

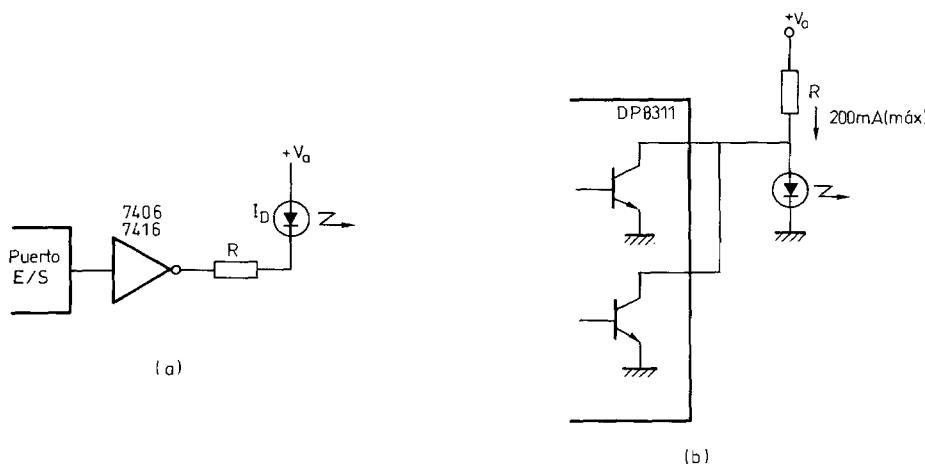


Figura 9.21 Activación de un LED con una señal digital. (a) Directamente. (b) Con activadores en paralelo para aumentar la corriente.

Ejemplo. Calcular la resistencia limitadora R en la figura 9.21a cuando se alimenta a 5 V un LED rojo, si se desea que por él circule una corriente de 20 mA.

En este caso, $V_a = 5$ V, $V_D = 1,6$ V a $I_D = 20$ mA y, para una salida TTL, $V_{OL} = 0,4$ V. Aplicando 9.15,

$$R = \frac{5 - 1,6 - 0,4}{0,02} \Omega = 150 \Omega$$

Los LED designados como «compatibles TTL» (por ejemplo, HP5082-4860) incluyen en su encapsulado una resistencia limitadora, suficiente si se alimentan a 5 V, y consumen 16 mA a 5 V. Los LED verdes y los de alta eficiencia tienen una caída de tensión directa mayor, de modo que necesitan una resistencia serie menor.

Si el LED está alejado del activador, entonces no sólo hay que darle corriente suficiente sino que además el activador debe ser capaz de atacar la línea que lo conecta al LED, que presenta una carga capacitiva proporcional a su longitud. Se puede emplear, por ejemplo, el SN75372, previsto para activar MOSFET de potencia mediante señales TTL. Su etapa de salida es de tipo totem-pole y permite conectar el LED bien entre la tensión de alimentación y la línea de datos, bien entre la línea de datos y masa.

Si la corriente necesaria es mayor que la que ofrece un solo activador, como sucede a veces, por ejemplo, en diodos láser para fibras ópticas, se pueden poner dos activadores (que tengan la cápsula común) en paralelo, tal como indica la figura 9.21b. No obstante, hay que tener la precaución de no superar la temperatura máxima permitida a la temperatura ambiente que se tenga.

9.4 ACCIONAMIENTO DE RELÉS Y SOLENOIDES

Tanto los relés como los solenoides son cargas inductivas, por lo que hay que prever el transitorio de tensión al desconectarlas (apartado 2.3.1.2) y recordar que la máxima tensión que pueden conmutar los activadores de periféricos integrados es inferior a la máxima tensión continua aceptable a su salida. En el diseño de la interfaz hay que considerar también la corriente requerida, la tensión de alimentación y su polaridad, y la potencia de activación.

El circuito de la figura 9.22a es una interfaz a base de componentes discretos que ilustra cuáles son los elementos básicos a considerar: el elemento de commutación (transistor) con su red de polarización o adaptación de entrada (resistencias), y el elemento de protección (diodo). En la elección del transistor hay que tener en cuenta que al interrumpir la corriente en la bobina de control la acción limitadora del diodo no es instantánea, por lo que durante un tiempo breve la tensión en el colector será algo mayor que la de alimentación del relé.

La etapa de salida de los activadores integrados que drenan corriente suele ser de colector abierto (figura 9.2b). Se pueden aplicar tal como ilustra la figura 9.22b, empleando el diodo interno para limitar la sobretensión al desconectar. Algunos

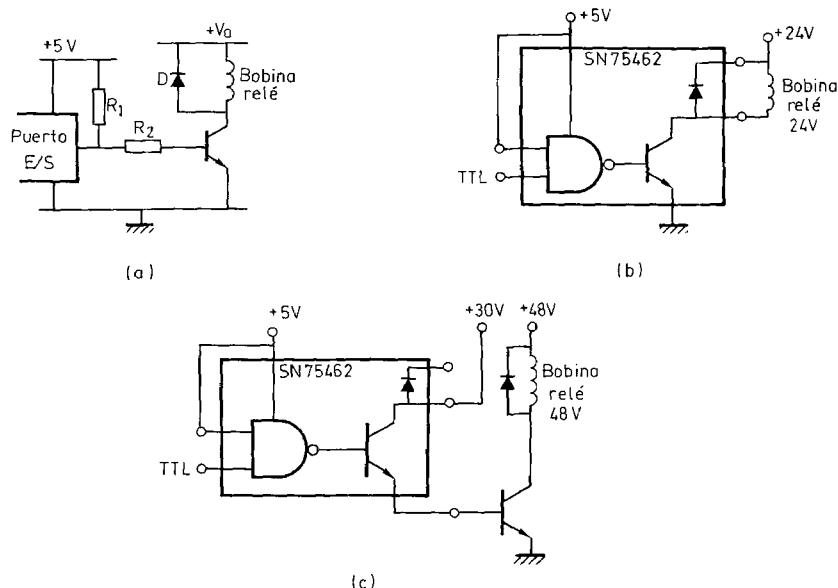


Figura 9.22 Activación de un relé. (a) Mediante componentes discretos. (b) Mediante un activador integrado con salida en colector abierto y diodo de protección interno. (c) Mediante un activador de periféricos como preactivador de un transistor de potencia.

activadores integrados (por ejemplo, el DS3686) no incluyen un diodo, pero en realidad están protegidos internamente por un circuito que disipa la energía almacenada en la carga inductiva cuando se desconecta ésta. Para aumentar la corriente se pueden poner dos activadores del mismo encapsulado en paralelo o utilizar un transistor de potencia (figura 9.22c).

Algunos solenoides necesitan una potencia de activación mayor que los relés porque la energía necesaria para desplazar el vástago hay que suministrarla a través de la bobina. Si los circuitos de la figura 9.22 no dan suficiente corriente, se pueden emplear interruptores de potencia (tabla 9.4), algunos de los cuales están específicamente previstos para solenoides. El UDN2975, por ejemplo, tiene dos activadores de 4 A cada uno y ofrece una fuente y un sumidero de corriente, de manera que el solenoide no tiene ningún terminal a masa (figura 9.23). Entre cada línea de salida y cada terminal de alimentación hay un diodo de protección interno. Hay además un amplificador y un circuito de control internos que cortan los transistores de salida si la corriente (detectada con una resistencia serie externa) es excesiva. Los modelos L294 y L6212 incluyen una fuente conmutada interna, por lo que tienen menor disipación que las redes de transistores.

Para los solenoides que forman parte de un mismo equipo, por ejemplo en impresoras, hay que prever la posibilidad de activación simultánea de varios de ellos y el almacenamiento de la señal de control respectiva. El L3654S (SGS-Thomson) es un activador integrado que incluye 10 salidas en colector abierto, cada una capaz de sumir hasta 250 mA a 50 V, y un registro de 10 bits con entrada serie y sa-

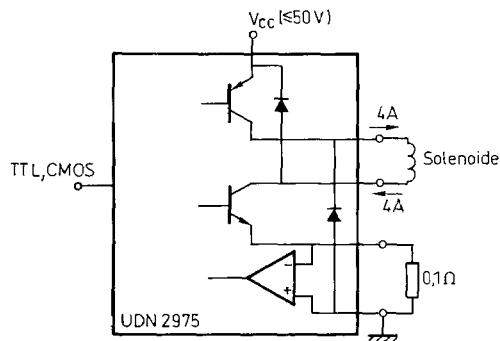


Figura 9.23 Activación de un solenoide mediante un interruptor de potencia con fuente y sumidero de corriente.

lida en paralelo. El TPIC2802 (Texas Instruments) tiene 8 canales de salida de 1 A, 45 V, cada uno, un registro serie-paralelo de 8 bits y un cerrojo de 8 bits.

9.5 ACCIONAMIENTO DE MOTORES

9.5.1 Accionamiento de motores de continua

Los pequeños motores de corriente continua alimentados directamente por una fuente de tensión continua (5, 12, 24 y 48 V son valores habituales) son unos de los actuadores más frecuentes en sistemas de baja potencia, y en particular en equipos informáticos periféricos. El objetivo de las señales de control que reciben es regular su par o su velocidad y el sentido de giro.

Para controlar el par en un motor de continua es necesario controlar la corriente de armadura (ecuación 2.15). En el caso de un motor de baja potencia se puede incluir éste en serie en el lazo de realimentación de un AO de potencia, tal como se indica en la figura 9.24a para un motor de imán permanente. Suponiendo que el AO es ideal, la corriente de armadura será

$$I_a = \frac{R_s + R_2}{R_1} \frac{V_c}{R_s} \quad (9.16)$$

La tensión de control V_c puede ser, por ejemplo, la salida de un CDA. Para controlar la velocidad a partir de la tensión de armadura se puede emplear el circuito de la figura 9.24b. La tensión aplicada será

$$V_a = \left(1 + \frac{R_2}{R_1}\right) V_c \quad (9.17)$$

En este segundo circuito se han incluido una red RC que se emplea para filtrar los

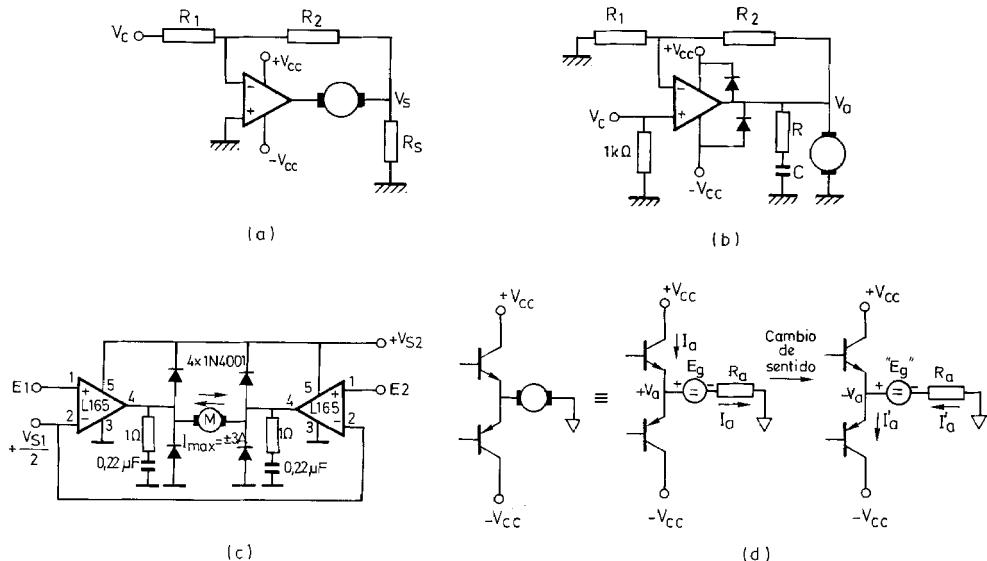


Figura 9.24 Accionamiento de un motor de continua en lazo abierto mediante un AO de potencia. (a) Control de par alimentando a corriente constante. (b) Control de velocidad a través de la tensión de alimentación. (c) Realización de un puente para cambiar el sentido de giro con tensión de alimentación unipolar; E1 y E2 son las entradas digitales, V_{C1} es la tensión de alimentación de los circuitos digitales, y debe ser $V_{S2} \geq V_{S1}$. (d) Tensiones y corrientes para calcular la potencia instantánea en el activador al cambiar el sentido de giro.

transitorios debidos a la commutación de las escobillas, y dos diodos rápidos (como los empleados en rectificadores de fuentes de alimentación conmutadas) para protección en caso de desconexión rápida del motor. La resistencia a la entrada del AO es una protección para evitar un comportamiento errático del motor si la señal de control quedara al aire.

Una ventaja de los AO es que pueden dar y drenar corriente y, por lo tanto, cada uno actúa como un semipuente. Esto permite hacer un puente con sólo dos AO y así poder invertir el sentido de giro incluso si la tensión de alimentación es unipolar (figura 9.24c).

En estos circuitos es necesario que el AO por una parte pueda dar una corriente elevada si hay que acelerar rápidamente el motor, y por otra que su etapa de salida soporte la potencia a disipar cuando cambia el sentido de giro. La figura 9.24d ilustra este problema: la corriente que toma el motor depende no sólo de su tensión de alimentación y la resistencia de su armadura sino también de la fuerza contraelectromotriz (f.c.e.m.), que es proporcional a la velocidad de giro. Dado que la f.c.e.m. cambia lentamente debido a la inercia del sistema mecánico, comparada con la velocidad de cambio en el sistema electrónico, resulta que en los cambios de velocidad súbitos la potencia a disipar por el AO (u otro activador) es mucho mayor que en régimen estacionario. Conviene, pues, por una parte sobredimensionar el amplificador y por otra limitar la velocidad de cambio de su tensión de salida.

380 Acondicionamiento de señales de salida

La potencia disipada en condiciones estacionarias es

$$P = (V_{cc} - V_a)I_a = (V_{cc} - V_a) \frac{V_a - E_g}{R_a} \quad (9.18a)$$

Para cambiar el sentido de giro se invierte la polaridad de la tensión aplicada al motor. Durante un tiempo breve la f.c.e.m. mantiene su sentido, de modo que si el amplificador tiene suficiente capacidad de corriente y tensión deberá disipar una potencia

$$P' = (-V_{cc} - V_a)I'_a = (-V_{cc} - V_a) \frac{-V_a - E_g}{R_a} \quad (9.18b)$$

Si el activador tiene limitada su corriente de salida al valor I_o , entonces hay que emplear éste en vez de I'_a , y V_a quedará limitada a $E_g - I_o R_a$.

Ejemplo. Calcular la potencia que disipa el activador de un motor de continua de 24 V y resistencia de armadura 4 Ω, cuando mientras consume 3 A se cambia bruscamente su sentido de giro. El activador se alimenta a ± 28 V y tiene limitada su corriente de salida a ± 4 A.

En condiciones estacionarias, la f.c.e.m. será

$$E_g = V_a - I_a R_a = 24 \text{ V} - 3 \times 4 \text{ V} = 12 \text{ V}$$

y la potencia disipada,

$$P = (V_{cc} - V_a)I_a = (28 - 24) \times 3 = 12 \text{ W}$$

Al invertir la polaridad, si no hubiera límite de corriente ésta sería

$$I'_a = \frac{-24 - 12}{4} = -9 \text{ A}$$

y la potencia a disipar

$$P' = |(-28 + 24) \times 9| = 36 \text{ W}$$

Como el límite son 4 A, la tensión en la armadura será

$$V'_a = 12 - 4 \times 4 = -4 \text{ V}$$

La potencia disipada será, pues,

$$P' = |(-28 + 4) \times 4| = 96 \text{ W}$$

es decir, ocho veces mayor que la potencia disipada en condiciones estacionarias.

Para tener un servosistema de velocidad o posición hay que realimentar una señal de velocidad o posición y tener un amplificador de error. Si la entrada es digital, un sistema simple consiste en CDA, amplificador de error, tacómetro y amplificador de potencia (figura 9.25a). El conjunto de CI L290, L291 y L292 (SGS-Thomson) incluye todas estas funciones excepto el sensor de velocidad, y ofrece ± 2 A a 36 V (figura 9.25b). Para acciones de control complejas se puede descargar al μ P de la tarea de generar las señales (digitales) de control empleando controladores externos integrados como el HCTL-1000 y el LM628 [10]. Si las consignas están en forma analógica se puede emplear el MC33030P, que contiene los circuitos de control y un activador de 1 A en puente.

Para reducir la disipación de energía propia de los amplificadores lineales se emplean amplificadores commutados consistentes en un generador PWM que ataca un interruptor de potencia dispuesto en serie con el motor. Aunque la tensión aplicada al motor tenga armónicos, la inductancia de la armadura hace que la corriente tenga menos armónicos que la tensión y, por lo tanto, el par tiene pocas fluctuaciones; la inercia de la armadura hace que la velocidad sea casi constante a pesar de las fluctuaciones del par. En motores pequeños y con poca carga, puede que la inductancia de la armadura sea insuficiente para filtrar los armónicos. En estos casos puede ser necesario añadir una inductancia en serie con la armadura.

En la figura 9.26a se presenta el esquema simplificado de un circuito de control de velocidad para un motor de 1,5 kW alimentado desde la red alterna, y basado en el regulador commutado UAA4003 (SGS-Thomson). Éste incluye un oscilador ($f < 50$ kHz), un amplificador de error y un modulador PWM. Su señal de salida ataca un Darlington, protegido por una red RDC. La resistencia de $0,47 \Omega$ sirve para controlar la corriente (no se han indicado las conexiones necesarias). La tensión V_r es la consigna de velocidad y V_ω es la tensión obtenida por un tacómetro. Otros reguladores commutados son el LM622, el LT3847 y los SG 3524/5/6/7.

Otra forma de realizar un regulador eficiente es mediante un SCR como interruptor. En el apartado 9.2.5 se ha visto cómo controlando el ángulo de disparo del SCR se puede obtener una tensión continua de amplitud ajustable, a partir de

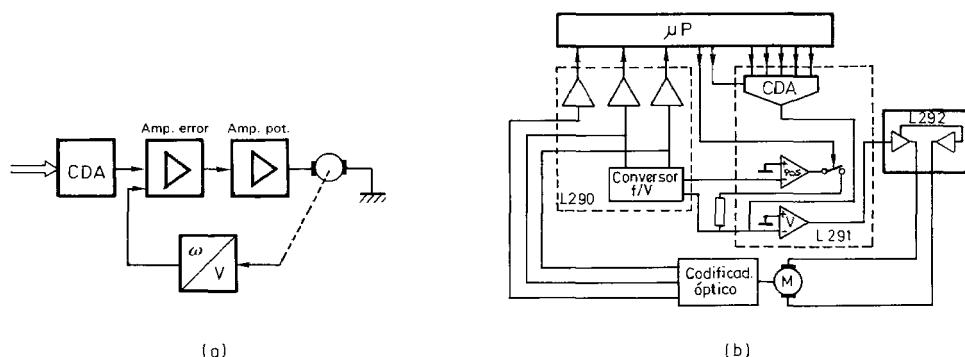


Figura 9.25 Regulación de la velocidad de un motor de continua de baja potencia. (a) Esquema general. (b) Realización mediante tres CI específicos.

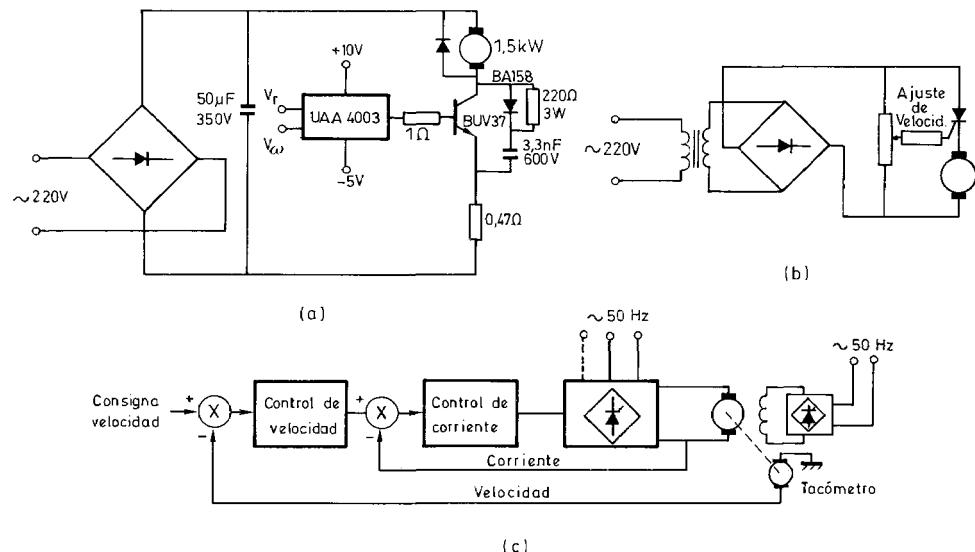


Figura 9.26 Control de la velocidad de un motor de continua mediante un regulador commutado. (a) Mediante un modulador PWM integrado. (Para mayor claridad, sólo se han representado algunos de los componentes pasivos necesarios.) (Documentación SGS-Thomson.) (b) Mediante un SCR. (c) Mediante un convertidor alterna-continua y control de fase.

una tensión alterna. En la figura 9.26b se indica cómo aplicar este método al control de la velocidad (en lazo abierto) de un motor de continua.

Para los motores de potencia elevada, el método de regulación de velocidad más común consiste en emplear un convertidor alterna-continua basado en un puente de tiristores y con control de fase (figura 9.26c). Para el devanado (inductor) de excitación de campo se emplea un rectificador aparte basado en diodos o tiristores. La tensión aplicada a la armadura tiene un contenido importante de armónicos de red, pero el motor actúa como filtro de paso bajo y la corriente presenta menos armónicos. Sin embargo, éstos calientan el motor de forma importante y por ello los motores de potencia elevada tienen la armadura (y los polos) laminados para reducir las pérdidas por corrientes de Foucault. Para invertir el sentido de giro del motor hay que invertir el sentido de la corriente en la armadura. Como los SCR son unidireccionales, para poder invertir la polaridad rápidamente se puede poner otro convertidor en antiparalelo, y activar sólo uno de los dos, según sea el sentido de giro deseado.

Para controlar el motor se emplean de uno a tres lazos de realimentación: corriente, velocidad, posición. La corriente se controla para regular el par y se limita para proteger el motor. La señal de corriente se obtiene con un transformador de corriente continua u otro transductor. La señal de velocidad se obtiene con un tacómetro.

Los denominados motores de continua sin escobillas son en realidad motores de alterna síncronos de baja potencia y cuyo rotor es un imán permanente (apar-

tado 2.3.4.2). Su utilización ha crecido de forma extraordinaria en aplicaciones donde interesan un pequeño tamaño y alta fiabilidad (inherente a la ausencia de escobillas). Para activar estos motores hay que producir un campo magnético giratorio a 90° del campo del rotor. Esto se logra aplicando corriente a los devanados del estator en una secuencia que depende de la posición actual del rotor. Ésta se detecta bien mediante algún sensor de posición (normalmente de efecto Hall o magnetoresistivos) incorporado en el propio motor, bien a partir de la f.c.e.m. inducida en los propios devanados del estator (motores «sin sensor»).

Los activadores para motores sin escobillas están previstos para interfaz directa con un μ P/ μ C. Un esquema de bloques típico es el de la figura 9.27. El circuito para el detector de posición es obviamente distinto según sea para entradas de sensor Hall u otro tipo, o para f.c.e.m. En este último caso, además, hay diversas estrategias para hacer girar al motor en la puesta en marcha (en que no se dispone de señal de posición): unos se basan en un oscilador interno mientras que otros necesitan que el μ P les suministre una serie de impulsos. La potencia de la etapa de salida varía también de unos a otros modelos: los hay que ofrecen 10 mA, válidos para atacar interruptores externos, mientras que otros ofrecen hasta 2,5 A. El control puede ser lineal o PWM, o ambos. Hay modelos que incluyen filtros digitales. En la tabla 9.5 se resumen las características básicas de diversos modelos.

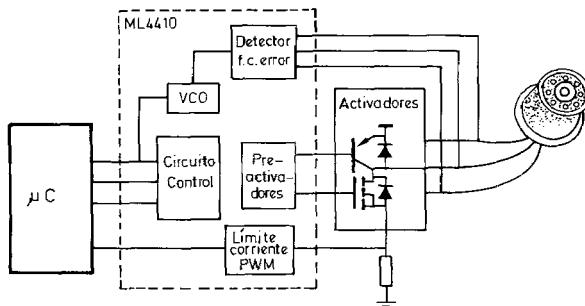


Figura 9.27 Esquema de bloques simplificado de un activador para motores de continua sin escobillas. (Documentación Microlinear Systems.)

9.5.2 Accionamiento de motores de alterna

Los motores de inducción (asíncronos) son los más habituales en aplicaciones industriales de alta potencia. El método más común para regular su velocidad es variando la frecuencia de su tensión de alimentación, y esto se hace actualmente mediante un inversor (una estructura en puente como la de la figura 9.18 puede emplearse como inversor monofásico; con otros dos interruptores se constituye un inversor trifásico). En la figura 9.28 se muestra un esquema de bloques con un lazo de realimentación. Para poder controlar la corriente hay que añadir otro lazo. El accionamiento del motor se hace a una velocidad próxima a la de sincronismo,

384 Acondicionamiento de señales de salida

Tabla 9.5 Características básicas de activadores de motores de continua sin escobillas, con y sin sensor

Modelo	Tensión alimentación (V)	Corriente salida (A)	Observaciones
Con sensor			
HCTL-1000	5	0,0022	Controlador digital
L6230	10-18	3	Lineal, bidireccional
L6235	10-18	0,4	Lineal
LM621	5-40	0,035	Comutador, entrada PWM
LM628	5	—	Controlador digital
MC33033/4	5-15	—	Entrada codificador incremental
SE5570	12	—	Preactivador, modulación PWM
Sin sensor			
AB8901	4,5-6,5	1	Entrada serie
HA13481S.	10,2-13,8	2	
HA13501S	4,25-5,75	1,2	Controlador digital
L6238	10,5-18	2,5	Lineal o PWM
ML4410	4,5-14	0,15	Lineal o PWM
SP600	5-18	0,5	Modulación PWM
TDA5141	4-18	1,8	Puente completo
UCC3301	3,5-5	1	

por cuanto el rendimiento decrece al aumentar el deslizamiento (apartado 2.3.4.2).

La tensión que ofrece el inversor dista mucho de ser senoidal, pero el motor responde a la componente senoidal fundamental de la tensión suministrada. La razón es la misma que en los motores de continua: la impedancia del motor aumenta con la frecuencia, de modo que el motor se comporta como un filtro de paso bajo y hace que la corriente sea aproximadamente senoidal.

Para que el flujo se mantenga constante con la frecuencia, se hace que la tensión de salida del inversor sea proporcional a la frecuencia, hasta la frecuencia de

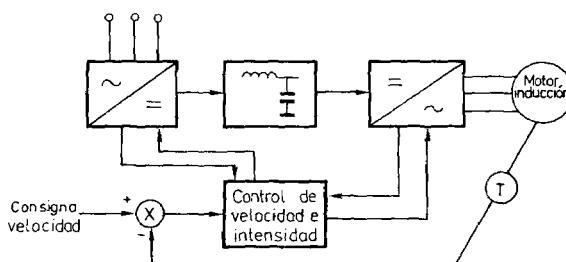


Figura 9.28 Esquema de bloques de un regulador de velocidad de un motor de inducción basado en la variación de frecuencia mediante un inversor.

red. A partir de ahí la tensión se mantiene constante (la máxima que da la red), con lo cual al aumentar la velocidad (es decir, la frecuencia) se reduce el flujo y con él el par de salida. Para invertir el sentido de rotación, se invierte el sentido de disparo de los interruptores (GTO, IGBT) del inversor.

Los motores síncronos tienen la ventaja, respecto a los de inducción, de girar precisamente a la frecuencia de alimentación, es decir, no tienen deslizamiento. Si se emplea un inversor controlado por un oscilador de precisión, el motor síncrono girará a la frecuencia fundamental de salida del inversor. De este modo se puede obtener la velocidad deseada sin necesidad de un lazo de realimentación. Esto es especialmente interesante en instalaciones donde varios motores deban girar precisamente a igual velocidad.

En los motores universales la forma más simple de variar su velocidad es controlando el valor eficaz de la tensión aplicada. Para ello se emplea un triac en serie con el motor y se varía el ángulo de fase de disparo.

9.5.3 Accionamiento de motores de paso a paso

Los devanados de los motores de paso a paso son cargas inductivas, por lo que en su activación hay que tener en cuenta las precauciones indicadas en apartados anteriores. Pero añaden otro aspecto: la necesidad del secuenciamiento en la excitación de las fases.

La figura 9.29 describe de forma simplificada cómo se acondiciona la señal de control (de velocidad) en un motor de paso a paso. La velocidad de giro viene determinada directamente por la frecuencia de los impulsos enviados a las fases (sin necesidad de realimentación), pero deben sufrir previamente un acondicionamiento «lógico» para obtener la secuencia deseada, y un acondicionamiento «de potencia» para obtener la corriente suficiente para lograr la activación. Opcionalmente, ésta puede ser regulada mediante modulación de impulsos en anchura (PWM). La posición del eje viene dada directamente, a partir de una posición de referencia, por el número de impulsos suministrados.

El acondicionamiento lógico depende del modo de activación deseado, y éste determina a su vez las características o modos de funcionamiento. En la figura 9.30 se presentan los tres modos básicos de secuenciamiento de los impulsos. En el accionamiento de paso completo («wave-mode», «mode A», «1-phase-on») hay siempre una sola fase excitada, de modo que a cada impulso de reloj se activa una sola fase y se desactiva otra, y el motor avanza un paso.

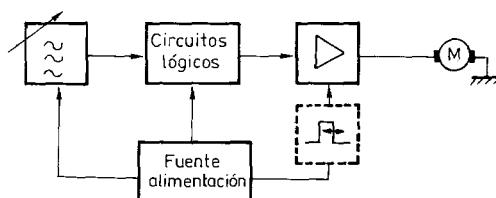


Figura 9.29 Esquema simplificado del control de un motor de paso a paso.

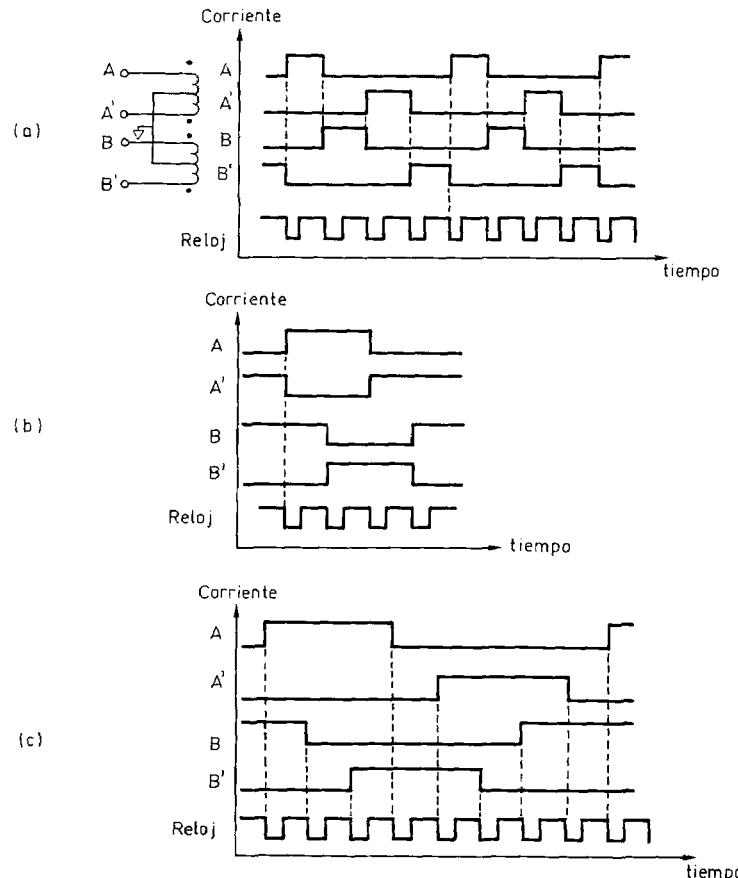


Figura 9.30 Modos básicos de accionamiento de motores de paso a paso. (a) Accionamiento de paso completo. (b) Accionamiento de dos fases. (c) Accionamiento de medio paso.

En el modo de accionamiento de dos fases («normal-mode», «mode B», «2-phase-on») hay siempre dos fases activadas; esto produce un mayor par de retención y un mayor par dinámico, a costa de una mayor disipación de calor porque hay dos fases excitadas. A cada impulso de reloj se ejecuta un solo paso, y el rotor va a parar a una posición intermedia entre las correspondientes a las dos fases excitadas.

En el accionamiento de medio paso («half-step», «mode AB») se combinan las dos secuencias anteriores: se activan alternativamente una y dos fases. El motor avanza a cada impulso la mitad del paso angular. Además de una mayor resolución angular, este último modo produce un amortiguamiento de los transitorios cuando el motor funciona a baja velocidad. Dado que en unos instantes hay una fase excitada y en otras hay dos, el par irá variando, alternativamente, de un paso «fuerte» a uno «débil».

Hay un cuarto modo de accionamiento denominado de minipasos («mini-

step»), que permite obtener un avance de una fracción del paso angular. Si en la activación de dos fases no hay simetría geométrica o los impulsos de corriente no son idénticos, la posición final del rotor no equidistará de las dos fases. En particular, aunque haya simetría geométrica, si por una fase circula más corriente que por la otra el rotor se detendrá más cerca de la fase con mayor corriente. Esto se utiliza en el modo de accionamiento de minipasos para lograr avances incrementales inferiores a un paso: se activan dos fases pero con intensidades distintas. De esta forma se introducen hasta 125 pasos en un motor de $1,8^\circ$ de paso, dando un total de 25.000 pasos/vuelta.

El acondicionamiento de potencia depende de si las fases del motor son unipolares o bipolares y de la forma cómo se suministre la corriente a las fases. En la figura 9.31 se muestra el esquema de un motor con dos devanados bipolares y de otro con cuatro devanados unipolares, así como su secuencia de activación según los distintos modos posibles.

En los motores con devanados bipolares, el flujo en cada fase se invierte a base de cambiar el sentido de circulación de la corriente de la bobina. El activador

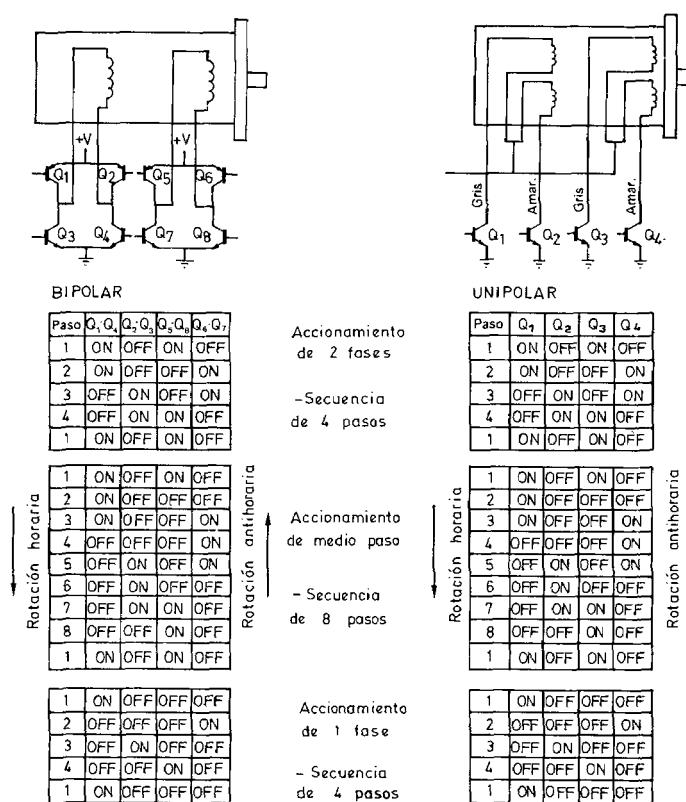


Figura 9.31 Esquemas de devanados unipolares y bipolares de motores de paso a paso, y su secuencia de activación según los distintos modos de funcionamiento posibles. (Documentación AIRPAX/North American Philips Controls.)

debe tener entonces una salida en contrafase (tipo «push-pull»). En los motores con devanados unipolares, también llamados bifilares, hay dos bobinas en cada uno de los dos carretes del estator. El flujo en cada fase se invierte a base de excitar una u otra bobina a partir de una única fuente de alimentación. Un activador con salida en colector abierto es válido. El número de interruptores necesarios se reduce a la mitad, y su temporización no es tan crítica como en los bipolares, donde hay que garantizar que los dos transistores no conduzcan a la vez, pues cortocircuitarían la fuente de alimentación a masa. Sin embargo, la eficiencia de los devanados bipolares es mayor a velocidades medias y bajas.

En el suministro de corriente a la bobina hay que tener en cuenta que ésta presenta una impedancia básicamente inductiva y que interesa tener un perfil de corriente como los de la figura 9.30. Si se alimentan las fases a tensión constante, al aumentar la frecuencia de los impulsos (es decir, la velocidad del motor) se reduce el par ya que la impedancia del devanado es mayor y circulará menos corriente. Una forma de compensar este efecto es añadiendo una resistencia en serie con cada línea común (devanados unipolares), y aumentando la tensión aplicada de forma que circule la corriente nominal. Se logra así que, cuando aumenta la velocidad, la fuente de tensión vea una impedancia más constante. Esta clase de activación se denomina R/L (o L/R , o resistiva), pero a pesar de su sencillez se utiliza poco porque la potencia disipada en la resistencia serie reduce la eficiencia.

Una alternativa para reducir el consumo es utilizar una fuente de tensión con dos niveles: un nivel alto para iniciar y terminar los impulsos, y un nivel bajo para mantener la corriente en su valor nominal. La conmutación de uno a otro valor se puede hacer automáticamente a partir del perfil de evolución de la corriente. Esta clase de activación se denomina «binivel».

Otra alternativa es la activación por troceador. Consiste en aplicar una tensión de 5 a 20 veces mayor que la nominal hasta que se alcanza la intensidad de corriente deseada. Se desconecta entonces la tensión hasta que la intensidad alcanza un umbral bajo predeterminado, en cuyo instante se aplica de nuevo tensión; la forma de onda de la tensión aplicada es la propia de una modulación PWM. Este proceso se repite varias veces durante el tiempo de activación del devanado. Dado que emplea una fuente de alta tensión, este tipo de activación es indicada para aplicaciones con frecuentes arranques y paradas, y para cambios de velocidad.

Las soluciones integradas para controlar los motores de paso a paso adoptan tres formas distintas. Cuando se dispone de entradas ya temporizadas de acuerdo con la secuencia deseada, basta acondicionar la potencia. Los CI adecuados son los activadores de periféricos (tabla 9.2) con entrada compatible con el bus de datos de donde se toman las señales codificadas, y con salida compatible con el tipo de devanado (unipolar, bipolar) del motor. Para potencias más altas se pueden emplear los interruptores de potencia (tabla 9.4). El L298N y el L293E, por ejemplo, son aptos para devanados bipolares, mientras que el DP8310 y el DS3658 son de colector abierto y, por tanto, sólo sirven para devanados bifilares (unipolares).

Cuando la señal de entrada disponible no viene codificada de acuerdo con la secuencia necesaria, hay dos opciones. Por una parte hay CI que integran el acondicionamiento lógico y el acondicionamiento de potencia para cada una de las fases, por ejemplo PB3717A (SGS-Thomson, Texas Instruments), y CI que incluyen

ambos acondicionamientos para pequeños motores; ejemplos: GS-D050, GS-D200, UAB/UAF 4718 (SGS-Thomson), SAA1027 (Philips). Para corrientes totales mayores de unos 2 A, se dispone, por una parte, de los circuitos de acondicionamiento lógico, que ofrecen diversos modos de secuenciamiento y, por otra, de los acondicionadores de potencia. El L297 y L6506 son del primer tipo, y combinados con el L298N o con el L7180 constituyen un controlador para motores bipolares o unipolares, respectivamente.

9.6 EJERCICIOS Y PROBLEMAS

1. Calcular la temperatura que alcanza la unión del transistor de salida del OPA501 ($\theta_{CS} = 0,1^\circ\text{C/W}$, $\theta_{JC} = 2,2^\circ\text{C/W}$) cuando lleva montado un disipador de $\theta_{SA} = 0,4^\circ\text{C/W}$, está alimentado $\pm 28\text{ V}$ y entrega una corriente de 5 A a una carga de 2Ω , si la temperatura ambiente es de 30°C .
2. Para un determinado AO se especifica una resistencia térmica de 100°C/W entre la unión de salida y el ambiente. Si cuando se alimenta a $\pm 15\text{ V}$ consume $\pm 2\text{ mA}$, ¿cuál es la temperatura de la unión del transistor de salida cuando entrega 10 mA a una carga de $1\text{ k}\Omega$?
3. Se dispone de una lámpara de 12 V que presenta 18Ω de resistencia cuando la caída de tensión es de 1 V , y su brillo es escaso. Para limitar la corriente de encendido se piensa emplear una resistencia de entretenimiento según el circuito de la figura 9.20b. ¿Cuánto debe valer dicha resistencia y cuánta potencia disipa?
4. Se desea activar un LED verde de GaP ($V_D = 3\text{ V}$, $I_D = 10\text{ mA}$) situado a 20 m de distancia y conectado mediante hilo métrico número 6 (diámetro $0,6\text{ mm}$, resistencia $50\Omega/\text{km}$). Si el activador es el SN75372 (salida totem-pole, $V_{OL} = 0,15\text{ V}$, $V_{OH} = V_a - 1,8\text{ V}$, y la alimentación es $V_a = 20\text{ V}$), ¿cuánto debe valer la resistencia limitadora en serie con el LED según que éste se coloque entre la salida y masa o entre la alimentación y la salida?
5. Calcular la potencia que disipa el activador de un motor de continua de 12 V y resistencia de armadura $6,15\Omega$, cuando mientras consuma $0,5\text{ A}$ se cambia bruscamente su sentido de giro. El activador se alimenta a $\pm 15\text{ V}$ y tiene limitada su corriente de salida a $\pm 2\text{ A}$. Si el activador no tuviera limitada la corriente, ¿cuál sería entonces la potencia disipada?

REFERENCIAS

- [1] D.E. Pippenger y E.J. Tobaben (eds.). *Linear and interface circuit applications*, 2^a edición, Section 8: Display Drivers. Nueva York: McGraw-Hill (Texas Instruments Electronics Series), 1988.
- [2] Juan A. Gualda, Salvador Martínez y Pedro M. Martínez. *Electrónica industrial: técnicas de potencia*, 2^a ed. Barcelona: Marcombo, 1992.
- [3] Ned Mohan, Tore M. Undeland y William P. Robbins. *Power electronics: converters, application and design*. Nueva York: John Wiley & Sons, 1989.
- [4] D.E. Pippenger y E.J. Tobaben (eds.). *Linear and interface circuit applications*, 2.^a edición, Section 10: Peripheral Drivers. Nueva York: McGraw-Hill (Texas Instruments Electronics Series), 1988.
- [5] Jim Williams. «Power gain stages for monolithic amplifiers». Application Note 18. Linear Technology, 1986.
- [6] «Burr-Brown Integrated Circuits Data Book», volumen 33. Características del OPA101 y OPA102. Tucson (AZ): Burr-Brown Corp., 1989.
- [7] «Burr-Brown Integrated Circuits Data Book», volume 33. Características del OPA501. Tucson (AZ): Burr-Brown Corp., 1989.
- [8] Salvador Martínez. «Técnicas de excitación de los transistores MOSFET de potencia». Mundo Electrónico, núm. 117, abril 1982, págs. 125-138.

390 *Acondicionamiento de señales de salida*

- [9] José M^a Ferrero, F.J. Saiz y F. Ibáñez. «Disparo de SCR (I) y (II)». Mundo Electrónico, núm. 183, abril 1988, págs. 119-123 y núm. 184, mayo 1988, págs. 91-99.
- [10] Miguel A. Elizo Serrano y Pablo González de Santos. «Controladores de motores integrados HCTL-1000 y LM628/629, descripción y comparación». Mundo Electrónico, núm. 218, junio 1991, págs. 72-79.
- [11] Bimal K. Bose. «Introduction to power electronics», en B.K. Bose (ed.), *Modern power electronics: evolution, technology and applications*. Nueva York: *IEEE* Press, 1992.

Apéndice 1

Soluciones de algunos de los ejercicios y problemas planteados

CAPÍTULO 1

6. El margen de temperatura a medir es de $120\text{ }^{\circ}\text{C} - (-10\text{ }^{\circ}\text{C}) = 130\text{ }^{\circ}\text{C}$. A la salida del sensor el margen de tensión será

$$(1\text{ mV/K}) \times 130\text{ }^{\circ}\text{C} = 130\text{ mV}$$

(Tener en cuenta que, aunque las escalas de temperatura en kelvin y en grados Celsius son distintas, los incrementos en cada escala son iguales, $1\text{ K} = 1\text{ }^{\circ}\text{C}$)

La resolución del CAD, en tensión, será $10\text{ V}/2^n$. Si no ponemos amplificador, para tener $0,5\text{ }^{\circ}\text{C}$ de resolución hace falta una resolución de $(1\text{ mV/K}) \times 0,5\text{ }^{\circ}\text{C} = 0,5\text{ mV}$. Por lo tanto,

$$\frac{10\text{ V}}{2^n} = 0,5\text{ mV}$$

$$2^n = 20.000 \quad n = 14,3$$

Tomaríamos $n = 14$, que es un valor disponible comercialmente, y la resolución obtenida sería de $0,6\text{ }^{\circ}\text{C}$.

Con un amplificador de ganancia 50, el margen de tensiones a la entrada del CAD será de $50 \times 130\text{ mV} = 6,5\text{ V}$. Como el margen disponible es de 10 V, la ganancia de 50 es aceptable. Para tener una resolución de $0,5\text{ }^{\circ}\text{C}$ hace falta ahora una resolución de

$$\frac{6,5\text{ V}}{130\text{ }^{\circ}\text{C}} 0,5\text{ }^{\circ}\text{C} = 25\text{ mV}$$

Por lo tanto,

$$\frac{10\text{ V}}{2^n} = 25\text{ mV}$$

$$2^n = 400 \quad n = 8,6$$

Tomaríamos $n = 8$ o $n = 10$, que son valores fáciles de encontrar comercialmente. Con $n = 8$, la resolución obtenida sería un poco peor que la deseada,

$$\frac{10 \text{ V}/2^8}{6,5 \text{ V}/130 \text{ }^\circ\text{C}} = 0,78 \text{ }^\circ\text{C}$$

Con $n = 10$ la resolución sería un poco mejor que la deseada,

$$\frac{10 \text{ V}/2^{10}}{6,5 \text{ V}/130 \text{ }^\circ\text{C}} = 0,2 \text{ }^\circ\text{C}$$

7. Para una señal senoidal $x(t) = A \operatorname{sen} 2\pi ft$ el valor máximo es A y se obtiene cuando $2\pi ft = \pi/2 + n2\pi$ (n entero).

Si el margen de entrada del convertidor es M , resulta $\text{LSB} = M/2^{12}$. Si las señales se amplifican hasta tener $2A = M$, la frecuencia máxima vendrá determinada por

$$A - A \operatorname{sen}(\pi/2 + 2\pi ft_c) \leq 2A/2^{12}$$

Con $t_c = 12 \mu\text{s}$, resulta $f \leq 414 \text{ Hz}$.

8. Si la señal senoidal se ha amplificado previamente de tal modo que su amplitud (de pico a pico), $2A$, coincide con el margen del CAD, M , la máxima frecuencia admisible viene dada por la ecuación 1.3, empleando como t_c el tiempo que corresponda,

$$f \leq 1/2^n \pi t_c$$

En este caso, $n = 12$. Si no se compensa el tiempo de apertura, $t_c = 20 \text{ ns}$ y

$$f \leq 1/2^{12} \pi 20 \times 10^{-9} = 3,9 \text{ kHz}$$

Si se compensa el tiempo de apertura, $t_c = 0,1 \text{ ns}$ y

$$f \leq 1/2^{12} \pi 0,1 \times 10^{-9} = 777 \text{ kHz}$$

CAPÍTULO 2

1. La expresión de la dependencia de la resistencia con la temperatura deberá cumplir

$$R_0 [1 + \alpha T] = R_0 [1 + \alpha 50] [1 + \alpha' (T - 50)]$$

De aquí se obtiene

$$\alpha' = \frac{\alpha}{1 + \alpha 50} = \frac{0,00385 \Omega/\Omega/K}{1 + 0,00385 \times 50} = 0,00323 \Omega/\Omega/K$$

4. El instante t en el que se puede medir debe cumplir

$$1 - 0,005 \geq 1 - \exp(-t/\tau)$$

$$t \geq 5,3 \tau = 106 \text{ s}$$

5. El consumo de la carga es

$$I_0 = 48 \text{ V}/50 \Omega = 960 \text{ mA}$$

Esta corriente es mayor que la de arco para contactos de plata. Por lo tanto, conviene poner un condensador en paralelo con los contactos, para que limite la pendiente de subida de la tensión al abrir el interruptor. Para ello, este condensador deberá cumplir la condición (2.8b),

$$C > I_0 \times 10^{-6} = 960 \text{ nF}$$

Podemos tomar $C = 1 \mu\text{F}$.

Al abrir el interruptor, este condensador quedará cargado a 48 V. Para que al cerrar, la descarga de este condensador no provoque una corriente excesiva a través del interruptor, se puede añadir una resistencia R en serie con C , que cumpla

$$R > V_0/I_a = 48 \text{ V}/0,4 \text{ A} = 120 \Omega$$

Para limitar con creces la corriente al cerrar, podemos tomar $R = 1.200 \Omega$. La caída de tensión en esta resistencia al abrir será, inicialmente

$$I_0 \times R = 0,96 \times 1.200 = 115,2 \text{ V}$$

Si se quiere limitar este valor (aunque es inferior a los 300 V necesarios para tener una descarga gaseosa), se puede poner un diodo en paralelo con R , con el ánodo en el lado del terminal positivo de la fuente de alimentación.

6. Al invertir la polaridad de la alimentación, el sentido de giro no cambia porque se invierten a la vez el sentido de las corrientes de armadura y de campo.

10.a) Par teórico

$$T_i = E_a I_a / \omega = (V_a - I_a R_a) I_a / \omega = (220 - 75 \times 0,2) 75 / (1.200 \times 2 \times \pi/60) = 122 \text{ Nm}$$

b) Pérdidas

$$\begin{aligned} P_{\text{perd}} &= P_{\text{tot}} + P_{\text{elec}} + P_{\text{campo}} = (E_a I_a - P_n) + I_a^2 R_a + V_a I_c = \\ &= 205 \times 75 - 20 \times 745,7 + 75^2 \times 0,2 + 220 \times 1,5 = \\ &= 461 + 1.125 + 330 = 1.916 \text{ W} \end{aligned}$$

c) Rendimiento

$$\eta = 1 - P_{\text{perd}} / P_{\text{ext}} = 1 - P_{\text{perd}} / (E_a I_a + I_a^2 R_a + V_a I_c) = 14.914 / 16.830 = 88,6 \%$$

d) Par real

$$T = P_n / \omega = 20 \times 745,7 / 40\pi = 119 \text{ Nm}$$

11.a) Tensión en circuito abierto en el motor de carga sin excitación: Nula

b) Tensión en circuito abierto en el motor de carga con excitación.

El motor activo debe vencer el rozamiento del motor que actúa como carga y el suyo propio. Por lo tanto, la carga a «mover» son las pérdidas, es decir, la potencia tomada (salvo la de excitación) se invierte en pérdidas:

$$E_g I_a = 2 P_{\text{rot}} \quad \text{y de aquí:} \quad I_a = 2 P_{\text{rot}} / E_g$$

$$E_g = V_a - I_a R_a \quad \text{y de aquí:} \quad E_g = V_a - 2 P_{\text{rot}} R_a / E_g$$

394 Apéndice I

Resolviendo esta ecuación se obtiene $E_g = 219$ V.

- c) Al cortocircuitar el devanado circulará por él una corriente tal que ambos motores giren a la misma velocidad, es decir, se genere en ellos la misma fuerza contraelectromotriz, y como el par depende de la corriente y el par entregado debe ser igual al recibido (se desprecian las pérdidas por rotación), la corriente debe ser la misma en ambos devanados de armadura

$$E_g = K_E \omega = I_a R_a \quad \text{en la carga}$$

$$E_g = V_d - I_a R_a \quad \text{en el motor}$$

Por lo tanto, $E_g = V_d/2$ y la velocidad de giro será casi la mitad de la que había en vacío

$$\omega = \frac{E_g}{k_E} = \frac{110}{205/1.200} \text{ r/min} = 644 \text{ r/min}$$

- d) La corriente será igual en cada armadura,

$$I_a = V_d/2 R_a = 220 \text{ V}/0,4 \Omega = 550 \text{ A}$$

Esta corriente tan elevada difícilmente podría mantenerse durante mucho tiempo sin producir daños por la elevada temperatura alcanzada.

CAPÍTULO 3

2. La ganancia ideal es 1, pero si la ganancia del AO en lazo abierto es A_d y su rechazo del modo común es C , si se considera que la tensión de modo común es la semisuma de las tensiones en la entrada inversora y no inversora, la ganancia real será

$$G = \frac{1 + 1/2C}{1 + 1/A_d - 1/2C}$$

[Obsérvese que si $A_d = C$, entonces $G = 1$; es decir, no habría error. En algunos modelos de AO se considera que la tensión de modo común es la aplicada al terminal no inversor y entonces se obtiene $G = (1 + 1/2C)/(1 + 1/A_d)$, y no se produce dicho caso.]

Dado que la ganancia es un número complejo, el empleo directo del error relativo o del error absoluto para describir el comportamiento real del amplificador no es práctico por cuanto puede que ni el módulo ni la fase de la ganancia coincidan con lo previsto.

En continua, para el TL071C $G = 1,000045$, lo que significa un error relativo de 45×10^{-6} ; para el OP-27EP, $G = 1$, y el error es nulo pues se da la circunstancia $C = A_d$.

A 10 kHz, para el TL071C $G = 1,00000033 \angle 0,01^\circ$, lo que significa un error relativo de $0,3 \times 10^{-6}$ en la amplitud y $0,01^\circ$ en la fase. Para el OP-27EP, $G = 1,0000086 \angle -0,06^\circ$, lo que significa un error de $8,6 \times 10^{-6}$ en la amplitud y $0,06^\circ$ en la fase.

- 4.a) Diseño de los elementos del puente.

Para tener el puente equilibrado cuando la humedad fuera cero, debe cumplirse $R_1 Z_g = R_2 Z_{x0}$, donde $Z_{x0} = R_x || C_{x0}$. C_{x0} se puede deducir del valor de C_x para $HR = 43\%$ (122 pF) y de la sensibilidad,

$$C_x = C_{x0}(1 + \alpha \times HR) = C_{x0} + \alpha C_{x0} \times HR$$

Para $HR = 43\%$, $122 \text{ pF} = C_{x0} + 0,4 \text{ pF} \times 43$. Por lo tanto, $C_{x0} = 105 \text{ pF}$ y $\alpha = 0,0038/\% \text{ HR}$. La resistencia del sensor es entonces,

$$R_{x0} = \frac{1}{\omega C_{x0}} \frac{1}{\tan \delta} = 433.075 \Omega$$

y la impedancia del sensor, $Z_{x0} = 15.594 \Omega$. Salvo para el ajuste, la resistencia paralelo del sensor se podrá ignorar.

Para tener la máxima sensibilidad, en «reposo» las dos ramas del puente deben tener relación de impedancias 1. (Este resultado es conocido en el caso de sensores resitivos; aquí el sensor es capacativo y con variación de capacidad lineal, es decir, con variación de impedancia que depende inversamente de la magnitud a medir. Pero como las variaciones son pequeñas, poca diferencia habrá entre $1 \pm x$ y $1/(1 \pm x)$. [Si se prefiere, se puede demostrar analíticamente, y da la condición $k^2(1 \pm x) = 1$.] Por lo tanto,

$$R_1/R_2 = Z_a/Z_{x0}, \quad C_{x0}/C_a = 1$$

Si por comodidad se toman las cuatro impedancias iguales,

$$R_1 = R_2 = 15.148 \Omega; \text{ se tomarían } 15.8 \text{ k}\Omega \text{ (normalizado)}$$

$$C_a = 105 \text{ pF} \pm 20\%; \text{ se tomarían } 80 \text{ pF} \text{ y un ajustable de } 50 \text{ pF}$$

$$R_a = 433.075 \Omega; \text{ se tomarían } 430 \text{ k}\Omega \text{ y un ajustable de } 10 \text{ k}\Omega$$

b) Ganancia del amplificador. La salida del puente es,

$$v_s = v_o \left[\frac{Z_x}{Z_x + Z_a} - \frac{1}{2} \right]$$

Si se supone $R_x = R_a$, es decir, que la resistencia del sensor no cambia (o que aunque cambie influye poco en el valor de la impedancia del sensor), se tiene

$$\begin{aligned} \frac{Z_x}{Z_x + Z_a} &= \frac{1}{\frac{1 + sR_xC_x}{1 + sR_aC_a} + 1}, \quad \frac{1}{1 + C_x/C_a} = \frac{1}{2 + \alpha HR} \\ v_s &= v_o \frac{-\alpha HR}{2(2 + \alpha HR)} \approx -v_o \frac{\alpha HR}{4} \end{aligned}$$

Para tener sensibilidad máxima hay que alimentar el puente a la tensión máxima, que aquí viene limitada por los 15 V que acepta el sensor. Si se aplican 30 V (pico a pico), en el equilibrio caerán 15 V en el sensor, y al aumentar la humedad aumentará la capacidad, bajará su impedancia, y la caída de tensión en ella. La salida máxima se obtendría para $HR = 100\%$, y sería

$$v_{smáx} = (15 \operatorname{sen} \omega t) 3,8 \times 10^{-3} \times 100/4 = 1,425 \operatorname{sen} \omega t \text{ V}$$

Para tener 10 V (y, por tanto, aproximadamente 9 V para $HR = 90\%$),

$$G = 10/1,425 = 7,0$$

c) Error en ganancia debido al ancho de banda finito del AO.

Si la función de transferencia del AO en lazo abierto es $H(\omega)$, es inmediato obtener que la relación salida-entrada será

$$\frac{v_2}{v_1} = \frac{GH(\omega)}{G + H(\omega)}$$

El error relativo en la ganancia será

$$\varepsilon = \frac{GH(\omega)/[G + H(\omega)] - G}{G} = -\frac{G}{G + H(\omega)}$$

Para tener $\varepsilon < 1\%$, deberá cumplirse

$$\frac{7}{7 + H(\omega)} < 0,01$$

Dado que deberá ser $H(\omega) \gg 7$, se puede aproximar

$$|H(\omega)| > \frac{7}{0,01} = 700$$

Una ganancia tan grande a 100 kHz en lazo abierto, no es habitual. Se podría reducir esta exigencia a base de repartir la ganancia entre dos etapas en cascada, en vez de concentrarla en un solo AO, pero la segunda etapa amplificaría los errores de la primera. Dado que la humedad varía lentamente, el amplificador trabajará a 100 kHz con un ancho de banda pequeño. Por lo tanto, una alternativa es ajustar la ganancia a 100 kHz (es decir, hacerla un poco mayor que 7) para compensar la limitación de ganancia del AO a dicha frecuencia.

6. El orden necesario es $n > 2,54$. Tomando $n = 3$ y $f_c = 2,505$ kHz, resulta A (16 kHz) = 48,3 dB.

8.a) Error a la salida del AA si se emplea el AA seguido del AO.
En lugar de obtener 50 mV a la salida del AA, tendríamos

$$v_{AA} = 50 \text{ mV} + v_{oAA} + \varepsilon_G + \varepsilon_{NLG} + \Delta V_{cc} \times PSRR + 500 \text{ V/IMRR}$$

El error absoluto sería

$$\begin{aligned} e &= 70 \text{ mV} + 0,25 \times 20 \text{ V}/100 + 0,003 \times 20 \text{ V}/100 + \\ &+ (5 \times 15 \text{ V} \times 2/100) \times 4 \text{ mV/V} + 500 \text{ V}/10^7 = \\ &= 70 \text{ mV} + 50 \text{ mV} + 0,6 \text{ mV} + 6 \text{ mV} + 0,05 \text{ mV} = 126,65 \text{ mV} \end{aligned}$$

Esto supondría un error porcentual respecto al fondo de escala de

$$e = 126,65 \text{ mV}/50 \text{ mV} = 253 \%$$

Obsérvese que el error debido a la tensión de offset no puede suponerse con signo conocido.

Para calcular el efecto del PSRR se ha tenido en cuenta que hay dos líneas de alimentación.

b) Error debido al AO cuando precede al AA.

La ganancia necesaria para obtener 10 V a fondo de escala es de $10 \text{ V}/50 \text{ mV} = 200$. El AO dará una ganancia ligeramente distinta porque su ganancia en lazo abierto es finita, y añadirá errores de cero. Para tener ganancia 200 podemos tomar $R_1 = 1\text{k}\Omega$ y $R_2 = 200 \text{ k}\Omega$.

Llamando $\beta = 1 + R_2/R_1$, si la ganancia en lazo abierto del AO es A , la ganancia real se encuentra que es

$$G = -\frac{\beta - 1}{1 + \beta/A} = -\frac{R_2/R_1}{1 + (1 + R_2/R_1)/A}$$

que resulta ser ligeramente inferior a la prevista, $-R_2/R_1$. Por lo tanto, para una entrada determinada, el valor de la salida será inferior al previsto. En el caso de una entrada igual al fondo de escala, por ejemplo, la salida no será $50 \text{ mV} \times 200 = 10 \text{ V}$ sino

$$50 \frac{200}{1 + 201/10^6} = \frac{104}{199,9598} = 9,998 \text{ V}$$

lo que equivale a un error absoluto a la entrada de

$$50 \text{ mV} - \frac{9,998 \text{ V}}{200} = 0,01 \text{ mV}$$

es decir, de un 0,02 % del fondo de escala (50 mV). Si se desea el error de ganancia en sí, será

$$\epsilon_G = \frac{G_i - G}{G_i} = 1 - \frac{1}{1 + 201/10^6} = 0,02 \%$$

El error de cero a la salida será debido al offset, a las corrientes de polarización y a las fluctuaciones de la alimentación. Su valor será

$$e_{(0)} = v_{os}(G + 1) + I_b R_2 + \Delta V_{cc} \times PSRR \times G$$

El error referido a la entrada será

$$\begin{aligned} e_{(0)i} &= e_{(0)s}/G = v_{os}(1 + 1/G) + I_b R_1 + \Delta V_{cc} \times PSRR = \\ &= 0,025 \text{ mV} + 40 \times 10^{-9} \times 1.000 + 2 \times 0,05 \times 15 \text{ V} \times 20 \mu\text{V/V} = \\ &= 0,025 \text{ mV} + 0,04 \text{ mV} + 0,03 \text{ mV} = 0,095 \text{ mV} \end{aligned}$$

Expresado como porcentaje del fondo de escala de entrada el error será

$$e_{(0)i} = 0,095 \text{ mV}/50 \text{ mV} = 0,19 \%$$

Para una entrada igual al fondo de escala, el error porcentual total debido al AO será 0,02 % + 0,19 % = 0,21 %.

c) Error total a la salida del AA cuando se le precede del AO.

El AA contribuye con el mismo error absoluto calculado antes (126,65 mV), pero ahora se suma a una señal cuyo fondo de escala es de unos 10 V, con lo cual su importancia relativa decrece mucho. El error referido a la entrada será

$$126,65 \text{ mV}/200 = 0,63 \text{ mV}$$

que respecto al fondo de escala de entrada supone sólo $0,63 \text{ mV}/50 \text{ mV} = 1,26 \%$. El error porcentual total (AO y AA) referido al fondo de escala será

$$e = 1,26 \% + 0,21 \% = 1,47 \%$$

d) Si se dispone un ajuste para los errores de cero, se podrán compensar los errores debidos a la tensión de offset y a la corriente de polarización del AO, y los debidos a la tensión de offset del AA. El error debido al AO, referido a su entrada, será el debido a la limitación de ganancia y a las fluctuaciones de la alimentación. Para una entrada igual al fondo de escala será,

$$e_{(0)AO} = 0,01 \text{ mV} + 0,03 \text{ mV} = 0,04 \text{ mV}$$

398 Apéndice I

En forma porcentual,

$$e_{(0)\text{AO}} = 0,04 \text{ mV}/50 \text{ mV} = 0,08 \%$$

El error debido al AA será el debido al error inicial y a la no linealidad de su ganancia y a las fluctuaciones de su alimentación. Su contribución total referida a su entrada será,

$$e_{(0)\text{AA}} = 50 \text{ mV} + 0,6 \text{ mV} + 6 \text{ mV} = 56,6 \text{ mV}$$

La contribución equivalente a la entrada del sistema será $56,6 \text{ mV}/200 = 0,28 \text{ mV}$. En forma porcentual respecto al fondo de escala, $0,28 \text{ mV}/50 \text{ mV} = 0,5665 \%$. El error total a la entrada será

$$e_{(0)} = 0,08 \% + 0,5665 \% = 0,6465 \%$$

e) Si además del ajuste de cero se hace un ajuste de ganancia, se podrán compensar el error de ganancia del AO (supuesto que trabajamos a frecuencia constante) y el error inicial de ganancia del AA, pero no su falta de linealidad. El error final será

$$e_{(0,G)} = 0,03 \text{ mV} + (0,6 \text{ mV} + 6 \text{ mV})/200 = 0,063 \text{ mV}$$

En forma de porcentaje respecto al fondo de escala,

$$e_{(0,G)} = 0,063 \text{ mV}/50 \text{ mV} = 0,13 \%$$

9.a) Cálculo del error de cero y del error de ganancia máximos referidos a la entrada del AI.

Para expresar el error de la segunda etapa (AA) como error referido a la entrada del AI, hay que dividir por la ganancia de éste.

La tensión a la entrada del AI será:

$$v_e = 100 \text{ A} 2 \sqrt{2} \times 0,005 \Omega = 1,414 \text{ V}$$

El margen de entrada al AA es 20 V, por lo que la ganancia máxima aceptable es $20/1,414 = 14$. El valor de ganancia más próximo de entre los fijos que son menores es $G = 10$. Por lo tanto, los errores del AA hay que dividirlos por 10 para referirlos a la entrada del AI.

Errores de ganancia

AI: error de ganancia $\pm 0,1\%$ (se sobreentiende «de la entrada»)
error de no linealidad $\pm 0,01\% \times 20 \text{ V} = 2 \text{ mV}$

(Dado que no especifica qué margen es el fondo de escala, se podría tomar también 24 V en vez de 20 V —que son el valor típico y mínimo de margen lineal—.)

AA: error de ganancia $\pm 0,1\% \times 20 \text{ V} = \pm 20 \text{ mV}$
error de no linealidad $\pm 0,01\% \times 20 \text{ V} = \pm 2 \text{ mV}$

Para referir estos errores a la entrada del AI, hay que dividirlos por 10, con lo cual quedan $\pm 2 \text{ mV}$ y $\pm 0,2 \text{ mV}$, respectivamente.

Para situarse en el peor caso, se sumarían todos los errores directamente:

$$\text{error total de ganancia} = \pm 0,1\% \text{ (de la entrada)} \pm 4,2 \text{ mV}$$

Este resultado hay que interpretarlo como un desconocimiento del valor exacto de la ganancia, más una contribución en forma de tensión sumada a la salida.

Errores de cero

AI: offset = $\pm (500 + 5.000/10) \mu\text{V} = \pm 1 \text{ mV}$

deriva con $V_{s1} = \pm (30 + 300/10)(\mu\text{V}/\text{V})(2 \times 0,01 \times 15 \text{ V}) = \pm 18 \mu\text{V}$

error por $I_{offset} = \pm 50 \text{ pA} \times 200 \text{ k}\Omega = \pm 10 \mu\text{V}$

error por CMRR = $(0,7 \text{ V}/2)/87 \text{ dB} = 16 \mu\text{V}$

Se consideran acumuladas las fluctuaciones en cada línea de alimentación. Se desprecia la contribución debida a la corriente de polarización. Para el CMRR se usa el valor de continua, suponiendo que a la frecuencia de red poco ha cambiado.

AA: offset = $\pm 25 \text{ mV}$

deriva con $V_{s1} = \pm 2 (\text{mV}/\text{V}) (2 \times 0,01 \times 15 \text{ V}) = \pm 0,6 \text{ mV}$

deriva con $V_{s2} = \pm 2 (\text{mV}/\text{V}) (2 \times 0,01 \times 15 \text{ V}) = \pm 0,6 \text{ mV}$

error por IMRR = $120 \times 2 \sqrt{2} \text{ V}/115 \text{ dB} = 0,602 \text{ mV}$

Para referir estos errores a la entrada del AI, hay que dividirlos por 10, con lo cual queda finalmente

$$\text{error de cero} = \pm (1,044 + 2,5 + 0,18) \text{ mV} = \pm 3,724 \text{ mV}$$

b) Error residual no ajustable si se hace un ajuste de cero y uno de ganancia.

Con un ajuste de cero y un ajuste de ganancia en continua, se eliminan todos los errores salvo los de no linealidad en la ganancia, PSRR, CMRR e IMRR. Queda así:

Errores de ganancia

AI: error de no linealidad = $\pm 0,01 \% \times 20 \text{ V} = \pm 2 \text{ mV}$

AA: error de no linealidad = $\pm 0,01 \% \times 20 \text{ V} = \pm 2 \text{ mV}$

Para referir este error a la entrada del AI, hay que dividirlo por 10, con lo cual quedan $\pm 0,2 \text{ mV}$.

Para situarse en el peor caso, se sumarían todos los errores directamente:

$$\text{error residual total de ganancia} = \pm 2,2 \text{ mV}$$

Errores de cero

AI: deriva con $V_{s1} = \pm (30 + 300/10) (\mu\text{V}/\text{V}) (2 \times 0,01 \times 15 \text{ V}) = \pm 18 \mu\text{V}$

error por CMRR = $(0,7 \text{ V}/2)/87 \text{ dB} = 16 \mu\text{V}$

AA: deriva con $V_{s1} = \pm 2 (\text{mV}/\text{V}) (2 \times 0,01 \times 15 \text{ V}) = \pm 0,6 \text{ mV}$

deriva con $V_{s2} = \pm 2 (\text{mV}/\text{V}) (2 \times 0,01 \times 15 \text{ V}) = \pm 0,6 \text{ mV}$

error por IMRR = $120 \times 2 \times \sqrt{2} \text{ V}/115 \text{ dB} = 0,602 \text{ mV}$

Para referir estos errores a la entrada del AI, hay que dividirlos por 10, con lo cual queda finalmente

$$\text{error residual de cero} = \pm (18 + 16 + 60 + 60 + 60) \mu\text{V} = \pm 214 \mu\text{V}$$

10. Si consideramos sólo la limitación impuesta por el ancho de banda finito de los AO de entrada, la función de transferencia de dicha etapa (entrada diferencial a salida diferencial) es

$$H_1(s) = \frac{A_d}{1 + A_d\beta_d}$$

donde

$$A_d = \frac{A_0\omega_{ba}}{s + \omega_{ba}} = \frac{\omega_{co}}{s + \omega_{ba}}$$

$$\beta_d = \frac{1 + R_1Cs}{1 + (2R_2 + R_1)Cs} = \frac{\omega_1(s + \omega_2)}{\omega_2(s + \omega_1)}$$

$A_0\omega_{ba} = \omega_{co}$ es el producto ganancia-ancho de banda de los AO. ω_1 y ω_2 están definidas de forma implícita en la última ecuación, $\omega_1 = 1/(R_1 + 2R_2)C$, $\omega_2 = 1/R_1C$. La ganancia diferencial de la etapa es

$$G = \frac{R_1 + 2R_2}{R_1} = \frac{\omega_2}{\omega_1}$$

Sustituyendo esta expresión en la función de transferencia, se obtiene

$$H_1(s) = \frac{\omega_{co}(s + \omega_1)}{s^2 + s\omega_{co}/G + \omega_1\omega_{co}} = \frac{\omega_{co}(s + \omega_1)}{(s + \omega_2)(s + \omega_{co}/G)}$$

donde la aproximación es aceptable siempre y cuando $\omega_2 \ll \omega_{co}/G$. A $\omega = \omega_n = (\omega_1\omega_{co})^{1/2}$, el desfase será

$$\phi_n = \phi(\omega_n) = \left(\arctan \frac{\omega_n}{\omega_1} \right) - 90^\circ$$

Por lo tanto, si $\omega_1 \ll \omega_n$, el desfase a ω_n será cero. Para tener $\omega_1 \ll \omega_n$, hace falta $\omega_{co} \gg \omega_1$. Además, cuando se cumple esta condición, $H_1(s)$ está muy sobreamortiguada y, por lo tanto, el retardo de grupo ($d\phi/d\omega$) es muy pequeño alrededor de ω_n . A esta frecuencia, la amplitud de la respuesta será

$$|H_1(\omega_n)| = G \left(\frac{\omega_n^2 + \omega_1^2}{\omega_n^2} \right)^{1/2}$$

Esto significa que si $\omega_1 \ll \omega_n$, entonces $|H_1(\omega_n)| \approx G$.

CAPÍTULO 4

1. La señal muestreadora no es ahora un tren de impulsos

$$m(t) = \sum_{n=-\infty}^{n=\infty} \delta(t - nT)$$

sino que viene descrita por

$$h(t) = 1 \text{ para } 0 < t < \tau$$

$$h(t) = 0 \text{ para } t > \tau \text{ y } t < 0$$

Su transformada de Fourier es

$$\begin{aligned}
H(f) &= \int_{-\infty}^{\infty} h(t) e^{-j2\pi ft} dt = |e^{-j2\pi ft}| = \\
&= \frac{1}{j2\pi f} [1 - \cos 2\pi f\tau - \sin 2\pi f\tau] = \frac{\sin 2\pi f\tau}{2\pi f} e^{-j\pi f\tau}
\end{aligned}$$

De aquí se obtiene el módulo y la fase,

$$|H(f)| = \left| \tau \frac{\sin 2\pi f\tau}{2\pi f\tau} \right|$$

$$\arg \{H(f)\} = -\pi f\tau$$

Por lo tanto, el espectro de la señal que se muestrea ve su amplitud modificada y sufre además un retraso lineal.

2. La señal muestreadora viene descrita por

$$\begin{aligned}
h(t) &= 1 \text{ para } |t| < \tau/2 \\
h(t) &= 0 \text{ para } |t| > \tau/2
\end{aligned}$$

Su transformada de Fourier es

$$\begin{aligned}
H(f) &= \int_{-\infty}^{\infty} h(t) e^{-j2\pi ft} dt = |e^{-j2\pi ft}| = \\
&= \frac{1}{j2\pi f} [e^{j\pi f\tau} - e^{-j\pi f\tau}] = \tau \frac{\sin 2\pi f\tau}{2\pi f\tau}
\end{aligned}$$

De aquí se obtiene que el módulo es

$$|H(f)| = \left| \frac{\sin 2\pi f\tau}{2\pi f\tau} \right|$$

mientras que la fase es nula. Así pues, la amplitud del espectro de la señal que se muestrea sufre la misma modificación que cuando los impulsos de muestreo empiezan en $t = 0$, pero ahora no hay fase.

3. Valor medio del error de cuantificación, $\bar{e} = -q/2$. Variancia del error, $\text{var}[e] = q^2/12$; valor eficaz $= q/\sqrt{3}$.

4. Para una señal senoidal de amplitud de pico A y frecuencia f , la máxima velocidad de cambio es $2\pi fA$ V/s. Para un CAD con margen de entrada M y n bits, el error de cuantificación máximo es la mitad del intervalo de cuantificación. Si se acondiciona la senoide de forma que su excursión de pico a pico se corresponda con M , $M = 2A$. Queremos, pues,

$$2\pi fA t_c \leq q/2 = \frac{2A}{2 \times 2^n}$$

$$f \leq \frac{1}{\pi t_c 2^{n+1}} = \frac{1}{\pi 12 \times 10^{-6} \times 2^{12+1}} = 3,2 \text{ Hz}$$

Si anteponemos el S&H, el tiempo durante el que el cambio de la entrada nos lleva a una indeterminación es 200 ns = t_c . Así pues,

$$f \leq \frac{1}{\pi 200 \times 10^{-9} \times 2^{12+1}} = 194 \text{ Hz}$$

5. Para el código binario con complemento a dos,

$$\begin{aligned} v_{\min} &= -10 \text{ V} \\ v_{\max} &= 10 \text{ V}(1 - 1/2^{15}) = 9,999695 \text{ V} \end{aligned}$$

Para el código binario con complemento a uno,

$$\begin{aligned} v_{\min} &= -10 \text{ V} = (1 - 1/2^{15}) = -9,999695 \text{ V} \\ v_{\max} &= 10 \text{ V}(1 - 1/2^{15}) = 9,999695 \text{ V} \end{aligned}$$

Para el código binario decalado, las tensiones extremas son las mismas que para el código binario con complemento a dos.

CAPÍTULO 5

2. La tensión de salida en modo diferencial es

$$v_D = \frac{v_1}{1 + \tau_1 s} - \frac{v_2}{1 + \tau_2 s}$$

Si a la entrada se aplica una señal en modo común, $v_1 = v_c = v_2$, será

$$v_D = v_c \frac{s(\tau_2 - \tau_1)}{(1 + \tau_1 s)(1 + \tau_2 s)} = v_c \frac{s\Delta\tau_m}{(1 + \tau_1 s)(1 + \tau_2 s)}$$

y si la diferencia entre ambas constantes de tiempo es pequeña,

$$v_D = v_c \frac{s\Delta\tau_m}{(1 + \tau_m s)^2}$$

donde $\tau_m = (\tau_1 + \tau_2)/2$. Si suponemos que la ganancia diferencial (G_{DD}) es 1, la expresión deseada será

$$\text{CMRR} = \frac{(1 + \tau_m s)^2}{s\Delta\tau_m}$$

Con los datos del problema,

$$\tau_m = 220 \times 20 \times 10^{-12} = 4,4 \text{ ns}$$

$$\Delta\tau = 26,4 \times 10 \times 10^{-12} = 264 \text{ ps}$$

$$\text{CMRR} = \frac{(1 + j2\pi \times 10^6 \times 4,4 \times 10^{-9})^2}{j2\pi \times 10^6 \times 264 \times 10^{-12}} = \frac{(1 + j0,0276)^2}{j0,00166}$$

$$\text{CMRR} = 603 \angle -87^\circ = 55,6 \text{ dB} \angle -87^\circ$$

3.a) Error total debido al multiplexor si la señal de entrada es prácticamente continua.

Las fuentes de error son las corrientes de salida de los 63 interruptores abiertos, las corrientes de entrada y de salida del canal cerrado, y las pérdidas por inserción.

En las especificaciones a 25 °C y para una entrada de 10 V, encontramos los siguientes valores máximos: $R_{ON} = 450 \Omega$, $I_{D(OFF)} = 20 \text{ nA}$, $I_{D(ON)} = 20 \text{ nA}$. $I_{S(ON)}$ no viene especificada, pero si la impedancia de salida de la etapa previa es muy pequeña, poco afectará. La corriente de fugas total será la debida a las cuatro unidades a emplear para lograr los 64 canales.

La tensión de error debida a las fugas del multiplexor será:

$$V_e = 4 \times 20 \text{ nA} \times 450 \Omega = 36 \mu\text{V}$$

El error referido al fondo de escala de entrada:

$$e = 36 \mu\text{V}/10 \text{ V} = 3,6 \times 10^{-4} \% \text{ FE}$$

La impedancia de entrada del S&H es $10^{10} \Omega$, de manera que el error debido a las pérdidas por inserción es despreciable.

b) Error debido a la diafonía estática en el multiplexor.

A través de los interruptores abiertos (C_{DS}) se inyecta una corriente a la combinación $R_{ON}||Z_e$, donde Z_e es la impedancia de entrada del S&H en paralelo con la capacidad de salida de los cuatro multiplexores de 16 canales ($C_{DOFF} = 45 \text{ pF}$; para el multiplexor con un canal cerrado, suponemos $C_{DON} = C_{DOFF}$). A 100 kHz, la impedancia de R_{ON} es unas 20 veces menor que la de $4 \times 45 \text{ pF} = 180 \text{ pF}$ y, por lo tanto, la tensión v_A aplicada a cada canal abierto produce una tensión de error

$$v_e \approx v_A j \omega R_{ON} C_{DS}$$

El valor de C_{DS} no viene especificado, sino que dan un aislamiento de 68 dB a 500 kHz cuando la carga es de $1 \text{ k}\Omega||15 \text{ pF}$. Esto significa que el divisor de tensión formado por C_{DS} (Z_a) y $1 \text{ k}\Omega$ es tal que

$$68 = 20 \log [(10^6 + Z_a^2)^{1/2}/1.000]$$

$$Z_a \approx 2,5 \text{ M}\Omega \text{ a } 500 \text{ kHz}, C_{DS} \approx 0,13 \text{ pF}$$

Si hay 63 canales abiertos y todas las señales están en fase, la tensión de error total será

$$v_{et} = 63 v_e = 63 \times 2 \times \pi \times 10^5 \times 450 \times 0,13 \times 10^{-12} v_A = 0,0023 v_A$$

El peor caso será cuando en todos los canales abiertos, v_A tenga su valor máximo; como éste corresponde al fondo de escala, el error máximo será $e = v_{et}/v_A = 0,2 \% \text{ FE}$. Este error es mucho mayor que cuando se multiplexan señales demoduladas, pero la situación de peor caso considerada aquí es muy poco probable.

c) Número de bits del convertidor.

Para que el error de cuantificación máximo del CAD, que es $q/2$, sea inferior al 0,1% del fondo de escala, si el fondo de escala es la mitad del margen de entrada porque hay tensiones positivas y negativas, entonces el número de bits debe ser tal que

$$\epsilon = \frac{q/2}{2^n q/2} < 0,001$$

Por lo tanto, $n \geq 10$. Si se garantizara que sólo se muestran valores positivos, serían suficientes 9 bits.

404 Apéndice 1

d) Tiempo de apertura del muestreador.

El error de apertura en un sistema con muestreo síncrono, implica que, para una señal del tipo $\text{Acos } \omega t$, en vez de tomar la muestra en $t = 0$ la tomamos en un momento $t = t_{ap}$ y en vez del valor de pico capturamos $\text{Acos } \omega t_{ap}$. Queremos que

$$\frac{A - A \cos \omega t_{ap}}{A} < \frac{1}{210}$$

De aquí, $t_{ap} < 70 \text{ ns}$, que es un valor asequible con el LF398A.

4.a) Cálculo de un filtro de paso bajo RC .

Dado que no imponen ninguna frecuencia de corte, y como un filtro de primer orden tiene una atenuación de 20 dB/década, podemos tomar una frecuencia de corte de dos décadas menos, es decir, 0,5 Hz. Para la elección de R cabe considerar que no sea muy grande, para no tener demasiado error de carga, y para la elección de C , que no sea mayor de 1 μF , para que no tenga que ser electrolítico. $R = 316 \text{ k}\Omega$ y $C = 1 \mu\text{F}$ cumplen.

b) Tiempo de espera antes de tomar lecturas.

La resistencia R del filtro será ahora

$$R = 1/2\pi 10^{-6} = 159.155 \Omega.$$

El valor normalizado más próximo es 158 $\text{k}\Omega$.

Cada canal tiene una respuesta determinada por el filtro de paso bajo y por el «filtro» que forman R_{ON} y el conjunto de la capacidad de salida total del multiplexor ($4 \times 50 \text{ pF} = 200 \text{ pF}$) y la capacidad de entrada del AI (7 pF). Pero dado que este segundo «filtro» lo comparten todos los canales, al cambiar de uno a otro hay que esperar un cierto tiempo para que la salida se estabilice.

Podemos suponer que en el peor caso, al pasar de un canal al siguiente habrá un cambio de tensión brusco, asimilable a un escalón. La respuesta de un sistema de primer orden a una entrada en escalón es $1 - e^{-t/\tau}$. El error de cuantificación relativo al fondo de escala en un CAD de 12 bits es $1/2^{12+1} = 1/8.192$. (Suponemos que el margen de la señal coincide con el margen de entrada del CAD.) Por lo tanto, esperará hasta que

$$e^{-t/\tau} = 1/8.192$$

$$t = 9\tau$$

donde $\tau = R_{ON}C_O = 200 \Omega \times 207 \text{ pF} = 41,4 \text{ ns}$. El tiempo que deberá esperar es de 372,6 ns, que es insignificante.

c) Error por carga.

Dado que las señales son de baja frecuencia, interesa sólo el efecto de la resistencia de entrada del AI. El error relativo será

$$\varepsilon = \frac{R_s + R + R_{on}}{R_s + R + R_{on} + R_m} \approx \frac{158 \text{ k}\Omega}{1 \text{ G}\Omega} = 0,0158 \%$$

Obsérvese que es un error superior al de cuantificación incluso para una entrada igual al fondo de escala.

d) Reducción del error por carga.

El error de cuantificación es un error absoluto, mientras que el error por carga es mejor expresarlo como error relativo. Para poder compararlos, hay que referir ambos errores a una misma entrada; por ejemplo, el fondo de escala. Para un CAD de 12 bits, el error relativo al cuantificar una señal igual al fondo de escala es

$$\epsilon = \frac{q/2}{2^n q} = 1/2^{12+1} = 1,22 \times 10^{-4}$$

Para que el error por carga sea 10 veces menor, deberá cumplirse

$$\epsilon = \frac{R_s + R}{R_s + R + R_{in}} \approx \frac{158 \text{ k}\Omega}{158 \text{ k}\Omega + R_{in}} < 1,22 \times 10^{-5}$$

$$R_{in} > 12,9 \text{ G}\Omega$$

e) Circuito diferencial como alternativa.

Se forman dos divisores de tensión. Por una parte, la resistencia de salida de la fuente de señal (10Ω) en serie con la resistencia del canal cerrado ($200 \Omega \pm 5\%$), y la capacidad de salida de un grupo de multiplexores [$4 \times (50 \text{ pF} \pm 3 \text{ pF})$] en paralelo con la impedancia de entrada en modo común del AI ($1 \text{ T}\Omega || 2 \text{ pF}$). Por otra parte, la resistencia del canal cerrado ($200 \Omega \pm 5\%$) y la capacidad de salida del otro grupo de multiplexores [$4 \times (50 \text{ pF} \pm 3 \text{ pF})$] en paralelo con la impedancia de entrada en modo común del AI ($1 \text{ T}\Omega || 2 \text{ pF}$). A 50 Hz, esta última impedancia puede considerarse capacitiva. Si se considera el caso más desfavorable (resistencia y condensador lo más altos posibles en la rama «alta» y lo más bajos posibles en la rama «baja»), al aplicar una tensión en modo común de 50 Hz, se obtendrá una tensión diferencial a la entrada del AI,

$$v_{dc} = \frac{1}{1 + j\omega 190 \times 190 \times 10^{-12}} - \frac{1}{1 + j\omega 220 \times 214 \times 10^{-12}}$$

$$v_{dc} = \frac{j\omega (220 \times 214 - 190 \times 190)10^{-12}}{(1 + j\omega 190 \times 190 \times 10^{-12})(1 + j\omega 220 \times 214 \times 10^{-12})} \approx 3,4 \times 10^{-6}$$

Esto equivale a un CMRR de 109 dB.

5.a) Ganancia y resolución.

Tensión máxima de salida del puente, v_s

$$v_s = V_a \times x = 20 \text{ V} \times 0,01 = 200 \text{ mV}$$

$$G = 10 \text{ V}/200 \text{ mV} = 50$$

Error de cuantificación máximo = $q/2$.

Error expresado como porcentaje del fondo de escala, ϵ

$$\epsilon = \frac{q/2}{2^n q} = \frac{1}{2^{n+1}} < 0,01 \% = 10^{-4}$$

$$n > 12,3 \text{ bits}$$

Se tendría que tomar $n = 13$, pero como abundan más los modelos de 12 bits que los de 13, sería mejor tomar $n = 12$ y aceptar un error algo mayor.

b) CMRR en continua y alterna (50 Hz) debido a los desequilibrios en la parte frontal.

La resistencia de salida del puente en serie con la resistencia de cada canal cerrado, forma un divisor de tensión con la impedancia de entrada en modo común del AI. La resistencia de salida del puente en la configuración presentada es aproximadamente $R_0/2$ en ambas ramas, supuesta x muy pequeña; sin embargo, la resistencia de cada canal cerrado puede ser hasta un 5 % distinta del valor medio. Por lo tanto, los dos divisores de tensión son distintos.

406 Apéndice I

Si la interferencia de 50 Hz es V_I , la tensión en modo diferencial aproximada que produce a la entrada del AI es

$$v_{DI} \approx V_I \left(\frac{Z_C}{R_{ONA} + Z_C} - \frac{Z_C}{R_{ONB} + Z_C} \right) \approx \frac{V_I}{Z_C} (R_{ONB} - R_{ONA})$$

Para que V_I quede atenuada en 80 dB, deberá cumplirse

$$Z_C > 10^4 (R_{ONB} - R_{ONA}) = 104 (1.575 - 1.425) \Omega = 1.5 \text{ M}\Omega$$

A la frecuencia de red, para no tener menos de 80 dB de CMRR, la capacidad de entrada a masa (en modo común) no deberá exceder de

$$C = \frac{1}{2\pi \times 50 \times 1.5 \times 10^6} = 2.1 \text{ nF}$$

En continua se tendrá un error debido también a este desequilibrio, pero ahora por una parte la resistencia de entrada es 10 GΩ, y por otra la tensión de modo común es $V_a/2 = 10 \text{ V}$. El error resultante a la entrada del AI será

$$e = 10 \text{ V} \frac{R_{ONB} - R_{ONA}}{R_c} = 1.5 \times 10^{-7} \text{ V}$$

Expresado de forma porcentual,

$$e = \frac{1.5 \times 10^{-7} \text{ V}}{200 \text{ mV}} = 0.75 \times 10^{-6}$$

c) Error debido a corrientes de fugas y de polarización.

$$e_0 = (I_{DONA} + I_{bA}) (R_a/2 + R_{ONA}) - (I_{DONB} + I_{bB}) (R_a/2 + R_{ONB})$$

El peor caso será, por ejemplo, cuando tanto las corrientes como las resistencias tengan el mayor valor posible en el canal A y el menor valor en el canal B. Entonces,

$$\begin{aligned} e_0 &= (200 + 50/2 + 30 + 30/2) (60 + 1.500 + 75/2) \text{ nV} - \\ &\quad - (200 - 50/2 + 30 - 30/2) (60 + 1.500 - 75/2) \text{ nV} = \\ &= 431 \mu\text{V} - 303 \mu\text{V} = 128 \mu\text{V} \\ e_0 &= 128 \mu\text{V}/200 \text{ mV} = 0,064 \% \end{aligned}$$

Obsérvese que este error excede la cota establecida de 0,01 % y, por lo tanto, se tendría que buscar un multiplexor con menores fugas, o calibrar el sistema.

d) Filtro.

Para una atenuación A , el orden del filtro debe ser

$$n = \frac{\log [A^{-2} - 1]}{2 \log (f/f_c)}$$

Tenemos dos condiciones (A a 0,1 Hz y a 50 Hz) y dos incógnitas, n y f_c . Para que el problema tenga solución, se deberá cumplir

$$\frac{\log [(1 - 0,0001)^{-2} - 1]}{2 \log (0,1/f_c)} = \frac{\log [0,01^{-2} - 1]}{2 \log (50/f_c)}$$

$$\frac{-3,7}{-1 - \log f_c} = \frac{4}{1,7 - \log f_c}$$

De aquí se obtiene, $f_c \approx 2$ Hz y $n = 1,43$. Como n debe ser entero, habrá que tomar $n = 2$. En este caso, a 50 Hz la atenuación sería

$$A^2(50) = \frac{1}{1 + (50/2)^4} = 2,56 \times 10^{-6}$$

$$A(50) = -56 \text{ dB}$$

A 0,1 Hz tendremos

$$A^2(0,1) = \frac{1}{1 + (0,1/2)^4} = 0,9999937$$

$$A(0,1) = 0,99999687 = 1 - 3 \times 10^{-6}$$

Se cumplen, pues, sobradamente las dos condiciones impuestas.

e) Efecto del condensador de almacenamiento en el S&H.

El error de transferencia de carga permitido es $10 \text{ V} \times 0,01\% = 1 \text{ mV}$. Dado que este error disminuye proporcionalmente al valor de C_H , éste deberá ser 100 veces mayor que el especificado. $C_H = 10 \text{ nF}$.

La deriva se debe a la presencia de una corriente

$$i = C_H \frac{dV}{dt} = 100 \text{ pF} \times 250 \text{ mV/s} = 25 \text{ pA}$$

Para que el cambio de tensión no supere 1 mV, el tiempo máximo de conversión deberá ser

$$\Delta t = \frac{10 \text{ nF} \times 1 \text{ mV}}{25 \text{ pA}} = 400 \text{ ms}$$

f) Necesidad del S&H.

Si la señal de entrada al CAD tiene una amplitud máxima de 10 V y una frecuencia máxima de 0,1 Hz, si fuera senoidal su velocidad de cambio máxima sería $10 \text{ V} \times 2\pi f = 2\pi \text{ V/s}$. Si de cada señal se toman, por ejemplo, ocho muestras por ciclo, y hay ocho canales, la frecuencia de muestreo del CAD será 6,4 Hz y cada conversión deberá durar menos de 156,25 ms. Durante este tiempo, la señal de entrada puede experimentar un cambio de

$$\Delta V = 2\pi \text{ V/s} \times 0,15625 \text{ s} = 0,98 \text{ V}$$

que sería excesivo. Pero el tiempo máximo que debe durar una conversión para que, mientras se realiza, la entrada no cambie en más de 1 mV es

$$t_c = \frac{1 \text{ mV}}{2\pi \text{ V/s}} = 159 \mu\text{s}$$

y esta velocidad de conversión es perfectamente asequible con un CAD. Por lo tanto, el S&H no es estrictamente necesario.

6.a) Resolución del CAD.

El error de cuantificación máximo es $q/2$, $q = M/2^n$, donde M es el margen de entrada del CAD. El error referido al fondo de escala deberá cumplir

$$e = \frac{q/2}{2^n q} = \frac{1}{2^{n+2}} < 0,0001$$

$$n = 12,3 \text{ bits}$$

Se tomaría $n = 12$ bits, que es un valor estándar.

b) Tiempo de espera para entrada en escalón.

La respuesta de un sistema de primer orden a una entrada en escalón de amplitud unidad es

$$y(t) = 1 - e^{-t/\tau}$$

Para $n = 10$ bits, el error de cuantificación máximo referido al fondo de escala es $1/2^{11}$. Suponemos que la amplificación hace que el fondo de escala de la señal se corresponda con el fondo de escala de entrada del convertidor. Por lo tanto, deberá ser

$$1 - y(t) = e^{-t/\tau} < 2^{-10}$$

De aquí se obtiene $t = 48$ s. Observar que aunque el ancho de banda de la temperatura en régimen estacionario sea de 1 Hz, tiene interés estudiar la respuesta a un cambio brusco de temperatura, porque permite conocer el comportamiento del sistema en régimen transitorio.

c) Ganancia del amplificador.

La tensión de salida del puente será

$$v_o = V \frac{x}{2(2+x)}$$

siendo $x = (0,004/^\circ\text{C}) \times 5 \text{ }^\circ\text{C} = 0,02$. Por lo tanto, a $20 \text{ }^\circ\text{C}$ tendremos $v_o(20 \text{ }^\circ\text{C}) = -101 \text{ mV}$ y a $30 \text{ }^\circ\text{C}$ tendremos $v_o(30 \text{ }^\circ\text{C}) = 99 \text{ mV}$. Si tomamos como valor máximo $v_o = 100 \text{ mV}$, para tener 5 V la ganancia necesaria será

$$G = 5 \text{ V}/100 \text{ mV} = 50$$

d) Error en la ganancia debido a las tolerancias.

La expresión de la ganancia será

$$G = 1 + \frac{R_2(1 \pm \alpha)}{R_1(1 \pm \alpha)}$$

Mientras que la ganancia ideal sería

$$G_i = 1 + \frac{R_2}{R_1}$$

El error relativo será

$$\varepsilon = \frac{G - G_i}{G_i}$$

Si se eligiera una ganancia 100 (y se redujera en consecuencia el margen de medida), en el peor caso tendríamos

$$\varepsilon = \frac{-99}{100} \left(1 - \frac{1-\alpha}{1+\alpha}\right) = \frac{-99}{100} \frac{2\alpha}{1+\alpha} = -2\%$$

e) Frecuencia de alimentación del puente.

Si la ganancia del AO en lazo abierto es $A(\omega)$, la ganancia ideal sería $(1 + R_2/R_1)$ mientras que la ganancia real será

$$G = \frac{G_i}{1 + G_i/A(\omega)}$$

El error relativo será

$$\varepsilon = \frac{G - G_i}{G_i} = \frac{-1}{1 + A(\omega)/G_i}$$

y para tener

$$0,1\% = \frac{1}{1 + A(\omega)/G_i}$$

deberá ser $A(\omega) = 10^3 G_i = 10^5$ y, por lo tanto, $|A(\omega)| = 10^5$. Dado que $A(\omega)$ es de la forma

$$A(\omega) = A_0 \frac{\omega_0}{j\omega + \omega_0}$$

con $A_0 = 10^6$ y $f_0 = \omega_0/2\pi = 1$ Hz, la frecuencia máxima es $f = 10$ Hz.

f) Orden del filtro paso alto.

La respuesta frecuencial de un filtro de paso alto tipo Butterworth es

$$|H(f)|^2 = \frac{1}{1 + \left(\frac{f_0}{f}\right)^{2n}}$$

El orden del filtro es

$$n = \frac{\log [|H(f)|^{-2} - 1]}{2 \log (f_0/f)} = \frac{\log (10^6 - 1)}{2 \log (1.000/50)} = 2,3$$

Tomaríamos $n = 3$ puesto que sólo implica añadir una red RC a un filtro activo de segundo orden.

Dado que el ancho de banda de la señal es de sólo 1 Hz, poco importa la no linealidad de fase.

4.10 Apéndice 1

g) Diseño del filtro de paso bajo.

Empleando el método del apartado 3.3.2.1 y la tabla 3.7, elegimos en primer lugar una estructura tipo VCVS. Para tener orden 5, podemos emplear una etapa de orden 3 seguida de una etapa de orden 2. Dado que los valores de la tabla 3.7 están normalizados, determinamos primero la constante de desnormalización.

$$K = \frac{1}{2\pi 10^4 R}$$

Si elegimos $R = 10 \text{ k}\Omega$, resulta $K = 1,6 \times 10^{-9}$. Con la terminología de la figura 3.21, tendremos para la etapa de orden 3,

$$C_1 = 1,753 \times K = 2,8 \text{ nF}$$

$$C_2 = 1,354 \times K = 2,15 \text{ nF}$$

$$C_3 = 0,421 \times K = 670 \text{ pF}$$

y para la etapa de orden 2,

$$C_1 = 3,235 \times K = 5,15 \text{ nF}$$

$$C_2 = 0,309 \times K = 492 \text{ pF}$$

Observar que si se amplificara antes de filtrar paso alto, podría suceder que las interferencias de 50 Hz saturaran el amplificador.

h) Error por carga debido al multiplexor y filtro de paso alto.

Se forma un divisor de tensión con la resistencia de salida del puente (100Ω) en serie con la R_{ON} del multiplexor (100Ω), y la resistencia de entrada del filtro R_e . El error relativo deberá cumplir

$$\epsilon = \frac{100 + 100}{100 + 100 + R_e} < 0,01 \%$$

De aquí se obtiene $R_e > 2 \text{ M}\Omega$. El filtro diseñado en el apartado anterior presentará una impedancia de entrada de poco más de $10 \text{ k}\Omega$, pero se puede aceptar que haya un error por carga y corregir dicho error mediante una calibración de la ganancia.

i) Error por diafonía estática.

Cada canal abierto producirá una tensión de error máxima,

$$v_{se} = v_s \frac{j\omega(R_{ON} + R_s)C}{1 + j\omega(R_{ON} + R_s)C}$$

donde $C = 1 \text{ pF}$, $R_s = 100 \text{ pF}$ y $v_s = 100 \text{ mV}$, 3 kHz . Si se supone que todos los canales abiertos contribuyen por igual,

$$v_e = 7 \times 100 \text{ mV} \left[\frac{(2\pi \times 3 \times 10^3 \times 200 \times 10^{-12})^2}{1 + (2\pi \times 3 \times 10^3 \times 200 \times 10^{-12})^2} \right]^{1/2} \approx 2,6 \mu\text{V}$$

j) Tiempo de apertura máximo.

Tenemos una señal alterna de 10 V de pico a pico, y un CAD de 10 bits. El error de cuantificación máximo será

$$e = \frac{q}{2} = \frac{10 \text{ V}}{2^{10}}$$

Dado que nos interesará muestrear cuando la senoide alcance su valor máximo (cosa que podemos hacer pues inyectamos nosotros la señal en el sistema), el tiempo de apertura máximo t_{op} debe ser tal que

$$\Delta V = 5 \text{ V} - 5 \text{ V} \times \cos 2\pi f t_{op} < e$$

y de aquí resulta

$$t_{op} < \frac{\arccos(1 - 1/2,048)}{2\pi \cdot 3.000} = 1,66 \mu\text{s}$$

7.a) Resolución del CAD.

El error de cuantificación máximo es $q/2$, $q = M/2^n$, donde M es el margen y abarca tanto tensiones positivas como negativas. Si como fondo de escala se toma $2^n q/2$ (10 V), el error referido al fondo de escala es

$$e = \frac{q/2}{2^n q/2} = \frac{1}{2^n} < 0,0001$$

$$n = 13,3 \text{ bits}$$

Se tomaría $n = 14$ bits, que es un valor estándar. Si como fondo de escala se toman 20 V, entonces resulta $n = 12,3$ y se tomaría un convertidor de 12 bits.

b) Cálculo del error total.

A la entrada del S&H se tendrá una tensión v_e que será la señal de la entrada seleccionada, v_s , atenuada por el efecto de carga (pérdidas por inserción), junto con la tensión de error debida a las corrientes de fugas del multiplexor cuando tiene un canal cerrado (I_{DON}) y a la corriente de polarización del S&H, que provocan una caída de tensión en la combinación paralelo de la resistencia de salida en serie con la de canal, y la resistencia de entrada del S&H

$$v_e = v_s \frac{R_m}{R_m + R_s + R_{ON}} + (I_{DON} + I_b) [(R_s + R_{ON})] |R_{in}|$$

Los valores especificados para el multiplexor cubren de sobras el margen de temperaturas de funcionamiento. Para el S&H, no especifican la deriva de su corriente de polarización, pero de su valor (50 nA) se puede suponer que es una etapa bipolar, y cómo además este valor es muy inferior a las corrientes de fuga del multiplexor, puede que sus derivas térmicas afecten poco. (Si la entrada fuera de tipo FET, las corrientes se duplicarían por cada 10 °C de aumento, pero el valor inicial sería del orden de decenas de picoamperios.)

La tensión a la salida del S&H, v_o , será la que haya a su entrada en el instante en que se retenga la muestra, multiplicada por la ganancia, teniendo en cuenta los factores de error de ésta, y añadiéndole la tensión de offset con sus derivas térmicas y debidas a la fluctuación de alimentación. Hay que considerar además la deriva temporal durante el tiempo de conversión. Hay que observar que para este componente tanto el error como la deriva en la ganancia vienen especificados en forma de tensiones de valor fijo (pero no son errores de cero porque estas tensiones no se obtienen más que cuando la entrada es distinta de cero)

$$v_o = v_e G + v_{error} + v_{os} + \frac{\Delta v_{os}}{\Delta T} \Delta T + \Delta V_{cc} PSRR + (\text{deriva}) \Delta t$$

Obsérvese que aunque la deriva dé una contribución «negativa», porque descarga el condensador de retención, dado que los demás factores de error también pueden dar contribuciones negativas, se han sumado las contribuciones directamente.

412 Apéndice 1

Aplicación numérica, para una tensión igual al fondo de escala (ya que piden error máximo del 0,1 % del fondo de escala):

$$v_e = 10 \text{ V} \frac{10^8}{10^8 + 2.010} + (200 + 50) \times 10^{-9} \times 2.010 \text{ V}$$

$$v_e = 10,0003 \text{ V}$$

$$\begin{aligned} v_o &= 10,0003 \text{ V} + 2 \text{ mV} + (40 \mu\text{V}/^\circ\text{C}) \times 30 \text{ }^\circ\text{C} + 2 \text{ mV} + (25 \mu\text{V}/^\circ\text{C}) \times 30 \text{ }^\circ\text{C} + \\ &+ 2 \times (100 \mu\text{V/V}) \times 15 \times 0,01 \text{ V} + (\text{deriva}) \times \Delta t \end{aligned}$$

Como hay dos líneas de alimentación, se ha multiplicado la contribución por 2.

La deriva del S&H no viene especificada en el margen de temperatura de interés. Una posibilidad es tomar el valor a $70 \text{ }^\circ\text{C}$, que será superior al presente. Otra posibilidad es suponer que esta deriva se duplica cada $10 \text{ }^\circ\text{C}$, pues cabe esperar que se deba a una entrada tipo FET que va descargando el condensador de retención. Si aceptamos esta hipótesis, la deriva a $+55 \text{ }^\circ\text{C}$ es $(0,5 \text{ mV/ms}) 23 = 4 \text{ mV/ms}$. Entonces:

$$\begin{aligned} v_o &= 10,0003 \text{ V} + 2 \text{ mV} + 1,2 \text{ mV} + 2 \text{ mV} + 0,75 \text{ mV} + 30 \mu\text{V} + 0,4 \text{ mV} = \\ &= 10,0003 \text{ V} + 6,38 \text{ mV} = 10,00668 \text{ V} \end{aligned}$$

$$\text{error} = 10,00668 \text{ V} - 10 \text{ V} = 6,68 \text{ mV}$$

$$\text{error (FE)} = 6,68 \text{ mV}/10 \text{ V} = 0,0668 \% \text{ FE}$$

8. El error relativo máximo aceptable al medir el valor de fondo de escala es

$$\epsilon = \frac{q/2}{2^{12}q} = 1/2^{13}$$

Si suponemos que no hay efecto de memoria en el condensador, la respuesta a una entrada $A \cos \omega t$, cuando se conmuta en el instante $t = 0$, será (ecuación 5.9)

$$v_o(t) = -\frac{1}{1 + \omega^2 \tau^2} \exp(-t/\tau) + \frac{1}{(1 + \omega^2 \tau^2)^{1/2}} \cos(\omega t - \theta)$$

donde $\theta = \text{arc tan } \omega \tau$. Se comete un error en la respuesta transitoria y otro en la estacionaria. Para que este error fuera nulo, la respuesta transitoria debería ser nula y la estacionaria debería dar una senoide $A \cos \omega t$. Veamos cuál de los dos términos da una condición más restrictiva.

Según el enunciado,

$$t_{\text{muestreo}} = t_{\text{retención}} = 1/2\omega$$

donde ω es la frecuencia de la señal. Por lo tanto, para la respuesta transitoria deberá ser

$$\epsilon = 2^{-13} > \frac{1}{1 + \tau^2 \omega^2} \exp(-1/\omega \tau)$$

y de aquí se obtiene

$$\tau \omega < 0,11$$

Para este valor del producto $\tau \omega$, la parte estacionaria, cuando $\omega t = -\pi/2$, valdrá $0,99388A \cos(0,1111 - -0,1107)$. Esto significa que la senoide en bornes del condensador está atenuada y tan desfasada que la

muestra que tomamos es muy distinta a la prevista. La respuesta estacionaria es, por tanto, más restrictiva. Para la amplitud podemos poner

$$\varepsilon = 2^{-13} > \frac{1}{(1 + \tau^2 \omega^2)^{1/2}} - 1$$

$$(1 + \tau^2 \omega^2)^{1/2} < \frac{2^{13}}{2^{13} - 1}$$

y de aquí,

$$\tau\omega < 0,0156$$

$$f < 0,0156/(2\pi \times 10^{-7}) = 24.828 \text{ Hz}$$

Para el desfase queremos que se cumpla

$$\begin{aligned} |\cos(-\pi) - \cos(-\pi - \theta)| &\leq \varepsilon = 2^{-13} \\ \theta &\leq 0,0156 \\ \tau\omega &\leq 0,0156 \end{aligned}$$

Este criterio es el mismo establecido para la amplitud. La frecuencia máxima es, pues, $f = 24.828 \text{ Hz}$.

CAPÍTULO 6

- 1.** Hay tres factores de error que contribuyen:

Error de cuantificación = $\pm 1 \text{ LSB}$

Error de no linealidad diferencial = $\pm(1/2) \text{ LSB}$

Deriva de la ganancia = $\pm 45 \times 10^{-6} \times 30 = 1,35 \times 10^{-3} = 0,135 \%$

Si los dos primeros factores se expresan en tanto por ciento,

$$1 \text{ LSB} = \frac{1}{2^{12}} \times 100 = 0,0244 \%$$

$$\text{Error máximo} = 0,0244 \% + 0,0122 \% + 0,135 \% = 0,172 \%$$

- 2.** Para garantizar que la respuesta sea monotónica, el error de no linealidad diferencial no debe exceder de $\pm 1 \text{ LSB}$. Por lo tanto, la deriva con la temperatura no debe contribuir en más de $\pm (1/2) \text{ LSB}$. El cambio de temperatura permisible es

$$\Delta T \times 5 \times 10^{-6} \text{ FE} < (1/2) \text{ LSB} = \text{FE}/2^{12}$$

$$\Delta T < 2 \times 10^5 / 2^{13} = 24,4 \text{ }^\circ\text{C}$$

La temperatura no podrá alcanzar siquiera $50 \text{ }^\circ\text{C}$.

- 3.** Si la resolución es de 12 bits, tendremos

$$1 \text{ MSB} = 2^{11} \text{ LSB}$$

Un error del $-0,1 \%$ MSB equivaldrá a

$$(-0,1\%) \cdot (2^{11} \text{ LSB}) = -2,048 \text{ LSB}$$

Por lo tanto, hay un error de no linealidad diferencial al pasar de 0111 1111 1111 a 1000 0000 0000, de magnitud unos – 2 LSB, que significa que la salida en lugar de aumentar en 1 LSB, disminuirá en el equivalente a 1 LSB. La curva de transferencia será no monotónica.

4. Las frecuencias con SMRR más elevado son aquellas cuyo periodo es submúltiplo del periodo de integración T . Por lo tanto, T deberá ser el mínimo común múltiplo de $1/50 \text{ s} = 20 \text{ ms}$ y $1/60 \text{ s} = 16,6 \text{ ms}$, que es 100 ms.

CAPÍTULO 7

1. Las temperaturas de calibración y las resistencias respectivas serán: $(0^\circ, 98,11 \Omega)$, $(25^\circ, 120 \Omega)$ y $(50^\circ, 144,41 \Omega)$. El margen de resistencia es $M = 144,41 \Omega - 98,11 \Omega = 46,3 \Omega$. La recta a través de los extremos es

$$T = \frac{R - 98,11}{46,3/50}$$

Para obtener las lecturas corregidas según el método de la ecuación (7.11b),

$$R^* = V(y) = c_0 + \frac{c_1 y}{1 + c_2 y}$$

empleamos las ecuaciones (7.13), y obtenemos

$$c_2 = 3,29 \times 10^{-3}/\Omega$$

$$c_1 = 1,95$$

$$c_0 = -46,59 \Omega$$

A partir de un valor medido R , podemos obtener el valor corregido R^* mediante

$$R^* = -46,59 \Omega + \frac{1,95 R}{1 + 3,29 \times 10^{-3} R/\Omega}$$

2. En este caso, $M = 5,268 \text{ V} - 0 \text{ V} = 5,268 \text{ V}$, y con las ecuaciones (7.13) obtenemos

$$c_2 = 7,196474 \times 10^{-3}/V$$

$$c_1 = 1,037911$$

$$c_0 = 0 \text{ V}$$

A partir de 4,186 V, la lectura corregida será

$$V^* = \frac{1,037911 \times 4,186 \text{ V}}{1 + 7,196474 \times 10^{-3} \times 4,186} = 4,21764 \text{ V}$$

La temperatura T será

$$T = \frac{V^*}{5,268 \text{ V}/100 \text{ }^\circ\text{C}} \approx 80,06 \text{ }^\circ\text{C}$$

3.a) Error de cero

$$\begin{aligned}v_{o1} &= 10,01 \times 0 + 10,01 \times 5 \text{ mV} = 50,05 \text{ mV} \\v_{o2} &= G_2(v_{o1} + v_{os2}) = 0,992 (50,05 + 10) = 59,57 \text{ mV} \\v_{CAD} &= v_{o2} + v_{os3} = 59,57 \text{ mV} + 7 \text{ mV} = 66,57 \text{ mV} \\z &= \frac{66,57 \text{ mV}}{12 \text{ V}} 2^{12} = 23\end{aligned}$$

b) Salida cuando la entrada es $v_{in} = v_R = 0,7 \text{ V}$

$$\begin{aligned}v_{oi} &= G_1(v_{in} + v_{os1}) = 10,01(0,7 + 0,005) = 7,05705 \text{ V} \\v_{o2} &= G_2(v_{oi} + v_{os2}) = 0,992 (7,05705 + 0,01) = 7,0105 \text{ V} \\g &= \frac{7,0105 \text{ V}}{12 \text{ V}} 2^{12} = 2,395\end{aligned}$$

c) Fórmula para corregir la lectura

$$\text{entrada real} = \frac{\text{salida} - z}{(g - z)/v_R}$$

Ejemplo: para una entrada de 1 V,

$$\begin{aligned}v_{o1} &= 10,01 \times 1 \text{ V} + 10,01 \times 5 \text{ mV} = 10,06005 \text{ V} \\v_{o2} &= 0,992 (10,06005 \text{ V} + 10 \text{ mV}) = 9,9894896 \text{ V} \\v_{CAD} &= 9,9894896 \text{ V} + 7 \text{ mV} = 9,9964896 \text{ V}\end{aligned}$$

$$\begin{aligned}\text{salida} &= \frac{9,9964896}{12} \cdot 4,096 = 3,412 \text{ V} \\\text{entrada real} &= \frac{3,412 - 23}{(2,395 - 23)/0,7 \text{ V}} = 1,000126 \text{ V}\end{aligned}$$

Dado que la resolución es de $12 \text{ V}/4,096 = 2,9 \text{ mV}$, diríamos que la entrada está entre 1,0015 y 0,9985 V.

CAPÍTULO 8

1. Los puntos donde la señal de salida diferirá más de una senoide verdadera, serán aquellos donde la senoide cambie más rápido: los pasos por cero. En estos puntos, la velocidad de cambio de la senoide es $2\pi f A$, y queremos que el tiempo de retención T sea suficientemente corto para que mientras mantenemos un valor de salida 0 (correspondiente a 0°), la senoide real no alcance un valor superior a $(1/2) \text{ LSB} = 2A/2^{13}$. Es decir,

$$2\pi f A T \leq \frac{2A}{2^{13}}$$

$$fT \leq 3,88 \times 10^{-5}$$

$$T_o \geq 25.735,9 T$$

Es decir, hay que sacar más de 25.736 puntos durante cada ciclo, que es una tarea ardua.

Si como criterio se hubiese tomado sólo la atenuación de la amplitud (del valor eficaz) de la señoide, hubiésemos podido aplicar la ecuación 8.6b, y el resultado hubiese sido mucho más relajado.

2. Elegimos $I_F = 20$ mA. Hay que comprobar si la tensión de salida es suficientemente pequeña, $\zeta V_{CE} \leq V_{IL\max}$? En nuestro caso, $0,5$ V $\leq 0,8$ V y, por lo tanto, el valor de I_F es aceptable. Para calcular R_1 suponemos que con $I_F = 20$ mA la caída de tensión directa en el LED, V_F , no difiere en más de $0,05$ V de la caída cuando $I_F = 10$ mA. Tenemos

$$R_1 = \frac{5 - 1,25 - 0,2}{20 \times 10^{-3}} = 178 \Omega$$

El valor normalizado con tolerancia $\pm \alpha = \pm 10\%$ es 180Ω . Los valores extremos son, entonces, $R_{1\max} = 198 \Omega$ y $R_{1\min} = 172 \Omega$. Los valores extremos correspondientes para la corriente directa en el LED son

$$I_{F(\max)} = \frac{(5,25 - 1,2 - 0,2) \text{ V}}{172 \Omega} = 22,4 \text{ mA}$$

$$I_{F(\min)} = \frac{(4,75 - 1,5 - 0,4) \text{ V}}{198 \Omega} = 14,4 \text{ mA}$$

La corriente de salida mínima del optoacoplador será

$$I_{CL(\min)} = \frac{14,4 \text{ mA} \times 20}{100} = 2,88 \text{ mA}$$

Los valores extremos para R_2 serán

$$R_{2(\min)} = \frac{(5,25 - 0,5) \text{ V}}{2,88 \text{ mA} + (-1,6 \text{ mA})} = 3,71 \text{ k}\Omega$$

$$R_{2(\max)} = \frac{(4,75 - 2) \text{ V}}{40 \mu\text{A} + 50 \text{ nA}} = 68,75 \text{ k}\Omega$$

Para tener en cuenta la posible degradación de CTR con el tiempo, se podría tomar $R_2 = 5,1 \text{ k}\Omega$.

3. La corriente a través del LED vendrá limitada por la resistencia interna de la puerta TTL y la resistencia del cable,

$$I_F = \frac{V_{cc} - V_{CE}(\text{sat}) - V_D - V_F}{R_i + R_{L1} + R_{L2}}$$

donde $V_{CE}(\text{sat})$ corresponde al transistor de salida de la puerta TTL y V_D corresponde al diodo de la salida (tipo totem pole). Con nuestro cable, $R_{L1} = R_{L2} = 12 \Omega$. Para una puerta TTL estándar, $R_i = 130 \Omega$, $V_{CE}(\text{sat}) = 0,3$ V, $V_D = 0,7$ V, $I_{IL} = -1,2$ mA. Por lo tanto,

$$I_F = \frac{5 - 0,3 - 0,7 - 1,3}{130 + 12 + 12} = 17,5 \text{ mA}$$

La corriente de colector en el fototransistor será del orden de $17,5 \text{ mA} \times 50/100 \approx 9 \text{ mA}$. La resistencia R deberá ser

$$R = \frac{V_{cc} - V_{CE}(\text{sat})}{I_C + I_{IL}} = \frac{5 - 0,3}{9 - 1,2} \text{ k}\Omega = 603 \text{ }\Omega$$

Si se toman resistencias del 1 %, se podría elegir 590Ω .

Si se emplean pueras de la familia TTL LS, entonces $R_i = 120 \Omega$, no hay el diodo en la etapa de salida, e $I_{IL} = -0,4 \text{ mA}$. Tendremos, pues,

$$I_F = \frac{V_{cc} - V_{CE}(\text{sat}) - V_F}{R_i + R_{L1} + R_{L2}} = \frac{5 - 0,3 - 1,3}{120 + 12 + 12} = 23,6 \text{ mA}$$

$$I_C \approx 12 \text{ mA}$$

$$R = \frac{5 - 0,3}{12 - 0,4} \text{ k}\Omega = 397 \text{ }\Omega$$

CAPÍTULO 9

1. La potencia disipada será

$$P_D = (5 \text{ A})^2 \times 2 \Omega = 50 \text{ W}$$

Aplicando (9.7),

$$T_J = 30^\circ\text{C} + 50 \text{ W}(2,2 + 0,1 + 0,4)^\circ\text{C/W} = 30^\circ\text{C} + 135^\circ\text{C} = 165^\circ\text{C}$$

Dado que este AO aguanta hasta 200°C , estamos en la zona de funcionamiento segura.

2. La potencia total disipada será la suma de la que disipa en reposo más la disipada debido a la corriente entregada a la carga,

$$P_T = P_{DQ} + P_{DX}$$

La potencia disipada en carga será

$$P_{DX} = [15 \text{ V} - (1 \text{ k}\Omega \times 10 \text{ mA})] \times 10 \text{ mA} = 50 \text{ mW}$$

Por lo tanto, $P_T = [15 - (-15)] \times 0,002 \text{ W} + 50 \text{ mW} = 110 \text{ mW}$

$$T_J - T_A = 0,11 \text{ W} \times 100^\circ\text{C/W} = 11^\circ\text{C}$$

La temperatura es 11°C más alta que la temperatura ambiente.

3. En este caso $V_a = 12 \text{ V}$, $V_L = 1 \text{ V}$ y $R_L = 18 \Omega$. Aplicando 9.14a,

$$R = \frac{12 - 1}{1} 18 \Omega \approx 220 \Omega$$

La potencia disipada será

418 Apéndice 1

$$P = \left(\frac{1 \text{ V}}{18}\right)^2 \times 220 \Omega = 680 \text{ mW}$$

- 4.** El hilo tendrá una resistencia de $0,02 \times 50 \Omega = 1 \Omega$. Como hay un hilo de ida y uno de retorno, la resistencia total es de 2Ω . Si circulan 10 mA , la caída de tensión en la línea será $V_L = 20 \text{ mV}$. Si el LED se coloca entre la alimentación y la salida, se activará cuando éste esté en el nivel bajo y deberá cumplirse

$$R > \frac{V_a - V_D - V_{OL} - V_L}{I_D} = \frac{20 - 3 - 0,15 - 0,02}{0,01} = 1.683 \Omega$$

Si en cambio el LED se coloca entre la salida y masa, se activará cuando la salida esté en nivel alto y deberá cumplirse

$$R > \frac{V_{OH} - V_D - V_L}{I_D} = \frac{20 - 1,8 - 3 - 0,02}{0,01} = 1.518 \Omega$$

- 5.** En condiciones estacionarias, la f.c.e.m. será

$$E_g = V_a - I_a R_a = 12 \text{ V} - 0,5 \times 6,15 \text{ V} = 9 \text{ V}$$

y la potencia disipada,

$$P = (V_{cc} - V_a) I_a = (15 - 12) \times 0,5 = 1,5 \text{ W}$$

Al invertir la polaridad, al estar limitada la corriente a 2 A , la tensión en la armadura será

$$V'_a = 9 \text{ V} - 2 \times 6,15 = -3,3 \text{ V}$$

La potencia disipada será, pues,

$$P' = |(-15 + 3,3) \times 2| = 23,4 \text{ W}$$

Si la corriente no estuviera limitada valdría

$$I'_a = \frac{-15 - 9}{6,15} = -3,9 \text{ A}$$

y la potencia a disparar

$$P'' = |(-15 + 3,3) \times 2| = 11,7 \text{ W}$$

Apéndice 2

Siglas y acrónimos utilizados en este libro

AA	Amplificador de Aislamiento
AD	Amplificador Diferencial
AGP	Amplificador de Ganancia Programable
AI	Amplificador de Instrumentación
ALS	Advanced Low power Schottky
ALU	Arithmetic and Logic Unit (Unidad aritmética y lógica)
AO	Amplificador Operacional
AS	Advanced Schottky
ASCII	American Standard Code for Information Interchange (código americano normalizado para el intercambio de información)
bbm	break before make (abrir un contacto antes de hacer otro)
BCD	Binary-Coded Decimal (—código— decimal codificado en binario)
BJT	Bipolar Junction Transistor (transistor bipolar de unión)
BPT	Bipolar Power Transistor (transistor bipolar de potencia)
CAD	Convertidor Analógico-Digital
CCITT	Comité Consultivo Internacional de Teléfonos y Telégrafos
CDA	Convertidor Digital-Analógico
CEI	Commission Internationale d'Eclairage (Comisión Internacional de la Iluminación)
CI	Circuito Integrado
CMRR	Common Mode Rejection Ratio (relación de rechazo del modo común)
CPU	Central Processing Unit (procesador central)
CRC	Cyclic Redundancy Check (prueba de paridad cíclica)
DAE	Dispositivo A Ensayar (DUT, Device Under Test)
DMA	Direct Memory Access (acceso directo a memoria)
DPDT	Double Pole Double Throw (dos polos, dos contactos)
EIA	Electronic Industries Association
ETCD	Equipo Terminal del Circuito de Datos

ETD	Equipo Terminal de Datos
FBSOA	Forward Bias Safe Operating Area (zona de funcionamiento seguro con polarización directa)
fdp	función de densidad de probabilidad
FET	Field-Effect Transistor
GTO	Gate Turn-Off thyristor (tiristor con bloqueo por la puerta)
IGBT	Insulated Gate Bipolar Transistor (transistor bipolar con puerta aislada)
IGT	Ídem que IGBT
IL	Insertion Loss (pérdidas por inserción)
IMRR	Isolation Mode Rejection Ratio (relación de rechazo del modo aislado)
ISFET	Ion-Sensitive Field-Effect Transistor
LASCR	Light-Activated Silicon Controlled Rectifier (rectificador controlado de silicio, activado por luz)
LDR	Light Dependent Resistor
LSB	Least Significant Bit (bit menos significativo)
LSI	Large Scale of Integration (integración en gran escala)
LVDT	Linear Variable Differential Transformer (transformador diferencial con variación lineal)
mbb	make before break (hacer un contacto antes de abrir otro)
MD	Margen Dinámico (DR, Dynamic Range)
MIC	Modulación por Impulsos Codificados (PCM)
MOS	Metal Oxide Semiconductor
MOV	Metal Oxide Varistor (varistor de óxido metálico)
MSB	Most Significant Bit (bit más significativo)
NBCD	Natural Binary-Coded Decimal (—código— decimal codificado en binario natural)
NC	Normally Closed (normalmente cerrado —se refiere a contactos—)
NMRR	Normal Mode Rejection Ratio (relación de rechazo del modo normal)
NO	Normally Open (normalmente abierto —se refiere a contactos—)
PAM	Pulse Amplitude Modulation (modulación de impulsos en amplitud)
PC	Personal Computer (ordenador personal)
PCM	Pulse Code Modulation (MIC)
PFM	Pulse Frequency Modulation (modulación de impulsos en frecuencia)
PIA	Peripheral Input Adapter (adaptador de entrada periférica)
PIO	Parallel Input/Output controller (controlador paralelo de entrada/salida)
PPI	Programmable Parallel Interface (interfaz paralela programable)
PSRR	Power Supply Rejection Ratio (factor de rechazo de —las interferencias— de la alimentación)
PWM	Pulse Width Modulation (modulación de impulsos en anchura)
RBSOA	Reverse Bias Safe Operating Area (zona de funcionamiento seguro con polarización inversa)
ROM	Read Only Memory (memoria sólo para leer)
RTD	Resistance Temperature Detector (Detector de temperatura resistivo)
RTI	Referred To Input (referido a la entrada, error)
RTO	Referred To Output (referido a la salida, error)
RWM	Read and Write Memory (memoria para leer y escribir)

SADS	Sistema de Adquisición y Distribución de Señales
SCC	Serial Communications Controller (controlador de comunicaciones serie)
SCF	Switched Capacitor Filter (filtro de condensador conmutado)
SCR	Silicon Controlled Rectifier (rectificador controlado de silicio)
SMRR	Series Mode Rejection Ratio (relación de rechazo del modo serie)
S/N	Signal-to-Noise ratio (relación señal-ruido)
SNR	Signal-to-Noise Ratio (relación señal-ruido)
SOA	Safe Operating Area (zona de funcionamiento seguro)
SPDT	Single Pole Double Throw (un polo, dos contactos)
SPST	Single Pole Single Toggle (un polo, un contacto)
SSR	Solid State Relay (relé de estado sólido)
S&H	Sample and Hold (muestreo y retención)
TDM	Time-Division Multiplexing (multiplexado por división del tiempo)
triac	TRIode AC semiconductor (triodo semiconductor para alterna)
T&H	Track and Hold (—amplificador de— seguimiento y retención)
UART	Universal Asynchronous Receiver-Transmitter (receptor-transmisor universal asíncrono)
USART	Universal Synchronous-Asynchronous Receiver-Transmitter (receptor-transmisor universal síncrono-asíncrono)
USRT	Universal Synchronous Receiver-Transmitter (receptor-transmisor universal síncrono)
VCVS	Voltage Controlled Voltage Source (fuente de tensión controlada por tensión)
VXI	VMEbus Extensions for Instrumentation (extensiones del bus VME para instrumentación)
μ C	Microcomputador
μ P	Microprocesador

Índice alfabético

A

absorbancia electrón-hueco, 331
acondicionamiento de señales, 7-8, cap. 3
activación de lámparas incandescentes, 371-375
— de un MOSFET, 363-364
activadores (drivers), 347-348
— de periféricos, 348-349
activador para interruptor analógico, 198, 206
actuador, 4, 27
— electrohidráulico, 73-75
— electroneumático, 75-77
— hidráulico lineal, 73
— neumático, 75
adaptación de impedancias, 89
aislamiento, 8, 10, 307, 329-344
— entrada-salida en un interruptor, 204-205
aliasing, 166-167
amplificador de ganancia conmutada, 126
— de muestreo y retención (ver *amplificador S&H*)
— de seguimiento y retención (T&H), 237, 322-323
amplificadores conmutables, 235
— de aislamiento, 115-118
— de ganancia programable, 230-235
— de instrumentación, 111-115
— diferenciales, 100-111
— operacionales de potencia, 353-354, 378-379
— programables, 230-235
— — por software, 235
amplificador logarítmico, 181-183
— S&H, 6, 168, 174, 198, 214, 235-248, 269, 310-311
ángulo de disparo, 365, 381-382
— incremental, 67
arco metálico, 41
armadura, 38, 51
arquitectura de un sistema, 2
atenuador programable, 266-267

B

bit de encabezamiento, 324
— de paridad, 193, 324
— de terminación, 324

bomba hidráulica, 75
bucle de masa, 327-329
BUS IEEE-488, 11, 12, 15, 17
— VXI, 11, 15, 17

C

CAD de aproximaciones sucesivas, 271-272
— de rampa, 274-275
— paralelo, 269-271
— tipo servo, 272
calefactores, 84
calibración, 32, 96, 113, 124, 296-302
carácter, 324
CDA, 308-311, 321, 378
— de resistencias en escalera, 264-266
— — ponderadas, 263-264
— — logarítmicos, 266-268
circuitos de potencia inteligentes, 350
— periféricos de salida, 347-349
CMRR, 102, 107, 112, 113, 115, 118
— de etapas en cascada, 106-111, 136-137
— efectivo, 103-104, 112, 215-216, 218
codecs, 192
codificación, 4, 162, 185-196
codificador absoluto, 27-28, 155
— de posición, 27-28, 155, 175
— digital, 27-28
codificadores no lineales, 192
codificador incremental, 27-28, 155
código binario con complemento a dos, 188
— — con complemento a uno, 188-189
— — con signo añadido, 190
— — decalado, 189-190, 257
— — natural, 185-186, 257
— — simétrico, 190
— cíclico, 187
— Gray, 28, 155, 187
— Hamming, 196
— NBCD, 186
códigos BCD, 186-187, 257
— binarios bipolares, 187-190
— — unipolares, 185-187
— complementarios, 187
— correctores de errores, 192-196

- coeficiente de temperatura, 32-33
 colector, 51
 compresor en cuantificación, 180, 184, 185
 condensador flotante, multiplexado con, 214, 237, 292
 conductancia térmica, 78
 constante de par de un motor, 53
 — de regulación de velocidad, 57-58
 — de tensión de un motor, 53
 — de tiempo de un motor, 58-59
 convertidor alterna-continua, 382
 — analógico-digital (ver *CAD*), 4-5, 255-261
 — corriente-presión, 76-77
 — digital-analógico (ver *CDA*), 7, 255, 261-268, 307-309
 — electroneumático, 76
 convertidores con sobremuestreo, 273
 — sigma-delta, 273
 — tensión-frecuencia, 275-276
 convertidor temperatura-corriente, 31
 corrección de cero (ver *calibración*)
 — de escala (ver *calibración*)
 — de no linealidad (ver *calibración*)
 — de sensibilidad (ver *calibración*)
 corriente de enclavamiento, 365
 — de ruido, 113
 cuantificación, 4, 162, 175-184
 — no uniforme, 180-185
 — robusta, 180
 — uniforme, 175-180
 cuantificadores secuenciales, 175
- D**
- data logger, 16
 demodulación síncrona, 125-126, 235
 demultiplexado, 309-311
 — digital, 310
 demultiplexor, 10
 deriva (en S&H), 238
 derivas, 33, 96, 113, 124-125
 descarga gaseosa, 41
 deslizamiento de un motor, 65
 diafonía dinámica en multiplexores, 220
 — entre canales sucesivos, 221
 — estática en multiplexores, 218-220
 disipación térmica, 356-357
 disparo de tiristores, 367
 distorsión cuadrática media, 178-179
 divisor de tensión, 97-98, 120, 278
DMA, 13, 281-282
- E**
- efecto de carga, 89
 — Joule, 78, 84
- efecto Peltier, 77-78
 — Seebeck, 78
 electrodo, 30
 equipos electrónicos, 2
 error absoluto, 33, 94, 96, 288
 — aditivo en acondicionamiento de señales, 93-94, 96, 288
 — aleatorio, 287, 290
 — de cero de un CAD, 258-259
 — — de un sensor, 33
 — — en acondicionamiento de señales, 94, 113, 302-305
 — de cuantificación, 176, 289, 291, 308
 — de ganancia de un CAD, 259
 — — de un sensor, 33
 — — en acondicionamiento de señales, 94, 113
 — de no linealidad, 259
 — de sensibilidad, 33
 — de transferencia de carga (en S&H), 244
 — dinámico de un sensor, 36
 — — en acondicionamiento de señales, 96-97, 288
 errores en alterna en un interruptor, 203-206
 — en continua en un interruptor, 200-202
 error estático en acondicionamiento de señales, 93-96, 288
 — multiplicativo en acondicionamiento de señales, 94, 96, 288
 — relativo, 33, 94, 96, 288
 — — al fondo de escala, 94
 — sistemático, 33, 124, 286-287, 290, 296
 escobillas, 51
 estator, 63
 exactitud de un sensor, 4, 33
 expansor en cuantificación, 181
 extrapolación, 313-321
 — de orden cero, 314-316
 — — fraccionario, 318-319
 — de primer orden, 316-318
 — exponencial, 320-321
- F**
- factor de carga, 180
 — de discriminación, 108
 — de mérito, par termoeléctrico, 79
 — de rizado, 129
 familias lógicas, 151-153
 fase de un motor, 67
 filtrado, 126-150
 filtro biquadrático, 139-141, 143-144
 — de Bessel, 131
 — de Butterworth, 128-129, 132
 — de Chebychev, 129-130
 — de Thomson, 131
 filtros activos RC, 138-145

filtros analógicos no lineales, 147-150
 — de banda eliminada, 144
 — de condensadores conmutados, 145-147
 — de entrada, 135-137
 — pasabanda, 143-144
 — pasivos, 127, 128-138
 filtro VCVS, 138-139, 142
 flujo de excitación, 54
 fotodiodos, 330-332
 fototiristor, 339-341
 fototransistores, 332-333
 frecuencia de Nyquist, 168
 fuerza contraelectromotriz, 53

G

galga extensométrica, 30, 278
 ganancia de modo común a modo diferencial, 107
 —— diferencial a modo común, 107
 — en modo común, 102, 107
 —— diferencial, 102, 107
 glitches, 262, 321-323
 GTO, 368-369

H

humistor, 30, 120

I

IGBT, 369
 IMRR, 116-117
 inductosyn, 30
 interfaz, 7
 interferencias, 101, 105, 126, 135, 147, 323, 327-329
 interpolación, 313
 interruptores analógicos, 199-212
 — analógicos, tipos, 207
 interruptor tipo bbm, 211
 — tipo mbb, 211
 intervalo de cuantificación, 175
 inversor (de potencia), 383
 inyección de carga, 211
 ISFET, 31

L

LDR, 30, 120
 LED, 329-330, 375-376
 — compatible TTL, 376
 ley μ , 184, 192

ley A, 185, 192
 — de Fourier, 78
 línea diferencial, 328-329
 linealidad, 32
 — diferencial de un CAD, 259
 — integral de un CAD, 259
 — terminal de un CAD, 259
 linealización analógica, 119-123
 línea unipolar, 327
 LVDT, 30

M

magnetoresistor, 30
 mapeado E/S, 280-281
 — en memoria, 279-280
 margen de entrada de un cuantificador, 176
 — de medida de un sensor, 34
 — dinámico, 20
 matrices de conexión, 227-228
 medidas por relación, 278-279
 método de recirculación, 304-305
 microcontrolador, 13
 microprocesador, 12
 modulación de amplitud, 98, 99
 — PFM, 351
 — PWM, 351, 381, 388
 motor con excitación serie, 57, 62-63
 —— en paralelo, 56, 57-60
 —— independiente, 56, 62
 —— compuesta, 57, 63
 — de alterna, 63-67, 383-385
 — de continua de imán permanente, 56, 61-62
 — de inducción, 64, 383-384
 — de paso a paso, 67-72, 385-389
 —— de imán permanente, 69-70
 — de reluctancia variable, 70-71
 motores de continua, 51-63, 378-382
 motor híbrido, 71
 — síncrono, 66-67, 385
 — sin escobillas, 67, 382-383
 — universal, 67, 385
 muestreo, 162, 163
 — en cuadratura, 173-174
 — ideal uniforme, 168-171
 — natural, 163-168
 — repetitivo secuencial, 174
 — síncrono, 172-174
 multiplexado a dos niveles, 225-226
 — en paralelo, 223-224
 — en semiparalelo, 224
 — piramidal, 224-225
 — por división del tiempo, 162, 198-227
 multiplexor, 8, 198
 — diferencial, 212-213

multiplexores analógicos, 212-227
 — digitales, 228-230
 NMRR (ver *SMRR*)

N

normas EIA, 324-326

O

optoacoplador, 329, 333-338
 oscilador variable, 120, 153

P

par de detención, 72
 — de retención, 72
 paso angular, 67
 pérdidas por inserción, 201
 polo de un relé, 37
 potenciómetro, 30, 278
 potenciómetros digitales, 233
 precisión del paso, 72
 protección de multiplexores, 226-227
 protecciones de entrada, 138
 PSRR, 96, 112
 puente de impedancias, 98-100, 120, 123, 278
 — de interruptores, 370

R

rebasamiento de un motor de paso a paso, 72
 rebotes, eliminación de, 156-158
 rechazo del modo común (ver *CMRR*)
 — — — de un optoacoplador, 335-337
 rectificador controlado, 365-366
 refrigeradores, 77-83
 reglas de transformación de filtros, 133-135
 regulación de velocidad, 381-382
 regulador conmutado, 351
 — lineal, 351, 354-355
 relación de transferencia de corriente, 334-335
 — señal-ruido, 21, 147, 313
 — — — de un cuantificador, 177-180
 relé de estado sólido, 341-344
 — electromagnético, 38-39
 — reed, 39, 98-199, 208, 214
 relés, 36-44, 376-377
 rendimiento de un motor, 55
 — de un par termoelectrónico, 79
 — óptimo de un par termoelectrónico, 82
 resistencia térmica, 356

resolución de un cuantificador, 175-176
 — de un sensor, 4, 34
 resolver, 30
 retardo de un sensor, 35
 — de grupo, 127
 retención cardinal, 169
 — de orden cero (ver *extrapolación de orden cero*)
 — de primer orden (ver *extrapolación de primer orden*)
 retroinyección de carga en multiplexores, 221
 rotor, 63
 RS-232-D, 11, 12, 325-326
 RS-422-A, 328-329
 RS-423, 328-329
 RS-449, 329
 RS-485, 329
 RTD, 30, 31, 121, 278
 ruido de cuantificación, 176-177
 — de sobrecarga, 180
 — de un interruptor, 211-212
 ruptura primaria, 358
 — secundaria, 358, 360, 368

S

SCR, 364-365
 semipuente de interruptores, 370
 sensibilidad, 4, 32
 sensor, 3-4, 27
 — capacitivo, 30
 — digital, 27-28, 175
 — generador, 29, 97
 — Hall, 31
 — inductivo, 30, 31
 — modulador, 28-29, 97, 278
 — piezoelectrónico, 29
 — piroeléctrico, 29
 — resistivo, 30
 señales analógicas, 87
 — bipolares, 87-88
 — diferenciales, 87-88, 118
 — digitales, 87
 — flotantes, 87, 118
 — unipolares, 87, 118
 separadores (buffers), 347-348
 serie cardinal, 168
 servoválvula, 75
 sincro, 30
 sistema centralizado, 10-11
 — de control hidráulico, 73-74
 — — — neumático, 75-76
 — descentralizado, 10-11
 — de tratamiento de datos, 2
 — distribuido, 10-11

426 *Índice alfabético*

— electrónico, 1
sistemas de alto nivel, 9
— de bajo nivel, 8
— multibús, 13
— unibús, 12
SMRR, 105, 126, 277-278
sobrecorrientes, 138
sobretensiones, 138
solenoides, 44-51, 377-378
subcomutación de canales, 222-223
submuestreo, 174
submultiplexado, 214

T

tacómetro, 31
— digital, 27, 153
tensión de desequilibrio (offset), 112, 115
— de modo aislado, 116
— de ruido, 113
— en modo común, 87, 88, 101, 115
— en modo diferencial, 101
— Peltier, 77
teorema del muestreo, 163-166, 168-170
— de Shannon, 168-170
termistor, 30, 120, 121, 122-123, 278
termopar, 29, 84, 87, 120
tiempo de adquisición (en S&H), 239-241
— de apertura (en S&H), 242-243
— efectivo (en S&H), 243-244
— de respuesta de un interruptor, 202, 203
— de un optoacoplador, 335
— de subida, 35

tiristor, 364-365
transducción, 3-4
transductor, 3-4
transformador diferencial, 30
— variable, 30, 31
transistores bipolares de potencia, 360-361
— MOSFET de potencia, 361-364
transmisión asíncrona, 324
— de datos, 324-326
— síncrona, 324
triac, 367-368

U

umbral de un sensor, 34

V

válvula de caudal, 73-75
velocidad de comutación de un interruptor, 206
— de conversión de un CAD, 260
— de deslizamiento, 65
— máxima de un motor de paso a paso, 72
verificación de redundancia cíclica, 196

Z

zona óhmica en MOSFET, 362
— de conmutación en MOSFET, 362
— de funcionamiento seguro (SOA), 355-360

OTROS LIBROS DE INTERÉS

- Transductores y acondicionadores de señal**, R. Pallás, 412 páginas, 17×24 cm.
- Instrumentación electrónica básica**, R. Pallás, 200 páginas, 17×24 cm.
- Interferencias electromagnéticas en sistemas electrónicos**, Serie Mundo Electrónico, 428 páginas, 21×28 cm.
- Prontuario para el diseño eléctrico y electrónico**, S. Martínez, 512 páginas, 17×24 cm.
- Sistemas de ondas guiadas**, Bianchi, 326 páginas, 17×24 cm.
- Análisis y diseño de circuitos con PC**, Miró y Cols., 376 páginas, 17×24 cm.
- Sistemas y circuitos: digitales y analógicos**, Papoulis y Beltrán, 600 páginas, 17×24 cm.
- Sistemas digitales y analógicos, transformadas de Fourier, estimación espectral**, Papoulis, 324 páginas, 17×24 cm.
- Sistemas electrónicos digitales**, E. Mandado, 980 páginas, 17×24 cm.
- Instrumentación industrial**, A. Creus, 752 páginas, 17×24 cm.
- Fiabilidad y seguridad; su aplicación en procesos industriales**, A. Creus, 304 páginas, 17×24 cm.

Pág.	pár./línea	dice	debe decir
VI 28 30 31 39 42 43 52 53 56 57 58 59 60 62	punto 2.3.2 pie figura 2.1 2/10 4/6 2/2 ec. (2.5a),(2.5b) $v_{cpico} = \frac{dv_c}{dt} =$ 2/2	Soloneides Marcombo, 1990 resitivos espontáneamente debido las fluctua- $v_{cpico} \approx \frac{dv_c}{dt} \approx$ la tensión al abrir la corriente al cerrar sea	Solenoides Marcombo, 1989 resistivos espontáneamente debido a las fluctua- $v_{cpico} \approx \frac{dv_c}{dt} \approx$ la caída de tensión en R al abrir la corriente al cerrar, debida al condensador C, sea
figura 2.10 (a)	(el sentido de corriente indicado por las flechas es el opuesto al correspondiente polaridad		
3/3-4 Tabla 2.5	par resistente que imponga la carga, T_L 4,1 N cm 0,0018 kg/cm ² 0,041 kg/cm ² (2.19) y (2.20)	par resistente constante que.. 4,1 N cm/A 0,0018 kg cm ² 0,041 kg cm ² (2.20) y (2.21)	
1/1	en vacío (ϵ cuando	en vacío teórica (sin pérdidas) (ϵ cuando	
ec. (2.28)	$\tau_e + 1$	$\tau_e + 1$	
ejemplo, K _E	1200 x 2π	(1200 x 2π)	
ejemplo, F	0,47 N·ms	0,47 N·m·s	
ejemplo/1°	aplicada a su armadura?	aplicada a su armadura si se desprecia la fricción estática y se supone nulo el par de carga T_L ? Dado que $\tau_e \ll \tau$, y que se desprecia la fricción estática y se supone nula la carga, se puede	
ejemplo/5/1	Dado que $\tau_e \ll \tau$, se puede	Si en el motor del problema anterior se acopla rígidamente su eje al eje de otro motor igual pero con devanado de campo y armadura separados, calcular: El módulo del error absoluto en uno	
Problema 11	Si en el motor del problema anterior se acopla rígidamente el eje del motor al eje de otro motor igual, calcular: El error absoluto en uno	Si en el motor del problema anterior se acopla rígidamente su eje al eje de otro motor igual pero con devanado de campo y armadura separados, calcular: El módulo del error absoluto en uno	
ejemplo	$\epsilon = e/v_0$ $x \ll k + 1$	$\epsilon = e_0/v_0$ $ x \ll k + 1$	
5/1	$(k + 1)(x - y)$	$k(x - y)$	
ec. 3.15, num.	diferencia $x - y$, y la sensibilidad ha aumentado en $(k + 1)/k$	diferencia $x - y$.	
2/1	aumentado en $(k + 1)/k$		
ejemplo	en la ecuación (3.22)	en la ecuación (3.28)	
ec. (3.26)	$R_S' - R_S$	$R_S' - R_S$	
ejemplo	38 dB/37°	38 dB/-37°	
	800 mV/37°	800 mV/-37°	
	67 mV/37°	67 mV/86°	
	51 μV/78,7°	51 μV/78,7°	
ec. (3.40b)	$v_d/2$	$-v_d/2$	
2/6	la tensión de salida es:	la tensión de salida, despreciando términos de error de 2º orden, es:	
ec. (3.48)	$v_{1/f}/6,6)^2$	$(v_{1/f}/6,6)^2$	
1/1-2	corregir la tensión de desequilibrio	ajustar el nivel de cero	
pie figura 3.10	de corrección del valor inicial de la tensión de desequilibrio	para ajustar el nivel de cero	
ejemplo/última	$x0,5$ décadas = 120 dB	$x(\log 5)$ décadas = 116 dB	
ejemplo	$500 \mu V$, 120 dB, 5×10^{-4} , 11 bits	$792 \mu V$, 116 dB, 8×10^{-6} , 10 bits	
Tabla 3.5	(En los dos amplificadores de la derecha, los símbolos de masa y referencia de entrada y salida están intercambiados)	(En los dos amplificadores de la derecha, los símbolos de masa y referencia de entrada y salida están intercambiados)	
línea -2	x debe ser positiva	x debe ser negativa	
ec. 3.61a	2μ	2π	
1/2	viene dado por	viene dada por	
ec. 3.64	$-10 \log \dots 20 \log(f_r - f_i)/f_0$	$10 \log \dots 20 \log f_r - f_i /f_0$	
ejemplo	[la solución ofrecida no tiene validez general. Es mejor plantear dos condiciones y resolver el sistema de ecuaciones resultante]	[el segundo signo "=" debería ser "≈"]	
ec. (3.82)			
figura 3.18	Z_D, Z_C, Z_C	Z_D, Z_C, Z_C	
fig. 3.27c	(R_1 y R_2 están intercambiadas)		
4/5	quedan predefinidos	quedan predeterminados	
4/3	como el la figura 3.31	como el de la figura 3.31	
5/5	la salida cambiaría de estado.	la salida cambiaría al estado 1.	

158	problema 4	cuando HR = 43%. El objetivo	cuando HR = 43%. A 100 kHz, las pérdidas resistivas vienen dadas por tan $\delta = 3,5\%$. El objetivo
172	ec. (4.22a y b)	f_0	f_c
175	3/-1	codificadores	cuantificadores
176	4/1	inevitablemente un error, por cuanto	inevitablemente una incertidumbre, por cuanto
183	ec. 4.41	dx	du
199	2/2	se lleva a conducción o a saturación	se lleva a conducción o a corte
201	ejemplo, ec.	$10^{-9} \times 10^6$	$10^{-9} \times 10^6$
202	último/2	de un $\epsilon\%$, si la...	de ϵ , si la...
203	1/4	de n bits tendremos	de n bits y una entrada igual al fondo de escala, tendremos
203	ec. (5.5c)	- $0,77(n + 1)$	0,77(n + 1)
204	ejemplo/3	después de la comutación para	después de la acción de cierre para
		$\exp(-t/\tau)$	- $\exp(-t/\tau)$
		$7,6 \times 10^{-6}$	- $7,6 \times 10^{-6}$
205	ejemplo	$2\pi \times 10^5 \times 10^5 \times 10^{-11}$	$2\pi \times 10^5 \times 10^5 \times 10^{-12}$
205		$20\log \frac{2\pi \times 10^5 \times 10^5 \times 10^{-11}}{\{1 + [2\pi \times 10^5 \times 10^5 (4 \times 10^{-12})]^2\}^{1/2}} = -4,54 \text{ dB}$	$20\log \frac{2\pi \times 10^5 \times 10^5 \times 10^{-12}}{\{1 + [2\pi \times 10^5 \times 10^5 (11 \times 10^{-12})]^2\}^{1/2}} = -26 \text{ dB}$
214	figura 5.7b	(el interruptor del canal S1a debe estar cerrado)	
215	ec. (5.14)	$\Delta R_{ON} = \frac{R_{ONmáx} - R_{ONmín}}{R_{ONmedia}}$	$\Delta R_{ON}(\%) = \frac{R_{ONmáx} - R_{ONmín}}{R_{ONmedia}} \times 100$
216	ec. (5.17)	$Z_{C1} = Z_C + \Delta Z_C/2$	$Z_{C1} = Z_C \pm \Delta Z_C/2$
		$Z_{C2} = Z_C + \Delta Z_C/2$	$Z_{C2} = Z_C \pm \Delta Z_C/2$
		$R_{ON1} = R_{ON} + \Delta R_{ON}/2$	$R_{ON1} = R_{ON} \pm \Delta R_{ON}/2$
		$R_{ON2} = R_{ON} + \Delta R_{ON}/2$	$R_{ON2} = R_{ON} \pm \Delta R_{ON}/2$
216	2/1	en el peor caso se llega a	en el peor caso se llega a
216	ec. (5.18a)	$R_{ON} \frac{\Delta Z_C}{1} - Z_C \frac{\Delta R_{ON}}{R_{ON}}$	$R_{ON} \frac{\Delta Z_C}{1} + Z_C \frac{\Delta R_{ON}}{R_{ON}}$
216	ec. (5.18b)	$\approx \frac{R_{ON}}{Z_C} \left(\frac{\Delta Z_C}{R_{ON}} - \frac{\Delta R_{ON}}{R_{ON}} \right)$	$\approx \frac{R_{ON}}{Z_C} \left(\frac{\Delta Z_C}{R_{ON}} + \frac{\Delta R_{ON}}{R_{ON}} \right)$
219	figura 5.10(b)	C	C
220	ec. (5.25)	$v_{se} = v_{s2} (j\omega R_{ON} C_2) / (1 + j\omega R_{ON} C_2)$	$v_{se} \approx v_{s2} (j\omega R_{ON} C_2) / [1 + j\omega R_{ON} (C_2 + C_C)]$
220	ec. (5.27)	$v_{se} \approx v_{s2} (j\omega R_e C_2) / (1 + j\omega R_e C_2)$	$v_{se} \approx v_{s2} (j\omega R_e C_2) / [1 + j\omega R_e (C_2 + C_C)]$
224	3/8	18 (15 + 3) OFF	30 OFF (15 + 15)
225	ejemplo	[la solución no corresponde al enunciado, sino al caso de utilizar interruptores discretos]	
232	1/2	figura 5.21	figura 5.20
233	figura 5.22	(la primera señal de control -a la izquierda-, es U/D, no μ /D)	
234	1/7	(figura 2.23a)	(figura 5.23a)
241	figura 5.23(a)	(en la parte inferior derecha debe ser 7407N en vez de 7407H)	
241	ejemplo	212	212
		en que se tome la muestra debe	en que se tome la muestra, que pretendemos sea el valor de pico (por ser muestreo síncrono), debe cumplir
242	ejemplo	$\tau = 176 \text{ ns}/98 = 18 \text{ ns}$	$\tau = 176 \text{ ns}/9,8 = 18 \text{ ns}$
		$30 \text{ mV/s} = i/90 \text{ pF}$	$30 \text{ mV/s} = i/1 \text{ nF}$
		$i = 2,7 \text{ pA}$	$i = 30 \text{ pA}$
253	prob. 7/5*	$C_H \geq (2,7 \text{ pA})(12 \mu\text{s})/2^{-14} = 0,53 \text{ pF}$	$C_H \geq (30 \text{ pA})(25 \mu\text{s})/2^{-14} = 12,3 \text{ pF}$
258	pie figura 6.2	+ 1% como máximo	+ 1% como máximo
274	2/6	(d) Error de linealidad	(d) Error de no linealidad
287	1/3	integración hacia innecesario	integración hace innecesario
292	ejemplo	1 V/0,99	1 V/99
		$e_s = v_D - v'_D$	$e_s = v_D - v'_D$
		$CHRR \approx (C_{bl} + C_{cl})/C$	$CHRR \approx C/(C_{bl} + C_{cl})$
		siempre y cuando $C \gg C_{dl}$.	siempre y cuando $C \gg C_{dl} + C_{bl} + C_{cl}$.
293	figura E7.1	(el generador de tensión de la parte superior izquierda debe ser v_C)	
295	4/2	25 μV	25 mV
296	ejemplo/-2/2	el error total sería	el error total, referido a la entrada, sería
296	(7.4) 1/2-3	prevista inicialmente	prevista inicialmente
298	6/2	valor de y "corregido"	valor de x "corregido"
298	6/2 y (7.10)	y^*	x^*
300	ejemplo/2	3300	2377
301	ejemplo	$C_2 = 6,287 \times 10^{-4} / \Omega$	$C_2 = 6,827 \times 10^{-4} / \Omega$
303	ejemplo, ec.	212, 104	$2^{12}, 10^4$
311	figura 8.3a y b	MUX	DEMUX

313	ec. 8.2	$[t - nT]^2$	$[t - nT]^2$
4/1	Para conocer $s_n(t)$ hacen	Para conocer $s_n(t)$ hacen	
321	3/5 la acción del filtro de sobre	la acción del filtro sobre	
323	1/1 como correspondiente	como correspondiente	
1/4	t_s y seguimiento	t_s y el seguimiento	
325	tabla 8.2/RS232 3 Ω a 7 kΩ	3 kΩ a 7 kΩ	
tabla 8.2/RS422	- 200 mV	±200 mV	
331	2/2 kelvin	kelvins	
332	2/2 es uno de los	es uno de los	
333	pie fig. 8.17/3 PT380	PT370	
336	figura 8.21a der. (Los tiempos t_r y t_f se definen entre los niveles 10% y 90%)		
ejemplo/3	sea "0"	sea "1"	
339	4/2 LASCD	LASCR	
ec. 8.23c	I_{CB2}	I_{CB02}	
356	figura 9.7 a,b (la fuente de "tensión" T_A , sobre y el "potencial" de referencia debe ser T_A)		
4/2	híbrido con más de dos chips	híbrido con dos chips	
ejemplo	$P_{DX} = (V_S - V_{CC})I_S = (V_S - V_{CC})V_{CC}/R_C$	$P_{DX} = (V_{CC} - V_S)I_S = (V_{CC} - V_S)V_S/R_C$	
358	1/5 entre la cápsula y el ambiente	entre el dissipador de calor y el ambiente	
ejemplo/2	carga de 10 V a la que	carga de 10 Ω a la que	
360	figura 9.9 (faltan las conexiones del diodo de protección: las líneas que se cruzan con colector y emisor, deben llevar un punto, indicando conexión)		
362	3/2 $I_D^2 R_{DS(ON)}$	$I_D^2 R_{DS(ON)}$	
figura 9.11c	(el transistor 2N3244 es pnp, y su emisor va conectado al 2N3724)		
371	2/4 el lazo la reali-	el lazo de reali-	
375	4/1 de 5 ns a 200 mA	de 5 mA a 200 mA	
ejemplo	(falta el signo "=" entre R y la fracción)		
figura 9.22c	(en serie con la fuente de 30 V, falta una resistencia que limite la corriente)		
379	pie fig. 9.24 V_{C1} es la tensión de alimentación	V_{S1} es la tensión de alimentación	
393	prob 5/4/1 tomar $R = 1200 \Omega$	tomar $R = 150 \Omega$	
	$I_0 \times R = 0,96 \times 1200 = 115,2 \text{ V}$	$I_0 \times R = 0,96 \times 150 = 144 \text{ V}$	
393	prob. 6 $[E_a \text{ debe ser } E_q]$		
394	4.a $R_1 Z_a = R_2 Z_{X0}$	$R_1 Z_{X0} = R_2 Z_a$	
402	P.2 Cap. 5, 1 ^{er} ec. τ_2	τ_2	
2 ^a ecuación	$(1 + \tau_1 s)(1 + \tau_2 s)$	$(1 + \tau_1 s)(1 + \tau_2 s)$	
hacia el final	$\Delta\tau = 26,4 \times 10^{-12} = 264 \text{ ps}$	$\Delta\tau = 220 \times 1,06 \times 25 \times 10^{-12} = 220 \times 10^{-12} = 2,7 \text{ ns}$	$0,94 \times 15 \times$
CMRR, denomin.	$j2\pi \times 10^6 \times 264 \times 10^{-12} j0,00166$	$j2\pi \times 10^6 \times 2,7 \times 10^{-9} j0,017$	
403	1 ^a línea $\text{CMRR} = 603 \angle -87^\circ = 55,6 \text{ dB} \angle -87^\circ$	$\text{CMRR} = 59 \angle -87^\circ = 35 \text{ dB} \angle -87^\circ$	
408	6.a 2^{n+2}	2^{n+1}	
6.b/3/1	$t = 48 \text{ s}$	$t = 7,6 \text{ s}$	
413	prob. 1 Cap. 6 Error de cuantificación = ± 1 LSB .. diferencial = ±(1/2)LSB	Error de cuantificación = ± 1/2 LSB .. diferencial = ± 1 LSB	
	212	2^{12}	
415	prob. 3,final 2,9 mV, diríamos que la entrada está entre 1,0015 y 0,9985 V.	2,9 mV, que equivalen a unos 0,3 mV a la entrada, entre	
416	prob. 2/2 $R_{1\min} = 172 \Omega$	dirímos que la entrada está entre 1,00028 y 0,99998 V. $R_{1\min} = 162 \Omega$	
	prob. 2, $I_F(\max)$ 172 Ω 22,4 mA	162 Ω 23,8 mA	