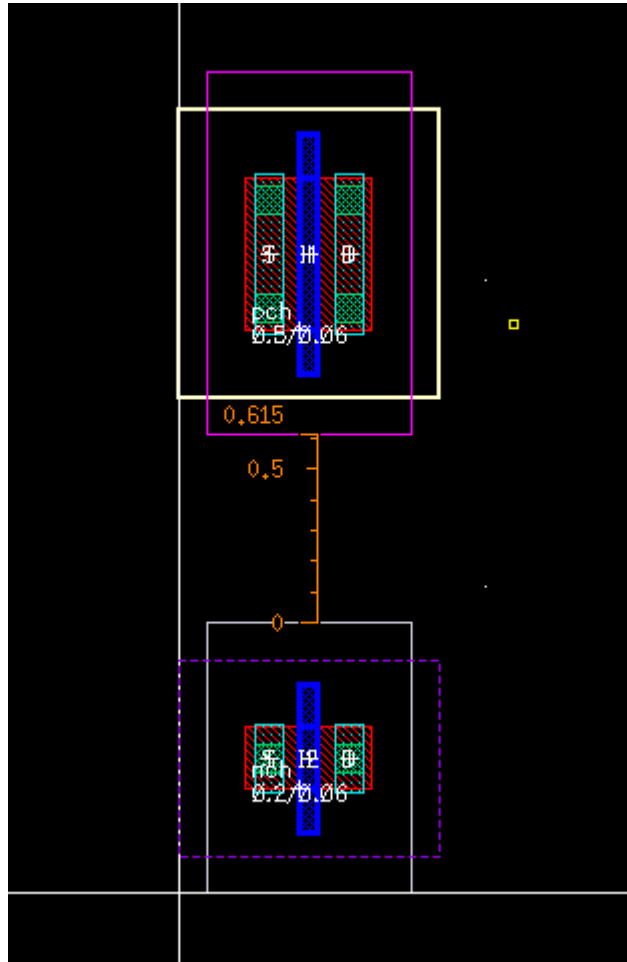


一、进入版图编辑窗口

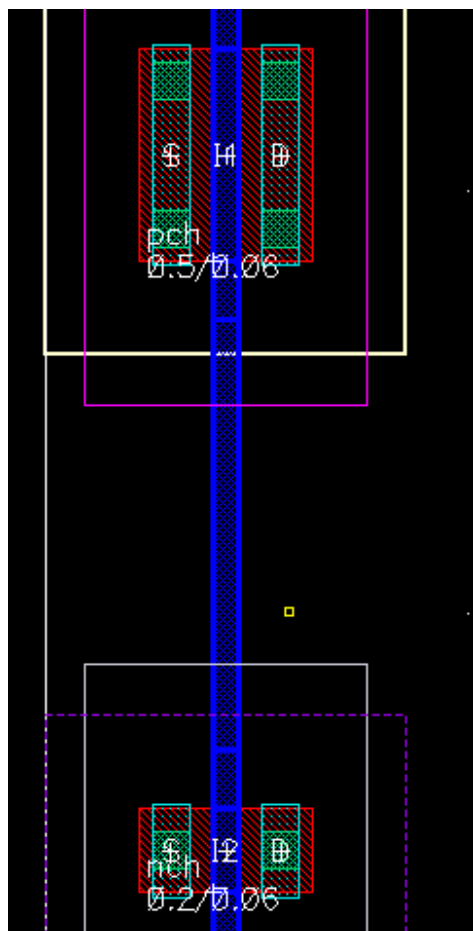
- 1、打开 MobaXterm, 点击 New session, 在 Remote host 中输入 10.20.20.46, 确认。
- 2、输入账号, 密码, 输入 vi.cshrc, 输入 vncs, 即可创建 vncs 端口 n。
- 3、在 vncs 中输入 server adress: 10.20.20.46: n, 确认, 输入密码即可登陆。
- 4、打开 virtuoso, 选择 Tools-> LibraryManager, 选择 File-> New-> Library, 创建名为 Tutorial-layout 的新库, 在随后弹出的窗口中选择 Attach to an existing technology library。
- 5、选择自建新库, File->New->Cell View...., 输入文件名 inv, 选择视图 layout, 单击 OK。
- 6、单击确认忽略警告后会弹出版图编辑窗口。

二、绘制版图

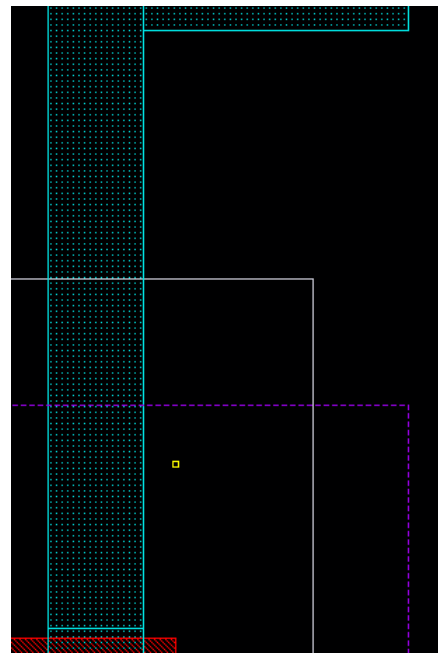
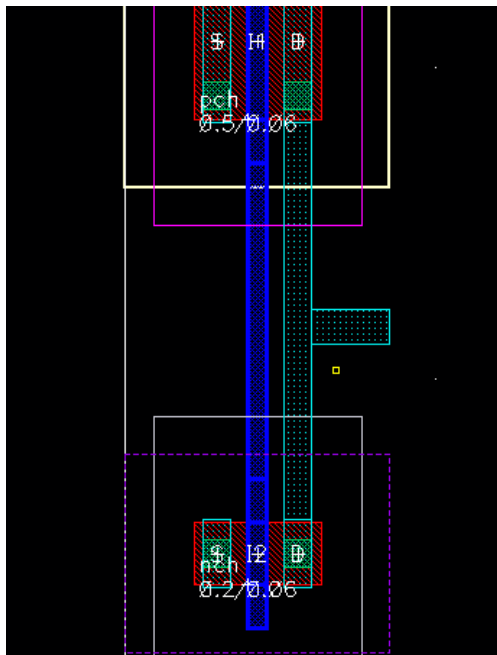
- 1、选择 Create-> Instance, 添加 tsmcN65 库中的元件 pch 和 nch, pch 在 nch 正上方 0.615mm 处, nch 在原点处, 此处的距离长度可用快捷键 K 迅速调出尺子测量得出, 调整 pch 的宽度为 500nm。(距离标注可按 shift+K 删去)



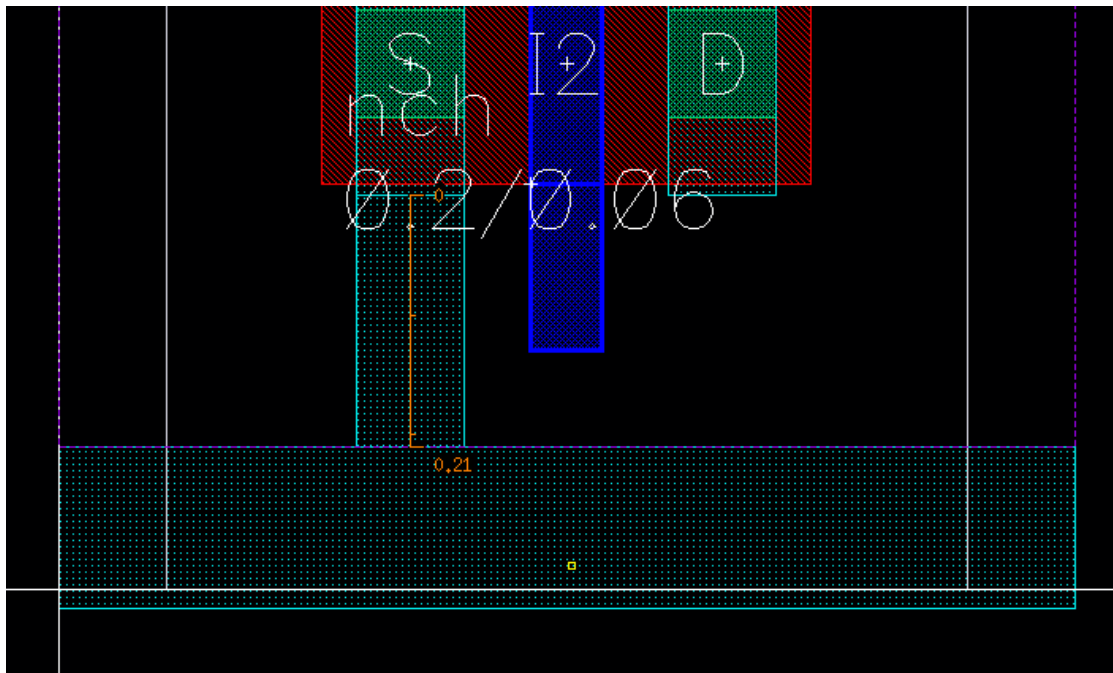
2、在左侧的 LSW 窗口中选择 P0, 然后按快捷键 R 绘制 poly 层, 注意多晶硅区的上下两端边界与上下两 mos 的多晶硅区边界要对齐重合。(对齐重合即代表了电气连接, 但有些层必须相距一定的距离, 有些层可以重叠, 这个需要对各个层都了解, 需要平时的积累)



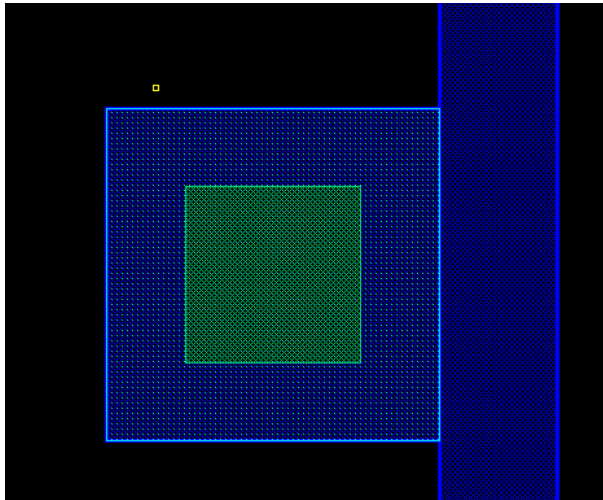
3、选择 M1 层，单击 R 绘制矩形框，使框的上下侧分别与两 mos 的漏区 M1 区域对齐，并引出输出端，使输出端端口与 N-well 区右侧对齐。



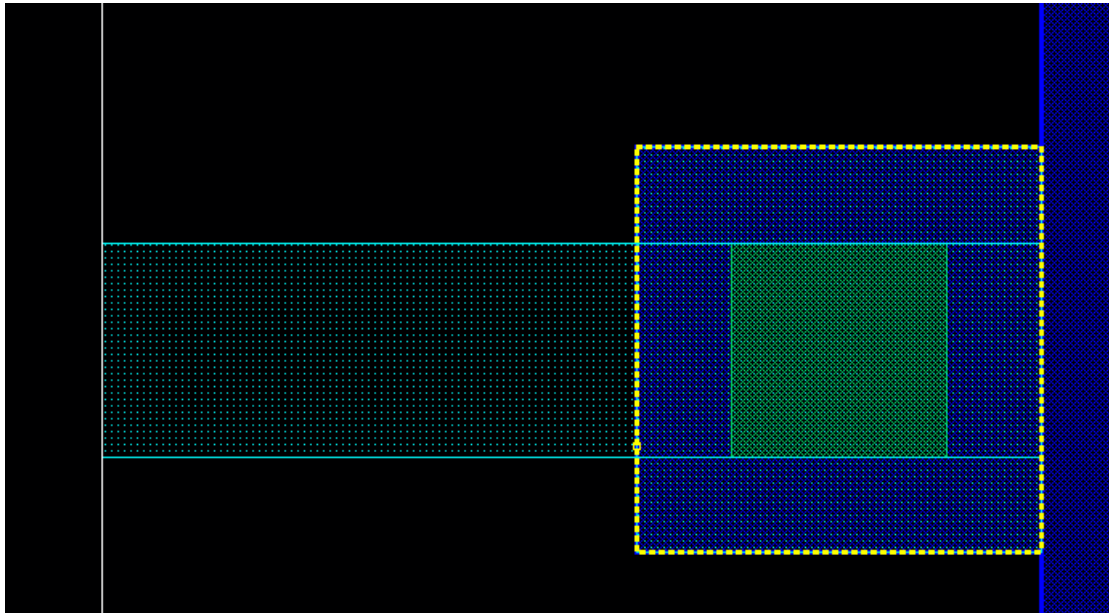
4、绘制输入输出端：在 M1 层绘制两同样大小的矩形，分别放置在 pmos 上方和 nmos 下方，距两 mos 的源区金属框 0.21mm，矩形的左右两侧分别与 N-Well 的左右两侧对齐。绘制两矩形将输入输出端和两 mos 的源区相连，注意边界对齐。



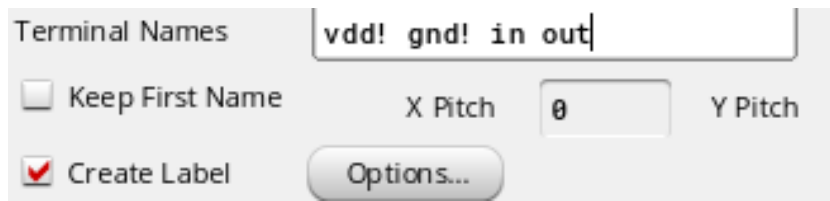
5、添加 contacts: 通过选择 Create-> Via ... 或者只需点击 “o” 创建一个 M1_POLY via, 将其右侧与多晶硅的左侧对齐, 作为输入端。



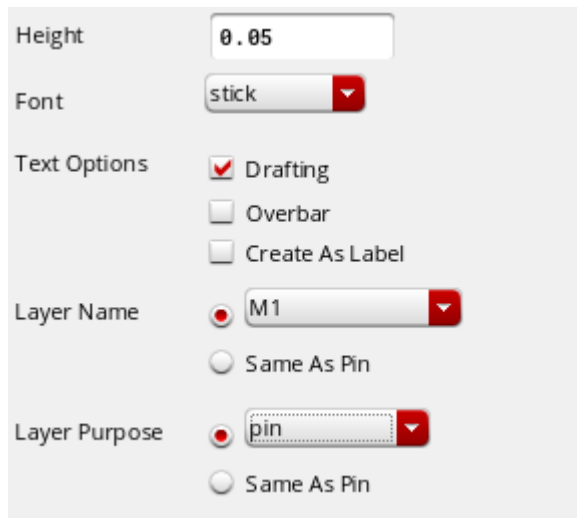
6、在上一步绘制的 contacts 上绘制 M1 层的金属框, 使框的左侧与 N-Well 的左侧对齐, 便于输入。



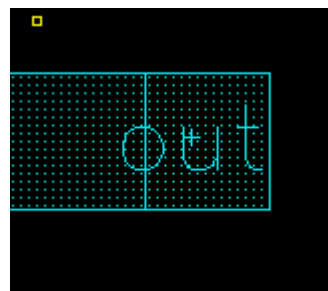
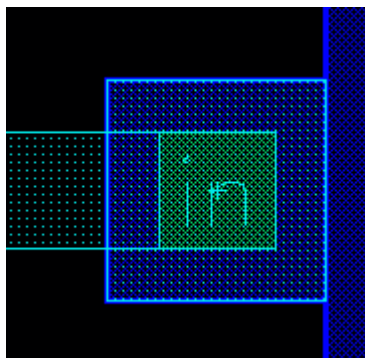
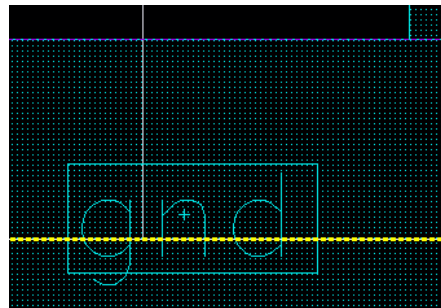
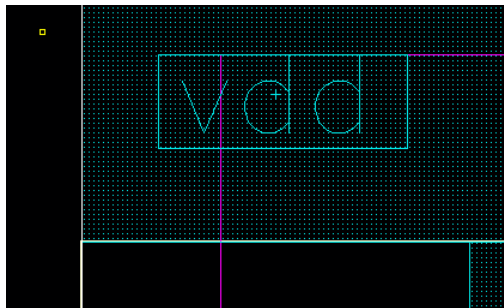
7、添加引脚: 选择 Create-> Pin ... 创建这些引脚, 在 “Terminal Names” 输入下图所示内容, 勾选 creat Lable。



在 option 中设置如下：





绘制引脚

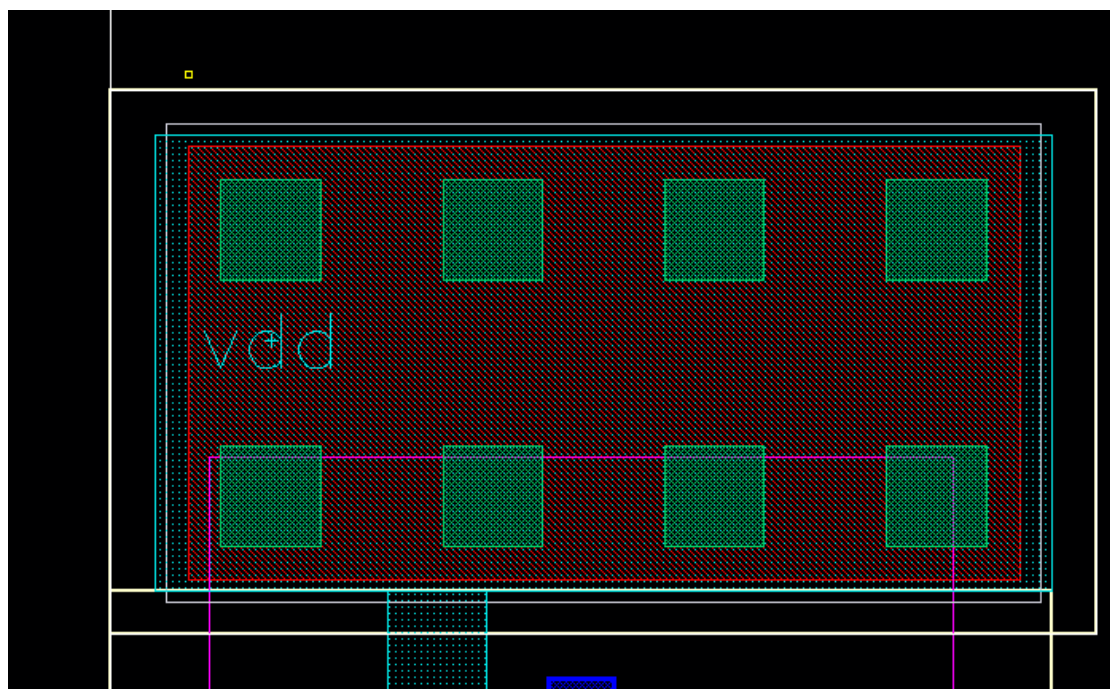


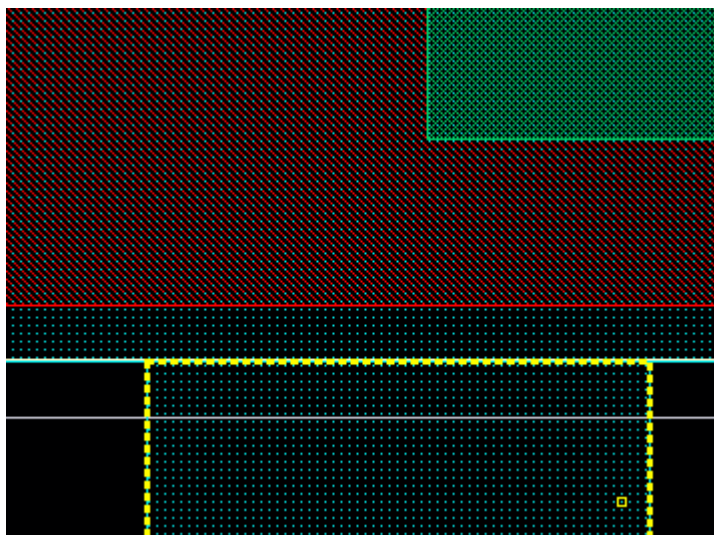
8、绘制 pmos 衬底连接 vdd:单击 o,选择如下选项,绘制 N-Well、衬底和 contacts,使其 M1 金属层下边界与 pmos 金属层上边界对齐。

Via Definition M1_NW   

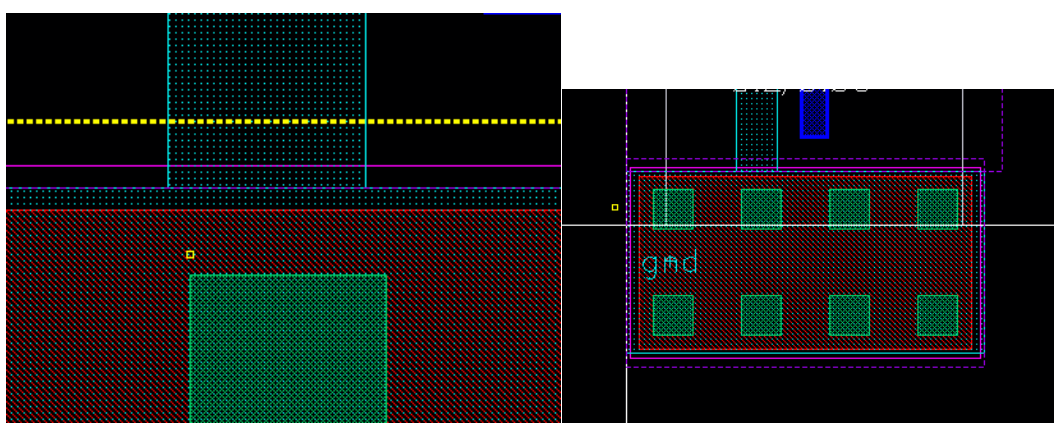
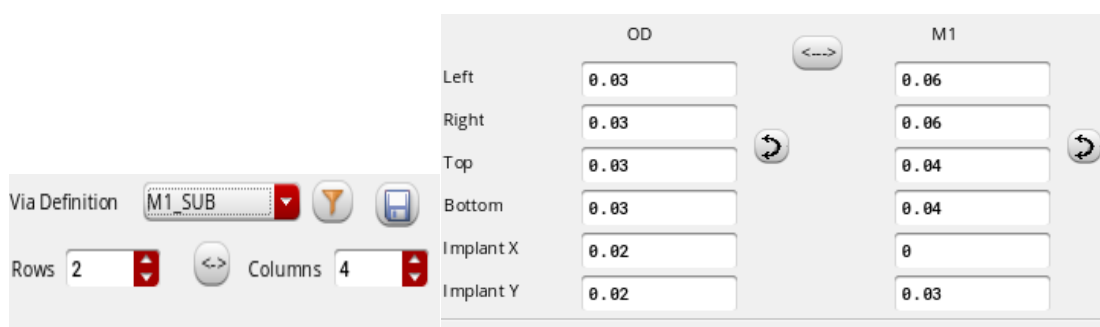
Rows 2   Columns 4 

	OD		M1
Left	<input type="text" value="0.03"/>		<input type="text" value="0.06"/>
Right	<input type="text" value="0.03"/>		<input type="text" value="0.06"/>
Top	<input type="text" value="0.03"/>		<input type="text" value="0.04"/>
Bottom	<input type="text" value="0.03"/>		<input type="text" value="0.04"/>
Implant X	<input type="text" value="0.02"/>		<input type="text" value="0.04"/>
Implant Y	<input type="text" value="0.02"/>		<input type="text" value="0.04"/>





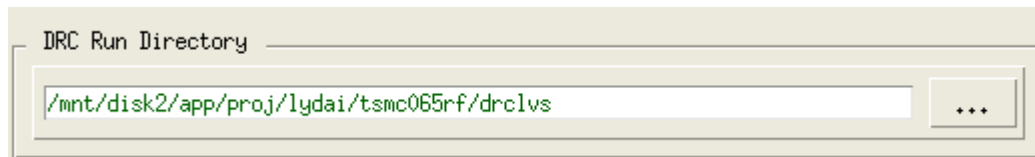
9、绘制 nmos 衬底连接 gnd:单击 o, 选择如下选项, 绘制 p-sub, 衬底和 contacts, 使其 M1 金属层上边界与 pmos 的 M1 层下边界对齐。



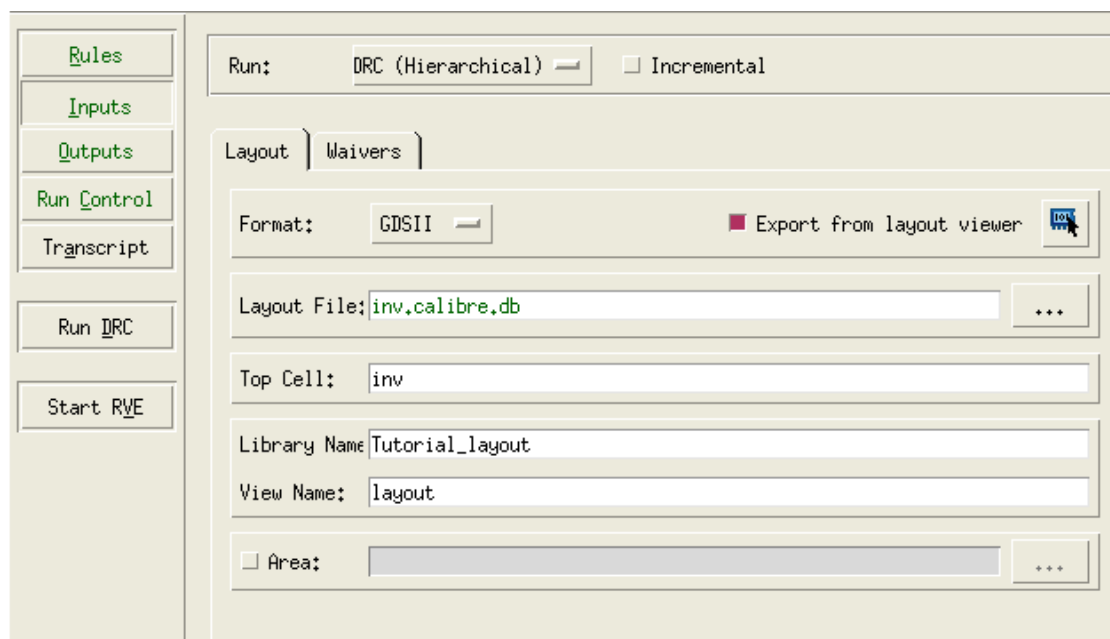
三、DRC 仿真

1、选择 Calibre->Run DRC..., 第一次仿真时弹出窗口选择 cancel, 在 DRC

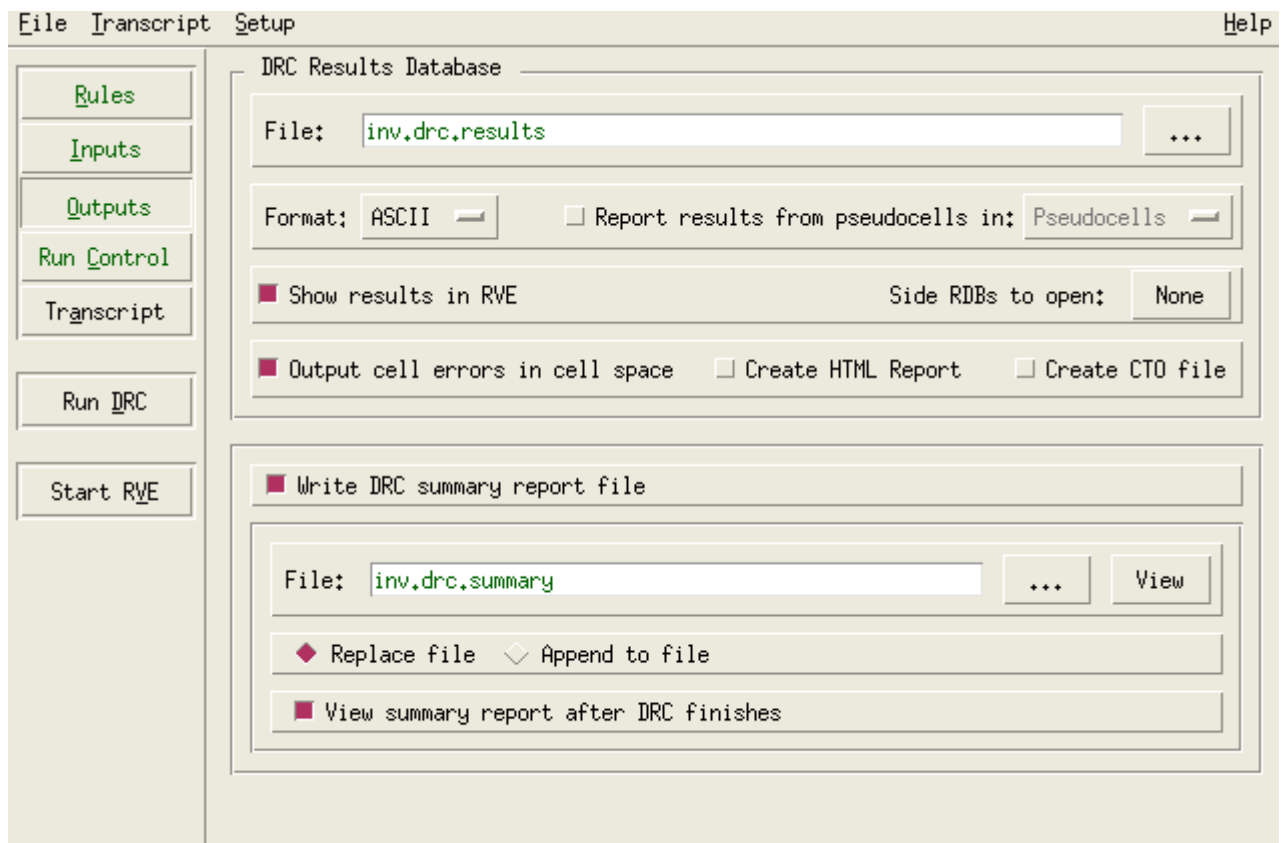
rules file 一栏中选择/mnt/disk2/app/proj/lydai/tsmc065rf/Calibre/drc/ (其中 lydai 是我的用户名) , 下一栏如图所示:



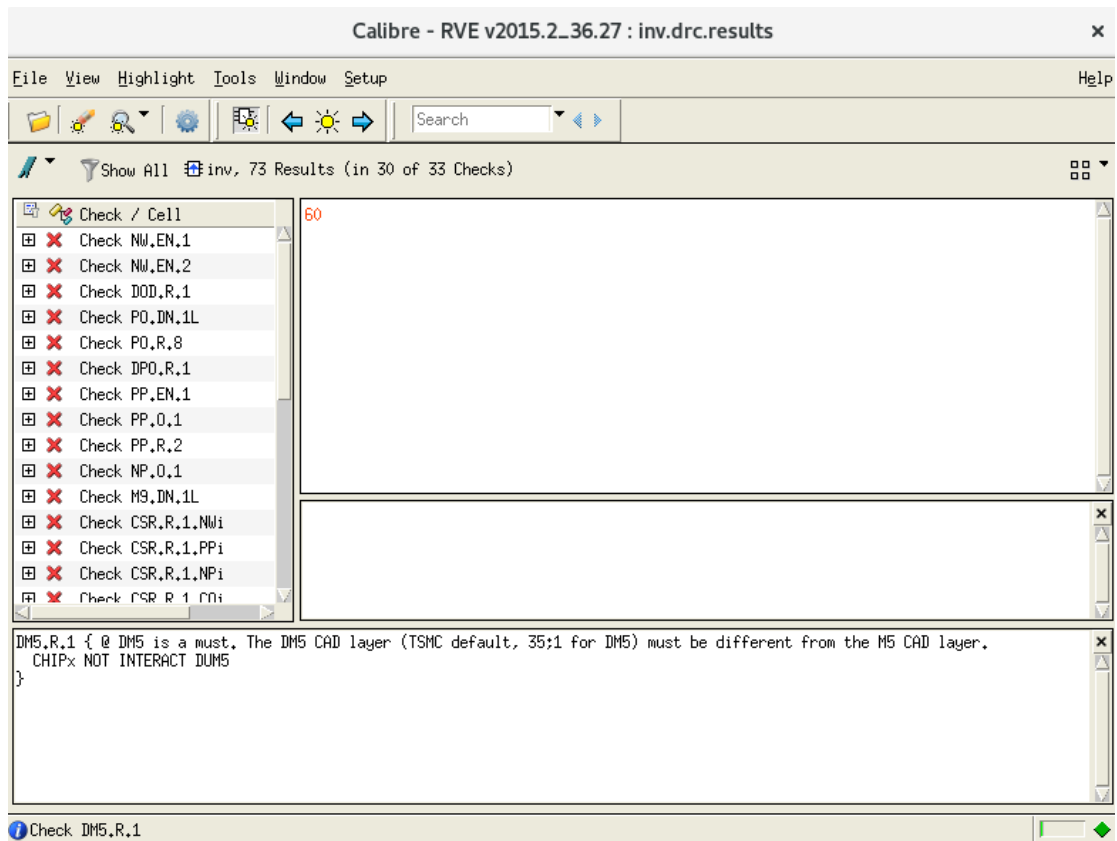
2、inputs 栏:



3、outputs 栏:



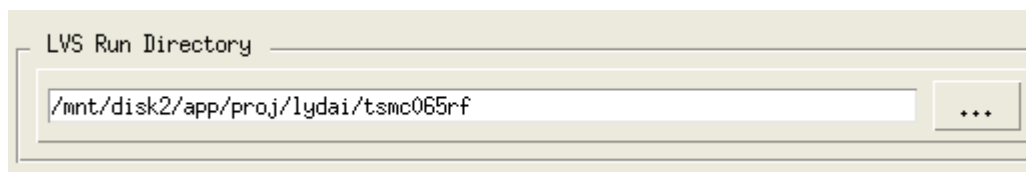
4、点击 Run DRC，完成 DRC 仿真，即可通过仿真结果进一步修改版图。



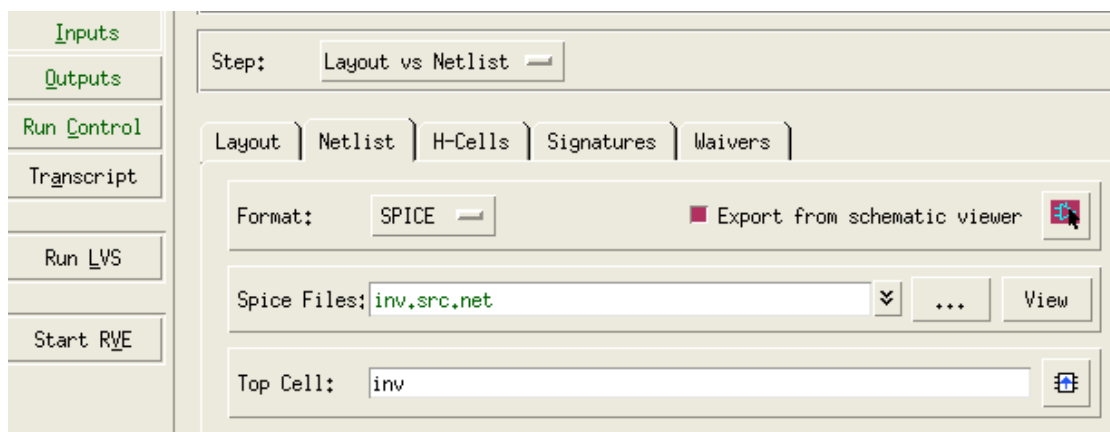
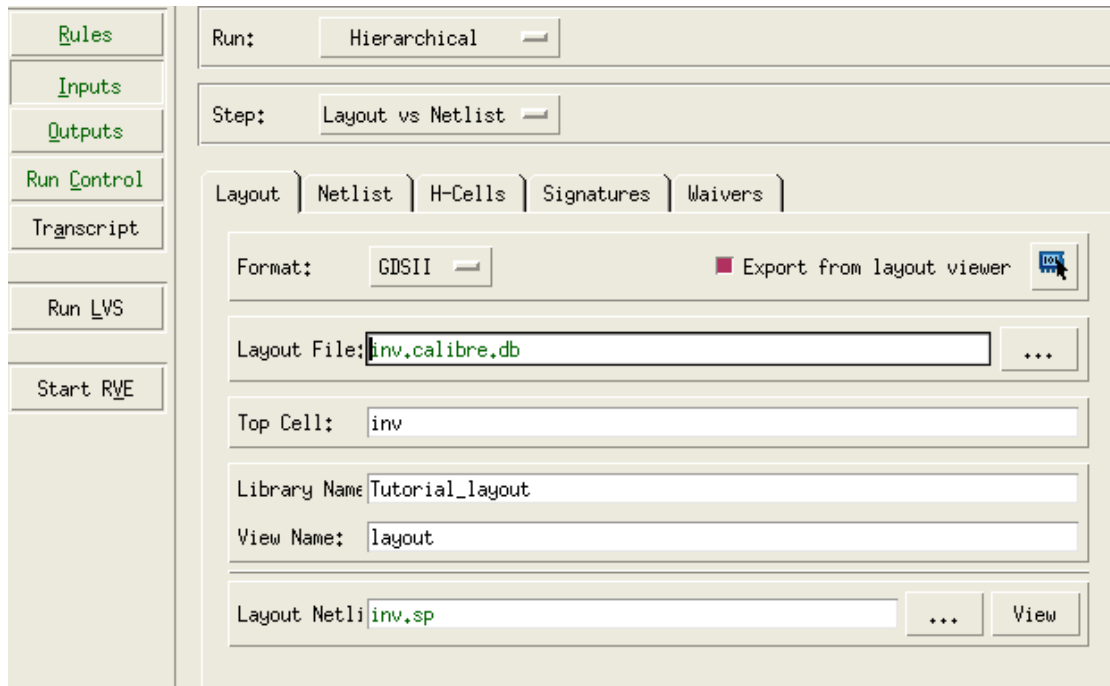
四、LVS 仿真

1、由于 LVS 仿真是检查版图与电路图的一致性，所以在进行 LVS 仿真前，需在同一库和元件中绘制原理图，此处的原理图可由我们之前绘制过的 inverter 原理图直接 copy 过来，但是要将原来图中的 nmos 和 pmos 换成 pch 与 nch，同时注意要将版图中的 in 和 out 两个引脚换成 A 与 Ai，与原理图对应。

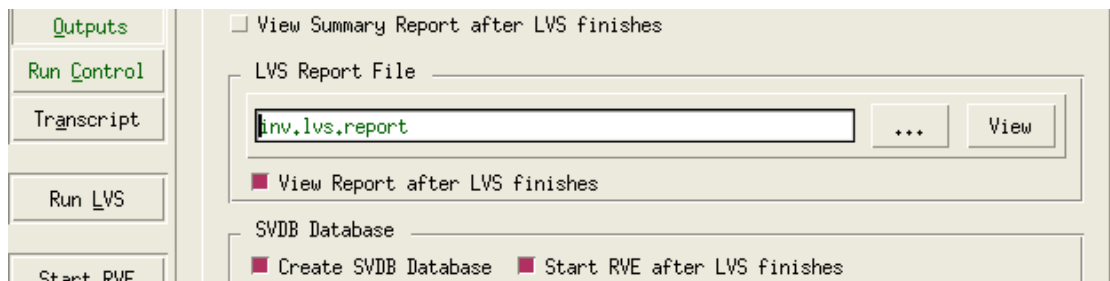
2、选择 Calibre->Run LVS...，在弹出的窗口中选择 cancel，在 LVS rules file 这一栏选择/mnt/disk2/app/proj/lydai/tsmc065rf/Calibre/lvs/，下一栏选择



3、inputs 栏：



4、outputs 栏:



5、单击 RUN LVS, 输出 LVS 仿真结果:

