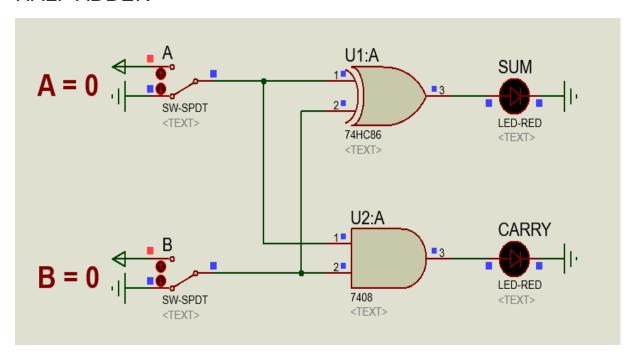
SAYISAL TASARIM LAB. 4.DENEY RAPORU 152120151004 – ELIF GENC

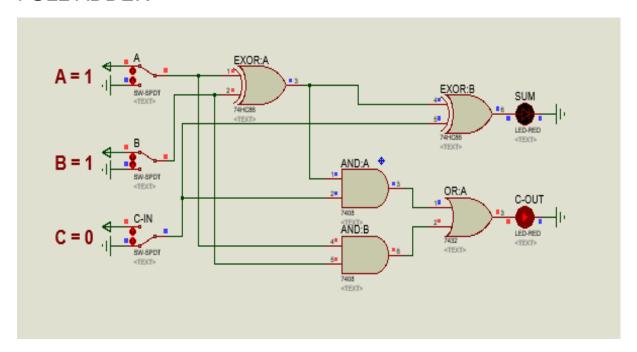
HALF ADDER



HALF ADDER TRUTH TABLE

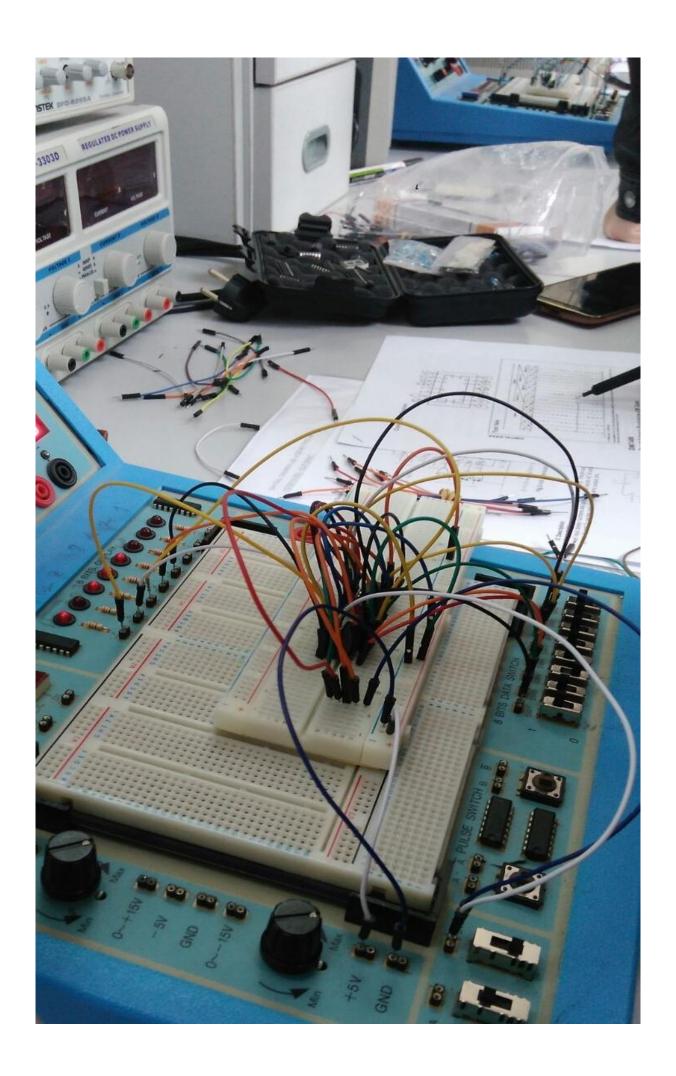
INPUTS		OUTPUTS	
А	В	SUM	CARRY
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

FULL ADDER



FULL ADDER TRUTH TABLE

INPUTS			OUTPUTS	
Α	В	C-IN	SUM	C-OUT
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

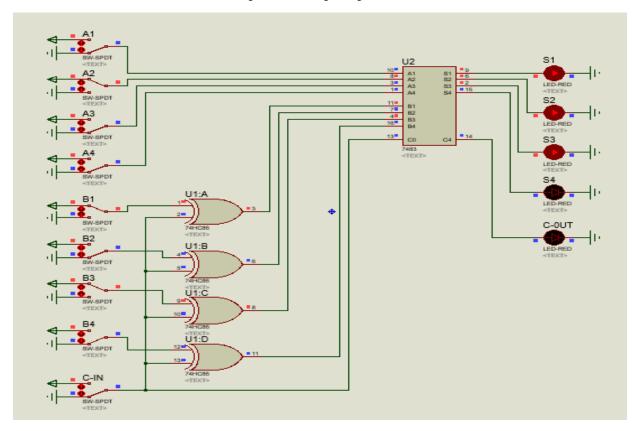


Entegre üzerinde bulunan Ci (Carry input) bacağına ground (yani 0 bit) bağlarsak entegre toplama işlemi yaparken, Ci bacağına Vcc (yani 1 değerini) verirsekte entegre çıkarma işlemi yapar.

Co bacağı (Carry output) bacağı ise bize iki tane 4 bitlik sayının toplamının sonucu 15' den büyük olduğunda led' i yakarak bize toplanan sayıların 4 bitlikten büyük bir sonuç verdiği ortaya çıkar.

Signed 2's complement sisteminde sayılar -8 ile 7 aralığındadır. Toplama ve çıkarma işlemlerinin sonuçları bu sınırları aşarsa carry output bize led' i yakarak bunu gösterecektir.

Bu sonuçları bulmak için PROTEUS programında devre tasarımını yaptım ve prelabta verilen soruların sonuçlarını kontrol ettim.Çizdiğimiz devreyi deney srasında ise breadboard üzerinde kurduk ve sonuçları karşılaştırdık.



A = 2 B = 5 A + B = 7 (0111)

