

（深圳）

实验作业

开课学期： 2022春季

课程名称：计算机组成原理（实验）

实验名称： 直接映射Cache设计

实验性质： 综合设计型

实验学时： 4 地点：

学生班级： 计算机类4班

学生学号： 200110428

学生姓名： 杨杰睿

作业成绩：

实验与创新实践教育中心制

2022年5月

|  |
| --- |
| 1. Cache模块设计 |
| **cache状态定义和描述如下：**   1. READY - 初始状态，以及在完成一次读命中和写缺失之后所处的状态 2. TAG\_CHECK\_READ - 当从cache中读取数据时所处的检查状态，读缺失跳转至REFILL，否则跳转至READY 3. TAG\_CHECK\_WRITE - 当向cache和主存中写数据时所处的检查状态，写有效跳转至WR\_DATA，否则跳转至READY 4. REFILL - 读缺失时跳转至的状态，在该状态下需要等待从主存读取数据，读取完成后跳转至TAG\_CHECK\_READ状态 5. WR\_DATA - 写命中时跳转至的状态，在该状态下需要等待向主存写入数据，同时也向cache中写入数据，无论是否读写成功只执行一个周期，转移至TAG\_CHECK\_WRITE状态 |
| 1. **调试报告** |
| （仿真截图及时序分析，要求包含读命中、读缺失、写命中及写缺失共四种情况的分析，且每种情况需列举2个测试用例进行分析。） |